

**INSTITUT TEKNOLOGI NASIONAL MALANG
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO
KONSENTRASI TEKNIK ELEKTRONIKA S-1**



SKRIPSI

**PERANCANGAN DAN PEMBUATAN ALAT PEMANGGIL PERAWAT
MENGUNAKAN TELEPON PADA RUMAH SAKIT YANG
DI-INTERFACEKAN PADA KOMPUTER PRIBADI (PC)
BERBASIS MIKROKONTROLER AT89S51**

Disusun oleh :

NAMA : LUKMAN HAQIQI

NIM : 96.17.182

MARET 2005

**MILIK
PERPUSTAKAAN
ITN MALANG**

ИМЕНИ ГОРОДА

ИМЯ : ГОРЬКОЕ
УЛИЦА : ГОРЬКОЕ
ГОРОД :

ВЕЩЕВНО-МАТЕРИАЛЬНЫЕ ПОСРЕДСТВА
ОБЪЕДИНЕНИЯ БУДУ КОМПЬЮТЕРНЫЕ ПОСРЕДСТВА (Б-О)
МЕДИЦИНСКАЯ ДЕТЕЙСКАЯ БОЛЬНИЦА ГОРОДА АШАС
БЕЛГОРОДСКАЯ ОБЛАСТЬ БЕЛГОРОДСКАЯ ОБЛАСТЬ БЕЛГОРОДСКАЯ ОБЛАСТЬ

ГОРЬКОЕ

КОМПЬЮТЕРНЫЕ ПОСРЕДСТВА ОБЪЕДИНЕНИЯ Б-О
МЕДИЦИНСКАЯ ДЕТЕЙСКАЯ БОЛЬНИЦА
ГОРОДА АШАС
БЕЛГОРОДСКАЯ ОБЛАСТЬ

LEMBAR PENGESAHAN

**PERANCANGAN DAN PEMBUATAN ALAT PEMANGGIL PERAWAT
MENGUNAKAN TELEPON PADA RUMAH SAKIT YANG
DI-INTERFACEKAN PADA KOMPUTER PRIBADI (PC)
BERBASIS MIKROKONTROLER AT89S51**

SKRIPSI

*Disusun dan Diajukan untuk Melegkapi dan Memenuhi Syarat Guna
Mencapai Gelar Strata 1 (S-1) Sarjana Teknik*

Disusun oleh :

**NAMA : LUKMAN HAQIQI
NIM : 96.17.182**

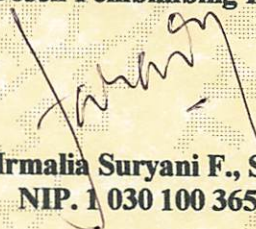
Telah diperiksa dan disetujui :

Dosen Pembimbing I



**(Ir. Poerwanto, MS)
NIP. 131 574 847**

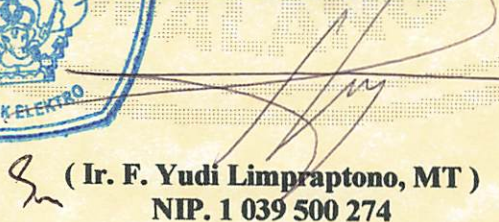
Dosen Pembimbing II



**(Irmalia Suryani F., ST)
NIP. 1 030 100 365**



**Mengetahui
Kas. Jur Teknik Elektronika S1**



**(Ir. F. Yudi Limpraptono, MT)
NIP. 1 039 500 274**

**KONSENTRASI TEKNIK ELEKTRONIKA S-1
JURUSAN TEKNIK ELEKTRO
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG**



**INSTITUT TEKNOLOGI NASIONAL MALANG
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO S - 1
KONSENTRASI TEKNIK ELEKTRONIKA**

**BERITA ACARA UJIAN SKRIPSI
FAKULTAS TEKNOLOGI INDUSTRI**

1. Nama Mahasiswa : Lukman Haqiqi
2. NIM : 96.17.182
3. Jurusan : Teknik Elektro S-1
4. Konsentrasi : Teknik Elektronika
5. Judul Skripsi : Perancangan dan Pembuatan Alat Pemanggil Perawat Menggunakan Telepon pada Rumah Sakit yang Di-Interfacekan pada Komputer Pribadi (PC) Berbasis Mikrokontroler AT89S51

Dipertahankan dihadapan Tim Penguji Skripsi Jenjang Strata Satu (S-1) pada :

Hari : Senin
Tanggal : 28 Maret 2005
Dengan Nilai : A
80 (delapan puluh)

Panitia Ujian Skripsi

Ketua Majelis Penguji

Sekretaris Majelis Penguji

(Ir. Mochtar Asroni, MSME.)
NIP. Y.101 8100 036

(Ir. F. Yudi Limpraptono, MT.)
NIP. Y.103 9500 247

Anggota Penguji

Penguji I

Penguji II

(Ir. Eko Nurcahyo)
NIP. 101 8800 189




(Ir. Yusuf Ismail N., MT)
NIP. 102 8700 172



INSTITUT TEKNOLOGI NASIONAL MALANG
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO S - 1
KONSENTRASI TEKNIK ELEKTRONIKA

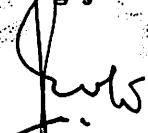
FORMULIR PERBAIKAN SKRIPSI

Nama : Lukman Haqiqi
NIM : 96.17.182
Masa Bimbingan : 3 Januari 2004 - 3 Januari 2005
Judul : Perancangan dan Pembuatan Alat Pemanggil Perawat Menggunakan Telepon pada Rumah Sakit yang Di-interfacekan pada Komputer Pribadi (PC) Berbasis Mikrokontroler AT89S51

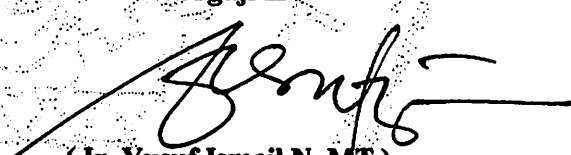
No.	Tanggal	Uraian	Paraf
1.	28 Maret 2005	1. Gambar Rangkaian (Schematic) Bagian Catu Daya. 2. Diagram Blok Alat. 3. Tata Tulis	  

Disetujui,


Penguji I


(Ir. Eko Nurcahyo)
NIP. 102 8700 172

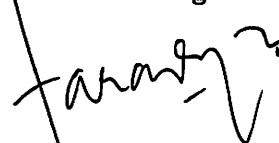
Penguji II


(Ir. Yusuf Ismail N, MT)
NIP. 101 8800 189

Dosen Pembimbing I


(Ir. Puerwanto, MS)
NIP. 131 574 847

Dosen Pembimbing II


(Irmalia Suryani F, ST)
NIP. 1 030 100 365



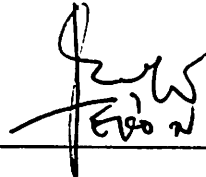
Formulir Perbaikan Ujian Skripsi

Dalam pelaksanaan Ujian Skripsi Janjang Strata 1 Jurusan Teknik Elektro Konsentrasi T. Energi Listrik / T. Elektronika, maka perlu adanya perbaikan skripsi untuk mahasiswa :

NAMA : LUKMAN . H
N I M : 9617182
Perbaikan meliputi :

- Perbaiki gambar rangka cetak daya.
- Perbaiki diagram blok.

Malang, 28-05-2005

()



**INSTITUT TEKNOLOGI NASIONAL MALANG
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ELEKTRONIKA**

LEMBAR BIMBINGAN SKRIPSI

1. Nama Mahasiswa : Lukman Haqiqi
2. NIM : 96.17.182
3. Jurusan : Teknik Elektro S-1
4. Konsentrasi : Teknik Elektronika
5. Judul Skripsi : Perancangan dan Pembuatan Alat Pemanggil Perawat Menggunakan Telepon pada Rumah Sakit yang Di-interfacekan pada Komputer Pribadi (PC) Berbasis Mikrokontroler AT89S51
6. Tanggal Pengajuan Skripsi : 3 Januari 2004
7. Selesai Pengajuan Skripsi : 3 Januari 2005
8. Pembimbing I : Ir. Poerwanto, MS
9. Pembimbing II : Irmalia Suryani F., ST
10. Telah Dievaluasi dengan Nilai : A
85 (delapan puluh lima)

Diperiksa dan disetujui

Dosen Pembimbing I

(Ir. Poerwanto, MS.)

NIP. 131 574 847

Dosen Pembimbing II

(Irmalia Suryani F., ST.)

NIP. 103 0100 365

Mengetahui

Ketua Jurusan Teknik Elektro

(Ir. F. Yudi Limprapono, MT.)

NIP. 131 991/182



FORMULIR BIMBINGAN SKRIPSI

Nama : Lukman Haqiqi
Nim : 9617182
Masa Bimbingan : 05-Jul-2004 s/d 05-Jan-2005
Judul Skripsi : Perancangan dan pembuatan alat pengontrol jaringan telepon pemanggil perawat pada Rumah Sakit dengan menggunakan Full Duplex serial Port Operation berbasis Mikrokontroller ATMEL AT89S51

NO	Tanggal	Uraian	Paraf Pembimbing
1.	30-12-04.	Bab I	
2.		rumusan & batasan	}
3.		masalah dipelajari.	
4.	-	Bab II	
5.		daftar referensi.	}
6.	-	rencana daftar isi	
7.		Bab I & bab II	}
8.	-	Bab III	
9.	-	Bab IV → program	}
10.		drive kelay dikeh.	

Malang, 2004

Dosen Pembimbing

Ir. Poerwanto, MS



INSTITUT TEKNOLOGI NASIONAL
Jl. Bendungan Sigura-gura No. 2
M A L A N G

FORMULIR BIMBINGAN SKRIPSI

Nama : Lukman Haqiqi
Nim : 9617182
Masa Bimbingan : 3-Jan-2004 s/d 5-Jul-2004 s/ |
Judul Skripsi : Perancangan dan pembuatan alat pengontrol jaringan telepon pemanggil perawat pada Rumah Sakit dengan menggunakan Full Duplex serial Port Operation berbasis Mikrokontroller ATMEL AT89S51

No	Tanggal	Uraian	Paraf Pembimbing
1.		bab V	
2.		body dan bab pengujian	
3.		dan disain → error	
4.		(7.9) → jawab	
5.		Siapa melubangi	
6.		Siapa yang	
7.	07-02-01	Keuntungan Sistem	
8.			
9.			
10.			

Malang, 200
Dosen/Pembimbing

Ir. Poerwanto, MS



FORMULIR BIMBINGAN SKRIPSI

Nama : Lukman Haqiqi
Nim : 9617182
Masa Bimbingan : 05-Jul-2004 s/d 05-Jan-2005
Judul Skripsi : Perancangan dan pembuatan alat pengontrol jaringan telepon pemanggil perawat pada Rumah Sakit dengan menggunakan Full Duplex serial Port Operation berbasis Mikrokontroller ATMEL AT89S51

NO	Tanggal	Uraian	Paraf Pembimbing
1.	7-08-05	Revisi BAB I Metodologi	
2.		BAB II KTG Hg teori Dsr Hg PC	
3.		BAB III Analisa penguatan	
4.	28-02-05	Ace Bab I Ace Bab II	
5.	28-02-05	Revisi masalah smrv	
6.	02-03-05	Ace mull smrv	
7.	24-03-05	Revisi BAB V & IX	
8.			
9.			
10.			

Malang, 2004

Dosen Pembimbing

Irmalia Suryani F., ST

KATA PENGANTAR



ﷻ Maha Besar ﷻ Allah s.w.t., Dzat Yang Kekal dan Penguasa segala sesuatu yang ada dilangit dan dibumi, hanya kepada-Nyalah penulis serahkan seluruh jiwa-raga, hidup dan mati. Hanya ﷻ Allah s.w.t.-lah yang telah berandil besar dalam proses penyelesaian skripsi ini. Betapapun usaha dan kerja keras yang telah dilakukan hanyalah faktor pendukung yang memang seharusnya dilakukan sebagai realisasi ikhtiar. Sholawat dan salam selalu penulis haturkan kepada junjungan kita, nabi besar ﷺ Muhammad 'Rasulullah' ﷺ s.a.w. yang telah memberikan '*uswatun hasanah*', suri tauladan yang baik kepada seluruh umat manusia.

Alhamdulillah, puji syukur hanya kepada ﷻ Allah s.w.t. yang telah membuka hati pihak-pihak berikut, sehingga ikhlas memberikan bantuan dalam proses penyelesaian skripsi ini sebagai salah satu syarat untuk menyelesaikan program strata satu (S-1) pada Jurusan Teknik Elektro, Konsentrasi Elektronika, Fakultas Teknologi Industri, Institut Teknologi Nasional Malang.

Hanya ﷻ Allah s.w.t.-lah yang sanggup menggantinya dengan sesuatu yang lebih berharga. Pihak-pihak tersebut adalah sebagai berikut:

1. Ayah dan Bunda di rumah, beliau berdua yang lebih berhak atas gelar sarjana yang penulis sandang. Kakak-kakakku, semua saudara dan kerabat, terima kasih atas dorongan serta dukungan moral dan material yang selama ini telah kalian berikan sehingga penulis dapat merampungkan kuliah ini.
2. Bapak Ir. Poerwanto, MS., selaku dosen pembimbing I. Terima kasih atas semuanya karena telah banyak membantu , memberikan saran dan

melayani penulis dengan penuh kesabaran dan ketelatenan serta ketulusannya.

3. Ibu Irmalia Suryani F., ST., selaku dosen pembimbing II. Terima kasih atas semuanya karena telah banyak membantu , memberikan saran dan melayani penulis dengan penuh kesabaran dan ketelatenan serta ketulusannya.
4. Bapak Ir. F.Yudi Limpraptono, MT, selaku Ketua Jurusan Teknik Elektro, Institut Teknologi Nasional Malang.
5. Bapak Ir. Mochtar Asroni, MSME, selaku Dekan Fakultas Teknologi Industri, Institut Teknologi Nasional Malang.
6. Kang Broedien 'Teknokrat Dangdhut', Cak Haris 'Radja Bokep', Mas Syaiful 'My Inspirator', Bang Elok 'Dokter Analog', Mpok Wulan 'Pendekar Sakit Perut', Ibu Budi 'Mbokdhe', Hendra, thanks banget atas bantuan ide, support, saran dan kritikkannya. Tanpa kalian skripsiku ga' akan terealisasikan sampai saat ini.
7. Buat temen-temenku satu kampus semuanya, thank you banget atas segala dukungan dan sarannya. *"You're my best friend, guys!"*.
8. Semua pihak yang telah membantu terselesaikannya skripsi ini, yang tidak dapat penulis sebutkan satu per satu.

Penyusun mengharapkan agar yang penyusun lakukan melalui karya ini dapat membantu dan dimanfaatkan oleh siapa saja yang memerlukan dan yang membutuhkannya. Namun adanya kritik dan saran yang membangun lebih diharapkan lagi sehingga karya ini lebih bermanfaat.

Malang, Maret 2005

Penulis

Lembar Persembahan



Bismillaahir Rohmaanir Rahiim

Hanya Engkaualah (Allah) yang kami sembah dan hanya kepada Engkaualah (Allah) kami memohon pertolongan.

(QS. Al - Faatihah, 1 : 5)

Bacalah (ya Muhammad) dengan (menyebut) nama Tuhanmu (Allah) Yang telah Menciptakan alam semesta. Dialah yang telah Menciptakan manusia dari segumpal darah yang beku. Bacalah!, dan Tuhanmulah Yang Maha Pemurah, Yang Mengajarkan kepada manusia apa yang tidak diketahuinya.

(QS. Al - 'Alaq, 96 : 1 - 5)

Adakah orang yang ta'at (patuh kepada Allah) pada waktu malam, seraya sujud dan berdiri, lagi takut akan siksa akhirat, serta mengharap akan rahmat Tuhan (Allah), samakah dengan orang yang durhaka ? Katakanlah! Apakah sama orang - orang yang berilmu pengetahuan dengan orang - orang yang tiada berilmu pengetahuan ? (Tentu tidak). Hanya yang menerima pengajaran yaitu orang - orang yang berakal.

(QS. Az - Zumar, 39 : 9)

Segala puji bagi Allah, Dzat yang telah mengkarunia akal dan kecerdasan kepada segenap hamba-Nya. Yang membimbing mereka dengan fitrah dan pengetahuan yang cukup untuk bisa hidup layak dan nyaman.

Maha Suci Allah, Dzat yang telah menciptakan otak manusia mengajarkan ilmu pengetahuan dan teknologi.

Kupersembahkan skripsi ini kepada hamba-hamba Mu, wahai Dzat *Al Malikul Manan* (Maha Berkuasa dan Maha Memberi Karunia) semata-mata karena ketundukanku kepada Mu wahai Tuhanku.

Kupersembahkan skripsi ini kepada orang tuaku sebagai tanda jasa, tanda bakti dan tanda rasa hormat yang mendalam.

Kupersembahkan skripsi ini kepada saudara-saudaraku, sahabat-sahabatku dan rekan-rekanku yang telah banyak membantu dalam hal apapun dan dalam bentuk apapun, sebagai ungkapan rasa terima kasih yang sebanyak-banyaknya.

Kupersembahkan skripsiku ini kepadamu saudara-saudaraku kaum muslim agar engkau tau bahwa Allah telah mengaruniakan akal, kecerdasan, kepandaian dan ilmu pengetahuan untuk menguak rahasia alam dan teknologi yang bermanfaat didalam kehidupan manusia yang telah "diciptakan-Nya" dengan kekuasaan, kebijaksanaan dan kasih sayang-Nya.

Semoga ini semua dinilai sebagai salah satu ibadah oleh Allah Ta'alla...

Alhamdulillah, segala puji hanya milik Allah s.w.t. ...

Abstraksi

Lubman Haqiqi, 2005. Perancangan dan Pembuatan Alat Pemanggil Perawat Menggunakan Telepon pada Rumah Sakit yang Di-interfacekan pada Komputer Pribadi (PC) Berbasis Mikrokontroler AT89S51. Skripsi. Jurusan Teknik Elektro, Konsentrasi Elektronika, Fakultas Teknologi Industri, Institut Teknologi Nasional Malang.

- Pembimbing I : *Ir. Poerwanto, MT.,*
- Pembimbing II : *Irmalia Suryani F., ST.*

Kata kunci : Mikrokontroler, Latch, Demultiplexer, Port Serial, Driver, ISD

Skripsi ini bertujuan untuk merancang dan membuat suatu sistem pemanggil perawat menggunakan media telepon yang di-interfacekan pada perangkat PC dengan teknologi Full Duplex Serial Port Operation berbasis mikrokontroler Atmel AT89S51. Jaringan telepon yang digunakan adalah jaringan telepon internal dan PC sebagai media display informasi data pasien. Perangkat ini diharapkan dapat membantu kinerja tenaga medis/perawat di rumah sakit dan menjadi fasilitas yang dapat menambah kenyamanan para pasien selama berada di rumah sakit, terutama pada saat pasien memanggil perawat.

Skripsi ini memuat perancangan, pembuatan serta pengukuran dan pengujian pada bagian-bagian dari perangkat sistem pemanggil perawat ini. Hasil pengukuran dan pengujian membuktikan bahwa perangkat ini dapat mengidentifikasi setiap panggilan yang dilakukan oleh pasien secara detail dengan cara menampilkan data-data pasien yang melakukan panggilan pada saat panggilan berlangsung.

Alat

... dan Peningkatan Alat Teknologi Perawat
Aplikasi Telepon pada Rumah Sakit yang Di-integrasikan pada
Komputer Hibrida (PC) Berbasis Mikrokontroler AT89C51. Skripsi Jurusan
Teknik Elektro, Konsentrasi Elektronika Teknik Teknologi Industri, Institut

Teknologi Nasional Malang

> Perbandingan 1 : Kecepatan Kerja

> Perbandingan 2 : Waktu Tunggu

Kata Kunci : Mikrokontroler (AT89C51), Kecepatan Kerja, Waktu Tunggu (WT)

Skripsi ini bertujuan untuk menganalisis dan membuat suatu sistem
perawatan menggunakan media telepon yang di-integrasikan pada
perangkat PC dengan teknologi Full Duplex Serial Port (Operasi berbasis
mikrokontroler Atmel AT89C51). Jaringan telepon yang digunakan adalah jaringan
telepon internet dan PC sebagai media display informasi data pasien. Penelitian
ini diharapkan dapat membantu kinerja tenaga medis perawat di rumah sakit dan
menjadi fasilitas yang dapat membantu kenyamanan para pasien selama berada di
rumah sakit terutama pada saat pasien menggunakan perawatan.

Skripsi ini memuat permasalahan, pembahasan serta pembahasan dan
penelitian pada bagian-bagian dari perangkat sistem perawat ini. Hasil
penelitian dan pengujian membuktikan bahwa perangkat ini dapat
mengoptimalkan setiap panggilan yang dilakukan oleh pasien secara online
dengan cara menampilkan data-data pasien yang melakukan panggilan pada saat
panggilan berlangsung.

DAFTAR ISI

HALAMAN JUDUL	
LEMBAR PENGESAHAN SKRIPSI	
BERITA ACARA UJIAN SKRIPSI	
KATA PENGANTAR	
ABSTRAKSI	
DAFTAR ISI	
DAFTAR GAMBAR	
DAFTAR TABEL	
BAB I . PENDAHULUAN	
1. 1. Latar Belakang	1
1. 2. Rumusan Masalah	2
1. 3. Batasan Masalah	3
1. 4. Tujuan	3
1. 5. Metodologi	4
1. 6. Sistematika Pembahasan	5
BAB II . TEORI PENUNJANG	
2. 1. Telepon	7
2. 1. 1. Prosedur Suatu Hubungan	11
2. 1. 2. Memulai Sebuah Panggilan	12
2. 1. 3. Menghubungkan Telepon	13
2. 1. 4. Mengakhiri Pembicaraan	13
2. 1. 5. Sistem Jaringan Penyambung Telepon	13
2. 2. Mikrokontroler AT89S51	14
2. 2. 1. Perangkat Keras Mikrokontroler AT89S51	15
2. 2. 2. Arsitektur Mikrokontroler AT89S51	17

DAFTAR ISI

.....	HALAMAN JUDUL
.....	LEMBAR PENGESAHAN SKRIPSI
.....	BERITA ACARA UJIAN SKRIPSI
.....	KATA PENGANTAR
.....	ABSTRAKSI
.....	DAFTAR ISI
.....	DAFTAR GAMBAR
.....	DAFTAR TABEL
BAB I. PENDAHULUAN		
1	1.1. Latar Belakang
2	1.2. Rumusan Masalah
3	1.3. Batasan Masalah
3	1.4. Tujuan
4	1.5. Metodologi
5	1.6. Sistematika Penulisan
BAB II. TEORI PENYANGG		
7	2.1. Telefon
11	2.1.1. Proses dan Sifat Hubungan
12	2.1.2. Menjalani Sebuah Panggilan
13	2.1.3. Attribut-attribut Telekomunikasi
13	2.1.4. Mengakhiri Panggilan
13	2.1.5. Sistem Jaringan Penyambung Telekomunikasi
14	2.2. Mikrokontroler AT89C51
15	2.2.1. Perangkat Keras Mikrokontroler AT89C51
17	2.2.2. Arsitektur Mikrokontroler AT89C51

2. 2. 3.	Konfigurasi Pena-pena Mikrokontroler AT89S51	18
2. 2. 4.	Organisasi Memori	23
2. 2. 5.	Special Function Register (SFR)	27
2. 2. 6.	Program Status Word (PSW)	27
2. 2. 7.	Power Control Register (PCR)	28
2. 2. 8.	Metode Pengalamatan	29
2. 2. 9.	Siklus Mesin	30
2. 3.	Pewaktuan CPU	33
2. 4.	Komunikasi Serial	34
2. 4. 1.	Mode 0	37
2. 4. 2.	Mode 1	38
2. 4. 3.	Mode 2	39
2. 4. 4.	Mode 3	40
2. 4. 5.	Baud Rate	41
2. 4. 6.	Standart Interface RS-232-C	42
2. 4. 7.	Standart Interface RS-485	43
2. 4. 8.	Transfer Data Serial	44
2. 5.	IC Latch 74LS574	43
2. 6.	IC Dekoder 74HC154	45
2. 7.	IC ISD 1420	46
2. 8.	IC LM386	52
2. 9.	Trafo IT 191	53
2. 10.	Relay	53
2. 11.	Transistor sebagai Saklar	54
2. 12.	IC MAX232	56
2. 13.	IC MAX485	57
2. 14.	Komputer Pribadi (PC)	57

BAB III . PERANCANGAN DAN PEMBUATAN ALAT

3. 1.	Pendahuluan	62
3. 2.	Perancangan Perangkat Keras (Hardware)	63

18	2.2.3. Kontingensi Pengukuran Mikrokontroler AT89C51
19	2.2.4. Organisasi Memori
27	2.2.5. Special Function Register (SFR)
27	2.2.6. Program Status Word (PSW)
28	2.2.7. Power Control Register (PCR)
29	2.2.8. Metode Pengalihan
30	2.2.9. Sistem Mesin
33	2.3. Perangkat CPU
34	2.4. Komunikasi Serial
37	2.4.1. Mode 0
38	2.4.2. Mode 1
39	2.4.3. Mode 2
40	2.4.4. Mode 3
41	2.4.5. Baud Rate
42	2.4.6. Standard Interface RS-232-C
43	2.4.7. Standard Interface RS-485
44	2.4.8. Transfer Data Serial
45	2.5. IC 74LS271
45	2.6. IC Decoder 74HC139
46	2.7. IC 74LS1450
50	2.8. IC LM138
53	2.9. Transistor 2N191
55	2.10. Relay
54	2.11. Transistor sebagai Saklar
56	2.12. IC MAX232
57	2.13. IC MAX485
57	2.14. Komputer Pribadi (PC)

BAB III. PERANCANGAN DAN PEMBUATAN ALAT

62	3.1. Pendahuluan
63	3.2. Perancangan Perangkat Keras (Hardware)

3. 2. 1. Telepon	63
3. 2. 2. Mikrokontroler sebagai Peng-kontrol Utama	64
3. 2. 3. Rangkaian Clock	66
3. 2. 4. Rangkaian Reset	68
3. 2. 5. Catu Daya Sentral Telepon	69
3. 2. 6. <i>Latch</i>	70
3. 2. 7. Demultiplekser	72
3. 2. 8. ISD 1420 sebagai Penyimpan Informasi Data Suara	73
3. 2. 9. Rangkaian Penguat Suara	75
3. 2. 10. Port Serial	77
3. 2. 11. Rangkaian Driver Relay	80
3. 3. Perancangan Perangkat Lunak (<i>Software</i>)	84
3. 3. 1. Kontrol	84
3. 3. 2. <i>Database</i>	85

BAB IV . PENGUJIAN ALAT

4. 1. Pendahuluan	86
4. 2. Pengujian pada Bagian-bagian Sub-sistem Alat	87
4. 2. 1. Pengujian pada Bagian <i>Latch</i>	87
4. 2. 2. Pengujian pada Bagian Demultiplekser	91
4. 2. 3. Pengujian pada Bagian Penyimpan Suara	93
4. 2. 4. Pengujian pada Bagian Driver Relay	95
4. 3. Pengujian Keseluruhan Sistem	98

BAB V . PENUTUP

5. 1 Kesimpulan	101
5. 2. Saran-saran	102

DAFTAR PUSTAKA	103
-----------------------------	-----

LAMPIRAN	
-----------------------	--

ԴԱՄԿԱՆ

ԾՆԵԼՆԵՐԻ ԿԱՏՎԱԿՆ 102

Չ՝Տ՝ ՉՆԵՆ-ՉՆԵՆ 103

Չ՝Դ՝ ԿՅՈՒՄՈՒՄ 101

ԵՄԵՆԱՆ ԲԵՆՈՒԼԻՆ

Կ՝Յ՝ ԲԵՆՈՒԼԻՆ ԿՅՈՒՄՈՒՄ ՉՆԵՆ 82

Կ՝Յ՝Կ՝ ԲԵՆՈՒԼԻՆ ԵՍՔ ԲԵՆՆԱ ԸՆԿՆԱ ԶԵՐՆԱ 82

Կ՝Յ՝Յ՝ ԲԵՆՈՒԼԻՆ ԵՍՔ ԲԵՆՆԱ ԸՆԿՆԱ ԵՄԵՆԱՆ ՉՆԵՆ 83

Կ՝Յ՝Տ՝ ԲԵՆՈՒԼԻՆ ԵՍՔ ԲԵՆՆԱ ԸՆԿՆԱԿՈՒՄԻՅԵՆ 81

Կ՝Յ՝Դ՝ ԲԵՆՈՒԼԻՆ ԵՍՔ ԲԵՆՆԱ ԿՆԵՆ 81

Կ՝Յ՝ ԲԵՆՈՒԼԻՆ ԵՍՔ ԲՅՈՒՄ-ԲԵՆՆԱ ՉՆԵՆ-ՉՆԵՆ ԿՆԵՆ 81

Կ՝Դ՝ ԲԵՆՈՒԼԻՆ 80

ԵՄԵՆԱՆ ԲԵՆՈՒԼԻՆ ԿՆԵՆ

Յ՝Յ՝Տ՝ ԿՆԵՆ 82

Յ՝Յ՝Դ՝ ԿՆԵՆ 81

Յ՝Յ՝ ԲԵՆՈՒԼԻՆ ԲԵՆՈՒԼԻՆ ԿՆԵՆ (ԿՆԵՆ) 81

Յ՝Յ՝Դ՝ ԿՆԵՆ ԸՆԿՆԱ ԶԵՐՆԱ 80

Յ՝Յ՝Թ՝ ԲՈՒ ԶԵՆԱ 11

Յ՝Յ՝Ձ՝ ԿՆԵՆ ԲԵՆՆԱ ՉՆԵՆ 12

Յ՝Յ՝Ձ՝ ԿՆԵՆ ԿՆԵՆ ԲԵՆՆԱ ԿՆԵՆ ԿՆԵՆ ԿՆԵՆ 12

Յ՝Յ՝Տ՝ ԸՆԿՆԱԿՈՒՄԻՅԵՆ 17

Յ՝Յ՝Ը՝ ԿՆԵՆ 10

Յ՝Յ՝Չ՝ ԿՆԵՆ ԸՆԿՆԱ ԿՆԵՆ 80

Յ՝Յ՝Կ՝ ԿՆԵՆ ԿՆԵՆ 88

Յ՝Յ՝Յ՝ ԿՆԵՆ ԿՆԵՆ 80

Յ՝Յ՝Տ՝ ԿՆԵՆ ԿՆԵՆ ԿՆԵՆ ԿՆԵՆ ԿՆԵՆ 81

Յ՝Յ՝Դ՝ ԿՆԵՆ 83

DAFTAR GAMBAR

Gambar 2-1.	Skema Rangkaian Sistem Telepon Sederhana	8
Gambar 2-2.	Diagram Blok Urutan Pesawat Telepon	10
Gambar 2-3.	Diagram Blok Mikrokontroler AT89S51	16
Gambar 2-4.	Konfigurasi Pena-pena Mikrokontroler AT89S51	18
Gambar 2-5.	Organisasi Program Memori	24
Gambar 2-6.	Data Memori	26
Gambar 2-7.	Urutan Siklus Keadaan Duty Cycle	31
Gambar 2-8.	Siklus Bus pada Pengaksesan Memori Program External	32
Gambar 2-9.	Menggunakan Osilator Internal	33
Gambar 2-10.	Menggunakan Sumber Clock Eksternal	34
Gambar 2-11.	Pengubah Level TTL ke RS-232 dengan IC MAX232	35
Gambar 2-12.	Port Serial dalam Mode 0	37
Gambar 2-13.	Port Serial dalam Mode 2	39
Gambar 2-14.	Konfigurasi Pin IC 74LS574	44
Gambar 2-15.	Konfigurasi Pin IC 74HC154	45
Gambar 2-16.	Diagram Blok ISD 1420	47
Gambar 2-17.	Konfigurasi Pin pada IC ISD 1420	48
Gambar 2-18.	Konfigurasi Pin pada IC LM386	52
Gambar 2-19.	Trafo IT	53
Gambar 2-20.	Jenis-jenis Relay	54
Gambar 2-21.	Rangkaian Sederhana Transistor Sebagai Saklar	55
Gambar 2-22.	Konfigurasi Pin pada IC MAX232	56
Gambar 2-23.	Konfigurasi Pin pada IC MAX485	57
Gambar 2-24.	Organisasi Komputer Sederhana dengan <i>Central Processing</i> <i>Unit</i> dan Peralatan <i>Input/Output</i>	59
Gambar 3-1.	Diagram Blok Perangkat Pemanggil Perawat	63

DAFTAR GAMBAR

8	Skema Rangkaian Sistem Telepon Seberhan	Gambar 2-1
10	Diagram Blok Gimmu Ponsel Telepon	Gambar 2-2
16	Diagram Blok Mikrokontroler AT89C51	Gambar 2-3
18	Konfigurasi Program Mikrokontroler AT89C51	Gambar 2-4
24	Organisasi Program Memon	Gambar 2-5
26	Dan Memon	Gambar 2-6
31	Urutan Status Keadaan Day Cycle	Gambar 2-7
32	Struktur Data pada Pengalasan Memon Program Eksternal	Gambar 2-8
33	Alengmentasi Gelombang Internal	Gambar 2-9
34	Alengmentasi Sumber Clock Eksternal	Gambar 2-10
35	Pengalasan Level TTL ke RS-232 dengan IC MAX232	Gambar 2-11
37	Pem Serial dalam Mode 0	Gambar 2-12
39	Pem Serial dalam Mode 1	Gambar 2-13
44	Konfigurasi Pin IC 74LS274	Gambar 2-14
45	Konfigurasi Pin IC 74HC154	Gambar 2-15
47	Diagram Blok ISD 1420	Gambar 2-16
48	Konfigurasi Pin pada IC ISD 1420	Gambar 2-17
52	Konfigurasi Pin pada IC 4A1386	Gambar 2-18
53	Urut Urut	Gambar 2-19
54	Urut Urut Kecepatan	Gambar 2-20
55	Rangkaian Seberhan Transistor Sebagai Saklar	Gambar 2-21
56	Konfigurasi Pin pada IC MAX232	Gambar 2-22
57	Konfigurasi Pin pada IC MAX232	Gambar 2-23
59	Organisasi Komputer Seberhan dengan Central Processing Unit dan Beban Kerja	Gambar 2-24
62	Diagram Blok Perangkat Perangai Perangai	Gambar 3-1

Gambar 3-2.	Rangkaian Mikrokontroler Sebagai Pengontrol Utama	64
Gambar 3-3.	Rangkaian Clock	67
Gambar 3-4.	Rangkaian Reset	68
Gambar 3-5.	Rangkaian Catu Daya Sentral Telepon	70
Gambar 3-6.	Rangkaian Latch.....	71
Gambar 3-7.	Rangkaian Demultiplekser	72
Gambar 3-8.	Rangkaian Penyimpan Data Informasi Suara	73
Gambar 3-9.	Rangkaian Penguat Suara	75
Gambar 3-10.	Rangkaian RS-232	78
Gambar 3-11.	Rangkaian RS-485	79
Gambar 3-12.	Rangkaian RS-485 dengan DB-9	79
Gambar 3-13.	Rangkaian RS-232 dengan RS-485	80
Gambar 3-14.	Rangkaian Driver Relay pada Unit Kontrol	81
Gambar 3-15.	Rangkaian Driver Relay pada Catu Daya Sentral	83
Gambar 4-1.	Blok Daigram Pengujian Alat	86
Gambar 4-2.	Diagram Pengujian dan Pengukuran pada Latch	89
Gambar 4-3.	Pengujian dan Pengukuran pada Bagian Demultiplekser	92
Gambar 4-4.	Pengujian dan Pengukuran pada Bagian Penyimpan Data Informasi Suara (ISD)	94
Gambar 4-5.	Pengujian dan Pengukuran pada Bagian Driver Relay	96

DAFTAR TABEL

Tabel 2-1. Register Bank	26
Tabel 2-2. Special Funtion Register	27
Tabel 2-3. Posisi dan Fungsi Bit	36
Tabel 2-4. Pemilihan Mode Serial Port	37
Tabel 2-5. Nilai untuk SCON untuk Setiap Mode	40
Tabel 2-6. Tabel Kebenaran IC 74LS574	45
Tabel 4-1. Hasil Pengukuran pada Bagian Latch	89
Tabel 4-2. Hasil Pengujian pada Bagian Latch	90
Tabel 4-3. Hasil Pengukuran pada Bagian Demultiplekser	92
Tabel 4-4. Hasil Pengujian pada Bagian Demultiplekser	93
Tabel 4-5. Hasil Pengukuran pada Bagian Driver Relay	96
Tabel 4-6. Hasil Analisa Error pada Driver Relay	97

DAFTAR TABEL

26	Tabel 3-1. Register Bank
27	Tabel 3-2. Special Function Register
30	Tabel 3-3. Port and Pin Register
37	Tabel 3-4. Penjelasan Mode Serial Port
40	Tabel 3-5. Nilai untuk SCON untuk Serial Mode
42	Tabel 3-6. Tabel Kecepatan (0-741.2574)
89	Tabel 4-1. Hasil Pengukuran pada Bagian Latch
90	Tabel 4-2. Hasil Pengujian pada Bagian Latch
93	Tabel 4-3. Hasil Pengujian pada Bagian Demultiplexer
93	Tabel 4-4. Hasil Pengujian pada Bagian Demultiplexer
96	Tabel 4-5. Hasil Pengukuran pada Bagian Driver Relay
97	Tabel 4-6. Hasil Analisis Error pada Driver Relay

BAB I

PENDAHULUAN

1. 1. Latar Belakang

Dewasa ini makin dituntut adanya perbaikan mutu pelayanan rumah sakit kepada masyarakat, mulai dari sisi pelayanan, kenyamanan dan keamanannya. Dalam hal ini sistem pemanggil perawat (*Nurse Caller System*) juga dituntut untuk bisa menjadi lebih canggih lagi, tapi pada kenyataannya *Nurse Caller* yang saat ini banyak digunakan pada rumah sakit, pada umumnya masih menggunakan sistem panggilan secara analog dengan cara menekan tombol panggilan yang ada di tempat tidur pasien yang terhubung ke ruang jaga perawat yang akan ditandai dengan lampu indikator dan alarm. Akan tetapi sistem panggilan perawat dengan cara ini sangat kurang efisien karena biaya instalasi yang amat besar karena membutuhkan terlalu banyak kabel, belum lagi bila terjadi gangguan proses perbaikannya akan memakan waktu yang lama karena harus memeriksa saluran satu per satu.

Maka dari itu penulis mencoba untuk merancang sistem pemanggilan perawat (*Nurse Caller*) model digital dengan menerapkan sistem jaringan telepon internal yang dikontrol dengan menggunakan *Full Duplex Serial Port Operation* berbasis *Microcontroller Atmel AT89S51* dan di-*interfacekan* pada PC (*Personal Computer*) di ruang jaga perawat yang berfungsi sebagai tampilan (*display*) dan perawat dapat berbicara langsung dengan pasien melalui pesawat telepon tanpa harus menghampiri ke kamar pasien.

1. 2. Rumusan Masalah

Dengan latar belakang tersebut diatas, maka permasalahan dalam perencanaan dan pembuatan alat pemanggil perawat menggunakan pesawat telepon berbasis mikrokontroler ini dapat dirumuskan sebagai berikut :

1. Merancang dan membuat alat pemanggil perawat menggunakan pesawat telepon dengan berbasis mikrokontroler produksi Atmel AT89S51 yang dijadikan sebagai pengontrol utamanya.
2. Merancang dan membuat alat pemanggil perawat menggunakan pesawat telepon yang dapat menampilkan (*men-displaykan*) data pasien pemanggil pada monitor PC.
3. Merancang dan membuat alat pemanggil perawat menggunakan pesawat telepon yang dijalankan menggunakan perangkat lunak (*software*) *assembler* sebagai perangkat lunak dalam mikrokontroler.
4. Merancang dan membuat alat pemanggil perawat menggunakan pesawat telepon yang dapat di antarmukakan (*di-interfacekan*) pada perangkat PC dengan menggunakan perangkat lunak (*software*) *Delphi* sebagai *database*-nya.

1.3. Batasan Masalah

Untuk memberikan pembahasan yang jelas maka diberikan ruang lingkup pembatasan masalah sebagai berikut :

- a. Perencanaan perangkat keras (*hardware*) meliputi unit kontrol berbasis Mikrokontroler AT89S51 yang didukung dengan perangkat PC dan perangkat telepon.
- b. Perencanaan dan pembuatan perangkat lunak (*software*) untuk IC Microcontroller AT89S51 dengan bahasa pemrograman *assembler*.
- c. Perangkat lunak (*database*) menggunakan bahasa pemrograman *Delphi* dengan jumlah data masukan dan keluaran maksimal 16 pasien dan tidak dibahas lebih lanjut dalam laporan ini
- d. Jaringan telepon yang digunakan adalah jaringan telepon lokal / internal.
- e. Jumlah jalur telepon pasien tidak lebih dari 16 jalur telepon. Karena disesuaikan dengan keadaan dan jumlah pasien sebenarnya pada bangsal kelas 1 di rata-rata rumah sakit pada umumnya.
- f. Dalam pengerjaan skripsi ini menggunakan dibuat model (*prototype*) miniatur untuk dapat menggambarkan keadaan sebenarnya.

1.4. Tujuan

Tujuan dari perancangan dan pembuatan alat pemanggil perawat menggunakan pesawat telepon ini yaitu untuk membantu kinerja para perawat agar dapat lebih efisien dan untuk menekan angka kesalahan perawat dalam

melakukan pelayanan terhadap pasien (salah pasien) yang selama ini sering terjadi pada kebanyakan rumah sakit.

1. 5. Metodologi

Untuk mencapai tujuan dari skripsi ini, maka metodologi dalam skripsi ini adalah sebagai berikut :

a. Studi literatur (*library research*)

Yaitu memperoleh data dengan cara membaca dan mempelajari buku literatur/referensi yang ada hubungannya dengan penyusunan skripsi ini yang mencakup prinsip kerja dan kajian teori antara lain mempelajari hal-hal yang berhubungan dengan teori dan rangkaian pendukung dalam perancangan dan pembuatan alat ini.

b. Studi lapangan

Yaitu memperoleh data dengan cara mengamati, meneliti dan menganalisa kondisi sebenarnya yang ada di lapangan. Langkah-langkah yang dilakukan antara lain: wawancara, kuisisioner dan meneliti fakta-fakta yang ada di lapangan (*survey lapangan*).

c. Perencanaan dan pembuatan perangkat keras (*hardware*) dan perangkat lunak (*software*).

Proses perancangan alat meliputi pembuatan blok diagram lengkap alat yang dirancang, penentuan komponen-komponen yang digunakan kemudian membuat diagram skematik dari rangkaiannya dan merancang diagram alir (*flow chart*) dari perangkat lunaknya.

Proses pembuatan alat meliputi pembuatan papan sirkuit cetak/PCB (*Printed Circuit Board*) dari diagram skematik rangkaian yang telah dirancang, perakitan komponen-komponen pada PCB serta penyolderan beserta instalasi pengkabelannya dan pengisian (*download*) perangkat lunak kedalam keping tunggal.

d. Pengujian dan analisa alat yang dibuat

Untuk mengetahui rangkaian dapat bekerja sesuai dengan yang diharapkan perlu dilakukan pengujian alat. Pengujian yang dilakukan meliputi: pengujian rangkaian per bagian dan pengujian rangkaian secara keseluruhan.

e. Penyusunan laporan skripsi

Yaitu melakukan penulisan dari seluruh langkah-langkah penyusunan skripsi ini mulai dari perencanaan, penelitian, pembuatan, pengujian, analisa sampai penarikan kesimpulan dari seluruh langkah-langkah yang telah dilakukan.

1. 6. Sistematika Pembahasan

Dalam penyusunan skripsi ini, sistematika pembahasan yang digunakan adalah sebagai berikut :

BAB I PENDAHULUAN

Bab ini membahas mengenai latar belakang, rumusan masalah, batasan masalah, tujuan, metodologi dan sistematika pembahasan.

BAB II LANDASAN TEORI

Bab ini membahas mengenai dasar-dasar teori sebagai teori penunjang pada alat yang akan dirancang. Disamping itu juga sebagai pelengkap pemahaman mengenai bagian-bagian atau keseluruhan sistem.

BAB III PERENCANAAN DAN PEMBUATAN ALAT

Bab ini membahas mengenai perencanaan dan pembuatan alat yang terdiri dari perangkat keras (*hardware*) dan perangkat lunak (*software*)

BAB IV PENGUJIAN DAN ANALISA ALAT

Bab ini mengulas tentang hasil pengujian dan analisa alat yang telah dibuat.

BAB V PENUTUP

Bab ini berisikan kesimpulan akhir dari keseluruhan alat yang telah dibuat dan saran dari penyusun demi perkembangan selanjutnya dari alat yang telah dibuat.

BAB II

LANDASAN TEORI

2. 1. Telepon

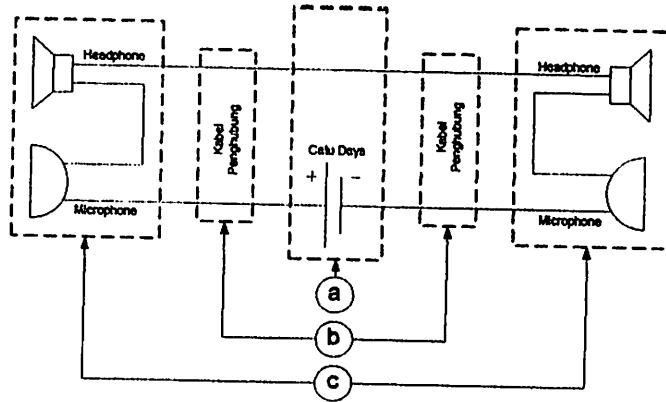
Telepon berasal dari kata “*tele*” yang berarti jauh dan “*phone*” yang berarti suara. Dalam pengertiannya yang sekarang diartikan telepon adalah suatu alat yang dapat membantu manusia untuk melakukan percakapan atau komunikasi secara lisan dalam jarak yang jauh sekalipun. Dengan perkembangan teknologi yang semakin meningkat, kita dapat melakukan hubungan kemana saja hanya dengan memutar atau menekan nomor yang diinginkan (*dialing*).

Pengertian pesawat telepon secara teknis adalah alat yang digunakan untuk mengubah sinyal – sinyal suara menjadi sinyal listrik berfrekuensi audio pada sisi pemancar atau pengirim, yang mana ditransmisikan melalui sistem transmisi listrik dan kemudian diubah kembali menjadi sinyal-sinyal tekanan pada bagian penerima. Sinyal-sinyal listrik berfrekuensi audio tersebut dapat transmisikan melalui gelombang radio atau dengan menggunakan saluran kabel. Sistem telepon menggunakan kabel merupakan awal dan tulang punggung dari komunikasi modern yang ada sekarang ini¹.

Sejarah perkembangan dari sistem telepon ini bermula dari ditemukan dan diciptakannya sebuah rangkaian analog yang relatif sederhana oleh Alexander

¹ Fundamental of Telecommunication, hal 3

Graham Bell pada tahun 1876.² Rangkaian analog yang sederhana ini dapat dilihat sebagai berikut:



Keterangan :

- (a) Sentral Telepon
- (b) Saluran Telepon
- (c) Gagang Telepon

Gambar 2-1. Skema Rangkaian Sistem Telepon Sederhana.³

Dimana dua buah gagang telepon dihubungkan bersama-sama oleh dua saluran kabel telepon dan diberi catu tegangan dari sentral telepon. Getaran suara yang ada di udara membuat perubahan resistansi pada mikropon karbon dan mengakibatkan perubahan arus DC yang mengalir pada kabel saluran sehingga membran pada headphone akan bergetar dan menghasilkan getaran suara. Getaran yang dihasilkan oleh kedua headphone ini adalah sama.⁴

² Ibid, hal 4

³ Ibid, hal 4

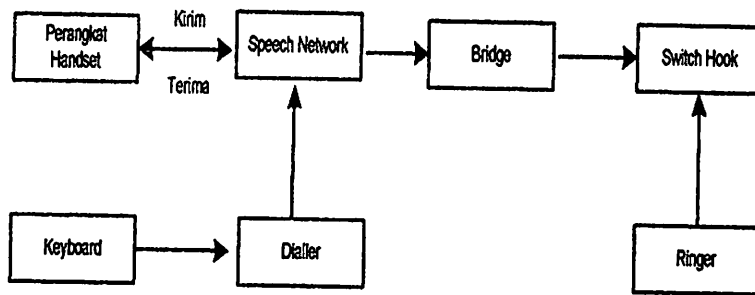
⁴ Couch, Leon W, Digital and Analog Communication System, Prentice Hall International, New Jersey, 1997, hal 536.

Sistem telepon dapat dikategorikan berdasarkan model transmisi yang digunakan.⁵ Yang paling sederhana (*simplex*) yaitu komunikasi satu arah yang menghubungkan antara satu pengirim (*transmitter*) pada suatu lokasi dan sebuah penerima (*receiver*) pada lokasi lainnya. Sistem satu ini arah ini sangat jarang ditemui, namun sebaliknya yang paling banyak digunakan yaitu sistem komunikasi dua arah ini terdiri dari *sistem half duplex* dan *sistem full duplex*.

Sistem half duplex merupakan komunikasi dua arah yang mana hanya diperbolehkan adanya satu arah transmisi saja pada suatu waktu. Bila kedua belah pihak yang berkomunikasi saling mengirim informasi pada waktu yang bersamaan, maka informasi-informasi tersebut akan hilang dan harus di ulang kembali. Operasi ini paling banyak digunakan pada sistem komunikasi radio, dimana agar hubungan dapat terjadi maka kedua belah pihak harus ada frekuensi yang sama.

Sedangkan *sistem full duplex* merupakan sistem komunikasi dua arah yang mana kedua belah pihak dapat saling mengirim dan menerima informasi dalam waktu yang bersamaan. Sistem inilah yang banyak digunakan dalam sistem telepon sekarang.

⁵ Visvanathan Thiagarajan, *Telecommunication Switching System and Network*. Prentice Hall of India, New Delhi, 1992, hal 232



Gambar 2-2. Diagram Blok Umum Pesawat Telepon.⁶

Seperti terlihat pada diagram blok secara umum pesawat telepon pada gambar diatas, sebuah pesawat telepon terdiri atas beberapa bagian utama, yaitu :

1. Penerima (*receiver*).
2. Pengirim (*transmitter*).
3. Saklar buka / tutup (*switch hook*).
4. Keypad (*dialer*).
5. Bell (*ringer*).

Selain itu handset juga berfungsi untuk menahan saklar buka tutup (*switch hook*) supaya tetap pada kedudukannya. Saklar buka tutup (*switch hook*) berfungsi sebagai saklar pemisah hubungan antara pesawat telepon dengan saluran sentral. Pada saat *handset* tidak diangkat maka saklar akan tertekan kebawah atau tertutup, yang akan mengakibatkan tidak terhubungnya pesawat telepon dengan saluran sentral. Keadaan ini disebut sebagai keadaan '*on-hook*'. Dan pada saat saklar keadaan terbuka atau pesawat telepon terhubung dengan saluran sentral, keadaan ini disebut dengan keadaan '*off-hook*'. Dalam keadaan *off hook* arus searah (DC)

⁶ Fundamental of Telecommunication, hal 4

mengalir dari sentral melalui saluran telepon menuju pesawat telepon untuk mencatu rangkaian didalamnya.

Pemilih nomor (*dialer*) merupakan sebuah peralatan yang berfungsi untuk mengirim nomor telepon tujuan ke sentral telepon. Terdapat beberapa jenis *dialer* yang dipakai dalam sistem telepon diantaranya adalah dial putar, dial tekan isyarat DC (*pulse*) dan dial DTMF (*tone*).

Bel (*ringer*) berfungsi sebagai tanda akan adanya suatu panggilan telepon terhadap sebuah pesawat telepon. Untuk dapat membunyikan bel dipergunakan sinyal dering yang berupa adanya sinyal arus bolak-balik (AC) dengan tegangan minimal 64 volt berfrekuensi 25 Hz (8%) dengan periode 2 detik berbunyi (*ringing*) dan 4 detik mati (*ringing delay*).

2. 1. 1. Prosedur Suatu Hubungan⁷

Suatu hubungan komunikasi dalam jaringan telepon akan terjadi jika ada beberapa sinyal pendukung. Sinyal-sinyal pada saluran telepon yang ada diantaranya adalah sebagai berikut:

a. Arus Dering (*ringing current*)

Setelah saluran telepon tersambung dengan sentral, maka akan segera terkirim arus dering ke saluran telepon tujuan. Arus dering akan menghasilkan tegangan sebesar 64 – 90 volt, 25 Hz (8 %) dengan periode 2 detik *on* (berdering) dan 4 detik *off* (diam). Lama pengiriman sinyal ini berkisar antara 30 – 60 detik.

⁷ Ir. Sigit Haryadi, Dasar Teknik Penyambungan Telepon, SATT, Bandung, hal 8

b. Nada Dering (*ringing tone*)

Apabila hubungan telah terjadi, nada dering akan dikirim ke telepon tujuan, bersamaan dengan pengiriman *ringing current* ke telepon si penelpon . Nada dering akan putus apabila telepon yang dituju menjawab atau memutus hubungan. Frekuensi nada dering adalah 425 Hz \pm 2,5 %. Lama pengiriman 2 detik *on* (dering) dan 4 detik *off* (diam).

d. Nada Sibuk (*busy tone*)

Frekuensi nada sibuk konvensional adalah 425 Hz \pm 2,5 % dengan kondisi 0,5 detik *on* (dering) dan 0,5 detik *off* (diam).

Nada sibuk akan dikirim jika :

- a. Telepon tujuan sibuk/masih melakukan percakapan.
- b. Telepon tujuan tidak menerima panggilan/ tidak diangkat selama batas waktu 15 – 20 detik sejak masuknya nada panggil.
- c. Satu detik setelah percakapan dengan nomor tujuan diakhiri atau hubungan terputus (*aborted*).

2. 1. 2. Memulai Sebuah Panggilan⁸

Pada saat handset berada pada posisi tertutup menyebabkan saklar *on/off hook* tertekan kebawah atau tertutup. Akibatnya keadaan saluran dan telepon terbuka/tidak ada hubungan dengan sentral, akan tetapi rangkaian bell terhubung dengan sentral. Keadaan tegangan saluran adalah 48 volt DC dengan arus 0

⁸ Ibid, hal 9

ampere. Apabila *handset* diangkat, maka saklar *on/off hook* terbuka mengakibatkan rangkaian pesawat telepon si penelpon terhubung dengan sentral dan rangkaian bell terputus. Apabila handset diangkat sentral akan mengirimkan sebuah nada dering (*ringing tone*) yang menandakan bahwa sentral telah melakukan aktifitas koneksi menuju telepon yang dituju. Pada keadaan ini tegangan saluran menjadi 7 – 9 volt dengan arus sebesar 16 – 30 mA.

2. 1. 3. Menghubungkan Telepon⁹

Pada saat sentral mengusahakan suatu hubungan dengan telepon yang dituju, maka sentral akan mengirimkan sinyal bel sebagai tanda panggilan kepada telepon yang dituju jika kondisi telepon yang dituju tidak sibuk. Pada saat yang sama sentral juga mengirimkan sinyal ke pesawat telepon si penelpon bahwa telepon yang dituju sedang berdering. Apabila telepon yang dituju dalam keadaan sibuk, maka sentral akan mengirimkan nada sibuk.

2. 1. 4. Mengakhiri Pembicaraan¹⁰

Hubungan percakapan telepon diakhiri dengan peletakan kembali handset dari salah satu telepon atau dari pihak yang dituju.

2. 1. 5. Sistem Jaringan Penyambung Telepon¹¹

Untuk menyelenggarakan komunikasi antara dua tempat dibutuhkan suatu jaringan sirkuit komunikasi antara dua tempat tersebut. Apabila jumlah pengguna

⁹ Ibid, hal 9

¹⁰ Ibid, hal 10

sedikit, maka dapat digunakan jaringan yang dilengkapi dengan saluran langsung antara satu pesawat telepon dengan pesawat telepon yang lain, sedangkan untuk pengguna yang banyak maka diperlukan suatu perangkat *switching* yang ditempatkan di sentral telepon. Dimana sistem *switching* ini memungkinkan pesawat telepon tujuan untuk dapat dihubungi/ dipanggil oleh semua pesawat telepon pengguna

2. 2. Mikrokontroler AT89S51¹²

Perbedaan yang mendasar antara mikrokontroler dan mikroprosesor adalah mikrokontroler selain memiliki CPU (*Central Processing Unit*) juga dilengkapi dengan memori dan port I/O (*Input/Output*) yang merupakan kelengkapan sebagai sistem minimum mikrokomputer sehingga sebuah mikrokontroler dapat dikatakan sebagai mikro komputer dalam keping tunggal (*Single Chip Microcomputer*). Mikroprosesor adalah bagian dari CPU dari sebuah komputer, tanpa memori, tanpa perangkat I/O dan tanpa periferal yang dibutuhkan oleh suatu sistem lengkap. Untuk dapat bekerja, mikroprosesor membutuhkan perangkat pendukung yang dapat berupa RAM (*Random Access Memory*), ROM (*Read Only Memory*) dan perangkat I/O.

Mikrokontroler AT89S51 adalah mikrokontroler keluaran Atmel yang kompatibel penuh dengan mikrokontroler keluarga MCS-51 lainnya. Mikrokontroler AT89S51 merupakan hasil pengembangan dan penyempurnaan dari mikrokontroler AT89C51. Mikrokontroler AT89S51 merupakan CMOS yang

¹¹ *Ibid*, hal 10

¹² Moh. Ibnu Malik dan Anistardi, *Bereksperimen dengan Mikrokontroler*, Elex Media Komputindo, Jakarta, 1997, hal 1

mengonsumsi daya relatif rendah, performa tinggi dan dilengkapi dengan *4K byte Flash PEROM (Programmable and Erasable Read Only Memory)* menggunakan *Atmel's High Density Non Volatile Technology* (memori dengan teknologi *non-volatile*), isi memori tersebut dapat diisi ulang ataupun dihapus sampai dengan 1000 kali proses hapus/tulis.

Memory ini biasa digunakan untuk menyimpan instruksi (perintah) berstandar *MCS-51 code* sehingga memungkinkan mikrokontroler ini untuk bekerja dalam mode *single chip operation* (mode operasi keping tunggal) yang tidak memerlukan *external memory* (memori luar) untuk menyimpan *source code* tersebut.

Dalam sistem mikrokontroler terdapat dua hal yang mendasar, yaitu perangkat keras dan perangkat lunak yang mana keduanya saling terkait dan saling mendukung.

2. 2. 1. Perangkat Keras Mikrokontroler AT89S51¹³

Mikrokontroler AT89S51 secara umum memiliki spesifikasi data teknis dan fasilitas sebagai berikut :

- a. CPU 8-bit berstandart MCS-51.
- b. RAM internal 128 byte (128 X 8 bit), *on chip*
- c. 4 buah port I/O yang dapat diprogram.
- d. Dua *timer* dan *counter* 16 bit.
- e. Enam *Interupt Sources*.

13 AT89S51 Product Datasheet Archives, chapter 4, hal 29

2. 2. 2. Arsitektur Mikrokontroler AT89S51¹⁵

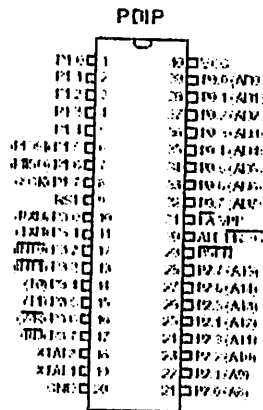
Arsitektur mikrokontroler AT89S51 adalah sebagai berikut :

- a. CPU 8-bit dengan register A (*Accumulator*) dan register B, yang optimal untuk aplikasi kontrol.
- b. 16 bit PC (*Program Counter*) dan DPTR (*Data Pointer*).
- c. 8 bit PSW (*Program Status Word*).
- d. 8 bit SP (*Stack Pointer*).
- e. 4 Kbyte EPROM internal.
- f. 128 byte RAM internal.
 - 4 *bank register*, masing-masing berisi 8 register.
 - 16 byte yang dapat dialamati pada *bit level*.
 - 80 byte *general purpose memory data*.
- g. 32 pin input – output tersusun atas Port 0 – Port 3, masing-masing 8 bit.
- h. 2 buah *Timer / Counter* 16 bit.
- i. *Receiver / Transmitter* data serial *Full Duplex* : SBUF.
- j. *Control Register*, yaitu TCON, TMOD, SCON, PCON, IP dan IE.
- k. 5 buah sumber interupt (2 buah sumber interupt external dan 3 buah interupt internal).
- l. Osilator dan Clock Internal.

¹⁵ Microcontroller MCS-51 Programming and Interfacing, Ilafindo Education, Malang, hal2001,hal 2

2. 2. 3. Konfigurasi Pena-pena Mikrokontroller AT89S51¹⁶

Mikrokontroller AT89S51 terdiri atas 40 pin, dengan konfigurasi sebagai berikut :



Gambar 2 – 4. Konfigurasi Pena-pena Mikrokontroller AT89S51

Fungsi tiap-tiap pena adalah sebagai berikut :

1. VCC (*Supply Tegangan*)

Terhubung pada catu daya + 5 Volt .

2. GND (*Ground*)

Dihubungkan dengan *ground* rangkaian.

3. Port 0 (P0.0 – P0.7)

Port 0 merupakan port I/O serbaguna 8 bit dua arah fungsi ganda yang berada pada pin 32-39 dari mikrokontroler AT89S51. Port ini dapat digunakan sebagai *Low Order Multiplex Address* (A0 – A7) / Data (multipleks bus alamat rendah dan bus data selama

¹⁶ AT89S51 Product Datasheet Archives, chapter 4, hal 31

pengaksesan ke memori eksternal) ataupun menerima kode byte pada saat *Flash Programming* berlangsung.

Pada fungsi sebagai I/O biasa port ini dapat memberikan output *sink* ke delapan buah TTL input atau dapat diubah sebagai input dengan memberikan logika '1' pada port tersebut.

Pada fungsi *low order multiplex address/data port* ini akan mempunyai *internal pull-up* dan pada saat *Flash Programming* berlangsung diperlukan *external pull-up* terutama pada saat verifikasi program.

4. Port 1 (P1.0 – P1.7)

Merupakan port I/O dua arah biasa atau menerima *low order address byte* selama pada saat *Flash Programming* berlangsung.

Port ini dilengkapi dengan *internal pull-up* dan berfungsi sebagai input dengan memberikan logika '1'.

Sebagai output port ini dapat memberikan *output sink* keempat buah input TTL. Port ini berfungsi sebagai input atau output dan bekerja baik untuk operasi bit maupun byte, tergantung dari pengaturan *software* dan berada pada pin 1-8.

5. Port 2 (P2.0 – P2.7)

Merupakan port I/O dua arah biasa atau sebagai *high order address* (A8-A15) selama pengambilan (*fetching*), pada saat mengakses memori secara 16 bit (MOVX @DPTR) dari memori eksternal dan

menerima beberapa sinyal kontrol selama pemrograman dan verifikasi.

Pada saat mengakses memori secara 8 bit, (MOVX @RN) port ini akan mengeluarkan isi dari P2 *Special Function Register*.

Port ini mempunyai *internal pull-up* dan berfungsi sebagai input dengan memberikan logika '1'. Sebagai output port ini dapat memberikan output *sink* keempat buah input TTL. dengan *internal pull-up*. Port 2 mengeluarkan *high order* selama pengambilan (*fetching*) program memori eksternal dan selama mengakses data memori eksternal. Port 2 juga menerima *high order address bit*.

6. Port 3 (P3.0 – P3.7)

Port 3 selain memiliki fungsi dan sifat yang sama sebagai I/O dengan *internal pull-up* sama dengan port 1 maupun port 2, juga mempunyai fungsi khusus port 3 ini adalah sebagai berikut :

- RD (P3.7) : *Strobe* baca data memori eksternal
- WR (P3.6) : *Strobe* tulis data memori eksternal
- T1 (P3.5) : Input eksternal timer 1
- T0 (P3.4) : Input eksternal timer 0
- INT1 (P3.3) : Interupt 1 eksternal
- INT0 (P3.2) : Interupt 0 eksternal
- TxD (P3.1) : Port output serial
- RxD (P3.0) : Port input serial

7. RST

Input reset pada pin 9 adalah *reset master* untuk AT89S51, reset akan aktif dengan memberikan input high selama 2 *cycle*.

8. ALE (*Address Latch Enable*) / PROG

Pulsa output ALE digunakan untuk proses *latching byte* adalah *address* rendah (A0 – A7) selama pengaksesan ke memori eksternal. Pin ini juga merupakan input pulsa program yang aktif rendah (PROG) selama *Flash Programming*.

Sinyal output ALE yang berada pada pin 30 fungsinya dipergunakan untuk demultiplex bus alamat dan bus data. Pada kondisi normal ALE membangkitkan sinyal pulsa sebesar 1/16 frekuensi osilator kecuali pada saat mengakses memori eksternal sinyal clock pada pin ini dapat pula di-*disable* dengan men-set bit 0 dari *Special Function Register* di alamat 8EH.

ALE akan aktif pada saat mengakses memori eksternal (MOVX & MOVC). Juga dapat digunakan sebagai clock dalam aplikasi secara umum. Jika clock pada mikrokontroler menggunakan x'tal 12 Mhz maka frekuensi sinyal osilator ALE sebesar 1/6 frekuensi sinyal x'tal (2 Mhz).

9. PSEN (*Program Strobe Enable*)

PSEN adalah sebuah sinyal keluaran yang terdapat pada pin 29. Fungsinya adalah sebagai sinyal kontrol untuk memungkinkan mikrokontroler membaca program (*code*) dari memori eksternal.

Biasanya pin ini dihubungkan ke pin OE EPROM. Jika eksekusi program dari ROM internal atau *flash memory*, maka PSEN akan berada pada kondisi tidak aktif (*high*). PSEN akan aktif dua kali pada setiap detiknya.

10. X'TAL 1 (*Input Oscillator*)

Pin XTAL1 merupakan pin input *inverting oscillator amplifier* dan input rangkaian *internal clock operating*.

11. X'TAL 2 (*Output Oscillator*).

Sedangkan pin XTAL2 merupakan pin output dari *inverting oscillator amplifier*.

12. EA / Vpp (*External Access / Programming Supply Voltage*)

Pada kondisi *low* (*di-hold* rendah secara eksternal atau dihubungkan ke *ground*), pin ini akan berfungsi sebagai EA yaitu mikrokontroler akan menjalankan program yang ada pada memori eksternal (0000H – FFFFH) setelah sistem di-*reset*.

Jika berkondisi *high* (pin ini dihubungkan ke VCC), pin ini akan berfungsi untuk menjalankan program yang ada pada memori internal. Pada saat *Flash Programming* berlangsung pin ini akan mendapatkan tegangan 12 volt (VP).

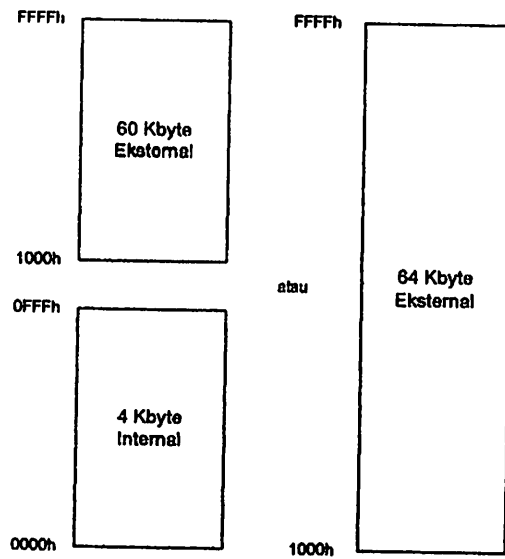
2. 2. 4. Organisasi Memori¹⁷

Produk mikrokontroler Flash AT89S51 dari Atmel ini memiliki ruang alamat (*address space*) memori data dan memori program yang terpisah. Pemisahan memori data dan memori program tersebut membolehkan memori data diakses dengan alamat 8-bit sehingga dapat dengan cepat dan mudah disimpan dan dimanipulasi oleh CPU 8-bit. Namun demikian, alamat memori data 16-bit bisa juga dihasilkan melalui register DPTR (*Data Pointer Register*).

Memori program hanya dapat dibaca saja tidak bisa ditulisi (karena disimpan dalam EPROM). Terdapat memori program yang bisa diakses langsung hingga 64 Kbyte. Sedangkan *strobe* (tanda) untuk akses program memori eksternal melalui sinyal PSEN (*Program Store Enable*).

Memori data menempati suatu ruang alamat yang terpisah dari memori program. Memori eksternal dapat diakses secara langsung hingga 64 Kbyte dalam ruang memori data eksternal. CPU akan memberikan sinyal baca dan tulis, (RD dan WR), selama pengaksesan memori data eksternal. Memori data eksternal dan memori program eksternal dapat dikombinasi dengan cara menggabung sinyal RD dan PSEN melalui gerbang AND dan keluarannya sebagai tanda baca ke memori data / program eksternal. Mikrokontroler AT89S51 memiliki internal program memori 4 Kbyte dan dapat diperluas (*expant*) dengan memori luar menjadi 64 Kbyte memori program dan 64 Kbyte memori data. Secara otomatis jika alamat program lebih besar dari 0FFFh akan mengeksekusi *address byte* dari program memori.

¹⁷ Moh. Ibnu Malik dan Anistardi, Bereksperimen dengan Mikrokontroler, Elex Media Komputindo, Jakarta, 1997, hal 9



Gambar 2–5. Oganisasi Program Memory

Memori internal terdiri dari ROM/*Flash Memory* dan RAM data di dalam *chip*. RAM berisi susunan *general purpose storage*, *bit addressable storage*, *register bank* dan *special function register*. Gambar 2-5 menampilkan secara detail memori data didalam *chip* mikrokontroller AT89S51 (MCS-51). Ruang memori internal dibagi menjadi:

- *Register Bank* (00H-1FH)
- *Bit Addressable RAM* (20H-2FH)
- *General Purpose RAM* (30H-7FH)
- *Special Function Register* (80H-FFH)

Untuk data memori dibagi menjadi dua bagian yaitu register khusus yang dipergunakan oleh mikrokontroller adalah SFR (*Special Function Register*) dan 4 bank atau 8 register (R0-R7) yang dapat dipakai oleh pengguna. Untuk alamat

bawah yang pertama yaitu 00H sampai 7FH sebanyak 128 byte terbagi dalam tiga bagian besar berdasarkan kegunaannya sebagai berikut :

a. **Register Banks.**

Mikrokontroler AT89S51 mempunyai delapan buah register yang terdiri atas R0 hingga R7.

- Lokasi *register bank* dimulai dari alamat 00H – 1FH terdiri dari 32 byte
- *Register bank* ini terdiri dari 4 buah 8 byte yang dapat dipilih melalui pengaturan RS0 dan RS1 yang merupakan bit ke-3 dari *Program Status Word Register*.

b. **Bit Addressable RAM.**

Mikrokontroler AT89S51 memiliki 210 lokasi bit *addressable*, dimana 128 lokasi mempunyai alamat *byte* mulai Terdiri dari 16 byte yang dimulai dari 20h – 2Fh. Masing-masing dari 128 *byte* lokasi ini dapat dialamati secara langsung.

c. **General Purpose RAM.**

Lokasi memori pada *General Purpose RAM* dapat diakses secara langsung dengan mode *direct* maupun *indirect addressing*. Sebagai contoh, untuk membaca dan meng-*copy* isi RAM internal dengan alamat 5FH kedalam *Accumulator* dapat menggunakan instruksi:

```
MOV A, 5FH
```

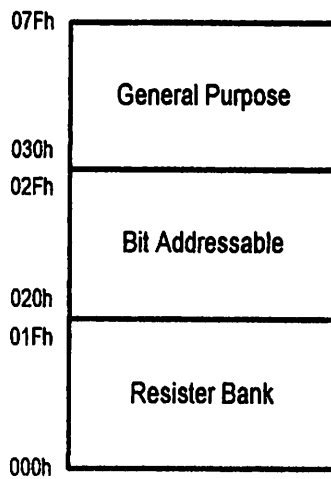
Instruksi ini memindahkan *byte* data secara *direct addressing* dengan sumber yang beralamat 5FH.

RAM internal dapat juga diakses menggunakan *indirect addressable* melalui R0 atau R1. Sebagai contoh, dua instruksi berikut ini:

MOV R0,#5FH

MOV A,@R0

Instruksi pertama dipakai sebagai *immediate addressable* yang memindahkan nilai 5FH kedalam register R0 dan instruksi kedua dipakai sebagai *indirect addressing* untuk memindahkan data yang ditunjuk oleh R0 kedalam *Accumulator*.



Gambar 2 – 6. Data Memory

Tabel 2 – 1. Register Bank

RS1	RS0	Register Bank	Address
0	0	0	00h – 07h
0	1	1	08h – 07h
1	0	2	10h – 17h
1	1	3	18h – 1Fh

2. 2. 5. *Special Function Register (SFR)* ¹⁸

SFR terletak pada alamat memori internal 80h – FFh. Tetapi tidak semua alamat tersebut digunakan sebagai SFR, melainkan alamat tertentu seperti tabel berikut :

Tabel 2 – 2. Special Function Register

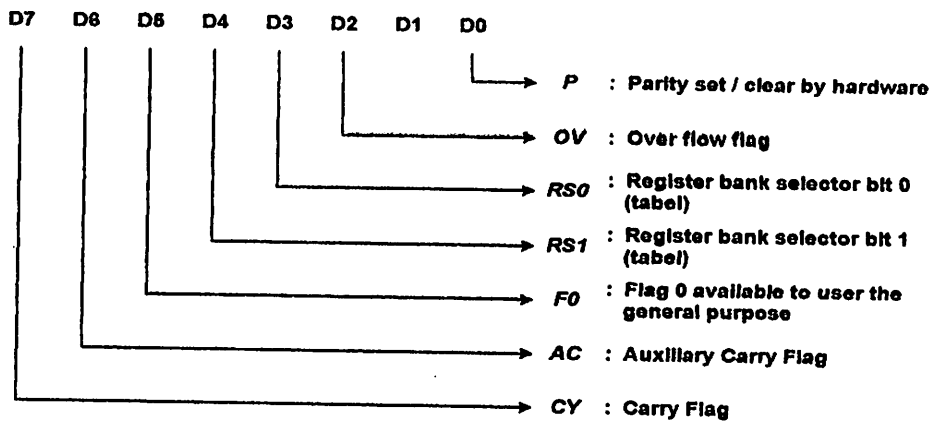
Simbol	Nama	Address
ACC	ACCUMULATOR	0E0h
B	BV REGISTER	0F0h
PSW	PROGRAM STATUS WORD	0D0h
SP	STACK POINTER	81h
DPTR	DATA POINTER	
DPL	LOW BYTE	82h
DPH	HIGH BYTE	83h
P0	PORT 0	80h
P1	PORT 1	90h
P2	PORT 2	0A0h
P3	PORT 3	0B0h
IP	INTERRUPT PRIORITY CONTROL	0B8h
IE	INTERRUPT ENABLE CONTROL	0A8h
TMOD	TIMER/COUNTER MODE CONTROL	89h
TCON	TIMER/COUNTER CONTROL	88h
TH0	TIMER/COUNTER 0 HIGH CONTROL	8Ch
TL0	TIMER/COUNTER 0 LOW CONTROL	8Ah
TH1	TIMER/COUNTER 1 HIGH CONTROL	8Dh
TL1	TIMER/COUNTER 1 LOW CONTROL	8Bh
SCON	SERIAL CONTROL	98h
SBUF	SERIAL DATA BUFFER	99h
PCON	POWER CONTROL	87h

2. 2. 6. *Program Status Word* ¹⁹

Untuk pedefinisian *Program Status Word* ini dapat dilakukan per bit maupun secara keseluruhan dari register ini. Register ini terletak pada alamat D0H. Cara mendefinikannya adalah sebagai berikut :

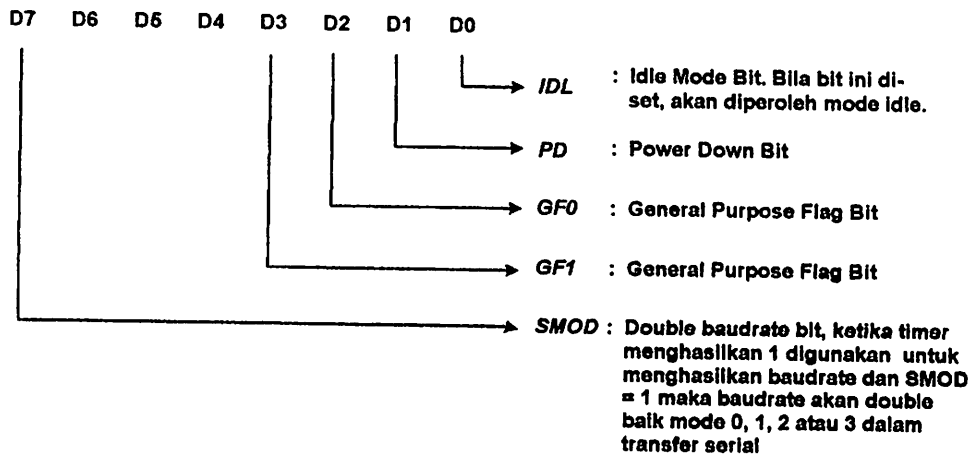
¹⁸ Ibid, hal 19

¹⁹ Moh Ibnu Malik dan Anistardi, *Bereksperimen dengan Mikrokontroler*, Elex Media Komputindo, Jakarta, 1997, hal 30



2. 2. 7. Power Control Register²⁰

Register ini terletak pada alamat 87H. Cara mendefinisikannya adalah sebagai berikut:



²⁰ Ibid, hal 31

2. 2. 8. Metode Pengalamatan ²¹

Metode pengalamatan pada AT89S51 adalah sebagai berikut :

a. Pengalamatan Tak Langsung

Operand pengalamatan tak langsung menunjuk ke arah sebuah register yang berisi lokasi alamat memori yang akan digunakan di dalam operasi. Lokasi yang nyata tergantung pada isi register saat instruksi dijalankan. Untuk melaksanakan pengalamatan tak langsung digunakan simbol @.

ADD A,@R0 ; Tambahkan isi RAM yang lokasinya
ditunjukkan oleh register R0 ke akumulator.

DEC @R1 ; Kurangi satu isi RAM yang
alamatnya ditunjukkan oleh register R1

MOVX @DPTR,A ; Pindahlan isi akumulator ke memori
luar yang lokasinya ditunjukkan oleh *data
pointer* (DPTR)

b. Pengalamatan Langsung

Pengalamatan langsung dilakukan dengan memberi nilai suatu register secara langsung. Untuk melaksanakan hal tersebut digunakan tanda #.

MOV A,#01H ; Isi akumulator dengan bilangan 01H

MOV DPTR,#19ABH ; Isi register DPTR dengan bilangan
19ABH.

²¹ Moh. Ibnu Malik dan Anistardi, Bereksperimen dengan Mikrokontroler, Elex Media Komputindo, Jakarta, 1997, hal 36

Pengalamatan data langsung dari 0 sampai 127 akan mengakses RAM internal, sedang pengalamatan dari 128 sampai 255 akan mengakses register perangkat keras.

MOV P3,A ; Pindahkan isi akumulator ke alamat data
BOH (BOH adalah alamat Port 3)

INC 50 ; Naikkan lokasi 50 (desimal) dalam memori.

c. Pengalamatan Bit

Pengalamatan bit adalah menunjukkan alamat lokasi bit baik dalam RAM internal (byte 32 sampai 47) atau perangkat keras. Untuk melakukan pengalamatan bit digunakan simbol titik (.), misalnya :

SETB P1.1 ; Ubah bit ke 1 pada Port 1 menjadi *high*

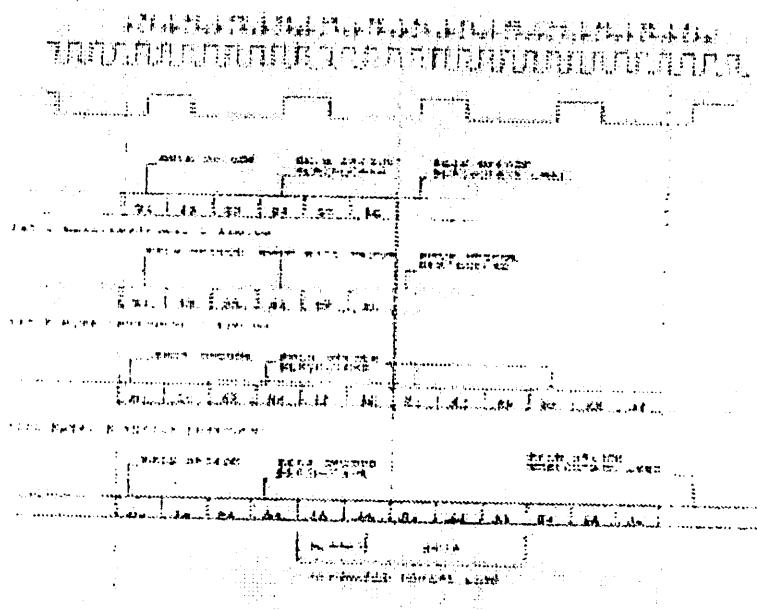
d. Pengalamatan Kode

Ada tiga macam instruksi yang dibutuhkan dalam pengalamatan kode, yaitu *relative jump*, *in-block jump* atau *call* dan *long jump*.

2. 2. 9. Siklus Mesin (Machine Cycle)²²

Satu siklus mesin (*machine cycle*) berisi urutan 6 keadaan , diberi nomor S1 sampai S6. Setiap keadaan waktu adalah sepanjang dua perioda osilator atau satu mikrodetik jika frekuensi osilator 12 MHz. Gambar 2-7 memperlihatkan urutan pengambilan/eksekusi program untuk beberapa instruksi.

²² Ibid, hal 14

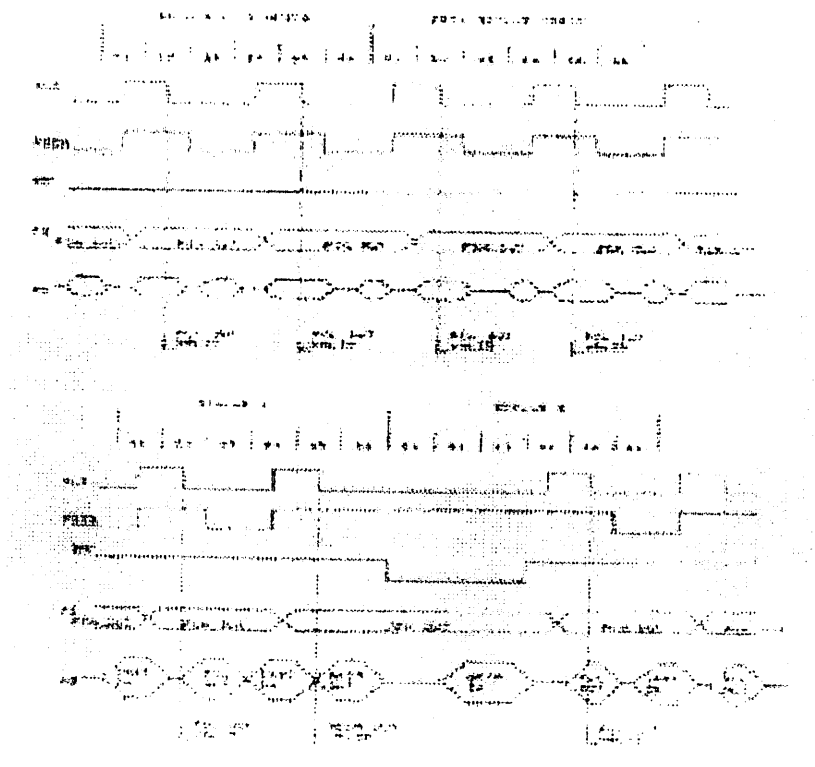


Gambar 2-7. Urutan Siklus Keadaan *Duty Cycle*²³

Eksekusi satu siklus instruksi dimulai selama keadaan 1 (*state 1*) dari siklus mesin, saat kode operasi (*opcode*) ditahan dalam register instruksi (*IP, instruction register*). Pengambilan kedua terjadi selama S4 pada siklus mesin yang sama. Eksekusi secara lengkap selesai pada akhir keadaan S6 dari siklus mesin.

Urutan eksekusi adalah sama untuk program memori eksternal maupun internal. Waktu eksekusi tidak tergantung pada memori program internal dan eksternal.

²³ Ibid, hal 15



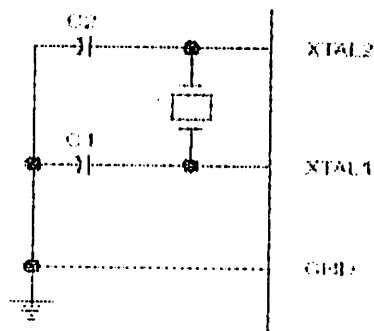
Gambar 2-8. Siklus Bus pada Pengaksesan Memori Program Eksternal²⁴

Gambar 2-8.a memperlihatkan sinyal dan pewaktuan dalam mengambil program jika memakai memori program eksternal, sinyal PSEN diaktifkan dua kali setiap siklus mesin. Apabila terjadi akses pada memori data eksternal, sinyal PSEN terlihat seperti pada gambar 2-8.b

²⁴ ibid, hal 25

2. 3. Pewaktuan CPU²⁵

Mikrokontroler AT89S51 memiliki osilator internal (*on chip oscillator*) yang dapat digunakan yang dapat digunakan sebagai sumber clock bagi CPU. Untuk menggunakan isolator internal diperlukan sebuah kristal atau resonator keramik antara pena XTAL1 dan XTAL2 dan sebuah kapasitor ke *ground* seperti yang terlihat pada gambar 2-9. berikut ini:

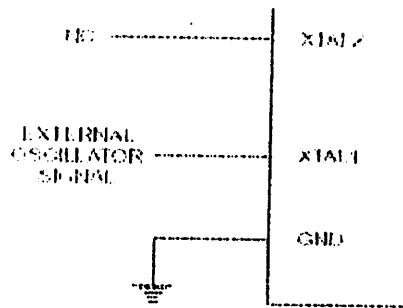


Gambar 2-9. Menggunakan Osilator Internal²⁶

Untuk kristalnya dapat digunakan frekuensi dari 6 sampai 12 MHz. Sedangkan untuk kapasitor dapat bernilai antara 27 pF sampai 33 pF. Bila menggunakan clock eksternal, maka rangkaiannya dihubungkan seperti pada gambar 2-10. berikut ini:

²⁵ Ibid, hal 13

²⁶ AT89S51 Product Datasheet Archives, chapter 4, hal 32



Gambar 2-10. Menggunakan Sumber Clock Eksternal²⁷

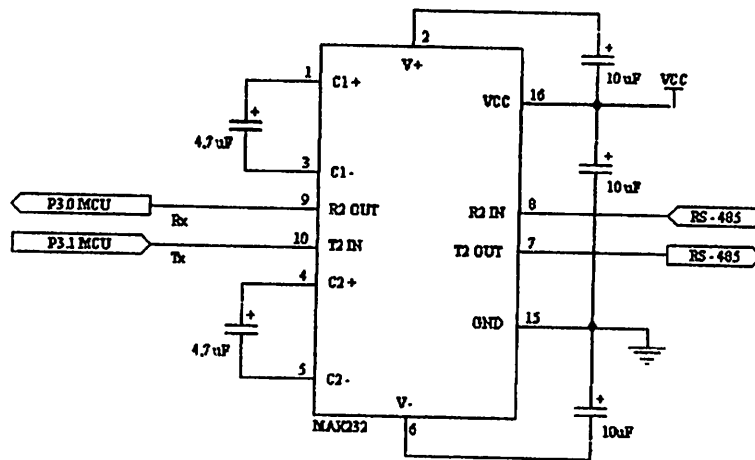
2. 4. Komunikasi Serial ²⁸

Melakukan komunikasi serial menggunakan mikrokontroler AT89S51 dapat dilakukan dengan memanfaatkan fasilitas port serial yang sudah ada didalamnya. Port serial memungkinkan kita untuk bisa mengirimkan data dalam format serial. Apabila hendak menghubungkan mikrokontroler AT89S51 dengan PC (komputer pribadi)

Melalui port serial, level TTL harus dirubah menjadi level RS-232. Untuk keperluan ini dapat digunakan IC MAX232. Hubungannya dapat dilihat seperti pada gambar 2-11.

²⁷ Ibid, hal 32

²⁸ Moh. Ibnu Malik dan Anistardi, Bereksperimen dengan Mikrokontroler, Elex Media komputindo, Jakarta, 1994, hal 25



Gambar 2-11. Pengubah Level TTL ke RS-232 dengan IC MAX232.²⁹

Port serial dalam mikrokontroler AT89S51 ini memiliki sifat *full duplex*.

Berdasarkan arahnya, komunikasi data serial dibagi menjadi:³⁰

a. Simplex

Pada sistem ini, komunikasi terjadi satu arah saja, dari pengirim (A) ke penerima (B). Penerima B tidak dapat mengirim ke A.

b. Half Duplex

Merupakan komunikasi dua arah, misalnya antara A dan B. Pada saat A mengirim data, B hanya dapat menerima saja. Demikian juga sebaliknya pada saat B mengirim data, A juga hanya dapat menerima saja.

²⁹ Ibid, hal 25

³⁰ Arianto Widyatma, Belajar Mikroprosesor Mikrokontroler, Elex Media Komputindo, Jakarta, 1994, hal 84

c. Full Duplex

Merupakan komunikasi dua arah yang dapat melakukan pengiriman maupun penerimaan data kepada dua belah pihak yang ber-komunikasi dalam waktu yang bersamaan.

Regiter penerima dan pengirim pada port serial diakses pada SBUF (*serial buffer*). Register pengontrol kerja port serial ini adalah *SCON* (*serial control*). Bit-bit *SCON* ini didefinisikan sebagai berikut.³¹

MSB				LSB			
SM0	SM1	SM2	REN	TB8	RB8	T1	R1

Tabel 2-3. Posisi dan Fungsi Bit

SIMBOL	POSISI	FUNGSI
SM0	SCON.7	Pemilih mode port serial.
SM1	SCON.6	Pemilih mode port serial.
SM2	SCON.5	Membuat <i>enable</i> komunikasi multiprosesor dalam mode 2 dan 3.
REN	SCON.4	<i>Set / clear</i> oleh perangkat lunak untuk menjalankan / melumpuhkan penerimaan.
TB8	SCON.3	Bit ke-9 yang akan dikirim dalam mode 2 dan 3. <i>Set / clear</i> secara <i>software</i> .
RB8	SCON.2	Dalam mode 2 dan 3 adalah bit ke-9 yang diterima. Dalam mode 1 jika SM2 = 0, RB8 merupakan <i>bit stop</i> yang diterima. Dalam mode 0 RB8 tidak digunakan.
T1	SCON.1	<i>Transmite interrupt flag</i> . Di- <i>set</i> oleh perangkat keras pada akhir waktu bit ke-8 dalam mode 0, atau pada permulaan dari <i>bit stop</i> dalam mode lainnya. Di- <i>clear</i> secara <i>software</i> .

³¹ Moh. Ibnu Malik dan Anistardi, Bereksperimen dengan Mikrokontroler, Flex Media Komputindo, Jakarta, 1997, hal 26

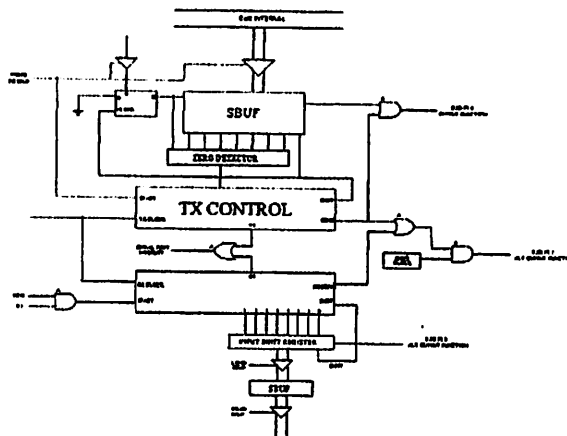
R1	SCON.0	Receive interrupt flag. Di-set oleh perangkat keras pada akhir bit ke-8 dalam mode 0
----	--------	--

Tabel 2-4. Pemilihan Mode Port Serial.

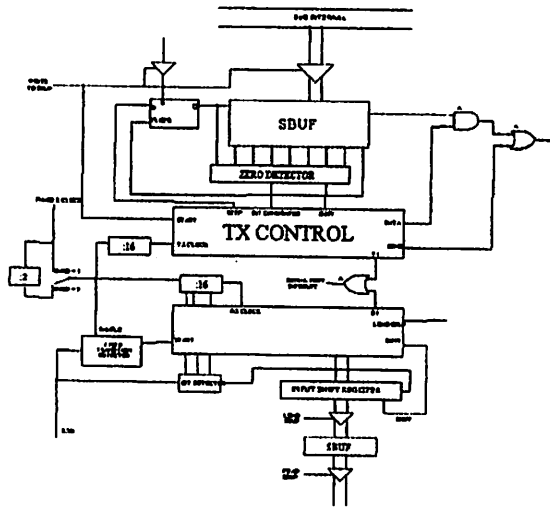
SM0	SM1	Mode	Keterangan	Baud Rate
0	0	0	Shift Register	Frek. osc / 12
0	1	1	8-bit UART	Variabel
1	0	2	9-bit UART	Frek. osc / 32 atau osc / 64

2. 4. 1. Mode 0³²

Data serial masuk dan keluar melalui RxD. TxD mengeluarkan clock pergeseran (*shift clock*). Data 8 bit dikirim dan diterima dengan bagian yang pertama masuk sebagai LSB. *Baud rate* tetap pada 1/12 frekuensi osilator.



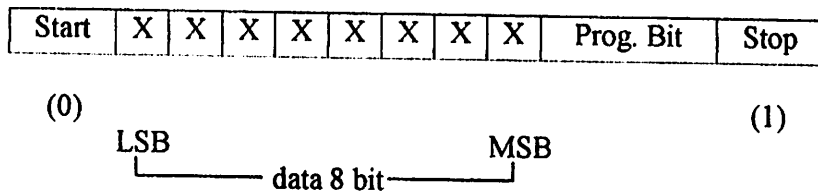
Gambar 2-12. Port Serial dalam Mode 0



Gambar. 2-13. Port Serial dalam Mode 2

2. 4. 4. Mode 3³⁵

Sebelas bit data dikirim melalui TxD dan diterima melalui RxD. Format datanya adalah sebagai berikut:



Pada kenyataannya mode 2 sama dengan mode 3 kecuali dalam masalah *baud rate*. Dalam mode 3, *baud rate* adalah variabel.

Keempat mode pengiriman ditandai dengan instruksi yang menggunakan SBUF sebagai register tujuan. Penerimaan dalam mode 0 dibuat dengan R1 = 0 dan REN = 1. Tabel 2-5 berikut ini memperlihatkan nilai yang harus diisi pada SCON untuk masing-masing mode.

Tabel 2-5. Nilai untuk SCON untuk setiap mode.³⁶

Mode	SCON	Variabel SM2
0	10H	Single Processor (SM2 = 0)
1	50H	
2	90H	
3	D0H	
0	--	Multi Processor (SM2 = 1)
1	70H	
2	B0H	
3	F0H	

2. 4. 5. Baud Rate³⁷

Port serial pada mode 0 mempunyai baud rate yang tetap , yaitu 1/12 dari frekuensi osilator. Untuk menjalankan pada mode ini tidak ada timer/counter yang dibutuhkan dalam penyetelan. Hanya register SCON yang diperlukan.

Port serial pada mode 1 memiliki *baud rate* yang dapat diubah. Baud rate dapat dihasilkan oleh Timer 1. Untuk melakukan hal ini *Timer 1* digunakan dalam mode 2 (*auto reload*).

$$BaudRate = \frac{(K \times \text{frek.osc})}{32 \times 12 \times [256 - TH1]}$$

Nilai K ditentukan oleh bit SMOD dalam *power control register* (PCON). Bila SMOD = 0 maka K = 1, bila SMOD = 1 maka K = 2. Bila diketahui baud rate, nilai TH1 dapat dicari melalui persamaan berikut ini:

³⁵ Ibid, hal 28

³⁶ Ibid, hal 29

³⁷ Ibid, hal 29

$$TH1 = \frac{256 - (K \times \text{frek.osc})}{(386 \times \text{baud_rate})}$$

Nilai TH1 harus dalam bentuk interger. Pembulatan nilai TH1 pada nilai interger terdekat tidak akan menghasilkan *baud rate* yang dikehendaki dalam hal ini pemakai dapat mengganti frekuensi kristal. Karena PCON tidak dapat dialamati per bit, untuk men-*set* PCON dilakukan dengan mengirimkan perintah

ORL PCON, #80H

Pada port serial mode 2, *baud rate* memiliki nilai tetap yaitu 1/32 atau 1/64 dari frekuensi osilator, tergantung pada nilai SMOD dalam register PCON. Pada mode ini tidak ada *timer* yang digunakan. Bila SMOD = 1 *baud rate*-nya 1/32 frekuensi osilator. Bila SMOD = 0, *baud rate*-nya 1/64 frekuensi osilator. Pada port serial mode 3, *baud rate* dapat diatur seperti dalam mode 1.

2. 4. 6. Standart *Interface RS-232-C* ³⁸

Interface serial merupakan hubungan serbaguna antara berbagai jenis peralatan komputer yang berbeda, tetapi janji hubungan serbaguna yang sering menjadikan frustrasi dalam dunia nyata. Dalam usaha untuk memastikan bahwa satu peralatan serial akan berbicara ke yang lain. Asosiasi industri elektronik (EIA, *Electronics Industries Association*) membuat standart untuk menentukan pensinyalan listrik dan karakteristik hubungan kabel port serial. Pada tahun 1969, EIA menetapkan *Recommended Standart (RS)* nomor 232 dalam versi C atau RS-232-C.

38 Arianto Widyatmo, Belajar Mikroprosesor Mikrokontroler, Elex Media Komputindo, Jakarta, 1994, hal 94

Standart RS-232-C menentukan fungsi-fungsi sinyal dalam *interface* serial sebaik hubungan fisik yang digunakan oleh *interface*. Standart RS-232-C menentukan dua kelas hubungan serial.

Kelas-kelas ini adalah

- DTE (*Data Terminal Equipment*) untuk perlengkapan terminal data.
- DCE (*Data Communication Equipment*) untuk perlengkapan komunikasi data.

Sambungan DTE biasanya menghubungkan ke peralatan DCE, sebagai misal sebuah PC (DTE) bisa menghubungkan ke modem (DCE). Port serial pada kebanyakan PC dikonfigurasi sebagai port DTE. Hanya diperlukan dua kawat untuk membuat suatu rangkaian dari 9 kawat yang digunakan pada PC umumnya.

Sambungan serial berisi beberapa rangkaian *independent*, ada dua rangkaian data (kirim dan terima) dan beberapa perangkat kontrol. Ada dua macam konektor RS-232-C pada PC, jenis DB-9 (9 pin) dan DB-25 (25 pin).

2. 4. 7. Standart Interface RS-485³⁹

RS-485 biasa digunakan untuk menyediakan sinyal serial yang kuat sehingga sanggup mentransmisikan data hingga jarak 4000 ft (1200 m). Mampu melalui kabel transmisi yang cukup panjang pada *baud rate* yang tinggi dalam lingkungan listik yang potensial menimbulkan *noise* atau interferensi elektromagnetik yang tinggi.

³⁹ Ibid, hal 94

RS-485 dapat menangani 128 titik cabang ada satu saluran bersama dan bekerja dengan metode *half duplex*. Dalam setiap *chip* terdapat satu unit pengirim (D) dan satu unit pengaktif penerima RE (*Receive Enable*), RO (*Receive Output*) merupakan data output, DE (*Driver Enable*) merupakan pengaktif unit pengirim data, DI (*Data Input*) merupakan inputan data yang akan dikirimkan, A adalah pin pengirim data menuju pin B RS-485 lawan komunikasi dan B adalah pin penerima data dari pin A RS-485 lawan komunikasi.

2. 4. 8. Transfer Data Serial ⁴⁰

Kita telah melihat bagaimana data serial berjalan dari satu peralatan ke peralatan lain, sekarang kita akan melihat pada data serial itu sendiri. Seperti yang telah kita lihat pada bagian sebelumnya ada dua jalan dalam sebuah *interface* RS-232. Data yang berjalan menuju jalan melalui jalan data sebagai *string* '0' dan '1'. Data serial secara umum berisi delapan bit data per kata atau karakter. Kedelapan bit itu bisa mewakili sampai 256 karakter unik. Data serial berjalan satu bit sekali waktu, satu bit setelah yang lain. Setiap bit berupa data biner '1' dan '0' bit terendah dikirimkan terlebih dahulu dan diikuti oleh data yang lebih tinggi, begitupun seterusnya.

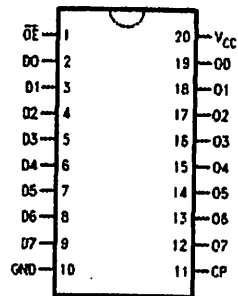
2. 5. IC Latch 74LS547 ⁴¹

IC 74LS547 adalah IC TTL *Data/Address Latch* yang berfungsi sebagai saluran data alamat 8 bit (AD0-AD7) dan data 8 bit (D0-D7) secara bergantian

⁴⁰ Dikutip dari www.telocom-ecce.nwu.edu/serial_data_transfer_system_application/

⁴¹ 74LS574 Product Datasheet Archives

(multiplexing). IC ini juga lazim disebut *data/address bus* yang dapat dikendalikan oleh sinyal ALE dari mikrokontroler atau perangkat kontrol lainnya.



Gambar 2-14. Konfigurasi Pin IC 74LS574

Sistem kerja dari IC ini adalah sebagai berikut:

Data input (D0-D7) akan mengalir jika pin 11 *Latch Enable* (LE) mendapat inputan sinyal '0' (*active low*) dan saluran data serta saluran alamat akan ter-multipleksi oleh data bus secara bergantian apabila pin *Output Enable* (OE) berkondisi '0' (*active low*), sehingga data output Q0-Q7 secara bergantian akan berperilaku menurut status dari keadaan inputan pada pin OE dan LE.

Berikut ini dapat dilihat tabel kebenaran dari IC 74LS574:

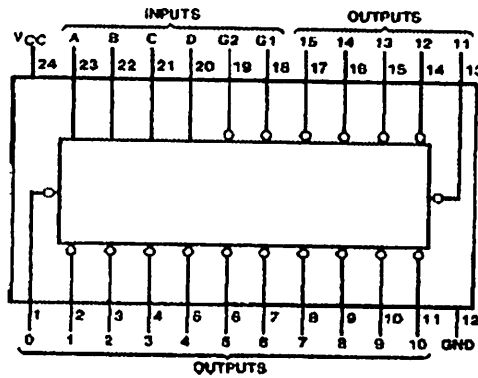
Tabel 2-6. Tabel Kebenaran IC 74LS574

Output Enable (OE)	Latch Enable (LE)	Data Input (D)	Data Output (Q)
L	H	H	H
L	H	L	L
L	L	X	Q ₀
H	X	X	Z

- L : Low State
- H : High State
- X : Don't Care
- Z : High Impedance State
- Q₀ : Previous Condition of '0'

2. 6. IC Decoder 74HC154 ⁴²

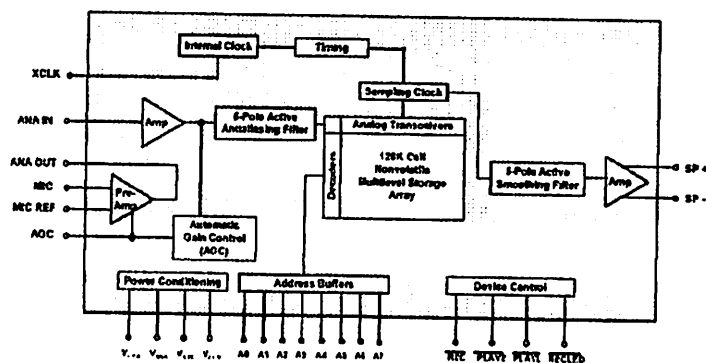
IC MM74HC154 atau lebih lazim dikenal dengan sebagai 74HC154 adalah komponen digital yang berfungsi sebagai pengaktif komponen elektronika (*chip select*), seperti PEROM, RAM, I/O, relay dan komponen elektronik lainnya.



Gambar 2-15. Kofigurasi Pin IC 74HC154

2. 7. IC ISD 1420 ⁴³

IC ini adalah salah satu dari jenis produk IC *ISD (Information Storage Device)* seri 1400. ISD 1420 merupakan rangkaian terpadu serpih tunggal yang mempunyai kesamaan dengan CMOS LSI. *Chip* ini dapat merekam dan memutar kembali pesan yang tersimpan dengan durasi 20 detik dan dapat dikaskade sehingga pesan yang disimpan dapat diperpanjang sesuai dengan keinginan kita dengan 160 alamat yang berbeda



Gambar 2-16. Diagram Blok ISD 1420

Keunggulan dari seri ISD 1400 yaitu:

- Kualitas yang bagus karena suara disimpan dalam bentuk aslinya yaitu sinyal audio analog.
- Sinyal audio tersebut disimpan dalam sel memori *non-volatile*, jadi meskipun tidak ada tegangan catu daya, pesan yang tersimpan tidak

42 74FR:154 Product Datasheet Archives

43 Information Storage Device 1400 Series Product Datasheet Archives

akan hilang (sinyal audio yang tersimpan akan tahan sampai 100 tahun penyimpanan).

- c. Dapat digunakan untuk merekam berulang-ulang sebanyak 100.000 kali proses rekam ulang.
- d. Didalam *chip* ini sudah terdapat clock internal, tetapi bila ingin diperoleh *clocking* yang lebih akurat lagi dapat dihubungkan dengan clock eksternal.
- e. Dapat digunakan dengan aplikasi mikrokontroler maupun *switch* manual.
- f. Durasi kemampuan rekam 20 detik. Bila diinginkan durasi yang lebih panjang maka dua IC atau lebih dapat di-*cascade* bersama-sama.
- g. Pesan yang akan direkam atau diputar kembali dapat diatur dengan cara pengalamatannya.
- h. Menggunakan catu daya tunggal sebesar + 5 volt.

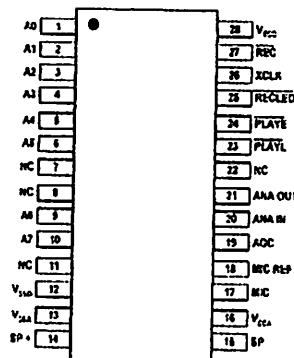
IC ISD 1420 juga mempunyai fitur tambahan di dalamnya antara lain:

- a. Osilator internal
- b. Penguat awal mikropon
- c. Pengatur penguatan otomatis (AGC)
- d. Filter perata
- e. Penguat speaker

Data suara akan direkam dalam sel memori *non-volatile*. IC ISD ini mempunyai cara penyimpanan yang unik yang lazim disebut dengan sistem

DAST (*Direct Analog Storage*). DAST merupakan teknik penyimpanan data sinyal analog secara langsung dengan jalan sinyal suara (*voice*) atau bunyi yang disimpan secara langsung dalam bentuk analog kedalam memori EPROM. IC ini dalam menyimpan data sinyal analog juga dapat menggunakan *Static RAM* dan ROM.

Konfigurasi pin pada pada IC ISD 1420 dapat dilihat pada gambar sebagai berikut:



Gambar 2-17. Konfigurasi Pin pada ISD 1420.

Penjelasan dari fungsi pin-pin diatas adalah sebagai berikut:

a. *Address Inputs (A0-A7)*

Input-input alamat ataupun mode-mode mempunyai dua fungsi, tergantung dari level logika dari dua bit MSB-nya (*Most Significant Bits*) yaitu alamat A6 – A7.

Jika salah satu atau kedua bit MSB-nya berlogika *low*, maka semua input tersebut (8 input alamat) difungsikan sebagai bit-bit alamat dan digunakan sebagai alamat awal untuk proses perekaman atau

pemutaran pesan. Input-input *address* ini *di-latch* (dikancing) oleh picu sisi negatif (sisi turun).

Jika kedua bit MSB-nya berlogika high maka semua inputnya difungsikan sebagai bit-bit mode dengan fungsi-fungsi khusus untuk tiap mode. Dalam skripsi ini input-input alamat digunakan sebagai *address* untuk pengalamatan tiap-tiap pesan yang diperlukan.

b. *Ground Inputs* (V_{SSA} , V_{SSD})

Saluran untuk *ground* analog dan digital juga terpisah di rangkaian dalam *ISD 1400 Series*

c. *Speaker Outputs* (SP+ / SP-)

Semua IC *ISD 1400 Series* sudah dilengkapi dengan pengendali speaker secara diferensial dan mampu menghasilkan daya 50 mW pada speaker 16 Ω dengan input dari pin AUX IN (12,2 mW dari memori). Perbandingan daya keluaran antara output jenis diferensial dengan jenis *single ended* yaitu 4:1.

d. *Voltage Inputs* (V_{CCA} , V_{CCD})

Untuk mengurangi *noise*, rangkaian analog dan digital didalam IC ISD seri 1400 menggunakan saluran *power supply* yang terpisah.

e. *Microphone Input* (MIC)

Sinyal yang berasal dari pin MIC dikirim ke *pre-amplifier* (penguat awal), yang mana penguatannya dikendalikan oleh *Automatic Gain Control* (AGC) mulai dari -15 dB sampai dengan 24 dB. Sebuah mikropon eksternal yang akan dihubungkan ke pin ini harus terlebih

dahulu dikopling dengan kapasitor, sehingga bersama-sama dengan resistansi internal senilai $10K\Omega$ dapat digunakan untuk menentukan *cut-off* frekuensi rendah.

f. *Microphone Reference Input* (MIC REF)

Pin ini merupakan input *inverting* (pembalik) pada *pre-amplifier* mikropon, sehingga dapat mengurangi *noise* jika menggunakan konfigurasi rangkaian diferensial.

g. *Automatic Gain Control Input* (AGC)

Pin ini digunakan untuk mengatur penguatan *pre-amplifier*. Resistor $470 K\Omega$ yang diparalel dengan kapasitor $4,7 \mu F$ bila dihubungkan dengan pin ini pada satu sisi dan sisi lainnya di-groundkan akan memberikan hasil yang memuaskan pada setiap keadaan.

h. *Analog Input* (ANA IN)

Pin input analog berfungsi untuk menerima sinyal audio yang akan direkam oleh *chip*. Jika menggunakan input dari mikropon maka antara pin ANA OUT dan pin ANA IN harus diberi kapasitor kopling. Nilai kapasitor ini bersama-sama dengan impedansi input ANA IN sebesar $3K\Omega$ berfungsi sebagai *cut-off* frekuensi rendah. Sementara itu jika input yang diinginkan diambil dari sumber lainnya (misalkan sinyal audio dari radio), maka sinyal audio tersebut dapat langsung di-kopling dengan kapasitor ke pin ANA IN.

i. *Analog Output (ANA OUT)*

Pin output ini sudah terlebih dahulu dilewatkan pada sebuah *pre-amplifier* didalam rangkaian internalnya. Penguatan tegangan dari *pre-amplifier* ditentukan oleh level tegangan pada pin AGC. *Pre-amp* ini mempunyai penguatan sekitar 24 dB untuk tingkat masukan kecil.

j. *Playback Level – Activated (PLAYL)*

Ketika sinyal ini berpindah dari *high* ke *low*, maka PLAYL akan berjalan. *Playback* akan berjalan sampai input ini tertekan *high*, tanda akhir dari pesan tercapai atau ruang memori sudah habis. ISD akan kembali ke mode *stand-by* setelah *playback* ini terhenti.

k. *Playback Edge Activated (PLAYE)*

Ketika sinyal akan berpindah menuju *low (low going transition)* terdeteksi di input ini, maka PLAYE akan berjalan. *Playback* berjalan sampai tanda akhir dari pesan tercapai (akhir dari ruang memori tercapai). Setelah menyelesaikan *playback* ISD secara otomatis akan kembali ke mode *stand-by*, menekan PLAYE ke *high* diwaktu *playback* berjalan tidak akan menghentikan *playback*. Jadi *playback* akan berhenti bila mencapai akhir dari pesan atau ruang memori habis.

l. *External Clock Input (XCLK)*

Sebenarnya pada *chip* ini sudah terdapat clock internal untuk *sampling* dengan frekuensi clock sebesar 5,3 kHz dan kemungkinan

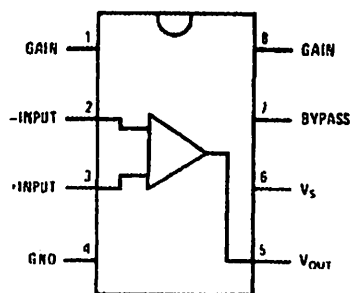
toleransi maksimalnya yaitu sebesar $\pm 5\%$. Bila ingin frekuensi yang lebih presisi (tepat) maka pin XCLK dapat diberi dengan frekuensi 682,7 kHz (sesuai dengan *data sheets*) dengan nilai *duty cycle* bebas. Sementara itu jika pin XCLK tidak digunakan, maka pin ini harus dihubungkan dengan *ground*.

m. LED Indikator Rekam (RECLED)

Akan menyala selama proses perekaman berlangsung dan akan terhenti apabila proses perekaman telah selesai atau ruang memori telah terisi penuh.

2. 8. IC LM 386⁴⁴

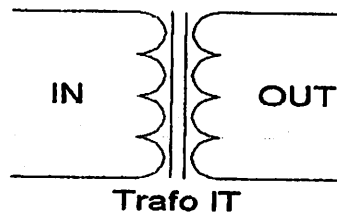
IC LM 386 merupakan IC penguat daya. IC ini mempunyai penguatan sekitar ± 20 dB. Untuk pin 8 merupakan pin inputan, maka dipasang R variable untuk mengatur besarnya inputan yang diinginkan IC tersebut dapat di catu dengan tegangan 6 VDC dengan daya penguatan yang dihasilkan sebesar 325 mW.



Gambar 2-18. Konfigurasi Pin LM 386

2. 9. Trafo IT 191 ⁴⁵

Fungsi trafo IT dalam perancangan alat ini adalah sebagai antarmuka antara saluran telepon dengan rangkaian penyimpan suara. Trafo ini akan mengkopling (melewatkan) sinyal audio yang berasal dari saluran telepon maupun menuju saluran telepon. Selain itu penggunaan trafo IT juga dimaksudkan untuk mengisolasi rangkaian penyimpan suara dari tegangan-tegangan yang tidak diinginkan yang berasal dari saluran telepon.



Gambar 2-19. Trafo IT

2. 10. Relay

Relay adalah suatu perangkat saklar (*switch*) yang dioperasikan oleh gaya elektromagnetik yang dihasilkan oleh kumparan yang berada didalamnya.

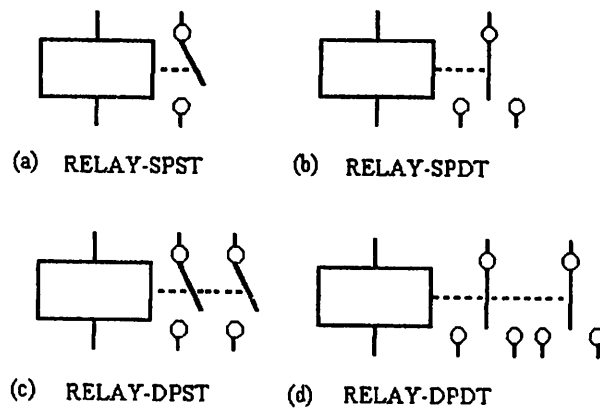
Relay ini pada umumnya digunakan untuk menyambung dan memutuskan hubungan antara suatu bagian dengan bagian lainnya dalam suatu rangkaian elektronik, selain itu juga dimaksudkan untuk megisolasi *switching* antara tegangan catu tinggi dengan catu rendah. Kerugian yang ditemui pada relay yaitu adanya waktu tanggapan (*respons time*) saat *on* maupun saat *off*. yang relatif lambat dan serta adanya efek induksi balik sesaat setelah relay *off*. Oleh sebab itu

⁴⁵ Eko Ludy Maryono, Skripsi ITN Malang, Malang, 2003, hal 33

maka antara rangkaian pengendali dan relay perlu di-isolasi dengan rangkaian peng-isolasi.⁴⁶

Relay terdiri dari 4 jenis relay, yaitu:

- DPDT (*Double Pole, Double Throw*)
- SPDT (*Single Pole, Double Throw*)
- DPST (*Double Pole, Single Throw*)
- SPST (*Single Pole, Single Throw*)



Gambar 2-20. Jenis-jenis Relay

2. 11. Transistor sebagai Saklar⁴⁷

Cara penggunaan transistor sebagai saklar adalah dengan mengoperasikan transistor tersebut pada salah satu dari titik sumbat atau *saturasi*, dimana titik sumbat adalah titik dimana garis garis beban memotong kurva $I_B = I_{B(sat)}$. Keadaan ini seperti sebuah saklar (*switch*) yang tertentu.

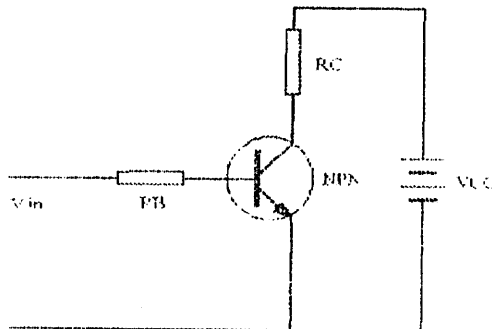
⁴⁶ Ferry Ary Wibowo, Skripsi ITN Malang, Malang, 2004, hal 27

⁴⁷ Albert Paul Malvino, Electronic Principles, McGraw Hill, 1979, hal 129

Dalam gambar 2-21 berikut ini diperlihatkan rangkaian transistor yang paling sederhana, adalah rangkaian transistor sebagai saklar sebuah tegangan V_{BB} membias maju dioda emitor menuju pembatas arus R_B . Maka arus yang mengalir pada R_B adalah :

$$I_B = \frac{V_{BB} - V_{BE}}{R_B}$$

Nilai V_{BE} pada transistor dengan bahan silikon (Si) adalah 0,7 V, sedangkan transistor yang berbahan germanium (Ge) bernilai 0,3 V



Gambar 2-21. Rangkaian Sederhana Transistor sebagai Saklar

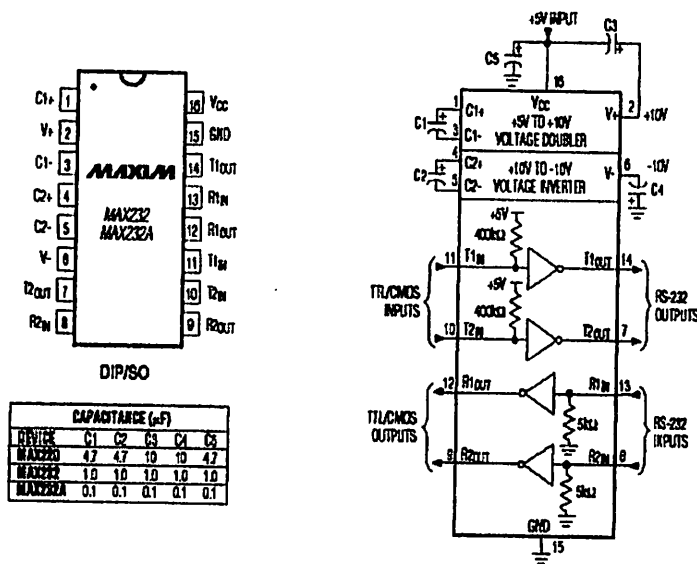
Pada gambar diatas jika arus kolektor yang mengalir terlalu banyak transistor akan menuju ke kondisi jenuh (saturasi) secara ideal terjadi suatu hubungan singkat antara terminal kolektor dan emitor dengan arus jenuh sebesar

$$I_{C(sat)} \cong \frac{V_{CC}}{R_C}$$

Begitupun sebaliknya jika transistor beroperasi dalam daerah titik sumbat atau *cut-off* maka tidak akan ada arus kolektor yang mengalir dan semua tegangan catu muncul pada terminal kolektor.

2. 12. IC MAX 232 ⁴⁸

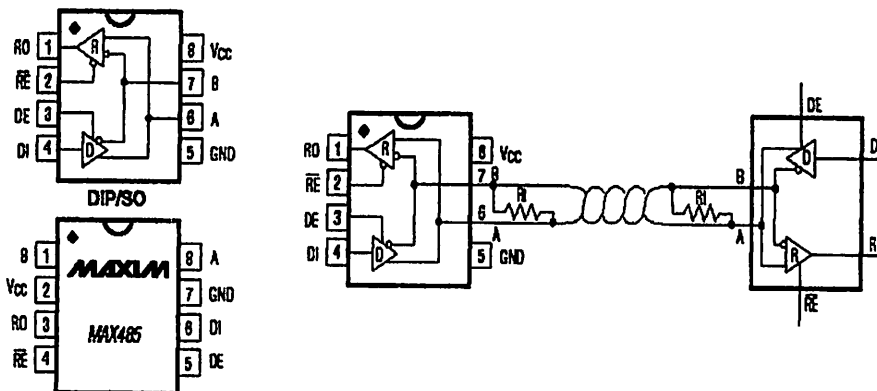
IC RS 232 ini merupakan penghubung antara *personal computer* (PC) dengan unit perangkat kontroler baik itu mikrokontroler ataupun perangkat kontrol lainnya. IC ini berfungsi untuk mengubah level TTL dari komputer menjadi level RS-232 sehingga data dapat dikirim dalam format serial. Untuk keperluan ini tegangan +5V untuk media pengiriman data diterima oleh komputer dari perangkat kontroler melalui pin 11 'TX' (*data transmits*), sedangkan perangkat kontroler menerima data dari komputer melalui pin 14 'RX' (*data receive*).



Gambar 2-22. Konfigurasi Pin pada IC MAX232.

2. 13. IC MAX 485 ⁴⁹

IC MAX485 ini merupakan IC penguatan sinyal (*buffer*) yang berfungsi untuk menguatkan sinyal data format serial dengan standart level RS-232 yang ditransmisikan ke komputer pribadi (PC) dan juga sekaligus dapat berfungsi sebagai penguat penerima sinyal data format serial yang diterima dari P3.1 (TxD) pada mikrokontroler. Setelah dikuatkan sinyal data tersebut akan dimasukkan ke dalam (PC) melalui IC MAX232. IC ini mampu mentransmisikan data serial sejauh 4000 *feet* atau 1200 meter.



Gambar 2-23. Konfigurasi Pin pada IC MAX485

2. 14. Komputer (PC) sebagai Tampilan

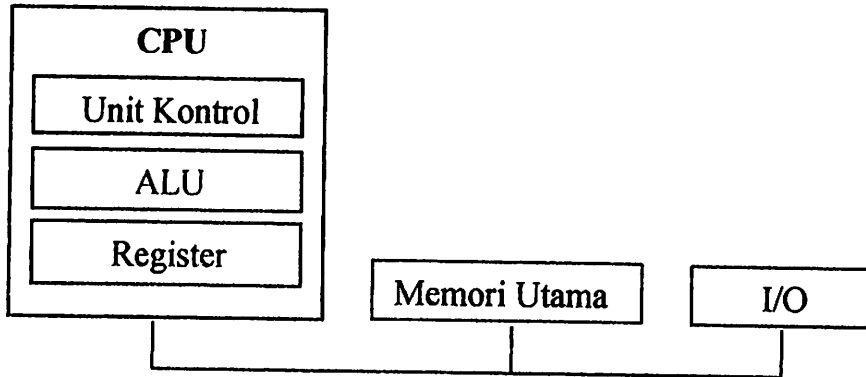
Komputer Pribadi atau lebih lazim disebut *Personal Computer* (PC) mempunyai organisasi dan struktur yang berstandart IBM PC. Diantaranya prosesor, memori utama, memori sekunder dan unit input/output (I/O).

a. Prosesor

Organisasi sebuah komputer sederhana yang berorientasi pada *bus* dapat dijelaskan seperti pada gambar 2-24. *Central Processor Unit (CPU)* adalah 'otak' dari sebuah komputer. Fungsi CPU adalah menjalankan program-program yang telah tersimpan pada dalam memori utama dengan cara mengambil instruksi-instruksi, menguji instruksi-instruksi tersebut dan kemudian menjalankannya satu per satu.

Komponen-komponen itu dihubungkan oleh sebuah *bus*, yaitu sekumpulan kabel-kabel paralel untuk mentransmisikan alamat (*address*), data dan sinyal-sinyal kontrol. Bus dapat berada diluar CPU, yang menghubungkan CPU dengan memori dan peralatan I/O (*input / output*). CPU terdiri dari beberapa bagian yang berbeda. Unit kontrol bertanggung jawab mengambil instruksi-instruksi dari memory utama dan menentukan jenis instruksi tersebut. *Aritmatic Logic Unit (ALU)* menjalankan operasi-operasi seperti penjumlahan dan *Boolean AND*. CPU juga merupakan sebuah memori kecil berkecepatan tinggi yang digunakan untuk menyimpan hasil-hasil sementara dan informasi kontrol tertentu. Memori ini terdiri dari sejumlah register, yang masing-masing memiliki ukuran dan fungsi tersendiri. Biasanya, seluruh register itu memiliki ukuran sama. Setiap register dapat menyimpan satu bilangan hingga mencapai jumlah maksimum tertentu tergantung pada ukuran register tersebut. Register-register dapat dibaca dan ditulis dengan kecepatan tinggi karena berada dalam CPU. Register yang paling penting adalah *Program Counter (PC)* yang menunjuk ke instruksi berikutnya yang harus

diambil untuk dijalankan. Fungsi penting lainnya adalah *Instruction Register (IR)*, yang menyimpan instruksi yang sedang dijalankan.



Gambar 2-24. Organisasi Komputer Sederhana dengan *Central Processing Unit* dan Peralatan *Input/Output*.

b. Memori Utama

Memory adalah bagian dari komputer tempat program-program dan data-data disimpan. Tanpa sebuah memori sebagai tempat untuk mendapatkan informasi guna dibaca dan ditulis oleh mikroprosesor, maka tidak akan ada komputer-komputer digital dengan sistem penyimpanan program.

c. Memori Sekunder

Memori Sekunder terdiri dari *magnetic disk*, *floppy disk*, kandar-kandar IDE, kandar-kandar SCSI, RAID, CD-ROM, CD-RW, DVD dan masih banyak lagi yang lain.

d. Unit Input/Output (I/O)

Port I/O memungkinkan komputer untuk menerima data dari luar, dan mengirimkan data ke *peripheral*, misalnya *keyboard*, monitor, modem, dan

sebagainya. Data analog yang harus diolah oleh komputer perlu diubah dahulu ke bentuk digital oleh ADC, jika diperlukan hasil dalam bentuk analog, masih diperlukan sebuah DAC untuk mengubah keluaran biner dari komputer ke dalam bentuk sinar analog.

e. Hubungan PC dengan Dunia Luar

Sebagaimana yang diuraikan pada bagian diatas, untuk input/output atau *I/O adaptor* memegang peran penting untuk merealisasikan hubungan dengan dunia luar.

Untuk mempermudah proses pengeluaran atau pemasukan data maka digunakan *interface* sebagai sarana penghubung antara memori sentral dan unit I/O. Data-data yang akan dikeluarkan atau yang baru saja dimasukkan disusun didalam memori yang berurut, sehingga untuk proses memindahkannya hanya diperlukan :

- *Address* unit input / output
- *Address* sel memori dari data atau *word*
- Jumlah data (informasi, *word*) yang akan dipindahkan

Dengan kata lain perlu *address decode* atau pemberian alamat yang spesifik pada sebuah perangkat input/output atau *I/O adapter* yang akan dihubungkan dengan PC, sehingga dapat dikontrol oleh sebuah mikroprosesor.

Decoding sebenarnya adalah merupakan pengkodean alamat, pada lokasi tertentu sehingga dihasilkan sinyal pilih, untuk mengaktifkan sinyal pilih dengan CS (*Chip Select*).

Dalam kaitannya dengan program, program akan memberikan alamat pada memori komputer yang selanjutnya untuk mengaktifkan *card* yang terdapat pada

slot dengan alamat yang sesuai dekoder yang ada pada *card* tersebut sehingga begitu program dieksekusi, maka memori akan menuju pada *card* dan kemudian menjalankan peralatan yang dikehendaki

BAB III

PERANCANGAN DAN PEMBUATAN ALAT

3. 1. Pendahuluan

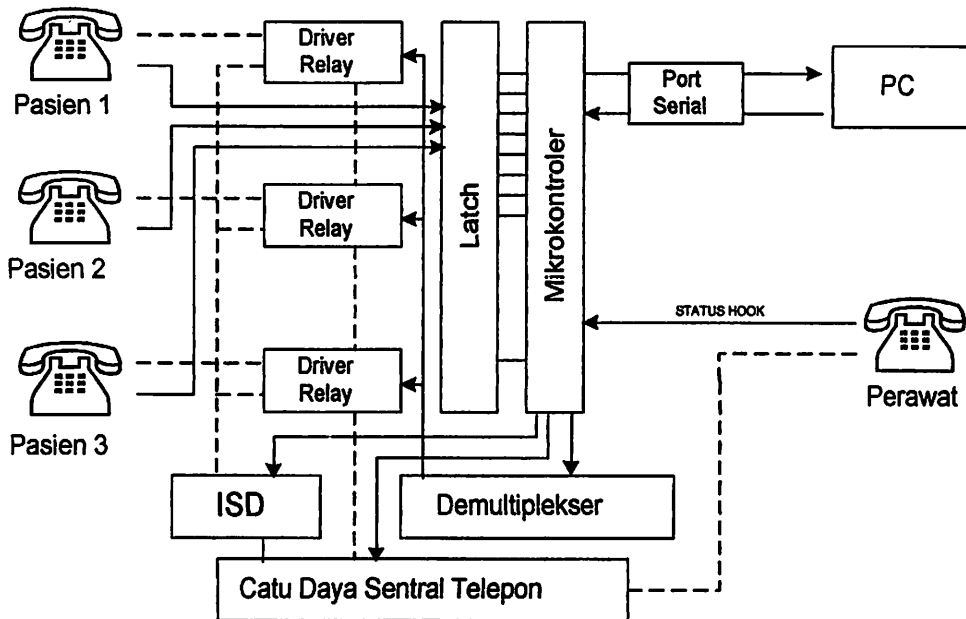
Dalam bab ini penulis akan mencoba untuk bisa memberikan penjelasan/gambaran tentang fungsi dan cara kerja dari blok-blok atau bagian-bagian yang terdapat pada alat atau *prototype* karya ilmiah ini. Pertama-tama penulis akan memberikan gambaran secara garis besar mengenai sistem dan cara kerja bagian-bagian yang ada pada alat ini.

Alat ini merupakan pengembangan dari perangkat pemanggil perawat (*nurse caller*) yang lazim digunakan pada rumah sakit – rumah sakit pada saat ini.

Akan tetapi pada alat ini terdapat keunggulan-keunggulan antara lain:

- a. Komunikasi antara perawat dan pasien dapat dilakukan tanpa harus bertatap muka secara langsung, melainkan dapat dilakukan dengan cara berbicara melalui telepon.
- b. Tingkat akurasi data pasien lebih terjamin sehingga sangat kecil kemungkinan terjadinya salah pelayanan terhadap pasien.
- c. Kerja para perawat dapat lebih cepat dan efisien karena untuk mengetahui kebutuhan, keperluan dan keinginan pasien perawat tidak lagi perlu repot-repot menghampiri kamar pasien.

Berikut ini adalah diagram blok dari perangkat pemanggil perawat yang dimaksudkan:



Gambar 3-1. Diagram Blok Perangkat Pemanggil Perawat.

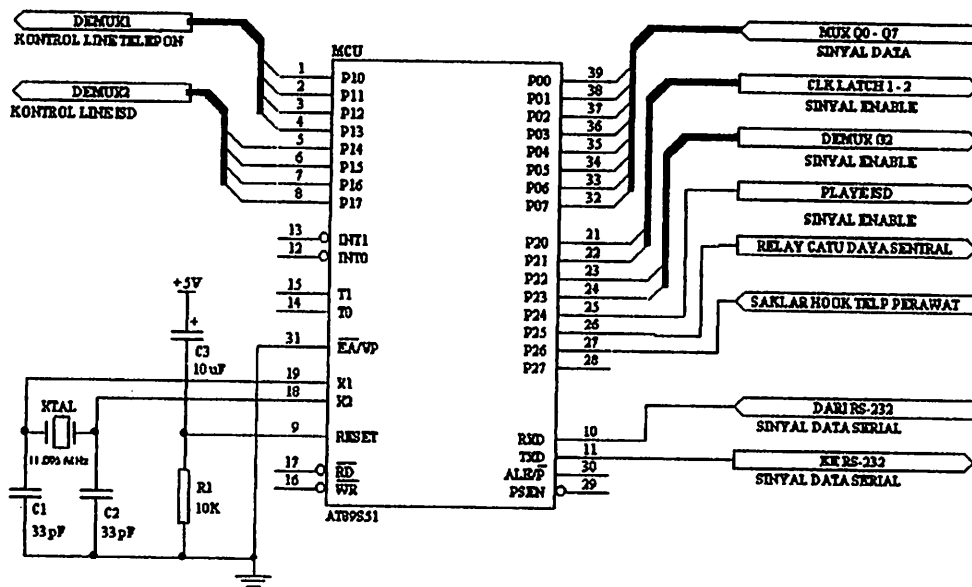
3. 2. Perancangan Perangkat Keras (*Hardware*)

3. 2.1. Telepon

Dalam bab ini penulis sengaja tidak membahas mengenai pesawat telepon karena dalam perangkat ini pesawat telepon hanya sebagai perangkat pembantu eksternal dan bukan termasuk bagian internal dari perangkat pemanggil perawat ini. Disini pesawat telepon hanya berfungsi sebagai media untuk berbicara antara pasien dan perawat saja. Pesawat telepon yang dipakai disini yaitu pesawat telepon konvensional yang telah dimodifikasi pada bagian saklar hooknya yang semula saklar SPST menjadi saklar DPDT . Tujuan memodifikasi saklar hook disini adalah satu pole untuk jalur telepon dan satu pole untuk input multiplekser.

3. 2. 2. Mikrokontroler Sebagai Peng-kontrol Utama

Pada bagian ini mikrokontroler merupakan komponen yang paling berperan dalam peng-kontrolan jalur telepon, disini digunakan mikrokontroler produksi *Atmel Semiconductor Technology* AT89S51 dikarenakan mikrokontroler tersebut banyak dijual dipasaran sehingga sangat mudah mendapatkannya. Disamping harganya yang relatif murah, mikrokontroler AT89S51 juga mempunyai banyak kelebihan dibanding mikrokontroler generasi sebelumnya yaitu AT89C51.



Gambar 3-2. Rangkaian Mikrokontroler sebagai Peng-kontrol Utama

Dalam perancangan ini mikrokontroler difungsikan sebagai peng-kontrol utama dengan cara kerja sebagai berikut:

Port 0 difungsikan sebagai kanal input (I/O) yang akan mendapat masukan sinyal data dari output bagian *multiplexer* (Q0-Q7). Pin 2.0 – 2.1 difungsikan sebagai kontrol sinyal *enable* bagi IC-IC Latch pada bagian *multiplexer*. Pin P2.2 – P2.3 difungsikan sebagai kontrol sinyal *enable* $\overline{G2}$ pada IC dekode di bagian *demultiplexer*. Pin TxD (P3.1) berfungsi sebagai jalur pengiriman data serial yang dijadikan inputan bagi PC. Pin RxD (P3.0) berfungsi sebagai jalur penerimaan data serial yang diterima dari PC. Semua pin di port 1 berfungsi sebagai output kontrol (I/O) yang akan dimasukkan ke bagian *demultiplexer*.

a. Port 0

Pin P0.0 – P0.7 berfungsi sebagai I/O yang mendapat inputan (masukan) dari bagian *multiplexer*.

b. Port 1

Pin P1.0 – P1.7 berfungsi sebagai I/O yang mengeluarkan output data yang akan dijadikan inputan (masukan) pada bagian *demultiplexer*.

c. Port 2

Pin P2.0 – P2.1 berfungsi sebagai pemberi sinyal *enable* bagi IC *Latch* di bagian *multiplexer*.

Pin P2.2 – P2.3 berfungsi sebagai pemberi sinyal *enable* bagi IC *Decoder* di bagian *demultiplexer*.

Pin P2.4 berfungsi sebagai pengontrol rangkaian penyimpan informasi suara ISD.

Pin P2.5 berfungsi sebagai pengontrol rangkaian driver relay pada bagian catu daya saluran telepon sentral agar dapat mengatur tegangan pada saat terjadi adanya panggilan bagi telepon perawat berupa tegangan AC 64 V dan selama percakapan berlangsung yaitu tegangan DC 48 V.

Pin P2.6 berfungsi sebagai pendeteksi kondisi saklar hook dari telepon perawat.

d. Port 3

Pin P3.0 berfungsi sebagai RxD yaitu pin penerima data serial yang dikirimkan dari PC menuju MCU.

Pin P3.1 berfungsi sebagai TxD yaitu pin pengirim data serial yang akan dikirimkan oleh MCU menuju PC.

3. 2. 3. Rangkaian Clock

Mikrokontroler AT89S51 memiliki rangkaian osilator internal didalam *chipnya* yang difungsikan sebagai sumber clock. Agar rangkaian osilator ini dapat difungsikan, maka dihubungkan dengan sebuah kristal pada pin X1 dan X2 dari mikrokontroler, serta dua buah kapasitor yang dihubungkan ke *ground*. Kapasitor tersebut mempunyai ketentuan sebagai berikut:⁵⁰

- C1 dan C2 = 20 pF – 40 pF untuk kristal.
- C1 dan C2 = 30pF – 50 pF untuk keramik resonator.

⁵⁰ AT89S51 Product Datasheet Archives, chapter 1, hal 4

Dalam minimum sistem ini kapasitor yang digunakan adalah adalah kapasitor keramik dengan nilai 30 pF, sedangkan dalam rangkaian ini osilator kristal yang dipakai mempunyai harga 11,059 MHz, sehingga siklus mesin (*duty cycle*) program akan dijalankan setiap langkahnya selama 1,085 μ s (mikro detik). Siklus tersebut diambil berdasarkan ketentuan MCU AT89S51 yaitu 12 clock = 1 siklus mesin, sedangkan frekuensi yang dipakai adalah 12 MHz.

Untuk menghitung waktu yang dibutuhkan guna menyelesaikan sebuah instruksi adalah dengan cara mencari jumlah siklus mesin (C) dari instruksi, maka dapat diketahui:

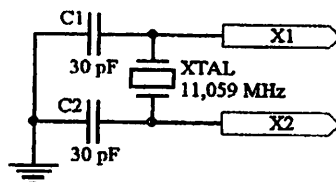
Uraianya adalah sebagai berikut:⁵¹

$$T_{instruksi} = \frac{C \times 12}{frekuensi}$$

Sehingga untuk frekuensi kristal 11,059 MHz dari satu siklus instruksi adalah:

$$\begin{aligned} T_{instruksi} &= \frac{1 \times 12}{11.059.000} \\ &= 1.085 \mu\text{s} \\ &\approx 1 \mu\text{s per satu siklus} \end{aligned}$$

Dan rangkaiannya dapat dilihat pada gambar 3. 3. berikut ini :

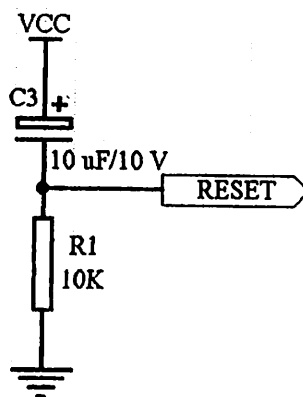


Gambar 3-3. Rangkaian Clock⁵²

⁵¹ Ferry Ary Prabowo, Skripsi ITN Malang, Malang, 2004, hal 37

3. 2. 4. Rangkaian Reset⁵³

Rangkaian reset bertujuan agar mikrokontroler dapat dapat menjalankan proses dari awal. Rangkaian reset untuk mikrokontroler dirancang agar mempunyai kemampuan *power on reset* yaitu *reset* yang terjadi pada saat sistem pertama kali dinyalakan karena kondisi reset dapat terjadi apabila adanya pulsa transisi dari kondisi '0' (*low*) menuju '1' (*high*). Pulsa transisi *low to high* ini akan *me-reset* mikrokontroler menuju alamat awal 0000H. Rangkaian ini terdiri dari satu buah resistor dan satu buah kapasitor, seperti yang terlihat pada gambar 3-4. berikut ini:



Gambar 3-4. Rangkaian Reset

Kondisi reset terjadi dengan adanya logika '1' (*high*) selama minimal 2 *cycle* pada kaki RST. Setelah kondisi pin RST kembali pada kondisi '0' (*low*), mikrokontroler akan mulai menjalankan program dari alamat 0000H. Kondisi pada RAM internal tidak terjadi perubahan selama terjadi *reset*.

52 AT89S51 Application Kits, chapter 1, hal 4

53 Pauda Andi Nalwan, Teknik Antarmuka dan Pemrograman, Elex Media Komputindo, Jakarta, 2003, hal 27

Gambar 3-4 merupakan gambar rangkaian *reset* yang bekerja secara otomatis pada saat sumber daya diaktifkan (*power on reset*). Pada saat sumber daya diaktifkan, maka kapasitor (C), sesuai dengan sifat kapasitor akan terhubung-singkat pada saat itu sehingga arus mengalir dari V_{CC} langsung ke RST sehingga kaki tersebut berlogika '1' (*high*). Kemudian kapasitor terisi hingga tegangan pada kapasitor (V_C) yaitu tegangan antara V_{CC} dan titik antara kapasitor (C), dan resistor (R), mencapai V_{CC} , secara otomatis tegangan pada R atau tegangan RST akan turun menjadi 0 V sehingga kaki RST akan berlogika '0' (*low*) dan proses reset selesai.

Begitu catu daya dinyalakan maka aliran arus akan mengalir dari V_{CC} menuju kaki RST. Tegangan pada kaki RST atau V_R akan berubah menjadi :

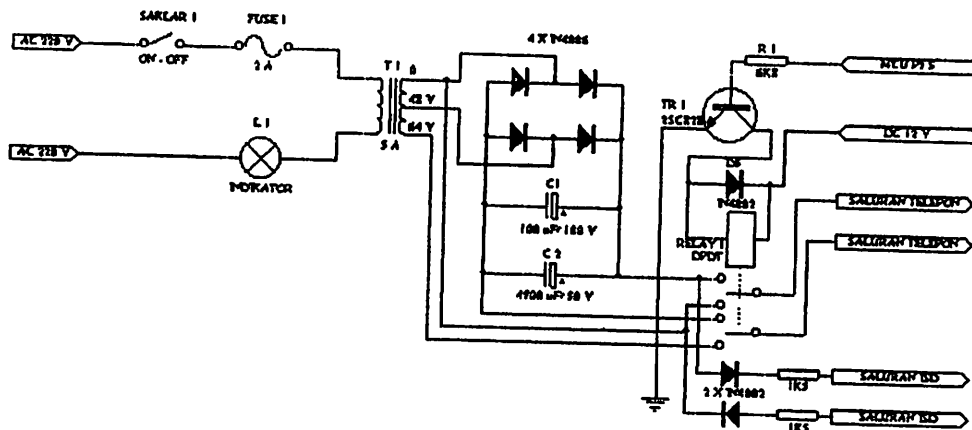
$$V_R = \frac{R \times V_{CC}}{R}$$

Yaitu 5 V dengan nilai $V_{CC} = 5$ V. Tegangan 5 V pada kaki RST menyebabkan kaki ini berlogika '1' (*high*) setelah itu aliran arus dari V_{CC} melalui R akan terhenti dan tegangan pada kaki RST akan turun menuju nol sehingga logika pada kaki ini berubah menjadi '0' (*low*) dan proses reset selesai.

3. 2. 5. Catu Daya Sentral Telepon

Dalam alat ini jaringan telepon yang digunakan bukan jaringan telepon komersial melainkan menggunakan jaringan telepon internal yang meliputi area lokal dalam lingkungan rumah sakit saja. Catu daya sentral disini terdiri dari satu catu daya dengan dua output tegangan yang berbeda yaitu 64 VAC untuk

membangkitkan sinyal *ringing* dan 48 VDC untuk catu daya saluran telepon. Untuk lebih jelasnya dapat dilihat pada gambar 3-6 berikut ini :



Gambar 3-5. Rangkaian Catu Daya Sentral Telepon⁵⁴

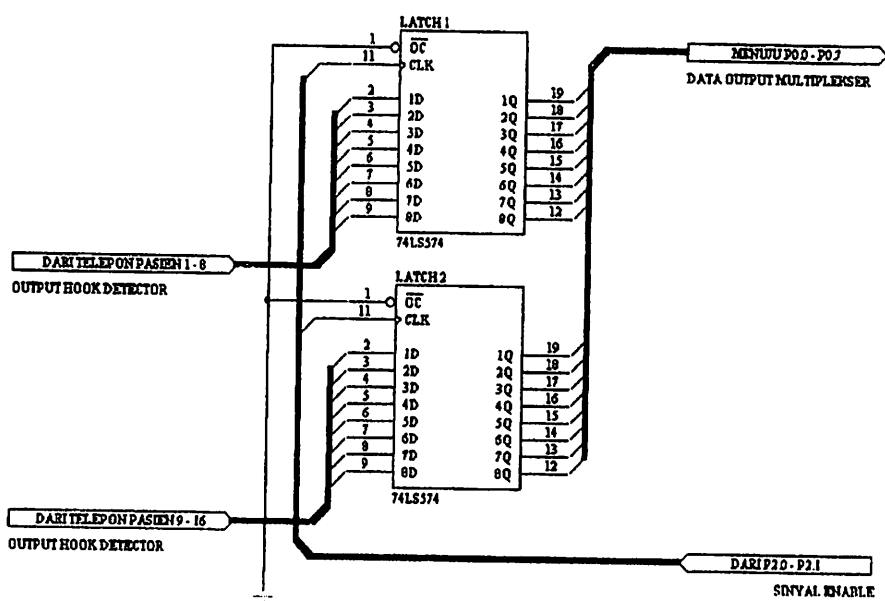
3. 2. 6. Latch

Dalam perangkat ini rangkaian latch merupakan suatu bagian yang berfungsi sebagai media untuk mengenali dan meng-identifikasi jalur-jalur telepon yang berstatus *off-hook* atau *on-hook* dari jalur para pasien. Rangkaian multiplexer ini terdiri dari beberapa IC *Latch* 74LS574 yang dikontrol oleh sinyal *enable* dari perangkat lunak mikrokontroler melalui pin *LE* (*Latch Enable*) dengan status sinyal *active high*.

Jumlah IC *Latch* tersebut tergantung pada banyaknya jumlah jalur telepon yang dibutuhkan dan jumlah maksimalnya adalah dua IC *Latch* saja ($2 \times 8 = 16$) karena disesuaikan dengan jumlah pasien di bangsal kelas 1 yaitu 16 pasien (2 pasien x 8 ruang) pada port 2 mikrokontroler yang akan berperan sebagai pengontrol sinyal *enable* untuk semua IC pendukung diatas.

Cara kerja dari bagian ini adalah sebagai berikut:

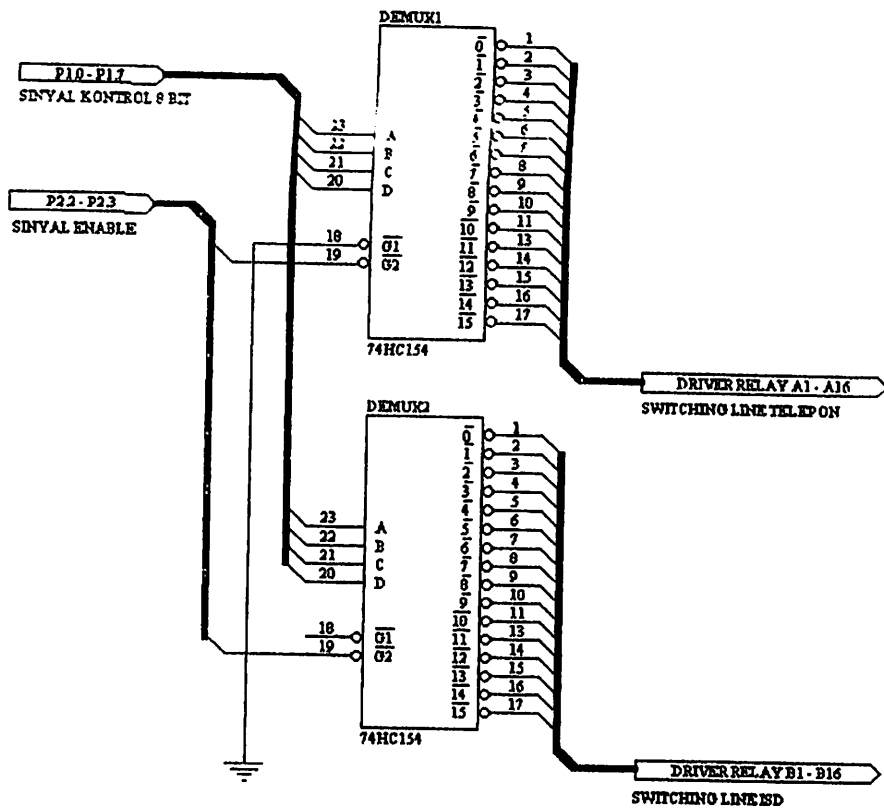
Rangkaian ini akan bekerja untuk mengenali kondisi status telepon para pasien dengan cara mengambil inputan dari saklar hook pada tiap-tiap pesawat telepon pasien yang nantinya akan dijadikan data inputan bagi IC *Latch* 74LS574 melalui pin 2 – pin 9 dan IC *Latch* dikontrol oleh mikrokontroler dengan cara mengirimkan sinyal *enable* dari pin-pin port 3 mikrokontroler menuju pin 11 (CLK) pada masing-masing IC *Latch* 74LS574 kemudian data output dari masing-masing IC *Latch* tersebut dijadikan inputan data pada port 0 mikrokontroler agar mikrokontroler dapat mengenali kondisi tiap-tiap jalur telepon dari pasien.



Gambar 3-6. Rangkaian Latch.

3. 2. 7. Demultiplekser

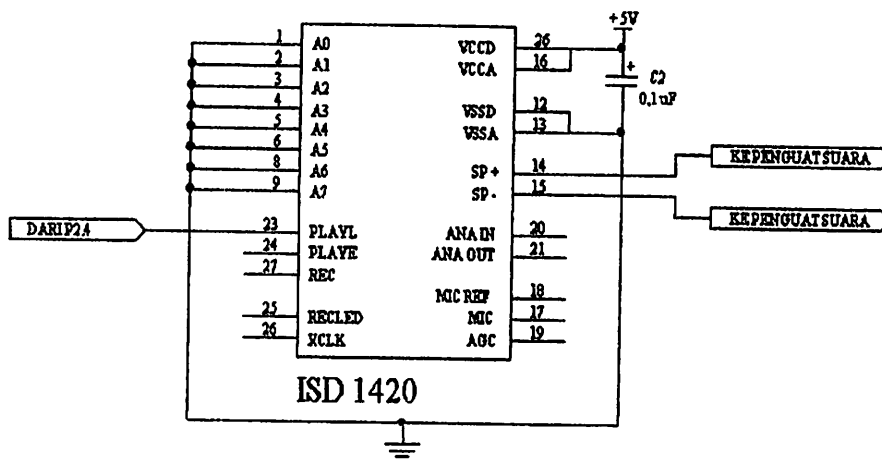
Rangkaian demultiplekser disini berfungsi sebagai rangkaian pemecah kode atau penerjemah kode perintah yang dikirimkan oleh PC secara serial kepada mikrokontroler setelah dilakukan olah data oleh mikrokontroler, maka mikrokontroler akan memberikan inputan data digital 8 bit yang berisi perintah-perintah kerja terhadap relay-relay penghubung. Data-data perintah itu berisikan perintah-perintah, apakah saluran telepon pasien tertentu akan dihubungkan ke output ISD atau ke saluran telepon perawat.



Gambar 3-7. Rangkaian Demultiplekser

3. 2. 8. ISD 1420 sebagai Penyimpan Informasi Data Suara.

Pada perangkat ini *ISD 1400 Series* digunakan sebagai pengganti mesin penjawab telepon. Bagian ini akan aktif bilamana telepon perawat dalam kondisi terangkat (*off-hook*) pada saat perawat masih melayani pasien memanggil sebelumnya, maka bagian ini akan diperintahkan oleh bagian kontrol utama untuk mengirimkan data audio/suara menuju bagian penguat audio. Pesan suara yang dikeluarkan oleh bagian ini nantinya akan berfungsi sebagai pesan konfirmasi kepada para pasien yang memanggil perawat, akan tetapi si perawat dalam kondisi sedang melayani pasien lainnya.



Gambar 3-8. Rangkaian Bagian Penyimpanan Informasi Data Suara.

ISD 1400 Series dapat melakukan fungsi-fungsi operasi antara lain:⁵⁵

- a. Merekam pesan pada ruang alamat (*Record*)

Pin REC sinyal *low* mulai merekam dari ruang pesan pertama . Jika

REC tetap *low*, perekaman akan tetap berlanjut sampai ruang pesan

terisi penuh. Setelah salah satu ruang pesan terisi penuh, maka proses perekaman akan berhenti secara otomatis setelah REC berada pada kondisi *high*.

b. Mengaktifkan *playback* (pemutaran suara kembali)

Pin PLAYE sinyal *low* mulai mengeluarkan kembali sinyal suara dari ruang pesan pertama. Jika perekaman telah terisi penuh, seluruh pesan akan dikeluarkan ketika perekaman mencapai puncak dan akan berhenti secara otomatis.

c. Tingkatan Playback (*Low*)

Jika PLAYL tetap *low*, maka peralatan akan terus mengeluarkan kembali pesan suara sampai akhir pesan dan akan berhenti.

d. Tingkatan Playback (*High / Truncated*)

Jika PLAYL telah *high* selama pengeluaran kembali pesan suara (berputar) dan peralatan akan berhenti.

e. Perekaman (*Interrupting Playback*)

Sinyal REC harus didahulukan daripada operasi lainnya. Perubahan *low* pada pin REC selama operasi perekaman yang baru dari alamat pertama tanpa memperhatikan operasi arus pada program.

f. Mengeluarkan kembali pesan suara, mengisi sebagian ruang alamat.

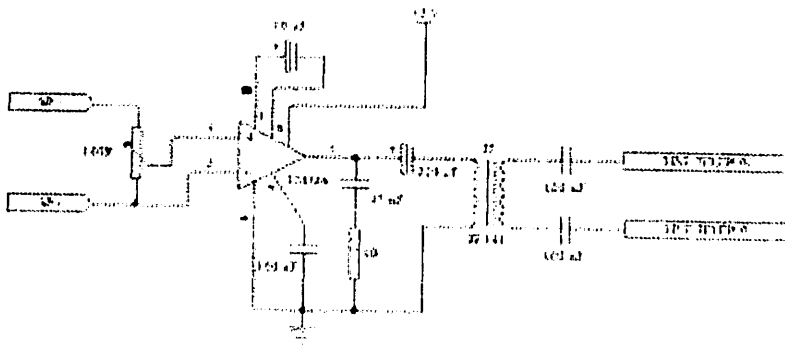
PLAYE dan PLAYL sinyal *low*, memulai mengeluarkan kembali suara yang telah terisi penuh ketika tanda akhir pesan ditemukan lalu peralatan akan mati kembali.

g. Operasi RECLED

Pin keluaran RECLED memberikan sinyal *low* yang dapat digunakan kembali untuk menyalakan LED indikator pada program perekaman. RECLED akan kembali pada posisi *high* ketika pin REC pada posisi pada posisi *high* atau ketika perekaman telah terisi penuh.

3. 2. 9. Rangkaian Penguat Suara

Rangkaian penguat suara digunakan untuk memperkuat sinyal informasi suara yang dikeluarkan ISD agar terdengar jelas. Penguat suara ini menggunakan IC *power amplifier* audio mini LM386 sebagai penguat utamanya.



Gambar 3-9. Rangkaian Penguat Suara

Pada gambar 3-11 diatas terlihat bahwa rangkaian ini menggunakan IC LM386. IC LM386 merupakan suatu penguat yang dirancang untuk digunakan dalam penerapan yang mengkonsumsi tegangan yang rendah. Secara internal, penguatan dipakai pada 20 kali, guna memperkecil banyaknya komponen eksternal. Pemakaian daya stasioner hanyalah 24 mW bila dioperasikan dari tegangan catu 6V.

Untuk membuat LM386 menjadi penguatan yang serba guna, maka tersedialah dua pin yaitu pin 1 dan pin 8 yang berguna untuk mengatur output penguatannya. Jika pin 1 dan pin 8 dalam keadaan terbuka maka penguatannya sampai 20 kali. Harga terkecil untuk pengoperasian yang stabil adalah $R = 5\text{ K}\Omega$, kalau pin 8 terbuka, disini kita tidak memakai resistor tetapi hanya dengan sebuah kapasitor $10\ \mu\text{F}$ untuk mendapatkan penguatan sebesar 200 kali sesuai dengan petunjuk yang direkomendasikan dalam *product data sheets* dengan tujuan supaya sinyal audio dari ISD dapat didengar jelas oleh para pasien.⁵⁶

Dalam rangkaian ini digunakan trafo IT 191 sebagai komponen pengantar muka (*interfacer*) antara saluran telepon dengan dengan rangkaian penguat suara dari ISD menuju saluran telepon pasien. Disamping itu trafo IT juga berfungsi sebagai peng-isolasi rangkaian penguat suara dari tegangan-tegangan yang tak diinginkan yang berasal dari saluran telepon.

⁵⁶ LM386 Product Datasheet Archives

3. 2. 10. Port Serial

Untuk melakukan proses komunikasi data antara mikrokontroler dengan PC diperlukan syarat-syarat yang harus dipenuhi, yaitu pengaturan *baud rate* yang digunakan serta pengaturan secara perangkat lunak.

Serial Control merupakan register khusus pengontrol kerja port serial, di-*set* untuk men-transmisikan data 8 bit UART dengan *baud rate* yang dapat diatur/variabel. Dari ketentuan diatas maka untuk SCON adalah 01010000_B atau 50_H.

Pada alat ini mikrokontroler dirancang untuk men-transmisikan data dalam *baud rate* 9600 bps dengan menggunakan serial port mode 1, penentuan *baud rate* tersebut dilakukan dengan pengesetan *timer/counter 1 high bit* (TH1) dengan ketentuan.⁵⁷

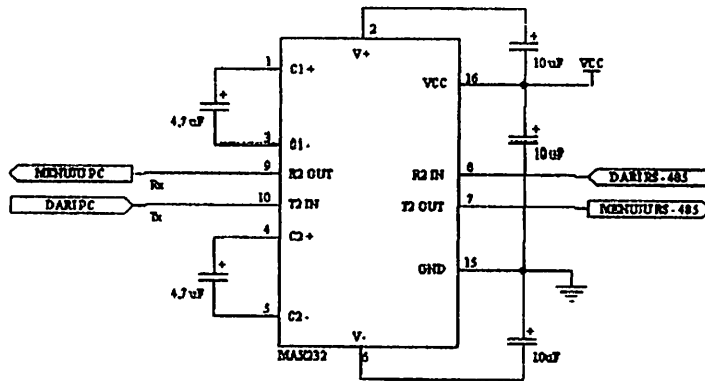
$$Baud_Rate = \frac{(K \times \text{frek.osc})}{32 \times 12 \times [256 - TH1]}$$

Bila kristal clock yang digunakan adalah 11. 059 MHz dan SMOD = 0, maka nilai TH1 sesuai dengan persamaan diatas adalah FD_H.

Proses pengiriman dan penerimaan data serial ini dilakukan dengan cara merubah level tegangan data serial terlebih dahulu, yaitu dari level tegangan TTL menjadi level tegangan RS-232.⁵⁸

⁵⁷ Moh Ibnu Malik dan Anistardi, Bereksperiment dengan Mikrokontroler, Elex Media Komputindo, Jakarta, 1997, hal 25

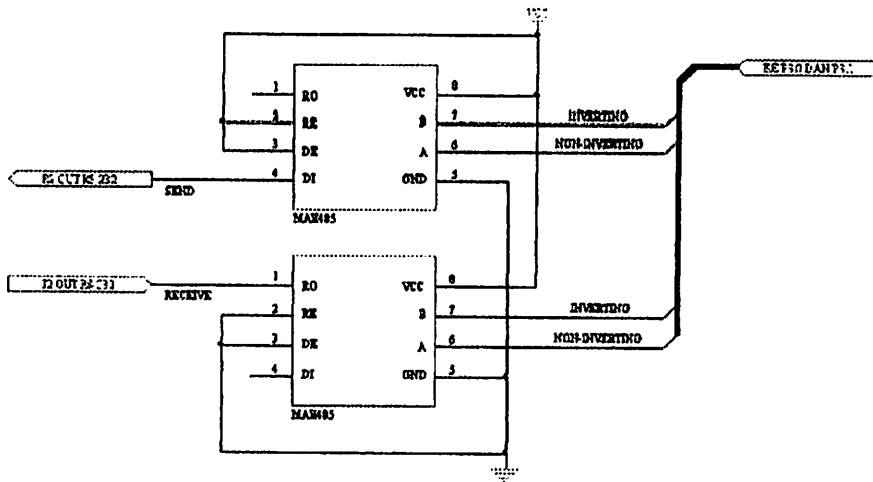
⁵⁸ Ibid, hal 29



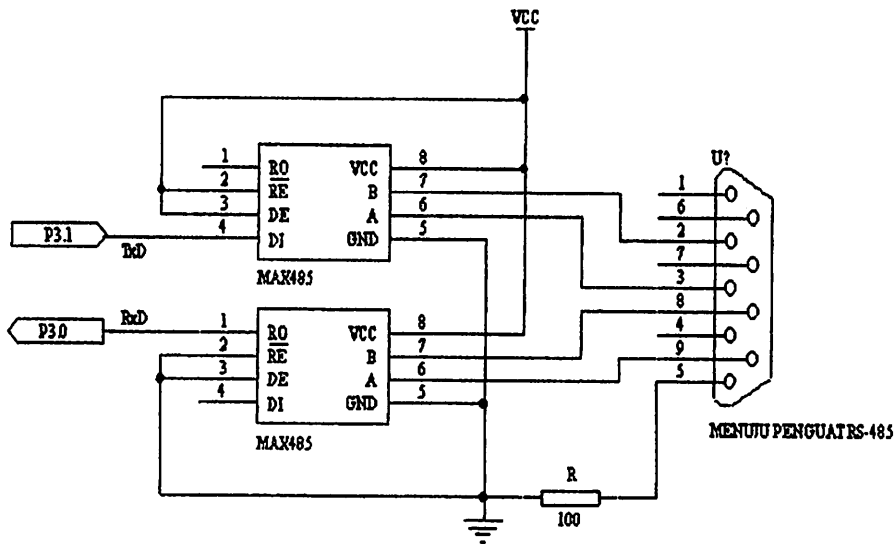
Gambar 3-10. Rangkaian RS-232

Agar MCU dapat berkomunikasi jarak jauh dengan PC maka dibutuhkan penguat transmisi data serial (*buffer*) yang dikenal dengan RS-485. Penguat RS-485 disini digunakan agar data serial yang dikirimkan dapat menjangkau PC yang jaraknya jauh tanpa terjadi kesalahan (*error*) pada data yang di-transmisikan atau yang biasa disebut *data losing error*⁵⁹. Dalam alat ini penguat RS-485 menggunakan IC MAX485 yang mampu men-transmisikan data serial sampai dengan jarak 1200 m.

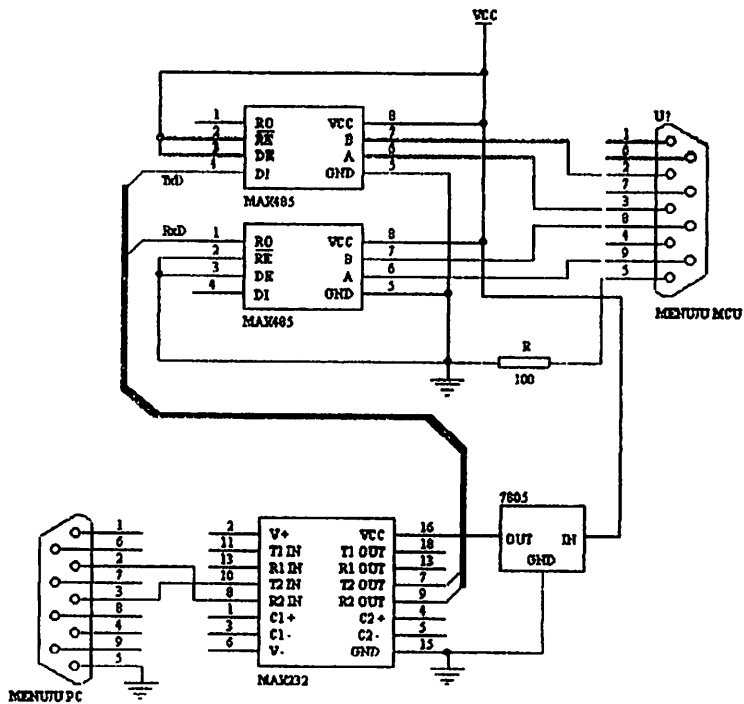
⁵⁹ Dikutip dari www.telocom-coca.nwu.edu/serial_data_application_system/



Gambar 3-11. Rangkaian Penguat RS-485



Gambar 3-12. Rangkaian Penguat RS-485 dilengkapi Slot DB-9



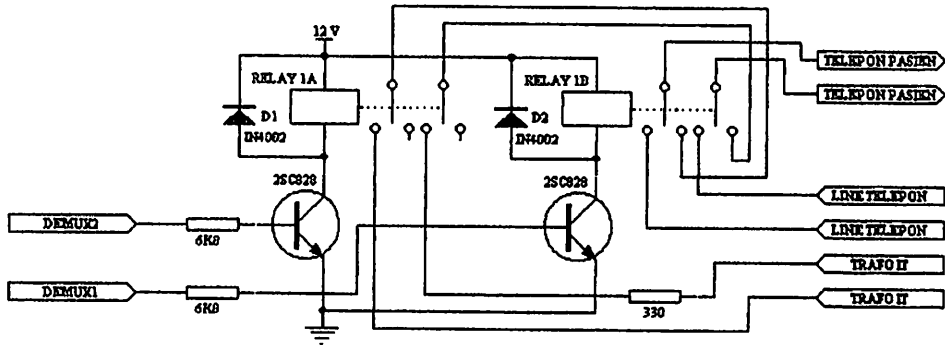
Gambar 3-13. Rangkaian RS-232 Lengkap dengan Buffer RS-485

3. 2. 11. Rangkaian Driver Relay

Seperti yang telah dijelaskan sebelumnya mengenai fungsi *relay* untuk perancangan ini yang dikontrol oleh mikrokontroler tersebut maka dalam bekerjanya *relay* tersebut membutuhkan suatu rangkaian pengendali relay yang lazim disebut *driver relay*. Pada alat ini digunakan beberapa transistor sebagai *driver relay*.

Adapun bekerjanya relay pada saat transistor mengalami kondisi jenuh (*saturasi*) dimana kondisi ini terjadi bila transistor mendapat tegangan input 5V dari mikrokontroler.

Dalam perancangan ini transistor yang digunakan adalah tipe 2SC828 dan relay yang digunakan adalah relay 12V dan dioda dengan tipe IN4002. Gambar rangkaian relay ditunjukkan seperti pada gambar berikut ini :



Gambar 3-14. Rangkaian Driver Relay pada Unit Kontrol

Pin-pin output dari rangkaian demultiplekser akan menggerakkan transistor yang dihubungkan dengan relay yang diparalel dengan dioda, yang bertujuan apabila ada terjadi perubahan kondisi dari kondisi *on* ke kondisi *off* atau sebaliknya, pada transistor tidak terjadi arus balik yang besar⁶⁰. Relay yang dipakai membutuhkan tegangan 12 V yang mempunyai tahanan dalam sebesar 360 Ω.⁶¹ Sehingga dapat diketahui arus pada relay adalah:⁶²

$$\begin{aligned}
 I_{\text{relay}} &= \frac{V_{cc}}{R_{\text{relay}}} \\
 &= \frac{12}{360} \\
 &= 33 \text{ mA}
 \end{aligned}$$

60 Albert Paul Malvino, *Electronic Principles*, McGraw Hill, 1979, hal 39

61 Ibid

62 Albert Paul Malvino, *Electronic Principle*, McGraw Hill, 1979, hal 52

Sedangkan transistor yang digunakan adalah 2SC828 yang mempunyai $H_{fe} = 100$ sehingga arus basis yang masuk sebesar.⁶³

$$\begin{aligned} I_B &= \frac{I_C}{\beta} \\ &= \frac{33mA}{65} \\ &= 0,5 \text{ mA} \end{aligned}$$

$$\begin{aligned} R_B &= \frac{V_{CC} - V_{BE}}{I_B} \\ &= \frac{5 - 0,7}{0,5mA} \\ &= 8,6 \text{ K}\Omega \\ &\approx 6,8 \text{ K}\Omega \end{aligned}$$

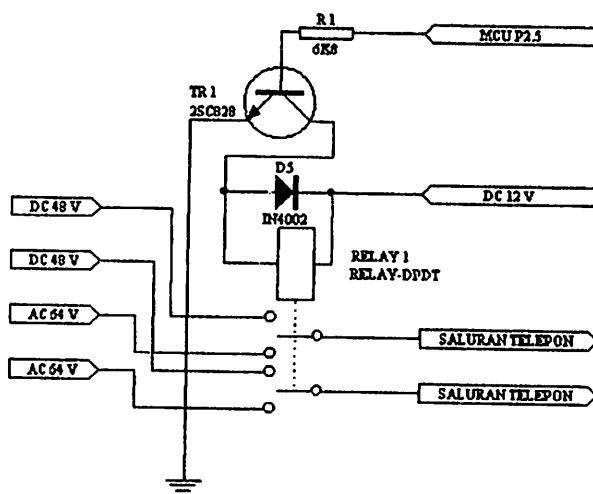
Adapun cara kerja rangkaian relay ini adalah sebagai berikut:

Apabila pasien sedang dilayani (terjadi percakapan antara pasien dan perawat) maka relay B akan diperintahkan oleh demultiplekser 1 untuk menghubungkan telepon pasien dengan line telepon. Begitupun sebaliknya apabila pasien termasuk dalam daftar antrian maka demultiplekser 2 akan memerintahkan relay A untuk menghubungkan telepon pasien dengan output penguat suara dari rangkaian penyimpan suara (ISD) dan jika status percakapan dalam kondisi *aborted* (diakhiri) maka tidak ada perintah apapun dari demultiplekser 1 maupun demultiplekser 2.

Sedangkan rangkaian driver relay pada bagian catu daya saluran telepon sentral berfungsi sebagai saklar pemilih tegangan pada saluran. Cara kerja dari

63 Ibid, hal 125

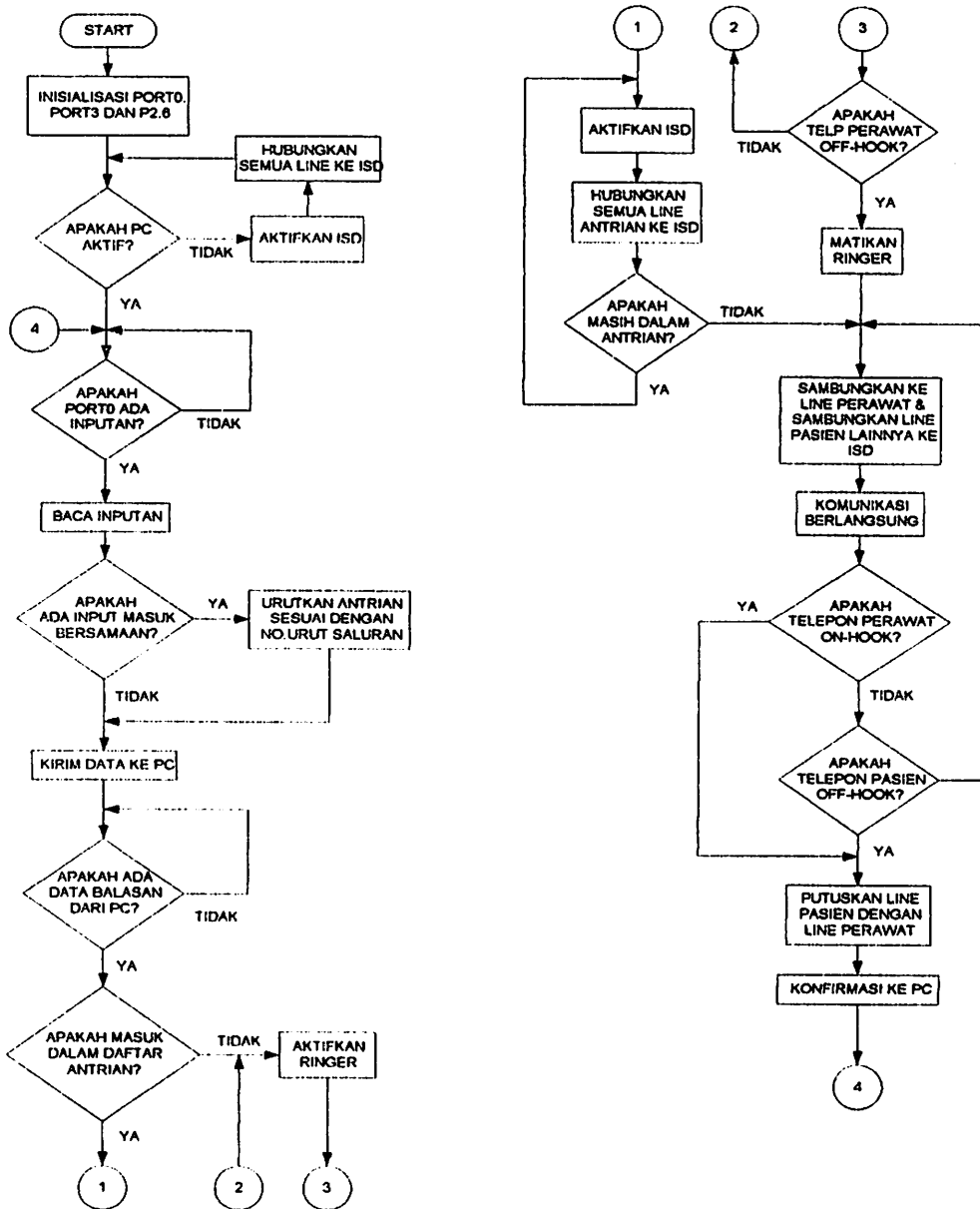
relay itu sendiri adalah sebagai penghubung antara saluran telepon dengan bagian catu daya yang mempunyai dua output tegangan yang berbeda yaitu: AC 64 V dan DC 48 V. Relay akan berkeadaan *normally close* terhadap output catu daya DC 48 V dan akan berpindah posisi menjadi terhubung (*open*) dengan output catu daya AC 64 V apabila terjadi kondisi *off hook* pada salah satu jalur telepon pasien selama pesawat telepon di ruang perawat dalam kondisi *on hook*.



Gambar 3-15. Rangkaian Driver Relay pada Bagian Catu Daya Sentral

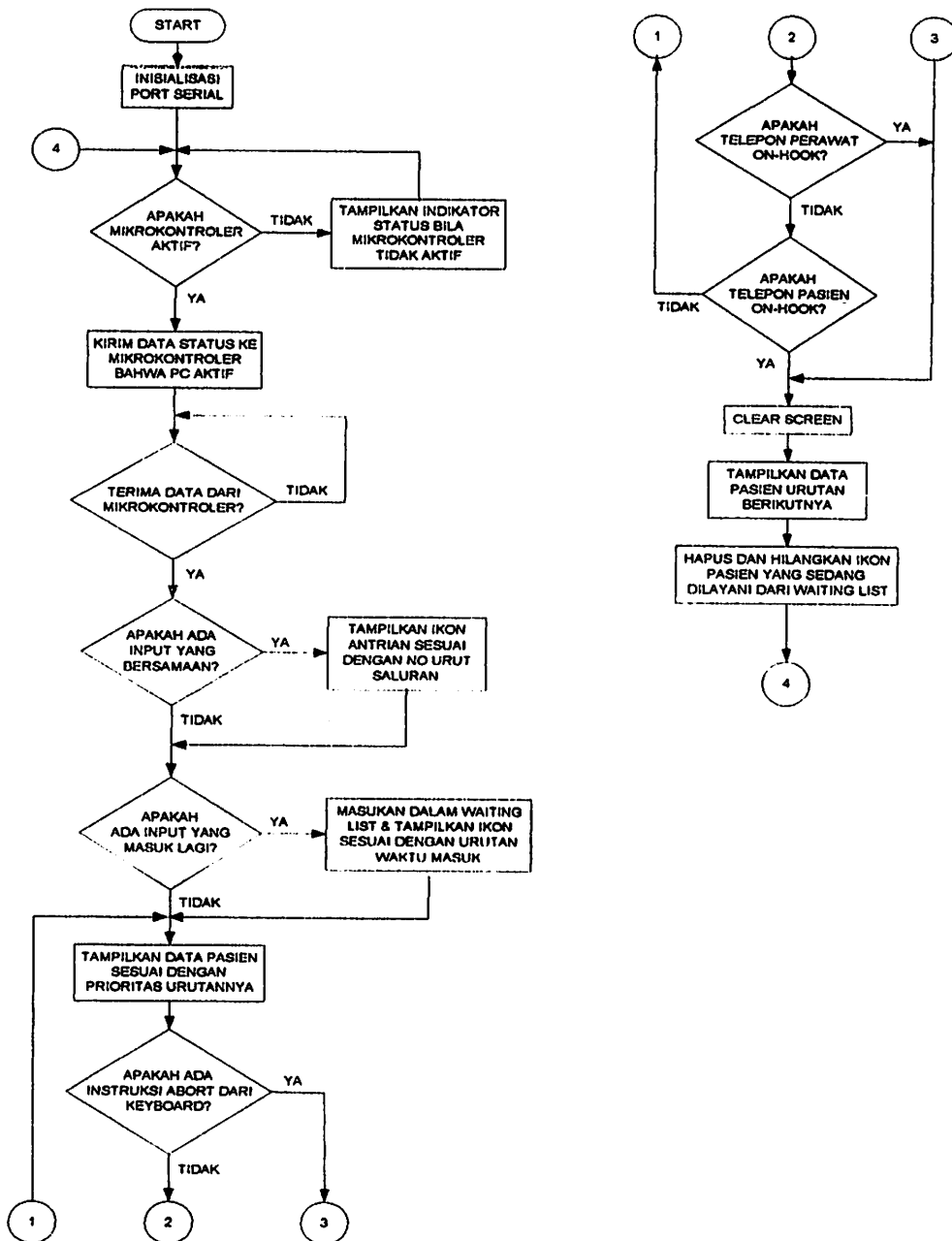
3. 3. Perancangan Perangkat Lunak (Software)

3. 3. 1. Sistem Kontrol



Untuk listing perangkat lunak (software) mikrokontroler dapat dilihat pada lembar lampiran.

3.3.2. Database



Untuk *listing* perangkat lunak (*software*) database dapat dilihat pada lembar lampiran.

BAB IV

PENGUJIAN ALAT

4. 1. Pendahuluan

Untuk mengetahui apakah alat yang telah dirancang dapat bekerja sesuai dengan fungsi yang diharapkan, maka perlu melakukan pengujian sistem alat. Dalam rangka pengujian tersebut, pada bab ini diuraikan percobaan yang dilakukan untuk mengetahui respon dan kerja dari keseluruhan alat yang telah dirancang tersebut. Sebelum melakukan pengujian alat yang sesuai dengan diagram pengujian :

- a. Menghubungkan alat yang dirancang dengan catu daya sentral.
- b. Menghubungkan alat yang dirancang dengan pesawat telepon.
- c. Menghubungkan alat yang dirancang dengan perangkat PC.
- d. Melakukan pengujian pada alat serta sistem kerja alat.



Gambar 4-1. Blok Diagram Pengujian Alat

Untuk mengetahui kemampuan alat dan sistem kerja alat sesuai dengan program yang telah dibuat, maka dilakukan pengujian alat sesuai dengan program yang telah dibuat, maka dilakukan pengujian pada alat dan sistem kerja alat. Adapun prosedur pengujian sub-sistemnya adalah sebagai berikut :

- a. Pengujian pada bagian *latch*
- b. Pengujian pada bagian demultiplekser (DEMUX)
- c. Pengujian pada bagian penyimpan suara (ISD)
- d. Pengujian pada bagian driver relay (*switcher*)

Setelah dilakukan pengujian pada sub-sistem maka dilakukan pengujian pada keseluruhan sistem pada alat berikut perangkat lunak (*software*) pendukungnya.

4. 2. Pengujian pada Bagian-bagian Sub-sistem Alat.

Pengujian bagian sub-sistem dimaksudkan untuk melihat cara kerja dari blok bagian yang diuji sehingga dapat mengurangi resiko kesalahan pada saat peng-integrasian rangkaian.

4. 2. 1. Pengujian pada Bagian *Latch*

a. Tujuan

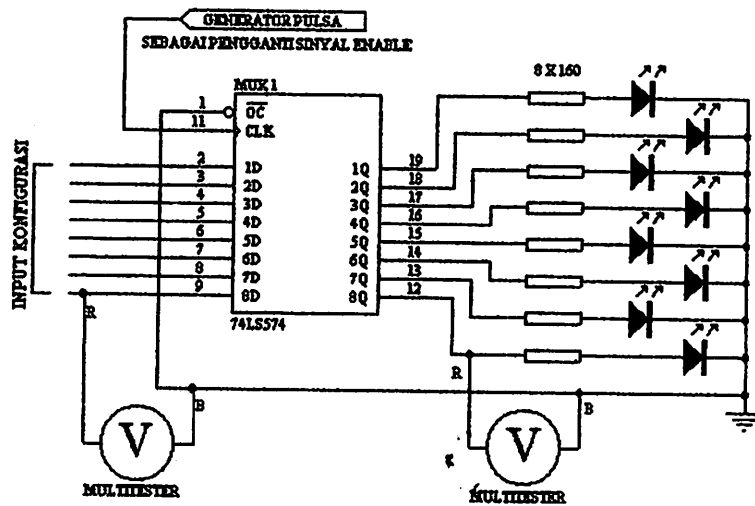
Untuk mengetahui apakah cara kerja bagian ini dan sistem identifikasi jalur telepon pada alat ini sudah benar-benar sesuai seperti apa yang direncanakan atau tidak.

b. Peralatan yang Digunakan

- Multitester
- LED indikator
- Catu daya
- Rangkaian *latch*
- Generator pulsa

c. Langkah-langkah Pengujian

- Menghubungkan rangkaian *latch* dengan catu daya.
- Memberi konfigurasi input beragam dengan tegangan yang disesuaikan dengan tegangan output dari detektor *hook* yaitu $\pm 4,5$ V pada input IC 74LS574.
- Memberi input pulsa (*low going high voltage*) pada kaki CP IC 74LS574
- Memasang delapan LED indikator pada output IC 74LS574
- Mengukur dan mengamati nyala LED indikator



Gambar 4-2. Pengujian dan Pengukuran pada Bagian *Latch*.

d. Hasil Pengujian

Dari pengujian diatas didapat, bahwa output IC 74LS574 adalah :

Tabel 4-1. Hasil Pengukuran pada Bagian *Latch*

VCC	Clock	Output pada port MCU	Input Latch D0 – D7	Output Latch Q0 – Q7
5 V	5 V	4,5 V	4,5V	4,8 V

Error yang terjadi pada output mikrokontroler AT89S51 adalah :

$$\% \text{ error} = \frac{\text{selisih perhitungan dan pengukuran}}{\text{nilai perhitungan}} \times 100 \%$$

$$= \frac{0,5}{5} \times 100 \%$$

$$= 0,1 \%$$

Error yang terjadi pada output *latch* 74LS574 adalah :

$$\begin{aligned} \% \text{ error} &= \frac{\text{selisih perhitungan dan pengukuran}}{\text{nilai perhitungan}} \times 100 \% \\ &= \frac{0,2}{5} \times 100 \% \\ &= 0,04 \% \end{aligned}$$

Tabel 4-2. Hasil Pengujian pada Bagian *Latch*

Clock	Input								Output							
	D7	D6	D5	D4	D3	D2	D1	D0	Q7	Q6	Q5	Q4	Q3	Q2	Q1	Q0
5 V	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	1
	0	0	0	0	0	0	1	0	0	0	0	0	0	0	1	0
	0	0	0	0	0	1	0	0	0	0	0	0	0	1	0	0
	0	0	0	0	1	0	0	0	0	0	0	0	1	0	0	0
	0	0	1	0	0	0	0	0	0	0	1	0	0	0	0	0
	0	1	0	0	0	0	0	0	0	1	0	0	0	0	0	0
	1	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0

Dari hasil pengujian diatas dapat disimpulkan bahwa bagian multiplekser ini telah sesuai dengan rencana yang diinginkan

4. 2. 2. Pengujian pada Bagian Demultiplekser (DEMUX)

a. Tujuan

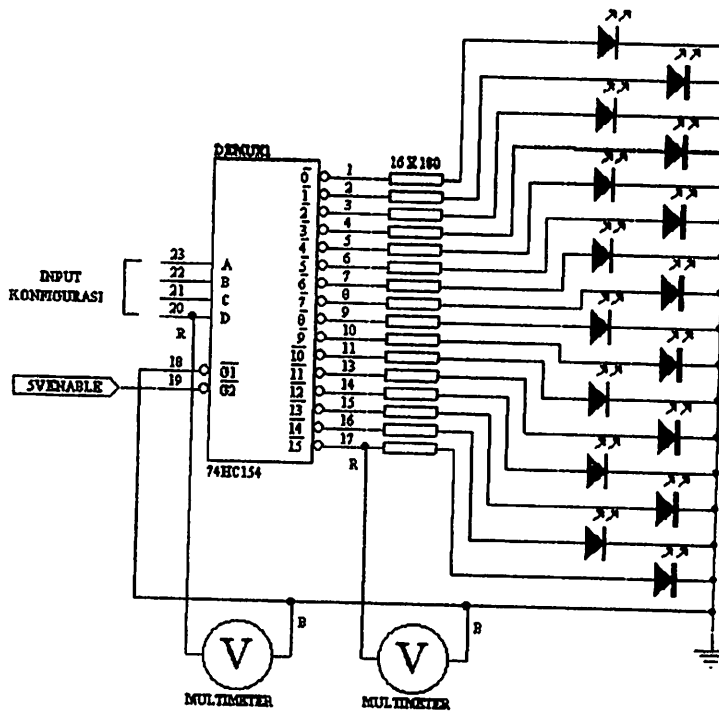
Untuk mengetahui apakah cara kerja bagian demultiplekser ini sudah sesuai seperti apa yang telah kita rencanakan atau tidak.

b. Peralatan yang digunakan

- Multitester
- LED indikator
- Rangkaian demultiplekser
- Catu daya

c. Langkah-langkah Pengujian

- Menghubungkan rangkaian demultiplekser dengan catu daya.
- Menghubungkan tiap-tiap output demultiplekser dengan LED indikator
- Memberi konfigurasi inputan dengan tegangan sama seperti tegangan output mikrokontroler $\pm 4,7$ V
- Mengamati perubahan nyala LED indikator pada setiap konfigurasi input



Gambar 4-3. Pengujian pada Bagian Demultiplekser

d. Hasil Pengujian

Tabel 4-3. Hasil Pengukuran pada Bagian Demultiplekser

VCC	Input			Output
	G1	G2	A - D	0 - 15
5 V	0	5 V	5 V	4,9 V

Error yang terjadi pada output demultiplekser adalah :

$$\% \text{ error} = \frac{\text{selisih perhitungan dan pengukuran}}{\text{nilai perhitungan}} \times 100 \%$$

$$= \frac{0,1}{5} \times 100 \%$$

$$= 0,02 \%$$

Tabel 4-4. Hasil Pengujian pada Bagian Demultiplekser

Input					Output																	
G1	G2	A	B	C	D	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	
0	0	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
0	1	0	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
0	1	0	0	0	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
0	1	0	0	1	0	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1
0	1	0	0	1	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1
0	1	0	1	0	0	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1
0	1	0	1	1	0	1	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1
0	1	0	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1
0	1	1	0	0	0	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1	1
0	1	1	0	0	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1
0	1	1	0	0	0	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1
0	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1
0	1	1	0	1	0	1	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1
0	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1
0	1	1	1	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	0	1	1	1
0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0	1	1
0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0	1

Dari hasil pengujian diatas dapat disimpulkan bahwa bagian demultiplekser ini mempunyai output berlawanan (*complement*) dan dianggap telah sesuai dengan rencana yang diinginkan

4. 2. 3. Pengujian pada Bagian Penyimpanan Suara (ISD)

a. Tujuan

Tujuannya untuk mengetahui tanggapan keluaran suara yang disimpan pada rangkaian ISD.

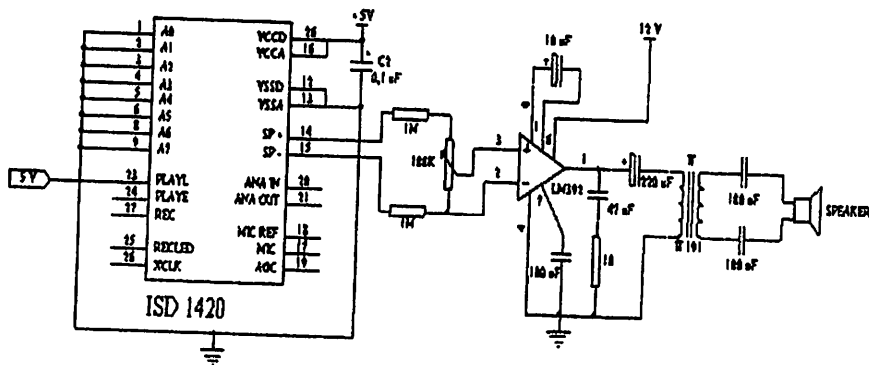
b. Peralatan yang Digunakan

- Rangkaian ISD 1420
- Rangkaian penguat suara

- Catu daya 5 V
- Catu daya 12V
- Speaker sebagai pengganti telepon

c. Langkah-langkah Pengujian

- Merangkai bagian ISD dengan bagian penguat suara.
- Menghubungkan bagian ISD dengan catu daya 5 V.
- Menghubungkan bagian penguat suara dengan catu daya 12 V.
- Memberi sinyal *enable* berupa tegangan 5 V pada kaki PLAYL.
- Mengamati keluaran suara melalui speaker.



Gambar 4-4. Pengujian pada Bagian Penyimpan Suara

d. Hasil Pengujian

Setelah langkah-langkah pengujian diatas maka didapat hasil pengujian sebagai berikut:

- Apabila sinyal *enable* dalam kondisi *high* 5 V maka ISD tidak mengeluarkan suara dan speaker tidak berbunyi.

- Apabila sinyal *enable* dalam kondisi *low* 0 V maka ISD akan mengeluarkan suara dan speaker juga berbunyi.

Dari hasil pengujian diatas dapat diketahui bahwa rangkaian ISD akan bekerja jika diberikan sinyal *enable* dalam kondisi *low* (*active low*) dan rangkaian bekerja sesuai dengan apa yang telah direncanakan.

4. 2. 4. Pengujian pada Bagian Driver Relay

a. Tujuan

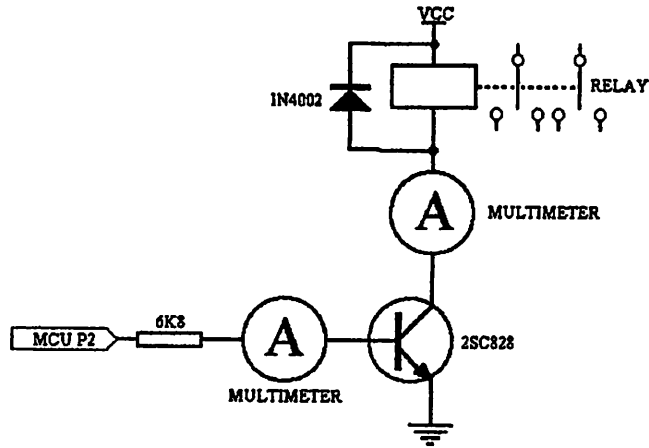
Untuk mengetahui apakah bagian driver relay ini sudah sesuai dengan apa yang direncanakan apa tidak

b. Peralatan yang Digunakan

- Power Supply 12 V
- Multimeter
- Rangkaian driver relay

c. Langkah-langkah Pengujian

- Menghubungkan bagian driver relay dengan catu daya 12 V
- Mengukur arus basis pada transistor dan mengukur arus output hasil pengendalian relay antara kaki emitor dan kolektor pada transistor pada kondisi ada beban (relay aktif) dan pada kondisi tidak ada beban (relay tidak aktif).
- Mengamati dan mencatat hasil pengujian.



Gambar 4-5. Pengujian pada Bagian Driver Relay

d. Hasil Pengujian

Tabel 4-5. Hasil Pengukuran pada Bagian Driver Relay

Kondisi	V _{CC} (V)	R _B (kΩ)	I _C (mA)	I _B (mA)
Relay tidak aktif	12	6,7	0	0
Relay aktif			30	0,7

Pengukuran I_C rangkaian driver relay disini mengukur berapa arus yang melewati kolektor transistor. Transistor pada rangkaian driver dibebani oleh sebuah relay. Disini arus I_B dipengaruhi oleh nilai resistor R_B dimana R_B = 6,8KΩ, nilai resistor tersebut didapat dari perhitungan dalam perencanaan sebelumnya. Hasil pengukuran I_B dan I_C pada pengujian driver relay dapat dilihat pada tabel dibawah. Pada tabel tersebut dijelaskan bahwa hasil yang didapat dari pengukuran tidak sama dengan hasil perhitungan (terjadi error).

Error yang terjadi pada nilai R_B di bagian driver relay adalah :

$$\begin{aligned} \% \text{ error} &= \frac{\text{selisih perhitungan dan pengukuran}}{\text{nilai perhitungan}} \times 100 \% \\ &= \frac{0,1}{6,8} \times 100 \% \\ &= 0,01 \% \end{aligned}$$

Error yang terjadi pada nilai I_C di bagian driver relay adalah :

$$\begin{aligned} \% \text{ error} &= \frac{\text{selisih perhitungan dan pengukuran}}{\text{nilai perhitungan}} \times 100 \% \\ &= \frac{3}{33} \times 100 \% \\ &= 0,09 \% \end{aligned}$$

Error yang terjadi pada nilai I_B di bagian driver relay adalah :

$$\begin{aligned} \% \text{ error} &= \frac{\text{selisih perhitungan dan pengukuran}}{\text{nilai perhitungan}} \times 100 \% \\ &= \frac{0,2}{0,5} \times 100 \% \\ &= 0,4 \% \end{aligned}$$

Tabel 4-6. Hasil Analisa Error pada Driver Relay

Hasil dari	RB (k Ω)	IC (mA)	IB (mA)
Perhitungan	6,8	33	0,5
Pengukuran	6,7	30	0,7
% Error	0,01	0,09	0,4

Dari pengujian diatas dapat diketahui bahwa transistor 2SC828 akan menjadi saklar bagi tegangan *supply* relay yang dikendalikan oleh tegangan keluaran dari mikrokontroler yang kecil sehingga relay dapat

bekerja sebagai saklar penghubung kanal saluran telepon. Dan bagian ini dianggap telah sesuai dengan apa yang sudah direncanakan dalam perancangan.

4. 3. Pengujian pada Keseluruhan Sistem Alat

a. Tujuan

Untuk mengetahui cara kerja keseluruhan alat yang sudah diintegrasikan bagian-bagiannya

b. Peralatan yang Digunakan

- 4 buah pesawat telepon
- Catu daya sentral telepon
- Catu daya alat
- Prototype alat yang diuji
- Komputer Pribadi (PC)

c. Langkah-langkah Pengujian

- Merangkai seluruh bagian-bagian blok sesuai dengan urutan sehingga menjadi sebuah sistem yang terintegrasi.
- Menghubungkan seluruh sistem dengan catu daya.
- Mengangkat gagang pesawat telepon secara satu per satu dalam waktu yang tidak bersamaan (kondisi 1).
- Mengangkat semua gagang telepon dalam waktu yang tidak bersamaan dan mengkondisikan dua diantara tiga dalam kondisi menunggu (kondisi 2).

- Mengangkat semua gagang telepon dalam waktu yang bersamaan (kondisi 3).
- Menutup gagang telepon satu per satu dalam waktu yang tidak bersamaan (kondisi 4).
- Mengamati tanggapan dan cara kerja alat pada tiap-tiap kondisi seperti diatas.

d. Hasil Pengujian

- Pada kondisi 1
Apabila gagang telepon diangkat satu per satu maka pada penelpon akan terhubung langsung dengan perawat. Pada PC akan tampil data si pasien tersebut dan tidak ada signal antrian.
- Pada kondisi 2
Apabila semua gagang telepon diangkat dalam waktu yang tidak bersamaan maka penelpon pertama akan dilayani dan dua penelpon berikutnya akan terhubung pada ISD. Pada PC akan tampil data pasien penelpon pertama dan dua pasien berikutnya akan masuk ke daftar antrian sesuai dengan urutan waktu masuknya data yang diterima oleh mikrokontroler.
- Pada kondisi 3
Apabila semua gagang telepon diangkat dalam waktu yang bersamaan tanpa ada jeda waktu maka pasien dengan nomor saluran terkecil yang akan dilayani terlebih dahulu dan pasien-pasien berikutnya akan terhubung ke ISD. Pada PC akan tampil

data pasien dengan nomor saluran terkecil dan pasien berikutnya akan masuk dalam daftar antrianurut sesuai dengan nomor salurannya, yaitu mulai dari nomor terkecil sampai nomor terbesar.

- Pada kondisi 4

Apabila gagang telepon ditutup satu per satu maka antrian akan dilayani menurut urutannya. Pada PC data penelpon akan tidak tampil dan diganti oleh data pasien pengantri berikutnya.

Dari data yang didapat pada pengujian diatas maka dapat diketahui bahwa sistem dan semua bagian sub-sistem telah berjalan lancar sesuai dengan perancangan dan sesuai dengan apa yang telah direncanakan.

BAB V

PENUTUP

5.1. Kesimpulan

Berdasarkan perencanaan, pembuatan dan pengukuran serta pengujian pada tiap-tiap sub-sistem, maka dapat diambil kesimpulan sebagai berikut:

1. Pada output port-port MCU terdapat error sebesar 0,1 %. Error tersebut terjadi karena adanya toleransi nilai resistansi internal didalam IC AT89S51.
2. Pada pengujian bagian *latch* dapat diketahui adanya error sebesar 0,04 %. Error tersebut terjadi karena adanya toleransi nilai resistansi internal didalam IC 74LS574.
3. Pada pengujian bagian demultiplekser (DEMUX) dapat diketahui adanya error sebesar 0,02 %. Error tersebut terjadi karena adanya toleransi nilai resistansi internal didalam IC 74HC154.
4. Pada pengujian bagian relay dapat diketahui adanya error sebesar 0,01 % pada R_B 6,8K Ω . Pada transistor 2SC828 terdapat error sebesar 0,09 % pada arus I_C dan 0,4 % pada arus I_B . Error tersebut terjadi karena adanya toleransi nilai resistansi internal dari bahan pembuat komponen tersebut.
5. Output penguat suara pada bagian ISD dinilai terlalu besar (*overloud*), oleh karena itu pada kapasitor diantara kaki 1 dan 8 di-seri dengan V_R

sebesar $5K\Omega$ dengan tujuan supaya penguatan dapat dikendalikan sesuai dengan keinginan.

5. 2. Saran-saran

Mengingat masih adanya kelemahan dan kekurangan dari perancangan alat ini, maka dapat disarankan agar :

1. Untuk menekan semua nilai error-error yang terjadi dalam perancangan alat, disarankan untuk menggunakan komponen yang berkualitas yang mempunyai nilai yang presisi dan nilai toleransi yang rendah.
2. Jumlah input pada alat ini dapat diperbanyak dengan mengganti bagian multiplexer dan demultiplexer dengan PPI (*Programmable Peripheral Interface*) 8255 yang semula 16 input dapat menjadi 24 input.
3. Alat ini pada nantinya dapat dikembangkan lagi dengan menambahkan kamera yang dapat memungkinkan perawat dapat mengetahui kondisi pasien pada saat melakukan panggilan.
4. Suara layanan pada ISD dapat diperpanjang durasinya dengan cara meng-kaskadekan beberapa IC ISD lagi pada bagian penyimpanan suara.

DAFTAR PUSTAKA

- Fundamental of Telecommunication.
- Couch, Leon W*, Digital and Analog Communication System, Prentice Hall International, New Jersey, 1997.
- Viswanathan Thiagarajan*, Telecommunication Switching System and Network, Prentice Hall of India, New Delhi, 1992.
- Ir. Sigit Haryadi*, Dasar Teknik Penyambungan Telepon, SATT Bandung
- Moh. Ibnu Malik, Anistardi*, Bereksperimen dengan Mikrokontroler, Elex Media Komputindo, Jakarta, 1997.
- Microcontroller MCS-51 Programming and Interfacing, Hafindo Education, Malang, 2001.
- Agfianto Eko Putra*, Teori dan Aplikasi Mikrokontroler, Gava Media, Jogjakarta, 2002.
- Arianto Widyatmo*, Belajar Mikroprosesor Mikrokontroler, Elex Media Komputindo, Jakarta, 1994.
- Paulus Andi Nalwan*, Teknik Antarmuka dan Pemrograman, Elex Media Komputindo, Jakarta, 2003.
- Albert Paul Malvino, Ph. D.*, Electronic Principles, McGraw Hill, 1979.
- Ferry Ari Prabowo*, Skripsi ITN Malang, 2004.
- Eko Ludy Maryono*, Skripsi ITN Malang, 2003
- www.epanorama.net*, Understanding Telephone
- www. telecom-eecs.nwu.edu*, Serial Data Transfer System Applications.

www.atmel.com, AT89S51 Product Datasheets Archives.

www.maxim-ic.com, MAX232 Product Datasheets Archives.

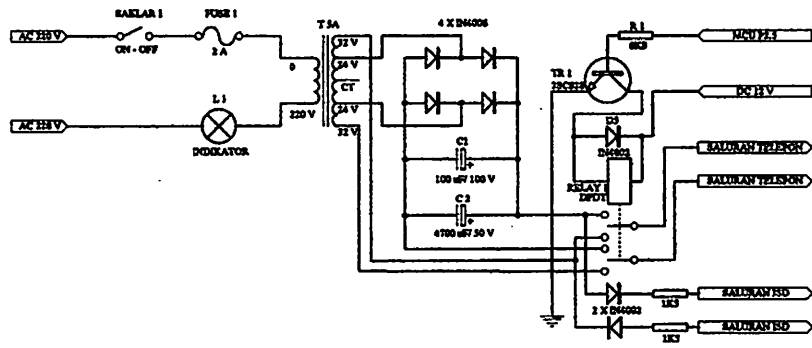
www.maxim-ic.com, MAX485 Product Datasheets Archives.

www.fairchildsemi.com, 74LS574 Product Datasheets Archives.

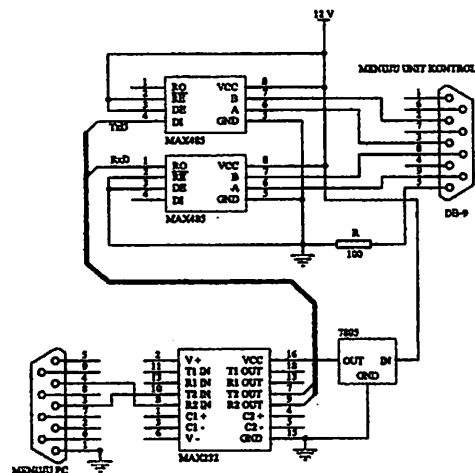
www.fairchildsemi.com, 74HC154 Product Datasheets Archives.

www.winbond.com.tw, ISD1400 Series Product Datasheets Archives.

www.national.com, LM386 Product Datasheets Archives.



RANGKAIAN BAGIAN CATU DAYA SENTRAL TELEPON



RANGKAIAN BAGIAN SERIAL PORT PADA PC

Title		
Size	Number	Revision
D		
Drawn	Checked	Sheet of
FILE	REVISI	1

PERANGKAT LUNAK MIKROKONTROLER (ASSEMBLER)

```
REG_PERAWAT EQU 21H
REG_PASIEN1 EQU 22H
REG_PASIEN2 EQU 23H
REG_PASIEN3 EQU 24H
```

```
ORG 0000H
LJMP MULAI
```

```
ORG 0023H
SJMP SERIAL
```

```
*****
;
; INTERRUPT SERIAL
;
*****
```

```
SERIAL:
```

```
    PUSH ACC
```

```
    JB  SCON.0,RCVE
    JB  SCON.1,XMITT
```

```
METUSS:
```

```
    JMP METUS
```

```
-----
XMITT:
```

```
    JMP XMIT
```

```
-----
RCVE:
```

```
    JNB RI,$
    CLR RI
    MOV A,SBUF
```

```
PC_AKTIF:
```

```
    CJNE A,#'A',METUSS
    MOV SBUF,#'O'
    JNB TI,$
    CLR TI
    CALL DELAYS
    MOV SBUF,#'K'
    JNB TI,$
```

AMB LI'S
MOU SBUE #.K.
CAIT DELAYS
CIB LI
AMB LI'S
MOU SBUE #.C
CIME Y.M.V. METUS

BO AKTIE:

MOU A'SBUE
CIB BI
AMB BI'S

BCAE:

AMB XMIT

XMIT:

AMB METUS

METUS:

IB SCOM I'XMIT
IB SCOM O'BCAE

BUSH ACC

SERIAL:

INTERUPT SERIAL

2AMB SERIAL
OBC 0033H

1AMB MUGAI
OBC 0000H

BEC_BASIEI3 EQU 34H
BEC_BASIEI2 EQU 33H
BEC_BASIEI1 EQU 32H
BEC_BERAWAT EQU 31H

(ASSEMBLER)
BERANGKAT LUMAK MIKROKONTROLER

CLR TI
CALL DELAYS

JMP METUS

XMIT:

MOV SBUF,A
JNB TI,\$
CLR TI
CALL DELAYS

METUS: CLR RI
CLR TI
POP ACC

RETI

; SUBROUTIN INIT SERIAL

INIT:

; INISIALISASI SERIAL

MOV TMOD,#21H
; MOV TH1,#0E8H ; 1200 bps
MOV TH1,#0FDH ; 9600 bps
SETB TR1
MOV SCON,#50H

; AKTIFKAN SERIAL INT

SETB EA
SETB ES

RET

; SUB PROGRAM DELAY SERIAL

DELAYS:

PUSH 05
PUSH 06


```
MOV R5,#0FDH
DELA11: MOV R6,#0EH
        DJNZ R6,$
        DJNZ R5,DELA11
```

```
POP 06
POP 05
RET
```

```
.*****
;
; SUBROUTIN DELAY
.*****
```

```
DELAY:
```

```
PUSH 03H
PUSH 02H
```

```
MOV R2,#9H
MUMET1: MOV R3,#0FFH
MUMET2: DJNZ R3,MUMET2
        DJNZ R2,MUMET1
```

```
POP 02H
POP 03H
```

```
RET
```

```
.*****
;
; SUBROUTIN DELAY AWAL
.*****
```

```
DELAYBELL:
```

```
PUSH ACC
PUSH 04H
PUSH 03H
PUSH 02H
MOV R2,#5
```

```
PUTAR3: MOV R3,#255
```

```
PUTAR2: MOV R4,#255
```

```
PUTAR1:
```

```
JB P1.0,BELL_ABIS
DJNZ R4,PUTAR1
DJNZ R3,PUTAR2
DJNZ R2,PUTAR3
```

```
BELL_ABIS:
```

MOV R5,#0FDH
DELAY: MOV R6,#0EH
DINS R6,2
DINS R5,DELAY

POP 08
POP 05
RET

SUBROUTIN DELAY

DELAY:

PUSH 03H
PUSH 03H

MOV R2,#9H
MUMETT: MOV R3,#0FFH
MUMETS: DINS R3,MUMETS
DINS R2,MUMETT

POP 02H
POP 03H

RET

SUBROUTIN DELAY AWAL

DELAYBELL:

PUSH ACC
PUSH 04H
PUSH 03H
PUSH 02H

MOV R2,#5
PUTAR3: MOV R3,#255
PUTAR2: MOV R4,#255
PUTAR1:

JR P1.0,BELL_ABIS
DINS R4,PUTAR1
DINS R3,PUTAR2
DINS R2,PUTAR3

BELL_ABIS:

```
POP 02H
POP 03H
POP 04H
POP ACC
RET
```

```
*****
```

```
; SUBROUTIN DELAY AWAL
```

```
*****
```

```
DELAYAWAL:
```

```
    PUSH ACC
    PUSH 04H
    PUSH 03H
    PUSH 02H
    MOV R2,#10
PTAR3: MOV R3,#255
PTAR2: MOV R4,#255
PTAR1:
    DJNZ R4,PTAR1
    DJNZ R3,PTAR2
    DJNZ R2,PTAR3
    POP 02H
    POP 03H
    POP 04H
    POP ACC
    RET
```

```
*****
```

```
; SUBROUTIN DELAY BOUNCE
```

```
*****
```

```
DELAY_BOUNCE:
```

```
    PUSH ACC
    PUSH 04H
    PUSH 03H
    PUSH 02H

    MOV R3,#100
PTER2: MOV R4,#100
PTER1: DJNZ R4,PTER1
    DJNZ R3,PTER2

    POP 02H
    POP 03H
    POP 04H
    POP ACC
```

POP 02H
POP 03H
POP 04H
POP ACC
RET

SUBROUTINE DELAY AWAL

DELAYAWAL:

PUSH ACC
PUSH 04H
PUSH 03H
PUSH 02H
MOV R2,#10
PTAR3: MOV R3,#255
PTAR2: MOV R4,#255
PTAR1:

DJNZ R4,PTAR1
DJNZ R3,PTAR2
DJNZ R2,PTAR3
POP 02H
POP 03H
POP 04H
POP ACC
RET

SUBROUTINE DELAY BOUNCE

DELAY_BOUNCE:

PUSH ACC
PUSH 04H
PUSH 03H
PUSH 02H

MOV R3,#100
PTER2: MOV R4,#100
PTER1: DJNZ R4,PTER1
DJNZ R3,PTER2

POP 02H
POP 03H
POP 04H
POP ACC

RET

; PROGRAM UTAMA

MULAI:

MOV SP,#50H
CALL INIT
SETB P2.3
MOV REG_PERAWAT,#00H
MOV REG_PASIEN1,#00H
MOV REG_PASIEN2,#00H
MOV REG_PASIEN3,#00H

; CEK APA ADA PASIEN YG ANGKAT TLP (CARI YG PERTAMA ANGKAT)

AWAL:

JB P1.2,PASIEN1_CALL
JB P1.4,PASIEN2_CALL
JB P1.6,PASIEN3_CALLL
JMP AWAL

PASIEN3_CALLL:

JMP PASIEN3_CALL

; PASIEN SATU ANGKAT TLP PERTAMA KALI

PASIEN1_CALL:

CALL DELAY_BOUNCE
JNB P1.2,AWAL

PASIEN1_CALLING:

CLR P2.5
CALL DELAYAWAL
SETB P2.5
CALL DELAYAWAL
JNB P1.0,PASIEN1_CALLING

PASIEN1_CONNECT:

MOV REG_PERAWAT,#01H
CLR P1.1
CLR P1.3

RET

PROGRAM UTAMA

MULAI:

MOV SP,#50H
CALL INIT
SETB P2.3
MOV REG_PERAWAT,#00H
MOV REG_PASIEN1,#00H
MOV REG_PASIEN2,#00H
MOV REG_PASIEN3,#00H

CEK APA ADA PASIEN YG ANGKAT TLP (CARI YG PERTAMA ANGKAT)

AWAL:

JNB P1.2,PASIEN1_CALL
JB P1.4,PASIEN2_CALL
JB P1.8,PASIEN3_CALL
JMP AWAL

PASIEN3_CALL
JMP PASIEN3_CALL

PASIEN SATU ANGKAT TLP PERTAMA KALI

PASIEN1_CALL:

CALL DELAY_BOUNCE
JNB P1.2,AWAL

PASIEN1_CALLING:

CLR P2.5
CALL DELAYAWAL
SETB P2.5
CALL DELAYAWAL
JNB P1.0,PASIEN1_CALLING

PASIEN1_CONNECT:

MOV REG_PERAWAT,#01H
CLR P1.1
CLR P1.8

CEK_PASIEN_LAIN1:

JB P1.4,PASIEN2_CALL1
JB P1.6,PASIEN3_CALL1
JNB P1.2,PASIEN1_OUT1
JMP CEK_PASIEN_LAIN1

PASIEN1_OUT1:

SETB P1.1
SETB P1.3
CALL DELAY_BOUNCE
JMP AWAL

PASIEN2_CALL1:

CLR P2.1 ; \SAMBUNGAN ISD
CALL DELAY_BOUNCE ; / KE SALUAN PASIEN 2

CLR P2.3 ; \
CALL DELAY_BOUNCE ; > PLAY PESAN SALURAN SIBUK
SETB P2.3 ; /

JB P2.4,\$; \ TUNGGU PESAN SELESAI
JNB P2.4,\$; /
CALL DELAY_BOUNCE

JMP CEK_PASIEN_LAIN1

PASIEN3_CALL1:

CLR P2.2 ; \SAMBUNGAN ISD
CALL DELAY_BOUNCE ; / KE SALUAN PASIEN 3

CLR P2.3 ; \
CALL DELAY_BOUNCE ; > PLAY PESAN SALURAN SIBUK
SETB P2.3 ; /

JB P2.4,\$; \ TUNGGU PESAN SELESAI
JNB P2.4,\$; /
CALL DELAY_BOUNCE

JMP CEK_PASIEN_LAIN1

PASIEN2_CALL:

CALL DELAY_BOUNCE
JNB P1.4,AWAL

CEK_PASIEK_LAINI
JMP CEK_PASIEK_LAINI
JNB P1.2,PASIEK_OUTI
JNB P1.6,PASIEK_CALLI
JNB P1.4,PASIEK_CALLI

PASIEK_OUTI
SETB P1.1
SETB P1.3
CALL DELAY_BOUNCI
JMP AWAL

PASIEK_CALLI
CLR P2.1 //SAMBUNGANI2D
CALL DELAY_BOUNCI //KE SALUAN PASIEK 2

CLR P2.3 //
CALL DELAY_BOUNCI // > PLAY PESAN SALURAN SIBUK
SETB P2.3 //

JNB P2.4.8 //TUNGGU PESAN SELESAI
JNB P2.4.8 //
CALL DELAY_BOUNCI

JMP CEK_PASIEK_LAINI

PASIEK_CALLI
CLR P2.2 //SAMBUNGANI2D
CALL DELAY_BOUNCI //KE SALUAN PASIEK 3

CLR P2.3 //
CALL DELAY_BOUNCI // > PLAY PESAN SALURAN SIBUK
SETB P2.3 //

JNB P2.4.8 //TUNGGU PESAN SELESAI
JNB P2.4.8 //
CALL DELAY_BOUNCI

JMP CEK_PASIEK_LAINI

PASIEK_CALLI
CALL DELAY_BOUNCI
JNB P1.4 AWAL

PASIEN2_CALLING:

CLR P2.5
CALL DELAYAWAL
SETB P2.5
CALL DELAYAWAL
JNB P1.0,PASIEN2_CALLING

PASIEN2_CONNECT:

MOV REG_PERAWAT,#02H
CLR P1.1
CLR P1.5

CEK_PASIEN_LAIN2:

JB P1.2,PASIEN1_CALL2
JB P1.6,PASIEN3_CALL2
JNB P1.4,PASIEN2_OUT2
JMP CEK_PASIEN_LAIN2

PASIEN2_OUT2:

SETB P1.1
SETB P1.5
CALL DELAY_BOUNCE
JMP AWAL

PASIEN1_CALL2:

CLR P2.0 ; \SAMBUNGAN ISD
CALL DELAY_BOUNCE ; / KE SALUAN PASIEN 1

CLR P2.3 ; \
CALL DELAY_BOUNCE ; > PLAY PESAN SALURAN SIBUK
SETB P2.3 ; /

JB P2.4,\$; \TUNGGU PESAN SELESAI
JNB P2.4,\$; /
CALL DELAY_BOUNCE

JMP CEK_PASIEN_LAIN2

PASIEN3_CALL2:

CLR P2.2 ; \SAMBUNGAN ISD
CALL DELAY_BOUNCE ; / KE SALUAN PASIEN 3

CLR P2.3 ; \
CALL DELAY_BOUNCE ; > PLAY PESAN SALURAN SIBUK

SETB P2.3 ;/

JB P2.4,\$; \ TUNGGU PESAN SELESAI

JNB P2.4,\$;/

CALL DELAY_BOUNCE

JMP CEK_PASIEN_LAIN2

AWALL:

JMP AWAL

PASIEN3_CALL:

CALL DELAY_BOUNCE

JNB P1.6,AWALL

PASIEN3_CALLING:

CLR P2.5

CALL DELAYAWAL

SETB P2.5

CALL DELAYAWAL

JNB P1.0,PASIEN3_CALLING

PASIEN3_CONNECT:

MOV REG_PERAWAT,#03H

CLR P1.1

CLR P1.7

CEK_PASIEN_LAIN3:

JB P1.2,PASIEN1_CALL3

JB P1.4,PASIEN2_CALL3

JNB P1.6,PASIEN3_OUT3

JMP CEK_PASIEN_LAIN3

PASIEN3_OUT3:

SETB P1.1

SETB P1.7

CALL DELAY_BOUNCE

JMP AWAL

PASIEN1_CALL3:

CLR P2.0 ; \ SAMBUNGAN ISD

CALL DELAY_BOUNCE ; / KE SALUAN PASIEN 1

CLR P2.3 ; \

CALL DELAY_BOUNCE ; > PLAY PESAN SALURAN SIBUK

```

CALL DELAY_BOUNCE < > PLAY PESAN SALURAN SIBUK
CLR P2.8
//
CALL DELAY_BOUNCE ; VKE SALUAN PASIEN
CLR P2.0 //SAMBUNGKAN ISD
PASIEN_CALLS
JMP AWAL
CALL DELAY_BOUNCE
SETB P1.7
SETB P1.1
PASIEN_OUTS
JMP CEK_PASIEN_LAIN3
JNB P1.6 PASIEN3_OUT3
JNB P1.4 PASIEN3_CALLS
JNB P1.2 PASIEN3_CALLS
CEK_PASIEN_LAIN3:
CLR P1.7
CLR P1.1
MOV REG_PERAWAT,#03H
PASIEN3_CONNECT:
JNB P1.0 PASIEN3_CALLING
CALL DELAYAWAL
SETB P2.5
CALL DELAYAWAL
CLR P2.5
CALL DELAYAWAL
PASIEN3_CALLING:
JNB P1.6 AWAL
CALL DELAY_BOUNCE
PASIEN3_CALLS
-----
JMP AWAL
AWAL:
JMP CEK_PASIEN_LAIN3
JMP CEK_PASIEN_LAIN3
CALL DELAY_BOUNCE
JNB P2.4.8
//
JNB P2.4.8 ; / TUNGGU PESAN SELESAI
SETB P2.8

```

SETB P2.3 ;/

JB P2.4,\$; \ TUNGGU PESAN SELESAI

JNB P2.4,\$;/

CALL DELAY_BOUNCE

JMP CEK_PASIEN_LAIN3

PASIEN2_CALL3:

CLR P2.1 ; \ SAMBUNGAN ISD

CALL DELAY_BOUNCE ; / KE SALUAN PASIEN 2

CLR P2.3 ; \

CALL DELAY_BOUNCE ; > PLAY PESAN SALURAN SIBUK

SETB P2.3 ;/

JB P2.4,\$; \ TUNGGU PESAN SELESAI

JNB P2.4,\$;/

CALL DELAY_BOUNCE

JMP CEK_PASIEN_LAIN3

END

END

МНБ СЕК ПАСИЕН ГАИЗ

САГГ ДЕГАУ БОУИСЕ

МНБ ПЗ 42

МНБ ПЗ 42 / ТУИССУ БЕЗАН БЕГЕСА

СЕТВ ПЗ 3

САГГ ДЕГАУ БОУИСЕ / ПГАУ БЕЗАН ЗАГУВАН СИБУК

СГВ ПЗ 3

САГГ ДЕГАУ БОУИСЕ / КЕ ЗАГУВАН ПАСИЕН 3

СГВ ПЗ 1

/ ЗАМВОИСКАИ ИСО

ПАСИЕНЗ САГГЗ:

МНБ СЕК ПАСИЕН ГАИЗ

САГГ ДЕГАУ БОУИСЕ

МНБ ПЗ 42

МНБ ПЗ 42 / ТУИССУ БЕЗАН БЕГЕСА

СЕТВ ПЗ 3

LISTING PROGRAM INTERFACE PC TO MICROCONTROLLER

unit main;

interface

uses

Windows, Messages, SysUtils, Variants, Classes, Graphics, Controls, Forms,
Dialogs, CPort, CPortCtl, StdCtrls, ExtCtrls, ComCtrls, IniFiles;

type

TWaitList = array [0..3] of integer;

TForm1 = class(TForm)

ComPort1: TComPort;

StatusBar1: TStatusBar;

Timer1: TTimer;

EditMasuk: TEdit;

LabelMasuk: TLabel;

LabelDiet: TLabel;

LabelDiagnosa: TLabel;

LabelRanjang: TLabel;

LabelRuang: TLabel;

LabelKelamin: TLabel;

LabelUmur: TLabel;

LabelNama: TLabel;

EditNama: TEdit;

EditUmur: TEdit;

EditKelamin: TEdit;

EditRuang: TEdit;

EditRanjang: TEdit;

EditDiagnosa: TEdit;

EditDiet: TEdit;

Image1: TImage;

procedure ComPort1RxChar(Sender: TObject; Count: Integer);

procedure FormCreate(Sender: TObject);

procedure FormDestroy(Sender: TObject);

procedure Timer1Timer(Sender: TObject);

private

DataSerial: string;

DelayTunggu: integer;

procedure SetAntrian(Pasien: Char);

procedure SetAktif(Pasien: Char);

procedure SetClear;

public

{ Public declarations }

LISTING PROGRAM INTERFACE FOR MICROCONTROLLER

```
unit main;  
interface  
uses  
  Windows, Messages, SysUtils, Variants, Classes, Graphics, Controls, Forms,  
  Dialogs, Crt, CPropT, StdCtrls, ExtCtrls, Controls, Inifiles;  
type  
  TWaitList = array [0..3] of integer;  
  
  TForm = class(TForm)  
    Component: TComponent;  
    StatusBar: TStatusBar;  
    Timer: TTimer;  
    EditMask1: TEdit;  
    LabelMask1: TLabel;  
    Label1: TLabel;  
    LabelDiagnosis: TLabel;  
    LabelRange: TLabel;  
    LabelRange: TLabel;  
    LabelKilomin: TLabel;  
    LabelUnit: TLabel;  
    LabelName: TLabel;  
    EditName: TEdit;  
    EditUnit: TEdit;  
    EditKilomin: TEdit;  
    EditRange: TEdit;  
    EditRange: TEdit;  
    EditDiagnosis: TEdit;  
    Edit: TEdit;  
    Image: TImage;  
    procedure ComponentRXChar(Sender: TObject); overload;  
    procedure FormClose(Sender: TObject);  
    procedure FormDestroy(Sender: TObject);  
    procedure TimerTimer(Sender: TObject);  
  private  
    DataSerial: string;  
    Delay: integer;  
    procedure SetActive(Pascal: Char);  
    procedure SetExit(Pascal: Char);  
    procedure SetClear;  
  public  
    { Public declarations }  
end;  
TForm = class(TForm)  
  Component: TComponent;  
  StatusBar: TStatusBar;  
  Timer: TTimer;  
  EditMask1: TEdit;  
  LabelMask1: TLabel;  
  Label1: TLabel;  
  LabelDiagnosis: TLabel;  
  LabelRange: TLabel;  
  LabelRange: TLabel;  
  LabelKilomin: TLabel;  
  LabelUnit: TLabel;  
  LabelName: TLabel;  
  EditName: TEdit;  
  EditUnit: TEdit;  
  EditKilomin: TEdit;  
  EditRange: TEdit;  
  EditRange: TEdit;  
  EditDiagnosis: TEdit;  
  Edit: TEdit;  
  Image: TImage;  
  procedure ComponentRXChar(Sender: TObject); overload;  
  procedure FormClose(Sender: TObject);  
  procedure FormDestroy(Sender: TObject);  
  procedure TimerTimer(Sender: TObject);  
private  
  DataSerial: string;  
  Delay: integer;  
  procedure SetActive(Pascal: Char);  
  procedure SetExit(Pascal: Char);  
  procedure SetClear;  
public  
  { Public declarations }  
end;
```

```

end;

var
  Form1: TForm1;

implementation

{$R *.dfm}

procedure TForm1.SetAntrian(Pasien: Char);
begin
  DelayTunggu:=20;
  StatusBar1.SimpleText:='Pasien B Menghubungi';
end;

procedure TForm1.SetAktif(Pasien: Char);
var Ini: TIniFile;
    Path,Foto: string;
    Index: integer;
begin
  Path:=ExtractFilePath(Application.ExeName);
  Ini:=TIniFile.Create(Path+'pasien.ini');
  Index:=Ord(Pasien)-Ord('A')+1;
  EditNama.Text:=Ini.ReadString('Pasien','Nama'+IntToStr(Index),'-');
  EditUmur.Text:=Ini.ReadString('Pasien','Umur'+IntToStr(Index),'-');
  EditKelamin.Text:=Ini.ReadString('Pasien','Kelamin'+IntToStr(Index),'-');
  EditRuang.Text:=Ini.ReadString('Pasien','Ruang'+IntToStr(Index),'-');
  EditRanjang.Text:=Ini.ReadString('Pasien','Ranjang'+IntToStr(Index),'-');
  EditDiagnosa.Text:=Ini.ReadString('Pasien','Diagnosa'+IntToStr(Index),'-');
  EditDiet.Text:=Ini.ReadString('Pasien','Diet'+IntToStr(Index),'-');
  EditMasuk.Text:=Ini.ReadString('Pasien','Masuk'+IntToStr(Index),'-');
  Foto:=Path+'foto'+Ini.ReadString('Pasien','Foto'+IntToStr(Index),'-');
  if FileExists(Foto) then
  begin
    Image1.Picture.LoadFromFile(Foto);
    Image1.Show;
  end;
  Ini.Free;
end;

procedure TForm1.SetClear;
begin
  EditNama.Text:='-';
  EditUmur.Text:='-';
  EditKelamin.Text:='-';
  EditRuang.Text:='-';
  EditRanjang.Text:='-';
  EditDiagnosa.Text:='-';

```



```

end;

var
  Form1: TForm1;

implementation

{$R *.dfm}

procedure TForm1.SelAktion(sender: TObject);
begin
  DelayTunggal:=20;
  StatusBar.SimpleText:=Pasioan B Mendaftar;
end;

procedure TForm1.SelAktif(Pasioan: TObject);
var
  T: TForm1;
  Foto: string;
  Index: integer;
begin
  Foto:=ExecuteFileFind(Applikasi\Icon.ExeName);
  Index:=T.IndexOf(Pasioan);
  EditNama.Text:=ini.ReadString(Pasioan, 'Nama'+intToStr(Index));
  EditUmur.Text:=ini.ReadString(Pasioan, 'Umur'+intToStr(Index));
  EditKelasmin.Text:=ini.ReadString(Pasioan, 'Kelasmin'+intToStr(Index));
  EditRuang.Text:=ini.ReadString(Pasioan, 'Ruang'+intToStr(Index));
  EditRanjang.Text:=ini.ReadString(Pasioan, 'Ranjang'+intToStr(Index));
  EditDiagnosa.Text:=ini.ReadString(Pasioan, 'Diagnosa'+intToStr(Index));
  EditDiet.Text:=ini.ReadString(Pasioan, 'Diet'+intToStr(Index));
  EditMasaok.Text:=ini.ReadString(Pasioan, 'Masaok'+intToStr(Index));
  Foto:=Foto+Foto+ini.ReadString(Pasioan, 'Foto'+intToStr(Index));
  if FileExists(Foto) then
  begin
    Image1.Picture.LoadFromFiler(Foto);
    Image1.Show;
  end;
  In.Free;
end;

procedure TForm1.SelClear;
begin
  EditNama.Text:= '';
  EditUmur.Text:= '';
  EditKelasmin.Text:= '';
  EditRuang.Text:= '';
  EditRanjang.Text:= '';
  EditDiagnosa.Text:= '';

```

```
EditDiet.Text:='-';  
EditMasuk.Text:='-';  
Image1.Hide;  
end;
```

```
procedure TForm1.ComPort1RxChar(Sender: TObject; Count: Integer);  
var Ch: char;  
begin  
  ComPort1.Read(Ch,1);  
  DataSerial:=DataSerial+Ch;  
  if Ch in ['A'..'D'] then  
    begin  
      case DataSerial[1] of  
        'P': SetAktif(DataSerial[2]);  
        'W': SetAntrian(DataSerial[2]);  
        'O': SetClear;  
      end;  
      DataSerial:="";  
    end;  
end;
```

```
end;
```

```
procedure TForm1.FormCreate(Sender: TObject);  
begin  
  ComPort1.Connected:=True;  
end;
```

```
procedure TForm1.FormDestroy(Sender: TObject);  
begin  
  ComPort1.Connected:=False;  
end;
```

```
procedure TForm1.Timer1Timer(Sender: TObject);  
begin  
  if DelayTunggu>0 then Dec(DelayTunggu)  
  else Exit;  
  if DelayTunggu=0 then StatusBar1.SimpleText:="";  
end;
```

```
end.
```

```
EndDielText=;
EdimaskText=;
Insges.Hide;
end;

procedure TForm1.ComPortRXOn(Sender: TObject, Count: Integer);
var Ch: char;
begin
  ComPort.Read(Ch,1);
  DataSerial:=DataSerial+Ch;
  if Ch in ['A','D'] then
    begin
      case DataSerial[] of
        'P': SetAktiv(DataSerial[]);
        'W': SetAnzahl(DataSerial[]);
        'O': SetClear;
      end;
      DataSerial="";
    end;
end;

procedure TForm1.ComPortGates(Sender: TObject);
begin
  ComPort.Connected:=True;
end;

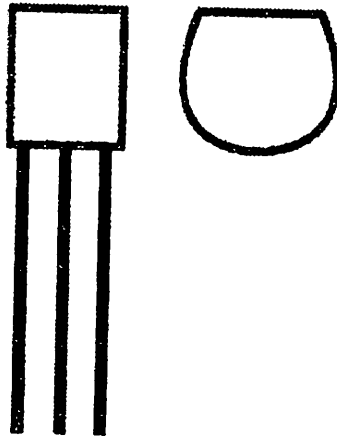
procedure TForm1.ComPortDesroy(Sender: TObject);
begin
  ComPort.Connected:=False;
end;

procedure TForm1.Timer1Timer(Sender: TObject);
begin
  if DelayTunggu>0 then Dec(DelayTunggu)
  else Exit;
  if DelayTunggu=0 then StatusBar1.SimpleText="";
end;

end;
```

2SC828 Information Datasheet

5 x 6 mm



2SC828 Specifications

Category : Transistors
Class : Transistors; Bipolar; Si NPN Low-Power
Type : Bipolar, Si NPN Low-Power
Military/High-Rel : N
V(BR)CEO (V) : 30
V(BR)CBO (V) : 30
I(C) Max. (A) : 50m
Absolute Max. Power Diss. (W) : 250m
Maximum Operating Temp (uC) : 125x
h(FE) Min. Current gain. : 65
@I(C) (A) (Test Condition) : 2.0mA
@V(CE) (V) (Test Condition) : 5.0X
Package Style : TO-92
Mounting Style : T
Description:
2SC 828
Transistor Silicon NPN / 30V / 0.05A / 0.25W / 220MH

Packing unit: 1

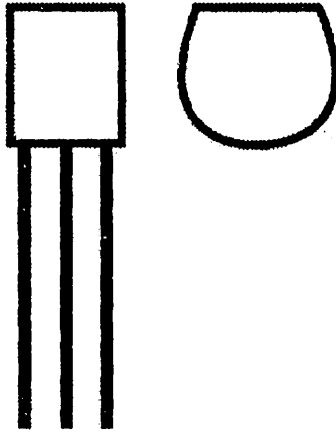
Order Code: 2SC 828

133 Kings Road, Madison, NJ 07940 USA
Telephone: (973)377-9566
Fax: (973)377-3078
Email: info@americanmicrosemi.com

Copyright ©2002 American Microsemiconductor Inc. All Rights Reserved.

2SC828 Information Datasheet

5 x 6 mm



2SC828 Specifications

Category : Transistors

Class : Transistors; Bipolar; Si NPN Low-Power

Type : Bipolar, Si NPN Low-Power

Military/High-Rel : N

V(BR)CEO (V) : 30

V(BR)CBO (V) : 30

I(C) Max. (A) : 50m

Absolute Max. Power Diss. (W) : 250m

Maximum Operating Temp (uC) : 125x

h(FE) Min. Current gain. : 65

@I(C) (A) (Test Condition) : 2.0mA

@V(CE) (V) (Test Condition) : 5.0V

Package Style : TO-92

Mounting Style : T

Description:

2SC 828

Transistor Silicon NPN / 30V / 0.05A / 0.25W / 220MH

Packing unit: 1

Order Code: 2SC 828

133 Kings Road, Madison, NJ 07940 USA

Telephone: (973)377-9566

Fax: (973)377-3078

Email: info@americanmicrosemi.com

Copyright ©2002 American Microsemiconductor Inc. All Rights Reserved.

Features

- Compatible with MCS-51® Products
- 4K Bytes of In-System Programmable (ISP) Flash Memory
 - Endurance: 1000 Write/Erase Cycles
- 4.0V to 5.5V Operating Range
- Fully Static Operation: 0 Hz to 33 MHz
- Three-level Program Memory Lock
- 128 x 8-bit Internal RAM
- 32 Programmable I/O Lines
- Two 16-bit Timer/Counters
- Six Interrupt Sources
- Full Duplex UART Serial Channel
- Low-power Idle and Power-down Modes
- Interrupt Recovery from Power-down Mode
- Watchdog Timer
- Dual Data Pointer
- Power-off Flag
- Fast Programming Time
- Flexible ISP Programming (Byte and Page Mode)

Description

The AT89S51 is a low-power, high-performance CMOS 8-bit microcontroller with 4K bytes of in-system programmable Flash memory. The device is manufactured using Atmel's high-density nonvolatile memory technology and is compatible with the industry-standard 80C51 instruction set and pinout. The on-chip Flash allows the program memory to be reprogrammed in-system or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with in-system programmable Flash on a monolithic chip, the Atmel AT89S51 is a powerful microcontroller which provides a highly-flexible and cost-effective solution to many embedded control applications.

The AT89S51 provides the following standard features: 4K bytes of Flash, 128 bytes of RAM, 32 I/O lines, Watchdog timer, two data pointers, two 16-bit timer/counters, a five-vector two-level interrupt architecture, a full duplex serial port, on-chip oscillator, and lock circuitry. In addition, the AT89S51 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port, and interrupt system to continue functioning. The Power-down mode saves the RAM contents but freezes the oscillator, disabling all other chip functions until the next external interrupt or hardware reset.



8-bit Microcontroller with 4K Bytes In-System Programmable Flash

AT89S51

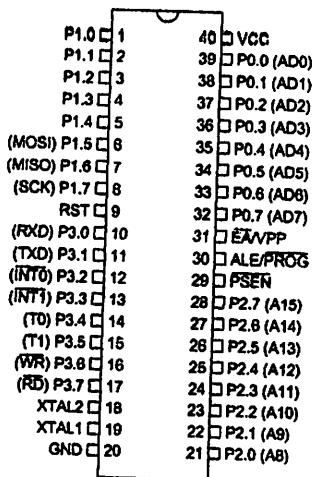
Rev. 2487A-10/01



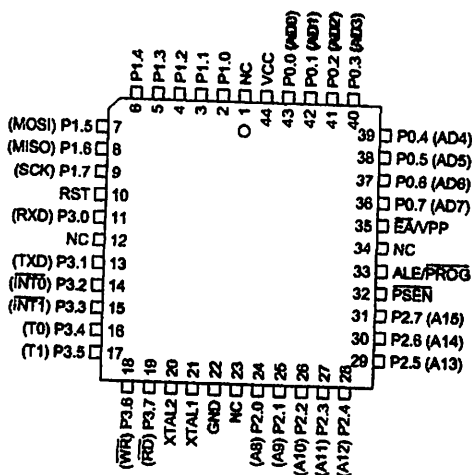


Pin Configurations

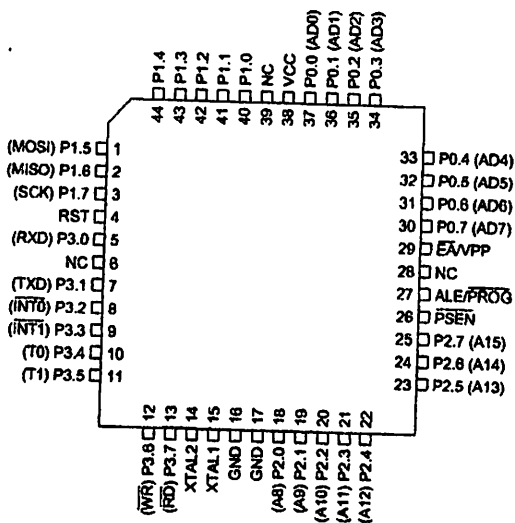
PDIP



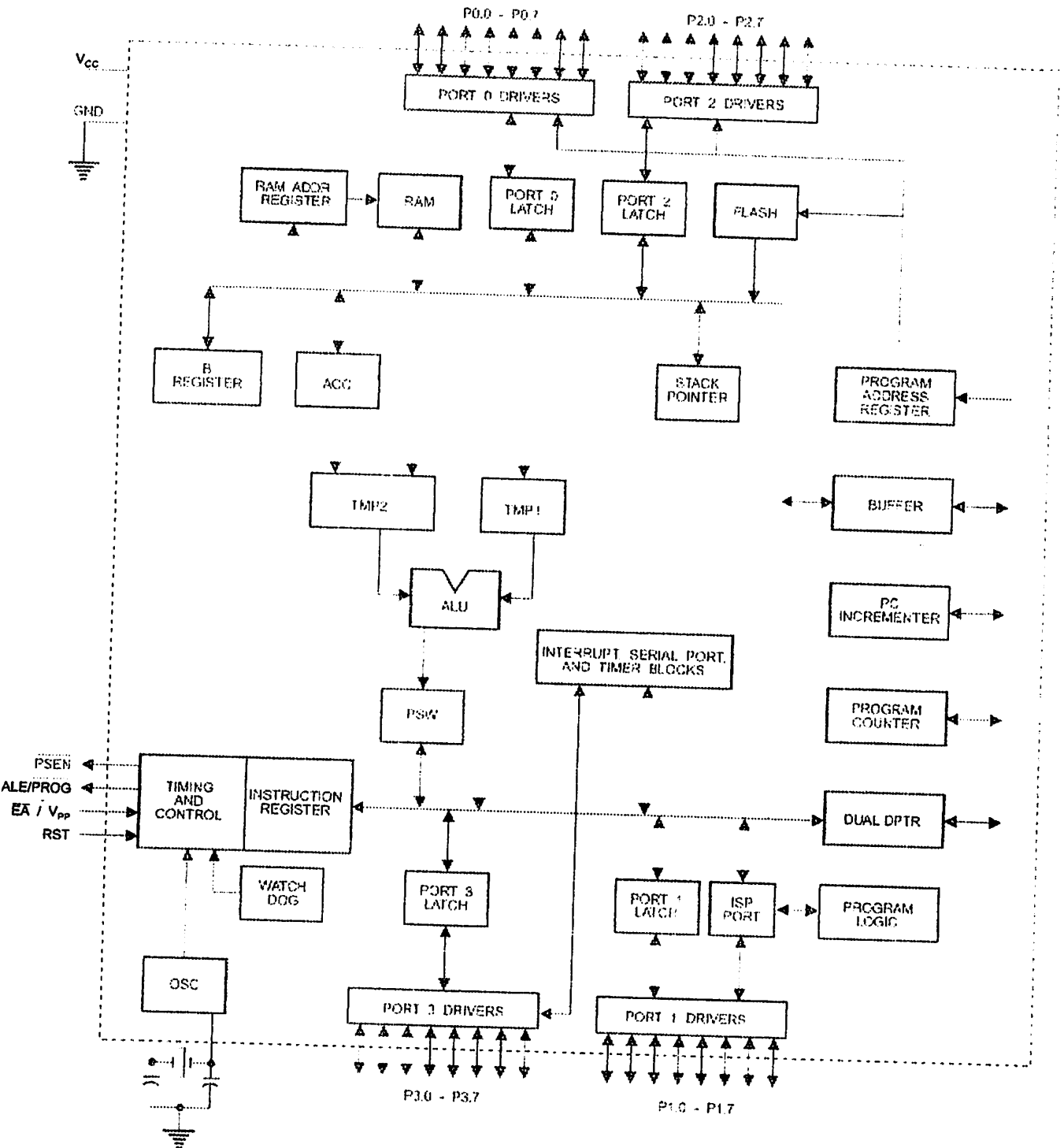
PLCC



TQFP



Block Diagram





Pin Description

VCC Supply voltage.

GND Ground.

Port 0 Port 0 is an 8-bit open drain bidirectional I/O port. As an output port, each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 can also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode, P0 has internal pull-ups.

Port 0 also receives the code bytes during Flash programming and outputs the code bytes during program verification. **External pull-ups are required during program verification.**

Port 1 Port 1 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I_{IL}) because of the internal pull-ups.

Port 1 also receives the low-order address bytes during Flash programming and verification.

Port Pin	Alternate Functions
P1.5	MOSI (used for In-System Programming)
P1.6	MISO (used for In-System Programming)
P1.7	SCK (used for In-System Programming)

Port 2 Port 2 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (I_{IL}) because of the internal pull-ups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application, Port 2 uses strong internal pull-ups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

Port 3 Port 3 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pull-ups.

Port 3 receives some control signals for Flash programming and verification.

Port 3 also serves the functions of various special features of the AT89S51, as shown in the following table.

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{\text{INT0}}$ (external interrupt 0)
P3.3	$\overline{\text{INT1}}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	$\overline{\text{WR}}$ (external data memory write strobe)
P3.7	$\overline{\text{RD}}$ (external data memory read strobe)

RST

Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device. This pin drives High for 98 oscillator periods after the Watchdog times out. The DISRTO bit in SFR AUXR (address 8EH) can be used to disable this feature. In the default state of bit DISRTO, the RESET HIGH out feature is enabled.

ALE/PROG

Address Latch Enable (ALE) is an output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input ($\overline{\text{PROG}}$) during Flash programming.

In normal operation, ALE is emitted at a constant rate of 1/6 the oscillator frequency and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external data memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

$\overline{\text{PSEN}}$

Program Store Enable ($\overline{\text{PSEN}}$) is the read strobe to external program memory.

When the AT89S51 is executing code from external program memory, $\overline{\text{PSEN}}$ is activated twice each machine cycle, except that two $\overline{\text{PSEN}}$ activations are skipped during each access to external data memory.

$\overline{\text{EA}}/\text{VPP}$

External Access Enable. $\overline{\text{EA}}$ must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed, $\overline{\text{EA}}$ will be internally latched on reset.

$\overline{\text{EA}}$ should be strapped to V_{CC} for internal program executions.

This pin also receives the 12-volt programming enable voltage (V_{PP}) during Flash programming.

TAL1

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

TAL2

Output from the inverting oscillator amplifier





Special Function Registers

A map of the on-chip memory area called the Special Function Register (SFR) space is shown in Table 1.

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return random data, and write accesses will have an indeterminate effect.

Table 1. AT89S51 SFR Map and Reset Values

0F8H									0FFH
0F0H	B 00000000								0F7H
0E8H									0EFH
0E0H	ACC 00000000								0E7H
0D8H									0DFH
0D0H	PSW 00000000								0D7H
0C8H									0CFH
0C0H									0C7H
0B8H	IP XX000000								0BFH
0B0H	P3 11111111								0B7H
0A8H	IE 0X000000								0AFH
0A0H	P2 11111111		AUXR1 XXXXXX0				WDTRST XXXXXXXX		0A7H
98H	SCON 00000000	SBUF XXXXXXXX							9FH
90H	P1 11111111								97H
88H	TCON 00000000	TMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TH1 00000000	AUXR XXX0XX0		8FH
80H	P0 11111111	SP 00000111	DP0L 00000000	DP0H 00000000	DP1L 00000000	DP1H 00000000		PCON 0XXX0000	87H

User software should not write 1s to these unlisted locations, since they may be used in future products to invoke new features. In that case, the reset or inactive values of the new bits will always be 0.

Interrupt Registers: The individual interrupt enable bits are in the IE register. Two priorities can be set for each of the five interrupt sources in the IP register.

Table 2. AUXR: Auxiliary Register

AUXR		Address = 8EH				Reset Value = XXX00XX0B			
Not Bit Addressable									
Bit	7	6	5	WDIDLE	DISRTO	3	2	1	DISALE
7	6	5	4	3	2	1	0		
–	Reserved for future expansion								
DISALE	Disable/Enable ALE								
	DISALE								
	Operating Mode								
0	ALE is emitted at a constant rate of 1/6 the oscillator frequency								
1	ALE is active only during a MOVX or MOVC instruction								
DISRTO	Disable/Enable Reset out								
	DISRTO								
0	Reset pin is driven High after WDT times out								
1	Reset pin is input only								
WDIDLE	Disable/Enable WDT in IDLE mode								
	WDIDLE								
0	WDT continues to count in IDLE mode								
1	WDT halts counting in IDLE mode								

Dual Data Pointer Registers: To facilitate accessing both internal and external data memory, two banks of 16-bit Data Pointer Registers are provided: DP0 at SFR address locations 82H-83H and DP1 at 84H-85H. Bit DPS = 0 in SFR AUXR1 selects DP0 and DPS = 1 selects DP1. The user should always initialize the DPS bit to the appropriate value before accessing the respective Data Pointer Register.



Power Off Flag: The Power Off Flag (POF) is located at bit 4 (PCON.4) in the PCON SFR. POF is set to "1" during power up. It can be set and reset under software control and is not affected by reset.

Table 3. AUXR1: Auxiliary Register 1

AUXR1								
Address = A2H								
Reset Value = XXXXXXX0B								
Not Bit Addressable								
Bit	7	6	5	4	3	2	1	DPS
	-	-	-	-	-	-	-	0
-	Reserved for future expansion							
DPS	Data Pointer Register Select							
	DPS							
	0	Selects DPTR Registers DP0L, DP0H						
	1	Selects DPTR Registers DP1L, DP1H						

Memory Organization

MCS-51 devices have a separate address space for Program and Data Memory. Up to 64K bytes each of external Program and Data Memory can be addressed.

Program Memory

If the \overline{EA} pin is connected to GND, all program fetches are directed to external memory.

On the AT89S51, if \overline{EA} is connected to V_{CC} , program fetches to addresses 0000H through FFFH are directed to internal memory and fetches to addresses 1000H through FFFFH are directed to external memory.

Data Memory

The AT89S51 implements 128 bytes of on-chip RAM. The 128 bytes are accessible via direct and indirect addressing modes. Stack operations are examples of indirect addressing, so the 128 bytes of data RAM are available as stack space.

Watchdog Timer (One-time Enabled with Reset-out)

The WDT is intended as a recovery method in situations where the CPU may be subjected to software upsets. The WDT consists of a 14-bit counter and the Watchdog Timer Reset (WDTRST) SFR. The WDT is defaulted to disable from exiting reset. To enable the WDT, a user must write 01EH and 0E1H in sequence to the WDTRST register (SFR location 0A6H). When the WDT is enabled, it will increment every machine cycle while the oscillator is running. The WDT timeout period is dependent on the external clock frequency. There is no way to disable the WDT except through reset (either hardware reset or WDT overflow reset). When WDT overflows, it will drive an output RESET HIGH pulse at the RST pin.

Using the WDT

To enable the WDT, a user must write 01EH and 0E1H in sequence to the WDTRST register (SFR location 0A6H). When the WDT is enabled, the user needs to service it by writing 01EH and 0E1H to WDTRST to avoid a WDT overflow. The 14-bit counter overflows when it reaches 16383 (3FFFH), and this will reset the device. When the WDT is enabled, it will increment every machine cycle while the oscillator is running. This means the user must reset the WDT at least every 16383 machine cycles. To reset the WDT the user must write 01EH and 0E1H to WDTRST. WDTRST is a write-only register. The WDT counter cannot be read or written. When WDT overflows, it will generate an output RESET pulse at the RST pin. The RESET pulse duration is $98 \times TOSC$, where $TOSC = 1/FOSC$. To make the best use of the WDT, it

AT89S51

should be serviced in those sections of code that will periodically be executed within the time required to prevent a WDT reset.

WDT During Power-down and Idle

In Power-down mode the oscillator stops, which means the WDT also stops. While in Power-down mode, the user does not need to service the WDT. There are two methods of exiting Power-down mode: by a hardware reset or via a level-activated external interrupt, which is enabled prior to entering Power-down mode. When Power-down is exited with hardware reset, servicing the WDT should occur as it normally does whenever the AT89S51 is reset. Exiting Power-down with an interrupt is significantly different. The interrupt is held low long enough for the oscillator to stabilize. When the interrupt is brought high, the interrupt is serviced. To prevent the WDT from resetting the device while the interrupt pin is held low, the WDT is not started until the interrupt is pulled high. It is suggested that the WDT be reset during the interrupt service for the interrupt used to exit Power-down mode.

To ensure that the WDT does not overflow within a few states of exiting Power-down, it is best to reset the WDT just before entering Power-down mode.

Before going into the IDLE mode, the WDIDLE bit in SFR AUXR is used to determine whether the WDT continues to count if enabled. The WDT keeps counting during IDLE (WDIDLE bit = 0) as the default state. To prevent the WDT from resetting the AT89S51 while in IDLE mode, the user should always set up a timer that will periodically exit IDLE, service the WDT, and reenter IDLE mode.

With WDIDLE bit enabled, the WDT will stop to count in IDLE mode and resumes the count upon exit from IDLE.

UART

The UART in the AT89S51 operates the same way as the UART in the AT89C51. For further information on the UART operation, refer to the ATMEL Web site (<http://www.atmel.com>). From the home page, select 'Products', then '8051-Architecture Flash Microcontroller', then 'Product Overview'.

Timer 0 and 1

Timer 0 and Timer 1 in the AT89S51 operate the same way as Timer 0 and Timer 1 in the AT89C51. For further information on the timers' operation, refer to the ATMEL Web site (<http://www.atmel.com>). From the home page, select 'Products', then '8051-Architecture Flash Microcontroller', then 'Product Overview'.

Interrupts

The AT89S51 has a total of five interrupt vectors: two external interrupts ($\overline{INT0}$ and $\overline{INT1}$), two timer interrupts (Timers 0 and 1), and the serial port interrupt. These interrupts are all shown in Figure 1.

Each of these interrupt sources can be individually enabled or disabled by setting or clearing a bit in Special Function Register IE. IE also contains a global disable bit, EA, which disables all interrupts at once.

Note that Table 4 shows that bit position IE.6 is unimplemented. In the AT89S51, bit position IE.5 is also unimplemented. User software should not write 1s to these bit positions, since they may be used in future AT89 products.

The Timer 0 and Timer 1 flags, TF0 and TF1, are set at S5P2 of the cycle in which the timers overflow. The values are then polled by the circuitry in the next cycle



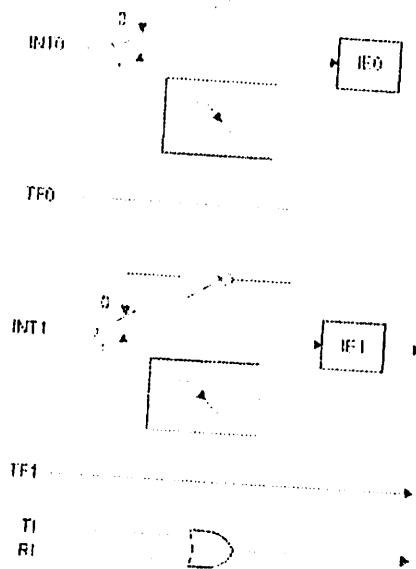


Table 4. Interrupt Enable (IE) Register

(MSB)		(LSB)					
EA	-	-	ES	ET1	EX1	ET0	EX0
Enable Bit = 1 enables the interrupt.							
Enable Bit = 0 disables the interrupt.							
Symbol	Position	Function					
EA	IE.7	Disables all interrupts. If EA = 0, no interrupt is acknowledged. If EA = 1, each interrupt source is individually enabled or disabled by setting or clearing its enable bit.					
-	IE.6	Reserved					
-	IE.5	Reserved					
ES	IE.4	Serial Port interrupt enable bit					
ET1	IE.3	Timer 1 interrupt enable bit					
EX1	IE.2	External interrupt 1 enable bit					
ET0	IE.1	Timer 0 interrupt enable bit					
EX0	IE.0	External interrupt 0 enable bit					

User software should never write 1s to reserved bits, because they may be used in future AT89 products.

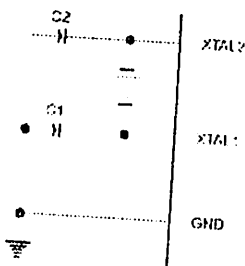
Figure 1. Interrupt Sources



Oscillator Characteristics

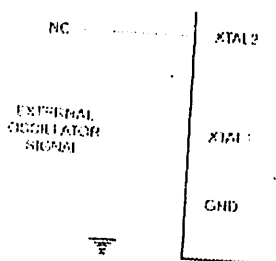
XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier that can be configured for use as an on-chip oscillator, as shown in Figure 2. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven, as shown in Figure 3. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

Figure 2. Oscillator Connections



Note: C1, C2 = 30 pF ± 10 pF for Crystals = 40 pF ± 10 pF for Ceramic Resonators

Figure 3. External Clock Drive Configuration



Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special function registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

Note that when idle mode is terminated by a hardware reset, the device normally resumes program execution from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when idle mode is terminated by a reset, the instruction following the one that invokes idle mode should not write to a port pin or to external memory.

Power-down

In the Power-down mode, the oscillator is stopped, and the instruction that invokes Power-down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the Power-down mode is terminated. Exit from Power-down mode can be initiated either by a hardware reset or by activation of an enabled external interrupt into INT0 or INT1. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before V_{CC} is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.





Table 5. Status of External Pins During Idle and Power-down Modes

Mode	Program Memory	ALE	$\overline{\text{PSEN}}$	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power-down	Internal	0	0	Data	Data	Data	Data
Power-down	External	0	0	Float	Data	Data	Data

The AT89S51 has three lock bits that can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the following table.

Table 6. Lock Bit Protection Modes

Program Lock Bits				Protection Type
	LB1	LB2	LB3	
1	U	U	U	No program lock features
2	P	U	U	MOVC instructions executed from external program memory are disabled from fetching code bytes from internal memory, $\overline{\text{EA}}$ is sampled and latched on reset, and further programming of the Flash memory is disabled
3	P	P	U	Same as mode 2, but verify is also disabled
4	P	P	P	Same as mode 3, but external execution is also disabled

When lock bit 1 is programmed, the logic level at the $\overline{\text{EA}}$ pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random value and holds that value until reset is activated. The latched value of $\overline{\text{EA}}$ must agree with the current logic level at that pin in order for the device to function properly.

The AT89S51 is shipped with the on-chip Flash memory array ready to be programmed. The programming interface needs a high-voltage (12-volt) program enable signal and is compatible with conventional third-party Flash or EPROM programmers.

The AT89S51 code memory array is programmed byte-by-byte.

Programming Algorithm: Before programming the AT89S51, the address, data, and control signals should be set up according to the Flash programming mode table and Figures 13 and 14. To program the AT89S51, take the following steps:

1. Input the desired memory location on the address lines.
2. Input the appropriate data byte on the data lines.
3. Activate the correct combination of control signals.
4. Raise $\overline{\text{EA}}/V_{\text{PP}}$ to 12V.
5. Pulse ALE/ $\overline{\text{PROG}}$ once to program a byte in the Flash array or the lock bits. The byte-write cycle is self-timed and typically takes no more than 50 μs . Repeat steps 1 through 5, changing the address and data for the entire array or until the end of the object file is reached.

Data Polling: The AT89S51 features $\overline{\text{Data}}$ Polling to indicate the end of a byte write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written data on P0.7. Once the write cycle has been completed, true data is valid on all outputs, and the next cycle may begin. $\overline{\text{Data}}$ Polling may begin any time after a write cycle has been initiated.

Ready/Busy: The progress of byte programming can also be monitored by the RDY/ $\overline{\text{BSY}}$ output signal. P3.0 is pulled low after ALE goes high during programming to indicate $\overline{\text{BUSY}}$. P3.0 is pulled high again when programming is done to indicate **READY**.

Program Verify: If lock bits LB1 and LB2 have not been programmed, the programmed code data can be read back via the address and data lines for verification. The status of the individual lock bits can be verified directly by reading them back.

Reading the Signature Bytes: The signature bytes are read by the same procedure as a normal verification of locations 000H, 100H, and 200H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows.

(000H) = 1EH indicates manufactured by Atmel
 (100H) = 51H indicates 89S51
 (200H) = 06H

Chip Erase: In the parallel programming mode, a chip erase operation is initiated by using the proper combination of control signals and by pulsing ALE/ $\overline{\text{PROG}}$ low for a duration of 200 ns - 500 ns.

In the serial programming mode, a chip erase operation is initiated by issuing the Chip Erase instruction. In this mode, chip erase is self-timed and takes about 500 ms.

During chip erase, a serial read from any address location will return 00H at the data output.

Programming the Flash – Serial Mode

The Code memory array can be programmed using the serial ISP interface while RST is pulled to V_{CC} . The serial interface consists of pins SCK, MOSI (input) and MISO (output). After RST is set high, the Programming Enable instruction needs to be executed first before other operations can be executed. Before a reprogramming sequence can occur, a Chip Erase operation is required.

The Chip Erase operation turns the content of every memory location in the Code array into FFH.

Either an external system clock can be supplied at pin XTAL1 or a crystal needs to be connected across pins XTAL1 and XTAL2. The maximum serial clock (SCK) frequency should be less than 1/16 of the crystal frequency. With a 33 MHz oscillator clock, the maximum SCK frequency is 2 MHz.

Serial Programming Algorithm

To program and verify the AT89S51 in the serial programming mode, the following sequence is recommended:

1. Power-up sequence:
 - Apply power between VCC and GND pins.
 - Set RST pin to "H".
 - If a crystal is not connected across pins XTAL1 and XTAL2, apply a 3 MHz to 33 MHz clock to XTAL1 pin and wait for at least 10 milliseconds.
2. Enable serial programming by sending the Programming Enable serial instruction to pin MOSI/P1.5. The frequency of the shift clock supplied at pin SCK/P1.7 needs to be less than the CPU clock at XTAL1 divided by 16.
3. The Code array is programmed one byte at a time in either the Byte or Page mode. The write cycle is self-timed and typically takes less than 0.5 ms at 5V.
4. Any memory location can be verified by using the Read instruction that returns the content at the selected address at serial output MISO/P1.6.
5. At the end of a programming session, RST can be set low to commence normal device operation.





Power-off sequence (if needed):
 Set XTAL1 to "L" (if a crystal is not used).
 Set RST to "L".
 Turn V_{CC} power off.

Data Polling: The Data Polling feature is also available in the serial mode. In this mode, during a write cycle an attempted read of the last byte written will result in the complement of the MSB of the serial output byte on MISO.

Serial Programming Instruction Set






The Instruction Set for Serial Programming follows a 4-byte protocol and is shown in Table 8 on page 18.

Programming Interface – Parallel Mode

Every code byte in the Flash array can be programmed by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

Table 7. Flash Programming Modes

Mode	V _{CC}	RST	PSEN	ALE/ PROG	EA/ V _{PP}	P2.6	P2.7	P3.3	P3.6	P3.7	P0.7-0 Data	P2.3-0	P1.7-0
												Address	
Write Code Data	5V	H	L		12V	L	H	H	H	H	D _{IN}	A11-8	A7-0
Read Code Data	5V	H	L	H	H	L	L	L	H	H	D _{OUT}	A11-8	A7-0
Write Lock Bit 1	5V	H	L		12V	H	H	H	H	H	X	X	X
Write Lock Bit 2	5V	H	L		12V	H	H	H	L	L	X	X	X
Write Lock Bit 3	5V	H	L		12V	H	L	H	H	L	X	X	X
Read Lock Bits 1, 2, 3	5V	H	L	H	H	H	H	L	H	L	P0.2, P0.3, P0.4	X	X
Chip Erase	5V	H	L		12V	H	L	H	L	L	X	X	X
Read Atmel ID	5V	H	L	H	H	L	L	L	L	L	1EH	0000	00H
Read Device ID	5V	H	L	H	H	L	L	L	L	L	51H	0001	00H
Read Device ID	5V	H	L	H	H	L	L	L	L	L	06H	0010	00H

- Notes:
1. Each PROG pulse is 200 ns - 500 ns for Chip Erase.
 2. Each PROG pulse is 200 ns - 500 ns for Write Code Data.
 3. Each PROG pulse is 200 ns - 500 ns for Write Lock Bits.
 4. RDY/BSY signal is output on P3.0 during programming.
 5. X = don't care.

Figure 4. Programming the Flash Memory (Parallel Mode)

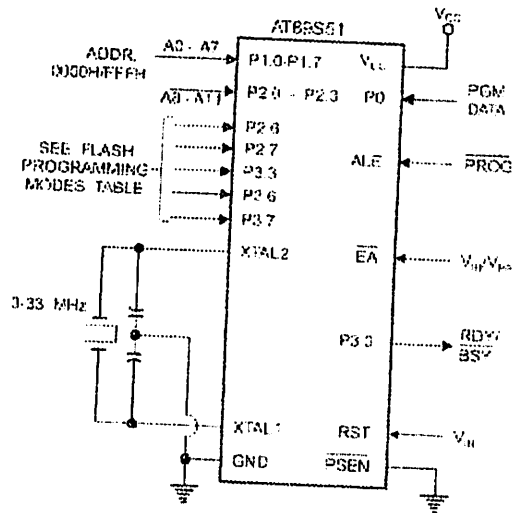
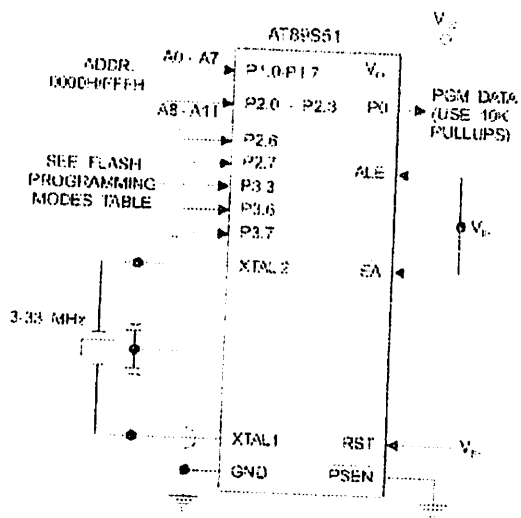


Figure 5. Verifying the Flash Memory (Parallel Mode)



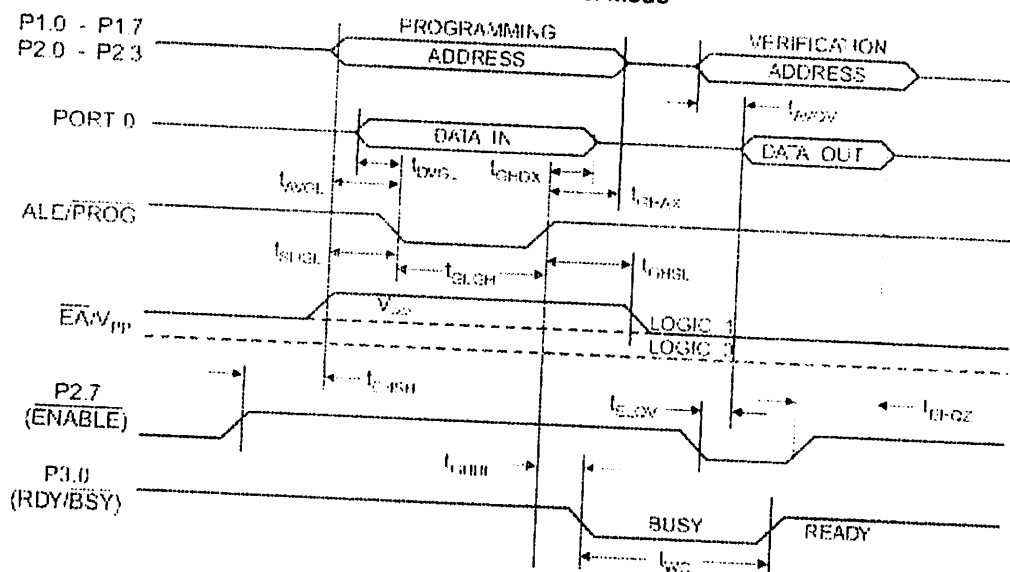


Flash Programming and Verification Characteristics (Parallel Mode)

$T_A = 20^\circ\text{C}$ to 30°C , $V_{CC} = 4.5$ to 5.5V

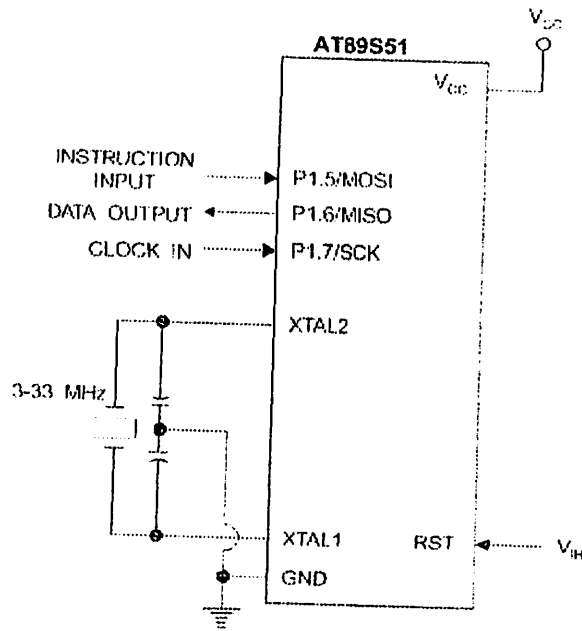
Symbol	Parameter	Min	Max	Units
V_{PP}	Programming Supply Voltage			
I_{PP}	Programming Supply Current	11.5	12.5	V
I_{CC}	V_{CC} Supply Current		10	mA
$1/t_{CLCL}$	Oscillator Frequency		30	mA
t_{AVGL}	Address Setup to $\overline{\text{PROG}}$ Low	3	33	MHz
t_{GHAX}	Address Hold After $\overline{\text{PROG}}$	$48t_{CLCL}$		
t_{DVGL}	Data Setup to $\overline{\text{PROG}}$ Low	$48t_{CLCL}$		
t_{GHDX}	Data Hold After $\overline{\text{PROG}}$	$48t_{CLCL}$		
t_{EHSB}	P2.7 (ENABLE) High to V_{PP}	$48t_{CLCL}$		
t_{SHGL}	V_{PP} Setup to $\overline{\text{PROG}}$ Low	$48t_{CLCL}$		
t_{GHSI}	V_{PP} Hold After $\overline{\text{PROG}}$	10		μs
t_{GLGH}	$\overline{\text{PROG}}$ Width	10		μs
t_{AVQV}	Address to Data Valid	0.2	1	μs
t_{ELQV}	$\overline{\text{ENABLE}}$ Low to Data Valid		$48t_{CLCL}$	
t_{EHQZ}	Data Float After $\overline{\text{ENABLE}}$		$48t_{CLCL}$	
t_{GHBL}	$\overline{\text{PROG}}$ High to $\overline{\text{BUSY}}$ Low	0	$48t_{CLCL}$	
t_{WC}	Byte Write Cycle Time		1.0	μs
			50	μs

Figure 6. Flash Programming and Verification Waveforms – Parallel Mode



AT89S51

Figure 7. Flash Memory Serial Downloading



Flash Programming and Verification Waveforms – Serial Mode

Figure 8. Serial Programming Waveforms

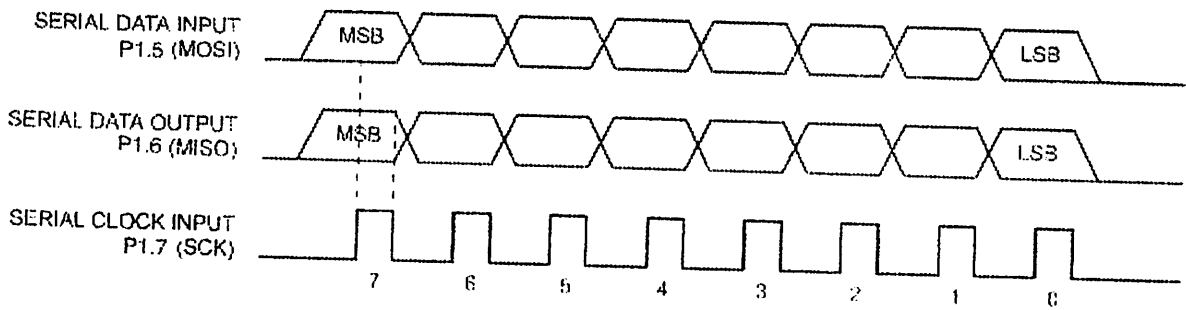




Table 8. Serial Programming Instruction Set

Instruction	Instruction Format				Operation
	Byte 1	Byte 2	Byte 3	Byte 4	
Programming Enable	1010 1100	0101 0011	xxxx xxxx	xxxx xxxx 0110 1001 (Output)	Enable Serial Programming while RST is high
Chip Erase	1010 1100	100x xxxx	xxxx xxxx	xxxx xxxx	Chip Erase Flash memory array
Read Program Memory (Byte Mode)	0010 0000	xxxx A11 A10 A9 A8	A7 A6 A5 A4 A3 A2 A1 A0	D7 D6 D5 D4 D3 D2 D1 D0	Read data from Program memory in the byte mode
Write Program Memory (Byte Mode)	0100 0000	xxxx A11 A10 A9 A8	A7 A6 A5 A4 A3 A2 A1 A0	D7 D6 D5 D4 D3 D2 D1 D0	Write data to Program memory in the byte mode
Write Lock Bits ⁽²⁾	1010 1100	1110 00 B1 B2	xxxx xxxx	xxxx xxxx	Write Lock bits. See Note (2).
Read Lock Bits	0010 0100	xxxx xxxx	xxxx xxxx	xx B1 B2 xx	Read back current status of the lock bits (a programmed lock bit reads back as a "1")
Read Signature Bytes ⁽¹⁾	0010 1000	xxx A5 A4 A3 A2 A1	A0 xxx xxxx	Signature Byte	Read Signature Byte
Read Program Memory (Page Mode)	0011 0000	xxxx A11 A10 A9 A8	Byte 0	Byte 1... Byte 255	Read data from Program memory in the Page Mode (256 bytes)
Write Program Memory (Page Mode)	0101 0000	xxxx A11 A10 A9 A8	Byte 0	Byte 1... Byte 255	Write data to Program memory in the Page Mode (256 bytes)

Notes: 1. The signature bytes are not readable in Lock Bit Modes 3 and 4.

- 2. B1 = 0, B2 = 0 → Mode 1, no lock protection
- B1 = 0, B2 = 1 → Mode 2, lock bit 1 activated
- B1 = 1, B2 = 0 → Mode 3, lock bit 2 activated
- B1 = 1, B2 = 1 → Mode 4, lock bit 3 activated

} Each of the lock bits needs to be activated sequentially before Mode 4 can be executed.

After Reset signal is high, SCK should be low for at least 64 system clocks before it goes high to clock in the enable data bytes. No pulsing of Reset signal is necessary. SCK should be no faster than 1/16 of the system clock at XTAL1.

For Page Read/Write, the data always starts from byte 0 to 255. After the command byte and upper address byte are latched, each byte thereafter is treated as data until all 256 bytes are shifted in/out. Then the next instruction will be ready to be decoded.

Serial Programming Characteristics

Figure 9. Serial Programming Timing

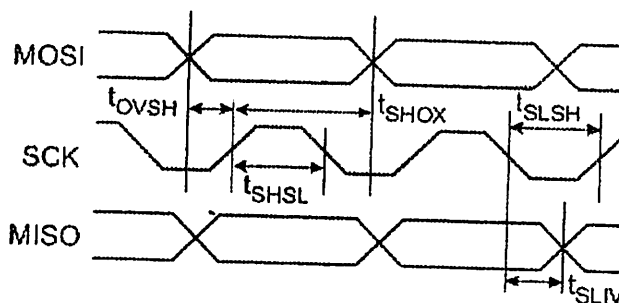


Table 9. Serial Programming Characteristics, $T_A = -40^\circ\text{C}$ to 85°C , $V_{CC} = 4.0 - 5.5\text{V}$ (Unless Otherwise Noted)

Symbol	Parameter	Min	Typ	Max	Units
$1/t_{CLCL}$	Oscillator Frequency	0		33	MHz
t_{CLCL}	Oscillator Period	30			ns
t_{SHSL}	SCK Pulse Width High	$8 t_{CLCL}$			ns
t_{SLSH}	SCK Pulse Width Low	$8 t_{CLCL}$			ns
t_{OVSH}	MOSI Setup to SCK High	t_{CLCL}			ns
t_{SHOX}	MOSI Hold after SCK High	$2 t_{CLCL}$			ns
t_{SLIV}	SCK Low to MISO Valid	10	16	32	ns
t_{ERASE}	Chip Erase Instruction Cycle Time			500	ms
t_{SWC}	Serial Byte Write Cycle Time			$64 t_{CLCL} + 400$	μs



Absolute Maximum Ratings*

Operating Temperature.....	-55°C to +125°C
Storage Temperature.....	-65°C to +150°C
Voltage on Any Pin with Respect to Ground.....	-1.0V to +7.0V
Maximum Operating Voltage.....	6.6V
DC Output Current.....	15.0 mA

*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC Characteristics

The values shown in this table are valid for $T_A = -40^\circ\text{C}$ to 85°C and $V_{CC} = 4.0\text{V}$ to 5.5V , unless otherwise noted.

Symbol	Parameter	Condition	Min	Max	Units
V_{IL}	Input Low Voltage	(Except \overline{EA})	-0.5	$0.2 V_{CC} - 0.1$	V
V_{IL1}	Input Low Voltage (\overline{EA})		-0.5	$0.2 V_{CC} - 0.3$	V
V_{IH}	Input High Voltage	(Except XTAL1, RST)	$0.2 V_{CC} + 0.9$	$V_{CC} + 0.5$	V
V_{IH1}	Input High Voltage	(XTAL1, RST)	$0.7 V_{CC}$	$V_{CC} + 0.5$	V
V_{OL}	Output Low Voltage ⁽¹⁾ (Ports 1,2,3)	$I_{OL} = 1.6 \text{ mA}$		0.45	V
V_{OL1}	Output Low Voltage ⁽¹⁾ (Port 0, ALE, \overline{PSEN})	$I_{OL} = 3.2 \text{ mA}$		0.45	V
V_{OH}	Output High Voltage (Ports 1,2,3, ALE, \overline{PSEN})	$I_{OH} = -60 \mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -25 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -10 \mu\text{A}$	$0.9 V_{CC}$		V
V_{OH1}	Output High Voltage (Port 0 in External Bus Mode)	$I_{OH} = -800 \mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -300 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -80 \mu\text{A}$	$0.9 V_{CC}$		V
I_L	Logical 0 Input Current (Ports 1,2,3)	$V_{IN} = 0.45\text{V}$		-50	μA
I_{L1}	Logical 1 to 0 Transition Current (Ports 1,2,3)	$V_{IN} = 2\text{V}, V_{CC} = 5\text{V} \pm 10\%$		-650	μA
I_L	Input Leakage Current (Port 0, \overline{EA})	$0.45 < V_{IN} < V_{CC}$		± 10	μA
RST	Reset Pulldown Resistor		50	300	K Ω
C_{IO}	Pin Capacitance	Test Freq. = 1 MHz, $T_A = 25^\circ\text{C}$		10	pF
I_C	Power Supply Current	Active Mode, 12 MHz		25	mA
		Idle Mode, 12 MHz		6.5	mA
I_C	Power-down Mode ⁽²⁾	$V_{CC} = 5.5\text{V}$		50	μA

- Under steady state (non-transient) conditions, I_{IH} must be externally limited as follows:
 Maximum I_{OH} per port pin: 10 mA
 Maximum I_{OL} per 8-bit port:
 Port 0: 26 mA Ports 1, 2, 3: 15 mA
 Maximum total I_{OL} for all output pins: 71 mA
 If I_{OL} exceeds the test condition, V_{OL} may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.
- Minimum V_{CC} for Power-down is 2V.

AT89S51

AC Characteristics

Under operating conditions, load capacitance for Port 0, ALE/ $\overline{\text{PROG}}$, and $\overline{\text{PSEN}}$ = 100 pF; load capacitance for all other outputs = 80 pF.

External Program and Data Memory Characteristics

Symbol	Parameter	12 MHz Oscillator		Variable Oscillator		Units
		Min	Max	Min	Max	
1/t _{CLCL}	Oscillator Frequency			0	33	MHz
t _{LHLL}	ALE Pulse Width	127		2t _{CLCL} -40		ns
t _{AVLL}	Address Valid to ALE Low	43		t _{CLCL} -25		ns
t _{LLAX}	Address Hold After ALE Low	48		t _{CLCL} -25		ns
t _{LLIV}	ALE Low to Valid Instruction In		233			ns
t _{LLPL}	ALE Low to $\overline{\text{PSEN}}$ Low	43		t _{CLCL} -25	4t _{CLCL} -65	ns
t _{PLPH}	$\overline{\text{PSEN}}$ Pulse Width	205		3t _{CLCL} -45		ns
t _{PLIV}	$\overline{\text{PSEN}}$ Low to Valid Instruction In		145			ns
t _{PXIX}	Input Instruction Hold After $\overline{\text{PSEN}}$	0		0	3t _{CLCL} -60	ns
t _{PXIZ}	Input Instruction Float After $\overline{\text{PSEN}}$		59			ns
t _{PXAV}	$\overline{\text{PSEN}}$ to Address Valid	75		t _{CLCL} -8		ns
t _{AVIV}	Address to Valid Instruction In		312		5t _{CLCL} -80	ns
t _{PLAZ}	$\overline{\text{PSEN}}$ Low to Address Float		10		10	ns
t _{RLRH}	$\overline{\text{RD}}$ Pulse Width	400		6t _{CLCL} -100		ns
t _{WLWH}	$\overline{\text{WR}}$ Pulse Width	400		6t _{CLCL} -100		ns
t _{RLDV}	$\overline{\text{RD}}$ Low to Valid Data In		252			ns
t _{RHDX}	Data Hold After $\overline{\text{RD}}$	0		0	5t _{CLCL} -90	ns
t _{RHDZ}	Data Float After $\overline{\text{RD}}$		97			ns
t _{LLDV}	ALE Low to Valid Data In		517		2t _{CLCL} -28	ns
t _{AVDV}	Address to Valid Data In		585		8t _{CLCL} -150	ns
t _{LLWL}	ALE Low to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	200	300	3t _{CLCL} -50	3t _{CLCL} +50	ns
t _{AVWL}	Address to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	203		4t _{CLCL} -75		ns
t _{QVWX}	Data Valid to $\overline{\text{WR}}$ Transition	23		t _{CLCL} -30		ns
t _{QVWH}	Data Valid to $\overline{\text{WR}}$ High	433		7t _{CLCL} -130		ns
t _{WHQX}	Data Hold After $\overline{\text{WR}}$	33		t _{CLCL} -25		ns
t _{RLAZ}	$\overline{\text{RD}}$ Low to Address Float		0		0	ns
t _{WLH}	$\overline{\text{RD}}$ or $\overline{\text{WR}}$ High to ALE High	43	123	t _{CLCL} -25	t _{CLCL} +25	ns

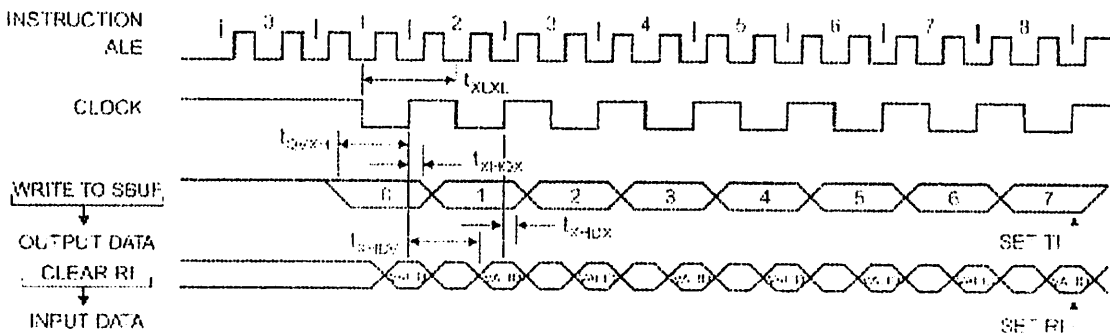


Serial Port Timing: Shift Register Mode Test Conditions

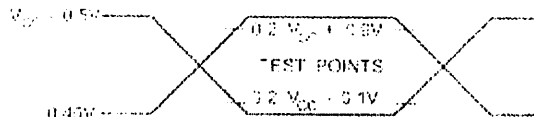
The values in this table are valid for $V_{CC} = 4.0V$ to $5.5V$ and Load Capacitance = 80 pF .

Symbol	Parameter	12 MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
t_{XLXL}	Serial Port Clock Cycle Time	1.0		$12t_{CLCL}$		μs
t_{QVXH}	Output Data Setup to Clock Rising Edge	700		$10t_{CLCL}-133$		ns
t_{XHGX}	Output Data Hold After Clock Rising Edge	50		$2t_{CLCL}-80$		ns
t_{XHDX}	Input Data Hold After Clock Rising Edge	0		0		ns
t_{XHdV}	Clock Rising Edge to Input Data Valid		700		$10t_{CLCL}-133$	ns

Shift Register Mode Timing Waveforms

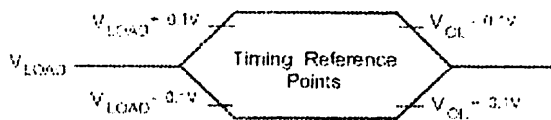


AC Testing Input/Output Waveforms⁽¹⁾



Note: 1. AC Inputs during testing are driven at $V_{CC} - 0.5V$ for a logic 1 and $0.45V$ for a logic 0. Timing measurements are made at V_{IH} min. for a logic 1 and V_{IL} max. for a logic 0.

Float Waveforms⁽¹⁾



Note: 1. For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when a 100 mV change from the loaded V_{OH}/V_{OL} level occurs.

Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
24	4.0V to 5.5V	AT89S51-24AC	44A	Commercial (0° C to 70° C)
		AT89S51-24JC	44J	
		AT89S51-24PC	40P6	
		AT89S51-24AI	44A	Industrial (-40° C to 85° C)
		AT89S51-24JI	44J	
		AT89S51-24PI	40P6	
33	4.5V to 5.5V	AT89S51-33AC	44A	Commercial (0° C to 70° C)
		AT89S51-33JC	44J	
		AT89S51-33PC	40P6	

= Preliminary Availability

	Package Type
44A	44-lead, Thin Plastic Gull Wing Quad Flatpack (TQFP)
44J	44-lead, Plastic J-leaded Chip Carrier (PLCC)
40P6	40-pin, 0.600" Wide, Plastic Dual Inline Package (PDIP)





Atmel Headquarters

Corporate Headquarters
2325 Orchard Parkway
San Jose, CA 95131
TEL (408) 441-0311
FAX (408) 487-2600

Europe

Atmel SarL
Route des Arsenaux 41
Casa Postale 80
CH-1705 Fribourg
Switzerland
TEL (41) 26-426-5555
FAX (41) 26-426-5500

Asia

Atmel Asia, Ltd.
Room 1219
Chinachem Golden Plaza
77 Mody Road Tsimhatsui
East Kowloon
Hong Kong
TEL (852) 2721-9778
FAX (852) 2722-1369

Japan

Atmel Japan K.K.
9F, Tonetsu Shinkawa Bldg.
1-24-8 Shinkawa
Chuo-ku, Tokyo 104-0033
Japan
TEL (81) 3-3523-3551
FAX (81) 3-3523-7581

Atmel Product Operations

Atmel Colorado Springs
1150 E. Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906
TEL (719) 576-3300
FAX (719) 540-1759

Atmel Grenoble

Avenue de Rochepleine
BP 123
38521 Saint-Egreve Cedex, France
TEL (33) 4-7658-3000
FAX (33) 4-7658-3480

Atmel Heilbronn

Theresienstrasse 2
POB 3535
D-74025 Heilbronn, Germany
TEL (49) 71 31 67 25 94
FAX (49) 71 31 67 24 23

Atmel Nantes

La Chantrerie
BP 70602
44306 Nantes Cedex 3, France
TEL (33) 0 2 40 18 18 18
FAX (33) 0 2 40 18 19 60

Atmel Rousset

Zone Industrielle
13106 Rousset Cedex, France
TEL (33) 4-4253-6000
FAX (33) 4-4253-6001

Atmel Smart Card ICs

Scottish Enterprise Technology Park
East Kilbride, Scotland G75 0QR
TEL (44) 1355-357-000
FAX (44) 1355-242-743

e-mail
literature@atmel.com

Web Site
<http://www.atmel.com>

Atmel Corporation 2001.

Atmel Corporation makes no warranty for the use of its products, other than those expressly contained in the Company's standard warranty which is detailed in Atmel's Terms and Conditions located on the Company's web site. The Company assumes no responsibility for any errors which may appear in this document, reserves the right to change devices or specifications detailed herein at any time without notice, and does not make any commitment to update the information contained herein. No licenses to patents or other intellectual property of Atmel are granted by the Company in connection with the sale of Atmel products, expressly or by implication. Atmel's products are not authorized for use as critical components in life support devices or systems.

ATMEL® is the registered trademark of Atmel.

CS-51® is the registered trademark of Intel Corporation. Terms and product names in this document may be trademarks of others.



Printed on recycled paper.

2487A-10/01/xM

MAXIM

Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

General Description

The MAX481, MAX483, MAX485, MAX487-MAX491, and MAX1487 are low-power transceivers for RS-485 and RS-422 communication. Each part contains one driver and one receiver. The MAX483, MAX487, MAX488, and MAX489 feature reduced slew-rate drivers that minimize EMI and reduce reflections caused by improperly terminated cables, thus allowing error-free data transmission up to 250kbps. The driver slew rates of the MAX481, MAX485, MAX490, MAX491, and MAX1487 are not limited, allowing them to transmit up to 2.5Mbps.

These transceivers draw between 120 μ A and 500 μ A of supply current when unloaded or fully loaded with disabled drivers. Additionally, the MAX481, MAX483, and MAX487 have a low-current shutdown mode in which they consume only 0.1 μ A. All parts operate from a single 5V supply.

Drivers are short-circuit current limited and are protected against excessive power dissipation by thermal shutdown circuitry that places the driver outputs into a high-impedance state. The receiver input has a fail-safe feature that guarantees a logic-high output if the input is open circuit.

The MAX487 and MAX1487 feature quarter-unit-load receiver input impedance, allowing up to 128 MAX487/MAX1487 transceivers on the bus. Full-duplex communications are obtained using the MAX488-MAX491, while the MAX481, MAX483, MAX485, MAX487, and MAX1487 are designed for half-duplex applications.

Applications

Low-Power RS-485 Transceivers

Low-Power RS-422 Transceivers

Level Transmitters

Transceivers for EMI-Sensitive Applications

Industrial-Control Local Area Networks

Next Generation Device Features

- ◆ For Fault-Tolerant Applications
 - MAX3430: \pm 80V Fault-Protected, Fail-Safe, 1/4 Unit Load, +3.3V, RS-485 Transceiver
 - MAX3440E-MAX3444E: \pm 15kV ESD-Protected, \pm 60V Fault-Protected, 10Mbps, Fail-Safe, RS-485/J1708 Transceivers
- ◆ For Space-Constrained Applications
 - MAX3460-MAX3464: +5V, Fail-Safe, 20Mbps, Profibus RS-485/RS-422 Transceivers
 - MAX3362: +3.3V, High-Speed, RS-485/RS-422 Transceiver in a SOT23 Package
 - MAX3280E-MAX3284E: \pm 15kV ESD-Protected, 52Mbps, +3V to +5.5V, SOT23, RS-485/RS-422, True Fail-Safe Receivers
 - MAX3293/MAX3294/MAX3295: 20Mbps, +3.3V, SOT23, RS-485/RS-422 Transmitters
- ◆ For Multiple Transceiver Applications
 - MAX3030E-MAX3033E: \pm 15kV ESD-Protected, +3.3V, Quad RS-422 Transmitters
- ◆ For Fail-Safe Applications
 - MAX3060-MAX3069: Fail-Safe, High-Speed (10Mbps), Slew-Rate-Limited RS-485/RS-422 Transceivers
- ◆ For Low-Voltage Applications
 - MAX3483E/MAX3485E/MAX3486E/MAX3488E/MAX3490E/MAX3491E: +3.3V Powered, \pm 15kV ESD-Protected, 12Mbps, Slew-Rate-Limited, True RS-485/RS-422 Transceivers

Ordering information appears at end of data sheet.

Selection Table

PART NUMBER	HALF/FULL DUPLEX	DATA RATE (Mbps)	SLEW-RATE LIMITED	LOW-POWER SHUTDOWN	RECEIVER/DRIVER ENABLE	QUIESCENT CURRENT (μ A)	NUMBER OF TRANSMITTERS ON BUS	PIN COUNT
MAX481	Half	2.5	No	Yes	Yes	300	32	8
MAX483	Half	0.25	Yes	Yes	Yes	120	32	8
MAX485	Half	2.5	No	No	Yes	300	32	8
MAX487	Half	0.25	Yes	Yes	Yes	120	128	8
MAX488	Full	0.25	Yes	No	No	120	32	8
MAX489	Full	0.25	Yes	No	Yes	120	32	14
MAX490	Full	2.5	No	No	No	300	32	8
MAX491	Full	2.5	No	No	Yes	300	32	14
MAX1487	Half	2.5	No	No	Yes	230	128	8

MAXIM

Maxim Integrated Products 1

For pricing, delivery, and ordering information, please contact Maxim/Dallas Direct at 888-629-4642, or visit Maxim's website at www.maxim-ic.com.

MAX481/MAX483/MAX485/MAX487-MAX491/MAX1487

Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

ABSOLUTE MAXIMUM RATINGS

Supply Voltage (VCC).....	12V	14-Pin SO (derate 8.33mW/°C above +70°C).....	667mW
Control Input Voltage (\overline{RE} , DE).....	-0.5V to (VCC + 0.5V)	8-Pin JMAX (derate 4.1mW/°C above +70°C).....	830mW
Driver Input Voltage (DI).....	-0.5V to (VCC + 0.5V)	8-Pin CERDIP (derate 8.00mW/°C above +70°C).....	640mW
Driver Output Voltage (A, B).....	-8V to -12.5V	14-Pin CERDIP (derate 9.09mW/°C above +70°C).....	727mW
Receiver Input Voltage (A, B).....	-8V to -12.5V	Operating Temperature Ranges:	
Receiver Output Voltage (RO).....	-0.5V to (VCC + 0.5V)	MAX4_C_/MAX1487C_A.....	0°C to +70°C
Continuous Power Dissipation (TA = +70°C)		MAX4_E_/MAX1487E_A.....	-40°C to +85°C
8-Pin Plastic DIP (derate 9.09mW/°C above +70°C).....	727mW	MAX4_MJ_/MAX1487MJA.....	-55°C to -125°C
14-Pin Plastic DIP (derate 10.00mW/°C above +70°C).....	800mW	Storage Temperature Range.....	
8-Pin SO (derate 5.82mW/°C above +70°C).....	471mW	-65°C to +160°C	
		Lead Temperature (soldering, 10sec).....	
		+300°C	

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC ELECTRICAL CHARACTERISTICS

(VCC = 5V ±5%, TA = TMIN to TMAX, unless otherwise noted.) (Notes 1, 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Differential Driver Output (no load)	VOD1				5	V
Differential Driver Output (with load)	VOD2	R = 50Ω (RS-422)	2			V
		R = 27Ω (RS-485), Figure 4	1.5		5	V
Change in Magnitude of Driver Differential Output Voltage for Complementary Output States	ΔVOD	R = 27Ω or 50Ω, Figure 4			0.2	V
Driver Common-Mode Output Voltage	VOC	R = 27Ω or 50Ω, Figure 4			3	V
Change in Magnitude of Driver Common-Mode Output Voltage for Complementary Output States	ΔVOC	R = 27Ω or 50Ω, Figure 4			0.2	V
Input High Voltage	VIH	DE, DI, \overline{RE}	2.0			V
Input Low Voltage	VIL	DE, DI, \overline{RE}			0.8	V
Input Current	II	DE, DI, \overline{RE}			±2	μA
Input Current (A, B)	IIN2	DE = 0V; VCC = 0V or 5.25V; all devices except MAX487/MAX1487	VIN = 12V		1.0	mA
			VIN = -7V		-0.8	mA
		MAX487/MAX1487; DE = 0V, VCC = 0V or 5.25V	VIN = 12V		0.25	mA
			VIN = -7V		-0.2	mA
Receiver Differential Threshold Voltage	VTH	-7V ≤ VCM ≤ 12V	-0.2		0.2	V
Receiver Input Hysteresis	ΔVTH	VCM = 0V		70		mV
Receiver Output High Voltage	VOH	IO = -4mA, VID = 200mV	3.5			V
Receiver Output Low Voltage	VOL	IO = 4mA, VID = -200mV			0.4	V
Three-State (high impedance) Output Current at Receiver	IOZR	0.4V ≤ VO ≤ 2.4V			±1	μA
Receiver Input Resistance	RIN	-7V ≤ VCM ≤ 12V, all devices except MAX487/MAX1487	12			<Ω
		-7V ≤ VCM ≤ 12V, MAX487/MAX1487	48			<Ω

Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

DC ELECTRICAL CHARACTERISTICS (continued)

V_{CC} = 5V ±5%, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.) (Notes 1, 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
No-Load Supply Current (Note 3)	I _{CC}	MAX488/MAX489, DE, DI, $\overline{RE} = 0V$ or V _{CC}		120	250	μA
		MAX490/MAX491, DE, DI, $\overline{RE} = 0V$ or V _{CC}		300	500	
		MAX481/MAX485, $\overline{RE} = 0V$ or V _{CC}	DE = V _{CC}	500	900	
			DE = 0V	300	500	
		MAX1487, $\overline{RE} = 0V$ or V _{CC}	DE = V _{CC}	300	500	
			DE = 0V	230	400	
		MAX483/MAX487, $\overline{RE} = 0V$ or V _{CC}	DE = 5V	MAX483 MAX487	350 250	
DE = 0V			120	250		
Supply Current in Shutdown	ISHDN	MAX481/483/487, DE = 0V, $\overline{RE} = V_{CC}$		0.1	10	μA
Driver Short-Circuit Current, I _{OSD1} = High	I _{OSD1}	-7V ≤ V _O ≤ 12V (Note 4)	35		250	mA
Driver Short-Circuit Current, I _{OSD2} = Low	I _{OSD2}	-7V ≤ V _O ≤ 12V (Note 4)	35		250	mA
Receiver Short-Circuit Current	I _{OSR}	0V ≤ V _O ≤ V _{CC}	7		95	mA

SWITCHING CHARACTERISTICS—MAX481/MAX485, MAX490/MAX491, MAX1487

V_{CC} = 5V ±5%, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.) (Notes 1, 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Driver Input to Output	t _{PLH} t _{PHL}	Figures 6 and 8, R _{DIFF} = 54Ω, C _{L1} = C _{L2} = 100pF	10	30	60	ns
Driver Output Skew to Output	t _{SKEW}	Figures 6 and 8, R _{DIFF} = 54Ω, C _{L1} = C _{L2} = 100pF	10	30	60	
Driver Rise or Fall Time	t _r , t _f	Figures 6 and 8, R _{DIFF} = 54Ω, C _{L1} = C _{L2} = 100pF	3	15	40	ns
Driver Enable to Output High	t _{ZH}	MAX481, MAX485, MAX1487	5	15	25	
Driver Enable to Output Low	t _{ZL}	MAX490C/E, MAX491C/E MAX490M, MAX491M	3	15	40	
Driver Disable Time from Low	t _{LZ}	Figures 7 and 9, C _L = 100pF, S1 closed		40	70	ns
Driver Disable Time from High	t _{HZ}	Figures 7 and 9, C _L = 15pF, S1 closed		40	70	ns
Receiver Input to Output	t _{PLH} , t _{PHL}	Figures 6 and 10, R _{DIFF} = 54Ω, C _{L1} = C _{L2} = 100pF	20	90	200	ns
Receiver Enable to Output Low	t _{ZL}	MAX481, MAX485, MAX1487	20	90	150	
Receiver Enable to Output High	t _{ZH}	MAX490C/E, MAX491C/E MAX490M, MAX491M	20	90	200	
Receiver Skew	t _{SKD}	Figures 6 and 10, R _{DIFF} = 54Ω, C _{L1} = C _{L2} = 100pF		13		ns
Receiver Enable to Output Low	t _{ZL}	Figures 5 and 11, C _{RL} = 15pF, S1 closed		20	50	ns
Receiver Enable to Output High	t _{ZH}	Figures 5 and 11, C _{RL} = 15pF, S2 closed		20	50	ns
Receiver Disable Time from Low	t _{LZ}	Figures 5 and 11, C _{RL} = 15pF, S1 closed		20	50	ns
Receiver Disable Time from High	t _{HZ}	Figures 5 and 11, C _{RL} = 15pF, S2 closed		20	50	ns
Maximum Data Rate	f _{MAX}			20	50	ns
Time to Shutdown	t _{SHDN}	MAX481 (Note 5)	2.5			Mbps
			50	200	600	ns

MAX481/MAX483/MAX485/MAX487-MAX491/MAX1487

Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

SWITCHING CHARACTERISTICS—MAX481/MAX485, MAX490/MAX491, MAX1487 (continued)

(V_{CC} = 5V ±5%, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.) (Notes 1, 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Driver Enable from Shutdown to Output High (MAX481)	t _{ZH(SHDN)}	Figures 7 and 9, C _L = 100pF, S2 closed		40	100	ns
Driver Enable from Shutdown to Output Low (MAX481)	t _{ZL(SHDN)}	Figures 7 and 9, C _L = 100pF, S1 closed		40	100	ns
Receiver Enable from Shutdown to Output High (MAX481)	t _{ZH(SHDN)}	Figures 5 and 11, C _L = 15pF, S2 closed, A - B = 2V		300	1000	ns
Receiver Enable from Shutdown to Output Low (MAX481)	t _{ZL(SHDN)}	Figures 5 and 11, C _L = 15pF, S1 closed, B - A = 2V		300	1000	ns

SWITCHING CHARACTERISTICS—MAX483, MAX487/MAX488/MAX489

(V_{CC} = 5V ±5%, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.) (Notes 1, 2)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Driver Input to Output	t _{PLH}	Figures 6 and 8, R _{DIFF} = 54Ω, C _{L1} = C _{L2} = 100pF	250	800	2000	ns
	t _{PHL}		250	800	2000	
Driver Output Skew to Output	t _{SKEW}	Figures 6 and 8, R _{DIFF} = 54Ω, C _{L1} = C _{L2} = 100pF		100	800	ns
Driver Rise or Fall Time	t _r , t _f	Figures 6 and 8, R _{DIFF} = 54Ω, C _{L1} = C _{L2} = 100pF	250		2000	ns
Driver Enable to Output High	t _{ZH}	Figures 7 and 9, C _L = 100pF, S2 closed	250		2000	ns
Driver Enable to Output Low	t _{ZL}	Figures 7 and 9, C _L = 100pF, S1 closed	250		2000	ns
Driver Disable Time from Low	t _{LZ}	Figures 7 and 9, C _L = 15pF, S1 closed	300		3000	ns
Driver Disable Time from High	t _{HZ}	Figures 7 and 9, C _L = 15pF, S2 closed	300		3000	ns
Receiver Input to Output	t _{PLH}	Figures 6 and 10, R _{DIFF} = 54Ω, C _{L1} = C _{L2} = 100pF	250		2000	ns
	t _{PHL}		250		2000	
t _{PLH} - t _{PHL} Differential Receiver Skew	t _{SKD}	Figures 6 and 10, R _{DIFF} = 54Ω, C _{L1} = C _{L2} = 100pF		100		ns
Receiver Enable to Output Low	t _{ZL}	Figures 5 and 11, C _{R1} = 15pF, S1 closed		20	50	ns
Receiver Enable to Output High	t _{ZH}	Figures 5 and 11, C _{R1} = 15pF, S2 closed		20	50	ns
Receiver Disable Time from Low	t _{LZ}	Figures 5 and 11, C _{R1} = 15pF, S1 closed		20	50	ns
Receiver Disable Time from High	t _{HZ}	Figures 5 and 11, C _{R1} = 15pF, S2 closed		20	50	ns
Maximum Data Rate	f _{MAX}	t _{PLH} , t _{PHL} < 50% of data period	250			kbits
Time to Shutdown	t _{SHDN}	MAX483/MAX487 (Note 5)	50	200	600	ns
Driver Enable from Shutdown to Output High	t _{ZH(SHDN)}	MAX483/MAX487, Figures 7 and 9, C _L = 100pF, S2 closed			2000	ns
Driver Enable from Shutdown to Output Low	t _{ZL(SHDN)}	MAX483/MAX487, Figures 7 and 9, C _L = 100pF, S1 closed			2000	ns
Receiver Enable from Shutdown to Output High	t _{ZH(SHDN)}	MAX483/MAX487, Figures 5 and 11, C _L = 15pF, S2 closed			2500	ns
Receiver Enable from Shutdown to Output Low	t _{ZL(SHDN)}	MAX483/MAX487, Figures 5 and 11, C _L = 15pF, S1 closed			2500	ns

Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

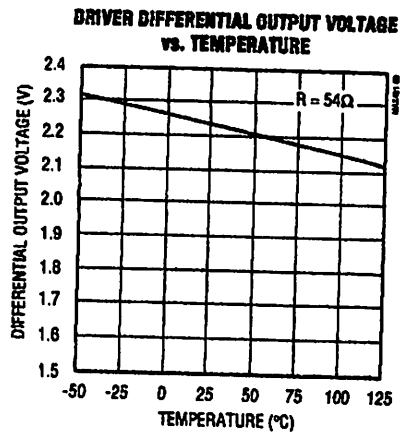
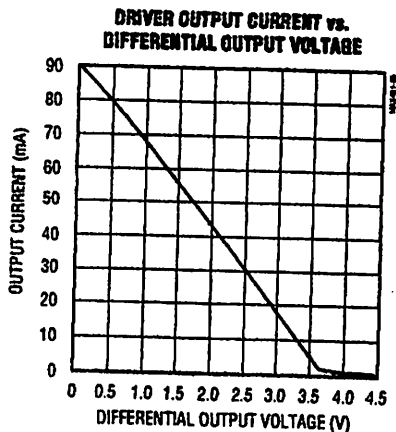
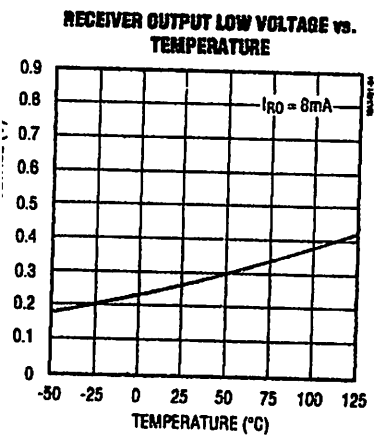
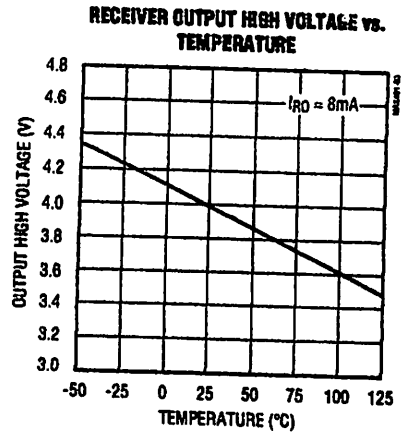
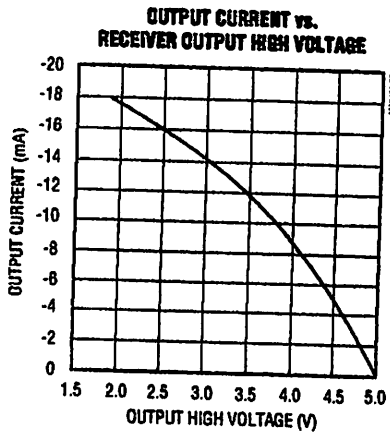
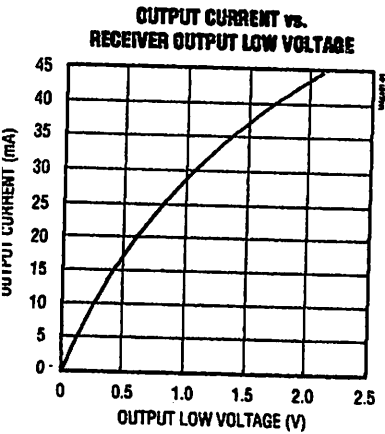
MAX481/MAX483/MAX485/MAX487-MAX491/MAX1487

NOTES FOR ELECTRICAL/SWITCHING CHARACTERISTICS

- Note 1:** All currents into device pins are positive; all currents out of device pins are negative. All voltages are referenced to device ground unless otherwise specified.
- Note 2:** All typical specifications are given for $V_{CC} = 5V$ and $T_A = +25^\circ C$.
- Note 3:** Supply current specification is valid for loaded transmitters when $DE = 0V$.
- Note 4:** Applies to peak current. See *Typical Operating Characteristics*.
- Note 5:** The MAX481/MAX483/MAX487 are put into shutdown by bringing RE high and DE low. If the inputs are in this state for less than 50ns, the parts are guaranteed not to enter shutdown. If the inputs are in this state for at least 600ns, the parts are guaranteed to have entered shutdown. See *Low-Power Shutdown Mode* section.

Typical Operating Characteristics

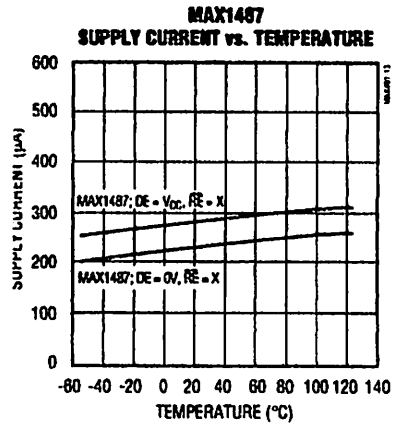
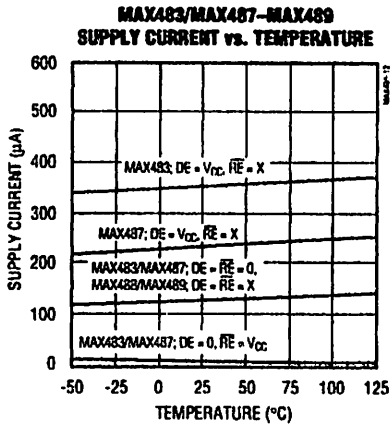
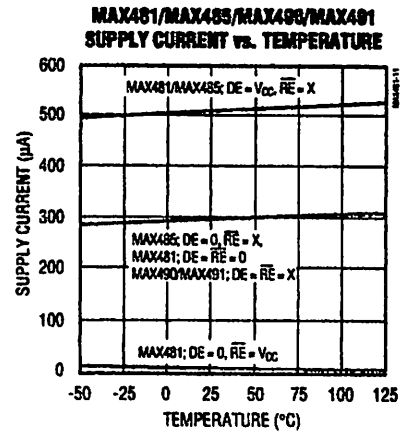
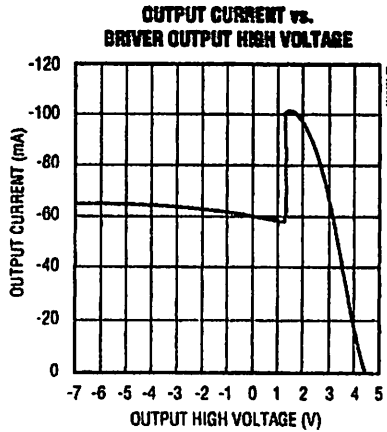
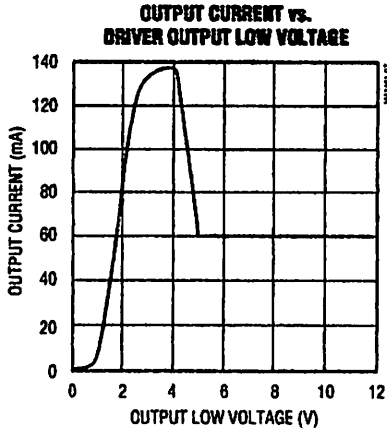
$V_{CC} = 5V$, $T_A = +25^\circ C$, unless otherwise noted.)



Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

Typical Operating Characteristics (continued)

($V_{CC} = 5V$, $T_A = +25^\circ C$, unless otherwise noted.)



Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

Pin Description

MAX481/MAX483/MAX485/MAX487-MAX491/MAX1487

PIN					NAME	FUNCTION
MAX481/MAX483/ MAX485/MAX487/ MAX1487		MAX488/ MAX490		MAX489/ MAX491		
DIP/SO	μMAX	DIP/SO	μMAX	DIP/SO		
—	3	2	4	2	RO	Receiver Output: If $A > B$ by 200mV, RO will be high; if $A < B$ by 200mV, RO will be low.
2	4	—	—	3	RE	Receiver Output Enable: RO is enabled when RE is low; RO is high impedance when RE is high.
3	5	—	—	4	DE	Driver Output Enable: The driver outputs, Y and Z, are enabled by bringing DE high. They are high impedance when DE is low. If the driver outputs are enabled, the parts function as line drivers. While they are high impedance, they function as line receivers if RE is low.
4	6	3	5	5	DI	Driver Input: A low on DI forces output Y low and output Z high. Similarly, a high on DI forces output Y high and output Z low.
5	7	4	6	6, 7	GND	Ground
—	—	5	7	9	Y	Noninverting Driver Output
—	—	6	8	10	Z	Inverting Driver Output
6	8	—	—	—	A	Noninverting Receiver Input and Noninverting Driver Output
—	—	8	2	12	A	Noninverting Receiver Input
7	—	—	—	—	B	Inverting Receiver Input and Inverting Driver Output
—	—	7	1	11	B	Inverting Receiver Input
8	2	1	3	14	VCC	Positive Supply: $4.75V \leq VCC \leq 5.25V$
—	—	—	—	1, 9, 13	N.C.	No Connect—not internally connected

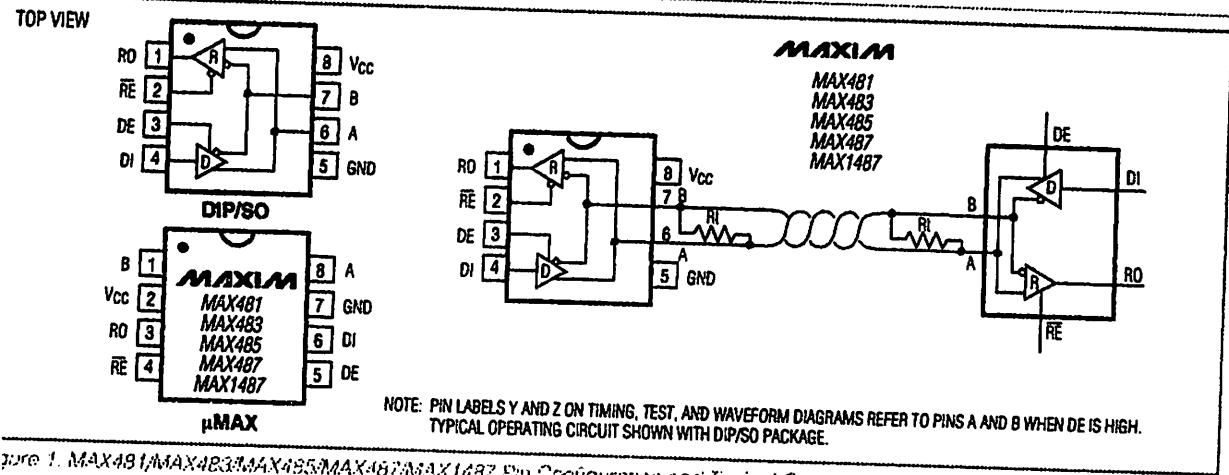


Figure 1. MAX481/MAX483/MAX485/MAX487/MAX491/MAX1487 Pin Configuration and Typical Operating Circuit

Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

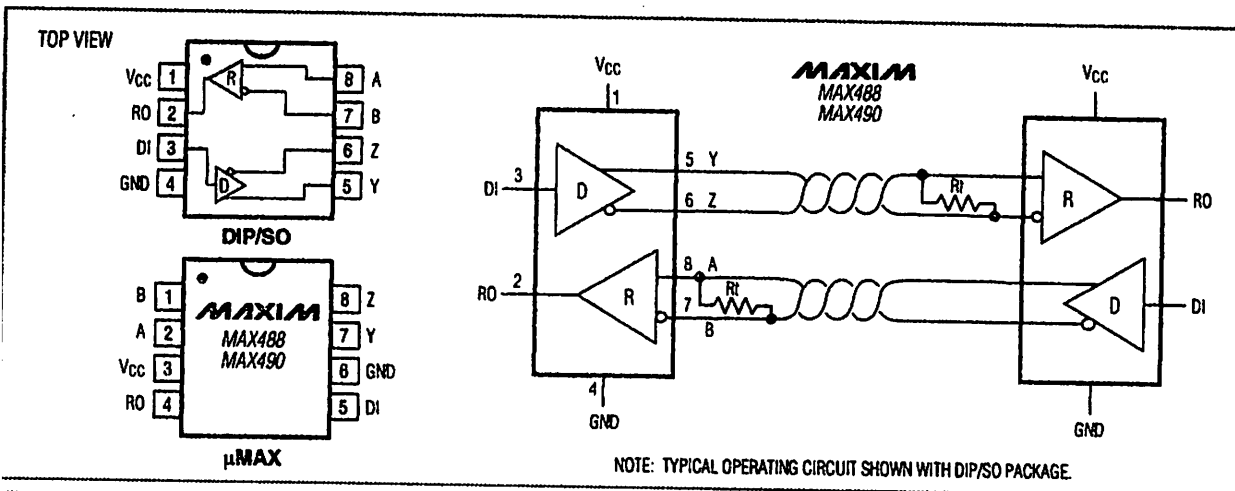


Figure 2. MAX488/MAX490 Pin Configuration and Typical Operating Circuit

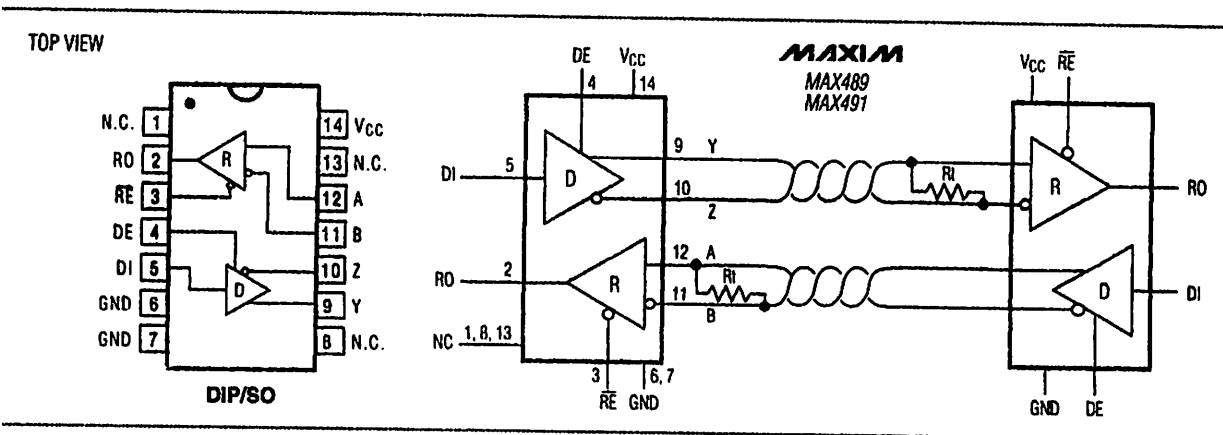


Figure 3. MAX489/MAX491 Pin Configuration and Typical Operating Circuit

Applications Information

The MAX481/MAX483/MAX485/MAX487-MAX491 and MAX1487 are low-power transceivers for RS-485 and RS-422 communications. The MAX481, MAX485, MAX490, MAX491, and MAX1487 can transmit and receive at data rates up to 2.5Mbps, while the MAX483, MAX487, MAX488, and MAX489 are specified for data rates up to 50kbps. The MAX488-MAX491 are full-duplex transceivers while the MAX481, MAX483, MAX485, MAX487, and MAX1487 are half-duplex. In addition, Driver Enable (DE) and Receiver Enable (RE) pins are included on the MAX481, MAX483, MAX485, MAX487, MAX489, MAX491, and MAX1487. When disabled, the driver and receiver outputs are high impedance.

MAX487/MAX1487: 128 Transceivers on the Bus

The 48kΩ, 1/2-unit-load receiver input impedance of the MAX487 and MAX1487 allows up to 128 transceivers on a bus, compared to the 1-unit load (12kΩ input impedance) of standard RS-485 drivers (32 transceivers maximum). Any combination of MAX487/MAX1487 and other RS-485 transceivers with a total of 32 unit loads or less can be put on the bus. The MAX481/MAX483/MAX485 and MAX488-MAX491 have standard 12kΩ Receiver Input impedance.

Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

Test Circuits

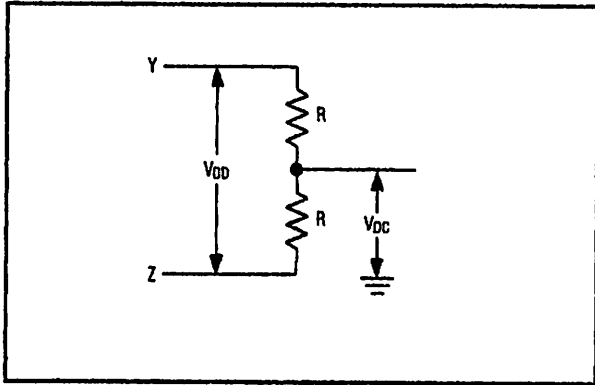


Figure 4. Driver DC Test Load

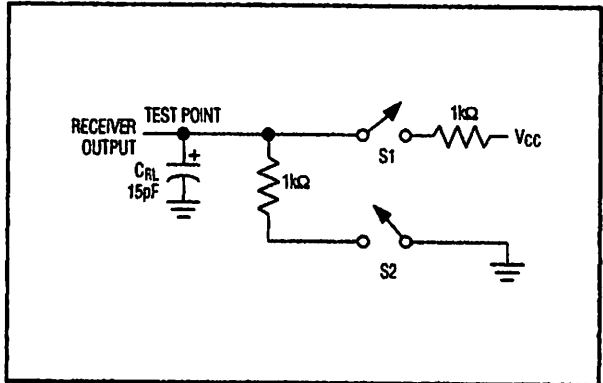


Figure 5. Receiver Timing Test Load

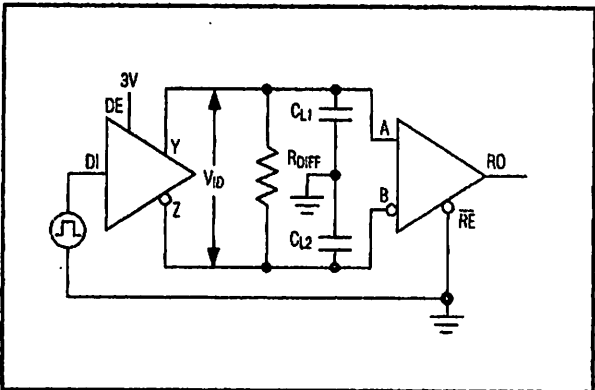


Figure 6. Driver/Receiver Timing Test Circuit

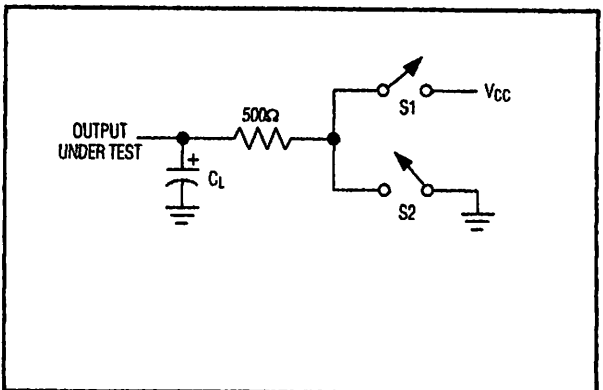


Figure 7. Driver Timing Test Load

MAX483/MAX487/MAX488/MAX489: Reduced EMI and Reflections

The MAX483 and MAX487-MAX489 are slew-rate limited, minimizing EMI and reducing reflections caused by improperly terminated cables. Figure 12 shows the driver output waveform and its Fourier analysis of a 150kHz signal transmitted by a MAX481, MAX485, MAX490, MAX491, or MAX1487. High-frequency har-

monics with large amplitudes are evident. Figure 13 shows the same information displayed for a MAX483, MAX487, MAX488, or MAX489 transmitting under the same conditions. Figure 13's high-frequency harmonics have much lower amplitudes, and the potential for EMI is significantly reduced.

MAX481/MAX483/MAX485/MAX487-MAX491/MAX1487

Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

Switching Waveforms

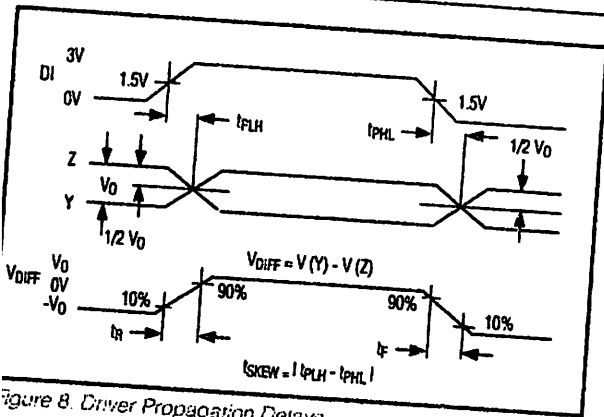


Figure 8. Driver Propagation Delays

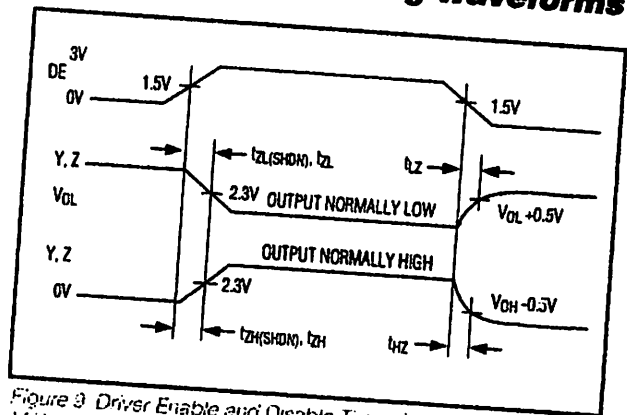


Figure 9. Driver Enable and Disable Times (except MAX488 and MAX490)

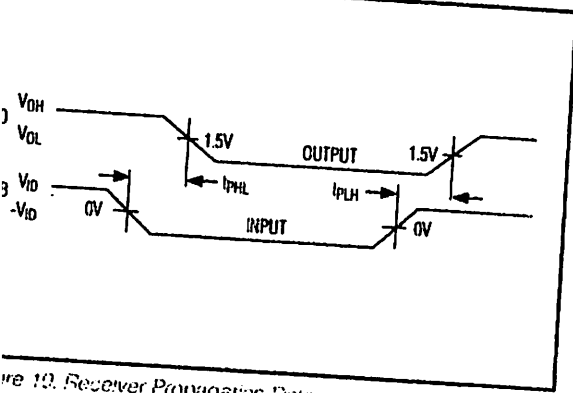


Figure 10. Receiver Propagation Delays

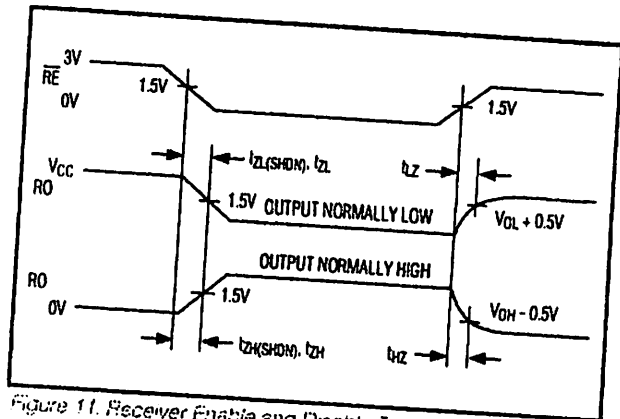


Figure 11. Receiver Enable and Disable Times (except MAX486 and MAX490)

Function Tables (MAX481/MAX483/MAX485/MAX487/MAX1487)

Table 1. Transmitting

INPUTS		OUTPUTS	
DE	DI	Z	Y
1	1	0	1
1	0	1	0
0	X	High-Z	High-Z
0	X	High-Z*	High-Z*

X = Don't care
 High-Z = High Impedance
 * Shutdown mode for MAX481/MAX483/MAX487

Table 2. Receiving

INPUTS			OUTPUT
RE	DE	A-B	RO
0	0	$\geq +0.2V$	1
0	0	$\leq -0.2V$	0
0	0	Inputs open	1
1	0	X	High-Z*

X = Don't care
 High-Z = High Impedance
 * Shutdown mode for MAX481/MAX483/MAX487

Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

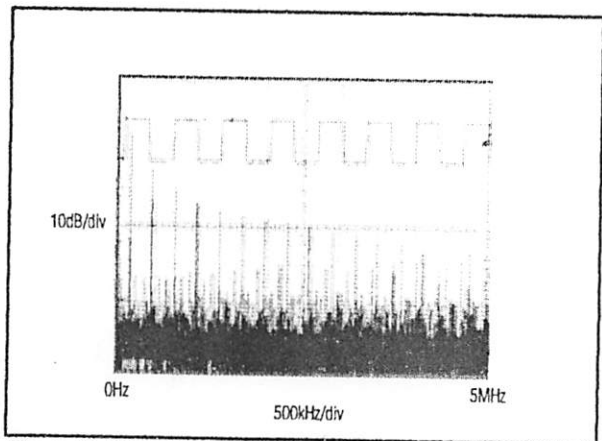


Figure 12. Driver Output Waveform and FFT Plot of MAX481/MAX485/MAX490/MAX491/MAX1487 Transmitting a 150kHz Signal

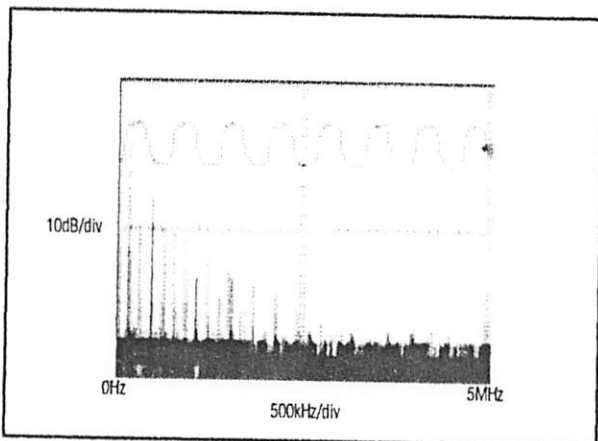


Figure 13. Driver Output Waveform and FFT Plot of MAX483/MAX487-MAX489 Transmitting a 150kHz Signal

Low-Power Shutdown Mode (MAX481/MAX483/MAX487)

A low-power shutdown mode is initiated by bringing both \overline{RE} high and DE low. The devices will not shut down unless both the driver and receiver are disabled. In shutdown, the devices typically draw only 0.1 μ A of supply current.

\overline{RE} and DE may be driven simultaneously; the parts are guaranteed not to enter shutdown if \overline{RE} is high and DE is low for less than 50ns. If the inputs are in this state for at least 600ns, the parts are guaranteed to enter shutdown.

For the MAX481, MAX483, and MAX487, the t_{ZH} and t_{ZL} enable times assume the part was not in the low-power shutdown state (the MAX485/MAX488-MAX491 and MAX1487 can not be shut down). The $t_{ZH}(SHDN)$ and $t_{ZL}(SHDN)$ enable times assume the parts were shut down (see *Electrical Characteristics*).

It takes the drivers and receivers longer to become enabled from the low-power shutdown state ($t_{ZH}(SHDN)$, $t_{ZL}(SHDN)$) than from the operating mode (t_{ZH} , t_{ZL}). (The parts are in operating mode if the \overline{RE} , DE inputs equal a logical 0, 1 or 1, 1 or 0, 0.)

Driver Output Protection

Excessive output current and power dissipation caused by faults or by bus contention are prevented by two mechanisms. A foldback current limit on the output stage provides immediate protection against short circuits over the whole common-mode voltage range (see *Typical Operating Characteristics*). In addition, a thermal shutdown circuit forces the driver outputs into a high-impedance state if the die temperature rises excessively.

Propagation Delay

Many digital encoding schemes depend on the difference between the driver and receiver propagation delay times. Typical propagation delays are shown in Figures 15-18 using Figure 14's test circuit.

The difference in receiver delay times, $|t_{PLH} - t_{PHL}|$, is typically under 13ns for the MAX481, MAX485, MAX490, MAX491, and MAX1487 and is typically less than 100ns for the MAX483 and MAX487-MAX489.

The driver skew times are typically 5ns (10ns max) for the MAX481, MAX485, MAX490, MAX491, and MAX1487, and are typically 100ns (800ns max) for the MAX483 and MAX487-MAX489.

MAX481/MAX483/MAX485/MAX487-MAX491/MAX1487

Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

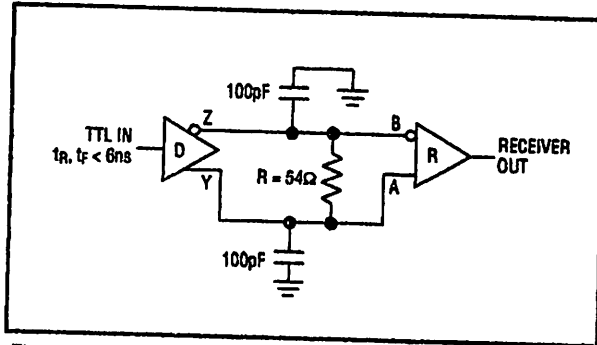


Figure 14. Receiver Propagation Delay Test Circuit

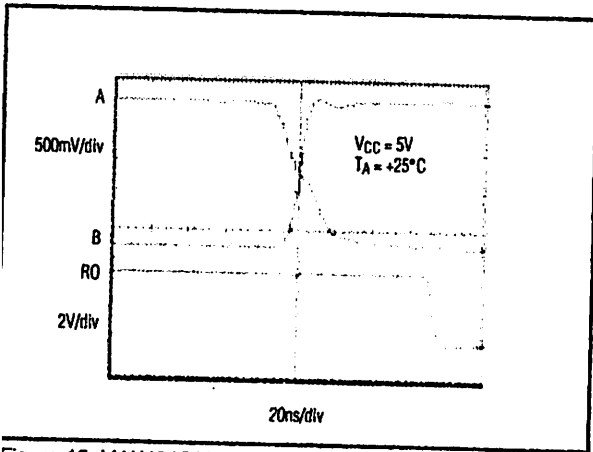


Figure 15. MAX481/MAX485/MAX490/MAX491/MAX1487 Receiver tPHL

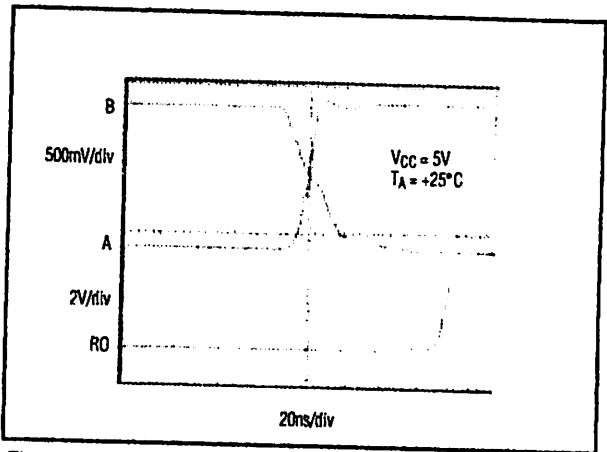


Figure 16. MAX481/MAX485/MAX490/MAX491/MAX1487 Receiver tPLH

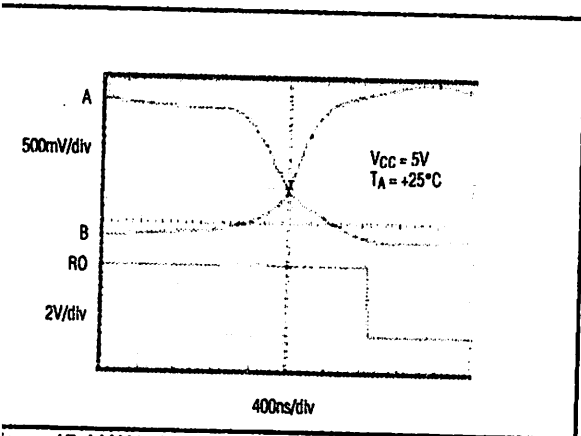


Figure 17. MAX483, MAX487-MAX489 Receiver tPHL

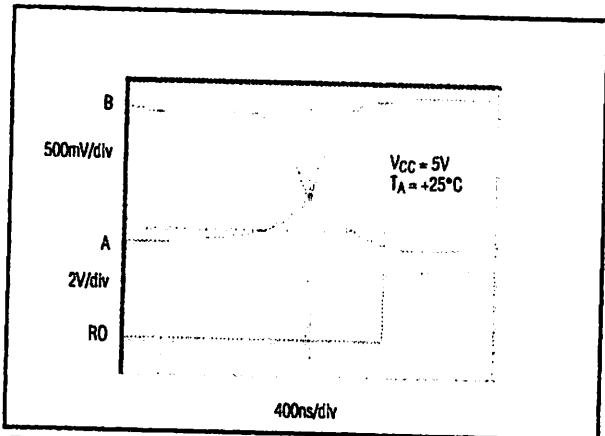


Figure 18. MAX483, MAX487-MAX489 Receiver tPLH

Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

Line Length vs. Data Rate

The RS-485/RS-422 standard covers line lengths up to 4000 feet. For line lengths greater than 4000 feet, see Figure 23.

Figures 19 and 20 show the system differential voltage for the parts driving 4000 feet of 26AWG twisted-pair wire at 110kHz into 120Ω loads.

Typical Applications

The MAX481, MAX483, MAX485, MAX487-MAX491, and MAX1487 transceivers are designed for bidirectional data communications on multipoint bus transmission lines.

Figures 21 and 22 show typical network applications circuits. These parts can also be used as line repeaters, with cable lengths longer than 4000 feet, as shown in Figure 23.

To minimize reflections, the line should be terminated at both ends in its characteristic impedance, and stub lengths off the main line should be kept as short as possible. The slew-rate-limited MAX483 and MAX487-MAX489 are more tolerant of imperfect termination.

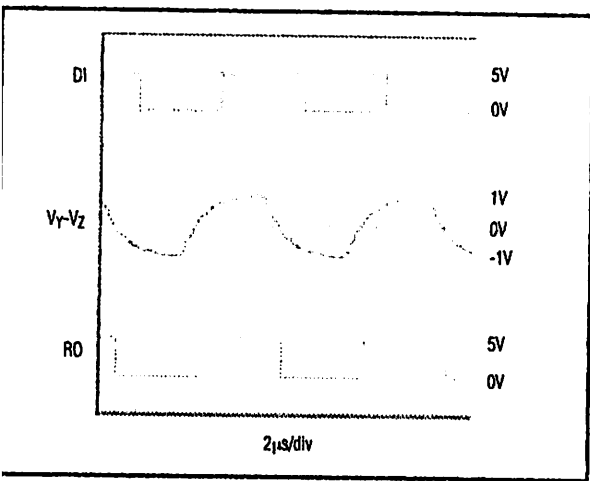


Figure 19. MAX481/MAX485/MAX490/MAX491/MAX1487 System Differential Voltage at 110kHz Driving 4000ft of Cable

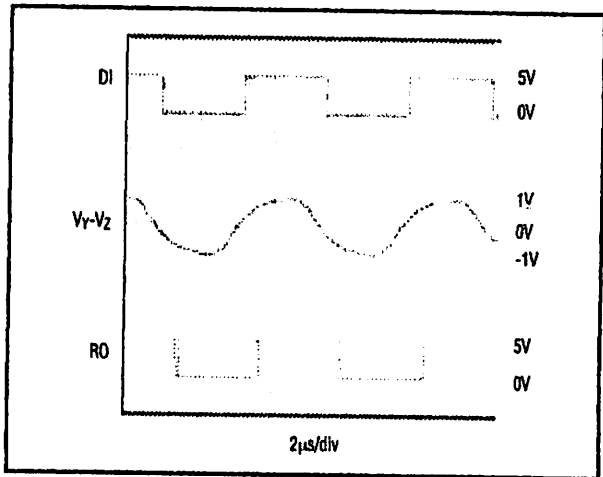


Figure 20. MAX483, MAX487-MAX489 System Differential Voltage at 110kHz Driving 4000ft of Cable

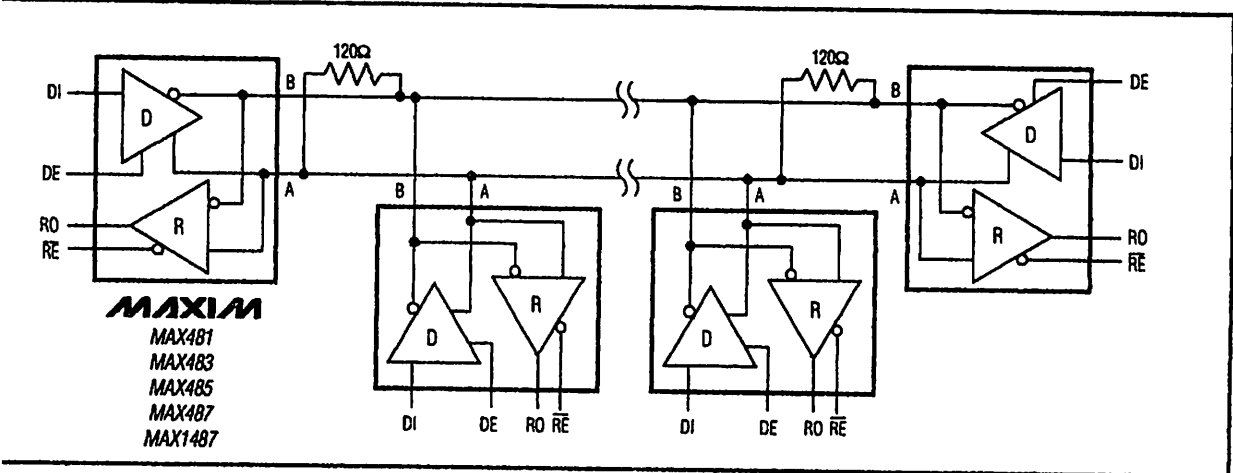


Figure 21. MAX481/MAX483/MAX485/MAX487/MAX1487 Typical Half-Duplex RS-485 Network

MAX481/MAX483/MAX485/MAX487-MAX491/MAX1487

Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

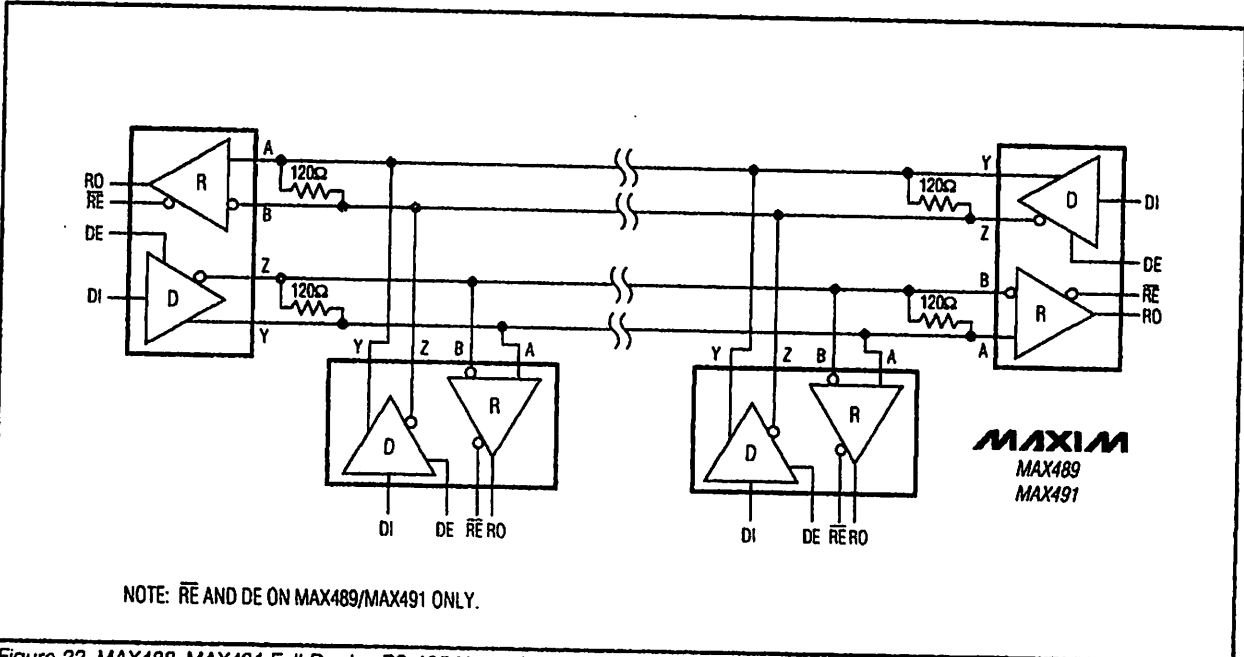


Figure 22. MAX488-MAX491 Full-Duplex RS-485 Network

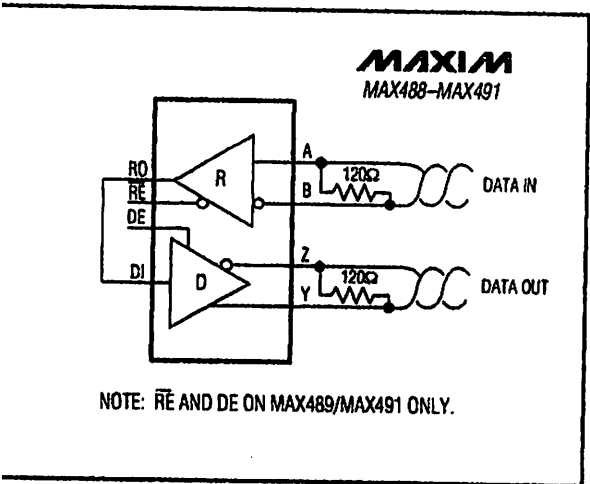


Figure 23. Line Repeater for MAX488-MAX491

Isolated RS-485
For isolated RS-485 applications, see the MAX253 and MAX1480 data sheets.

Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

Ordering Information

PART	TEMP. RANGE	PIN-PACKAGE
MAX481CPA	0°C to +70°C	8 Plastic DIP
MAX481CSA	0°C to +70°C	8 SO
MAX481CUA	0°C to +70°C	8 µMAX
MAX481C/D	0°C to +70°C	Dice*
MAX481EPA	-40°C to +85°C	8 Plastic DIP
MAX481ESA	-40°C to +85°C	8 SO
MAX481MJA	-55°C to +125°C	8 CERDIP
MAX483CPA	0°C to +70°C	8 Plastic DIP
MAX483CSA	0°C to +70°C	8 SO
MAX483CUA	0°C to +70°C	8 µMAX
MAX483C/D	0°C to +70°C	Dice*
MAX483EPA	-40°C to +85°C	8 Plastic DIP
MAX483ESA	-40°C to +85°C	8 SO
MAX483MJA	-55°C to +125°C	8 CERDIP
MAX485CPA	0°C to +70°C	8 Plastic DIP
MAX485CSA	0°C to +70°C	8 SO
MAX485CUA	0°C to +70°C	8 µMAX
MAX485C/D	0°C to +70°C	Dice*
MAX485EPA	-40°C to +85°C	8 Plastic DIP
MAX485ESA	-40°C to +85°C	8 SO
MAX485MJA	-55°C to +125°C	8 CERDIP
MAX487CPA	0°C to +70°C	8 Plastic DIP
MAX487CSA	0°C to +70°C	8 SO
MAX487CUA	0°C to +70°C	8 µMAX
MAX487C/D	0°C to +70°C	Dice*
MAX487EPA	-40°C to +85°C	8 Plastic DIP
MAX487ESA	-40°C to +85°C	8 SO
MAX487MJA	-55°C to +125°C	8 CERDIP
MAX488CPA	0°C to +70°C	8 Plastic DIP
MAX488CSA	0°C to +70°C	8 SO
MAX488CUA	0°C to +70°C	8 µMAX
MAX488C/D	0°C to +70°C	Dice*
MAX488EPA	-40°C to +85°C	8 Plastic DIP
MAX488ESA	-40°C to +85°C	8 SO
MAX488MJA	-55°C to +125°C	8 CERDIP
MAX489CPD	0°C to +70°C	14 Plastic DIP
MAX489CSD	0°C to +70°C	14 SO
MAX489C/D	0°C to +70°C	Dice*
MAX489EPD	-40°C to +85°C	14 Plastic DIP
MAX489ESD	-40°C to +85°C	14 SO
MAX489MJD	-55°C to +125°C	14 CERDIP

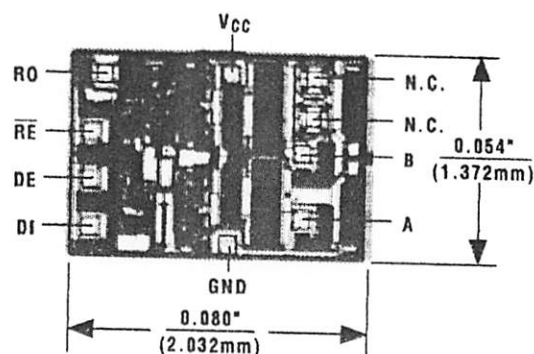
Ordering Information (continued)

PART	TEMP. RANGE	PIN-PACKAGE
MAX490CPA	0°C to +70°C	8 Plastic DIP
MAX490CSA	0°C to +70°C	8 SO
MAX490CUA	0°C to +70°C	8 µMAX
MAX490C/D	0°C to +70°C	Dice*
MAX490EPA	-40°C to +85°C	8 Plastic DIP
MAX490ESA	-40°C to +85°C	8 SO
MAX490MJA	-55°C to +125°C	8 CERDIP
MAX491CPD	0°C to +70°C	14 Plastic DIP
MAX491CSD	0°C to +70°C	14 SO
MAX491C/D	0°C to +70°C	Dice*
MAX491EPD	-40°C to +85°C	14 Plastic DIP
MAX491ESD	-40°C to +85°C	14 SO
MAX491MJD	-55°C to +125°C	14 CERDIP
MAX1487CPA	0°C to +70°C	8 Plastic DIP
MAX1487CSA	0°C to +70°C	8 SO
MAX1487CUA	0°C to +70°C	8 µMAX
MAX1487C/D	0°C to +70°C	Dice*
MAX1487EPA	-40°C to +85°C	8 Plastic DIP
MAX1487ESA	-40°C to +85°C	8 SO
MAX1487MJA	-55°C to +125°C	8 CERDIP

* Contact factory for dice specifications.

Chip Topographies

MAX481/MAX483/MAX485/MAX487/MAX1487

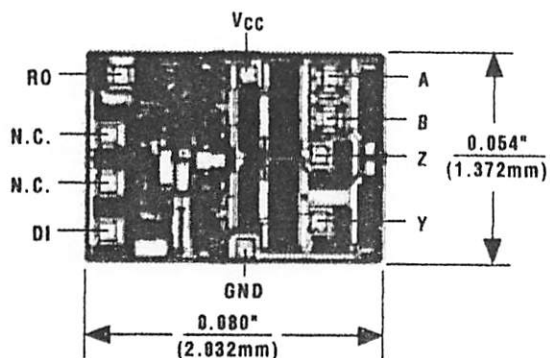


MAX481/MAX483/MAX485/MAX487-MAX491/MAX1487

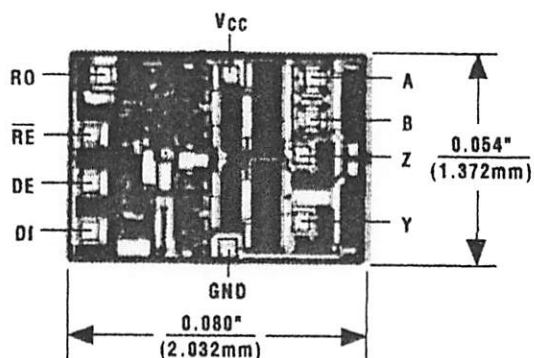
Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

Chip Topographies (continued)

MAX488/MAX490



MAX489/MAX491



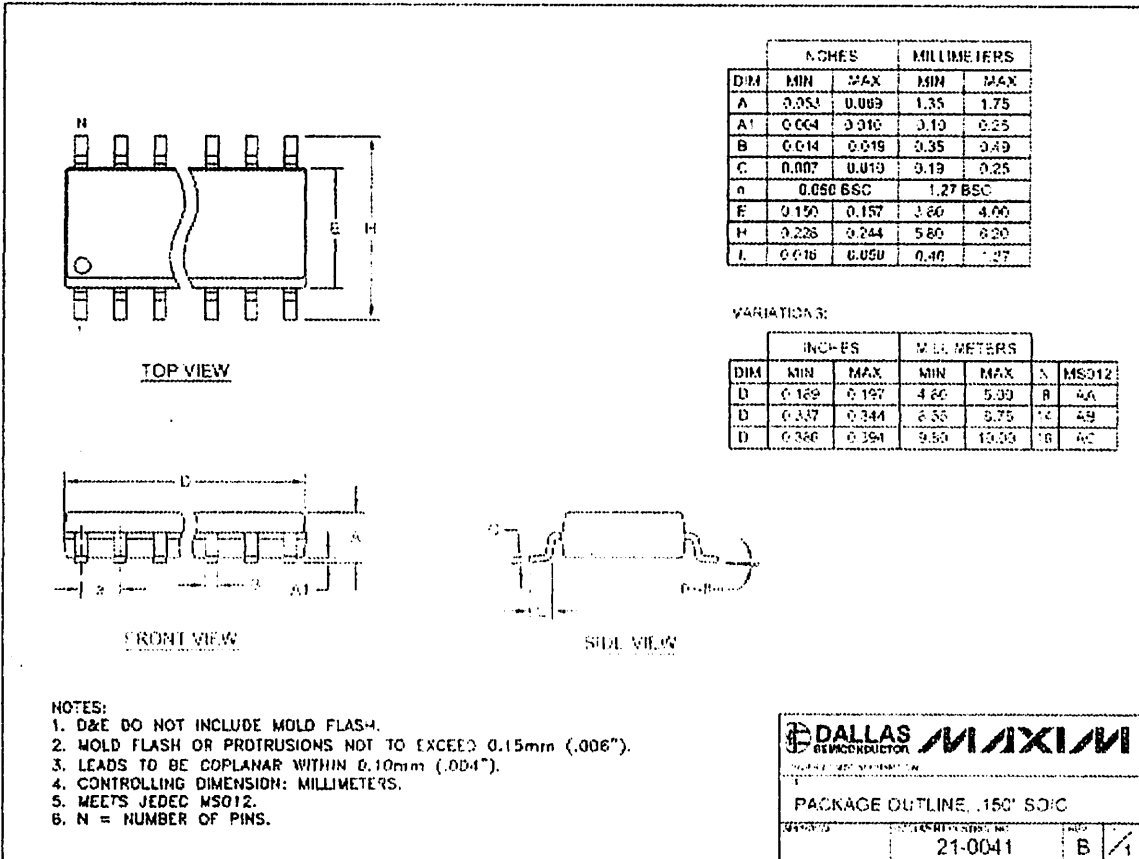
TRANSISTOR COUNT: 248
SUBSTRATE CONNECTED TO GND

Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

Package Information

(The package drawing(s) in this data sheet may not reflect the most current specifications. For the latest package outline information go to www.maxim-lc.com/packages.)

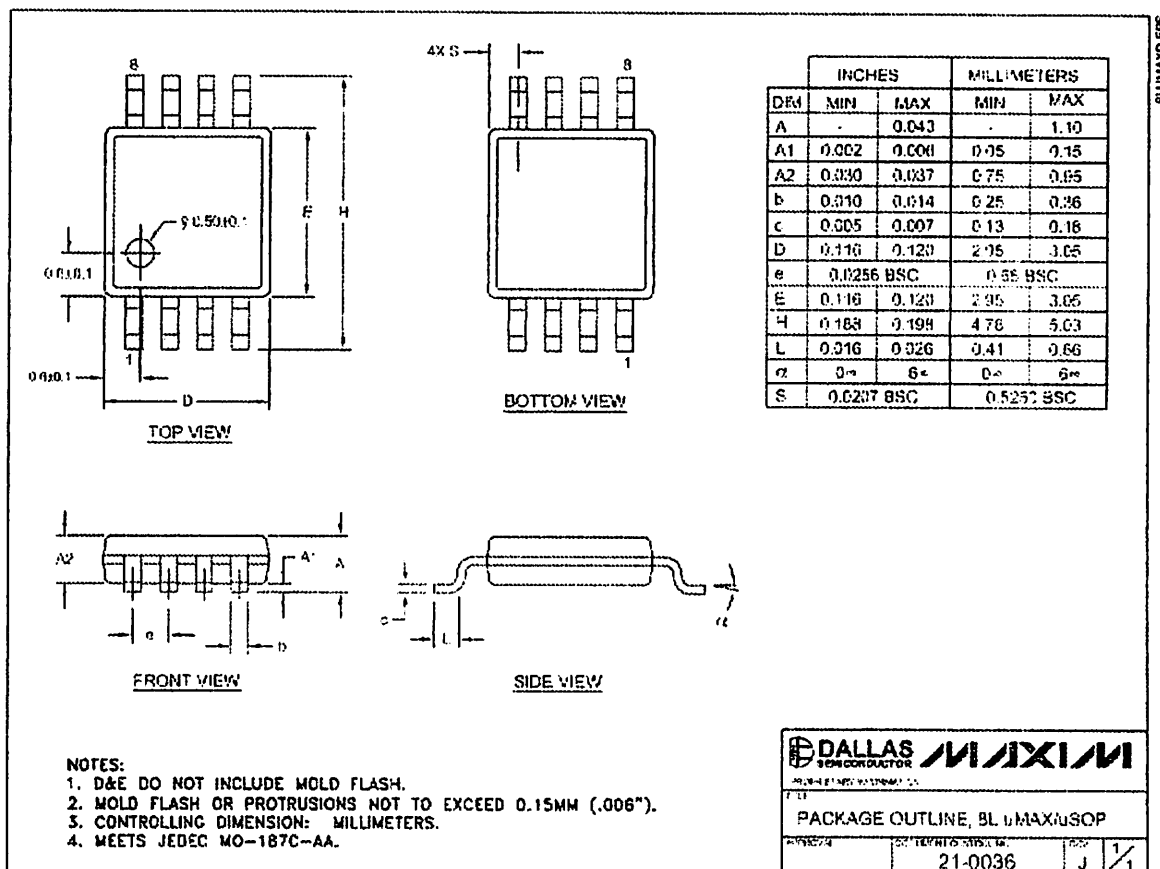
MAX481/MAX483/MAX485/MAX487-MAX491/MAX1487



Low-Power, Slew-Rate-Limited RS-485/RS-422 Transceivers

Package Information (continued)

(The package drawing(s) in this data sheet may not reflect the most current specifications. For the latest package outline information go to www.maxim-ic.com/packages.)



MAXIM

+5V-Powered, Multichannel RS-232 Drivers/Receivers

General Description

The MAX220–MAX249 family of line drivers/receivers is intended for all EIA/TIA-232E and V.28/V.24 communications interfaces, particularly applications where $\pm 12V$ is not available.

These parts are especially useful in battery-powered systems, since their low-power shutdown mode reduces power dissipation to less than $5\mu W$. The MAX225, MAX233, MAX235, and MAX245/MAX246/MAX247 use no external components and are recommended for applications where printed circuit board space is critical.

Applications

Portable Computers
Low-Power Modems
Interface Translation
Battery-Powered RS-232 Systems
Multidrop RS-232 Networks

AutoShutdown and UCSP are trademarks of Maxim Integrated Products, Inc.

Next-Generation Device Features

- ◆ For Low-Voltage, Integrated ESD Applications: MAX3222E/MAX3232E/MAX3237E/MAX3241E/MAX3246E: +3.0V to +5.5V, Low-Power, Up to 1Mbps, True RS-232 Transceivers Using Four 0.1 μF External Capacitors (MAX3246E Available in a UCSP™ Package)
- ◆ For Low-Cost Applications: MAX221E: $\pm 15kV$ ESD-Protected, +5V, 1 μA , Single RS-232 Transceiver with AutoShutdown™

Ordering Information

PART	TEMP RANGE	PIN-PACKAGE
MAX220CPE	0°C to -70°C	16 Plastic DIP
MAX220CSE	0°C to -70°C	16 Narrow SO
MAX220CWE	0°C to -70°C	16 Wide SO
MAX220C/D	0°C to -70°C	Dice*
MAX220EPE	-40°C to -85°C	16 Plastic DIP
MAX220ESE	-40°C to -85°C	16 Narrow SO
MAX220EWE	-40°C to -85°C	16 Wide SO
MAX220EJE	-40°C to -85°C	16 CERDIP
MAX220MJE	-55°C to -125°C	16 CERDIP

Ordering Information continued at end of data sheet.

*Contact factory for dice specifications.

Selection Table

Part Number	Power Supply (V)	No. of RS-232 Drivers/Rx	No. of Ext. Caps	Nominal Cap. Value (μF)	SHDN & Three-State	Rx Active In SHDN	Data Rate (kbps)	Features
MAX220	-5	2/2	4	0.1	No	—	120	Ultra-low-power, industry-standard pinout
MAX222	-5	2/2	4	0.1	Yes	—	200	Low-power shutdown
MAX223 (MAX213)	-5	4/4	4	1.0 (0.1)	Yes	✓	120	MAX241 and receivers active in shutdown
MAX225	-5	5/5	0	—	Yes	✓	120	Available in SO
MAX230 (MAX200)	-5	5/0	4	1.0 (0.1)	Yes	—	120	5 drivers with shutdown
MAX231 (MAX201)	-5 and -7.5 to -13.2	2/2	2	1.0 (0.1)	No	—	120	Standard +5/+12V or battery supplies; same functions as MAX232
MAX232 (MAX202)	-5	2/2	4	1.0 (0.1)	No	—	120 (64)	Industry standard
MAX232A	-5	2/2	4	0.1	No	—	200	Higher slew rate, small caps
MAX233 (MAX203)	-5	2/2	0	—	No	—	120	No external caps
MAX233A	-5	2/2	0	—	No	—	200	No external caps, high slew rate
MAX234 (MAX204)	-5	4/0	4	1.0 (0.1)	No	—	120	Replaces 1486
MAX235 (MAX205)	-5	5/5	0	—	Yes	—	120	No external caps
MAX236 (MAX206)	-5	4/2	4	1.0 (0.1)	Yes	—	120	Shutdown, three state
MAX237 (MAX207)	-5	5/3	4	1.0 (0.1)	No	—	120	Complements IBM PC serial port
MAX238 (MAX208)	-5	4/4	4	1.0 (0.1)	No	—	120	Replaces 1488 and 1489
MAX239 (MAX209)	-5 and -7.5 to -13.2	3/5	2	1.0 (0.1)	No	—	120	Standard +5/+12V or battery supplies; single-packaging solution for IBM PC serial port
MAX240	-5	5/5	4	1.0	Yes	—	120	C ² or flatpack package
MAX241 (MAX211)	-5	4/5	4	1.0 (0.1)	Yes	—	120	Complete IBM PC serial port
MAX242	-5	2/2	4	0.1	Yes	✓	200	Separate shutdown and enable
MAX243	-5	2/2	4	0.1	No	—	200	Open-line detection simplifies cabling
MAX244	-5	5/10	4	1.0	No	—	120	High slew rate
MAX245	-5	5/10	0	—	Yes	✓	120	High slew rate, int. caps, two shutdown modes
MAX246	-5	5/10	0	—	Yes	✓	120	High slew rate, int. caps, three shutdown modes
MAX247	-5	5/9	0	—	Yes	✓	120	High slew rate, int. caps, nine operating modes
MAX248	-5	5/8	4	1.0	Yes	✓	120	High slew rate, selective half-chip enables
MAX249	-5	6/10	4	1.0	Yes	✓	120	Available in quad flatpack package

MAXIM

Maxim Integrated Products 1

For pricing, delivery, and ordering information, please contact Maxim/Dallas Direct! at 1-888-629-4642, or visit Maxim's website at www.maxim-ic.com.

MAX220-MAX249

+5V-Powered, Multichannel RS-232 Drivers/Receivers

ABSOLUTE MAXIMUM RATINGS—MAX220/222/232A/233A/242/243

Supply Voltage (V _{CC})	-0.3V to +6V	20-Pin Plastic DIP (derate 8.00mW/°C above +70°C)	440mW
Input Voltages		16-Pin Narrow SO (derate 8.70mW/°C above +70°C)	696mW
T _{IN}	-0.3V to (V _{CC} + 0.3V)	16-Pin Wide SO (derate 9.52mW/°C above +70°C)	762mW
R _{IN} (Except MAX220)	±30V	18-Pin Wide SO (derate 9.52mW/°C above +70°C)	762mW
R _{IN} (MAX220)	±25V	20-Pin Wide SO (derate 10.00mW/°C above +70°C)	800mW
T _{OUT} (Except MAX220) (Note 1)	±15V	20-Pin SSOP (derate 8.00mW/°C above +70°C)	640mW
T _{OUT} (MAX220)	±13.2V	16-Pin CERDIP (derate 10.00mW/°C above +70°C)	800mW
Output Voltages		18-Pin CERDIP (derate 10.53mW/°C above +70°C)	842mW
T _{OUT}	±15V	Operating Temperature Ranges	
R _{OUT}	-0.3V to (V _{CC} + 0.3V)	MAX2__AC__, MAX2__C__	0°C to -70°C
Driver/Receiver Output Short Circuited to GND	Continuous	MAX2__AE__, MAX2__E__	-40°C to -85°C
Continuous Power Dissipation (T _A = +70°C)		MAX2__AM__, MAX2__M__	-55°C to +25°C
16-Pin Plastic DIP (derate 10.53mW/°C above +70°C)	842mW	Storage Temperature Range	-65°C to +160°C
18-Pin Plastic DIP (derate 11.11mW/°C above +70°C)	889mW	Lead Temperature (soldering, 10s)	+300°C

Note 1: Input voltage measured with T_{OUT} in high-impedance state, \overline{SHDN} or V_{CC} = 0V.

Note 2: For the MAX220, V₊ and V₋ can have a maximum magnitude of 7V, but their absolute difference cannot exceed 13V.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS—MAX220/222/232A/233A/242/243

(V_{CC} = +5V ±10%, C1-C4 = 0.1μF, MAX220, C1 = 0.047μF, C2-C4 = 0.33μF, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
RS-232 TRANSMITTERS						
Output Voltage Swing	All transmitter outputs loaded with 3kΩ to GND		±5	±8		V
Input Logic Threshold Low				1.4	0.8	V
Input Logic Threshold High	All devices except MAX220		2	1.4		V
	MAX220: V _{CC} = 5.0V		2.4			
Logic Pull-Up Input Current	All except MAX220, normal operation			5	40	μA
	\overline{SHDN} = 0V, MAX222/242, shutdown, MAX220			±0.01	±1	
Output Leakage Current	V _{CC} = 5.5V, \overline{SHDN} = 0V, V _{OUT} = ±15V, MAX222/242			±0.01	±10	μA
	V _{CC} = \overline{SHDN} = 0V, V _{OUT} = ±15V			±0.01	±10	
Data Rate				200	116	kops
Transmitter Output Resistance	V _{CC} = V ₋ = V ₊ = 0V, V _{OUT} = ±2V		300	10M		Ω
Output Short-Circuit Current	V _{OUT} = 0V		±7	±22		mA
RS-232 RECEIVERS						
RS-232 Input Voltage Operating Range					±30	V
RS-232 Input Threshold Low	V _{CC} = 5V	All except MAX243 R _{2IN}	0.8	1.3		V
		MAX243 R _{2IN} (Note 2)	-3			
RS-232 Input Threshold High	V _{CC} = 5V	All except MAX243 R _{2IN}		1.8	2.4	V
		MAX243 R _{2IN} (Note 2)		-0.5	-0.1	
RS-232 Input Hysteresis	All except MAX243, V _{CC} = 5V, no hysteresis in shdn.		0.2	0.5	1	V
	MAX243			1		
RS-232 Input Resistance			3	5	7	kΩ
TTL/CMOS Output Voltage Low	I _{OUT} = 3.2mA			0.2	0.4	V
TTL/CMOS Output Voltage High	I _{OUT} = -1.0mA		3.5	V _{CC} - 0.2		V
TTL/CMOS Output Short-Circuit Current	Sourcing V _{OUT} = GND		-2	-10		mA
	Sinking V _{OUT} = V _{CC}		10	30		

+5V-Powered, Multichannel RS-232 Drivers/Receivers

MAX220-MAX249

ELECTRICAL CHARACTERISTICS — MAX220/222/232A/233A/242/243 (continued)

(VCC = +5V ±10%, C1–C4 = 0.1µF, MAX220, C1 = 0.047µF, C2–C4 = 0.33µF, TA = TMIN to TMAX, unless otherwise noted.)

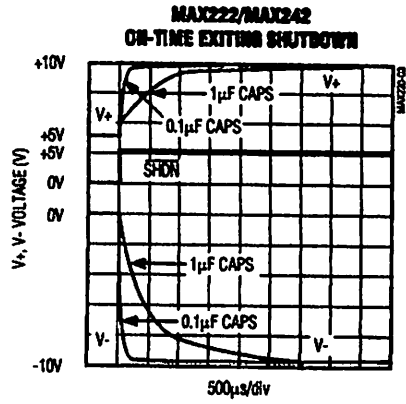
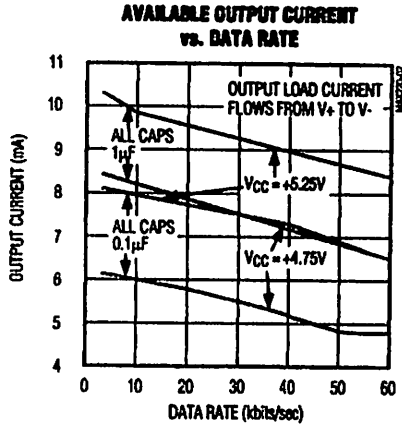
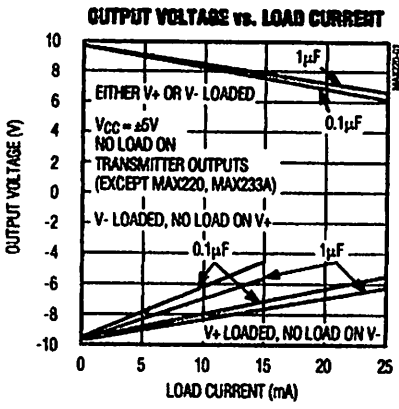
PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
TTL/CMOS Output Leakage Current	SHDN = VCC or EN = VCC (SHDN = 0V for MAX222), 0V ≤ VOUT ≤ VCC			±0.05	±10	µA
EN Input Threshold Low	MAX242			1.4	0.8	V
EN Input Threshold High	MAX242		2.0	1.4		V
Operating Supply Voltage			4.5		5.5	V
VCC Supply Current (SHDN = VCC), Figures 5, 6, 11, 19	No load	MAX220		0.5	2	mA
		MAX222/232A/233A/242/243		4	10	
	3kΩ load both inputs	MAX220		12		
		MAX222/232A/233A/242/243		15		
Shutdown Supply Current	MAX222/242	TA = +25°C		0.1	10	µA
		TA = 0°C to +70°C		2	50	
		TA = -40°C to +85°C		2	50	
		TA = -55°C to +125°C		35	100	
SHDN Input Leakage Current	MAX222/242				±1	µA
SHDN Threshold Low	MAX222/242			1.4	0.8	V
SHDN Threshold High	MAX222/242		2.0	1.4		V
Transition Slew Rate	CL = 50pF to 2500pF, RL = 3kΩ to 7kΩ, VCC = 5V, TA = +25°C, measured from +3V to -3V or -3V to +3V	MAX222/232A/233A/242/243	6	12	30	V/µs
		MAX220	1.5	3	30	
Transmitter Propagation Delay TLL to RS-232 (Normal Operation), Figure 1	tPHLT	MAX222/232A/233A/242/243		1.3	3.5	µs
		MAX220		4	10	
	tPLHT	MAX222/232A/233A/242/243		1.5	3.5	
		MAX220		5	10	
Receiver Propagation Delay RS-232 to TLL (Normal Operation), Figure 2	tPHLR	MAX222/232A/233A/242/243		0.5	1	µs
		MAX220		0.6	3	
	tPLHR	MAX222/232A/233A/242/243		0.6	1	
		MAX220		0.8	3	
Receiver Propagation Delay RS-232 to TLL (Shutdown), Figure 2	tPHLS	MAX242		0.5	10	µs
	tPLHS	MAX242		2.5	10	
Receiver-Output Enable Time, Figure 3	TER	MAX242		125	500	ns
Receiver-Output Disable Time, Figure 3	tdR	MAX242		160	500	ns
Transmitter-Output Enable Time (SHDN Goes High), Figure 4	tET	MAX222/242, 0.1µF caps (includes charge-pump start-up)		250		µs
Transmitter-Output Disable Time (SHDN Goes Low), Figure 4	tDT	MAX222/242, 0.1µF caps		600		ns
Transmitter + to - Propagation Delay Difference (Normal Operation)	tPHLT - tPLHT	MAX222/232A/233A/242/243		300		ns
		MAX220		2000		
Receiver + to - Propagation Delay Difference (Normal Operation)	tPHLR - tPLHR	MAX222/232A/233A/242/243		100		ns
		MAX220		225		

Note 3: MAX243 R2OUT is guaranteed to be low when R2IN is ≥ 0V or is floating.

+5V-Powered, Multichannel RS-232 Drivers/Receivers

Typical Operating Characteristics

MAX220/MAX222/MAX232A/MAX233A/MAX242/MAX243



+5V-Powered, Multichannel RS-232 Drivers/Receivers

MAX220-MAX249

ABSOLUTE MAXIMUM RATINGS—MAX223/MAX230-MAX241

V _{CC}	-0.3V to +6V	20-Pin Wide SO (derate 10.00mW/°C above +70°C).....	800mW
V ₊	(V _{CC} - 0.3V) to +14V	24-Pin Wide SO (derate 11.76mW/°C above +70°C).....	941mW
V ₋	+0.3V to -14V	28-Pin Wide SO (derate 12.50mW/°C above +70°C).....	1W
Input Voltages		44-Pin Plastic FP (derate 11.11mW/°C above +70°C).....	889mW
T _{IN}	-0.3V to (V _{CC} + 0.3V)	14-Pin CERDIP (derate 9.09mW/°C above +70°C).....	727mW
R _{IN}	±30V	16-Pin CERDIP (derate 10.00mW/°C above +70°C).....	800mW
Output Voltages		20-Pin CERDIP (derate 11.11mW/°C above +70°C).....	889mW
T _{OUT}	(V ₊ + 0.3V) to (V ₋ - 0.3V)	24-Pin Narrow CERDIP	
R _{OUT}	-0.3V to (V _{CC} + 0.3V)	(derate 12.50mW/°C above +70°C).....	1W
Short-Circuit Duration, T _{OUT}	Continuous	24-Pin Sidebrazed (derate 20.0mW/°C above +70°C).....	1.6W
Continuous Power Dissipation (T _A = +70°C)		28-Pin SSOP (derate 9.52mW/°C above +70°C).....	762mW
14-Pin Plastic DIP (derate 10.00mW/°C above +70°C).....		Operating Temperature Ranges	
16-Pin Plastic DIP (derate 10.53mW/°C above +70°C).....		MAX2__C.....	0°C to +70°C
20-Pin Plastic DIP (derate 11.11mW/°C above +70°C).....		MAX2__E.....	-40°C to +85°C
24-Pin Narrow Plastic DIP		MAX2__M.....	-55°C to +125°C
(derate 13.33mW/°C above +70°C).....		Storage Temperature Range.....	-65°C to +160°C
24-Pin Plastic DIP (derate 9.09mW/°C above +70°C).....		Lead Temperature (soldering, 10s).....	+300°C
16-Pin Wide SO (derate 9.52mW/°C above +70°C).....			

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS—MAX223/MAX230-MAX241

(MAX223/230/232/234/236/237/238/240/241, V_{CC} = +5V ±10%; MAX233/MAX235, V_{CC} = 5V ±5%, C₁-C₄ = 1.0µF; MAX231/MAX239, V_{CC} = 5V ±10%; V₊ = 7.5V to 13.2V; T_A = T_{MIN} to T_{MAX}; unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Output Voltage Swing	All transmitter outputs loaded with 3kΩ to ground	±5.0	±7.3		V
V _{CC} Power-Supply Current	No load, T _A = +25°C	MAX232/233	5	10	mA
		MAX223/230/234-238/240/241	7	15	
		MAX231/239	0.4	1	
V ₊ Power-Supply Current		MAX231	1.8	5	mA
		MAX239	5	15	
Shutdown Supply Current	T _A = +25°C	MAX223	15	50	µA
		MAX230/235/236/240/241	1	10	
Input Logic Threshold Low	T _{IN} : EN, SHDN (MAX233); EN, SHDN (MAX230/235-241)			0.8	V
Input Logic Threshold High	T _{IN}	2.0			V
	EN, SHDN (MAX223); EN, SHDN (MAX230/235/236/240/241)	2.4			
Logic Pull-Up Current	T _{IN} = 0V		1.5	200	µA
Receiver Input Voltage Operating Range		-30		30	V

+5V-Powered, Multichannel RS-232 Drivers/Receivers

ELECTRICAL CHARACTERISTICS—MAX223/MAX230—MAX241 (continued)

(MAX223/230/232/234/236/237/238/240/241, $V_{CC} = +5V \pm 10\%$; MAX233/MAX235, $V_{CC} = 5V \pm 5\%$, C_1 – $C_4 = 1.0\mu F$; MAX231/MAX239, $V_{CC} = 5V \pm 10\%$; $V_+ = 7.5V$ to $13.2V$; $T_A = T_{MIN}$ to T_{MAX} ; unless otherwise noted.)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
RS-232 Input Threshold Low	$T_A = +25^\circ C$, $V_{CC} = 5V$	Normal operation SHDN = 5V (MAX223) SHDN = 0V (MAX235/236/240/241)	0.8	1.2		V
		Shutdown (MAX223) SHDN = 0V, EN = 5V (R_{4IN} , R_{5IN})	0.6	1.5		
RS-232 Input Threshold High	$T_A = +25^\circ C$, $V_{CC} = 5V$	Normal operation SHDN = 5V (MAX223) SHDN = 0V (MAX235/236/240/241)		1.7	2.4	V
		Shutdown (MAX223) SHDN = 0V, EN = 5V (R_{4IN} , R_{5IN})		1.5	2.4	
RS-232 Input Hysteresis	$V_{CC} = 5V$, no hysteresis in shutdown		0.2	0.5	1.0	V
RS-232 Input Resistance	$T_A = +25^\circ C$, $V_{CC} = 5V$		3	5	7	k Ω
TTL/CMOS Output Voltage Low	$I_{OUT} = 1.6mA$ (MAX231/232/233, $I_{OUT} = 3.2mA$)				0.4	V
TTL/CMOS Output Voltage High	$I_{OUT} = -1mA$		3.5	$V_{CC} - 0.4$		V
TTL/CMOS Output Leakage Current	$0V \leq R_{OUT} \leq V_{CC}$; EN = 0V (MAX223); $\overline{EN} = V_{CC}$ (MAX235–241)			0.05	± 10	μA
Receiver Output Enable Time	Normal operation	MAX223		600		ns
		MAX235/236/239/240/241		400		
Receiver Output Disable Time	Normal operation	MAX223		900		ns
		MAX235/236/239/240/241		250		
Propagation Delay	RS-232 IN to TTL/CMOS OUT, $C_L = 150pF$	Normal operation		0.5	10	μs
		SHDN = 0V (MAX223)	t_{PHLS}	4	40	
			t_{PLHS}	6	40	
Transition Region Slew Rate	MAX223/MAX230/MAX234–241, $T_A = +25^\circ C$, $V_{CC} = 5V$, $R_L = 3k\Omega$ to $7k\Omega$, $C_L = 50pF$ to $2500pF$, measured from $+3V$ to $-3V$ or $-3V$ to $+3V$		3	5.1	30	V/ μs
	MAX231/MAX232/MAX233, $T_A = +25^\circ C$, $V_{CC} = 5V$, $R_L = 3k\Omega$ to $7k\Omega$, $C_L = 50pF$ to $2500pF$, measured from $+3V$ to $-3V$ or $-3V$ to $+3V$			4	30	
Transmitter Output Resistance	$V_{CC} = V_+ = V_- = 0V$, $V_{OUT} = \pm 2V$		300			Ω
Transmitter Output Short-Circuit Current			± 10			mA

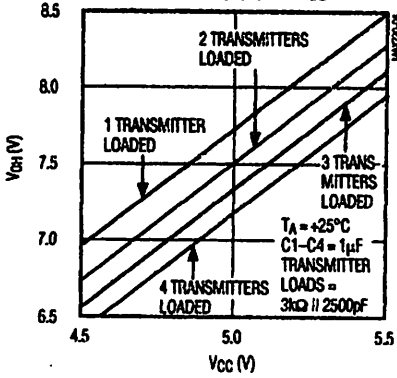
+5V-Powered, Multichannel RS-232 Drivers/Receivers

Typical Operating Characteristics

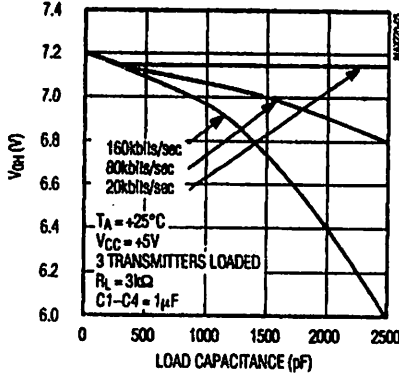
MAX223/MAX230-MAX241

MAX220-MAX249

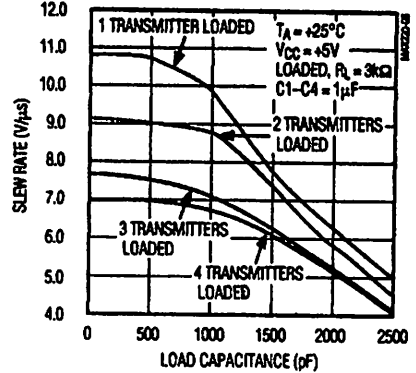
TRANSMITTER OUTPUT VOLTAGE (V_{OH}) vs. V_{CC}



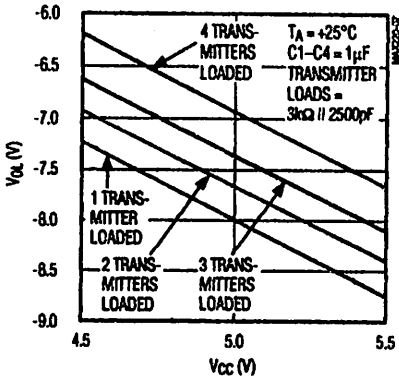
TRANSMITTER OUTPUT VOLTAGE (V_{OH}) vs. LOAD CAPACITANCE AT DIFFERENT DATA RATES



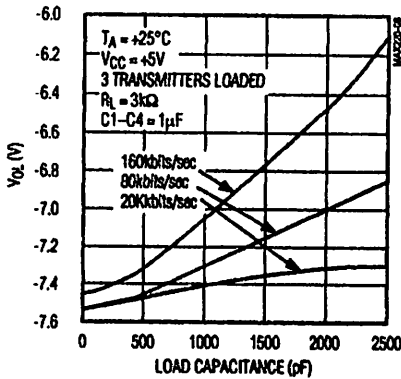
TRANSMITTER SLEW RATE vs. LOAD CAPACITANCE



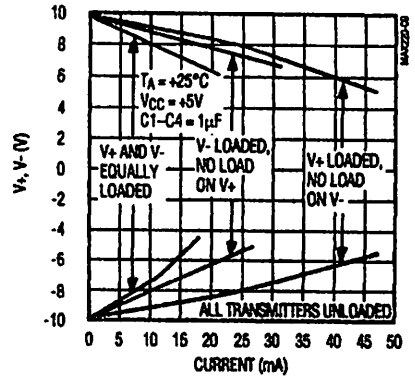
TRANSMITTER OUTPUT VOLTAGE (V_{OL}) vs. V_{CC}



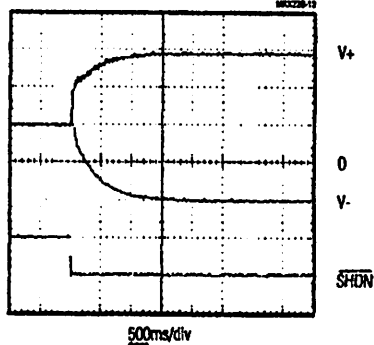
TRANSMITTER OUTPUT VOLTAGE (V_{OL}) vs. LOAD CAPACITANCE AT DIFFERENT DATA RATES



TRANSMITTER OUTPUT VOLTAGE (V_+ , V_-) vs. LOAD CURRENT



V_+ , V_- WHEN EXITING SHUTDOWN ($1\mu\text{F}$ CAPACITORS)



*SHUTDOWN POLARITY IS REVERSED FOR NON MAX241 PARTS

+5V-Powered, Multichannel RS-232 Drivers/Receivers

ABSOLUTE MAXIMUM RATINGS—MAX225/MAX244—MAX249

Supply Voltage (V _{CC})	-0.3V to +6V	Continuous Power Dissipation (T _A = +70°C)
Input Voltages		28-Pin Wide SO (derate 12.50mW/°C above +70°C) 1W
T _{IN} , ENA, ENB, ENR, ENT, ENRA,		40-Pin Plastic DIP (derate 11.11mW/°C above +70°C) ... 611mW
ENRB, ENTA, ENTB	-0.3V to (V _{CC} + 0.3V)	44-Pin PLCC (derate 13.33mW/°C above +70°C) 1.07W
R _{IN}	±25V	Operating Temperature Ranges
T _{OUT} (Note 3)	±15V	MAX225C_-, MAX24_C_- 0°C to +70°C
R _{OUT}	-0.3V to (V _{CC} + 0.3V)	MAX225E_-, MAX24_E_- -40°C to +85°C
Short Circuit (one output at a time)		Storage Temperature Range -65°C to +160°C
T _{OUT} to GND	Continuous	Lead Temperature (soldering, 10s) +300°C
R _{OUT} to GND	Continuous	

Note 4: Input voltage measured with transmitter output in a high-impedance state, shutdown, or V_{CC} = 0V.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS—MAX225/MAX244—MAX249

(MAX225, V_{CC} = 5.0V ±5%; MAX244—MAX249, V_{CC} = +5.0V ±10%, external capacitors C1—C4 = 1μF; T_A = T_{MIN} to T_{MAX}; unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
RS-232 TRANSMITTERS					
Input Logic Threshold Low			1.4	0.8	V
Input Logic Threshold High		2	1.4		V
Logic Pull-Up/Input Current	Tables 1a-1d	Normal operation		10	50
		Shutdown		±0.01	±1
Data Rate	Tables 1a-1d, normal operation		120	64	kbps
Output Voltage Swing	All transmitter outputs loaded with 3kΩ to GND	±5	±7.5		V
Output Leakage Current (Shutdown)	Tables 1a-1d	ENA, ENB, ENT, ENTA, ENTB = V _{CC} , V _{OUT} = ±15V		±0.01	±25
		V _{CC} = 0V, V _{OUT} = ±15V		±0.01	±25
Transmitter Output Resistance	V _{CC} = V ₊ = V ₋ = 0V, V _{OUT} = ±2V (Note 4)	300	10M		Ω
Output Short-Circuit Current	V _{OUT} = 0V	±7	±30		mA
RS-232 RECEIVERS					
RS-232 Input Voltage Operating Range				±25	V
RS-232 Input Threshold Low	V _{CC} = 5V	0.8	1.3		V
RS-232 Input Threshold High	V _{CC} = 5V		1.8	2.4	V
RS-232 Input Hysteresis	V _{CC} = 5V	0.2	0.5	1.0	V
RS-232 Input Resistance		3	5	7	kΩ
TTL/CMOS Output Voltage Low	I _{OUT} = 3.2mA		0.2	0.4	V
TTL/CMOS Output Voltage High	I _{OUT} = -1.0mA	3.5	V _{CC} - 0.2		V
TTL/CMOS Output Short-Circuit Current	Sourcing V _{OUT} = GND	-2	-10		mA
	Shrinking V _{OUT} = V _{CC}	10	30		
TTL/CMOS Output Leakage Current	Normal operation, outputs disabled, Tables 1a-1d, 0V ≤ V _{OUT} ≤ V _{CC} , ENF ₋ = V _{CC}		±0.05	±0.10	μA

+5V-Powered, Multichannel RS-232 Drivers/Receivers

MAX220-MAX249

ELECTRICAL CHARACTERISTICS—MAX225/MAX244-MAX249 (continued)

(MAX225, $V_{CC} = 5.0V \pm 5\%$; MAX244-MAX249, $V_{CC} = +5.0V \pm 10\%$, external capacitors C1-C4 = 1 μ F; $T_A = T_{MIN}$ to T_{MAX} ; unless otherwise noted.)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
POWER SUPPLY AND CONTROL LOGIC						
Operating Supply Voltage	V _{IA,CEES}		4.75		5.25	V
	MAX244-MAX249		4.5		5.5	
V _{CC} Supply Current (Normal Operation)	No load	MAX225		10	20	mA
		MAX244-MAX249		11	30	
	3k Ω loads on all outputs	MAX225		40		
		MAX244-MAX249		57		
Shutdown Supply Current	$T_A = +25^\circ\text{C}$			8	25	μ A
	$T_A = T_{MIN}$ to T_{MAX}				50	
Control Input	Leakage current				± 1	μ A
	Threshold low			1.4	0.8	V
	Threshold high		2.4	1.4		
AC CHARACTERISTICS						
Transition Slew Rate	C _L = 50pF to 2500pF, R _L = 3k Ω to 7k Ω , V _{CC} = 5V, $T_A = +25^\circ\text{C}$, measured from +3V to -3V or -3V to +3V		5	10	30	V/ μ s
Transmitter Propagation Delay TLL to RS-232 (Normal Operation), Figure 1	t _{PHLT}			1.3	3.5	μ s
	t _{PLHT}			1.5	3.5	
Receiver Propagation Delay TLL to RS-232 (Normal Operation), Figure 2	t _{PHLR}			0.6	1.5	μ s
	t _{PLHR}			0.6	1.5	
Receiver Propagation Delay TLL to RS-232 (Low-Power Mode), Figure 2	t _{PHLS}			0.6	10	μ s
	t _{PLHS}			3.0	10	
Transmitter + to - Propagation Delay Difference (Normal Operation)	t _{PHLT} - t _{PLHT}			350		ns
Receiver + to - Propagation Delay Difference (Normal Operation)	t _{PHLR} - t _{PLHR}			350		ns
Receiver-Output Enable Time, Figure 3	t _{ER}			100	500	ns
Receiver-Output Disable Time, Figure 3	t _{DR}			100	500	ns
Transmitter Enable Time	t _{ET}	MAX246-MAX249 (excludes charge-pump startup)		5		μ s
		MAX225/MAX245-MAX249 (includes charge-pump startup)		10		ms
Transmitter Disable Time, Figure 4	t _{DT}			100		ns

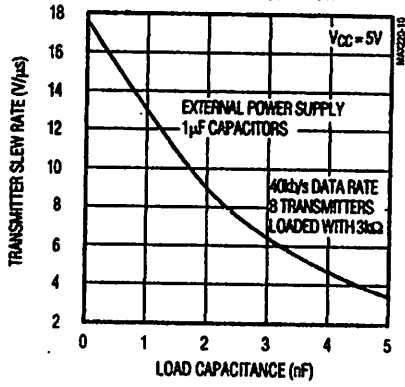
Note 5: The 300 Ω minimum specification complies with EIA/TIA-232E, but the actual resistance when in shutdown mode or V_{CC} = 0V is 10M Ω as is implied by the leakage specification.

+5V-Powered, Multichannel RS-232 Drivers/Receivers

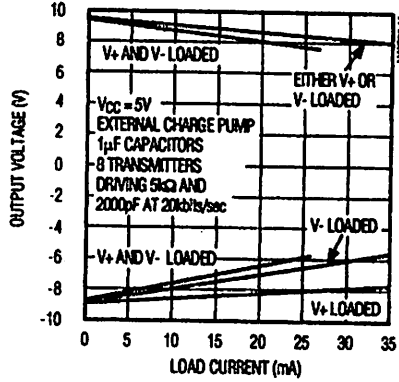
Typical Operating Characteristics

MAX225/MAX244-MAX249

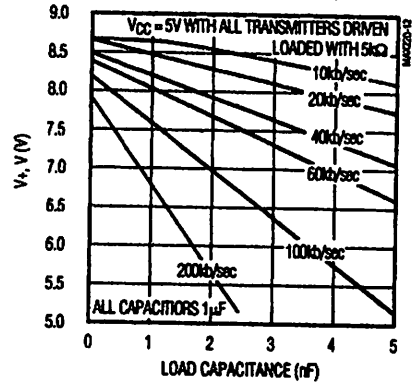
TRANSMITTER SLEW RATE vs. LOAD CAPACITANCE



OUTPUT VOLTAGE vs. LOAD CURRENT FOR V+ AND V-



TRANSMITTER OUTPUT VOLTAGE ($V+$, $V-$) vs. LOAD CAPACITANCE AT DIFFERENT DATA RATES



+5V-Powered, Multichannel RS-232 Drivers/Receivers

MAX220-MAX249

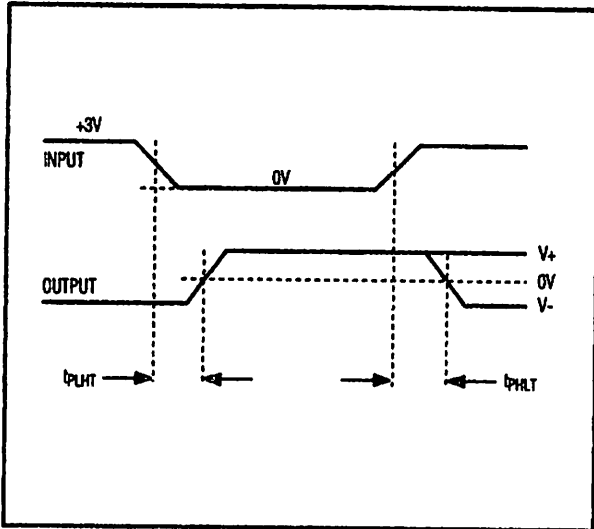


Figure 1. Transmitter Propagation-Delay Timing

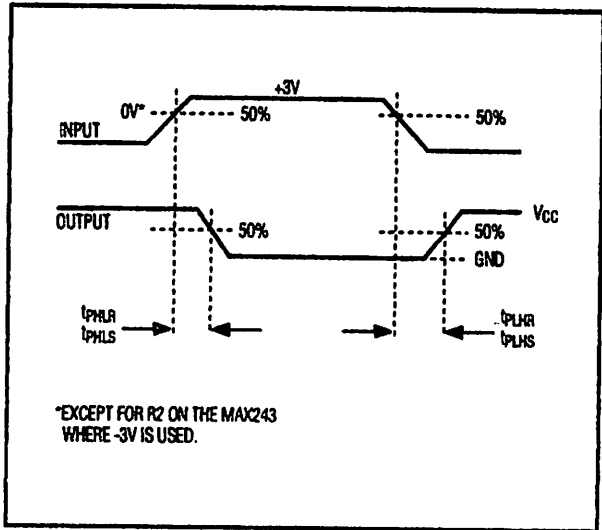


Figure 2. Receiver Propagation-Delay Timing

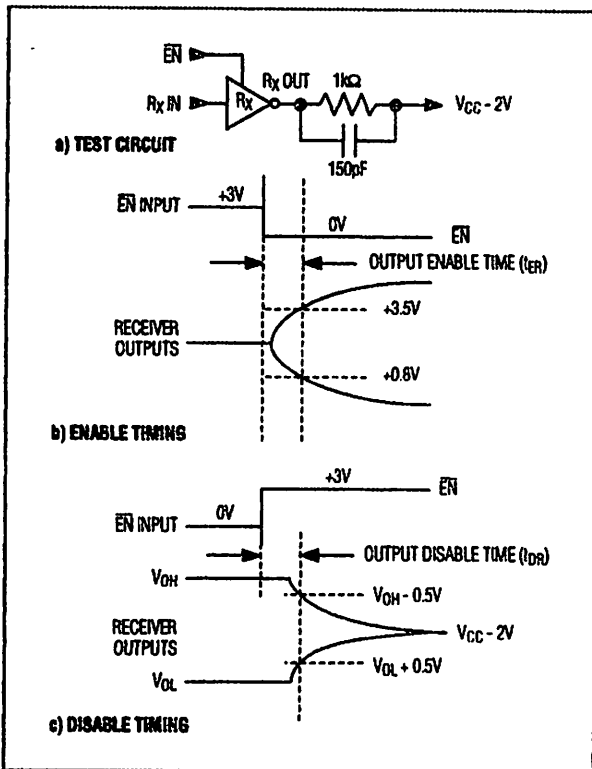


Figure 3. Receiver-Output Enable and Disable Timing

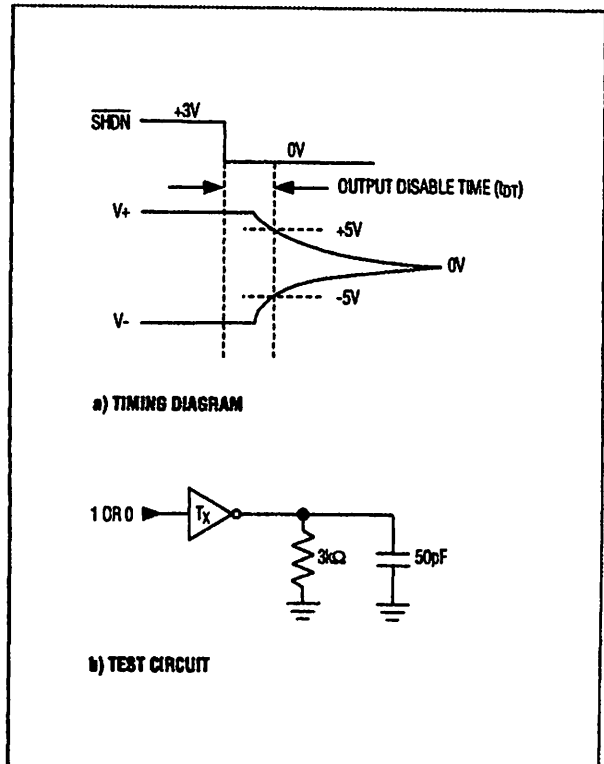


Figure 4. Transmitter-Output Disable Timing

+5V-Powered, Multichannel RS-232 Drivers/Receivers

Table 1a. MAX245 Control Pin Configurations

ENT	ENR	OPERATION STATUS	TRANSMITTERS	RECEIVERS
0	0	Normal Operation	All Active	All Active
0	1	Normal Operation	All Active	All 3-State
1	0	Shutdown	All 3-State	All Low-Power Receive Mode
1	1	Shutdown	All 3-State	All 3-State

Table 1b. MAX245 Control Pin Configurations

ENT	ENR	OPERATION STATUS	TRANSMITTERS		RECEIVERS	
			TA1–TA4	TB1–TB4	RA1–RA5	RB1–RB5
0	0	Normal Operation	All Active	All Active	All Active	All Active
0	1	Normal Operation	All Active	All Active	RA1–RA4 3-State, RA5 Active	RB1–RB4 3-State, RB5 Active
1	0	Shutdown	All 3-State	All 3-State	All Low-Power Receive Mode	All Low-Power Receive Mode
1	1	Shutdown	All 3-State	All 3-State	RA1–RA4 3-State, RA5 Low-Power Receive Mode	RB1–RB4 3-State, RB5 Low-Power Receive Mode

Table 1c. MAX246 Control Pin Configurations

ENA	ENB	OPERATION STATUS	TRANSMITTERS		RECEIVERS	
			TA1–TA4	TB1–TB4	RA1–RA5	RB1–RB5
0	0	Normal Operation	All Active	All Active	All Active	All Active
0	1	Normal Operation	All Active	All 3-State	All Active	RB1–RB4 3-State, RB5 Active
1	0	Shutdown	All 3-State	All Active	RA1–RA4 3-State, RA5 Active	All Active
1	1	Shutdown	All 3-State	All 3-State	RA1–RA4 3-State, RA5 Low-Power Receive Mode	RB1–RB4 3-State, RA5 Low-Power Receive Mode

+5V-Powered, Multichannel RS-232 Drivers/Receivers

Table 1d. MAX247/MAX248/MAX249 Control Pin Configurations

MAX220-MAX249

ENTA	ENTB	ENRA	ENRB	OPERATION STATUS	TRANSMITTERS		RECEIVERS		
					MAX247	TA1-TA4	TB1-TB4	RA1-RA4	RB1-RB5
					MAX248	TA1-TA4	TB1-TB4	RA1-RA4	RB1-RB4
					MAX249	TA1-TA3	TB1-TB3	RA1-RA5	RB1-RB5
0	0	0	0	Normal Operation		All Active	All Active	All Active	All Active
0	0	0	1	Normal Operation		All Active	All Active	All Active	All 3-State, except RB5 stays active on MAX247
0	0	1	0	Normal Operation		All Active	All Active	All 3-State	All Active
0	0	1	1	Normal Operation		All Active	All Active	All 3-State	All 3-State, except RB5 stays active on MAX247
0	1	0	0	Normal Operation		All Active	All 3-State	All Active	All Active
0	1	0	1	Normal Operation		All Active	All 3-State	All Active	All 3-State, except RB5 stays active on MAX247
0	1	1	0	Normal Operation		All Active	All 3-State	All 3-State	All Active
0	1	1	1	Normal Operation		All Active	All 3-State	All 3-State	All 3-State, except RB5 stays active on MAX247
1	0	0	0	Normal Operation		All 3-State	All Active	All Active	All Active
1	0	0	1	Normal Operation		All 3-State	All Active	All Active	All 3-State, except RB5 stays active on MAX247
1	0	1	0	Normal Operation		All 3-State	All Active	All 3-State	All Active
1	0	1	1	Normal Operation		All 3-State	All Active	All 3-State	All 3-State, except RB5 stays active on MAX247
1	1	0	0	Shutdown		All 3-State	All 3-State	Low-Power Receive Mode	Low-Power Receive Mode
1	1	0	1	Shutdown		All 3-State	All 3-State	Low-Power Receive Mode	All 3-State, except RB5 stays active on MAX247
1	1	1	0	Shutdown		All 3-State	All 3-State	All 3-State	Low-Power Receive Mode
1	1	1	1	Shutdown		All 3-State	All 3-State	All 3-State	All 3-State, except RB5 stays active on MAX247

+5V-Powered, Multichannel RS-232 Drivers/Receivers

Detailed Description

The MAX220–MAX249 contain four sections: dual charge-pump DC-DC voltage converters, RS-232 drivers, RS-232 receivers, and receiver and transmitter enable control inputs.

Dual Charge-Pump Voltage Converter

The MAX220–MAX249 have two internal charge-pumps that convert +5V to $\pm 10V$ (unloaded) for RS-232 driver operation. The first converter uses capacitor C1 to double the +5V input to +10V on C3 at the V+ output. The second converter uses capacitor C2 to invert +10V to -10V on C4 at the V- output.

A small amount of power may be drawn from the +10V (V+) and -10V (V-) outputs to power external circuitry (see the *Typical Operating Characteristics* section), except on the MAX225 and MAX245–MAX247, where these pins are not available. V+ and V- are not regulated, so the output voltage drops with increasing load current. Do not load V+ and V- to a point that violates the minimum $\pm 5V$ EIA/TIA-232E driver output voltage when sourcing current from V+ and V- to external circuitry.

When using the shutdown feature in the MAX222, MAX225, MAX230, MAX235, MAX236, MAX240, MAX241, and MAX245–MAX249, avoid using V+ and V- to power external circuitry. When these parts are shut down, V- falls to 0V, and V+ falls to +5V. For applications where a +10V external supply is applied to the V+ pin (instead of using the internal charge pump to generate +10V), the C1 capacitor must not be installed and the SHDN pin must be tied to VCC. This is because V+ is internally connected to VCC in shutdown mode.

RS-232 Drivers

The typical driver output voltage swing is $\pm 8V$ when loaded with a nominal 5k Ω RS-232 receiver and VCC = +5V. Output swing is guaranteed to meet the EIA/TIA-232E and V.28 specification, which calls for $\pm 5V$ minimum driver output levels under worst-case conditions. These include a minimum 3k Ω load, VCC = +4.5V, and maximum operating temperature. Unloaded driver output voltage ranges from (V+ -1.3V) to (V- +0.5V).

Input thresholds are both TTL and CMOS compatible. The inputs of unused drivers can be left unconnected since 400k Ω input pull-up resistors to VCC are built in (except for the MAX220). The pull-up resistors force the outputs of unused drivers low because all drivers invert. The internal input pull-up resistors typically source 12 μA , except in shutdown mode where the pull-ups are disabled. Driver outputs turn off and enter a high-impedance state—where leakage current is typically microamperes (maximum 25 μA)—when in shutdown

mode, in three-state mode, or when device power is removed. Outputs can be driven to $\pm 15V$. The power-supply current typically drops to 8 μA in shutdown mode. The MAX220 does not have pull-up resistors to force the outputs of the unused drivers low. Connect unused inputs to GND or VCC.

The MAX239 has a receiver three-state control line, and the MAX223, MAX225, MAX235, MAX236, MAX240, and MAX241 have both a receiver three-state control line and a low-power shutdown control. Table 2 shows the effects of the shutdown control and receiver three-state control on the receiver outputs.

The receiver TTL/CMOS outputs are in a high-impedance, three-state mode whenever the three-state enable line is high (for the MAX225/MAX235/MAX236/MAX239–MAX241), and are also high-impedance whenever the shutdown control line is high.

When in low-power shutdown mode, the driver outputs are turned off and their leakage current is less than 1 μA with the driver output pulled to ground. The driver output leakage remains less than 1 μA , even if the transmitter output is backdriven between 0V and (VCC + 6V). Below -0.5V, the transmitter's diode is clamped to ground with 1k Ω series impedance. The transmitter is also zener-clamped to approximately VCC + 6V, with a series impedance of 1k Ω .

The driver output slew rate is limited to less than 30V/ μs as required by the EIA/TIA-232E and V.28 specifications. Typical slew rates are 24V/ μs unloaded and 10V/ μs loaded with 3 Ω and 2500pF.

RS-232 Receivers

EIA/TIA-232E and V.28 specifications define a voltage level greater than 3V as a logic 0, so all receivers invert. Input thresholds are set at 0.8V and 2.4V, so receivers respond to TTL level inputs as well as EIA/TIA-232E and V.28 levels.

The receiver inputs withstand an input overvoltage up to $\pm 25V$ and provide input terminating resistors with

Table 2. Three-State Control of Receivers

PART	SHDN	SHDN	EN	EN(R)	RECEIVERS
MAX223	—	Low High High	X Low High	—	High Impedance Active High Impedance
MAX225	—	—	—	Low High	High Impedance Active
MAX235 MAX236 MAX240	Low Low High	—	—	Low High X	High Impedance Active High Impedance

+5V-Powered, Multichannel RS-232 Drivers/Receivers

nominal 5k Ω values. The receivers implement Type 1 interpretation of the fault conditions of V.28 and EIA/TIA-232E.

The receiver input hysteresis is typically 0.5V with a guaranteed minimum of 0.2V. This produces clear output transitions with slow-moving input signals, even with moderate amounts of noise and ringing. The receiver propagation delay is typically 600ns and is independent of input swing direction.

Low-Power Receive Mode

The low-power receive-mode feature of the MAX223, MAX242, and MAX245-MAX249 puts the IC into shutdown mode but still allows it to receive information. This is important for applications where systems are periodically awakened to look for activity. Using low-power receive mode, the system can still receive a signal that will activate it on command and prepare it for communication at faster data rates. This operation conserves system power.

Negative Threshold—MAX243

The MAX243 is pin compatible with the MAX232A, differing only in that RS-232 cable fault protection is removed on one of the two receiver inputs. This means that control lines such as CTS and RTS can either be driven or left floating without interrupting communication. Different cables are not needed to interface with different pieces of equipment.

The input threshold of the receiver without cable fault protection is -0.8V rather than +1.4V. Its output goes positive only if the input is connected to a control line that is actively driven negative. If not driven, it defaults to the 0 or "OK to send" state. Normally, the MAX243's other receiver (+1.4V threshold) is used for the data line (TD or RD), while the negative threshold receiver is connected to the control line (DTR, DTS, CTS, RTS, etc.).

Other members of the RS-232 family implement the optional cable fault protection as specified by EIA/TIA-232E specifications. This means a receiver output goes high whenever its input is driven negative, left floating, or shorted to ground. The high output tells the serial communications IC to stop sending data. To avoid this, the control lines must either be driven or connected with jumpers to an appropriate positive voltage level.

Shutdown—MAX222-MAX242

On the MAX222, MAX235, MAX236, MAX240, and MAX241, all receivers are disabled during shutdown. On the MAX223 and MAX242, two receivers continue to operate in a reduced power mode when the chip is in shutdown. Under these conditions, the propagation delay increases to about 2.5 μ s for a high-to-low input transition. When in shutdown, the receiver acts as a CMOS inverter with no hysteresis. The MAX223 and MAX242 also have a receiver output enable input (\overline{EN} for the MAX242 and EN for the MAX223) that allows receiver output control independent of \overline{SHDN} (SHDN for MAX241). With all other devices, \overline{SHDN} (SHDN for MAX241) also disables the receiver outputs.

The MAX225 provides five transmitters and five receivers, while the MAX245 provides ten receivers and eight transmitters. Both devices have separate receiver and transmitter-enable controls. The charge pumps turn off and the devices shut down when a logic high is applied to the ENT input. In this state, the supply current drops to less than 25 μ A and the receivers continue to operate in a low-power receive mode. Driver outputs enter a high-impedance state (three-state mode). On the MAX225, all five receivers are controlled by the \overline{ENR} input. On the MAX245, eight of the receiver outputs are controlled by the \overline{ENR} input, while the remaining two receivers (RA5 and RB5) are always active. RA1-RA4 and RB1-RB4 are put in a three-state mode when \overline{ENR} is a logic high.

Receiver and Transmitter Enable Control Inputs

The MAX225 and MAX245-MAX249 feature transmitter and receiver enable controls.

The receivers have three modes of operation: full-speed receive (normal active), three-state (disabled), and low-power receive (enabled receivers continue to function at lower data rates). The receiver enable inputs control the full-speed receive and three-state modes. The transmitters have two modes of operation: full-speed transmit (normal active) and three-state (disabled). The transmitter enable inputs also control the shutdown mode. The device enters shutdown mode when all transmitters are disabled. Enabled receivers function in the low-power receive mode when in shutdown.

MAX220-MAX249

+5V-Powered, Multichannel RS-232 Drivers/Receivers

Tables 1a–1d define the control states. The MAX244 has no control pins and is not included in these tables.

The MAX246 has ten receivers and eight drivers with two control pins, each controlling one side of the device. A logic high at the A-side control input (\overline{ENA}) causes the four A-side receivers and drivers to go into a three-state mode. Similarly, the B-side control input (\overline{ENB}) causes the four B-side drivers and receivers to go into a three-state mode. As in the MAX245, one A-side and one B-side receiver (RA5 and RB5) remain active at all times. The entire device is put into shutdown mode when both the A and B sides are disabled ($\overline{ENA} = \overline{ENB} = +5V$).

The MAX247 provides nine receivers and eight drivers with four control pins. The \overline{ENRA} and \overline{ENRB} receiver enable inputs each control four receiver outputs. The \overline{ENTA} and \overline{ENTB} transmitter enable inputs each control four drivers. The ninth receiver (RB5) is always active. The device enters shutdown mode with a logic high on both \overline{ENTA} and \overline{ENTB} .

The MAX248 provides eight receivers and eight drivers with four control pins. The \overline{ENRA} and \overline{ENRB} receiver enable inputs each control four receiver outputs. The \overline{ENTA} and \overline{ENTB} transmitter enable inputs control four drivers each. This part does not have an always-active receiver. The device enters shutdown mode and transmitters go into a three-state mode with a logic high on both \overline{ENTA} and \overline{ENTB} .

The MAX249 provides ten receivers and six drivers with four control pins. The \overline{ENRA} and \overline{ENRB} receiver enable inputs each control five receiver outputs. The \overline{ENTA} and \overline{ENTB} transmitter enable inputs control three drivers each. There is no always-active receiver. The device enters shutdown mode and transmitters go into a three-state mode with a logic high on both \overline{ENTA} and \overline{ENTB} . In shutdown mode, active receivers operate in a low-power receive mode at data rates up to 20kbits/sec.

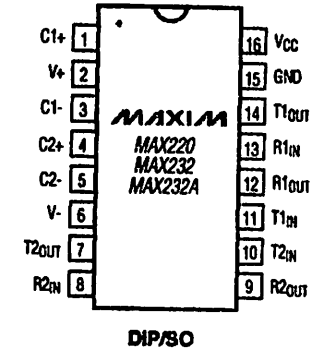
Applications Information

Figures 5 through 25 show pin configurations and typical operating circuits. In applications that are sensitive to power-supply noise, VCC should be decoupled to ground with a capacitor of the same value as C1 and C2 connected as close as possible to the device.

+5V-Powered, Multichannel RS-232 Drivers/Receivers

MAX220-MAX249

TOP VIEW



DIP/SO

DEVICE	C1	C2	C3	C4	C5
MAX220	4.7	4.7	10	10	4.7
MAX232	1.0	1.0	1.0	1.0	1.0
MAX232A	0.1	0.1	0.1	0.1	0.1

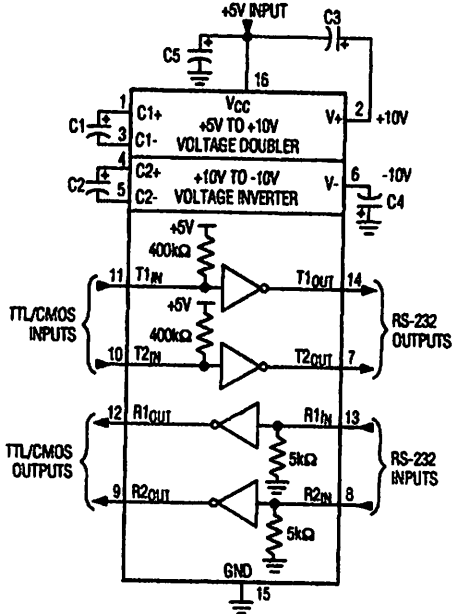
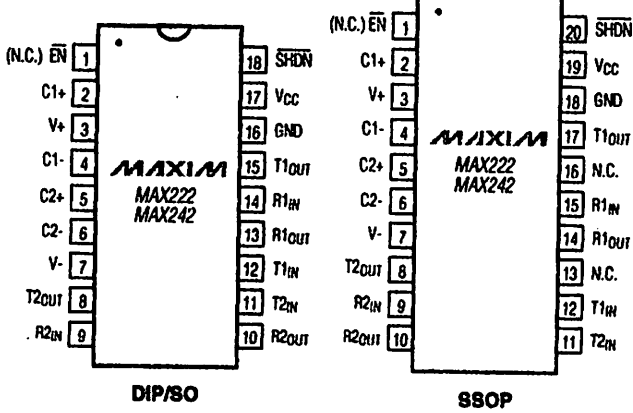


Figure 5. MAX220/MAX232/MAX232A Pin Configuration and Typical Operating Circuit

TOP VIEW



DIP/SO

SSOP

() ARE FOR MAX222 ONLY.
PIN NUMBERS IN TYPICAL OPERATING CIRCUIT ARE FOR DIP/SO PACKAGES ONLY.

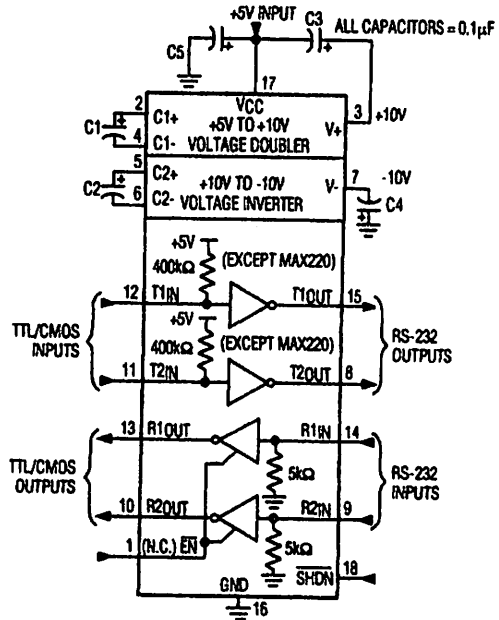
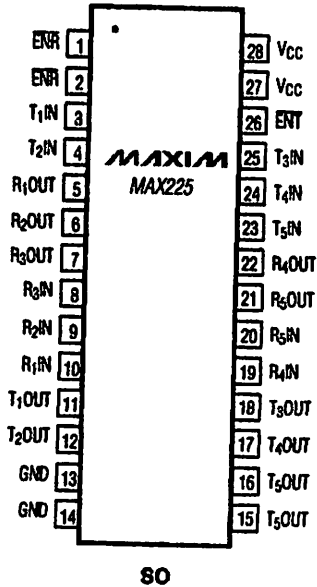


Figure 6. MAX222/MAX242 Pin Configurations and Typical Operating Circuit

+5V-Powered, Multichannel RS-232 Drivers/Receivers

TOP VIEW



MAX225 FUNCTIONAL DESCRIPTION

- 5 RECEIVERS
- 5 TRANSMITTERS
- 2 CONTROL PINS
- 1 RECEIVER ENABLE (ENR)
- 1 TRANSMITTER ENABLE (ENT)

PINS (ENR, GND, Vcc, T5OUT) ARE INTERNALLY CONNECTED. CONNECT EITHER OR BOTH EXTERNALLY. T5OUT IS A SINGLE DRIVER.

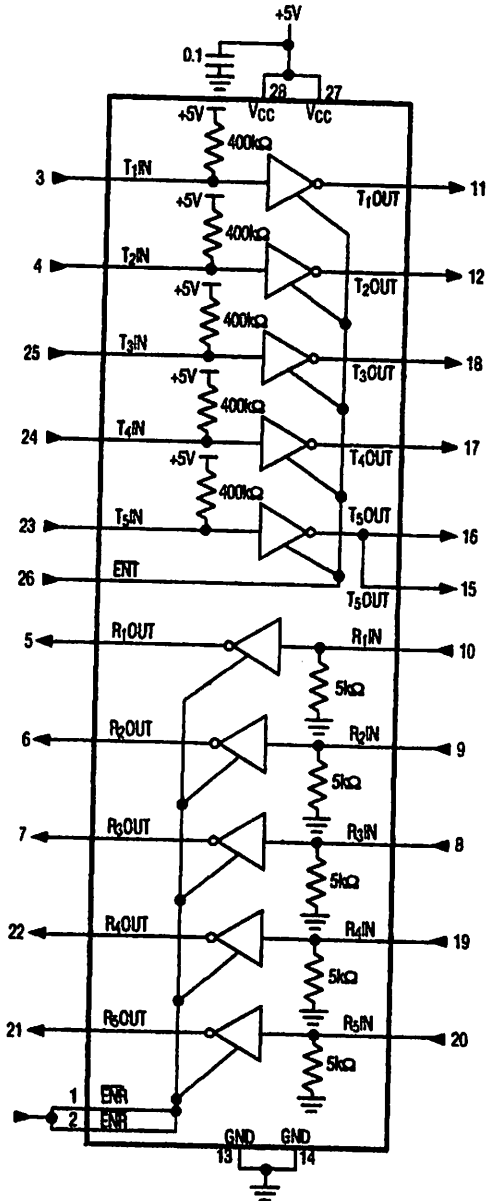
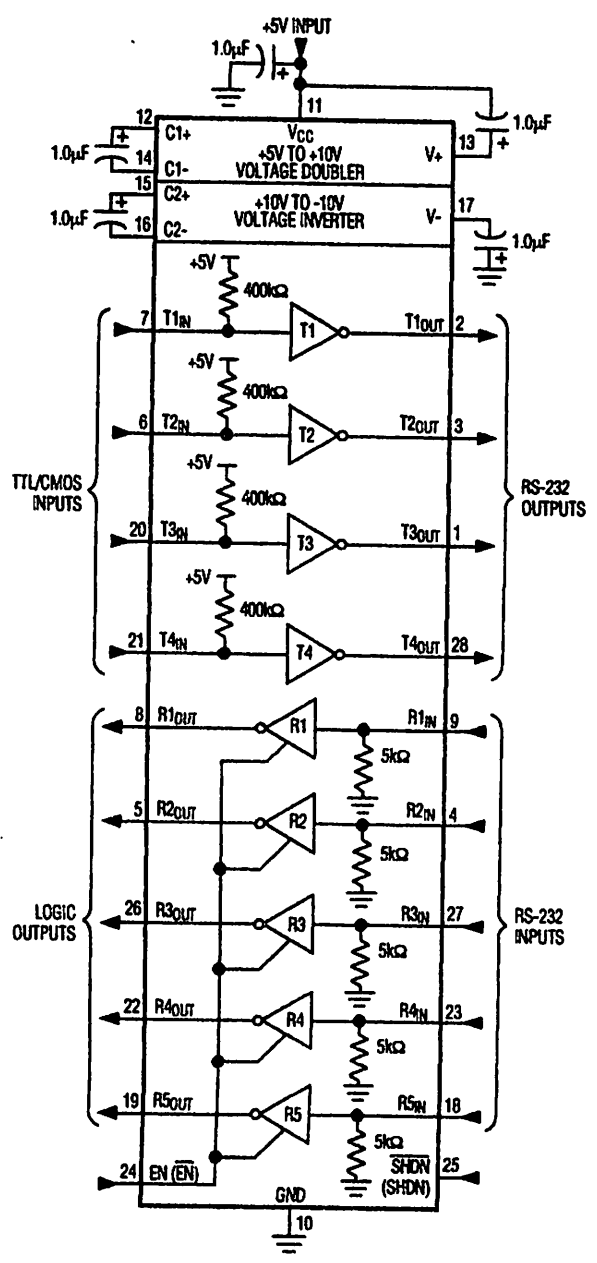
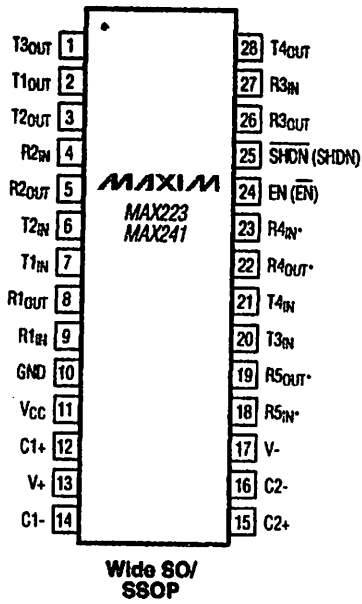


Figure 7. MAX225 Pin Configuration and Typical Operating Circuit

+5V-Powered, Multichannel RS-232 Drivers/Receivers

MAX220-MAX249

TOP VIEW



*R4 AND R5 IN MAX223 REMAIN ACTIVE IN SHUTDOWN

NOTE: PIN LABELS IN () ARE FOR MAX241

Figure 8. MAX223/MAX241 Pin Configuration and Typical Operating Circuit

+5V-Powered, Multichannel RS-232 Drivers/Receivers

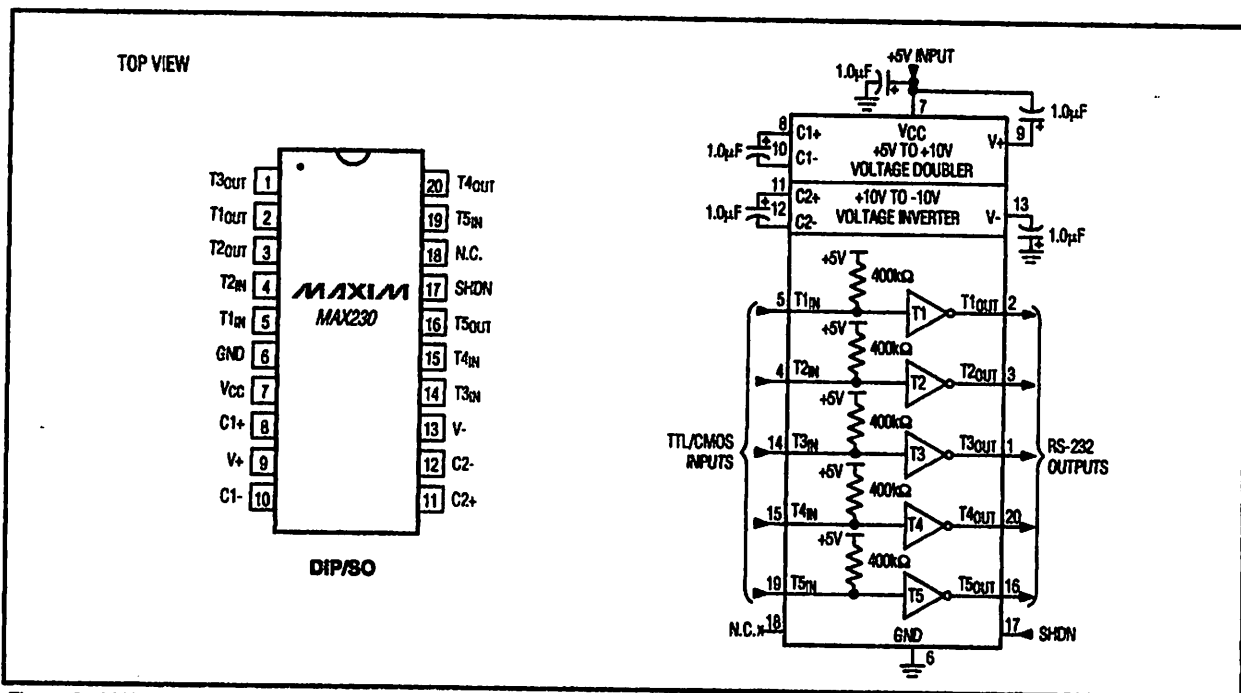
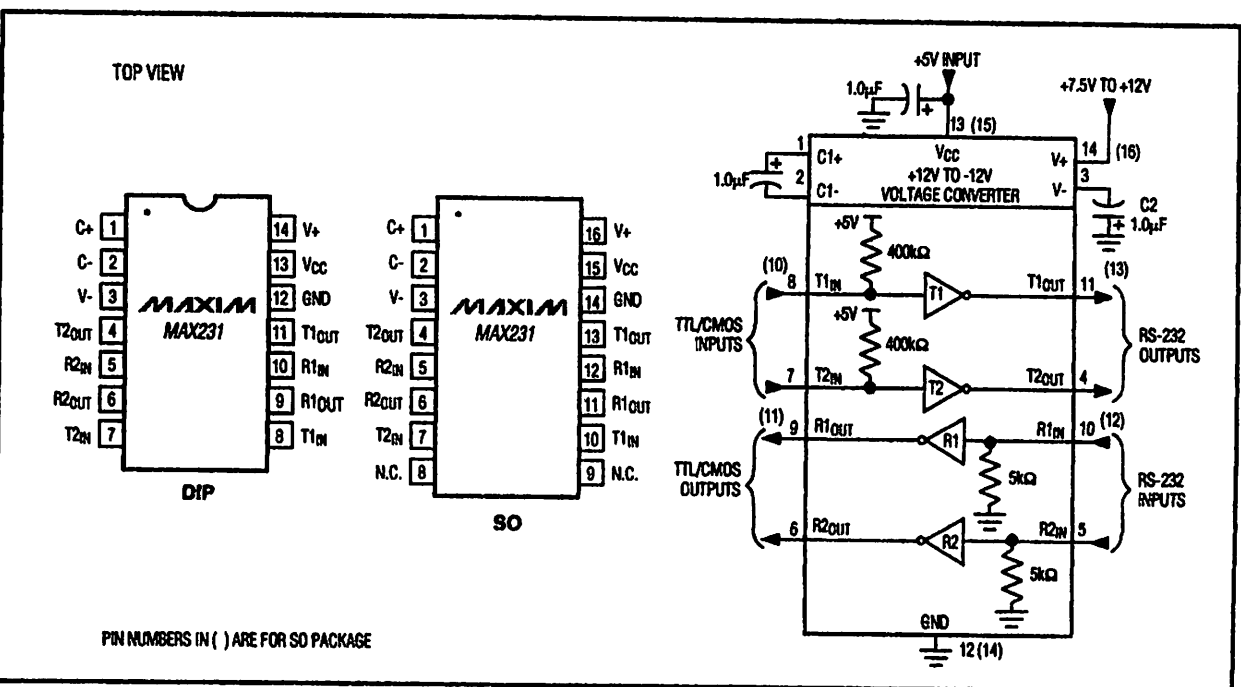


Figure 9. MAX230 Pin Configuration and Typical Operating Circuit

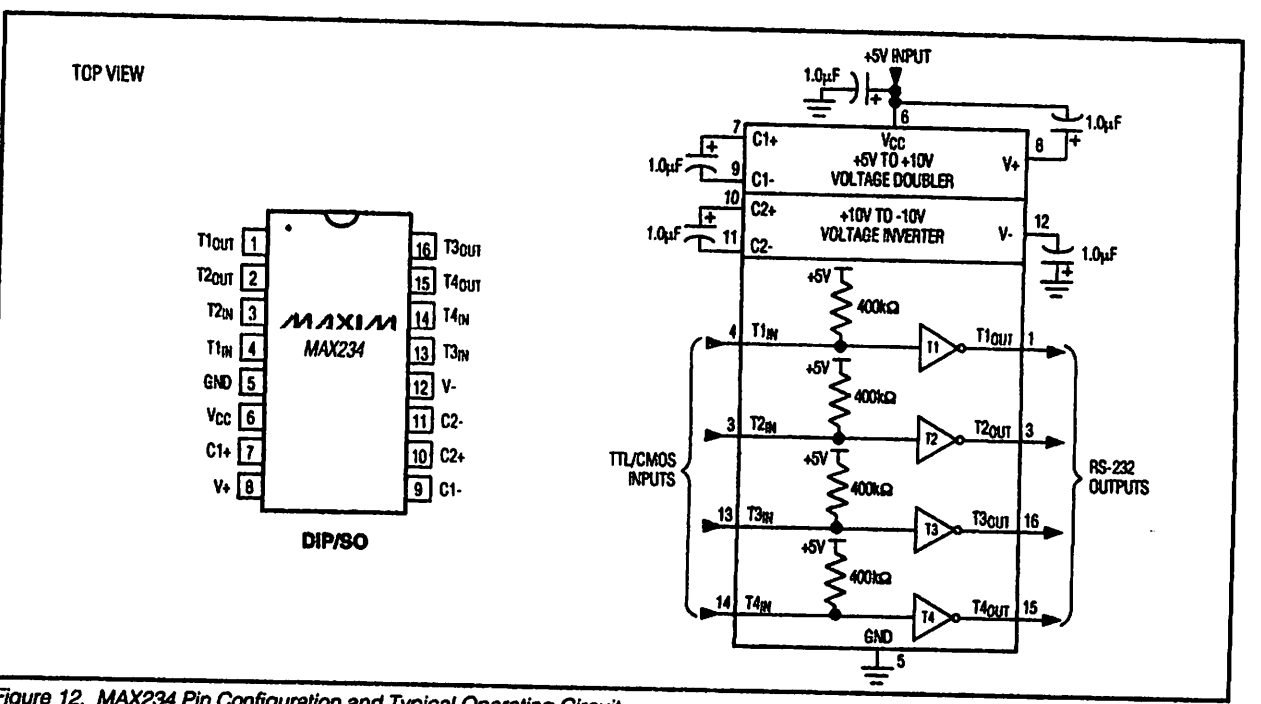
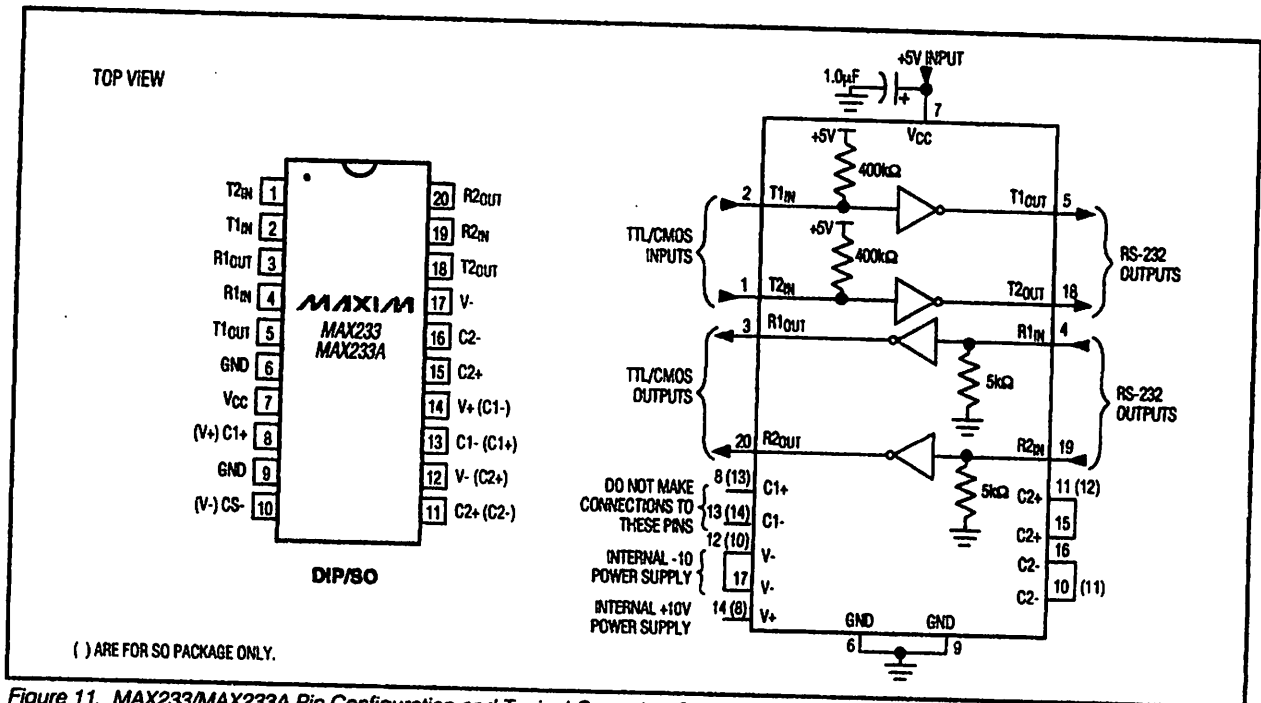


PIN NUMBERS IN () ARE FOR SO PACKAGE

Figure 10. MAX231 Pin Configurations and Typical Operating Circuit

+5V-Powered, Multichannel RS-232 Drivers/Receivers

MAX220-MAX249



+5V-Powered, Multichannel RS-232 Drivers/Receivers

TOP VIEW

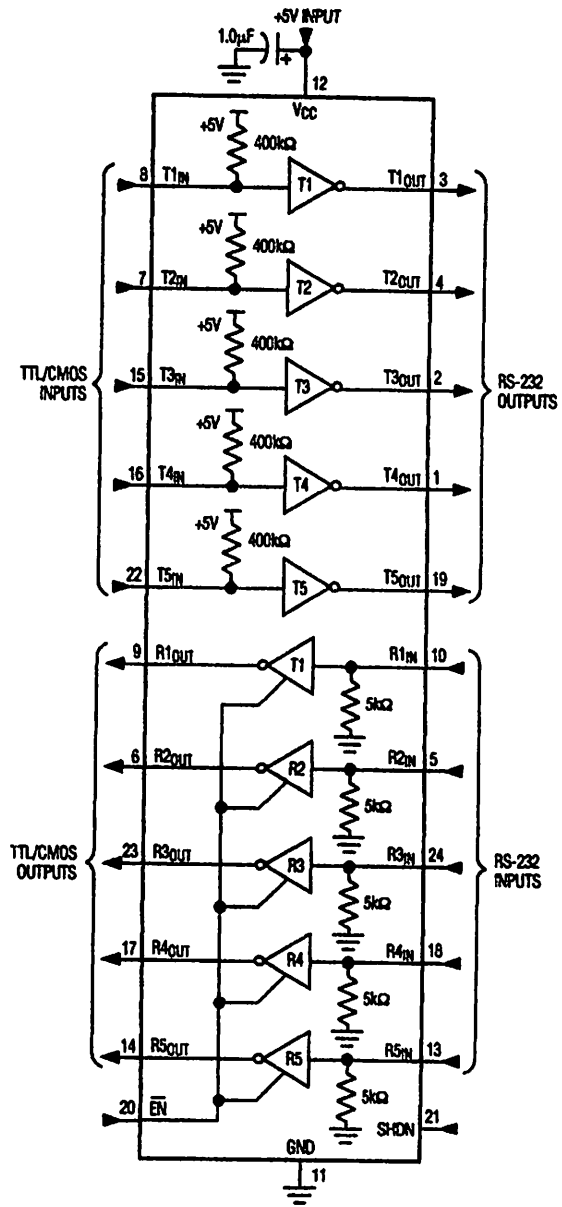
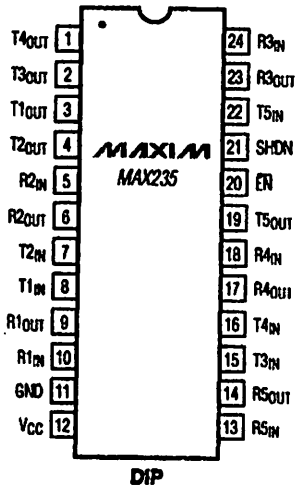


Figure 13. MAX235 Pin Configuration and Typical Operating Circuit

+5V-Powered, Multichannel RS-232 Drivers/Receivers

MAX220-MAX249

TOP VIEW

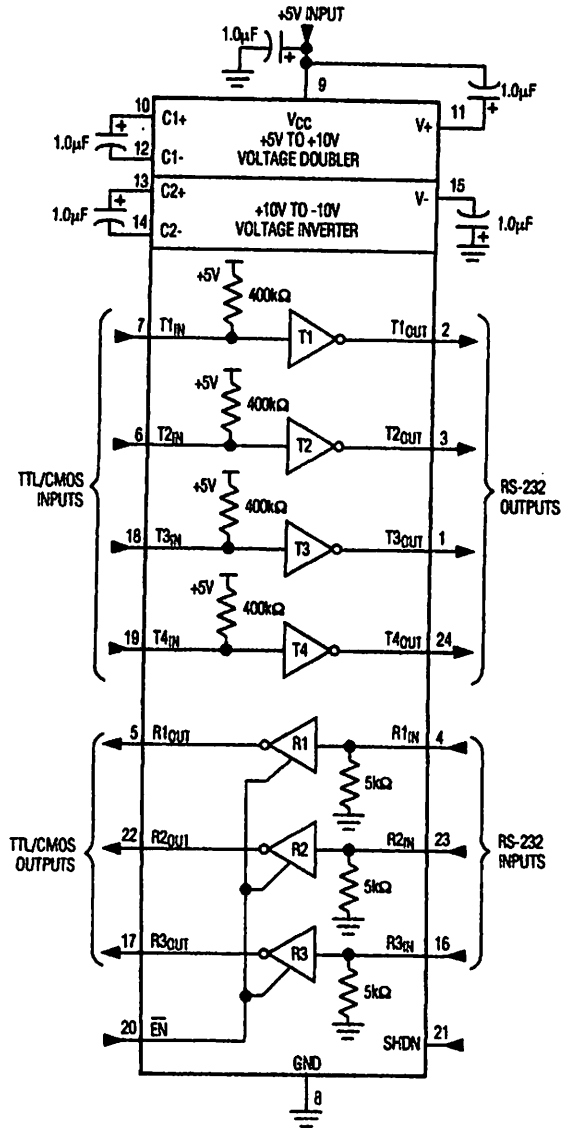
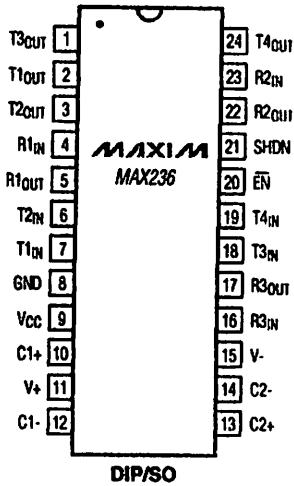


Figure 14. MAX236 Pin Configuration and Typical Operating Circuit

+5V-Powered, Multichannel RS-232 Drivers/Receivers

TOP VIEW

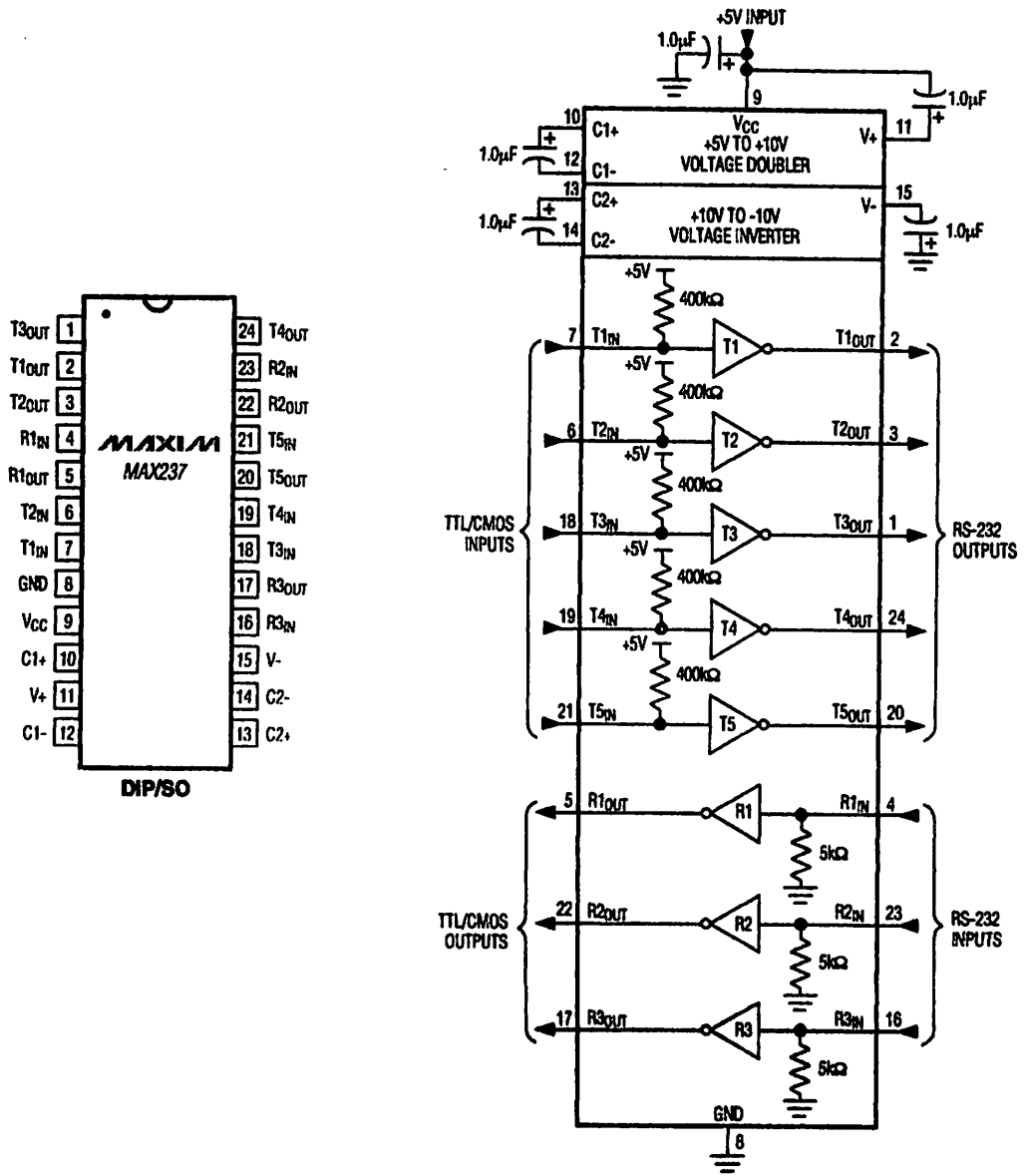


Figure 15. MAX237 Pin Configuration and Typical Operating Circuit

+5V-Powered, Multichannel RS-232 Drivers/Receivers

MAX220-MAX249

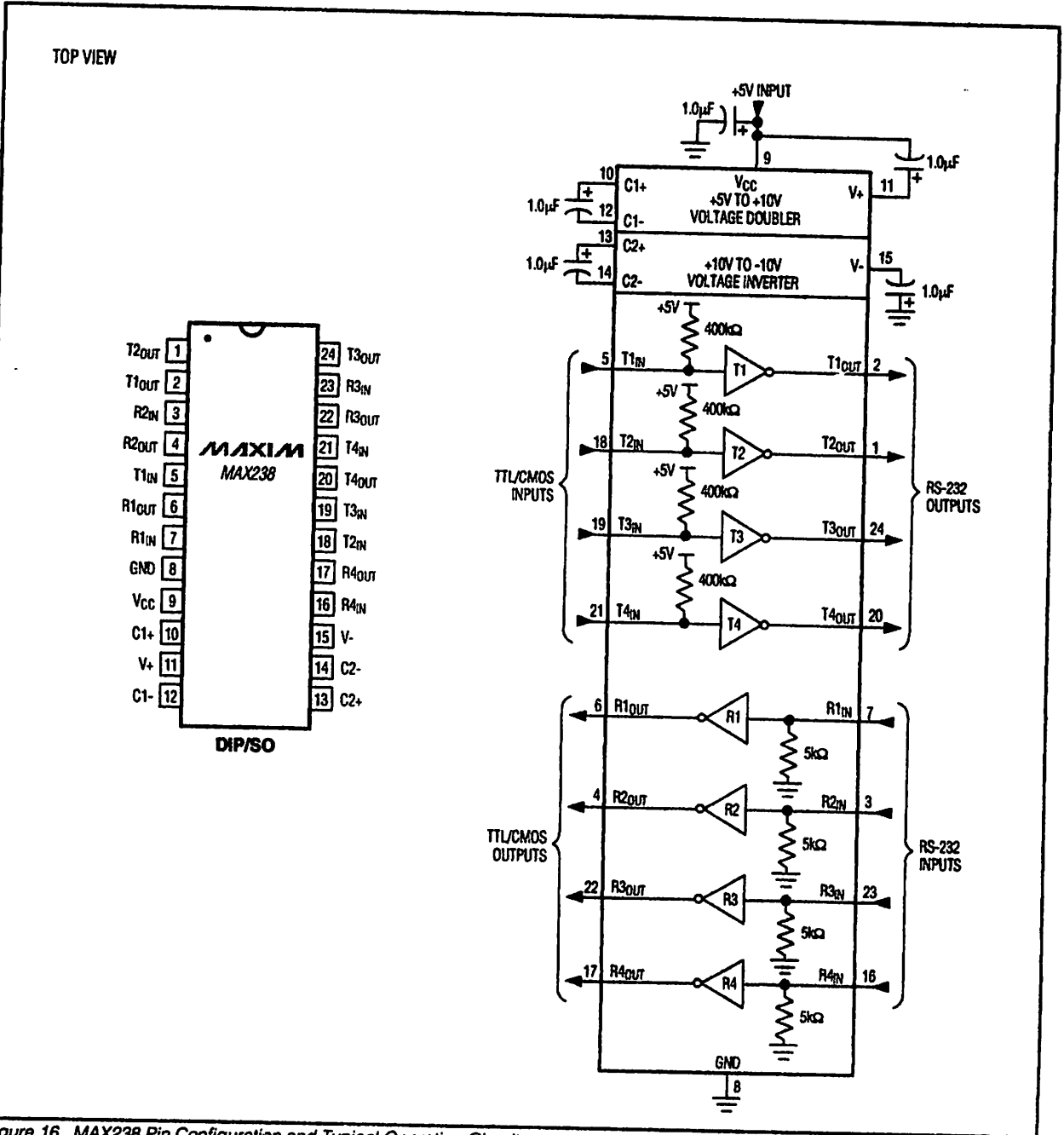


Figure 16. MAX238 Pin Configuration and Typical Operating Circuit

+5V-Powered, Multichannel RS-232 Drivers/Receivers

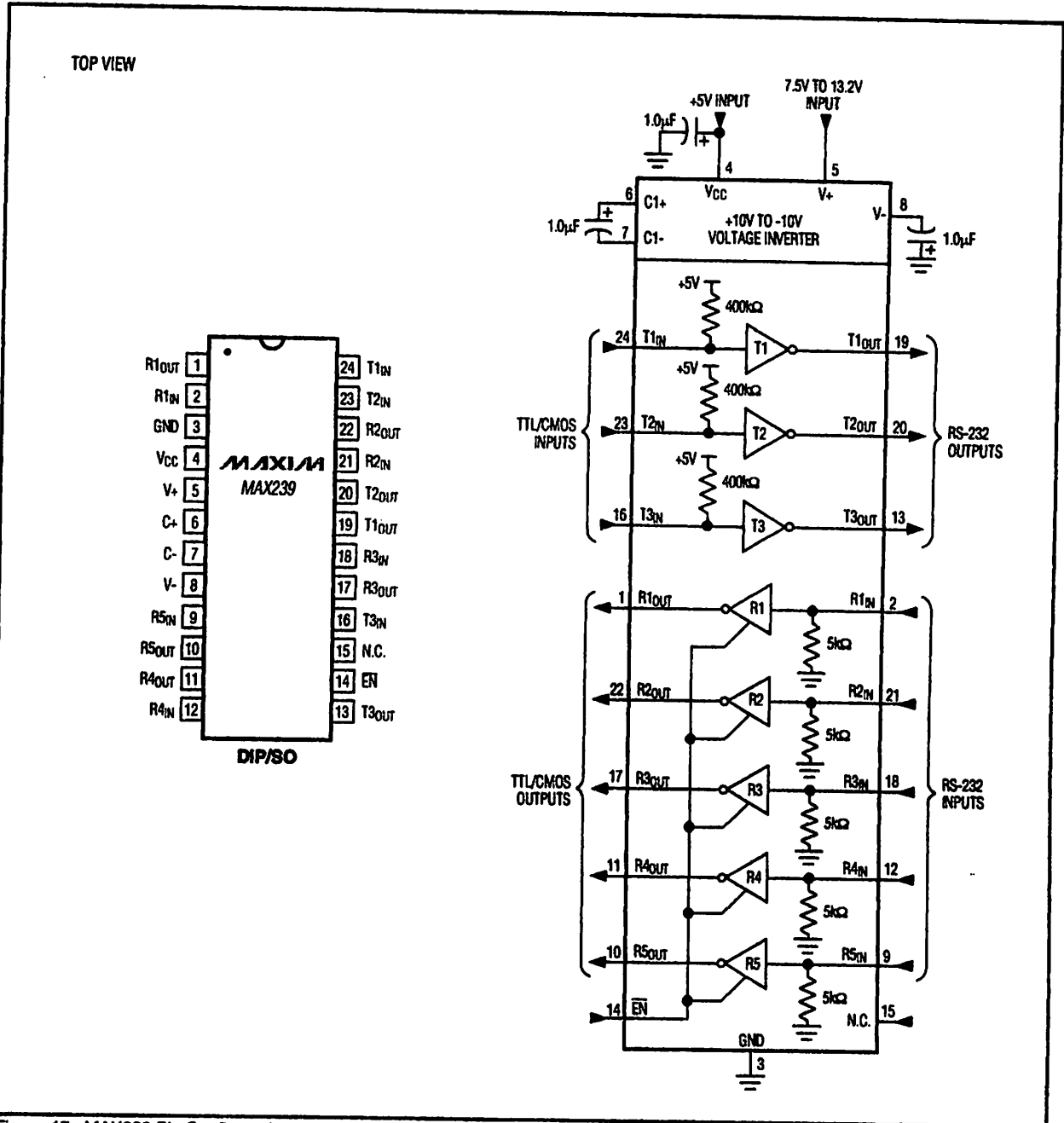


Figure 17. MAX239 Pin Configuration and Typical Operating Circuit

+5V-Powered, Multichannel RS-232 Drivers/Receivers

MAX2220-MAX249

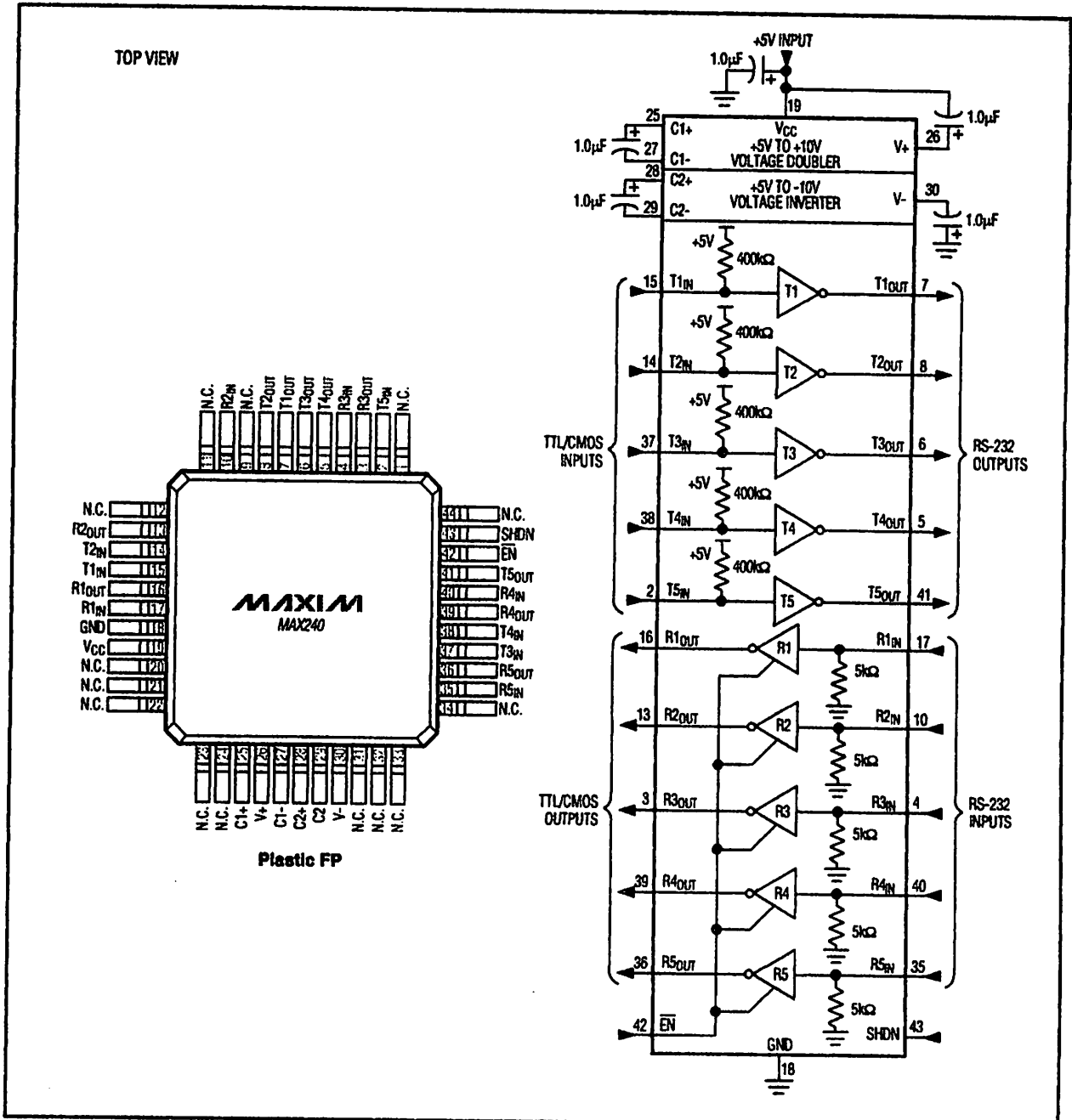


Figure 18. MAX240 Pin Configuration and Typical Operating Circuit

+5V-Powered, Multichannel RS-232 Drivers/Receivers

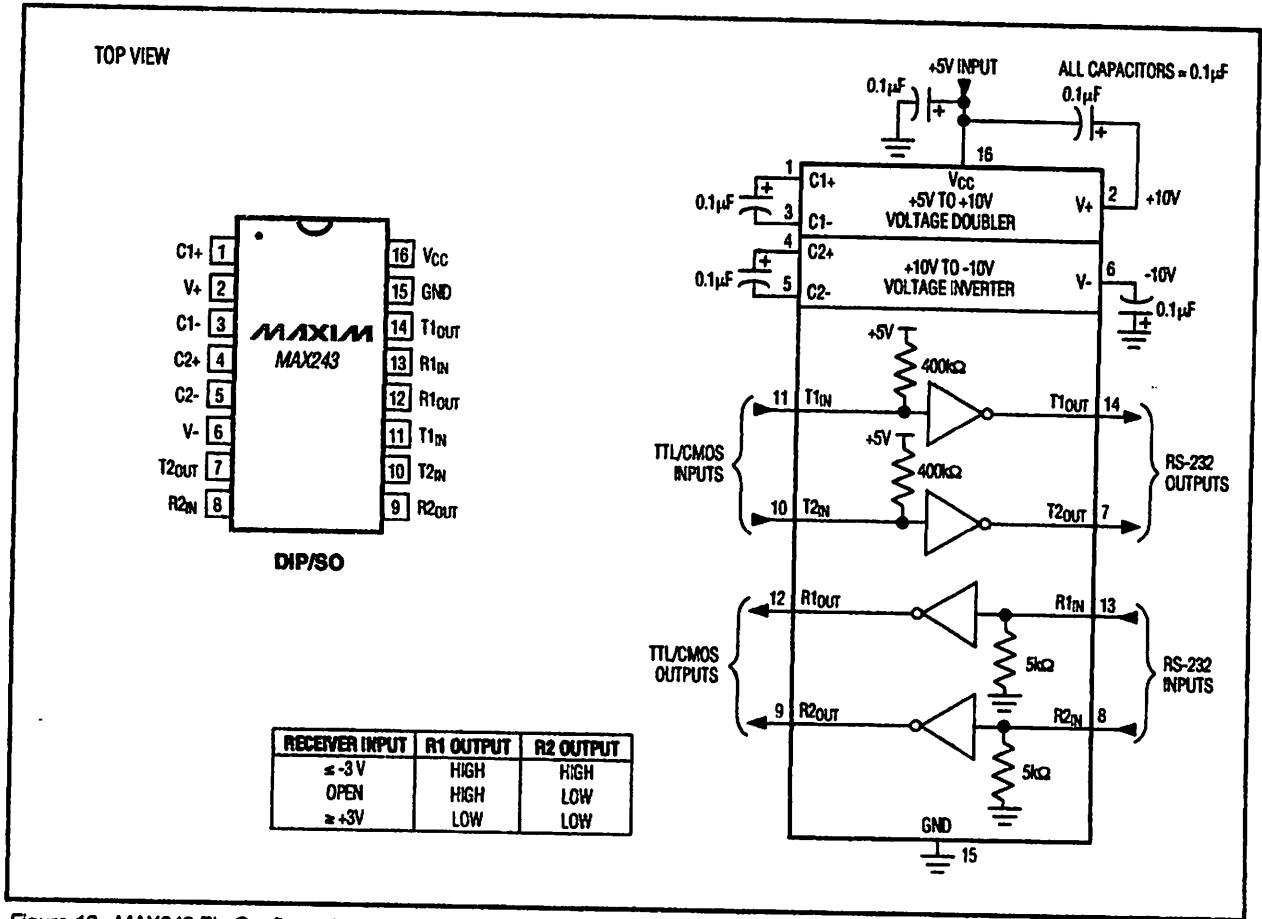


Figure 19. MAX243 Pin Configuration and Typical Operating Circuit

+5V-Powered, Multichannel RS-232 Drivers/Receivers

MAX220-MAX249

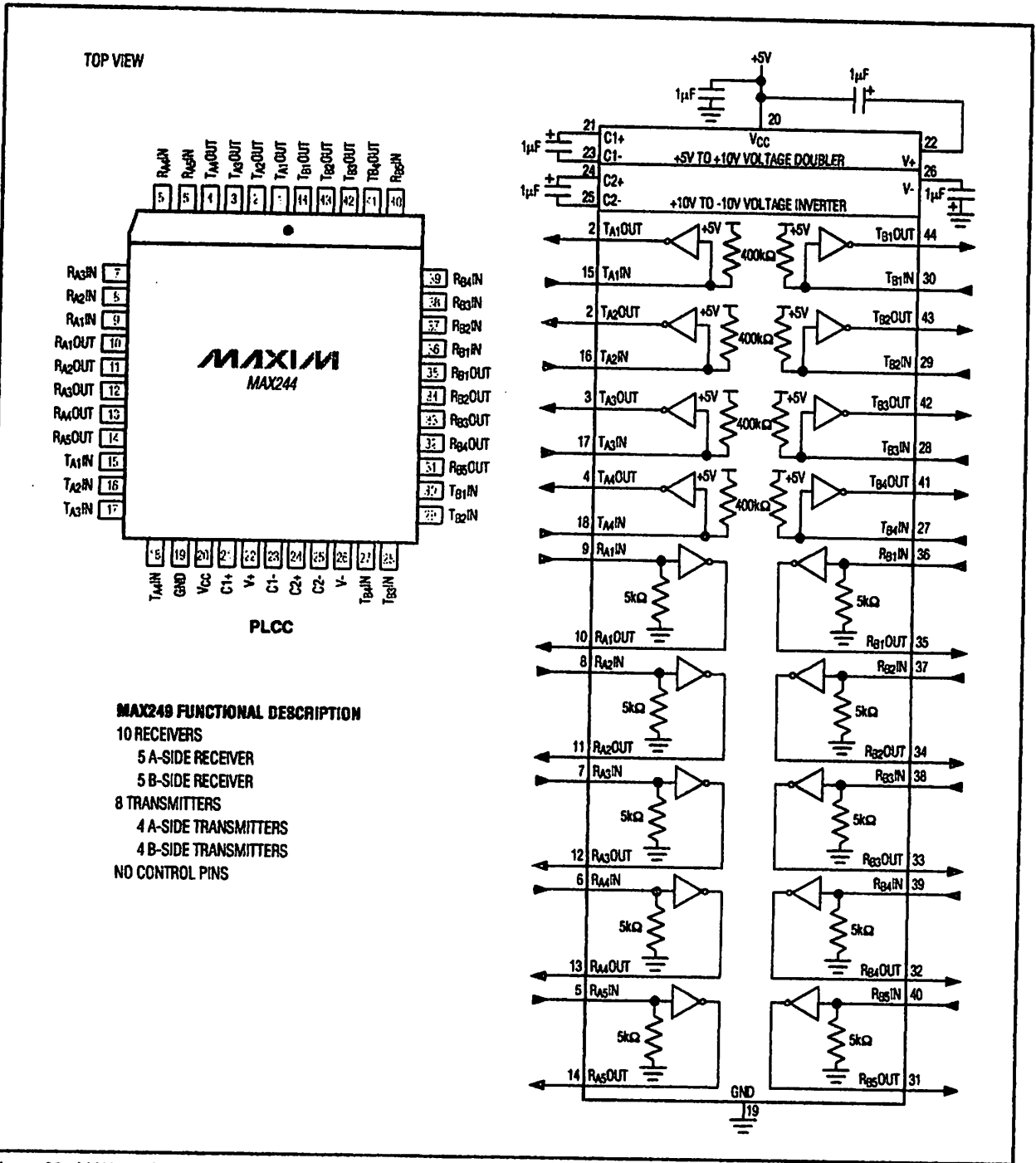


Figure 20. MAX244 Pin Configuration and Typical Operating Circuit

+5V-Powered, Multichannel RS-232 Drivers/Receivers

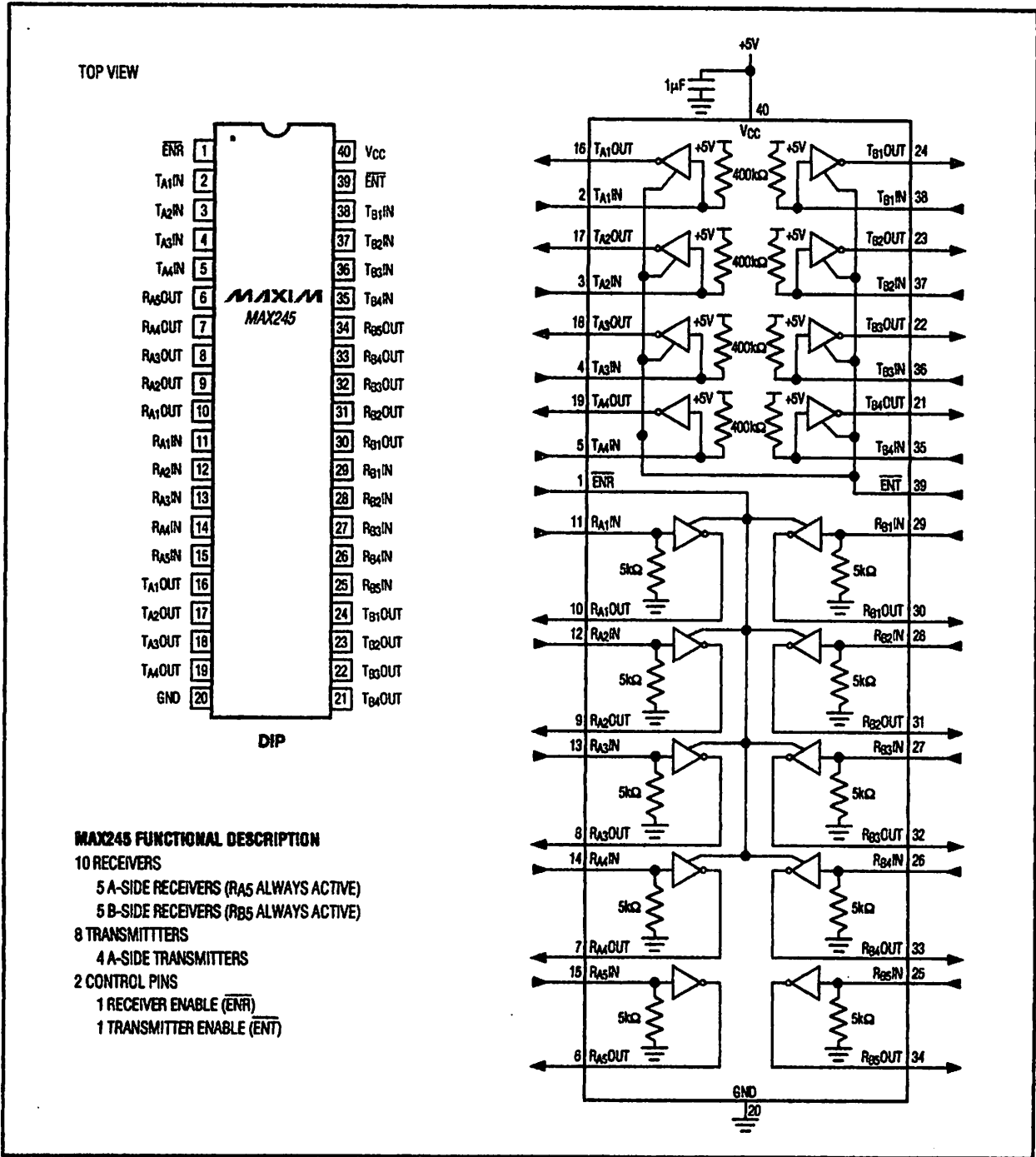
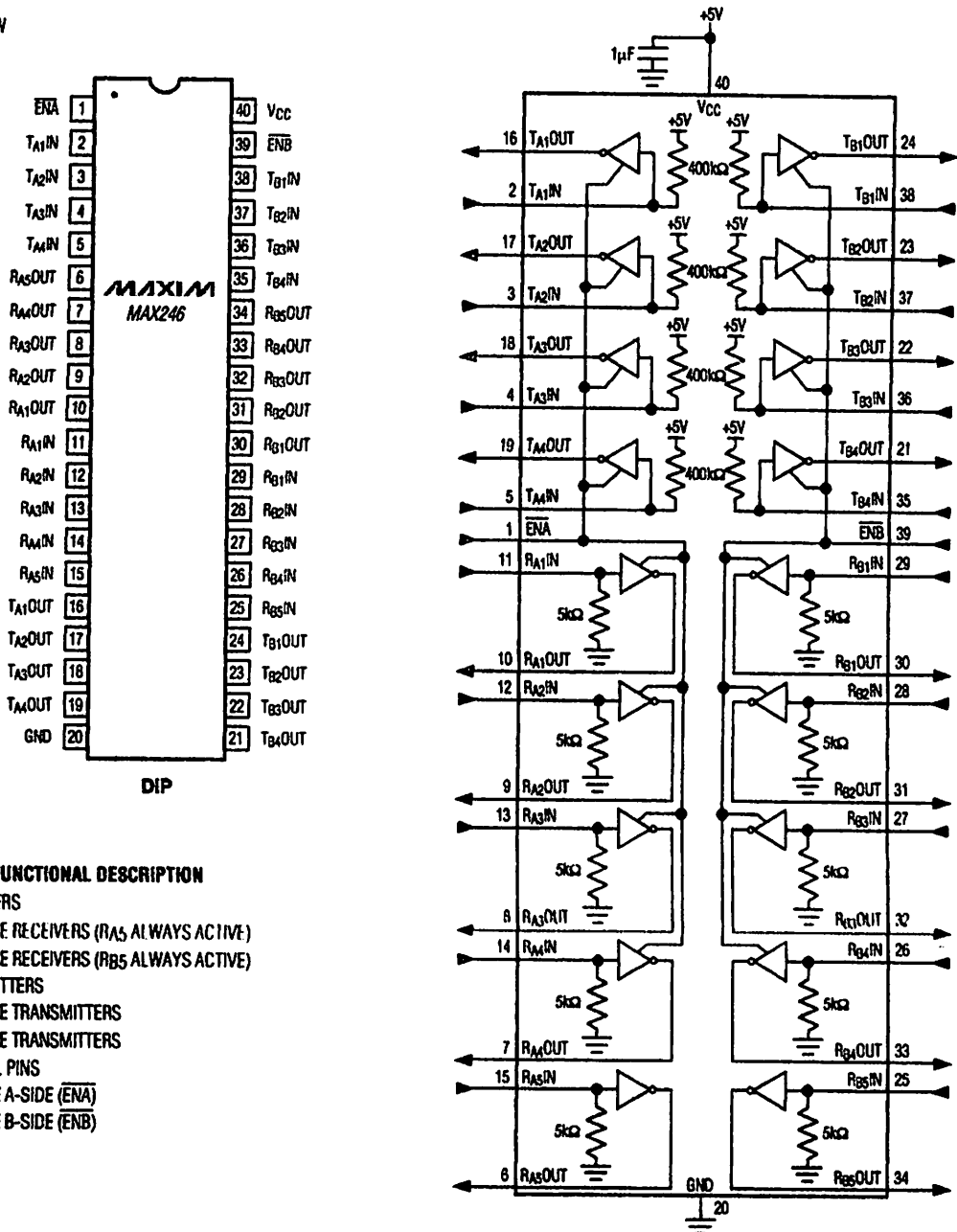


Figure 21. MAX245 Pin Configuration and Typical Operating Circuit

+5V-Powered, Multichannel RS-232 Drivers/Receivers

MAX220-MAX249

TOP VIEW



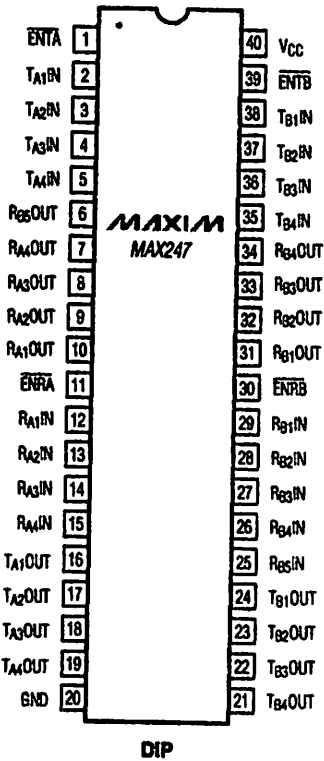
MAX246 FUNCTIONAL DESCRIPTION

- 10 RECEIVERS
 - 5 A-SIDE RECEIVERS (RA5 ALWAYS ACTIVE)
 - 5 B-SIDE RECEIVERS (RB5 ALWAYS ACTIVE)
- 8 TRANSMITTERS
 - 4 A-SIDE TRANSMITTERS
 - 4 B-SIDE TRANSMITTERS
- 2 CONTROL PINS
 - ENABLE A-SIDE (ENA)
 - ENABLE B-SIDE (ENB)

Figure 22. MAX246 Pin Configuration and Typical Operating Circuit

+5V-Powered, Multichannel RS-232 Drivers/Receivers

TOP VIEW



MAX247 FUNCTIONAL DESCRIPTION

9 RECEIVERS

4 A-SIDE RECEIVERS

5 B-SIDE RECEIVERS (RB5 ALWAYS ACTIVE)

8 TRANSMITTERS

4 A-SIDE TRANSMITTERS

4 B-SIDE TRANSMITTERS

4 CONTROL PINS

ENABLE RECEIVER A-SIDE ($\overline{\text{ENRA}}$)

ENABLE RECEIVER B-SIDE ($\overline{\text{ENRB}}$)

ENABLE RECEIVER A-SIDE ($\overline{\text{ENTA}}$)

ENABLE RECEIVER B-SIDE ($\overline{\text{ENTB}}$)

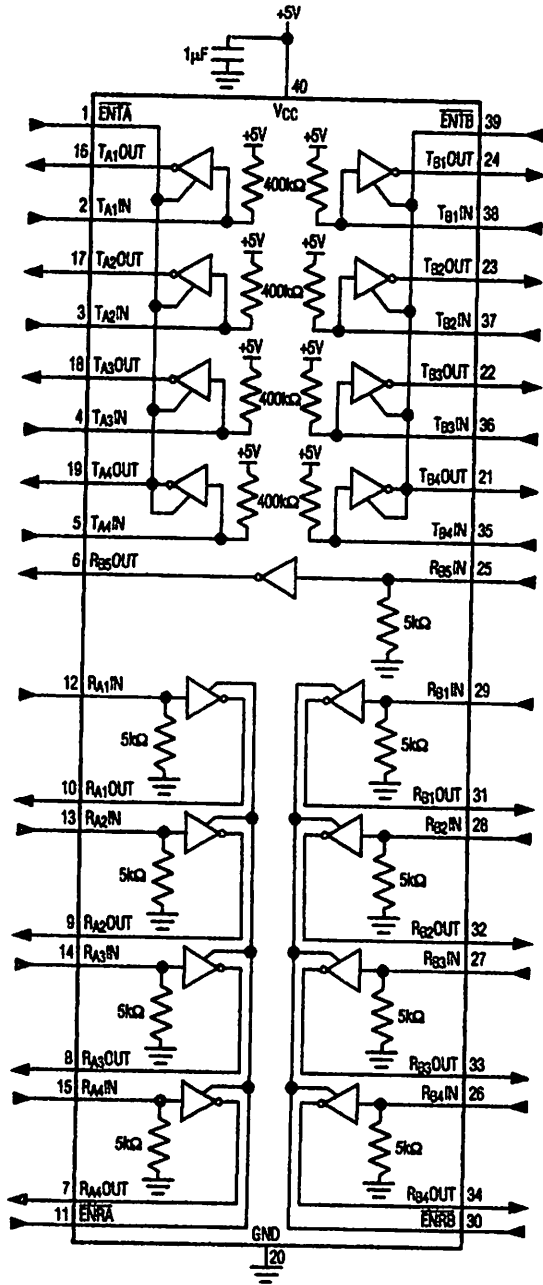


Figure 23. MAX247 Pin Configuration and Typical Operating Circuit

+5V-Powered, Multichannel RS-232 Drivers/Receivers

MAX220-MAX249

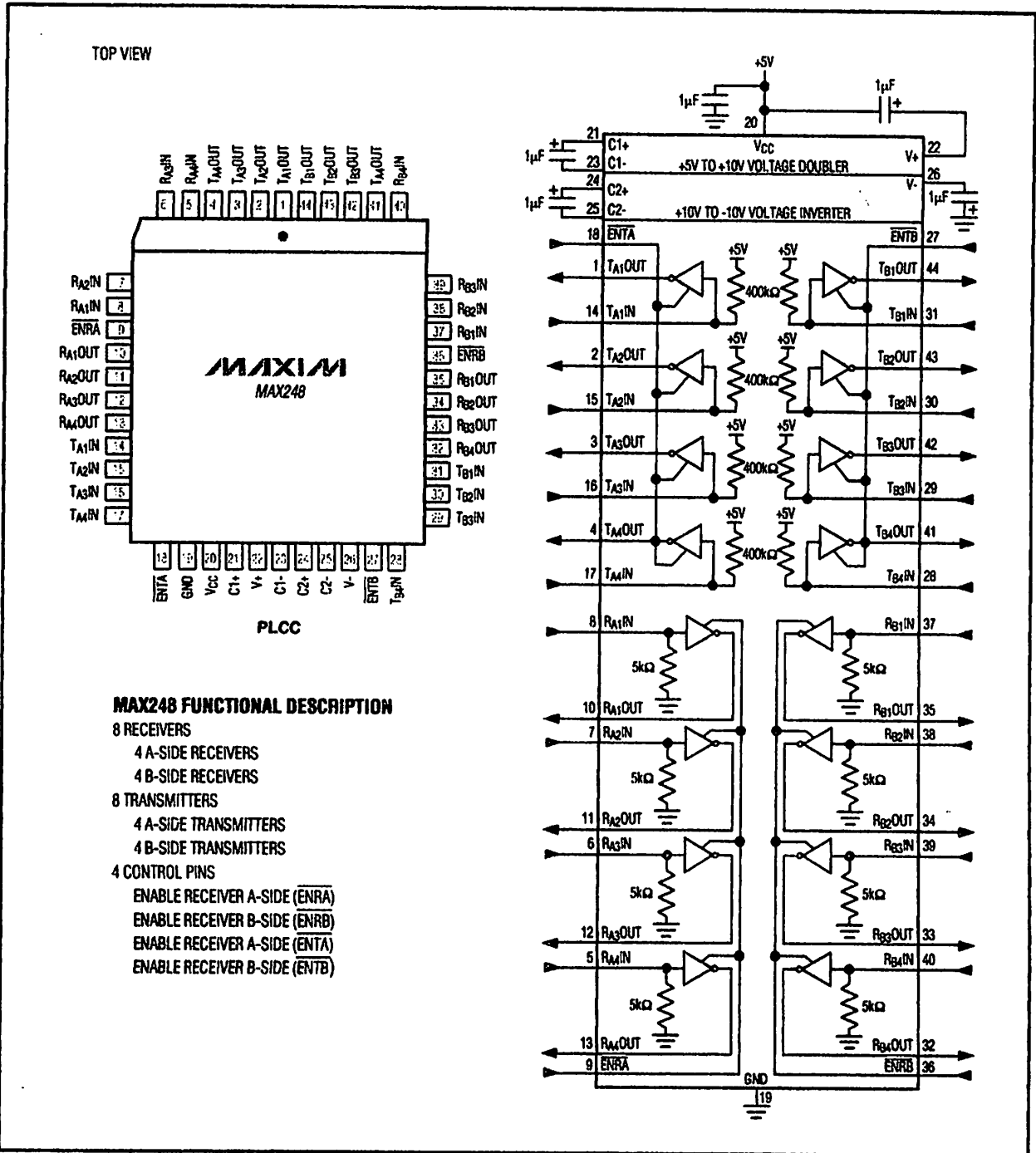


Figure 24. MAX248 Pin Configuration and Typical Operating Circuit

+5V-Powered, Multichannel RS-232 Drivers/Receivers

Ordering Information (continued)

MAX220-MAX249

PART	TEMP RANGE	PIN-PACKAGE
MAX222CPN	0°C to +70°C	18 Plastic DIP
MAX222CWN	0°C to +70°C	18 Wide SO
MAX222C/D	0°C to +70°C	Dice*
MAX222EPN	-40°C to +85°C	18 Plastic DIP
MAX222EWN	-40°C to +85°C	18 Wide SO
MAX222EJN	-40°C to +85°C	18 CERDIP
MAX222MJN	-55°C to +125°C	18 CERDIP
MAX223CAI	0°C to +70°C	28 SSOP
MAX223CWI	0°C to +70°C	28 Wide SO
MAX223C/D	0°C to +70°C	Dice*
MAX223EAI	-40°C to +85°C	28 SSOP
MAX223EWI	-40°C to +85°C	28 Wide SO
MAX225CWI	0°C to +70°C	28 Wide SO
MAX225EWI	-40°C to +85°C	28 Wide SO
MAX230CPP	0°C to +70°C	20 Plastic DIP
MAX230CWP	0°C to +70°C	20 Wide SO
MAX230C/D	0°C to +70°C	Dice*
MAX230EPP	-40°C to +85°C	20 Plastic DIP
MAX230EWP	-40°C to +85°C	20 Wide SO
MAX230EJP	-40°C to +85°C	20 CERDIP
MAX230MJP	-55°C to +125°C	20 CERDIP
MAX231CPD	0°C to +70°C	14 Plastic DIP
MAX231CWE	0°C to +70°C	16 Wide SO
MAX231CJD	0°C to +70°C	14 CERDIP
MAX231C/D	0°C to +70°C	Dice*
MAX231EPD	-40°C to +85°C	14 Plastic DIP
MAX231EWE	-40°C to +85°C	16 Wide SO
MAX231EJD	-40°C to +85°C	14 CERDIP
MAX231MJD	-55°C to +125°C	14 CERDIP
MAX232CPE	0°C to +70°C	16 Plastic DIP
MAX232CSE	0°C to +70°C	16 Narrow SO
MAX232CWE	0°C to +70°C	16 Wide SO
MAX232C/D	0°C to +70°C	Dice*
MAX232EPE	-40°C to +85°C	16 Plastic DIP
MAX232ESE	-40°C to +85°C	16 Narrow SO
MAX232EWE	-40°C to +85°C	16 Wide SO
MAX232EJE	-40°C to +85°C	16 CERDIP
MAX232MJE	-55°C to +125°C	16 CERDIP
MAX232MLP	-55°C to +125°C	20 LCC
MAX232ACPE	0°C to +70°C	16 Plastic DIP
MAX232ACSE	0°C to +70°C	16 Narrow SO
MAX232ACWE	0°C to +70°C	16 Wide SO

PART	TEMP RANGE	PIN-PACKAGE
MAX232AC/D	0°C to +70°C	Dice*
MAX232AEPE	-40°C to +85°C	16 Plastic DIP
MAX232AESE	-40°C to +85°C	16 Narrow SO
MAX232AEWE	-40°C to +85°C	16 Wide SO
MAX232AEJE	-40°C to +85°C	16 CERDIP
MAX232AMJE	-55°C to +125°C	16 CERDIP
MAX232AMPL	-55°C to +125°C	20 LCC
MAX233CPP	0°C to +70°C	20 Plastic DIP
MAX233EPP	-40°C to +85°C	20 Plastic DIP
MAX233ACPP	0°C to +70°C	20 Plastic DIP
MAX233ACWP	0°C to +70°C	20 Wide SO
MAX233AEPP	-40°C to +85°C	20 Plastic DIP
MAX233AEWP	-40°C to +85°C	20 Wide SO
MAX234CPE	0°C to +70°C	16 Plastic DIP
MAX234CWE	0°C to +70°C	16 Wide SO
MAX234C/D	0°C to +70°C	Dice*
MAX234EPE	-40°C to +85°C	16 Plastic DIP
MAX234EWE	-40°C to +85°C	16 Wide SO
MAX234EJE	-40°C to +85°C	16 CERDIP
MAX234MJE	-55°C to +125°C	16 CERDIP
MAX235CPG	0°C to +70°C	24 Wide Plastic DIP
MAX235EPG	-40°C to +85°C	24 Wide Plastic DIP
MAX235EDG	-40°C to +85°C	24 Ceramic SB
MAX235MDG	-55°C to +125°C	24 Ceramic SB
MAX236CNG	0°C to +70°C	24 Narrow Plastic DIP
MAX236CWG	0°C to +70°C	24 Wide SO
MAX236C/D	0°C to +70°C	Dice*
MAX236ENG	-40°C to +85°C	24 Narrow Plastic DIP
MAX236EWG	-40°C to +85°C	24 Wide SO
MAX236ERG	-40°C to +85°C	24 Narrow CERDIP
MAX236MRG	-55°C to +125°C	24 Narrow CERDIP
MAX237CNG	0°C to +70°C	24 Narrow Plastic DIP
MAX237CWG	0°C to +70°C	24 Wide SO
MAX237C/D	0°C to +70°C	Dice*
MAX237ENG	-40°C to +85°C	24 Narrow Plastic DIP
MAX237EWG	-40°C to +85°C	24 Wide SO
MAX237ERG	-40°C to +85°C	24 Narrow CERDIP
MAX237MRG	-55°C to +125°C	24 Narrow CERDIP
MAX238CNG	0°C to +70°C	24 Narrow Plastic DIP
MAX238CWG	0°C to +70°C	24 Wide SO
MAX238C/D	0°C to +70°C	Dice*
MAX238ENG	-40°C to +85°C	24 Narrow Plastic DIP

* Contact factory for dice specifications.



+5V-Powered, Multichannel RS-232 Drivers/Receivers

General Description

The MAX220-MAX249 family of line drivers/receivers is intended for all EIA/TIA-232E and V.28/V.24 communications interfaces, particularly applications where $\pm 12V$ is not available.

These parts are especially useful in battery-powered systems, since their low power shutdown mode reduces power dissipation to less than $5\mu W$. The MAX225, MAX233, MAX235, and MAX245/MAX246/MAX247 use no external components and are recommended for applications where printed circuit board space is critical.

Applications

- Portable Computers
- Low-Power Modems
- Interface Translation
- Battery-Powered RS-232 Systems
- Multidrop RS-232 Networks

Next-Generation Device Features

- ◆ For Low-Voltage, Integrated ESD Applications: MAX3222E/MAX3232E/MAX3237E/MAX3241E/MAX3246E: +3.0V to +5.5V, Low-Power, Up to 1Mbps, True RS-232 Transceivers Using Four 0.1 μF External Capacitors (MAX3246E Available in a UCSP™ Package)
- ◆ For Low-Cost Applications: MAX221E: $\pm 15kV$ ESD-Protected, +5V, 1 μA , Single RS-232 Transceiver with AutoShutdown™

Ordering Information

PART	TEMP RANGE	PIN-PACKAGE
MAX220CPE	0°C to +70°C	16 Plastic DIP
MAX220CSE	0°C to +70°C	16 Narrow SO
MAX220CWE	0°C to +70°C	16 Wide SO
MAX220C/D	0°C to +70°C	Dipcer
MAX220EPE	-40°C to +85°C	16 Plastic DIP
MAX220ESE	-40°C to +85°C	16 Narrow SO
MAX220EWE	-40°C to +85°C	16 Wide SO
MAX220ELE	-40°C to +85°C	16 CERDIP
MAX220MJE	-55°C to +125°C	16 CERDIP

Ordering information continued at end of data sheet.
*Contact factory for dice specifications.

Selection Table

Part Number	Power Supply (V)	No. of RS-232 Drivers/Rx	No. of Ext. Caps	Nominal Cap. Value (μF)	SHDN & Thro-State	Rx Active in SHDN	Data Rate (kbps)	Features
MAX220	-5	2	4	0.1	Yes	—	120	3-pin (no-power), industry standard pinout
MAX221	-5	1	4	0.1	Yes	—	120	Low power, 100 μA in Low
MAX222 (MAX222A)	-5	1	4	0.1	Yes	—	120	Max. 100 μA in Low, no external components
MAX223 (MAX223A)	-5	1	0	—	Yes	✓	120	Available in 16-pin
MAX224 (MAX224A)	-5	2	4	0.1	Yes	—	120	6 receivers with shut-down
MAX225 (MAX225A)	-5 and -7.5 to -15.2	2	2	0.1	No	—	120	Standard +5V-12V or battery supplies, same functions as MAX220
MAX226 (MAX226A)	-5	2	4	0.1	No	—	120/1200	Low duty cycle load
MAX227A	-5	2	4	0.1	No	—	120	Higher slew rate, small caps
MAX228 (MAX228A)	-5	2	0	—	No	—	120	Low duty cycle
MAX229A (MAX229)	-5	4	4	0.1	No	—	250	Low duty cycle, high slew rate
MAX230 (MAX230A)	-5	2	4	0.1	Yes	—	120	Receives 1200
MAX231 (MAX231A)	-5	2	4	0.1	Yes	—	120	Receives 1200
MAX232 (MAX232A)	-5	2	4	0.1	Yes	—	120	Receives 1200
MAX233	-5	2	4	0.1	No	—	250	Separate shutdown and enable
MAX234	-5	5/10	4	0.1	No	—	120	Open-line detection simplifies cabling
MAX235	-5	5/10	0	—	Yes	✓	120	High slew rate
MAX236	-5	5/10	0	—	Yes	✓	120	High slew rate, no caps, two shutdown modes
MAX237	-5	5/2	0	—	Yes	✓	120	High slew rate, no caps, three shutdown modes
MAX238	-5	5/8	4	0.1	Yes	✓	120	High slew rate, no caps, three operating modes
MAX239	-5	5/8	4	0.1	Yes	✓	120	High slew rate, selective half-chip enables
MAX240	-5	5/10	4	0.1	Yes	✓	120	Available in quad flatpack package

MAX220-MAX249



For pricing, delivery, and ordering information, please contact Maxim/Dallas Direct! at 1-888-629-4642, or visit Maxim's website at www.maxim-ic.com.

+5V-Powered, Multichannel RS-232 Drivers/Receivers

ABSOLUTE MAXIMUM RATINGS—MAX220/222/232A/233A/242/243

Supply Voltage (V _{CC})	-0.3V to +6V	20-Pin Plastic DIP (derate 8.00mW/°C above +70°C)	440mW
Input Voltages		18-Pin Narrow SO (derate 8.70mW/°C above +70°C)	696mW
V _{IN}	-0.3V to (V _{CC} + 0.3V)	16-Pin Wide SO (derate 9.52mW/°C above +70°C)	762mW
R _{IN} (Except MAX220)	±30V	18-Pin Wide SO (derate 9.52mW/°C above +70°C)	762mW
R _{IN} (MAX220)	±25V	20-Pin Wide SO (derate 10.30mW/°C above +70°C)	850mW
T _{OUT} (Except MAX220) (Note 1)	±15V	20-Pin SSOP (derate 8.00mW/°C above +70°C)	640mW
T _{OUT} (MAX220)	±13.2V	16-Pin CERDIP (derate 10.00mW/°C above +70°C)	800mW
Output Voltages		18-Pin CERDIP (derate 10.53mW/°C above +70°C)	842mW
T _{OUT}	±15V		
R _{OUT}	-0.3V to (V _{CC} + 0.3V)	Operating Temperature Ranges	
Driver/Receiver Output Short-Circuited to GND	Continuous	MAX2_AC, MAX2_C	-40°C to +70°C
Continuous Power Dissipation (T _A = +70°C)		MAX2_AE, MAX2_E	-40°C to +85°C
16-Pin Plastic DIP (derate 10.53mW/°C above +70°C)	842mW	MAX2_AM, MAX2_M	-55°C to +25°C
18-Pin Plastic DIP (derate 11.11mW/°C above +70°C)	889mW	Storage Temperature Range	-65°C to +160°C
		Lead Temperature (soldering, 10s)	+300°C

Note 1: Input voltage measured with T_{OUT} in high-impedance state, $\overline{S}=\overline{DN}$ or V_{CC} = 0V.

Note 2: For the MAX220, V₋ and V₊ can have a maximum magnitude of 7V, but their absolute difference cannot exceed 13V.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS—MAX220/222/232A/233A/242/243

(V_{CC} = +5V ±10%, C1–C4 = 0.1μF, MAX220, C1 = 0.047μF, C2–C4 = 0.33μF, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
RS-232 TRANSMITTERS						
Output Voltage Swing	All transmitter outputs loaded with 3kΩ to GND		±5	±8		V
Input Logic Threshold Low				1.4	0.8	V
Input Logic Threshold High	All devices except MAX220 MAX220 V _{CC} = 5.0V		2	1.4		V
Logic Pull-Up/Down Current	All except MAX220, normal operation SHDN = 0V, MAX222/242, shutdown, MAX220			5	40	μA
Output Leakage Current	V _{CC} = 5.5V, SHDN = 0V, V _{OUT} = ±15V, MAX222/242 V _{CC} = SHDN = 0V, V _{OUT} = ±15V		±0.01		±10	μA
Data Rate				200	116	kcps
Transmitter Output Resistance	V _{CC} = V ₋ = V ₊ = 0V, V _{OUT} = ±2V		300	10M		Ω
Output Short-Circuit Current	V _{OUT} = 0V		±7	±22		mA
RS-232 RECEIVERS						
RS-232 Input Voltage Operating Range					-30	V
RS-232 Input Threshold Low	V _{CC} = 5V	All except MAX243 R _{2IN} MAX243 R _{2IN} (Note 2)	0.9	1.3		V
RS-232 Input Threshold High	V _{CC} = 5V	All except MAX243 R _{2IN} MAX243 R _{2IN} (Note 2)		1.8	2.4	V
RS-232 Input Hysteresis	All except MAX243 V _{CC} = 5V, no hysteresis in shdn MAX243		0.2	0.5		V
RS-232 Input Resistance			3	5	7	kΩ
TTL/CMOS Output Voltage Low	I _{OUT} = 3.2mA			0.2	0.4	V
TTL/CMOS Output Voltage High	I _{OUT} = -1.0mA		3.5	V _{CC} - 0.2		V
TTL/CMOS Output Short-Circuit Current	Sourcing V _{OUT} = GND Sinking V _{OUT} = V _{CC}		2	10		mA

+5V-Powered, Multichannel RS-232 Drivers/Receivers

MAX220-MAX249

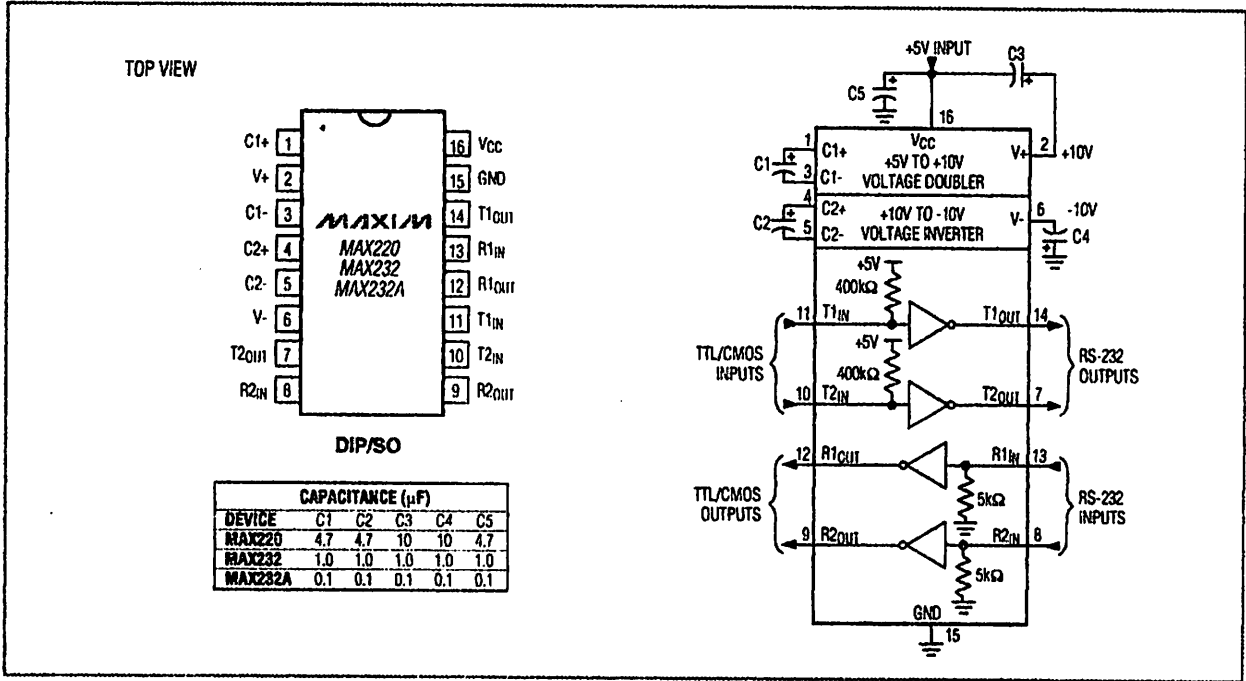


Figure 5. MAX220/MAX232/MAX232A Pin Configuration and Typical Operating Circuit

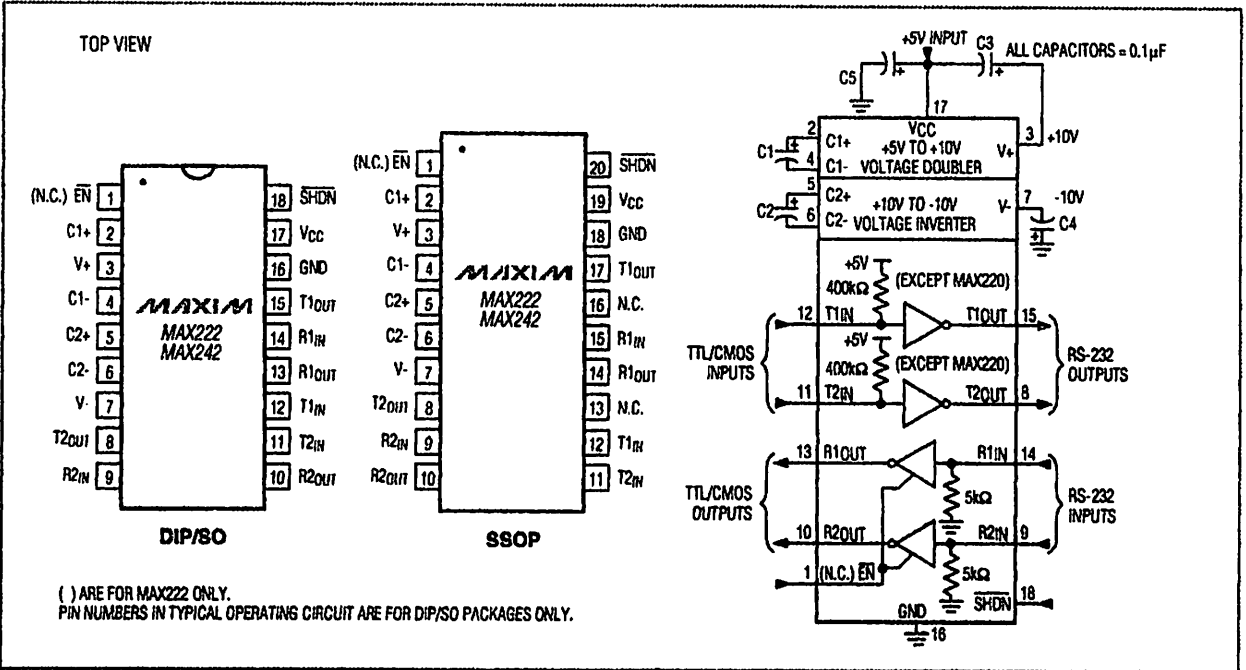


Figure 6. MAX222/MAX242 Pin Configurations and Typical Operating Circuit

LM386

Low Voltage Audio Power Amplifier

General Description

The LM386 is a power amplifier designed for use in low voltage consumer applications. The gain is internally set to 20 to keep external part count low, but the addition of an external resistor and capacitor between pins 1 and 8 will increase the gain to any value from 20 to 200.

The inputs are ground referenced while the output automatically biases to one-half the supply voltage. The quiescent power drain is only 24 milliwatts when operating from a 6 volt supply, making the LM386 ideal for battery operation.

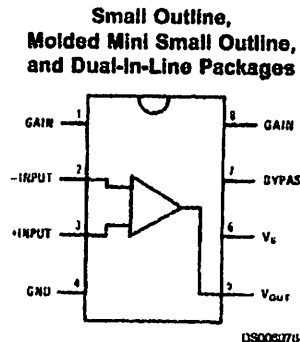
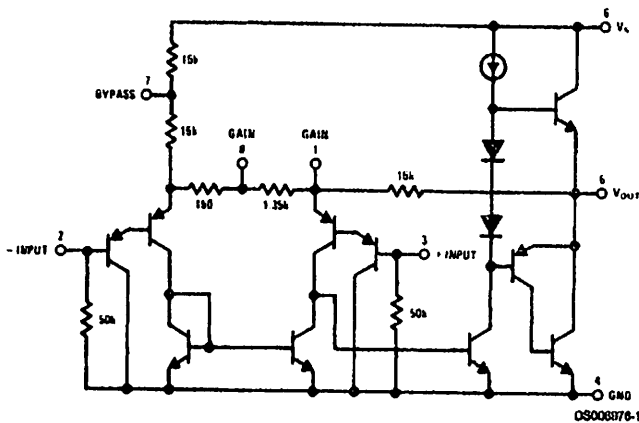
Features

- Battery operation
- Minimum external parts
- Wide supply voltage range: 4V–12V or 5V–18V
- Low quiescent current drain: 4mA
- Voltage gains from 20 to 200
- Ground referenced input
- Self-centering output quiescent voltage
- Low distortion: 0.2% ($A_v = 20$, $V_S = 6V$, $R_L = 8\Omega$, $P_O = 125mW$, $f = 1kHz$)
- Available in 8 pin MSOP package

Applications

- AM-FM radio amplifiers
- Portable tape player amplifiers
- Intercoms
- TV sound systems
- Line drivers
- Ultrasonic drivers
- Small servo drivers
- Power converters

Equivalent Schematic and Connection Diagrams



Top View
Order Number LM386M-1,
LM386MM-1, LM386N-1,
LM386N-3 or LM386N-4
See NS Package Number
M08A, MUA08A or N08E

Absolute Maximum Ratings (Note 2)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/ Distributors for availability and specifications.

Supply Voltage (LM386N-1, -3, LM386M-1)	15V
Supply Voltage (LM386N-4)	22V
Package Dissipation (Note 3) (LM386N)	1.25W
(LM386M)	0.73W
(LM386MM-1)	0.595W
Input Voltage	±0.4V
Storage Temperature	-65°C to +150°C
Operating Temperature	0°C to +70°C
Junction Temperature	+150°C
Soldering Information	

Dual-In-Line Package

Soldering (10 sec)

+260°C

Small Outline Package (SOIC and MSOP)

Vapor Phase (60 sec)

+215°C

Infrared (15 sec)

+220°C

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

Thermal Resistance

θ_{JC} (DIP)	37°C/W
θ_{JA} (DIP)	107°C/W
θ_{JC} (SO Package)	35°C/W
θ_{JA} (SO Package)	172°C/W
θ_{JA} (MSOP)	210°C/W
θ_{JC} (MSOP)	56°C/W

Electrical Characteristics (Notes 1, 2)

$T_A = 25^\circ\text{C}$

Parameter	Conditions	Min	Typ	Max	Units
Operating Supply Voltage (V_S) LM386N-1, -3, LM386M-1, LM386MM-1 LM386N-4		4 5		12 18	V V
Quiescent Current (I_Q)	$V_S = 6V, V_{IN} = 0$		4	8	mA
Output Power (P_{OUT}) LM386N-1, LM386M-1, LM386MM-1 LM386N-3 LM386N-4	$V_S = 6V, R_L = 8\Omega, THD = 10\%$ $V_S = 9V, R_L = 8\Omega, THD = 10\%$ $V_S = 16V, R_L = 32\Omega, THD = 10\%$	250 500 700	325 700 1000		mW mW mW
Voltage Gain (A_V)	$V_S = 6V, f = 1\text{ kHz}$ 10 μF from Pin 1 to 8		26 46		dB dB
Bandwidth (BW)	$V_S = 6V, \text{Pins 1 and 8 Open}$		300		kHz
Total Harmonic Distortion (THD)	$V_S = 6V, R_L = 8\Omega, P_{OUT} = 125\text{ mW}$ $f = 1\text{ kHz, Pins 1 and 8 Open}$		0.2		%
Power Supply Rejection Ratio (PSRR)	$V_S = 6V, f = 1\text{ kHz, } C_{BYPASS} = 10\ \mu\text{F}$ Pins 1 and 8 Open, Referred to Output		50		dB
Input Resistance (R_{IN})			50		k Ω
Input Bias Current (I_{BIAS})	$V_S = 6V, \text{Pins 2 and 3 Open}$		250		nA

Note 1: All voltages are measured with respect to the ground pin, unless otherwise specified.

Note 2: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is functional, but do not guarantee specific performance limits. Electrical Characteristics state DC and AC electrical specifications under particular test conditions which guarantee specific performance limits. This assumes that the device is within the Operating Ratings. Specifications are not guaranteed for parameters where no limit is given, however, the typical value is a good indication of device performance.

Note 3: For operation in ambient temperatures above 25°C, the device must be derated based on a) 150°C maximum junction temperature and 1) a thermal resistance of 107°C/W junction to ambient for the dual-in-line package and 2) a thermal resistance of 170°C/W for the small outline package.

Application Hints

GAIN CONTROL

To make the LM386 a more versatile amplifier, two pins (1 and 8) are provided for gain control. With pins 1 and 8 open the 1.35 k Ω resistor sets the gain at 20 (26 dB). If a capacitor is put from pin 1 to 8, bypassing the 1.35 k Ω resistor, the gain will go up to 200 (46 dB). If a resistor is placed in series with the capacitor, the gain can be set to any value from 20 to 200. Gain control can also be done by capacitively coupling a resistor (or FET) from pin 1 to ground.

Additional external components can be placed in parallel with the internal feedback resistors to tailor the gain and frequency response for individual applications. For example, we can compensate poor speaker bass response by frequency shaping the feedback path. This is done with a series RC from pin 1 to 5 (paralleling the internal 15 k Ω resistor). For 6 dB effective bass boost, $R = 15$ k Ω , the lowest value for good stable operation is $R = 10$ k Ω if pin 8 is open, if pins 1 and 8 are bypassed then R as low as 2 k Ω can be used. This restriction is because the amplifier is only compensated for closed-loop gains greater than 9.

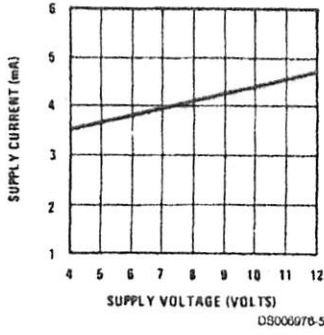
INPUT BIASING

The schematic shows that both inputs are biased to ground with a 50 k Ω resistor. The base current of the input transistors is about 250 nA, so the inputs are at about 12.5 mV when left open. If the dc source resistance driving the LM386 is higher than 250 k Ω it will contribute very little additional offset (about 2.5 mV at the input, 50 mV at the output). If the dc source resistance is less than 10 k Ω , then shorting the unused input to ground will keep the offset low (about 2.5 mV at the input, 50 mV at the output). For dc source resistances between these values we can eliminate excess offset by pulling a resistor from the unused input to ground, equal in value to the dc source resistance. Of course all offset problems are eliminated if the input is capacitively coupled.

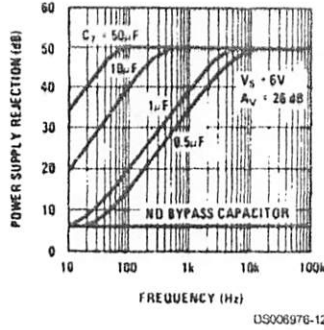
When using the LM386 with higher gains (bypassing the 1.35 k Ω resistor between pins 1 and 8) it is necessary to bypass the unused input, preventing degradation of gain and possible instabilities. This is done with a 0.1 μ F capacitor or a short to ground depending on the dc source resistance on the driven input.

Typical Performance Characteristics

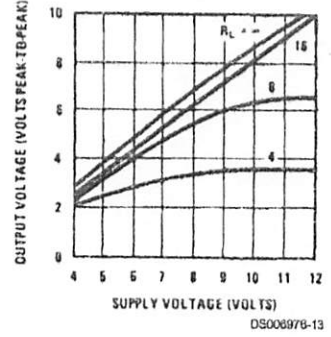
Quiescent Supply Current vs Supply Voltage



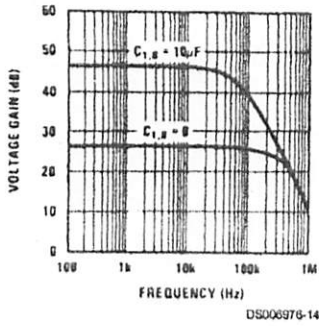
Power Supply Rejection Ratio (Referred to the Output) vs Frequency



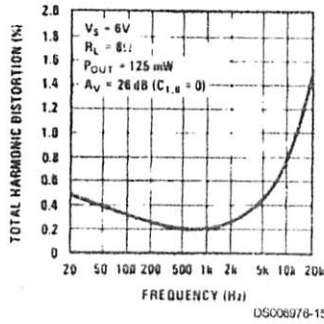
Peak-to-Peak Output Voltage Swing vs Supply Voltage



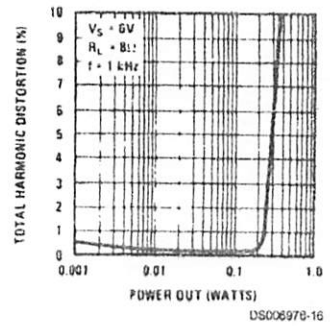
Voltage Gain vs Frequency



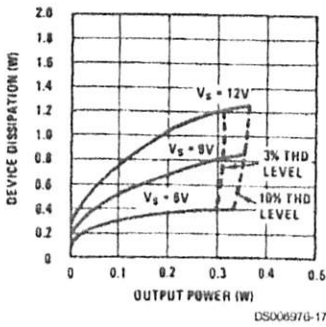
Distortion vs Frequency



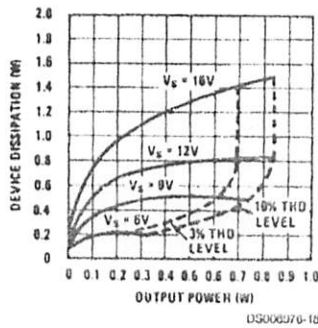
Distortion vs Output Power



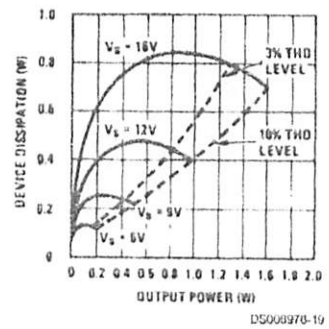
Device Dissipation vs Output Power—4Ω Load



Device Dissipation vs Output Power—8Ω Load

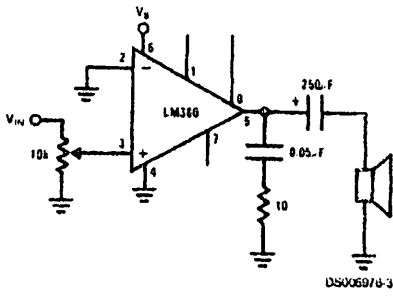


Device Dissipation vs Output Power—16Ω Load

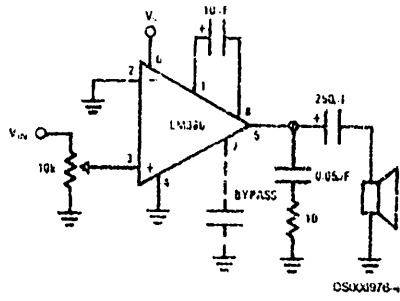


Typical Applications

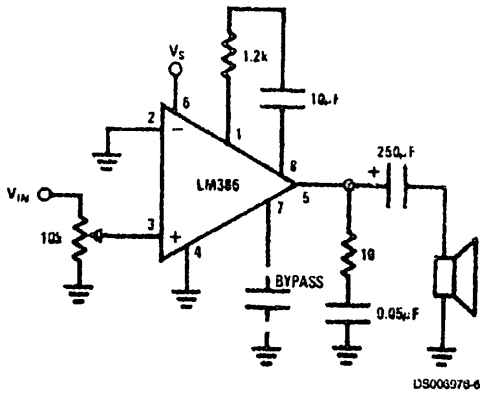
**Amplifier with Gain = 20
Minimum Parts**



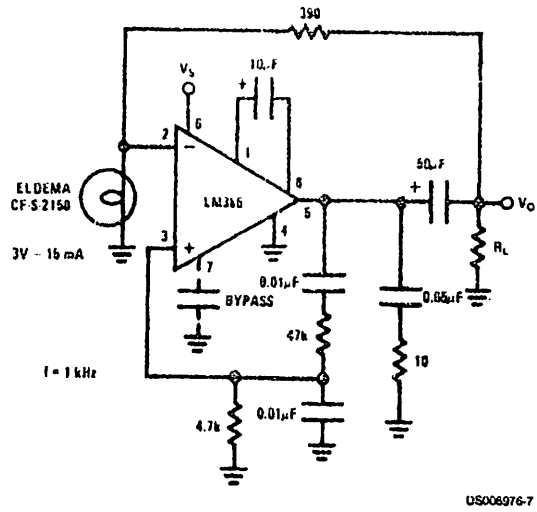
Amplifier with Gain = 200



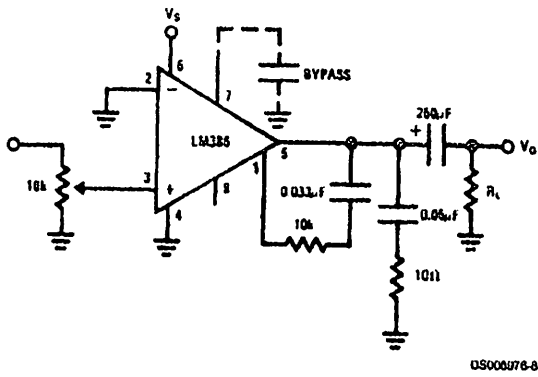
Amplifier with Gain = 50



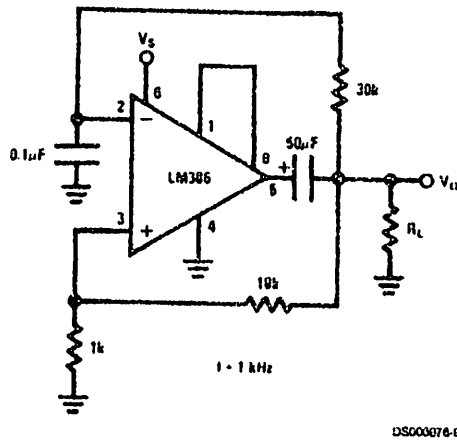
Low Distortion Power Wienbridge Oscillator



Amplifier with Bass Boost

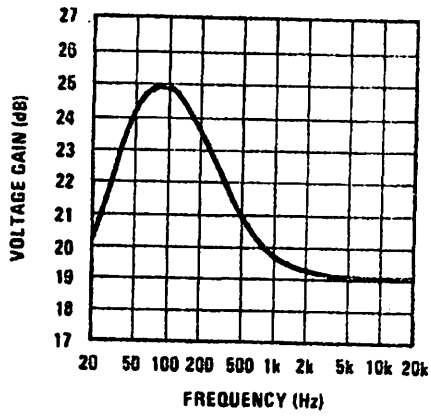


Square Wave Oscillator



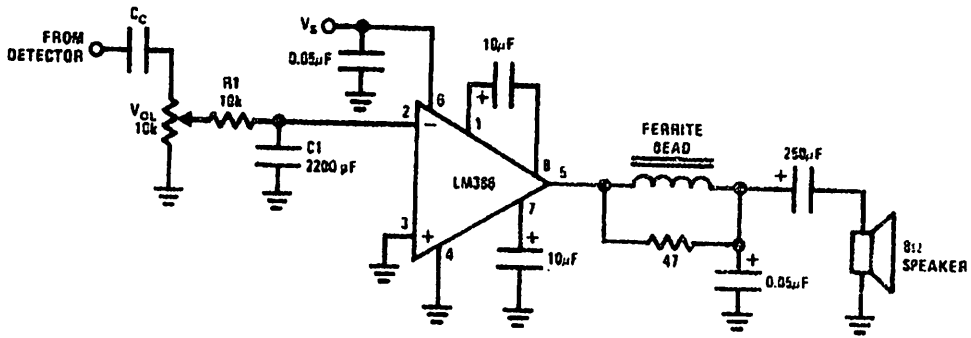
Typical Applications (Continued)

Frequency Response with Bass Boost



DS000976-10

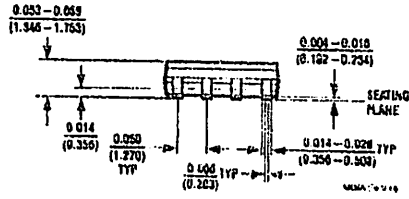
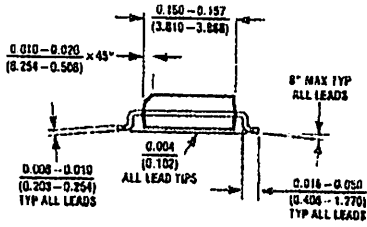
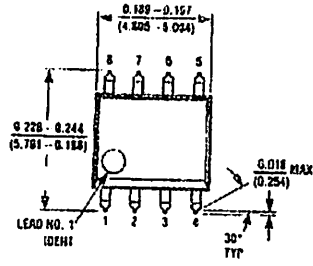
AM Radio Power Amplifier



DS000076-11

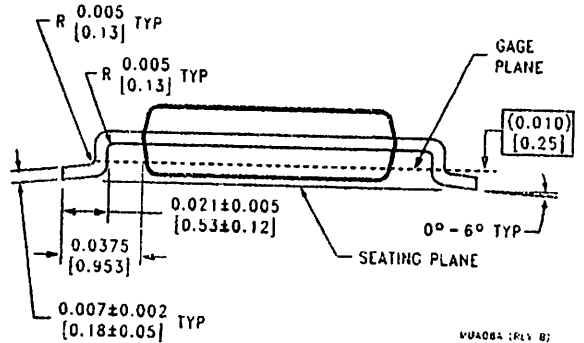
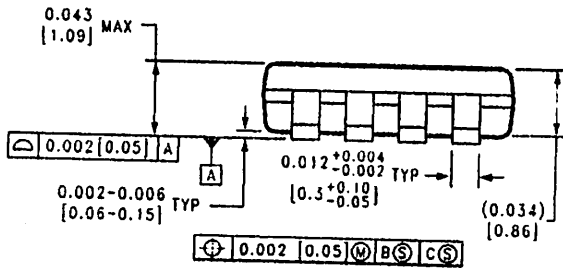
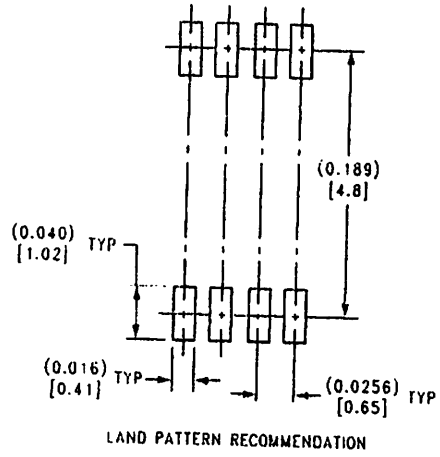
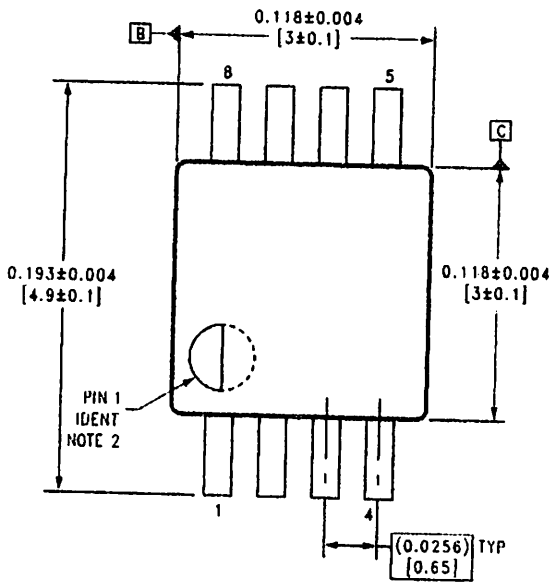
- Note 4: Twist supply lead and supply ground very tightly.
- Note 5: Twist speaker lead and ground very tightly.
- Note 6: Ferrite bead is Ferroxcube Ks-001 3013B with 3 turns of wire.
- Note 7: R1C1 band limits input signals.
- Note 8: All components must be spaced very closely to IC.

Physical Dimensions inches (millimeters) unless otherwise noted



SO Package (M)
Order Number LM386M-1
NS Package Number M08A

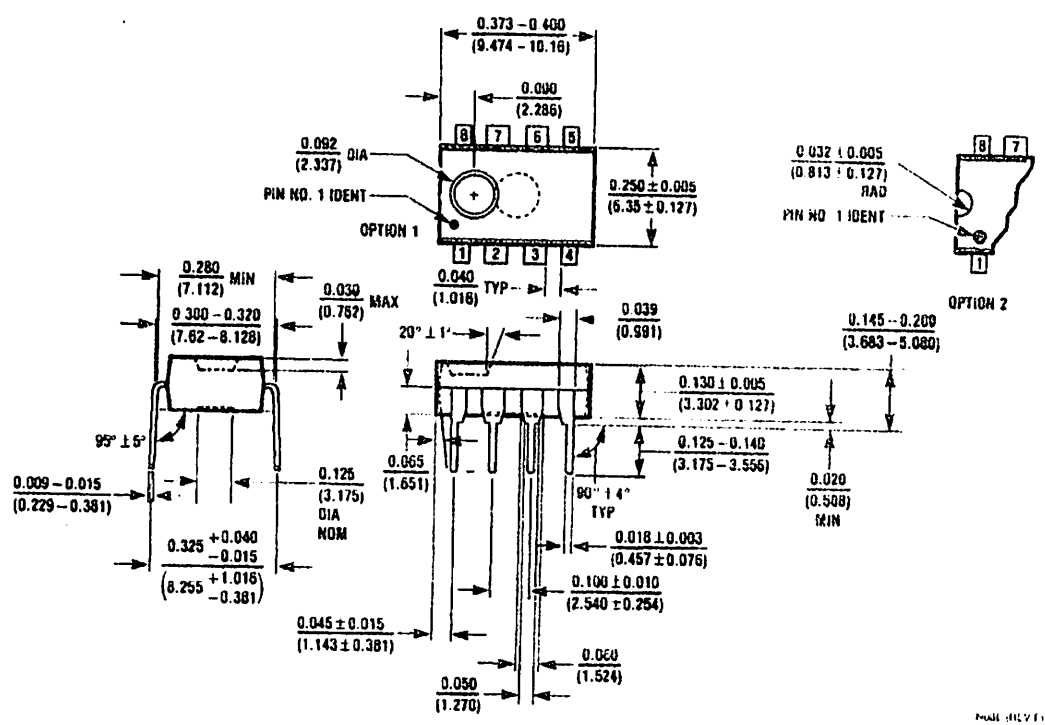
Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



MUA08A (FLY B)

8-Lead (0.118" Wide) Molded Mini Small Outline Package
Order Number LM386MM-1
NS Package Number MUA08A

Physical Dimensions (inches (millimeters) unless otherwise noted) (Continued)



Dual-In-Line Package (N)
Order Number LM386N-1, LM386N-3 or LM386N-4
NS Package Number N08E

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT AND GENERAL COUNSEL OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which: (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

<p>National Semiconductor Corporation Americas Tel: 1-800-272-9959 Fax: 1-800-737-7018 Email: support@nsc.com www.national.com</p>	<p>National Semiconductor Europe Fax: +49 (0) 180-530 85 86 Email: europe.support@nsc.com Deutsch Tel: +49 (0) 89 9508 8208 English Tel: +44 (0) 870 24 0 2171 Français Tel: +33 (0) 1 41 91 8780</p>	<p>National Semiconductor Asia Pacific Customer Response Group Tel: 65-2544408 Fax: 65-2604468 Email: ap.support@nsc.com</p>	<p>National Semiconductor Japan Ltd. Tel: 81-3-5639-7560 Fax: 81-3-5639-7607</p>
--	---	--	---

It does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.



ISD1400 SERIES

SINGLE-CHIP

VOICE RECORD/PLAYBACK DEVICES

16- AND 20-SECOND DURATION

ISD1400 SERIES



1. GENERAL DESCRIPTION

Winbond's ISD1400 ChipCorder® series provide high-quality, single-chip, Record/Playback solutions to short-duration messaging applications. The CMOS devices include an on-chip oscillator, microphone preamplifier, automatic gain control, anti-aliasing filter, smoothing filter, and speaker amplifier. A minimum Record/Playback subsystem can be configured with a microphone, a speaker, several passive components, two push buttons and a power source. Recordings are stored into on-chip non-volatile memory cells, providing zero-power message storage. This unique, single-chip solution is made possible through Winbond's patented Multi-Level Storage (MLS) technology. Voice and audio signals are stored directly into memory in their natural form, providing high-quality, solid-state voice reproduction.

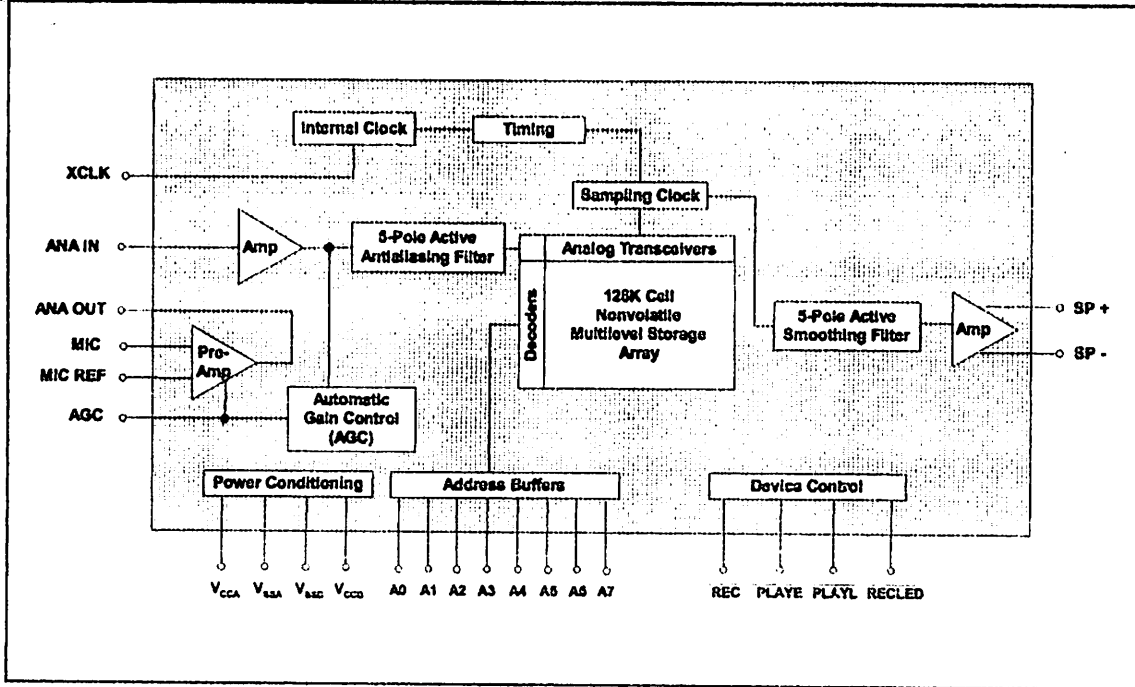
2. FEATURES

- Single +5 volt power supply
- Duration: 14 and 20 seconds.
- Easy-to-use single-chip, voice record/playback solution
- High-quality, natural voice/audio reproduction
- Manual switch or microcontroller compatible Playback can be edge- or level-activated
- Directly cascadable for longer durations
- Automatic power-down (push-button mode)
 - Standby current 1 μ A (typical)
- Zero-power message storage
 - Eliminates battery backup circuits
- Fully addressable to handle multiple messages
- 100-year message retention (typical)
- 100,000 record cycles (typical)
- On-chip oscillator
- Programmer support for play-only applications
- Available in die, PDIP and SOIC
- Temperature:
 - Commercial - Packaged unit : 0°C to 70°C, Die : 0°C to 50°C
 - Industrial - Packaged unit : -40°C to 85°C

ISD1400 SERIES



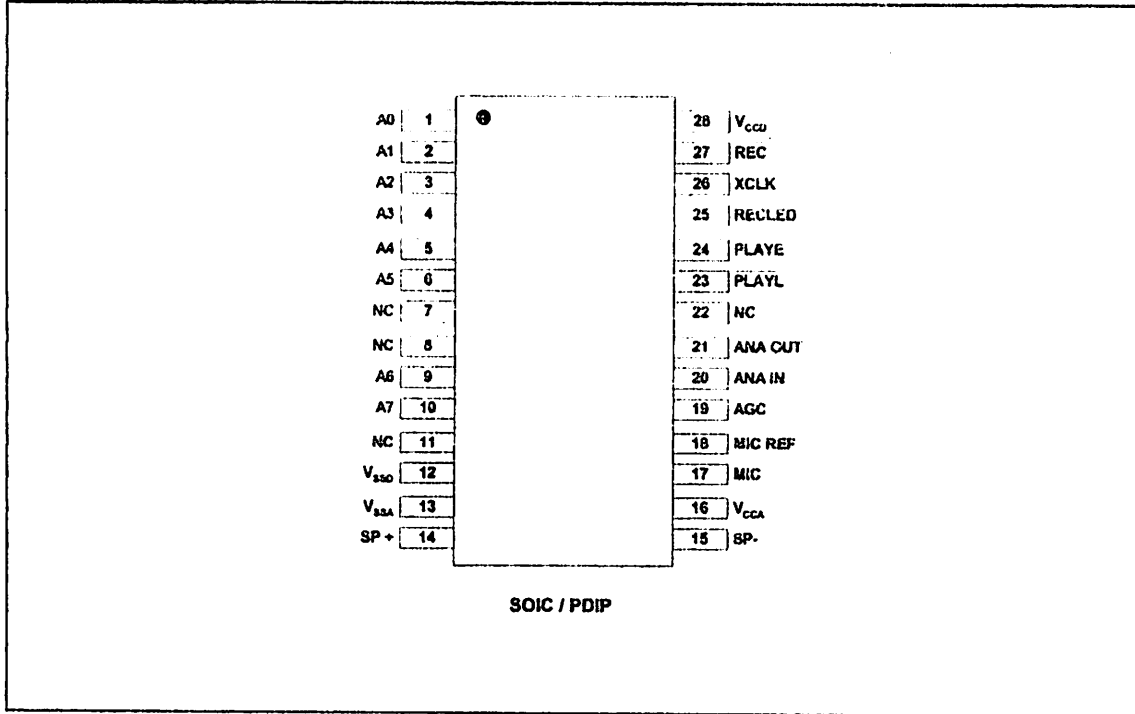
3. BLOCK DIAGRAM



ISD1400 SERIES



5. PIN CONFIGURATION



Note: NC means must be No connect

ISD1400 SERIES



6. PIN DESCRIPTION

PIN NAME	PIN NO	FUNCTION
A0-A7	1-6, 9, 10	<p>Address Inputs: The address inputs have two functions, depending on the level of the two Most Significant Bits (MSB) of the address.</p> <p>If either or both of the two MSBs are LOW, the inputs are all interpreted as address bits and are used as the start address for the current record or playback cycle. The address pins are inputs only and do not output internal address information as the operation progresses. Address inputs are latched by the falling edge of <u>PLAYE</u>, <u>PLAYL</u>, or <u>REC</u>.</p> <p>If both A6 & A7 are HIGH, then the device is in special operational modes. Please refer to operational modes section for details.</p>
NC	7, 8, 11, 22	NC: No Connect
V _{SSD} , V _{SSA}	12, 13	Ground: Similar to V _{CCA} and V _{CCD} , the analog and digital circuits internal to the ISD1400 series use separate ground buses to minimize noise. These pins should be tied together as close as possible to the device.
SP+, SP-	14, 15	Speaker Outputs: The SP+ and SP- pins provide direct drive for loudspeakers with impedances as low as 16 Ω. A single output may be used, but, for direct-drive loudspeakers, the two opposite-polarity outputs provide an improvement in output power of up to four times over a single-ended connection. Furthermore, when SP+ and SP- are used, a speakercoupling capacitor is not required. A single-ended connection will require an AC-coupling capacitor between the SP pin and the speaker. The speaker outputs are in a high-impedance state during a record cycle, and held at V _{SSA} during power down.
V _{CCA} , V _{CCD}	16, 28	Supply Voltage: Analog and digital circuits internal to the ISD1400 series use separate power buses to minimize noise on the chip. These voltage buses are brought out to separate pins on the package and should be tied together as close to the supply as possible. It is important that the power supply be decoupled as close to the package as possible.
MIC	17	Microphone: The microphone input transfers its signal to the on-chip preamplifier. An on-chip Automatic Gain Control (AGC) circuit controls the gain of this preamplifier from -15 to 24dB. An external microphone should be AC coupled to this pin via a series capacitor. The capacitor value, together with the internal 10 KΩ resistance on this pin, determines the low-frequency cutoff for the ISD1400 series passband. See Winbond's Application Information for additional information on low-frequency cutoff calculation.

ISD1400 SERIES



PIN NAME	PIN NO	FUNCTION
MIC REF	18	Microphone Reference: The MIC REF input is the inverting input to the microphone preamplifier. This provides a noise-canceling or common-mode rejection input to the device when connected to a differential microphone.
AGC	19	Automatic Gain Control (AGC): The AGC dynamically adjusts the gain of the preamplifier to compensate for the wide range of microphone input levels. The AGC allows the full range of sound, from whispers to loud sounds, to be recorded with minimal distortion. The "attack" time is determined by the time constant of a 5 K Ω internal resistance and an external capacitor (C6 on the schematic of section 11, Figure 5) connected from the AGC pin to V _{SSA} analog ground. The "release" time is determined by the time constant of an external resistor (R5) and an external capacitor (C6) connected in parallel between the AGC pin and V _{SSA} analog ground. Nominal values of 470 K Ω and 4.7 μ F give satisfactory results in most cases.
ANA IN	20	Analog Input: The analog input pin transfers its signal to the chip for recording. For microphone inputs, the ANA OUT pin should be connected via an external capacitor to the ANA IN pin. This capacitor value, together with the 3.0 K Ω input impedance of ANA IN, is selected to give additional cutoff at the low-frequency end of the voice passband. If the desired input is derived from a source other than a microphone, the signal can be fed, capacitively coupled, into the ANA IN pin directly.
ANA OUT	21	Analog Output: This pin provides the preamplifier output to the user. The voltage gain of the preamplifier is determined by the voltage level at the AGC pin.
PLAYL ^[2]	23	Playback, Level-Activated: When this input signal is held <u>LOW</u> , a playback cycle is initiated, and playback continues until <u>PLAYL</u> is pulled HIGH, or an EOM marker is detected. The device automatically powers down and enters into standby mode upon completion of a playback cycle.
PLAYE ^[2]	24	Playback, Edge-Activated: When a <u>LOW-going transition</u> is input to this pin, a playback cycle begins. Taking <u>PLAYE</u> HIGH during a playback cycle will not terminate the current cycle. Playback continues until an EOM is encountered. Upon completion of a playback cycle, the device automatically powers down and enters into standby mode.

Publication Release Date: March 2004
Revision 1.0

ISD1400 SERIES



PIN NAME	PIN NO	FUNCTION									
$\overline{\text{RECLED}}$	25	<p>Record LED: The $\overline{\text{RECLED}}$ output is LOW during a record cycle. It can be used to drive an LED to indicate a record cycle is in progress. In addition, $\overline{\text{RECLED}}$ pulses LOW momentarily when an end-of-message is encountered in a playback operation.</p>									
XCLK	26	<p>External Clock: The input has an internal pull-down device. The ISD1400 is configured at the factory with an internal sampling clock frequency that guarantees its minimum nominal record/playback time. For instance, an ISD1420 operating within specification will be observed to always have a minimum of 20 seconds of recording time. The sampling frequency is then maintained to a variation of ± 2.25 percent over the commercial temperature and operating voltage ranges, while still maintaining the minimum specified recording duration. This will result in some devices having a few percent more than nominal recording time.</p> <p>The Internal clock has a ± 5 percent tolerance over the industrial temperature and voltage range. A regulated power supply is recommended for industrial temperature parts. If greater precision is required, the device can be clocked through the XCLK pin as follows:</p> <p style="text-align: center;">EXTERNAL CLOCK SAMPLE RATES</p> <table border="1" style="margin-left: auto; margin-right: auto;"> <thead> <tr> <th>Part Number</th> <th>Sample Rate</th> <th>Required Clock</th> </tr> </thead> <tbody> <tr> <td>ISD1416</td> <td>8.0 kHz</td> <td>1024 kHz</td> </tr> <tr> <td>ISD1420</td> <td>6.4 kHz</td> <td>819.2 kHz</td> </tr> </tbody> </table> <p>These recommended clock rates should not be varied because the antialiasing and smoothing filters are fixed, and aliasing problems can occur if the sample rate differs from the one recommended. The duty cycle on the input clock is not critical, as the clock is immediately divided by two. If the XCLK is not used, this input must be connected to ground.</p>	Part Number	Sample Rate	Required Clock	ISD1416	8.0 kHz	1024 kHz	ISD1420	6.4 kHz	819.2 kHz
Part Number	Sample Rate	Required Clock									
ISD1416	8.0 kHz	1024 kHz									
ISD1420	6.4 kHz	819.2 kHz									

ISD1400 SERIES



PIN NAME	PIN NO	FUNCTION
$\overline{\text{REC}}$	27	<p>Record Input: The $\overline{\text{REC}}$ input is an active-LOW record signal. The device records whenever $\overline{\text{REC}}$ is LOW. This signal must remain LOW for the duration of the recording. $\overline{\text{REC}}$ takes precedence over either playback ($\overline{\text{PLAYE}}$ or $\overline{\text{PLAYL}}$) signal. If $\overline{\text{REC}}$ is pulled LOW during a playback cycle, the playback immediately ceases and recording begins.</p> <p>A record cycle is completed when $\overline{\text{REC}}$ is pulled HIGH or the memory space is filled.</p> <p>And end-of-message marker (EOM) is internally recorded, enabling a subsequent playback cycle to terminate appropriately. The device automatically powers down to standby mode when $\overline{\text{REC}}$ goes HIGH.</p>

Notes:

- ^[1] The $\overline{\text{REC}}$ signal is debounced for 50 ms on the rising edge to prevent a false retriggering from a push-button switch.
- ^[2] During playback, if either $\overline{\text{PLAYE}}$ or $\overline{\text{PLAYL}}$ is held LOW during EOM or OVF, the device will still enter into standby mode and the internal oscillator and timing generator will stop. However, the rising edge of $\overline{\text{PLAYE}}$ and $\overline{\text{PLAYL}}$ are not debounced and any subsequent falling edge (particularly switch bounce) present on the input pins will initiate another playback.



7. FUNCTIONAL DESCRIPTION

7.1. DETAILED DESCRIPTION

Speech/Sound Quality

The Winbond's ISD1400 series offer 6.4 and 8.0 kHz sampling frequencies, allowing the user a choice of speech quality options. The speech samples are stored directly into on-chip non-volatile memory without the digitization and compression associated with other solutions. Direct analog storage provides a very true, natural sounding reproduction of voice, music, tones, and sound effects not available with most solidstate digital solutions.

Duration

To meet end system requirements, the ISD1400 series offer single-chip solutions at 16 and 20 seconds.

TABLE 1: ISD1400 SERIES SUMMARY

Part Number	Duration (Seconds)	Input Sample Rate (kHz)	Typical Filter Pass Band* (kHz)
ISD1416	16	8.0	3.3
ISD1420	20	6.4	2.6

* 3dB roll-off-point

EEPROM Storage

One of the benefits of Winbond's ChipCorder® technology is the use of on-chip non-volatile memory, providing zero-power message storage. The message is retained for up to 100 years typically without power. In addition, the device can be re-recorded typically over 100,000 times.

Basic Operation

The ISD1400 ChipCorder® series are controlled by a single control signal, REC, PLAYE (edge-activated playback) or PLAYL (level-activated playback). The ISD1400 parts are configured for simplicity of design in a single/multiple-message application. Using the address lines will allow multiple message applications.

Automatic Power-Down Mode

At the end of a playback or record cycle, the ISD1400 series automatically return to a low-power standby mode, consuming typically 0.5 μ A. After a playback cycle, the device powers down automatically at the end of the message. After a record cycle, the device powers down immediately after REC is pulled to HIGH.



Addressing

In addition to providing single message application, the ISD1400 series provide a full addressing capability.

The ISD1400 series have 160 distinct addressable segments, providing the below resolutions. See Application Information for ISD1400 address tables.

TABLE 2: DEVICE PLAYBACK/RECORD DURATIONS

Part Number	Minimum Duration (Seconds)
ISD1416	100 ms
ISD1420	125 ms

7.2. OPERATIONAL MODES

The ISD1400 series have several built-in operational modes providing maximum functionality with a minimal additional components. The operational modes use the address pins, but are mapped to outside the normal address range. When the two Most Significant Bits (MSBs), A6 and A7, are HIGH, the remaining address signals are interpreted as mode bits and not as address bits. Therefore, operational modes and direct addressing are not compatible and cannot be used simultaneously.

There are two important considerations for using operational modes. Firstly, all operations begin initially at address 0, which is the beginning address. Later operations can begin at other address locations, depending on the operational mode(s) chosen. In addition, the address pointer is reset to 0 when the device is changed from record to playback but not from playback to record when A4 is HIGH in Operational Mode.

Secondly, an Operational Mode is executed when any of the control inputs, $\overline{\text{PLAYE}}$, $\overline{\text{PLAYL}}$ or $\overline{\text{REC}}$, goes LOW and the two MSBs are HIGH. This Operational Mode remains in effect until the next LOW-going control input signal, at which point the current address/mode levels are sampled and executed.

7.2.1. Operational Modes Description

The Operational Modes can be used in conjunction with a microcontroller, or they can be hardwired to provide the desired system operation.

A0 – Message Cueing

Message Cueing allows the user to skip through messages, without knowing the actual physical addresses of each message. Each LOW pulse causes the internal address pointer to skip to the next message. This mode is used for playback only and typically used with the A4 Operational Mode.

ISD1400 SERIES



A1 – Delete EOM Markers

The A1 Operational Mode allows recording messages sequentially and playback as a single message with only one EOM set at the end of the final message.

A2 – Unused

A3 – Message Looping

The A3 Operational Mode allows repeating playback a message continuously from the beginning of the memory. A message can completely fill the ISD1400 device and will loop from beginning to end. Pulsing PLAYE will start the playback and pulsing PLAYL will end the playback.

A4 – Consecutive Addressing

During normal operation, the address pointer will reset when a message is played through to an EOM marker. The A4 Operational Mode inhibits the address pointer reset, allowing messages to be recorded or played back consecutively. When the device is in a static state; i.e., not recording or playback, momentarily taking this pin LOW will reset the address counter to zero.

A5 – Unused

TABLE 3: OPERATIONAL MODES

Mode	Function	Typical Use	Jointly Compatible ¹⁾
A0	Message cueing	Fast-forward through messages	A4
A1	Delete EOM markers	Position EOM marker at the end of the last message	A3, A4
A2	Unused		
A3	Looping	Continuous playback from Address 0	A1
A4	Consecutive addressing	Record/playback multiple consecutive messages	A0, A1
A5	Unused		

¹⁾ Additional Operational Modes can be used simultaneously with the given mode.



8. TIMING DIAGRAMS

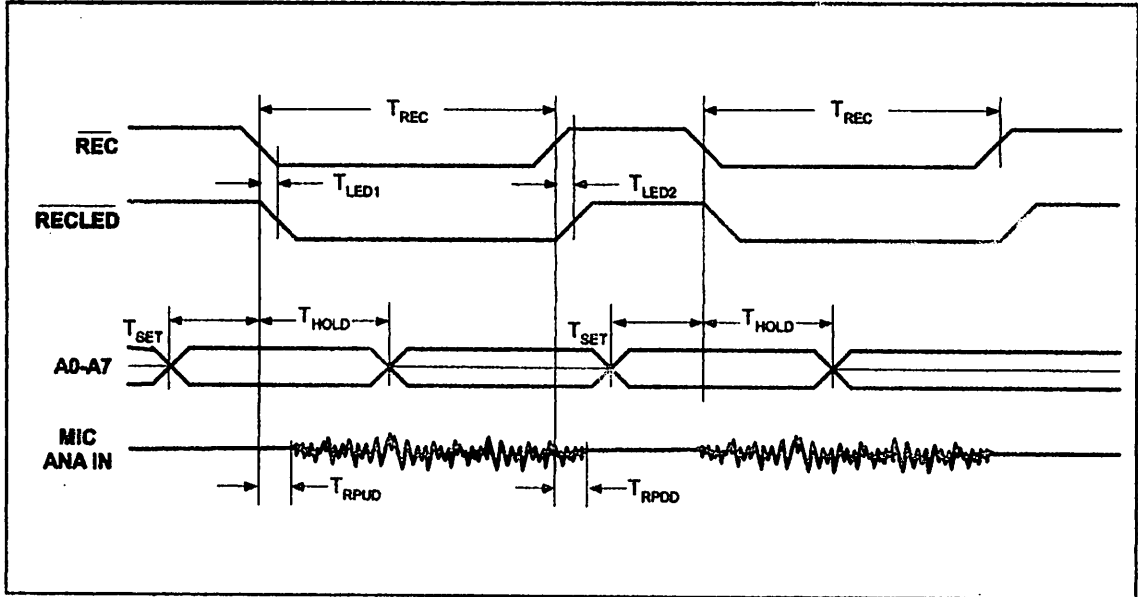
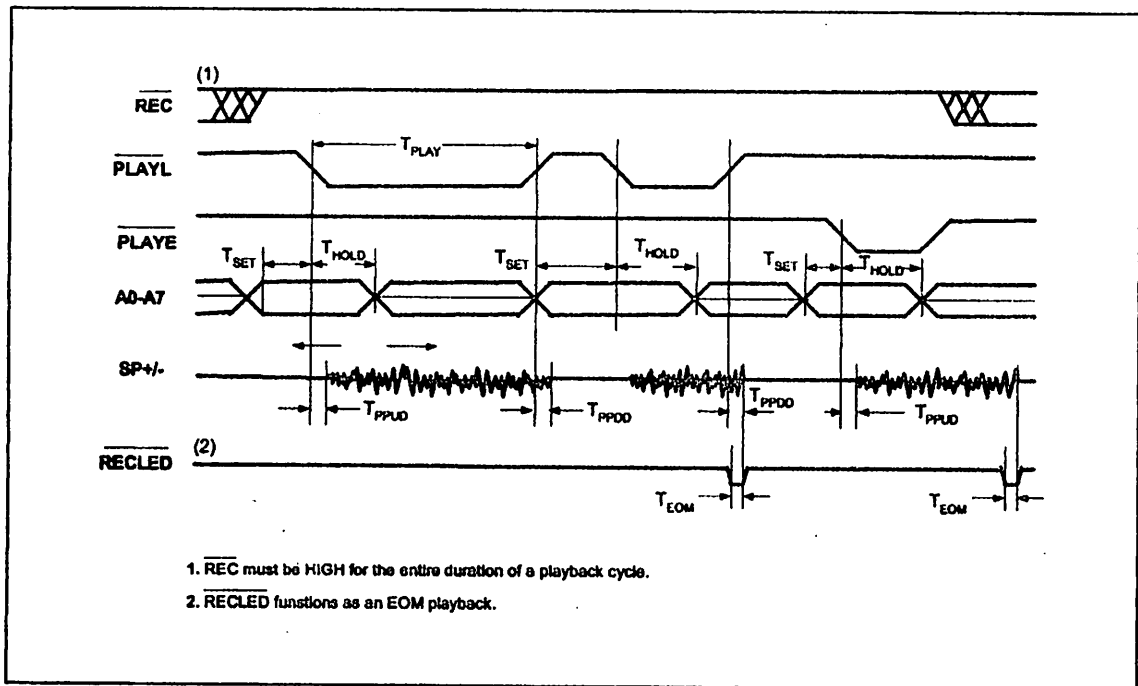


FIGURE 1: RECORD



1. REC must be HIGH for the entire duration of a playback cycle.
2. RECLEd functions as an EOM playback.

FIGURE 2: PLAYBACK



9. ABSOLUTE MAXIMUM RATINGS²

TABLE 4: ABSOLUTE MAXIMUM RATINGS (PACKAGED PARTS)

CONDITIONS	VALUES
Junction temperature	150°C
Storage temperature range	-65°C to +150°C
Voltage applied to any pin	(V _{SS} - 0.3V) to (V _{CC} + 0.3V)
Voltage applied to any pin (Input current limited to ±20 mA)	(V _{SS} - 1.0V) to (V _{CC} + 1.0V)
Lead temperature (Soldering - 10sec)	300°C
V _{CC} - V _{SS}	-0.3V to +7.0V

TABLE 5: ABSOLUTE MAXIMUM RATINGS (DIE)

CONDITIONS	VALUES
Junction temperature	150°C
Storage temperature range	-65°C to +150°C
Voltage applied to any pad	(V _{SS} - 0.3V) to (V _{CC} + 0.3V)
Voltage applied to any pad (Input current limited to ±20mA)	(V _{SS} - 1.0V) to (V _{CC} + 1.0V)
Lead Temperature (soldering 10 seconds)	330° C
V _{CC} - V _{SS}	-0.3V to +7.0V

² Stresses above those listed may cause permanent damage to the device. Exposure to the absolute maximum ratings may affect device reliability and performance. Functional operation is not implied at these conditions.

ISD1400 SERIES



9.1 OPERATING CONDITIONS

TABLE 6: OPERATING CONDITIONS (PACKAGED PARTS)

CONDITIONS	VALUES
Commercial operating temperature range (Case temperature)	0°C to +70°C
Industrial operating temperature (Case temperature)	-40°C to +85°C
Supply voltage (V_{CC}) ^[1]	+4.5V to +5.5V
Ground voltage (V_{SS}) ^[2]	0V

TABLE 7: OPERATING CONDITIONS (DIE)

CONDITIONS	VALUES
Commercial operating temperature range	0°C to +50°C
Supply voltage (V_{CC}) ^[1]	+4.5V to +6.5V
Ground voltage (V_{SS}) ^[2]	0V

^[1] $V_{CC} = V_{CCA} = V_{CCD}$

^[2] $V_{SS} = V_{SSA} = V_{SSD}$

ISD1400 SERIES



10. ELECTRICAL CHARACTERISTICS

10.1. PARAMETERS FOR PACKAGED PARTS

TABLE 8: DC PARAMETERS

PARAMETERS	SYMBOLS	MIN ^[2]	TYP ^[1]	MAX ^[2]	UNITS	CONDITIONS
Input Low Voltage	V _{IL}			0.8	V	
Input High Voltage	V _{IH}	2.4			V	
Output Low Voltage	V _{OL}			0.4	V	I _{OL} = 4.0 mA
Output High Voltage	V _{OH}	2.4			V	I _{OH} = -1.6 mA
V _{CC} Current (Operating)	I _{CC}		15	30	mA	V _{CC} = 5.5V ^[3] , R _{EXT} = ∞
V _{CC} Current (Standby)	I _{SB}		0.5	10	μA	^[3] ^[4]
Input Leakage Current	I _{IL}			±1	μA	
Input Current HIGH w/Pull Down	I _{ILPD}			130	μA	Force V _{CC} ^[5]
Output Load Impedance	R _{EXT}	16			Ω	Speaker Load
Preamp IN Input Resistance	R _{MIC}	4	9	17	KΩ	Pins 17, 18
ANA IN Input Resistance	R _{ANA IN}	2.5	3	5	KΩ	
Preamp Gain 1	A _{PRE1}	20	23	26	dB	AGC = 0.0V
Preamp Gain 2	A _{PRE2}		-45	-15	dB	AGC = 2.5V
ANA IN to SP+/- Gain	A _{ARP}	20	22	25	dB	
AGC Output Resistance	R _{AGC}	2.5	5	9.5	KΩ	
Preamp Out Source	I _{PREH}		-2		mA	@ V _{OUT} = 1.0V
Preamp In Sink	I _{PREL}		0.5		mA	@ V _{OUT} = 2.0V

[1] Typical values @ T_A = 25° and 5.0V.

[2] All Min/Max limits are guaranteed by Winbond via electrical testing or characterization. Not all specifications are 100 percent tested.

[3] V_{CCA} and V_{CCD} connected together.

[4] REC, PLAYL, and PLAYE must be at V_{CCD}.

[5] XCLK pin.



ISD1400 SERIES

TABLE 9: AC PARAMETERS

CHARACTERISTICS	SYMBOLS	MIN ⁽²⁾	TYP ⁽¹⁾	MAX ⁽²⁾	UNITS	CONDITIONS
Sampling Frequency ISD1416 ISD1420	F_S			8.0 6.4	kHz kHz	^[5] ^[5]
Filter Pass Band ISD1416 ISD1420	F_{CF}		3.3 2.6		kHz kHz	3 dB Roll-Off Point ^{[3][6]} 3 dB Roll-Off Point ^{[3][6]}
Record Duration ISD1416 ISD1420	T_{REC}	16 20			sec sec	
Playback Duration ISD1416 ISD1420	T_{PLAY}	16 20			sec sec	^[5] ^[5]
RECLED ON Delay	T_{LED1}		5		msec	
RECLED OFF Delay ISD1416 ISD1420	T_{LED2}	30 40	38.9 48.6	95 110	msec msec	
Address Setup Time	T_{SET}	300			nsec	
Address Hold Time	T_{HOLD}	0			nsec	
Record Power-Up Delay ISD1416 ISD1420	T_{RPUD}		26 32		msec msec	
Record Power-Down Delay ISD1416 ISD1420	T_{RPDD}		26 32		msec msec	
Play Power-Up Delay ISD1416 ISD1420	T_{PPUD}		26 32		msec msec	
Play Power-Down Delay ISD1416 ISD1420	T_{PPDD}		6.5 8.1		msec msec	

ISD1400 SERIES



CHARACTERISTICS	SYMBOLS	MIN ^[2]	TYP ^[1]	MAX ^[2]	UNITS	CONDITIONS
EOM Pulse Width ISD1416 ISD1420	T _{EOM}		12.5 15.625		msec msec	
Total Harmonic Distortion	THD		1	3	%	@ 1 kHz
Speaker Output Power	P _{OUT}		12.2		mW	R _{EXT} = 16 Ω
Voltage Across Speaker Pins	V _{OUT}		1.25	2.5	V p-p	R _{EXT} = 600 Ω
MIC Input Voltage	V _{IN1}			20	mV	Peak-to-Peak ^[5]
ANA IN Input Voltage	V _{IN2}			50	mV	Peak-to-Peak

Notes:

- [1] Typical values @ T_A = 25° and 5.0V.
- [2] All Min/Max limits are guaranteed by Winbond via electrical testing or characterization. Not all specifications are 100 percent tested.
- [3] Low-frequency cutoff depends upon the value of external capacitors (see Pin Descriptions)
- [4] With 5.1 K Ω series resistor at ANA IN.
- [5] Sampling Frequency and playback duration can vary as much as ±2.25 percent over the commercial temperature and voltage ranges. It may vary as much as ±5 percent over the industrial temperature and voltage ranges. All devices will meet the maximum sampling frequency and minimum playback duration parameters. For greater stability, an external clock can be utilized (see Pin Descriptions)
- [6] Filter specification applies to the anti-aliasing filter and the smoothing filter. Typical Parameter Variation with Voltage and Temperature. This parameter is not checked during production testing and may vary due to process variations and other factors. Therefore, the customer should not rely upon this value for testing purposes.

ISD1400 SERIES



10.1.1. Typical Parameter Variation with Voltage and Temperature

Chart 1: Record Mode Operating Current (I_{CC})

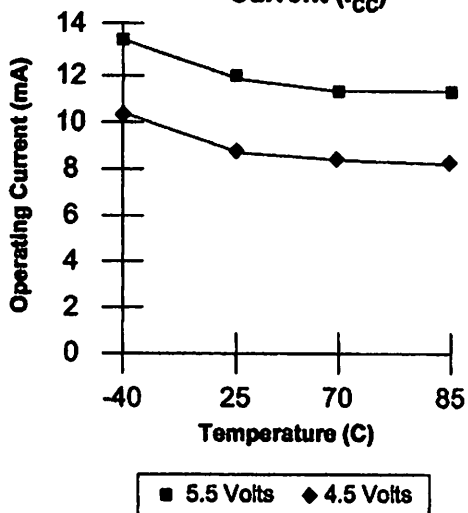


Chart 3: Standby Current (I_{SB})

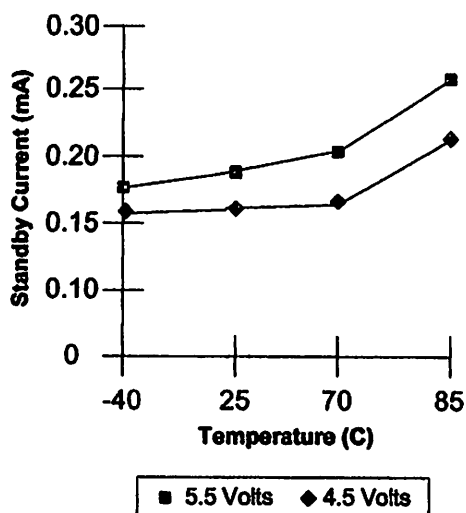


Chart 2: Total Harmonic Distortion

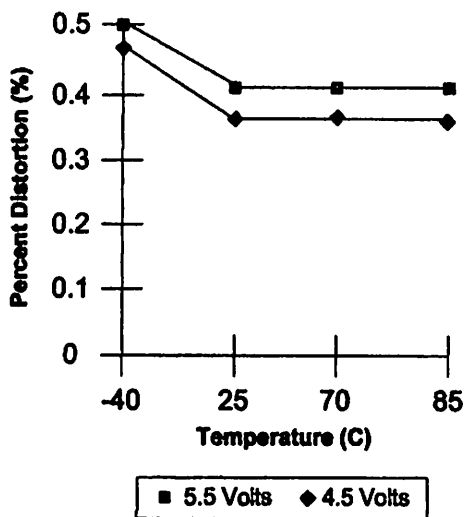
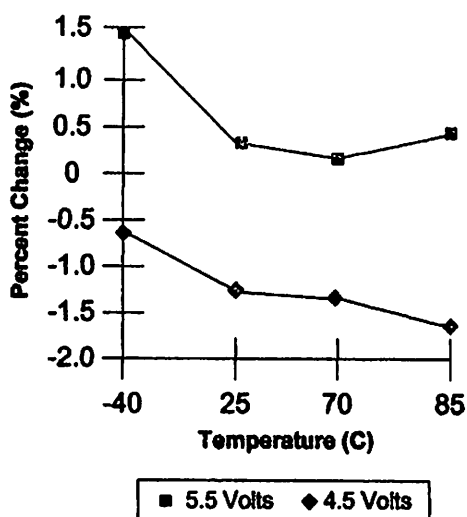


Chart 4: Oscillator Stability



10.2. PARAMETERS FOR DIE

TABLE 10: DC PARAMETERS

PARAMETERS	SYMBOLS	MIN ^[2]	TYP ^[1]	MAX ^[2]	UNITS	CONDITIONS
Input Low Voltage	V _{IL}			0.8	V	
Input High Voltage	V _{IH}	2.4			V	
Output Low Voltage	V _{OL}			0.4	V	I _{OL} = 4.0 mA
Output High Voltage	V _{OH}	2.4			V	I _{OH} = -1.6 mA
V _{CC} Current (Operating)	I _{CC}		15	30	mA	V _{CC} = 5.5V ^[3] , R _{EXT} = ∞
V _{CC} Current (Standby)	I _{SB}		0.5	10	μA	^[3] ^[4]
Input Leakage Current	I _{IL}			±1	μA	
Input Current HIGH w/Pull Down	I _{ILPD}			130	μA	Force V _{CC} ^[5]
Output Load Impedance	R _{EXT}	16			Ω	Speaker Load
Preamp IN Input Resistance	R _{MIC}	4	9	17	KΩ	Pads 17,18
ANA IN Input Resistance	R _{ANA IN}	2.5	3	5	KΩ	
Preamp Gain 1	A _{PRE1}	20	23	26	dB	AGC = 0.0V
Preamp Gain 2	A _{PRE2}		-45	-15	dB	AGC = 2.5V
ANA IN to SP+/- Gain	A _{ARP}	20	22	25	dB	
AGC Output Resistance	R _{AGC}	2.5	5	9.5	KΩ	
Preamp Out Source	I _{PREH}		-2		mA	@ V _{OUT} = 1.0V
Preamp In Sink	I _{PREL}		0.5		mA	@ V _{OUT} = 2.0V

[1] Typical values @ T_A = 25° and 5.0V.

[2] All Min/Max limits are guaranteed by Winbond via electrical testing or characterization. Not all specifications are 100 percent tested.

[3] V_{CCA} and V_{CCD} connected together.

[4] $\overline{\text{REC}}$, $\overline{\text{PLAYL}}$, and $\overline{\text{PLAYE}}$ must be at V_{CCD}.

[5] XCLK pin.

ISD1400 SERIES



TABLE 11: AC PARAMETERS

CHARACTERISTICS	SYMBOLS	MIN ⁽¹⁾	TYP ⁽¹⁾	MAX ⁽²⁾	UNITS	CONDITIONS
Sampling Frequency	F_s					
ISD1416			8.0		kHz	[5]
ISD1420			6.4		kHz	[5]
Filter Pass Band	F_{CF}					
ISD1416			3.3		kHz	3 dB Roll-Off Point ^{[3][6]}
ISD1420			2.6		kHz	3 dB Roll-Off Point ^{[3][6]}
Record Duration	T_{REC}					
ISD1416		16			sec	
ISD1420		20			sec	
Playback Duration	T_{PLAY}					
ISD1416		16			sec	
ISD1420		20			sec	
RECLED ON Delay	T_{LED1}		5		msec	
RECLED OFF Delay	T_{LED2}					
ISD1416		30	38.9	95	msec	
ISD1420		40	48.6	110	msec	
Address Setup Time	T_{SET}	300			nsec	
Address Hold Time	T_{HOLD}	0			nsec	
Power-Up Delay	T_{RPUD}					
ISD1416			26		msec	
ISD1420			32		msec	
PD Pulse Width (Record)	T_{RPUD}					
ISD1416			26		msec	
ISD1420			32		msec	
PD Pulse Width (Play)	T_{PPUD}					
ISD1416			6.5		msec	
ISD1420			8.1		msec	
Play Power-Down Delay	T_{PPDD}					
ISD1416			6.5		msec	
ISD1420			8.1		msec	

CHARACTERISTICS	SYMBOLS	MIN ^[2]	TYP ^[1]	MAX ^[2]	UNITS	CONDITIONS
EOM Pulse Width	T_{EOM}		12.5		msec	
ISD1416			15.625		msec	
ISD1420					msec	
Total Harmonic Distortion	THD		1	3	%	@ 1 kHz
Speaker Output Power	P_{OUT}		12.2		mW	$R_{EXT} = 16 \Omega^{[4]}$
Voltage Across Speaker Pins	V_{OUT}		1.25	2.5	V p-p	$R_{EXT} = 600 \Omega$
MIC Input Voltage	V_{IN1}			20	mV	Peak-to-Peak ^[4]
ANA IN Input Voltage	V_{IN2}			50	mV	Peak-to-Peak

Notes:

- [1] Typical values @ $T_A = 25^\circ$ and 5.0V.
- [2] All Min/Max limits are guaranteed by Winbond via electrical testing or characterization. Not all specifications are 100 percent tested.
- [3] Low-frequency cutoff depends upon the value of external capacitors (see Pin Descriptions)
- [4] With 5.1 K Ω series resistor at ANA IN.
- [5] Sampling Frequency and playback duration can vary as much as ± 2.25 percent over the commercial temperature and voltage ranges. It may vary as much as ± 5 percent over the industrial temperature and voltage ranges. All devices will meet the maximum sampling frequency and minimum playback duration parameters. For greater stability, an external clock can be utilized (see Pin Descriptions)
- [6] Filter specification applies to the anti-aliasing filter and the smoothing filter. Typical Parameter Variation with Voltage and Temperature. This parameter is not checked during production testing and may vary due to process variations and other factors. Therefore, the customer should not rely upon this value for testing purposes.

ISD1400 SERIES



10.2.1. Typical Parameter Variation with Voltage and Temperature

Chart 5: Record Mode Operating Current (I_{CC})

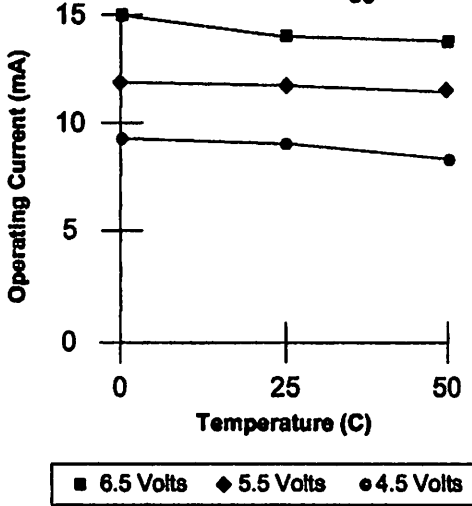


Chart 7: Standby Current (I_{SB})

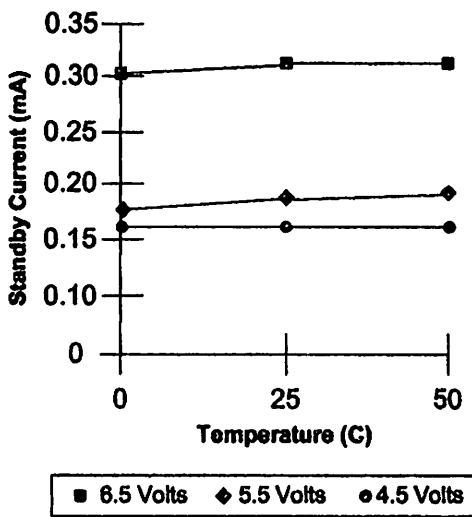


Chart 6: Total Harmonic Distortion

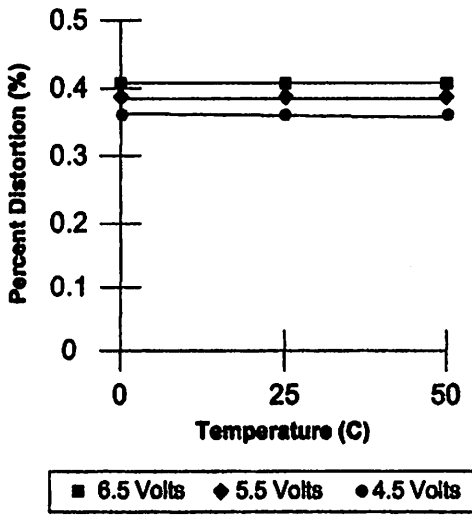
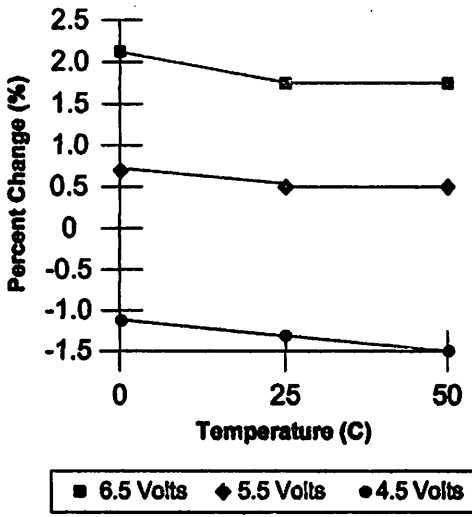


Chart 8: Oscillator Stability



ISD1400 SERIES



11. TYPICAL APPLICATION CIRCUIT

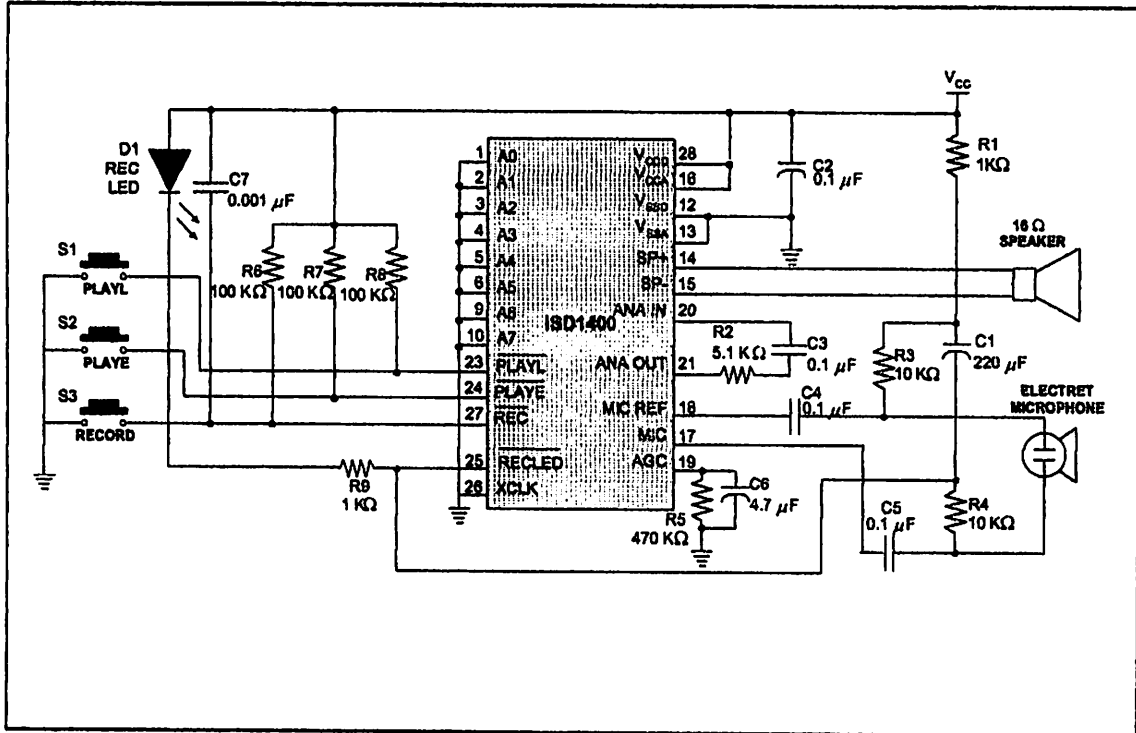


FIGURE 5: DESIGN SCHEMATIC



Functional Description Example

The following operating examples demonstrate the functionality of the ISD1400 series.

1. Record a message:

Pulling the $\overline{\text{REC}}$ signal LOW initiates a record cycle from current location. When $\overline{\text{REC}}$ is held LOW, the recording continues. Until the memory array is filled up or when $\overline{\text{REC}}$ is pulled HIGH, recording ceases. An EOM marker is written at the end of message. Then the device will automatically power down.

2. Edge-activated playback:

Pulling the $\overline{\text{PLAYE}}$ signal LOW initiates a playback cycle from the beginning of the message until the entire message is played. The rising edge of $\overline{\text{PLAYE}}$ has no effect on operation. When the EOM marker is encountered, the device automatically powers down. A subsequent falling edge on $\overline{\text{PLAYE}}$ initiates a new playback operation from the beginning of the message.

3. Level-activated playback:

Holding the $\overline{\text{PLAYL}}$ signal LOW initiates a playback cycle from the beginning of the message, until $\overline{\text{PLAYL}}$ is pulled HIGH or when the EOM marker is encountered, playback operation stops and the device automatically powers down.

4. Record (interrupting playback).

The $\overline{\text{REC}}$ signal takes precedence over playback operation. Holding $\overline{\text{REC}}$ LOW initiates a new record operation from current location, regardless of any current operation in progress.

5. $\overline{\text{RECLE}}\overline{\text{D}}$ operation.

During record, the $\overline{\text{RECLE}}\overline{\text{D}}$ output pin provides an active-LOW signal, which can be used to drive an LED as a "record-in-progress" indicator. It returns to a HIGH state when the $\overline{\text{REC}}$ pin is pulled HIGH or when the recording is completed due to the memory being filled. However, during playback, this pin also pulses LOW to indicate an EOM at the end of a message.

ISD1400 SERIES



Applications Note

Some users may experience an unexpected recording taking place when their circuit is powered up, or the batteries are changed and V_{CC} rises faster than \overline{REC} . This undesired recording prevents playback of the previously recorded message. A spurious End Of Message (EOM) marker appears at the very beginning of the memory, preventing access to the original message, and nothing is played.

To prevent this occurrence, place a capacitor (approx. 0.001 μ F) between the control pin (\overline{REC}) and V_{CC} . This pulls the control pin voltage up with V_{CC} as it rises. Once the voltage is HIGH, the pull-up device will keep the pin HIGH until intentionally pulled LOW, preventing the false EOM marker.

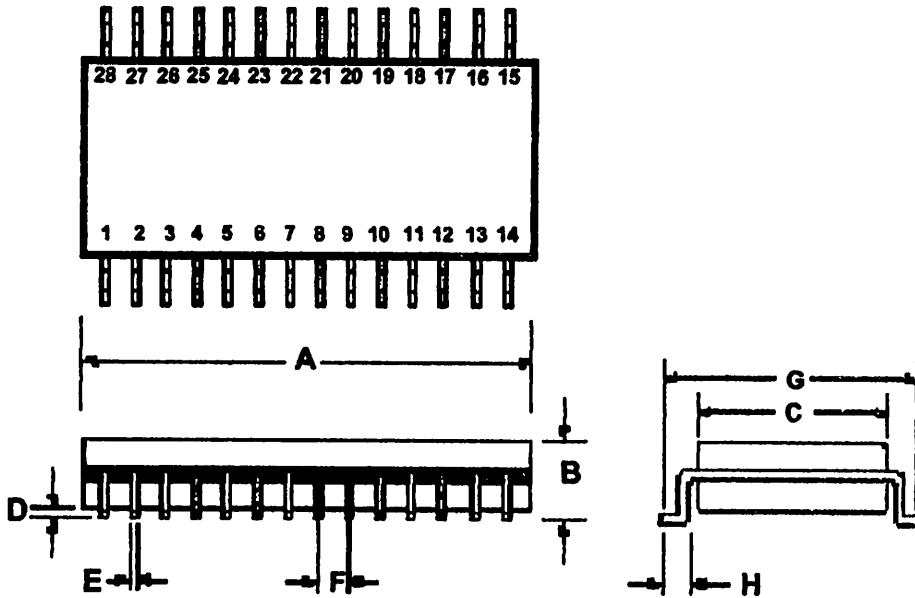
Since this anomaly depends on factors such as the capacitance of the user's printed circuit board, not all circuit designs will exhibit the spurious marker. However, it is recommended that the capacitor is included for design reliability. A more detailed explanation and resolution of this occurrence is described in Application Information.

ISD1400 SERIES



12. PACKAGE DRAWING AND DIMENSIONS

12.1. 28-LEAD 300 MIL PLASTIC SMALL OUTLINE IC (SOIC)



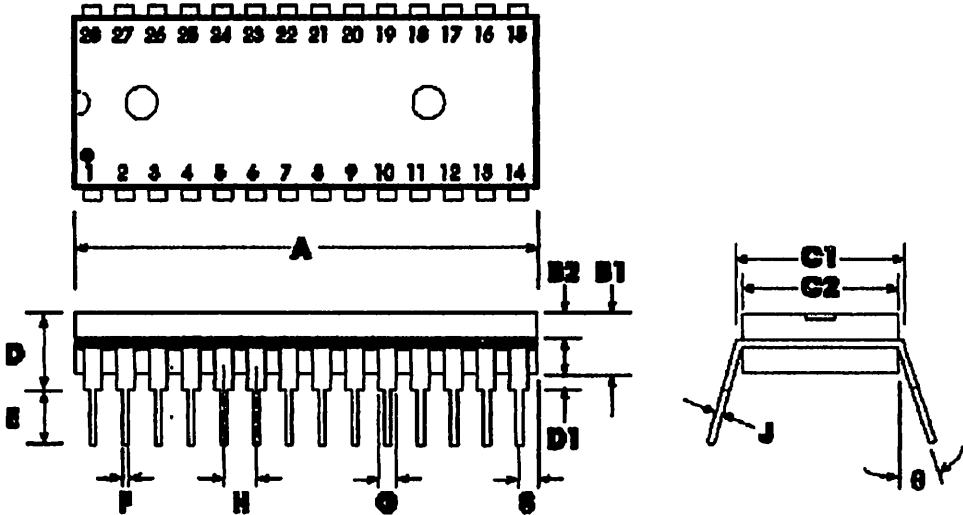
	INCHES			MILLIMETERS		
	Min	Nom	Max	Min	Nom	Max
A	0.701	0.706	0.711	17.81	17.93	18.06
B	0.097	0.101	0.104	2.46	2.56	2.64
C	0.292	0.296	0.299	7.42	7.52	7.59
D	0.005	0.009	0.0115	0.127	0.22	0.29
E	0.014	0.016	0.019	0.35	0.41	0.48
F		0.050			1.27	
G	0.400	0.406	0.410	10.16	10.31	10.41
H	0.024	0.032	0.040	0.61	0.81	1.02

Note: Lead coplanarity to be within 0.004 inches.

ISD1400 SERIES



12.2. 28-LEAD 600 MIL PLASTIC DUAL INLINE PACKAGE (PDIP)



	INCHES			MILLIMETERS		
	Min	Nom	Max	Min	Nom	Max
A	1.445	1.450	1.455	36.70	36.83	36.96
B1		0.150			3.81	
B2	0.065	0.070	0.075	1.65	1.78	1.91
C1	0.600		0.625	15.24		15.88
C2	0.530	0.540	0.550	13.46	13.72	13.97
D			0.19			4.83
D1	0.015			0.38		
E	0.125		0.135	3.18		3.43
F	0.015	0.018	0.022	0.38	0.46	0.56
G	0.055	0.060	0.065	1.40	1.52	1.62
H		0.100			2.54	
J	0.008	0.010	0.012	0.20	0.25	0.30
S	0.070	0.075	0.080	1.78	1.91	2.03
q	0°		15°	0°		15°

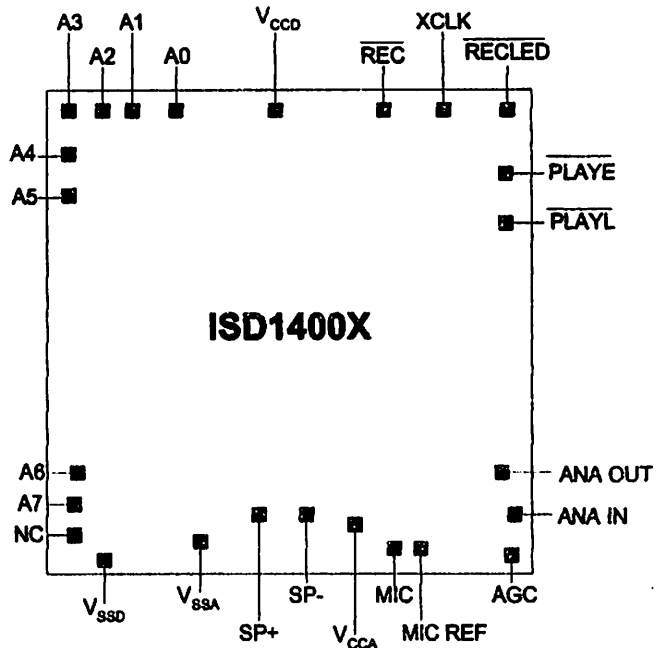
ISD1400 SERIES



12.3. DIE PHYSICAL LAYOUT [1]

ISD1400x

- Die Dimensions
 - X: 172.2 ± 1 mils
 - Y: 168.5 ± 1 mils
- Die Thickness [2]
 - 17.5 ± 1 mils
- Pad Opening
 - 100 x 112 microns
 - 3.9 x 4.4 mils



Notes:

- [1] The backside of die is internally connected to V_{SS}. It **MUST NOT** be connected to any other potential or damage may occur.
- [2] Die thickness is subject to change, please contact Winbond factory for status and availability.

ISD1400 SERIES



ISD1400 SERIES PAD DESIGNATIONS

(with respect to die center)

Pad	Pad Name	X Axis (μm)	Y Axis (μm)
A0	Address 0	-1332.5	1973.8
A1	Address 1	-1628.9	1973.8
A2	Address 2	-1808.9	1973.8
A3	Address 3	-2014.1	1910.2
A4	Address 4	-2014.1	1722.6
A5	Address 5	-2014.1	1519.8
A6	Address 6	-2014.1	-1214.6
A7	Address 7	-2014.1	-1399.8
NC	No Connect	-2014.1	-1745.4
V _{SSD}	Digital Ground	-1894.1	-1971.8
V _{SSA}	Analog Ground	-358.1	-1971.8
SP+	Speaker Output +	-17.7	-1896.6
SP-	Speaker Output -	411.9	-1896.6
V _{CCA}	Analog Power Supply	779.5	-1936.2
MIC	Microphone Input	991.5	-1973.8
MIC REF	Microphone Reference	1168.7	-1973.8
AGC	Automatic Gain Control	1977.9	-1910.6
ANA IN	Analog Input	2005.1	-1580.2
ANA OUT	Analog Output	1990.7	-1379.0
$\overline{\text{PLAYL}}$	Level-Activated Playback	2013.9	1608.6
$\overline{\text{PLAYE}}$	Edge-Activated Playback	2013.9	1777.0
$\overline{\text{RECLED}}$	Record LED Output	2011.9	1971.8
XCLK	External Clock	1580.7	1973.8
$\overline{\text{REC}}$	Record	752.3	1973.8
V _{CCD}	Digital Power Supply	-48.5	1929.4

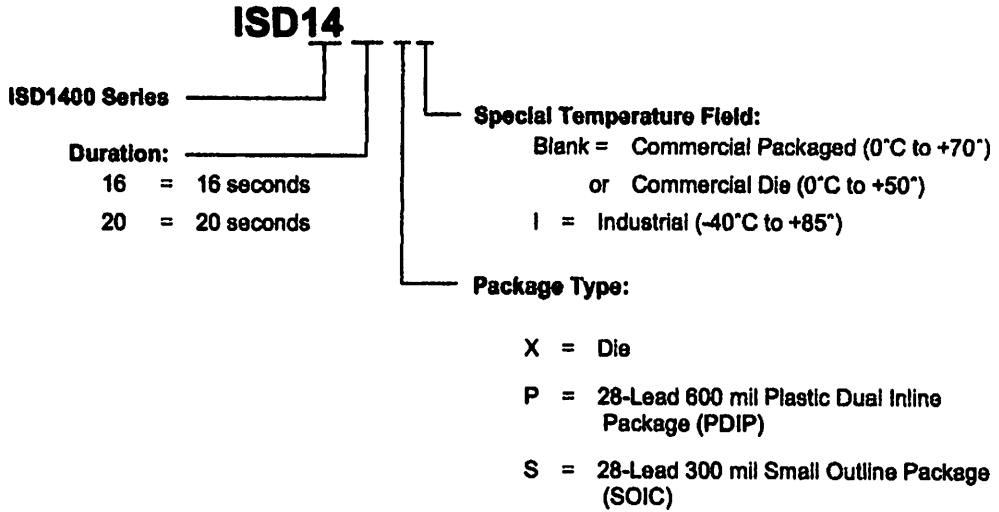
Note: Die dimensions and pad positions may be subjected to change. Please contact Winbond Sales Offices or Representatives to verify current or future specifications.

ISD1400 SERIES



13. ORDERING INFORMATION

Product Number Descriptor Key



When ordering ISD1400 Series devices, please refer to the following valid part numbers.

Die / Package	16-Second		20-Second	
	Product P/N	Ordering P/N	Product P/N	Ordering P/N
Die	ISD1416X C5006	I1416X5006	ISD1416X C5006	I1420X5006
PDIP	ISD1416P C5006	I1416P5006	ISD1416P C5006	I1420P5006
	ISD1416PI C5006	I1416PI5006	ISD1416PI C5006	I1420PI5006
SOIC	ISD1416S C5006	I1416S5006	ISD1416S C5006	I1420S5006
	ISD1416SI C5006	I1416SI5006	ISD1416SI C5006	I1420SI5006

For the latest product information, access Winbond's worldwide website at <http://www.winbond-usa.com>



14. VERSION HISTORY

VERSION	DATE	DESCRIPTION
0	Before 2004	Initial issue.
1.0	March 2004	Reformat the document. Revise footnote for Filter Passband in Tables 1, 9 & 11. Revise Functional Description Example section. Revise die picture. Revise ordering information.

MM74HC154 4-to-16 Line Decoder

General Description

The MM74HC154 decoder utilizes advanced silicon-gate CMOS technology, and is well suited to memory address decoding or data routing applications. It possesses high noise immunity, and low power consumption of CMOS with speeds similar to low power Schottky TTL circuits.

The MM74HC154 have 4 binary select inputs (A, B, C, and D). If the device is enabled these inputs determine which one of the 16 normally HIGH outputs will go LOW. Two active LOW enables (G1 and G2) are provided to ease cascading of decoders with little or no external logic.

Each output can drive 10 low power Schottky TTL equivalent loads, and is functionally and pin equivalent to the 74LS154. All inputs are protected from damage due to static discharge by diodes to V_{CC} and ground.

Features

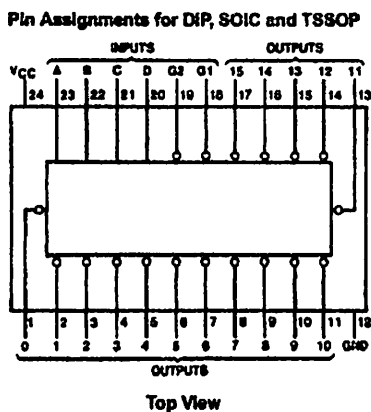
- Typical propagation delay: 21 ns
- Power supply quiescent current: 80 μ A
- Wide power supply voltage range: 2-6V
- Low input current: 1 μ A maximum

Ordering Code:

Order Number	Package Number	Package Description
MM74HC154WM	M24B	24-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-013, 0.300" Wide
MM74HC154MTC	MTC24	24-Lead Thin Shrink Small Outline Package (TSSOP), JEDEC MO-153, 4.4mm Wide
MM74HC154N	N24C	24-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide

Devices also available in Tape and Reel. Specify by appending the suffix letter "X" to the ordering code.

Connection Diagram

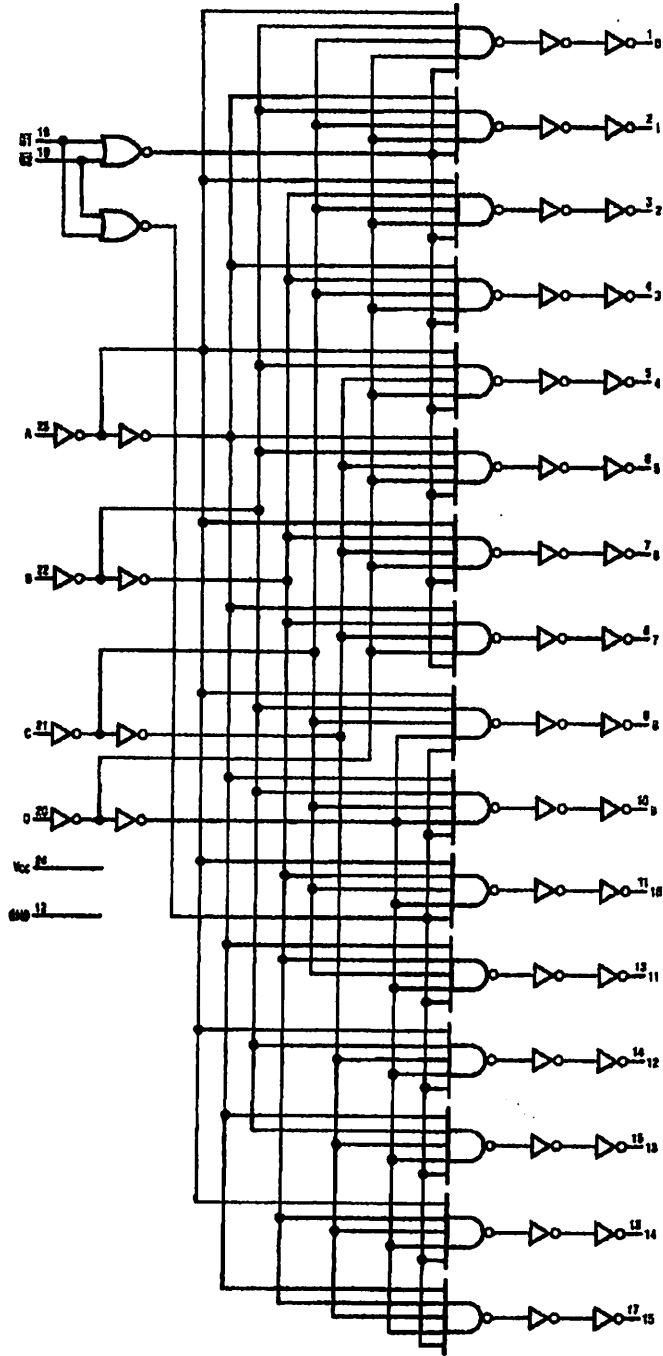


Truth Table

		Inputs				Low		
		G1	G2	D	C	B	A	Output (Note 1)
L	L	L	L	L	L	L	0	
L	L	L	L	L	L	H	1	
L	L	L	L	L	H	L	2	
L	L	L	L	L	H	H	3	
L	L	L	L	H	L	L	4	
L	L	L	L	H	L	H	5	
L	L	L	L	H	H	L	6	
L	L	L	L	H	H	H	7	
L	L	H	L	L	L	L	8	
L	L	H	L	L	L	H	9	
L	L	H	L	H	L	L	10	
L	L	H	L	H	H	L	11	
L	L	H	H	L	L	L	12	
L	L	H	H	L	L	H	13	
L	L	H	H	H	L	L	14	
L	L	H	H	H	H	L	15	
L	H	X	X	X	X	X	—	
H	L	X	X	X	X	X	—	
H	H	X	X	X	X	X	—	

Note 1: All others HIGH

Logic Diagram



Absolute Maximum Ratings (Note 2)
(Note 3)

Supply Voltage (V_{CC})	-0.5 to +7.0V
DC Input Voltage (V_{IN})	-1.5 to V_{CC} +1.5V
DC Output Voltage (V_{OUT})	-0.5 to V_{CC} +0.5V
Clamp Diode Current (I_{IK} , I_{OK})	± 20 mA
DC Output Current, per pin (I_{OUT})	± 25 mA
DC V_{CC} or GND Current, per pin (I_{CC})	± 50 mA
Storage Temperature Range (T_{STG})	-65°C to +150°C
Power Dissipation (P_D)	
(Note 4)	600 mW
S.O. Package only	500 mW
Lead Temperature (T_L)	
(Soldering 10 seconds)	260°C

Recommended Operating Conditions

	Min	Max	Units
Supply Voltage (V_{CC})	2	6	V
DC Input or Output Voltage (V_{IN} , V_{OUT})	0	V_{CC}	V
Operating Temperature Range (T_A)	-40	+85	°C
Input Rise or Fall Times			
(t_r , t_f) $V_{CC} = 2.0V$		1000	ns
$V_{CC} = 4.5V$		500	ns
$V_{CC} = 6.0V$		400	ns

Note 2: Absolute Maximum Ratings are those values beyond which damage to the device may occur.

Note 3: Unless otherwise specified all voltages are referenced to ground.

Note 4: Power Dissipation temperature derating — plastic "N" package: -12 mW/°C from 85°C to 85°C.

DC Electrical Characteristics (Note 5)

Symbol	Parameter	Conditions	V_{CC}	$T_A = 25^\circ C$		$T_A = -40$ to $85^\circ C$		Units
				Typ	Guaranteed Limits			
V_{IH}	Minimum HIGH Level Input Voltage		2.0V		1.5	1.5	V	
			4.5V		3.15	3.15		
			6.0V		4.2	4.2		
V_{IL}	Maximum LOW Level Input Voltage		2.0V		0.5	0.5	V	
			4.5V		1.35	1.35		
			6.0V		1.8	1.8		
V_{OH}	Minimum HIGH Level Output Voltage	$V_{IN} = V_{IH}$ or V_{IL} $ I_{OUT} \leq 20 \mu A$	2.0V	2.0	1.9	1.9	V	
			4.5V	4.5	4.4	4.4		
			6.0V	6.0	5.9	5.9		
		$V_{IN} = V_{IH}$ or V_{IL} $ I_{OUT} \leq 4.0$ mA $ I_{OUT} \leq 5.2$ mA	4.5V	4.2	3.98	3.84	V	
			6.0V	5.7	5.48	5.34		
V_{OL}	Maximum LOW Level Output Voltage	$V_{IN} = V_{IH}$ or V_{IL} $ I_{OUT} \leq 20 \mu A$	2.0V	0	0.1	0.1	V	
			4.5V	0	0.1	0.1		
			6.0V	0	0.1	0.1		
		$V_{IN} = V_{IH}$ or V_{IL} $ I_{OUT} \leq 4.0$ mA $ I_{OUT} \leq 5.2$ mA	4.5V	0.2	0.26	0.33	V	
			6.0V	0.2	0.26	0.33		
I_{IH}	Maximum Input Current	$V_{IN} = V_{CC}$ or GND	6.0V		± 0.1	± 1.0	μA	
I_{CC}	Maximum Quiescent Supply Current	$V_{IN} = V_{CC}$ or GND $I_{OUT} = 0 \mu A$	6.0V		8.0	80	μA	

Note 8: For a power supply of 5V $\pm 10\%$ the worst case output voltages (V_{OH} and V_{OL}) occur for HC at 4.5V. Thus the 4.5V values should be used when designing with this supply. Worst case V_{IH} and V_{IL} occur at $V_{CC} = 5.5V$ and 4.5V respectively. (The V_{IH} value at 5.5V is 3.85V.) The worst case leakage current (I_{IH} , I_{CC} , and I_{OZ}) occur for CMOS at the higher voltage and so the 6.0V values should be used.

AC Electrical Characteristics $V_{CC} = 5V$, $T_A = 25^\circ C$, $C_L = 15$ pF, $t_r = t_f = 6$ ns

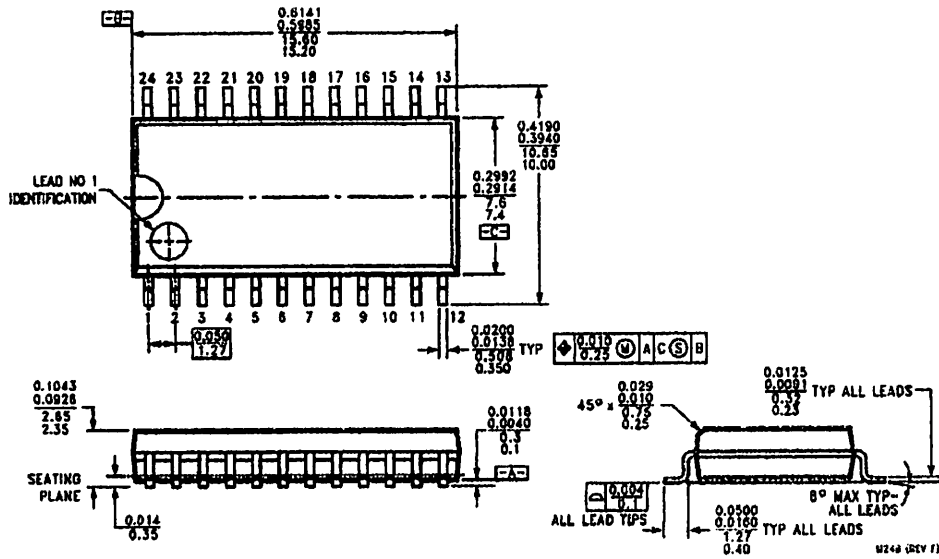
Symbol	Parameter	Conditions	Typ	Guaranteed Limit	Units
t_{PHL} , t_{PLH}	Maximum Propagation Delay, $\overline{G1}$, $\overline{G2}$ or A, B, C, D		21	32	ns

AC Electrical Characteristics $V_{CC} = 2.0V$ to $6.0V$, $C_L = 50$ pF, $t_r = t_f = 6$ ns (unless otherwise specified)

Symbol	Parameter	Conditions	V_{CC}	$T_A = 25^\circ C$		$T_A = -40$ to $85^\circ C$	Units
				Typ	Guaranteed Limits		
t_{PHL} , t_{PLH}	Maximum Propagation Delay, $\overline{G1}$ or $\overline{G2}$ or A, B, C, D		2.0V	63	160	190	ns
			4.5V	24	36	42	
			6.0V	20	30	35	
t_{RHL} , t_{FHL}	Maximum Output Rise and Fall Time		2.0V	25	75	95	ns
			4.5V	7	15	19	
			6.0V	6	13	16	
C_{PD}	Power Dissipation Capacitance (Note 6)			90			pF
C_{IN}	Maximum Input Capacitance			5	10	10	pF

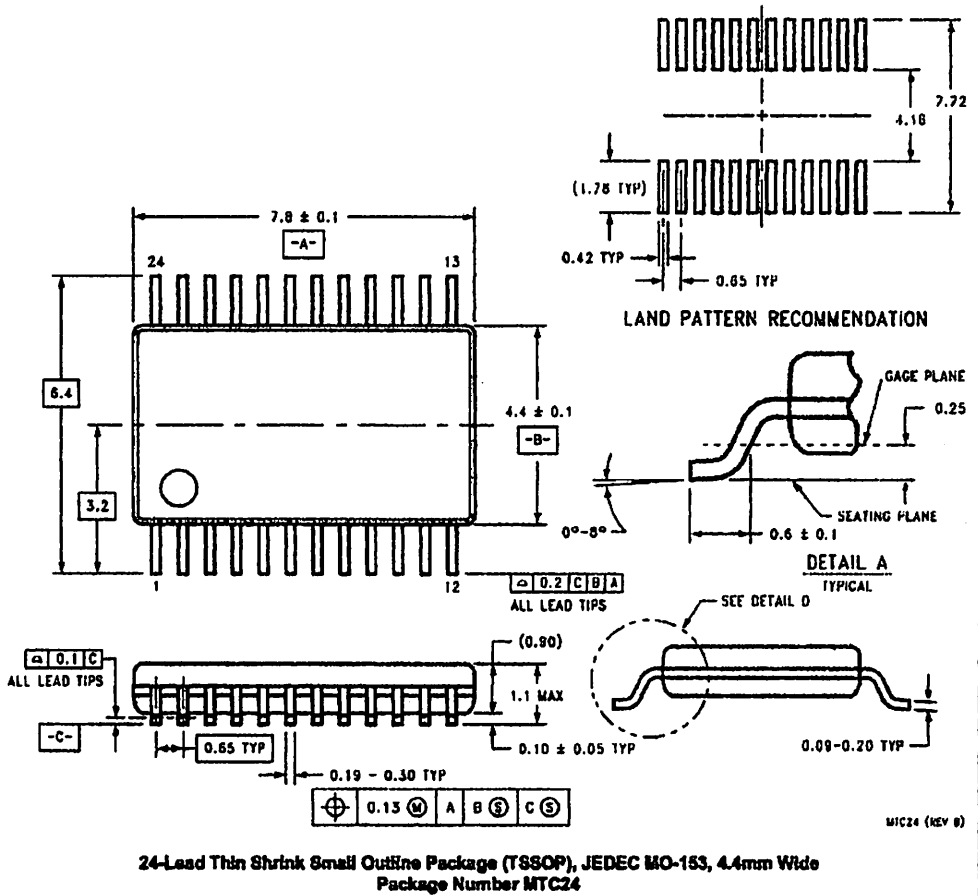
Note 6: C_{PD} determines the no load dynamic power consumption, $P_D = C_{PD} V_{CC}^2 f + I_{CC} V_{CC}$, and the no load dynamic current consumption, $I_D = C_{PD} V_{CC} f + I_{CC}$.

Physical Dimensions inches (millimeters) unless otherwise noted

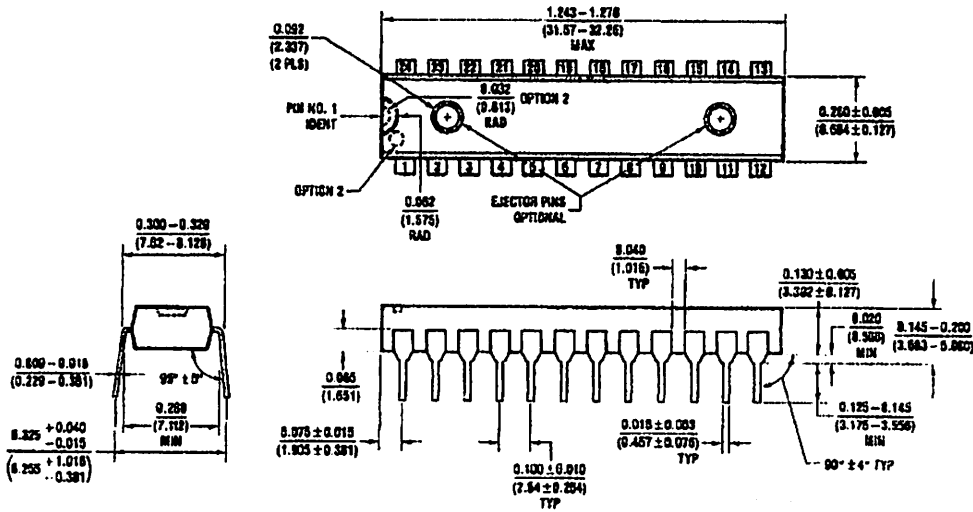


24-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-013, 0.300" Wide
Package Number M24B

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



24-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide Package Number N24C

Fairchild does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and Fairchild reserves the right at any time without notice to change said circuitry and specifications.

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component in any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

www.fairchildsemi.com

DM74LS574

Octal D Flip-Flop with 3-STATE Outputs

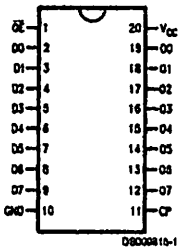
General Description

The 'LS574 is a high speed low power octal flip-flop with a buffered common Clock (CP) and a buffered common Output Enable (OE). The information presented to the D inputs is stored in the flip-flops on the LOW-to-HIGH Clock (CP) transition.

This device is functionally identical to the 'LS374 except for the pinouts.

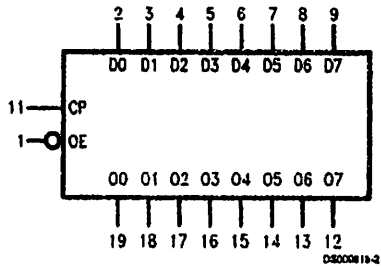
Connection Diagram

Dual-In-Line Package



Order Number DM74LS574WM or DM74LS574N
See Package Number M20B or N20A

Logic Symbol



V_{CC} = Pin 20
GND = Pin 10

DM74LS574 Octal D Flip-Flop with 3-STATE Outputs

Absolute Maximum Ratings (Note 1)

Supply Voltage
Input Voltage

7V
7V

Operating Free Air Temperature Range

DM74LS

0°C to +70°C

Storage Temperature Range

-65°C to +150°C

Recommended Operating Conditions

Symbol	Parameter	DM74LS574			Units
		Min	Nom	Max	
V_{CC}	Supply Voltage	4.75	5	5.25	V
V_{IH}	High Level Input Voltage	2			V
V_{IL}	Low Level Input Voltage			0.8	V
I_{OH}	High Level Output Current			-2.6	mA
I_{OL}	Low Level Output Current			24	mA
T_A	Free Air Operating Temperature	0		70	°C
t_s (H)	Setup Time HIGH or LOW	20			ns
t_s (L)	Dn to CP	20			
t_h (H)	Hold Time HIGH or LOW	0			ns
t_h (L)	Dn to CP	0			
t_w (H)	CP Pulse Width	15			ns
t_w (L)	HIGH or LOW	15			

Note 1: The "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. The device should not be operated at these limits. The parametric values defined in the "Electrical Characteristics" table are not guaranteed at the absolute maximum ratings. The "Recommended Operating Conditions" table will define the conditions for actual device operation.

Electrical Characteristics

over recommended operating free air temperature range (unless otherwise noted)

Symbol	Parameter	Conditions	Min	Typ (Note 2)	Max	Units
V_I	Input Clamp Voltage	$V_{CC} = \text{Min}, I_I = -18 \text{ mA}$			-1.5	V
V_{OH}	High Level Output Voltage	$V_{CC} = \text{Min}, I_{OH} = \text{Max}, V_{IL} = \text{Max}, V_{IH} = \text{Min}$	2.4	3.3		V
V_{OL}	Low Level Output Voltage	$V_{CC} = \text{Min}, I_{OL} = \text{Max}, V_{IL} = \text{Max}, V_{IH} = \text{Min}$		0.35	0.5	V
		$I_{OL} = 12 \text{ mA}, V_{CC} = \text{Min}$		0.25	0.4	
I_I	Input Current @ Max Input Voltage	$V_{CC} = \text{Max}, V_I = 7V$			0.1	mA
I_{IH}	High Level Input Current	$V_{CC} = \text{Max}, V_I = 2.7V$			20	μA
I_{IL}	Low Level Input Current	$V_{CC} = \text{Max}, V_I = 0.4V$			-400	μA
I_{OZH}	Off-State Output Current with High Level Output Voltage Applied	$V_{CC} = \text{Max}, V_O = 2.4V, V_{IH} = \text{Min}, V_{IL} = \text{Max}$			20	μA
I_{OZL}	Off-State Output Current with Low Level Output Voltage Applied	$V_{CC} = \text{Max}, V_O = 0.4V, V_{IH} = \text{Min}, V_{IL} = \text{Max}$			-20	μA
I_{OS}	Short Circuit (Note 3) Output Current	$V_{CC} = \text{Max}$	-30		-130	mA
I_{CC}	Supply Current	$V_{CC} = \text{Max}$ (Note 4)			45	mA

Note 2: All typicals are at $V_{CC} = 5V, T_A = 25^\circ\text{C}$.

Note 3: Not more than one output should be shorted at a time, and the duration should not exceed one second.

Note 4: I_{CC} is measured with the DATA inputs grounded and the OUTPUT CONTROLS at 4.5V.

Switching Characteristics

$V_{CC} = +5.0V$, $T_A = +25^\circ C$

Symbol	Parameter	$R_L = 2\text{ k}\Omega$, $C_L = 45\text{ pF}$		Units
		Min	Max	
f_{max}	Maximum Clock Frequency	35		MHz
t_{PLH}	Propagation Delay		28	ns
t_{PHL}	CP to On		28	ns
t_{PZH}	Output Enable Time		28	ns
t_{PZL}	Output Disable Time		20	ns
t_{PLZ}	Output Disable Time		25	ns

Functional Description

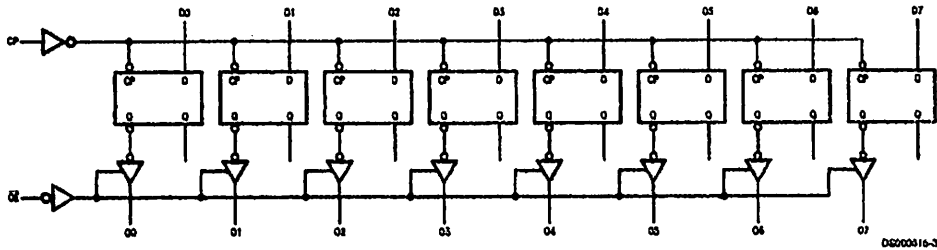
The LS574 consists of eight edge-triggered flip-flops with individual D-type inputs and 3-STATE true outputs. The buffered clock and buffered Outputs Enable are common to all flip-flops. The eight flip-flops will store the state of their individual D inputs that meet the setup and hold times requirements on the LOW-to-HIGH Clock (CP) transition. With the Output Enable (\overline{OE}) LOW, the contents of the eight flip-flops are available at the outputs. When the \overline{OE} is HIGH, the outputs go to the high impedance state. Operation of the \overline{OE} input does not affect the state of the flip-flops.

Truth Table

Inputs		Outputs	
Dn	CP	OE	On
H	✓	L	H
L	✓	L	L
X	X	H	Z

H = HIGH Voltage Level
L = LOW Voltage Level
X = Indeterminate
Z = High Impedance

Logic Diagram



LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component in any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

Fairchild Semiconductor
Corporation
Americas
Customer Response Center
Tel: 1-855-522-6372

www.fairchildsemi.com

Fairchild Semiconductor
Europe
Fax: +49 (0) 1 80-630 85 88
Email: europa.support@fsc.com
Deutsch Tel: +49 (0) 8 141-35-0
English Tel: +44 (0) 1 793-85-68-66
Italy Tel: +39 (0) 2 57 8631

Fairchild Semiconductor
Hong Kong Ltd.
13th Floor, Straits Block,
Ocean Centre, 5 Canton Rd.
Tsimshatsui, Kowloon
Hong Kong
Tel: +852 2737-7200
Fax: +852 2314-0061

National Semiconductor
Japan Ltd.
Tel: 81-3-6620-6175
Fax: 81-3-6620-6179