

SKRIPSI

PERANCANGAN DAN PEMBUATAN ALAT KONTROL PANCING OTOMATIS BERBASIS MIKROKONTROLLER AT89S8252



Disusun Oleh :

Nama : DIAN WAHYU PAMUNGKAS
NIM : 01. 17. 156

**FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO S.1
KONSENTRASI TEKNIK ELEKTRONIKA
INSTITUT TEKNOLOGI NASIONAL MALANG
2008**

LEMBAR PERSETUJUAN

**PERANCANGAN DAN PEMBUATAN ALAT KONTROL
PANCING OTOMATIS BERBASIS MIKROKONTROLLER
AT89S8252**

SKRIPSI

*Diajukan Guna Memenuhi Salah Satu Syarat Untuk Memperoleh Gelar Sarjana
Teknik Pada Jurusan Teknik Elektro Strata Satu (S-1) Konsentrasi Teknik
Elektronika*



**JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ELEKTRONIKA
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG
2007**



**BERITA ACARA UJIAN SKRIPSI
FAKULTAS TEKNOLOGI INDUSTRI**

Nama : Dian Wahyu Pamungkas
NIM : 01.17.156
Jurusan : Teknik Elektro S-1
Konsentrasi : Teknik Elektronika
Judul Skripsi : Perancangan Dan Pembuatan Alat Kontrol Pancing
Otomatis Berbasis Mikrokontroler AT89S8252

Dipertahankan di hadapan majelis penguji Skripsi jenjang Strata satu (S-1) pada:

Hari : Selasa
Tanggal : 18 Maret 2008
Dengan Nilai : 79 (B+)



(Ir. Mochtar Asroni, MSME)
NIP.Y. 1018100036

Panitia Ujian Skripsi

Sekretaris

(Ir. F. Yudi Limpraptono, MT)
NIP.Y. 1039500274

Anggota Penguji

Penguji I

(Ir. M. Abdul Hamid, MT.)
NIP.Y. 1018300188

Penguji II

(I. Komang Somawirata, ST, MT.)
NIP.Y. 1030100361



LEMBAR BIMBINGAN SKRIPSI

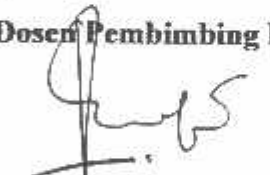
Nama : Dian Wahyu Pamungkas
NIM : 01.17.156
Jurusan : Teknik Elektro S-1
Konsentrasi : Teknik Elektronika
Judul Skripsi : Perancangan dan Pembuatan Alat Kontrol Pancing Otomatis Berbasis Mikrokontroller AT89S8252
Tanggal Pengajuan Skripsi : 27 September 2007
Selesai Penulisan Skripsi : 17 Maret 2008
Dosen Pembimbing I : M. Ashar ST, MT
Dosen Pembimbing II : Ir. Eko Nurcahyo.
Telah Dievaluasi Dengan Nilai : 85 (A)

Diperiksa dan Disetujui,

Dosen Pembimbing I


M. Ashar ST, MT
NIP.1030500408

Dosen Pembimbing II


Ir. Eko Nurcahyo.
NIP.V 1028700172

Mengetahui,

Ketua Jurusan T. Elektro S-1


(Ir. F. Yudi Limpraptono, MT.)
NIP.Y. 1039500274

KATA PENGANTAR

Dengan mengucap puji dan syukur ke hadirat ALLAH SWT karena hanya dengan rahmat dan hidayah – Nya lah penyusun dapat menyelesaikan Skripsi yang berjudul : “ **PERANCANGAN DAN PEMBUATAN ALAT KONTROL PANCING OTOMATIS BERBASIS MIKROKONTROLLER AT 89S8252** “

Pada kesempatan ini penyusun mengucapkan terima kasih yang sebesar - besarnya kepada :

1. Bapak Ir. F. Yudi Limpraptono, MT selaku Ketua Jurusan Teknik Elektro S-1.
2. Bapak M. Ashar ST, MT selaku Dosen Pembimbing I.
3. Bapak Ir. Eko Nurcahyo selaku Dosen Pembimbing II.
4. Ayah dan Ibu serta saudara kami yang telah memberikan do'a restu, dorongan, semangat, dan biaya.
5. Adinda Eris Dwi Prasetyo, Brilliant A.F dan keluarga yang terus memberikan semangat.
6. Rekan – rekan mahasiswa seperjuangan dan semua pihak yang telah banyak membantu dalam penyusunan penulisan Skripsi ini.

Penyusun menyadari sepenuhnya bahwa Penulisan Skripsi ini masih jauh dari kesempurnaan, untuk itu kritik dan saran sangat diharapkan. Semoga Skripsi ini bisa bermanfaat bagi kita semua.

Malang, Maret 2008

Penyusun

ABSTRAK

PERANCANGAN DAN PEMBUATAN ALAT KONTROL PANCING OTOMATIS BERBASIS MIKROKONTROLLER AT89S8252

Perkembangan Ilmu Pengetahuan dan Teknologi saat ini berkembang dengan pesat seiring dengan perkembangan jaman terutama di bidang Elektronika. Di bidang elektromekanika belakangan ini banyak dikembangkan inovasi baru dalam bentuk rancangan teknologi yang berguna bagi kehidupan manusia di berbagai bidang.

Pada skripsi ini penulis mencoba untuk merancang dan membuat alat kontrol pancing otomatis. Pada alat ini digunakan sensor infra merah untuk mendeteksi adanya gerakan pada ujung pancing, sedangkan untuk menggerakkan rol penggulung, disini digunakan motor DC.

Untuk memberitahukan bahwa ada ikan yang memakan umpan dan pada pancing nomor berapa ikan tersebut memakan umpan, digunakan ISD2560 yang mengeluarkan peringatan berupa suara. Dan untuk menggerakkan sistem alat kontrol tersebut, menggunakan mikrokontroler AT89S8252.

Alat kontrol pancing ini digunakan untuk memancing di air yang tenang seperti pada kolam apung. Untuk melemparkan kail ke tengah masih digunakan cara manual, dan untuk berat ikan yang dapat dipancing adalah sesuai dengan kekuatan senar dan kekuatan pancing.

Kata kunci : Kontrol Pancing, Motor DC, ISD, AT89S8252

DAFTAR ISI

JUDUL	
LEMBAR PERSETUJUAN	i
KATA PENGANTAR	ii
ABSTRAK	iii
DAFTAR ISI	iv
DAFTAR GAMBAR	vii
DAFTAR TABEL	viii
BAB I : PENDAHULUAN	
1.1. Latar Belakang	1
1.2. Rumusan Masalah	2
1.3. Tujuan	2
1.4. Batasan Masalah	2
1.5. Metodologi Perencanaan	3
1.6. Sistematika Penulisan	4
BAB II : TINJAUAN PUSTAKA	
2.1. Sensor Limit Switch	5
2.2. Piranti Keluaran (Motor DC)	5
2.2.1. Teori Motor DC	6
2.2.2. Torsi	8
2.2.3. Konstruksi Motor DC	9
2.2.4. Jenis – jenis Motor DC	10
2.3. IC Information Storage Device (ISD 2560)	12

2.4. Mikrokontroler AT89S8252	13
2.4.1. Teori Umum	13
2.4.2. Konfigurasi Pin Mikrokontroler AT89S8252	17
2.4.3. Masukan Dan Keluaran	20
2.4.4. Organisasi Memori	20
2.4.4.1. Data Memori (EEPROM) dan RAM	20
2.4.4.2. SFR (<i>Special Function Register</i>)	21
2.4.4.2.1. SFR untuk Timer 2	22
2.4.4.2.2. SFR untuk Watchdog dan Memori	22
2.4.4.2.3. SFR Pengontrol SPI	23
2.4.5. Osilator	23
2.4.6. Timer Dan Counter	24
2.4.7. Programmable Watchdog Timer (WDT)	26
2.4.8. Sistem Interupsi	27
2.4.9. Reset	27
2.5. Infra Merah	28
2.5.1. Sensor	29
2.5.1.1. Light Emitting Dioda (LED) Infra Merah	30
2.5.1.2. Photodioda	30

BAB III : PERANCANGAN DAN PEMBUATAN ALAT

3.1. Pendahuluan	32
3.2. Blok Diagram	33
3.3. Mikrokontroler AT89S8252	34
3.4. ISD 2560	36

3.5. IC ULN 2003	38
3.6. Motor DC	39
3.7. Infra Merah	39
3.8. Perancangan Perangkat Lunak	40

BAB IV : PENGUJIAN ALAT, HASIL, DAN ANALISA

4.1. Pendahuluan	42
4.2. Pengujian Sensor Infra Merah	42
4.3. Pengujian Relay	44
4.4. Pengujian Limit Switch	45
4.5. Pengujian Motor DC	47
4.6. Pengujian ISD 2560	49

BAB V : PENUTUP

5.1. Kesimpulan	50
5.2. Saran	50

DAFTAR PUSTAKA

LAMPIRAN : SCHEMATIK DIAGRAM

LISTING PROGRAM

DATA SHEET MIKROKONTROLLER AT89S8252

DATA SHEET IC ISD 2560

DATA SHEET IC ULN2003

DAFTAR GAMBAR

Gambar 2.1.	Bentuk Fisik Limit Switch	5
Gambar 2.2.	Prinsip Kerja Motor DC	6
Gambar 2.3.	Bagian – Bagian Motor DC	10
Gambar 2.4.	Diagram Blok AT89S8252	14
Gambar 2.5.	Konfigurasi Pin – Pin AT89S8252	17
Gambar 2.6.	Koneksi SPI Master dan Slave	23
Gambar 2.7.	Karakteristik Osilator	24
Gambar 2.8.	Rangkaian Reset	28
Gambar 2.9.	Simbol LED Infra Merah	30
Gambar 2.10.	Simbol Photodiode	31
Gambar 3.1.	Blok Diagram Sistem	33
Gambar 3.2.	Rangkaian Mikrokontroler AT89S8252	34
Gambar 3.3.	Rangkaian ISD 2560	37
Gambar 3.4.	Rangkaian IC ULN2003	38
Gambar 3.5.	Rangkaian Sensor Infra Merah	39
Gambar 3.6.	Diagram Alir Program	41
Gambar 4.1.	Rangkaian Sensor Infra Merah	43
Gambar 4.2.	Rangkaian Pengujian Relay	40
Gambar 4.3.	Rangkaian Limit Switch	42
Gambar 4.4.	Rangkaian Driver Motor DC	47
Gambar 4.5.	Rangkaian Blok ISD	49

DAFTAR TABEL

Tabel 2 – 1	Seri ISD 2500	12
Tabel 2 – 2	Mode Operasi Timer 2	25
Tabel 2 – 3	Spektrum Gelombang Elektromagnetik	28
Tabel 4 – 1	Hasil Pengujian Rangkaian Relay	44
Tabel 4 – 2	Hasil Pengukuran Tegangan Output Limit Switch	46
Tabel 4 – 3	Hasil Pengukuran Rangkaian Driver Motor DC Dengan Kecepatan Putarannya	48

BAB I

PENDAHULUAN

1.1. Latar Belakang

Perkembangan Ilmu Pengetahuan dan Teknologi saat ini berkembang dengan pesat seiring dengan perkembangan jaman terutama di bidang Elektronika. Salah satu perkembangan yang paling menonjol saat ini adalah perkembangan di bidang computer. Suatu sistem yang ditangani dengan computer akan lebih canggih, lebih pintar, lebih otomatis dan lebih praktis.

Di bidang elektromekanika belakangan ini banyak dikembangkan inovasi baru dalam bentuk rancangan teknologi yang berguna bagi kehidupan manusia di berbagai bidang. Salah satu penerapannya adalah dunia robotika yang sangat berperan penting ketika manusia ingin mengatasi pekerjaan-pekerjaan yang sangat teliti dan terus menerus. Hal ini disebabkan keterbatasan kelima indera manusia, dan pasti tidak logis apabila manusia tidak ingin berkembang karena sibuk melakukan pekerjaan secara terus menerus. Untuk itu penulis berupaya untuk membuat rancangan elektromekanika yang khusus untuk melakukan kegiatan memancing ikan.

Berdasarkan latar belakang yang timbul diatas maka penulis berusaha untuk merancang dan membuat alat kontrol pancing otomatis yang dikendalikan oleh sebuah mikrokontroller yang diaplikasikan pada rumah makan apung yang semakin banyak didapati. Sehingga dengan dibuatnya alat ini diharapkan dapat mempermudah pengunjung yang ingin menikmati menu ikan segar tanpa harus susah payah dalam memancing ikan.

1.2. Rumusan Masalah

Berdasarkan latar belakang yang telah diuraikan pada bagian sebelumnya, maka permasalahan yang timbul dari perancangan dan pembuatan alat ini adalah :

- Bagaimana merancang alat kontrol pancing otomatis yang disertai dengan keluaran suara pada saat ikan memakan umpan pada kail.
- Bagaimana cara memudahkan pemancing / pengunjung untuk mengoperasikan alat kontrol pancing otomatis di rumah makan apung.
- Bagaimana memilih senar dan umpan pancing untuk ikan yang berbeda jenis dan berat.

1.3. Tujuan

Tujuan yang ingin dicapai dalam pembuatan alat ini adalah untuk merancang dan membuat alat kontrol pancing otomatis yang dapat digunakan menangkap ikan dengan menggunakan senar yang sesuai jenis dan berat yang dilengkapi dengan keluaran suara pada saat ikan memakan umpan pada kail di rumah makan apung.

1.4. Batasan Masalah

Dalam menyusun skripsi ini diperlukan suatu batasan masalah agar tidak menyimpang dari ruang lingkup yang dibahas. Adapun batas masalahnya adalah :

1. Alat yang digunakan disini hanya dibatasi untuk pengontrolan pancing ikan yang banyaknya 3 buah.

2. Hanya membahas masalah perancangan perangkat kerasnya, sedangkan perangkat lunaknya hanya dibahas secara garis besarnya.
3. Hanya digunakan pada rumah makan apung dengan berat ikan yang sesuai dengan kekuatan senar dan pancing.
4. Menggunakan mikrokontroller sebagai pengendali sistem.
5. Untuk memasang umpan pada kail dan melemparkan kail ke tengah disini digunakan cara manual.
6. Alat ini digunakan hanya untuk memancing di air yang tenang.

1.5. Metodologi Perencanaan

Metodologi penulisan tugas akhir ini adalah sebagai berikut :

- 1.5.1. Studi literatur, yaitu melakukan pencarian informasi dan data-data dari referensi-referensi yang berhubungan dengan alat seperti mikrokontroller dan ISD.
- 1.5.2. Perancangan hardware dan software, yaitu melakukan kegiatan pembuatan program, perencanaan gambar rangkaian per-blok hingga pembuatan PCB rangkaian keseluruhan sampai melakukan perakitan komponen.
- 1.5.3. Pengujian dan analisa, pada bagian ini melakukan uji coba hardware dan software, kemudian melakukan analisa berdasarkan hasil pengujian yang dilakukan.

1.6. Sistematika Penulisan

Untuk mempermudah dan memperjelas pembuatan laporan akhir ini, maka penulisan disusun secara sistematis sebagai berikut :

BAB I Pendahuluan

Meliputi latar belakang, rumusan masalah, tujuan, metodologi, dan sistematika penulisan

BAB II Dasar Teori

Meliputi uraian mengenai teori-teori yang mendukung perancangan dan pembuatan alat

BAB III Perencanaan dan Pembuatan Alat

Meliputi penjelasan blok diagram serta perancangan dan pembuatan hardware dan software

BAB IV Pengujian Alat

Meliputi prinsip kerja, pengujian, dan spesifikasi alat

BAB V Penutup

Meliputi kesimpulan dan saran

BAB II

TINJAUAN PUSTAKA

Pada bab ini akan dijelaskan mengenai teori-teori yang digunakan dalam Perancangan dan Pembuatan Alat Kontrol Pancing Otomatis. Teori yang digunakan meliputi Mikrokontroller, Komunikasi data serial, dan Perangkat Input/Output yang digunakan.

2.1. Sensor Limit Switch



Gambar 2.1 Bentuk Fisik Limit Switch

Switch digunakan dengan hal-hal yang berhubungan dengan jarak, kepekaan, deteksi ada tidaknya barang, maupun kontak pembatas. Sensor switch disini dipakai untuk pengaturan posisi yang diharapkan dari mekanik yang telah dirancang.

2.2. Piranti Keluaran (Motor DC)

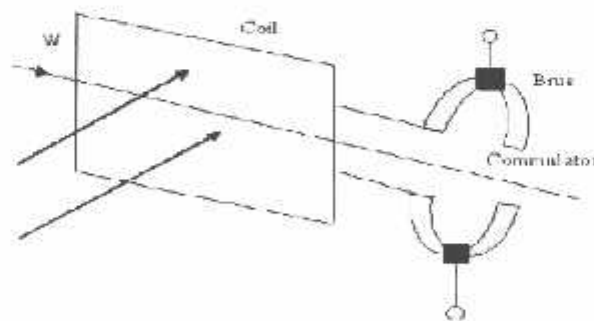
Motor DC biasanya digunakan dalam rangkaian yang memerlukan kepresisian yang tinggi untuk pengaturan kecepatan, pada torsi yang konstan. Semua motor DC beroperasi atas dasar arus yang melewati konduktor yang berada dalam medan magnet. Motor DC disini digunakan sebagai motor penggerak utama. Terdapat dua tipe motor DC berdasarkan prinsip medannya yaitu:

1. Motor DC dengan Magnet Permanen.
2. Motor DC dengan Lilitan yang terdapat pada Stator.

Sedangkan tipe motor DC yang digunakan disini adalah tipe magnet permanen, karena tipe ini lebih mudah pengontrolannya, disamping itu dimensinya yang tidak terlalu besar.

2.2.1 Teori Motor DC

Motor DC pada saat ini digunakan pada industri yang memerlukan gerakan dengan kepresisian yang tinggi untuk pengaturan kecepatan pada torsi yang konstan. Motor DC berfungsi mengubah tenaga listrik menjadi tenaga mekanis dimana gerak tersebut berupa putaran dari motor. Prinsip dasar dari motor arus searah adalah kalau sebuah kawat berarus diletakkan antara kutub magnet (U-S), maka pada kawat itu akan bekerja suatu gaya yang menggerakkan kawat itu. Arah gerakan kawat dapat ditentukan dengan menggunakan kaidah tangan kiri, yang berbunyi sebagai berikut : "Apabila tangan kiri terbuka diletakkan diantara kutub U dan S, sehingga garis-garis gaya yang keluar dari kutub utara menembus telapak tangan kiri dan arus di dalam kawat mengalir searah dengan arah keempat jari, maka kawat itu akan mendapat gaya yang arahnya sesuai dengan arah ibu jari yang diperlihatkan dengan gambar berikut ini.



Gambar 2.2 Prinsip Kerja Motor DC

Pada motor arus searah medan magnet akan dihasilkan oleh medan dengan kerapatan fluks sebesar B. bila kumparan jangkar yang dilingkupi medan magnet dari kumparan medan dialiri arus sebesar I, maka akan menghasilkan suatu gaya F dengan besarnya gaya tersebut adalah:

$$F = B I L \cdot 10^{-1} \text{ dyne} \dots\dots\dots(2.1)$$

Dimana : B = kepadatan fluks magnet (Gauss)

L = penghantar (cm)

I = arus listrik yang mengalir (Ampere)

Persamaan di atas merupakan prinsip sebuah motor searah, dimana terjadi proses perubahan energi listrik (I) menjadi energi mekanik (F), bila motor DC memiliki jari-jari sepanjang r, maka kopel yang dibangkitkan adalah:

$$T = F \cdot r = B I L \cdot r \dots\dots\dots(2.2)$$

Pada saat gaya F dibandingkan, konduktor bergerak dalam medan magnet dan menimbulkan gaya gerak listrik yang merupakan reaksi lawan terhadap tegangan penyebabnya. Suatu motor listrik disebut sebagai motor DC jika memerlukan supply tegangan searah pada kumparan jangkar dan kumparan medan untuk di ubah menjadi energi mekanik. Pada motor DC, kumparan medan yang dialiri arus listrik akan menghasilkan medan magnet yang melingkupi kumparan jangkar dengan arah tertentu. Konversi energi listrik yang di ubah menjadi energi mekanik berlangsung melalui medium medan magnet. Energi yang akan diubah dari suatu sistem yang lainnya, sementara akan di simpan dalam medium medan magnet untuk kemudian dilepaskan menjadi energi sistem yang lainnya. Dengan demikian, medan magnet berfungsi sebagai tempat penyimpanan energi dan mengkopel proses pengubah energi. Dengan mengingat hukum kekekalan energi,

proses konversi energi mekanik dapat dinyatakan sebagai berikut : “Energi listrik sebagai input = Energi mekanik sebagai output + Energi yang diubah sebagai panas + Energi yang tersimpan dalam medan magnet”. Motor DC mempunyai dua bagian dasar yaitu :

1. Bagian diam / tetap (stasioner) yang disebut stator. Stator ini menghasilkan medan magnet, baik yang dibangkitkan dari sebuah koil (elektromagnetik) atau magnet permanen. Bagian stator terdiri dari bodi motor yang memiliki magnet yang melekat padanya. Untuk motor kecil, magnet tersebut adalah magnet permanen sedangkan untuk motor besar menggunakan elektromagnetik. Kumputan yang dililitkan pada lempeng – lempeng magnet disebut kumputan medan.
2. Bagian berputar (rotor). Rotor ini berupa sebuah koil dimana arus listrik mengalir.

Suatu kumputan motor akan berfungsi apabila mempunyai :

- Kumputan medan, berfungsi sebagai penghasil medan magnet.
- Kumputan jangkar, berfungsi sebagai pengimbas GGL pada konduktor yang terletak pada laur-alur jangkar.
- Celah udara yang memungkinkan berputarnya jangkar dalam medan magnet.

2.2.2 Torsi

Torsi adalah putaran dari suatu gaya terhadap suatu poros. Hal ini dapat diukur dengan hasil kali gaya itu dengan jari-jari lingkaran, dimana gaya itu bekerja.

Pada suatu pulley dengan jari-jari r meter bekerja suatu gaya F Newton yang menyebabkan pulley berputar dengan kecepatan n putaran per detik.

$$\text{Torsi (T)} = F \times r \text{ Newton meter (N-m)} \dots\dots\dots(2.3)$$

Usaha yang dilakukan oleh gaya tersebut pada suatu putaran adalah :

$$\text{Usaha} = \text{gaya} \times \text{jarak} = F \times 2\pi r \dots\dots\dots(2.4)$$

Daya yang dibangkitkan adalah :

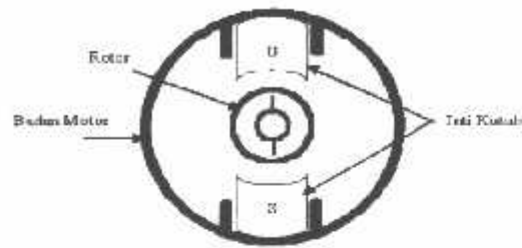
$$\text{Daya} = \text{Usaha} \times n \dots\dots\dots(2.5)$$

Motor, sebagai penggerak utama (primer-mover) yang paling sering dipakai umumnya akan bekerja optimal (torsi dan kecepatan putaran paling ideal) pada putaran yang relatif tinggi yang hal ini tidak sesuai bila porosnya dihubungkan langsung ke sendi gerak atau roda. Sebab kebanyakan gerakan yang diperlukan pada sisi anggota alat kontrol adalah relatif pelan namun bertenaga. Salah satu metode yang paling sering digunakan adalah menggunakan sistem gear yaitu transmisi gir hubungan langsung, transmisi gir hubungan ohmic dan transmisi menggunakan gir-belt.

2.2.3 Konstruksi Motor DC

Konstruksi dari sebuah motor DC ditunjukkan seperti pada gambar 2.6 dibawah ini. Pada motor arus searah rotornya mempunyai kumparan tidak hanya satu, terdiri kumparan dan komulotor yang banyak untuk mendapatkan torsi yang terus menerus. Rotor terdiri dari jangkar yang intinya terbuat dari lempengan-lempengan yang ditakik. Susunan lempengan membentuk celah-celah tersebut dimasuki konduktor kumparan jangkar. Ujung tiap-tiap kumparan dihubungkan

pada satu segmen komutator. Tiap segmen merupakan pertemuan dua ujung kumparan yang terhubung.



Gambar 2.3 Bagian-Bagian Motor DC

Kumparan penguat dihubungkan seri, jangkar merupakan bagian bergerak yang terbuat dari besi berlaminasi untuk mengurangi rugi-rugi arus Eddy. Kumparan jangkar diletakkan pada slot besi di sebelah luar permukaan jangkar. Pada jangkar terdapat komutator yang berbentuk silinder masing-masing diisolasi. Sisi kumparan dihubungkan dengan segmen komutator pada beberapa bagian yang berbeda, tergantung dari tipe lilitan yang diperlukan.

2.2.4 Jenis-jenis Motor DC

Berdasarkan sumber arus penguatan magnet, motor DC dapat dibedakan atas :

1. Motor Penguat Permanen.
2. Motor DC penguatan terpisah, bila arus penguatan magnet diperoleh dari sumber DC diluar motor. Motor DC penguat terpisah memiliki kumparan jangkar dan kumparan medan yang di catu dari sumber yang berbeda. Pengaturan kecepatan dilakukan melalui pengaturan tegangan pada kumparan jangkar.

3. Motor DC dengan penguatan sendiri, bila arus penguatan magnet berasal dari motor itu sendiri. Sedangkan menurut Konstruksinya terdapat tiga jenis motor DC, yaitu :

1. Motor DC Shunt

Motor DC shunt memiliki kumparan medan yang dihubungkan secara paralel dengan kumparan jangkar. Kondisi ini akan banyak menghasilkan kecepatan yang konstan. Pengaturan kecepatan dapat dilakukan dengan pengaturan tegangan secara stabil dengan torsi yang hanya tergantung pada besarnya arus jangkar dan pengaturan tahanan yang dihubungkan seri dengan kumparan jangkar, tetapi cara ini kurang baik sebab rugi-rugi daya pada r akan tergantung pada kecepatan dan torsi beban.

2. Motor DC Seri

Motor DC seri mempunyai medan penguat yang dihubungkan seri dengan medan jangkar. Arus jangkar lebih besar daripada arus jangkar pada motor jenis shunt dan jumlah kumparan N , lebih sedikit. Tahanan pada motor DC seri lebih kecil karena tahanan itu sendiri merupakan bagian dari jumlah lilitan yang sedikit. Kecepatan motor dapat diatur melalui pengaturan catu.

3. Motor Kompond

Motor ini merupakan gabungan dari sifat-sifat dari motor DC shunt dan motor DC seri, tergantung mana yang lebih kuat lilitannya, umumnya motor jenis ini memiliki momen start yang lebih besar seperti motor DC seri. Perubahan kecepatan sekitar 25%

terhadap kecepatan tanpa beban. Motor ini dibagi menjadi 2 jenis yaitu motor kompond panjang dan motor kompond pendek.

2.3. IC Information Storage Device 2560

IC ISD (*Information Storage Device*) 2560 merupakan salah satu seri dari IC ISD 2500. IC penyimpanan informasi ISD2500 *chip corder series* memberikan kualitas yang tinggi sebagai *single chip record / playback* dengan jangka waktu 60 detik penggunaan. Dan di dalamnya telah dilengkapi dengan *on chip oscillator, microphone, preamplifier, automatic gain control, antialiasing filter, smoothing filter, speaker amplifier* dan penyimpanan dengan kepadatan tinggi. Selain itu ISD 2500 ini didesain sangat cocok atau sesuai dengan penggunaan *microcontroller*.

Perekam suara disimpan di dalam sel memori yang tidak mudah hilang. Di dalam proses perekaman menggunakan aktif *low* pada *pin rec.* pembuatan *Information Storage Device* ini dipatenkan secara langsung oleh *Direct Analogue Storage Technology (DASTTM)* dimana sinyal suara dan audio dapat disimpan dalam bentuk aslinya secara analog ke dalam *memory*. Penyimpanan ini adalah dalam bentuk natural atau alami sehingga akan memberikan kualitas yang tinggi dan kemampuan suara yang baik.

Tabel 2-1 Seri ISD 2500

Typc	Waktu (detik)	Sample Rate (KHZ)	Filter Pass band (Hz)
2560	60	8.0	3400
2575	75	6.4	2700
2590	90	5.3	2300
25120	120	4.0	1700

Dengan melihat table 2.1 (Seri ISD 2500) diatas, maka dapat diketahui bahwa IC penyimpanan suara ISD seri 2560 ini adalah merupakan jenis EEPROM (*Electrically Erasable Programmable ROM*). EEPROM adalah jenis ROM yang dapat diprogram ulang secara elektrik dan tidak menggunakan sinar UV. IC ISD 2560 ini dapat melakukan perekaman suara atau pesan dengan jangka waktu durasi maksimum 60 detik dengan sample rate 8.0 KHz., dimana untuk *cell* penyimpanan ini terbagi dalam alamat yaitu dari 00H – 275H. pada saat *standby* arus yang diserap sekitar 1 μ A.

Keutamaan dari ISD 2560 ini adalah :

- Mudah dalam penggunaannya sebagai *single chip voice record / playback*
- Mempunyai kualitas yang tinggi, menghasilkan kembali suara atau audio aslinya
- Kompatibel dengan penggunaan mikrokontroller
- Power supply +5 V *single*
- Dapat menyimpan pesan selama 100 tahun.

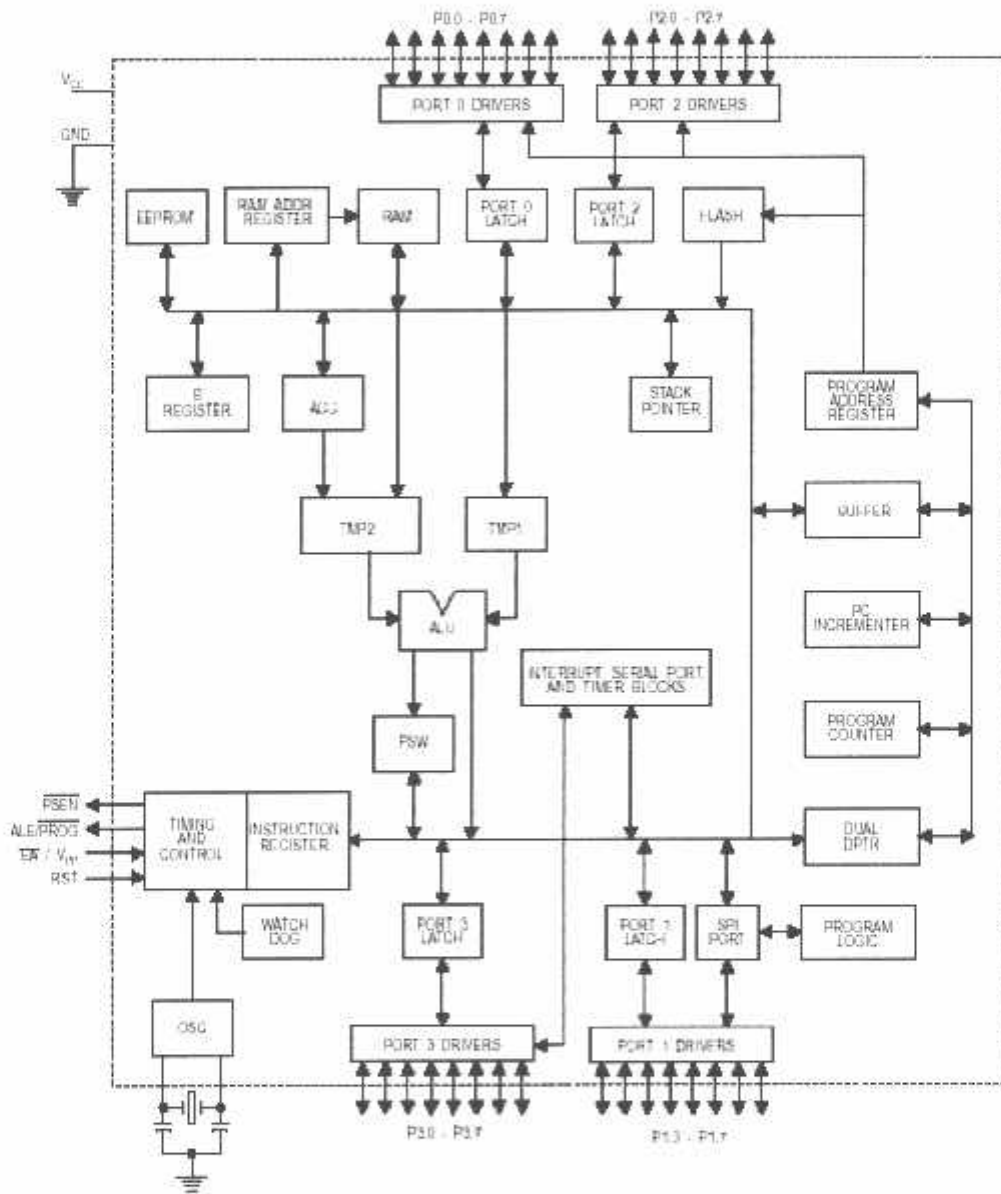
2.4. Mikrokontroler AT89S8252

2.4.1. Teori Umum

SCM (*single on-chip*) adalah suatu mikrokontroler lengkap yang dibuat dalam sebuah IC yang mempunyai struktur seperti CPU, Osilator, Timer, RAM, EPROM dan Buffer (alamat, data dan input-output). Mikrokontroler AT89S8252 merupakan mikrokontroler 8-bit kompatibel dengan standar industri *MCS-51TM* baik dari segi pemrograman maupun kaki tiap pin. Mikrokontroler AT89S8252 mempunyai 8 Kbyte PEROM (*Programmable and Erasable Read Only Memory*).

Pada dasarnya mikrokontroler terdiri atas mikroprosessor, timer, counter, perangkat I/O dan internal memori. Mikrokontroler termasuk perangkat yang mudah didesain dalam bentuk chip tunggal (*single chip*). Pada dasarnya mikrokontroler mempunyai fungsi yang sama dengan mikroprosessor yaitu untuk mengontrol suatu kerja sistem.

Diagram blok dari IC AT89S8252 seperti gambar 2-4 dibawah ini:



Gambar 2.4 Diagram Blok AT89S888252

Sumber: WWW.ATMEL.COM

Di dalam mikrokontroler juga terdapat CPU, ALU, PC, SP dan register seperti dalam mikroprosesor, tetapi juga ditambah dengan perangkat-perangkat lain seperti RAM, ROM, PIO, SIO, Counter dan sebuah rangkaian Clock.

RAM pada dasarnya merupakan suatu flip-flop yang dapat diset/direset, sifat ini membuat RAM dapat dibaca atau ditulis. Karena transistor yang menyusun flip-flop membutuhkan suatu tegangan DC agar tetap aktif, maka sel RAM akan kehilangan datanya bila power dimatikan. Hal ini dalam dunia komputer disebut bersifat *volatile*. Sedangkan ROM memiliki beberapa tipe diantaranya yaitu *Mask Programmable ROM*, *Fusible Link PROM*, *UV Light Erasable PROM (EPROM)* dan *EEPROM*. Tidak seperti RAM, data yang ada didalam ROM tidak akan hilang bila power dimatikan. Hal ini disebut bersifat *non-volatile*, suatu pemrogram khusus yang diperlukan untuk menulis data ke ROM. Karena non-volatilitasnya maka ROM sering dipetakan ke alamat reset dari mikrokontroler, dalam hal ini sangat diperlukan pada saat melakukan *booting*.

Mikrokontroler didesain dengan instruksi-instruksi lebih luas dan 8-bit instruksi yang digunakan untuk membaca data instruksi dari internal memori ke ALU. Sebagai suatu sistem kontrol, mikrokontroler bila dibandingkan dengan mikroprosesor memiliki kemampuan dan segi ekonomis yang bisa diandalkan karena dalam mikrokontroler sudah terdapat RAM dan ROM sedangkan mikroprosesor didalamnya tidak terdapat keduanya. Terlihat bahwa mikrokontroler Atmel AT89S8252 memiliki banyak fitur yang menguntungkan. Dipakainya *downloadable flash memory* memungkinkan mikrokontroler ini bekerja sendiri tanpa diperlukan tambahan chip lainnya. Sementara flash memorinya mampu diprogram hingga seribu kali. Hal lain yang menguntungkan

adalah sistem pemrograman menjadi lebih sederhana dan tidak memerlukan rangkaian yang rumit seperti rangkaian untuk memprogram produk Atmel lainnya. Di samping itu pula mikrokontroler AT89S8252 membutuhkan daya rendah dan memiliki performen yang tinggi.

AT89S8252 juga mempunyai 2 buah *Power Saving Mode* yang dapat diatur melalui *software*, yaitu IDE Mode yang akan menghentikan CPU sebagai RAM, dimana Timer/Counter, Serial Port dan Interrupt Sistem tetap berfungsi. Sedangkan *Power Down Mode* yang akan menyimpan data di RAM dan akan menahan osilator untuk tidak mengaktifkan chip yang lain sampai terjadi reset secara *hardware*.

Adapun secara umum, konfigurasi yang dimiliki mikrokontroler AT89S8252 adalah sebagai berikut :

- Sebuah CPU 8-bit dengan menggunakan teknologi dari Atmel
- 8 Kbyte *Downloadable Flash Memory*
- 2 Kbyte EEPROM
- Sebuah port serial dengan kontrol *full duplex* UART (*Universal Asynchronous Receiver Transmitter*)
- 256 byte RAM internal
- 32 I/O yang dapat dipakai semuanya
- 3 buah Timer/Counter 16-bit
- 6 Sumber Interrupt
- SPI Serial Interface
- *Programmable Watchdog Timer*
- *Dual data pointer*

- Frekuensi kerja 0 – 24 MHz
- Tegangan operasi 2,7 V sampai 6 V
- *Power-of flag*
- Kemampuan melaksanakan operasi perkalian, pembagian dan operasi Boolean (bit)

2.4.2. Konfigurasi Pin Pada Mikrokontroler AT89S8252

Konfigurasi kaki-kaki mikrokontroler AT89S8252 terdiri dari 40 pin seperti yang terlihat pada gambar berikut ini.



Gambar 2.5 Konfigurasi Pin-Pin AT89S8252

Sumber: WWW.ATMEL.COM

Adapun fungsi dari tiap pin akan dijelaskan sebagai berikut :

- Pin 1 – 8

Port 1 yang terdiri atas pin 1 – 8 merupakan saluran masukan/keluaran dua arah dengan internal *pull-up* dan mempunyai fungsi khusus seperti yang terlihat pada tabel

- Pin 9
RST merupakan saluran 2 masukan untuk mereset mikrokontroler dengan cara memberi masukan logika tinggi
- Pin 10 – 17
Port 3 yang terdiri atas pin 10 – 17 merupakan saluran masukan/keluaran dua arah dengan internal *pull-up* dan mempunyai fungsi khusus seperti yang terlihat pada tabel
- Pin 18 – 19
XTAL₁ dan XTAL₂ merupakan saluran untuk mengatur pewaktuan sistem. Untuk pewaktuan dapat menggunakan pewaktuan internal maupun eksternal. Pin ini dihubungkan dengan kristal bila menggunakan osilator internal. XTAL₁ merupakan masukan ke rangkaian osilator internal sedangkan XTAL₂ merupakan keluaran dari rangkaian osilator internal
- Pin 20
V_{SS} merupakan hubungan ke ground dari rangkaian
- Pin 21 – 28
Port 2 yang terdiri atas pin 21 – 28 merupakan saluran masukan/keluaran dua arah dengan internal *pull-up*. Port ini mengeluarkan 8-bit bagian alamat tinggi (A₈ – A₁₅) selama pengambilan instruksi dari memori program eksternal dan pengambilan data memori eksternal menggunakan mode pengalamatan 16-bit
- Pin 29
PSEN (*Program Store Enable*) merupakan sinyal baca untuk mengaktifkan memori program eksternal

- Pin 30

ALE/PROG (*Address Latch Enable*) merupakan pulsa yang berfungsi untuk mengeluarkan alamat rendah ($A_0 - A_7$) dalam port 0, selama proses baca/tulis memori eksternal. Frekuensi ALE adalah 1/6 kali frekuensi osilator dan dapat digunakan sebagai pewaktu. Pin ini juga berfungsi sebagai saluran program selama dilakukan pemrograman jika menggunakan memori program internal

- Pin 31

EA/VPP (*External Access Enable*) untuk mengatur penggunaan memori program eksternal dan internal. Pin ini harus dihubungkan dengan ground bila menggunakan memori program eksternal dan dihubungkan dengan VPP sebesar 12 V jika menggunakan memori program internal. Dapat diberikan logika rendah (ground) atau logika tinggi (+5V), jika diberikan logika tinggi maka mikrokontroler akan mengakses program dari ROM internal (EEPROM/*Flash Memory*), dan jika diberikan logika rendah maka mikrokontroler akan mengakses program dari memori eksternal

- Pin 32 – 39

Port 0 yang terdiri atas pin 32 – 39 merupakan saluran masukan/keluaran dua arah tanpa internal *pull-up*. Port 0 merupakan saluran alamat rendah ($A_0 - A_7$) yang dimultipleks dengan saluran bus data ($D_0 - D_7$)

- Pin 40

V_{CC} merupakan saluran masukan untuk catu daya positif sebesar 5 volt DC dengan toleransi kurang lebih 1 %

2.4.3. Masukan dan Keluaran

Untuk saluran masukan dan keluaran terdapat 4 buah port yang masing-masing 8-bit. Saluran ini bersifat dua arah (*bidirectional*) yang berarti dapat difungsikan sebagai masukan/keluaran, serta dapat dialamat per bit. Port 3 selain digunakan sebagai port masukan dan keluaran juga dapat digunakan sebagai fungsi pengganti sebagaimana yang terdapat dalam tabel 2-4. AT89S8252 juga memiliki fitur tambahan yang terdapat pada port 1.

2.4.4. Organisasi Memori

2.4.4.1. Data Memori (EEPROM) dan RAM

Berbeda dengan mikrokontroler standar MCS-51, untuk AT89S8252 terdapat 2 Kbytes dalam EEPROM untuk penyimpanan data dan 256 byte untuk RAM. Dibagian atas 128 byte RAM ditempati paralel untuk SFR. Bagian atas 128 byte mempunyai alamat sama dengan SFR, tetapi secara fisik terpisah dari SFR.

EEPROM on-chip ini diakses dengan mengeset bit EEMEN pada register WMCON pada alamat 96_H . Alamat EEPROM ini adalah 000_{11} sampai $7FF_{11}$. Dan selama EEPROM memprogram, yang dibaca dari EEPROM akan mengambil byte yang sedang ditulis dengan melengkapi MSB. Instruksi *movx* digunakan untuk mengakses EEPROM internal ini. Bit EEMWE pada register WMCON harus diset ke "1" sebelum sembarang lokasi pada EEPROM dapat ditulisi. Program pengguna harus mereset bit EEMWE ke "0" jika proses penulisan ke EEPROM tidak diperlukan lagi. Proses penulisan ke EEPROM dapat dilihat dengan membaca bit RDY/BSY pada SFR WMCON. Jika bit ini berlogika rendah maka berarti penulisan EEPROM sedang berlangsung, tapi jika bit ini

berlogika tinggi berarti penulisan sudah selesai dan penulisan lain dapat dimulai lagi.

Sedangkan RAM yang ada pada mikrokontroler AT89S8252 berkapasitas 256 byte dan kompatibel dengan RAM yang ada pada mikrokontroler standar MCS-51. Pada lower 128-bit lokasi memori dapat dibagi menjadi 3 bagian, yaitu :

1. Empat Bank Register

Setiap bank terdiri dari 8 register (R0-R7), sehingga jumlah register untuk keempat bank register (bank 0 - bank 3) menjadi 32 buah register yang menempati ruang alamat $00_H - 1F_H$. Untuk mengaktifkan salah satu bank register dapat dilakukan dengan mengatur RS0-RS1 melalui pengaturan pada PSW (*Program Status Word*)

2. *Bit Addressable*

Terdiri dari 16-bit yang berada pada alamat $20_H - 2F_H$. Masing- masing dari 128-bit lokasi ini dapat dialamati secara langsung yaitu dari $00_{11} - 7F_{11}$

3. *Scratch Pad Area*

Terdiri dari 80-byte yang menempati alamat $30_H - 7F_H$ yang dapat dialamati secara langsung dan dapat digunakan untuk keperluan umum (*General Purpose RAM*). Misalnya digunakan untuk lokasi *stack*.

2.4.4.2. SFR (*Special Function Register*)

Area memori AT89S8252 disebut dengan SFR (*Special Function Register*) yang merupakan register dengan tugas khusus. Tidak semua address digunakan sebagai SFR.

Akses pembacaan dari semua address akan diwujudkan dalam bentuk random data dan penulisan akses diwujudkan dalam bentuk (efek) tidak tentu. SFR pada mikrokontroler AT89S8252 kompatibel dengan mikrokontroler keluarga MCS-51 dan memiliki alamat 80_{11} sampai FF_{11} sehingga terdapat 128-bit lokasi alamat untuk SFR. Namun demikian, pada mikrokontroler ini tidak berarti memiliki SFR sebanyak 128 buah.

Selain itu mikrokontroler AT89S8252 memiliki tambahan SFR. Hal ini tak lain adalah karena terdapatnya tambahan fitur pada mikrokontroler ini. SFR tambahan ini meliputi T2CON (Timer 2 Control dengan alamat $0C8_H$), T2MOD (Timer 2 Mode dengan alamat $0C9_H$), WMCON (*Watchdog and Memory Control Register* dengan alamat 96_H), SPCR (SPI Control Register dengan alamat $D5_H$), SPSR (SPI Status Register dengan alamat AA_H), SPDR (SPI Data Register dengan alamat 86_H). Gambar berikut akan menjelaskan letak masing-masing SFR.

2.4.4.2.1. SFR untuk Timer 2

Mikrokontroler AT89S8252 terdapat tambahan sebuah Timer/Counter yang diberi nama Timer 2 (sehingga AT89S8252 memiliki 3 Timer/Counter yaitu Timer/Counter 0, Timer/Counter 1, Timer/Counter 2). Pada Timer/Counter 2 ini dikendalikan oleh SFR yang bernama T2CON (Timer 2 Control), T2MOD (Timer 2 Mode) dan sepasang register RCAP2H, RCAP2L yang merupakan register *capture/reload* untuk Timer 2 dalam 16-bit *capture mode/auto-reload mode*.

2.4.4.2.2. SFR untuk Watchdog dan Memori

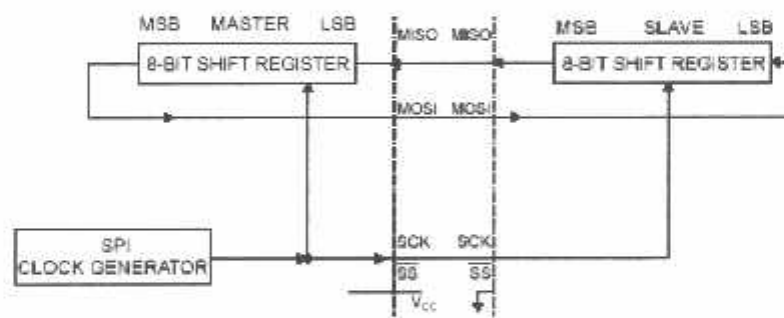
Untuk menggunakan Watchdog Timer/Memori, maka dapat dilakukan dengan mengatur SFR yang bernama WMCON dengan alamat 96_H .

2.4.4.2.3. SFR pengontrol SPI

Berbeda dengan mikrokontroler MCS-51, AT89S8252 memiliki fasilitas SPI (*Serial Peripheral Interface*). Fasilitas ini memungkinkan transfer data kecepatan tinggi secara sinkron antara mikrokontroler dengan peripheral atau antar mikrokontroler AT89S8252. Fitur ini meliputi :

- a. *Full Duplex*, 3 kawat dengan transfer data secara sinkron
- b. Operasi Master atau Slave
- c. Frekuensi maksimum 6 MHz
- d. 4-bit rate terprogram
- e. Sistem data transfer MSB dahulu atau LSB
- f. *Write Collision Flag Protection*

Gambar berikut menunjukkan hubungan antara CPU master dan slave.



Gambar 2.6 Koneksi SPI Master dan Slave

Sumber: WWW.ATMEL.COM

2.4.5. Osilator

Jantung dari AT89S8252 adalah rangkaian yang membangkitkan pulsa clock yang mensinkronkan semua operasi internal. Mikrokontroler AT89S8252 memiliki osilator internal (*on-chip oscillator*) yang dapat digunakan sebagai sumber pewaktu (clock) bagi CPU. Untuk menggunakan osilator internal

diperlukan sebuah kristal atau resonator keramik antara pin XTAL₁ dan XTAL₂ dan sebuah kapasitor ke ground. XTAL₂ dan XTAL₁ secara berurutan merupakan input dan output dari sebuah inverting amplifier yang dapat dikonfigurasi penggunaannya sebagai *on-chip oscillator* seperti yang ditunjukkan pada gambar 2-13a.

Untuk memberikan IC AT89S8252 sumber clock eksternal, maka pin XTAL₂ dibiarkan tidak berhubungan dengan sumber clock eksternal dan XTAL₁ dihubungkan dengan sumber clock eksternal seperti pada gambar 2-13b.



a). *Oscillator Connector*

b). *External Clock Drive Configuration*

Gambar 2.7 Karakteristik Osilator

Sumber: WWW.ATMEL.COM

2.4.6. Timer dan Counter

Dalam mikrokontroler AT89S8252 terdapat 3 buah pewaktu/pencacah (Timer/Counter) 16-bit yang dapat diatur melalui perangkat lunak, yaitu pewaktu/pencacah 0 dan pewaktu/pencacah 1. Timer/Counter ini diatur oleh SFR (*Special Function Register*) yaitu Timer/Counter Control (TCON dengan alamat 88_H) dan Timer/Counter Mode Control (TMOD dengan alamat 89_H). Selain itu nilai byte bawah dan byte atas dari Timer/Counter disimpan dalam register TL dan TH.

Jika difungsikan sebagai Timer, maka akan menggunakan sistem clock sebagai sumber masukan pulsanya. Jika sebagai Counter (pencacah), maka akan menggunakan pulsa dari luar (eksternal) sebagai masukan pulsanya. Pada port 3 terdapat fungsi khusus yaitu T0 (masukan luar untuk Timer/Counter 0) dan T1 (masukan luar untuk Timer/Counter 1). Pemilihan mode Timer/Counter dikontrol oleh register TMOD. Dengan memberikan nilai tertentu pada register TMOD, dapat dipilih mode operasi untuk Timer/Counter 0 dan Timer/Counter 1.

Pada mikrokontroler terdapat tambahan Timer 2. Timer yang lain adalah Timer 0 dan Timer 1. Timer 2 ini merupakan Timer/Counter 16-bit dan memiliki 3 mode operasi yaitu *capture*, *auto-reload (up-down counting)* dan *baund rate generator*. Untuk memilih mode ini dilakukan dengan mengatur bit pada SFR T2CON (Timer 2 Control Register). Timer 2 ini terdiri dari 2 buah Timer 8-bit register yaitu TH2 dan TL2. Pada fungsi Timer, register TL2 dinaikkan (*increament*) tiap siklus mesin. Karena siklus mesin terdiri dari 12 periode osilasi, maka *count rate* menjadi 1/12 dari frekuensi osilator. Sedangkan pada fungsi Counter, register dinaikkan berdasarkan tanggapan adanya transisi tinggi ke rendah pada pin yang bersesuaian (dalam hal ini pin T2 atau P1.0).

Tabel 2 – 2 Mode Operasi Timer 2

RCLK + TCLK	CP/RL2	TR2	MODE
0	0	1	16-bit auto-reload
0	1	1	16-bit capture
1	X	1	Baund Rate Generator
X	X	0	Off

Sumber: WWW.ATMEL.COM

Keterangan :

RCLK = *Receive Clock Enable*. Jika diset menyebabkan serial port menggunakan pulsa *overflow* Timer 2 sebagai detak penerimaan pada serial port. Jika RCLK = 0, maka Timer 1 yang digunakan

TCLK = *Transmit Clock Enable*. Jika diset menyebabkan serial port menggunakan pulsa *overflow* Timer 2 sebagai detak pengiriman. Jika TCLK = 0, maka pulsa *overflow* Timer 1 yang digunakan

CP/RL2 = Pemilihan *Capture/Reload*. Jika diset maka proses *capture* yang terjadi sedangkan jika bit ini dideclear maka proses *reload*

2.4.7. Programmable Watchdog Timer (WDT)

Pada mikrokontroler AT89S8252 juga dilengkapi dengan *Watchdog Timer*. *Watchdog Timer* ini menggunakan detak (*clock*) tersendiri. Untuk mengatur rentang waktu (*periode*) pada WDT ini maka *bit* *prescaler* (*bit* PS0, PS1 dan PS2 pada *register* WMCON) yang dapat mengatur rentang waktu yang dibutuhkan.

Watchdog Timer dapat dimatikan oleh *Power on Reset* dan selama *Power Down*. WDT diaktifkan dengan menseting *bit* WD TEN pada SFR WMCON (alamat 96_H). Jika perhitungan waktu WDT telah selesai (*time out*) tanpa ada *reset*, maka suatu pulsa *reset internal* akan dihasilkan untuk mereset CPU.

2.4.8. Sistem Interupsi

AT89S8252 memiliki 6 buah sumber interupsi, 2 eksternal interupsi (INT0 dan INT1), 3 Timer interupsi (Timer 0,1 dan 2) dan satu serial port interupsi.

INT0 = interrupt pada P3.2 (kaki 12)

INT1 = interrupt pada P3.3 (kaki 13)

Timer 0 = Timer pada P3.4 (kaki 14)

Timer 1 = Timer pada P3.5 (kaki 15)

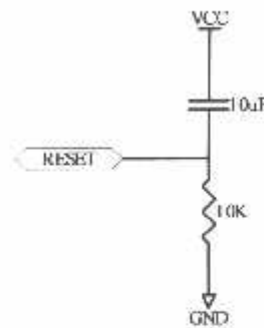
Port serial = jika pengiriman/penerimaan suatu frame telah lengkap

Saat terjadinya interupsi, mikrokontroler secara otomatis akan menuju *subroutine* pada alamat tersebut. Setelah interupsi servis selesai dikerjakan, mikrokontroler akan mengerjakan program semula. Dua sumber eksternal adalah INT0 dan INT1, kedua interupsi eksternal akan aktif, transisi tergantung isi IT0 dan IT1 pada register TCON. Interrupt T0 dan T1 aktif pada saat Timer yang sesuai mengalami *roll over*. Interupsi serial akan dibangkitkan dengan melakukan operasi OR pada RI dan TI tiap-tiap sumber interupsi dapat *enable* atau *disable* secara *software*. Tingkat prioritas semua sumber interupsi dapat diprogram sendiri-sendiri dengan set atau *clear bit* pada SFR IP (*interrupt priority*). Register yang akan berperan dalam mengatur aktif tidaknya interupsi adalah Interrupt Enable Register.

2.4.9. Reset

Rangkaian power on reset diperlukan untuk mereset mikrokontroler secara otomatis setiap catu daya. Ketika catu daya diaktifkan, rangkaian reset

menahan logika tinggi pin RST dengan jangka waktu yang ditentukan oleh besarnya pengisian muatan C.



Gambar 2.8 Rangkaian Reset

Sumber: MCS-51 Microcontroller User's Manual

2.5. Infra Merah

Cahaya termasuk gelombang elektromagnetik dan dapat dikelompokkan menjadi 2 macam yaitu cahaya tampak dan cahaya tidak tampak. Infra merah sendiri termasuk golongan cahaya yang tidak tampak oleh mata kita dimana infra merah memiliki panjang gelombang kurang lebih 10^{-3} - 10^{-6} meter.

Gelombang elektromagnetik dibagi menjadi beberapa daerah, yaitu : gelombang radio, gelombang mikro, sinar infra merah, sinar ultraviolet, sinar x, dan sinar gamma. Untuk lebih jelasnya dapat dilihat pada tabel berikut ini :

Tabel 2-3 Spektrum Gelombang Elektromagnetik

Panjang Gelombang (meter)	Frekuensi (Hertz)	Jenis Gelombang
10^{-13} - 10^{-15}	10^{21} - 10^{23}	Sinar Gamma
10^{-9} - 10^{-12}	10^{17} - 10^{20}	Sinar X

10^{-7} - 10^{-9}	10^{15} - 10^{17}	Ultraviolet
10^{-6} - 10^{-7}	10^{14} - 10^{15}	Cahaya Tampak
10^{-3} - 10^{-6}	10^{11} - 10^{14}	Infra Merah
10^1 - 10^3	10^7 - 10^{11}	Gelombang Televisi
10^2 - 10^4	10^6 - 10^7	Frekuensi Tinggi
10^4 - 10^2	10^4 - 10^6	Frekuensi menengah
10^8 - 10^4	10^0 - 10^4	Gelombang Listrik

Sumber : Gordon J. Deboo and Clifford N. Burrous, Second Edition : 287

Sifat dari spektrum infra merah tidak jauh berbeda dengan cahaya tampak, diantaranya yaitu : dapat memancarkan cahaya yang merupakan satu garis lurus dan dapat menembus benda-benda transparan, serta dapat pula dipantulkan oleh benda yang memantulkan cahaya, misalnya : cermin.

Beberapa keuntungan penggunaan spektrum infra merah adalah :

1. Infra merah mempunyai panjang gelombang yang kecil pada frekuensi tertentu dengan panjang gelombang kurang lebih 10^{-3} - 10^{-6} meter.
2. Pemancar infra merah membutuhkan sumber tegangan yang kecil.
3. Tidak mengganggu pemakaian udara untuk kepentingan umum sehingga tidak memerlukan ijin khusus.
4. Spektrum infra merah merupakan cahaya yang tidak tampak sehingga dapat digunakan untuk keperluan rahasia.

2.5.1. Sensor

Sensor merupakan suatu komponen elektronika yang dapat mendeteksi adanya suatu perubahan. Dalam skripsi ini terdapat 2 macam sensor, yaitu :

2.5.1.1. Light Emitting Dioda (LED) Infra Merah

Selain oleh matahari, cahaya jenis ini dapat dibangkitkan melalui difusi pada difusi semikonduktor yang biasa disebut LED (*Light Emitting Dioda*). Sedangkan dioda sendiri banyak jenisnya, termasuk yang bisa memancarkan cahaya saat dialiri arus forward padanya dimana elektron dari pita konduksi melewati junction dan jatuh ke dalam hole pita valensi sehingga elektron – elektron tersebut memancarkan energi. Pada dioda biasa energi ini dipancarkan melalui panas. Dan dioda yang tidak memancarkan cahaya contohnya adalah dioda zener maupun dioda biasa. Simbol dari LED infra merah ini dapat dilihat pada gambar berikut ini :



Gambar 2.9. Simbol LED Infra Merah

Sumber : Malvino, Hanapi Gunawan, Prinsip-Prinsip Elektronika

2.5.1.2 Photodioda

Photodioda memiliki sifat kebalikan dari LED infra merah di atas, dimana jenis dioda ini akan mengalirkan arus forward saat dikenai cahaya infra merah padanya. Kuat arus yang mengalir juga tergantung dari kuatnya cahaya infra merah yang jatuh pada dioda tersebut. Bila cahaya lain mengenainya maka dioda ini berfungsi sebagai sumbatan yang memiliki impedansi yang sangat tinggi sekali. Prinsip kerja dari photodioda sama dengan phototransistor. Hanya yang membedakan antara keduanya yaitu kalau photodioda tidak memiliki penguatan pada arus kolektornya sebesar hasil kali antara “ $h\nu$ ” dengan kuat cahaya yang jatuh pada basis phototransistor. Simbol dari photodioda sama dengan LED infra

merah yang membedakan hanya arah tanda panahnya masuk menuju dioda.

Berikut ini adalah simbol dari photodioda :



Gambar 2.10. Simbol Photodioda

Sumber : Malvino, Hanapi Gunawan, Prinsip-Prinsip Elektronik

BAB III

PERANCANGAN DAN PEMBUATAN ALAT

3.1 PENDAHULUAN

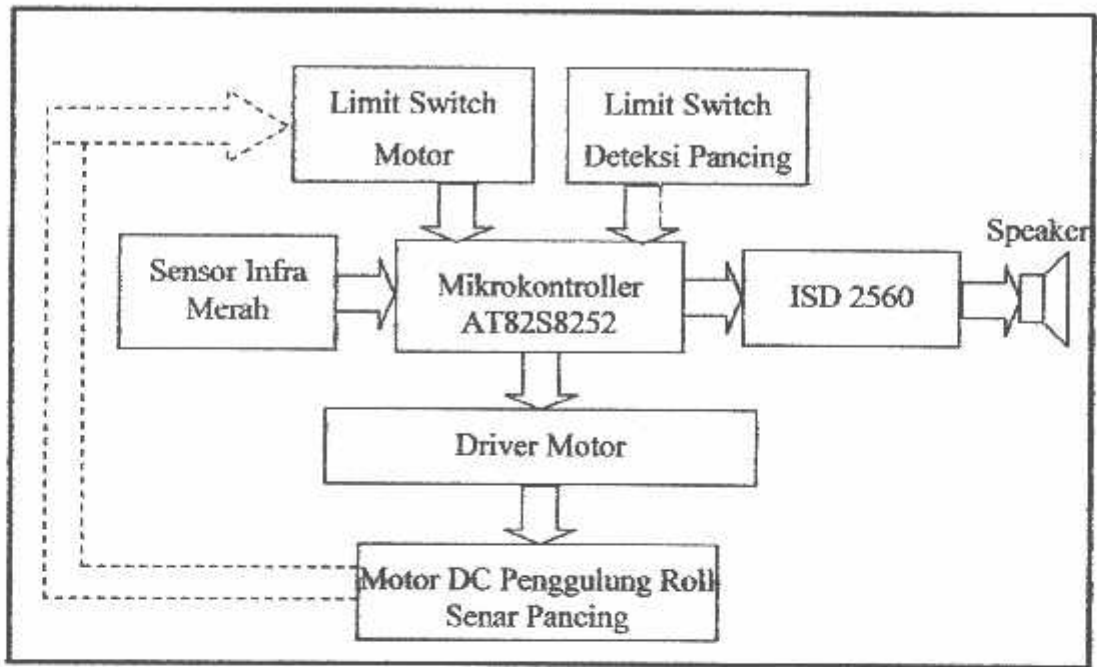
Pada perancangan dan pembuatan “Alat Kontrol Pancing Otomatis” untuk skripsi ini secara umum terbagi menjadi dua bagian pokok, yaitu pembuatan perangkat keras dan perangkat lunak.

Untuk pembuatan perangkat keras yang meliputi pembuatan perangkat mekanik serta perangkat keras elektronik (hardware) akan dibahas pada bab ini yang merupakan pokok bahasan utama skripsi ini. Pembuatan perangkat mekanik terdiri dari desain mengenai konstruksi alat itu sendiri berupa pembuatan kerangka yang menggunakan aluminium yaitu pembuatan penyangga motor DC, serta penyangga tongkat pancing. Kemudian merangkai bagian-bagian tersebut menjadi satu kesatuan yang utuh, rapi, dan bergerak sesuai dengan hasil yang diharapkan.

Sedangkan pembuatan perangkat keras elektronik terdiri dari pembuatan rangkaian sistem minimum mikrokontroler AT89S8252, penggerak motor DC, dan rangkaian ISD2560. Sebagai interface dalam sistem ini digunakan sistem minimum AT89S8252 yang akan mengontrol perangkat keras melalui port-port yang tersedia.

Pengujian yang akan dilakukan untuk mengetahui kinerja alat ini dilakukan dengan melakukan simulasi dengan cara memancing ikan pada suatu media seperti aquarium yang di dalamnya diisi ikan dengan jenis dan berat yang sesuai dengan ikan yang ada di kolam apung.

3.2. BLOK DIAGRAM

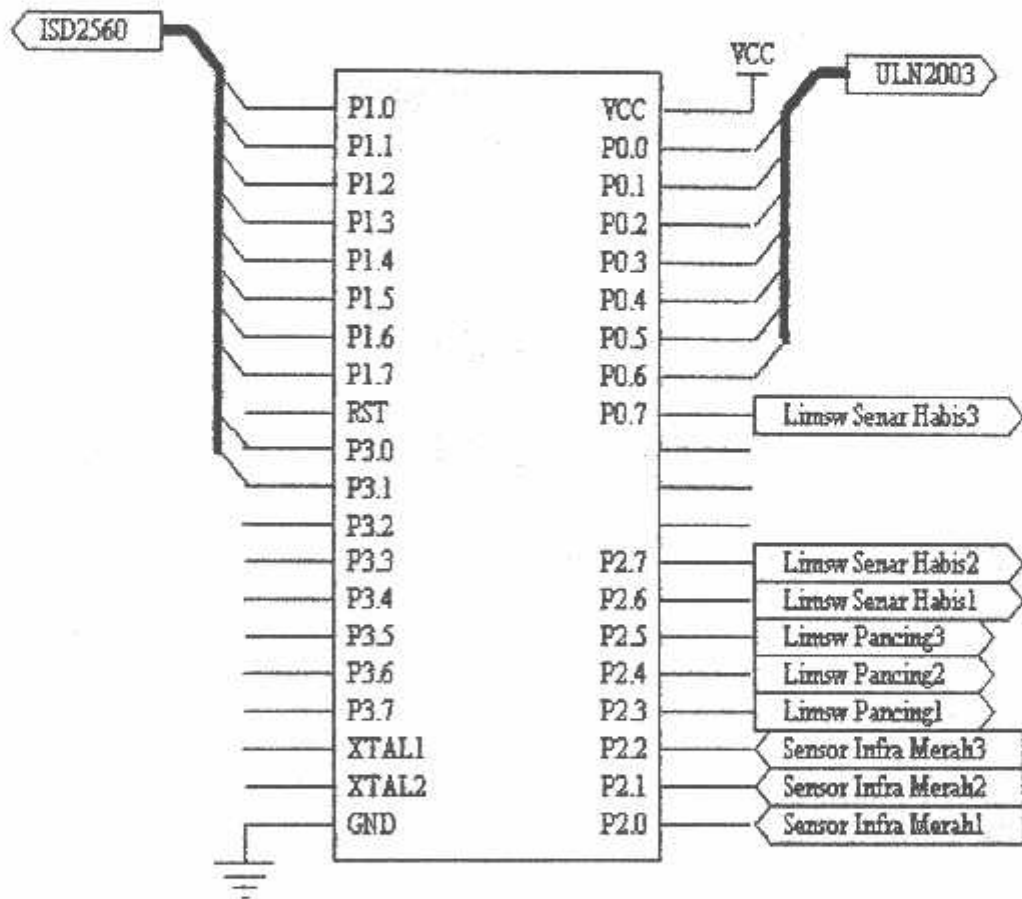


Gambar 3.1. Blok Diagram Sistem

- **Sensor Infra Merah**
Berfungsi sebagai sensor yang mendeteksi adanya gerakan pada ujung pancing untuk mengetahui apakah ada ikan yang memakan umpan.
- **Mikrokontroler**
Berfungsi sebagai pengontrol kinerja dari seluruh rangkaian alat kontrol pancing otomatis.
- **Rangkaian ISD 2560**
Merupakan rangkaian untuk menyimpan dan menyampaikan pesan dalam bentuk suara
- **Motor DC**
Sebagai penggerak senar pancing untuk menggerakkan rol pancing dan menarik ikan dari dalam air.
- **Speaker**
Mengeraskan suara yang dikeluarkan oleh IC ISD2560 agar terdengar oleh telinga kita.

3.3. Mikrokontroler AT89S8252

Mikrokontroler AT89S8252 harus didukung oleh beberapa rangkaian lain agar dapat melakukan prosesnya, yaitu berupa rangkaian *clock* dan *reset*. Selain itu juga harus ditentukan dalam penggunaan port – portnya dan sinyal – sinyal yang digunakan mendukung proses yang dilakukan. Rangkaian mikrokontroler AT89S8252 yang akan diantarmukakan ke motor DC penggulung rol. Pada masing – masing blok memiliki rangkaian yang sama. Berikut adalah gambar 3 – 2 rangkaian mikrokontroler adalah sebagai berikut :



Gambar 3.2. Rangkaian Mikrokontroler AT89S8252

Dalam sistem mikrokontroler ini direncanakan penggunaan port yang tersedia sebagai berikut :

1. Port 0.0 – 0.6 sebagai jalur slot untuk IC ULN2003 yang berfungsi sebagai driver relay untuk menggerakkan motor DC.
2. Port 1.0 – 1.7 dan 3.1 – 3.2 sebagai jalur data untuk ISD2560
3. Port 0.7 dan Port 2.3 – 2.7 sebagai jalur untuk mengontrol limit switch pada pancing.
4. Pin 2.0 – 2.2 digunakan sebagai jalur untuk inputan dari sensor infra merah bila ada gerakan pada ujung pancing.

- **Rangkaian Reset**

Reset pada mikrokontroler merupakan masukan aktif High '1' Pulsa transisi dari rendah '0' ke tinggi '1' akan mereset mikrokontroler menuju alamat 0000H. Pin reset dihubungkan dengan rangkaian power on reset seperti pada gambar.

Rangkaian reset bertujuan agar mikrokontroler dapat menjalankan proses dari awal. Rangkaian reset untuk mikrokontroler dirancang agar mempunyai kemampuan power on reset, yaitu reset yang terjadi pada saat sistem dinyalakan untuk pertama kalinya. Reset juga dapat dilakukan secara manual dengan menekan tombol reset yang berupa switch push button.

Rangkaian Reset terbentuk oleh komponen R dan C yang sudah baku (ditetapkan oleh perusahaan pembuat IC AT89S8252). Nilai R yang dipakai adalah $10\text{ k}\Omega$ dan C $47\text{ }\mu\text{F}$.

Sedangkan untuk mencari frekuensi dari reset tersebut dengan menggunakan rumus sebagai berikut :

$$f_o = \frac{1}{1,1RC}$$

Sehingga dengan komponen resistor dengan nilai 10 Kohm serta kapasitor dengan nilai 47 uF akan dihasilkan frekuensi.

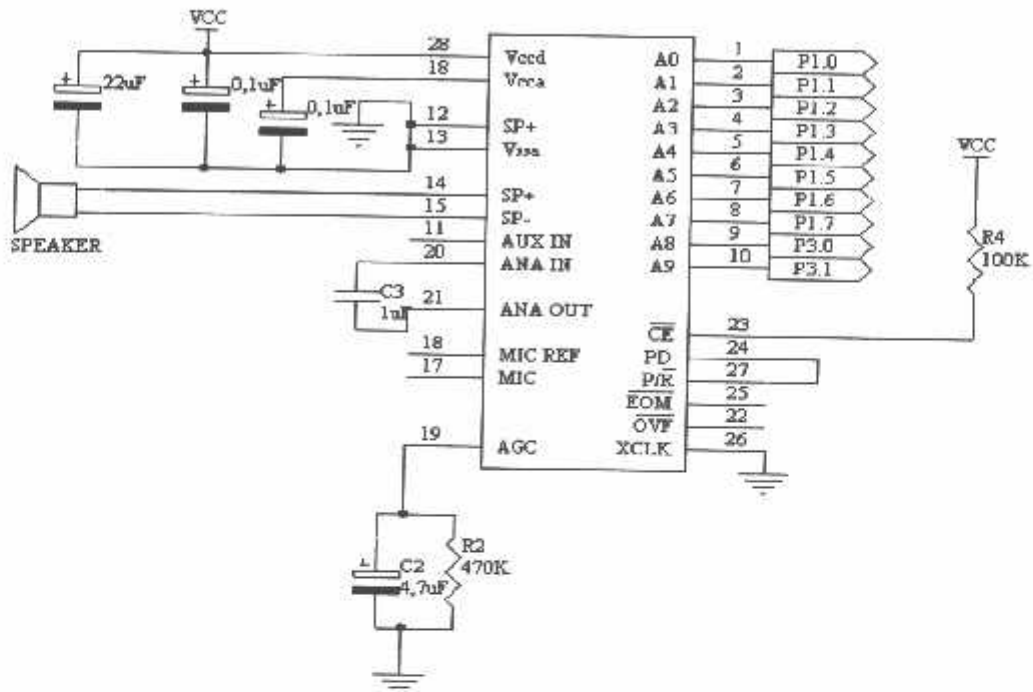
$$\begin{aligned} f_o &= \frac{1}{1,1RC} \\ &= \frac{1}{1,1 \cdot 10^3 \cdot 47 \cdot 10^{-6}} \end{aligned}$$

$$f_o = 1,93Hz$$

3.4. ISD2560

IC ISD (*Information Storage Device*) 2560 merupakan salah satu seri dari IC ISD 2500. IC penyimpanan informasi ISD2500 *chip corder series* memberikan kualitas yang tinggi sebagai *single chip record / playback* dengan jangka waktu 60 detik penggunaan. Dan di dalamnya telah dilengkapi dengan *on chip oscillator, microphone, preamplifier, automatic gain control, antialiasing filter, smoothing filter, speaker amplifier* dan penyimpanan dengan kepadatan tinggi. Selain itu ISD 2500 ini didesain sangat cocok atau sesuai dengan penggunaan *microcontroller*. Perekam suara disimpan di dalam sel memori yang tidak mudah hilang. Di dalam proses perekaman menggunakan aktif *low* pada *pin rec.* pembuatan *Information Storage Device* ini dipatenkan secara langsung oleh *Direct Analogue Storage Technology (DAST™)* dimana sinyal suara dan audio dapat disimpan dalam bentuk aslinya secara analog ke dalam *memory*. Penyimpanan ini adalah dalam

bentuk natural atau alami sehingga akan memberikan kualitas yang tinggi dan kemampuan suara yang baik.



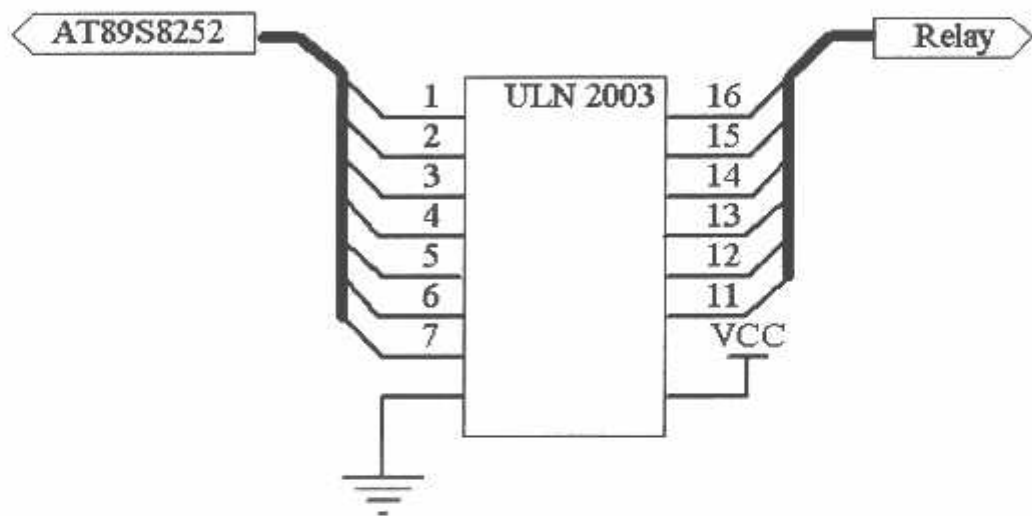
Gambar 3.3. Rangkaian ISD 2560

1. Port A.0 – A.9 pada ISD 2560 dihubungkan pada Mikrokontroller sebagai pengatur sistem kerja ISD tersebut
2. Pin 12 (V_{SSD}) dan pin 13 (V_{SSA}) pada ISD dihubungkan ke ground.
3. Pin 16 (V_{CCA}) dan pin 28 (V_{CCD}) dihubungkan ke VCC sebagai sumber arus untuk penyimpanan dan pemutar suara pada ISD.

ISD 2560 pada alat ini digunakan untuk menyimpan suara sesuai keinginan kita, dan akan diputar ulang sebagai pemberitahuan pada pancing nomor berapa ikan memakan umpan. Suara yang dikeluarkan oleh ISD sangat kecil dan hampir

tidak terdengar oleh telinga kita pada saat kita berada di tempat yang ramai, maka dari itu ISD ini dilengkapi dengan AGC (*Automatic Gain Control*) yang diteruskan dengan speaker sebagai penguat suara. Speaker ini dihubungkan pada pin 14 dan pin 15.

3.5. IC ULN 2003



Gambar 3.4. Rangkaian IC ULN 2003

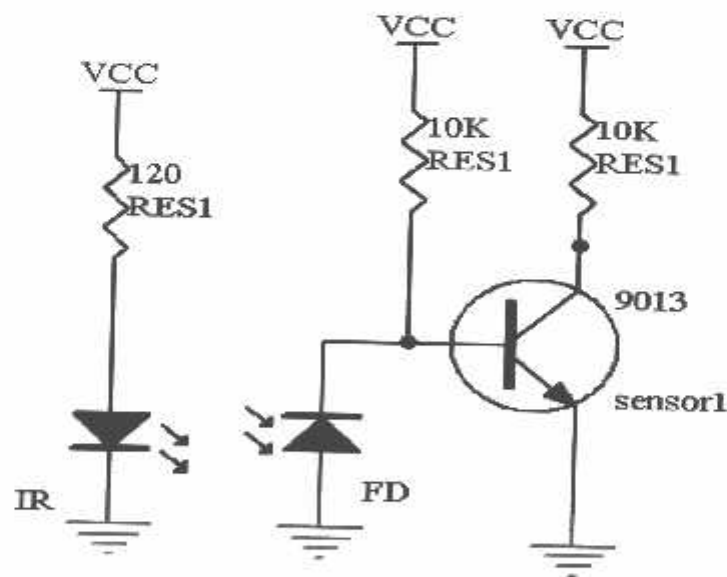
IC ULN disini digunakan untuk mengatur system relay yang berfungsi sebagai saklar penggerak motor DC. Pada “Perancangan dan Pembuatan Alat Kontrol Pancing Otomatis” ini digunakan 6 buah relay yang mana pada satu pancing terdapat 1 Motor DC yang memakai 2 relay. Fungsi relay tersebut adalah 1 dipakai untuk menggerakkan motor dengan kecepatan putar yang tinggi dan 1 relay lagi untuk menggerakkan motor dengan kecepatan putar yang pelan dan konstan.

3.6. Motor DC

Motor yang digunakan pada “Perancangan dan Pembuatan Alat Kontrol Pancing Otomatis” ini adalah Motor DC Shunt karena Motor DC Shunt memiliki Kumparan Medan yang dihubungkan secara paralel dengan kumparan jangkar, dan dapat diatur kecepatannya sesuai dengan kebutuhan putaran yang diperlukan. Untuk pengaturan kecepatannya dapat dilakukan dengan pengaturan tegangan secara stabil.

3.7. Infra Merah

Pada “Perancangan dan Pembuatan Alat Kontrol Pancing Otomatis” ini, sensor infra merah dipasang pada ujung pancing. Sensor ini berlogika aktif low, yaitu pada saat tegangan 0 volt, maka sensor tersebut akan aktif dan akan meneruskan informasi tersebut ke Mikrokontroller, dan mikrokontroller akan mengeksekusi perintah selanjutnya.



Gambar 3.5. Rangkaian Sensor Infra Merah

I.F.D infra merah akan menyala jika mendapatkan arus (I_{IR}) sebesar 30 mA dan tegangan (V_{IR}) sebesar 1,2 volt. Dengan adanya V_{cc} sebesar 5 volt, maka besarnya $R1$ dapat dihitung sebagai berikut :

$$R1 = \frac{V_{cc} - V_{IR}}{I_{IR}}$$

$$R1 = \frac{5 - 1,2}{30 \cdot 10^{-3}}$$

$$R1 = 126,67 \Omega$$

Nilai 126,67 Ω di pasaran tidak ada, maka diambil nilai terdekatnya yaitu 120 Ω .

Sedangkan untuk resistor photodiode (R_c) dapat dicari nilainya yaitu :

$$R_{photo} = \frac{V_{cc}}{I_{photo}}$$

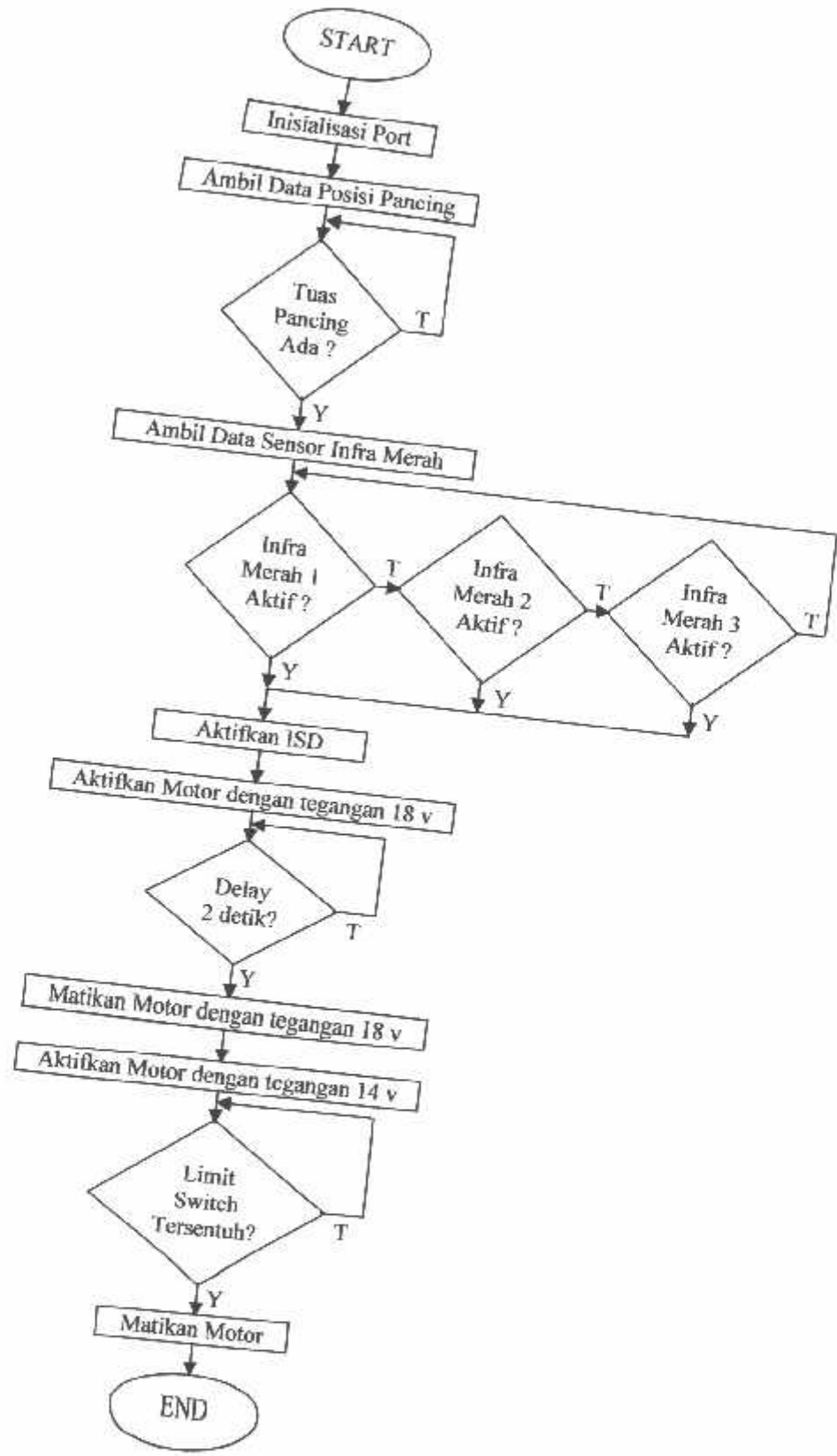
$$R_{photo} = \frac{5}{0,5mA}$$

$$R_{photo} = 10K\Omega$$

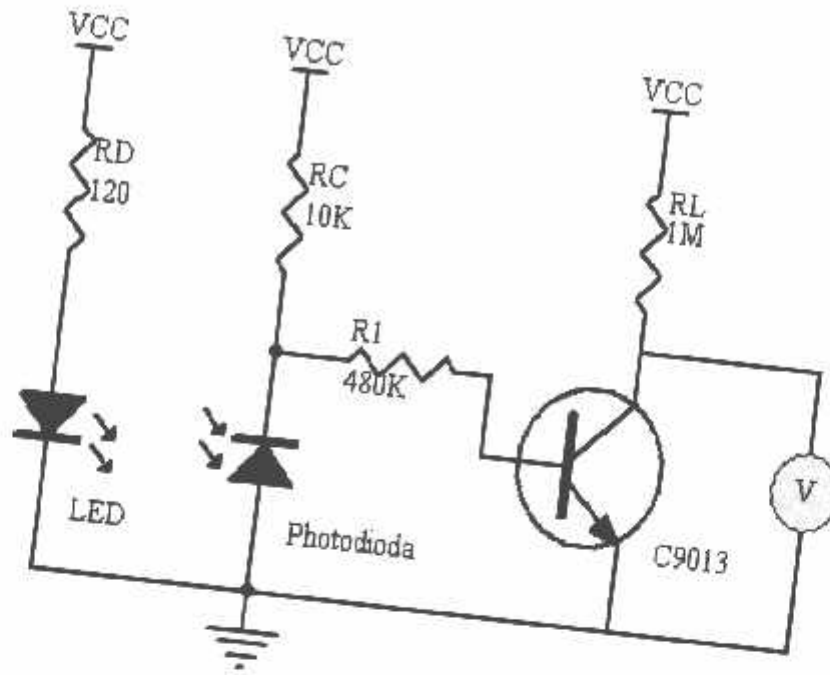
3.8. Perancangan Perangkat Lunak

Untuk pemakaian mikrokontroler di dalam suatu sistem, perlu direncanakan perangkat lunak mikrokontroler yang dapat mengatur sistem tersebut. Perangkat lunak disini adalah susunan perintah – perintah (program) di dalam memori yang harus dilaksanakan oleh mikrokontroler.

Perancangan perangkat lunak (*software*) didasarkan pada perancangan perangkat keras yang telah dibuat sebelumnya untuk mendapatkan sistem kerja yang diharapkan. Diagram alir program tersebut adalah sebagai berikut.



Gambar 3.6. Diagram Alir Program



Gambar 4.1. Rangkaian Pengujian Photodioda

- Hasil Pengujian

Tabel 4-1. Hasil Pengukuran Photodioda

Kondisi	Tegangan Pengukuran (v)
Tak Terhalang	6
Terhalang	0

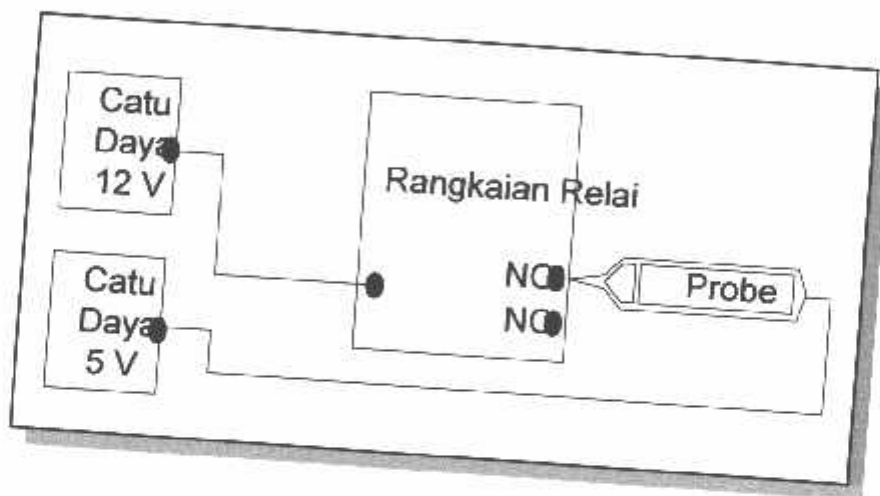
- Analisa

Dari pengujian sensor infra merah diatas diketahui bahwa sensor infra merah akan aktif jika tegangan sensor tersebut menunjukkan angka 0 atau yang mendekati 0, yaitu pada saat sensor tersebut terhalang sesuatu atau pada saat sinar yang dipancarkan infra merah tidak diterima oleh photo dioda.

4.2. Pengujian Relay

Mengetahui kerja relay pada saat dioperasikan yang difungsikan untuk memutar motor DC. Terdapat dua keluaran yaitu NC (*normally close*) dan NO (*normally open*) yang perlu diuji.

Pengujian rangkaian ini dilakukan dengan cara menghubungkan catu daya pada rangkaian relay, dilanjutkan dengan menghubungkan *common* relay dengan kutub positif catu daya dan setelah itu mengaktifkan catu daya dan memicu rangkaian relay.



Gambar 4.2. Rangkaian Pengujian Relay

- Hasil pengujian

Tabel 4-1 Hasil Pengujian Rangkaian Relay

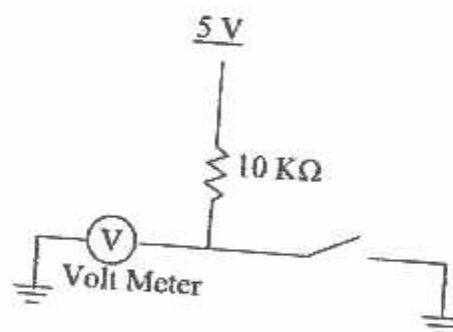
Keluaran	Indikator <i>Logic Probe</i>	
	Sebelum Pemicuan	Sesudah Pemicuan
<i>Normally Open</i> (NO)	Hijau (rendah)	Merah (tinggi)
<i>Normally Close</i> (NC)	Merah (tinggi)	Hijau (rendah)

- **Analisa**

Berdasarkan hasil pengujian relay, diketahui bahwa pada saat terjadinya pemicuan, arus kolektor (I_C) pada transistor akan mengalir menuju *ground*. Pada keadaan *Normally Open* sebelum terjadinya pemicuan *common* tidak terhubung dengan keluaran, sedangkan pada keadaan *Normally Close common* terhubung dengan keluaran sebelum terjadinya pemicuan.

4.4. Pengujian Limit Switch

Untuk Mengetahui apakah rangkaian sensor limit switch bekerja dengan baik dan mampu mengkondisikan keluarannya menjadi dua kondisi High dan Low. Pengujian rangkaian ini dilakukan dengan cara membuat dan merangkai rangkaian sensor limit switch sesuai yang telah dirancang, menghubungkan rangkaian dengan catu daya sebesar 5 volt DC.



Gambar 4.3. Rangkaian Limit Switch

- **Hasil pengujian**

Tabel 4-2 Hasil Pengukuran Tegangan Output Pada Rangkaian Limit Switch

No	Sensor	Posisi Limit Switch	Pengukuran (volt)					Rata - rata
			1	2	3	4	5	
1	Limit Switch 1	Tidak	4.86	4.86	4.85	4.88	4.87	4.864
		Ditekan	0.01	0.05	0.02	0.06	0.05	0.038
2	Limit Switch 2	Tidak	4.87	4.85	4.87	4.88	4.86	4.866
		Ditekan	0.05	0.08	0.03	0.07	0.05	0.056
3	Limit Switch 3	Tidak	4.86	4.86	4.87	4.88	4.85	4.864
		Ditekan	0.01	0.03	0.05	0.01	0.02	0.024

- **Analisa**

Dari hasil pengukuran dapat dianalisa besarnya tegangan keluaran pada limit switch tersebut.

$$I = \frac{VCC}{R} = \frac{5}{10 \cdot 10^3} = 0.0005A = 5 \text{ mA}$$

pada saat limit switch ditekan maka tegangan keluaran yang dihasilkan menggunakan persamaan sebagai berikut ;

$$V_{out} = \text{Ground} = 0 \text{ Volt}$$

pada saat limit switch tidak ditekan maka tegangan keluaran yang dihasilkan menggunakan persamaan sebagai berikut ;

$$\begin{aligned} V_{out} &= I \times R \\ &= 0,5 \cdot 10^{-3} \times 10 \cdot 10^3 = 5 \text{ Volt} \end{aligned}$$

dari data diatas didapat simpangan relatif tiap – tiap data dengan menggunakan persamaan dibawah ini ;

$$\% \text{Simpangan} = \frac{\text{Pengukuran} - \text{Perhitungan}}{\text{Perhitungan}} \times 100\%$$

$$\% \text{Simpangan} = \frac{4,864 - 5}{5} \times 100\% = 2,72\%$$

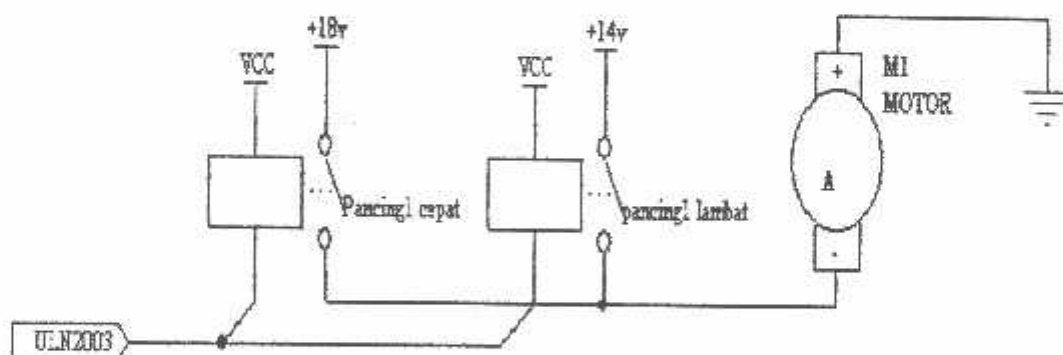
sedangkan untuk mencari ketelitiannya digunakan rumus sebagai berikut :

$$\% \text{ Ketelitian} = 100 \% - \% \text{ simpangan}$$

$$= 100 \% - 2,72 \%$$

$$= 97,28 \%$$

4.5. Pengujian Motor DC



Gambar 4.4. Rangkaian Driver Motor DC

Tabel 4-3 Hasil Pengukuran Rangkaian Driver Motor DC Dengan Kecepatan Putarannya

No	Input		Kecepatan Putaran Motor
	Vr1	Vr2	
1	18	0	Motor Berputar cepat
2	0	14	Motor Berputar lebih pelan

Apabila belum ada input pada salah satu R (R1 dan R2) maka kutub positif dan negative pada motor DC keduanya mendapat polaritas positif dari catu daya 5 Volt, sehingga motor diam.

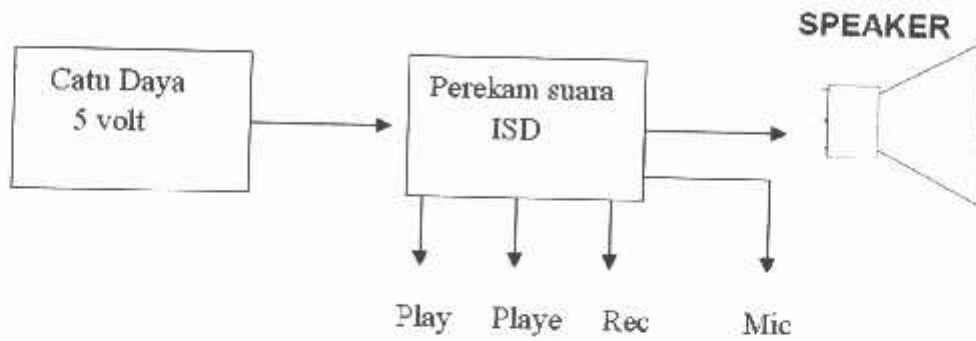
Untuk mengatur kecepatan Motor DC disini digunakan dua buah relay dengan yang menghantarkan tegangan yang berbeda. Ada dua buah relay untuk menggerakkan motor DC yang masing masing tegangannya adalah 18 volt dan 14 volt.

Pada saat relay 1 mendapat logika '1' dari Driver motor, maka relay 1 akan aktif sehingga mengalirkan polaritas ke kutub negative motor DC dan mengakibatkan motor DC berputar dengan cepat.

Pada saat relay 2 mendapat logika '1' dari Driver motor, maka relay 2 akan aktif sehingga mengalirkan polaritas ke kutub negative motor DC dan mengakibatkan motor DC berputar dengan pelan.

4.6. Pengujian ISD2560

Untuk mengetahui bagaimana kerja ISD dalam menyimpan suara dan sekaligus dapat mengulang kembali suara dengan menggunakan media mikropon dan speaker. Pengujian ini dilakukan dengan memakai mikropon, speaker dan catu daya.



Gambar 4.5. Rangkaian Blok ISD

- Hasil pengujian

Hasil pengujian rangkaian ISD, sesuai dengan langkah-langkah diatas maka ketika pin playl dan rec pada kondisi low maka proses perekaman berlangsung. Dan ketika kondiasi pin playl dan pin rec pada logika high dan pin playe pada kondisi low maka akan berlangsung proses play back.

BAB V

PENUTUP

5.1. Kesimpulan

Dari Hasil Perancangan dan Pembuatan Alat Kontrol Pancing Otomatis dan juga dengan Pengujian Alat per blok, maka didapatkan beberapa kesimpulan yaitu :

1. Pada pengujian alat didapatkan bahwa sensor infra merah akan aktif pada saat sinar yang menuju ke Photodiode terhalang atau tidak lurus.
2. Pada sistem peringatan yang menggunakan ISD2560 dapat bekerja dengan baik.
3. Pada saat sensor mendeteksi gerakan pada ujung pancing, mikrokontroler akan menginstruksikan ULN2003 untuk mengaktifkan relay dengan tegangan 18 volt agar motor dapat bekerja seperti hentakan.
4. Pada pengujian alat control pancing otomatis ini didapatkan bahwa alat tersebut hanya dapat mengangkat beban sesuai dengan kekuatan senar dan pancing.

5.2. Saran

Pada Perancangan dan Pembuatan Alat Kontrol Pancing Otomatis masih terdapat beberapa kelemahan, sehingga perlu diperbaiki untuk mencapai kesempurnaan. Saran untuk pengembangan sistem alat kontrol pancing otomatis ini di kemudian hari adalah :

1. Pembuatan mekanik yang lebih menarik sehingga dapat terlihat lebih atraktif
2. Pembuatan motor dan mekanik yang lebih kuat agar dapat menangkap ikan yang lebih besar,
3. Alat kontrol pancing ini dapat digunakan untuk memancing ikan tidak hanya pada air yang tenang, melainkan dapat dipakai untuk memancing di laut dengan air yang berombak.

DAFTAR PUSTAKA

- Moh. Ibnu Malik, ST . Belajar Mikrokontroler ATMEL 89S8252
 - Data sheets ISD [http:// www.winbond.com.tw/](http://www.winbond.com.tw/)
 - Data sheets AT89S8252 [http:// www.atmel.com](http://www.atmel.com)
 - [http:// www.datasheetarchive.com](http://www.datasheetarchive.com)
 - [http:// www.alldatasheet.com](http://www.alldatasheet.com)
 - Mohammad Muslim. "Rancang Bangun Robot Pemancing Ikan". ITS Surabaya
-



FORMULIR PERBAIKAN SKRIPSI

Nama : Dian Wahyu Pamungkas
NIM : 01.17.156
Masa Bimbingan : 19 Januari 2008 s/d 19 Juli 2008
Judul : Perancangan Dan Pembuatan Alat Kontrol Pancing Otomatis Berbasis Mikrokontroller AT89S8252

No	Materi Perbaikan	Paraf
1	- Abstrak - Blok diagram - Perancangan rangkaian sensor - Flowchart	
2	- Kesimpulan	

Diperiksa dan Disetujui,

Penguji I

(Ir. M. Abdul Hamid, MT.)
NIP. 1018800188

Penguji II

(I. Komang Somawirata, ST, MT.)
NIP.Y. 1030100361

Mengetahui,

Dosen Pembimbing I

M. Ashar, ST, MT.
NIP. 1030500408

Dosen Pembimbing II

Ir. Eko Nurcahyo.
NIP.Y 1028700172




Formulir Perbaikan Ujian Skripsi

Dalam pelaksanaan Ujian Skripsi Janjang Strata 1 Jurusan Teknik Elektro Konsentrasi T. Energi Listrik / T. Elektronika, maka perlu adanya perbaikan skripsi untuk mahasiswa :

NAMA : DIAN WAHYU P
NIM : 01.17.152.
Perbaikan meliputi :

- 1) Abstrak.
- 2) Bk. Prinsip → sensor dan limit switch ?
- 3) Perancangan Rangkaian Sensor ?
- 4) flow chart ..
- 5) Kesimpulan !

Malang 18 03 - 2020


Karim Siswanto



INSTITUT TEKNOLOGI NASIONAL
Jl. Bendungan Sigura-gura No.2
MALANG

FORMULIR BIMBINGAN SKRIPSI

Nama : Dian Wahyu Pamungkas
Nim : 0117156
Masa Bimbingan : 19 Januari s/d 19 Juli 2008
Judul Skripsi : Perencanaan dan Pembuatan Alat Kontrol Pancing Otomatis Berbasis Mikrokontroler AT89S8252

No.	Tanggal	Uraian	Paraf Pembimbing
1.			
2.			
3.			
4.			
5.			
6.			
7.			
8.			
9.			
10.			

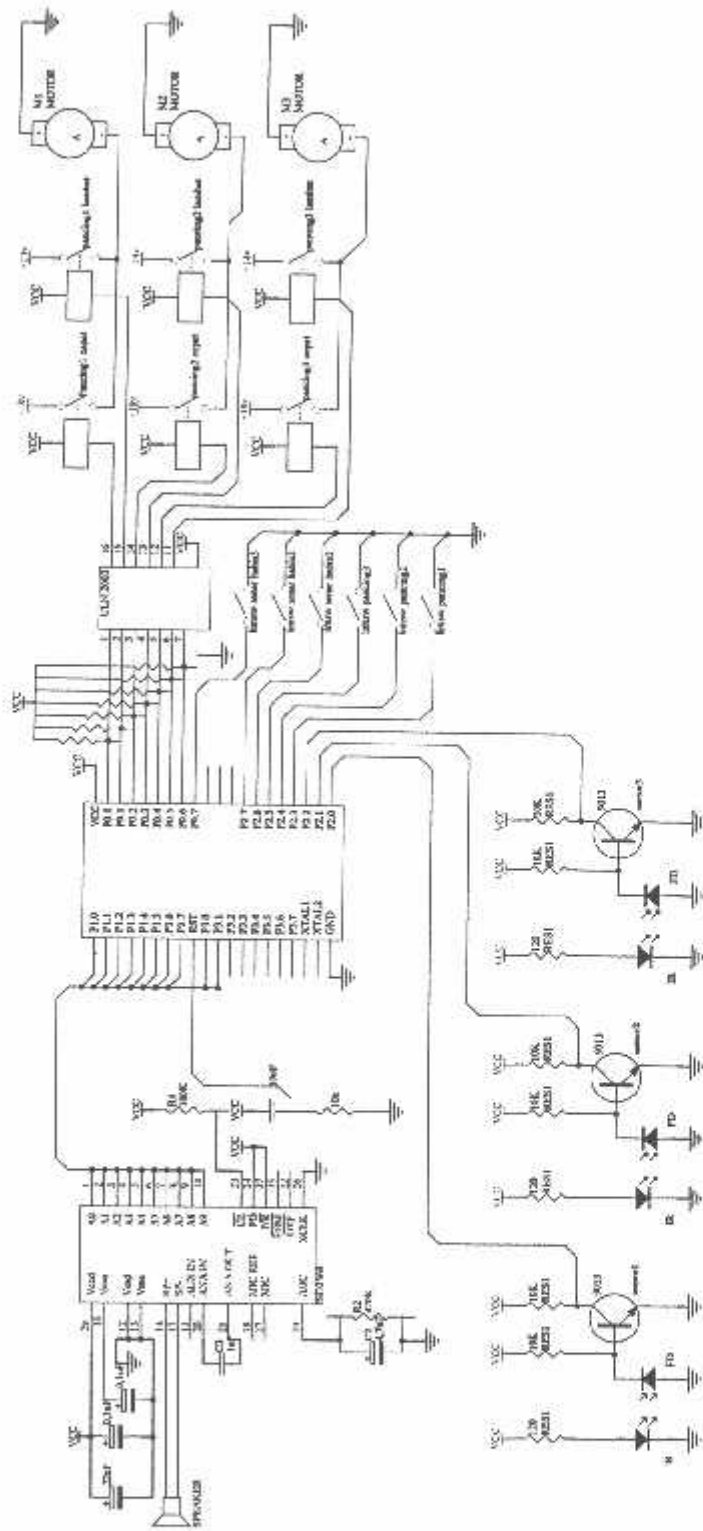
Malang, 2008

Dosen Pembimbing II

Ir. Eko Nurcahyo
NIP. Y 1028700172

Form S-4

LAMPIRAN



```

;+++++
;                               Inisialisasi Port
;                               Alat Pancing Otomatis Dengan MK
;+++++

```

```

PanCL1    bit    P0.0
PanNF1    bit    P0.1
PanCL2    bit    P0.2
PanNF2    bit    P0.3
PanCL3    bit    P0.4
PanNF3    bit    P0.5

aktif1    BIT    P2.3
aktif2    BIT    P2.4
aktif3    BIT    P2.5

getar1    BIT    P2.0
getar2    BIT    P2.1
getar3    BIT    P2.2

habis1    BIT    P2.6
habis2    BIT    P2.7
habis3    BIT    P0.7

tampung1  EQU    40h
tampung2  EQU    41h
tampung3  EQU    42h

play      BIT    P1.4
stop      BIT    P1.5
Bunyi   EQU    P3
bunyi4   EQU    00000011b ;Pancing1 dapat
bunyi5   EQU    11110011b ;Pancing2 dapat
bunyi6   EQU    11111011b ;Pancing3 dapat

    org    00h
tarikmang:
    CLR    PanCL1
    CLR    PanNF1
    CLR    PanCL2
    CLR    PanNF2
    CLR    PanCL3
    CLR    PanNF3
    SETB   P1.5
    SETB   P1.4

```

```

CLR p1.6
CLR p1.7
CALL tunggu
SETB p1.6
SETB P1.7
CALL tunggu
CLR p1.6
CLR P1.7
JMP pengecekan1
JMP tarikmang

```

```

tunggu:
MOV R1,#100
lagi2:
MOV R2,#100
lagi1:
MOV R3,#100
lagi:
DJNZ R3,lagi
DJNZ R2,lagi1
sebentar:
DJNZ R1,lagi2
RET

```

```

;+++++
;
;
;          +
;  PENGECEKAN PADA PANCING1      +
;
;          +
;+++++

```

```

pengecekan1:
JB aktif1,pengecekan2 ;Apa Pancing1 Aktif
CJNE R4,#08h,trush
JMP mandek
trush:
JNB habis1,mandek
JB getar1,Pengecekan2
MOV A,tampung1
CJNE A,#01h,kenceng1
JMP alon1
kenceng1:
MOV tampung1,#01h
SETB PanCL1
SETB PanNF1

```

```

CALL tunggu
CLR P3.7
CLR P3.3
CLR P3.4
CLR P3.5
MOV R7,#00h
DJNZ R7,$
CLR P1.5
CLR P1.4
CALL tunggu
SETB P1.4
SETB P1.5 ;kalau belum bunyikan "Pancing! Dapat"
JNB habis1,mandek

```

alon1:

```

CLR PanCL1
SETB PanNF1

```

mandek:

```

MOV R5,#08h
JB habis1,pengecekan2
CLR PanCL1
CLR PanNF1
MOV tampung1,#00h

```

```

;+++++
;
;
; PENGECEKAN PADA PANCING2
;
;+++++

```

pengecekan2:

```

JB aktif2,pengecekan3
CJNE R5,#08h,trush1
JMP mandek1

```

trush1:

```

JNB habis2,mandek1
JB getar2,pengecekan3
MOV A,tampung2
CJNE A,#01h,kenceng2
AJMP alon2

```

kenceng2:

```

MOV tampung2,#01h
SETB PanCL2
SETB PanNF2
CALL tunggu
CLR P3.7

```

```

CLR P3.3
SETB P3.4
SETB P3.5
MOV R7,#00h
DJNZ R7,$
CLR P1.5
CLR P1.4
CALL tunggu
SETB P1.4
SETB P1.5 ;kalau belum bunyikan "Pancing2 Dapat"

```

alon2:

```

CLR PanCL2
SETB PanNF2

```

mandek1:

```

JB habis2,pengecekan3
CLR PanCL2
CLR PanNF2
MOV tampung1,#00h

```

```

;+++++
;                                     +
;   PENGECEKAN PADA PANCING3         +
;                                     +
;+++++

```

pengecekan3:

```

JB aktif3,pengecekan4
JNB habis3,stop1
JB getar3,pengecekan4
JNB habis3,stop1
MOV A,tampung3
CJNE A,#01h,kenceng3
AJMP alon3

```

kenceng3:

```

MOV tampung3,#01h
SETB PanCL3
SETB PanNF3
CALL tunggu
CLR P3.7
SETB P3.3
SETB P3.4
CLR P3.5
MOV R7,#00h
DJNZ R7,$
CLR P1.5
CLR P1.4

```



```

CALL tunggu
SETB P1.4
SETB P1.5 ;kalau belum bunyikan "Pancing2 Dapat"
alon3:
  CLR PanCL3
  SETB PanNF3
mandek2:
  JB habis3,pengecekan4
stop1:
  CLR PanCL3
  CLR PanNF3
  MOV tampung3,#00h

Pengecekan4:
  JNB aktif1,Pengecekan5
  CLR PanCL1
  CLR PanNF1
  MOV tampung1,#00h
  MOV R4,#00h
  JNB habis1,mand

Pengecekan5:
  JNB aktif2,Pengecekan6
  CLR PanCL2
  CLR PanNF2
  MOV tampung2,#00h
  MOV R5,#00h
  JNB habis2,mandek1

Pengecekan6:
  JNB aktif3,buyar
  CLR PanCL3
  CLR PanNF3
  MOV tampung3,#00h
  MOV R6,#00h
  JNB habis3,mandek2

buyar:
  JMP Pengecekan1
mand:
  JMP mandek
END

```

Features

- Compatible with MCS[®]51 Products
- 8K Bytes of In-System Reprogrammable Downloadable Flash Memory
 - SPI Serial Interface for Program Downloading
 - Endurance: 1,000 Write/Erase Cycles
- 2K Bytes EEPROM
 - Endurance: 100,000 Write/Erase Cycles
- 1.8V to 5V Operating Range
- 100% Duty Cycle Static Operation: 0 Hz to 24 MHz
- Two-Level Program Memory Lock
- 6 x 8-bit Internal RAM
- Programmable I/O Lines
- Three 16-bit Timer/Counters
- Two Interrupt Sources
- Programmable UART Serial Channel
- I²C Serial Interface
- Low-power Idle and Power-down Modes
- Interrupt Recovery from Power-down
- Programmable Watchdog Timer
- Internal Data Pointer
- Power-off Flag

Description

AT89S8252 is a low-power, high-performance CMOS 8-bit microcontroller with 8K bytes of downloadable Flash programmable and erasable read-only memory and 2K bytes of EEPROM. The device is manufactured using Atmel's high-density nonvolatile memory technology and is compatible with the industry-standard 80C51 instruction set and pinout. The on-chip downloadable Flash allows the program memory to be programmed In-System through an SPI serial interface or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with downloadable memory on a monolithic chip, the Atmel AT89S8252 is a powerful microcontroller, which provides a highly-flexible and cost-effective solution to many embedded control applications.

AT89S8252 provides the following standard features: 8K bytes of downloadable Flash, 2K bytes of EEPROM, 256 bytes of RAM, 32 I/O lines, programmable watchdog timer, two data pointers, three 16-bit timer/counters, a six-vector two-level interrupt structure, a full duplex serial port, on-chip oscillator, and clock circuitry. In addition, AT89S8252 is designed with static logic for operation down to zero frequency and offers two software selectable power saving modes. The Idle Mode stops the CPU allowing the RAM, timer/counters, serial port, and interrupt system to continue operating. The Power-down mode saves the RAM contents but freezes the oscillator, disabling all other chip functions until the next external interrupt or hardware reset.

Downloadable Flash can be changed a single byte at a time and is accessible through the SPI serial interface. Holding RESET active forces the SPI bus into a serial programming interface and allows the program memory to be written to or read from as long as lock bits have been activated.



**8-bit
Microcontroller
with 8K Bytes
Flash**

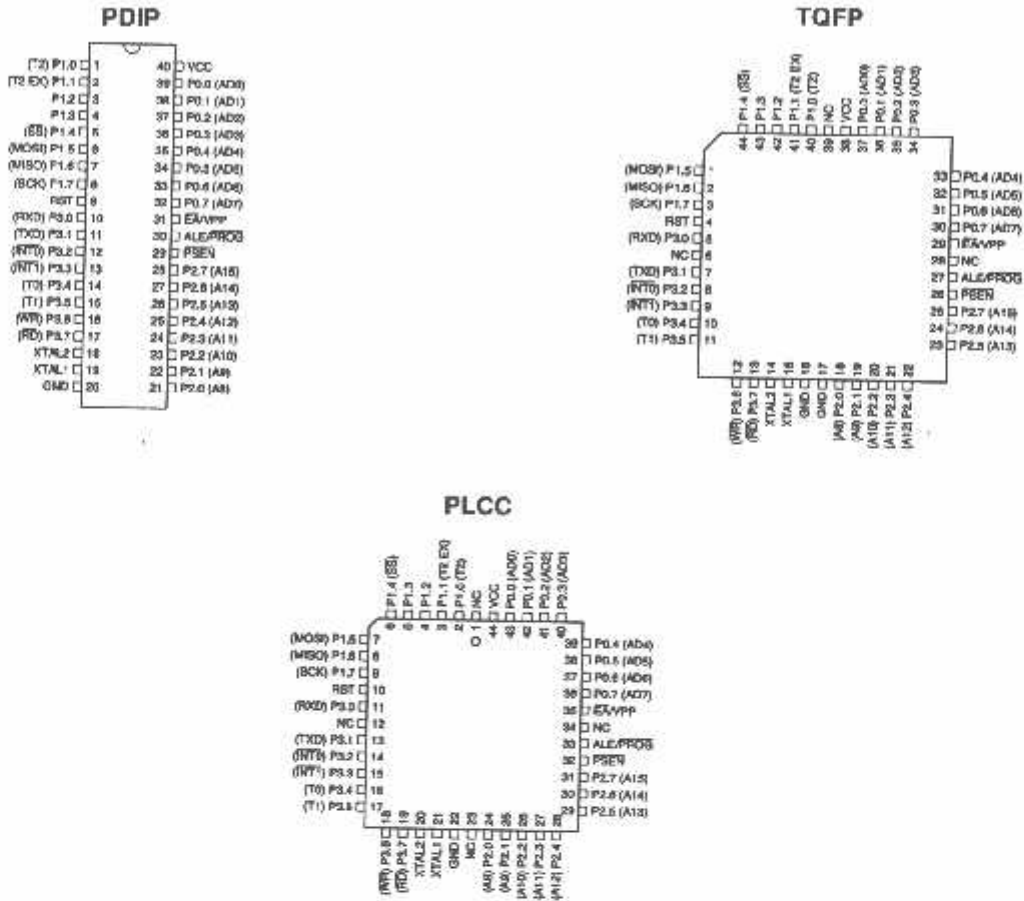
AT89S8252

**Not Recommended
for New Designs.
Use AT89S8253.**

0401G-MICRO-3/06



1 Configurations



Description

Supply voltage.

Ground.

0

Port 0 is an 8-bit open drain bi-directional I/O port. As an output port, each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

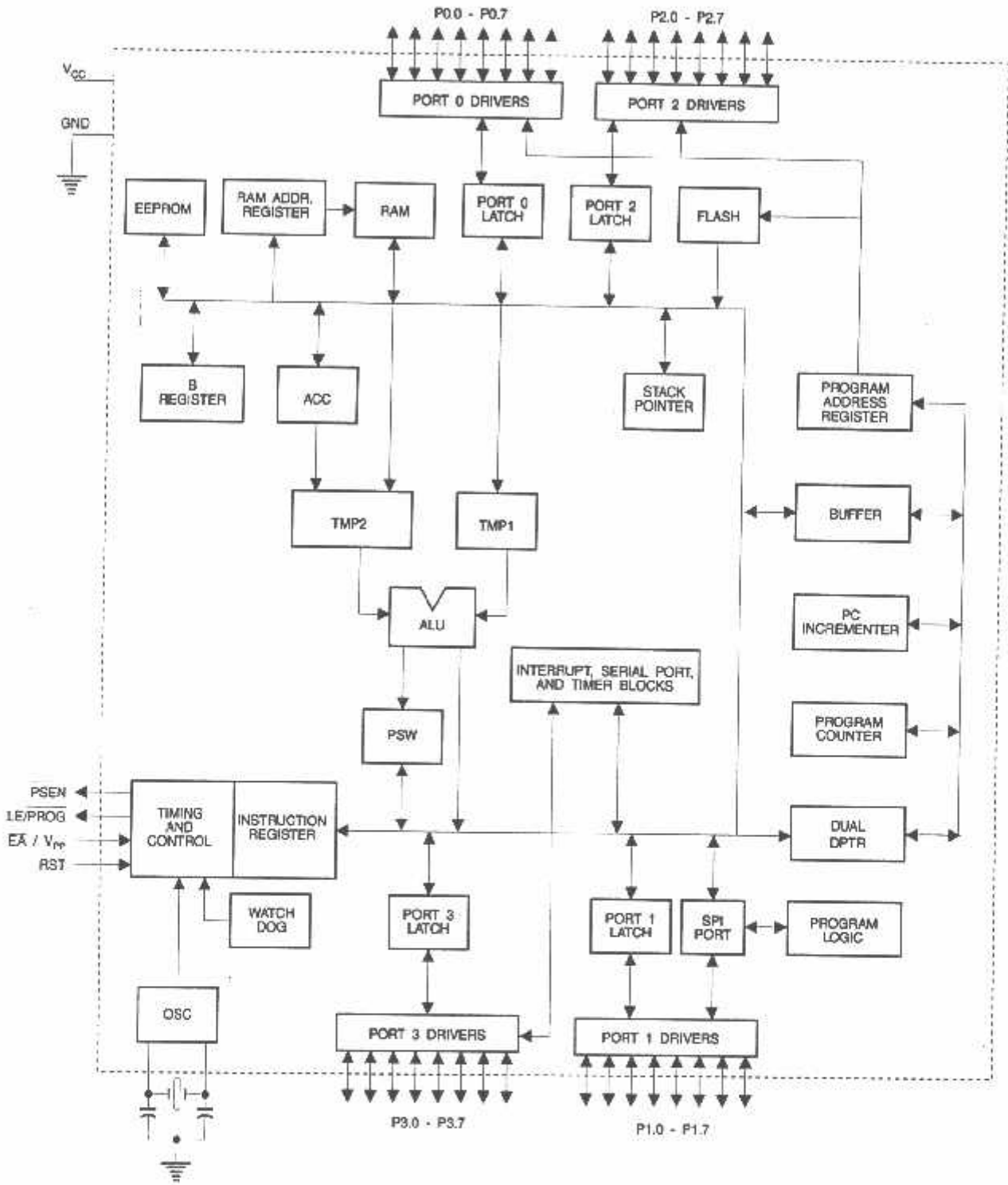
Port 0 can also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode, P0 has internal pull-ups.

Port 0 also receives the code bytes during Flash programming and outputs the code bytes during program verification. External pull-ups are required during program verification.

11

Port 1 is an 8-bit bi-directional I/O port with internal pull-ups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I_{IL}) because of the internal pull-ups.

Block Diagram





Some Port 1 pins provide additional functions. P1.0 and P1.1 can be configured to be the timer/counter 2 external count input (P1.0/T2) and the timer/counter 2 trigger input (P1.1/T2EX), respectively.

Furthermore, P1.4, P1.5, P1.6, and P1.7 can be configured as the SPI slave port select, data input/output and shift clock input/output pins as shown in the following table.

Port Pin	Alternate Functions
P1.0	T2 (external count input to Timer/Counter 2), clock-out
P1.1	T2EX (Timer/Counter 2 capture/reload trigger and direction control)
P1.4	\overline{SS} (Slave port select input)
P1.5	MOSI (Master data output, slave data input pin for SPI channel)
P1.6	MISO (Master data input, slave data output pin for SPI channel)
P1.7	SCK (Master clock output, slave clock input pin for SPI channel)

Port 1 also receives the low-order address bytes during Flash programming and verification.

2

Port 2 is an 8-bit bi-directional I/O port with internal pull-ups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (I_{IL}) because of the internal pull-ups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application, Port 2 uses strong internal pull-ups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

3

Port 3 is an 8-bit bi-directional I/O port with internal pull-ups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pull-ups.

Port 3 receives some control signals for Flash programming and verification.

Port 3 also serves the functions of various special features of the AT89S8252, as shown in the following table.

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{\text{INT0}}$ (external interrupt 0)
P3.3	$\overline{\text{INT1}}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	$\overline{\text{WR}}$ (external data memory write strobe)
P3.7	$\overline{\text{RD}}$ (external data memory read strobe)

Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device.

$\overline{\text{P}}\overline{\text{ROG}}$

Address Latch Enable is an output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input ($\overline{\text{P}}\overline{\text{ROG}}$) during Flash programming.

In normal operation, ALE is emitted at a constant rate of 1/6 the oscillator frequency and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external data memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

$\overline{\text{N}}$

Program Store Enable is the read strobe to external program memory.

When the AT89S8252 is executing code from external program memory, $\overline{\text{P}}\overline{\text{SEN}}$ is activated twice each machine cycle, except that two $\overline{\text{P}}\overline{\text{SEN}}$ activations are skipped during each access to external data memory.

$\overline{\text{P}}\overline{\text{P}}$

External Access Enable. $\overline{\text{E}}\overline{\text{A}}$ must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed, $\overline{\text{E}}\overline{\text{A}}$ will be internally latched on reset.

$\overline{\text{E}}\overline{\text{A}}$ should be strapped to V_{CC} for internal program executions. This pin also receives the 12-volt programming enable voltage (V_{PP}) during Flash programming when 12-volt programming is selected.

L1

Input to the inverting oscillator amplifier and input to the Internal clock operating circuit.

L2

Output from the inverting oscillator amplifier.



Special Function Registers

A map of the on-chip memory area called the Special Function Register (SFR) space is shown in Table 1.

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return random data, and write accesses will have an indeterminate effect.

User software should not write 1s to these unlisted locations, since they may be used in future products to invoke new features. In that case, the reset or inactive values of the new bits will always be 0.

Timer 2 Registers Control and status bits are contained in registers T2CON (shown in Table 2) and T2MOD (shown in Table 9) for Timer 2. The register pair (RCAP2H, RCAP2L) are the Capture/Reload registers for Timer 2 in 16-bit capture mode or 16-bit auto-reload mode.

Table 1. AT89S8252 SFR Map and Reset Values

FBH										0FFH
F0H	B 00000000									0F7H
E0H										0EFH
D0H	ACC 00000000									0E7H
C0H										0DFH
B0H	PSW 00000000							SPCR 000001XX		0D7H
A0H	T2CON 00000000	T2MOD XXXXXXXX00	RCAP2L 00000000	RCAP2H 00000000	TL2 00000000	TH2 00000000				0CFH
90H										0C7H
80H	IP XX000000									0BFH
70H	P3 11111111									0B7H
60H	IE 0X000000		SPSR 00XXXXXX							0AFH
50H	P2 11111111									0A7H
40H	SCON 00000000	SBUF XXXXXXXX								9FH
30H	P1 11111111							WMCON 00000010		97H
20H	TCON 00000000	TMOD 00000000	TLO 00000000	TL1 00000000	TH0 00000000	TH1 00000000				8FH
10H	P0 11111111	SP 00000111	DP0L 00000000	DP0H 00000000	DP1L 00000000	DP1H 00000000	SPDR XXXXXXXX	PCON 0XXX0000		87H

Table 2. T2CON – Timer/Counter 2 Control Register

T2CON Address = 0C8H

Reset Value = 0000 0000B

8-bit Addressable

TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/T2	CP/RL2
7	6	5	4	3	2	1	0

Bit	Symbol	Function
7	TF2	Timer 2 overflow flag set by a Timer 2 overflow and must be cleared by software. TF2 will not be set when either RCLK = 1 or TCLK = 1.
6	EXF2	Timer 2 external flag set when either a capture or reload is caused by a negative transition on T2EX and EXEN2 = 1. When Timer 2 interrupt is enabled, EXF2 = 1 will cause the CPU to vector to the Timer 2 interrupt routine. EXF2 must be cleared by software. EXF2 does not cause an interrupt in up/down counter mode (DCEN = 1).
5	RCLK	Receive clock enable. When set, causes the serial port to use Timer 2 overflow pulses for its receive clock in serial port Modes 1 and 3. RCLK = 0 causes Timer 1 overflows to be used for the receive clock.
4	TCLK	Transmit clock enable. When set, causes the serial port to use Timer 2 overflow pulses for its transmit clock in serial port Modes 1 and 3. TCLK = 0 causes Timer 1 overflows to be used for the transmit clock.
3	EXEN2	Timer 2 external enable. When set, allows a capture or reload to occur as a result of a negative transition on T2EX if Timer 2 is not being used to clock the serial port. EXEN2 = 0 causes Timer 2 to ignore events at T2EX.
2	TR2	Start/Stop control for Timer 2. TR2 = 1 starts the timer.
1	C/T2	Timer or counter select for Timer 2. C/T2 = 0 for timer function. C/T2 = 1 for external event counter (falling edge triggered).
0	CP/RL2	Capture/Reload select. CP/RL2 = 1 causes captures to occur on negative transitions at T2EX if EXEN2 = 1. CP/RL2 = 0 causes automatic reloads to occur when Timer 2 overflows or negative transitions occur at T2EX when EXEN2 = 1. When either RCLK or TCLK = 1, this bit is ignored and the timer is forced to auto-reload on Timer 2 overflow.



Watchdog and Memory Control Register The WMCON register contains control bits for the Watchdog Timer (shown in Figure 3). The EEMEN and EEMWE bits are used to select the 2K bytes on-chip EEPROM, and to enable byte-write. The S bit selects one of two DPTR registers available.

Figure 3. WMCON—Watchdog and Memory Control Register

WMCON Address = 96H

Reset Value = 0000 0010B

PS2	PS1	PS0	EEMWE	EEMEN	DPS	WDTRST	WDTEN
7	6	5	4	3	2	1	0

Bit	Function
PS2 PS1 PS0	Prescaler Bits for the Watchdog Timer. When all three bits are set to "0", the watchdog timer has a nominal period of 16 ms. When all three bits are set to "1", the nominal period is 2048 ms.
MWE	EEPROM Data Memory Write Enable Bit. Set this bit to "1" before initiating byte write to on-chip EEPROM with the MOVX instruction. User software should set this bit to "0" after EEPROM write is completed.
MEN	Internal EEPROM Access Enable. When EEMEN = 1, the MOVX instruction with DPTR will access on-chip EEPROM instead of external data memory. When EEMEN = 0, MOVX with DPTR accesses external data memory.
S	Data Pointer Register Select. DPS = 0 selects the first bank of Data Pointer Register, DP0, and DPS = 1 selects the second bank, DP1
WDTRST RDY/BSY	Watchdog Timer Reset and EEPROM Ready/Busy Flag. Each time this bit is set to "1" by user software, a pulse is generated to reset the watchdog timer. The WDTRST bit is then automatically reset to "0" in the next instruction cycle. The WDTRST bit is Write-Only. This bit also serves as the RDY/BSY flag in a Read-Only mode during EEPROM write. RDY/BSY = 1 means that the EEPROM is ready to be programmed. While programming operations are being executed, the RDY/BSY bit equals "0" and is automatically reset to "1" when programming is completed.
TEN	Watchdog Timer Enable Bit. WDTEN = 1 enables the watchdog timer and WDTEN = 0 disables the watchdog timer.

SPI Registers Control and status bits for the Serial Peripheral Interface are contained in registers SPCR (shown in Table 4) and SPSR (shown in Table 5). The SPI data bits are contained in the SPDR register. Writing the SPI data register during serial data transfer sets the Write Collision bit, WCOL, in the SPSR register. The SPDR is double buffered for writing and the values in SPDR are not changed by Reset.

Interrupt Registers The global interrupt enable bit and the individual interrupt enable bits are in the IE register. In addition, the individual interrupt enable bit for the SPI is in the SPCR register. Two priorities can be set for each of the six interrupt sources in the IP register.

Dual Data Pointer Registers To facilitate accessing both internal EEPROM and external data memory, two banks of 16-bit Data Pointer Registers are provided: DP0 at SFR address locations 82H-83H and DP1 at 84H-85H. Bit DPS = 0 in SFR WMCON selects DP0 and DPS = 1 selects DP1. The user should **ALWAYS** initialize the DPS bit to the appropriate value before accessing the respective Data Pointer Register.

Power Off Flag The Power Off Flag (POF) is located at bit_4 (PCON.4) in the PCON SFR. POF is set to "1" during power up. It can be set and reset under software control and is not affected by RESET.

4. SPCR – SPI Control Register

SR Address = D5H

Reset Value = 0000 01XXB

SPIE	SPE	DORD	MSTR	CPOL	CPHA	SPR1	SPR0
7	6	5	4	3	2	1	0

Bit	Function															
7	SPI Interrupt Enable. This bit, in conjunction with the ES bit in the IE register, enables SPI interrupts: SPIE = 1 and ES = 1 enable SPI interrupts. SPIE = 0 disables SPI interrupts.															
6	SPI Enable. SPI = 1 enables the SPI channel and connects \overline{SS} , MOSI, MISO and SCK to pins P1.4, P1.5, P1.6, and P1.7. SPI = 0 disables the SPI channel.															
5	Data Order. DORD = 1 selects LSB first data transmission. DORD = 0 selects MSB first data transmission.															
4	Master/Slave Select. MSTR = 1 selects Master SPI mode. MSTR = 0 selects Slave SPI mode.															
3	Clock Polarity. When CPOL = 1, SCK is high when idle. When CPOL = 0, SCK of the master device is low when not transmitting. Please refer to figure on SPI Clock Phase and Polarity Control.															
2	Clock Phase. The CPHA bit together with the CPOL bit controls the clock and data relationship between master and slave. Please refer to figure on SPI Clock Phase and Polarity Control.															
1:0	SPI Clock Rate Select. These two bits control the SCK rate of the device configured as master. SPR1 and SPR0 have no effect on the slave. The relationship between SCK and the oscillator frequency, F_{osc} , is as follows: <table border="1" style="margin-left: 20px;"> <tr> <td>SPR1</td> <td>SPR0</td> <td>SCK = F_{osc} divided by</td> </tr> <tr> <td>0</td> <td>0</td> <td>4</td> </tr> <tr> <td>0</td> <td>1</td> <td>16</td> </tr> <tr> <td>1</td> <td>0</td> <td>64</td> </tr> <tr> <td>1</td> <td>1</td> <td>128</td> </tr> </table>	SPR1	SPR0	SCK = F_{osc} divided by	0	0	4	0	1	16	1	0	64	1	1	128
SPR1	SPR0	SCK = F_{osc} divided by														
0	0	4														
0	1	16														
1	0	64														
1	1	128														

le 5. SPSR – SPI Status Register

SR Address = AAH

Reset Value = 00XX XXXXB

	SPIF	WCOL	–	–	–	–	–	–
Bit	7	6	5	4	3	2	1	0

Bit	Function
SPIF	SPI Interrupt Flag. When a serial transfer is complete, the SPIF bit is set and an interrupt is generated if SPIE = 1 and ES = 1. The SPIF bit is cleared by reading the SPI status register with SPIF and WCOL bits set, and then reading/writing the SPI data register.
WCOL	Write Collision Flag. The WCOL bit is set if the SPI data register is written during a data transfer. During data transfer, the result of reading the SPDR register may be incorrect, and writing to it has no effect. The WCOL bit (and the SPIF bit) are cleared by reading the SPI status register with SPIF and WCOL set, and then accessing the SPI data register.

e 6. SPDR – SPI Data Register

DR Address = 86H

Reset Value = unchanged

	SPD7	SPD6	SPD5	SPD4	SPD3	SPD2	SPD1	SPD0
Bit	7	6	5	4	3	2	1	0

a Memory – EEPROM and RAM

The AT89S8252 implements 2K bytes of on-chip EEPROM for data storage and 256 bytes of RAM. The upper 128 bytes of RAM occupy a parallel space to the Special Function Registers. That means the upper 128 bytes have the same addresses as the SFR space but are physically separate from SFR space.

When an instruction accesses an internal location above address 7FH, the address mode used in the instruction specifies whether the CPU accesses the upper 128 bytes of RAM or the SFR space. Instructions that use direct addressing access SFR space.

For example, the following direct addressing instruction accesses the SFR at location 0A0H (which is P2).

```
MOV 0A0H, #data
```

Instructions that use indirect addressing access the upper 128 bytes of RAM. For example, the following indirect addressing instruction, where R0 contains 0A0H, accesses the data byte at address 0A0H, rather than P2 (whose address is 0A0H).

```
MOV @R0, #data
```

Note that stack operations are examples of indirect addressing, so the upper 128 bytes of data RAM are available as stack space.

The on-chip EEPROM data memory is selected by setting the EEMEN bit in the WMCON register at SFR address location 96H. The EEPROM address range is from 000H to 7FFH. The MOVX instructions are used to access the EEPROM. To access off-chip data memory with the MOVX instructions, the EEMEN bit needs to be set to "0".

The EEMWE bit in the WMCON register needs to be set to "1" before any byte location in the EEPROM can be written. User software should reset EEMWE bit to "0" if no further EEPROM write is required. EEPROM write cycles in the serial programming mode are self-timed and typically take 2.5 ms. The progress of EEPROM write can be monitored by reading the RDY/BSY bit (read-only) in SFR WMCON. RDY/BSY = 0 means

programming is still in progress and $RDY/\overline{BSY} = 1$ means EEPROM write cycle is completed and another write cycle can be initiated.

In addition, during EEPROM programming, an attempted read from the EEPROM will fetch the byte being written with the MSB complemented. Once the write cycle is completed, true data are valid at all bit locations.

Programmable Watchdog Timer

The programmable Watchdog Timer (WDT) operates from an independent internal oscillator. The prescaler bits, PS0, PS1 and PS2 in SFR WMCON are used to set the period of the Watchdog Timer from 16 ms to 2048 ms. The available timer periods are shown in the following table and the actual timer periods (at $V_{CC} = 5V$) are within $\pm 30\%$ of the nominal.

The WDT is disabled by Power-on Reset and during Power-down. It is enabled by setting the WDTEN bit in SFR WMCON (address = 96H). The WDT is reset by setting the WDTRST bit in WMCON. When the WDT times out without being reset or disabled, an internal RST pulse is generated to reset the CPU.

Table 7. Watchdog Timer Period Selection

WDT Prescaler Bits			Period (nominal)
PS2	PS1	PS0	
0	0	0	16 ms
0	0	1	32 ms
0	1	0	64 ms
0	1	1	128 ms
1	0	0	256 ms
1	0	1	512 ms
1	1	0	1024 ms
1	1	1	2048 ms

Timer 0 and 1

Timer 0 and Timer 1 in the AT89S8252 operate the same way as Timer 0 and Timer 1 in the AT89C51 and AT89C52. For further information on the timers' operation, refer to the Atmel web site (<http://www.atmel.com>). From the home page, select "Products", then "Microcontrollers, then "8051-Architecture". Click on "Documentation", then on "Other Documents". Open the document "AT89 Series Hardware Description".

Timer 2

Timer 2 is a 16-bit Timer/Counter that can operate as either a timer or an event counter. The type of operation is selected by bit $C/\overline{T}2$ in the SFR T2CON (shown in Table 2). Timer 2 has three operating modes: capture, auto-reload (up or down counting), and baud rate generator. The modes are selected by bits in T2CON, as shown in Table 8.

Timer 2 consists of two 8-bit registers, TH2 and TL2. In the Timer function, the TL2 register is incremented every machine cycle. Since a machine cycle consists of 12 oscillator periods, the count rate is 1/12 of the oscillator frequency.

In the Counter function, the register is incremented in response to a 1-to-0 transition at its corresponding external input pin, T2. In this function, the external input is sampled during S5P2 of every machine cycle. When the samples show a high in one cycle and a low in the next cycle, the count is incremented. The new count value appears in the register during S3P1 of the cycle following the one in which the transition was detected.

Since two machine cycles (24 oscillator periods) are required to recognize a 1-to-0 transition, the maximum count rate is 1/24 of the oscillator frequency. To ensure that a given level is sampled at least once before it changes, the level should be held for at least one full machine cycle.

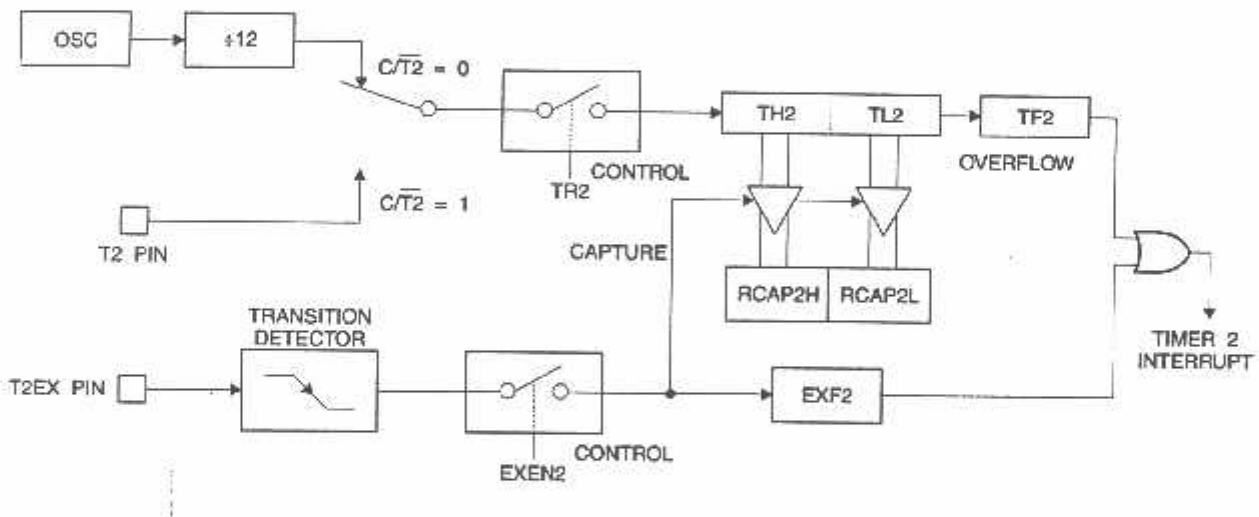
Table 8. Timer 2 Operating Modes

RCLK + TCLK	CP/RL2	TR2	MODE
0	0	1	16-bit Auto-reload
0	1	1	16-bit Capture
1	X	1	Baud Rate Generator
X	X	0	(Off)

apture Mode

In the capture mode, two options are selected by bit EXEN2 in T2CON. If EXEN2 = 0, Timer 2 is a 16-bit timer or counter which upon overflow sets bit TF2 in T2CON. This bit can then be used to generate an interrupt. If EXEN2 = 1, Timer 2 performs the same operation, but a 1-to-0 transition at external input T2EX also causes the current value in TH2 and TL2 to be captured into RCAP2H and RCAP2L, respectively. In addition, the transition at T2EX causes bit EXF2 in T2CON to be set. The EXF2 bit, like TF2, can generate an interrupt. The capture mode is illustrated in Figure 1.

Figure 1. Timer 2 in Capture Mode



Auto-reload (Up or Down Counter)

Timer 2 can be programmed to count up or down when configured in its 16-bit auto-reload mode. This feature is invoked by the DCEN (Down Counter Enable) bit located in the SFR T2MOD (see Table 9). Upon reset, the DCEN bit is set to 0 so that timer 2 will default to count up. When DCEN is set, Timer 2 can count up or down, depending on the value of the T2EX pin.

Figure 2 shows Timer 2 automatically counting up when DCEN = 0. In this mode, two options are selected by bit EXEN2 in T2CON. If EXEN2 = 0, Timer 2 counts up to 0FFFFH and then sets the TF2 bit upon overflow. The overflow also causes the timer registers to be reloaded with the 16-bit value in RCAP2H and RCAP2L. The values in RCAP2H and RCAP2L are preset by software. If EXEN2 = 1, a 16-bit reload can be triggered either by an overflow or by a 1-to-0 transition at external input T2EX. This transition also sets the EXF2 bit. Both the TF2 and EXF2 bits can generate an interrupt if enabled.

Setting the DCEN bit enables Timer 2 to count up or down, as shown in Figure 3. In this mode, the T2EX pin controls the direction of the count. A logic 1 at T2EX makes Timer 2 count up. The timer will overflow at 0FFFFH and set the TF2 bit. This overflow also causes the 16-bit value in RCAP2H and RCAP2L to be reloaded into the timer registers, TH2 and TL2, respectively.

A logic 0 at T2EX makes Timer 2 count down. The timer underflows when TH2 and TL2 equal the values stored in RCAP2H and RCAP2L. The underflow sets the TF2 bit and causes 0FFFFH to be reloaded into the timer registers.

The EXF2 bit toggles whenever Timer 2 overflows or underflows and can be used as a 17th bit of resolution. In this operating mode, EXF2 does not flag an interrupt.

Figure 2. Timer 2 in Auto Reload Mode (DCEN = 0)

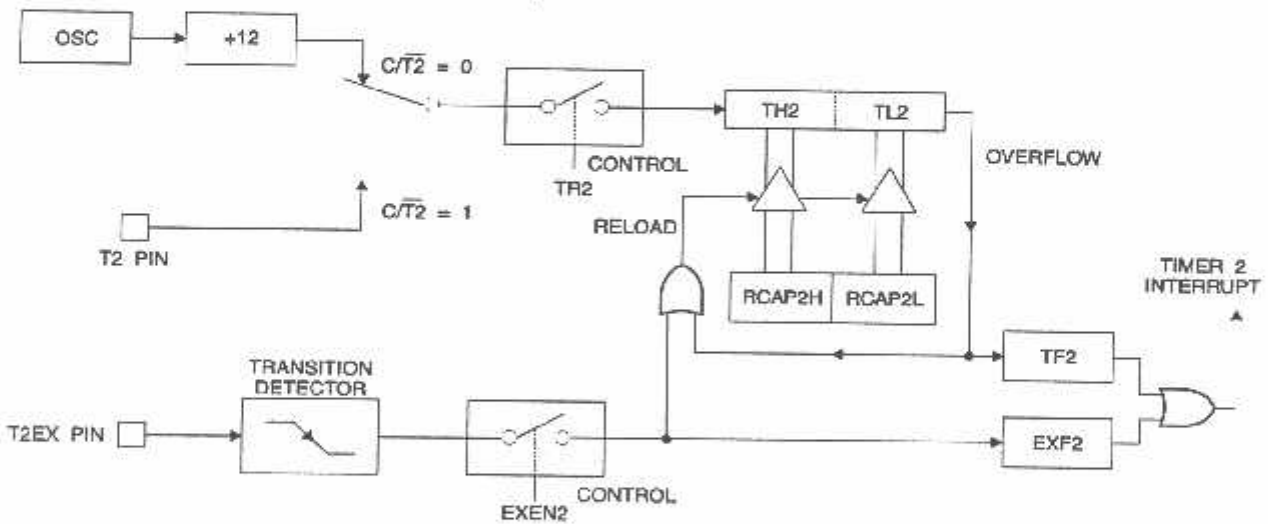


Table 9. T2MOD – Timer 2 Mode Control Register

MOD Address = 0C9H

Reset Value = XXXX XX00B

Bit Addressable

Bit	7	6	5	4	3	2	1	0
	-	-	-	-	-	-	T2OE	DCEN

Bit	Function
7	Not implemented, reserved for future use.
1	Timer 2 Output Enable bit.
0	When set, this bit allows Timer 2 to be configured as an up/down counter.

Figure 3. Timer 2 Auto Reload Mode (DCEN = 1)

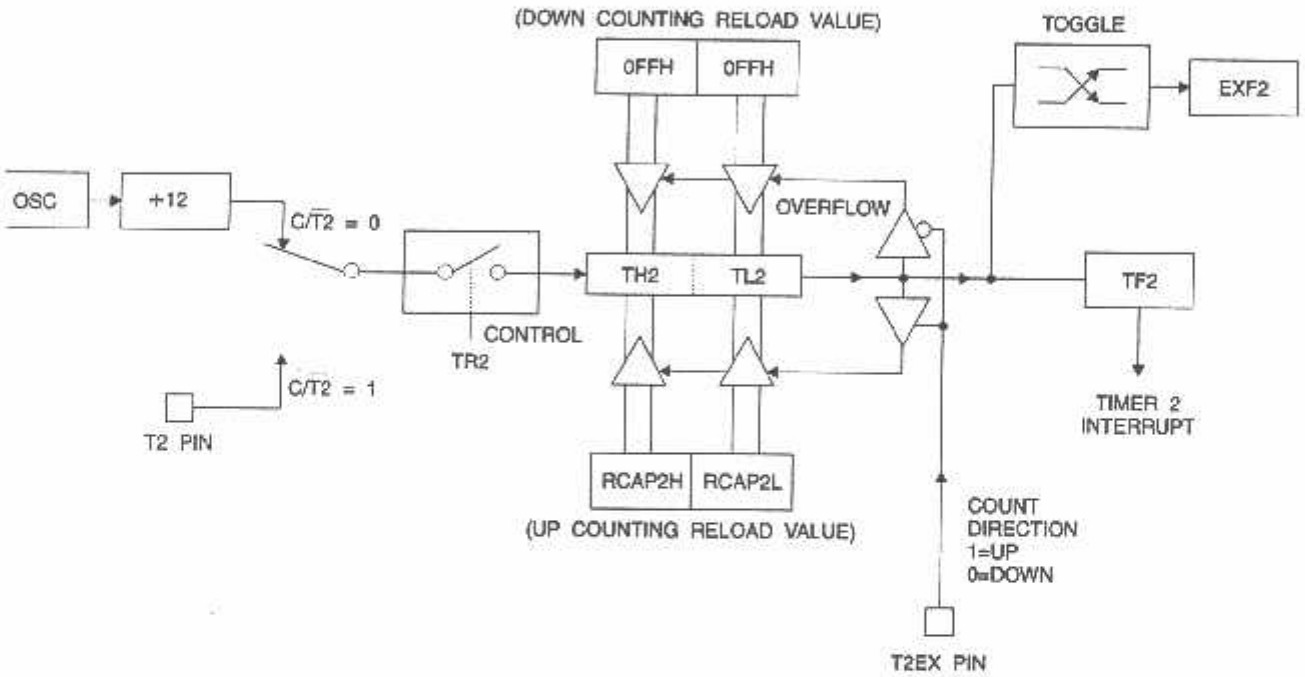
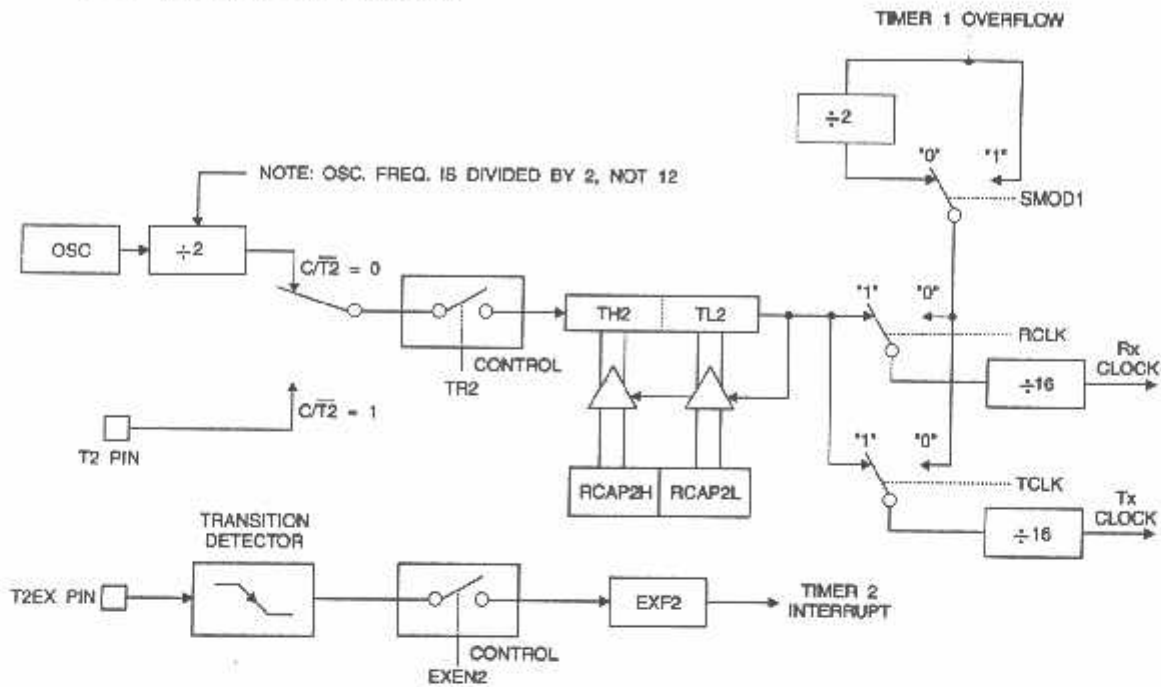


Figure 4. Timer 2 in Baud Rate Generator Mode



Baud Rate Generator

Timer 2 is selected as the baud rate generator by setting TCLK and/or RCLK in T2CON (Table 2). Note that the baud rates for transmit and receive can be different if Timer 2 is used for the receiver or transmitter and Timer 1 is used for the other function. Setting RCLK and/or TCLK puts Timer 2 into its baud rate generator mode, as shown in Figure 4.

The baud rate generator mode is similar to the auto-reload mode, in that a rollover in TH2 causes the Timer 2 registers to be reloaded with the 16-bit value in registers RCAP2H and RCAP2L, which are preset by software.

The baud rates in Modes 1 and 3 are determined by Timer 2's overflow rate according to the following equation.

$$\text{Modes 1 and 3 Baud Rates} = \frac{\text{Timer 2 Overflow Rate}}{16}$$

The Timer can be configured for either timer or counter operation. In most applications, it is configured for timer operation ($CP/\overline{T2} = 0$). The timer operation is different for Timer 2 when it is used as a baud rate generator. Normally, as a timer, it increments every machine cycle (at 1/12 the oscillator frequency). As a baud rate generator, however, it increments every state time (at 1/2 the oscillator frequency). The baud rate formula is given below.

$$\frac{\text{Modes 1 and 3}}{\text{Baud Rate}} = \frac{\text{Oscillator Frequency}}{32 \times [65536 - (\text{RCAP2H}, \text{RCAP2L})]}$$

where (RCAP2H, RCAP2L) is the content of RCAP2H and RCAP2L taken as a 16-bit unsigned integer.

Timer 2 as a baud rate generator is shown in Figure 4. This figure is valid only if RCLK or TCLK = 1 in T2CON. Note that a rollover in TH2 does not set TF2 and will not generate an interrupt. Note too, that if EXEN2 is set, a 1-to-0 transition in T2EX will set EXF2 but will not cause a reload from (RCAP2H, RCAP2L) to (TH2, TL2). Thus when Timer 2 is in use as a baud rate generator, T2EX can be used as an extra external interrupt.

Note that when Timer 2 is running (TR2 = 1) as a timer in the baud rate generator mode, TH2 or TL2 should not be read from or written to. Under these conditions, the Timer is incremented every state time, and the results of a read or write may not be accurate. The RCAP2 registers may be read but should not be written to, because a write might overlap a reload and cause write and/or reload errors. The timer should be turned off (clear TR2) before accessing the Timer 2 or RCAP2 registers.

Programmable Clock Out

A 50% duty cycle clock can be programmed to come out on P1.0, as shown in Figure 5. This pin, besides being a regular I/O pin, has two alternate functions. It can be programmed to input the external clock for Timer/Counter 2 or to output a 50% duty cycle clock ranging from 61 Hz to 4 MHz (for a 16-MHz operating frequency).

To configure the Timer/Counter 2 as a clock generator, bit $\overline{C/T2}$ (T2CON.1) must be cleared and bit T2OE (T2MOD.1) must be set. Bit TR2 (T2CON.2) starts and stops the timer.

The clock-out frequency depends on the oscillator frequency and the reload value of Timer 2 capture registers (RCAP2H, RCAP2L), as shown in the following equation.

$$\text{Clock Out Frequency} = \frac{\text{Oscillator Frequency}}{4 \times [65536 - (\text{RCAP2H}, \text{RCAP2L})]}$$

In the clock-out mode, Timer 2 rollovers will not generate an interrupt. This behavior is similar to when Timer 2 is used as a baud-rate generator. It is possible to use Timer 2 as a baud-rate generator and a clock generator simultaneously. Note, however, that the baud-rate and clock-out frequencies cannot be determined independently from one another since they both use RCAP2H and RCAP2L.

Figure 5. Timer 2 in Clock-out Mode

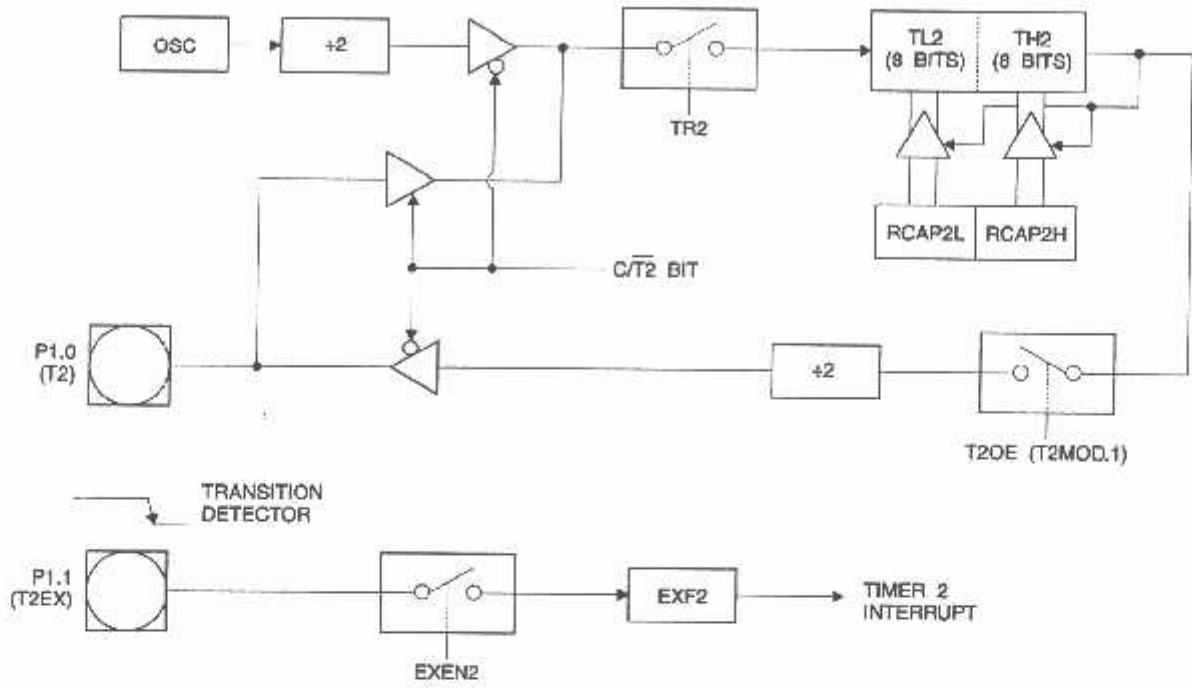
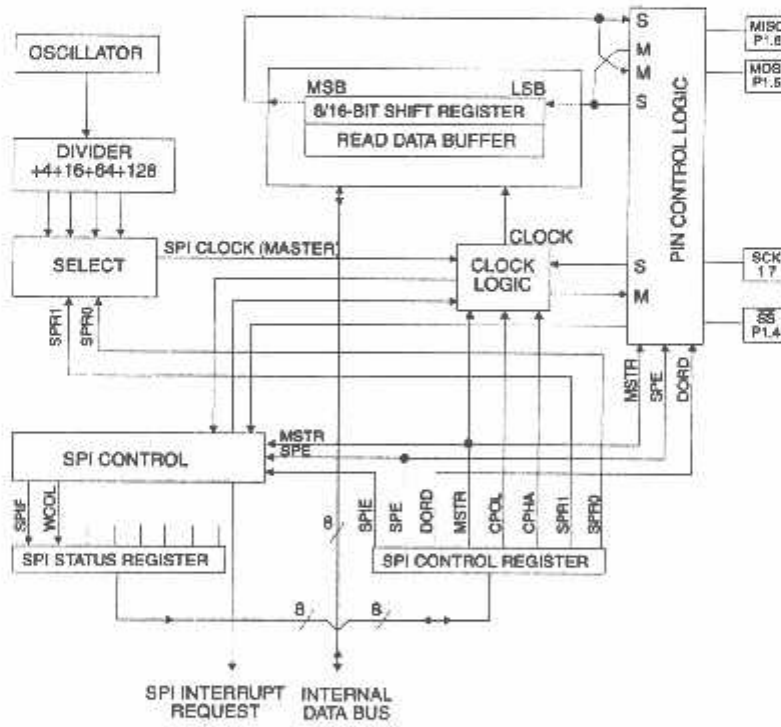


Figure 6. SPI Block Diagram



UART

The UART in the AT89S8252 operates the same way as the UART in the AT89C51 and AT89C52. For further information on the UART operation, refer to the Atmel web site (<http://www.atmel.com>). From the home page, select "Products", then "Microcontrollers", then "8051-Architecture". Click on "Documentation", then on "Other Documents". Open the document "AT89 Series Hardware Description".

Serial Peripheral Interface

The serial peripheral interface (SPI) allows high-speed synchronous data transfer between the AT89S8252 and peripheral devices or between several AT89S8252 devices. The AT89S8252 SPI features include the following:

- Full-Duplex, 3-Wire Synchronous Data Transfer
- Master or Slave Operation
- 1.5 MHz Bit Frequency (max.)
- LSB First or MSB First Data Transfer
- Four Programmable Bit Rates
- End of Transmission Interrupt Flag
- Write Collision Flag Protection
- Wakeup from Idle Mode (Slave Mode Only)

The interconnection between master and slave CPUs with SPI is shown in the following figure. The SCK pin is the clock output in the master mode but is the clock input in the slave mode. Writing to the SPI data register of the master CPU starts the SPI clock generator, and the data written shifts out of the MOSI pin and into the MOSI pin of the slave CPU. After shifting one byte, the SPI clock generator stops, setting the end of transmission flag (SPIF). If both the SPI interrupt enable bit (SPIE) and the serial port interrupt enable bit (ES) are set, an interrupt is requested.

The Slave Select input, $\overline{SS}/P1.4$, is set low to select an individual SPI device as a slave. When $\overline{SS}/P1.4$ is set high, the SPI port is deactivated and the MOSI/P1.5 pin can be used as an input.

There are four combinations of SCK phase and polarity with respect to serial data, which are determined by control bits CPHA and CPOL. The SPI data transfer formats are shown in Figure 8 and Figure 9.

Figure 7. SPI Master-slave Interconnection

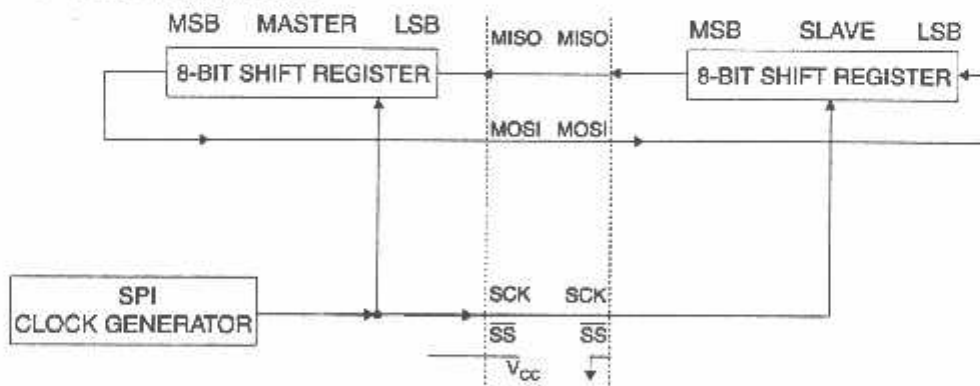
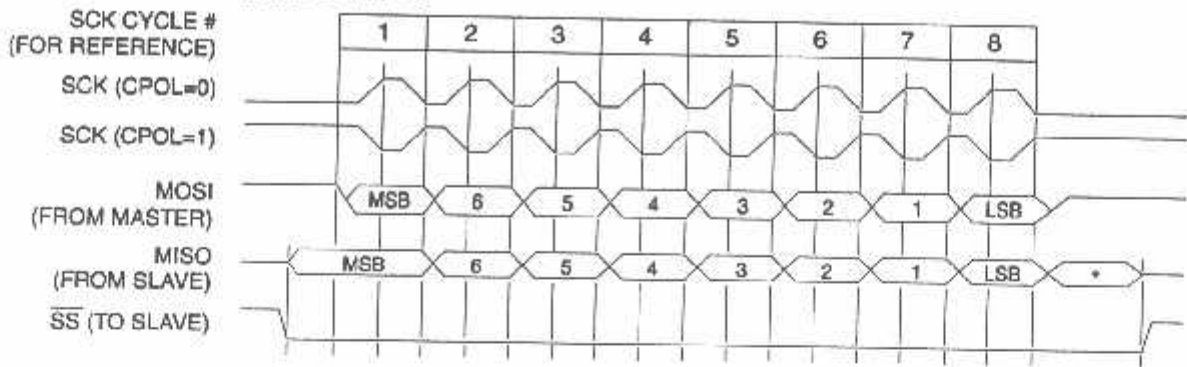
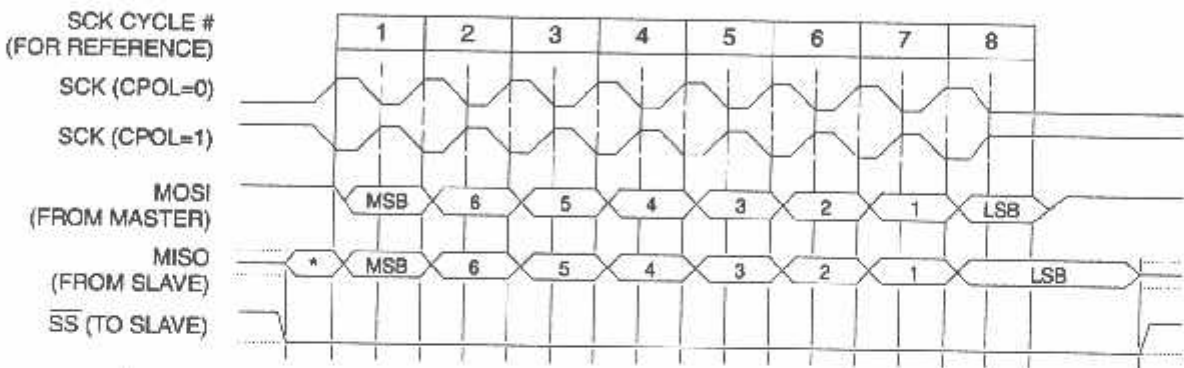


Figure 8. SPI transfer Format with CPHA = 0



a: *Not defined but normally MSB of character just received

Figure 9. SPI Transfer Format with CPHA = 1



b: *Not defined but normally LSB of previously transmitted character.

Interrupts

The AT89S8252 has a total of six interrupt vectors: two external interrupts ($\overline{INT0}$ and $\overline{INT1}$), three timer interrupts (Timers 0, 1, and 2), and the serial port interrupt. These interrupts are all shown in Figure 10.

Each of these interrupt sources can be individually enabled or disabled by setting or clearing a bit in Special Function Register IE. IE also contains a global disable bit, EA, which disables all interrupts at once.

Note that Table 10 shows that bit position IE.6 is unimplemented. In the AT89C51, bit position IE.5 is also unimplemented. User software should not write 1s to these bit positions, since they may be used in future AT89 products.

Timer 2 interrupt is generated by the logical OR of bits TF2 and EXF2 in register T2CON. Neither of these flags is cleared by hardware when the service routine is vectored to. In fact, the service routine may have to determine whether it was TF2 or EXF2 that generated the interrupt, and that bit will have to be cleared in software.

The Timer 0 and Timer 1 flags, TF0 and TF1, are set at S5P2 of the cycle in which the timers overflow. The values are then polled by the circuitry in the next cycle. However, the Timer 2 flag, TF2, is set at S2P2 and is polled in the same cycle in which the timer overflows.

Figure 10. Interrupt Enable (IE) Register

(MSB)(LSB)

EA	-	ET2	ES	ET1	EX1	ET0	EX0
----	---	-----	----	-----	-----	-----	-----

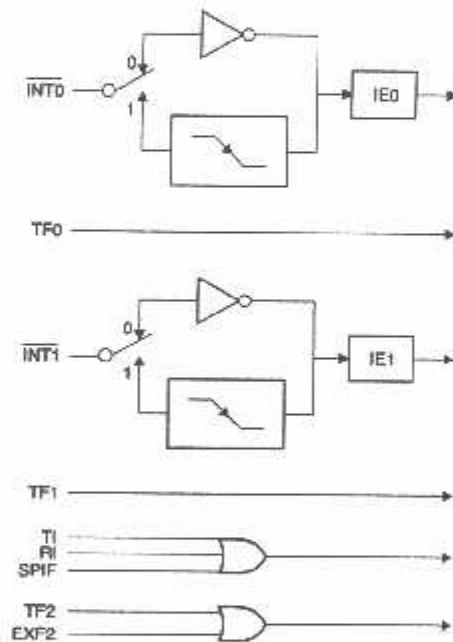
Enable Bit = 1 enables the interrupt.

Enable Bit = 0 disables the interrupt.

Symbol	Position	Function
EA	IE.7	Disables all interrupts. If EA = 0, no interrupt is acknowledged. If EA = 1, each interrupt source is individually enabled or disabled by setting or clearing its enable bit.
-	IE.6	Reserved.
ET2	IE.5	Timer 2 interrupt enable bit.
ES	IE.4	SPI and UART interrupt enable bit.
ET1	IE.3	Timer 1 interrupt enable bit.
EX1	IE.2	External interrupt 1 enable bit.
ET0	IE.1	Timer 0 interrupt enable bit.
EX0	IE.0	External interrupt 0 enable bit.

Software should never write 1s to unimplemented bits, because they may be used in future AT89 products.

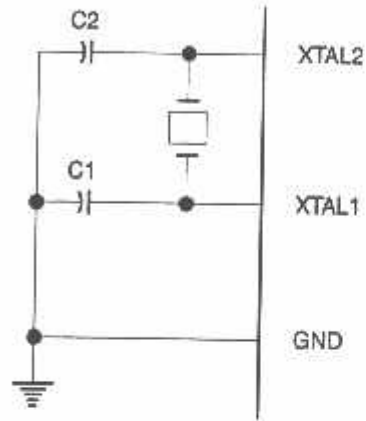
Figure 10. Interrupt Sources



Oscillator Characteristics

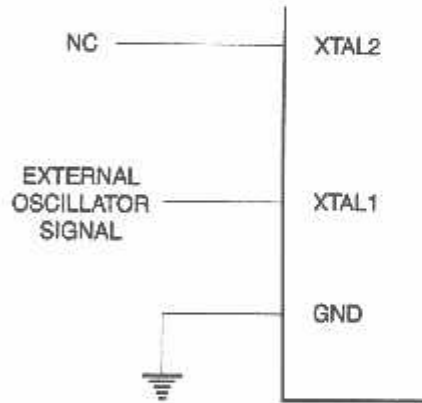
XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier that can be configured for use as an on-chip oscillator, as shown in Figure 11. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven, as shown in Figure 12. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

Figure 11. Oscillator Connections



Note: C1, C2 = 30 pF ± 10 pF for Crystals
 = 40 pF ± 10 pF for Ceramic Resonators

Figure 12. External Clock Drive Configuration





Idle Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special functions registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

Note that when idle mode is terminated by a hardware reset, the device normally resumes program execution from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when idle mode is terminated by a reset, the instruction following the one that invokes idle mode should not write to a port pin or to external memory.

Status of External Pins During Idle and Power-down Modes

Mode	Program Memory	ALE	PSEN	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power-down	Internal	0	0	Data	Data	Data	Data
Power-down	External	0	0	Float	Data	Data	Data

Power-down Mode

In the power-down mode, the oscillator is stopped and the instruction that invokes power-down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the power-down mode is terminated. Exit from power-down can be initiated either by a hardware reset or by an enabled external interrupt. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before V_{CC} is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.

To exit power-down via an interrupt, the external interrupt must be enabled as level sensitive before entering power-down. The interrupt service routine starts at 16 ms (nominal) after the enabled interrupt pin is activated.

Program Memory Lock Bits

The AT89S8252 has three lock bits that can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the following table.

When lock bit 1 is programmed, the logic level at the \overline{EA} pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random value and holds that value until reset is activated. The latched value of \overline{EA} must agree with the current logic level at that pin in order for the device to function properly.

Once programmed, the lock bits can only be unprogrammed with the Chip Erase operations in either the parallel or serial modes.

Program Memory Lock Bit Protection Modes⁽¹⁾⁽²⁾

Program Lock Bits			Protection Type
LB1	LB2	LB3	
U	U	U	No internal memory lock features.
P	U	U	MOVX instructions executed from external program memory are disabled from fetching code bytes from internal memory. \overline{EA} is sampled and latched on reset and further programming of the Flash memory (parallel or serial mode) is disabled.
P	P	U	Same as Mode 2, but parallel or serial verify are also disabled.
P	P	P	Same as Mode 3, but external execution is also disabled.

1. U = Unprogrammed
2. P = Programmed

AT89S8252

Programming the Flash and EEPROM

Atmel's AT89S8252 Flash Microcontroller offers 8K bytes of in-system reprogrammable Flash Code memory and 2K bytes of EEPROM Data memory.

The AT89S8252 is normally shipped with the on-chip Flash Code and EEPROM Data memory arrays in the erased state (i.e. contents = FFH) and ready to be programmed. This device supports a High-voltage (12-V V_{PP}) Parallel programming mode and a Low-voltage (5-V V_{CC}) Serial programming mode. The serial programming mode provides a convenient way to reprogram the AT89S8252 inside the user's system. The parallel programming mode is compatible with conventional third party Flash or EPROM programmers.

The Code and Data memory arrays are mapped via separate address spaces in the serial programming mode. In the parallel programming mode, the two arrays occupy one contiguous address space: 0000H to 1FFFH for the Code array and 2000H to 27FFH for the Data array.

The Code and Data memory arrays on the AT89S8252 are programmed byte-by-byte in either programming mode. An auto-erase cycle is provided with the self-timed programming operation in the serial programming mode. There is no need to perform the Chip Erase operation to reprogram any memory location in the serial programming mode unless any of the lock bits have been programmed.

In the parallel programming mode, there is no auto-erase cycle. To reprogram any non-blank byte, the user needs to use the Chip Erase operation first to erase both arrays.

Parallel Programming Algorithm: To program and verify the AT89S8252 in the parallel programming mode, the following sequence is recommended:

1. Power-up sequence:
 - Apply power between V_{CC} and GND pins.
 - Set RST pin to "H".
 - Apply a 3 MHz to 24 MHz clock to XTAL1 pin and wait for at least 10 milliseconds.
2. Set \overline{PSEN} pin to "L"
 - ALE pin to "H"
 - \overline{EA} pin to "H" and all other pins to "H".
3. Apply the appropriate combination of "H" or "L" logic levels to pins P2.6, P2.7, P3.6, P3.7 to select one of the programming operations shown in the Flash Programming Modes table.
4. Apply the desired byte address to pins P1.0 to P1.7 and P2.0 to P2.5.
 - Apply data to pins P0.0 to P0.7 for Write Code operation.
5. Raise \overline{EA}/V_{PP} to 12V to enable Flash programming, erase or verification.
6. Pulse ALE/PROG once to program a byte in the Code memory array, the Data memory array or the lock bits. The byte-write cycle is self-timed and typically takes 1.5 ms.
7. To verify the byte just programmed, bring pin P2.7 to "L" and read the programmed data at pins P0.0 to P0.7.
8. Repeat steps 3 through 7 changing the address and data for the entire 2K or 8K bytes array or until the end of the object file is reached.
9. Power-off sequence:
 - Set XTAL1 to "L".
 - Set RST and \overline{EA} pins to "L".
 - Turn V_{CC} power off.



In the parallel programming mode, there is no auto-erase cycle and to reprogram any non-blank byte, the user needs to use the Chip Erase operation first to erase both arrays.

Data Polling: The AT89S8252 features $\overline{\text{DATA}}$ Polling to indicate the end of a byte write cycle. During a byte write cycle in the parallel or serial programming mode, an attempted read of the last byte written will result in the complement of the written datum on P0.7 (parallel mode), and on the MSB of the serial output byte on MISO (serial mode). Once the write cycle has been completed, true data are valid on all outputs, and the next cycle may begin. $\overline{\text{DATA}}$ Polling may begin any time after a write cycle has been initiated.

Ready/Busy: The progress of byte programming in the parallel programming mode can also be monitored by the RDY/BSY output signal. Pin P3.4 is pulled Low after ALE goes High during programming to indicate BUSY. P3.4 is pulled High again when programming is done to indicate READY.

Program Verify: If lock bits LB1 and LB2 have not been programmed, the programmed Code or Data byte can be read back via the address and data lines for verification. The state of the lock bits can also be verified directly in the parallel programming mode. In the serial programming mode, the state of the lock bits can only be verified indirectly by observing that the lock bit features are enabled.

Chip Erase: Both Flash and EEPROM arrays are erased electrically at the same time. In the parallel programming mode, chip erase is initiated by using the proper combination of control signals and by holding ALE/ $\overline{\text{PROG}}$ low for 10 ms. The Code and Data arrays are written with all "1"s in the Chip Erase operation.

In the serial programming mode, a chip erase operation is initiated by issuing the Chip Erase instruction. In this mode, chip erase is self-timed and takes about 16 ms.

During chip erase, a serial read from any address location will return 00H at the data outputs.

Serial Programming Fuse: A programmable fuse is available to disable Serial Programming if the user needs maximum system security. The Serial Programming Fuse can only be programmed or erased in the Parallel Programming Mode.

The AT89S8252 is shipped with the Serial Programming Mode enabled.

Reading the Signature Bytes: The signature bytes are read by the same procedure as a normal verification of locations 030H and 031H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows:

(030H) = 1EH Indicates manufactured by Atmel
(031H) = 72H Indicates 89S8252

Programming Interface

Every code byte in the Flash and EEPROM arrays can be written, and the entire array can be erased, by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

Most worldwide major programming vendors offer support for the Atmel AT89 microcontroller series. Please contact your local programming vendor for the appropriate software revision.

AT89S8252

0401G-MICRO-3/06

Serial Downloading

Both the Code and Data memory arrays can be programmed using the serial SPI bus while RST is pulled to V_{CC} . The serial interface consists of pins SCK, MOSI (input) and MISO (output). After RST is set high, the Programming Enable instruction needs to be executed first before program/erase operations can be executed.

An auto-erase cycle is built into the self-timed programming operation (in the serial mode ONLY) and there is no need to first execute the Chip Erase instruction unless any of the lock bits have been programmed. The Chip Erase operation turns the content of every memory location in both the Code and Data arrays into FFH.

The Code and Data memory arrays have separate address spaces:

0000H to 1FFFH for Code memory and 000H to 7FFH for Data memory.

Either an external system clock is supplied at pin XTAL1 or a crystal needs to be connected across pins XTAL1 and XTAL2. The maximum serial clock (SCK) frequency should be less than 1/40 of the crystal frequency. With a 24 MHz oscillator clock, the maximum SCK frequency is 600 kHz.

Serial Programming Algorithm

To program and verify the AT89S8252 in the serial programming mode, the following sequence is recommended:


1. Power-up sequence:
 - Apply power between VCC and GND pins.
 - Set RST pin to "H".
 - If a crystal is not connected across pins XTAL1 and XTAL2, apply a 3 MHz to 24 MHz clock to XTAL1 pin and wait for at least 10 milliseconds.
2. Enable serial programming by sending the Programming Enable serial instruction to pin MOSI/P1.5. The frequency of the shift clock supplied at pin SCK/P1.7 needs to be less than the CPU clock at XTAL1 divided by 40.
3. The Code or Data array is programmed one byte at a time by supplying the address and data together with the appropriate Write instruction. The selected memory location is first automatically erased before new data is written. The write cycle is self-timed and typically takes less than 2.5 ms at 5V.
4. Any memory location can be verified by using the Read instruction which returns the content at the selected address at serial output MISO/P1.6.
5. At the end of a programming session, RST can be set low to commence normal operation.
6. Power-off sequence (if needed):
 - Set XTAL1 to "L" (if a crystal is not used).
 - Set RST to "L".
 - Turn V_{CC} power off.



Serial Programming Instruction






The Instruction Set for Serial Programming follows a 3-byte protocol and is shown in the following table:

Instruction Set

Instruction	Input Format			Operation
	Byte 1	Byte 2	Byte 3	
Programming Enable	1010 1100	0101 0011	xxxx xxxx	Enable serial programming interface after RST goes high.
Chip Erase	1010 1100	xxxx x100	xxxx xxxx	Chip erase both 8K & 2K memory arrays.
Read Code Memory	aaaa a001	low addr	xxxx xxxx	Read data from Code memory array at the selected address. The 5 MSBs of the first byte are the high order address bits. The low order address bits are in the second byte. Data are available at pin MISO during the third byte.
Write Code Memory	aaaa a010	low addr	data in	Write data to Code memory location at selected address. The address bits are the 5 MSBs of the first byte together with the second byte.
Read Data Memory	00aa a101	low addr	xxxx xxxx	Read data from Data memory array at selected address. Data are available at pin MISO during the third byte.
Write Data Memory	00aa a110	low addr	data in	Write data to Data memory location at selected address.
Write Lock Bits	1010 1100	 x111	xxxx xxxx	Write lock bits. Set LB1, LB2 or LB3 = "0" to program lock bits.

- Notes:
1. DATA polling is used to indicate the end of a byte write cycle which typically takes less than 2.5 ms at 5V.
 2. "aaaaa" = high order address.
 3. "x" = don't care.

Flash and EEPROM Parallel Programming Modes

Mode	RST	PSEN	ALE/PROG	\overline{EA}/V_{PP}	P2.6	P2.7	P3.6	P3.7	Data I/O P0.7:0	Address P2.5:0 P1.7:0
Serial Prog. Modes	H	h ⁽¹⁾	h ⁽¹⁾	x						
Chip Erase	H	L	 (2)	12V	H	L	L	L	X	X
Write (10K bytes) Memory	H	L		12V	L	H	H	H	DIN	ADDR
Read (10K bytes) Memory	H	L	H	12V	L	L	H	H	DOUT	ADDR
Write Lock Bits:	H	L		12V	H	L	H	L	DIN	X
Bit - 1									P0.7 = 0	X
Bit - 2									P0.6 = 0	X
Bit - 3									P0.5 = 0	X
Read Lock Bits:	H	L	H	12V	H	H	L	L	DOUT	X
Bit - 1									⊙P0.2	X
Bit - 2									⊙P0.1	X
Bit - 3									⊙P0.0	X
Read Atmel Code	H	L	H	12V	L	L	L	L	DOUT	30H
Read Device Code	H	L	H	12V	L	L	L	L	DOUT	31H
Serial Prog. Enable	H	L	 (2)	12V	L	H	L	H	P0.0 = 0	X
Serial Prog. Disable	H	L	 (2)	12V	L	H	L	H	P0.0 = 1	X
Read Serial Prog. Fuse	H	L	H	12V	H	H	L	H	⊙P0.0	X

- Notes:
1. "h" = weakly pulled "High" internally.
 2. Chip Erase and Serial Programming Fuse require a 10 ms \overline{PROG} pulse. Chip Erase needs to be performed first before reprogramming any byte with a content other than FFH.
 3. P3.4 is pulled Low during programming to indicate RDY/BSY.
 4. "X" = don't care

Figure 13. Programming the Flash/EEPROM Memory

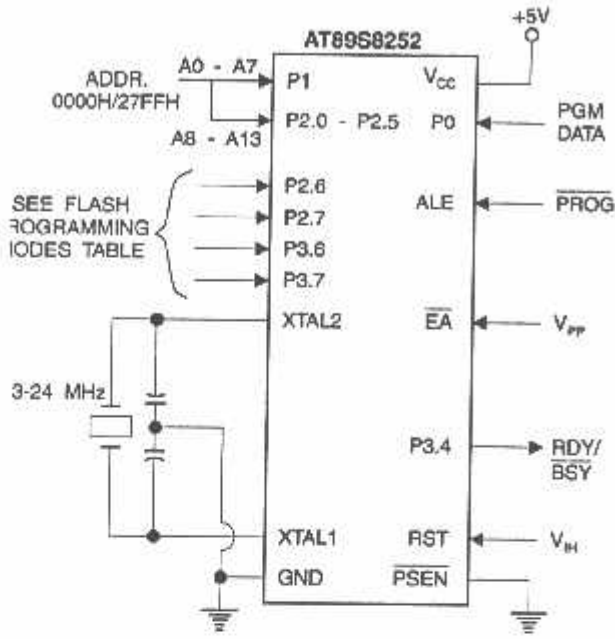


Figure 15. Flash/EEPROM Serial Downloading

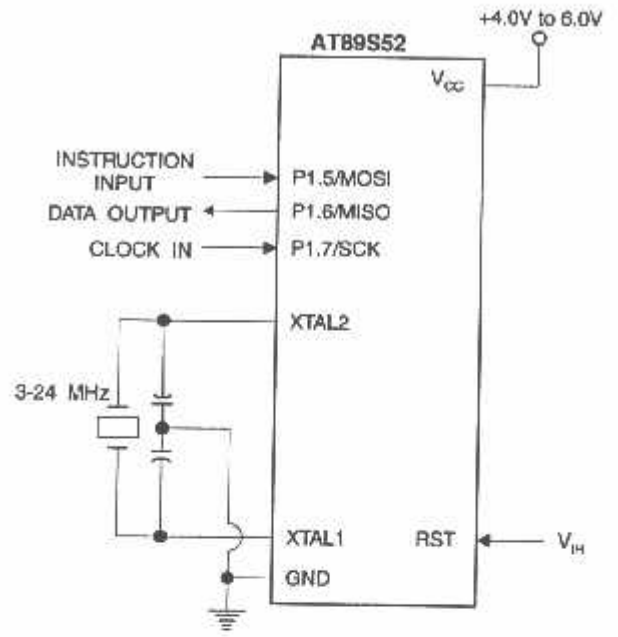
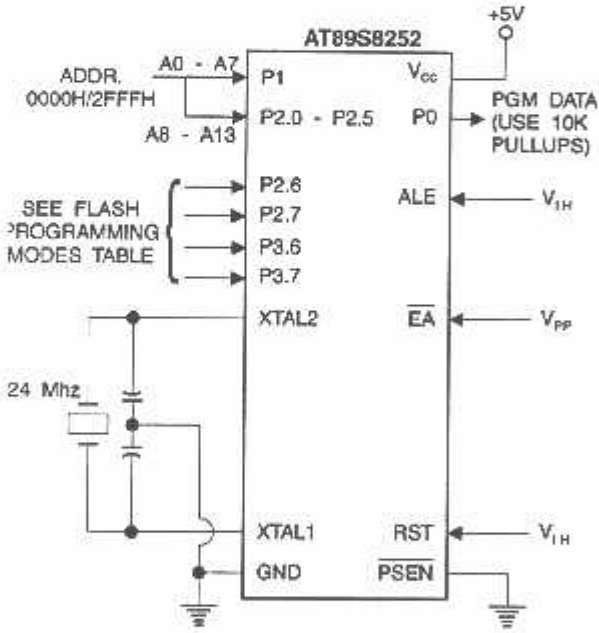


Figure 14. Verifying the Flash/EEPROM Memory

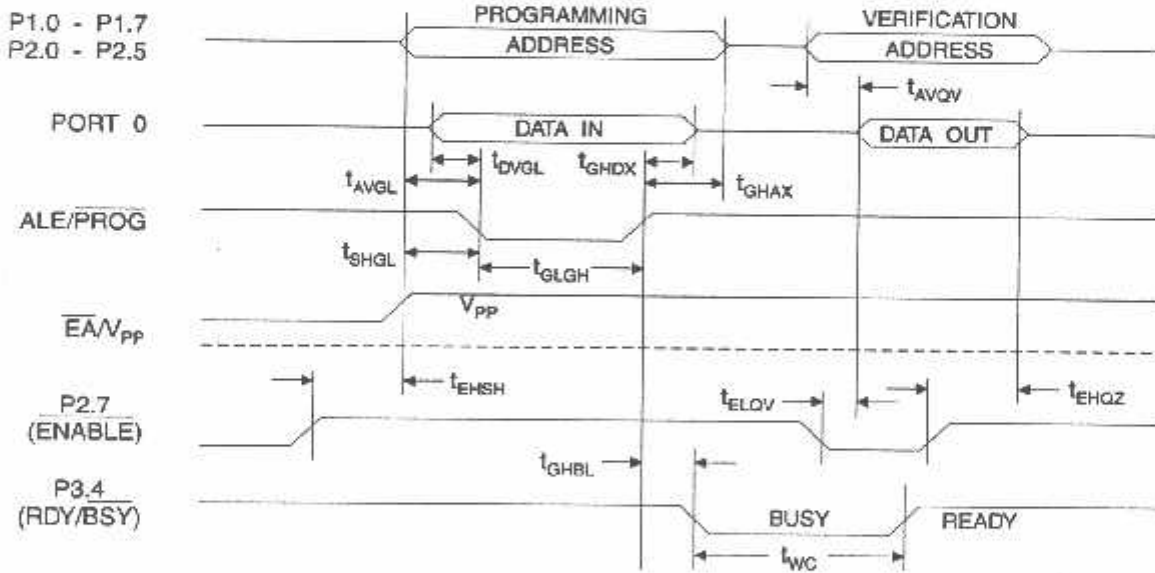


Flash Programming and Verification Characteristics – Parallel Mode

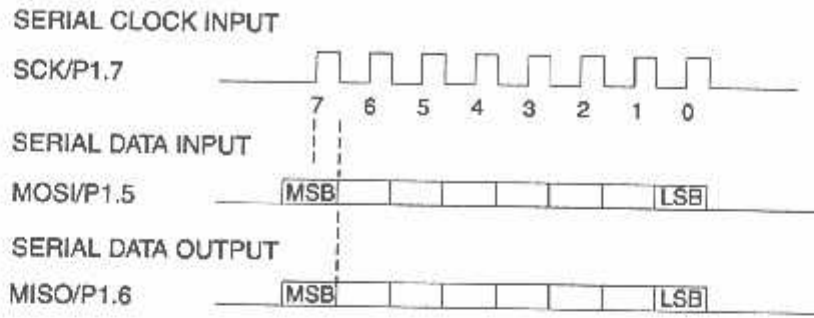
= 0°C to 70°C, $V_{CC} = 5.0V \pm 10\%$

Symbol	Parameter	Min	Max	Units
V_P	Programming Enable Voltage	11.5	12.5	V
I_P	Programming Enable Current		1.0	mA
f_{CLCL}	Oscillator Frequency	3	24	MHz
t_{AVGL}	Address Setup to \overline{PROG} Low	$48t_{CLCL}$		
t_{GHAX}	Address Hold after \overline{PROG}	$48t_{CLCL}$		
t_{DVGL}	Data Setup to \overline{PROG} Low	$48t_{CLCL}$		
t_{GHDX}	Data Hold after \overline{PROG}	$48t_{CLCL}$		
t_{SHGL}	P2.7 (\overline{ENABLE}) High to V_{PP}	$48t_{CLCL}$		
t_{EGLH}	V_{PP} Setup to \overline{PROG} Low	10		μs
t_{GH}	\overline{PROG} Width	1	110	μs
t_{AVQV}	Address to Data Valid		$48t_{CLCL}$	
t_{EHOV}	\overline{ENABLE} Low to Data Valid		$48t_{CLCL}$	
t_{EHQZ}	Data Float after \overline{ENABLE}	0	$48t_{CLCL}$	
t_{EHL}	\overline{PROG} High to \overline{BUSY} Low		1.0	μs
	Byte Write Cycle Time		2.0	ms

Flash/EEPROM Programming and Verification Waveforms – Parallel Mode



Serial Downloading Waveforms



Serial Programming Characteristics

Figure 16. Serial Programming Timing

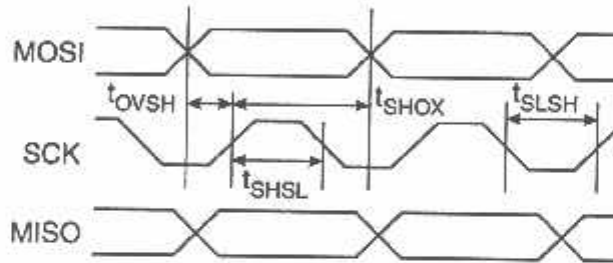


Table 11. Serial Programming Characteristics, $T_A = -40^\circ\text{C}$ to 85°C , $V_{CC} = 4.0 - 6.0\text{V}$ (Unless Otherwise Noted)

Symbol	Parameter	Min	Typ	Max	Units
f _{CL}	Oscillator Frequency	0		24	MHz
T _{CL}	Oscillator Period	41.6			ns
t _{SL}	SCK Pulse Width High	24 t _{CLCL}			ns
t _{3H}	SCK Pulse Width Low	24 t _{CLCL}			ns
t _{SH}	MOSI Setup to SCK High	t _{CLCL}			ns
t _{OX}	MOSI Hold after SCK High	2 t _{CLCL}			ns

Absolute Maximum Ratings*

Operating Temperature.....	-55°C to +125°C
Storage Temperature.....	-65°C to +150°C
Voltage on Any Pin with Respect to Ground.....	-1.0V to +7.0V
Maximum Operating Voltage.....	6.6V
IO Output Current.....	15.0 mA

*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

Characteristics

Values shown in this table are valid for $T_A = -40^\circ\text{C}$ to 85°C and $V_{CC} = 5.0\text{V} \pm 20\%$, unless otherwise noted.

Symbol	Parameter	Condition	Min	Max	Units
	Input Low-voltage	(Except EA)	-0.5	$0.2 V_{CC} - 0.1$	V
	Input Low-voltage (EA)		-0.5	$0.2 V_{CC} - 0.3$	V
	Input High-voltage	(Except XTAL1, RST)	$0.2 V_{CC} + 0.9$	$V_{CC} + 0.5$	V
	Input High-voltage	(XTAL1, RST)	$0.7 V_{CC}$	$V_{CC} + 0.5$	V
	Output Low-voltage ⁽¹⁾ (Ports 1,2,3)	$I_{OL} = 1.6 \text{ mA}$		0.5	V
	Output Low-voltage ⁽¹⁾ (Port 0, ALE, PSEN)	$I_{OL} = 3.2 \text{ mA}$		0.5	V
	Output High-voltage (Ports 1,2,3, ALE, PSEN)	$I_{OH} = -60 \mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -25 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -10 \mu\text{A}$	$0.9 V_{CC}$		V
	Output High-voltage (Port 0 In External Bus Mode)	$I_{OH} = -800 \mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -300 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -80 \mu\text{A}$	$0.9 V_{CC}$		V
	Logical 0 Input Current (Ports 1,2,3)	$V_{IN} = 0.45\text{V}$		-50	μA
	Logical 1 to 0 Transition Current (Ports 1,2,3)	$V_{IN} = 2\text{V}, V_{CC} = 5\text{V} \pm 10\%$		-650	μA
	Input Leakage Current (Port 0, EA)	$0.45 < V_{IN} < V_{CC}$		± 10	μA
ST	Reset Pull-down Resistor		50	300	k Ω
	Pin Capacitance	Test Freq. = 1 MHz, $T_A = 25^\circ\text{C}$		10	pF
	Power Supply Current	Active Mode, 12 MHz		25	mA
		Idle Mode, 12 MHz		6.5	mA
	Power-down Mode ⁽²⁾	$V_{CC} = 6\text{V}$		100	μA
		$V_{CC} = 3\text{V}$		40	μA

- Notes:
- Under steady state (non-transient) conditions, I_{OL} must be externally limited as follows:
 Maximum I_{OL} per port pin: 10 mA
 Maximum I_{OL} per 8-bit port: Port 0: 26 mA; Ports 1, 2, 3: 15 mA
 Maximum total I_{OL} for all output pins: 71 mA
 If I_{OL} exceeds the test condition, V_{OL} may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.
 - Minimum V_{CC} for Power-down is 2V.





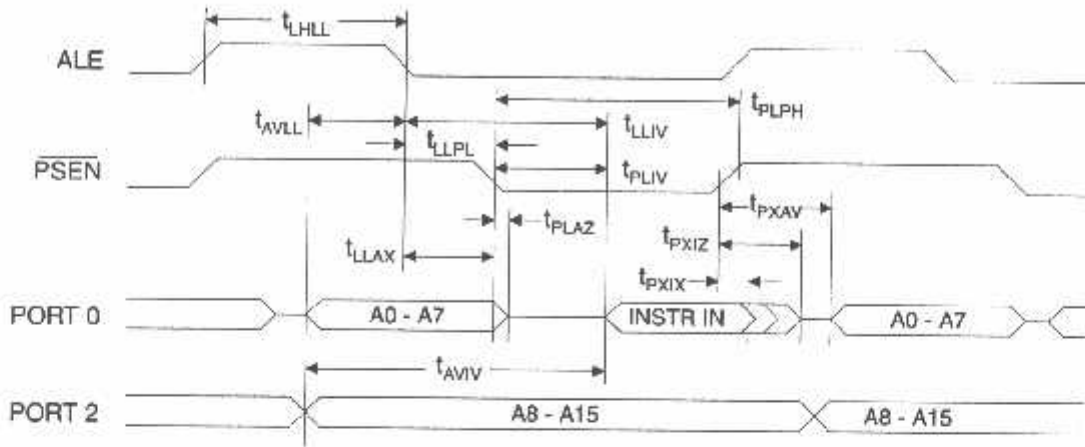
AC Characteristics

Under operating conditions, load capacitance for Port 0, ALE/PROG, and PSEN = 100 pF; load capacitance for all other outputs = 80 pF.

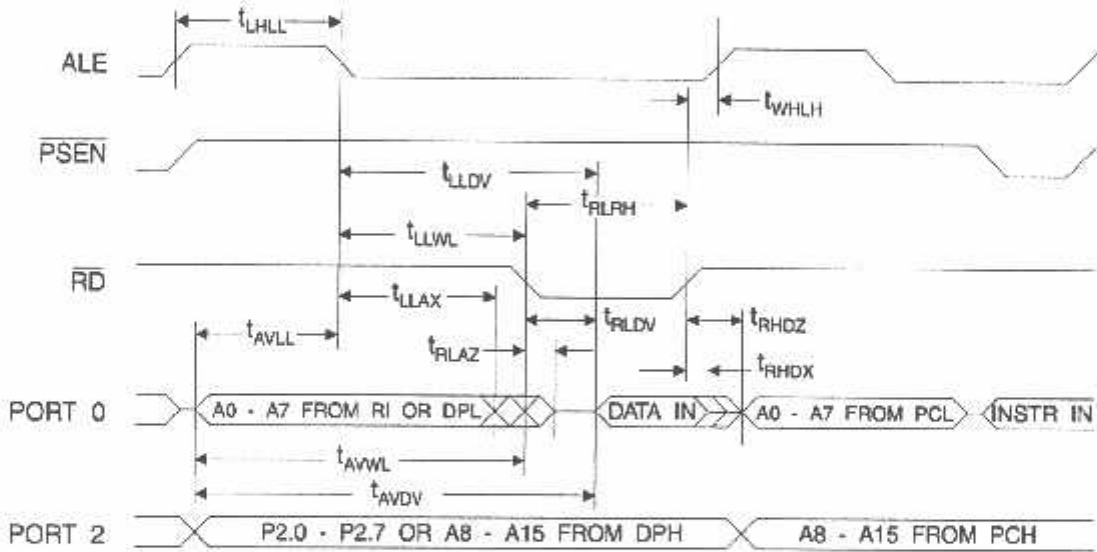
External Program and Data Memory Characteristics

Symbol	Parameter	Variable Oscillator		Units
		Min	Max	
f_{OSC}	Oscillator Frequency	0	24	MHz
t_{AHL}	ALE Pulse Width	$2t_{\text{CLCL}} - 40$		ns
t_{AVLL}	Address Valid to ALE Low	$t_{\text{CLCL}} - 13$		ns
t_{HAX}	Address Hold after ALE Low	$t_{\text{CLCL}} - 20$		ns
t_{LLIV}	ALE Low to Valid Instruction In		$4t_{\text{CLCL}} - 65$	ns
t_{LLPL}	ALE Low to PSEN Low	$t_{\text{CLCL}} - 13$		ns
t_{PLPH}	PSEN Pulse Width	$3t_{\text{CLCL}} - 20$		ns
t_{PLIV}	PSEN Low to Valid Instruction In		$3t_{\text{CLCL}} - 45$	ns
t_{PXIX}	Input Instruction Hold after PSEN	0		ns
t_{PXIZ}	Input Instruction Float after PSEN		$t_{\text{CLCL}} - 10$	ns
t_{PXAV}	PSEN to Address Valid	$t_{\text{CLCL}} - 8$		ns
t_{AVIV}	Address to Valid Instruction In		$5t_{\text{CLCL}} - 55$	ns
t_{LAZ}	PSEN Low to Address Float		10	ns
t_{LRH}	$\overline{\text{RD}}$ Pulse Width	$6t_{\text{CLCL}} - 100$		ns
t_{LWH}	$\overline{\text{WR}}$ Pulse Width	$6t_{\text{CLCL}} - 100$		ns
t_{LDV}	$\overline{\text{RD}}$ Low to Valid Data In		$5t_{\text{CLCL}} - 90$	ns
t_{HDX}	Data Hold after $\overline{\text{RD}}$	0		ns
t_{HDZ}	Data Float after $\overline{\text{RD}}$		$2t_{\text{CLCL}} - 28$	ns
t_{LDV}	ALE Low to Valid Data In		$8t_{\text{CLCL}} - 150$	ns
t_{VDV}	Address to Valid Data In		$9t_{\text{CLCL}} - 165$	ns
t_{LWL}	ALE Low to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	$3t_{\text{CLCL}} - 50$	$3t_{\text{CLCL}} + 50$	ns
t_{VWL}	Address to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	$4t_{\text{CLCL}} - 75$		ns
t_{VWX}	Data Valid to $\overline{\text{WR}}$ Transition	$t_{\text{CLCL}} - 20$		ns
t_{VWH}	Data Valid to $\overline{\text{WR}}$ High	$7t_{\text{CLCL}} - 120$		ns
t_{HDX}	Data Hold after $\overline{\text{WR}}$	$t_{\text{CLCL}} - 20$		ns
t_{LAZ}	$\overline{\text{RD}}$ Low to Address Float		0	ns
t_{HHLH}	$\overline{\text{RD}}$ or $\overline{\text{WR}}$ High to ALE High	$t_{\text{CLCL}} - 20$	$t_{\text{CLCL}} + 25$	ns

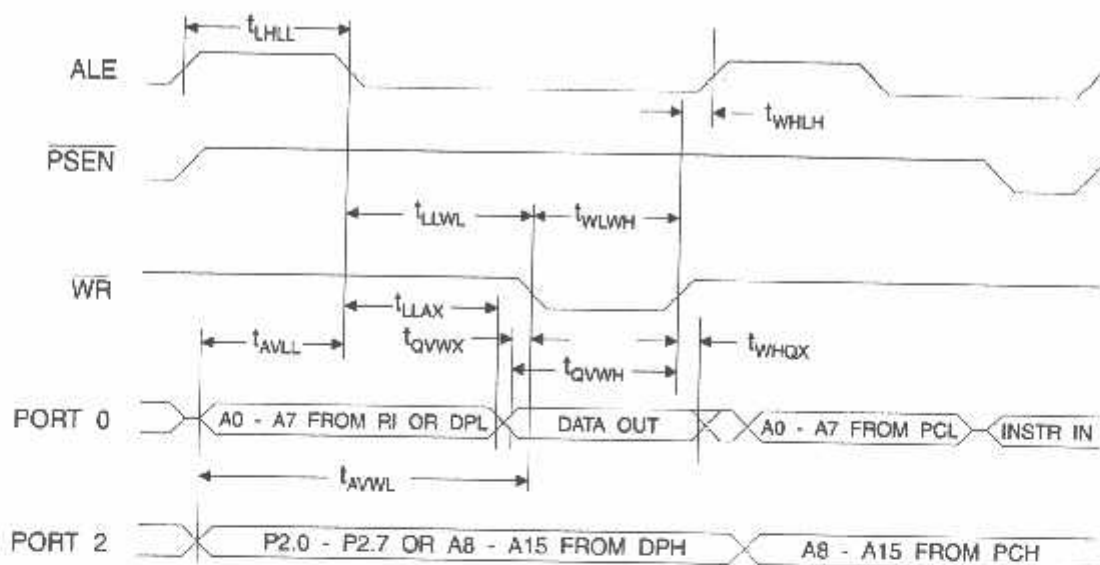
External Program Memory Read Cycle



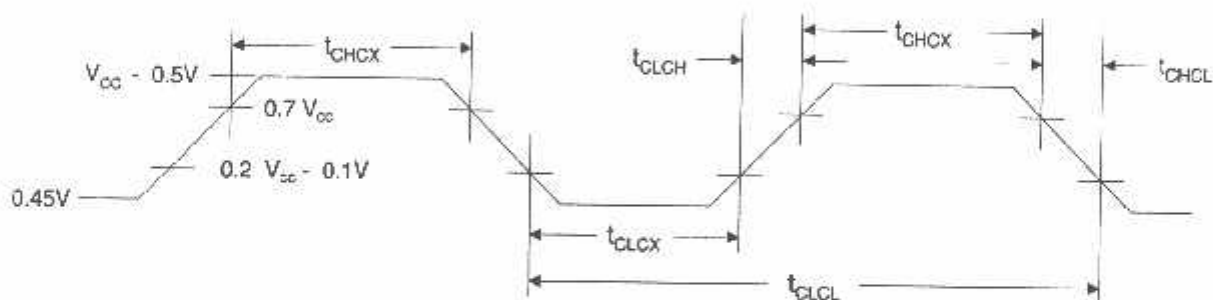
External Data Memory Read Cycle



External Data Memory Write Cycle



External Clock Drive Waveforms



External Clock Drive

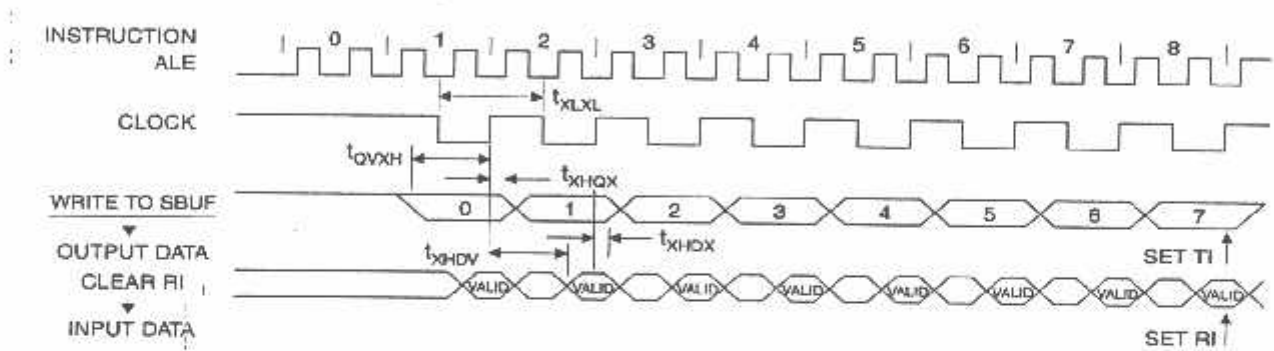
Symbol	Parameter	$V_{CC} = 4.0V \text{ to } 6.0V$		Units
		Min	Max	
$1/t_{CLCL}$	Oscillator Frequency	0	24	MHz
t_{CLCL}	Clock Period	41.6		ns
t_{CHCX}	High Time	15		ns
t_{CLCX}	Low Time	15		ns
t_{CLCH}	Rise Time		20	ns
t_{CHCL}	Fall Time		20	ns

Serial Port Timing: Shift Register Mode Test Conditions

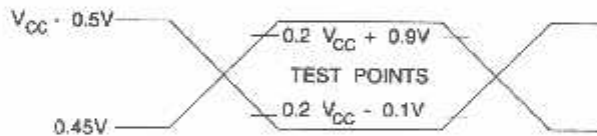
The values in this table are valid for $V_{CC} = 4.0V$ to $6V$ and Load Capacitance = 80 pF .

Symbol	Parameter	Variable Oscillator		Units
		Min	Max	
t_{XLXL}	Serial Port Clock Cycle Time	$12t_{CLCL}$		μs
t_{OVXH}	Output Data Setup to Clock Rising Edge	$10t_{CLCL} - 133$		ns
t_{XHOX}	Output Data Hold after Clock Rising Edge	$2t_{CLCL} - 117$		ns
t_{XHDX}	Input Data Hold after Clock Rising Edge	0		ns
t_{XHDV}	Clock Rising Edge to Input Data Valid		$10t_{CLCL} - 133$	ns

Shift Register Mode Timing Waveforms



AC Testing Input/Output Waveforms⁽¹⁾



Note: 1. AC Inputs during testing are driven at $V_{CC} - 0.5V$ for a logic 1 and $0.45V$ for a logic 0. Timing measurements are made at V_{IH} min. for a logic 1 and V_{IL} max. for a logic 0.

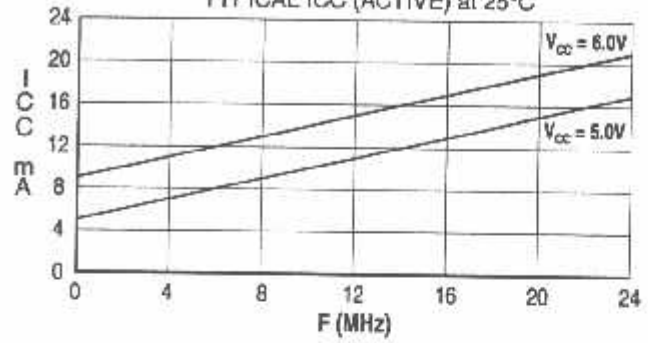
Load Waveforms⁽¹⁾



Note: 1. For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when a 100 mV change from the loaded V_{OH}/V_{OL} level occurs.

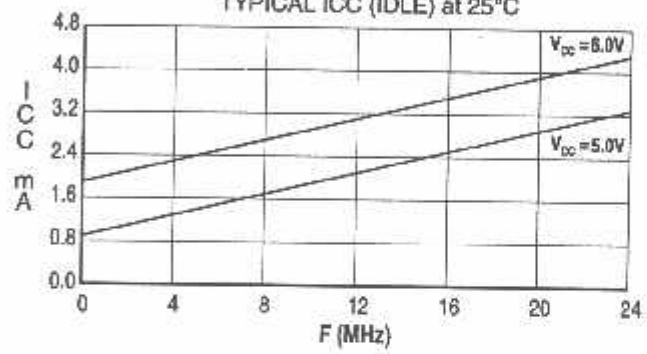
AT89S8252

TYPICAL ICC (ACTIVE) at 25°C



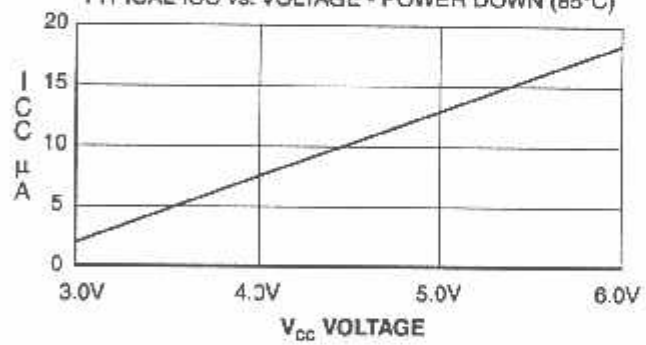
AT89S8252

TYPICAL ICC (IDLE) at 25°C



AT89S8252

TYPICAL ICC vs. VOLTAGE - POWER DOWN (85°C)



- Notes: 1. XTAL1 tied to GND for I_{CC} (power-down)
2. Lock bits programmed

Ordering Information

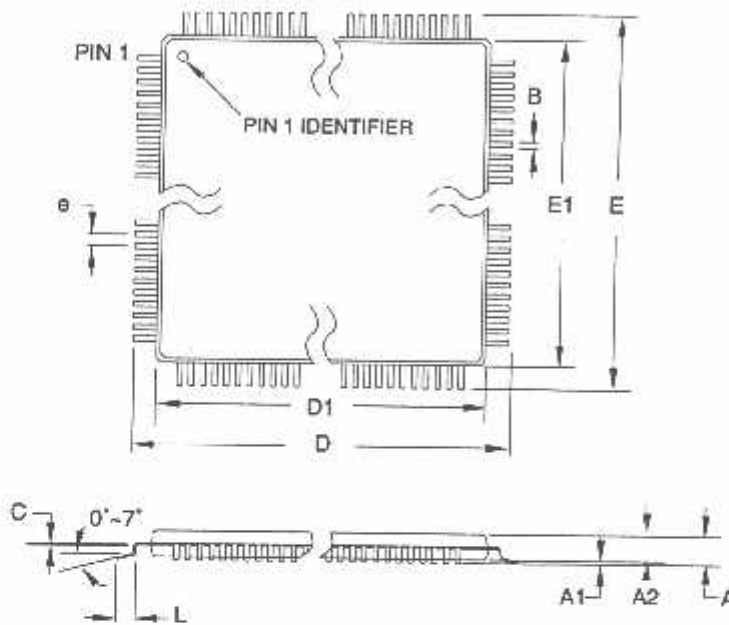
Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
24	4.0V to 6.0V	AT89S8252-24AC	44A	Commercial (0°C to 70°C)
		AT89S8252-24JC	44J	
		AT89S8252-24PC	40P6	
	4.0V to 6.0V	AT89S8252-24AI	44A	Industrial (-40°C to 85°C)
		AT89S8252-24JI	44J	
		AT89S8252-24PI	40P6	

Package Type	
4A	44-lead, Thin Plastic Gull Wing Quad Flatpack (TQFP)
4J	44-lead, Plastic J-leaded Chip Carrier (PLCC)
0P6	40-lead, 0.600" Wide, Plastic Dual Inline Package (PDIP)



Packaging Information

14A – TQFP



COMMON DIMENSIONS
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	-	-	1.20	
A1	0.05	-	0.15	
A2	0.95	1.00	1.05	
D	11.75	12.00	12.25	
D1	9.90	10.00	10.10	Note 2
E	11.75	12.00	12.25	
E1	9.90	10.00	10.10	Note 2
B	0.30	-	0.45	
C	0.09	-	0.20	
L	0.45	-	0.75	
e	0.80 TYP			

- Notes:
1. This package conforms to JEDEC reference MS-026, Variation ACB.
 2. Dimensions D1 and E1 do not include mold protrusion. Allowable protrusion is 0.25 mm per side. Dimensions D1 and E1 are maximum plastic body size dimensions including mold mismatch.
 3. Lead coplanarity is 0.10 mm maximum.

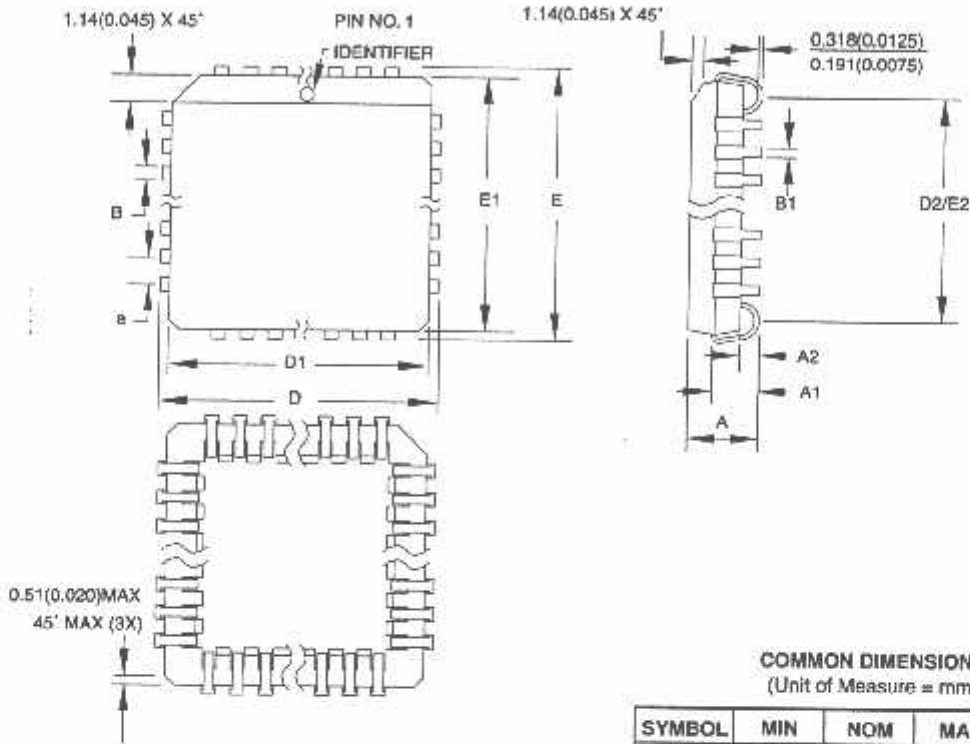
10/5/2001

2325 Orchard Parkway San Jose, CA 95131	TITLE 44A, 44-lead, 10 x 10 mm Body Size, 1.0 mm Body Thickness, 0.8 mm Lead Pitch, Thin Profile Plastic Quad Flat Package (TQFP)	DRAWING NO.	REV.
		44A	B

8 **AT89S8252**

0401G-MICRO-3/06

4J – PLCC



COMMON DIMENSIONS
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	4.191	-	4.572	
A1	2.286	-	3.048	
A2	0.508	-	-	
D	17.399	-	17.653	
D1	16.510	-	16.662	Note 2
E	17.399	-	17.653	
E1	16.510	-	16.662	Note 2
D2/E2	14.986	-	16.002	
B	0.660	-	0.813	
B1	0.330	-	0.533	
e	1.270 TYP			

- Notes:
1. This package conforms to JEDEC reference MS-016, Variation AC.
 2. Dimensions D1 and E1 do not include mold protrusion. Allowable protrusion is .010*(0.254 mm) per side. Dimension D1 and E1 include mold mismatch and are measured at the extreme material condition at the upper or lower parting line.
 3. Lead coplanarity is 0.004" (0.102 mm) maximum.

10/04/01



2325 Orchard Parkway
San Jose, CA 95131

TITLE

44J, 44-lead, Plastic J-leaded Chip Carrier (PLCC)

DRAWING NO.

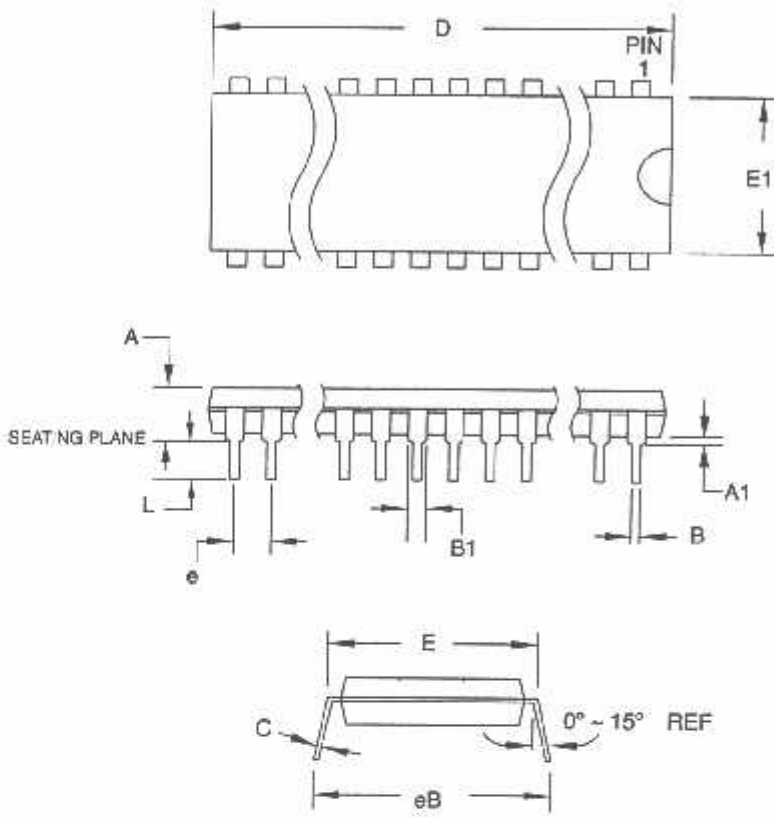
44J

REV.

B



0P6 – PDIP



COMMON DIMENSIONS
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	-	-	4.826	
A1	0.381	-	-	
D	52.070	-	52.578	Note 2
E	15.240	-	15.875	
E1	13.462	-	13.970	Note 2
B	0.356	-	0.559	
B1	1.041	-	1.651	
L	3.048	-	3.556	
C	0.203	-	0.381	
eB	15.494	-	17.526	
e	2.540 TYP			

- Notes:
1. This package conforms to JEDEC reference MS-011, Variation AC.
 2. Dimensions D and E1 do not include mold Flash or Protrusion. Mold Flash or Protrusion shall not exceed 0.25 mm (0.010").

09/28/01

2325 Orchard Parkway San Jose, CA 95131	TITLE 40P6, 40-lead (0.600"/15.24 mm Wide) Plastic Dual In-line Package (PDIP)	DRAWING NO.	REV.
		40P6	B

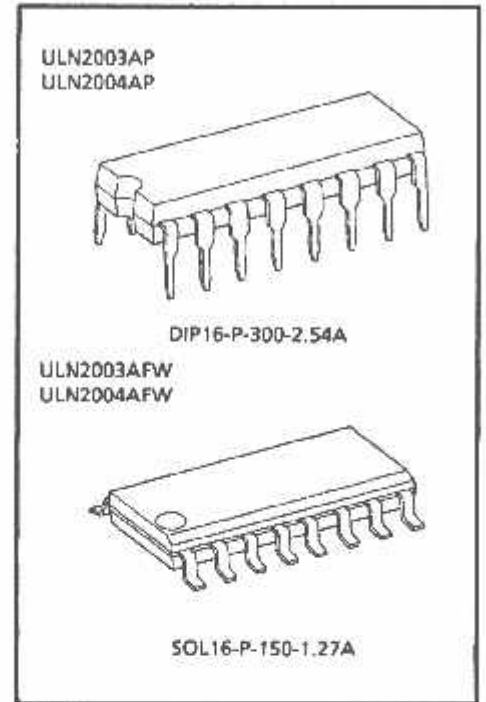
TOSHIBA BIPOLAR DIGITAL INTEGRATED CIRCUIT SILICON MONOLITHIC
ULN2003AP, ULN2003AFW, ULN2004AP, ULN2004AFW
 (Manufactured by Toshiba Malaysia)

7CH DARLINGTON SINK DRIVER

The ULN2003AP / AFW Series are high-voltage, high-current darlington drivers comprised of seven NPN darlington pairs. All units feature integral clamp diodes for switching inductive loads. Applications include relay, hammer, lamp and display (LED) drivers.

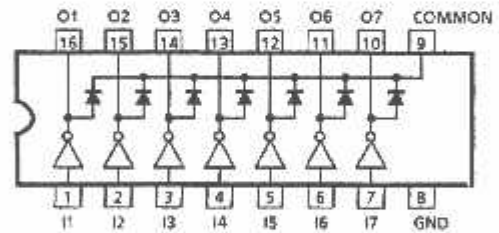
FEATURES

- Output current (single output) 500 mA MAX.
- High sustaining voltage output
50 V MIN.
- Output clamp diodes
- Inputs compatible with various types of logic
- Package Type-AP : DIP-16pin
- Package Type-AFW : SOL-16pin



Weight
 DIP16-P-300-2.54A : 1.11 g (Typ.)
 SOL16-P-150-1.27A : 0.15 g (Typ.)

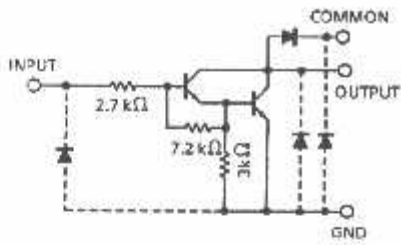
PIN CONNECTION (TOP VIEW)



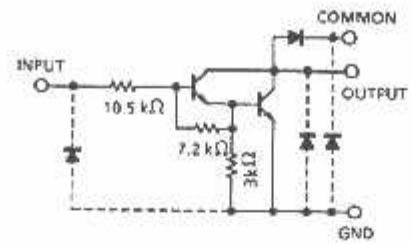
TYPE	INPUT BASE RESISTOR	DESIGNATION
ULN2003AP / AFW	2.7 kΩ	TTL, 5 V CMOS
ULN2004AP / AFW	10.5 kΩ	6-15 V PMOS, CMOS

SCHEMATICS (EACH DRIVER)

ULN2003AP / AFW



ULN2004AP / AFW



Note: The input and output parasitic diodes cannot be used as clamp diodes.

MAXIMUM RATINGS (Ta = 25°C)

CHARACTERISTIC	SYMBOL	RATING	UNIT
Output Sustaining Voltage	$V_{CE(SUS)}$	-0.5-50	V
Output Current	I_{OUT}	500	mA / ch
Input Voltage	V_{IN}	-0.5-30	V
Clamp Diode Reverse Voltage	V_R	50	V
Clamp Diode Forward Current	I_F	500	mA
Power Dissipation	AP	P_D	W
	AFW		
		0.54 / 0.625 (Note)	
Operating Temperature	T_{opr}	-40-85	°C
Storage Temperature	T_{stg}	-55-150	°C

Note: On glass epoxy PCB (30 × 30 × 1.6 mm Cu 50%)

RECOMMENDED OPERATING CONDITIONS (Ta = -40~85°C)

CHARACTERISTIC		SYMBOL	TEST CONDITION	MIN	TYP.	MAX	UNIT	
Output Sustaining Voltage		$V_{CE(SUS)}$		0	—	50	V	
Output Current	AP	I_{OUT}	T _{pw} = 25 ms 7 Circuits	Duty = 10%	0	—	370	mA / ch
				Duty = 50%	0	—	130	
	AFW		T _a = 85°C	Duty = 10%	0	—	233	
			T _i = 120°C	Duty = 50%	0	—	70	
Input Voltage		V_{IN}		0	—	24	V	
Input Voltage (Output On)	ULN2003A	$V_{IN(ON)}$	$I_{OUT} = 400\text{ mA}$ $h_{FE} = 800$	2.8	—	24	V	
	ULN2004A			6.2	—	24		
Input Voltage (Output Off)	ULN2003A	$V_{IN(OFF)}$		0	—	0.7	V	
	ULN2004A			0	—	1.0		
Clamp Diode Reverse Voltage		V_R		—	—	50	V	
Clamp Diode Forward Current		I_F		—	—	350	mA	
Power Dissipation	AP	P_D	T _a = 85°C	—	—	0.76	W	
	AFW		T _a = 85°C (Note)	—	—	0.325		

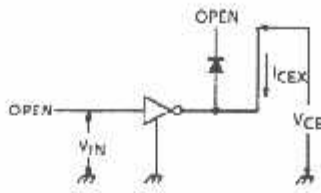
Note: On glass epoxy PCB (30 × 30 × 1.6 mm Cu 50%)

ELECTRICAL CHARACTERISTICS (Ta = 25°C unless otherwise noted)

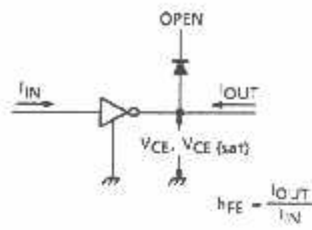
CHARACTERISTIC		SYMBOL	TEST CIR-CUIT	TEST CONDITION	MIN	TYP.	MAX	UNIT	
Output Leakage Current		I _{CEX}	1	V _{CE} = 50 V, Ta = 25°C	—	—	50	μA	
				V _{CE} = 50 V, Ta = 85°C	—	—	100		
Collector-Emitter Saturation Voltage		V _{CE (sat)}	2	I _{OUT} = 350 mA, I _{IN} = 500 μA	—	1.3	1.6	V	
				I _{OUT} = 200 mA, I _{IN} = 350 μA	—	1.1	1.3		
				I _{OUT} = 100 mA, I _{IN} = 250 μA	—	0.9	1.1		
DC Current Transfer Ratio		h _{FE}	2	V _{CE} = 2 V, I _{OUT} = 350 mA	1000	—	—		
Input Current (Output On)	ULN2003A	I _{IN (ON)}	3	V _{IN} = 2.4 V, I _{OUT} = 350 mA	—	0.4	0.7	mA	
	ULN2004A			V _{IN} = 9.5 V, I _{OUT} = 350 mA	—	0.8	1.2		
Input Current (Output Off)		I _{IN (OFF)}	4	I _{OUT} = 500 μA, Ta = 85°C	50	85	—	μA	
Input Voltage (Output On)	ULN2003A	V _{IN (ON)}	5	V _{CE} = 2 V h _{FE} = 800	I _{OUT} = 350 mA	—	—	2.6	V
					I _{OUT} = 200 mA	—	—	2.0	
	ULN2004A				I _{OUT} = 350 mA	—	—	4.7	
					I _{OUT} = 200 mA	—	—	4.4	
Clamp Diode Reverse Current		I _R	6	V _R = 50 V, Ta = 25°C	—	—	50	μA	
				V _R = 50 V, Ta = 85°C	—	—	100		
Clamp Diode Forward Voltage		V _F	7	I _F = 350 mA	—	—	2.0	V	
Input Capacitance		C _{IN}	—		—	15	—	pF	
Turn-On Delay		t _{ON}	8	V _{OUT} = 50 V, R _L = 125 Ω C _L = 15 pF	—	0.1	—	μs	
Turn-Off Delay		t _{OFF}	8	V _{OUT} = 50 V, R _L = 125 Ω C _L = 15 pF	—	0.2	—		

TEST CIRCUIT

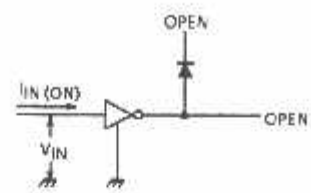
1. I_{CEX}



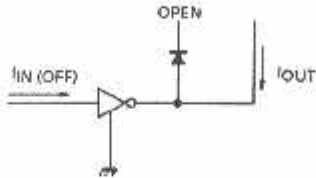
2. $V_{CE(sat)}$, h_{FE}



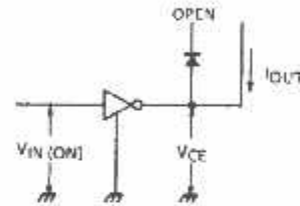
3. $I_{IN(ON)}$



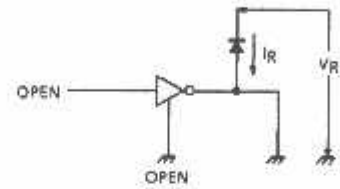
4. $I_{IN(OFF)}$



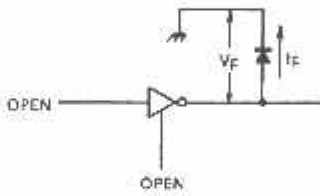
5. $V_{IN(ON)}$



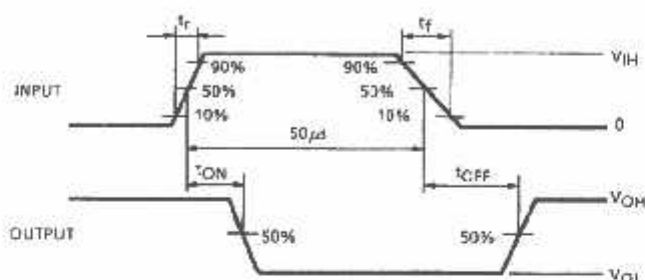
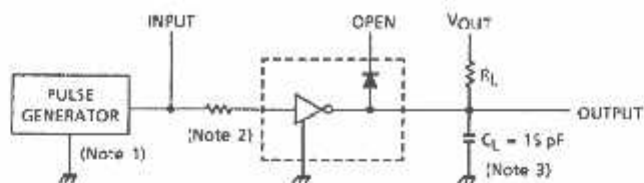
6. I_R



7. V_F



8. t_{ON} , t_{OFF}



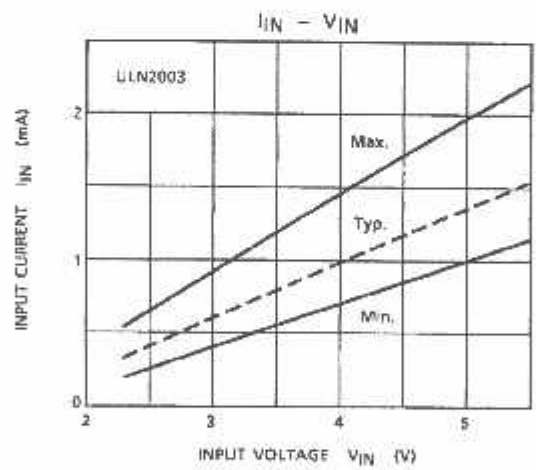
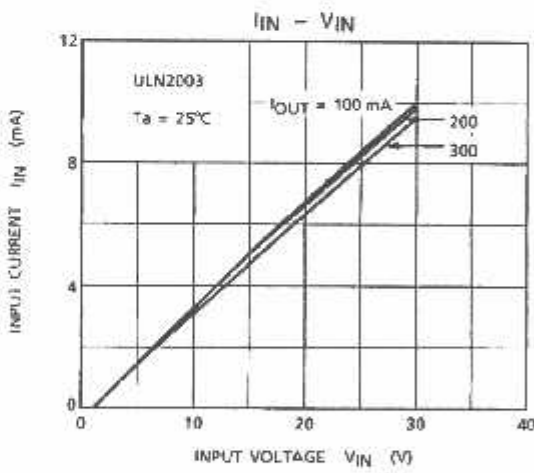
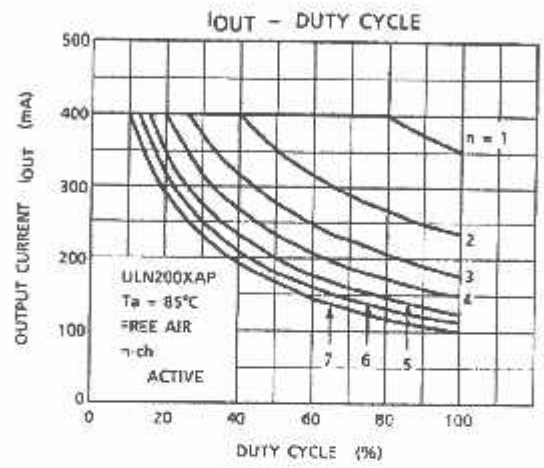
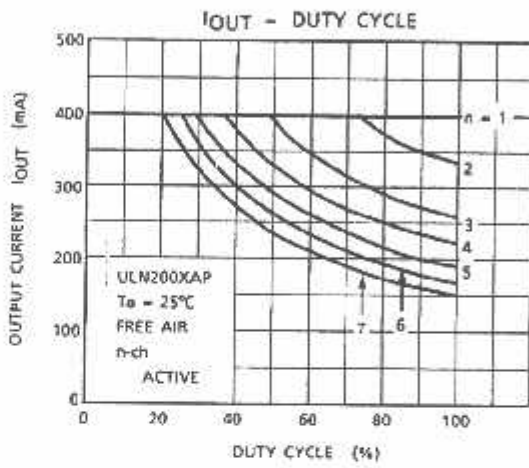
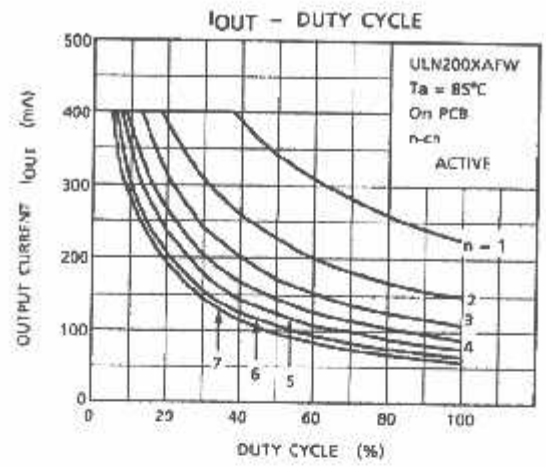
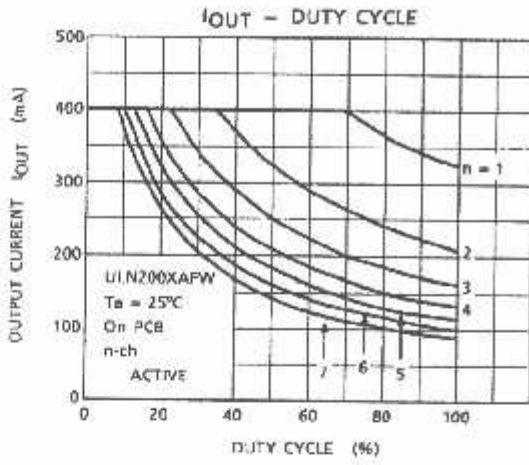
- Note 1: Pulse width 50 μ s, duty cycle 10%
 Output impedance 50 Ω , $t_r \leq 5$ ns, $t_f \leq 10$ ns
 Note 2: See below
 Note 3: C_L includes probe and jig capacitance.

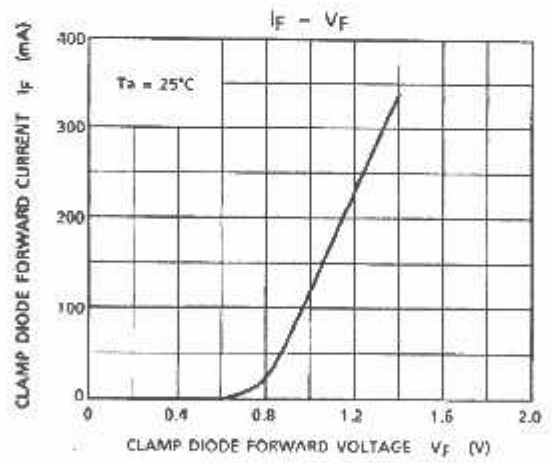
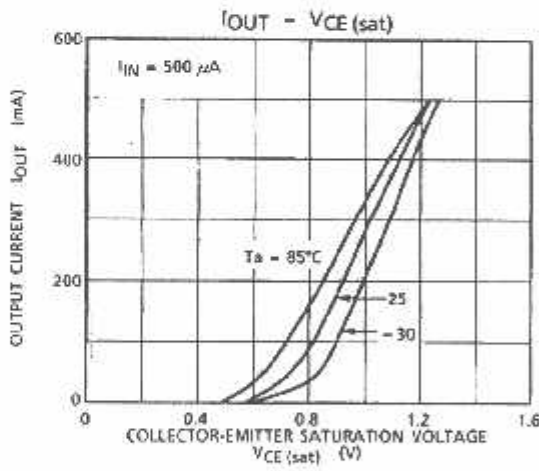
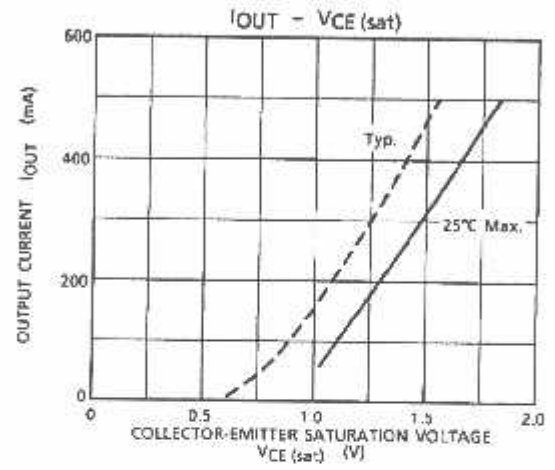
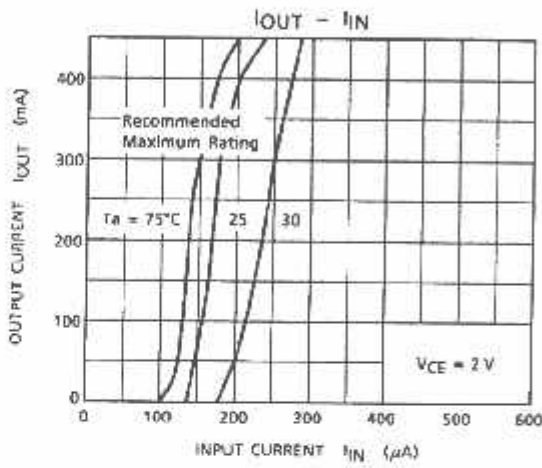
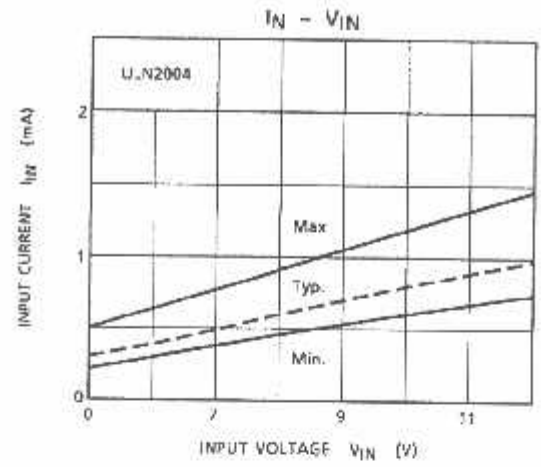
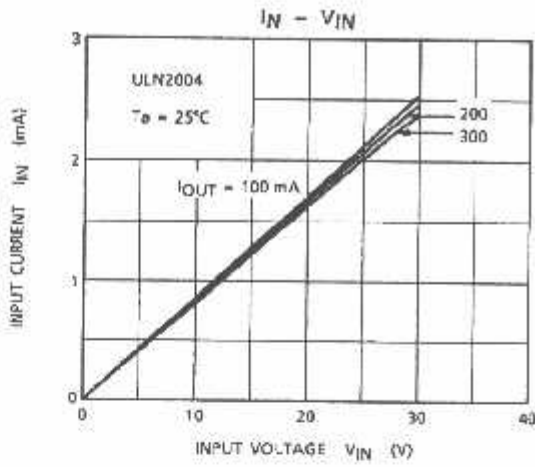
INPUT CONDITION

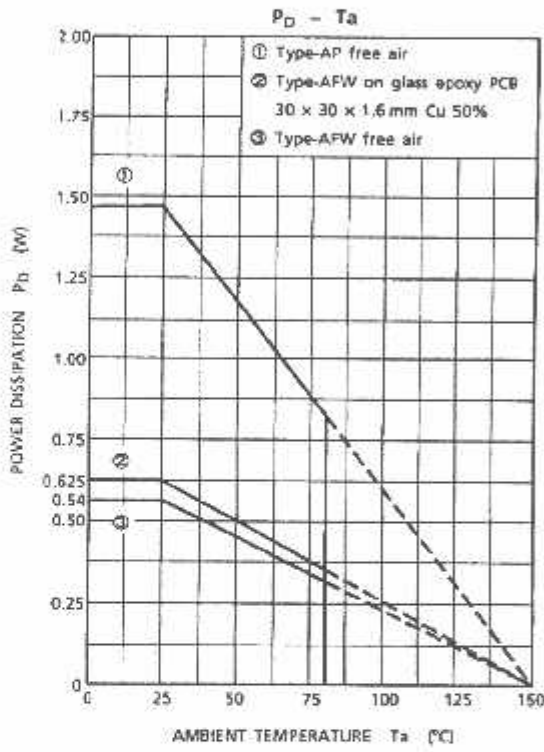
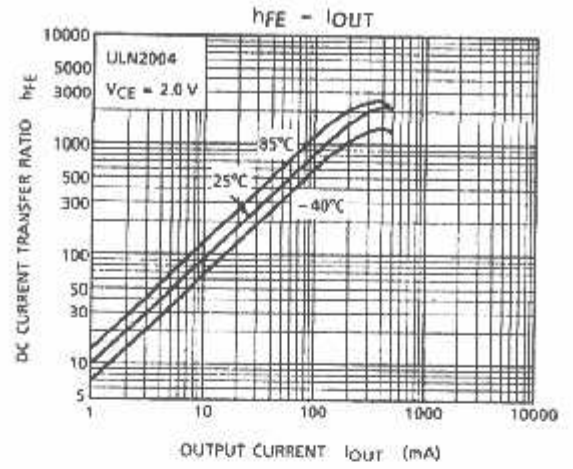
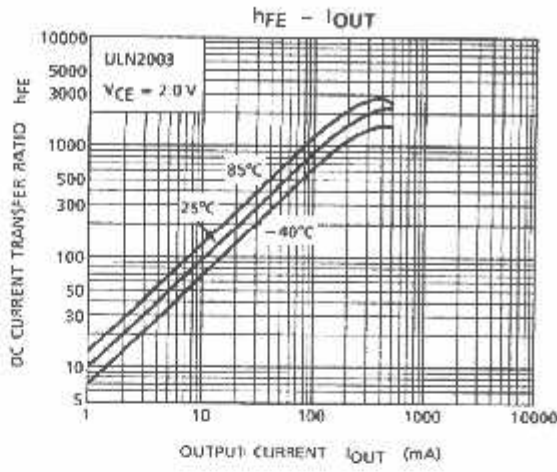
TYPE NUMBER	R1	V_{IH}
ULN2003AP / AFW	0	3 V
ULN2004AP / AFW	0	8 V

PRECAUTIONS for USING

This IC does not include built-in protection circuits for excess current or overvoltage. If this IC is subjected to excess current or overvoltage, it may be destroyed. Hence, the utmost care must be taken when systems which incorporate this IC are designed. Utmost care is necessary in the design of the output line, COMMON and GND line since IC may be destroyed due to short-circuit between outputs, air contamination fault, or fault by improper grounding.

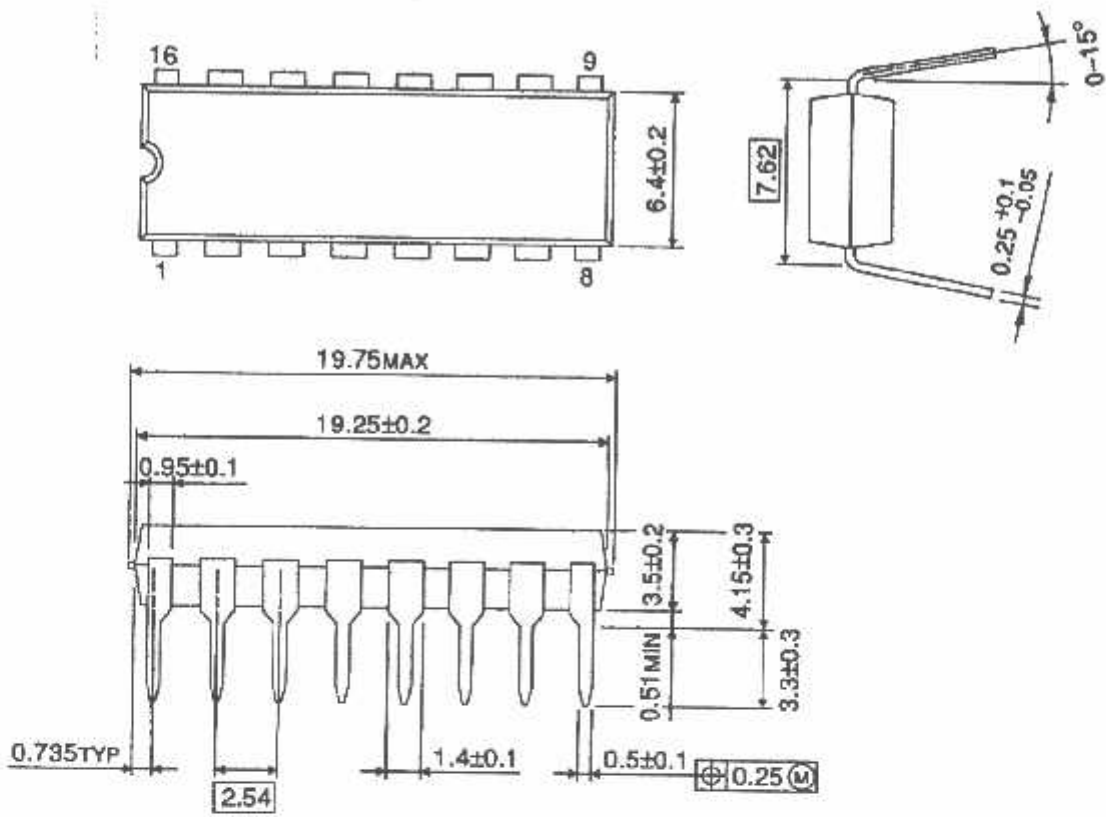






PACKAGE DIMENSIONS

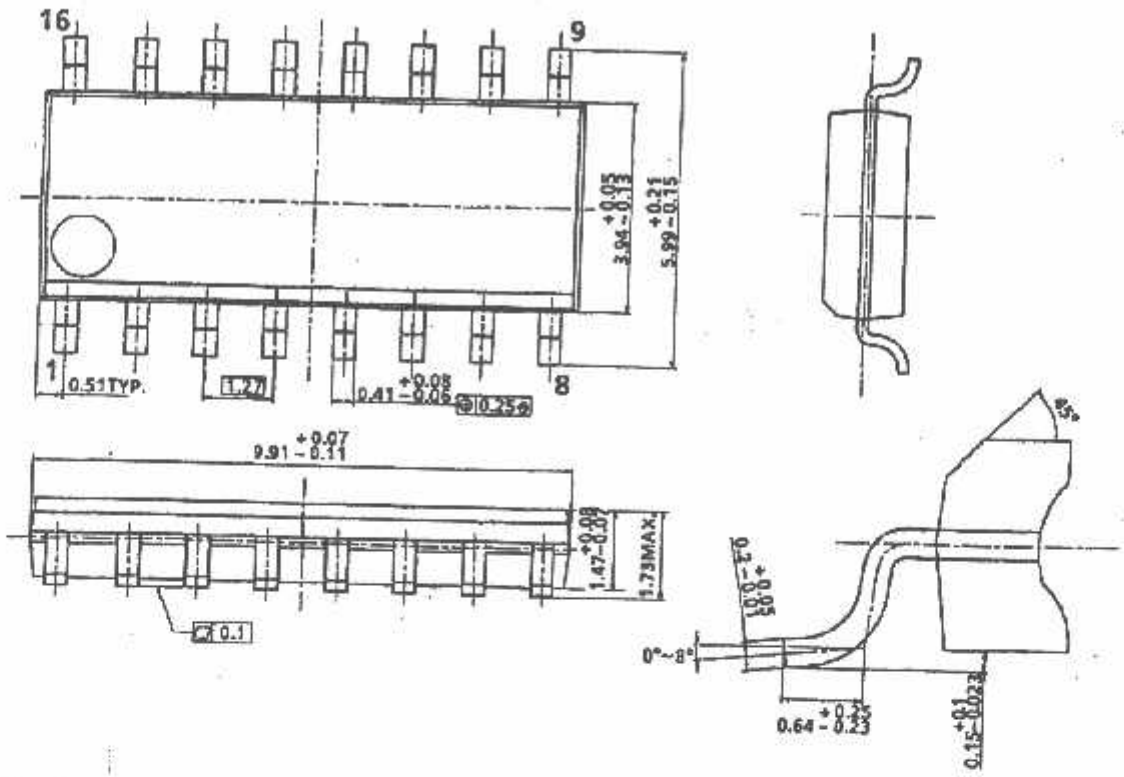
DIP16-P-300-2.54A



Weight: 1.11 g (Typ.)

PACKAGE DIMENSIONS

SOL16-P-150-1.27A



Weight: 0.15 g (Typ.)

RESTRICTIONS ON PRODUCT USE

000707EBA

- TOSHIBA is continually working to improve the quality and reliability of its products. Nevertheless, semiconductor devices in general can malfunction or fail due to their inherent electrical sensitivity and vulnerability to physical stress. It is the responsibility of the buyer, when utilizing TOSHIBA products, to comply with the standards of safety in making a safe design for the entire system, and to avoid situations in which a malfunction or failure of such TOSHIBA products could cause loss of human life, bodily injury or damage to property.
In developing your designs, please ensure that TOSHIBA products are used within specified operating ranges as set forth in the most recent TOSHIBA products specifications. Also, please keep in mind the precautions and conditions set forth in the "Handling Guide for Semiconductor Devices," or "TOSHIBA Semiconductor Reliability Handbook" etc..
- The TOSHIBA products listed in this document are intended for usage in general electronics applications (computer, personal equipment, office equipment, measuring equipment, industrial robotics, domestic appliances, etc.). These TOSHIBA products are neither intended nor warranted for usage in equipment that requires extraordinarily high quality and/or reliability or a malfunction or failure of which may cause loss of human life or bodily injury ("Unintended Usage"). Unintended Usage include atomic energy control instruments, airplane or spaceship instruments, transportation instruments, traffic signal instruments, combustion control instruments, medical instruments, all types of safety devices, etc.. Unintended Usage of TOSHIBA products listed in this document shall be made at the customer's own risk.
- The products described in this document are subject to the foreign exchange and foreign trade laws.
- The information contained herein is presented only as a guide for the applications of our products. No responsibility is assumed by TOSHIBA CORPORATION for any infringements of intellectual property or other rights of the third parties which may result from its use. No license is granted by implication or otherwise under any intellectual property or other rights of TOSHIBA CORPORATION or others.
- The information contained herein is subject to change without notice.