

**INSTITUT TEKNOLOGI NASIONAL MALANG
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ELEKTRONIKA**



**PERENCANAAN DAN PEMBUATAN ALAT PENGUBAH
JALUR KERETA API PADA SEBUAH STASIUN BERBASIS
AT89S51 SECARA REMOTE DAN TERMONITOR**

SKRIPSI

Disusun Oleh :

DADANG INDARTATO

NIM: 01.17.179



SEPTEMBER 2006

LEMBAR PERSETUJUAN

PERANCANGAN DAN PEMBUATAN ALAT PENGUBAH JALUR
KERETA API PADA SEBUAH STASIUN BERBASIS AT89S51 SECARA
REMOTE DAN TERMONITOR

*Disusun dan Diajukan untuk Melengkapi dan Memenuhi Syarat
Guna Mencapai Gelar Sarjana Teknik*

Disusun Oleh :

Dadang Indartato

01.17.179

Mengetahui
Ketua Jurusan Teknik Elektro

(Ir. F. Yudi Supraptomo, MT)

NIP.Y. 1039300274

Diperiksa dan Disetujui
Dosen Pembimbing

(Joseph Deddy Irawan, ST, MT.)

NIP. 132315178

KONSENTRASI TEKNIK ELEKTRONIKA
JURUSAN TEKNIK ELEKTRO S-1
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG

DADANG INDARTATO, 2006. Judul “Perencanaan Dan Pembuatan Alat Pengubah Jalur Kereta Api Pada Sebuah Stasiun Berbasis AT89S51 Secara Remote Dan Termonitor”, Skripsi Jurusan Teknik Elektro Strata 1, Program Studi Teknik Elektronika, Fakultas Teknologi Industri, Institut Teknologi Nasional Malang. Dosen Pembimbing : Joseph Deddy Irawan, ST, MT.

ABSTRAKSI

Kata kunci :Jalur Kereta Api, MikrokontrolerAT89S51, Reed Magnetik Switch, Motor DC, Buzzer.

Alat pengubah jalur Kereta Api ini dapat dipakai pada sebuah stasiun yang memiliki lebih dari 3 jalur atau lebih dengan sistem remote dan termonitor yang diwakili oleh tampilan LED sebagai pendeteksi jalur serta posisi Kereta Api.

Prinsip kerja dari alat tersebut adalah dengan penekanan tombol-tombol oleh operator pada meja monitoring yang setiap tombolnya telah terhubung dengan wesel penghubung jalur. Selain itu peralatan ini juga dilengkapi oleh *warning Sistem* pada operator berupa Buzzer apabila terjadi kesalahan dalam pembentukan jalur sebagai pengamanannya.]

Pada alat ini sensor yang dipakai berupa *Reed Magnetik Switch* sebagai pendeteksi posisi Kereta Api serta Motor DC untuk menghubungkan jalur utama dengan setiap jalur pada Stasiun.

Kerja keseluruhan alat ini dikontrol oleh Mikrokontroler Atmel 89S51 yang didukung program Assembler yang telah diDownload didalamnya serta Driver-Driver pada setiap rangkiannya baik itu pada sensor, motor, maupun untuk Buzzernya.

KATA PENGANTAR

Alhamdulillah, dengan memanjatkan puji syukur kehadirat Allah SWT, yang telah memberikan rahmat, hidayah serta segala karunia-Nya, akhirnya penyusun dapat menyelesaikan skripsi ini yang berjudul **“PERENCANAAN DAN PEMBUATAN ALAT PENGUBAH JALUR KERETA API PADA SEBUAH STASIUN BERBASIS AT89S51 SECARA REMOTE DAN TERMONITOR”**. Laporan skripsi ini merupakan salah satu persyaratan kelulusan Srata 1 Jurusan Teknik Elektro Program Studi Elektronika, Institut Teknologi Nasional Malang.

Keberhasilan penyusunan laporan skripsi ini tidak lepas dari dukungan dan bantuan berbagai pihak. Untuk itu penyusun menyampaikan terima kasih kepada :

1. Allah SWT, yang telah memberikan segala kemudahan sehingga laporan skripsi ini dapat terselesaikan dengan baik.
2. Ayah dan Ibu serta saudara-saudaraku yang telah memberi dukungan moril dan spiritual serta do’a restunya.
3. Bapak Prof. Dr. Ir Abraham Lomi, MSSE selaku Rektor Institut Teknologi Nasional Malang.
4. Bapak Ir. Mochtar Asroni, MSME selaku Dekan Fakultas Teknologi Industri Institut Teknologi Nasional Malang.
5. Bapak Ir. F. Yudi Limpraptono, MT, selaku Ketua Jurusan Teknik Elektro S-1 Institut Teknologi Nasional Malang.

6. Bapak Joseph Deddy Irawan, ST, MT, selaku Dosen Pembimbing.
7. Teman-teman yang telah membantu terselesaikannya laporan skripsi ini.

Dengan segala itikad, kemampuan dan saran yang ada, laporan skripsi ini dapat terselesaikan dengan sebaik-baiknya. Namun karena keterbatasan waktu dan faktor lain yang dihadapi sehingga menyebabkan laporan skripsi ini tidak lepas dari banyaknya kekurangan. Karena itu sejumlah koreksi dan masukan konstruktif diperlukan guna kesempurnaan laporan skripsi ini. Semoga laporan skripsi dari pemikiran sederhana ini akan menjadi cikal bakal dari karya yang lebih inovatif dan dapat bermanfaat untuk semua orang.

Malang, September 2006

Penyusun

DAFTAR ISI

	Halaman
LEMBAR PERSETUJUAN	ii
ABSTRAKSI	iii
KATA PENGANTAR	iv
DAFTAR ISI	vi
DAFTAR GAMBAR	ix
DAFTAR TABEL	xi
 BAB I PENDAHULUAN	
1.1 Latar Belakang	1
1.2 Rumusan Masalah	2
1.3 Tujuan	2
1.4 Batasan Masalah	2
1.5 Metodologi	3
1.6 Sistematika Penulisan	4
 BAB II LANDASAN TEORI	
2.1 Mikrokontroler AT89S51	6
2.1.1 Umum	6
2.1.2 Perangkat Keras Mikrokontroler AT89S51	6
2.1.3 Arsitektur Mikrokontroler AT89S51	8

2.1.4 Konfigurasi Pin-Pin Mikrorokontroller AT89S51	9
2.1.5 Organisasi Memori	12
2.1.6 SFR (<i>Spesial Function Register</i>)	14
2.1.7 Metode Pengalamatan	19
2.2 Reed Magnetik Switch	21
2.3 Diode	22
2.3.1 LED	23
2.4 Relai	24
2.5 Buzzer	26
2.6 Motor DC	27
2.6.1 Cara Kerja Motor DC	29
2.6.2 Pengendali Arah Putaran Motor DC	31

BAB III PERENCANAAN DAN PEMBUATAN ALAT

3.1 Perencanaan Perangkat Keras	32
3.1.1 Perencanaan Block Diagram	32
3.1.2 Gambar Prototype Alat	34
3.1.3 Prinsip Kerja Alat	35
3.1.4 Perencanaan Rangkaian Mikrokontroller AT89S8252	36
3.1.4.1 Mikrokontroller Sebagai Sistem Minimum	36
3.1.4.2 Perencanaan Penggunaan Port-Port Pada Mikrokontroller AT89S51	38
3.1.5 Perencanaan Rangkaian Driver Buzzer	40

DAFTAR GAMBAR

Gambar 2.1	Diagram Blok Mikrokontroller AT89S51	1
Gambar 2.2	Konfigurasi Pin-Pin Mikrokontroller AT89S51	9
Gambar 2.3	Osilator Eksternal Mikrokontroller AT89S51.....	12
Gambar 2.4	Memori Program	13
Gambar 2.5	128 Byte rendah (a) dan 128 Byte Atas Pada RAM Internal (b)	14
Gambar 2.6	Register PSW dalam Mikrokontroller AT89S51	17
Gambar 2.7	Reed Magnetik Switch	22
Gambar 2.8	Simbol Diode.....	23
Gambar 2.9	Simbol LED.....	23
Gambar 2.10	Cara Kerja Relai	24
Gambar 2.11	Relai SPST (<i>Single Pin Single Terminal</i>).....	25
Gambar 2.12	Relai SPDT (<i>Single Pin Dual Terminal</i>).....	25
Gambar 2.13	Relai DPST (<i>Dual Pin Single Terminal</i>).....	25
Gambar 2.14	Relai DPDT (<i>Dual Pin Dual Terminal</i>)	26
Gambar 2.15	Rangkaian Driver Buzzer	27
Gambar 2.16	Garis-Garis Medan Magnet disekitar Arus Listrik.....	27
Gambar 2.17	Kaidah Tangan Kanan.....	28
Gambar 2.18	Cara Kerja Motor DC	29
Gambar 2.19	Sebuah Motor DC.....	30
Gambar 2.20	Pengendalian Arah Putaran Motor DC.....	31
Gambar 3.1	Diagram Blok Sistem	32

Gambar 3.2	Prototipe Alat	34
Gambar 3.3	Rangkaian Clock dan Reset dari AT89s51.....	37
Gambar 3.4	Rancangan Pemakaian Port – port Mikrokontroler AT89S51 ...	38
Gambar 3.5	Rangkaian Driver Buzzer	40
Gambar 3.6	Rangkaian Driver Motor DC.....	44
Gambar 3.7	Rangkaian Reed Magnetik Switch	45
Gambar 4.1	Rangkaian Driver Motor	50
Gambar 4.2	Tampilan Hasil Pengukuran Ib pada BC547	50
Gambar 4.3	Tampilan Hasil Pengukuran Ic pada BC547	51
Gambar 4.4	Tampilan Hasil Pengukuran Ib pada BD139.....	51
Gambar 4.5	Tampilan Hasil Pengukuran Ic pada BD139.....	51
Gambar4.6	Rangkaian Driver Buzzer.....	55

DAFTAR TABEL

Tabel 2.1	Fungsi Khusus Port 3	11
Tabel 2.2	Special Function Register.....	15
Tabel 4.1	Hasil Pengujian Rangkaian Driver Motor1.....	51
Tabel 4.2	Hasil pengujian Rangkaian Driver Motor2.....	53
Tabel 4.3	Hasil pengujian Rangkaian Driver Buzzer.....	53

BAB I

PENDAHULUAN

1.1. Latar Belakang

Perkembangan ilmu pengetahuan dan teknologi yang semakin pesat pada saat ini menuntut adanya mobilitas yang sangat tinggi bagi masyarakat, untuk mewujudkan hal tersebut dibutuhkan sarana transportasi sebagai alat mengoptimalkan tenaga serta waktu guna mencapai suatu tujuan, baik itu memakai transportasi darat, laut maupun transportasi udara.

Salah satu alat transportasi yang paling banyak diminati oleh masyarakat adalah Kereta Api, selain tarif yang terjangkau oleh semua lapisan masyarakat kemungkinan untuk terjadi kecelakaan juga relative kecil jika dibandingkan dengan transportasi darat lainnya. Dengan adanya berbagai macam inovasi dalam bidang Kereta Api maka diharapkan kecelakaan dapat ditekan seminimal mungkin.

Peningkatan pelayanan Kereta Api baik itu saat dalam perjalanan maupun yang berada di stasiun senantiasa mendapat perhatian yang besar guna kenyamanan penumpang maupun pegawai operasional, salah satunya adalah otomatisasi perpindahan rel Kereta Api di sebuah Stasiun yang mempunyai beberapa jalur pemberhentian.

Dengan dilatar belakangi oleh beberapa hal yang telah disebutkan diatas, maka memungkinkan bagi penulis untuk merencanakan suatu pembuatan alat yang dapat mengatur perpindahan jalur Kereta Api yang mempunyai lebih dari

dua jalur pemberhentian di sebuah Stasiun secara otomatis yang dijalankan oleh sebuah sistem.

1.2. Rumusan Masalah

. Masalah yang mungkin timbul dalam pembuatan sistem tersebut ialah:

1. Bagaimana membuat miniatur atau prototype jalur Kereta Api yang menyerupai jalur rel di sebuah Stasiun.
2. Bagaimana merencanakan dan membuat instalasi hardware dan software pada mikrokontroler AT89S51

1.3. Tujuan

Tujuan dari pembuatan Tugas Akhir ini adalah dapat membuat miniatur alat yang dapat mengatur perpindahan jalur Kereta Api di sebuah stasiun secara otomatis serta dapat diaplikasikan pada kehidupan sehari-hari sehingga meningkatkan keamanan dan kenyamanan transportasi serta meringankan kerja operator di suatu Stasiun.

1.4. Batasan Masalah

Dalam ruang lingkup pembahasan pada perancangan dan pembuatan alat pengubah jalur Kereta Api di sebuah Stasiun berbasis MC 89S51 secara otomatis yang termonitor, permasalahan yang akan dibatasi meliputi :

1. Pembuatan alat pengubah jalur Kereta Api di sebuah Stasiun berbasis MC 89S51 secara otomatis hanya berupa miniatur atau prototype.
-

2. Jumlah jalur KA di Stasiun hanya dibuat sebanyak tiga jalur.
3. Jumlah KA yang berhenti di Stasiun dibatasi maksimal dua buah.
4. Monitoring berupa tampilan LED sebagai indikatornya pada meja monitoring.

1.5. Metodologi

Metodologi yang dipakai dalam penyusunan Tugas Akhir ini dapat dijelaskan sebagai berikut:

1. Studi Literatur, yaitu mempelajari teori-teori yang berhubungan dengan alat yang dirancang.
 2. Perencanaan alat, sebelum dilakukan pembuatan alat terlebih dahulu dilakukan penentuan spesifikasi alat yang dirancang maka dilakukan perancangan alat dengan langkah-langkah sebagai berikut:
 1. Perencanaan diagram blok sistem.
 2. Perencanaan rangkaian driver.
 3. Perencanaan rangkaian utama mikrokontroler.
 4. Perancangan perangkat lunak.
 3. Pembuatan alat, dimulai dari pembuatan PCB dilanjutkan dengan perakitan komponen pada PCB dan terakhir adalah tahap pembuatan perangkat lunak yang diperlukan untuk pengendalian perangkat keras sistem.
-

perangkat lunak yang diperlukan untuk pengendalian perangkat keras sistem.

4. Pengujian sistem, pengujian dilakukan untuk mengetahui kesesuaian antara alat yang dirancang dengan spesifikasi yang telah ditentukan sebelumnya.
5. pengambilan kesimpulan, dilakukan setelah mendapatkan hasil dari perancangan dan pengujian alat. Jika hasil yang diperoleh telah sesuai dengan spesifikasi yang ditentukan saat dilakukan perancangan, berarti pembuatan alat tersebut telah sesuai dengan harapan.

1.6. sistematika Penulisan

Bab I :Pendahuluan

Bab ini membahas mengenai hal-hal yang menjadi latar belakang, rumusan masalah, tujuan, batasan masalah, metodologi, serta sistematika pembahasan.

Bab II :Tinjauan Pustaka

Bab ini membahas tentang teori-teori yang mendasari dan mendukung dalam pembuatan sistem, yaitu: tentang mikrokontroler AT89S51, motor DC, relay, Buzzer dan Reed Magnetic Switch.

Bab III : Perancangan Dan Pembuatan

Bab ini membahas tentang perencanaan dan perancangan Hardware. Software yang dipakai dalam keseluruhan sistem tersebut.

Bab IV : Pengujian Dan Analisa

Bab ini membahas mengenai pengujian dan analisa terhadap alat yang telah dibuat.

Bab V :Penutup

Bab ini memuat kesimpulan yang diperoleh dari hasil pembuatan serta pengujian pembuatan tugas akhir ini dan saran.

BAB II

LANDASAN TEORI

2.1. Mikrokontroler AT89S51

2.1.1. Umum

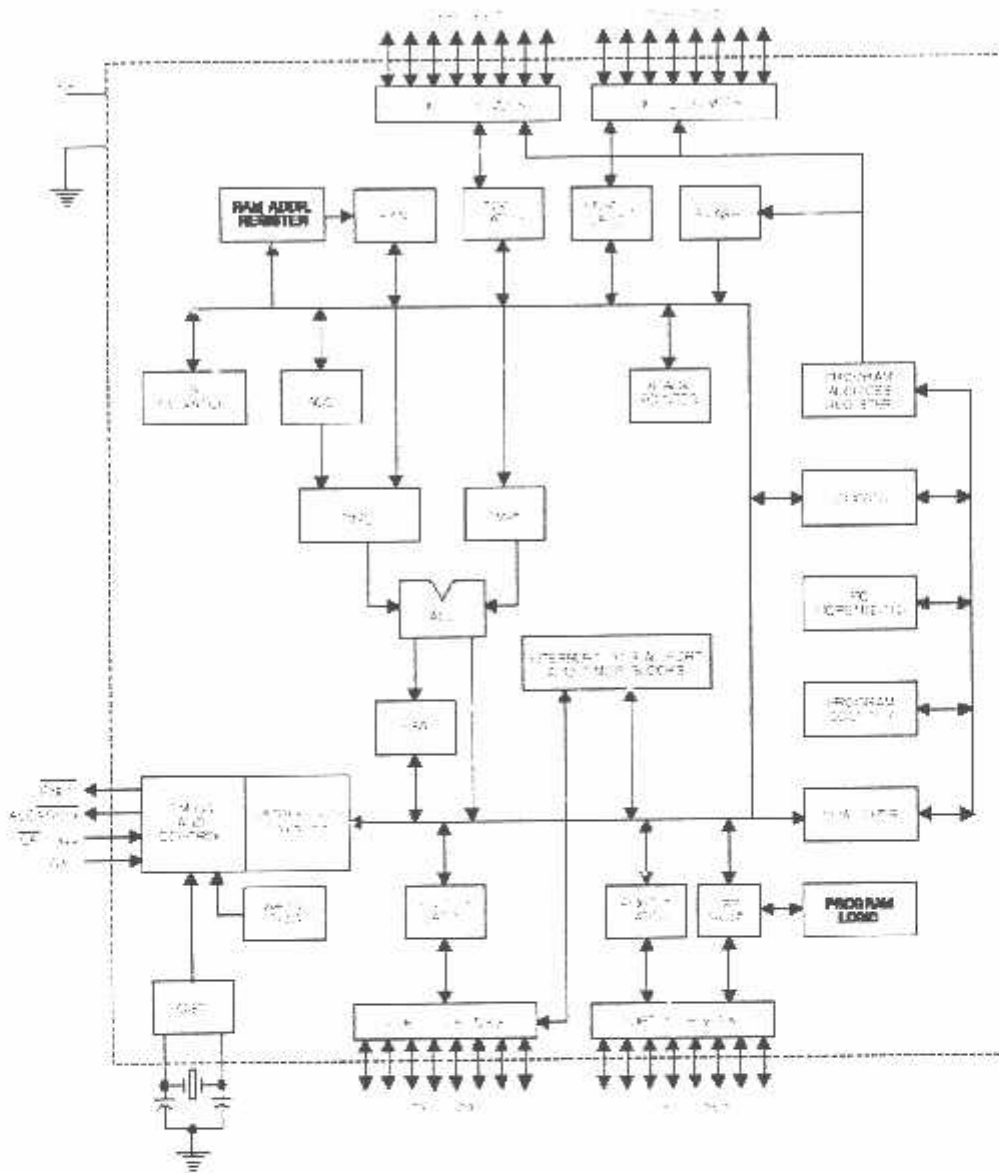
Perbedaan mendasar antara mikrokontroler dan mikroprosesor adalah mikrokontroler selain memiliki CPU, juga dilengkapi dengan memori dan I/O yang merupakan kelengkapan sebagai sistem minimum mikrokontroler sehingga mikrokontroler dapat dikatakan sebagai mikrokomputer dalam keping tunggal yang dapat berdiri sendiri (*stand alone single chip mikrokomputer*).

Mikrokontroler AT89S51 adalah mikrokontroler ATMEL yang kompatibel penuh dengan mikrokontroler keluarga MCS-51, membutuhkan daya yang rendah, memiliki unjuk kerja yang tinggi, dan merupakan mikrokontroler 8 bit yang dilengkapi 4 Kbyte EPROM (*Erasable and Programmable Read Only Memory*) dan 128 byte RAM (*Random Access Memory*) internal. Program memori dapat diprogram ulang dalam sistem atau dengan menggunakan *Conventional Nonvolatile Memory Programmer*.

Dalam sistem mikrokontroler terdapat dua hal yang mendasar, yaitu: perangkat keras dan perangkat lunak yang keduanya saling terkait dan mendukung.

2.1.2. Perangkat Keras Mikrokontroler AT89S51

Blok diagram mikrokontroler AT89S51 tampak seperti pada Gambar 2.1 :



Gambar 2.1. Blok Diagram Mikrokontroler AT89S51¹

Mikrokontroler AT89S51 secara umum memiliki:

- CPU 8 bit
- Memori
- Port I/O yang dapat diprogram

¹ *Sumber: Atmel Data Sheet*

- Timer dan Counter
- Sumber Interupt
- Port Serial yang dapat diprogram
- Osilator dan Clock

2.1.3. Arsitektur Mikrokontroler AT89S51

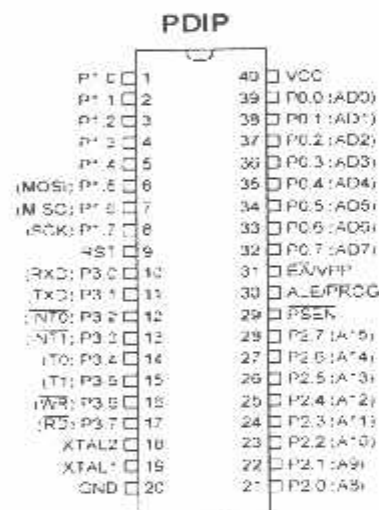
Arsitektur mikrokontroler AT89S51 adalah sebagai berikut:

1. CPU (*Central Processing Unit*) 8 bit dengan register A (*accumulator*) dan register B.
 2. Program Counter (PC) dan Data Pointer (DPTR) 16 bit.
 3. Program Status Word (PSW) 8 bit.
 4. Stack Pointer (SP) 4 bit.
 5. Flash memory dengan kapasitas 4 Kbyte.
 6. RAM internal dengan kapasitas 128 byte, yang tersusun atas:
 - 4 bank register, yang masing-masing berisi 8 register
 - 16 byte alamat serbaguna yang dapat diakses sebagai byte atau bit, tergantung software yang digunakan
 - 80 byte memory data serbaguna.
 7. Port input-output sebanyak 32 pin yang tersusun atas Port 0 - Port 3, masing-masing 8-bit.
 8. 2 buah Timer / Counter 16 bit.
 9. 2 buah port serial full duplex
 10. Register Kontrol, yaitu: TCON, SCON, PCON, IP, dan IE.
-

11. 5 buah sumber interupt (2 buah sumber interupt external dan 3 buah sumber interupt internal).
12. Rangkaian Osilator dan Clock Internal.
13. Watchdog Programmable Timer.
14. Pemrograman ISP (*In Sytem Programmable*) yang fleksibel.

2.1.4. Konfigurasi Pin-Pin Mikrokontroller AT89S51

Konfigurasi kaki-kaki mikrokontroller terdiri dari 40 pena (pin), seperti terlihat pada Gambar 2.2 :



Gambar 2.2. Konfigurasi Pin-Pin Mikrokontroller AT89S51²

Fungsi dari tiap-tiap pena adalah sebagai berikut:

1. VCC (supply tegangan).
2. GND (ground).
3. PORT 0.

² Sumber: Atmel Data Sheet

Merupakan port I/O dua arah dan dikonfigurasi sebagai multipleks dua bus alamat rendah (A0-A7) dan data selama pengaksesan program memori dan data memori eksternal.

4. PORT 1.

Merupakan port I/O dua arah dengan pull-up dan juga menerima low-order address byte selama pemrograman dan verifikasi dari flash. Pada mikrokontroler AT89S51 port 1 memiliki 3 pin dengan fungsi khusus. Adapun pin-pin dengan fungsi khusus tersebut adalah:

- P1.5 MOSI (Master data output, Slave data input untuk kanal SPI)
- P1.6 MISO (Master data input, Slave data input untuk kanal SPI)
- P1.7 SCK (Master clock output, Slave clock input untuk kanal SPI)

5. PORT 2.

Merupakan port I/O dengan internal pull-up. Mengeluarkan address tinggi selama pengambilan (*fetching*) program memori eksternal. Selama pengaksesan ke eksternal data memori, port 2 mengeluarkan isi P2 SFR (*Special Function Register*). Menerima address dan beberapa sinyal kontrol selama pemrograman.

6. PORT 3.

Merupakan port I/O dengan internal pull-up. Beberapa pin pada port 3 juga memiliki fungsi khusus, seperti pada Tabel 2.1:

Tabel 2.1. Fungsi Khusus Port 3³

PIN	NAMA	BIT ADDRESS	FUNGSI
P3.0	RXD	B0H	Receive data for serial port
P3.1	TXD	B1H	Transmit data for serial port
P3.2	INT0	B2H	External interrupt 0
P3.3	INT1	B3H	External interrupt 1
P3.4	T0	B4H	Timer/counter 0 external input
P3.5	T1	B5H	Timer/counter 1 external input
P3.6	WR	B6H	External data memory write strobe
P3.7	RD	B7H	External data memory read strobe

7. RST

Perubahan taraf tegangan dari rendah ke tinggi akan mereset AT89S51.

8. $\overline{ALE}/\overline{PROG}$

Pulsa output ALE digunakan untuk proses *latching* pada alamat byte rendah (A0-A7) selama pengaksesan ke eksternal memory. Pin ini juga digunakan untuk memasukkan pulsa program selama pemrograman.

9. \overline{PSEN}

Merupakan strobe baca ke program memori eksternal.

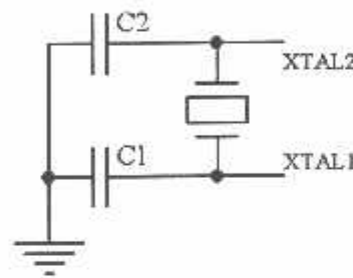
10. $\overline{EA}/\overline{VPP}$

External Address Enable (EA) harus digroundkan jika mikrokontroler mengakses memory eksternal. Untuk melakukan pengaksesan memori internal maka EA dihubungkan ke VCC.

³ Sumber: Pelatihan Mikrokontroler MCS-51, Hafindo Electronic&Education

11. X-TAL 1 dan X-TAL 2

Kaki ini dihubungkan dengan kristal bila menggunakan osilator internal. X-TAL 1 merupakan input inverting osilator amplifier, sedangkan X-TAL 2 merupakan output inverting osilator amplifier. Gambar 2.2 adalah Osilator Eksternal :



Gambar 2.3. Osilator Eksternal Mikrokontroler AT89S51⁴

2.1.5. Organisasi Memori

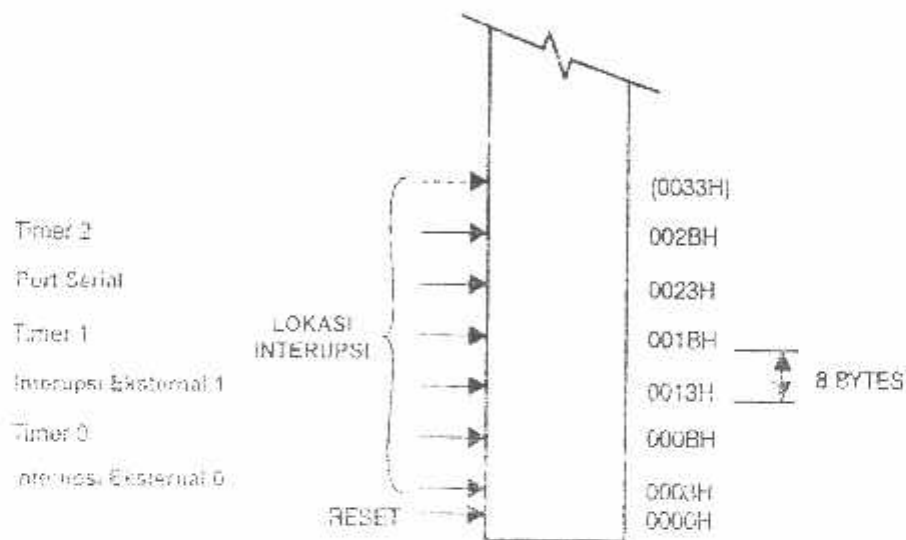
Organisasi memori pada mikrokontroler AT89S51 dapat dibagi menjadi dua bagian besar yaitu memori program dan memori data. Pembagian tersebut didasarkan atas fungsi dari penyimpanan data maupun program. Memori program seperti Gambar 2.4 digunakan untuk menyimpan instruksi-instruksi yang akan dijalankan oleh mikrokontroler, sedangkan memori data digunakan sebagai tempat yang sedang diolah oleh mikrokontroler.

Program mikrokontroler disimpan dalam memori program berupa ROM. Mikrokontroler AT89S51 dilengkapi dengan ROM internal dengan kapasitas 4 Kbyte, sehingga untuk menyimpan program tidak digunakan ROM eksternal yang

⁴ Sumber: Atmel Data Sheet

terpisah dari mikrokontroler. Agar tidak menggunakan memori program eksternal maka pin \overline{EA} dihubungkan dengan VCC.

Memori program mikrokontroler menggunakan alamat 16 bit mulai 0000_{16} - $0FFF_{16}$, sehingga kapasitas penyimpanan program maksimal adalah 4K byte. Sinyal \overline{PSEN} (*Program Store Enable*) tidak digunakan apabila digunakan memori program internal.

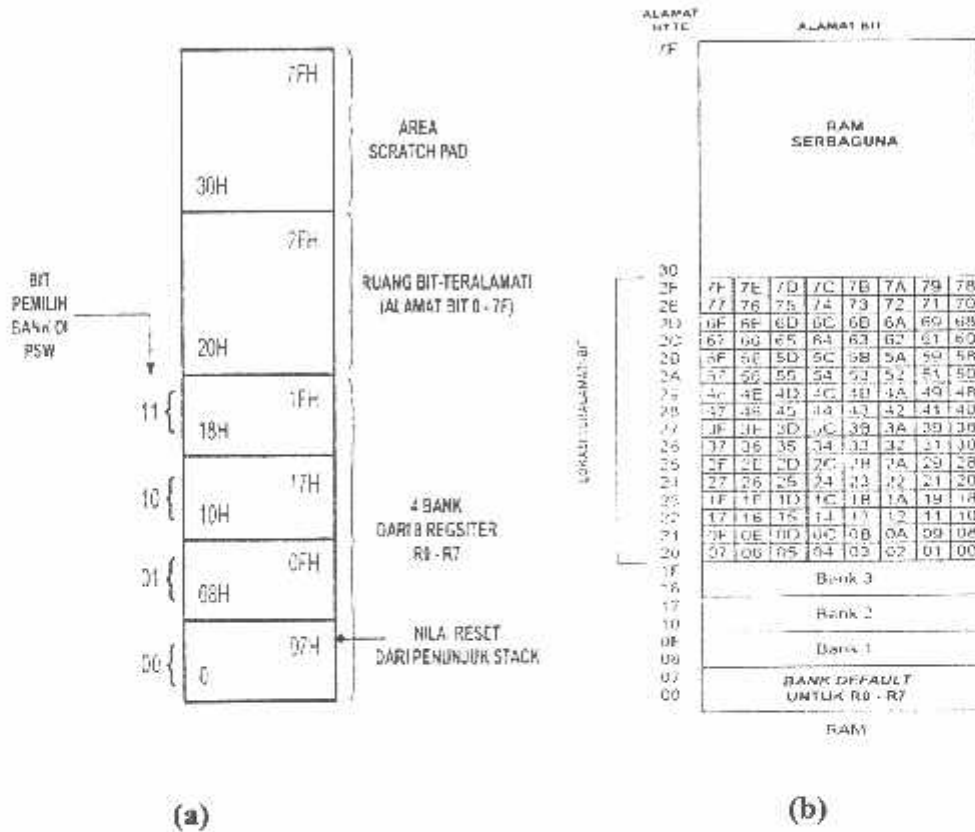


Gambar 2.4. Memori Program⁵

Selain memori program, mikrokontroler AT89S51 juga memiliki memori data internal 128 byte dan mampu mengakses memori data eksternal sebesar 64 Kbyte. Semua memori data internal dapat dialamati dengan data langsung atau tidak langsung. Ciri dari pengalamatan langsung adalah *operand* adalah alamat register yang berisi alamat data yang akan diolah. Sebagian memori tersebut dapat dialamati dengan pengalamatan register, dan sebagian lagi dapat dialamati dengan

⁵ Sumber: Atmel Data Sheet

memori satu bit. Untuk membaca data digunakan sinyal \overline{RD} , sedangkan untuk menulis digunakan sinyal \overline{WR} . Gambar 2.5 adalah RAM Internal 128 Byte Rendah dan Atas :



Gambar 2.5. 128 Byte Rendah (a) dan 128 Byte Atas Pada RAM Internal (b)⁶

2.1.6. SFR (Special Function Register)

Register Fungsi Khusus (Special Function Register) terletak pada byte ke 128 bagian atas memori data internal dan berisi register-register untuk pelayanan latch port, timer, program status words, control peripheral dan sebagainya. Alamat register fungsi khusus ditunjukkan pada Tabel 2.2.

⁶ Sumber: Atmel Data Sheet

Tabel 2.2. Special Function Register⁷

Simbol	Nama Register	Alamat
ACC	Accumulator	E0 _H
B	Register B	F0 _H
PSW	Program Status Word	D0 _H
SP	Stack Pointer	81 _H
DPL	Bit Rendah	82 _H
DPH	Bit Tinggi	83 _H
P0	Port 0	80 _H
P1	Port 1	90 _H
P2	Port 2	A0 _H
P3	Port 3	B0 _H
IP	Interrupt Priority Control	D8 _H
IE	Interrupt Enable Control	A8 _H
TMOD	Timer/Counter Mode Control	89 _H
TCON	Timer/Counter Control	88 _H
TH0	Timer/Counter 0 High Control	8C _H
TL0	Timer/Counter 0 Low Control	8A _H
TH1	Timer/Counter 1 High Control	8D _H
TL1	Timer/Counter 1 Low Control	8B _H
SCON	Serial Control	98 _H
SBUF	Serial Data Buffer	99 _H
PCON	Power Control	87 _H

Beberapa macam register fungsi khusus yang sering digunakan adalah sebagai berikut:

1. *Accumulator (ACC)* merupakan register umum untuk mengakumulasikan hasil dari instruksi-instruksi. Daya tampung sebesar

⁷ Sumber : Bereksperimen Dengan Mikrokontroler 8031

- 1 byte data serta merupakan register yang paling sering dipakai. Akumulator ini menangani instruksi penambahan dan pengurangan.
2. *Register R* merupakan delapan set register yang dinamakan R0, R1, R2, R3, R4, R5, R6 dan R7, fungsi dari register-register ini adalah sebagai register yang membantu penyimpanan data yang menggunakan banyak operasi. Register-register ini yang membantu akumulator dalam melakukan operasi antara dua operan.
 3. *Register B* merupakan register khusus yang berfungsi melayani operasi perkalian (MUL AB) dan pembagian (DIV AB). Karenanya apabila diperlukan untuk mengalikan atau membagi akumulator A dengan suatu harga yang lain maka dapat dilakukan dengan menyimpan harga tersebut ke dalam register B kemudian menjalankan instruksinya.
 4. *Stack Pointer (SP)* merupakan register 8 bit data yang dapat diletakkan di alamat manapun pada RAM internal. Apabila suatu harga dimasukkan ke dalam *stack*, AT89S51 pertama-tama akan menambah harga SP kemudian akan menyimpan ke dalam memory yang bersesuaian. Demikian juga apabila harga diambil dari *stack*, maka AT89S51 akan mengambil data dari *stack* kemudian akan mengurangi harga *stack*.
 5. *Data Pointer (DPTR)* terdiri dari dua register, yaitu untuk byte tinggi (*Data Pointer High, DPH*) dan byte rendah (*Data Pointer Low, DPL*) yang berfungsi untuk mengunci alamat 16 bit. DPTR berfungsi untuk menunjuk suatu lokasi data, namun pada beberapa perintah DPTR digunakan untuk mengakses memory eksternal.
-

6. *PC (Program Counter)* merupakan alamat 16 bit yang menginstruksikan AT89S51 alamat instruksi yang selanjutnya akan dilaksanakan. Saat inisialisasi AT89S51, PC terisi dengan 00000h dan akan bertambah satu setiap kali instruksi telah dilaksanakan. Harga PC tidak dapat langsung dirubah dengan menggunakan perintah `MOV PC,2340h`, namun dengan perintah `LJMP 2340` yang akan mengisi PC dengan 2340h.
7. *Program Status Word (PSW)* berisi bit-bit status yang berkaitan dengan kondisi CPU saat itu. PSW terletak pada alamat D0H. Gambar register PSW tampak seperti pada gambar 2.6 :

PSW								
D0H	PSW.7	PSW.6	PSW.5	PSW.4	PSW.3	PSW.2	PSW.1	PSW.0
	CY	AC	F0	RS1	RS0	OV	-	P

Gambar 2.6. Register PSW dalam Mikrokontroler AT89S51⁸

- *CY (flag carry)*

Flag carry, yang terletak pada alamat D7H, berfungsi sebagai pendeteksi terjadinya kelebihan pada operasi penjumlahan, atau terjadinya peminjaman (*borrow*) pada operasi pengurangan. Misalnya, jika data pada akumulator adalah FFH dan dijumlahkan dengan bilangan satu atau lebih, maka akan terjadi kelebihan sehingga akan membuat carry menjadi set. Demikian juga apabila data pada akumulator adalah 00H dan dikurangkan dengan bilangan satu atau lebih, akan terjadi peminjaman sehingga membuat carry juga menjadi set.

⁸ *Sumber: Atmel Data Sheet*

- *AC (flag auxiliary carry)*

Flag auxiliary carry akan selalu dalam kondisi set apabila pada saat proses penjumlahan terjadi carry dari bit ketiga hingga bit keempat.

- *Flag 0*

Flag 0 dapat digunakan untuk tujuan umum tergantung pada kebutuhan pemakai.

- *RS (Register Select)*

Bit Pemilih Bank Register (*Register Bank Select Bits*) RS0 dan RS1 digunakan untuk menentukan lokasi dari bank register (R0-R7) pada memori. RS0 dan RS1 selalu bernilai 0 setiap kali sistem di reset sehingga lokasi dari register R0 hingga R7 akan berada pada alamat 00H hingga 07H.

- *OV (flag overflow)*

Flag overflow akan berada pada kondisi set jika pada operasi aritmatik menghasilkan bilangan yang lebih besar daripada 128 atau lebih kecil dari -128.

- *P (bit paritas)*

Bit paritas akan berada pada kondisi set jika jumlah bit 1 dalam akumulator adalah ganjil dan akan berada pada kondisi clear jika jumlah bit 1 dalam akumulator adalah genap. Misalnya, data yang tersimpan pada akumulator adalah 10101110b atau AEH maka parity bit akan berada pada kondisi set. Data AEH mempunyai lima bit yang berkondisi 1 atau dapat disebut mempunyai bit 1 dalam jumlah yang ganjil.

8. *Port 0* sampai *Port 3* merupakan register yang berfungsi untuk membaca dan mengeluarkan data pada port 0, 1, 2, 3. Masing-masing register ini dapat dialamatkan per-byte maupun per-bit.
9. *Control Register* terdiri dari register yang mempunyai fungsi kontrol. Untuk mengontrol sistem interupsi, terdapat dua register khusus, yaitu register IP (*Interrupt Priority*) dan register IE (*Interrupt Enable*). Untuk mengontrol timer/counter register khususnya adalah TCON (*Timer Counter Control*) serta pelayanan port serial menggunakan register SCON (*Serial Port Control*) yang akan dibahas pada bagian lain bab ini.

2.1.7. Metode Pengalamatan

Metode pengalamatan yang terdapat pada mikrokontroler AT89S51 adalah:

1. Pengalamatan Langsung (*Direct Addressing*).

Dalam pengalamatan langsung, operan-operan ditentukan berdasarkan alamat 8-bit dalam suatu instruksi. Hanya RAM data internal saja yang bisa diakses secara langsung

2. Pengalamatan Tak Langsung (*Indirect Addressing*).

Dalam pengalamatan tak langsung, instruksi menentukan suatu register yang digunakan untuk menyimpan alamat operan. Baik RAM internal maupun eksternal dapat diakses secara tak langsung. Register alamat untuk alamat-alamat 8-bit bisa menggunakan *Stack Pointer* atau R0 atau R1 dari bank register yang dipilih. Sedangkan untuk alamat 16-bit hanya bisa menggunakan register pointer data 16-bit atau DPTR.

3. Instruksi-instruksi Register.

Bank-bank register, yang masing-masing berisi R0 hingga R7 atau 8 register, dapat diakses melalui instruksi yang op-codenya mengandung 3 bit spesifikasi register (000 untuk R0, 001 untuk R1 hingga 111 untuk R7). Pengaksesan register dengan cara demikian bisa menghemat penggunaan kode instruksi, karena tidak memerlukan sebuah byte untuk alamat. Saat instruksi tersebut dikerjakan, satu dari delapan register pada bank yang terpilih yang diakses.

4. Instruksi-instruksi Register Khusus.

Beberapa instruksi hanya dikhususkan untuk suatu register tertentu. Misalnya, suatu instruksi yang hanya bekerja pada akumulator saja, sehingga tidak memerlukan alamat byte untuk menunjuk ke akumulator tersebut. Dalam hal ini, op-codenya sendiri telah mengandung penunjuk ke register yang benar. Instruksi yang mengacu akumulator sebagai A akan dikodekan dengan op-code spesifik akumulator.

5. Konstanta Langsung (*Immediate Constant*).

Nilai dari suatu konstanta dapat segera menyatu dengan op-kode dalam memori program. Misalnya, instruksi: `MOV A,#100`, yang akan menyimpan konstanta 100 (desimal) ke dalam akumulator. Bilangan yang sama tersebut bisa juga dituliskan dalam format heksa sebagai 64h (`MOV A,#64h`).

6. Pengalamatan Terindeks (*Indexed Addressing*).

Metode ini digunakan untuk mengakses memori program, yang ditujukan untuk membaca Tabel terindeks (*look up table*) yang tersimpan dalam memori program. Sebuah register 16-bit (DPTR atau PC) menunjuk ke awal Tabel dan akumulator di-set dengan angka indeks yang akan diakses. Alamat dari entri Tabel dalam memori program dibentuk dengan menjumlahkan data akumulator dengan penunjuk pada awal Tabel.

2.2. Reed Magnetic Switch

Reed Magnetic switch merupakan peralatan pemutus dan penghubung sumber listrik untuk rangkaian kontrol yang berfungsi sebagai saklar yang bekerja karena adanya pengaruh medan magnetic di sekitarnya, reed magnetic switch mempunyai kontak NO (*Normally Open*).

Biasanya reed magnetic switch ini digunakan dan ditempatkan sesuai dengan kebutuhan dan keadaan yang bersangkutan dan harus diperhitungkan jarak benda agar dapat mengaktifkan reed magnetic switch tersebut.

Reed magnetic switch mempunyai beberapa bagian yang antara lain tabung kaca bening serta kontak tembaga yang terletak didalam tabung tersebut. Cara kerja dari reed magnetic switch tersebut adalah pada saat ada pengaruh medan magnetic disekitarnya maka kondisi kontaktor didalam tabung yang tadinya *Normal-Open* akan terhubung karena tertarik gaya medan magnetik sehingga arus dapat mengalir pada kawat tembaga didalam tabung tetapi pada saat

pengaruh medan magnetic tersebut hilang maka kondisi dari reed magnetic switch tersebut akan kembali pada keadaan semula yaitu terbuka sehingga tidak ada aliran arus pada kawat penghantar tersebut.



Gambar 2.7. Reed Magnetic Swith⁹

2.3. DIODA

Secara ideal, dioda berlaku seperti konduktor sempurna (tegangan nol) jika dibias forward dan seperti isolator sempurna (arus nol) jika dibias reverse. Dalam istilah rangkaian, dioda berlaku seperti *saklar otomatis*. Jika arus konvensional berusaha mengalir searah anak panah dioda, saklar akan tertutup. Jika arus konvensional berusaha mengalir kearah sebaliknya, saklar terbuka. Inilah dasar yang paling dasar, kita tak dapat menyederhanakan lebih lanjut tanpa kehilangan ide utama dari dioda.

⁹ Sumber: *Enciclopedia of Electronic Circuit Volume 7*



Gambar 2.8 Simbol Dioda¹⁰

2.3.1. LED

Pada dioda dibias forward, electron pita konduksi melewati junction dan jatuh kedalam hole. Pada saat electron – electron jatuh dari pita konduksi ke pita valensi, mereka memancarkan energi. Pada dioda penyearah energi ini keluar sebagai panas. Tetapi pada LED, energi dipancarkan sebagai cahaya.

Dengan menggunakan unsur – unsur seperti gallium, arsen dan phosphor, pabrik dapat membuat LED yang memancarkan warna merah, kuning dan infra merah (tak kelihatan). LED yang menghasilkan pancaran yang kelihatan dapat berguna pada display peralatan.

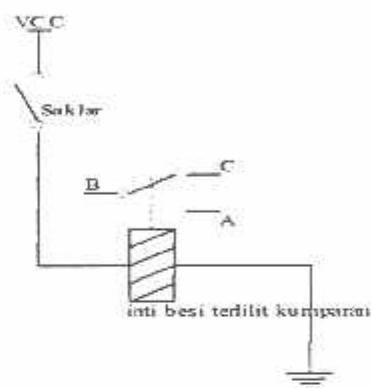


Gambar 2.9 Simbol LED¹¹

^{10,11} Sumber : *Prinsip-prinsip elektronik, edisi kedua*

2.4. Relay

Relay adalah komponen elektronika yang terdiri dari sebuah lilitan kawat (kumparan/koil) yang terlilit pada sebuah besi lunak. Jika kumparan dialiri arus listrik maka inti besi akan menjadi magnet dan menarik pegas sehingga kotak AB terhubung dan BC terputus.



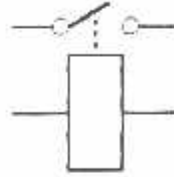
Gambar 2.10 Cara Kerja Relay¹²

Relay merupakan suatu alat untuk menghubungkan atau memutuskan kontak antara komponen yang satu dengan yang lain. Dalam memutus atau menghubungkan kontak digerakkan oleh *fluksi* yang ditimbulkan dari adanya medan magnet listrik yang dihasilkan oleh kumparan yang melilit pada besi lunak.

¹² Sumber : *Elektronika Dalam Industri*

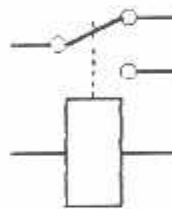
Ada beberapa macam relay, antara lain:

- SPST (*Single Pin Single Terminal*)



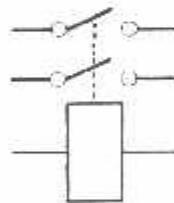
Gambar 2.11 Relay SPST¹³

- SPDT (*Single Pin Dual Terminal*)



Gambar 2.12 Relay SPDT¹⁴

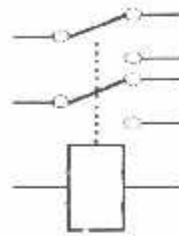
- DPST (*Dual Pin Single Terminal*)



Gambar 2.13 Relay DPST¹⁵

^{13,14,15} Sumber : *Elektronika Dalam Industri*

- DPDT (*Dual Pin Dual Terminal*)



Gambar 2.14 Relay DPDT¹⁶

Relay yang umum digunakan saat ini adalah relay jenis elektro mekanis yang terdiri atas kumparan system yang jika mendapat bias arus akan dapat mengendalikan kontak penghubung. Kontak yang ada pada relay ada dua macam yaitu:

1. Kontak Terbuka (*Normally Open*)

Adalah relay yang tidak bekerja apabila kontaknya terbuka.

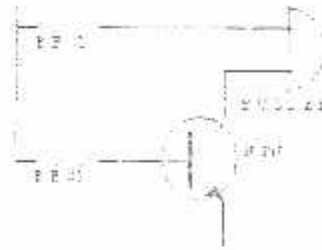
2. Kontak Tertutup (*Normally Close*)

Adalah relay yang akan bekerja apabila kontaknya terhubung

2.5. Buzzer

Perangkat *Buzzer* digunakan untuk menghasilkan bunyi, merupakan komponen resonator *piezoelectric* yang digunakan untuk mengadakan isyarat terdengar sebagai indikator. Buzzer akan aktif dengan cara mengeluarkan sinyal suara (berbunyi) dengan lama waktu sesuai dengan perencanaan nanti.

¹⁶sumber : *Elektronika Dalam Industri*



Gambar 2.15 Rangkaian Driver Buzzer¹⁷

2.6. Motor DC

Motor DC dalam Tugas Akhir ini digunakan sebagai motor penggerak wesel pada rel Kereta Api. Didalam teori medan magnet setiap arus yang mengalir melalui sebuah konduktor akan menimbulkan medan magnet. Arah medan magnet dapat ditentukan dengan kaidah tangan kanan. Ibu jari tangan menunjukkan arah aliran arus listrik sedangkan jari-jari yang lain menunjukkan arah medan magnet yang timbul, seperti yang ditunjukkan oleh gambar berikut ini:



Gambar 2.16 Garis-Garis Medan Magnet disekitar Arus Listrik¹⁸

¹⁷ Sumber : 303 Rangkaian Elektronika, 1997:278

¹⁸ Sumber : Fisika Fisis Kelima jilid 2

Kaidah tangan kanan untuk motor menunjukkan arah arus yang mengalir didalam sebuah konduktor yang berada dalam medan magnet. Jari tengah menunjukkan arah arus yang mengalir pada konduktor, jari telunjuk menunjukkan arah medan magnet dan ibu jari menunjukkan arah gaya putar. Adapun besarnya gaya yang bekerja pada konduktor tersebut dapat dirumuskan dengan :

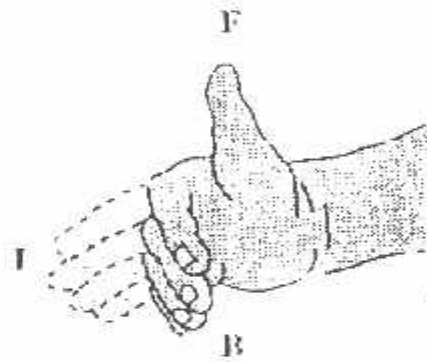
$$F = B \cdot I \cdot L \sin \theta \quad (\text{Newton})$$

Dimana : B = kerapatan *fluks* magnet (weber)

L = panjang konduktor (meter)

I = arus listrik (ampere)

$\sin \theta$ = sudut antara antara arus dengan garis-garis medan.

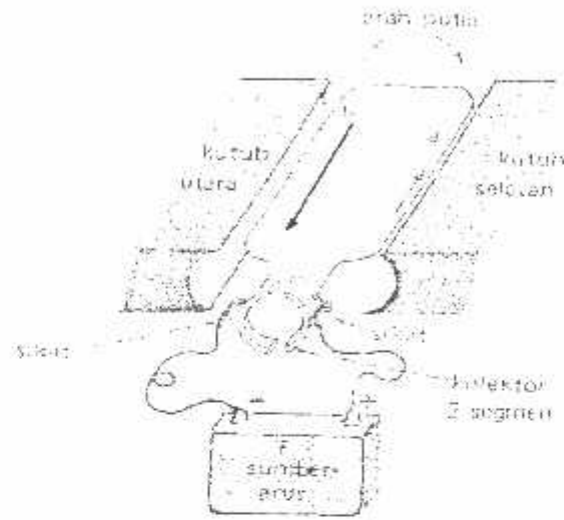


Gambar 2.17 Kaidah Tangan Kanan¹⁹

¹⁹ Sumber : Fisika Edisi Kelima jilid 2

2. 6.1. Cara Kerja Motor DC

Adapun cara kerja motor dc dapat dilihat pada gambar dibawah ini:



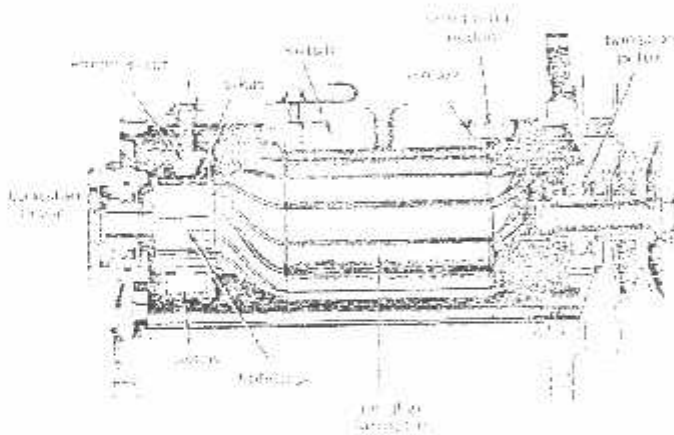
Gambar 2.18 Cara Kerja Motor DC²⁰

Ada satu lilit kawat a – b berada di dalam medan magnet. Lilitan ini dapat berputar dengan bebas, lilitan ini bisasa disebut dengan jangkar (*armour*).

Pada jangkar dimasukkan arus yang berasal dari sumber (baterai) E. koneksi baterai dengan jangkar melalui sikat-sikat. Sikat-sikat ini terpasang pada sebuah cincin yang terbelah dua, yang disebut kolektir. Adapun tujuan dari kontruksi ini adalah agar lilitan kawat dapat berputar apabila ada arus listrik yang melewatinya. Pada kawat yang berada di kanan arus mengalir dari depan ke belakang . dalam kawat yang di kiri, arus mengalir dari belakang ke depan . kawat a dan b secara berganti-gantian berada di kiri dan kanan. Karena itu arah arus di a dan arah arus di b selalu membolak balik. Pembalikan arah arus itu terjadi pada saat lilitan

²⁰ Sumber : *Elektronika Dalam Industri*

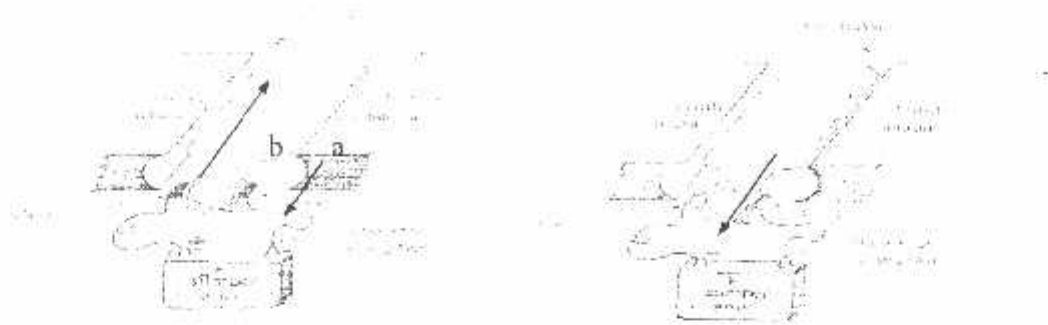
kawat melintasi posisi vertikal. Disini kolektor berfungsi bagaikan pnyearah mekanik. Flux magnet yang ditimbulkan magnet permanen disebut medan magnetnya motor. Dalam gambar arah fluk magnetik adalah dari kiri ke kanan. Adapun gaya yang bekerja pada penghantar b adalah ke atas, sementara gaya yang bekerja pada penghantar a adalah ke bawah . Gaya-gaya yang bekerja sama kuatnya, jadi ada kopel yang bekerja pada kawat sehingga lilitan pun dapat berputar. Setelah berputar 90^0 arah arus berbalik, pada saat itu penghantar a dan penghantar b bertukar tempat. Akibatnya arah gerak putaran tidak berubah.



Gambar 2.19 Sebuah Motor DC²¹

²¹ Sumber : *Elektronika Dalam Industri*

2.6.2. Pengendalian Arah Putaran Motor DC



Gambar 2.20 Pengendalian Arah Putaran Motor DC²²

Dari gambar 2.20 diatas, agar arah putaran motor dc berubah, maka polaritas tegangan pada baterai harus dibalik

²² Sumber : *Elektronika Dalam Industri*

BAB III

PERENCANAAN DAN PEMBUATAN ALAT

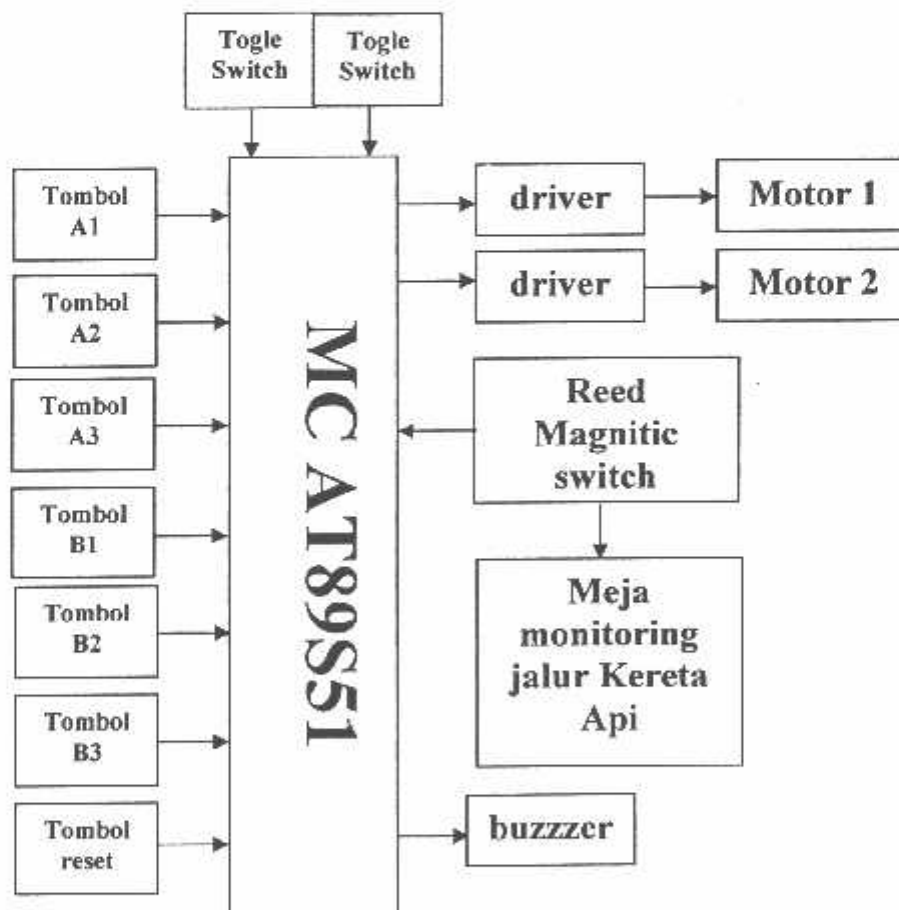
Perencanaan skripsi ini terdiri dari dua bagian, yaitu : perencanaan perangkat keras dan perencanaan perangkat lunak.

3.1. Perencanaan perangkat keras

Perencanaan perangkat keras terdiri dari beberapa bagian :

3.1.1 Perencanaan Blok Diagram

Secara garis besar prinsip kerja dari alat pengubah jalur rel KA di sebuah stasiun secara otomatis ini dapat dijelaskan melalui blok diagram sebagai berikut :



Gambar 3.1 Diagram Blok Sistem

Dari diagram blok diatas, maka dapat dilihat penjelasan dari tiap bloknnya adalah sebagai berikut :

- **Tombol A1**
Mendeteksi keadaan jalur pada jalur 1 dari posisi A.
 - **Tombol A2**
Mendeteksi keadaan jalur pada jalur 2 dari posisi A
 - **Tombol A3**
Mendeteksi keadaan jalur pada jalur 3 dari posisi A
 - **Tombol B1**
Mendeteksi keadaan jalur pada jalur 1 dari posisi B
 - **Tombol B2**
Mendeteksi keadaan jalur pada jalur 2 dari posisi B
 - **Tombol B3**
Mendeteksi keadaan jalur pada jalur 3 dari posisi B
 - **Tombol Reset**
Merestet kerja sistem secara keseluruhan
 - **Togle switch**
Memiliki dua kondisi yang menunjukkan asal Kereta Api yang akan memasuki Stasiun dan menunjukkan arah atau tujuan Kereta Api saat akan meninggalkan stasiun
 - **Buzzer**
Buzzer merupakan komponen resonator *piezoelectric* yang digunakan untuk mengadakan isyarat terdengar sebagai alarm. Buzzer disini berfungsi untuk memberikan sinyal suara kepada operator
 - **Driver motor**
Driver motor dipakai untuk mengaktifkan motor sebagai penggerak wesel, apakah motor akan bergerak searah dengan jarum jam atau bergerak berlawanan dengan jarum jam
-

3.1.3 Prinsip Kerja Alat

Cara kerja dari system ini adalah sebagai berikut:

Pada saat ada Kereta Api dari posisi A yang akan memasuki Stasiun maka operator akan mengatur toggle switch pada posisi *Arrive* dan menekan tombol A1, apabila di jalur 1 tidak ada Kereta Api yang berhenti maka buzzer off dan lampu LED hijau pada meja monitoring antara arah A sampai Stasiun di jalur 1 akan menyala dan motor 1 bergerak untuk menghubungkan dengan jalur 1 sehingga Kereta Api dapat memasuki Stasiun pada jalur tersebut. Tetapi apabila ada Kereta Api yang berhenti pada jalur 1 maka buzzer akan on dan operator harus mengalihkan jalur KA yang akan datang pada jalur 2 dengan menekan tombol A2.

Apabila di jalur 2 tidak ada Kereta Api yang berhenti maka buzzer off dan lampu LED hijau pada meja monitoring antara arah A sampai Stasiun di jalur 2 akan menyala sehingga Kereta Api dapat memasuki Stasiun pada jalur 2 tersebut. Tetapi apabila ada Kereta Api yang berhenti pada jalur 2 maka buzzer akan on dan operator harus mengalihkan jalur KA yang akan datang pada jalur 3 dengan menekan tombol A3.

Apabila di jalur 3 tidak ada Kereta Api yang berhenti maka buzzer off dan lampu LED hijau pada meja monitoring antara arah A sampai Stasiun di jalur 3 akan menyala dan motor 1 bergerak untuk menghubungkan dengan jalur 3 sehingga Kereta Api dapat memasuki Stasiun pada jalur tersebut. Tetapi apabila ada Kereta Api yang berhenti pada jalur 3 maka buzzer akan on dan operator harus mengalihkan jalur KA yang akan datang pada jalur 1 dengan menekan tombol A1. Perlu mejadi catatan bahwa jumlah KA yang berada pada Stasiun dan berhenti maksimal 2 buah karena jumlah jalur ada 3 saja serta sistem ini bersifat *lcoping* dan *kontinue* pada seluruhnya. Jika sebuah KA akan meninggalkan Stasiun maka yang harus dilakukan oleh operator adalah mengubah posisi *toggle switch* pada kondisi *Go* dan tombol wesel arah mana yang akan dituju oleh KA tersebut (posisi A atau posisi B).

Untuk KA yang datang dari posisi B untuk memasuki Stasiun mempunyai prinsip kerja yang sama persis dengan KA yang datang dari posisi A, yang

membedakan hanyalah penekanan jenis tombol weselnya dan motor penggerak Wesel sebagai penghubung setiap jalur.

Pada saat Kereta Api akan meninggalkan stasiun maka operator harus memindahkan posisi *toggle switch* pada posisi *Go* kemudian menekan tombol yang menghubungkan wesel pada jalur yang akan dilewati oleh Kereta Api yang akan meninggalkan Stasiun tersebut.

3.1.4 Perencanaan Rangkaian Mikrokontroler AT 89S51

3.1.4.1 Mikrokontroler sebagai sistem minimum

Rangkaian sistem minimum dari mikrokontroler AT89S51 terdiri dari rangkaian clock dan reset. Rangkaian tersebut tersusun dari komponen-komponen 3 buah kapasitor, 1 buah IC mikrokontroler, sebuah resistor dan sebuah kristal atau *resonator* keramik. Rangkaian kapasitor dan kristal atau *resonator* keramik digunakan sebagai rangkaian pembangkit *internal clock generator* yang terdapat pada AT89S51. Nilai kapasitansi ditentukan sesuai dengan jenis oscilator yang digunakan, yaitu:

$C1$ dan $C2 = 20\text{pF} - 40\text{pF}$ untuk kristal

$C1$ dan $C2 = 30\text{pF} - 50\text{pF}$ untuk resonator keramik.

Karena dalam rancangan digunakan oscilator kristal maka Nilai kapasitor yang penulis gunakan adalah sebesar 30pF.

Mikrokontroler AT89S51 mempunyai *frekwensi* maksimal 12 MHz, dimana 1 siklus mesin = 12 clock. Dalam rangkaian digunakan kristal dengan harga 11,0592 MHz, maka program akan dijalankan pada setiap langkahnya selama 1,085 μs . Siklus tersebut diambil berdasarkan ketentuan mikrokontroler

AT89S51 yaitu 12 *clock* = 1 siklus mesin, sedangkan *frekwensi* yang digunakan 12 MHz, maka waktu yang dipakai dalam setiap 1 siklus mesin adalah 1 μ s.

Dengan demikian perhitungannya dapat dilihat sebagai berikut:

$$f = 11,0592 \text{ MHz} \quad T = \frac{1}{f} \quad T = \frac{1}{11,0592 \times 10^6}$$

Karena 1 siklus mesin = 12T maka,

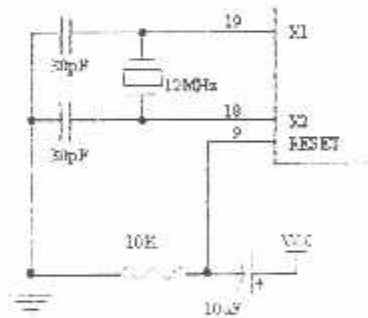
$$1 \text{ siklus mesin} = 12 \times \frac{1}{11,0592 \times 10^6} = 1,085 \mu\text{s}.$$

Mikrokontroler AT89S51 memiliki internal clock pada pin 18 (X1) dan pin 19 (X2) yang berfungsi sebagai sumber clock, dan diperlukan rangkaian tambahan untuk membangkitkan clock tersebut.

Dalam sistem ini digunakan dua buah kapasitor sebesar 30 pF dan kristal 12 MHz.

Untuk melakukan reset sistem pada mikrokontroler dapat memanfaatkan pin reset. Pin tersebut dihubungkan dengan rangkaian reset eksternal.

Gambar berikut menunjukkan gambar rangkaian Clock dan reset dari AT89S51 :

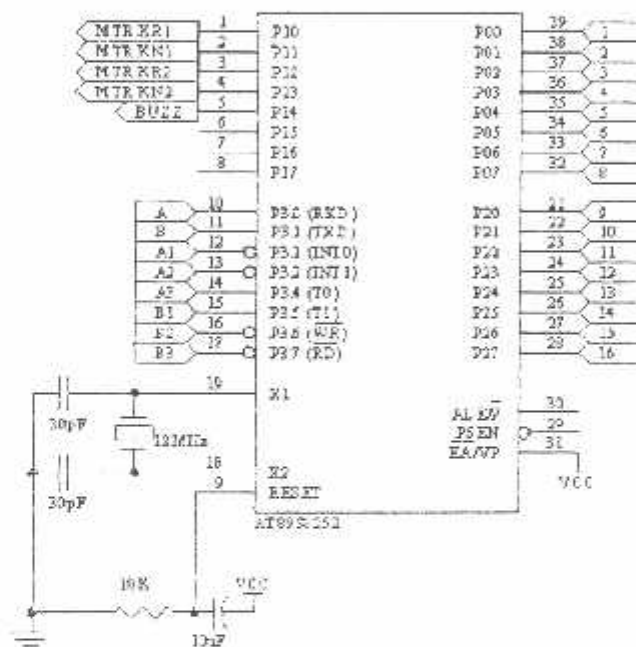


Gambar 3.3 Rangkaian Clock dan Reset dari AT89S51

3.1.4.2 Perencanaan Penggunaan Port-Port Pada Mikrokontoller AT89S51

Pada skripsi ini IC mikrokontroller AT89S51 digunakan sebagai pusat pengendali kerja dari alat yang dibuat karena pada IC inilah akan disimpan program-program (*software*) perintah serta alamat yang akan dituju program. Untuk melaksanakan fungsi tersebut diatas maka perlu dirancang port-port I/O serta sinyal-sinyal yang akan digunakan dengan seksama.

Gambar 3.4 menunjukkan rancangan port-port I/O serta sinyal-sinyal pada IC mikrokontroller AT89S51 yang dimanfaatkan pada skripsi ini.



Gambar 3.4 Rancangan pemakaian port – port mikrokontroller AT 89S51

- **Port 0**

Port 0 merupakan port dua fungsi yang berada pada pin 32 – 39 dari IC AT89S51. Dalam perancangan, P0.5-P0.7 digunakan sebagai port masukan dari reed Magnetik switch (pin1-pin8)

- **Port 1**

Port 1 disediakan sebagai port I/O dan menempati pin 1-8. dalam perancangan P1.4 dihubungkan dengan *Buzzer*. sedangkan P1.0-P1.1 sebagai keluaran yang dihubungkan dengan motor1 (pin MTR KR1 dan pin MTR KN1) dan P1.2-P1.3 juga sebagai keluaran yang terhubung dengan motor2 (pin MTR KR2 dan pin MTR KN2)

- **Port 2**

Port 2 yang berada pada P2.0-P2.7 juga sebagai I/O serbaguna yang pada perancangan alat ini dipakai sebagai masukan dari *reed magnetik switch* yaitu mulai pin 9-pin 16

- **Port 3**

Port 3 yang berada pada pin 10-17 merupakan port dua fungsi yaitu sebagai I/O serbaguna, atau sebagai bus alamat byte tinggi untuk rancangan yang melibatkan memori *eksternal*. Dalam perancangan P3.0-P3.1 dihubungkan dengan *toggle switch* (pin A dan pin B), dan P3.2-P3.7 dihubungkan dengan tombol *push on* (pin A1,A2,A3 B1,B2,B3).

- \overline{EA} (*External Access*)

Masukan *sinyal \overline{EA}* terdapat pada pin 31 yang dapat diberikan logika rendah (pin terhubung *ground*) atau logika tinggi (pin terhubung *Vcc*). Jika \overline{EA} diberikan logika tinggi, maka mikrokontroller akan mengakses program dari ROM *internal* (EPROM/flash memory). Jika \overline{EA} diberikan logika rendah, maka mikrokontroller akan mengakses program dari memori *eksternal*. Pada skripsi ini \overline{EA} dihubungkan ke *Vcc*

- **RST (Reset)**

Input reset pada pin 9 adalah *reset master* untuk AT89S51.

- **Oscillator**

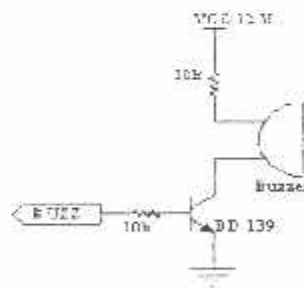
Oscillator yang disediakan pada *chip* dikemudikan dengan XTAL, yang dihubungkan pada pin 18 dan pin 19. Besar nilai XTAL yang digunakan sebesar 11,0592 MHz untuk keluarga MCS-51, dan diperlukan dua buah kapasitor penstabil sebesar 30pF.

- **Vcc**

AT89S51 dioperasikan dengan tegangan supply +5V. Pin Vcc berada pada pin nomor 40 sedangkan Vss (ground) berada pada pin 20.

3.1.5 Perencanaan Rangkaian Driver Buzzer

Dalam perencanaan rangkaian ini port 1.4 dari AT89S51 akan langsung dihubungkan dengan rangkaian *buzzer*. Metode yang digunakan untuk *buzzer* aktif ialah dengan memberikan logika “1” pada port 1.4 dan logika “0” pada port 1.4 akan menjadikan *buzzer* tidak aktif. Dua keadaan logika tersebut dikontrol melalui *software*.



Gambar 3.5 Rangkaian Driver Buzzer

3.1.6 Perencanaan Rangkaian Driver Motor

Rangkaian driver motor penggerak wesel pada rel Kereta Api memakai jenis motor DC dan relay jenis DPDT sebagai pengatur putaran dari motor DC tersebut baik berputar searah dengan jarum jam maupun berlawanan dengan arah putar jarum jam sesuai dengan rancangan, dipasang sebuah dioda 1N4001 (bahan silicon dengan $V_d = 0,65 \text{ V}$ sampai $0,7 \text{ V}$). Dipilih dioda 1N4001 karena arus maksimum yang bisa dilewatkan oleh dioda ini sebesar 1 A

Transistor digunakan untuk saklar dari gerak relay. Relay akan aktif atau bergerak dari keadaan awal jika ada arus masuk melalui kumparan relay, arus ini diatur oleh transistor dan transistor sendiri mendapat bias dari kaki basis. Jika basis mendapat bias maka akan terjadi aliran antara kaki kolektor dan emitor sehingga tegangan antara kaki kolektor dan emitor akan minimal (saturasi). sebaliknya jika tidak terdapat bias pada kaki basis maka emitor dan kolektor akan open circuit (Cut Off).

Dalam perencanaan rangkaian driver motor DC, relay dipakai sebagai kontaktor dan pembalik arah putaran motor. Driver relai ini terdiri dari dua buah transistor jenis NPN (BD139 dan BC547) dengan arus maksimum 300mA yang mampu menghidupkan dan mematikan relai yang bertegangan 12V dengan resistansi kumparan relai sekitar 350Ω (dari pengukuran) sehingga dari data yang didapat pada pengukuran ini dapat dihitung besarnya arus relay yaitu:

$$I_{Relay} = \frac{V_{CC}}{R_{Relay}}$$

$$I_{Relay} = \frac{12V}{350\Omega}$$

$$I_{Re\text{lay}} = 34,3 \text{ mA}$$

Untuk menentukan nilai hambatan pada setiap resistor dapat ditentukan dengan perhitungan sebagai berikut:

Dari data sheet Transistor diketahui:

- Transistor BD 139

$$h_{FE} = 40$$

$$V_{BE} = 1 \text{ V}$$

$$V_{CE} = 0,5 \text{ V}$$

- Transistor BC 547

$$h_{FE} = 110$$

$$V_{BE} = 0,7 \text{ V}$$

$$V_{CE} = 0,6 \text{ V}$$

Untuk BD 139

$$I_C = \frac{V_{CC} - V_{CE}}{R_{kol}} =$$

$$= \frac{12 - 0,5}{350}$$

$$= 32,85 \text{ mA}$$

$$I_B = \frac{I_C}{h_{FE}}$$

$$= \frac{32,85 \times 10^{-3}}{40}$$

$$= 0,82 \text{ mA}$$

$$\begin{aligned}
 R_b &= \frac{V_{bb} - V_{ce}}{I_b} \\
 &= \frac{5 - 1}{0,82 \times 10^{-3}} \\
 &= 4,8 \text{ K}
 \end{aligned}$$

Karena nilai resistor sebesar 4,8 K Ω tidak ada di pasaran, maka dipakai resistor dengan nilai 4K7 Ω .

Untuk: BC 547

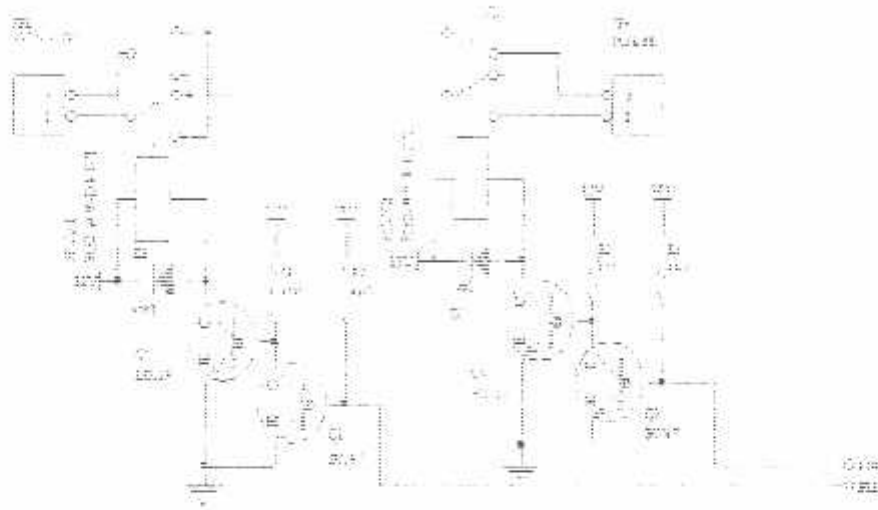
$$\begin{aligned}
 I_c &= \frac{V_{cc} - V_{ce}}{R_{load}} \\
 &= \frac{12 - 0,6}{350} \\
 &= 32,5 \text{ mA}
 \end{aligned}$$

$$\begin{aligned}
 I_b &= \frac{I_c}{h_{FE}} \\
 &= \frac{32,5 \times 10^{-3}}{110} \\
 &= 0,29 \text{ mA}
 \end{aligned}$$

$$\begin{aligned}
 R_b &= \frac{V_{bb} - V_{ce}}{I_b} \\
 &= \frac{5 - 0,25}{0,29 \times 10^{-3}} \\
 &= 12,8 \text{ K}
 \end{aligned}$$

Karena nilai resistor sebesar 12,8 K Ω tidak ada di pasaran, maka dipakai resistor dengan nilai 12K Ω .

Gambar rangkaian tersebut adalah sebagai berikut:



Gambar 3.6 Rangkaian Driver Motor DC

3.1.7 Perancangan Reed Magnetik Switch

Rangkaian Reed Magnetic switch digunakan untuk memberikan sinyal masukan pada Mikrokontroler AT89S51 berupa logika tinggi atau low, sebagai pendeteksi letak Kereta Api saat akan memasuki stasiun yang ditandai dengan menyalnya LED pada meja monitoring.

Rangkaian Reed Magnetic switch ini berguna untuk membentuk logika tinggi pada saat Reed Magnetic switch terlewati oleh Kereta Api. Demikian sebaliknya, jika Reed Magnetic switch tidak terlewati maka output rangkaian adalah low.

Diketahui:

Tegangan (V_{CC}) sebesar 5 volt

Arus (I) yang dibutuhkan led sebesar 10 mA

Tegangan keharuan (V_{led}) yang digunakan sebesar 3 volt

Rumus: $V_{out} = V_{CC} - (I \times R)$

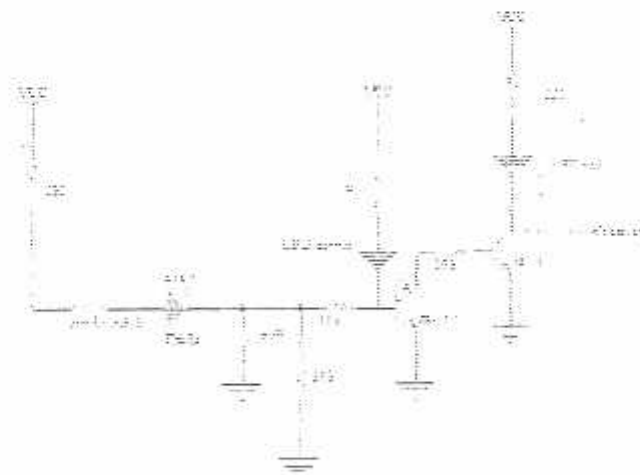
Dari rumus maka :

$$R = \frac{(V_{CC} - V_{led})}{I}$$

$$R = \frac{(5 - 3)}{10 \times 10^{-3}}$$

200 Ω atau 220 Ω

Adapun Reed Magnetik Switch yang dirangkai dapat dilihat pada gambar dibawah ini:



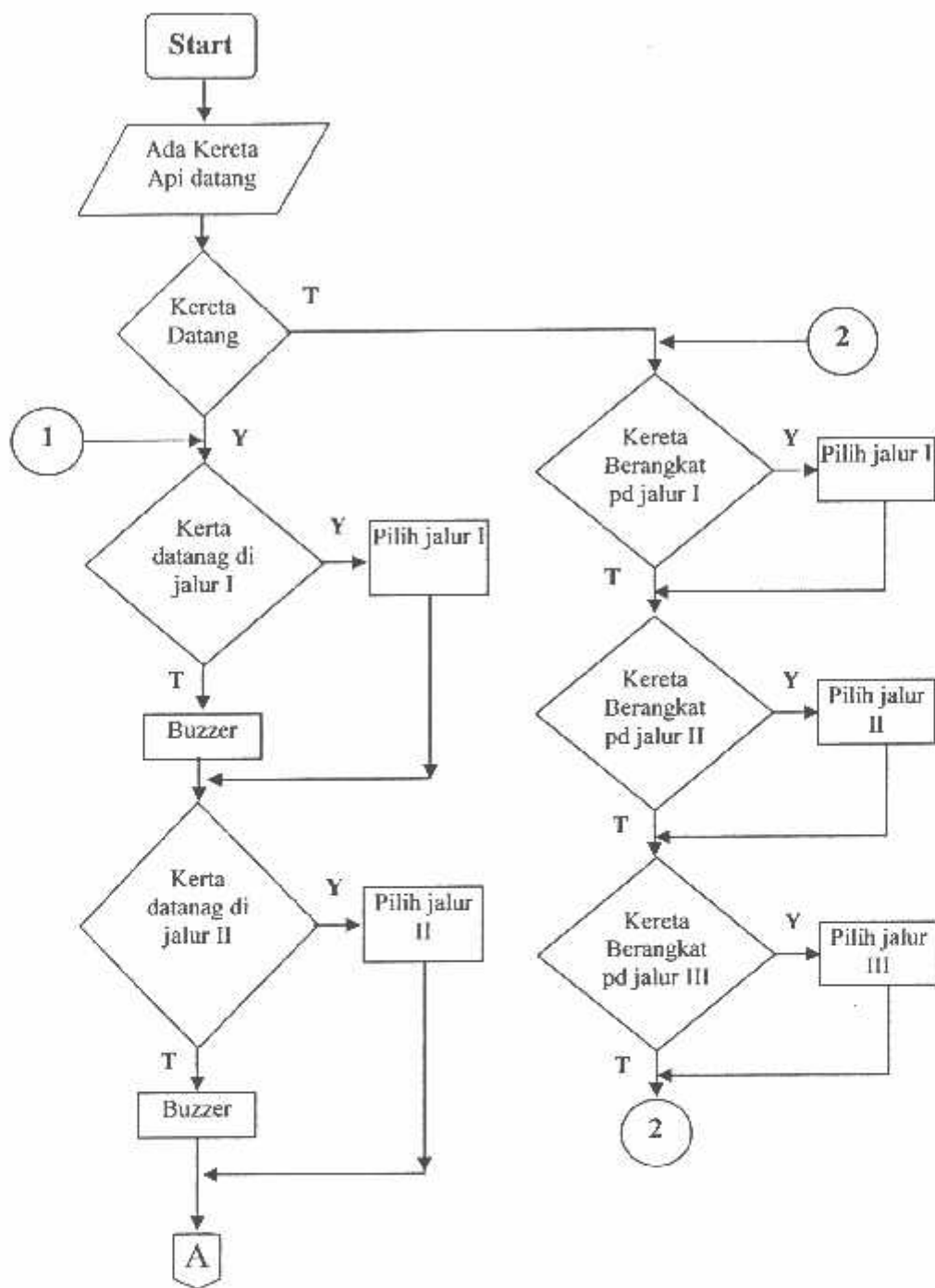
Gambar 3.7. Rangkaian Reed Magnetik Switch

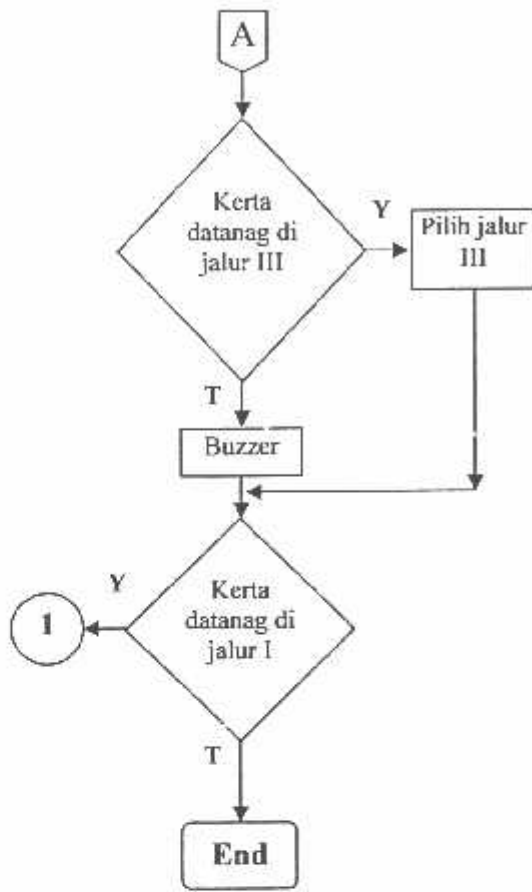
3.2. Perencanaan Perangkat Lunak

Perangkat lunak ini berdasarkan pengendali utama yaitu mikrokontroler AT89S51. Pembuatan perangkat lunak sistem aplikasi berdasarkan pada semua yang harus dikerjakan perangkat keras.

Untuk mikrokontroler AT89S51 bahasa yang digunakan adalah bahasa pemrograman *assembler* milik ATMEL. Pembuatan perangkat lunak harus melalui proses-proses uji coba secara *software* maupun secara *hardware*.

Perincian program perblok adalah sebagai berikut :







BAB IV

PENGUJIAN DAN ANALISA

Untuk mengetahui kinerja sistem apakah dapat bekerja dengan baik sesuai dengan perancangan, maka diperlukan serangkaian pengujian dan analisa hasil pengujian tersebut. Pengujian sistem ini dilakukan pada tiap-tiap sub system terlebih dahulu, selanjutnya dilakukan pengujian pada keseluruhan system

4.1. Pengujian Rangkaian Driver Motor

a) Tujuan

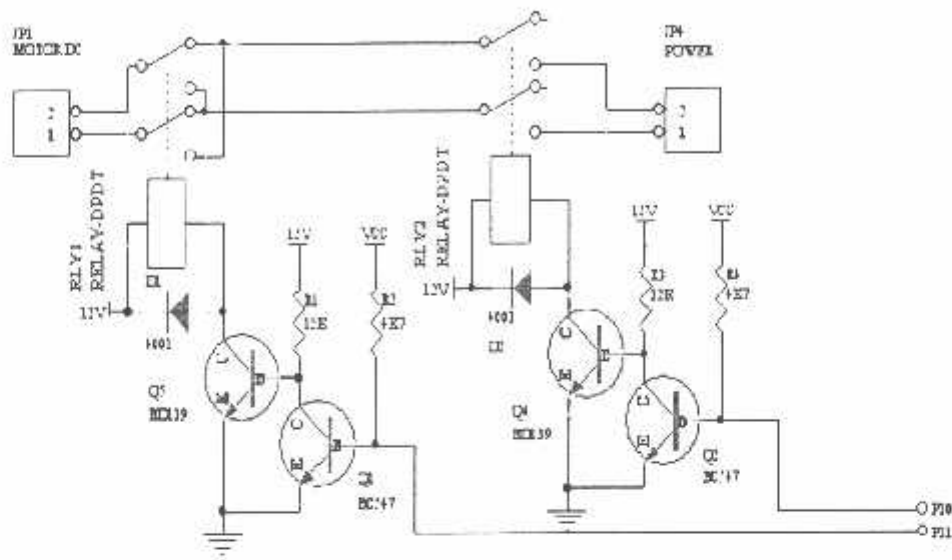
Pengujian Driver Motor bertujuan untuk mengetahui apakah rangkaian bekerja sesuai dengan rancangan, yang difungsikan untuk mengatur putaran motor apakah berputar searah dengan jarum jam atau berlawanan dengan arah jarum jam sesuai dengan inputannya, relai yang dipakai jenis DPDT (*dual pole dual totem*).

b) Peralatan yang di gunakan :

- Multimeter
- Catu daya 12V DC
- Catu daya 5V DC

c) Prosedur pengujian

1. Merangkai motor dan relay seperti pada gambar dibawah ini :



Gambar 4.1 Rangkaian Driver Motor

2. Menghubungkan catu daya 12V DC pada rangkaian
3. Menghubungkan *comond* relay dengan kutub catu daya.
4. Mengamati kerja relay dan putaran motor saat diberikan tegangan 5V DC sebagai trigger pada setiap bagian dan mencatat hasilnya pada tabel 4.1 dan table 4.2



Gambar 4.2 Tampilan Hasil Pengukuran Ib pada BC547



Gambar 4.3 Tampilan Hasil Pengukuran Ic pada BC547



Gambar 4.4 Tampilan Hasil Pengukuran Ib pada BD139



Gambar 4.5 Tampilan Hasil Pengukuran Ic pada BD139

d) Hasil Pengujian dan Analisa

Hasil pengujian rangkaian Driver Motor dapat dilihat pada table berikut:

Tab 4.1 Hasil Pengujian Rangkaian Driver Motor1

Arah Putaran Motor	Jenis Transistor	Arus Yang Diukur	Hasil Pengukuran (mA)	Hasil Perhitungan (mA)
Searah Jarum	BC547	Ib1	1,02	1
Jam		Ic1	2,36	2,4

	BD 139	Ib1	2,39	2,34
		Ic1	32.6	32.8
Berlawanan	BC547	Ib2	0,9	1
Jarum Jam		Ic2	2,42	2,4
	BD 139	Ib2	2,41	2,34
		Ic2	32,9	32,8

$$\text{Error} = \frac{(\text{perhitungan} - \text{pengukuran})}{\text{perhitungan}} \times 100\%$$

$$\text{Perhitungan BC 547 } I_b = \frac{V_{cc} - V_{be}}{R_b} = \frac{12 - 0,7}{12000} = 0,95 \text{ mA}$$

$$I_C = \frac{V_{cc} - V_{ce}}{R_c} = \frac{12 - 0,6}{4700} = 2,4 \text{ mA}$$

$$\text{Perhitungan BD 139 } I_b = \frac{V_{cc} - V_{be}}{R_b} = \frac{12 - 1}{4700} = 2,34 \text{ mA}$$

$$I_C = \frac{V_{cc} - V_{ce}}{R_c} = \frac{12 - 0,5}{350} = 32,8 \text{ mA}$$

▪ Error driver Motor 1

$$\text{BC 547 } I_{b1} = \frac{[1 - 1,02]}{1} \times 100\% = 2\% \quad I_{c1} = \frac{[2,4 - 2,36]}{2,41} \times 100\% = 1,7\%$$

$$I_{b2} = \frac{[1 - 1,02]}{1} \times 100\% = 10\% \quad I_{c2} = \frac{[2,4 - 2,42]}{2,4} \times 100\% = 2\%$$

$$\begin{aligned} \text{Error BD139 } I_{b1} &= \frac{[2,34 - 2,39]}{2,34} \times 100\% \\ &= -2,1\% \\ I_{b2} &= \frac{[2,34 - 2,41]}{2,34} \times 100\% \\ &= -2,99\% \\ I_{c1} &= \frac{[32,8 - 32,6]}{32,8} \times 100\% \\ &= 0,6\% \\ I_{c2} &= \frac{[32,8 - 32,9]}{32,8} \times 100\% \\ &= -0,3\% \end{aligned}$$

Tab 4.2 Hasil Pengujian Rangkaian Driver Motor2

Arah Putaran Motor	Jenis Transistor	Arus Yang Diukur	Hasil Pengukuran (mA)	Hasil Perhitungan (mA)
Searah Jarum Jam	BC547	I _{b1}	1,03	1
		I _{c1}	2,38	2,4
	BD 139	I _{b1}	2,35	2,34
		I _{c1}	33,3	32,8
Berlawanan Jarum Jam	BC547	I _{b2}	1,05	1
		I _{c2}	2,39	2,4
	BD 139	I _{b2}	2,35	2,34
		I _{c2}	33,1	32,8

$$\text{Error} = \frac{(\text{perhitungan} - \text{pengukuran})}{\text{perhitungan}} \times 100\%$$

▪ Error driver Motor 2

$$\begin{aligned} \text{Error BC 547} \quad \text{Ib1} &= \frac{|1 - 1,03|}{1} \times 100\% \\ &= 3\% \end{aligned}$$

$$\begin{aligned} \text{Ib2} &= \frac{|1 - 1,05|}{1} \times 100\% \\ &= 5\% \end{aligned}$$

$$\begin{aligned} \text{Ic1} &= \frac{|2,4 - 2,38|}{2,4} \times 100\% \\ &= 0,8\% \end{aligned}$$

$$\begin{aligned} \text{Ic2} &= \frac{|2,4 - 2,39|}{2,4} \times 100\% \\ &= 0,4\% \end{aligned}$$

$$\begin{aligned} \text{Error BD139} \quad \text{Ib1} &= \frac{|2,34 - 2,35|}{2,34} \times 100\% \\ &= 0,43\% \end{aligned}$$

$$\begin{aligned} \text{Ib2} &= \frac{|2,34 - 2,4|}{2,34} \times 100\% \\ &= 2,6\% \end{aligned}$$

$$\begin{aligned} \text{Ic1} &= \frac{|32,8 - 33,3|}{32,8} \times 100\% \\ &= 1,5\% \end{aligned}$$

$$\begin{aligned} \text{Ic2} &= \frac{|32,8 - 33,1|}{32,8} \times 100\% \\ &= 0,9\% \end{aligned}$$

4.2. Pengujian Rangkaian Driver Buzzer

a) Tujuan

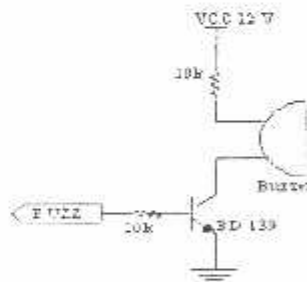
Tujuan utama dari pengujian Driver Buzzer adalah mengetahui apakah Buzzer dapat berfungsi ataukah tidak yang nantinya berpengaruh pada system secara keseluruhan.

b) Peralatan yang digunakan

- Multimeter
- Catu daya 12V DC
- Catu daya 5V DC

c) Prosedur Pengujian

- Merangaki Rangkaian Driver Buzzer seperti gambar berikut ini:



Gabar 4.6 Rangkaian Driver Buzzer

- Menghubungkan rangkaian dengan catu daya.

- Mengamati apakah Buzzer berfungsi ataukah tidak dan mencatat hasil pengamatan pada tabel 4.2

d) Hasil Pengujian dan Analisa

Hasil dari pengujian rangkaian Driver Buzzer adalah sebagai berikut:

Table 4.3 Hasil Pengujian Rangkaian Driver Buzzer

Arus Yang Diukur	Hasil Pengukuran (mA)	Hasil Perhitungan (mA)
Ic	0,42	0,4
Ib	0,18	1.15

$$\text{Perhitungan BD 139 } I_b = \frac{V_{cc} - V_{be}}{R_b} = \frac{5 - 11}{10000} = 0,4 \text{ mA}$$

$$I_C = \frac{V_{cc} - V_{ce}}{R_c} = \frac{12 - 0,5}{10000} = 1,15 \text{ mA}$$

$$\text{Error} = \frac{(\text{perhitungan} - \text{pengukuran})}{\text{perhitungan}} \times 100\%$$

$$\text{Error Ic} = \frac{[0,4 - 0,42]}{0,4} \times 100\% = 5\%$$

$$\text{error Ib} = \frac{[1,15 - 1,17]}{1,15} \times 100\% = 2\%$$

BAB V

PENUTUP

5.1 Kesimpulan

Setelah dijelaskan dalam latar belakang pemilihan judul alat ini dan selanjutnya pada tahap perencanaan sampai pembuatan alat dan pengujianya dapat disimpulkan sebagai berikut :

1. Pengaturan perputaran arah motor dikendalikan oleh kerja dari dua buah relay yang bekerja secara bergantian tergantung dari inputan dari Mikrokontroller, satu relay sebagai power supply(on/off) dan relay lain sebagai pembalik polaritas arus pada motor.
2. Peringatan kepada operator saat jalur yang akan dimasuki Kereta Api sudah terisi berupa bunyi Buzzer yang diSet selama 2 detik.
3. Perbedaan antara perhitungan dan pengukuran terjadi karena adanya rugi-rugi yang disebabkan oleh tingkat akurasi pada setiap komponen nilainya berbeda dengan keadaan sesungguhnya.
4. Semakin kecil nilai prosentase kesalahan dari pengujian sistem < 10%, maka alat dapat dikategorikan mendekati / sesuai dengan perancangan

5.2 Saran

Dalam pembuatan skripsi ini masih banyak terdapat kekurangan, untuk pengembangan alat pengatur jalur Kereta Api di sebuah Stasiun ini saya sebagai penulis memberikan saran sebagai berikut :

1. Untuk Stasiun Kereta Api yang sangat padat, jumlah jalur rel KA dapat diperbanyak sesuai dengan kondisi yang diinginkan.

2. Pada penerapan dilapangan sensor yang dipakai dapat diganti dengan sensor lain yang lebih baik seperti Strain Gage ataupun Track Circuit dengan mempertimbangkan faktor keamanan serta keselamatan penumpang karena kedua sensor tersebut dapat mendeteksi KA pada setiap posisi.
 3. Dengan pemakaian Reed Magnetik Switch yang terbatas terdapat beberapa kelemahan salah satunya adalah Reed Magnetik Switch tidak dapat mendeteksi keberadaan KA pada salah satu jalur jika tidak ada medan magnetik yang mempengaruhinya sehingga keamanannya tidak maksimal, sebagai solusinya dapat dilakukan dengan memodifikasi program internal pada Mikrokontroller saat KA memasuki stasiun dan saat KA meninggalkan Stasiun pada salah satu jalur sebagai parameternya sehingga posisi KA dapat dideteksi pada semua lintasan pada masing-masing jalur.
-

DAFTAR PUSTAKA

1. Moh. Ibnu Malik, ST. 2003. Belajar Mikrokontroler Atmel 89S252. cetakan Pertama, Gava Media. Yogyakarta.
 2. <http://www.Atmel.com/index.html>
 3. Giancoli. 2001. Fisika Edisi Kelima Jilid 2. Penerbit Erlangga. 2001 Jakarta.
 4. Malvino, Albert Paul, 1981. *Elektronik Principles 2nd Edition*. Cetakan Kedua. Terjemahan Hanapi Gunawan. : Erlangga .Jakarta.
 5. Suryadi. 1990. Persinyalan Listrik Serba Relay. Surabaya.
 6. Graft, F Rudaf. Sheet. William. 1999. Enciclopedia of Elektronik Circuit Volume7. MC Crow Hill. NewYork
-

~~LAMPIRAN~~



BERITA ACARA UJIAN SKRIPSI
FAKULTAS TEKNOLOGI INDUSTRI

1. Nama : Dadang Indartato
2. NIM : 01.17.179
3. Jurusan : Teknik Elektro S-1
4. Konsentrasi : Teknik Elektronika
5. Judul Skripsi : **Perencanaan dan Pembuatan Alat Pengubah Jalur Kereta Api Pada Sebuah Stasiun Berbasis AT89S51 Secara Remote dan Termonitor.**

Dipertahankan dihadapan Majelis Penguji Skripsi Jenjang Strata Satu (S-1) pada :

Hari : Sabtu
Tanggal : 23 September 2006
Dengan Nilai : 82,25 (A) ξ

Panitia Ujian Skripsi



Ketua
Ir. Mochtar Asroni, MSME
NIP.Y.1018100036


 Sekretaris
Ir. F. Yudi Limbaputo, MT
NIP.Y.1039500274

Anggota Penguji

Penguji I

Ir. Kartiko A.W, MT.

Penguji II

Ikomang Sumawirata, ST.,MT.



LEMBAR BIMBINGAN SKRIPSI

Nama : Dadang Indartato
NIM : 01.17.179
Jurusan : Teknik Elektro S-1
Konsentrasi : Teknik Elektronika
Judul Skripsi : Perancangan Dan Pembuatan Alat Pengubah Jalur
Kereta Api Pada Sebuah Stasiun Berbasis AT89S51
Secara Remote Dan Termonitor.
Mulai Bimbingan Skripsi : 24 Juni 2006
Selesai Bimbingan Skripsi : 24 Desember 2007
Pembimbing : Joseph Deddy Irawan, ST, MT
Dengan Nilai : 82,25 (A)

Mengetahui
Ketua Jurusan Teknik Elektro S-1

(Ir. F. Yudi Limpraptono, MT)
NIP.Y. 1039500274

Disetujui
Dosen Pembimbing

(Joseph Deddy Irawan, ST, MT)
NIP. 132315178



FORMULIR BIMBINGAN SKRIPSI

NAMA : Dadang Indartato
NIM : 01.17.179
Masa Bimbingan : 24 Juni 2006 – 24 Desember 2006
Judul Skripsi : Perancangan dan Pembuatan Alat Untuk Pengubah Jalur Kereta Api Di
Sebuah Stasiun Berbasis MC 89S51 Secara Otomatis Yang Termonitor

NO	Tanggal	Uraian	Paraf Pembimbing
1.	11 sept '06	Bab I - Bab V	
2.	12 sept '06	Revisi Bab I, Bab IV, Bab V	
3.	18 sept '06	Revisi Bab IV, Bab V	
4.	19 sept '06	Revisi Bab IV	
5.	24 sept '06	Aku komparasi	
6.			
7.			
8.			
9.			
10.			

Malang,
Dosen Pembimbing

Joseph Dedy Irawan, ST. MT
NIP. Y 132315178



INSTITUT TEKNOLOGI NASIONAL
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO

Formulir Perbaikan Ujian Skripsi

Dalam pelaksanaan Ujian Skripsi Janjang Strata 1 Jurusan Teknik Elektro Konsentrasi T. Energi Listrik / T. Elektronika, maka perlu adanya perbaikan skripsi untuk mahasiswa :

NAMA : DADANG LINDARTO
NIM : 01.17.179
Perbaikan meliputi

1. Flow Chart. 1

2. Kesimpulan. 1

Malang, 23-09-2008


(KUNCUNG SOEKRISNATA)



INSTITUT TEKNOLOGI NASIONAL MALANG
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO
KONSENTRASI TEKNIK ELEKTRONIKA S-1

LEMBAR PERSETUJUAN PERBAIKAN SKRIPSI

Dari hasil ujian Skripsi jurusan Teknik Elektro jenjang strata satu (S-1) yang diselenggarakan pada:

Hari : Sabtu
Tanggal : 23 September 2006

Telah dilakukan perbaikan oleh :

Nama : Dadang Indartato
N.I.M : 01.17.179
Konsentrasi : ELEKTRONIKA S-1
Judul Skripsi : PERANCANGAN DAN PEMBUATAN ALAT PENGUBAH JALUR KERETA API PADA SEBUAH STASIUN BERBASIS AT89S51 SECARA REMOTE DAN TERMONITOR

Perbaikan meliputi:

No	Materi Perbaikan	Keterangan
1	Judul otomatis diganti remote	
2	Rumusan masalah tanpa menyebutkan arah dan jarak	
3	Batasan masalah item 2 dihilangkan, ditambah indikator berupa LED	
4	Flowchart	
5	Hasil perhitungan dan caranya ditampilkan	
6	Kesimpulan	
7	Saran: sensor pengganti disebutkan	

Penguji

Ir. Kartiko A.W. MT



INSTITUT TEKNOLOGI NASIONAL MALANG
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO
KONSENTRASI TEKNIK ELEKTRONIKA S-1

LEMBAR PERSETUJUAN PERBAIKAN SKRIPSI

Dari hasil ujian Skripsi jurusan Teknik Elektro jenjang strata satu (S-1) yang diselenggarakan pada:

Hari : Sabtu
Tanggal : 23 September 2006

Telah dilakukan perbaikan oleh :

Nama : Dadang Indartato
N.I.M : 01.17.179
Konsentrasi : ELEKTRONIKA S-1
Judul Skripsi : PERANCANGAN DAN PEMBUATAN ALAT PENGUBAH
JALUR KERETA API PADA SEBUAH STASIUN BERBASIS
AT89S51 SECARA REMOTE DAN TERMONITOR

Perbaikan meliputi:

No	Materi Perbaikan	Keterangan
1	Flowchart	<i>JK</i>
2	Kesimpulan	<i>JK</i>

Penguji

I Komang Sumawirata .ST. MT

LISTING PROGRAM

```
#include <c:\Gaza04X\FileH\reg51.h>
#include <c:\Gaza04X\FileH\DelayW.h>
```

```
sbit on1 = P1^0; //
sbit blk1 = P1^1; //
sbit on2 = P1^2; //
sbit blk2 = P1^3; //
```

```
sbit a1 = P2^0;
sbit a3 = P2^1;
sbit b1 = P2^2;
sbit b3 = P2^3;
```

```
sbit dtga1 = P3^7; //
sbit dtga2 = P3^6; //
```

```
sbit dtgb1 = P0^5; //
sbit dtgb2 = P0^4;
```

```
sbit tbl1 = P2^6; //
sbit tbl2 = P2^7; //
sbit tbl3 = P3^0; //
```

```
sbit free = P1^6;
sbit buzzer = P1^4; //
```

```
sbit j1a = P3^3; //
sbit j1b = P0^1; //
sbit j1c = P0^0; //
sbit j1d = P0^3; //
```

```
sbit j2a = P3^3; //
sbit j2b = P2^5;
sbit j2c = P0^6; //
sbit j2d = P0^2; //
```

```
sbit j3a = P1^5; //
sbit j3b = P3^1; //
sbit j3c = P3^4; //
sbit j3d = P3^4;
```

```
sbit tgla = P2^4; //
sbit tglb = P2^5; //
```

```
mtr1buka(){
    blk1 = 0;
    on1 = 0;
    delaySEC(1);
    on1 = 1;
    blk1 = 1;
}
mtr1tutup(){
    blk1 = 1;
    on1 = 0;
    delaySEC(1);
    on1 = 1;
    blk1 = 1;
}
mtr2tutup(){
    blk2 = 0;
    on2 = 0;
    delaySEC(1);
    on2 = 1;
    blk2 = 1;
}
mtr2buka(){
    blk2 = 1;
    on2 = 0;
    delaySEC(1);
    on2 = 1;
    blk2 = 1;
}

buz(){
    buzzer = 0;
    delaySEC(1);
    buzzer = 1;
    delaySEC(1);
    buzzer = 0;
    delaySEC(1);
    buzzer = 1;
    delaySEC(500);
    buzzer = 0;
    delayMSEC(100);
    buzzer = 1;
    delayMSEC(100);
    buzzer = 0;
    delaySEC(1);
    buzzer = 1;
}
}
```

```

main(){
    P0 = 0xFF;
    P1 = 0xFF;
    P2 = 0xFF;
    P3 = 0xFF;
    while (1){
        if((tglA == 0)&&(tglB == 1)){
            if(free == 0){mtr1buka();mtr2buka();}
            if(tbl1 == 0){
                if((j1a == 0)||j1b == 0)||j1c == 0)||j1d == 0)){
                    buz();
                    goto klr1;
                }
                if(j1a == 1){
                    mtr1buka();
                    delaySEC(1);
                    mtr1tutup();
                    goto klr1;
                }
            }
            if(tbl2 == 0){
                if((j2a == 0)||j2c == 0)||j2d == 0)){
                    buz();
                    goto klr1;
                }
                if(j2a == 1){
                    mtr1buka();
                    goto klr1;
                }
            }
            if(tbl3 == 0){
                if((j3a == 0)||j3b == 0)||j3c == 0)){
                    buz();
                    goto klr1;
                }
                if(j3b == 1){
                    mtr1tutup();
                    goto klr1;
                }
            }
        }
        if((tglA == 1)&&(tglB == 1)){
            if(free == 0){mtr1buka();mtr2buka();}
            if(tbl1 == 0){
                if((j1a == 0)||j1b == 0)||j1c == 0)||j1d == 0)){
                    buz();
                }
            }
        }
    }
}

```

```

        goto klr1;
    }
    if(j1a == 1){
        mtr2buka();
        delaySEC(1);
        mtr2tutup();
        goto klr1;
    }
}
if(tbl2 == 0){
    if((j2a == 0)||j2c == 0)||j2d == 0){
        buz();
        goto klr1;
    }
    if(j2a == 1){
        mtr2buka();
        goto klr1;
    }
}
if(tbl3 == 0){
    if((j3a == 0)||j3b == 0)||j3c == 0){
        buz();
        goto klr1;
    }
    if(j3b == 1){
        mtr2tutup();
        goto klr1;
    }
}
}

if((tglb == 0)&&(tga == 1)){
    if(free == 0){mtr1buka();mtr2buka();}
    if(tbl1 == 0){
        mtr1tutup();
        goto klr1;
    }
    if(tbl2 == 0){
        mtr1buka();
        goto klr1;
    }
    if(tbl3 == 0){
        mtr1buka();
        delaySEC(1);
        mtr1tutup();
        goto klr1;
    }
}

```

```
    }
    }
    if((tglb == 0)&&(tgla == 0)){
        if(frec == 0){mtr1buka();mtr2buka();}
        if(tbl1 == 0){
            mtr2tutup();
            goto klr1;
        }
        if(tbl2 == 0){
            mtr2buka();
            goto klr1;
        }
        if(tbl3 == 0){
            mtr2buka();
            delaySEC(1);
            mtr2tutup();
            goto klr1;
        }
    }
    klr1: delayMSEC(10);
}
}
```

Features

- Compatible with MCS-51[®] Products
- 4K Bytes of In-System Programmable (ISP) Flash Memory
 - Endurance: 1000 Write/Erase Cycles
- 4.0V to 5.5V Operating Range
- Fully Static Operation: 0 Hz to 33 MHz
- Three-level Program Memory Lock
- 128 x 8-bit Internal RAM
- 32 Programmable I/O Lines
- Two 16-bit Timer/Counters
- Six Interrupt Sources
- Full Duplex UART Serial Channel
- Low-power Idle and Power-down Modes
- Interrupt Recovery from Power-down Mode
- Watchdog Timer
- Dual Data Pointer
- Power-off Flag
- Fast Programming Time
- Flexible ISP Programming (Byte and Page Mode)

Description

The AT89S51 is a low-power, high-performance CMOS 8-bit microcontroller with 4K bytes of in-system programmable Flash memory. The device is manufactured using Atmel's high-density nonvolatile memory technology and is compatible with the industry-standard 80C51 instruction set and pinout. The on-chip Flash allows the program memory to be reprogrammed in-system or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with in-system programmable Flash on a monolithic chip, the Atmel AT89S51 is a powerful microcontroller which provides a highly-flexible and cost-effective solution to many embedded control applications.

The AT89S51 provides the following standard features: 4K bytes of Flash, 128 bytes of RAM, 32 I/O lines, Watchdog timer, two data pointers, two 16-bit timer/counters, a five-vector two-level interrupt architecture, a full duplex serial port, on-chip oscillator, and clock circuitry. In addition, the AT89S51 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port, and interrupt system to continue functioning. The Power-down mode saves the RAM contents but freezes the oscillator, disabling all other chip functions until the next external interrupt or hardware reset.



8-bit Microcontroller with 4K Bytes In-System Programmable Flash

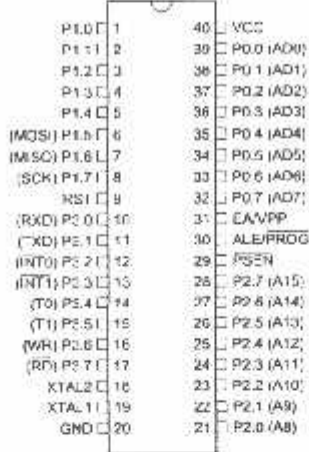
AT89S51

Rev. 2487A-10/01

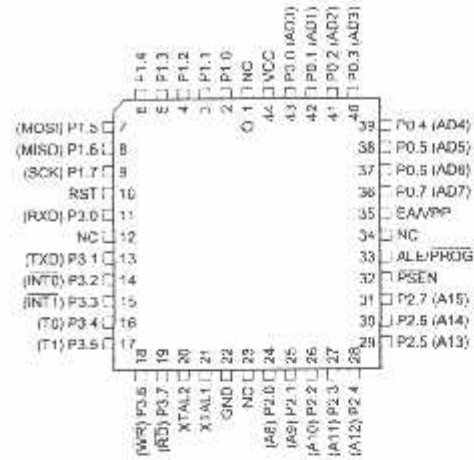


Pin Configurations

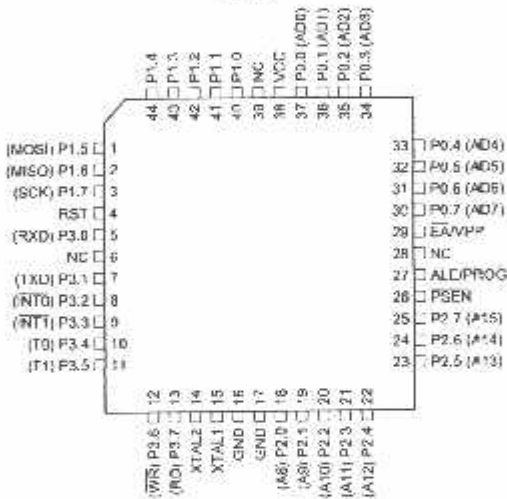
PDIP



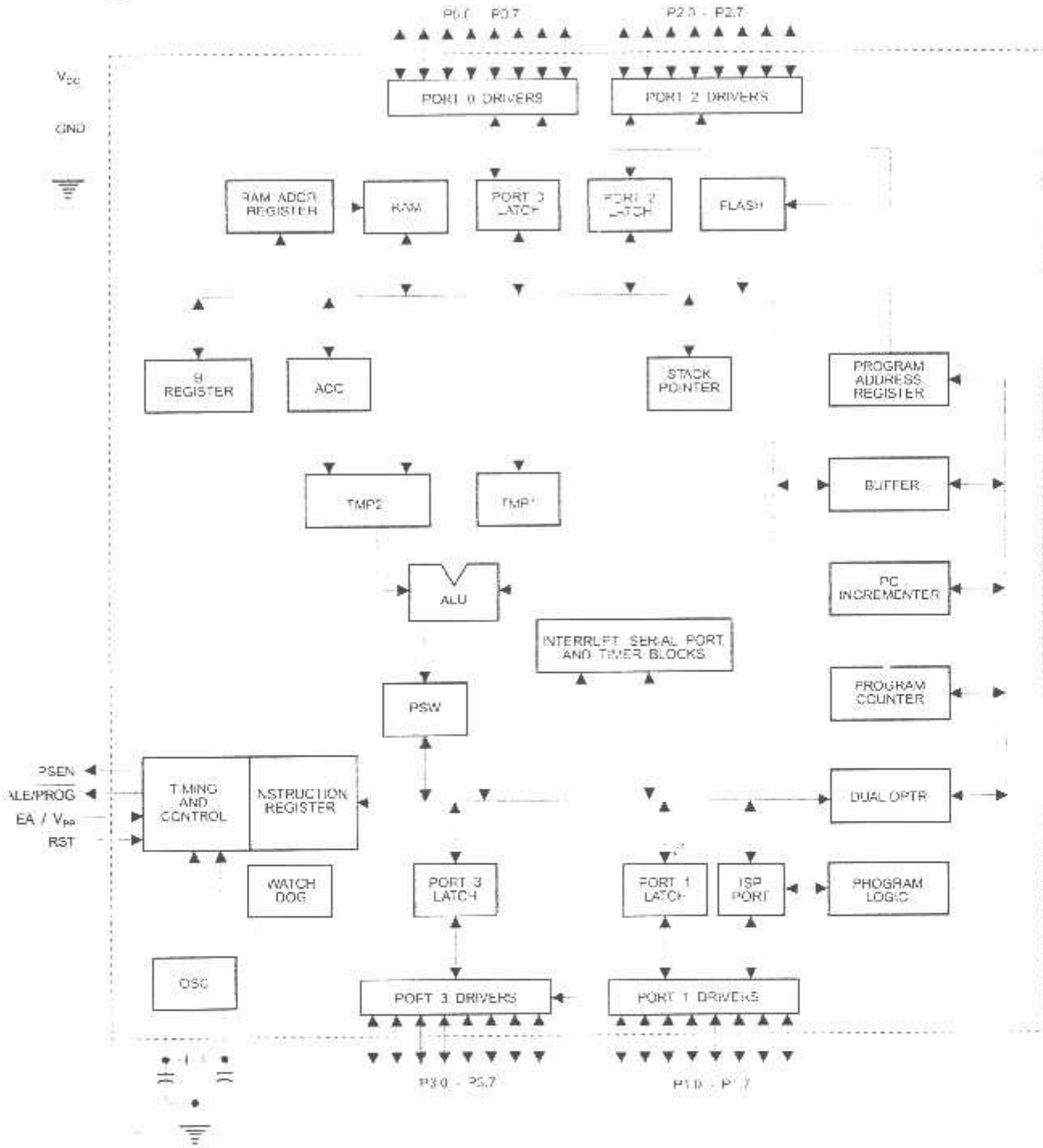
PLCC



TQFP



Block Diagram





Pin Description

VCC Supply voltage.

GND Ground.

Port 0 Port 0 is an 8-bit open drain bidirectional I/O port. As an output port, each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 can also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode, P0 has internal pull-ups.

Port 0 also receives the code bytes during Flash programming and outputs the code bytes during program verification. **External pull-ups are required during program verification.**

Port 1 Port 1 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I_{IL}) because of the internal pull-ups.

Port 1 also receives the low-order address bytes during Flash programming and verification.

Port Pin	Alternate Functions
P1.5	MOSI (used for In-System Programming)
P1.6	MISO (used for In-System Programming)
P1.7	SCK (used for In-System Programming)

Port 2 Port 2 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (I_{IL}) because of the internal pull-ups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application, Port 2 uses strong internal pull-ups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

Port 3 Port 3 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pull-ups.

Port 3 receives some control signals for Flash programming and verification.

Port 3 also serves the functions of various special features of the AT89S51, as shown in the following table.

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{\text{INT0}}$ (external interrupt 0)
P3.3	$\overline{\text{INT1}}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	$\overline{\text{WR}}$ (external data memory write strobe)
P3.7	$\overline{\text{RD}}$ (external data memory read strobe)

RST Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device. This pin drives High for 98 oscillator periods after the Watchdog times out. The DISRTO bit in SFR AUXR (address 8EH) can be used to disable this feature. In the default state of bit DISRTO, the RESET HIGH out feature is enabled.

ALE/PROG Address Latch Enable (ALE) is an output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input ($\overline{\text{PROG}}$) during Flash programming.

In normal operation, ALE is emitted at a constant rate of 1/6 the oscillator frequency and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external data memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

$\overline{\text{PSEN}}$ Program Store Enable ($\overline{\text{PSEN}}$) is the read strobe to external program memory.

When the AT89S51 is executing code from external program memory, $\overline{\text{PSEN}}$ is activated twice each machine cycle, except that two $\overline{\text{PSEN}}$ activations are skipped during each access to external data memory.

$\overline{\text{EA/VPP}}$ External Access Enable. $\overline{\text{EA}}$ must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed, $\overline{\text{EA}}$ will be internally latched on reset.

$\overline{\text{EA}}$ should be strapped to V_{CC} for internal program executions.

This pin also receives the 12-volt programming enable voltage (V_{PP}) during Flash programming.

TAL1 Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

TAL2 Output from the inverting oscillator amplifier



Special Function Registers

A map of the on-chip memory area called the Special Function Register (SFR) space is shown in Table 1.

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return random data, and write accesses will have an indeterminate effect.

Table 1. AT89S51 SFR Map and Reset Values

0F8H									0FFH
0F0H	B 00000000								0F7H
0E8H									0EFH
0E0H	ACC 00000000								0E7H
0D8H									0DFH
0D0H	PSW 00000000								0D7H
0C8H									0CFH
0C0H									0C7H
0B8H	IP XX000000								0BFH
0B0H	P3 11111111								0B7H
0A8H	IE 0X000000								0AFH
0A0H	P2 11111111		AUXR1 XXXXXXXX0				W0TRST XXXXXXXXX		0A7H
98H	SCON 00000000	SBUF XXXXXXXXX							9FH
90H	P1 11111111								97H
88H	TCON 00000000	TMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TH1 00000000	AUXR XXX00XX0		8FH
80H	P0 11111111	SP 000C0111	DP0L 00000000	DP0H 00000000	DP1L 00000000	DP1H 00000000		PCON 0XXX0000	87H

User software should not write 1s to these unlisted locations, since they may be used in future products to invoke new features. In that case, the reset or inactive values of the new bits will always be 0.

Interrupt Registers: The individual interrupt enable bits are in the IE register. Two priorities can be set for each of the five interrupt sources in the IP register.

Table 2. AUXR: Auxiliary Register

AUXR		Address = 8EH					Reset Value = XXX0XX0B		
Not Bit Addressable									
Bit	-	-	-	WDIDLE	DISRTO	-	-	DISALE	
	7	6	5	4	3	2	1	0	
-	Reserved for future expansion								
DISALE	Disable/Enable ALE								
	DISALE								
	Operating Mode								
	0	ALE is emitted at a constant rate of 1/6 the oscillator frequency.							
	1	ALE is active only during a MOVX or MOVC instruction							
DISRTO	Disable/Enable Reset out								
	DISRTO								
	0	Reset pin is driven High after WDT times out							
	1	Reset pin is input only							
WDIDLE	Disable/Enable WDT in IDLE mode								
	WDIDLE								
	0	WDT continues to count in IDLE mode							
	1	WDT halts counting in IDLE mode							

Dual Data Pointer Registers: To facilitate accessing both internal and external data memory, two banks of 16-bit Data Pointer Registers are provided: DP0 at SFR address locations 82H-83H and DP1 at 84H-85H. Bit DPS = 0 in SFR AUXR1 selects DP0 and DPS = 1 selects DP1. The user should always initialize the DPS bit to the appropriate value before accessing the respective Data Pointer Register.



Power Off Flag: The Power Off Flag (POF) is located at bit 4 (PCON.4) in the PCON SFR. POF is set to "1" during power up. It can be set and reset under software control and is not affected by reset.

Table 3. AUXR1: Auxiliary Register 1

AUXR1								
Address = A2H								
Reset Value = XXXXXX0B								
Not Bit Addressable								
Bit	7	6	5	4	3	2	1	DPS
	-	-	-	-	-	-	-	0
								1
-	Reserved for future expansion							
DPS	Data Pointer Register Select							
DPS								
0	Selects DPTR Registers DP0L, DP0H							
1	Selects DPTR Registers DP1L, DP1H							

Memory Organization

MCS-51 devices have a separate address space for Program and Data Memory. Up to 64K bytes each of external Program and Data Memory can be addressed.

Program Memory

If the \overline{EA} pin is connected to GND, all program fetches are directed to external memory.

On the AT89S51, if \overline{EA} is connected to V_{CC} , program fetches to addresses 0000H through FFFH are directed to internal memory and fetches to addresses 1000H through FFFFH are directed to external memory.

Data Memory

The AT89S51 implements 128 bytes of on-chip RAM. The 128 bytes are accessible via direct and indirect addressing modes. Stack operations are examples of indirect addressing, so the 128 bytes of data RAM are available as stack space.

Watchdog Timer (One-time Enabled with Reset-out)

The WDT is intended as a recovery method in situations where the CPU may be subjected to software upsets. The WDT consists of a 14-bit counter and the Watchdog Timer Reset (WDTRST) SFR. The WDT is defaulted to disable from exiting reset. To enable the WDT, a user must write 01EH and 0E1H in sequence to the WDTRST register (SFR location 0A6H). When the WDT is enabled, it will increment every machine cycle while the oscillator is running. The WDT timeout period is dependent on the external clock frequency. There is no way to disable the WDT except through reset (either hardware reset or WDT overflow reset). When WDT overflows, it will drive an output RESET HIGH pulse at the RST pin.

Using the WDT

To enable the WDT a user must write 01EH and 0E1H in sequence to the WDTRST register (SFR location 0A6H). When the WDT is enabled, the user needs to service it by writing 01EH and 0E1H to WDTRST to avoid a WDT overflow. The 14-bit counter overflows when it reaches 16383 (3FFFH), and this will reset the device. When the WDT is enabled, it will increment every machine cycle while the oscillator is running. This means the user must reset the WDT at least every 16383 machine cycles. To reset the WDT the user must write 01EH and 0E1H to WDTRST. WDTRST is a write-only register. The WDT counter cannot be read or written. When WDT overflows, it will generate an output RESET pulse at the RST pin. The RESET pulse duration is $93 \times TOSC$, where $TOSC = 1/FOSC$. To make the best use of the WDT, it

AT89S51

should be serviced in those sections of code that will periodically be executed within the time required to prevent a WDT reset.

WDT During Power-down and Idle

In Power-down mode the oscillator stops, which means the WDT also stops. While in Power-down mode, the user does not need to service the WDT. There are two methods of exiting Power-down mode: by a hardware reset or via a level-activated external interrupt, which is enabled prior to entering Power-down mode. When Power-down is exited with hardware reset, servicing the WDT should occur as it normally does whenever the AT89S51 is reset. Exiting Power-down with an interrupt is significantly different. The interrupt is held low long enough for the oscillator to stabilize. When the interrupt is brought high, the interrupt is serviced. To prevent the WDT from resetting the device while the interrupt pin is held low, the WDT is not started until the interrupt is pulled high. It is suggested that the WDT be reset during the interrupt service for the interrupt used to exit Power-down mode.

To ensure that the WDT does not overflow within a few states of exiting Power-down, it is best to reset the WDT just before entering Power-down mode.

Before going into the IDLE mode, the WDIDLE bit in SFR AUXR is used to determine whether the WDT continues to count if enabled. The WDT keeps counting during IDLE (WDIDLE bit = 0) as the default state. To prevent the WDT from resetting the AT89S51 while in IDLE mode, the user should always set up a timer that will periodically exit IDLE, service the WDT, and reenter IDLE mode.

With WDIDLE bit enabled, the WDT will stop to count in IDLE mode and resumes the count upon exit from IDLE.

UART

The UART in the AT89S51 operates the same way as the UART in the AT89C51. For further information on the UART operation, refer to the ATMEL Web site (<http://www.atmel.com>). From the home page, select 'Products', then '8051-Architecture Flash Microcontroller', then 'Product Overview'.

Timer 0 and 1

Timer 0 and Timer 1 in the AT89S51 operate the same way as timer 0 and timer 1 in the AT89C51. For further information on the timers' operation, refer to the ATMEL Web site (<http://www.atmel.com>). From the home page, select 'Products', then '8051-Architecture Flash Microcontroller', then 'Product Overview'.

Interrupts

The AT89S51 has a total of five interrupt vectors: two external interrupts ($\overline{INT0}$ and $\overline{INT1}$), two timer interrupts (Timers 0 and 1), and the serial port interrupt. These interrupts are all shown in Figure 1.

Each of these interrupt sources can be individually enabled or disabled by setting or clearing a bit in Special Function Register IE. IE also contains a global disable bit, EA, which disables all interrupts at once.

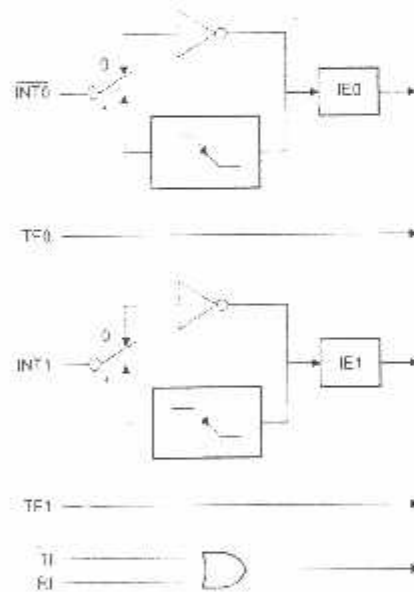
Note that Table 4 shows that bit position IE.6 is unimplemented. In the AT89S51, bit position IE.5 is also unimplemented. User software should not write 1s to these bit positions, since they may be used in future AT89 products.

The Timer 0 and Timer 1 flags, TF0 and TF1, are set at S5P2 of the cycle in which the timers overflow. The values are then polled by the circuitry in the next cycle.

Table 4. Interrupt Enable (IE) Register

(MSB)		(LSB)					
EA	-	-	ES	ET1	EX1	ET0	EX0
Enable Bit = 1 enables the interrupt.							
Enable Bit = 0 disables the interrupt.							
Symbol	Position	Function					
EA	IE.7	Disables all interrupts. If EA = 0, no interrupt is acknowledged. If EA = 1, each interrupt source is individually enabled or disabled by setting or clearing its enable bit.					
	IE.6	Reserved					
-	IE.5	Reserved					
ES	IE.4	Serial Port interrupt enable bit					
ET1	IE.3	Timer 1 interrupt enable bit					
EX1	IE.2	External interrupt 1 enable bit					
ET0	IE.1	Timer 0 interrupt enable bit					
EX0	IE.0	External interrupt 0 enable bit					
User software should never write 1s to reserved bits, because they may be used in future AT89 products.							

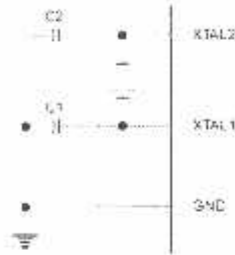
Figure 1. Interrupt Sources



Oscillator Characteristics

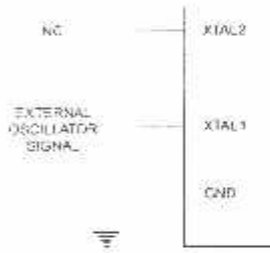
XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier that can be configured for use as an on-chip oscillator, as shown in Figure 2. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven, as shown in Figure 3. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

Figure 2. Oscillator Connections



Note: C1, C2 = 30 pF ± 10 pF for Crystals = 40 pF ± 10 pF for Ceramic Resonators.

Figure 3. External Clock Drive Configuration



Idle Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special function registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

Note that when idle mode is terminated by a hardware reset, the device normally resumes program execution from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when idle mode is terminated by a reset, the instruction following the one that invokes idle mode should not write to a port pin or to external memory.

Power-down mode

In the Power-down mode, the oscillator is stopped, and the instruction that invokes Power-down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the Power-down mode is terminated. Exit from Power-down mode can be initiated either by a hardware reset or by activation of an enabled external interrupt into INT0 or INT1. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before V_{CC} is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.



Table 5. Status of External Pins During Idle and Power-down Modes

Mode	Program Memory	ALE	PSEN	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power-down	Internal	0	0	Data	Data	Data	Data
Power-down	External	0	0	Float	Data	Data	Data

Program Memory Lock Bits

The AT89S51 has three lock bits that can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the following table.

Table 6. Lock Bit Protection Modes

	Program Lock Bits			Protection Type
	LB1	LB2	LB3	
1	U	U	U	No program lock features
2	P	U	U	MOVX instructions executed from external program memory are disabled from fetching code bytes from internal memory, EA is sampled and latched on reset, and further programming of the Flash memory is disabled
3	P	P	U	Same as mode 2, but verify is also disabled
4	P	P	P	Same as mode 3, but external execution is also disabled

When lock bit 1 is programmed, the logic level at the EA pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random value and holds that value until reset is activated. The latched value of EA must agree with the current logic level at that pin in order for the device to function properly.

Programming the Flash – Parallel Mode

The AT89S51 is shipped with the on-chip Flash memory array ready to be programmed. The programming interface needs a high-voltage (12-volt) program enable signal and is compatible with conventional third-party Flash or EPROM programmers.

The AT89S51 code memory array is programmed byte-by-byte.

Programming Algorithm: Before programming the AT89S51, the address, data, and control signals should be set up according to the Flash programming mode table and Figures 13 and 14. To program the AT89S51, take the following steps:

1. Input the desired memory location on the address lines.
2. Input the appropriate data byte on the data lines.
3. Activate the correct combination of control signals.
4. Raise EA/Vpp to 12V.
5. Pulse ALE/PROG once to program a byte in the Flash array or the lock bits. The byte-write cycle is self-timed and typically takes no more than 50 μs. Repeat steps 1 through 5, changing the address and data for the entire array or until the end of the object file is reached.

Data Polling: The AT89S51 features Data Polling to indicate the end of a byte write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written data on P0.7. Once the write cycle has been completed, true data is valid on all outputs, and the next cycle may begin. Data Polling may begin any time after a write cycle has been initiated.

Ready/Busy: The progress of byte programming can also be monitored by the RDY/BSY output signal. P3.0 is pulled low after ALE goes high during programming to indicate BUSY. P3.0 is pulled high again when programming is done to indicate READY.

Program Verify: If lock bits LB1 and LB2 have not been programmed, the programmed code data can be read back via the address and data lines for verification. The status of the individual lock bits can be verified directly by reading them back.

Reading the Signature Bytes: The signature bytes are read by the same procedure as a normal verification of locations 000H, 100H, and 200H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows.

(000H) = 1EH Indicates manufactured by Atmel
 (100H) = 51H indicates 89S51
 (200H) = 06H

Chip Erase: In the parallel programming mode, a chip erase operation is initiated by using the proper combination of control signals and by pulsing ALE/PROG low for a duration of 200 ns - 500 ns.

In the serial programming mode, a chip erase operation is initiated by issuing the Chip Erase instruction. In this mode, chip erase is self-timed and takes about 500 ms.

During chip erase, a serial read from any address location will return 00H at the data output.

Programming the Flash – Serial Mode

The Code memory array can be programmed using the serial ISP interface while RST is pulled to V_{CC} . The serial interface consists of pins SCK, MOSI (input) and MISO (output). After RST is set high, the Programming Enable instruction needs to be executed first before other operations can be executed. Before a reprogramming sequence can occur, a Chip Erase operation is required.

The Chip Erase operation turns the content of every memory location in the Code array into FFH.

Either an external system clock can be supplied at pin XTAL1 or a crystal needs to be connected across pins XTAL1 and XTAL2. The maximum serial clock (SCK) frequency should be less than 1/16 of the crystal frequency. With a 33 MHz oscillator clock, the maximum SCK frequency is 2 MHz.

Serial Programming Algorithm

To program and verify the AT89S51 in the serial programming mode, the following sequence is recommended:

1. Power-up sequence:
 Apply power between VCC and GND pins.
 Set RST pin to "H".
 If a crystal is not connected across pins XTAL1 and XTAL2, apply a 3 MHz to 33 MHz clock to XTAL1 pin and wait for at least 10 milliseconds.
2. Enable serial programming by sending the Programming Enable serial instruction to pin MOSI/P1.5. The frequency of the shift clock supplied at pin SCK/P1.7 needs to be less than the CPU clock at XTAL1 divided by 16.
3. The Code array is programmed one byte at a time in either the Byte or Page mode. The write cycle is self-timed and typically takes less than 0.5 ms at 5V.
4. Any memory location can be verified by using the Read instruction that returns the content at the selected address at serial output MISO/P1.6.
5. At the end of a programming session, RST can be set low to commence normal device operation.



Power-off sequence (if needed):

Set XTAL1 to "L" (if a crystal is not used).

Set RST to "L".

Turn V_{CC} power off.

Data Polling: The Data Polling feature is also available in the serial mode. In this mode, during a write cycle an attempted read of the last byte written will result in the complement of the MSB of the serial output byte on MISO.

Serial Programming Instruction Set

The Instruction Set for Serial Programming follows a 4-byte protocol and is shown in Table 8 on page 18.

Programming Interface – Parallel Mode

Every code byte in the Flash array can be programmed by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

Table 7. Flash Programming Modes

Mode	V _{CC}	RST	PSEN	ALE/ PROG	EA/ V _{PP}	P2.6	P2.7	P3.3	P3.6	P3.7	P0.7-0 Data	P2.3-0	P1.7-0
												Address	
Write Code Data	5V	H	L		12V	L	H	H	H	H	D _{IN}	A11-8	A7-0
Read Code Data	5V	H	L	H	H	L	L	L	H	H	D _{OUT}	A11-8	A7-0
Write Lock Bit 1	5V	H	L		12V	H	H	H	H	H	X	X	X
Write Lock Bit 2	5V	H	L		12V	H	H	H	L	L	X	X	X
Write Lock Bit 3	5V	H	L		12V	H	L	H	H	L	X	X	X
Read Lock Bits 1, 2, 3	5V	H	L	H	H	H	H	L	H	L	P0.2, P0.3, P0.4	X	X
Chip Erase	5V	H	L		12V	H	L	H	L	L	X	X	X
Read Atmel ID	5V	H	L	H	H	L	L	L	L	L	1EH	0000	00H
Read Device ID	5V	H	L	H	H	L	L	L	L	L	51H	0001	00H
Read Device ID	5V	H	L	H	H	L	L	L	L	L	06H	0010	00H

- Notes:
1. Each PROG pulse is 200 ns - 500 ns for Chip Erase.
 2. Each PROG pulse is 200 ns - 500 ns for Write Code Data.
 3. Each PROG pulse is 200 ns - 500 ns for Write Lock Bits.
 4. RDY/BSY signal is output on P3.0 during programming.
 5. X = don't care.

Figure 4. Programming the Flash Memory (Parallel Mode)

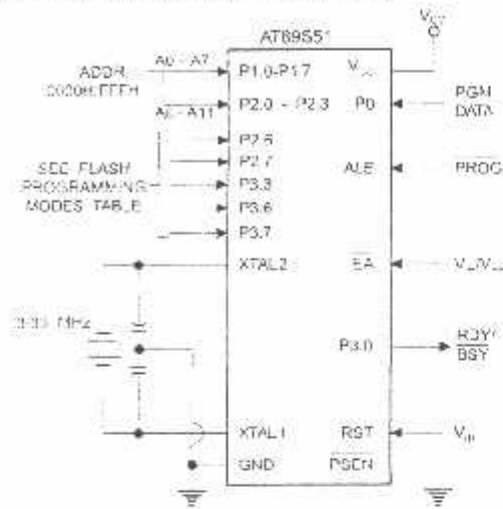
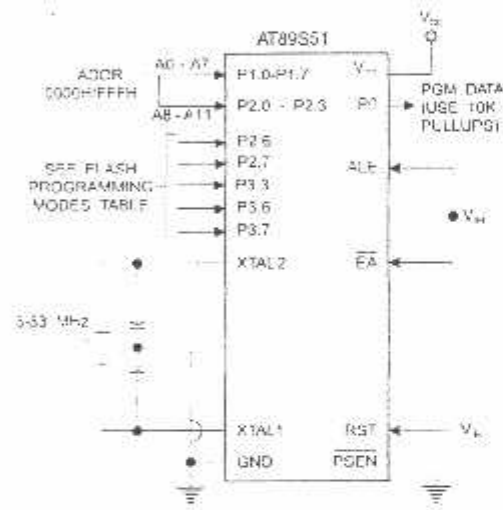


Figure 5. Verifying the Flash Memory (Parallel Mode)



Flash Programming and Verification Characteristics (Parallel Mode)

$T_A = 20^\circ\text{C to } 30^\circ\text{C}$, $V_{CC} = 4.5 \text{ to } 5.5\text{V}$

Symbol	Parameter	Min	Max	Units
V_{PP}	Programming Supply Voltage	11.5	12.5	V
I_{PP}	Programming Supply Current		10	mA
I_{CC}	V_{CC} Supply Current		30	mA
$1/f_{CLCL}$	Oscillator Frequency	3	33	MHz
t_{AVGL}	Address Setup to PROG Low	$48t_{CLCL}$		
t_{GHAX}	Address Hold After PROG	$48t_{CLCL}$		
t_{OVGL}	Data Setup to PROG Low	$48t_{CLCL}$		
t_{GHDX}	Data Hold After PROG	$48t_{CLCL}$		
t_{I-SH}	P2.7 (ENABLE) High to V_{PP}	$48t_{CLCL}$		
t_{FVGL}	V_{PP} Setup to PROG Low	10		μs
t_{HSL}	V_{PP} Hold After PROG	10		μs
t_{LOH}	PROG Width	0.2	1	μs
t_{AVDV}	Address to Data Valid		$48t_{CLCL}$	
t_{FLOV}	ENABLE Low to Data Valid		$48t_{CLCL}$	
t_{FLOZ}	Data Float After ENABLE	0	$48t_{CLCL}$	
t_{HBL}	PROG High to BUSY Low		1.0	μs
t_{WC}	Byte Write Cycle Time		50	μs

Figure 6. Flash Programming and Verification Waveforms – Parallel Mode

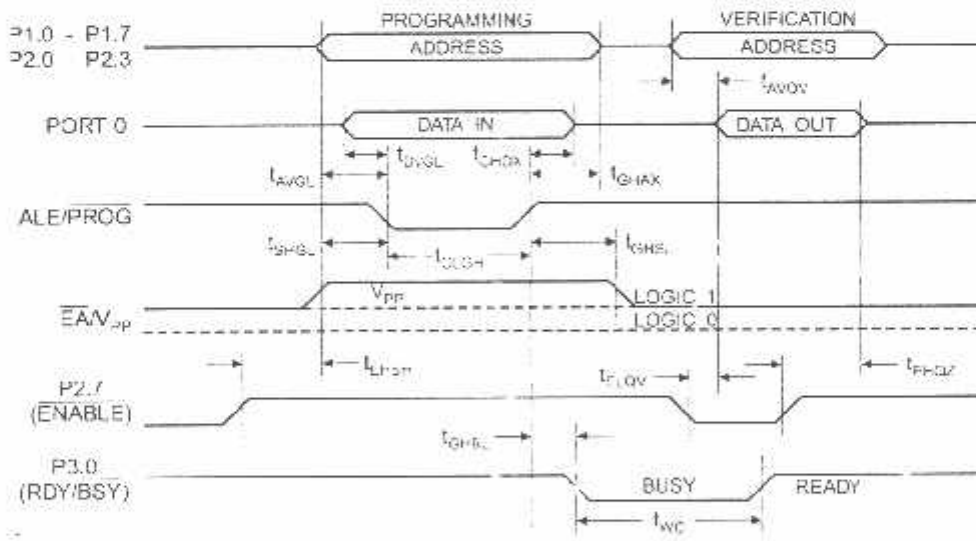
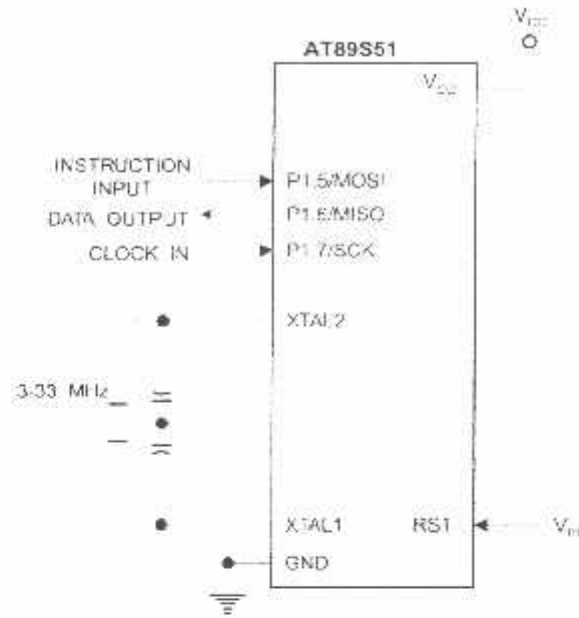


Figure 7. Flash Memory Serial Downloading



Flash Programming and Verification Waveforms – Serial Mode

Figure 8. Serial Programming Waveforms

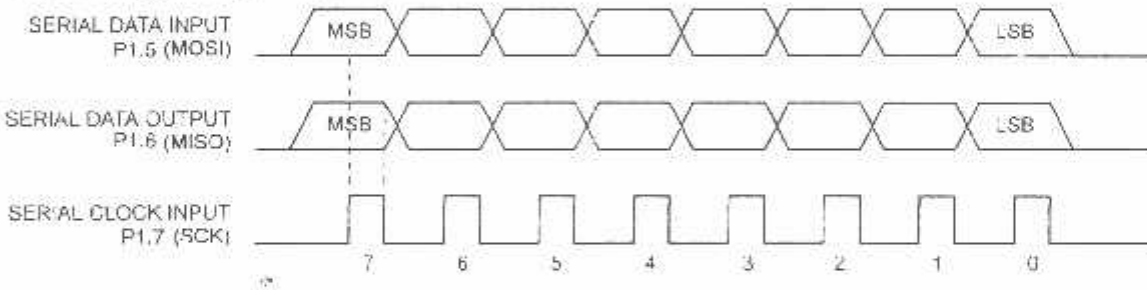


Table 8. Serial Programming Instruction Set

Instruction	Instruction Format		Byte 2	Byte 3	Byte 4	Operation
	Byte 1					
Programming Enable	1010 1100	0101 0011	xxxx xxxx	xxxx xxxx	xxxx xxxx 0110 1001 (Output)	Enable Serial Programming write RST is high
Chip Erase	1010 1100	100x xxxx	xxxx xxxx	xxxx xxxx	xxxx xxxx	Chip Erase Flash memory array
Read Program Memory (Byte Mode)	0010 0000	xxxx	A11 A10 A9 A8	A7 A6 A5 A4 A3 A2 A1 A0	7-999 0000 0000 0000	Read data from Program memory in the byte mode
Write Program Memory (Byte Mode)	0100 0000	xxxx	A11 A10 A9 A8	A7 A6 A5 A4 A3 A2 A1 A0	7-999 0000 0000 0000	Write data to Program memory in the byte mode
Write Lock Bits ⁽²⁾	1010 1100	1110 00	B1 B0	xxxx xxxx	xxxx xxxx	Write Lock bits. See Note (2).
Read Lock Bits	0010 0100	xxxx xxxx	xxxx xxxx	xxxx xxxx	xx B1 B0 xx	Read back current status of the lock bits (a programmed lock bit reads back as a "1")
Read Signature Bytes ⁽¹⁾	0010 1000	xxx	A5 A4 A3 A2 A1	A0 xxx xxxx	Signature Byte	Read Signature Byte
Read Program Memory (Page Mode)	0011 0000	xxxx	A11 A10 A9 A8	Byte 0	Byte 1... Byte 255	Read data from Program memory in the Page Mode (256 bytes)
Write Program Memory (Page Mode)	0101 0000	xxxx	A11 A10 A9 A8	Byte 0	Byte 1... Byte 255	Write data to Program memory in the Page Mode (256 bytes)

Notes: 1. The signature bytes are not readable in Lock Bit Modes 3 and 4.

- 2. B1 = 0, B2 = 0 → Mode 1, no lock protection
- B1 = 0, B2 = 1 → Mode 2, lock bit 1 activated
- B1 = 1, B2 = 0 → Mode 3, lock bit 2 activated
- B1 = 1, B2 = 1 → Mode 4, lock bit 3 activated

Each of the lock bits needs to be activated sequentially before Mode 4 can be executed.

After Reset signal is high, SCK should be low for at least 64 system clocks before it goes high to clock in the enable data bytes. No pulsing of Reset signal is necessary. SCK should be no faster than 1/16 of the system clock at XTAL1.

For Page Read/Write, the data always starts from byte 0 to 255. After the command byte and upper address byte are latched, each byte thereafter is treated as data until all 256 bytes are shifted in/out. Then the next instruction will be ready to be decoded.

Serial Programming Characteristics

Figure 9. Serial Programming Timing

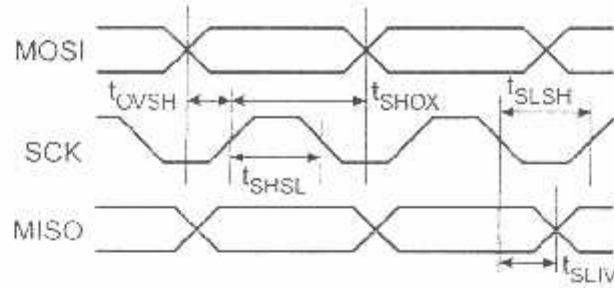


Table 9. Serial Programming Characteristics, $T_A = -40^\circ\text{C}$ to 85°C , $V_{CC} = 4.0 - 5.5\text{V}$ (Unless Otherwise Noted)

Symbol	Parameter	Min	Typ	Max	Units
$f_{t_{CLCL}}$	Oscillator Frequency	0		33	MHz
t_{CLCL}	Oscillator Period	30			ns
t_{SHSL}	SCK Pulse Width High	$8 t_{CLCL}$			ns
t_{SLSH}	SCK Pulse Width Low	$8 t_{CLCL}$			ns
t_{OVSH}	MOSI Setup to SCK High	t_{CLCL}			ns
t_{SHOX}	MOSI Hold after SCK High	$2 t_{CLCL}$			ns
t_{SLIV}	SCK Low to MISO Valid	10	16	32	ns
t_{ERASE}	Chip Erase Instruction Cycle Time			500	ms
t_{SWC}	Serial Byte Write Cycle Time			$64 t_{CLCL} + 400$	μs



Absolute Maximum Ratings*

Operating Temperature.....	-55°C to +125°C
Storage Temperature.....	-65°C to +150°C
Voltage on Any Pin with Respect to Ground.....	-1.0V to +7.0V
Maximum Operating Voltage.....	6.6V
DC Output Current.....	15.0 mA

*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC Characteristics

The values shown in this table are valid for $T_A = -40^\circ\text{C}$ to 85°C and $V_{CC} = 4.0\text{V}$ to 5.5V , unless otherwise noted.

Symbol	Parameter	Condition	Min	Max	Units
V_{IL}	Input Low Voltage	(Except \overline{EA})	-0.5	$0.2 V_{CC} - 0.1$	V
V_{IL1}	Input Low Voltage (\overline{EA})		-0.5	$0.2 V_{CC} - 0.3$	V
V_{IH}	Input High Voltage	(Except XTAL1, RST)	$0.2 V_{CC} + 0.9$	$V_{CC} + 0.5$	V
V_{IH1}	Input High Voltage	(XTAL1, RST)	$0.7 V_{CC}$	$V_{CC} + 0.5$	V
V_{OL}	Output Low Voltage ⁽¹⁾ (Ports 1,2,3)	$I_{OL} = 1.6 \text{ mA}$		0.45	V
V_{OL1}	Output Low Voltage ⁽¹⁾ (Port 0, ALE, PSEN)	$I_{OL} = 3.2 \text{ mA}$		0.45	V
V_{OH}	Output High Voltage (Ports 1,2,3, ALE, PSEN)	$I_{OH} = -60 \mu\text{A}$, $V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{CH} = -25 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{CH} = -10 \mu\text{A}$	$0.9 V_{CC}$		V
V_{OH1}	Output High Voltage (Port 0 in External Bus Mode)	$I_{CH} = -800 \mu\text{A}$, $V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{CH} = -300 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{CH} = -80 \mu\text{A}$	$0.9 V_{CC}$		V
I_{L1}	Logical 0 Input Current (Ports 1,2,3)	$V_N = 0.45\text{V}$		-50	μA
	Logical 1 to 0 Transition Current (Ports 1,2,3)	$V_N = 2\text{V}$, $V_{CC} = 5\text{V} \pm 10\%$		-650	μA
	Input Leakage Current (Port 0, \overline{EA})	$0.45 < V_N < V_{CC}$		± 10	μA
RST	Reset Pulldown Resistor		50	300	$\text{K}\Omega$
C_{IO}	Pin Capacitance	Test Freq. = 1 MHz, $T_A = 25^\circ\text{C}$		10	pF
I_{CC}	Power Supply Current	Active Mode, 12 MHz		25	mA
		Idle Mode, 12 MHz		6.5	mA
		Power-down Mode ⁽²⁾	$V_{CC} = 5.5\text{V}$		50

Notes: 1. Under steady state (non-transient) conditions, I_{OL} must be externally limited as follows:

Maximum I_{OL} per port pin: 10 mA

Maximum I_{OL} per 8 bit port:

Port 0: 26 mA Ports 1, 2, 3: 15 mA

Maximum total I_{OL} for all output pins: 71 mA

If I_{OL} exceeds the test condition, V_{OL} may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.

2. Minimum V_{CC} for Power-down is 2V.

AT89S51

2487A-10/01

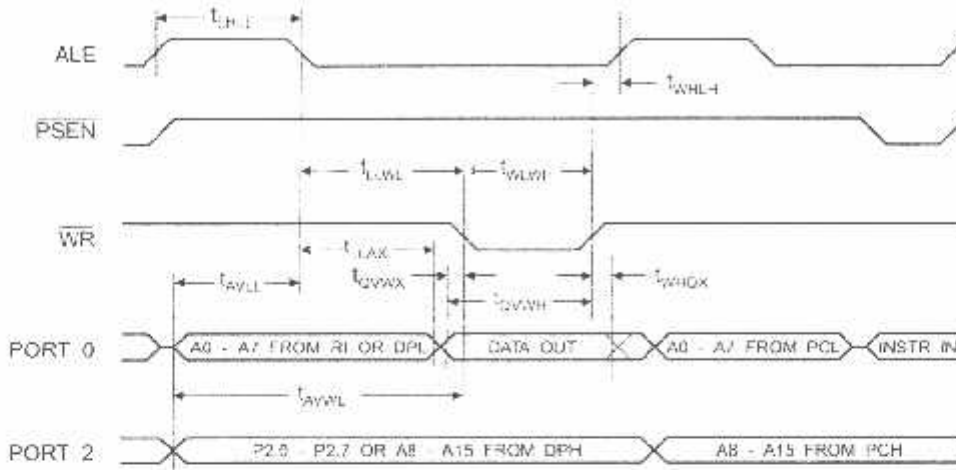
AC Characteristics

Under operating conditions, load capacitance for Port 0, ALE/ $\overline{\text{PROG}}$, and $\overline{\text{PSEN}}$ = 100 pF; load capacitance for all other outputs = 80 pF.

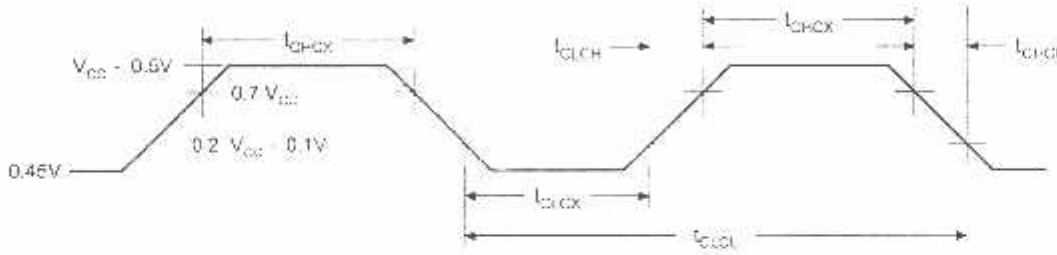
External Program and Data Memory Characteristics

Symbol	Parameter	12 MHz Oscillator		Variable Oscillator		Units
		Min	Max	Min	Max	
$1/f_{\text{CLC}}$	Oscillator Frequency			0	33	MHz
t_{LHL}	ALE Pulse Width	127		$2t_{\text{CLCL}}-40$		ns
t_{AVLL}	Address Valid to ALE Low	43		$t_{\text{CLCL}}-25$		ns
t_{LLAX}	Address Hold After ALE Low	48		$t_{\text{CLCL}}-25$		ns
t_{LLIV}	ALE Low to Valid Instruction In		233		$4t_{\text{CLCL}}-65$	ns
t_{LLPL}	ALE Low to $\overline{\text{PSEN}}$ Low	43		$t_{\text{CLCL}}-25$		ns
t_{PLPH}	$\overline{\text{PSEN}}$ Pulse Width	205		$3t_{\text{CLCL}}-45$		ns
t_{PLIV}	$\overline{\text{PSEN}}$ Low to Valid Instruction In		145		$3t_{\text{CLCL}}-60$	ns
t_{XIX}	Input Instruction Hold After $\overline{\text{PSEN}}$	0		0		ns
t_{XIZ}	Input Instruction Float After $\overline{\text{PSEN}}$		59		$t_{\text{CLCL}}-25$	ns
t_{XAV}	$\overline{\text{PSEN}}$ to Address Valid	75		$t_{\text{CLCL}}-8$		ns
t_{WIV}	Address to Valid Instruction In		312		$5t_{\text{CLCL}}-80$	ns
t_{LAZ}	$\overline{\text{PSEN}}$ Low to Address Float		10		10	ns
t_{LRH}	$\overline{\text{RD}}$ Pulse Width	400		$6t_{\text{CLCL}}-100$		ns
t_{WRH}	$\overline{\text{WR}}$ Pulse Width	400		$6t_{\text{CLCL}}-100$		ns
t_{LDV}	$\overline{\text{RD}}$ Low to Valid Data In		252		$5t_{\text{CLCL}}-90$	ns
t_{HDZ}	Data Hold After $\overline{\text{RD}}$	0		0		ns
t_{HDZ}	Data Float After $\overline{\text{RD}}$		97		$2t_{\text{CLCL}}-28$	ns
t_{LDV}	ALE Low to Valid Data In		517		$8t_{\text{CLCL}}-150$	ns
t_{VDV}	Address to Valid Data In		585		$9t_{\text{CLCL}}-165$	ns
t_{WL}	ALE Low to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	200	300	$3t_{\text{CLCL}}-50$	$3t_{\text{CLCL}}+50$	ns
t_{WL}	Address to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	203		$4t_{\text{CLCL}}-75$		ns
t_{WX}	Data Valid to $\overline{\text{WR}}$ Transition	23		$t_{\text{CLCL}}-30$		ns
t_{WFH}	Data Valid to $\overline{\text{WR}}$ High	433		$7t_{\text{CLCL}}-130$		ns
t_{HDX}	Data Hold After $\overline{\text{WR}}$	33		$t_{\text{CLCL}}-25$		ns
t_{LAZ}	$\overline{\text{RD}}$ Low to Address Float		0		0	ns
t_{ILH}	$\overline{\text{RD}}$ or $\overline{\text{WR}}$ High to ALE High	43	123	$t_{\text{CLCL}}-25$	$t_{\text{CLCL}}+25$	ns

External Data Memory Write Cycle



External Clock Drive Waveforms



External Clock Drive

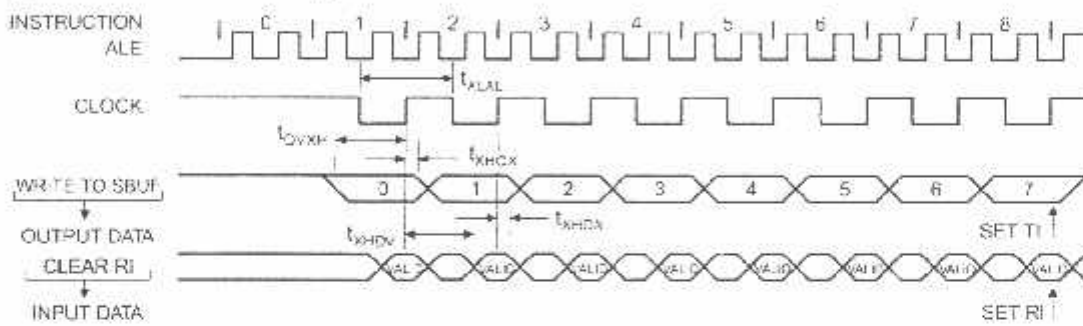
Symbol	Parameter	Min	Max	Units
f_{CCL}	Oscillator Frequency	0	33	MHz
T_{CCL}	Clock Period	30		ns
T_{CH}	High Time	12		ns
T_{FL}	Low Time	12		ns
T_{RCH}	Rise Time		5	ns
T_{FCL}	Fall Time		5	ns

Serial Port Timing: Shift Register Mode Test Conditions

The values in this table are valid for $V_{CC} = 4.0V$ to $5.5V$ and Load Capacitance = 80 pF.

Symbol	Parameter	12 MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
t_{XCLK}	Serial Port Clock Cycle Time	1.0		$12t_{CLK}$		μs
t_{OVXH}	Output Data Setup to Clock Rising Edge	700		$10t_{CLK} - 133$		ns
t_{XHDX}	Output Data Hold After Clock Rising Edge	50		$2t_{CLK} - 80$		ns
t_{XHDX}	Input Data Hold After Clock Rising Edge	0		0		ns
t_{XHIV}	Clock Rising Edge to Input Data Valid		700		$10t_{CLK} - 133$	ns

Shift Register Mode Timing Waveforms



C Testing Input/Output Waveforms⁽¹⁾



1. AC Inputs during testing are driven at $V_{CC} - 0.5V$ for a logic 1 and $0.45V$ for a logic 0. Timing measurements are made at V_{IH} min. for a logic 1 and V_{IL} max. for a logic 0.

Output Waveforms⁽¹⁾



1. For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when a 100 mV change from the loaded V_{OH}/V_{OL} level occurs.

Ordering Information

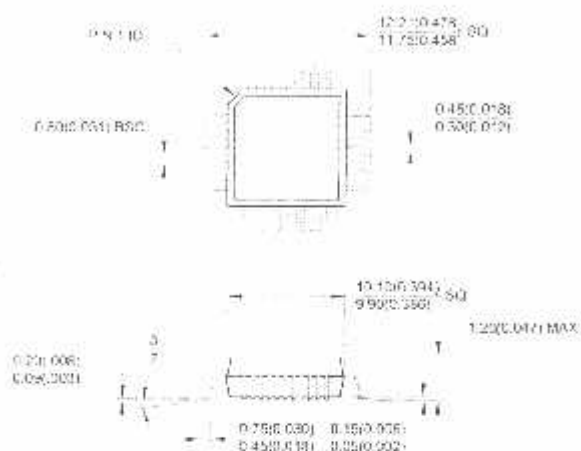
Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
24	4.0V to 5.5V	AT89S51-24AC	44A	Commercial (0° C to 70° C)
		AT89S51-24JC	44J	
		AT89S51-24PC	40P6	
		AT89S51-24AI	44A	Industrial (-40° C to 85° C)
		AT89S51-24JI	44J	
		AT89S51-24PI	40P6	
33	4.5V to 5.5V	AT89S51-33AC	44A	Commercial (0° C to 70° C)
		AT89S51-33JC	44J	
		AT89S51-33PC	40P6	

= Preliminary Availability

Package Type	
A	44-lead, Thin Plastic Gull Wing Quad Flatpack (TQFP)
J	44-lead, Plastic J-leaded Chip Carrier (PLCC)
P6	40-pin, 0.600" Wide, Plastic Dual In-line Package (PDIP)

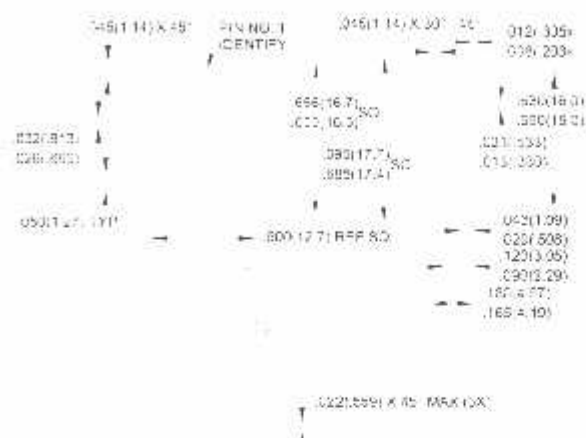
Packaging Information

44A, 44-lead, Thin (1.0 mm) Plastic Gull Wing Quad Flat Package (TQFP)
Dimensions in Millimeters and (Inches)*



*Controlling dimension, millimeters

44J, 44-lead, Plastic J-leaded Chip Carrier (PLCC)
Dimensions in Inches and (Millimeters)



40P6, 40-pin, 0.600" Wide, Plastic Dual Inline Package (PDIP)
Dimensions in Inches and (Millimeters)
JEDEC STANDARD MS-011 AC

