

**PERANCANGAN DAN PEMBUATAN ABSENSI PADA POS
JAGA SATUAN KEAMANAN BERBASIS *RFID* YANG DAPAT
DIAKSES MELALUI JARINGAN TELEPON**

SKRIPSI

**Diajukan Untuk Memenuhi Salah Satu Syarat Memperoleh Gelar Sarjana Teknik
Pada Jurusan Teknik Elektro S-1 Konsentrasi Elektronika**



Oleh :
UBAIDILLAH ASFIYA'
02.17.103

**KONSENTRASI ELEKTRONIKA
JURUSAN TEKNIK ELEKTRO S-1
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL
MALANG
2007**

LEMBAR PERSETUJUAN

PERANCANGAN DAN PEMBUATAN ABSENSI PADA POS JAGA SATUAN KEAMANAN BERBASIS *RFID* YANG DAPAT DIAKSES MELALUI JARINGAN TELEPON

SKRIPSI

Diajukan Untuk Memenuhi Salah Satu Syarat Memperoleh Gelar Sarjana Teknik
Pada Jurusan Teknik Elektro S-1 Konsentrasi Elektronika

Oleh :


UBAIDILLAH ASFIYA'

02.17.103

Dosen Pembimbing I


Ir. F. Yudi Limpraptono, MT
NIP. 1039500274

Dosen Pembimbing II


Ir. Mimien Mustikawati
NIP. P . 1030000352



Mengetahui
Ketua Jurusan Teknik Elektro S-1


Ir. F. Yudi Limpraptono, MT
NIP. 1039500274

**KONSENTRASI ELEKTRONIKA
JURUSAN TEKNIK ELEKTRO S-1
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL
MALANG**



BERITA ACARA UJIAN SKRIPSI

FAKULTAS TEKNOLOGI INDUSTRI

Nama Masiswa : Ubaidillah Asfiya'
N I M : 02. 17. 103
Jurusan : Teknik Elektro S-1
Konsentrasi : Teknik Elektronika
Judul Skripsi : **Perancangan Dan Pembuatan Absensi
Pada Pos Jaga Satuan Keamanan
Berbasis *RFID* Yang Dapat Diakses
Melalui Jaringan Telepon**

Dipertahankan Di Hadapan Tim Penguji Skripsi Jenjang Strata Satu (S-1) Pada :

Hari : Jum'at
Tanggal : 16 Maret 2007
Dengan Nilai : A (82.5) *By*



KETUA

Ir. Mochtar Asroni, MSME

NIP. Y. 1018100036

PANITIA UJIAN SKRIPSI

SEKRETARIS

Ir.F.Yudi Limpraptono, MT

NIP.Y. 1039500274

ANGGOTA PENGUJI

PENGUJI I

Ir. Eko Nurcahyo

NIP. Y. 1028700172

PENGUJI II

I Komang Somawirata, ST, MT

NIP.Y. 1030100361

ABSTRAKSI

PERANCANGAN DAN PEMBUATAN ABSENSI PADA POS JAGA SATUAN KEAMANAN BERBASIS *RFID* YANG DAPAT DIAKSES MELALUI JARINGAN TELEPON

(Ubaidillah Asfiya*, 02.17.103, Teknik Elektro S-1/Elektronika)

(Dosen Pembimbing I: Ir.F. Yudi Limpraptono, MT)

(Dosen Pembimbing II: Ir.Mimien Mustikawati)

Kata Kunci : *ATmega 8535, RFID , RS 232,DTMF, MT 8870, TP 5088,LM 567, PABX.*

Perkembangan ilmu pengetahuan dan teknologi dewasa ini telah berkembang sangat pesat. Seiring dengan perkembangan tersebut, manusia semakin dituntut untuk melaksanakan segala sesuatu bukan hanya cepat tetapi juga harus tepat. Untuk itu manusia senantiasa mencari cara untuk mempermudah pekerjaannya sehari-hari.berkaitan dengan hal tersebut manusia juga cenderung untuk mencari alternatif pemecahan masalah bagi pekerjaan yang dilakukan secara manual sehingga pekerjaan tersebut dapat dilakukan secara otomatis. Salah satu perkembangan yang paling menonjol saat ini adalah perkembangan dibidang komputerisasi. Suatu sistem yang ditangani oleh kmputer semuanya akan berkesan lebih canggih, lebih smart, lebih otomatis dan lebih praktis serta efisien.

Dalam skripsi ini akan direncanakan dan dibuat suatu alat yang memanfaatkan teknologi komputer. Judul dari skripsi ini yaitu “ Perancangan dan pembuatan absensi pada pos jaga satuan keamanan berbasis *RFID* yang dapat diakses melalui jaringan telepon “, dimana alat ini nantinya akan diaplikasikan pada saat berlangsungnya rutinitas piket jaga pada pos penjagaan satuan keamanan.

Selama ini absensi pada pos-pos penjagaan satuan keamanan pada saat melaksanakan piket jaga di pos-pos penjagaan masih menggunakan cara manual yaitu setiap hari pada jam-jam jaga ada seorang yang bertugas untuk berkeliling ke seluruh pos penjagaan guna mengecek dan mengabsensi keberadaan petugas yang sedang berjaga (apakah sudah sesuai dengan data, nama serta jadwal yang telah ditentukan). Hal yang semacam ini tentu akan memakan banyak waktu dan tenaga serta sangat manual dan kurang efisien. Alat ini berfungsi untuk menggantikan tugas tersebut, yaitu sebagai mesin absensi para petugas yang berjaga di pos penjagaan. Dia akan mendeteksi kehadiran seorang petugas di pos penjagaan yang letaknya berjauhan, sehingga pihak pos jaga pusat (kantor pusat) bisa mengetahui informasi tentang kehadiran yang bertugas pada saat itu.

KATA PENGANTAR

Hamdanlahu, puji syukur kehadiran-Mu Ya Allah yang telah memberikan rahmat dan hidayah-Nya, semerbak wanginya bunga shalawat semoga tetap tercurahkan kepada Rosul-Mu, sehingga penyusun dapat menyelesaikan skripsi ini dengan judul **“Perancangan Dan Pembuatan Absensi Pada Pos Jaga Satuan Keamanan Berbasis *RFID* Yang Dapat Diakses Melalui Jaringan Telepon”**. Skripsi ini merupakan persyaratan kelulusan Studi di Jurusan Teknik Elektro S-1 Konsentrasi Teknik Elektronika IIN Malang dan untuk mencapai gelar Sarjana Teknik.

Keberhasilan penyelesaian laporan skripsi ini tidak lepas dari dukungan dan bantuan berbagai pihak. Untuk itu penyusun menyampaikan terima kasih kepada :

1. Bapak Ir. F. Yudi Limpraptono, MT selaku Ketua Jurusan Teknik Elektro S-1.
2. Bapak Ir. F. Yudi Limpraptono, MT selaku Dosen Pembimbing I.
3. Ibu Ir. Mimien Mustikawati selaku Dosen Pembimbing II.
4. Abah Umi yang telah memberikan segalanya bagi penyusun.
5. Saudara-saudaraku Bani Sami'an Mariya yang memberikan motivasi dan do'a.
6. Nazilaturrohma, Amd.Keb yang tak henti-hentinya memberikan semangat dan motivasi dalam penyelesaian penyusunan skripsi ini.
7. Rekan-rekan ELKA-3 yang tak henti-hentinya memberikan semangat dan motivasi dalam penyelesaian penyusunan skripsi ini.
8. Semua yang telah membantu dalam penyelesaian penyusunan skripsi ini.

Penyusun telah berusaha semaksimal mungkin dan menyadari sepenuhnya akan keterbatasan pengetahuan dalam menyelesaikan laporan ini. Untuk itu penyusun mengharapkan saran dan kritik yang membangun dari pembaca demi kesempurnaan laporan ini.

Harapan penyusun semoga laporan skripsi ini memberikan manfaat bagi perkembangan ilmu pengetahuan.

Malang, Maret 2007

Penyusun

DAFTAR ISI

HALAMAN JUDUL	i
HALAMAN PENGESAHAN	ii
ABSTRAKSI.....	iii
KATA PENGANTAR	iv
DAFTAR ISI	v
DAFTAR TABEL.....	ix
DAFTAR GAMBAR.....	x
BAB I. PENDAHULUAN.....	1
1.1 Latar Belakang	1
1.2 Rumusan Masalah	2
1.3 Batasan Masalah.....	2
1.4 Tujuan.....	3
1.5 Metodologi	3
1.6 Sistematika Penulisan.....	4
BAB II. DASAR TEORI	5
2.1 Umum.....	5
2.2 RFID.....	5
2.3 Mikrokontroler ATmega 8535	9
2.3.1 Susunan Kaki – kaki ATmega 8535.....	12
2.3.2 Organisasi Memori	17
2.3.3 Sistem Reset	19

2.3.4	Analog Comparator	22
2.3.5	Analog To Digital Converter (ADC)	23
2.4	Liquid Crystal Display (LCD).....	26
2.4.1	Konfigurasi Pin-pin LCD	29
2.5	Borland Delphi	30
2.6	Sistem Telepon.....	30
2.7	Phone Interface.....	31
 BAB III. PERANCANGAN DAN PEMBUATAN ALAT		36
3.1	Blok Diagram Sistem.....	36
3.2	Perencanaan Sistem.....	37
3.3	Perencanaan Hardware	38
3.3.1	RFID	38
3.3.1.1	RFID Card	38
3.3.1.2	RFID Reader	38
3.3.2	MCU ATmega 8535.....	39
3.3.3	LM 567 Tone Decoder	42
3.3.4	MT 8870	44
3.3.5	TP 5088	45
3.3.6	LCD	47
3.4	Perencanaan Software	48
3.4.1	Flowchart Program keseluruhan Sistem.....	48
3.4.2	Flowchart Program di MCU.....	50
3.4.3	Flowchart Program Pada Sisi Penerima.....	51
3.4.4	Flowchart Program Pada Sisi Pengirim.....	52

3.4.5	Flowchart Program Delphi	53
BAB IV.	PENGUKURAN DAN PENGUJIAN ALAT	55
4.1	Pengujian Hardware	55
4.1.1	Pengujian RFID	55
4.1.2	Prosedur pengujian.....	55
4.1.3	Hasil Pengujian Pembacaan RFID.....	58
4.1.4	Hasil Pengujian	58
4.2	Bentuk keluaran sinyal MT 8870.....	59
4.3	Bentuk Sinyal DTMF	60
4.4	Bentuk Sinyal Output LM 567	61
4.5	Bentuk Sinyal Ring Back Tone.....	62
4.6	Pengujian Software Aplikasi.....	62
4.6.1	Tampilan Absensi Petugas	63
4.6.2	Bentuk Tampilan Tambah Data	63
4.6.3	Bentuk Tampilan Isi Data Petugas.....	64
4.6.4	Bentuk Tampilan Setelah diterima di PC.....	64
4.6.5	Bentuk Tampilan Data Kehadiran Petugas	66
4.6.7	Bentuk Fisik Alat	67
4.6.8	Tampilan Tulisan Terbaca.....	68
4.7	Hasil Tampilan Di LCD.....	68
4.7.1	Tampilan Tulisan Ditolak.....	68
4.7.2	Tampilan Tulisan Diterima.....	69
BAB V.	PENUTUP	70

5.1 Kesimpulan.....	70
5.2 Saran.....	70
DAFTAR PUSTAKA.....	71

LAMPIRAN

DAFTAR TABEL

2.1 Fungsi Pin dan Format Data.....	8
2.2 Fungsi Alternatif dari Pin Port A.....	13
2.3 Fungsi Alternatif dari pin port B.....	15
2.4 Fungsi Khusus Dari Port D.....	16
4.1 Tabel Hasil Pengujian Pembacaan RFID.....	58

DAFTAR GAMBAR

2.1	Komunikasi Antara Reader dan Transmitter (Tag).....	6
2.2	Konfigurasi Pin ID-10 (RFID Reader).....	7
2.3	Block Diagram ATMEGA 8535	11
2.4	Konfigurasi pin ATmega 8535.....	12
2.5	Map Memori Program Flash Memori	18
2.6	Memori Map Program Data Memori	19
2.7	Logika Reset Mikrokontroler ATMEGA 8535	21
2.8	Blok Diagram Analog Comparator	22
2.9	Blok Skematik ADC Internal	24
2.10	Fungsi Linieritas ADC Dalam Bentuk Anak Tangga	25
2.11	Diagram Blok LCD Seiko Instrument M1632	27
2.12	Blok diagram TP 5088	32
2.13	susunan pin TP 5088	33
2.14	Blok Diagram MI 8870	34
2.15	susunan pin MT 8870.....	34
2.16	Blok Diagram LM 567	35
2.17	susunan pin LM 567.....	35
3.1	Blok Diagram Sistem	36
3.2	RFID card.....	38
3.3	Perencanaan rangkaian reader kartu.....	39
3.4	Perencanaan rangkaian ATmega 8535 pada pos jaga	39
3.5	Perencanaan rangkaian ATmega 8535 pada kantor pusat.....	41

3.6	Rangkaian Tone Decoder	42
3.7	Perencanaan rangkaian MT 8870	44
3.8	Perencanaan rangkaian TP 5088	45
3.9	Bentuk Sinyal Pada Masing-masing Blok Interface	45
3.10	Bentuk Sinyal Pada Sisi Phone Interface	46
3.11	Perencanaan LCD	47
3.12	Perencanaan program keseluruhan system	49
3.13	Flow Chart (a) Perencanaan Program (b) Interupsi di MCU	50
3.14	Flow Chart Sisi Penerima	51
3.15	Flowchart Program Pada Sisi Pengirim	52
3.16	Flowchart Layanan Interupsi	53
3.17	Flowchart Program Tampilan di Delphi	54
4.1	Rangkaian Pengujian <i>RFID</i>	55
4.2	Kotak Dialog <i>Conection Description</i>	56
4.3	Kotak Dialog <i>Connect to</i>	56
4.4	Kotak Dialog <i>COM1 Propertis</i>	57
4.5	Kotak Dialog Hasil <i>Identifikasi Reader</i> terhadap Kartu	58
4.6	Bentuk keluaran sinyal MT 8870	60
4.7	Bentuk Sinyal DTMF	60
4.8	Bentuk Sinyal Output LM 567	61
4.9	Bentuk keluaran Sinyal Ring Back Tone	62
4.10	Tampilan Absensi Pos Jaga Satuan Keamanan	63
4.11	Tambah Data	63
4.12	Bentuk Tampilan Isi Data Petugas	64

4.13	13Bentuk Tampilan Absensi kedatangan Petugas	65
4.14	Bentuk Tampilan Absensi kepulangan Petugas	65
4.15	Bentuk Tampilan Data Kehadiran Petugas	66
4.16	Bentuk Tampilan Print Out Laporan Data Kehadiran.....	66
4.17	Bentuk Fisik Alat Pada Sisi Pos.....	67
4.18	Bentuk Fisik Alat Pada Sisi Kantor Pusat.....	67
4.19	Alat Sudah Siap Beroperasi.....	68
4.20	Tampilan Pada LCD Berupa Tulisan Ditolak	69
4.21	Tampilan Pada LCD Berupa Tulisan Diterima.....	69

BAB I

PENDAHULUAN

1.1. Latar Belakang

Perkembangan ilmu pengetahuan dan teknologi dewasa ini telah berkembang sangat pesat. Seiring dengan perkembangan tersebut, manusia semakin dituntut untuk melaksanakan segala sesuatu bukan hanya cepat tetapi juga harus tepat. Untuk itu manusia senantiasa mencari cara untuk mempermudah pekerjaannya sehari-hari, berkaitan dengan hal tersebut manusia juga cenderung untuk mencari alternatif pemecahan masalah bagi pekerjaan yang dilakukan secara manual sehingga pekerjaan tersebut dapat dilakukan secara otomatis. Salah satu perkembangan yang paling menonjol saat ini adalah perkembangan dibidang komputerisasi. Suatu sistem yang ditangani oleh komputer semuanya akan berkesan lebih canggih, lebih smart, lebih otomatis dan lebih praktis serta efisien.

Dalam skripsi ini akan direncanakan dan dibuat suatu alat yang memanfaatkan teknologi komputer. Judul dari skripsi ini yaitu “ **Perancangan Dan Pembuatan Absensi Pada Pos Jaga Satuan Keamanan Berbasis *RFID* Yang Dapat Diakses Melalui Jaringan Telepon** “, dimana alat ini nantinya akan diaplikasikan pada saat berlangsungnya rutinitas piket jaga pada pos penjagaan satuan keamanan.

Selama ini absensi pada pos-pos penjagaan satuan keamanan pada saat melaksanakan piket jaga di pos-pos penjagaan masih menggunakan cara manual

yaitu setiap hari pada jam-jam jaga ada seorang yang bertugas untuk berkeliling ke seluruh pos penjagaan guna mengecek dan mengabsensi keberadaan petugas yang sedang berjaga (apakah sudah sesuai dengan data, nama serta jadwal yang telah ditentukan). Hal yang semacam ini tentu akan memakan banyak waktu dan tenaga serta sangat manual dan kurang efisien. Alat ini berfungsi untuk menggantikan tugas tersebut, yaitu sebagai mesin absensi para petugas yang berjaga di pos penjagaan. Dia akan mendeteksi kehadiran seorang petugas di pos penjagaan yang letaknya berjauhan, sehingga pihak pos jaga pusat (kantor pusat) bisa mengetahui informasi tentang kehadiran yang bertugas pada saat itu.

1.2. Rumusan Masalah

Permasalahan yang diangkat dalam skripsi ini adalah bagaimana merencanakan dan membuat *hardware* dan *software* dengan bahasa pemrograman *Delphi* dan Mikrokontroler ATmega 8535 sehingga alat tersebut dapat melaksanakan proses absensi pada pos penjagaan satuan keamanan.

1.3. Batasan Masalah

Agar permasalahan yang ada dapat dijelaskan secara tepat dan terhindar dari pembahasan yang tidak sesuai dengan topik yang di bahas maka dianggap perlu adanya batasan masalah. Adapun batasan masalah pada skripsi ini antara lain :

1. Mikrokontroller ATmega sebagai pusat proses sistem.
2. Tidak membahas tentang pengkabelan jaringan telepon.

3. Alat tidak akan bekerja ketika ada gangguan pada jaringan telepon.
4. Tidak membahas sumber dari catu daya yang digunakan alat
5. Tidak membahas tentang PABX

1.4. Tujuan

Tujuan dari pembuatan alat ini adalah untuk merancang dan membuat alat yang bisa digunakan untuk absensi petugas piket penjagaan baik pada suatu instansi ataupun perusahaan berbasis RFID yang dapat diakses melalui jaringan telepon.

1.5. Metodologi

Untuk mencapai tujuan yang direncanakan, maka pada tugas akhir ini menggunakan metodologi sebagai berikut :

❖ **Study literature**, yaitu dengan melakukan studi kepustakaan dan Field Research (observasi dan interview) untuk memperoleh teori serta gambaran tentang RFID dan jenis mikrokontroler ATmega 8535

❖ **Perencanaan Dan Pembuatan Alat**

Dalam pembuatan alat ini menggunakan konsep sebagai berikut :

- Perencanaan sistem secara keseluruhan (pembuatan blok diagram sistem).
- Mendeskripsikan fungsi dari masing-masing blok diagram.
- Membuat perangkat keras (*hardware*) dan perangkat lunaknya (*software*).
- Pengujian alat.

1.6. Sistematika Penulisan

Adapun sistematika dari penyusunan laporan tugas akhir ini adalah sebagai berikut :

BAB I PENDAHULUAN

Menjelaskan mengenai latar belakang, rumusan masalah, batasan masalah, tujuan, metodologi serta sistematika penulisan..

BAB II LANDASAN TEORI

Membahas tentang dasar teori RFID digunakan pada alat absensi ini, Mikrokontroller ATmega sebagai pusat proses sistem, phone interface dan teori-teori lain yang menunjang tugas akhir ini.

BAB III PERENCANAAN DAN PEMBUATAN ALAT

Pada bab ini akan membahas mengenai perhitungan, perencanaan dan pembuatan alat.

BAB IV PENGUKURAN DAN PENGUJIAN ALAT

Pada bab ini akan diisi oleh hasil pengukuran dan pengujian alat dari setiap blok maupun secara keseluruhan dari alat tersebut.

BAB V PENUTUP

Pada bab ini akan diberikan kesimpulan-kesimpulan dari hasil pengujian yang telah dilaksanakan dan saran-saran agar dapat dikembangkan lebih lanjut bila ada kekurangannya.

BAB II

LANDASAN TEORI

2.1. Umum

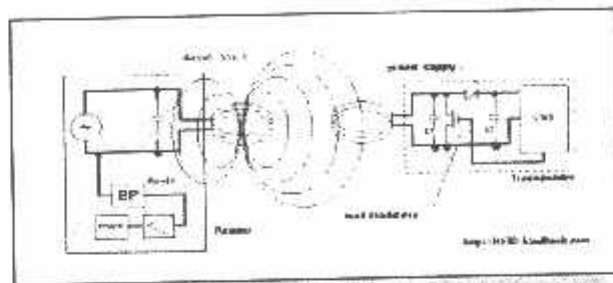
Pada bagian ini akan dibahas teori penunjang untuk peralatan yang akan dirancang yaitu teori dasar RFID dengan ID-10 RFID Reader, mikrokontroler ATmega 8535, sistem telpon, Phone Interface dan tampilan (*display*) LCD.

2.2. RFID

RFID adalah proses identifikasi seseorang atau objek dengan menggunakan frekuensi transmisi radio. RFID menggunakan frekuensi radio untuk membaca informasi dari sebuah devais kecil yang disebut tag atau *transponder* (*Transmitter + Responder*). Tag RFID akan mengenali diri sendiri ketika mendeteksi sinyal dari devais yang kompatibel, yaitu pembaca RFID (*RFID Reader*) dengan range kisaran pembacaan 8cm serta bekerja pada frekuensi 125 KHz.

Arus keluaran osilator dengan frekuensi 125 KHz mengalir lilitan. Arus tersebut menimbulkan medan magnet, sehingga medan magnet mengimbas lilitan pada tag. Tag menimbulkan tegangan yang digunakan untuk mencatu rangkaian di dalam tag. Rangkaian di dalam tag tersebut bekerja memberikan informasi dengan mengalir lilitan sehingga menimbulkan medan magnet pada lilitan tag. Medan magnet pada tag tersebut mengimbas lilitan pada reader. Sehingga pada medan magnet terisi sinyal informasi yang berasal dari tag tersebut. Sinyal informasi tadi

masuk ke Band Pass, yang kemudian dikuatkan. Lalu diolah reader supaya bisa dikeluarkan berupa data yang dapat dipahami oleh MCU.



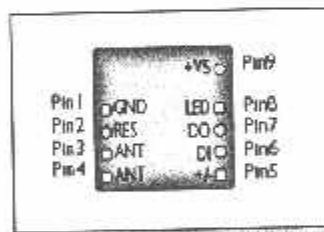
Gambar 2.1 Komunikasi Antara Reader dan Transmitter (Tag) ^[6]

RFID dapat disediakan dalam devais yang hanya dapat dibaca saja (*Read Only*) atau dapat dibaca dan ditulis (*Read/Write*), tidak memerlukan kontak langsung maupun jalur cahaya untuk dapat beroperasi, dapat berfungsi pada berbagai variasi kondisi lingkungan, dan menyediakan tingkat integritas data yang tinggi. Sebagai tambahan, karena teknologi ini sulit untuk dipalsukan, maka RFID dapat menyediakan tingkat keamanan yang tinggi.

Pada sistem RFID umumnya, tag atau *transponder* ditempelkan pada suatu objek. Setiap tag dapat membawa informasi yang unik, diantaranya: serial number, model, warna, tempat perakitan, dan data lain dari objek tersebut. Ketika tag ini melalui medan yang dihasilkan oleh pembaca RFID yang kompatibel, tag akan mentransmisikan informasi yang ada pada tag kepada pembaca RFID, sehingga proses identifikasi objek dapat dilakukan.

Sistem RFID terdiri dari empat komponen, di antaranya seperti dapat dilihat pada gambar 1:

- Tag : merupakan devais yang menyimpan informasi untuk identifikasi objek. Tag RFID sering juga disebut sebagai *transponder*. Format dari tag pada perancangan ini adalah EM4001 atau tag kompatibel lainnya.
- Antena: untuk mentransmisikan sinyal frekuensi radio antara RFID reader dengan tag RFID.
- Pembaca RFID: adalah devais yang kompatibel dengan tag RFID yang akan berkomunikasi secara *wireless* dengan tag. Digunakan Tipe ID-10 sebagai RFID reader pada perancangan ini.
- Software Aplikasi: adalah aplikasi pada sebuah workstation atau PC yang dapat membaca data dari tag melalui pembaca RFID. Baik tag dan pembaca RFID dilengkapi dengan antena sehingga dapat menerima dan memancarkan gelombang elektromagnetik.



Gambar 2.2 Konfigurasi Pin ID-10 (RFID Reader) ^[6]

Format Pembacaan ASCII

Salah satu tipe dari RFID reader ini yang digunakan pada alat ini adalah ID-10. RFID reader ini memiliki dua bentuk output serial yaitu: ASCII dan Wiegand

26-bit. Pada perancangan alat ini digunakan output dengan format ASCII, karena output ini sangat mudah untuk dihubungkan pada mikrokontroler.

Tabel 2.1 Fungsi Pin dan Format Data^[6]

Pin No.	Description	ASCII	Wiegand26
Pin 1	Zero Volts and Tuning Capacitor Ground	GND 0V	GND 0V
Pin 2	Strap to +5V	Reset Bar	Reset Bar
Pin 3	To External Antenna and Tuning Capacitor	Antenna	Antenna
Pin 4	To External Antenna	Antenna	Antenna
Pin 5	Format Selector (+/-)	Strap to GND	Strap to +5V
Pin 6	Data 1	CMOS	One Output
Pin 7	Data 0	TTL Data (inverted)	Zero Output
Pin 8	3.1 kHz Logic	Beeper / LED	Beeper / LED
Pin 9	DC Voltage Supply	5V (+)	5V (+)

Output yang memiliki format ASCII memiliki struktur sebagai berikut:

0 2	10 data karakter ASCII	Checksum	CR	LF	0 3
-----	------------------------	----------	----	----	-----

Checksum merupakan hasil EXOR (Exclusive OR) dari 5 biner data byte. Misalnya data output serial (dalam hexadesimal) yang kita tangkap adalah sebagai berikut:

02	30	34	36	32	30	31	44	37	36	43	44	43	0D	0A	03
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----

Langkah pertama adalah merubah semua nilai data diatas menjadi karakter ASCII. Misalnya 30H menjadi karakter "0", 34H menjadi karakter "4", dst. Langkah kedua adalah menyusun data – data tersebut ke dalam Format Data ASCII seperti tabel 1. Kemudian ambil 10 data karakter ASCII. Dalam contoh ini berarti data tersebut adalah:

30	34	36	32	30	31	44	37	36	43	Data Heksa Data ASCII
		6	2	0	1	D	7	6	C	

Untuk data dengan angka 30 dan 34 merupakan data untuk jenis-jenis kartu dan tidak digunakan dalam proses konversi, yang akan dipakai disini adalah data yang ke 3 s/d 10. Hasil konversi dari data heksa ke dalam data ASCII adalah "6201D76C". Gabungkan karakter data ASCII menjadi bilangan Hexadesimal, kemudian konversikan bilangan hexadesimal tersebut ke dalam desimal. Hasilnya sebagai berikut: 6201D76C H menjadi 1644287852. Angka-angka ini merupakan nomor kartu sebenarnya yang tertera pada badan kartu yang biasa disebut tag RFID.

2.3. Mikrokontroler ATmega 8535

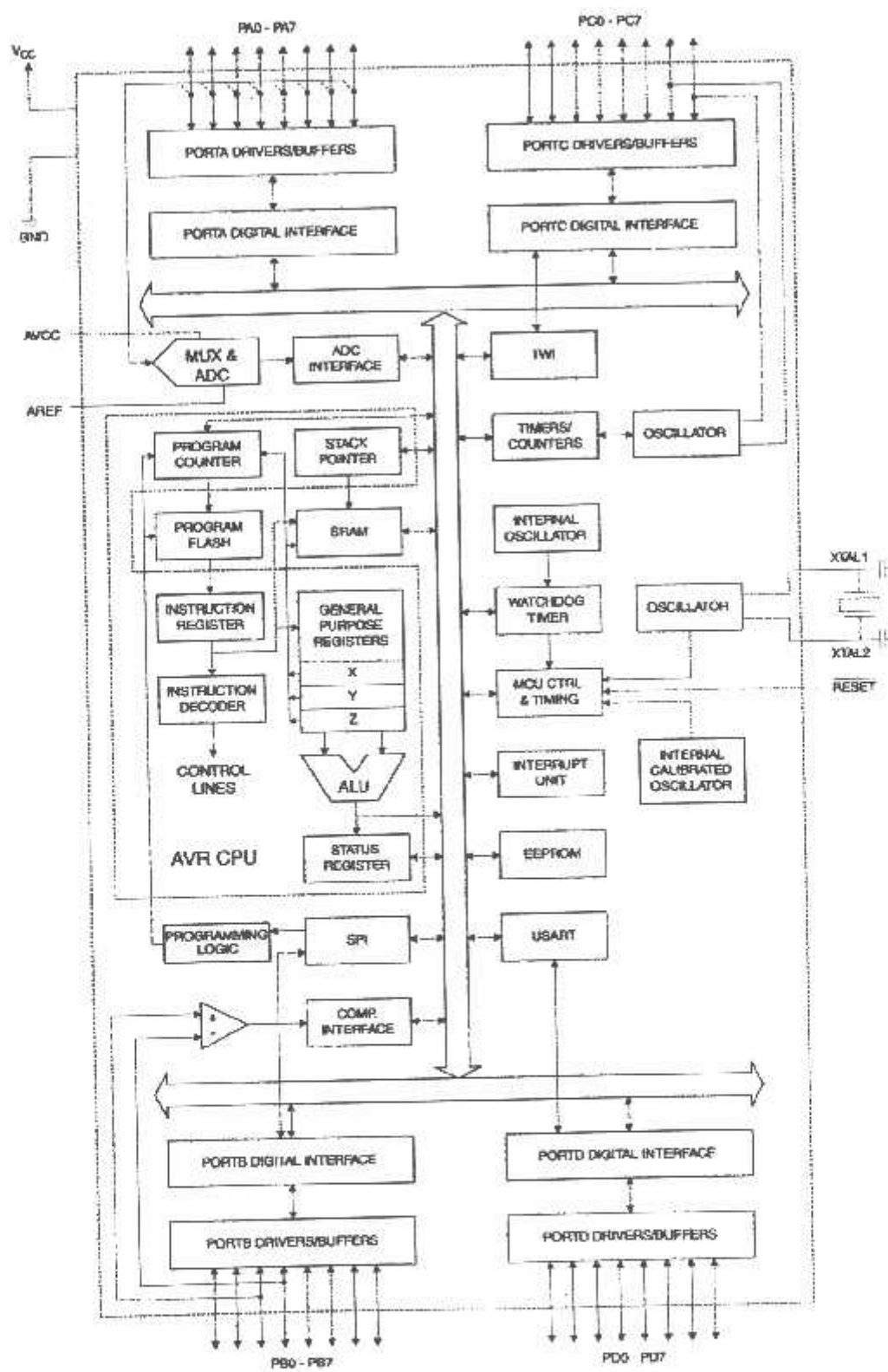
Secara sederhana mikrokontroler merupakan suatu IC yang didalamnya berisi CPU, ROM, RAM dan port I/O yang merupakan kelengkapan sebagai sistem minimum mikrokomputer sehingga sebuah mikrokontroler dapat dikatakan sebagai mikrokomputer dalam kepingan tunggal (*single chip microcomputer*) yang dapat berdiri sendiri.

Mikrokontroler ATMEGA 8535 merupakan mikrokontroler buatan ATMEI. Inc yang merupakan mikrokontroler tipe terbaru buatan ATMEL dan memiliki beberapa kelebihan dari pada yang lainnya. Fitur-fitur yang ada pada ATMEGA 8535 antara lain :

- 8 bit CPU (Cental Proccessing Unit).
- 8 Kbyte self-programming flash program memory.
- SRAM berukuran 512 bytes.
- EEPROM berkapasitas 512 bytes.
- Memiliki 32 pin I/O.
- Memiliki 8 channel ADC 10 bit.

- Eksternal dan Internal sumber interrupt.
- Programming lock for software security.
- Tegangan operasi 2,7 – 5,5 Volt.
- Programmable serial USART.

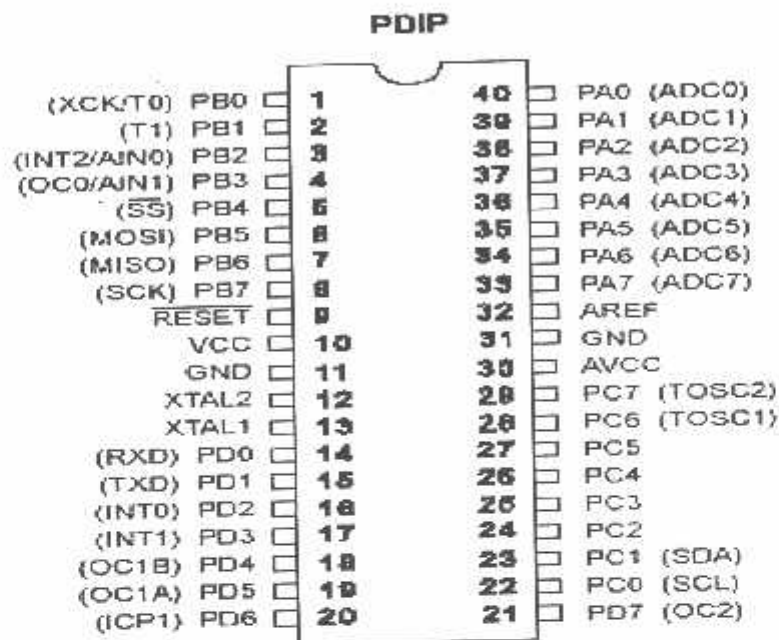
Adapun arsitektur 9 dasar dari mikrokontroler ATmega 8535 dapat dilihat pada Gambar 2.3, dimana Gambar 2.3 tersebut menunjukkan sebuah blok diagram ATmega 8535. Di bawah ini merupakan Gambar blok diagram ATmega 8535. Untuk lebih jelasnya lihat Gambar blok diagramnya adalah sebagai berikut :



Gambar 2.3. Block Diagram ATMEGA 8535 [4]

2.3.1. Susunan Kaki – kaki ATmega 8535

Berikut ini adalah bentuk fisik dan susunan pin – pin dari ATmega 8535 yang dapat dilihat pada gambar dibawah ini :



Gambar 2.4. Konfigurasi pin ATmega 8535^[4]

Adapun fungsi dari tiap – tiap pin pada ATmega 8535 berdasarkan gambar diatas adalah sebagai berikut :

1. VCC

Pin – pin ini merupakan pin catu daya dengan level tegangan 1 2,7 – 5,5 Volt DC untuk VCC.

2. GND

Merupakan ground.

3. Port A (PA7 – PA0)

Port A merupakan input analog untuk ADC, jika ADC tidak digunakan maka port A dapat berfungsi sebagai port I/O dua jalur. Port A merupakan port I/O 8 bit yang dapat menyediakan *internal pull up resistors* dan *buffer* pada outputnya mempunyai *symmetrical drive characteristics*.

Jika PA₀ - PA₇ digunakan sebagai input dan *internal pull up resistors* dalam keadaan aktif maka *external pull low* port ini akan mengalirkan arus. Selain fungsi diatas, port B juga mempunyai fungsi khusus yang lain seperti berikut :

Tabel 2.2. Fungsi Alternatif dari Pin Port A^[4]

Pin	Fungsi Alternatif
PA7	ADC7 (ADC Input Channel 7)
PA6	ADC6 (ADC Input Channel 6)
PA5	ADC5 (ADC Input Channel 5)
PA4	ADC4 (ADC Input Channel 4)
PA3	ADC3 (ADC Input Channel 3)
PA2	ADC2 (ADC Input Channel 2)
PA1	ADC1 (ADC Input Channel 1)
PA0	ADC0 (ADC Input Channel 0)

4. Port B (PB7 – PB0)

Port B merupakan *bi-directional* port I/O 8 bit dengan *internal pull up resistors, buffer* pada output port ini juga memiliki *symmetrical drive characteristics*. Jika digunakan sebagai input dan jika resistor *pull up* dalam keadaan aktif, maka *external pull low* akan mengalirkan arus.

Selain fungsi diatas, port B juga mempunyai fungsi khusus yang lain seperti berikut :

Tabel 2.3. Fungsi Alternatif dari pin port B^[4]

Pin	Fungsi Alternatif
PB7	SCK (SPI Bus Serial Clock)
PB6	MISO (SPI Bus Master Input / Slave Output)
PB5	MOSI (SPI Bus Master Output / Slave Input)
PB4	SS (SPI Slave Select Input)
PB3	AIN1 (Analog Comparator Negative Input)
	OC0 (Time/Counter 0 Output Compare Match Output)
PB2	AIN0 (Analog Comparator Positive Input)
	INT1 (External Interrupt 2 Input)
PB1	T1 (Timer / Counter 1 External Counter Input)
	T0 (Timer / Counter 0 External Counter Input)
PB0	XCK (USART External Clock Input / Output)

5. Port C (PC7 – PC0)

Port C merupakan port I/O 8 bit dengan *internal pull up resistor*. *buffer* pada output port ini juga memiliki *symmetrical drive characteristics*. Jika digunakan sebagai input, maka *external pull low* akan mengalirkan arus jika resistor *pull up* dalam keadaan aktif.

6. Port D (PD7 – PD0)

Port D merupakan port I/O 8 bit dengan *internal pull up resistor*. *Buffer* pada output port ini juga memiliki *symmetrical drive characteristics*. Jika

digunakan sebagai input, maka *external pull low* akan mengalirkan arus jika resistor *pull up* dalam keadaan aktif.

Selain fungsi diatas, port B juga mempunyai fungsi khusus yang lain seperti berikut :

Tabel 2.4. Fungsi Khusus Dari Port D^[4]

Pin	Alternative Function
PD7	OC2 (Timer/Counter2 Output Compare Match Output)
PD6	ICP1 (Timer/Counter1 Input Capture pin)
PD5	OC1A (Timer/Counter1 Output Compare A Match Output)
PD4	OC1B (Timer/Counter1 Output Compare B Match Output)
	INT1 (External Interrupt 1 Input)
PD3	INT0 (External Interrupt 0 Input)
PD2	TXD (USART Output Pin)
PD1	RXD (USART Input Pin)
PD0	

7. RESET

Pin ini adalah untuk input RESET.

8. XTAL1

Merupakan input untuk oscillator *inverting amplifier* dan input untuk *clock* internal pada operasi rangkaian.

9. XTAL2

Output dari oscillator *inverting amplifier*.

10. AVCC

Merupakan pin tegangan untuk port A dan ADC. Tegangan ini harus berbeda dengan tegangan VCC, jika ADC tidak digunakan. Dan jika ADC digunakan maka tegangan ini harus disambung dengan tegangan VCC melalui sebuah *low-pass filter*.

11. AREF

Merupakan pin referensi untuk ADC.

2.3.2. Organisasi Memori

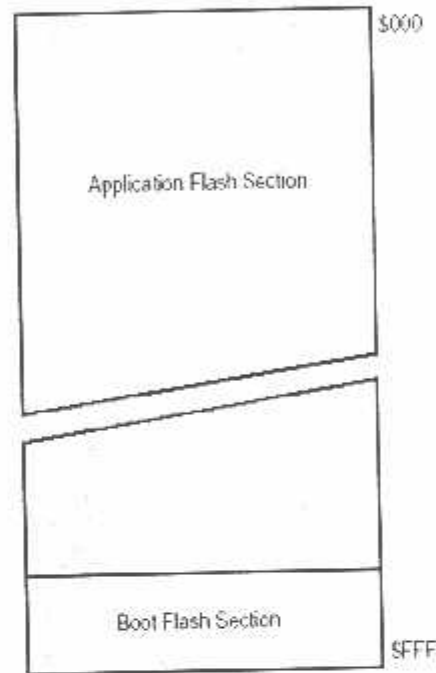
Organisasi memori pada mikrokontroler ATMEGA 8535 dibagi menjadi dua bagian utama yaitu memori program (*Flash Memori*) dan memori data. Pembagian tersebut didasarkan atas fungsi dari penyimpanan data maupun program. Mikrokontroler ATMEGA 8535 telah dilengkapi dengan EEPROM yang digunakan sebagai media penyimpanan data.

Berikut ini adalah penjelasan memori pada mikrokontroler ATMEGA 8535 :

❖ Flash Memory

Mikrokontroler ATMEGA 8535 mempunyai 8 Kb *System Reprogrammable Flash Memory* untuk penyimpanan data, selama semua

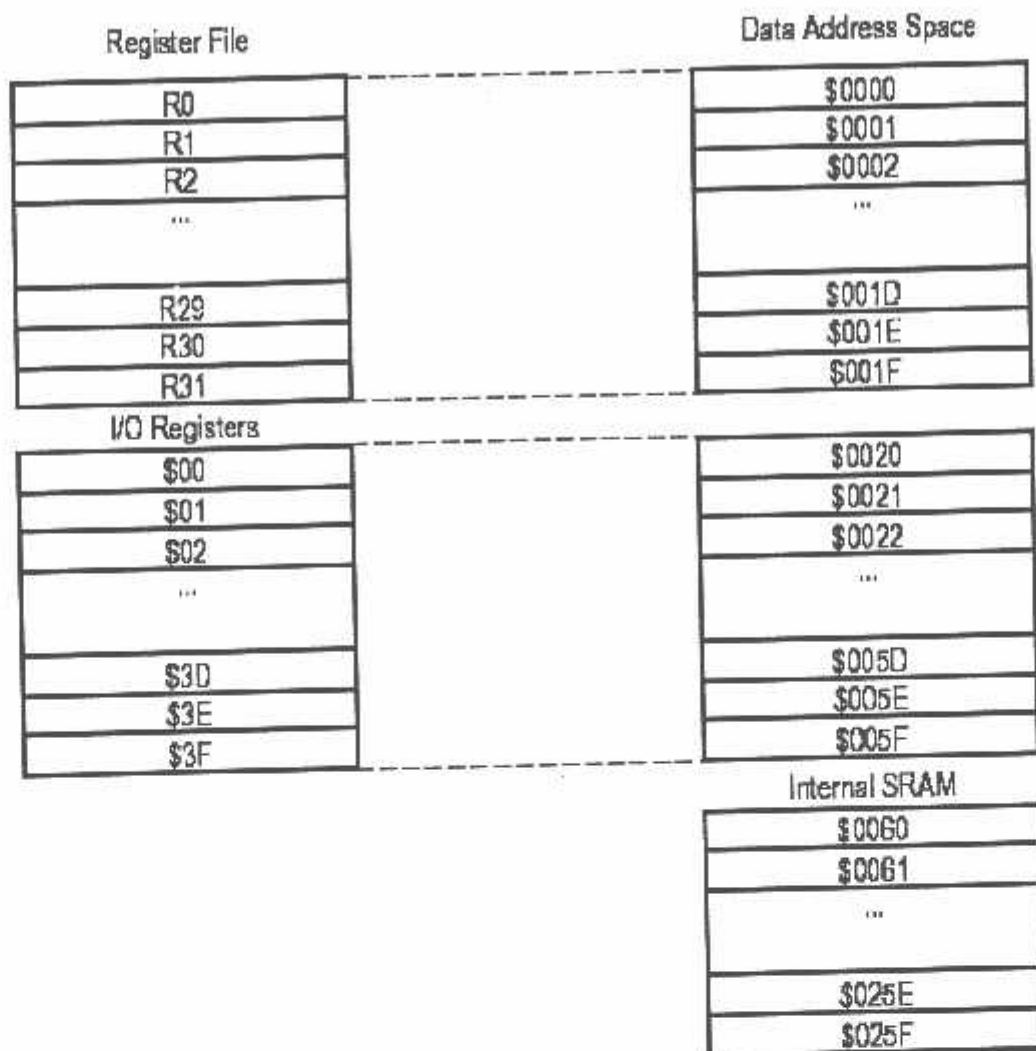
instruksi pada MCU ini menggunakan data 16 atau 32 bit maka *Flash Memory* terorganisasi atas 4 K x 16. Untuk pengamanan program, *Flash Memory* ini terbagi menjadi 2 bagian yaitu *Boot Program* dan *Application Program*.



Gambar 2.5 Map Memori Program Flash Memori^[4]

❖ Data Memory

Terdapat 608 lokasi data memori yang dialamatkan pada *register file*, *I/O memory* dan *internal data SRAM*, 96 lokasi memori tersebut terletak pada *register file* dan *I/O memory* sedangkan sisanya terdapat pada *internal data SRAM*.



Gambar 2-6. Memori Map Program Data Memori^[4]

2.3.3. Sistem Reset

Mikrokontroler ATMEGA 8535 mempunyai empat sumber reset baik internal maupun eksternal, berikut ini adalah sumber reset dari ATMEGA 8535 :

1. Eksternal Reset

MCU dalam kondisi reset apabila pin *reset* pada pin 9 diberikan sebuah input berupa pulsa low dalam waktu lama.

2. Power-On Reset

MCU akan mereset jika tegangan power supply menurun atau berada dibawah tegangan power-on reset.

3. Watchdog Reset

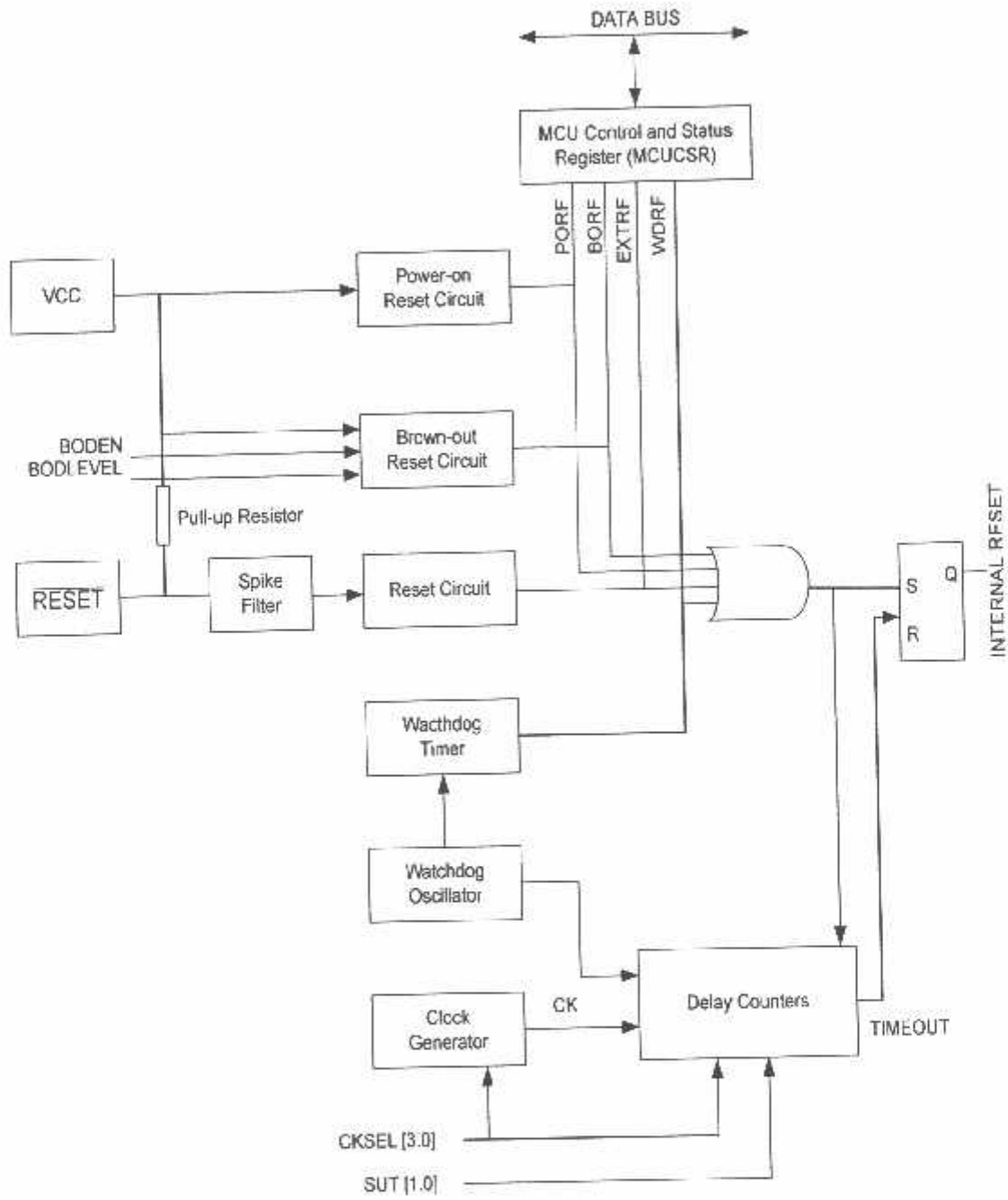
MCU akan mereset apabila watchdog timer dalam kondisi enable dan periodenya telah habis.

4. Brown-Out Reset

MCU akan mereset apabila tegangan power supply V_{cc} berada dibawah atau mendekati tegangan brown-out reset dan ketika detector brown-out dalam keadaan enable.

Berikut ini akan menjelaskan sistem logika pe-reset-an mikrokontroler

ATMEGA 8535 :

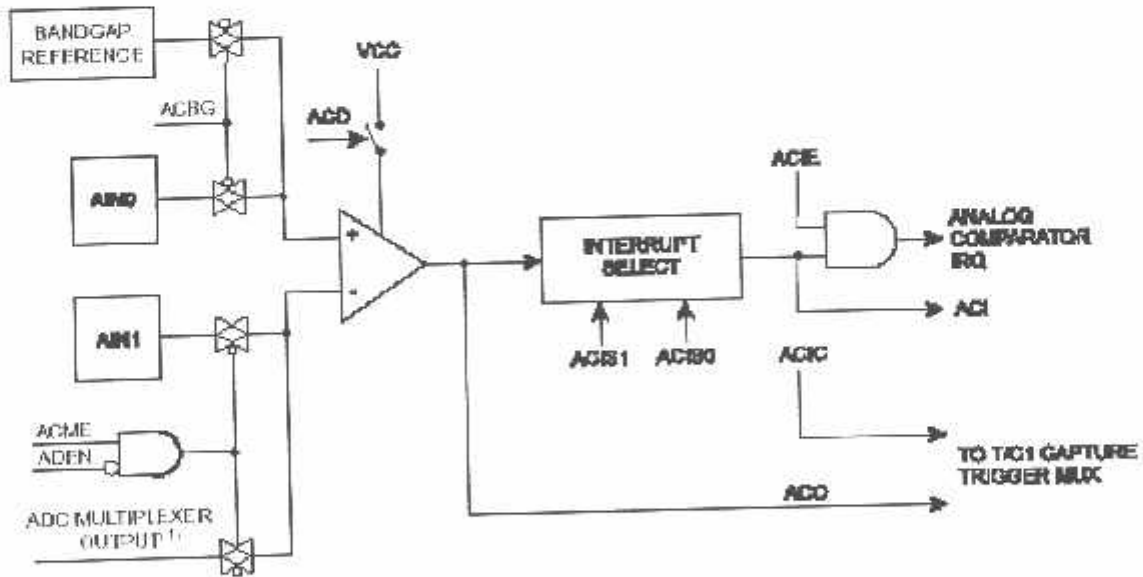


Gambar 2.7 Logika Reset Mikrokontroler ATMEGA 8535^[4]

2.3.4. Analog Comparator

Analog Comparator ini akan membandingkan harga input pada pin positif AIN0 dan pin negatif AIN1. Output *analog comparator* (ACO) akan berada dalam Kondisi *set* jika tegangan positif pada pin AIN0 lebih tinggi dari pada tegangan negatif pada pin AIN1.

Output Comparator dapat digunakan men-*set* trigger untuk timer atau counter. Sebagai fungsi tambahan, comparator juga dapat digunakan untuk men-*set* trigger sebuah interrupt secara terpisah. Pada proses *interrupt triggering*, user dapat memilih dua (2) pilihan yaitu *Fall* atau *Toggle* pada setiap kenaikan output dari comparator. Blok diagram analog comparator dapat dilihat pada gambar dibawah ini :



Gambar 2.8 Blok Diagram Analog Comparator^[4]

2.3.5. Analog To Digital Converter (ADC)

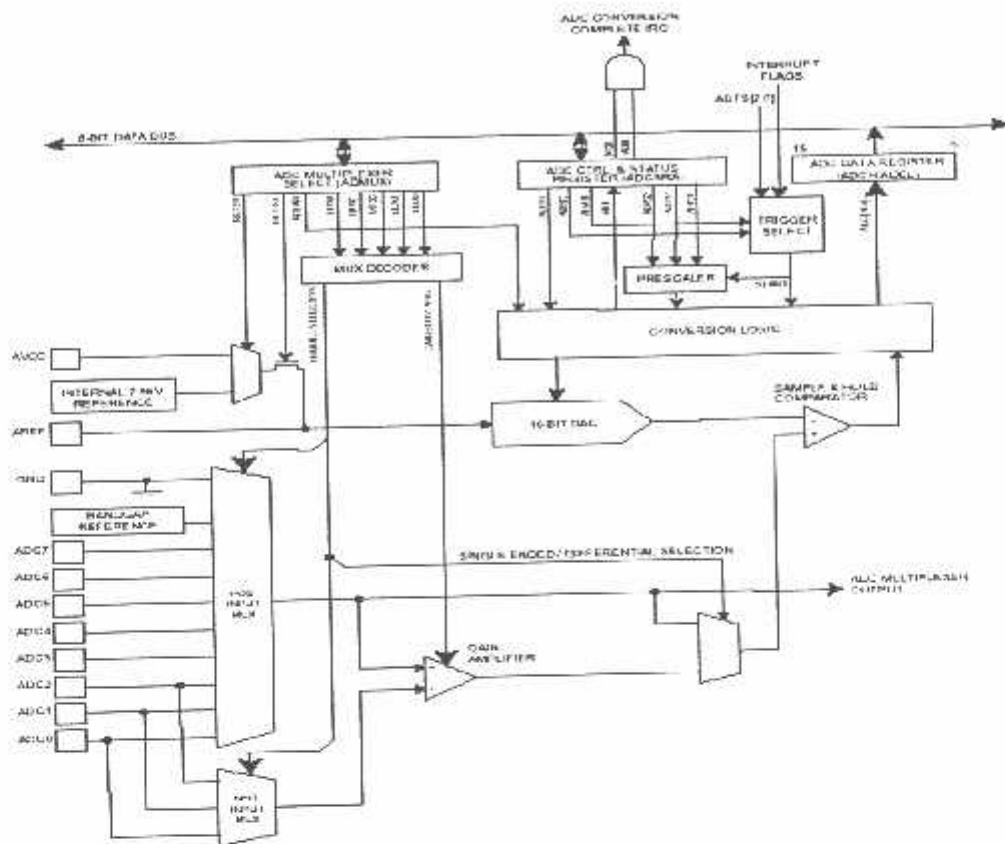
Agar dapat mengolah suatu variable fisik yang umumnya berupa besaran analog maka dibutuhkan suatu komponen yang dapat merubah besaran analog menjadi besaran digital supaya dapat diolah oleh mikrokontroler. Konversi ini dapat dilakukan oleh ADC yang merupakan konverter analog ke digital.

ADC internal pada MCU ATMEGA 8535 ini termasuk tipe SAC (*Successive Approximation ADC*).

Berikut ini adalah fitur – fitur yang dimiliki oleh ADC internal pada MCU ATMEGA 8535 :

- ❖ 10 bit resolusi
- ❖ Waktu konversi yang singkat yaitu 65 – 260 μ s
- ❖ 0.5 LSB Integral Non-Liniarity
- ❖ ± 2 LSB Absolute Accuracy
- ❖ 0 – Vcc Range Tegangan Input ADC
- ❖ Single conversion mode
- ❖ Resolusi maksimum 15 kSPS

Berikut ini adalah blok skematik sistem pengkonversian dari ADC internal Mikrokontroler ATMEGA 8535 :



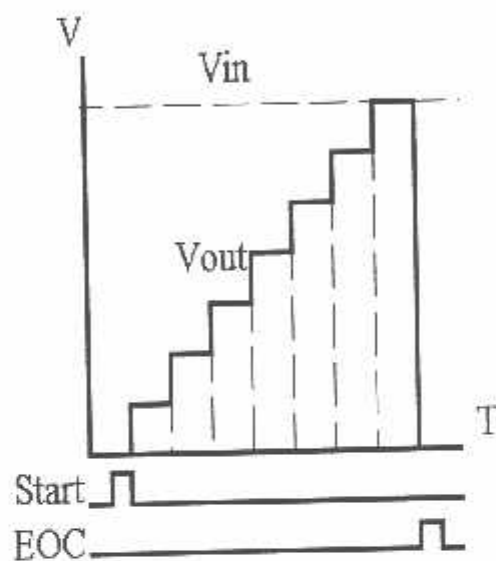
Gambar 2.9 Blok Skematik ADC Internal^[4]

Dalam proses konversi ADC, ada beberapa parameter yang perlu diperhatikan karena parameter ini yang akan menentukan mutu hasil dari pembacaan sebuah ADC, yaitu :

- Kesalahan kuantitatif
- Ketidaklinieran
- Kode tidak lengkap (*missing code*)
- Waktu konversi

Karakteristik yang linier didekati dengan karakteristik dalam bentuk anak tangga sehingga timbul kesalahan kuantitatif sebesar setengah dari anak tangga. Karena tinggi anak tangga adalah sama dengan bit paling rendah (*least*

significant, LSB) dalam bilangan biner, maka kesalahan tersebut sama dengan $\frac{1}{2}$ LSB. Kadang-kadang kombinasi bit-bit tertentu tidak tersedia, dengan perkataan lain sebuah tangga dilompati. Kombinasi semacam itu disebut kode yang hilang (*missing code*). Kode hilang tidak akan terjadi bila kesalahan linieritas kurang dari $\pm \frac{1}{2}$ LSB.



Gambar 2-10 Fungsi Linieritas ADC Dalam Bentuk Anak Tangga^[4]

Waktu konversi (*conversion time*) adalah waktu yang diperlukan oleh ADC untuk menghasilkan kode biner yang valid. Waktu konversi maksimum dari ADC dapat ditentukan dengan rumus sebagai berikut :

$$T = \frac{2^n}{f} \text{ detik}$$

$$f = \frac{1}{1,1RC} \text{ Hz}$$

dengan:

T : waktu konversi maksimum

n : bit konverter

f : frekwensi clock ADC

R : nilai tahanan pada rangkaian clock ADC

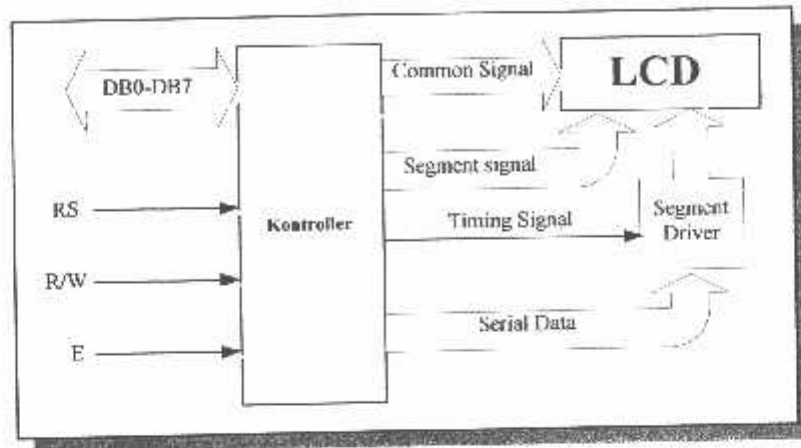
C : nilai kapasitansi pada rangkaian clock ADC

2.4. Liquid Crystal Display (LCD)

Liquid Crystal Display atau LCD adalah salah satu jenis penampil yang digunakan untuk menampilkan angka, karakter, atau bahkan angka dan karakter. LCD terdiri atas tumpukan tipis atau sel dari dua lembar kaca dengan pinggiran tertutup rapat. Antara dua lembar kaca tersebut diberi bahan kristal cair (*liquid crystal*), yang tembus cahaya. Permukaan luar dari masing-masing keping kaca mempunyai lapisan penghantar tembus cahaya seperti oksida timah (*tin oxide*) atau oksida indium (*indium oxide*). Sel mempunyai ketebalan sekitar 1×10^{-5} meter dan diisi dengan kristal cair (*liquid crystal*).

LCD adalah suatu modul tampilan yang mempunyai konsumsi daya yang relatif rendah. LCD memiliki keistimewaan dibandingkan tampilan yang lain seperti *sevent segment* yaitu kemampuan untuk menampilkan karakter dan berbagai macam simbol. Salah satu jenis LCD diantaranya adalah LCD tipe *dot matriks 5x7*, tersusun sebanyak dua baris dan masing-masing baris terdiri atas 20 karakter. Setiap karakter dibentuk oleh 5x7 buah titik, sehingga jenis huruf yang mampu ditampilkan akan lebih banyak dan lebih baik dibandingkan dengan

penampil 7 *segment* atau 16 *segment*. Blok diagram LCD ditunjukkan dalam Gambar 2.9



Gambar 2.11 Diagram Blok LCD Seiko Instrument M1632^[31]

Dalam gambar terlihat bahwa dengan adanya controller pada LCD maka LCD dapat dianggap sebagai suatu lokasi memori dari suatu unit processor, sehingga instruksi penampilan karakternya dapat digabungkan menjadi satu dengan unit prosesor.

Untuk dapat menggunakan LCD maka hal-hal yang perlu diperhatikan adalah sinyal kontrol dari LCD yaitu : RS, R/W dan EN. Instruksi operasi meliputi operasi dasar *register*, *busy flag*, *address counter*, *display data RAM*, *character generator ROM*.

- *Register*

Kontroler LCD mempunyai dua buah *register* 8 bit, yaitu *register* interupsi (IR) dan *register* data (DR). Kedua *register* ini dipilih melalui *register select* (RS) seperti ditunjukkan dalam Tabel 2.2.

Tabel 2.5 Register Seleksi^[3]

RS	R/W	OPERASI
0	0	Seleksi IR, IR <i>write</i> display clear
0	1	Busy flag (DB ₇), @ counter (DB ₀ - DB ₇) read
1	0	Seleksi DR, DR <i>write</i>
1	1	Seleksi DR, DR read

- *Busy Flag*

Busy flag menunjukkan bahwa modul LCD siap untuk menerima instruksi selanjutnya. Sebagaimana terlihat pada tabel *register* seleksi, sinyal akan melalui DB₇ jika RS = 0 dan R/W = 1.

- *Address Counter (AC)*

Address counter menunjukkan suatu lokasi memori dalam LCD dimana suatu data diletakkan dalam modul LCD. Pemilihan lokasi alamat diberikan melalui *register* instruksi (IR). Ketika data berada pada AC, maka secara otomatis AC akan menaikkan atau menurunkan alamat dari *entry mode set*.

- *Display Data RAM (DD RAM)*

Pada LCD masing-masing line mempunyai *range* alamat tersendiri. Alamat-alamat itu diekspresikan melalui bilangan hexadesimal. Untuk line 1 menggunakan kisaran alamat 00_H - 0F_H, sedangkan pada line 2 menggunakan kisaran alamat 40_H - 4F_H.

- *Character Generator ROM (CG ROM)*

CG ROM membangkitkan 192 buah tipe 5 X 7 karakter dot matriks. Pada LCD telah tersedia ROM sebagai pembangkit karakter dalam kode ASCII. CG RAM digunakan apabila diinginkan untuk pembuatan karakter tersendiri melalui program, dengan maksimal 8 buah karakter.

2.4.1 Konfigurasi Pin-pin LCD

Tabel 2.6 Konfigurasi pin-pin LCD¹³⁾

N o.	SIMBOL	LEVEL	FUNGSI	
1	Vss	-	Power Supply	0 Volt (<i>Ground</i>)
2	Vcc	-		5 Volt +/- 10 %
3	Vee	-		For LCD Drive
4	RS	H/L	H = <i>Input Data</i> L = <i>Input Instruksi</i>	
5	R/W	H/L	H = <i>Read</i> L = <i>Write</i>	
6	E	H	Data Bus	
7	DB0	H/L		
8	DB1	H/L		
9	DB2	H/L		
10	DB3	H/L		
11	DB4	H/L		
12	DB5	H/L		
13	DB6	H/L		
14	DB7	H/L		
15	V+ BL	-	Back Light Supply	4 – 4,2 Volt, 50 – 200 mA
16	V- BL	-		0 Volt (<i>Ground</i>)

2.5. Borland Delphi

Borland Delphi adalah salah satu bahasa pemrograman terbaik saat ini. Dalam pembuatan sebuah program, Delphi menggunakan sistem yang disebut RAD (*Rapid Application Development*). Sistem ini memanfaatkan bahasa pemrograman *visual* yang membuat seorang programmer lebih mudah mendesain program tampilan (*user interface*). Cara ini sangat bermanfaat untuk membuat program yang bekerja dalam sistem Windows yang memang tampilan layarnya lebih rumit (sekaligus indah dilihat) dibandingkan DOS. Dengan bahasa pemrograman biasa (*non visual*), waktu seorang programer akan lebih banyak dihabiskan untuk mendesain atau memperindah tampilan program dari pada menulis program utamanya sendiri.

2.6. Sistem Telepon

Telepon merupakan sarana yang digunakan untuk mengirimkan informasi dari satu tempat ke tempat lain. Sistem telepon harus mampu mengirimkan sinyal-sinyal dari dua arah ketika kedua komunikasi sedang berlangsung, disamping itu juga harus menyediakan suatu cara untuk memberi sinyal atau tanda dari masing-masing terminal ke terminal yang lain. (Roody dan Coolen, 1990:586).

Jaringan telepon merupakan jaringan *circuit switching* yang terdiri atas sekumpulan *switch* elektronik dan sarana pengiriman untuk menghubungkan antar pemakai jaringan. Elemen jaringan telepon terdiri dari sentral telepon, pesawat telepon, dan elemen pengiriman. Tugas sentral telepon dijelaskan sebagai berikut :

- Sentral menyambung dan memutuskan sambungan yang selalu terjadi antara dua pelanggan (pesawat telepon). Jika sentral kedua pelanggan tidak sama, keseluruhan sambungan merupakan rangkaian yang satu sama lain dihubungkan dengan sentral-sentral.
- Sentral menjaga agar sambungan yang terjalin itu tetap terjaga selama dibutuhkan oleh pelanggan.
- Sentral mencatat biaya penggunaan telepon.

Jaringan telepon dapat dipasang berbagai macam sambungan, tergantung pada lokasi pelanggan yang disambung. Tipe-tipe sambungan itu dapat dibedakan menjadi :

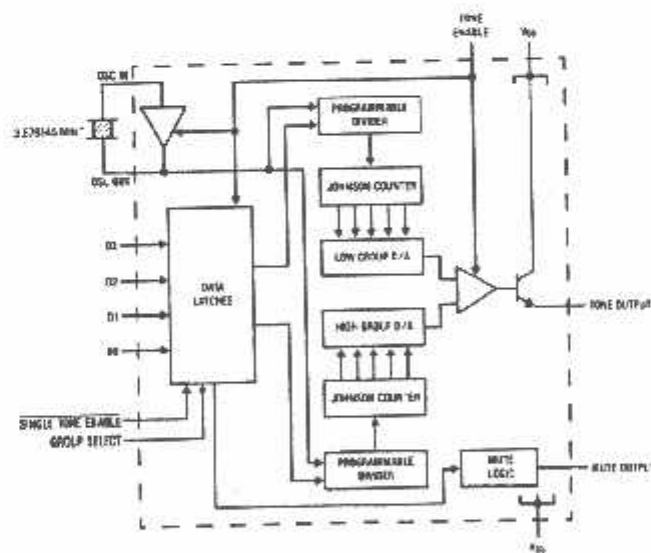
- Sambungan lokal yaitu semua sambungan yang dipasang disuatu daerah tertentu yang mungkin berupa desa, kota, atau distrik setempat.
- Sambungan interlokal yaitu sambungan antar berbagai jaringan lokal.
- Sambungan internasional yaitu sambungan dari jaringan telepon nasional yang dihubungkan dengan sentral internasional.

2.7. Phone Interface

Phone Interface merupakan suatu modul elektronik yang digunakan untuk keperluan interface antara mikrokontroler dengan line telepon, dimana modul ini mempunyai prinsip kerja yang sama dengan telepon biasa, didalamnya terdapat komponen-komponen utama yang dapat melakukan fungsi *calling* secara otomatis. Komponen-komponen tersebut antara lain :

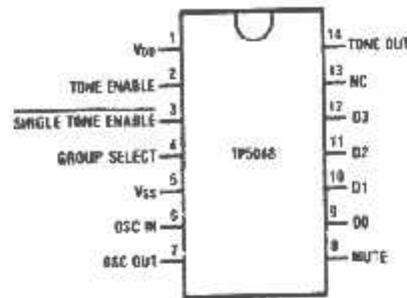
- TP 5088

TP 5088 disini merupakan salah satu komponen utama yang berperan dalam proses dialing dan proses pengiriman data ke alamat yang dituju. TP 5088 merupakan pembangkit DTMF untuk data biner. Komponen CMOS ini menyediakan kemampuan nada dial (tone dialing) yang rendah di dalam mikroprosesor yang mengontrol aplikasi telepon. 4 bit data biner dikodekan secara langsung, tanpa membutuhkan konversi untuk simulasi keyboard masukan yang diminta dengan pembangkit DTMF standar. Dengan input TONE ENABLE yang rendah, maka komponen tersebut di dalam daya yang rendah. Pada transisi dari rendah ke tinggi dari TONE ENABLE, data dikunci ke dalam komponen itu dan sepasang nadanya diseleksi dari frekuensi DTMF standar yang dibangkitkan tersebut. Sebuah open-drain N-channel transistor menyediakan output MUTE selama pembangkitan nada (tone).



Gambar 2.12 Blok diagram TP 5088^[7]

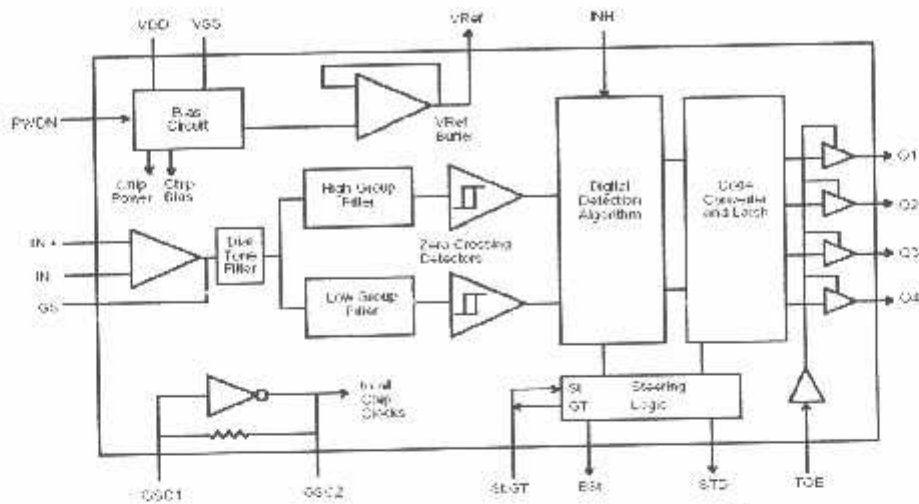
Di bawah ini merupakan gambar susunan pin dari TP 5088



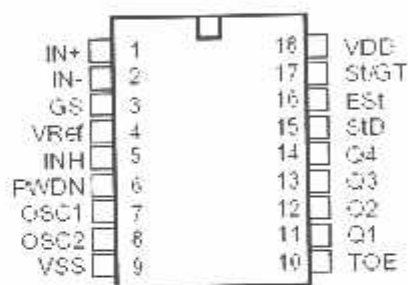
Gambar 2.13 susunan pin TP 5088^[7]

- **MT 8870**

Komponen MT 8870 berperan dalam proses penerimaan data, dimana komponen ini berfungsi seolah-olah sebagai *handset* telepon. MT 8870 merupakan perlengkapan penerima DTMF, yang mengintegrasikan keduanya (bandsplit filter dan fungsi-fungsi digital decoder). Filter tersebut menggunakan teknik kapasitor pensaklaran untuk kelompok filter rendah dan tinggi. Sedangkan pada decoder tersebut menggunakan teknik perhitungan digital untuk mendeteksi dan mengkodekan semua nada DTMF ke dalam 4 kode bit. MT 8870 tersebut juga merupakan penerima DTMF dengan dengan ukuran kecil, konsumsi daya yang rendah, dan performance yang tinggi. Arsitektur tersebut terdiri dari sebuah bandsplit filter, yang diikuti dengan sebuah perhitungan seksi digital.



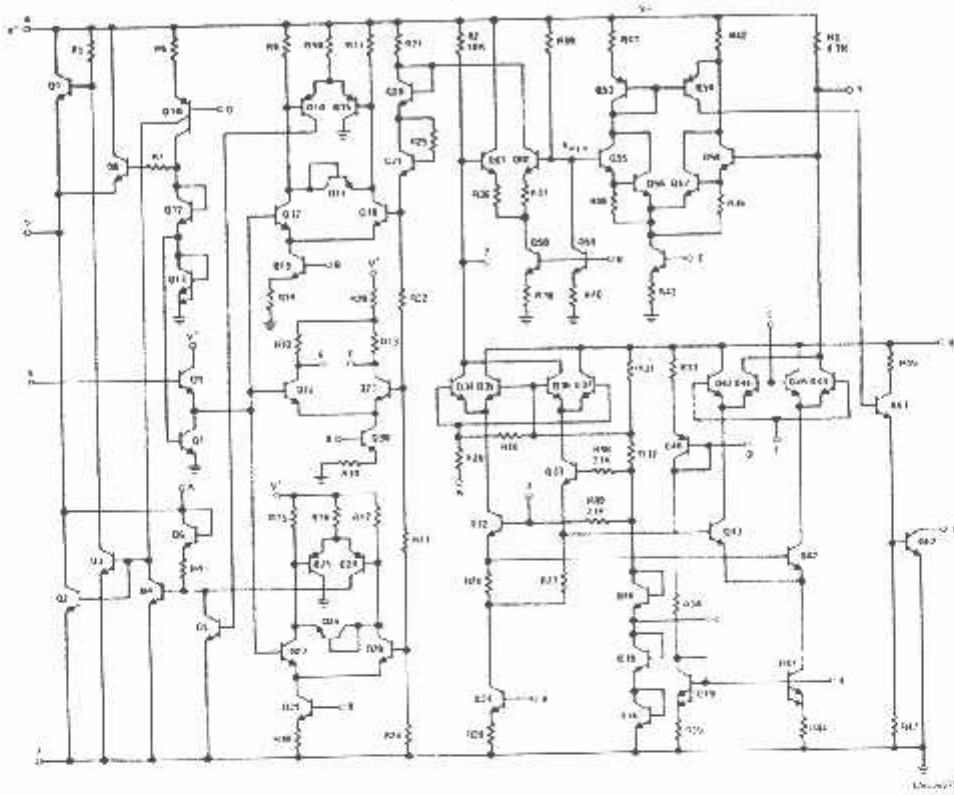
Gambar 2.14 Blok Diagram MT 8870 [9]



Gambar 2.15 susunan pin MT 8870 [9]

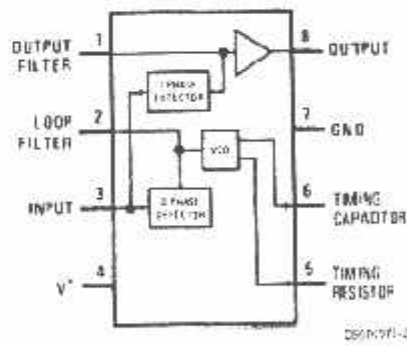
▪ **LM 567**

LM 567 merupakan tone decoder yang dirancang untuk menyediakan saturasi saklar transistor ke ground, yang berfungsi sebagai nada tunggu. Rangkaian tersebut terdiri dari sebuah I dan Q detector yang dikendalikan oleh osilator tegangan pengontrol yang menentukan frekuensi pusat dari decoder tersebut. Komponen external digunakan untuk menset frekuensi pusat, bandwidth dan output delay.



Gambar 2.16 Blok Diagram LM 567^[7]

Gambar di bawah ini merupakan susunan pin LM 567 :

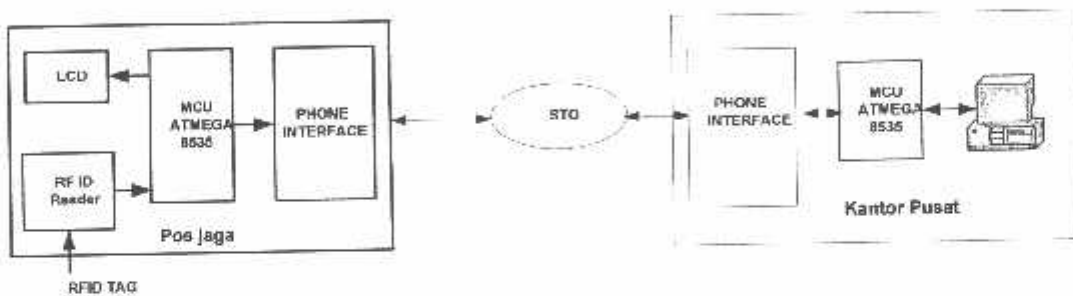


Gambar 2.17 susunan pin LM 567^[7]

BAB III PERENCANAAN DAN PEMBUATAN ALAT

Pada Bab III ini akan dibahas perencanaan dan perancangan alat, dari *hardware* sistem sampai *software*nya, untuk lebih detailnya *hardware* sistem dapat dilihat pada blok diagram di bawah ini :

3.1 Blok Diagram system



Gambar 3.1 Blok Diagram Sistem

Alat absensi ini direncanakan dan dibuat mempunyai fungsi sebagai berikut :

- 1 Mencatat kehadiran petugas saat melaksanakan piket jaga di pos penjagaan setiap hari.
- 2 Menghitung semua keterlambatan waktu kehadiran petugas yang terjadi ketika pelaksanaan piket jaga.
- 3 Mencetak hasil absensi setiap harinya.

3.2 Perencanaan Sistem

Perangkat absensi yaitu RFID reader, LCD, MCU dan Phone Interface diletakkan pada masing-masing pos penjagaan. Setiap ada petugas yang datang ke pos maka yang bersangkutan harus melakukan absensi yaitu dengan mengidentifikasi RFID card miliknya pada RFID reader yang telah tersedia. Setelah itu reader akan membaca nomor seri kartu yang terdapat pada RFID card, kemudian data tersebut dikirimkan ke MCU ATmega 8535 dan selanjutnya data akan diproses yaitu disimpan dan ditampilkan pada layar LCD (berupa keterangan bahwa data telah terbaca). Data absensi yang telah tersimpan tersebut akan dikirimkan melalui perangkat Phone Interface yang dapat bekerja seperti telepon. Phone Interface mengirimkan data absensi ke alamat yang dituju melalui jaringan telepon. Setelah data diterima Phone Interface data tersebut diterima oleh MCU dan disimpannya, kemudian MCU akan memproses data tersebut dan mengirimkannya ke PC untuk dikoreksi dan dicocokkan dengan database yang ada. Selanjutnya PC akan mengirimkan data umpan balik ke pos yang bersangkutan berupa keterangan bahwa data diterima atau ditolak yang akan ditampilkan melalui layar LCD. Setiap kali melaksanakan piket jaga, petugas harus melakukan absensi sebanyak dua kali, yaitu pada saat baru datang ke pos dan pada waktu akan meninggalkan pos sebagai keterangan waktu masuk dan keluarnya (pulang).

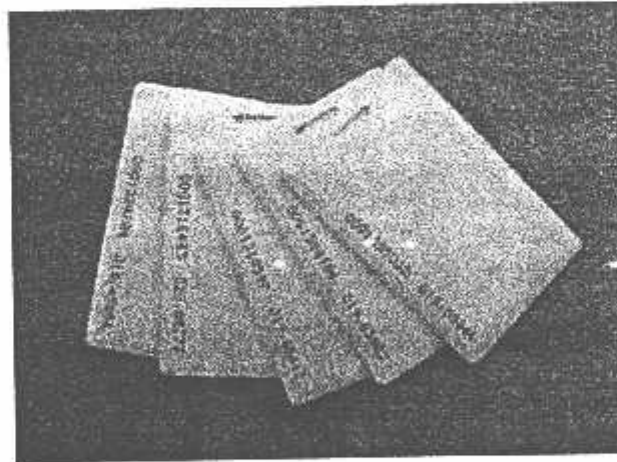
3.3 Perencanaan Hardware

3.3.1 RFID

RFID merupakan suatu alat yang dapat digunakan untuk mengidentifikasi suatu barang / benda, pada skripsi ini digunakan *RFID card* dan *RFID reader*.

3.3.1.1 RFID Card

RFID card chip yang di dalamnya juga terdapat nomor identitas kartu atau nomor seri kartu yang nantinya nomor tersebut akan diambil oleh reader kartu saat chip dari kartu tersebut dibaca oleh reader kartu, dimana keluaran nomor seri tersebut sudah berupa ASCII dan itu tergantung dari konfigurasi rangkaian reader kartunya.

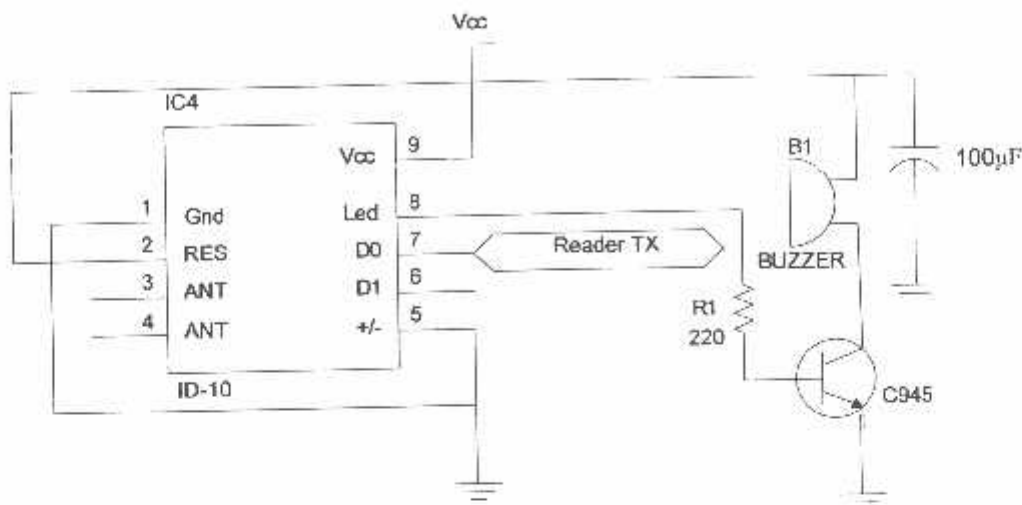


Gambar 3.2 RFID card ^[5]

3.3.1.2 RFID Reader

RFID disini yang kita gunakan adalah jenis ID-12, ID-12 yang kita gunakan mempunyai jarak baca maksimal 8 cm. Sesuai dengan data sheet dari

reader kartu ID-12 itu sendiri, untuk memperoleh keluaran yang berbentuk ASCII maka reader itu disusun seperti gambar di bawah ini :



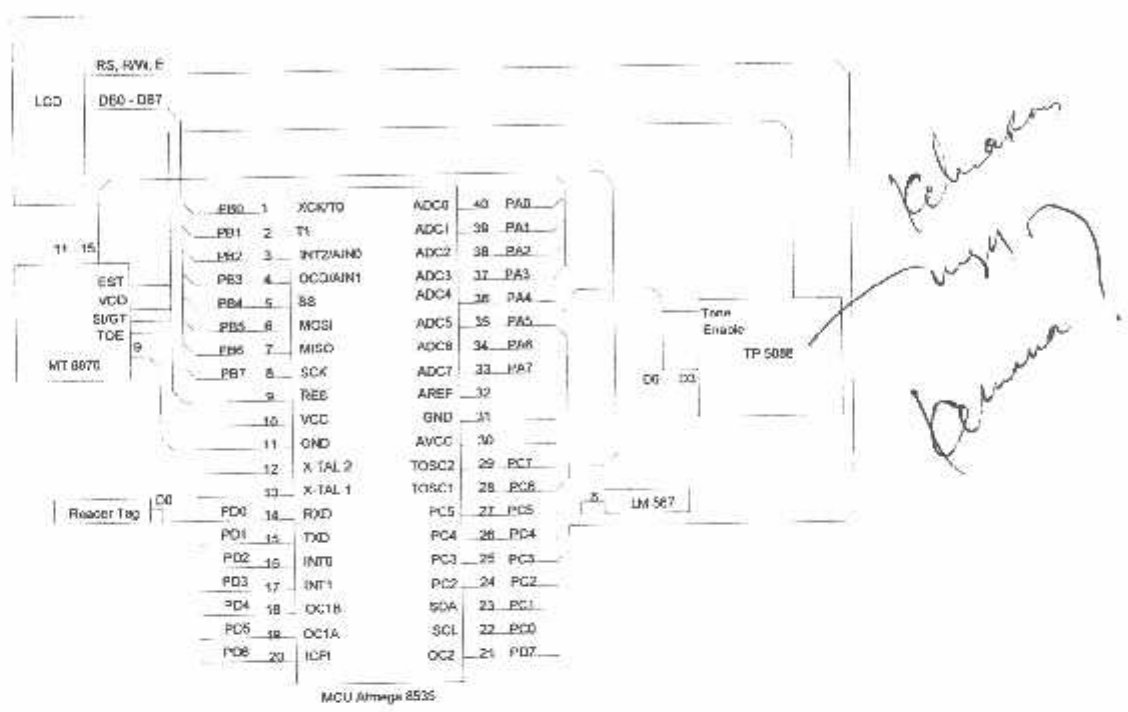
Gambar 3.3 Perencanaan rangkaian reader kartu ^[6]

Dari gambar rangkaian di atas maka dapat kita ketahui pin kaki yang kita pakai adalah pin 1 (GND), pin 3 dan 4 merupakan antenna, pin 9 Vcc, pin 8 untuk keluaran buser, antara D0 dan D1 kita menggunakan D0 karena disini reader mengirim data serial ke mikrokontroler, kemudian pin 2 (reset bar) kita sambung dengan Vcc dan pin 5 (format selektor) dihubungkan ke ground karena untuk mendapatkan keluaran berupa ASCII saat reader kartu membaca data dari kartu.

3.3.2 MCU ATmega 8535

Dalam perencanaan ini, kita gunakan MCU ATmega 8535 karena memiliki daya yang rendah yang didasari pada arsitektur RISC yang ditinggikan. Dengan perintah eksekusi dalam 1 clock putaran. Perbedaan antara ATmega 8535 dengan yang lain adalah MCU tersebut ADC, dan kecepatan datanya lebih cepat

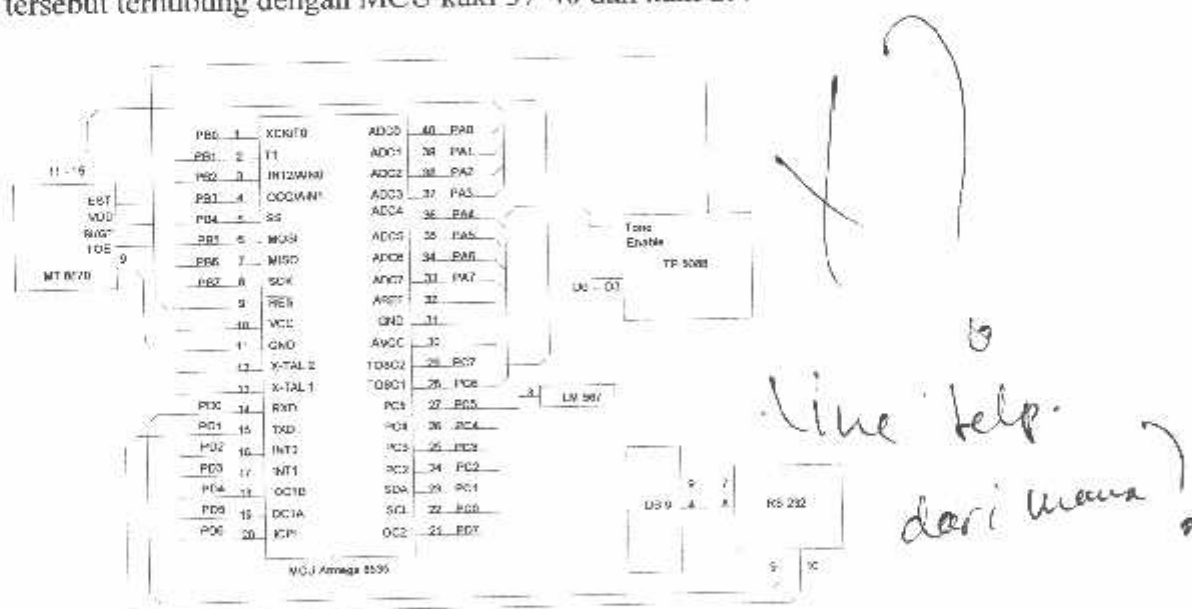
(4x MCS-51), kemampuan ruangnya (menyimpan programnya) lebih besar, dan kemampuan prosesnya 16 bit. Di bawah ini merupakan gambar rangkaian MCU ATmega 8535 yang terhubung dengan sistem.



Gambar 3.4 Perencanaan rangkaian ATmega 8535 pada pos jaga

Dari gambar di atas dapat dijelaskan bahwa output dari reader tag terhubung dengan MCU ATmega 8535, dimana pada kaki yang terhubung pada MCU tersebut adalah nomor 7, yaitu : D0. Kita menggunakan D0 karena disini reader mengirim data serial ke mikrokontroler, dan mikrokontroler tersebut nantinya akan menerjemahkan data serial yang masuk tersebut sekaligus menyimpannya. Kemudian MCU yang ada pada pos asal tersebut mengirimkan datanya ke PC. Lalu data tersebut dibandingkan dengan di PC. Jika data tersebut cocok maka akan direspon oleh LCD bahwa data tersebut diterima. Hubungan

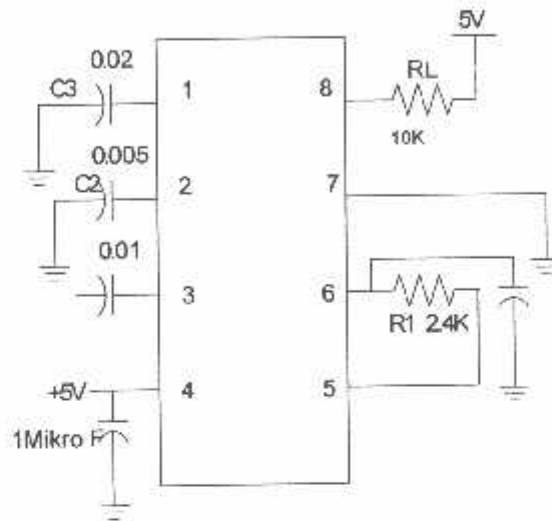
tersebut ditunjukkan pada MCU (pin / kaki nomor 1-8 atau PB0-PB7 yang terhubung dengan kaki LCD nomor 7-14 / DB0-DB7). Sebelum terhubung ke PC yang ada di kantor pusat, tentunya melalui STO terlebih dahulu. Untuk menghubungkannya ke Sentral (STO), disini diperlukan suatu perangkat yang bernama Phone Interface (PI). Dalam perangkat tersebut terdiri dari TP 5088 dan MT 8870. Dimana TP 5088 berfungsi sebagai pembangkit / yang melakukan pendialan (dari data biner ke DTMF), sebaliknya pada MT 8870 berfungsi sebagai penerima (dari DTMF ke biner). Pada TP 5088 ditunjukkan dengan kaki (tone enable, D0, D1, D2, D3) yang terhubung dengan kaki PA4-PA7 pada MCU. Sedangkan pada MT 8870, ditunjukkan dengan kaki 11-15 yang ada pada MT 8870 tersebut terhubung dengan MCU kaki 37-40 dan kaki 29.



Gambar 3.5 Perencanaan rangkaian ATmega 8535 pada kantor pusat

3.3.3 LM 567 Tone Decoder

Di bawah ini merupakan rangkaian tone decoder, dimana rangkaian tersebut berfungsi sebagai nada tunggu.



Gambar 3.6 Rangkaian Tone Decoder^[7]

Dari gambar rangkaian di atas dapat diketahui bahwa frekuensi pusat dari Tone Decoder sama dengan frekuensi free running dari VCO. Besarnya frekuensi pusat adalah 425 Hz, dan kapasitor yang digunakan adalah 100 nF. Sehingga besarnya Resistansi dapat dicari dengan :

$$\begin{aligned}
 \bullet \quad F_0 &\cong \frac{1}{1,1 \times R_1 \times C_1} \\
 425 \text{ Hz} &\cong \frac{1}{1,1 \times R_1 \times 100 \text{ nF}} \\
 46750 \times 10^{-9} \text{ F} \times R_1 &\cong 1 \\
 R_1 &\cong \frac{1}{46750 \times 10^{-9}} \\
 R_1 &\cong 214 \times 10^2 \Omega
 \end{aligned}$$

Jadi, nilai yang dipakai adalah 24 k Ω menurut data sheet.

Bandwidth dari filter ditemukan dari pendekatan :

$$\bullet \text{ BW} = 1070 \sqrt{\frac{V_i}{f_o \times C_2}}$$

BW di sini ditentukan besarnya, yaitu = 10%.

$$10\% = 1070 \times \sqrt{\frac{200\text{mV}}{425 \times C_2}}$$

$$10\% = 1070 \times (4,47 \times 10^{-1})$$

$$0,1 \times 20,6 \times \sqrt{C_2} = 487,3$$

$$2,06 \times \sqrt{C_2} = 478,3$$

$$\sqrt{C_2} = 232,18$$

$$C_2 = 53907,55$$

$$C_2 = 53,9 \times 10^3 \text{F.}$$

Jadi, besarnya $C_2 = 53,9 \times 10^3 \text{F}$. Sehingga besarnya C_3 dapat dicari dengan :

$$C_3 = \frac{1}{2} \times C_2$$

$$C_3 = \frac{1}{2} \times 53,9 \times 10^3 \text{F.}$$

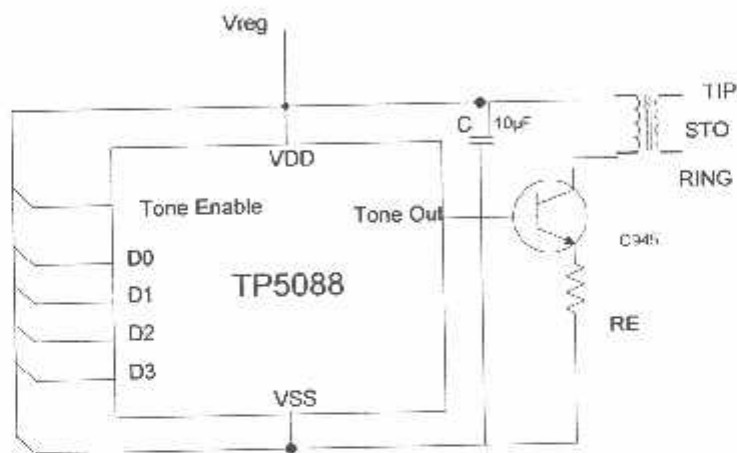
$$C_3 = 107,8 \times 10^3 \text{F.}$$

Jadi, besarnya Bandwidth adalah $C_3 = 107,8 \times 10^3 \text{F}$.

Di mana : V_i = input voltage (volt rms), $V_i \leq 200 \text{mV}$. C_2 = Capacitansi (nF).

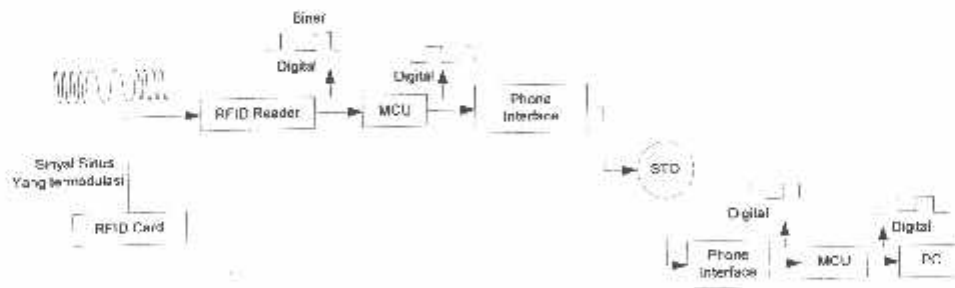
3.3.5 TP 5088

Komponen TP5088 merupakan komponen yang berfungsi sebagai pembangkit DTMF untuk data biner. Komponen tersebut menyediakan kemampuan nada dialing dalam mikroprosesor yang fungsinya hampir sama dengan proses menelpon.

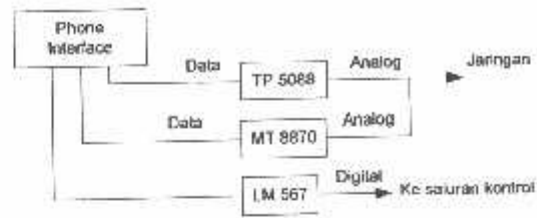


Gambar 3.8 Perencanaan rangkaian TP 5088^[9]

Bentuk sinyal masing-masing blok interface :



Gambar 3.9 Bentuk Sinyal Pada Masing-masing Blok Interface



Gambar 3.10 Bentuk Sinyal Pada Sisi Phone Interface

Pada sisi kantor pos jaga :

Pada waktu RFID card terbaca oleh Reader, RFID reader menerima keluaran dari RFID card dalam bentuk sinyal sinus termodulasi digital, kemudian dari reader diterima di MCU sudah dalam bentuk sinyal digital. Ketika MCU mengirimkan datanya ke PC, tentunya melalui phone interface terlebih dahulu. Sinyal keluaran dari MCU ke phone interface adalah sinyal digital. Di phone interface pada TP 5088 dan MT 8870 sinyal yang masuk ke jaringan adalah sinyal dalam bentuk analog, tetapi lain halnya dengan LM 567 sinyal yang dihasilkan adalah dalam bentuk digital.

Pada sisi kantor pusat :

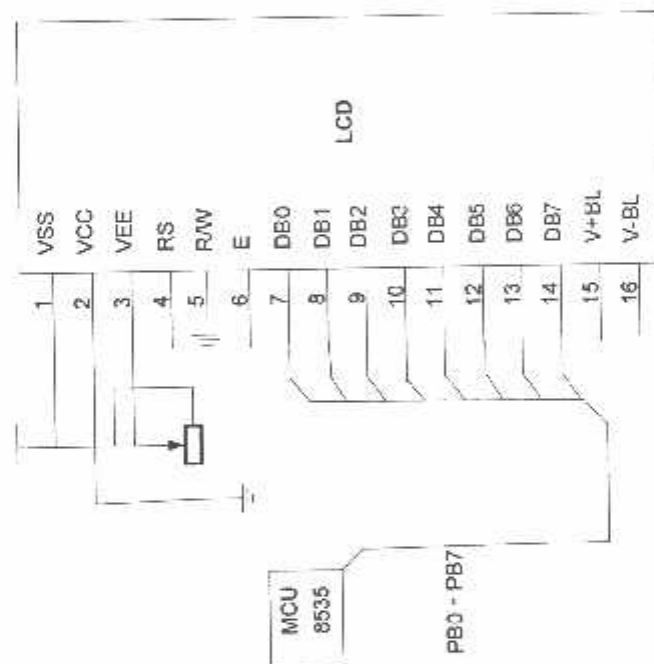
Dari phone interface sinyal keluaran yang masuk ke MCU sudah dalam bentuk sinyal digital, dan output / keluaran sinyal dari MCU ke PC juga sinyal digital.

Penyamaan Baud Rate :

Dalam sistem ini X-TAL yang dipakai adalah 4 MHz internal. Besarnya kecepatan baud rate MCU harus mengikuti baud rate RFID reader. Karena kecepatan data dari RFID reader adalah 9600 bps maka kecepatan MCU juga harus diset pada 9600 bps.

3.3.6 LCD

LCD yang digunakan adalah tipe M1632. LCD tersebut digunakan sebagai tampilan data dari PC. Tampilan yang ditampilkan disini adalah jika data yang ada di MCU tersebut cocok dengan yang ada di PC, maka pada LCD akan tertampil data berupa tampilan “DITERIMA”. Apabila data yang dikirim dari MCU tersebut belum diterima oleh PC, maka pada layer LCD akan tampil tulisan berupa “DITOLAK”, karena data tersebut masih belum diterima di PC, dan MCU akan terus-menerus mengirimkan datanya sampai data tersebut diterima oleh PC.



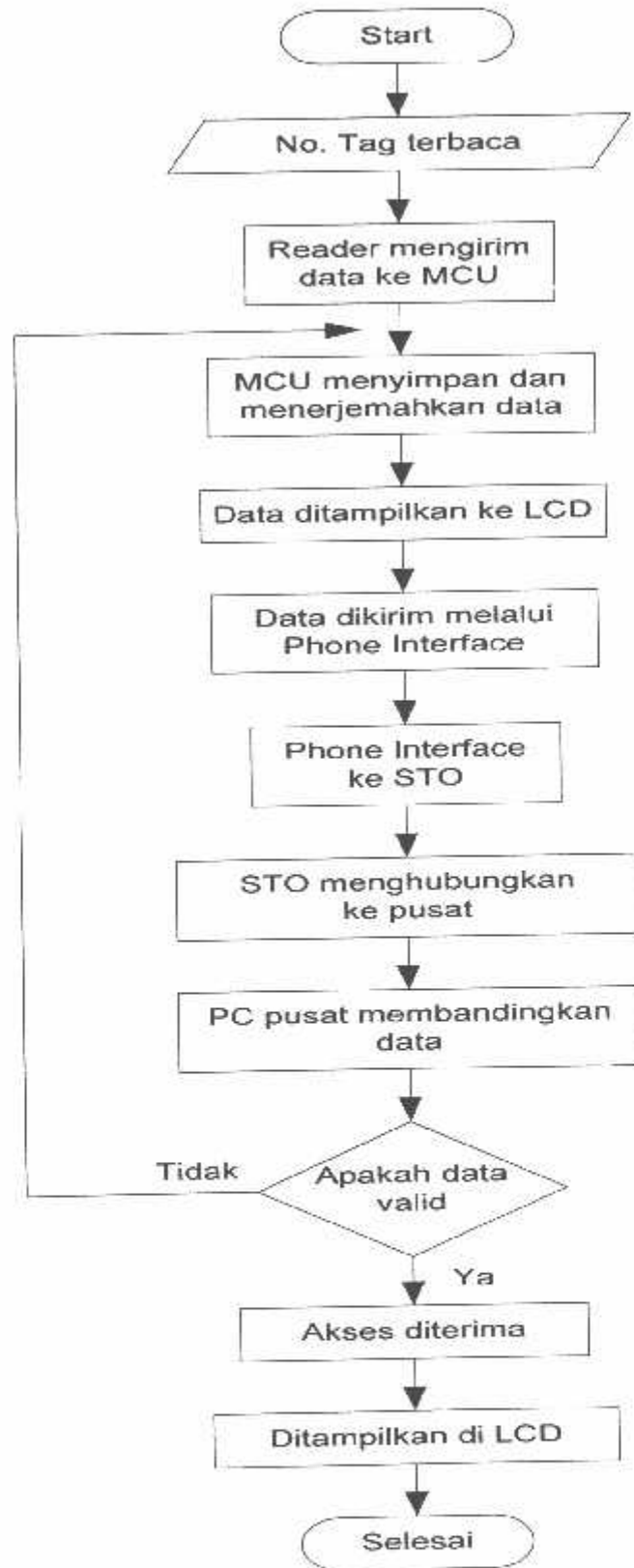
Gambar 3.11 Perencanaan LCD

3.4 Perencanaan Software

Pada perencanaan software disini meliputi : flowchart program keseluruhan system, flowchart program yang ada di MCU, dan flowchart program yang ada di tampilan Delphi.

3.4.1 Flowchart Program keseluruhan Sistem

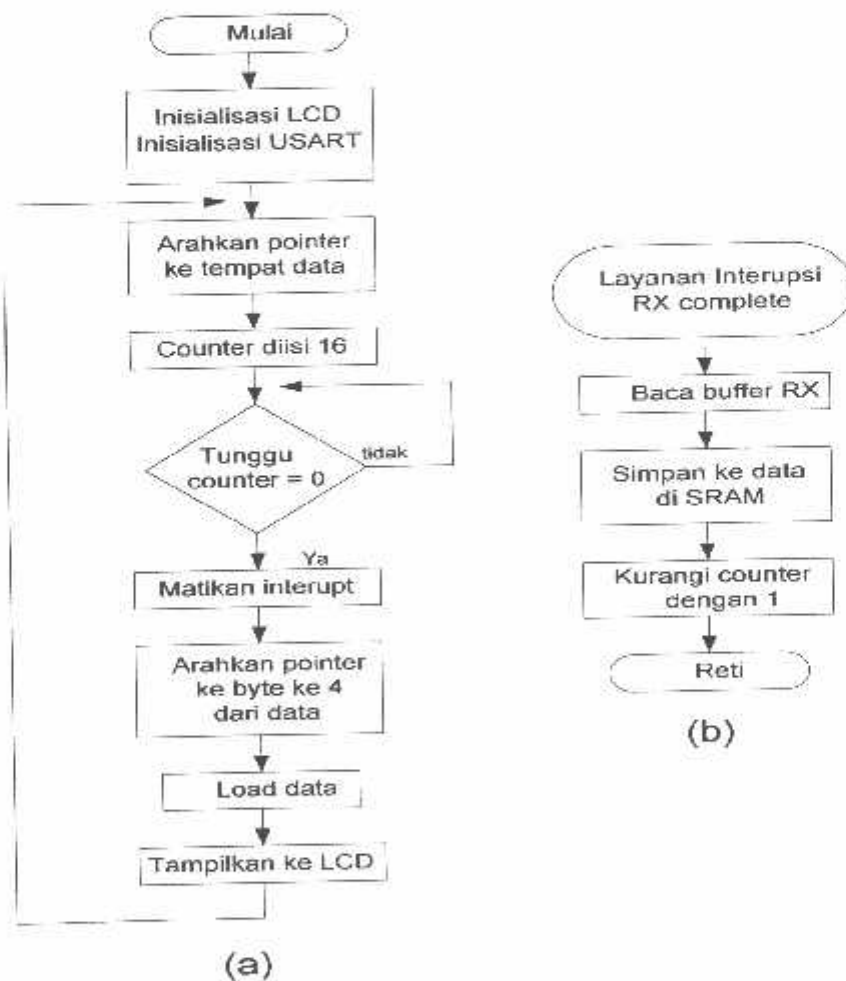
Flowchart keseluruhan sistem ini diawali dengan inisialisasi MCU, jika nomor tag RFID card telah terbaca maka data akan tersimpan di MCU. Data tersebut nantinya akan dikirimkan ke PC untuk dibandingkan, jika data itu valid maka akses itu diterima, sebaliknya jika tidak valid maka data tersebut akan terus-menerus disimpan di MCU, sampai PC menerima data dari MCU. Di bawah ini merupakan flowchart program keseluruhan system :



Gambar 3.12 Perencanaan program keseluruhan system

3.4.2 Flowchart Program di MCU

Pada flowchart program ini, diawali dengan inisialisasi dari (LCD, USART), kemudian pointer diarahkan ke tempat data. Pada counter tersebut diisi dengan 16. Lalu tunggu counter = 0, jika counter tersebut = 0 maka interrupt akan dimatikan, dan pointer akan terarah ke byte ke 4 dari data. Selanjutnya load data tersebut dan ditampilkan di LCD. Proses ini akan terus-menerus. Apabila counter tersebut tidak sama dengan 0, maka counter akan menunggu sampai dia 0. Adapun flowchart programnya sebagai berikut :



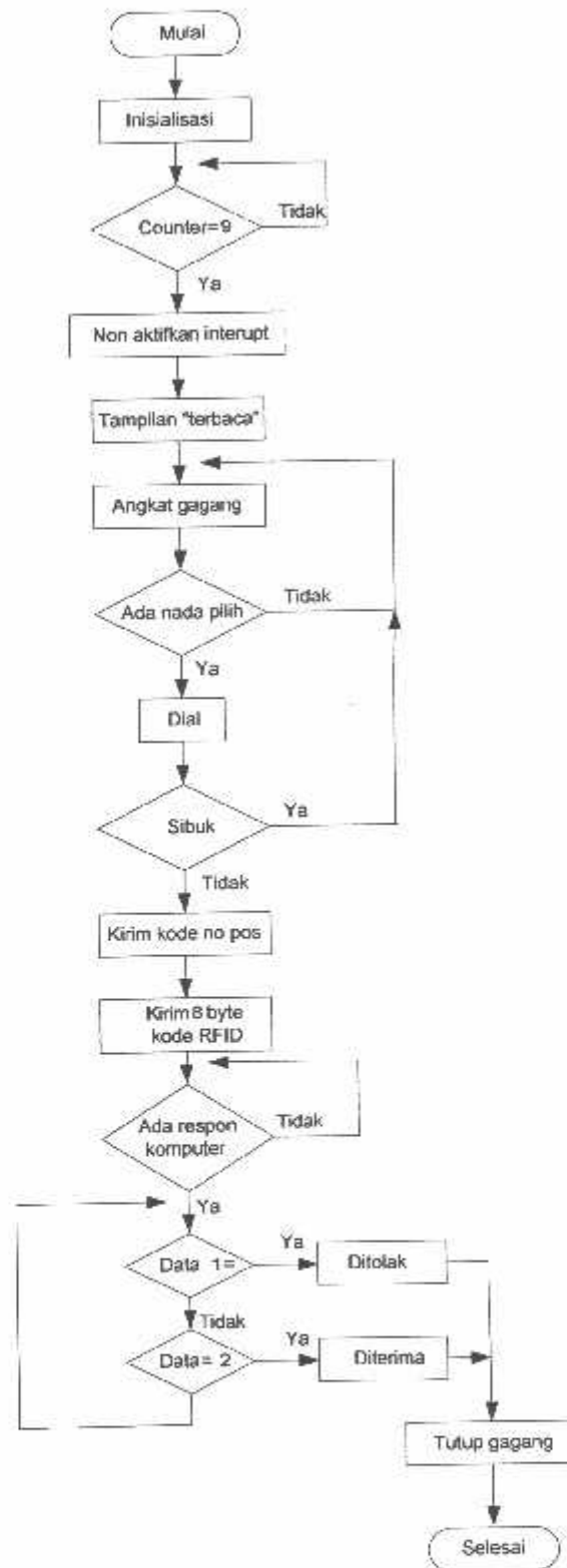
Gambar 3.13 Flow Chart (a) Perencanaan Program (b) Interupsi di MCU

3.4.3 Flowchart Program Pada Sisi Penerima



Gambar 3.14 Flow Chart Sisi Penerima

3.4.4 Flowchart Program Pada Sisi Pengirim



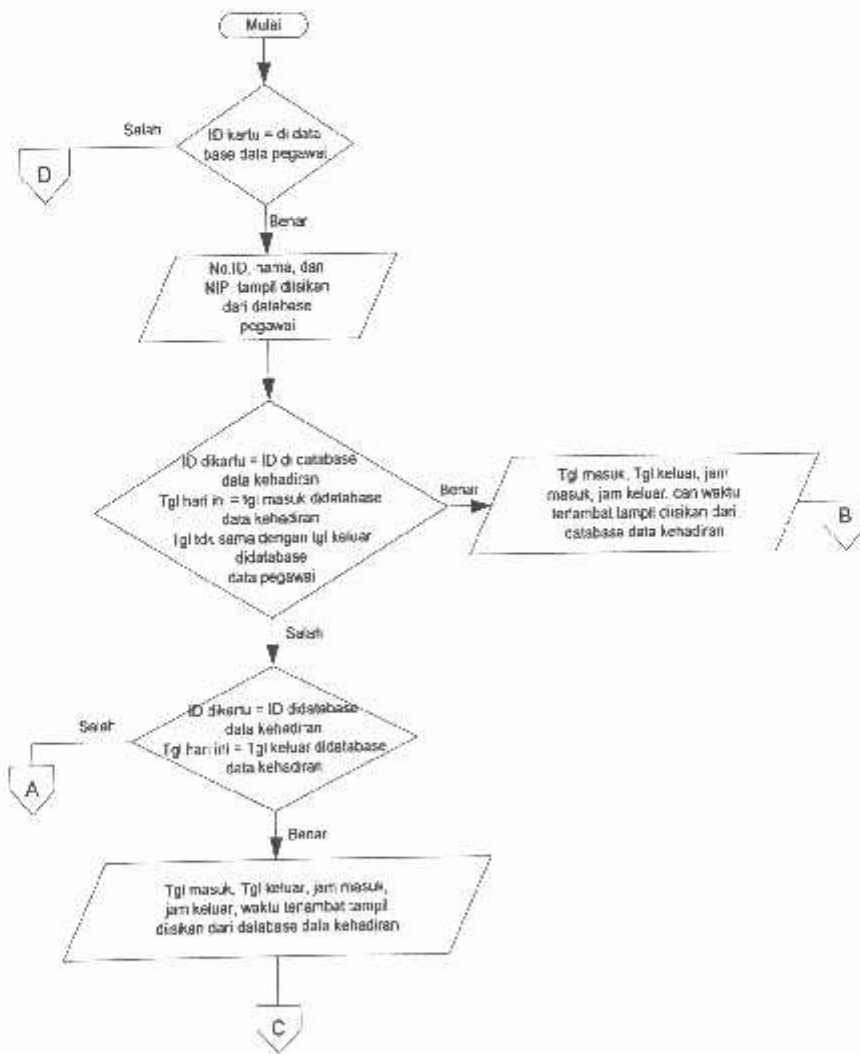
Gambar 3.15 Flowchart Program Pada Sisi Pengirim

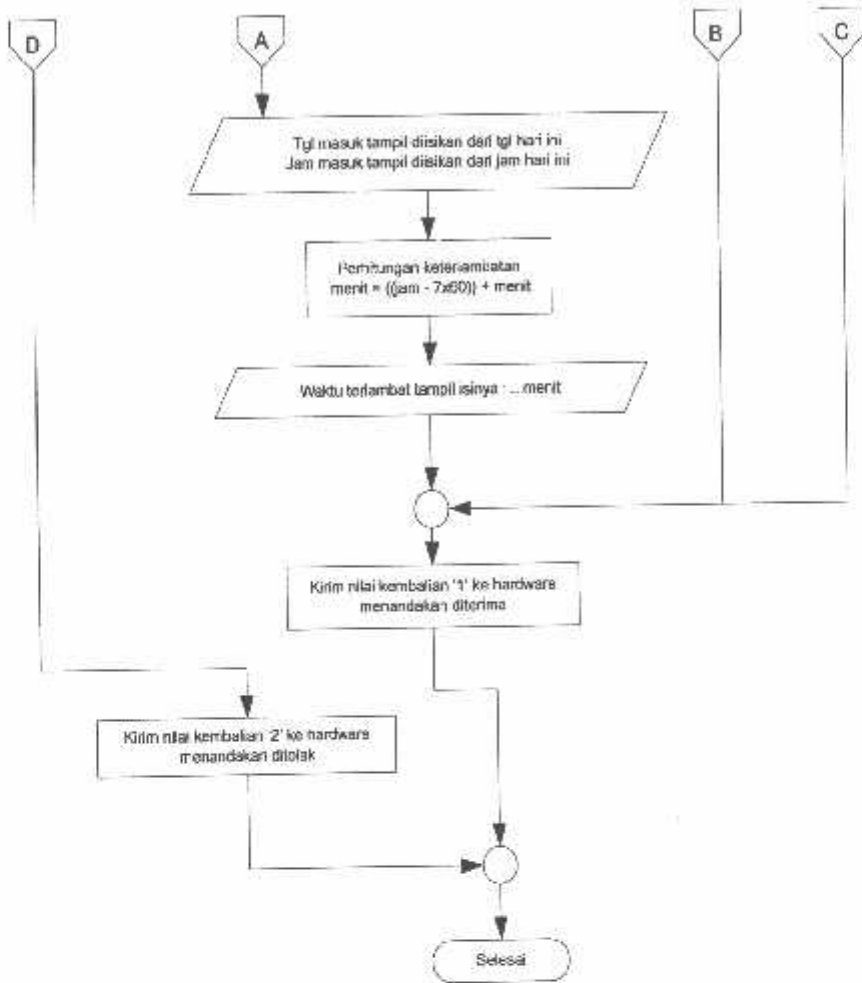


Gambar 3.16 Flowchart Layanan Interupsi

3.4.5 Flowchart Program Delphi

Adapun flowchart program untuk menampilkan data-data petugas yang absen adalah sebagai berikut :





Gambar 3.17 Flowchart Program Tampilan di Delphi

BAB IV PENGUJIAN DAN ANALISA

4.1 Pengujian Hardware

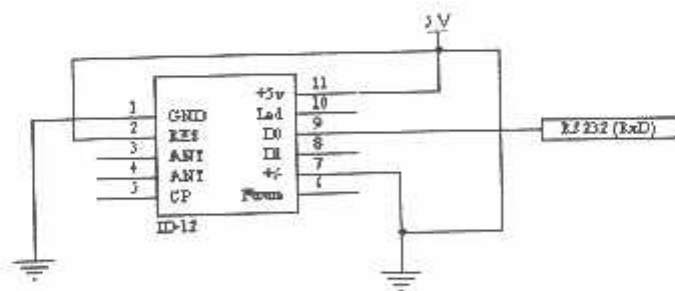
Adapun pengujian hardware yang kita lakukan meliputi : bentuk sinyal DTMF, LM 567 yang berfungsi sebagai nada tunggu, bentuk keluaran sinyal MT 8870, sinyal ring back tone, tampilan tulisan “terbaca”, “diterima”, dan “ditolak” pada LCD.

4.1.1 . Pengujian RFID

Tujuan dari pengujian ini adalah untuk mengetahui apakah *tag* RFID bisa dibaca oleh *Reader* RFID. Adapun cara pengujianya adalah dari kantor sentral tanpa harus membuka delphi. Untuk menguji *reader* bisa membaca kartu RFID dilakukan melalui komunikasi *Hyper Terminal*.

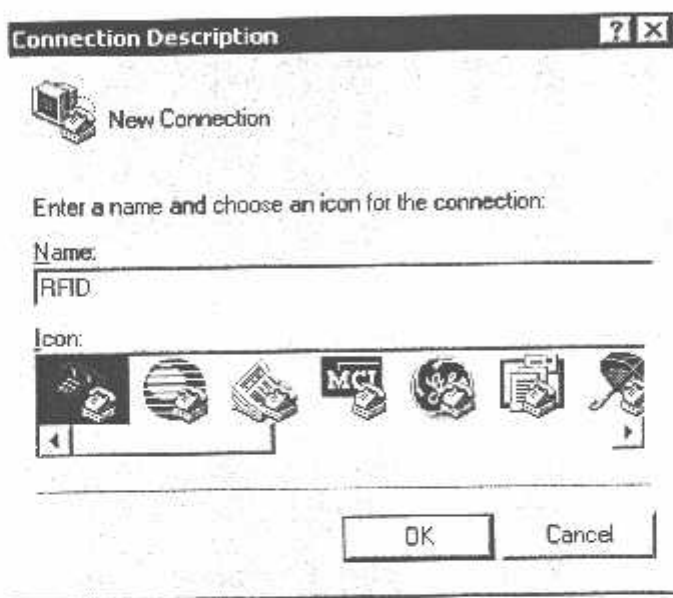
4.1.2 Prosedur pengujian

- a. Menghubungkan rangkaian RFID ke COM1 PC.



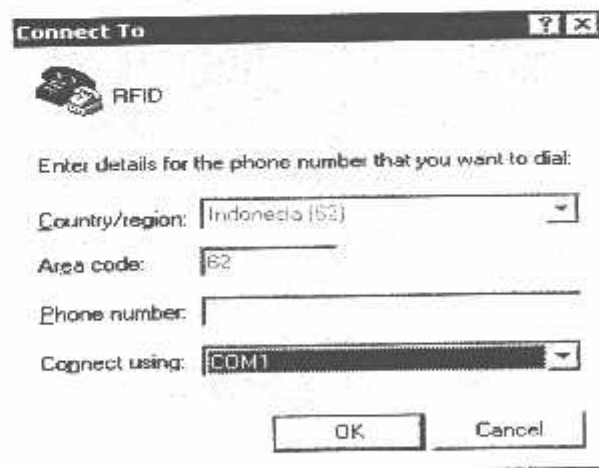
Gambar 4.1 Rangkaian Pengujian *RFID*
Sumber : Pengujian

- b. Membuka *Hyper Terminal* (*start* → *all program* → *accessories* → *communication* → *hyper terminal*)
- c. Memberi nama dan memilih *icon* pada *Connection Description*.



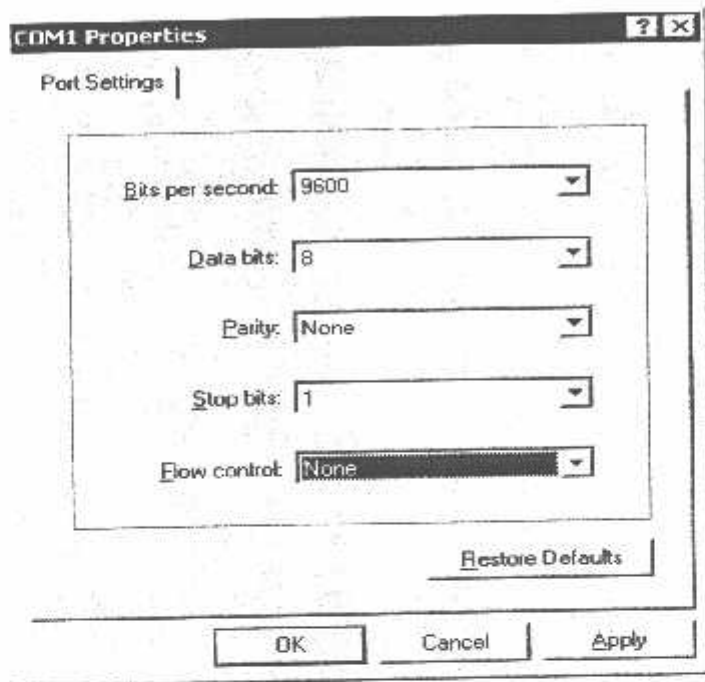
Gambar 4.2 Kotak Dialog *Connection Description*
Sumber : Pengujian

- d. Memilih COM1 pada kotak dialog connect to



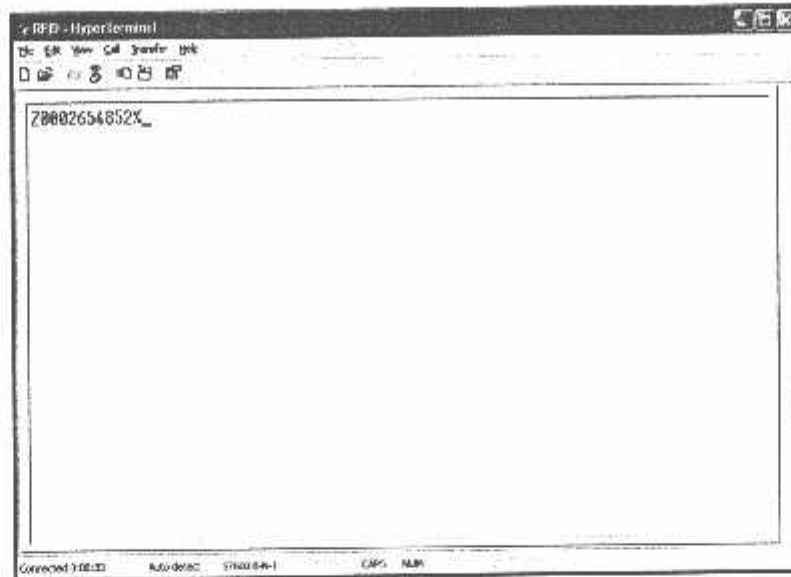
Gambar 4.3 Kotak Dialog *Connect to*
Sumber : Pengujian

- e. Pada COM1 *propertis* mengubah *bit rate per second* menjadi 9600 dan *flow control* menjadi *none*.



Gambar 4.4 Kotak Dialog COM1 *Propertis*
Sumber : Pengujian

- f. Menempatkan kartu pada jarak yang dijangkau reader sehingga menampilkan angka dari kartu tersebut.



Gambar 4.5 Kotak Dialog Hasil *Identifikasi Reader* terhadap Kartu
 Sumber : Pengujian

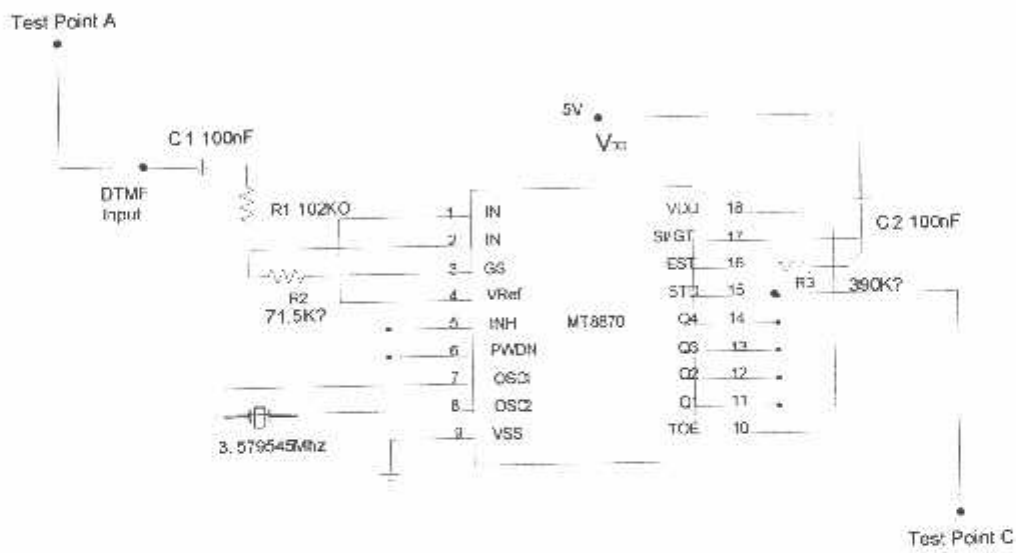
4.1.3 Hasil Pengujian Pembacaan RFID

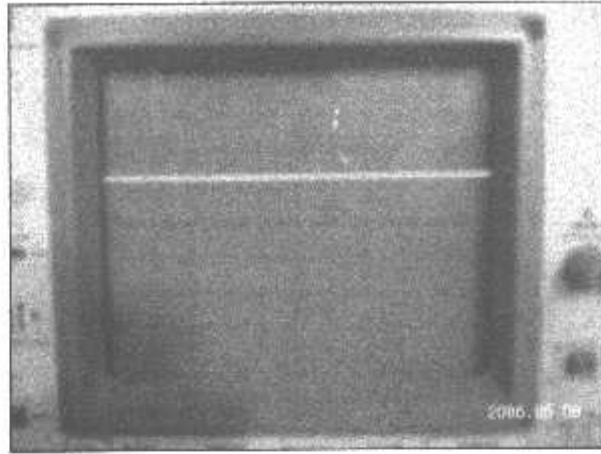
Tabel 4-1 Tabel Hasil Pengujian Pembacaan RFID
 Sumber : Pengujian

Jarak	Percobaan									
	1	2	3	4	5	6	7	8	9	10
1 cm	√	√	√	√	√	√	√	√	√	√
2 cm	√	√	√	√	√	√	√	√	√	√
3 cm	√	√	√	√	√	√	√	√	√	√
4 cm	√	√	√	√	√	√	√	√	√	√
5 cm	√	√	√	√	√	√	√	√	√	√
6 cm	-	-	-	√	-	-	-	√	-	√
7 cm	√	-	-	-	-	√	-	-	-	-
8 cm	-	-	-	-	-	-	-	-	-	-
9 cm	-	-	-	-	-	-	-	-	-	-
10 cm	-	-	-	-	-	-	-	-	-	-

Tabel di atas merupakan hasil pengujian dimana kartu yang menghadap *reader* adalah bagian depan. Jarak yang baik untuk bisa teridentifikasi adalah 5 cm. untuk bagian belakang menghasilkan data yang sama, tetapi untuk pengujian dimana kartu tegak lurus dengan *reader* hanya bisa saat kartu berjarak sangat dekat dengan *reader* (menempel).

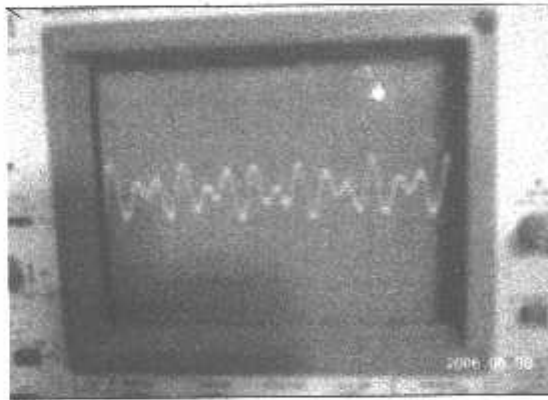
4.2 Bentuk keluaran sinyal MT 8870





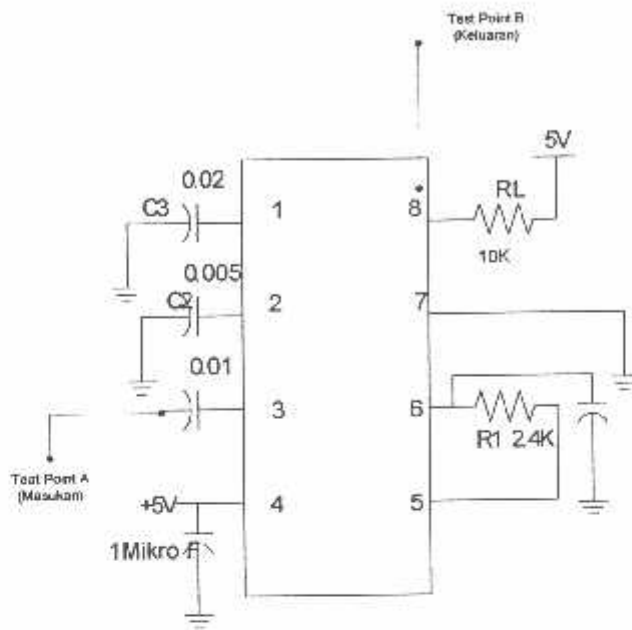
Gambar 4.6 Bentuk keluaran sinyal MT 8870

4.3. Bentuk Sinyal DTMF

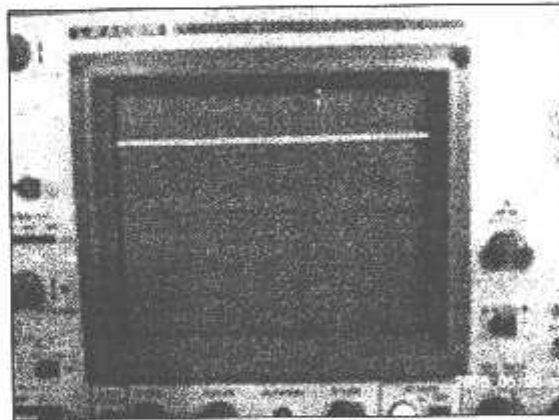


Gambar 4.7 Bentuk Sinyal DTMF

4.4 Bentuk Sinyal Output LM 567

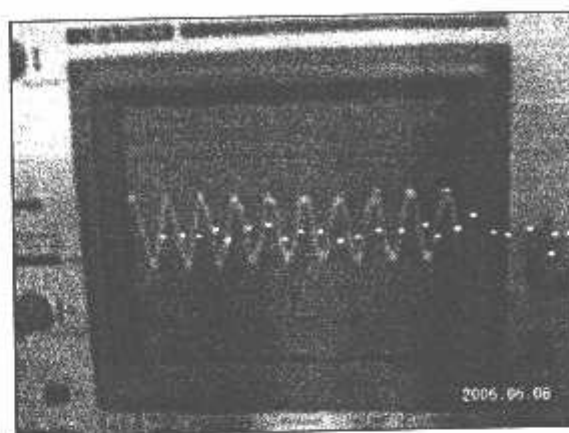


Sinyal LM 567 yang berfungsi sebagai nada tunggu.



Gambar 4.8 Bentuk Sinyal Output LM 567

4.5 Bentuk Sinyal Ring Back Tone



Gambar 4.9

Bentuk keluaran Sinyal Ring Back Tone

Sinyal ring back tone ini tidak akan pernah keluar bersamaan dengan sinyal DTMF.

4.6 Pengujian Software Aplikasi Absensi Pos Jaga Satuan Keamanan.

Software aplikasi yang dibuat adalah berupa tampilan dari data-data petugas yang absen dimana sebelumnya sudah tersimpan di databasc. Dalam software ini tampilan absensinya berupa tampilan Delphi. Dalam pengujian software absensi pos jaga satuan keamanan, akan dilakukan proses setelah pada text box diisi dengan Nama, No.ID, Jabatan dari petugas, apabila Nama, No.ID, dan Jabatan yang diisikan terdapat dalam database maka akan muncul form tampilan seperti gambar.4.1. Adapun tampilan data absensinya sebagai berikut :

4.6.1 Tampilan Absensi Petugas

The screenshot shows a window titled 'Taman' with a menu bar containing 'file', 'data', 'operasi', and 'laporan'. The main content area is titled 'ABSENSI PETUGAS JAGA'. Below the title, there are several input fields with labels: 'No ID', 'Nama', 'NRP', 'Masuk : Tanggal', 'Jam', 'Keluar : Tanggal', 'Jam', 'Waktu Terlambat', and 'POS'. At the bottom of the form, there is a 'Close' button and a link labeled 'atur print'.

Gambar 4.10 Tampilan Absensi Pos Jaga Satuan Keamanan

4.6.2 Bentuk Tampilan Tambah Data

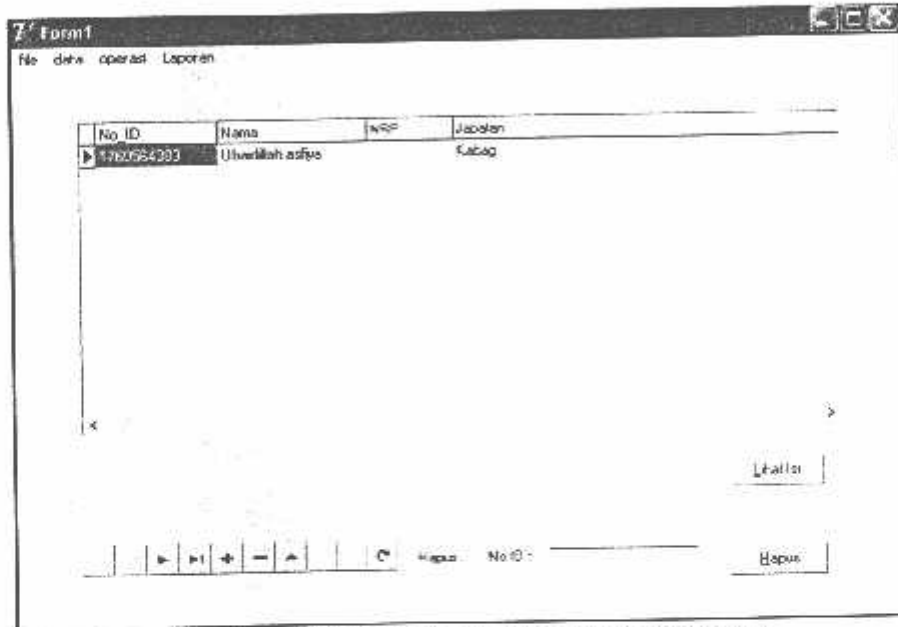
Tampilan ini muncul jika kita memilih operasi lalu meng-klik tambah data pegawai. Data dari petugas bisa ditambahkan pada form ini.

The screenshot shows a window titled 'Taman' with a menu bar containing 'file', 'data', 'operasi', and 'laporan'. The main content area is titled 'Tambah Data'. Below the title, there are four input fields with labels: 'No ID', 'Nama', 'NRP', and 'Jabatan'. At the bottom of the form, there is a 'Simpan' button and a link labeled 'atur print'.

Gambar 4.11 Tambah Data

4.6.3 Bentuk Tampilan Isi Data Petugas

Apabila kita ingin melihat data-data petugas, dengan meng-cklik data lalu data petugas maka akan tampil form seperti di bawah ini. Ini merupakan tampilan melihat isi data. Data akan terhapus dengan mengisi No.ID lalu mengklik tulisan hapus yang ada di pojok kanan bawah.



Gambar 4.12 Bentuk Tampilan Isi Data Petugas

4.6.4 Bentuk Tampilan Setelah diterima di PC

Di bawah ini adalah tampilan data setelah petugas melakukan absensi masuk pada pos jaga dan telah diterima di PC pusat.

Form1
file data operasi Laporan

ABSENSI PETUGAS JAGA

No ID : 1760564383
 Nama : Ubaidillah esfiya
 NRP :
 Masuk Tanggal : 23/02/2007
 Jam : 8:02:50
 Keluar : Tanggal :
 Jam :
 Waktu Terlambat : 2 menit
 POS : POS 1

Gambar 4.13 Bentuk Tampilan Absensi kedatangan Petugas

Di bawah ini adalah tampilan data setelah petugas melakukan absensi keluar / pulang pada pos jaga dan telah diterima di PC pusat.

Form1
file data operasi Laporan

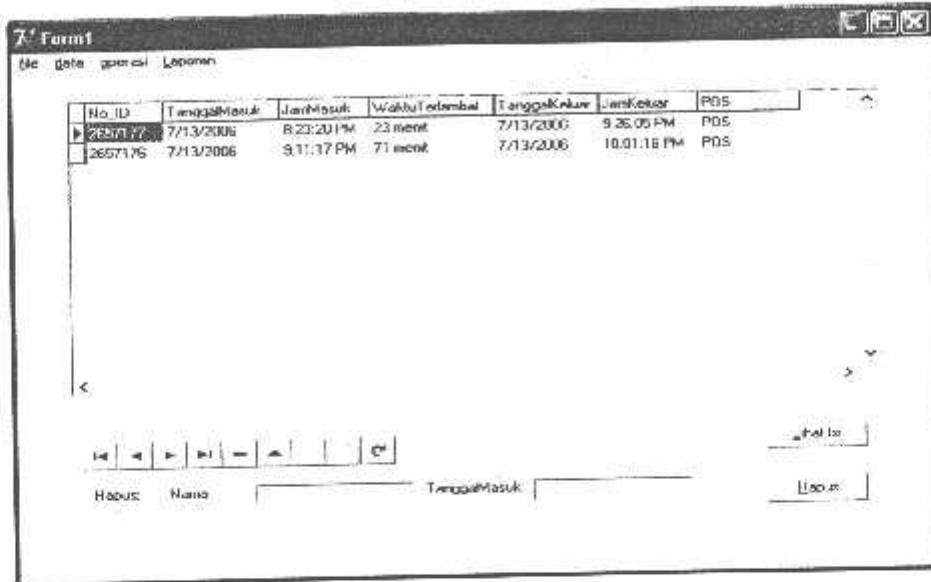
ABSENSI PETUGAS JAGA

No ID : 1760564383
 Nama : Ubaidillah esfiya
 NRP :
 Masuk Tanggal : 23/02/2007
 Jam : 8:02:50
 Keluar Tanggal : 23/02/2007
 Jam : 8:05:22
 Waktu Terlambat : 2 menit
 POS : POS 1

Gambar 4.14 Bentuk Tampilan Absensi kepulangan Petugas

4.6.5 Bentuk Tampilan Data Kehadiran Petugas

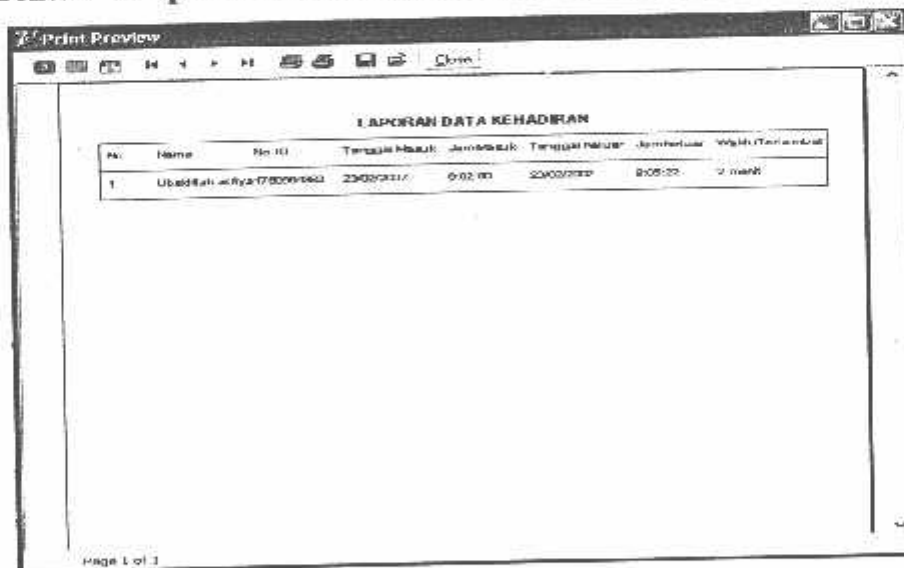
Bentuk tampilan data kehadiran di bawah ini akan tampil dengan sendirinya jika data yang tampil pada data absensi petugas jaga telah disimpan.



No. ID	TanggalMasuk	JamMasuk	WaktuTerdibat	TanggalKeluar	JamKeluar	PDS
2657175	7/13/2006	8.23:20 PM	23 menit	7/13/2006	9.26.05 PM	PDS
2657175	7/13/2006	9.11:17 PM	71 menit	7/13/2006	10.01.16 PM	PDS

Gambar 4.15 Bentuk Tampilan Data Kehadiran Petugas

4.6.6 Bentuk Tampilan Print Out Laporan Data Kehadiran

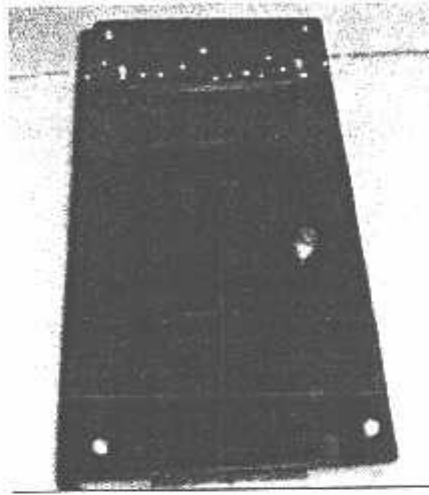


No	Nama	No. ID	TanggalMasuk	JamMasuk	TanggalKeluar	JamKeluar	WaktuTerdibat
1	Ubadilah wilya (78000060)	234023117	9:02 AM	23:00:00	9:05:22	23 menit	

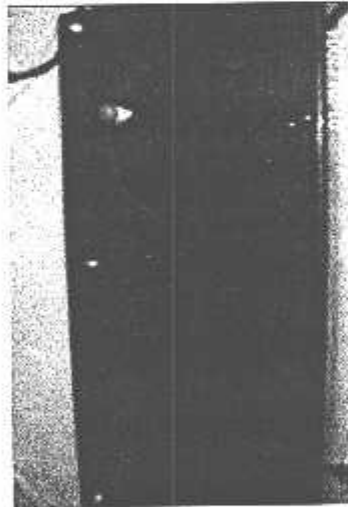
Gambar 4.16 Bentuk Tampilan Print Out Laporan Data Kehadiran

4.6.7 Bentuk Fisik Alat

Untuk bentuk alat yang kita buat sebagai skripsi saya adalah seperti gambar di bawah ini :



Gambar 4.17 Bentuk Fisik Alat Pada Sisi Pos



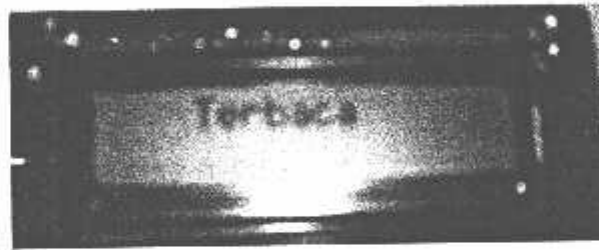
Gambar 4.18 Bentuk Fisik Alat Pada Sisi Kantor Pusat

Setelah alat ini dikoneksikan pada jaringan telepon maka akan ada beberapa tanda yang menandakan alat ini siap beroperasi atau belum, yaitu berupa

tulisan yang ditampilkan oleh LCD, berupa tulisan “TERBACA” bahwa data yang ada di RFID card tersebut telah diterima oleh MCU yang disimpan sekaligus diterjemahkan.

Hal ini menandakan bahwa data tersebut siap dikirim ke PC server yang ada di kantor pusat. Untuk lebih jelasnya gambaran tersebut di tunjukkan pada tampilan LCD yang ada pada gambar 4.1. di bawah ini.

4.6.8 Tampilan Tulisan Terbaca



Gambar 4.19 Alat Sudah Siap Beroperasi

4.7 Hasil Tampilan Di LCD

4.7.1 Tampilan Tulisan Ditolak

Setelah beberapa saat setelah terkoneksi dengan jaringan dan alat siap beroperasi maka MCU tersebut mengirimkan datanya ke PC. MCU akan terus-menerus mengirimkan data itu sampai diterima di PC. Jika datanya sudah diterima oleh PC, maka PC tersebut akan mengirimkan umpan balik melalui LCD yang berupa tulisan “DITERIMA”, data ini akan diterima jika data yang masuk sama dengan data yang ada di database. Sebaliknya jika data itu tidak sama dengan data

yang ada di database maka PC akan mengirimkan umpan balik berupa data "DITOLAK".

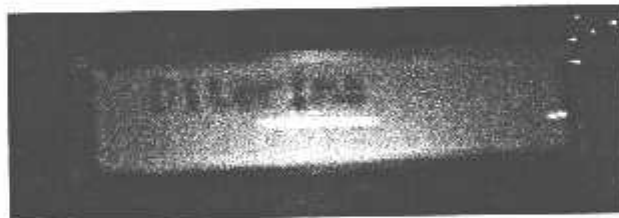
Adapun keterangan umpan balik yang ditampilkan oleh LCD adalah sebagai berikut :



Gambar 4.20 Tampilan Pada LCD Berupa Tulisan Ditolak

4.7.2 Tampilan Tulisan Diterima

Jika pada PC telah diterima datanya maka pada LCD akan tampil tulisan diterima. Tampilan tersebut seperti pada gambar di bawah ini.



Gambar 4.21 Tampilan Pada LCD Berupa Tulisan Diterima

BAB V

PENUTUP

5.1 Kesimpulan

Dari perancangan, pembuatan dan pengujian sistem absensi pada pos jaga satuan keamanan menggunakan kartu RFID yang dapat diakses melalui jaringan telepon dapat dirumuskan kesimpulan sebagai berikut :

- Untuk mempermudah proses absensi petugas jaga pada waktu melaksanakan piket jaga di pos-pos penjagaan digunakan cara yang otomatis dan efektif yaitu dengan memanfaatkan teknologi identifikasi melalui frekuensi radio yaitu RFID.
- RFID reader dapat mendeteksi kartu RFID tersebut dengan cara mendeteksi data pada frekuensi 125 KHz.
- RFID mengirimkan data dalam bentuk 10 karakter ASCII yang merupakan hasil dari pembacaan kartu RFID melalui pin D0 ke MCU.
- Pengiriman data dari MCU yang ada di pos jaga ke PC server yang ada di kantor pusat yaitu menggunakan jaringan telepon melalui perangkat Phone Interface.

5.2 Saran

Sistem absensi ini masih memiliki kelemahan dan perlu diadakan penambahan terutama pada sisi *hardwarenya*.

- Dalam sistem pengiriman data pada alat yang saya buat ini memanfaatkan jaringan telepon, maka kecepatan pengiriman datanyapun relatif kurang

begitu cepat, oleh karena itu sebaiknya digunakan device yang memiliki kecepatan yang lebih daripada kecepatan sistem telepon, misalnya dapat digunakan modem.

- Kelemahan dari sistem absensi ini adalah tidak bisa mendeteksi terjadinya human error, jadi untuk mencegah hal tersebut perlu adanya hardware tambahan yaitu adanya webcam yang dipasang pada setiap pos pos jaga.



FORMULIR BIMBINGAN SKRIPSI

Nama : UBAIDILLAH ASFIYA'
NIM : 0217103
Masa Bimbingan : 30 Juni 2006 – 30 Desember 2006
Judul Skripsi : PERANCANGAN DAN PEMBUATAN ABSENSI PADA
POS JAGA SATUAN KEAMANAN BERBASIS RFID YANG
DAPAT DIAKSES MELALUI JARINGAN TELEPON

No.	Tanggal	Uraian	Paraf Pembimbing
1.	7/2006 /12	Bab I & Bab II	
2.	23/2006 /12	Bab III	
3.	26/2 2007	Demo	
4.	27/2007 /2	Bab IV + V	
5.	12/2007 /3	Penyempurnaan Skripsi	
6.			
7.			
8.			
9.			
10.			

Malang,
Dosen Pembimbing

Ir. F. Yudi Limpraptono, MT
NIP. P. 1039500274



FORMULIR BIMBINGAN SKRIPSI

Nama : UBAIDILLAH ASFTYA'
NIM : 0217103
Masa Bimbingan : 30 Juni 2006 – 30 Desember 2006
Judul Skripsi : PERANCANGAN DAN PEMBUATAN ABSENSI PADA
POS JAGA SATUAN KEAMANAN BERBASIS RFID YANG
DAPAT DIAKSES MELALUI JARINGAN TELEPON

No.	Tanggal	Uraian	Paraf Pembimbing
1.		BAB I ok	
2.		BAB II ok	
3.		BAB III - revisi	
4.		ACC kumpul	
5.			
6.			
7.			
8.			
9.			
10.			

Malang,
Dosen Pembimbing

Ir. Mimien Mustikawati
NIP. P. 1030000352



LEMBAR PERBAIKAN SKRIPSI

Nama Mahasiswa : Ubaidillah Asfiya'
NIM : 02.17.103
Jurusan : Teknik Elektro S1
Konsentrasi : Teknik Elektronika
Hari / Tanggal Ujian Skripsi : Jum'at / 16 Maret 2007

No	Materi Perbaikan	Paraf
1	Rangkaian & Pembahasan Phone Interface	✓
2	<i>Gambar Lengkap</i>	✓
3	Kesimpulan	✓

Diperiksa / Disetujui :

PENGUJI

I Komang Somawirata, ST, MT.
NIP.P 1030100361

Mengetahui :

Dosen Pembimbing I

Ir. F. Yudi Limpraptono, M.T.
NIP. 1039500274

Dosen Pembimbing II

Ir. Mimien Mustikawati
NIP.Y. 1030000352



INSTITUT TEKNOLOGI NASIONAL
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO

Formulir Perbaikan Ujian Skripsi

Dalam pelaksanaan Ujian Skripsi Janjang Strata 1 Jurusan Teknik Elektro Konsentrasi T. Energi Listrik / T. Elektronika, maka perlu adanya perbaikan skripsi untuk mahasiswa :

NAMA : U. Abdillah A
NIM : 02.17.103

Perbaikan meliputi

1) Ringkasan & pembalasan, plus minus interface.

2) Gambar lengkap

3) Kesimpulan dit sesuai dgn yg
& trans paran!

Malang, 16-03-2007


Komang Sanawigata

Features

- High-performance, Low-power AVR[®] 8-bit Microcontroller
- Harvard RISC Architecture
- 130 Powerful Instructions – Most Single Clock Cycle Execution
- 32 x 8 General Purpose Working Registers
- Fully Static Operation
- Up to 16 MIPS Throughput at 16 MHz
- On-chip 2-cycle Multiplier
- Non-volatile Program and Data Memories
- 8K Bytes of In-System Self-Programmable Flash
 - Endurance: 10,000 Write/Erase Cycles
- Optional Boot Code Section with Independent Lock Bits
 - In-System Programming by On-chip Boot Program
 - True Read-While-Write Operation
- 512 Bytes EEPROM
 - Endurance: 100,000 Write/Erase Cycles
- 512 Bytes Internal SRAM
- Programming Lock for Software Security
- Peripheral Features
 - Two 8-bit Timer/Counters with Separate Prescalers and Compare Modes
 - One 16-bit Timer/Counter with Separate Prescaler, Compare Mode, and Capture Mode
 - Real Time Counter with Separate Oscillator
 - Four PWM Channels
 - 8-channel, 10-bit ADC
 - 8 Single-ended Channels
 - 7 Differential Channels for TQFP Package Only
 - 2 Differential Channels with Programmable Gain at 1x, 10x, or 200x for TQFP Package Only
 - Byte-oriented Two-wire Serial Interface
 - Programmable Serial USART
 - Master/Slave SPI Serial Interface
 - Programmable Watchdog Timer with Separate On-chip Oscillator
 - On-chip Analog Comparator
- Special Microcontroller Features
 - Power-on Reset and Programmable Brown-out Detection
 - Internal Calibrated RC Oscillator
 - External and Internal Interrupt Sources
 - Six Sleep Modes: Idle, ADC Noise Reduction, Power-save, Power-down, Standby and Extended Standby
- Pin Configurations and Packages
 - 32 Programmable I/O Lines
 - 40-pin PDIP, 44-lead TQFP, 44-lead PLCC, and 44-pad QFN/MLF
- Operating Voltages
 - 2.7 - 5.5V for ATmega8535L
 - 4.5 - 5.5V for ATmega8535
- Speed Grades
 - 0 - 8 MHz for ATmega8535L
 - 0 - 16 MHz for ATmega8535



8-bit AVR[®] Microcontroller with 8K Bytes In-System Programmable Flash

ATmega8535
ATmega8535L

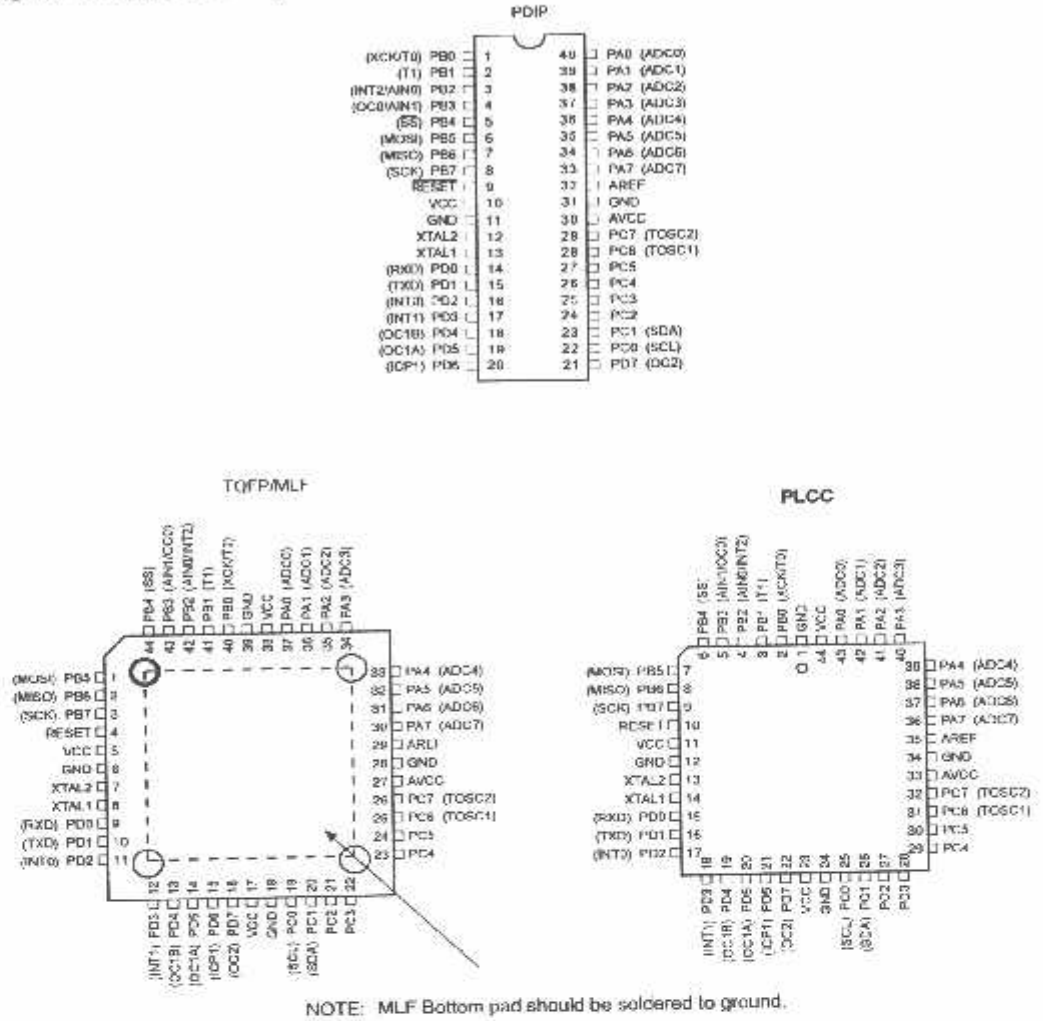
Preliminary Summary

Rev. 2502HS-AVR-04/06



Configurations

Figure 1. Pinout ATmega8535



Disclaimer

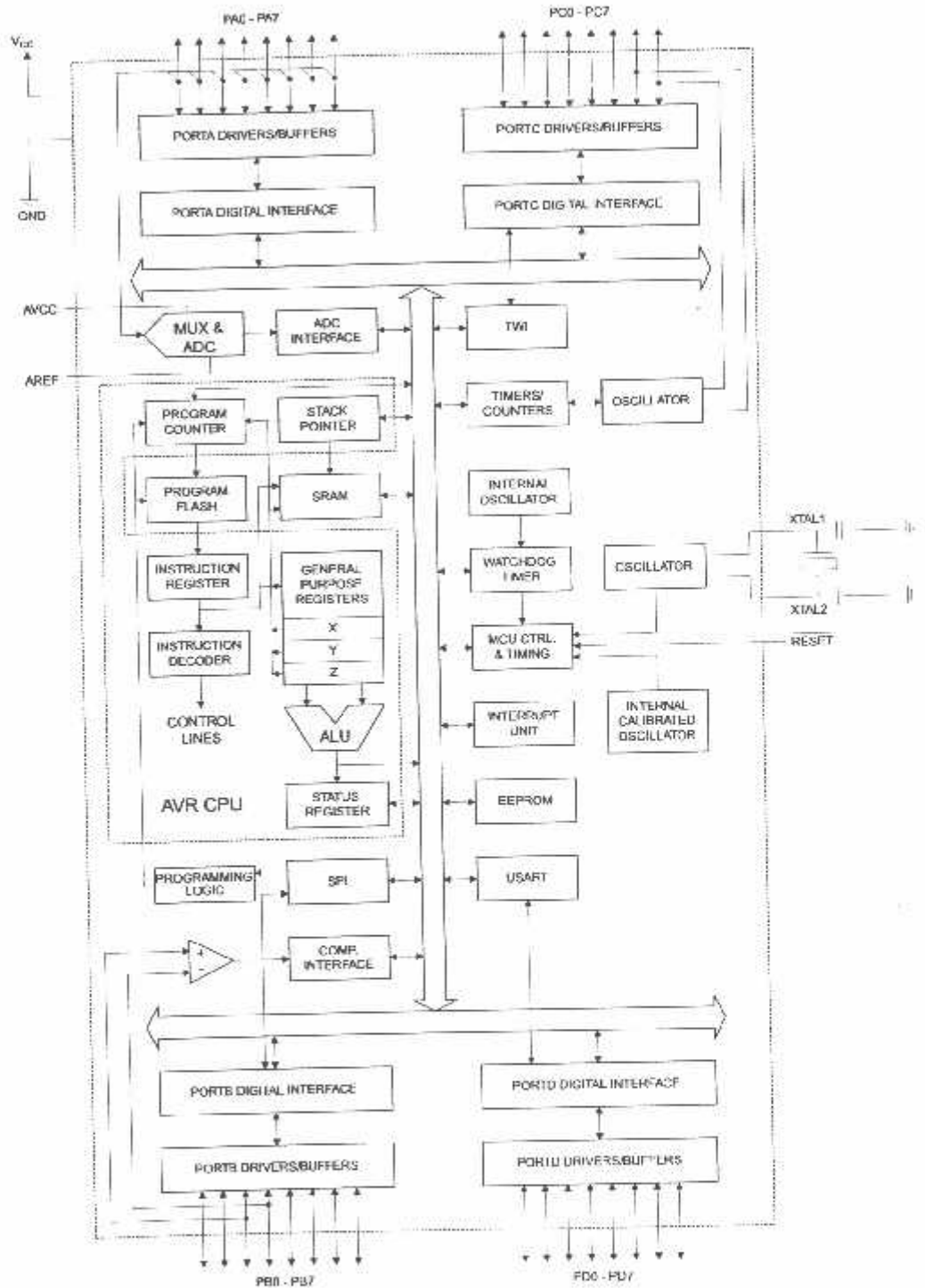
Typical values contained in this data sheet are based on simulations and characterization of other AVR microcontrollers manufactured on the same process technology. Min and Max values will be available after the device is characterized.

Overview

The ATmega8535 is a low-power CMOS 8-bit microcontroller based on the AVR enhanced RISC architecture. By executing instructions in a single clock cycle, the ATmega8535 achieves throughputs approaching 1 MIPS per MHz allowing the system designer to optimize power consumption versus processing speed.

Block Diagram

Figure 2. Block Diagram





The AVR core combines a rich instruction set with 32 general purpose working registers. All 32 registers are directly connected to the Arithmetic Logic Unit (ALU), allowing two independent registers to be accessed in one single instruction executed in one clock cycle. The resulting architecture is more code efficient while achieving throughputs up to ten times faster than conventional CISC microcontrollers.

The ATmega8535 provides the following features: 8K bytes of In-System Programmable Flash with Read-While-Write capabilities, 512 bytes EEPROM, 512 bytes SRAM, 32 general purpose I/O lines, 32 general purpose working registers, three flexible Timer/Counters with compare modes, internal and external interrupts, a serial programmable USART, a byte oriented Two-wire Serial Interface, an 8-channel, 10-bit ADC with optional differential input stage with programmable gain in TQFP package, a programmable Watchdog Timer with Internal Oscillator, an SPI serial port, and six software selectable power saving modes. The Idle mode stops the CPU while allowing the SRAM, Timer/Counters, SPI port, and interrupt system to continue functioning. The Power-down mode saves the register contents but freezes the Oscillator, disabling all other chip functions until the next interrupt or Hardware Reset. In Power-save mode, the asynchronous timer continues to run, allowing the user to maintain a timer base while the rest of the device is sleeping. The ADC Noise Reduction mode stops the CPU and all I/O modules except asynchronous timer and ADC, to minimize switching noise during ADC conversions. In Standby mode, the crystal/resonator Oscillator is running while the rest of the device is sleeping. This allows very fast start-up combined with low-power consumption. In Extended Standby mode, both the main Oscillator and the asynchronous timer continue to run.

The device is manufactured using Atmel's high density nonvolatile memory technology. The On-chip ISP Flash allows the program memory to be reprogrammed In-System through an SPI serial interface, by a conventional nonvolatile memory programmer, or by an On-chip Boot program running on the AVR core. The boot program can use any interface to download the application program in the Application Flash memory. Software in the Boot Flash section will continue to run while the Application Flash section is updated, providing true Read-While-Write operation. By combining an 8-bit RISC CPU with In-System Self-Programmable Flash on a monolithic chip, the Atmel ATmega8535 is a powerful microcontroller that provides a highly flexible and cost effective solution to many embedded control applications.

The ATmega8535 AVR is supported with a full suite of program and system development tools including: C compilers, macro assemblers, program debugger/simulators, In-Circuit Emulators, and evaluation kits.

T90S8535 Compatibility

The ATmega8535 provides all the features of the AT90S8535. In addition, several new features are added. The ATmega8535 is backward compatible with AT90S8535 in most cases. However, some incompatibilities between the two microcontrollers exist. To solve this problem, an AT90S8535 compatibility mode can be selected by programming the S8535C fuse. ATmega8535 is pin compatible with AT90S8535, and can replace the AT90S8535 on current Printed Circuit Boards. However, the location of fuse bits and the electrical characteristics differs between the two devices.

90S8535 Compatibility mode

Programming the S8535C fuse will change the following functionality:

- The timed sequence for changing the Watchdog Time-out period is disabled. See "Timed Sequences for Changing the Configuration of the Watchdog Timer" on page 45 for details.
- The double buffering of the USART Receive Register is disabled. See "AVR USART vs. AVR UART – Compatibility" on page 146 for details.

ATmega8535(L)

Descriptions

Digital supply voltage.

Ground.

A (PA7..PA0)

Port A serves as the analog inputs to the A/D Converter.

Port A also serves as an 8-bit bi-directional I/O port, if the A/D Converter is not used. Port pins can provide internal pull-up resistors (selected for each bit). The Port A output buffers have symmetrical drive characteristics with both high sink and source capability. When pins PA0 to PA7 are used as inputs and are externally pulled low, they will source current if the internal pull-up resistors are activated. The Port A pins are tri-stated when a reset condition becomes active, even if the clock is not running.

B (PB7..PB0)

Port B is an 8-bit bi-directional I/O port with internal pull-up resistors (selected for each bit). The Port B output buffers have symmetrical drive characteristics with both high sink and source capability. As inputs, Port B pins that are externally pulled low will source current if the pull-up resistors are activated. The Port B pins are tri-stated when a reset condition becomes active, even if the clock is not running.

Port B also serves the functions of various special features of the ATmega8535 as listed on page 60.

C (PC7..PC0)

Port C is an 8-bit bi-directional I/O port with internal pull-up resistors (selected for each bit). The Port C output buffers have symmetrical drive characteristics with both high sink and source capability. As inputs, Port C pins that are externally pulled low will source current if the pull-up resistors are activated. The Port C pins are tri-stated when a reset condition becomes active, even if the clock is not running.

D (PD7..PD0)

Port D is an 8-bit bi-directional I/O port with internal pull-up resistors (selected for each bit). The Port D output buffers have symmetrical drive characteristics with both high sink and source capability. As inputs, Port D pins that are externally pulled low will source current if the pull-up resistors are activated. The Port D pins are tri-stated when a reset condition becomes active, even if the clock is not running.

Port D also serves the functions of various special features of the ATmega8535 as listed on page 64.

$\overline{\text{RESET}}$

Reset input. A low level on this pin for longer than the minimum pulse length will generate a reset, even if the clock is not running. The minimum pulse length is given in Table 15 on page 37. Shorter pulses are not guaranteed to generate a reset.

TAL1

Input to the inverting Oscillator amplifier and input to the internal clock operating circuit.

TAL2

Output from the inverting Oscillator amplifier.

VCC

AVCC is the supply voltage pin for Port A and the A/D Converter. It should be externally connected to V_{CC} , even if the ADC is not used. If the ADC is used, it should be connected to V_{CC} through a low-pass filter.

REF

AREF is the analog reference pin for the A/D Converter.





ources

A comprehensive set of development tools, application notes and datasheets are available for download on <http://www.atmel.com/avr>.

ATmega8535(L)

2502HS-AVR-04/06

Register Summary

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Page
0x5F	SREG	I	T	H	S	V	N	Z	C	10
0x5E	SPH	-	-	-	-	-	-	SP8	SP9	12
0x5D	SPL	SP7	SP6	SP5	SP4	SP3	SP2	SP1	SP0	12
0x5C	OCR0	Timer/Counter0 Output Compare Register								85
0x5B	GICR	INT1	INT0	INT2	-	-	-	IVSEL	IVCE	49, 69
0x5A	GIFR	INTF1	INTF0	INTF2	-	-	-	-	-	70
0x59	TIMSK	OCIF2	TOIE2	TICIE1	OCIE1A	OCIE1B	TOIE1	OCIE0	TOIE0	85, 115, 133
0x58	TIFR	OCF2	TOV2	ICF1	OCF1A	OCF1B	TOV1	OCF0	TOV0	86, 116, 134
0x57	SPMCR	SPMIE	RWWSR	-	RWWSRE	BLBSET	PGWRT	POERS	SPMEN	226
0x56	TWCR	TWINT	TWEA	TWSTA	TWSTG	TWAC	TWEN	-	TWIE	181
0x55	MCUCR	SM2	SE	SM1	SM0	ISC11	ISC10	ISC01	ISC00	32, 68
0x54	MCUCSR	-	ISC2	-	-	WDRF	BORF	EXTRF	PORF	40, 66
0x53	TCCR0	FOC0	WGM00	COM01	COM00	WGM01	CS02	CS01	CS00	83
0x52	TCNT0	Timer/Counter0 (8 Bits)								85
0x51	OSCCAL	Oscillator Calibration Register								30
0x50	SPKR	ADTS2	ADTS1	ADTS0	-	ACME	PUD	PSR2	PSR10	59, 88, 135, 203, 223
0x4F	TCCRA	COM1A1	COM1A0	COM1B1	COM1B0	FOC1A	FOC1B	WGM11	WGM10	110
0x4E	TCCRB	ICNC1	ICES1	-	WGM13	WGM12	CS12	CS11	CS10	113
0x4D	TCNT1H	Timer/Counter1 - Counter Register High Byte								114
0x4C	TCNT1L	Timer/Counter1 - Counter Register Low Byte								114
0x4B	OCR1AH	Timer/Counter1 - Output Compare Register A High Byte								114
0x4A	OCR1AL	Timer/Counter1 - Output Compare Register A Low Byte								114
0x49	OCR1BH	Timer/Counter1 - Output Compare Register B High Byte								114
0x48	OCR1BL	Timer/Counter1 - Output Compare Register B Low Byte								114
0x47	ICR1H	Timer/Counter1 - Input Capture Register High Byte								114
0x46	ICR1L	Timer/Counter1 - Input Capture Register Low Byte								114
0x45	TCCR2	FOC2	WGM20	COM21	COM20	WGM21	CS22	CS21	CS20	128
0x44	TCNT2	Timer/Counter2 (8 Bits)								130
0x43	OCR2	Timer/Counter2 Output Compare Register								131
0x42	ASSR	-	-	-	-	AS2	TCN2UB	OCR2UB	TCR2UB	131
0x41	WDTCR	-	-	-	WDCE	WDF	WUP2	WDP1	WDP0	42
0x40	UBRRH	URSEL	UMSEL	UPM1	UPM0	USBS	UCS21	UCS20	UCPOL	169
0x3F	UCSRC	URSEL	UMSEL	UPM1	UPM0	USBS	UCS21	UCS20	UCPOL	167
0x3E	EEARH	-	-	-	-	-	-	-	EEAR8	19
0x3D	EEARL	EEPROM Address Register Low Byte								19
0x3C	EEDR	EEPROM Data Register								19
0x3B	EECR	-	-	-	-	EERIE	EEMWE	EEWE	EERE	19
0x3A	PORTA	PORTA7	PORTA6	PORTA5	PORTA4	PORTA3	PORTA2	PORTA1	PORTA0	66
0x39	DDRA	DDA7	DDA6	DDA5	DDA4	DDA3	DCA2	DCA1	DDA0	66
0x38	PINA	PINA7	PINA6	PINA5	PINA4	PINA3	PINA2	PINA1	PINA0	66
0x37	PORTB	PORTB7	PORTB6	PORTB5	PORTB4	PORTB3	PORTB2	PORTB1	PORTB0	66
0x36	DDRB	DOB7	DOB6	DOB5	DOB4	DOB3	DOB2	DOB1	DOB0	66
0x35	PINB	PINB7	PINB6	PINB5	PINB4	PINB3	PINB2	PINB1	PINB0	67
0x34	PORTC	PORTC7	PORTC6	PORTC5	PORTC4	PORTC3	PORTC2	PORTC1	PORTC0	67
0x33	DDRC	DDC7	DDC6	DDC5	DDC4	DDC3	DDC2	DDC1	DDC0	67
0x32	PINC	PINC7	PINC6	PINC5	PINC4	PINC3	PINC2	PINC1	PINC0	67
0x31	PORTD	PORTD7	PORTD6	PORTD5	PORTD4	PORTD3	PORTD2	PORTD1	PORTD0	67
0x30	DDRD	DDD7	DDD6	DDD5	DDD4	DDD3	DDD2	DDD1	DDD0	67
0x2F	PIND	PIND7	PIND6	PIND5	PIND4	PIND3	PIND2	PIND1	PIND0	67
0x2E	SPDR	SPI Data Register								143
0x2D	SPSR	SPIF	WCOL	-	-	-	-	-	SPI2X	143
0x2C	SPCR	SPIE	SPE	DORD	MSTR	CPOL	CPHA	SPR1	SPR0	141
0x2B	UDR	USART I/O Data Register								164
0x2A	UCSRA	RXC	TXC	UDRE	FE	DOR	PE	U2X	MPCM	165
0x29	UCSRB	RXCIE	TXCIE	UDRIE	RXEN	TXFN	UCS22	RXBE	TXBE	166
0x28	UBRRL	USART Baud Rate Register Low Byte								169
0x27	ACSR	ACD	ACBG	ACO	ACI	ACIE	ACIC	ACIS1	ACIS0	203
0x26	ADMUX	REFS1	REFS0	ADLAR	MUX4	MUX3	MUX2	MUX1	MUX0	219
0x25	ADCSRA	ADEN	ADSC	ADATE	ADIF	ADIE	ADPS2	ADPS1	ADPS0	221
0x24	ADCH	ADC Data Register High Byte								222
0x23	ADCL	ADC Data Register Low Byte								222
0x22	TWDR	Two-wire Serial Interface Data Register								183
0x21	TWAR	TWA6	TWA5	TWA4	TWA3	TWA2	TWA1	TWA0	TWCE	183
0x20	TWSR	TWS7	TWS6	TWS5	TWS4	TWS3	-	TWPS1	TWPS0	183





Register Summary (Continued)

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Page
0x20	TWBR	Two-wire Serial Interface Bit Rate Register								181

1. Refer to the USART description for details on how to access UBRRH and UCSRC.
2. For compatibility with future devices, reserved bits should be written to zero if accessed. Reserved I/O memory addresses should never be written.
3. Some of the status flags are cleared by writing a logical one to them. Note that the CBI and SBI instructions will operate on all bits in the I/O Register, writing a one back into any flag read as set, thus clearing the flag. The CBI and SBI instructions work with registers 0x00 to 0x1F only.

Instruction Set Summary

Mnemonic	Operands	Description	Operation	Flags	#Clocks
ARITHMETIC AND LOGIC INSTRUCTIONS					
	Rd, Rr	Add two Registers	$Rd \leftarrow Rd + Rr$	Z,C,N,V,H	1
	Rd, Rr	Add with Carry two Registers	$Rd \leftarrow Rd + Rr + C$	Z,C,N,V,H	1
ADD	Rd, K	Add Immediate to Word	$Rd \leftarrow Rd + Rr + K$	Z,C,N,V,S	2
	Rd, Rr	Subtract two Registers	$Rd \leftarrow Rd - Rr$	Z,C,N,V,H	1
	Rd, K	Subtract Constant from Register	$Rd \leftarrow Rd - K$	Z,C,N,V,H	1
ADI	Rd, Rr	Subtract with Carry two Registers	$Rd \leftarrow Rd - Rr - C$	Z,C,N,V,H	1
	Rd, K	Subtract with Carry Constant from Reg.	$Rd \leftarrow Rd - K - C$	Z,C,N,V,H	1
ADI	Rd, K	Subtract Immediate from Word	$Rd \leftarrow Rd - Rr - K$	Z,C,N,V,S	2
AND	Rd, Rr	Logical AND Registers	$Rd \leftarrow Rd \& Rr$	Z,N,V	1
	Rd, K	Logical AND Register and Constant	$Rd \leftarrow Rd \& K$	Z,N,V	1
ANDI	Rd, Rr	Logical OR Registers	$Rd \leftarrow Rd \vee Rr$	Z,N,V	1
	Rd, K	Logical OR Register and Constant	$Rd \leftarrow Rd \vee K$	Z,N,V	1
OR	Rd, Rr	Exclusive OR Registers	$Rd \leftarrow Rd \oplus Rr$	Z,C,N,V	1
	Rd	One's Complement	$Rd \leftarrow 0xFF - Rd$	Z,C,N,V,H	1
COM	Rd	Two's Complement	$Rd \leftarrow \sim Rd + 1$	Z,N,V	1
	Rd, K	Set Bit(s) in Register	$Rd \leftarrow Rd \vee K$	Z,N,V	1
ORF	Rd, K	Clear Bit(s) in Register	$Rd \leftarrow Rd \& (\sim K)$	Z,N,V	1
CLR	Rd	Increment	$Rd \leftarrow Rd + 1$	Z,N,V	1
INC	Rd	Decrement	$Rd \leftarrow Rd - 1$	Z,N,V	1
DEC	Rd	Test for Zero or Minus	$Rd \leftarrow Rd \oplus Rd$	Z,N,V	1
TEST	Rd	Clear Register	$Rd \leftarrow Rd \& 0$	None	1
CLR	Rd	Set Register	$Rd \leftarrow 0xFF$	None	1
SET	Rd, Rr	Multiply Unsigned	$R1:R0 \leftarrow Rd \times Rr$	Z,C	2
MUL	Rd, Rr	Multiply Signed	$R1:R0 \leftarrow Rd \times Rr$	Z,C	2
MULS	Rd, Rr	Multiply Signed with Unsigned	$H1:R0 \leftarrow Rd \times Rr$	Z,C	2
MULSU	Rd, Rr	Fractional Multiply Unsigned	$R1:R0 \leftarrow (Rd \times Rr) \lll 1$	Z,C	2
	Rd, Rr	Fractional Multiply Signed	$R1:R0 \leftarrow (Rd \times Rr) \lll 1$	Z,C	2
	Rd, Rr	Fractional Multiply Signed with Unsigned	$R1:R0 \leftarrow (Rd \times Rr) \lll 1$	Z,C	2
BRANCH INSTRUCTIONS					
JMP	k	Relative Jump	$PC \leftarrow PC + k + 1$	None	2
		Indirect Jump to (Z)	$PC \leftarrow Z$	None	2
MP		Relative Subroutine Call	$PC \leftarrow PC + k + 1$	None	3
CALL	k	Indirect Call to (Z)	$PC \leftarrow Z$	None	3
JCALL		Subroutine Return	$PC \leftarrow STACK$	None	4
RET		Interrupt Return	$PC \leftarrow STACK$	I	4
RETI		Compare, Skip if Equal	if $(Rd = Rr) PC \leftarrow PC + 2$ or 3	None	1/2/3
CPI	Rd, Rr	Compare	$Rd - Rr$	Z, N, V, C, H	1
CP	Rd, Rr	Compare with Carry	$Rd - Rr - C$	Z, N, V, C, H	1
CP	Rd, Rr	Compare Register with Immediate	$Rd - K$	Z, N, V, C, H	1
CP	Rd, K	Skip if Bit in Register Cleared	if $(Rr(b)=0) PC \leftarrow PC + 2$ or 3	None	1/2/3
SBRC	Rr, b	Skip if Bit in Register is Set	if $(Rr(b)=1) PC \leftarrow PC + 2$ or 3	None	1/2/3
SBRS	Rr, b	Skip if Bit in I/O Register Cleared	if $(P(b)=0) PC \leftarrow PC + 2$ or 3	None	1/2/3
SBIC	P, b	Skip if Bit in I/O Register is Set	if $(P(b)=1) PC \leftarrow PC + 2$ or 3	None	1/2/3
SBIS	P, b	Branch if Status Flag Set	if $(SREG(s) = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRDS	s, k	Branch if Status Flag Cleared	if $(SREG(s) = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRBC	s, k	Branch if Equal	if $(Z = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
BREQ	k	Branch if Not Equal	if $(Z = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRNE	k	Branch if Carry Set	if $(C = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRCS	k	Branch if Carry Cleared	if $(C = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRCC	k	Branch if Same or Higher	if $(C = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRSH	k	Branch if Lower	if $(C = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRLO	k	Branch if Minus	if $(N = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRMI	k	Branch if Plus	if $(N = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRPL	k	Branch if Greater or Equal, Signed	if $(N \oplus V = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRGE	k	Branch if Less Than Zero, Signed	if $(N \oplus V = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRLT	k	Branch if Half Carry Flag Set	if $(H = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRHS	k	Branch if Half Carry Flag Cleared	if $(H = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRHC	k	Branch if T Flag Set	if $(T = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRIS	k	Branch if T Flag Cleared	if $(T = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRTC	k	Branch if Overflow Flag is Set	if $(V = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRVS	k	Branch if Overflow Flag is Cleared	if $(V = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRVC	k	Branch if Interrupt Enabled	if $(I = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
IRIE	k	Branch if Interrupt Disabled	if $(I = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
IRID	k				
DATA TRANSFER INSTRUCTIONS					



Operands	Description	Operation	Flags	#Clocks	
Rd, Rr	Move Between Registers	$Rd \leftarrow Rr$	None	1	
Rd, Rr	Copy Register Word	$Rd+1:Rd \leftarrow Rr+1:Rr$	None	1	
Rd, K	Load Immediate	$Rd \leftarrow K$	None	1	
Rd, X	Load Indirect	$Rd \leftarrow (X)$	None	2	
Rd, X+	Load Indirect and Post-Inc.	$Rd \leftarrow (X), X \leftarrow X+1$	None	2	
Rd, -X	Load Indirect and Pre-Dec.	$X \leftarrow X-1, Rd \leftarrow (X)$	None	2	
Rd, Y	Load Indirect	$Rd \leftarrow (Y)$	None	2	
Rd, Y+	Load Indirect and Post-Inc.	$Rd \leftarrow (Y), Y \leftarrow Y+1$	None	2	
Rd, -Y	Load Indirect and Pre-Dec.	$Y \leftarrow Y-1, Rd \leftarrow (Y)$	None	2	
Rd, Y+q	Load Indirect with Displacement	$Rd \leftarrow (Y+q)$	None	2	
Rd, Z	Load Indirect	$Rd \leftarrow (Z)$	None	2	
Rd, Z+	Load Indirect and Post Inc.	$Rd \leftarrow (Z), Z \leftarrow Z+1$	None	2	
Rd, -Z	Load Indirect and Pre-Dec.	$Z \leftarrow Z-1, Rd \leftarrow (Z)$	None	2	
Rd, Z+q	Load Indirect with Displacement	$Rd \leftarrow (Z+q)$	None	2	
Rd, k	Load Direct from SRAM	$Rd \leftarrow (k)$	None	2	
X, Rr	Store Indirect	$(X) \leftarrow Rr$	None	2	
X+, Rr	Store Indirect and Post-Inc	$(X) \leftarrow Rr, X \leftarrow X+1$	None	2	
-X, Rr	Store Indirect and Pre-Dec	$X \leftarrow X-1, (X) \leftarrow Rr$	None	2	
Y, Rr	Store Indirect	$(Y) \leftarrow Rr$	None	2	
Y+, Rr	Store Indirect and Post-Inc.	$(Y) \leftarrow Rr, Y \leftarrow Y+1$	None	2	
-Y, Rr	Store Indirect and Pre-Dec.	$Y \leftarrow Y-1, (Y) \leftarrow Rr$	None	2	
Y+q, Rr	Store Indirect with Displacement	$(Y+q) \leftarrow Rr$	None	2	
Z, Rr	Store Indirect	$(Z) \leftarrow Rr$	None	2	
Z+, Rr	Store Indirect and Post-Inc.	$(Z) \leftarrow Rr, Z \leftarrow Z+1$	None	2	
-Z, Rr	Store Indirect and Pre-Dec.	$Z \leftarrow Z-1, (Z) \leftarrow Rr$	None	2	
Z+q, Rr	Store Indirect with Displacement	$(Z+q) \leftarrow Rr$	None	2	
k, Rr	Store Direct to SRAM	$(k) \leftarrow Rr$	None	2	
	Load Program Memory	$Rd \leftarrow (Z)$	None	3	
Rd, Z	Load Program Memory	$Rd \leftarrow (Z)$	None	3	
Rd, Z+	Load Program Memory and Post-Inc	$Rd \leftarrow (Z), Z \leftarrow Z+1$	None	3	
	Store Program Memory	$(Z) \leftarrow Rr:R0$	None	-	
Rd, P	In Port	$Rd \leftarrow P$	None	1	
P, Rr	Out Port	$P \leftarrow Rr$	None	1	
Rr	Push Register on Stack	$STACK \leftarrow Rr$	None	2	
Rd	Pop Register from Stack	$Rd \leftarrow STACK$	None	2	
AND BIT-TEST INSTRUCTIONS					
P, b	Set Bit in I/O Register	$I/O(P, b) \leftarrow 1$	None	2	
P, b	Clear Bit in I/O Register	$I/O(P, b) \leftarrow 0$	None	2	
Rd	Logical Shift Left	$Rd(n+1) \leftarrow Rd(n), Rd(0) \leftarrow 0$	Z, C, N, V	1	
Rd	Logical Shift Right	$Rd(n) \leftarrow Rd(n+1), Rd(7) \leftarrow 0$	Z, C, N, V	1	
Rd	Rotate Left Through Carry	$Rd(0) \leftarrow C, Rd(n+1) \leftarrow Rd(n), C \leftarrow Rd(7)$	Z, C, N, V	1	
Rd	Rotate Right Through Carry	$Rd(7) \leftarrow C, Rd(n) \leftarrow Rd(n+1), C \leftarrow Rd(0)$	Z, C, N, V	1	
Rd	Arithmetic Shift Right	$Rd(n) \leftarrow Rd(n+1), n=0..6$	Z, C, N, V	1	
		$Rd(3..0) \leftarrow Rd(7..4), Rd(7..4) \leftarrow Rd(3..0)$	None	1	
AP	Rd	Swap Nibbles	$SREG(s) \leftarrow 1$	SREG(s)	1
ST	s	Flag Set	$SREG(s) \leftarrow 1$	SREG(s)	1
RT	s	Flag Clear	$SREG(s) \leftarrow 0$	SREG(s)	1
TR	Rr, b	Bit Store from Register to T	$T \leftarrow Rr(b)$	T	1
TR	Rd, b	Bit Load from T to Register	$Rd(b) \leftarrow T$	None	1
		Set Carry	$C \leftarrow 1$	C	-
		Clear Carry	$C \leftarrow 0$	C	-
		Set Negative Flag	$N \leftarrow 1$	N	-
		Clear Negative Flag	$N \leftarrow 0$	N	1
		Set Zero Flag	$Z \leftarrow 1$	Z	1
		Clear Zero Flag	$Z \leftarrow 0$	Z	1
		Global Interrupt Enable	$I \leftarrow 1$	I	1
		Global Interrupt Disable	$I \leftarrow 0$	I	1
		Set Signed Test Flag	$S \leftarrow 1$	S	1
		Clear Signed Test Flag	$S \leftarrow 0$	S	1
		Set Two's Complement Overflow	$V \leftarrow 1$	V	1
		Clear Two's Complement Overflow	$V \leftarrow 0$	V	1
		Set T in SREG	$T \leftarrow 1$	T	1
		Clear T in SREG	$T \leftarrow 0$	T	1
		Set Half Carry Flag in SREG	$H \leftarrow 1$	H	1
		Clear Half Carry Flag in SREG	$H \leftarrow 0$	H	1
CONTROL INSTRUCTIONS					
		No Operation	None	1	

ionics	Operands	Description	Operation	Flags	#Clocks
		Sleep	(see specific descr. for Sleep function)	None	1
		Watchdog Reset	(see specific descr. for WDR/Timer)	None	1
		Break	For On-chip Debug Only	None	N/A





Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package ⁽¹⁾	Operation Range
8	2.7 - 5.5V	ATmega8535L-8AC	44A	Commercial (0°C to 70°C)
		ATmega8535L-8PC	40P6	
		ATmega8535L-8JC	44J	
		ATmega8535L-8MC	44M1	
		ATmega8535L-8AI	44A	Industrial (-40°C to 85°C)
		ATmega8535L-8PI	40P6	
		ATmega8535L-8JI	44J	
		ATmega8535L-8MI	44M1	
ATmega8535L-8AU ⁽²⁾	44A			
ATmega8535L-8PU ⁽²⁾	40P6			
ATmega8535L-8MU ⁽²⁾	44M1			
16	4.5 - 5.5V	ATmega8535-16AC	44A	Commercial (0°C to 70°C)
		ATmega8535-16PC	40P6	
		ATmega8535-16JC	44J	
		ATmega8535-16MC	44M1	
		ATmega8535-16AI	44A	Industrial (-40°C to 85°C)
		ATmega8535-16PI	40P6	
		ATmega8535-16JI	44J	
		ATmega8535-16MI	44M1	
		ATmega8535-16AU ⁽²⁾	44A	
		ATmega8535-16PU ⁽²⁾	40P6	
		ATmega8535-16MU ⁽²⁾	44M1	

- This device can also be supplied in wafer form. Please contact your local Atmel sales office for detailed ordering information and minimum quantities.
- Pb-free packaging alternative, complies to the European Directive for Restriction of Hazardous Substances (RoHS directive). Also Halide free and fully Green.

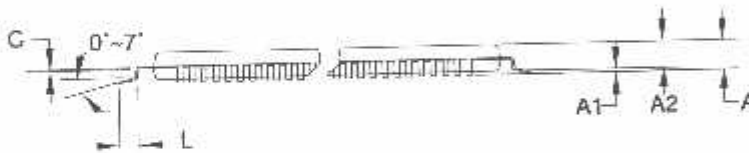
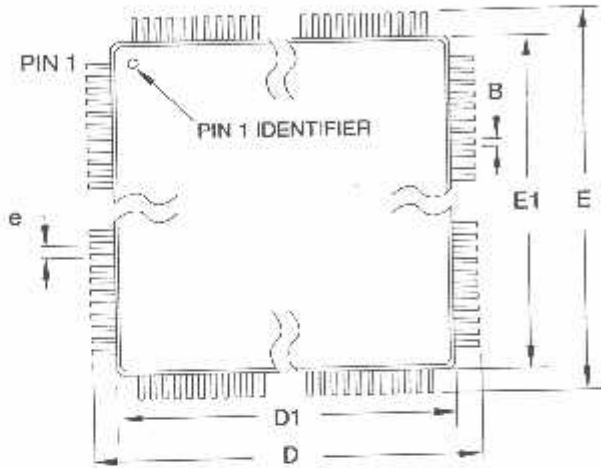
Package Type

A	44-lead, Thin (1.0 mm) Plastic Gull Wing Quad Flat Package (TQFP)
P6	40-pin, 0.600" Wide, Plastic Dual Inline Package (PDIP)
J	44-lead, Plastic J-leaded Chip Carrier (PLCC)
M1-A	44-pad, 7 x 7 x 1.0 mm body, lead pitch 0.50 mm, Quad Flat No-Lead/Micro Lead Frame Package (QFN/MLF)

ATmega8535(L)

2502HS AVR-04/05

Packaging Information




COMMON DIMENSIONS
(Unit of Measure = mm)

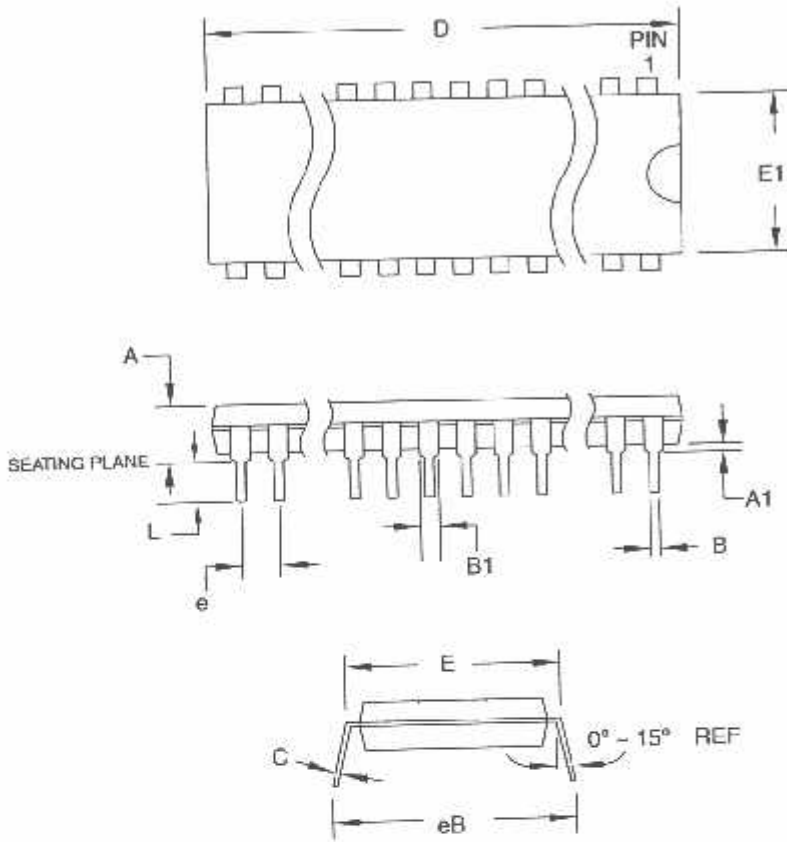
SYMBOL	MIN	NOM	MAX	NOTE
A	-	-	1.20	
A1	0.05	-	0.15	
A2	0.95	1.00	1.05	
D	11.75	12.00	12.25	
D1	9.90	10.00	10.10	Note 2
E	11.75	12.00	12.25	
E1	9.90	10.00	10.10	Note 2
B	0.30	-	0.45	
C	0.09	-	0.20	
L	0.45	-	0.75	
e	0.80 TYP			

- Notes:
1. This package conforms to JEDEC reference MS-026, Variation ACB.
 2. Dimensions D1 and E1 do not include mold protrusion. Allowable protrusion is 0.25 mm per side. Dimensions D1 and E1 are maximum plastic body size dimensions including mold mismatch.
 3. Lead coplanarity is 0.10 mm maximum.

10/5/2001

 2325 Orchard Parkway San Jose, CA 95131	TITLE 44A, 44-lead, 10 x 10 mm Body Size, 1.0 mm Body Thickness, 0.8 mm Lead Pitch, Thin Profile Plastic Quad Flat Package (TQFP)	DRAWING NO.	REV.
		44A	B





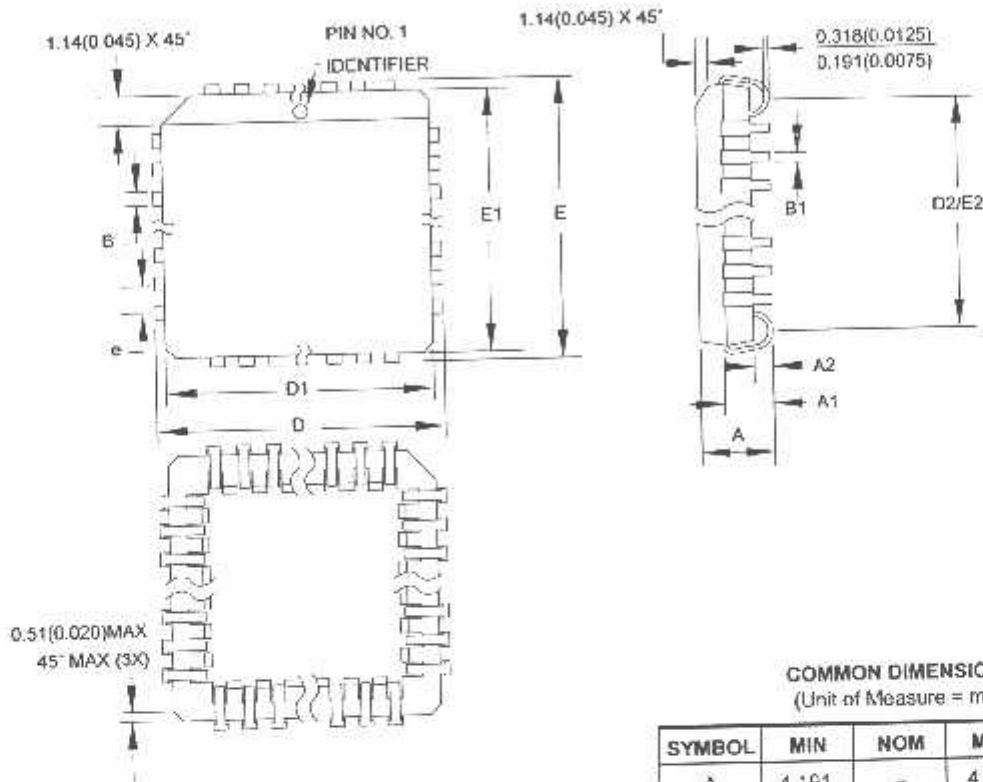
COMMON DIMENSIONS
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	-	-	4.826	
A1	0.381	-	-	
D	52.070	-	52.578	Note 2
E	15.240	-	15.875	
E1	13.462	-	13.970	Note 2
B	0.355	-	0.559	
B1	1.041	-	1.651	
l	3.048	-	3.556	
C	0.203	-	0.381	
eB	15.494	-	17.526	
e	2.540 TYP			

- Notes:
1. This package conforms to JEDEC reference MS-011, Variation AC.
 2. Dimensions D and E1 do not include mold Flash or Protrusion. Mold Flash or Protrusion shall not exceed 0.25 mm (0.010").

09/28/01

2325 Orchard Parkway San Jose, CA 95131	TITLE 40P6, 40-lead (0.600"/15.24 mm Wide) Plastic Dual Inline Package (PDIP)	DRAWING NO.	REV.
		40P6	B



COMMON DIMENSIONS
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	4.191	-	4.572	
A1	2.286	-	3.048	
A2	0.508	-	-	
D	17.399	-	17.653	
D1	16.510	-	16.662	Note 2
E	17.399	-	17.653	
E1	16.510	-	16.662	Note 2
D2/E2	14.986	-	16.002	
B	0.660	-	0.813	
B1	0.330	-	0.533	
e	1.270 TYP			

- Notes:
1. This package conforms to JEDEC reference MS-018, Variation AC.
 2. Dimensions D1 and E1 do not include mold protrusion. Allowable protrusion is .010" (0.254 mm) per side. Dimension D1 and E1 include mold mismatch and are measured at the extreme material condition at the upper or lower parting line.
 3. Lead coplanarity is 0.004" (0.102 mm) maximum.

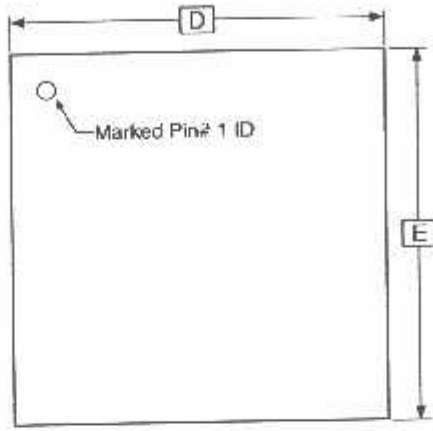
10/04/01

ATMEL 2325 Orchard Parkway
San Jose, CA 95131

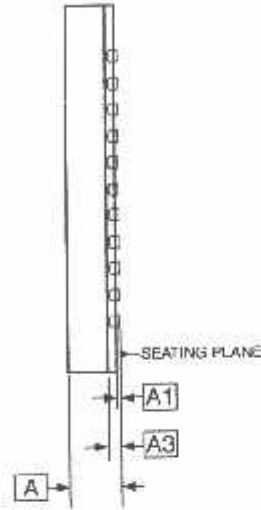
TITLE
44J, 44-lead, Plastic J-leaded Chip Carrier (PLCC)

DRAWING NO. 44J
REV. B

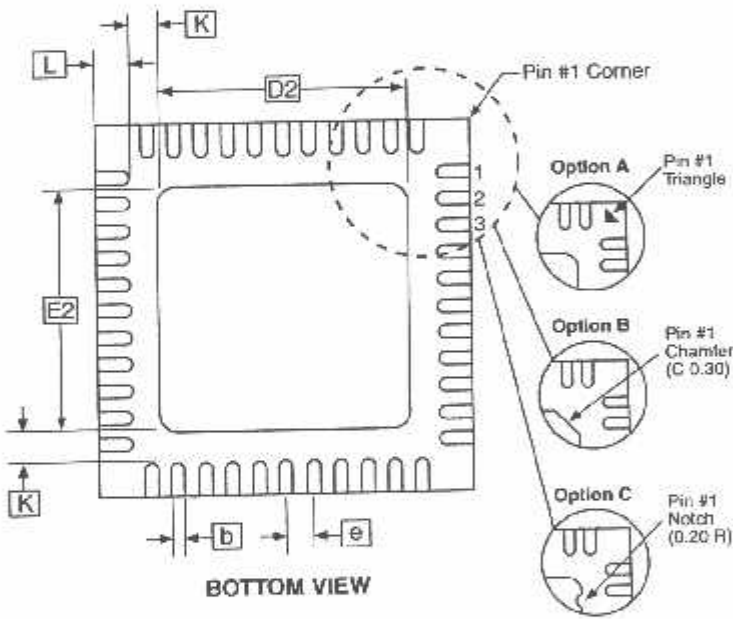




TOP VIEW



SIDE VIEW



BOTTOM VIEW

COMMON DIMENSIONS
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	0.80	0.90	1.00	
A1	-	0.02	0.05	
A3		0.25 REF		
b	0.18	0.23	0.30	
D		7.00 BSC		
D2	5.00	5.20	5.40	
E		7.00 BSC		
E2	5.00	5.20	5.40	
e		0.50 BSC		
L	0.59	0.64	0.69	
K	0.20	0.26	0.41	

Note: JEDEC Standard MO-220, Fig. 1 (SAW Singulation) VKKD-3.

3/18/05

2325 Orchard Parkway San Jose, CA 95131	TITLE	DRAWING NO.	REV.
	44M1 , 44-pad, 7 x 7 x 1.0 mm Body, Lead Pitch 0.50 mm, 5.20 mm Exposed Pad, Micro Lead Frame Package (MLF)	44M1	F

ta

ega8535 all rev.

No known errata.



Datasheet Revision History

Please note that the referring page numbers in this section are referring to this document. The referring revision in this section are referring to the document revision.

Changes from Rev. 2G-04/05 to Rev. 2H-04/06

1. Added "Resources" on page 6.
2. Updated Table 7 on page 29, Table 17 on page 42 and Table 111 on page 258.
3. Updated "Serial Peripheral Interface – SPI" on page 136.
4. Updated note in "Bit Rate Generator Unit" on page 180.

Changes from Rev. 2F-06/04 to Rev. 2G-04/05

1. Removed "Preliminary" and TBD's.
2. Updated Table 37 on page 69 and Table 113 on page 261.
3. Updated "Electrical Characteristics" on page 255.
4. Updated "Ordering Information" on page 304.

Changes from Rev. 2-12/03 to Rev. 2-06/04

1. MLF-package alternative changed to "Quad Flat No-Lead/Micro Lead Frame Package QFN/MLF".

Changes from Rev. 02E-12/03 to Rev. 02F-06/04

1. Updated "Reset Characteristics" on page 37.
2. Updated SPH in "Stack Pointer" on page 12.
3. Updated C code in "USART Initialization" on page 150.
4. Updated "Errata" on page 309.

Changes from Rev. 502D-09/03 to Rev. 502E-12/03

1. Updated "Calibrated Internal RC Oscillator" on page 29.
2. Added section "Errata" on page 309.

Changes from Rev. 502C-04/03 to Rev. 502D-09/03

1. Removed "Advance Information" and some TBD's from the datasheet.
2. Added note to "Pinout ATmega8535" on page 2.
3. Updated "Reset Characteristics" on page 37.
4. Updated "Absolute Maximum Ratings" and "DC Characteristics" in "Electrical Characteristics" on page 255.
5. Updated Table 111 on page 258.
6. Updated "ADC Characteristics – Preliminary Data" on page 263.
7. Updated "ATmega8535 Typical Characteristics – Preliminary Data" on page 266.

anges from Rev.
2B-09/02 to Rev.
2C-04/03

8. Removed CALL and JMP instructions from code examples and "Instruction Set Summary" on page 301.
1. Updated "Packaging Information" on page 305.
2. Updated Figure 1 on page 2, Figure 84 on page 179, Figure 85 on page 185, Figure 87 on page 191, Figure 98 on page 207.
3. Added the section "EEPROM Write During Power-down Sleep Mode" on page 22.
4. Removed the references to the application notes "Multi-purpose Oscillator" and "32 kHz Crystal Oscillator", which do not exist.
5. Updated code examples on page 44.
6. Removed ADHSM bit.
7. Renamed Port D pin ICP to ICP1. See "Alternate Functions of Port D" on page 64.
8. Added information about PWM symmetry for Timer 0 on page 79 and Timer 2 on page 126.
9. Updated Table 68 on page 169, Table 75 on page 190, Table 76 on page 193, Table 77 on page 196, Table 108 on page 253, Table 113 on page 261.
10. Updated description on "Bit 5 – TWSTA: TWI START Condition Bit" on page 182.
11. Updated the description in "Filling the Temporary Buffer (Page Loading)" and "Performing a Page Write" on page 231.
12. Removed the section description in "SPI Serial Programming Characteristics" on page 254.
13. Updated "Electrical Characteristics" on page 255.
14. Updated "ADC Characteristics – Preliminary Data" on page 263.
14. Updated "Register Summary" on page 299.
15. Various Timer 1 corrections.
16. Added WD_FUSE period in Table 108 on page 253.

anges from Rev.
502A-06/02 to Rev.
502B-09/02

1. Changed the Endurance on the Flash to 10,000 Write/Erase Cycles.



Atmel Corporation

2325 Orchard Parkway
San Jose, CA 95131, USA
Tel: 1(408) 441-0311
Fax: 1(408) 487-2600

Regional Headquarters

Europe

Atmel Sarl
Route des Arsenalux 41
Case Postale 80
CH-1705 Fribourg
Switzerland
Tel: (41) 26-426-5555
Fax: (41) 26-426-5500

Asia

Room 1219
Chinachem Golden Plaza
77 Mody Road Tsimshatsui
East Kowloon
Hong Kong
Tel: (852) 2721-9778
Fax: (852) 2722-1369

Japan

9F, Tonetsu Shinkawa Bldg.
1-24-8 Shinkawa
Chuo-ku, Tokyo 104-0033
Japan
Tel: (81) 3-3523-3551
Fax: (81) 3-3523-7581

Atmel Operations

Memory

2325 Orchard Parkway
San Jose, CA 95131, USA
Tel: 1(408) 441-0311
Fax: 1(408) 436-4314

Microcontrollers

2325 Orchard Parkway
San Jose, CA 95131, USA
Tel: 1(408) 441-0311
Fax: 1(408) 436-4314

La Chantrerie

BP 70602
44306 Nantes Cedex 3, France
Tel: (33) 2-40-18-18-18
Fax: (33) 2-40-18-19-60

ASIC/ASSP/Smart Cards

Zone Industrielle
13106 Rousset Cedex, France
Tel: (33) 4-42-53-60-00
Fax: (33) 4-42-53-60-01

1150 East Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906, USA
Tel: 1(719) 576-3300
Fax: 1(719) 540-1759

Scottish Enterprise Technology Park
Maxwell Building
East Kilbride G75 0QR, Scotland
Tel: (44) 1355-803-000
Fax: (44) 1355-242-743

RF/Automotive

Theresienstrasse 2
Postfach 3535
74025 Heilbronn, Germany
Tel: (49) 71-31-67-0
Fax: (49) 71-31-67-2340

1150 East Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906, USA
Tel: 1(719) 576-3300
Fax: 1(719) 540-1759

Biometrics/Imaging/Hi-Rel MPU/ High Speed Converters/RF Datacom

Avenue de Rochepleine
BP 123
38521 Saint-Egreve Cedex, France
Tel: (33) 4-76-58-30-00
Fax: (33) 4-76-58-34-80

Literature Requests

www.atmel.com/literature

Disclaimer: The information in this document is provided in connection with Atmel products. No license, express or implied, by estoppel or otherwise, to any intellectual property right is granted by this document or in connection with the sale of Atmel products. EXCEPT AS SET FORTH IN ATMEL'S TERMS AND CONDITIONS OF SALE LOCATED ON ATMEL'S WEB SITE, ATMEL ASSUMES NO LIABILITY WHATSOEVER AND DISCLAIMS ANY EXPRESS, IMPLIED OR STATUTORY WARRANTY RELATING TO ITS PRODUCTS INCLUDING, BUT NOT LIMITED TO, THE IMPLIED WARRANTY OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE, OR NON-INFRINGEMENT. IN NO EVENT SHALL ATMEL BE LIABLE FOR ANY DIRECT, INDIRECT, CONSEQUENTIAL, PUNITIVE, SPECIAL OR INCIDENTAL DAMAGES (INCLUDING, WITHOUT LIMITATION, DAMAGES FOR LOSS OF PROFITS, BUSINESS INTERRUPTION, OR LOSS OF INFORMATION) ARISING OUT OF THE USE OR INABILITY TO USE THIS DOCUMENT, EVEN IF ATMEL HAS BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES. Atmel makes no representations or warranties with respect to the accuracy or completeness of the contents of this document and reserves the right to make changes to specifications and product descriptions at any time without notice. Atmel does not make any commitment to update the information contained herein. Atmel's products are not intended, authorized, or warranted for use as components in applications intended to support or sustain life.

Atmel Corporation 2006. All rights reserved. Atmel[®], logo and combinations thereof, AVR[®], Everywhere You Are[®] and AVR Studio[®] are registered trademarks of Atmel Corporation or its subsidiaries. Other terms and product names may be trademarks of others.

LM567/LM567C Tone Decoder

General Description

The LM567 and LM567C are general purpose tone decoders designed to provide a saturated transistor switch to ground when an input signal is present within the passband. The circuit consists of an I and Q detector driven by a voltage controlled oscillator which determines the center frequency of the decoder. External components are used to independently set center frequency, bandwidth and output delay.

Features

- 20 to 1 frequency range with an external resistor
- Logic compatible output with 100 mA current sinking capability
- Bandwidth adjustable from 0 to 14%

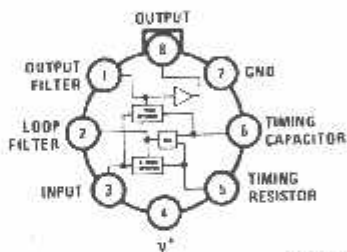
- High rejection of out of band signals and noise
- Immunity to false signals
- Highly stable center frequency
- Center frequency adjustable from 0.01 Hz to 500 kHz

Applications

- Touch tone decoding
- Precision oscillator
- Frequency monitoring and control
- Wide band FSK demodulation
- Ultrasonic controls
- Carrier current remote controls
- Communications paging decoders

Connection Diagrams

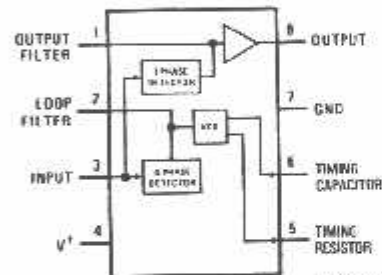
Metal Can Package



DS009275-1

Top View
Order Number LM567H or LM567CH
See NS Package Number H08C

Dual-In-Line and Small Outline Packages



DS009275-2

Top View
Order Number LM567CM
See NS Package Number M08A
Order Number LM567CN
See NS Package Number N08E

Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage Pin	9V
Power Dissipation (Note 2)	1100 mW
V_H	15V
V_3	-10V
V_2	$V_A + 0.5V$
Storage Temperature Range	-65°C to +150°C

Operating Temperature Range

LM567H	55°C to +125°C
LM567CII, LM567CM, LM567CN	0°C to -70°C

Soldering Information

Dual-In-Line Package	
Soldering (10 sec.)	260°C
Small Outline Package	
Vapor Phase (60 sec.)	215°C
Infrared (15 sec.)	220°C

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

Electrical Characteristics

AC Test Circuit, $T_A = 25^\circ\text{C}$, $V^+ = 5V$

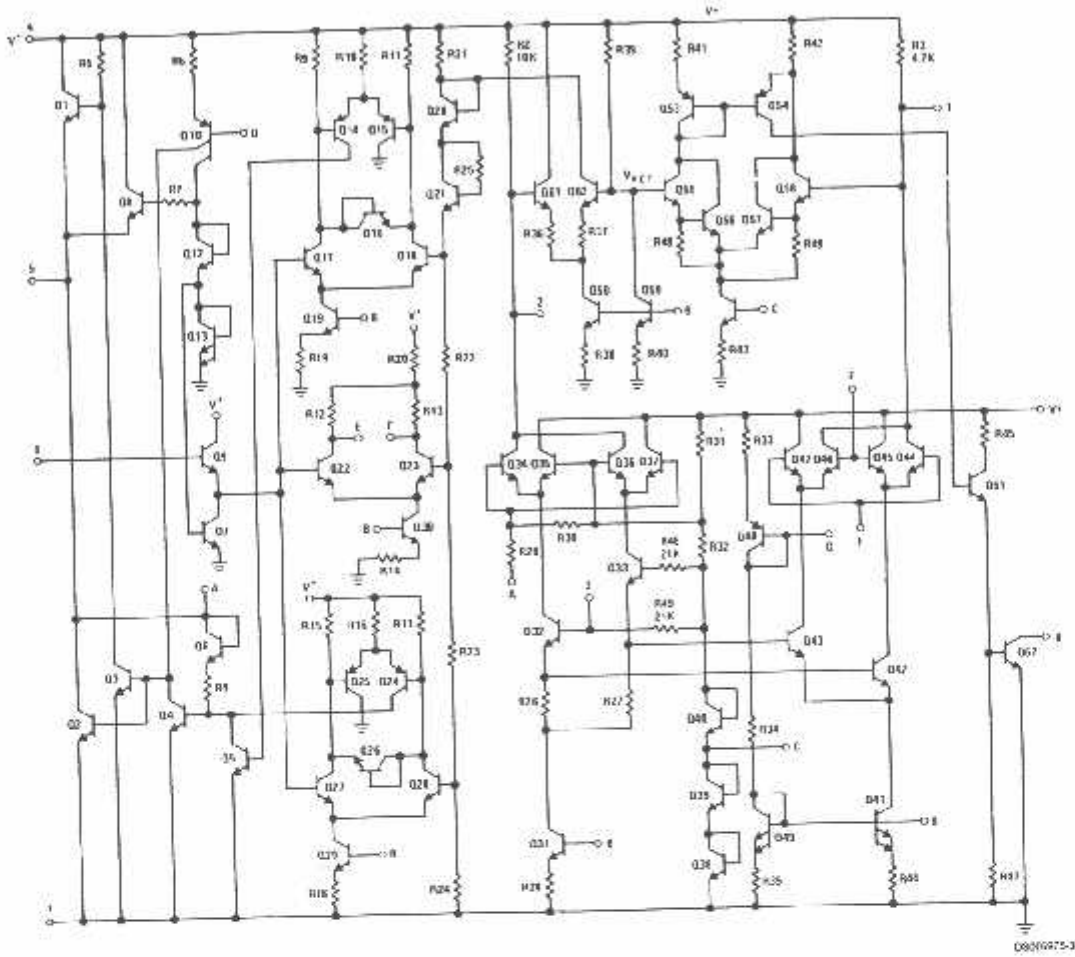
Parameters	Conditions	LM567			LM567C/LM567CM			Units
		Min	Typ	Max	Min	Typ	Max	
Power Supply Voltage Range		4.75	5.0	9.0	4.75	5.0	9.0	V
Power Supply Current Quiescent	$R_L = 20k$		6	8		7	10	mA
Power Supply Current Activated	$R_L = 20k$		11	13		12	15	mA
Input Resistance		18	20		15	20		k Ω
Smallest Detectable Input Voltage	$I_L = 100 \text{ mA}$, $f_i = f_o$		20	25		20	25	mVrms
Largest No Output Input Voltage	$I_C = 100 \text{ mA}$, $f_i = f_o$	10	15		10	15		mVrms
Largest Simultaneous Outband Signal to Inband Signal Ratio			6			6		dB
Minimum Input Signal to Wideband Noise Ratio	$B_n = 140 \text{ kHz}$		-6			-6		dB
Largest Detection Bandwidth		12	14	16	10	14	18	% of f_o
Largest Detection Bandwidth Skew			1	2		2	3	% of f_o
Largest Detection Bandwidth Variation with Temperature			± 0.1			± 0.1		%/°C
Largest Detection Bandwidth Variation with Supply Voltage	4.75-6.75V		± 1	± 2		± 1	± 5	%V
Highest Center Frequency		100	500		100	500		kHz
Center Frequency Stability (4.75-5.75V)	$0 < T_A < 70$ $-55 < T_A < +125$		35 ± 60 35 ± 140			35 ± 60 35 ± 140		ppm/°C ppm/°C
Center Frequency Shift with Supply Voltage	4.75V-6.75V 4.75V-9V		0.5 2.0	1.0 2.0		0.4 2.0	2.0 2.0	%V %V
Fastest ON-OFF Cycling Rate			$f_o/20$			$f_o/20$		
Output Leakage Current	$V_B = 15V$		0.01	25		0.01	25	μA
Output Saturation Voltage	$e_1 = 25 \text{ mV}$, $I_B = 30 \text{ mA}$ $e_1 = 25 \text{ mV}$, $I_B = 100 \text{ mA}$		0.2 0.6	0.4 1.0		0.2 0.6	0.4 1.0	V
Output Fall Time			30			30		ns
Output Rise Time			150			150		ns

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is functional, but do not guarantee specific performance limits. Electrical Characteristics state DC and AC electrical specifications under particular test conditions which guarantee specific performance limits. This assumes that the device is within the Operating Ratings. Specifications are not guaranteed for parameters where no limit is given, however, the typical value is a good indication of device performance.

Note 2: The maximum junction temperature of the LM567 and LM567C is 150°C. For operating at elevated temperatures, devices in the TO-5 package must be derated based on a thermal resistance of 150°C/W, junction to ambient or 45°C/W, junction to case. For the DIP the device must be derated based on a thermal resistance of 113°C/W, junction to ambient.

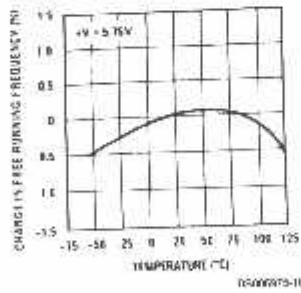
Note 3: Refer to RET5567X drawing for specifications of military LM567H version.

Schematic Diagram

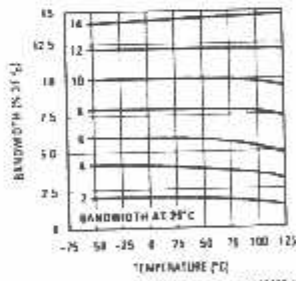


Typical Performance Characteristics

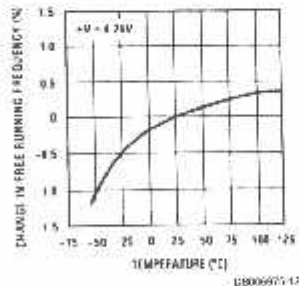
Typical Frequency Drift



Typical Bandwidth Variation

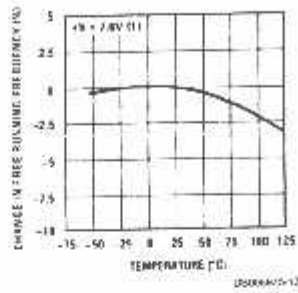


Typical Frequency Drift

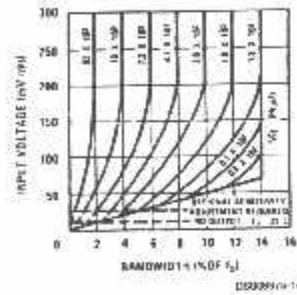


Typical Performance Characteristics (Continued)

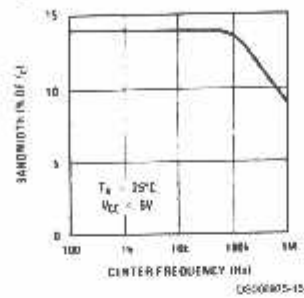
Typical Frequency Drift



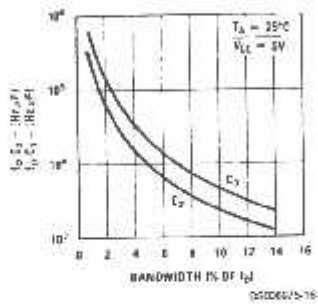
Bandwidth vs Input Signal Amplitude



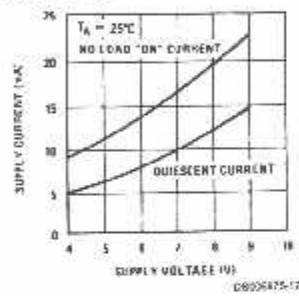
Largest Detection Bandwidth



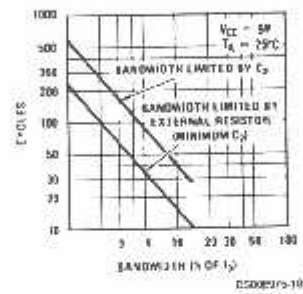
Detection Bandwidth as a Function of C_2 and C_3



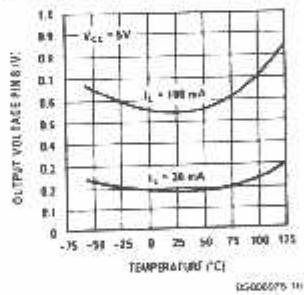
Typical Supply Current vs Supply Voltage



Greatest Number of Cycles Before Output

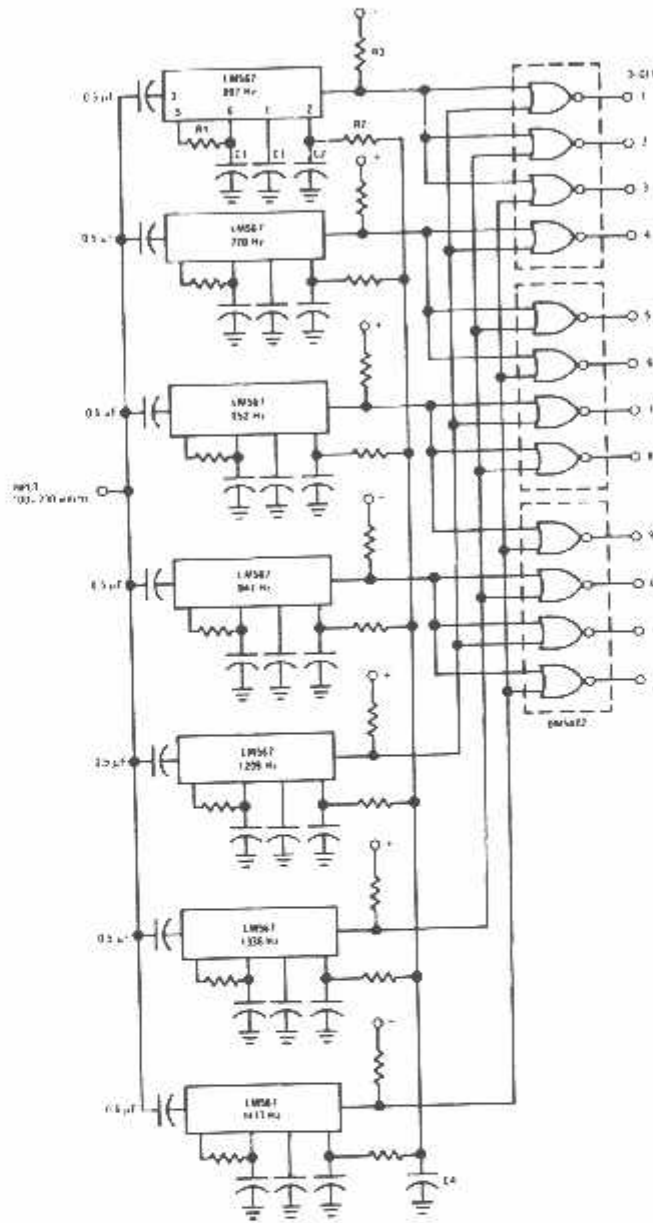


Typical Output Voltage vs Temperature



Typical Applications

Touch-Tone Decoder



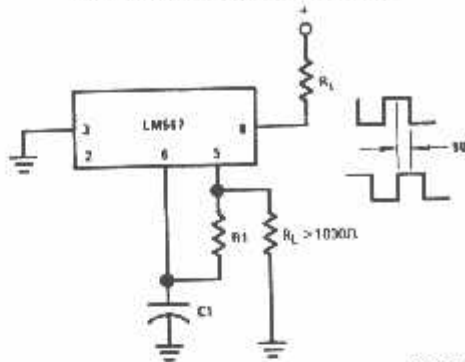
Component values (typ)

- R1 0.8 to 15k
- R2 4.7k
- R3 20k
- C1 0.10 mfd
- C2 1.0 mfd 6V
- C3 2.2 mfd 6V
- C4 250 mfd 6V

060675-1

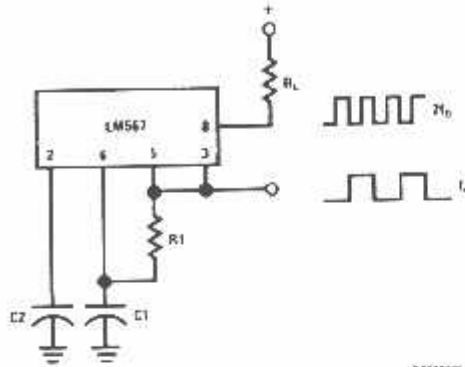
Typical Applications (Continued)

Oscillator with Quadrature Output



05208373-4

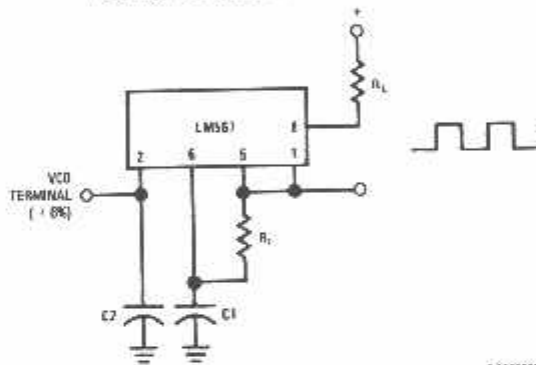
Oscillator with Double Frequency Output



05208375-7

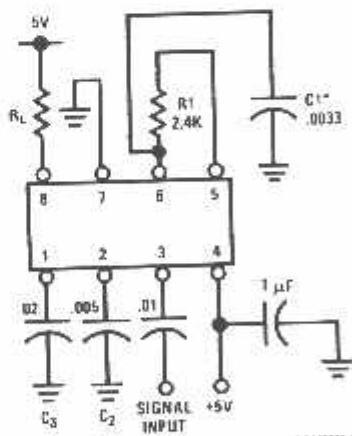
Connect Pin 5 to 2.8V to Invert Output

Precision Oscillator Drive 100 mA Loads



05208325-6

AC Test Circuit



05208325-4

$f_c = 100 \text{ kHz} \pm 5\%$
*Note: Adjust for $f_c = 100 \text{ kHz}$.

Applications Information

The center frequency of the tone decoder is equal to the free running frequency of the VCO. This is given by

$$f_0 \cong \frac{1}{1.1 R_1 C_1}$$

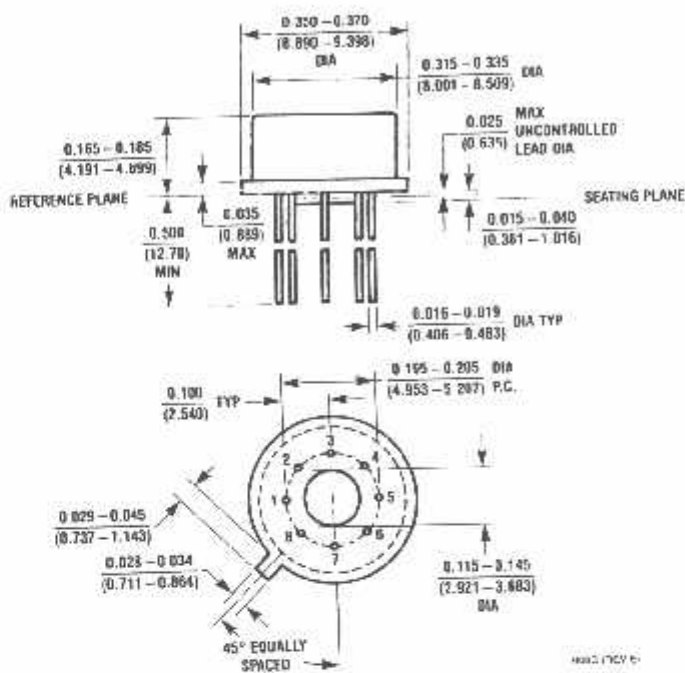
The bandwidth of the filter may be found from the approximation

$$BW = 1070 \sqrt{\frac{V_1}{f_0 C_2}} \text{ in } \% \text{ of } f_0$$

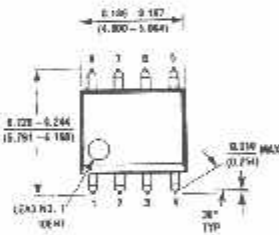
Where:

V_1 = Input voltage (volts rms), $V_1 \leq 200 \text{ mV}$
 C_2 = Capacitance at Pin 2 (μF)

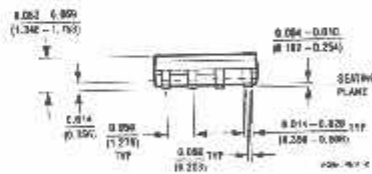
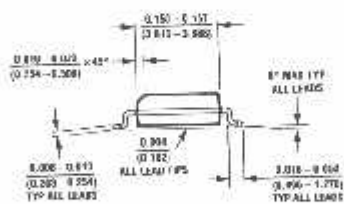
Physical Dimensions Inches (millimeters) unless otherwise noted



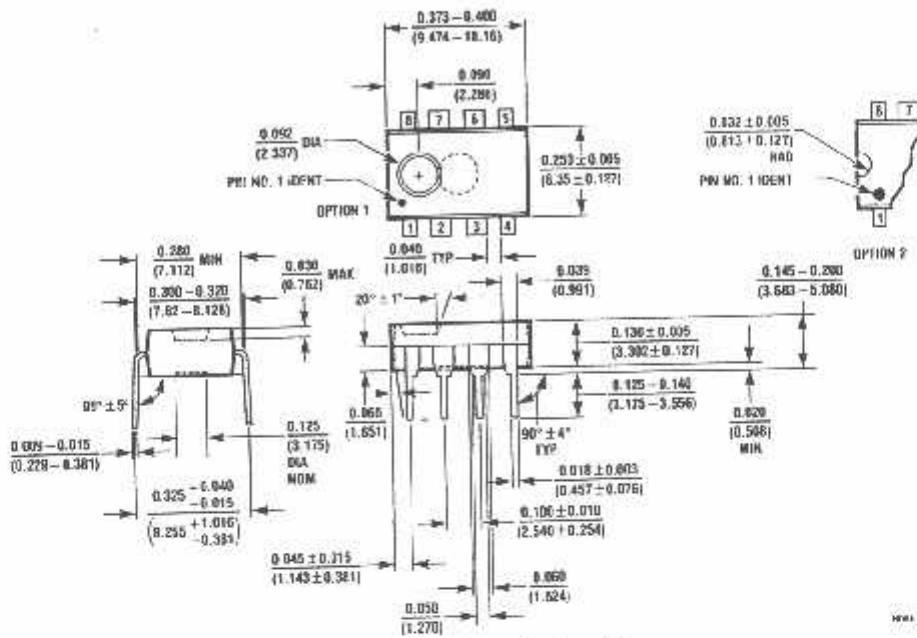
Metal Can Package (H)
Order Number LM567H or LM567CH
NS Package Number H08C



Small Outline Package (M)
Order Number LM567CM
NS Package Number M08A



Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



Molded Dual-In-Line Package (N)
 Order Number LM567CN
 NS Package Number N08E

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT AND GENERAL COUNSEL OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

<p>National Semiconductor Corporation Americas Tel: 1-800-272-9959 Fax: 1-800-737-7018 Email: support@nsc.com www.national.com</p>	<p>National Semiconductor Europe Fax: +49 (0) 1 80-530 85 85 Email: europe.support@nsc.com Deutsch Tel: +49 (0) 1 80 530 85 85 English Tel: +49 (0) 1 80-532 78 32 Français Tel: +49 (0) 1 80-532 93 56 Italiano Tel: +49 (0) 1 80-534 18 80</p>	<p>National Semiconductor Asia Pacific Customer Response Group Tel: 65-2544466 Fax: 65-2504466 Email: asa.support@nsc.com</p>	<p>National Semiconductor Japan Ltd. Tel: 81-3-5639-7580 Fax: 81-3-5639-7597</p>
--	---	---	---

National does not assume any responsibility for use of any device described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuit and specifications.

Features

- Complete DTMF Receiver
- Low power consumption
- Internal gain setting amplifier
- Adjustable guard time
- Central office quality
- Power-down mode
- Inhibit mode
- Backward compatible with MT8870C/MT8870C-1

Applications

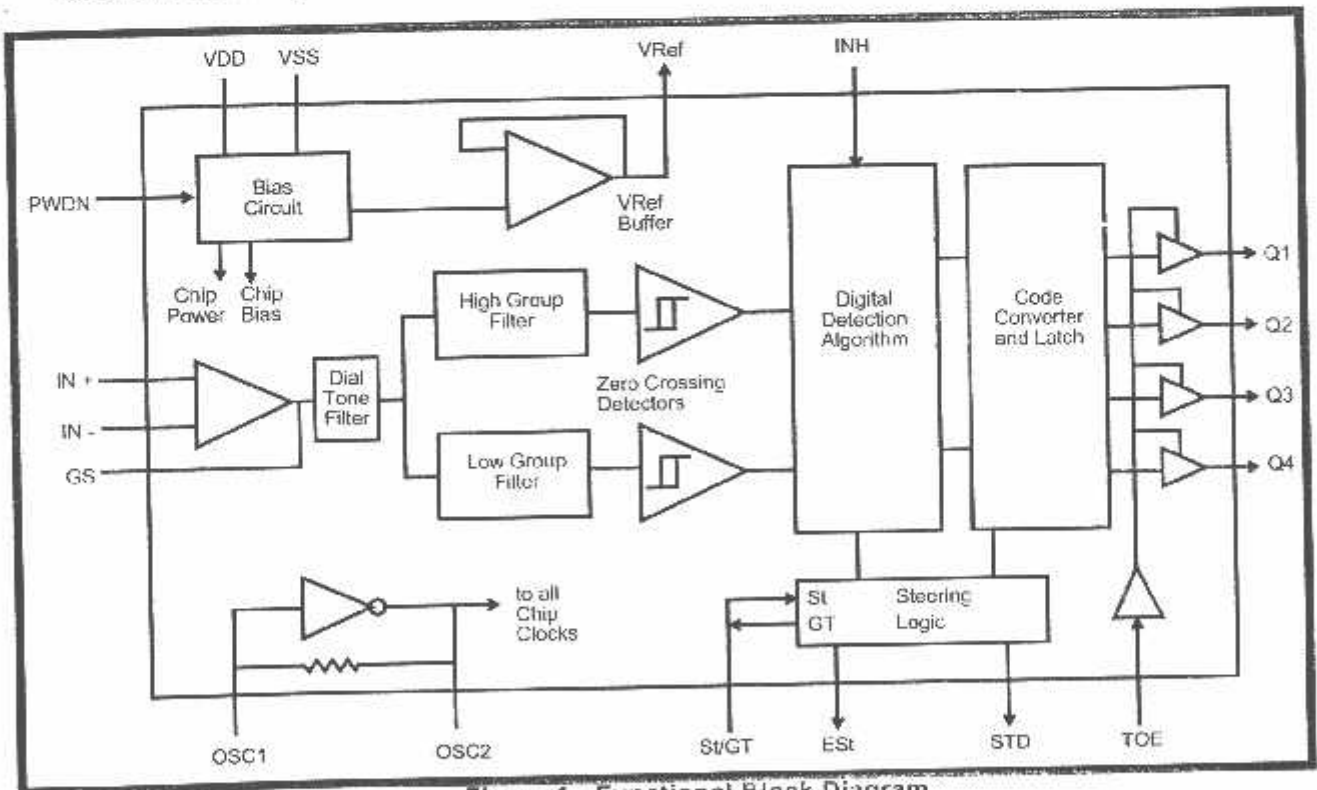
- Receiver system for British Telecom (BT) or CEPT Spec (MT8870D-1)
- Paging systems
- Repeater systems/mobile radio
- Credit card systems
- Remote control
- Personal computers
- Telephone answering machine

Ordering Information

MT8870DE/DE-1	18 Pin Plastic DIP
MT8870DS/DS-1	18 Pin SOIC
MT8870DN/DN-1	20 Pin SSOP
-40 °C to +85 °C	

Description

The MT8870D/MT8870D-1 is a complete DTMF receiver integrating both the bandsplit filter and digital decoder functions. The filter section uses switched capacitor techniques for high and low group filters; the decoder uses digital counting techniques to detect and decode all 16 DTMF tone-pairs into a 4-bit code. External component count is minimized by on chip provision of a differential input amplifier, clock oscillator and latched three-state bus interface.


Figure 1 - Functional Block Diagram

T8870D/MT8870D-1 ISO²-CMOS



Figure 2 - Pin Connections

in Description

Pin #		Name	Description
8	20		
1	1	IN+	Non-Inverting Op-Amp (Input).
2	2	IN-	Inverting Op-Amp (Input).
3	3	GS	Gain Select. Gives access to output of front end differential amplifier for connection of feedback resistor.
4	4	V _{Ref}	Reference Voltage (Output). Nominally V _{DD} /2 is used to bias inputs at mid-rail (see Fig. 6 and Fig. 10).
5	5	INH	Inhibit (Input). Logic high inhibits the detection of tones representing characters A, B, C and D. This pin input is internally pulled down.
6	6	PWDN	Power Down (Input). Active high. Powers down the device and inhibits the oscillator. This pin input is internally pulled down.
7	8	OSC1	Clock (Input).
8	9	OSC2	Clock (Output). A 3.579545 MHz crystal connected between pins OSC1 and OSC2 completes the internal oscillator circuit.
9	10	V _{SS}	Ground (Input). 0V typical.
10	11	TOE	Three State Output Enable (Input). Logic high enables the outputs Q1-Q4. This pin is pulled up internally.
11-14	12-15	Q1-Q4	Three State Data (Output). When enabled by TOE, provide the code corresponding to the last valid tone-pair received (see Table 1). When TOE is logic low, the data outputs are high impedance.
15	17	StD	Delayed Steering (Output). Presents a logic high when a received tone-pair has been registered and the output latch updated; returns to logic low when the voltage on St/GT falls below V _{TSt} .
16	18	EST	Early Steering (Output). Presents a logic high once the digital algorithm has detected a valid tone pair (signal condition). Any momentary loss of signal condition will cause EST to return to a logic low.
17	19	St/GT	Steering Input/Guard time (Output) Bidirectional. A voltage greater than V _{TSt} detected at St causes the device to register the detected tone pair and update the output latch. A voltage less than V _{TSt} frees the device to accept a new tone pair. The GT output acts to reset the external steering time-constant; its state is a function of EST and the voltage on St.
18	20	V _{DD}	Positive power supply (Input). +5V typical.
	7, 16	NC	No Connection.

Functional Description

The MT8870D/MT8870D-1 monolithic DTMF receiver offers small size, low power consumption and high performance. Its architecture consists of a bandsplit filter section, which separates the high and low group tones, followed by a digital counting section which verifies the frequency and duration of the received tones before passing the corresponding code to the output bus.

Filter Section

Separation of the low-group and high group tones is achieved by applying the DTMF signal to the inputs of two sixth-order switched capacitor bandpass filters, the bandwidths of which correspond to the low and high group frequencies. The filter section also incorporates notches at 350 and 440 Hz for exceptional dial tone rejection (see Figure 3). Each filter output is followed by a single order switched capacitor filter section which smooths the signals prior to limiting. Limiting is performed by high-gain comparators which are provided with hysteresis to prevent detection of unwanted low-level signals. The outputs of the comparators provide full rail logic swings at the frequencies of the incoming DTMF signals.

Decoder Section

Following the filter section is a decoder employing digital counting techniques to determine the frequencies of the incoming tones and to verify that they correspond to standard DTMF frequencies. A complex averaging algorithm protects against tone simulation by extraneous signals such as voice while

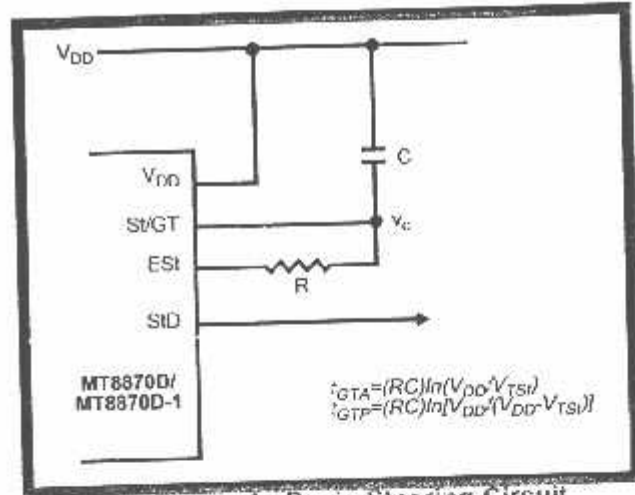


Figure 4 - Basic Steering Circuit

providing tolerance to small frequency deviations and variations. This averaging algorithm has been developed to ensure an optimum combination of immunity to talk-off and tolerance to the presence of interfering frequencies (third tones) and noise. When the detector recognizes the presence of two valid tones (this is referred to as the "signal" condition in some industry specifications) the "Early Steering" (Est) output will go to an active state. Any subsequent loss of signal condition will cause Est to assume an inactive state (see "Steering Circuit").

Steering Circuit

Before registration of a decoded tone pair, the receiver checks for a valid signal duration (referred to as character recognition condition). This check is performed by an external RC time constant driven by Est. A logic high on Est causes v_C (see Figure 4) to rise as the capacitor discharges. Provided signal

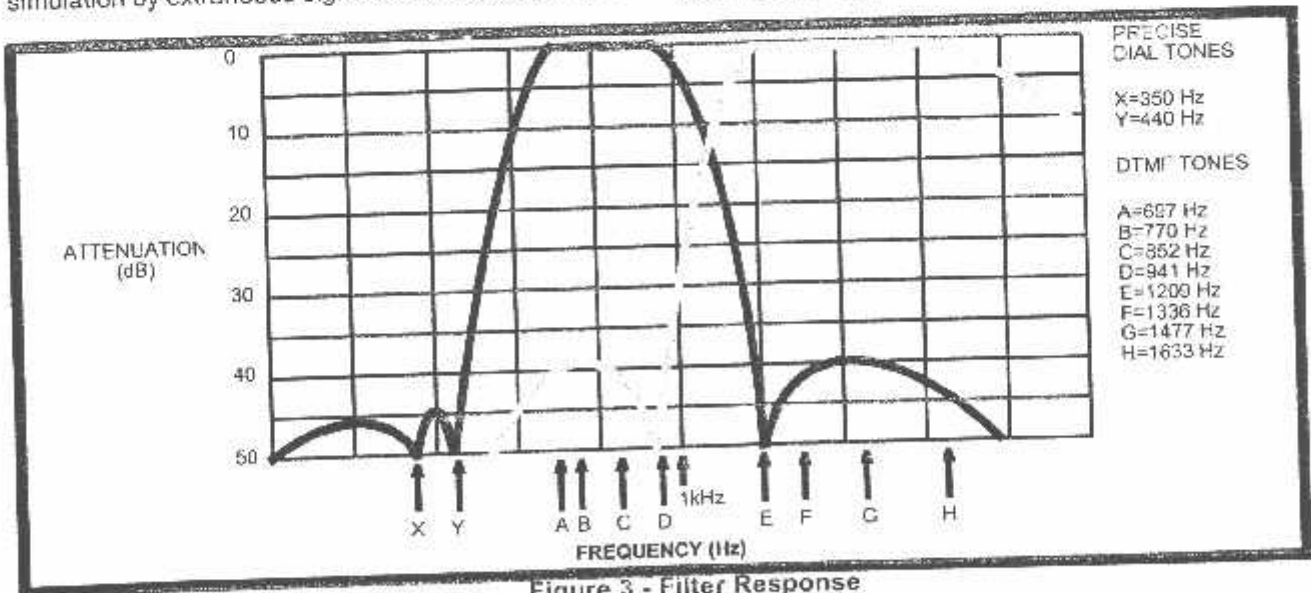


Figure 3 - Filter Response

condition is maintained (EST remains high) for the validation period (t_{GTP}), v_c reaches the threshold (V_{TS}) of the steering logic to register the tone pair, changing its corresponding 4-bit code (see Table 1) to the output latch. At this point the GT output is deactivated and drives v_c to V_{DD} . GT continues to drive high as long as EST remains high. Finally, after a short delay to allow the output latch to settle, the delayed steering output flag (StD) goes high, signalling that a received tone pair has been registered. The contents of the output latch are made available on the 4-bit output bus by raising the three state control input (TOE) to a logic high. The steering circuit works in reverse to validate the interdigit pause between signals. Thus, as well as rejecting signals too short to be considered valid, the receiver will tolerate signal interruptions (dropout) too short to be considered a valid pause. This facility, together with the capability of selecting the steering time constants externally, allows the designer to tailor performance to meet a wide variety of system requirements.

Guard Time Adjustment

In many situations not requiring selection of tone duration and interdigital pause, the simple steering circuit shown in Figure 4 is applicable. Component values are chosen according to the formula:

$$t_{REC} = t_{DP} + t_{GTP}$$

$$t_{ID} = t_{DA} + t_{GTA}$$

The value of t_{DP} is a device parameter (see Figure 11) and t_{REC} is the minimum signal duration to be recognized by the receiver. A value for C of 0.1 μ F is

Digit	TOE	INH	ESI	Q ₄	Q ₃	Q ₂	Q ₁
ANY	L	X	H	Z	Z	Z	Z
1	H	X	H	0	0	0	1
2	H	X	H	0	0	1	0
3	H	X	H	0	0	1	1
4	H	X	H	0	1	0	0
5	H	X	H	0	1	0	1
6	H	X	H	0	1	1	0
7	H	X	H	0	1	1	1
8	H	X	H	1	0	0	0
9	H	X	H	1	0	0	1
0	H	X	H	1	0	1	0
*	H	X	H	1	0	1	1
#	H	X	H	1	1	0	0
A	H	L	H	1	1	0	1
B	H	L	H	1	1	1	0
C	H	L	H	1	1	1	1
D	H	L	H	0	0	0	0
A	H	H	L	undetected, the output code will remain the same as the previous detected code			
B	H	H	L				
C	H	H	L				
D	H	H	L				

Table 1. Functional Decode Table
 L=LOGIC LOW, H=LOGIC HIGH, Z=HIGH IMPEDANCE
 X = DON'T CARE

recommended for most applications, leaving R to be selected by the designer.

Different steering arrangements may be used to select independently the guard times for tone present (t_{GTP}) and tone absent (t_{GTA}). This may be necessary to meet system specifications which place both accept and reject limits on both tone duration and interdigital pause. Guard time adjustment also allows the designer to tailor system parameters such as talk off performance since it reduces the probability that tones simulated by speech will maintain signal condition long enough to be registered. Alternatively, a relatively short t_{REC} with a long t_{DO} would be appropriate for extremely noisy environments where fast acquisition time and immunity to tone drop-outs are required. Design information for guard time adjustment is shown in Figure 5.

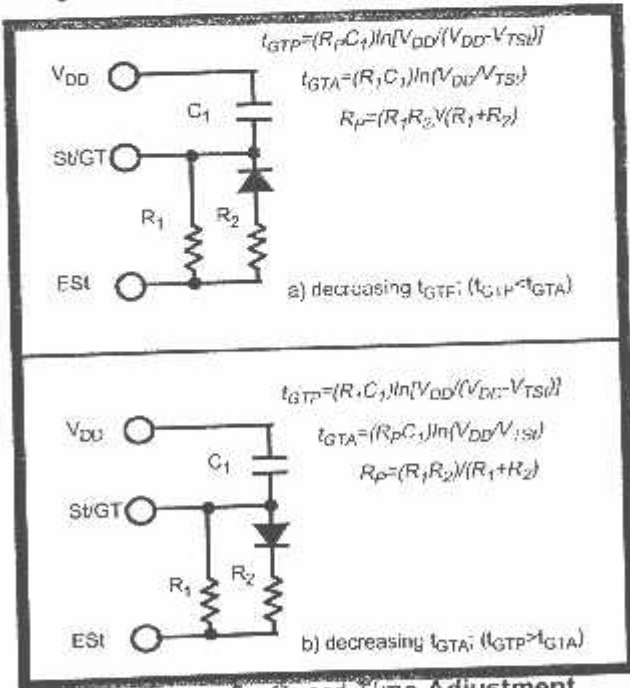


Figure 5 - Guard Time Adjustment

Power-down and Inhibit Mode

A logic high applied to pin 6 (PWDN) will power down the device to minimize the power consumption in a standby mode. It stops the oscillator and the functions of the filters.

Inhibit mode is enabled by a logic high input to the pin 5 (INH). It inhibits the detection of tones representing characters A, B, C, and D. The output code will remain the same as the previous detected code (see Table 1).

Differential Input Configuration

The input arrangement of the MT8870D/MT8870D-1 provides a differential-input operational amplifier as well as a bias source (V_{Ref}) which is used to bias the inputs at mid-rail. Provision is made for connection of a feedback resistor to the op-amp output (GS) for adjustment of gain. In a single-ended configuration, the input pins are connected as shown in Figure 10 with the op-amp connected for unity gain and V_{Ref} biasing the input at $\frac{1}{2}V_{DD}$. Figure 6 shows the differential configuration, which permits the adjustment of gain with the feedback resistor R_5 .

Crystal Oscillator

The internal clock circuit is completed with the addition of an external 3.579545 MHz crystal and is normally connected as shown in Figure 10 (Single-Ended Input Configuration). However, it is possible to configure several MT8870D/MT8870D-1 devices employing only a single oscillator crystal. The oscillator output of the first device in the chain is coupled through a 30 pF capacitor to the oscillator input (OSC1) of the next device. Subsequent devices are connected in a similar fashion. Refer to Figure 7 for details. The problems associated with unbalanced loading are not a concern with the arrangement shown, i.e., precision balancing capacitors are not required.

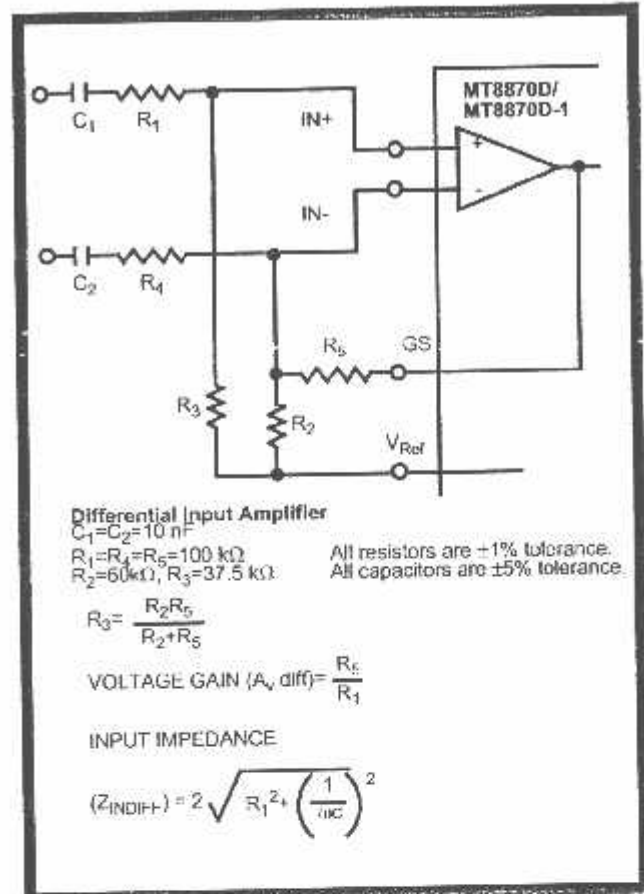


Figure 6 - Differential Input Configuration

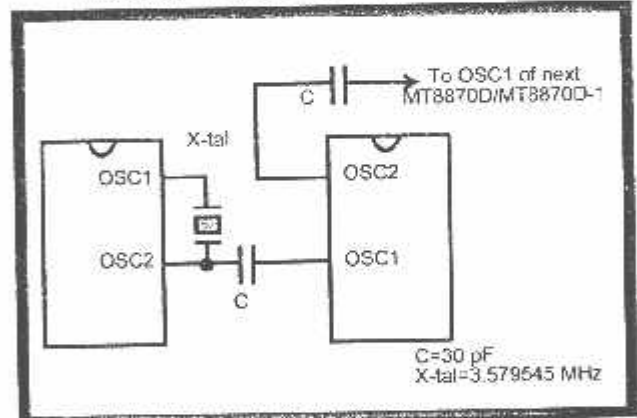


Figure 7 - Oscillator Connection

Parameter	Unit	Resonator
R1	Ohms	10.752
L1	mH	.432
C1	pF	4.984
C0	pF	37.915
Qm	-	896.37
Δf	%	±0.2%

Table 2. Recommended Resonator Specifications
Note: Qm=quality factor of RLC model, i.e., $1/2\pi fR1C1$.

MT8870D/MT8870D-1 ISO²-CMOS

Applications

RECEIVER SYSTEM FOR BRITISH TELECOM CEPT SPEC FOR 1151

The circuit shown in Fig. 9 illustrates the use of MT8870D-1 device in a typical receiver system. BT spec defines the input signals less than -34 dBm as non-operate level. This condition can be attained by choosing a suitable values of R_1 and R_2 to provide 3 dB attenuation, such that -34 dBm input signal will correspond to -37 dBm at the gain setting in GS of MT8870D-1. As shown in the diagram, the component values of R_3 and C_2 are the guard time requirements when the total component tolerance is 5%. For better performance, it is recommended to use the non-symmetric guard time circuit in Fig. 8.

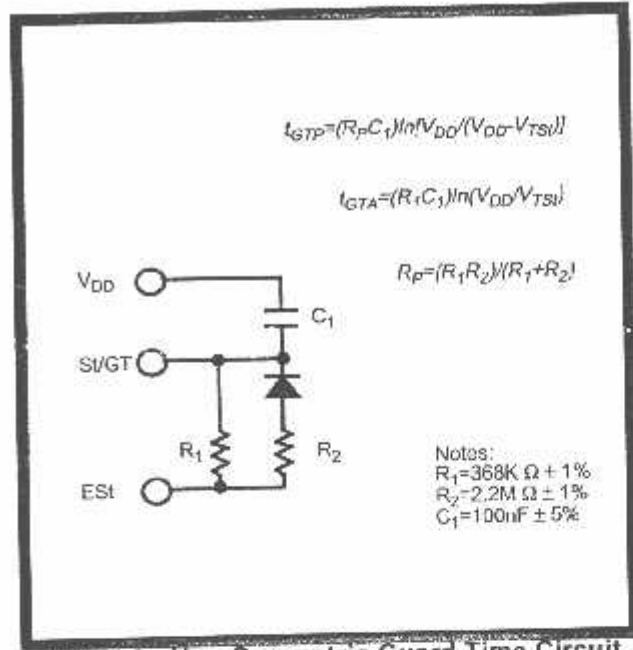


Figure 8 - Non-Symmetric Guard Time Circuit

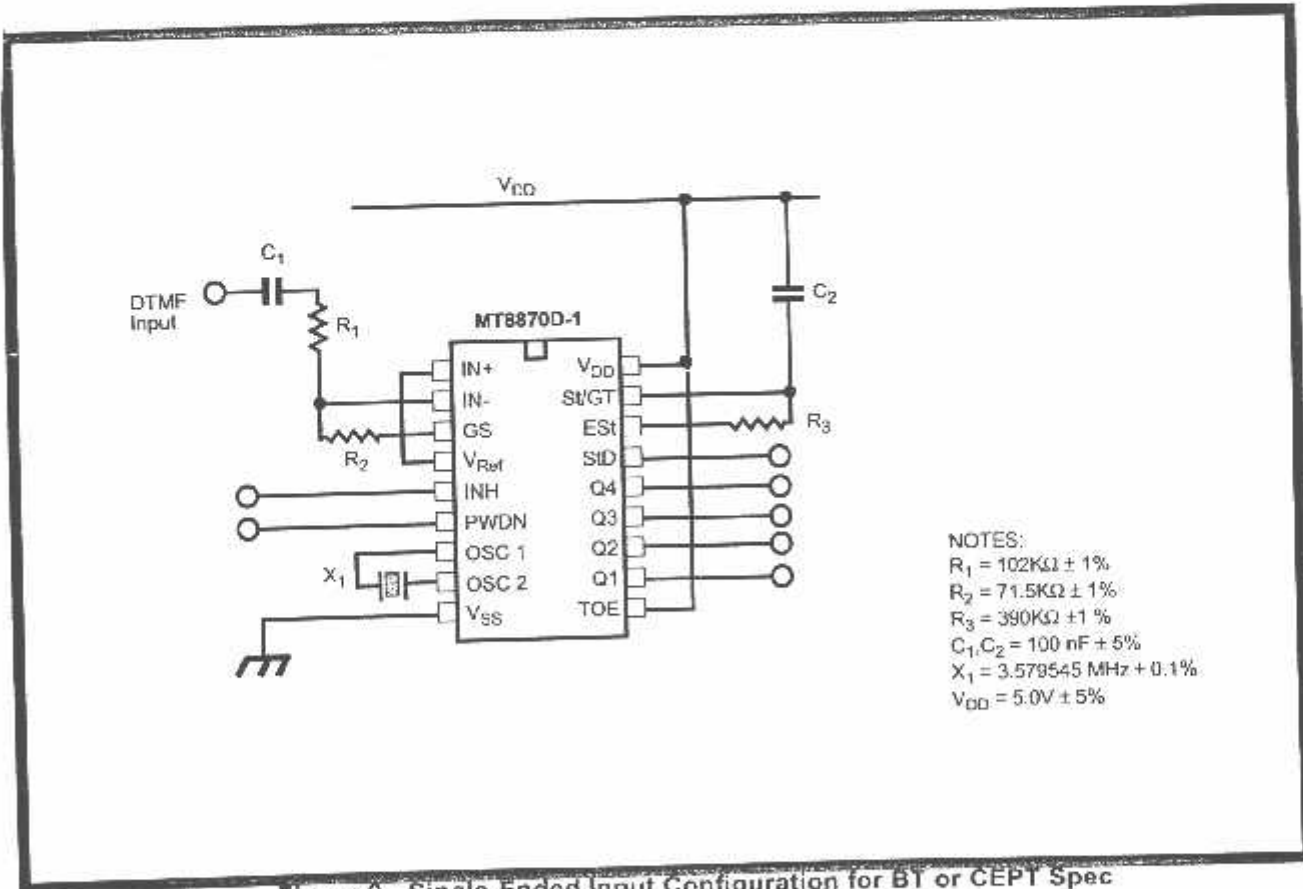


Figure 9 - Single-Ended Input Configuration for BT or CEPT Spec

Absolute Maximum Ratings[†]

	Parameter	Symbol	Min	Max	Units
1	DC Power Supply Voltage	V_{DD}		7	V
2	Voltage on any pin	V_I	$V_{SS}-0.3$	$V_{DD}+0.3$	V
3	Current at any pin (other than supply)	I_I		10	mA
4	Storage temperature	T_{STG}	-65	+150	°C
5	Package power dissipation	P_D		500	mW

[†] Exceeding these values may cause permanent damage. Functional operation under these conditions is not implied. Derate above 75 °C at 16 mW/°C. All leads soldered to board.

Recommended Operating Conditions - Voltages are with respect to ground (V_{SS}) unless otherwise stated.

	Parameter	Sym	Min	Typ [‡]	Max	Units	Test Conditions
1	DC Power Supply Voltage	V_{DD}	4.75	5.0	5.25	V	
2	Operating Temperature	T_O	-40		+85	°C	
3	Crystal/Clock Frequency	f_c		3.579545		MHz	
4	Crystal/Clock Freq. Tolerance	Δf_c		±0.1		%	

[‡] Typical figures are at 25 °C and are for design aid only; not guaranteed and not subject to production testing.

DC Electrical Characteristics - $V_{DD}=5.0V \pm 5\%$, $V_{SS}=0V$, $-40^\circ C \leq T_O \leq +85^\circ C$, unless otherwise stated.

		Characteristics	Sym	Min	Typ [‡]	Max	Units	Test Conditions
1 2 3	S U P P L Y	Standby supply current	I_{DDQ}		10	25	μA	PWDN= V_{DD}
		Operating supply current	I_{DD}		3.0	9.0	mA	
		Power consumption	P_O		15		mW	$f_c=3.579545$ MHz
4 5 6 7 8 9 10	I N P U T S	High level input	V_{IH}	3.5			V	$V_{DD}=5.0V$
		Low level input voltage	V_{IL}			1.5	V	$V_{DD}=5.0V$
		Input leakage current	I_{IH}/I_{IL}		0.1		μA	$V_{IN}=V_{SS}$ or V_{DD}
		Pull up (source) current	I_{SO}		7.5	20	μA	TOE (pin 10)=0, $V_{DD}=5.0V$
		Pull down (sink) current	I_{SI}		15	45	μA	INH=5.0V, PWDN=5.0V, $V_{DD}=5.0V$
		Input impedance (IN+, IN-)	R_{IN}		10		MΩ	@ 1 kHz
		Steering threshold voltage	V_{TSL}	2.2	2.4	2.5	V	$V_{DD} = 5.0V$
11 12 13 14 15 16	O U T P U T S	Low level output voltage	V_{OL}			$V_{SS}+0.03$	V	No load
		High level output voltage	V_{OH}	$V_{DD}-0.03$			V	No load
		Output low (sink) current	I_{OL}	1.0	2.5		mA	$V_{OUT}=0.4$ V
		Output high (source) current	I_{OH}	0.4	0.8		mA	$V_{OUT}=4.6$ V
		V_{Ref} output voltage	V_{Ref}	2.3	2.5	2.7	V	No load, $V_{DD} = 5.0V$
		V_{Ref} output resistance	R_{OR}		1		kΩ	

[‡] Typical figures are at 25 °C and are for design aid only; not guaranteed and not subject to production testing.

MT8870D/MT8870D-1 ISO²-CMOS

Operating Characteristics - $V_{DD}=5.0V\pm 5\%$, $V_{SS}=0V$, $-40^{\circ}C < T_O < +85^{\circ}C$, unless otherwise stated.
Gain Setting Amplifier

	Characteristics	Sym	Min	Typ [‡]	Max	Units	Test Conditions
1	Input leakage current	I_{IN}			100	nA	$V_{SS} \leq V_{IN} \leq V_{DD}$
2	Input resistance	R_{IN}	10			M Ω	
3	Input offset voltage	V_{OS}			25	mV	
4	Power supply rejection	PSRR	50			dB	1 kHz
5	Common mode rejection	CMRR	40			dB	$0.75 V \leq V_{IN} \leq 4.25 V$ biased at $V_{Ref}=2.5 V$
6	DC open loop voltage gain	A_{VOL}	32			dB	
7	Unity gain bandwidth	f_C	0.30			MHz	
8	Output voltage swing	V_O	4.0			V_{pp}	Load $\geq 100 k\Omega$ to V_{SS} @ GS
9	Maximum capacitive load (GS)	C_L			100	pF	
10	Resistive load (GS)	R_L			50	k Ω	
11	Common mode range	V_{CM}	2.5			V_{pp}	No Load

MT8870D AC Electrical Characteristics - $V_{DD}=5.0V \pm 5\%$, $V_{SS}=0V$, $-40^{\circ}C \leq T_O \leq +85^{\circ}C$, using Test Circuit shown in Figure 10.

	Characteristics	Sym	Min	Typ [‡]	Max	Units	Notes*
1	Valid input signal levels (each tone of composite signal)		-29		+1	dBm	1,2,3,5,6,9
			27.5		869	mV _{RMS}	1,2,3,5,6,9
2	Negative twist accept				8	dB	2,3,6,9,12
3	Positive twist accept				8	dB	2,3,6,9,12
4	Frequency deviation accept		$\pm 1.5\% \pm 2 Hz$				2,3,5,9
5	Frequency deviation reject		$\pm 3.5\%$				2,3,5,9
6	Third tone tolerance			-16		dB	2,3,4,5,9,10
7	Noise tolerance			-12		dB	2,3,4,5,7,9,10
8	Dial tone tolerance			+22		dB	2,3,4,5,8,9,11

[‡] Typical figures are at 25 °C and are for design aid only: not guaranteed and not subject to production testing.

***NOTES**

1. dBm= decibels above or below a reference power of 1 mW into a 600 ohm load.
2. Digit sequence consists of all DTMF tones.
3. Tone duration= 40 ms, tone pause= 40 ms.
4. Signal condition consists of nominal DTMF frequencies.
5. Both tones in composite signal have an equal amplitude.
6. Tone pair is deviated by $\pm 1.5\% \pm 2 Hz$.
7. Bandwidth limited (3 kHz) Gaussian noise.
8. The precise dial tone frequencies are (350 Hz and 440 Hz) $\pm 2\%$.
9. For an error rate of better than 1 in 10,000.
10. Referenced to lowest level frequency component in DTMF signal.
11. Referenced to the minimum valid accept level.
12. Guaranteed by design and characterization.

MT8870D-1 AC Electrical Characteristics - $V_{DD}=5.0V\pm 5\%$, $V_{SS}=0V$, $-40^{\circ}C \leq T_D \leq +85^{\circ}C$, using Test Circuit shown in Figure 10.

	Characteristics	Sym	Min	Typ [‡]	Max	Units	Notes*
1	Valid input signal levels (each tone of composite signal)		-31		+1	dBm	Tested at $V_{DD}=5.0V$ 1,2,3,5,6,9
			21.8		869	mV _{RMS}	
2	Input Signal Level Reject		-37			dBm	Tested at $V_{DD}=5.0V$ 1,2,3,5,6,9
			10.9			mV _{RMS}	
3	Negative twist accept				8	dB	2,3,6,9,13
4	Positive twist accept				8	dB	2,3,6,9,13
5	Frequency deviation accept		$\pm 1.5\% \pm 2$ Hz				2,3,5,9
6	Frequency deviation reject		$\pm 3.5\%$				2,3,5,9
7	Third zone tolerance			-18.5		dB	2,3,4,5,9,12
8	Noise tolerance			-12		dB	2,3,4,5,7,9,10
9	Dial tone tolerance			+22		dB	2,3,4,5,8,9,11

[‡] Typical figures are at 25 °C and are for design aid only: not guaranteed and not subject to production testing.

***NOTES**

1. dBm= decibels above or below a reference power of 1 mW into a 600 ohm load.
2. Digit sequence consists of all DTMF tones.
3. Tone duration= 40 ms, tone pause= 40 ms.
4. Signal condition consists of nominal DTMF frequencies.
5. Both tones in composite signal have an equal amplitude.
6. Tone pair is deviated by $\pm 1.5\% \pm 2$ Hz.
7. Bandwidth limited (3 kHz) Gaussian noise.
8. The precise dial tone frequencies are (350 Hz and 440 Hz) $\pm 2\%$.
9. For an error rate of better than 1 in 10,000.
10. Referenced to lowest level frequency component in DTMF signal.
11. Referenced to the minimum valid accept level.
12. Referenced to Fig. 10 input DTMF tone level at -25dBm (-28dBm at GS Pin) interference frequency range between 1480-3400Hz.
13. Guaranteed by design and characterization.

IT8870D/MT8870D-1 ISO²-CMOS

C Electrical Characteristics - $V_{DD}=5.0V\pm 5\%$, $V_{SS}=0V$, $-40^{\circ}C < T_o \leq +85^{\circ}C$, using Test Circuit shown in Figure 10.

	Characteristics	Sym	Min	Typ [†]	Max	Units	Conditions
T I M I N G	1 Tone present detect time	t_{DP}	5	11	14	ms	Note 1
	2 Tone absent detect time	t_{DA}	0.5	4	8.5	ms	Note 1
	3 Tone duration accept	t_{REC}			40	ms	Note 2
	4 Tone duration reject	$t_{RE\bar{C}}$	20			ms	Note 2
	5 Interdigit pause accept	t_{ID}			40	ms	Note 2
	6 Interdigit pause reject	t_{DO}	20			ms	Note 2
O U T P U T S	7 Propagation delay (St to Q)	t_{PQ}		8	11	μs	TOE= V_{DD}
	8 Propagation delay (St to StD)	t_{PSID}		12	16	μs	TOE= V_{DD}
	9 Output data set up (Q to StD)	t_{QSD}		3.4		μs	TOE= V_{DD}
	10 Propagation delay (TOE to Q ENABLE)	t_{PTE}		50		ns	load of 10 k Ω , 50 pF
	11 Propagation delay (TOE to Q DISABLE)	t_{PTD}		300		ns	load of 10 k Ω , 50 pF
P D W N	12 Power-up time	t_{PU}		30		ms	Note 3
	13 Power-down time	t_{PD}		20		ms	
14	Crystal/clock frequency	f_C	3.5759	3.5795	3.5831	MHz	
C L O C K	15 Clock input rise time	t_{LHCL}			110	ns	Ext. clock
	16 Clock input fall time	t_{HLCL}			110	ns	Ext. clock
	17 Clock input duty cycle	DC _{CL}	40	50	60	%	Ext. clock
	18 Capacitive load (OSC2)	C_{LO}			30	pF	

[†] Typical figures are at 25°C and are for design aid only; not guaranteed and not subject to production testing.

***NOTES:**

- Used for guard-time calculation purposes only.
- These, user adjustable parameters, are not device specifications. The adjustable settings of these minimums and maximums are recommendations based upon network requirements.
- With valid tone present at input, t_{PU} equals time from PDWN going low until EST going high.

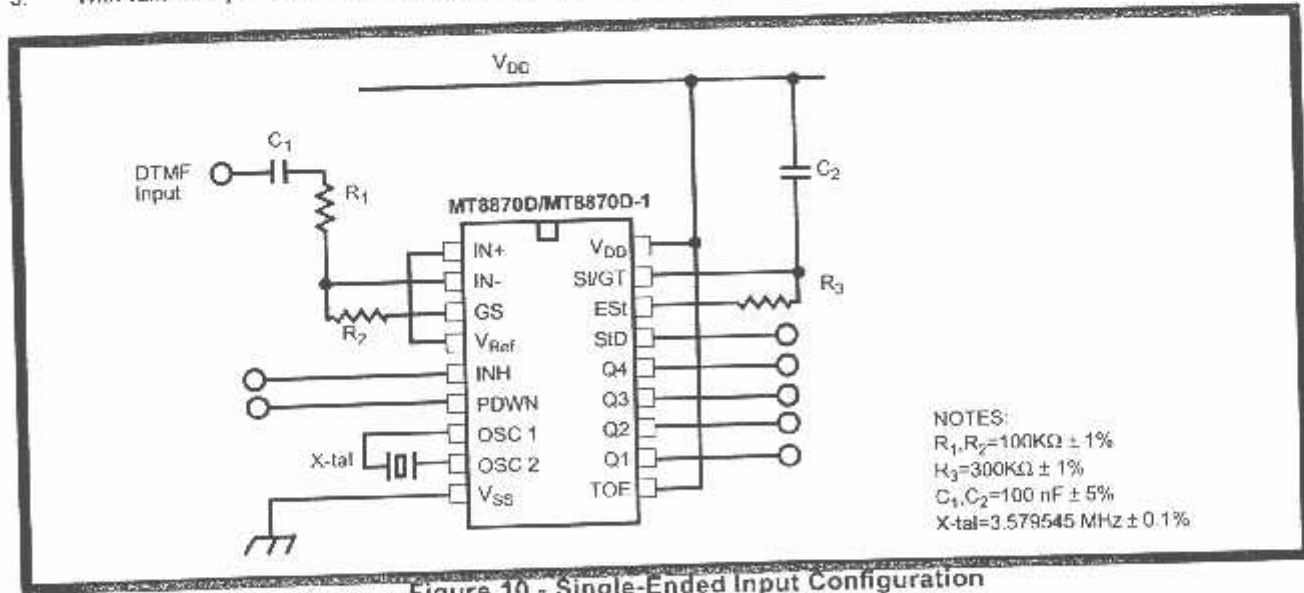
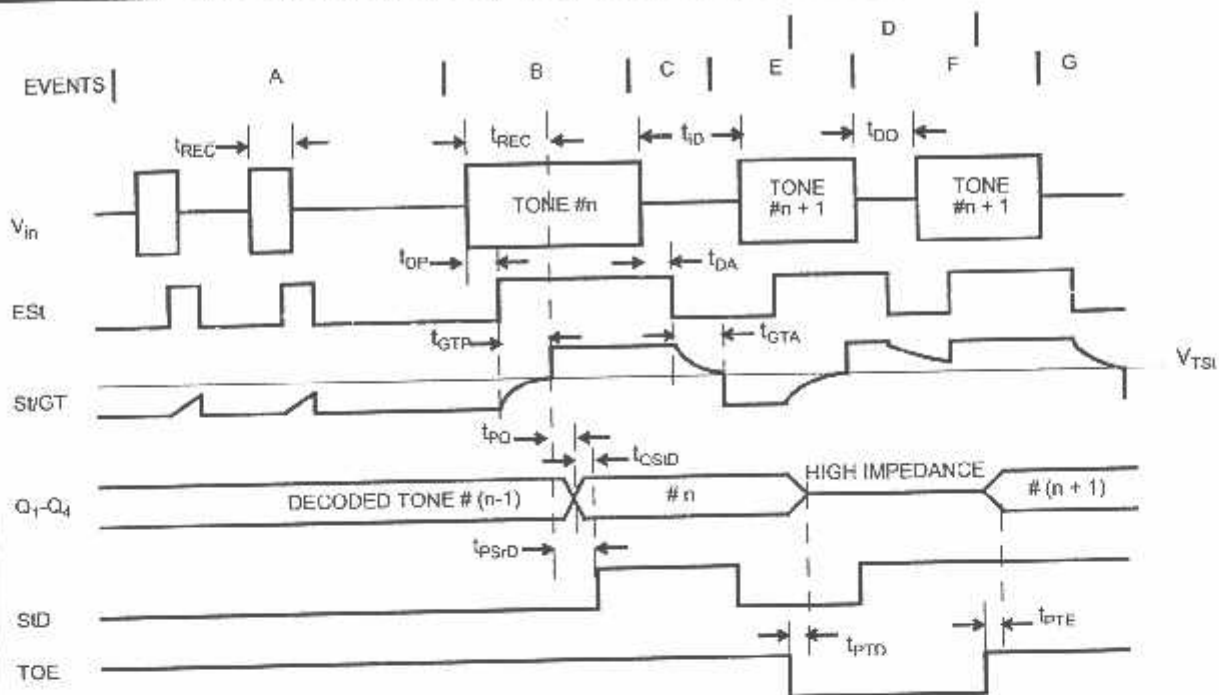


Figure 10 - Single-Ended Input Configuration


EXPLANATION OF EVENTS

- A) TONE BURSTS DETECTED, TONE DURATION INVALID, OUTPUTS NOT UPDATED.
- B) TONE #*n* DETECTED, TONE DURATION VALID, TONE DECODED AND LATCHED IN OUTPUTS
- C) END OF TONE #*n* DETECTED, TONE ABSENT DURATION VALID, OUTPUTS REMAIN LATCHED UNTIL NEXT VALID TONE.
- D) OUTPUTS SWITCHED TO HIGH IMPEDANCE STATE.
- E) TONE #*n* + 1 DETECTED, TONE DURATION VALID, TONE DECODED AND LATCHED IN OUTPUTS (CURRENTLY HIGH IMPEDANCE).
- F) ACCEPTABLE DROPOUT OF TONE #*n* + 1, TONE ABSENT DURATION INVALID, OUTPUTS REMAIN LATCHED.
- G) END OF TONE #*n* + 1 DETECTED, TONE ABSENT DURATION VALID, OUTPUTS REMAIN LATCHED UNTIL NEXT VALID TONE.

EXPLANATION OF SYMBOLS

- V_{in} DTMF COMPOSITE INPUT SIGNAL.
- ES1 EARLY STEERING OUTPUT. INDICATES DETECTION OF VALID TONE FREQUENCIES.
- S1/GT STEERING INPUT/GUARD TIME OUTPUT. DRIVES EXTERNAL RC TIMING CIRCUIT.
- Q_1-Q_4 4-BIT DECODED TONE OUTPUT.
- SID DELAYED STEERING OUTPUT. INDICATES THAT VALID FREQUENCIES HAVE BEEN PRESENT/ABSENT FOR THE REQUIRED GUARD TIME THUS CONSTITUTING A VALID SIGNAL.
- TOE TONE OUTPUT ENABLE (INPUT). A LOW LEVEL SHIFTS Q_1-Q_4 TO ITS HIGH IMPEDANCE STATE.
- t_{REC} MAXIMUM DTMF SIGNAL DURATION NOT DETECTED AS VALID
- t_{REC} MINIMUM DTMF SIGNAL DURATION REQUIRED FOR VALID RECOGNITION
- t_{ID} MAXIMUM TIME BETWEEN VALID DTMF SIGNALS.
- t_{DO} MAXIMUM ALLOWABLE DROP OUT DURING VALID DTMF SIGNAL.
- t_{DP} TIME TO DETECT THE PRESENCE OF VALID DTMF SIGNALS.
- t_{DA} TIME TO DETECT THE ABSENCE OF VALID DTMF SIGNALS.
- t_{GTP} GUARD TIME, TONE PRESENT.
- t_{GTA} GUARD TIME, TONE ABSENT.

Figure 11 - Timing Diagram

otes:

TP5088 DTMF Generator for Binary Data

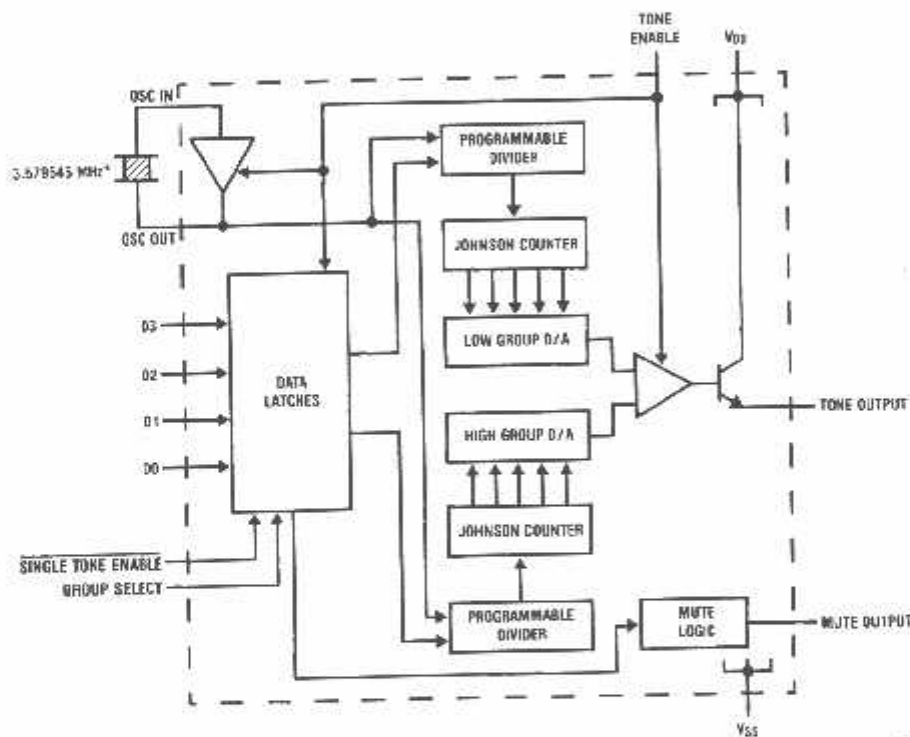
General Description

This CMOS device provides low cost tone-dialing capability in microprocessor-controlled telephone applications. 4-bit binary data is decoded directly, without the need for conversion to simulated keyboard inputs required by standard DTMF generators. With the TONE ENABLE input low, the oscillator is inhibited and the device is in a low power idle mode. On the low-to-high transition of TONE ENABLE, data is latched into the device and the selected tone pair from the standard DTMF frequencies is generated. An open-drain N-channel transistor provides a MUTE output during tone generation.

Features

- Direct microprocessor interface
- Binary data inputs with latches
- Generates 16 standard tone pairs
- On-chip 3.579545 MHz crystal-controlled oscillator
- Better than 0.64% frequency accuracy
- High group pre-emphasis
- Low harmonic distortion
- MUTE output interfaces to speech network
- Low power idle mode
- 3.5V-8V operation

Block Diagram



*Crystal Specifications: Parallel Resonant 3.579545 MHz, $R_s < 150\Omega$, $L = 100\text{ mH}$, $C_0 = 5\text{ pF}$, $C_1 = 0.02\text{ pF}$

TI/H/5004-1

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage ($V_{DD} - V_{SS}$)	12V
MUTE Voltage	12V
Maximum Voltage at Any Other Pin	$V_{DD} + 0.3V$ to $V_{SS} - 0.3V$

Operating Temperature, T_A	$-30^{\circ}C$ to $+70^{\circ}C$
Storage Temperature	$-55^{\circ}C$ to $+150^{\circ}C$
Maximum Power Dissipation	500 mW

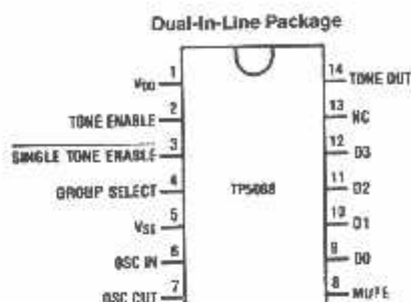
Electrical Characteristics

Unless otherwise noted, limits printed in **BOLD** characters are guaranteed for $V_{DD} = 3.5V$ to $8V$, $T_A = 0^{\circ}C$ to $+70^{\circ}C$ by correlation with 100% electrical testing at $T_A = 25^{\circ}C$. All other limits are assured by correlation with other production tests and/or product design and characterization.

Parameter	Conditions	Min	Typ	Max	Units
Minimum Supply Voltage, V_{DD} (min)	Generating Tones	3.5			V
Minimum Supply Voltage for Data Input, TONE ENABLE and MUTE Logic Functions		2			V
Operating Current Idle	$R_L = \infty$, D0-D3 Open		55	350	μA
Generating Tones	$V_{DD} = 3.5V$, Mute Open		1.5	2.5	mA
Input Pull-Up Resistance D0-D3			100		k Ω
TONE ENABLE			50		k Ω
Input Low Level TONE ENABLE, D0-D3				0.2 V_{DD}	V
Input High Level TONE ENABLE, D0-D3		0.8 V_{DD}			V
MUTE OUT Sink Current (TONE ENABLE LOW)	$V_{DD} = 3.5V$ $V_O = 0.5V$	0.4			mA
MUTE OUT Leakage Current (TONE ENABLE HIGH)	$V_{DD} = 3.5V$ $V_O = V_{DD}$		1		μA
Output Amplitudes Low Group	$R_L = 240 \Omega$ $V_{DD} = 3.5V$ $T_A = 25^{\circ}C$	130	170	220	mVrms
High Group		180	230	310	mVrms
Mean Output DC Offset	$V_{DD} = 3.5V$ $V_{DD} = 8V$		1.2 3.6		V
High Group Pre-Emphasis		2.2	2.7	3.2	dB
Dual Tone/Total Harmonic Distortion Ratio	1 MHz Bandwidth, $V_{DD} = 5V$ $R_L = 240 \Omega$	-20			dB
Start-Up Time (to 90% Amplitude), t_{OSC}			4		ms
Data Set-Up Time, t_S (Figure 2)	$V_{DD} = 5V$		100		ns
Data Hold Time, t_H	$V_{DD} = 5V$		280		ns
Data Duration t_W	$V_{DD} = 5V$		600		ns

Note 1: R_L is the external load resistor connected from TONE OUT to V_{SS} .

Connection Diagram



Top View

TL015004-2

Order Number TP5088WM or TP5088N
See NS Package M14B or N14A

Functional Description

With the TONE ENABLE pin pulled low, the device is in a low power idle mode, with the oscillator inhibited and the output transistor turned off. Data on inputs D0-D3 is ignored until a rising transition on TONE ENABLE. Data meeting the timing specifications is latched in, the oscillator and output stage are enabled, and tone generation begins. The decoded data sets the high group and low group programmable counters to the appropriate divide ratios. These counters sequence two ratioed-capacitor D/A converters through a series of 25 equal duration steps per sine wave cycle. On-chip regulators ensure good stability of tone amplitudes with variations in supply voltage and temperature. The two tones are summed by a mixer amplifier, with pre-emphasis applied to the high group tone. The output is an NPN emitter-follower requiring the addition of an external load resistor to V_{SS} .

Table I shows the accuracies of the tone output frequencies and Table II is the Functional Truth Table.

TABLE I. Output Frequency Accuracy

Tone Group	Standard DTMF (Hz)	Tone Output Frequency	% Deviation from Standard
Low Group f_L	697	694.8	-0.32
	770	770.1	+0.02
	852	852.4	+0.03
	941	940.0	-0.11
High Group f_H	1209	1206.0	-0.24
	1336	1331.7	-0.32
	1477	1486.5	+0.64
	1633	1639.0	+0.37

Pin Descriptions

V_{DD} (Pin 1): This is the positive supply to the device, referenced to V_{SS} . The collector of the TONE OUT transistor is also connected to this pin.

V_{SS} (Pin 5): This is the negative voltage supply. All voltages are referenced to this pin.

OSC IN, OSC OUT (Pins 6 and 7): All tone generation timing is derived from the on-chip oscillator circuit. A low-cost

3.579545 MHz A-cut crystal (NTSC TV color-burst) is needed between pins 6 and 7. Load capacitors and a feedback resistor are included on-chip for good start-up and stability. The oscillator is stopped when the TONE ENABLE input is pulled to logic low.

TONE ENABLE Input (Pin 2): This input has an internal pull-up resistor. When TONE ENABLE is pulled to logic low, the oscillator is inhibited and the tone generators and output transistor are turned off. A low to high transition on TONE ENABLE latches in data from D0-D3. The oscillator starts, and tone generation continues until TONE ENABLE is pulled low again.

MUTE (Pin 8): This output is an open-drain N-channel device that sinks current to V_{SS} when TONE ENABLE is low and no tones are being generated. The device turns off when TONE ENABLE is high.

D0, D1, D2, D3 (Pins 9, 10, 11, 12): These are the inputs for binary-coded data, which is latched in on the rising edge of TONE ENABLE. Data must meet the timing specifications of Figure 2. At all other times these inputs are ignored and may be multiplexed with other system functions.

TONE OUT (Pin 14): This output is the open emitter of an NPN transistor, the collector of which is connected internally to V_{DD} . When an external load resistor is connected from TONE OUT to V_{SS} , the output voltage on this pin is the sum of the high and low group tones superimposed on a DC offset. When not generating tones, this output transistor is turned off to minimize the device idle current.

SINGLE TONE ENABLE (Pin 3): This input has an internal pull-up resistor. When pulled to V_{SS} , the device is in single tone mode and only a single tone will be generated at pin 14 (for testing purposes). For normal operation, leave this pin open-circuit or pull to V_{DD} .

GROUP SELECT (Pin 4): This pin is used to select the high group or low group frequency when the device is in single tone mode. It has an internal pull-up resistor. Leaving this pin open-circuit or pulling it to V_{DD} will generate the high group, while pulling to V_{SS} will generate the low group frequency at the TONE OUT pin.

TABLE II. Functional Truth Table

Keyboard Equivalent	Data Inputs				TONE ENABLE	TONES OUT		MUTE
	D3	D2	D1	D0		f_L (Hz)	f_H (Hz)	
X	X	X	X	X	0	0V	0V	0V
1	0	0	0	1	~	697	1209	O/C
2	0	0	1	0	~	697	1336	O/C
3	0	0	1	1	~	697	1477	O/C
4	0	1	0	0	~	770	1209	O/C
5	0	1	0	1	~	770	1336	O/C
6	0	1	1	0	~	770	1477	O/C
7	0	1	1	1	~	852	1209	O/C
8	1	0	0	0	~	852	1336	O/C
9	1	0	0	1	~	852	1477	O/C
0	1	0	1	0	~	941	1209	O/C
*	1	0	1	1	~	941	1336	O/C
#	1	1	0	0	~	941	1477	O/C
A	1	1	0	1	~	697	1633	O/C
B	1	1	1	0	~	770	1633	O/C
C	1	1	1	1	~	852	1633	O/C
D	0	0	0	0	~	941	1633	O/C

Timing Diagram

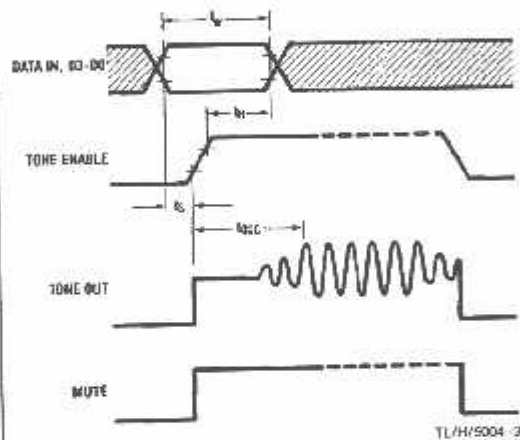
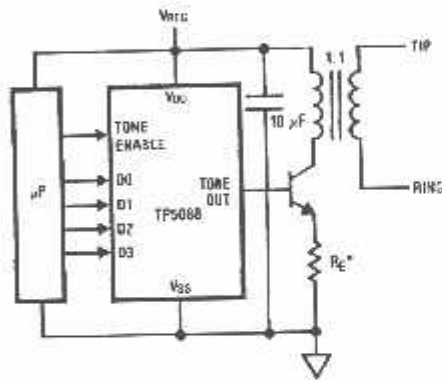


FIGURE 2

TL/H/5004-3

Typical Application

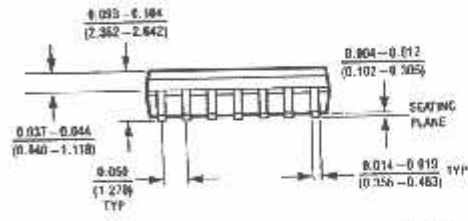
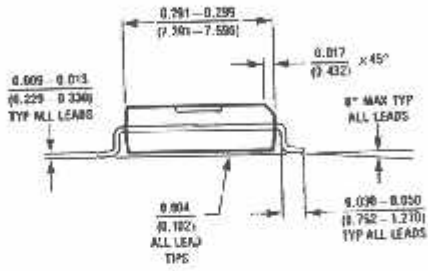
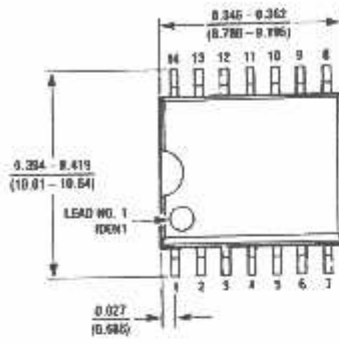


*Adjust R_E for desired tone amplitude.

FIGURE 3

TL/H/5004-4

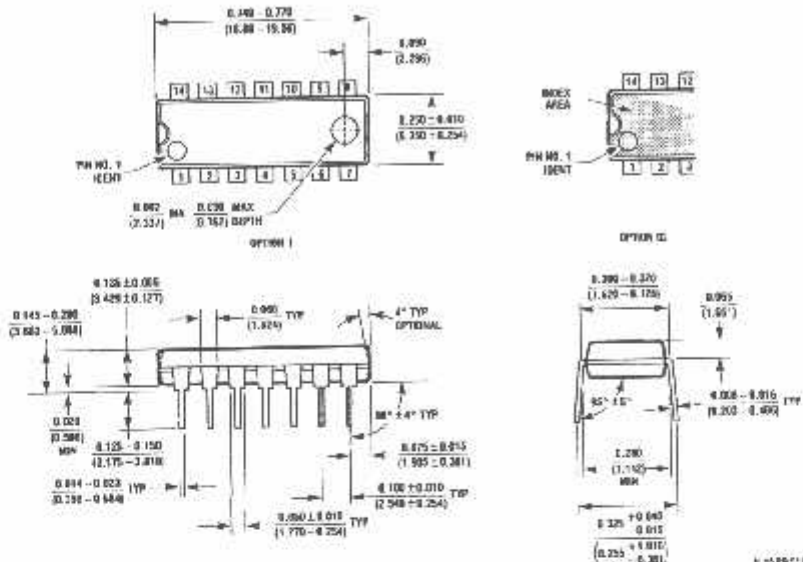
Physical Dimensions inches (millimeters)



NSC 87514

Order Number TP5088WM
NS Package Number M14B

Physical Dimensions inches (millimeters) (Continued)




Molded Dual-In-Line (N)
Order Number TP5088N
NS Package Number N14A

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform, when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

 <p>National Semiconductor Corporation 1111 West Basin Road Arlington, TX 77017 Tel: (800) 772-0055 Fax: (817) 737-7018</p>	<p>National Semiconductor Europe Fax: (+49) 0-180-530 85 86 Email: onjwge@sem2.nsc.com Deutsch Tel: (+49) 0-180-530 85 85 English Tel: (+49) 0-180-532 78 32 Francais Tel: (+49) 0-180-532 92 58 Italiano Tel: (+49) 0-180-534 16 80</p>	<p>National Semiconductor Hong Kong Ltd. 15th Floor, Straight Block, Ocean Centre, 5 Canton Rd., Kowloon, Hong Kong Tel: (852) 2737-6000 Fax: (852) 2738-0050</p>	<p>National Semiconductor Japan Ltd. Tel: 01-043-209-2304 Fax: 01-043-249-2405</p>
---	---	---	---

National does not assume any responsibility for use of any product described herein as a life support device or system. National reserves the right to alter any specification without notice to its customers and suppliers.

TP5088 DTMF Generator for Binary Data

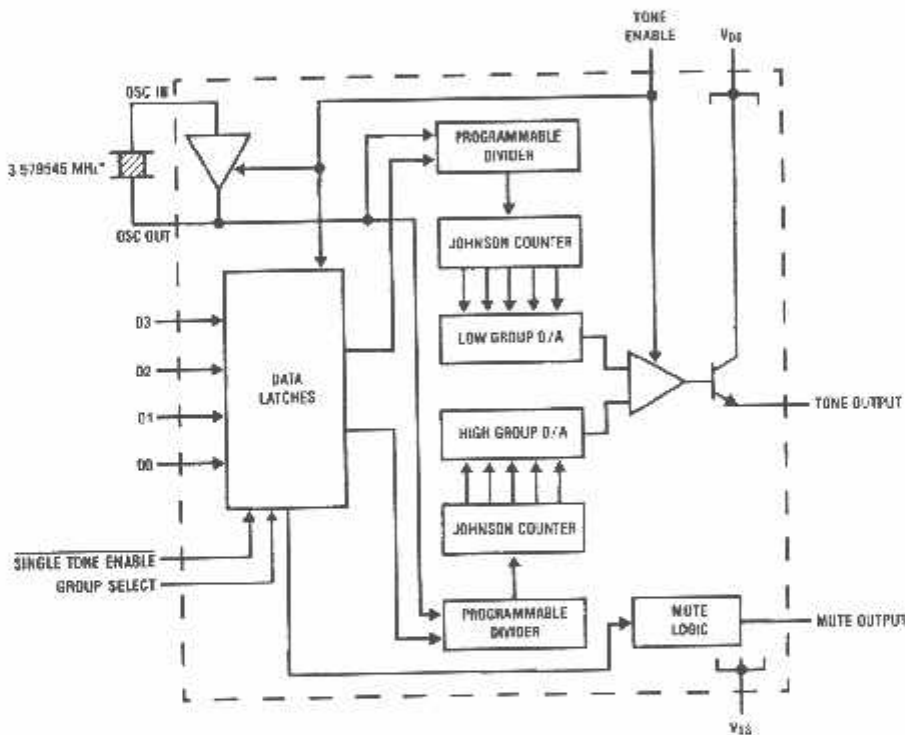
General Description

This CMOS device provides low cost tone-dialing capability in microprocessor-controlled telephone applications. 4-bit binary data is decoded directly, without the need for conversion to simulated keyboard inputs required by standard DTMF generators. With the TONE ENABLE input low, the oscillator is inhibited and the device is in a low power idle mode. On the low-to-high transition of TONE ENABLE, data is latched into the device and the selected tone pair from the standard DTMF frequencies is generated. An open-drain N-channel transistor provides a MUTE output during tone generation.

Features

- Direct microprocessor interface
- Binary data inputs with latches
- Generates 16 standard tone pairs
- On-chip 3.579545 MHz crystal-controlled oscillator
- Better than 0.64% frequency accuracy
- High group pre-emphasis
- Low harmonic distortion
- MUTT output interfaces to speech network
- Low power idle mode
- 3.5V-8V operation

Block Diagram



TL19504-1

*Crystal Specification: Parallel Resonant 3.579545 MHz, $R_s \leq 150\Omega$, $L = 100 \text{ mH}$, $C_0 = 5 \text{ pF}$, $C_1 = 0.32 \text{ pF}$

Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage ($V_{DD} - V_{SS}$)	12V
MUTE Voltage	12V
Maximum Voltage at Any Other Pin	$V_{I(X)} + 0.3V$ to $V_{SS} - 0.3V$

Operating Temperature, T_A	-30°C to $+70^\circ\text{C}$
Storage Temperature	-55°C to $+150^\circ\text{C}$
Maximum Power Dissipation	500 mW

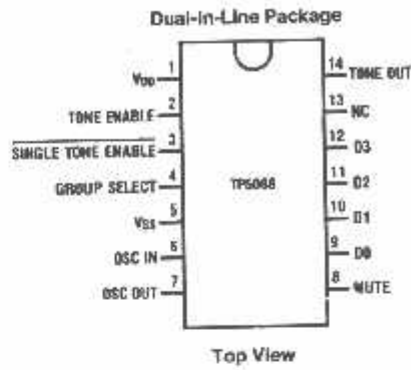
Electrical Characteristics

Unless otherwise noted, limits printed in **BOLD** characters are guaranteed for $V_{DD} = 3.5V$ to $8V$, $T_A = 0^\circ\text{C}$ to $+70^\circ\text{C}$ by correlation with 100% electrical testing at $T_A = 25^\circ\text{C}$. All other limits are assured by correlation with other production tests and/or product design and characterization.

Parameter	Conditions	Min	Typ	Max	Units
Minimum Supply Voltage, V_{DD} (min)	Generating Tones	3.5			V
Minimum Supply Voltage for Data Input, TONE ENABLE and MUTE Logic Functions		2			V
Operating Current Idle	$R_L = \infty$, D0-D3 Open		55	350	μA
Generating Tones	$V_{DD} = 3.5V$, Mute Open		1.5	2.5	mA
Input Pull-Up Resistance D0-D3			100		k Ω
TONE ENABLE			50		k Ω
Input Low Level TONE ENABLE, D0-D3				0.2 V_{DD}	V
Input High Level TONE ENABLE, D0-D3		0.8 V_{DD}			V
MUTE OUT Sink Current (TONE ENABLE LOW)	$V_{DD} = 3.5V$ $V_O = 0.5V$	0.4			mA
MUTE OUT Leakage Current (TONE ENABLE HIGH)	$V_{DD} = 3.5V$ $V_O = V_{DD}$		1		μA
Output Amplitudes Low Group	$R_L = 240\ \Omega$ $V_{OH} = 3.5V$ $T_A = 25^\circ\text{C}$	130	170	220	mVrms
High Group		180	230	310	mVrms
Mean Output DC Offset	$V_{DD} = 3.5V$ $V_{DD} = 8V$		1.2 3.6		V
High Group Pre-Emphasis		2.2	2.7	3.2	dB
Dual Tone/Total Harmonic Distortion Ratio	1 MHz Bandwidth, $V_{DD} = 5V$ $R_L = 240\ \Omega$	-20			dB
Start-Up Time (to 90% Amplitude), t_{OSC}			4		ms
Data Set-Up Time, t_S (Figure 2)	$V_{DD} = 5V$	100			ns
Data Hold Time, t_H	$V_{DD} = 5V$	280			ns
Data Duration t_W	$V_{DD} = 5V$	600			ns

Note 1: R_L is the external load resistor connected from TONE OUT to V_{SS} .

Connection Diagram



TLA 1/5004-2

Order Number TP5068WM or TP5068N
See NS Package M14B or N14A

Functional Description

With the TONE ENABLE pin pulled low, the device is in a low power idle mode, with the oscillator inhibited and the output transistor turned off. Data on inputs D0-D3 is ignored until a rising transition on TONE ENABLE. Data meeting the timing specifications is latched in, the oscillator and output stage are enabled, and tone generation begins. The decoded data sets the high group and low group programmable counters to the appropriate divide ratios. These counters sequence two ratioed-capacitor D/A converters through a series of 28 equal duration steps per sine wave cycle. On-chip regulators ensure good stability of tone amplitudes with variations in supply voltage and temperature. The two tones are summed by a mixer amplifier, with pre-emphasis applied to the high group tone. The output is an NPN emitter-follower requiring the addition of an external load resistor to V_{SS} .

Table I shows the accuracies of the tone output frequencies and Table II is the Functional Truth Table.

TABLE I. Output Frequency Accuracy

Tone Group	Standard DTMF (Hz)	Tone Output Frequency	% Deviation from Standard
Low Group	697	694.8	-0.32
	770	770.1	+0.02
	852	852.4	+0.03
	941	940.0	-0.11
High Group	1209	1206.0	-0.24
	1336	1331.7	-0.32
	1477	1486.5	+0.64
	1633	1639.0	+0.37

Pin Descriptions

V_{DD} (Pin 1): This is the positive supply to the device, referenced to V_{SS} . The collector of the TONE OUT transistor is also connected to this pin.

V_{SS} (Pin 5): This is the negative voltage supply. All voltages are referenced to this pin.

OSC IN, OSC OUT (Pins 6 and 7): All tone generation timing is derived from the on-chip oscillator circuit. A low-cost

3.579545 MHz A-cut crystal (NTSC TV color-burst) is needed between pins 6 and 7. Load capacitors and a feedback resistor are included on-chip for good start-up and stability. The oscillator is stopped when the TONE ENABLE input is pulled to logic low.

TONE ENABLE Input (Pin 2): This input has an internal pull-up resistor. When TONE ENABLE is pulled to logic low, the oscillator is inhibited and the tone generators and output transistor are turned off. A low to high transition on TONE ENABLE latches in data from D0-D3. The oscillator starts, and tone generation continues until TONE ENABLE is pulled low again.

MUTE (Pin 8): This output is an open-drain N-channel device that sinks current to V_{SS} when TONE ENABLE is low and no tones are being generated. The device turns off when TONE ENABLE is high.

D0, D1, D2, D3 (Pins 9, 10, 11, 12): These are the inputs for binary-coded data, which is latched in on the rising edge of TONE ENABLE. Data must meet the timing specifications of Figure 2. At all other times these inputs are ignored and may be multiplexed with other system functions.

TONE OUT (Pin 14): This output is the open emitter of an NPN transistor, the collector of which is connected internally to V_{DD} . When an external load resistor is connected from TONE OUT to V_{SS} , the output voltage on this pin is the sum of the high and low group tones superimposed on a DC offset. When not generating tones, this output transistor is turned off to minimize the device idle current.

SINGLE TONE ENABLE (Pin 3): This input has an internal pull-up resistor. When pulled to V_{SS} , the device is in single tone mode and only a single tone will be generated at pin 14 (for testing purposes). For normal operation, leave this pin open-circuit or pull to V_{DD} .

GROUP SELECT (Pin 4): This pin is used to select the high group or low group frequency when the device is in single tone mode. It has an internal pull-up resistor. Leaving this pin open-circuit or pulling it to V_{DD} will generate the high group, while pulling to V_{SS} will generate the low group frequency at the TONE OUT pin.

TABLE II. Functional Truth Table

Keyboard Equivalent	Data Inputs				TONE ENABLE	TONES OUT		MUTE
	D3	D2	D1	D0		f_L (Hz)	f_H (Hz)	
X	X	X	X	X	0	0V	0V	0V
1	0	0	0	1	✓	697	1209	O/C
2	0	0	1	0	✓	697	1336	O/C
3	0	0	1	1	✓	697	1477	O/C
4	0	1	0	0	✓	770	1209	O/C
5	0	1	0	1	✓	770	1336	O/C
6	0	1	1	0	✓	770	1477	O/C
7	0	1	1	1	✓	852	1209	O/C
8	1	0	0	0	✓	852	1336	O/C
9	1	0	0	1	✓	852	1477	O/C
0	1	0	1	0	✓	941	1336	O/C
*	1	0	1	1	✓	941	1209	O/C
#	1	1	0	0	✓	941	1477	O/C
A	1	1	0	1	✓	697	1633	O/C
B	1	1	1	0	✓	770	1633	O/C
C	1	1	1	1	✓	852	1633	O/C
D	0	0	0	0	✓	941	1633	O/C

Timing Diagram

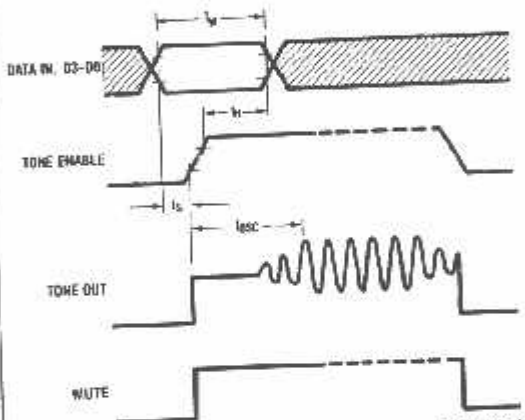
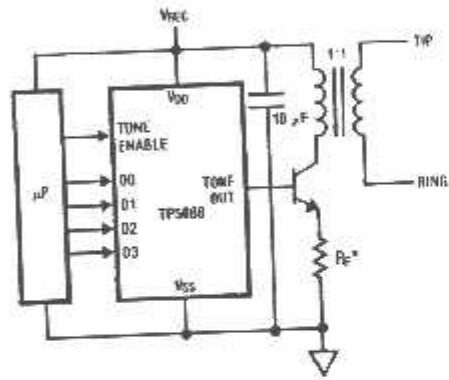


FIGURE 2

TLH15004-3

Typical Application

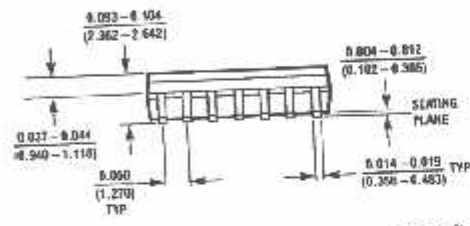
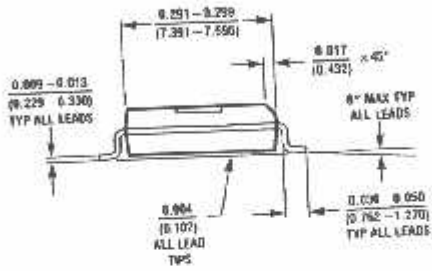
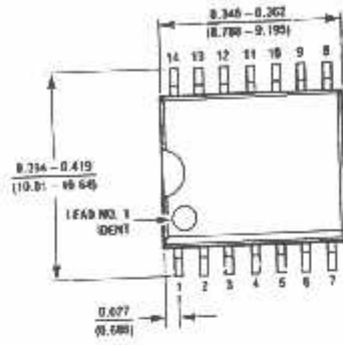


*Adjust R_E for desired tone amplitude.

FIGURE 3

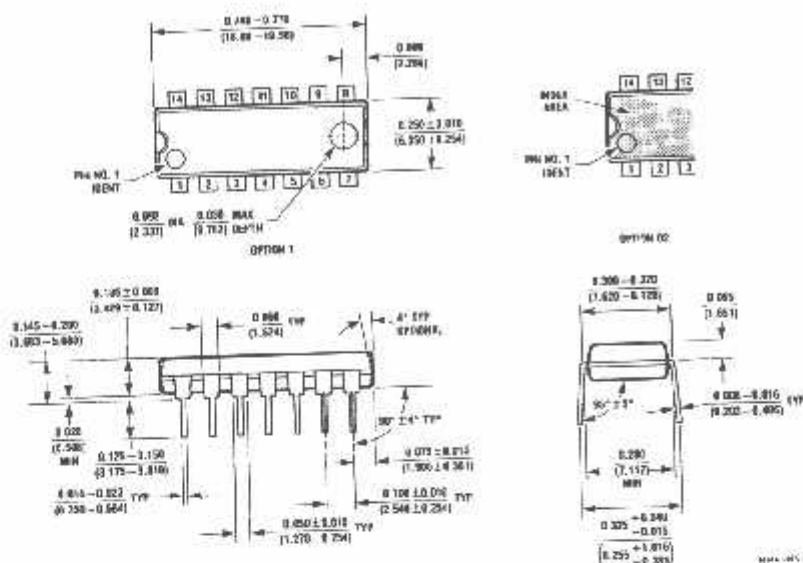
TLH15004-4

Physical Dimensions inches (millimeters)



Order Number TP5088WM
NS Package Number M14B

Physical Dimensions Inches (millimeters) (Continued)



Molded Dual-In-Line (N)
Order Number TP5088N
NS Package Number N14A

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform, when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

National Semiconductor Corporation
 1111 West Basin Road
 Arlington, TX 76017
 Tel: (800) 272-9959
 Fax: (1800) 737-7018

National Semiconductor Europe
 Fax: (+49) 0 180-530 16 66
 Email: eu@nsc.kirchhoff.muc.com
 Deutsch Tel: (+49) 0 180-530 66 66
 English Tel: (+49) 0 180-530 78 32
 Français Tel: (+49) 0 180-530 92 56
 Italiano Tel: (+49) 0 180-534 14 80

National Semiconductor Hong Kong Ltd.
 11th Floor, Straight Block,
 Ocean Centre, 5 Canton Rd,
 Tsimshatsui, Kowloon,
 Hong Kong
 Tel: (852) 2737-1500
 Fax: (852) 2736-0560

National Semiconductor Japan Ltd.
 Tel: 81-043-298-3300
 Fax: 81-043-292-0400

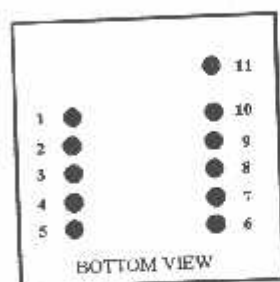
National does not assume any responsibility for use of any circuitry described, without patent, in any product and National reserves the right to change specifications and specifications.

ID SERIES DATASHEET Feb 10, 2004

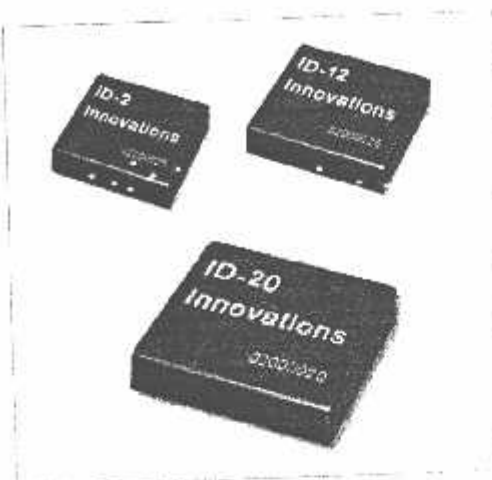
ID-2 / ID-12 / ID-20

The ID2, ID12 and ID20 are similar to the ID0, ID10 and ID15 MK(ii) series devices, but they have extra pins which allow Magnetic Emulation output to be included in the functionality. The ID-12 and ID-20 come with internal antennas, and have read ranges of 12+ cm and 16+ cm, respectively. With an external antenna, the ID-2 can deliver read ranges of up to 25 cm. All three readers support ASCII, Wiegand26 and Magnetic ABA Track2 data formats.

ID2 / ID12 / ID20 PIN-OUT



1. GND
2. RES (Reset Bar)
3. ANT (Antenna)
4. ANT (Antenna)
5. CP
6. Future
7. +/- (Format Selector)
8. D1 (Data Pin 1)
9. D0 (Data Pin 0)
10. LED (LED / Beeper)
11. +5V



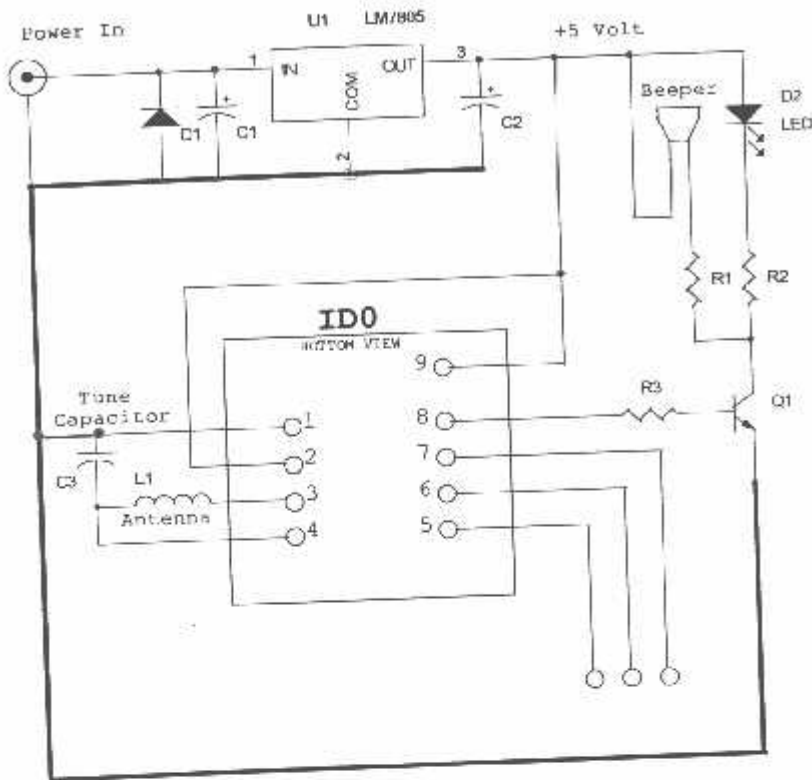
Operational and Physical Characteristics

Parameters	ID-2	ID-12	ID-20
Read Range	N/A (no internal antenna)	~2+ cm	16+ cm
Dimensions	21 mm x 19 mm x 6 mm	25 mm x 25 mm x 7 mm	40 mm x 40 mm x 9 mm
Frequency	125 kHz	125 kHz	125 kHz
Card Format	EM 4001 or compatible	EM 4001 or compatible	EM 4001 or compatible
Encoding	Manchester 64-bit, modulus 64	Manchester 64-bit, modulus 64	Manchester 64-bit, modulus 64
Power Requirement	5 VDC @ 13mA nominal	5 VDC @ 30mA nominal	5 VDC @ 65mA nominal
I/O Output Current	+/-200mA PK	-	-
Voltage Supply Range	+4.6V through +5.4V	+4.6V through +5.4V	+4.6V through +5.4V

Pin Description & Output Data Formats

Pin No.	Description	ASCII	Magnet Emulation	Wiegand26
Pin 1	Zero Volts and Tuning Capacitor Ground	GND 0V	GND 0V	GND 0V
Pin 2	Strap to +5V	Reset Bar	Reset Bar	Reset Bar
Pin 3	To External Antenna and Tuning Capacitor	Antenna	Antenna	Antenna
Pin 4	To External Antenna	Antenna	Antenna	Antenna
Pin 5	Card Present	No function	Card Present	No function
Pin 6	Future	Future	Future	Future
Pin 7	Format Selector (+/-)	Strap to GND	Strap to Pin 10	Strap to +5V
Pin 8	Data 1	CMOS	Clock	One Output
Pin 9	Data 0	TTL Data (inverted)	Data	Zero Output
Pin 10	3.1 kHz Logic	Beeper / LED	Beeper / LED	Beeper / LED
Pin 11	DC Voltage Supply	+5V	+5V	+5V

Circuit Diagram for the ID0



COMPONENT LIST

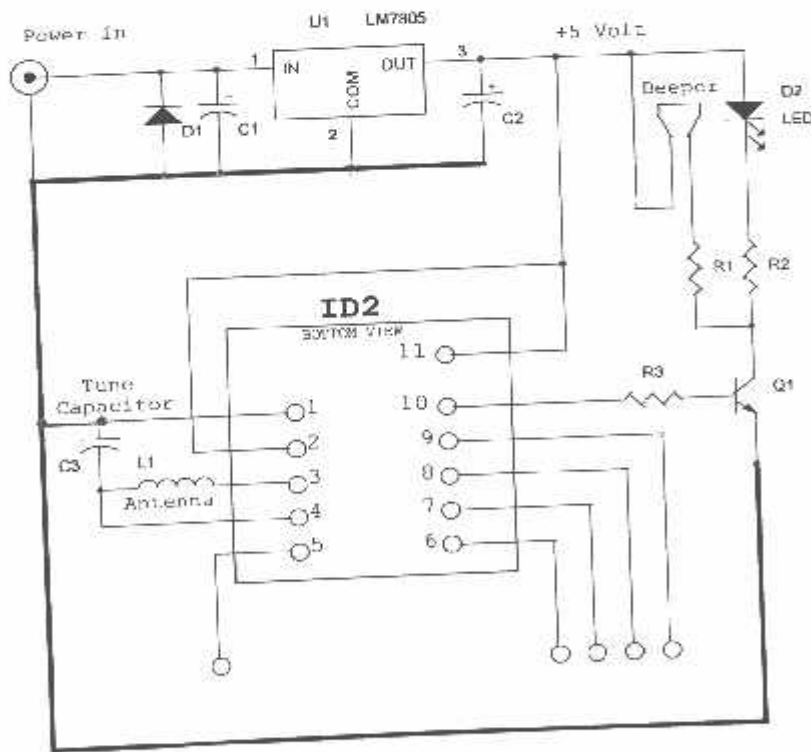
- R1 = 100R
- R2 = 1K
- R3 = 1K
- C1 = 100uF 16V
- C2 = 100uF 10V
- C3 = 1nF COG 100V *
- Beeper = 2.7-3.5KHz 100R
- D1 = 1N4001
- D2 = GREEN LED
- U1 = LM7805
- Q1 = UTC8050 (NPN)
- L1 = 640Uh

ID0 = ID Innovations ID0

* Please Note the ID0 has an internal tuning capacitor of 1.5nF and this makes the total tuning capacity = 2.5nF

The 3.1KHz Beeper Logic is centered for most Beepers in range 2.7-3.5KHz

Circuit Diagram for the ID2



COMPONENT LIST

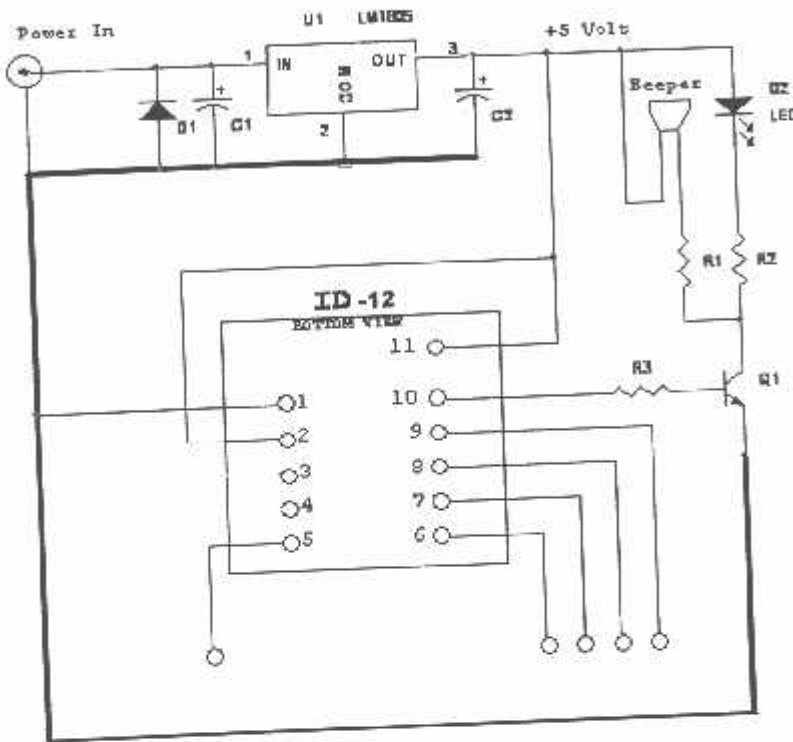
- R1 = 100R
- R2 = 1K
- R3 = 1K
- C1 = 100uF 16V
- C2 = 100uF 10V
- C3 = 1nF COG 100V *
- Beeper = 2.7-3.5KHz 100R
- D1 = 1N4001
- D2 = GREEN LED
- U1 = LM7805
- Q1 = UTC8050 (NPN)
- L1 = 640Uh

ID2 = ID Innovations ID2

* Please Note the ID2 has an internal tuning capacitor of 1.5nF and this makes the total tuning capacity = 2.5nF

The 3.1KHz Beeper Logic is centered for most Beepers in range 2.7-3.5KHz

Circuit Diagram for the ID-12



COMPONENT LIST

- R1 = 100R
- R2 = 1K
- R3 = 1K
- C1 = 100uF 16V
- C2 = 100uF 10V
- Beeper = 2.7-3.5KHz 100R
- D1 = 1N4001
- D2 = GREEN LED
- U1 = LM7805
- Q1 = UTC8050 (NPN)
- ID2 = ID Innovations ID2

* Please Note the ID2 has an internal tuning capacitor of 1.5nF and this makes the total tuning capacity = 2.5nF

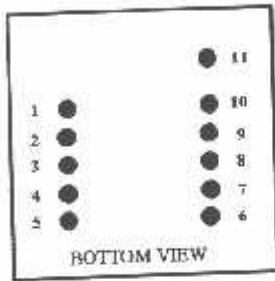
The 3.1Khz Beeper Logic is centered for most Beepers in range 2.7-3.5Khz

ID-2RW, ID-12RW Brief Data

The ID2-RW, ID12-RW and ID15-RW are a new series of Read/Write modules for the Temec Q5 tag. It has full functionality including password. They contain built-in algorithms to assist customers programming the popular Sokymat Unique type tag. Password protection is allowed. Control is via a host computer using a simple terminal program such as hyper terminal or Qmodem.



ID2 / ID12 / ID20 PIN-OUT



- 1 GND
- 2 RES (Reset Bar)
- 3 ANT (Antenna)
- 4 ANT (Antenna)
- 5 Future
- 6 Program LED
- 7 ASCII in
- 8 Future
- 9 ASCII Out
- 10 Read (LED / Beeper)
- 1+ +5V

Operational and Physical Characteristics

Parameters	ID-2RW	ID-12RW	ID-20RW
Read Range	N/A (no internal antenna)	12+ cm (Unique Format)	15+ cm (Unique Format)
Dimensions	21 mm x 19 mm x 6 mm	26 mm x 25 mm x 7 mm	40 mm x 40 mm x 9 mm
Frequency	125 kHz	125 kHz	125 kHz
Card Format	Temec Q5555	Temec Q5555	Temec Q5555
Read Encoding	Manchester modulus 64	Manchester modulus 64	Manchester modulus 64
Power Requirement	5 VDC @ 13mA nominal	5 VDC @ 30mA nominal	5 VDC @ 50mA nominal
I/O Output Current	+/-200mA PK	-	-
Voltage Supply Range	+4.6V through +5.4V	+4.6V through +5.4V	+4.6V through +5.4V
Coil Detail	L = 0.6mH - 1.5mH, Q = 15-30	-	-

Description

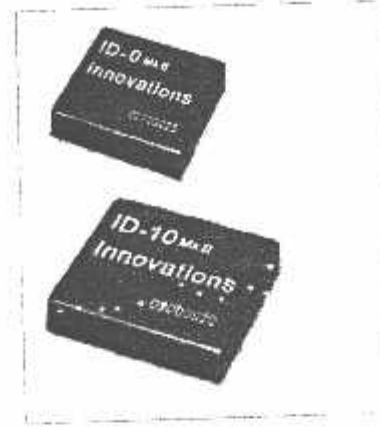
A host computer is required to send the commands to the module. A simple terminal program such as Qmodem or Hyper-terminal can be used to send commands to the module. The blocks are individually programmable. If you have ever found that the Q5 can be a bit 'Twitchy' to program this programmer module is your solution. The command interface is simple to use and easily understood. The programmer also has two types of internal reader. One of these is provided to read Sokymat 'Unique' type tag configuration.

Low Cost Short-Range Proximity Readers

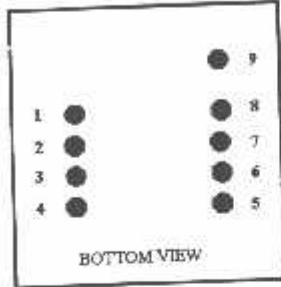
ID-0 / ID-10 / ID-15 MK(ii) Series

Maintenance only. Consider using the ID-2, ID-12 and the ID-20 that have improved performance.

The ID Series short-range readers come in three different sizes and read ranges. Both the ID-10 and ID-15 come with internal antennas, and have read ranges of 12+ cm and 16+ cm, respectively. With an external antenna, the ID-0 Mk(ii) can deliver read ranges of up to 25 cm. All three readers support ASCII and Wiegand26 data formats.



ID0 / ID10 / ID15 PIN-OUT



1. GND
2. RES (Reset Bar)
3. ANT (Antenna)
4. ANT (Antenna)
5. +/- (Format Selector)
6. D1 (Data Pin 1)
7. D0 (Data Pin 0)
8. LED (LED / Beeper)
9. +5V

Operational and Physical Characteristics

Parameters	ID-0	ID-10	ID-15
Read Range	N/A (no internal antenna)	12+ cm	15+ cm
Dimensions	21 mm x 19 mm x 6 mm	26 mm x 25 mm x 7 mm	40 mm x 40 mm x 9 mm
Frequency	125 kHz	125 kHz	125 kHz
Card Format	EM 4001 or compatible	EM 4001 or compatible	EM 4001 or compatible
Encoding	Manchester 64-bit, modulus 64	Manchester 64-bit, modulus 64	Manchester 64-bit, modulus 64
Power Requirement	5 VDC @ 13mA nominal	5 VDC @ 30mA nominal	5 VDC @ 50mA nominal
I/O Output Current	+/-200mA PK	-	-
Voltage Supply Range	+4.6V through +5.4V	+4.6V through +5.4V	+4.6V through +5.4V

Pin Description & Output Data Formats

Pin No.	Description	ASCII	Wiegand26
Pin 1	Zero Volts and Tuning Capacitor Ground	GND 0V	GND 0V
Pin 2	Strap to +5V	Reset Bar	Reset Bar
Pin 3	To External Antenna and Tuning Capacitor	Antenna	Antenna
Pin 4	To External Antenna	Antenna	Antenna
Pin 5	Format Selector (+/-)	Strap to GND	Strap to +5V
Pin 6	Data 1	CMOS	One Output
Pin 7	Data 0	TTL Data (inverted)	Zero Output
Pin 8	3.1 kHz Logic	Beeper / LED	Beeper / LED
Pin 9	DC Voltage Supply	+5V	+5V

Advanced Digital Reader Technology

---Better by Design

DATA FORMATS

Output Data Structure – ASCII

STX (02h)	DATA (10 ASCII)	CHECK SUM (2 ASCII)	CR	LF	ETX (03h)
-----------	-----------------	---------------------	----	----	-----------

The 1byte (2 ASCII characters) Check sum is the "Exclusive OR" of the 5 hex bytes (10 ASCII) Data characters.]

Output Data Structure – Wiegand26

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26
P	E	E	E	E	E	E	E	E	E	E	E	E	O	O	O	O	O	O	O	O	O	O	O	O	P
Even parity (E)													Odd parity (O)												

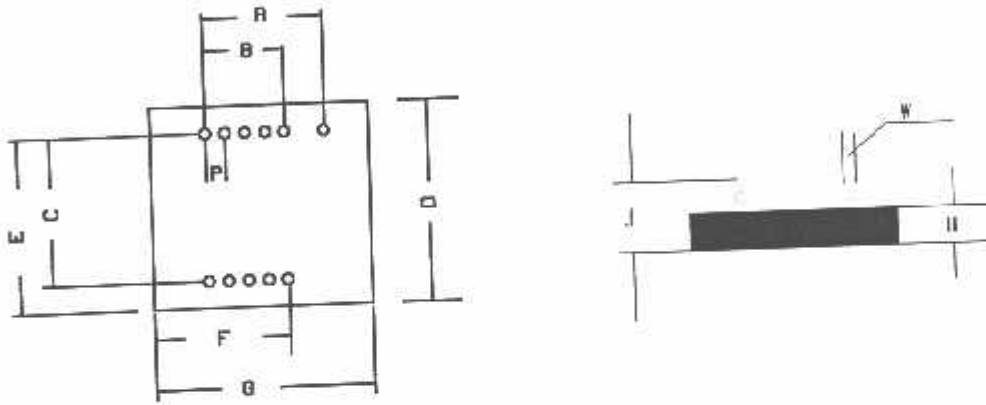
P = Parity start bit and stop bit

Output Data Magnetic ABA Track2

10 Leading Zeros	SS	Data	ES	LCR	10 Ending Zeros
------------------	----	------	----	-----	-----------------

[SS is the Start Character of 11010, ES is the end character of 11111, LRC is the Longitudinal Redundancy Check.]

Dimensions (Top View) (mm)



	ID-0/ID-2			ID-10/ID-12			ID-15/ID-20		
	Nom.	Min.	Max.	Nom.	Min.	Max.	Nom.	Min.	Max.
A	12.0	11.6	12.4	12.0	11.6	12.4	12.0	11.6	12.4
B	8.0	7.6	8.4	8.0	7.6	8.4	8.0	7.6	8.4
C	15.0	14.6	15.4	15.0	14.6	15.4	15.0	14.6	15.4
D	20.5	20.0	21.5	25.3	24.9	25.9	40.3	40.0	41.0
E	18.5	18.0	19.2	20.3	19.8	20.9	27.8	27.5	28.5
F	14.0	13.0	14.8	16.3	15.8	16.9	22.2	21.9	23.1
G	22.0	21.6	22.4	26.4	26.1	27.1	38.5	38.2	39.2
P	2.0	1.8	2.2	2.0	1.8	2.2	2.0	1.8	2.2
H	5.92	5.85	6.6	6.0	5.8	6.6	6.8	6.7	7.0
J	9.85	9.0	10.5	9.9	9.40	10.5	9.85	9.4	10.6
W	0.66	0.62	0.67	0.66	0.62	0.67	0.66	0.62	0.67

Note – measurements do not include any burring of edges.

NOTICE - Innovated Devices reserve the right to change these specifications without prior notice.

Advanced Digital Reader Technology

---Better by Design


```
unit Unit1;
```

```
interface
```

```
uses
```

```
Windows, Messages, SysUtils, Variants, Classes, Graphics, Controls, Forms,  
Dialogs, Menus, ExtCtrls, StdCtrls, Grids, DBGrids, DB, ADODB, CPort,  
Buttons, DBCtrls;
```

```
type
```

```
TForm1 = class(TForm)  
    Notebook1: TNotebook;  
    MainMenu1: TMainMenu;  
    file1: TMenuItem;  
    close1: TMenuItem;  
    operasi1: TMenuItem;  
    lihatdata1: TMenuItem;  
    ADOConnection1: TADOConnection;  
    ADOQuery1dapeg: TADOQuery;  
    DataSource1: TDataSource;  
    ComPort1: TComPort;  
    Panel1: TPanel;  
    Panel2: TPanel;  
    Label13: TLabel;  
    Label14: TLabel;  
    Label15: TLabel;  
    Label16: TLabel;  
    Label17: TLabel;  
    Label18: TLabel;  
    Label19: TLabel;  
    Label10: TLabel;  
    Label11: TLabel;  
    Label12: TLabel;  
    Label13: TLabel;  
    BitBtn1: TBitBtn;  
    tampilan1: TMenuItem;  
    datakehadiran1: TMenuItem;  
    DBGrid1: TDBGrid;  
    ADOQuery2dahadir: TADOQuery;  
    DataSource2: TDataSource;  
    operasi2: TMenuItem;  
    tambahdatapegawai1: TMenuItem;  
    Label1: TLabel;  
    Label2: TLabel;  
    Label14: TLabel;  
    Label15: TLabel;  
    EdNoID: TEdit;  
    EdNama: TEdit;  
    EdNIP: TEdit;  
    EdJabatan: TEdit;  
    Btsimpandapeg: TButton;  
    BtTutuptambah: TButton;  
    Btlihatdapeg: TButton;  
    LbNoId: TLabel;  
    LbNama: TLabel;
```

```
6     LbNIP: TLabel;  
7     Lbtglmasuk: TLabel;  
8     Lbjammasuk: TLabel;  
9     Lbwaktuterlambat: TLabel;  
0     Lbtglkeluar: TLabel;  
1     Lbjamkeluar: TLabel;  
2     Btcek: TButton;  
3     EdCekID: TEdit;  
4     DBGrid2: TDBGrid;  
5     BtSimpan: TButton;  
6     Button2: TButton;  
7     Edhapusnamahadir: TEdit;  
8     Label16: TLabel;  
9     Label17: TLabel;  
0     EdHapustglmskhadir: TEdit;  
1     BtHapushadir: TButton;  
2     Label18: TLabel;  
3     Label19: TLabel;  
4     EdHapusIDpegawai: TEdit;  
5     Label20: TLabel;  
6     BtHapuspegawai: TButton;  
7     Laporan1: TMenuItem;  
8     LihatLaporan1: TMenuItem;  
9     Button1: TButton;  
0     Label21: TLabel;  
1     LbPOS: TLabel;  
2     DBNavigator1: TDBNavigator;  
3     DBNavigator2: TDBNavigator;  
4     ADOConnection2: TADOConnection;  
5     DataSource3: TDataSource;  
6     ADOQuery1: TADOQuery;  
7     button: TImage;  
8     GroupBox1: TGroupBox;  
9     Label22: TLabel;  
0     edbt: TEdit;  
1     buton: TButton;  
2     ADOConnection3: TADOConnection;  
3     ADOQuery2: TADOQuery;  
4     DataSource4: TDataSource;  
5     lbcipta: TLabel;  
6     lbpasscipta: TLabel;  
7     lbl: TLabel;  
8     Fedit1: TEdit;  
9     procedure close1Click(Sender: TObject);  
100    procedure lihatdata1Click(Sender: TObject);  
101    procedure tambahdata1Click(Sender: TObject);  
102    procedure BtlihatdapegClick(Sender: TObject);  
103  
104    procedure ComPort1RxChar(Sender: TObject; Count: Integer);  
105    procedure tampilan1Click(Sender: TObject);  
106    procedure BitBtn1Click(Sender: TObject);  
107    procedure datakehadiran1Click(Sender: TObject);  
108    procedure tambahdatapegawai1Click(Sender: TObject);  
109    procedure BtsimpandapegClick(Sender: TObject);  
110    procedure BtTutupTambahClick(Sender: TObject);
```

```

1  procedure BtcekClick(Sender: TObject);
2  procedure BtSimpanClick(Sender: TObject);
3  procedure Button2Click(Sender: TObject);
4  procedure BtHapusadirClick(Sender: TObject);
5  procedure BtHapuspegawaiClick(Sender: TObject);
6  procedure FormCreate(Sender: TObject);
7  procedure kirimdata(data:string);
8  procedure LihatLaporan1Click(Sender: TObject);
9  procedure Button1Click(Sender: TObject);
10 procedure buttonClick(Sender: TObject);
11 procedure butonClick(Sender: TObject);
12 procedure messagel;
13
14 private
15   { Private declarations }
16 public
17   { Public declarations }
18 end;
19
20 var
21   Form1: TForm1;
22   dtserial,s,s1: string;
23   j,jaml:integer;
24 implementation
25
26 uses Unit3, Unit5, Unit6, Unit7;
27
28 {$R *.dfm}
29
30 procedure TForm1.kirimdata(data:string);
31 begin
32   Sleep(500);
33   ComPort1.WriteStr(data);
34
35 end;
36
37 procedure TForm1.close1Click(Sender: TObject);
38 begin
39   close;
40 end;
41
42 procedure TForm1.lihatdata1Click(Sender: TObject);
43 begin
44   Notebook1.ActivePage:='datapegawai';
45 end;
46
47 procedure TForm1.tambahdata1Click(Sender: TObject);
48 begin
49   Notebook1.ActivePage:='operasi';
50 end;
51
52 procedure TForm1.BtlihatdapegClick(Sender: TObject);
53 begin
54   ADOQuery1dapeg.Close;
55   ADOQuery1dapeg.SQL.Clear;

```

```
56 ADOQuery1dapeg.SQL.Add('select * from datapegawai');
57 ADOQuery1dapeg.Open;
58 end;
69
70
71
72 procedure TForm1.ComPort1RxChar(Sender: TObject; Count: Integer);
73 var idcom,i:integer;
74     s2:string;
75 begin
76 ComPort1.ReadStr(dtserial,Count);
77 s:=s+dtserial;
78 Edit1.Text:=s;
79 inc(j);
80
81 if j=9 then
82 begin
83 s1:=s[1];
84 s2:=copy(s,2,8);
85 EdCekID.Text:=IntToStr(StrToInt('$'+s2));
86 Btcek.Click;
87
88 s:='';
89 s2:='';
90 j:=0;
91 end;
92 end;
93
94 procedure TForm1.tampilan1Click(Sender: TObject);
95 begin
96 Notebook1.ActivePage:='tampilan';
97 end;
98
99 procedure TForm1.BitBtn1Click(Sender: TObject);
100 begin
101 close;
102 end;
103
104 procedure TForm1.datakehadiran1Click(Sender: TObject);
105 begin
106 Notebook1.ActivePage:='datakehadiran';
107 end;
108
109
110 procedure TForm1.tambahdatapegawai1Click(Sender: TObject);
111 begin
112 Notebook1.ActivePage:='tambahdatapegawai';
113 end;
114
115
116 procedure TForm1.BtsimpandapegClick(Sender: TObject);
117 begin
118 if EdNoID.text='' then
119 Application.MessageBox('No ID tidak boleh kosong','Cek No ID',MB_OK or
120 MB_ICONERROR)
```

```

10  else
11  begin
12  ADOQuery1dapeg.Close;
13  ADOQuery1dapeg.SQL.Clear;
14  ADOQuery1dapeg.SQL.Add('insert into datapegawai values
15  (:noid, :nama, :nip, :jabatan)');
16  ADOQuery1dapeg.Parameters.ParamByName('noid').Value:=EdNoID.Text;
17  ADOQuery1dapeg.Parameters.ParamByName('nama').Value:=EdNama.Text;
18  ADOQuery1dapeg.Parameters.ParamByName('nip').Value:=EdNIP.Text;
19  ADOQuery1dapeg.Parameters.ParamByName('jabatan').Value:=EdJabatan.Text;
20  ADOQuery1dapeg.ExecSQL;
21  Application.MessageBox('data pegawai telah ditambah','Informasi',MB_OK or
22  MB_ICONEXCLAMATION);
23  EdNoID.Text:='';
24  EdNama.Text:='';
25  EdNIP.Text:='';
26  EdJabatan.Text:='';
27  end;
28
29  end;
30
31  procedure TForm1.BtTutupTambahClick(Sender: TObject);
32  begin
33  Notebook1.ActivePage:='datapegawai';
34  end;
35
36  procedure TForm1.BtcekClick(Sender: TObject);
37  var
38  dataedit:Tstringlist;
39  jam,menit:integer;
40
41  begin
42  ADOQuery1dapeg.Close;
43  ADOQuery1dapeg.SQL.Clear;
44  ADOQuery1dapeg.SQL.Add('select * from datapegawai where No_ID='+QuotedStr(
45  EdCekID.Text));
46  ADOQuery1dapeg.Open;
47  if (EdCekID.Text = ADOQuery1dapeg.FieldByName('No_ID').AsString) and (
48  EdCekID.Text<>'') then
49  begin
50  LbNoId.Caption:=ADOQuery1dapeg.FieldByName('No_ID').AsString;
51  LbNama.Caption:=ADOQuery1dapeg.FieldByName('Nama').AsString;
52  LbNIP.Caption:=ADOQuery1dapeg.FieldByName('NRP').AsString;
53  if (s1='0')then
54  begin
55  LbPOS.Caption:='POS 1';
56  jam:=8;
57  end
58  else if (s1='1')then
59  begin
60  LbPOS.Caption:='POS 2';
61  jam:=7;
62  end
63  else if (s1='2')then
64  begin

```

```

71  LbPOS.Caption:='POS 3';
72  jaml:=7;
73  end
74  else if (sl='3')then
75  begin
76  LbPOS.Caption:='POS 4';
77  jaml:=7;
78  end
79  else if (sl='4')then
80  begin
81  LbPOS.Caption:='POS 5';
82  jaml:=7;
83  end
84  else if (sl='5')then
85  begin
86  LbPOS.Caption:='POS 6';
87  jaml:=7;
88  end
89  else if (sl='6')then
90  begin
91  LbPOS.Caption:='POS 7';
92  jaml:=7;
93  end
94  else if (sl='7')then
95  begin
96  LbPOS.Caption:='POS 8';
97  jaml:=7;
98  end
99  else if (sl='8')then
100 begin
101 LbPOS.Caption:='POS 9';
102 jaml:=7;
103 end
104 else if (sl='9')then
105 begin
106 LbPOS.Caption:='POS 10';
107 jaml:=7;
108 end;
109 ADOQuery2dahadir.Close;
110 ADOQuery2dahadir.SQL.Clear;
111 ADOQuery2dahadir.SQL.Add('select * from datakehadiran where No_ID='+QuotedStr(
EdCekID.Text)+'and TanggalMasuk='+QuotedStr(DateToStr(date))+' and
TanggalKeluar='+QuotedStr('none'));
112 ADOQuery2dahadir.Open;
113 dataedit:=TStringList.Create;
114 dataedit.Clear;
115 dataedit.Delimiter:=': ';
116 if (EdCekID.Text = ADOQuery2dahadir.FieldByName('No_ID').AsString) and (
DateToStr(date)=ADOQuery2dahadir.FieldByName('TanggalMasuk').AsString) and (
ADOQuery2dahadir.FieldByName('TanggalKeluar').AsString = 'none') then
117 begin
118 lbtglmasuk.Caption:=ADOQuery2dahadir.FieldByName('TanggalMasuk').AsString;
119 lbjammasuk.Caption:=ADOQuery2dahadir.fieldbyname('JamMasuk').AsString;
120 lbwaktuterlambat.Caption:=ADOQuery2dahadir.fieldbyname('WaktuTerlambat').
AsString;

```

```

21  Lbtglkeluar.Caption:=DateToStr(date);
22  Lbjamkeluar.Caption:=TimeToStr(time);
23
24  end
25  else
26  begin
27  ADOQuery2dahadir.Close;
28  ADOQuery2dahadir.SQL.Clear;
29  ADOQuery2dahadir.SQL.Add('select * from datakehadiran where No_ID='+QuotedStr(
EdCekID.Text)+'and TanggalMasuk='+QuotedStr(DateToStr(date)));
330 ADOQuery2dahadir.Open;
331 Lbtglmasuk.Caption:=DateToStr(Date);
332 Lbjammasuk.Caption:=TimeToStr(Time);
333 dataedit.DelimitedText:=Lbjammasuk.Caption;
334 jam:=StrToInt(dataedit[0]);
335 menit:=StrToInt(dataedit[1]);
336 menit:=((jam-jam1)* 60)+menit;
337 Lbwaktuterlambat.Caption:=IntToStr(menit)+' menit';
338
339 if (EdCekID.Text = ADOQuery2dahadir.FieldByName('No_ID').AsString)and (
DateToStr(date)=ADOQuery2dahadir.FieldByName('TanggalMasuk').AsString) then
340 Lbwaktuterlambat.Caption:='';
341
342 Lbtglkeluar.Caption:='';
343 Lbjamkeluar.Caption:='';
344 end;
345
346 kirimdata('1');
347 BtSimpan.Click;
348 end
349 else
350 begin
351
352 kirimdata('2');
353 end;
354 EdCekID.Text:='';
355
356 end;
357
358 procedure TForm1.BtSimpanClick(Sender: TObject);
359 begin
360
361 ADOQuery2dahadir.Close;
362 ADOQuery2dahadir.SQL.Clear;
363 if Lbtglkeluar.Caption = '' then
364 begin
365 ADOQuery2dahadir.SQL.Add('insert into datakehadiran
(Nama, No_ID, TanggalMasuk, JamMasuk, WaktuTerlambat, POS) values
(:nama, :noid, :tglmsk, :jammsk, :wktterlambat, :a)');
366 ADOQuery2dahadir.Parameters.ParamByName('nama').Value:=LbNama.Caption;
367 ADOQuery2dahadir.Parameters.ParamByName('noid').Value:=LbNoId.Caption;
368 ADOQuery2dahadir.Parameters.ParamByName('tglmsk').Value:=Lbtglmasuk.Caption;
369 ADOQuery2dahadir.Parameters.ParamByName('jammsk').Value:=Lbjammasuk.Caption;
370 ADOQuery2dahadir.Parameters.ParamByName('wktterlambat').Value:=
Lbwaktuterlambat.Caption;

```



```
371 ADOQuery2dahadir.Parameters.ParamByName('a').Value:=LbPOS.Caption;  
372 ADOQuery2dahadir.ExecSQL;  
373 end  
374 else  
375 begin  
376 ADOQuery2dahadir.SQL.Add('update datakehadiran set TanggalKeluar =' + QuotedStr(  
Lbtglkeluar.Caption) + ', JamKeluar=' + QuotedStr(Lbjamkeluar.Caption) + ' where  
No_ID=' + QuotedStr(LbNoId.Caption) + ' and TanggalMasuk =' + QuotedStr(  
Lbtglmasuk.Caption));  
377 ADOQuery2dahadir.ExecSQL;  
378 end;  
379 end;  
380  
381 procedure TForm1.Button2Click(Sender: TObject);  
382 begin  
383 ADOQuery2dahadir.Close;  
384 ADOQuery2dahadir.SQL.Clear;  
385 ADOQuery2dahadir.SQL.Add('select * from datakehadiran');  
386 ADOQuery2dahadir.Open;  
387 end;  
388  
389 procedure TForm1.BtHapushadirClick(Sender: TObject);  
390 begin  
391 ADOQuery2dahadir.Close;  
392 ADOQuery2dahadir.SQL.Clear;  
393 ADOQuery2dahadir.SQL.Add('delete from datakehadiran where Nama=' + QuotedStr(  
Edhapusnamahadir.Text) + ' and TanggalMasuk =' + QuotedStr(EdHapusglmskhadir.Text  
));  
394 ADOQuery2dahadir.ExecSQL;  
395 end;  
396  
397 procedure TForm1.BtHapuspegawaiClick(Sender: TObject);  
398 begin  
399 ADOQuery2dahadir.Close;  
400 ADOQuery2dahadir.SQL.Clear;  
401 ADOQuery2dahadir.SQL.Add('delete from datapegawai where No_ID=' + QuotedStr(  
EdHapusIDpegawai.Text));  
402 ADOQuery2dahadir.ExecSQL;  
403 end;  
404  
405 procedure TForm1.FormCreate(Sender: TObject);  
406 begin  
407 s:='';  
408 j:=0;  
409 Notebook1.ActivePage:='tampilan';  
410 end;  
411  
412 procedure TForm1.LihatLaporan1Click(Sender: TObject);  
413 begin  
414  
415 Form3.Show;  
416 //Form2.QuickRep1.Preview;  
417 end;  
418  
419 procedure TForm1.Button1Click(Sender: TObject);
```



```
20  begin
21  ComPort1.ShowSetupDialog;
22  end;
23
124 procedure TForm1.buttonClick(Sender: TObject);
125 begin
126  DM5.a;
127  end;
128
429 procedure TForm1.butonClick(Sender: TObject);
430 var bln,thn:integer;
431 begin
432  DM7.g;
433  end;
434 procedure TForm1.messagel;
435 begin
436  Application.MessageBox('Password salah','Akses Ditolak',MB_ICONSTOP);
437
438  end;
439
440
441  end.
442
```

```

1  unit Unit2;
2
3  interface
4
5  uses
6      Windows, Messages, SysUtils, Variants, Classes, Graphics, Controls, Forms,
7      Dialogs, QRCtrls, QuickRpt, DB, ADODB, ExtCtrls;
8
9  type
10     TForm2 = class(TForm)
11         QuickRep1: TQuickRep;
12         ADOConnection1: TADOConnection;
13         ADOQuery1: TADOQuery;
14         ColumnHeaderBand1: TQRBand;
15         DetailBand1: TQRBand;
16         PageHeaderBand1: TQRBand;
17         QRLabel1: TQRLabel;
18         QRLabel2: TQRLabel;
19         QRLabel3: TQRLabel;
20         QRLabel4: TQRLabel;
21         QRLabel5: TQRLabel;
22         QRLabel6: TQRLabel;
23         QRLabel7: TQRLabel;
24         QRLabel8: TQRLabel;
25         QRSysData1: TQRSysData;
26         QRDBText1: TQRDBText;
27         QRDBText2: TQRDBText;
28         QRDBText3: TQRDBText;
29         QRDBText4: TQRDBText;
30         QRDBText5: TQRDBText;
31         QRDBText6: TQRDBText;
32         QRDBText7: TQRDBText;
33         QRLabel9: TQRLabel;
34         procedure FormCreate(Sender: TObject);
35     private
36         { Private declarations }
37     public
38         { Public declarations }
39     end;
40
41     var
42         Form2: TForm2;
43
44     implementation
45
46     uses Unit3;
47
48     {SR *.dfm}
49
50     procedure TForm2.FormCreate(Sender: TObject);
51     begin
52         ADOQuery1.Close;
53         ADOQuery1.SQL.Clear;
54         ADOQuery1.SQL.Add('select * from datakehadiran where No_ID='+QuotedStr(NoIDLap
55         ));

```

```
55   ADOQuery1.Open;  
56   //Form3.Close;  
57  
58   end;  
59  
60   end.  
61
```

```
1  unit Unit3;
2
3  interface
4
5  uses
6      Windows, Messages, SysUtils, Variants, Classes, Graphics, Controls, Forms,
7      Dialogs, StdCtrls, Buttons;
8
9  type
10     TForm3 = class(TForm)
11         Label1: TLabel;
12         EdNoID: TEdit;
13         BitBtnOk: TBitBtn;
14         procedure BitBtnOkClick(Sender: TObject);
15     private
16         { Private declarations }
17     public
18         { Public declarations }
19     end;
20
21  var
22     Form3: TForm3;
23     NoIDLap:string;
24  implementation
25
26  uses Unit2;
27
28
29
30  {$R *.dfm}
31
32  procedure TForm3.BitBtnOkClick(Sender: TObject);
33  begin
34     NoIDLap:=EdNoID.Text;
35     Application.CreateForm(TForm2, Form2);
36     Form2.QuickRepl.Preview;
37
38  end;
39
40  end.
41
```

```

#include <mega8535.h>
#include <delay.h>
#include "Serial.C"
#define __Serial_C
#endif __Serial_C

```

```

void uart_init()

```

```

    BRR1=25;
    BRRH=0;
    UCSRA=0;
    UCSRB=0x98; //RX interrupt enabled, Txd,Rxd Enabled
    UCSR0B=0x18; //Txd,Rxd Enabled
    UCSRC=0x86; //8 bit data

```

```

char uart_receive()

```

```

while((UCSRA & 0x80) == 0x00);
return UDR;

```

```

void uart_send(char TxData)

```

```

while((UCSRA & 0x20) == 0x00);
UDR = TxData;

```

```

#endif

```

```

#define TOIE1 2
#define FALSE 0
#define TRUE 1
#define false 0
#define true 1

```

```

#define lampu_kedip PORTC.1
#define piratest PORTB.7
#define hook PORTC.2
#define tone_in PINC.3
#define ring PINC.4
#define tone_out PORTC.5
#define std PINC.6

```

```

signed char Serial_Buffer[30],ID_buffer[9],data_length,
jumlahring,Serial_current,mode,digit;
signed int timer_kedip,tial,tim_tunggu_PC;

pernahring,pernahstd,ceksanbung;

```

```

/*function prototype*/

```

AIProgram mikro UbdIsentral1_.c

```

timer1_init(void);
port_init(void);
send_DTMF(char dt);
read char read_DTMF();
read char rubah(char dt);

```

```

cek_ring();
terima_data();
tungguPC();

```

```

#pragma [TIM1_OVF] void timer1_ovf_isr(void)

```

```

IH = 0xF0; //setup
IL = 0x60;
++;
tunggu_PC++;
++timer_kedip>=500)

```

```

timer_kedip=0;
lampu_kedip=!lampu_kedip;
tone_out = !tone_out;
usart_send(mode|0x30);

```

```

#pragma [USART_RXC] void usart_rx_isr(void)

```

```

serial_current=UDR;
serial_Buffer[data_length]=serial_current;
data_length++;

```

```

*****/
int main()

```

```

timer1_init();
usart_init();
port_init();
#ifdef "sci"
data_length=0;
hook=false;
jumlahring=0;
tone_out=0;
while(1)
{

```

```

    switch (mode)

```

```

    {
        case 0: cek_ring();
                break;
        case 1: terima_data();
                break;

```

```
[A]Program mikro Ubd\sentra1_.c
```

```
ase 2: tungguPC();
    break;
default : mode=0;
    data_length=0;
    break;
```

```
*****/
```

```
timer1_init(void)
```

```
RLB = 0x00; //stop
PLH = 0xF0; //setup
PIL = 0x60;
RIA = 0x00;
RLB = 0x01; //start Timer
SK |= (1<<TOTE1); //set 8-bit Timer/Counter1 Overflow Interrupt Enable
```

```
-3 out tp5088
-7 in mt8870
```

```

o
npukedip (both) o
lay hook (both) o
me in (pos) i
inging (sentral) i
one out (pos) o
:td (both) i
ic i
=27h
```

```
id port_init(void)
```

```
DDRA = 0x0F;
PORTA= 0xF0; //int pullup
DDRC = 0x27;
```

```
id send_DTMF(char dt)
```

```
tone_out=0;
dt=dt&0x0F;
PORTA=dt;
delay_ms(1);
tone_out=1;
delay_ms(500);
tone_out=0;
delay_ms(500);
```

```
ed char read_DTMF()
```

```
    dt;  
    PINA>>4) & 0x0F;  
    dt==0x0A) dt=0;  
    dt;
```

```
ed char rubah(char dt)
```

```
    r balikan;  
  
    ((dt >= 0) && (dt<=9)) balikan=dt|0x30;  
    e if (dt == 0x0A) balikan = 'A';  
    e if (dt == 0x0B) balikan = 'B';  
    e if (dt == 0x0C) balikan = 'C';  
    e if (dt == 0x0D) balikan = 'D';  
    e if (dt == 0x0E) balikan = 'E';  
    e if (dt == 0x0F) balikan = 'F';  
    m balikan;
```

```
cek_ring()
```

```
    ok=false;  
    (ring)  
  
    tim1=0;  
    if (!pernahring)  
    {  
        pernahring=true;  
        if (++jumlahring >= 3)  
        {  
            hook=true;  
            mode=1;  
            digit=0;  
        }  
    }  
    else  
    {  
        pernahring=false;  
        if (tim1>=10000)  
        {  
            tim1=0;  
            jumlahring=0;  
        }  
    }  
}
```



```

rina_data()

i;

std)

E (!pernahstd)

// usart_send(digit|0x30);
pernahstd=true;
ID_buffer[digit]=read_DTMF();

digit++;
if (digit>=9)
{
//usart_send(' ');
for (i=0;i<9;i++) usart_send(zubah(ID_buffer[i]));
//usart_send(' ');
usart_send(ID_buffer[0]|0x30);
usart_send(ID_buffer[1]|0x30);
usart_send(ID_buffer[2]|0x30);
usart_send(ID_buffer[3]|0x30);
usart_send(ID_buffer[4]|0x30);
usart_send(ID_buffer[5]|0x30);
usart_send(ID_buffer[6]|0x30);
usart_send(ID_buffer[7]|0x30);
usart_send(ID_buffer[8]|0x30);*/
mode=2;
tim_tunggu_PC=0;
serial_current=255;
data_length=0;
}
}

sa
pernahstd=false;

```

```

1 tungguPC()

```

```

(tim_tunggu_PC >=60000)

mode=0;
look=false;
jumlahring=0;

( (serial_current=='0') || (serial_current=='1'))

send_DTMF(serial_current & 0x0F) ;
//send_DTMF(1);
delay_ms(500);
mode=0;
jumlahring=0;

```

ok=false;

```
<mega8535.h>
<delay.h>
"Serial.C"
Serial_C
Serial_C
```

```
rt init()
```

```
RI=25;
RH=0;
RA=0;
RE=0x98; //RX interrupt enabled, Txd,Rxd Enabled
CSRB=0x18; //Txd,Rxd Enabled
SRC=0x86; //8 bit data
```

```
d char usart_receive()
```

```
ile((UCSRA & 0x80) == 0x00);
turn UCR;
```

```
rt_send(char TxData)
```

```
ile((UCSRA & 0x20) == 0x00);
R = TxData;
```

```
f
f
a LCD_RS PORTB.0
e LCD_CS PORTB.1
e LCD_CT PORTB.4
e LCD_DT PORTB.3
```

```
de "avlcdser.C"
if __AVLCDSER_C
in __AVLCDSER_C
```

```
y()
```

```
i;
=0;i<>i++);
```

```
d_command(char Input Data)
```

```
k;
entier;
RS = 0;
CT = 0;
```

```

};
(k=0;k<8;k++)

ffer= Input_Data >> k;
((Buffer & 0x01)== 0) LCD_DT = 0;
se LCD_DT = 1;
CD_CT = 1;
ly();
D_CT = 0;
ly();

```

```

CS = 1;
();
CS = 0;
();

```

```

lcd_data(char Input_Data)

```

```

ir k;
ir Buffer;
RS = 1;
CT = 0;
();
(k=0;k<8;k++)

```

```

uffer= Input_Data >> k;
f((Buffer & 0x01)== 0) LCD_DT = 0;
else LCD_DT = 1;
LCD_CT = 1;
dly();
LCD_CT = 0;
dly();

```

```

D_CS = 1;
y();
D_CS = 0;
ly();

```

```

lcd_clear()

```

```

};
command(0x01);
(i=0;i<1200;i++) {};

```

```

ctoxy(unsigned char x,unsigned char y)

```

```

if (y==1) lcd_command(0x80 + (x-1));
lse lcd_command(0xC0 + (x-1));

```

```

phtxy(unsigned char x,unsigned char y,char flash *text)

```

```
x,y); // Set cursor position
*text) lcd_data(*text++);
```

```
d_init()
```

```
lcd_command(0x38);
lcd_command(0x0E);
lcd_command(0x06);
};
```

```
};
```

```
#define TOIE1 2
#define FALSE 0
#define TRUE 1
#define false 0
#define true 1
```

```
#define lampu_kedip PORTC.1
#define pintest PORTB.7
#define hook PORTC.0
#define tone_in PINC.3
#define ring PINC.4
#define tone_out PORTC.5
#define sld PINC.6
```

```
char text_judul[] =
"ripsi >>Perencanaan dan pembuatan absensi pada pos jaga satuan keamanan berbasis RFID
dapat diakses melalui jaringan telepon>> Oleh Ubaidillah As'fiya' >> 0210103 >>
k Elektronika ITN Malang 2007 >>$";
mod char Serial_Buffer[30],lcd_buffer[16],data_lengkap,
serial_current,mode,tick_animasi,g,go,digit;
mod int timer_kedip,waktu_tunggu;

ceksambung;
```

```
function prototype*/
```

```
timer_init(void);
port_init(void);
animasi(void);
end_DTMF(char dt);
char read_DTMF();
char rubah(char dt);
```

```
get_ID(void);
lstat_sambung();
proses_kirim();
tunggu_respon();
```

```
pr [TIM1_OVR] void timer1_ovr_isr(void)
```

```

i = 0xF0; //setup
j = 0x60;
si();
_tunggu++;
+timer_kedip>=500)

```

```

er_kedip=0;
pu_kedip=!lampu_kedip;

```

```
rupt [USART_RXC] void usart_rx_isr(void)
```

```

ri_current=ODR;
ai_Buffer[data_length]=serial_current;
length++;

```

```
*****/
```

```
main()
```

```

n_init();
(qc=0;qc<16;qc++) led_buffer[qc]=' ';
eri_init();
rt_init();
l_init();
l_clear();
sm;"sei";
na_length=0;
ne_out=0;
intxy(1,1,"Status:");
intxy(8,1,"Standby ");
ok=0;
file(i)

```

```
switch (mode)
```

```

{
case 0: get_ID();
break;
case 1: lihat_sambung();
break;
case 2: proses_kirim();
break;
case 3: tunggu_respon();
break;
default : mode=0;
data_length=0;
break;

```

```
*****/
```

```
nerl_init(void)
```

```

A = 0x00;          //stop
C = 0xF0;          //setup
D = 0x60;
E = 0x00;
B = 0x01;          //start Timer
    |= (1<<TOIE1); //set 8-bit Timer/Counter1 Overflow Interrupt Enable

```

```

out tp5088
in mt8870

```

```

    o
skedip(both) o
hook(both) o
in (pos) i
g (sentral) i
out (pos) o
    (both) i
    i

```

```
port_init(void)
```

```

A = 0x0F;
TA= 0; //int pullup
C = 0x27;
B=0xFF;

```

```
animasi()
```

```
(++tick_animasi>=250)
```

```

tick_animasi=0;
gotoxy(7,2);
for (qi=0;qi<16;qi++)
{
    qi=qi+1;
    lcd_buffer[qi]=lcd_buffer[qi-1];
}
lcd_buffer[15]=ext_judul[digit];
or (qi=0;qi<16;qi++) lcd_data(lcd_buffer[qi]);
digit++;
if (text_judul[digit]=='$') digit=0;

```

```

at_ID(void)

=0;
data_length==16)

ntxy(8,1,"ID masuk ");
ay_ms(500);
ntxy(8,1,"Memanggil");
pk=1;
lay_ms(500);
nd_DTMF(12); //kirim bintang
nd_DTMF(6); //kirim ramor tujuan
ksambung=0;
ktu_tunggu=0;
de=1;
ta_length=0;

```

```

lihat_sambung()

```

```

(tone_in) // cek tone in 425

```

```

f (ceksambung)

```

```

    if (waktu_tunggu>=4500)
    {
        mode=2;
        waktu_tunggu=0;
    }
else
{
    if (waktu_tunggu>=15000)
    {
        printxy(8,1,"error 1 ");
        delay_ms(250);
        printxy(8,1,"Standby ");
        delay_ms(250);
        mode=0;
    }
}

}

waktu_tunggu=0;
ceksambung=1;

```

```

proses_kirim()

```

```

ar [0,0];

```



```

(waktu_tunggu>=5000)

    printxy(8,1,"Kirim ");
    for (j=0;j<8;j++)

        ja=j+3;
        Serial_Buffer[j]=rubah(Serial_Buffer[ja]);

    end_DTMF(0);
    gotoxy(16,1);
    lcd_data('1');
    for (j=0;j<8;j++)

        send_DTMF(Serial_Buffer[j]);
        ja=j+2;
        gotoxy(16,1);
        lcd_data(ja | 0x30);

waktu_tunggu=0;
mode=3;

tunggu_respon()

return tim;

(waktu_tunggu>=10000)

printxy(8,1,"error 2 ");
delay_ms(500);
printxy(8,1,"Standby ");
delay_ms(250);
mode=0;

se

if (std)
{
    tim=read_DTMF();
    //printxy(8,1," ");
    //gotoxy(8,1);
    //lcd_data(tim|0x30);
    if (tim == 0) {printxy(8,1,"Diteima ");}
    else if (tim == 1) {printxy(8,1,"Ditolak ");}

    delay_ms(4000);
    printxy(8,1,"Standby ");
    delay_ms(250);
    mode=0;
}

```

```
nd_DTMF(char dt)
```

```
_out=0;
_&0x0F;
y=dt;
y_ms(1);
_out=1;
y_ms(500);
_out=0;
y_ms(200);
```

```
ned char read_DTMF()
```

```
r dt;
(PINA>>4) &0x0F;
(dt==10) dt=0;
n dt;
```

```
ned char rubah(char dt)
```

```
- balikan;

((dt >= '0') && (dt <= '9')) balikan=dt&0x0F;
e if (dt == 'A') balikan = 0x0A;
e if (dt == 'B') balikan = 0x0B;
e if (dt == 'C') balikan = 0x0C;
e if (dt == 'D') balikan = 0x0D;
e if (dt == 'E') balikan = 0x0E;
e if (dt == 'F') balikan = 0x0F;
n balikan;
```

ionAVR C Compiler V1.24.8d Professional
 yright 1998-2006 Pavel Haiduc, HP InfoTech s.r.l.
 www.hpinfotech.com

:\data\fileavrc\ubaid_itn\Pos1.c
 variables memory map:

c	Address	Size
_Buffer	E0h	30
ffer	FEh	16
ngth	R4	1
_current	R5	1
	R6	1
nimasi	R7	1
	R8	1
	R9	1
	R10	1
_kedip	R11, R12	2
_tunggu	R13, R14	2
ibung	R2.0	1/8

ionAVR C Compiler V1.24.8d Professional
 Copyright 1998-2006 Pavel Haiduc, HP InfoTech s.r.l.
 www.hpinfotech.com

z:\data\fileavr\ubaid_itn\sentral1.c
 variables memory map:

le	Address	Size
_Buffer	E0h	30
for	FEh	9
length	R4	1
uring	R5	1
._current	R6	1
	R7	1
	R8	1
kedip	R9,R10	2
	R11,R12	2
	R13,R14	2
unggu_PC	R2.0	1/8
bring	R2.1	1/8
hstc	R2.2	1/8
moung		