

**INSTITUT TEKNOLOGI NASIONAL MALANG  
FAKULTAS TEKNOLOGI INDUSTRI  
JURUSAN TEKNIK ELEKTRO S -1  
KONSENTRASI TEKNIK ELEKTRONIKA**



**PERENCANAAN DAN PEMBUATAN ALAT PEMANTAU SUHU RUANG  
KONTROL PADA PT. TELKOM UNTUK MENGENDALIKAN AC  
BERBASISKAN MIKROKONTROLLER AT89S51**

**SKRIPSI**

*Disusun Oleh :*  
**DONI AMBAR DWI CAHYONO**  
**00.17.270**



**SEPTEMBER 2005**

CHALISE LANDERSON ENCLOSURE TESTESAI  
INTERNATIONAL POLICE BUREAU  
P. O. BOX 100000 WASHINGTON  
AMERICAN AIR MAIL MAILING

PLEASE NOTE: ENCLOSURES ARE CONTAINED WITH MAILING LABELS  
ON MAILING LABELS WHICH SHOULD BE PLACED IN ENVELOPE  
FOR BEST DELIVERY AND PROTECT MAILING

18411112

1 1/2 1/2 1/2

CHALISE LANDERSON  
P. O. BOX 100000

18411112

LEMBAR PERSETUJUAN



PERENCANAAN DAN PEMBUATAN ALAT PEMANTAU SUHU RUANG  
KONTROL PADA PT. TELKOM UNTUK MENGENDALIKAN AC  
BERBASISKAN MIKROKONTROLLER AT89S51

SKRIPSI

*Disusun dan diajukan sebagai salah satu syarat untuk memperoleh gelar Sarjana  
Teknik Elektronika Strata Satu (S-1)*

*Disusun Oleh :*

**DONI AMBAR DWI CAHYONO**  
00.17.270

**Diperiksa dan disetujui :  
Dosen Pembimbing**

Dosen Pembimbing I

**( Ir. Purwanto, MT )**  
NIP.131 574 847

Dosen Pembimbing II

**( Ir. Mimien Mustikawati )**  
NIP. 103 0000352



**Ketua Jurusan Teknik Elektro S-1**

**( Ir. F. Yudi Limpraptono, MT. )**  
NIP. 1 039 500 274

**KONSENTRASI TEKNIK ELEKTRONIKA  
JURUSAN TEKNIK ELEKTRO S-1  
FAKULTAS TEKNOLOGI INDUSTRI  
INSTITUT TEKNOLOGI NASIONAL MALANG**



INSTITUT TEKNOLOGI NASIONAL MALANG  
FAKULTAS TEKNOLOGI INDUSTRI  
JURUSAN TEKNIK ELEKTRO S-1  
KONSENTRASI TEKNIK ELEKTRONIKA

**BERITA ACARA UJIAN SKRIPSI  
FAKULTAS TEKNOLOGI INDUSTRI**

Nama Mahasiswa : DONI AMBAR DWI CAHYONO  
NIM : 00 17 270  
Jurusan : Teknik Elektro S-1  
Konsentrasi : Teknik Elektronika  
Judul Skripsi :

“PERENCANAAN DAN PEMBUATAN ALAT PEMANTAU SUHU RUANG  
KONTROL PADA PT. TELKOM UNTUK MENGENDALIKAN AC  
BERBASISIKAN MIKROKONTROLLER AT89S51 “

Dipertahankan Dihadapan Team Penguji Skripsi Jenjang Strata Satu ( S-1)

Pada :

Hari : Selasa  
Tanggal : 4 Oktober 2005  
Dengan nilai : 85,4 (A) *Sm*

Panitia Ujian Skripsi



( Ir. Mochtar Asroni, MSME )  
Ketua

( Ir.F.Yudi Limpraptono, MT )  
Sekretaris

(Ir.F.Yudi Limpraptono, MT)  
Penguji I

Anggota Penguji

(Muhammad Ashar ST, MT )  
Penguji II

## ABSTRAKSI

Doni Ambar Dwi Cahyono, 2005. **Perancangan dan pembuatan alat pemantau suhu ruang kontrol pada PT. TELKOM untuk mengendalikan AC berbasis mikrokontroller AT89S51.** Skripsi Jurusan Teknik Elektronika, Fakultas Teknik Industri, Institut Teknologi Industri. Dosen pembimbing : Ir. Purwanto, MT, Ir. Mimien Mustikawati.

Skripsi ini bertujuan merancang dan membuat alat pemantau dan pengendali suhu ruang kontrol PT. TELKOM dari jarak jauh dengan menggunakan mikrokontroller AT89S51.

Alat kontrol ini menggunakan jaringan telepon sebagai media komunikasi dengan tujuan dapat digunakan dari jarak jauh. Pada alat ini terdapat dua buah mikrokontroller sebagai pengendali utama yang pada masing-masing terdapat DTMF pemancar dan penerima sehingga dapat berkomunikasi dua arah.

Cara kerja alat ini adalah dua buah mikro terbagi menjadi dua yaitu satu untuk sisi sensor dan sisi display. Untuk sisi sensor, terpasang pada ruang yang ingin dikontrol suhunya dan terhubung dengan line telepon. Pada sisi sensor juga dilengkapi pengendali AC apabila suhu ruangan tersebut mengalami kenaikan suhu melebihi batas maka AC akan menyala. Untuk sisi display dapat menampilkan data berupa suhu dengan melakukan dial telepon menghubungi mikro sisi sensor, kemudian sisi sensor mengirimkan data untuk ditampilkan pada mikro sisi display dan tampilannya berupa LCD.

## KATA PENGANTAR

Alhamdulillah, dengan memanjatkan puji syukur kehadiran Allah SWT, yang telah memberikan rahmat, hidayah serta karunia-Nya, tak lupa sholawat dan salam kepada nabi Muhammad saw. dan keluarganya, akhirnya penyusun dapat menyelesaikan skripsi ini yang berjudul “Perancangan dan pembuatan alat pemantau suhu ruang kontrol pada PT. TELKOM untuk mengendalikan AC berbasis mikrokontroler AT89S51”, laporan skripsi ini merupakan salah satu persyaratan kelulusan Program Strata 1 Teknik Elektro Konsentrasi Elektronika Institut Teknologi Nasional Malang.

Keberhasilan penyusunan laporan skripsi ini tidak lepas dari dukungan dan bantuan berbagai pihak. Untuk itu penyusun menyampaikan terimakasih kepada:

1. Umiku tercinta yang selalu memberikan kasih sayang, do’a restu, dukungan dan bantuan secara moril maupun materiil kepada penyusun, dengan segala dukungan orang tua dapat mebesarkan hati penyusun menyelesaikan skripsi ini.
2. Bapak Dr. Ir. Abraham Lomi, MSEE. selaku Rektor Institut Teknologi Nasional Malang.
3. Bapak Ir. Mochtar Asroni, MSME. selaku Dekan Fakultas Teknologi Industri Institut Teknologi Nasional Malang
4. Bapak Ir. F. Yudi Limpraptono, MT. selaku Ketua Jurusan Teknik Elektro S-1 Institut Teknologi Nasional Malang
5. Bapak Ir. Purwanto, MT. selaku Dosen Pembimbing I
6. Ibu Ir. Mimien Mustikawati. selaku Dosen Pembimbing II
7. Teman-teman yang telah memberikan motivasi serta bantuan baik berupa tenaga maupun pikiran dalam proses penyelesaian skripsi ini.

Penyusun telah berusaha semaksimal mungkin dan menyadari sepenuhnya akan keterbatasan pengetahuan dalam penyelesaian laporan ini. Untuk itu penyusun mengharapkan saran dan kritik yang bersifat membangun demi kesempurnaan laporan ini.

Malang, September 2005

Penyusun

# PERSEMBAHANKU

KAN SEMATA MATA DARI BIBIR MELAINKAN DARI HATI

APAN SYUKUR ALHAMDULILAH PADA ALLOH SWT YANG TELAH MELIMPahkan RAHMAT H HIDAYAHNYA SEHINGGA DAPAT MENYELESAIKAN SKRPI91 INI.

TERIMA KASIHKU KUPERSEMBAHKAN PADA "ADAN" YANG ADA DISURGA...YANG TELAH MEME LAJARAN TENTANG KEHIDUPAN. "UMIKU" TERCINTA YANG MENJADIKAN AKU LEBIH KUAT N TEGAR SELAMA INI. BUAT SAUDARAKU : MBACKYU FRETY, CANDRA N GALUN MAKASH ATANGERTIANYA...LUV U ALL... L. MAKASH BANGET....

N TAK LUPA PADA PENGHUNI NAWANGAN ..KEMO, ANDIK SINYO, NORMAN,KEBO, YOCI IL, ARIF-PENCENG, YUDHI-GENDUT .....

N JUGA PARA PENDATANG DARI NEGARA LAIN YANG SELALU BIKIN RAME..CONTONE PLEK., AAN, TEDJO, SAID, HAFID, TONI-ANTO, RURI.

LUT BUAT KALIAN SEMUA ..YANG KADANG SERING MONTENG NDAK KARUAN....

PI TETEP ASYIK... NAWANGAN GITU LOH...!

TUK YANG LAIN KAYAK ABAS MAKASH TELP-NYA, PAYMO, KABAN, KRIWOL, ARDI, IGGH, SIDEK....

DISINI HANYA BISA BERTERIMA KASIH PADA KALIAN ATAS BANTUAN DAN RJA SAMANYA SELAMA INI....

TUK TEMEN2 LAIN YANG BELUM TERMUAT MOHON MAAF BUKAN MAKSUD UNTUK NDISKREDITKAN ...INI UNTUK ALASAN EFISIENSI DAN MENEKAN BIAYA PRODUKSI..

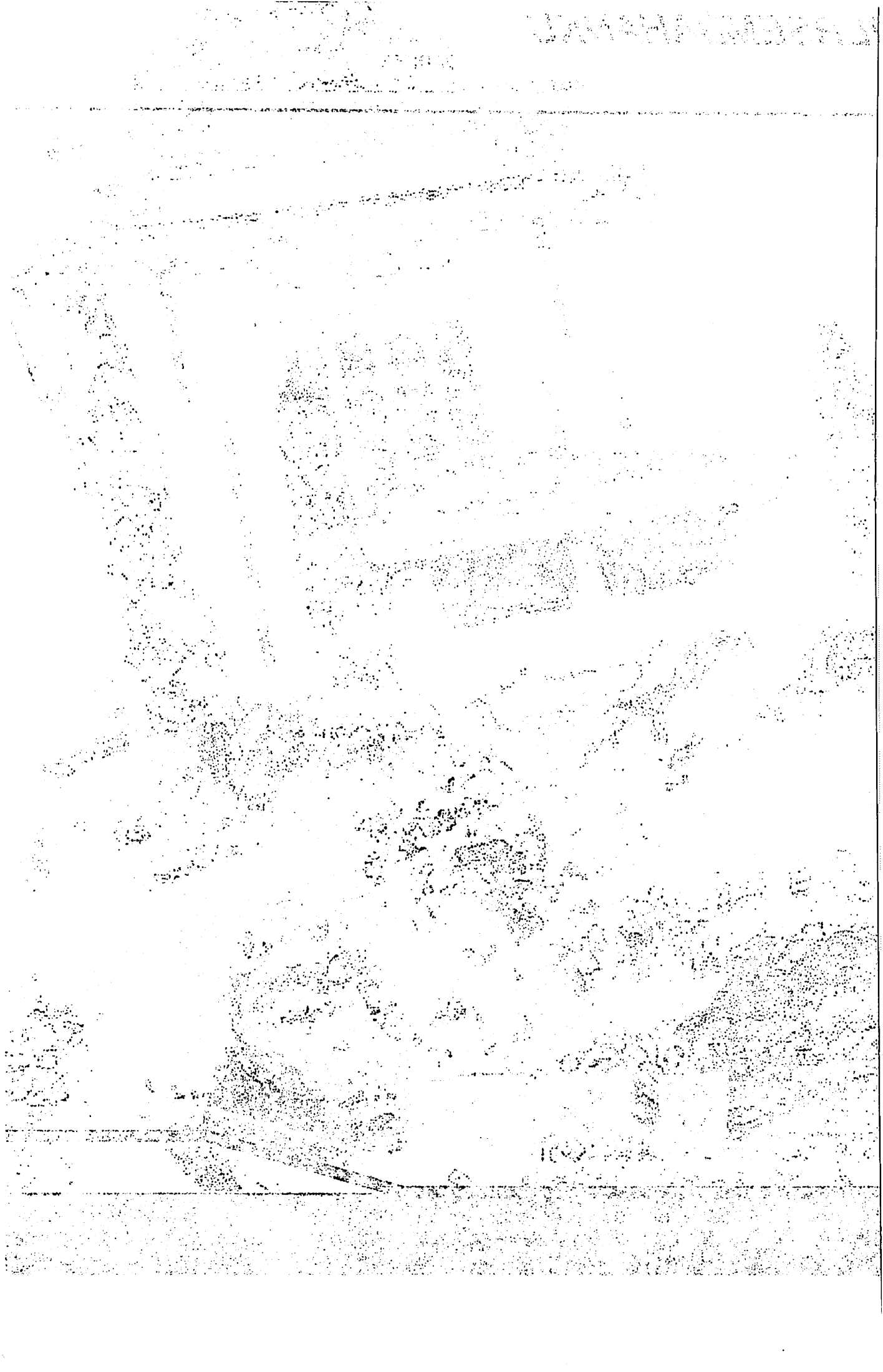
COORPORATION



Present by "DONI AMBAR DWI CAHYONO" nim 0017270 jurusan T. ELEKTRONIKA S-1 fakultas TEKNOLOGI INDUSTRI institut teknologi nasional malang 2005.

Support by AREK NAWANGAN and MY KOMPUTER yang paling stabil





# DAFTAR ISI

<b>LEMBAR PENGESAHAN .....</b>	<b>i</b>
<b>ABSTRAKSI .....</b>	<b>ii</b>
<b>KATA PENGANTAR.....</b>	<b>iii</b>
<b>DAFTAR ISI .....</b>	<b>v</b>
<b>DAFTAR GAMBAR.....</b>	<b>x</b>
<b>DAFTAR TABEL .....</b>	<b>xii</b>
<b>BAB I PENDAHULUAN.....</b>	<b>1</b>
1.1 Latar Belakang .....	1
1.2 Rumusan Masalah .....	2
1.3 Tujuan .....	2
1.4 Batasan Masalah .....	3
1.5 Metodologi Penulisan .....	3
1.6 Sistematika Penulisan .....	4
<b>BAB II TEORI PENUNJANG.....</b>	<b>5</b>
2.1 Sistem Telepon .....	5
2.1.1 Pendahuluan .....	5
2.1.2 Sistem Pensinyalan .....	8
2.1.3 Memulai Panggilan .....	13
2.1.4 Switch Hook .....	13

2.1.5	Pembicaraan .....	14
2.1.6	Mengakhiri Pembicaraan .....	15
2.1.7	Mengirim Sebuah Nomer.....	15
2.1.7.1	Pesawat Telepon Dengan Sistem DTMF .....	15
2.1.7.1.1	DTMF Decoder MT 8870.....	17
2.1.7.1.2	Encoder DTMF TP 5088 .....	19
2.2	Mikrokontroler AT89S51 .....	22
2.2.1	Organisasi Memori .....	26
2.2.2	Register Fungsi Khusus .....	23
2.2.3	Port Masukan dan Keluaran.....	30
2.2.4	Sistem Interupsi .....	31
2.3	Sensor Suhu .....	33
2.4	Operasional Amplifier .....	34
2.4.1	Sekilas Tentang Op-Amp.....	34
2.4.2	Op-Amp Sebagai Penguat Differensial .....	35
2.5	Analog to Digital Converter.....	36
2.6	LCD ( <i>Liquid Crystal Display</i> ) .....	37
2.7	Trafo OT 240 .....	39
2.8	Keypad .....	39
2.9	Relay .....	40

<b>BAB III PERANCANGAN DAN PEMBUATAN ALAT .....</b>	<b>42</b>
3.1 Pendahuluan .....	42
3.2 Prinsip Kerja .....	42
3.3 Perancangan Alat .....	44
3.3.1 Perancangan dan Pembuatan Alat sisi Sensor .....	44
3.3.1.1 Pengkondisi Sinyal .....	44
3.3.1.2 Penguat Penyangga .....	45
3.3.1.3 Operating Amplifier .....	45
3.3.1.4 Pengubah Analog Ke Digital ADC 0804 .....	47
3.3.2.1 Perancangan Mikrokontroler Sisi Sensor .....	51
3.3.2.2 Perancangan Mikrokontroler sisi Display .....	52
3.3.2.3 Rangkaian Clock Minimum Sistem .....	53
3.3.2.4 Rangkaian Reset .....	55
3.3.2 Rangkaian DTMF Receiver .....	57
3.3.3 Rangkaian DTMF Generator .....	60
3.3.4 LCD ( <i>Liquid Crystal Display</i> ) .....	61
3.3.5 Rangkaian Keypad Matrik 3 x 4 .....	62
3.3.6 Rangkaian Hook Semu .....	63
3.3.7 Driver Relay Sebagai Pengendali Hook Semu .....	65
3.4 Perancangan Perangkat Lunak .....	66
3.4.1 Flowchart Untuk Sisi Sensor .....	68

3.4.2	Flowchart Untuk Sisi Display.....	69
<b>BAB IV</b>	<b>PENGUJIAN ALAT .....</b>	<b>70</b>
4.1	Pendahuluan.....	70
4.1.1	Pengujian Rangkaian Sensor dan Penguat.....	70
4.1.2	Pengujian Rangkaian ADC 0804 .....	73
4.1.3	Pengujian Tone Encoder dan Decoder (DTMF).....	74
4.1.4	Pengujian Tone Encoder DTMF.....	77
4.1.4.1	Analisa Data Pengujian Tone Encoder DTMF .....	78
4.1.5	Pengujian Rangkaian Hook Semu .....	79
<b>BAB V</b>	<b>PENUTUP .....</b>	<b>84</b>
5.1	Kesimpulan .....	84
5.2	Saran.....	84
<b>DAFTAR PUSTAKA.....</b>		<b>85</b>
<b>LAMPIRAN-LAMPIRAN</b>		

## DAFTAR GAMBAR

Gambar	Halaman
<b>BAB II LANDASAN TEORI</b>	
2.1 Kombinasi Frekuensi .....	16
2.2 IC Decoder .....	17
2.3 Diagram Blok IC Decoder .....	18
2.4 IC Encoder .....	19
2.5 Diagram Blok IC Encoder .....	11
2.6 Konfigurasi Mikrokontroler AT89S51 .....	23
2.7 Blok Diagram Mikrokontroler AT89S51 .....	32
2.8 Konfigurasi Pin LM35 .....	33
2.9 Skematik OP Amp .....	35
2.10 Rangkaian Penguat Differensial Dasar .....	36
2.11 Analog to Digital Converter.....	37
2.12 LCD 16 x 2 .....	38
2.13 Trafo OT 240 .....	39
2.14 Keypad Matrik 3 x 4 .....	40
<b>BAB III PERANCANGAN DAN PEMBUATAN ALAT</b>	
3.1 Diagram Blok Sisi Sensor .....	43
3.2 Diagram Blok Sisi Disply .....	43
3.3 Rangkaian Sensor dan Pengkondisi Sinyal.....	44

3.4	Rangkaian Analog to Digital Converter .....	48
3.5	Perancangan Mikrokontroller sisi Sensor .....	51
3.6	Perancangan Mikrokontroller sisi Display .....	52
3.7	Rangkaian Clock .....	54
3.8	Rangkaian Reset .....	55
3.9	Rangkaian Dekoder DTMF MT8870 .....	60
3.10	Rangkaian DTMF Generator .....	61
3.11	Rangkaian Display LCD 16 x 2 .....	62
3.12	Hubungan Antara Keypad 3 x 4 Dengan Mikrokontroller .....	63
3.13	.Rangkaian Hook Semu .....	63
3.14	Rangkaian Driver Relay.....	65

#### **BAB IV PENGUJIAN ALAT**

4.1	Blok Diagram Pengujian Sensor dan Penguat .....	70
4.2	Pengujian Sensor dan Penguat .....	73
4.3	Blok Diagram Pengujian ADC 0804 .....	74
4.4	Pengujian Rangkaian ADC 0804 .....	74
4.5	Blok Diagram Pengujian Tone Encoder dan Decoder (DTMF) .....	75
4.6	Pengujian Encoder dan Decoder DTMF .....	77
4.7	Blok Diagram Pengujian Sinyal Encoder DTMF .....	77
4.8	Diagram Blok Pengujian Rangkaian Hook Semu.....	79
4.9	Pengujian Telepon Saat On-Hook .....	80

4.10 Pengujian Telepon Saat Off-Hook.....	81
4.11 Pengujian Driver Relay.....	81
4.12 Pengujian Sistem secara Keseluruhan .....	83



## DAFTAR TABEL

Tabel	Halaman
<b>BAB II LANDASAN TEORI</b>	
2-1 Karakteristik Sistem Multi Frekuensi .....	16
2-2 Keluarga MCS 51 .....	25
2-3 Nama dan Alamat Register pada Register Fungsi Khusus .....	28
2-4 Fungsi Khusus Port 3 .....	30
2-5 Tingkatan Prioritas Interupsi .....	31
<b>BAB III PERANCANGAN DAN PEMBUATAN ALAT</b>	
3-1 Konversi data Op-amp differensial Ke biner.....	50
<b>BAB IV PENGUJIAN ALAT</b>	
4-1 Perbandingan Hasil Pengujian dan Hasil Perhitungan.....	71
4-2 Hasil Perhitungan Kesalahan Relatif .....	72
4-3 Hasil Pengujian Tone Encoder dan Decoder (DTMF) .....	76
4-4 Perbandingan Standart Frekuensi dan Hasil Pengukuran .....	78
4-5 Hasil Pengujian Rangkaian Hook Semu .....	80
4-6 Hasil Pengujian Driver Relay .....	82

# **BAB I**

## **PENDAHULUAN**

### **1.1. Latar Belakang**

Pada masa sekarang ini perkembangan teknologi memang sangat pesat, banyak sekali instrumentasi yang menggunakan perangkat elektronika untuk memudahkan suatu pekerjaan. Elektronika otomatisasi mampu menggantikan tugas para pekerja dengan praktis, hemat dan efisien. Misalkan pada PT. TELKOM banyak ruang yang menggunakan perangkat elektronik serba otomatis yang bekerja secara terus menerus. Untuk menghindari panasnya perangkat tersebut maka suhu ruangan harus stabil. Namun alat pemantau suhu ruang tersebut masih serba analog yaitu hanya menggunakan thermometer yang hanya bisa dilihat pada ruangan tersebut. Jadi kita tidak bisa memantau suhu ruangan dari ruang kerja yang biasanya jaraknya agak jauh dari ruang control tersebut. Atau para operator yang biasanya keluar dari kantor untuk terjun ke lapangan untuk memperbaiki gangguan yang kerap terjadi.

Maka dari itu didesain alat yang mampu memantau suhu ruangan tersebut dari ruang kerja yang bisa diakses langsung melalui saluran telepon. Alat ini juga dapat dibawa kemana-mana oleh petugas operator selama masih ada saluran telepon alat ini masih dapat berfungsi. Selain itu alat ini juga dilengkapi pengendali AC yang mampu diaktifkan secara otomatis saat ruangan tersebut mengalami kenaikan suhu melebihi batas yang telah kita tentukan. Dan AC akan kembali mati saat ruangan tersebut kembali pada suhu yang telah ditentukan.

Dengan alat ini diharapkan mampu mengurangi tingkat kelalaian manusia dalam melaksanakan pekerjaan. Dan juga mampu mengatasi berbagai masalah kerap terjadi mengenai panasnya suhu pada ruang control pada PT. TELKOM.

## **1.2. Rumusan Masalah**

Mengacu pada latar belakang diatas, maka rumusan masalah dapat dijabarkan sebagai berikut :

- ◆ Bagaimana merancang alat tersebut dengan aplikasi komponen-komponen elektroniknya.
- ◆ Bagaimana merancang dan membuat unit pembangkit dan penerima nada DTMF.
- ◆ Penggunaan berbagai device elektronika seperti mikrokontroller, sensor, op-amp, LCD, DTMF, yang memerlukan literature, percobaan yang berulang-ulang dan pembelajaran yang lebih detail.

## **1.3. Tujuan**

Adapun tujuan dari penulisan skripsi ini adalah merancang dan membuat alat pemantau dan pengendali suhu pada ruang control PT. TELKOM dar jarak jauh dengan menggunakan mikrokontroller AT89S51.

#### **1.4. Batasan Masalah**

Dalam penyusunan skripsi ini diperlukan batasan masalah agar tidak menyimpang dari ruang lingkup yang akan dibahas. Adapun batasan masalahnya adalah sebagai berikut :

- ◆ Alat ini menggunakan sensor suhu LM 35 yang mempunyai range suhu kerja antara  $-55^{\circ}\text{C}$  -  $150^{\circ}\text{C}$ .
- ◆ Pengendalian dan pemantauan suhu ruang menggunakan nada tone dari DTMF.
- ◆ Hanya membahas perangkat kerasnya, sedangkan perancangan perangkat lunaknya dibahas secara garis besar.
- ◆ Tidak membahas catu daya

#### **1.5. Metodologi Penulisan**

Metode yang digunakan dalam penulisan tugas akhir ini adalah:

##### **1. Studi Pustaka**

Memperoleh data dengan cara membaca dan mempelajari buku literature yang ada hubungannya dengan penyusunan tugas akhir ini.

##### **2.Studi Lapangan**

Memperoleh data dengan cara praktek secara langsung untuk menunjang pembuatan alat.

##### **3.Pengolahan Data**

Mengolah data dengan jalan membuat analisa dan menarik kesimpulan dari hasil pengujian yang ada.

## **1.6. Sistematika Pembahasan**

Pada penulisan laporan skripsi ini ditulis sedemikian rupa sehingga di peroleh hubungan yang jelas antara bagaian yang satu dengan yang lainnya. Sistematika penulisan dari laporan ini adalah sebagai berikut :

### **BAB I PENDAHULUAN**

Berisi latar belakang permasalahan, batasan masalah, metodologi dan sistematika penulisan.

### **BAB II TEORI PENUNJANG**

Berisi landasan teori yang berhubungan dengan pembuatan alat

### **BAB III PERENCANAAN DAN PEMBUATAN ALAT**

Meliputi tentang penjelasan dan tata cara perencanaan dan pembuatan alat.

### **BAB IV PENGUJIAN ALAT**

Meliputi proses pengujian alat yang terdiri dari peralatan yang digunakan, langkah kerja dan analisa hasil pengujian.

### **BAB V PENUTUP**

Meliputi kesimpulan dan saran.

## **BAB II**

### **TEORI PENUNJANG**

#### **2.1. Sistem Telepon**

##### **2.1.1. Pendahuluan**

Perangkat komunikasi dapat dibagi menjadi 3 yaitu :

1. Perangkat Komunikasi Simplex (Broad Cast)
2. Perangkat Komunikasi Half Duplex
3. Perangkat Komunikasi Full Duplex

Suatu system telepon berperan sebagai jaringan komunikasi percakapan antara dua buah pesawat telepon. Untuk melaksanakan tugas ini dengan baik, pesawat telepon harus mampu mengubah suara menjadi sinyal-sinyal listrik dan kemudian ditempat tujuan sinyal-sinyal listrik ini diubah kembali menjadi getaran suara, sehingga dapat didengar.

Pesawat telepon merupakan system komunikasi full duplex (secara bersamaan) yang digunakan untuk mengirim dan menerima suatu panggilan dan dioperasikan secara mudah oleh pemakainya. Suplay energi pada telepon dapat dibagi menjadi dua yaitu pertama dari local battery dimana catu daya untuk mengaktifkan telepon berasal dari telepon itu sendiri. Sedangkan yang kedua berasal dari sentral battery dimana catu daya telepon berasal dari sentral telepon, yang dibagi menjadi dua kondisi yaitu pada saat on-hook (tegangan sebesar 48 volt sampai 60 volt) dan pada kondisi off-hook (tegangan sebesar 6 volt sampai 9 volt).

Pada mulanya telepon dilakukan secara manual operator yang membuat suatu hubungan berlang sung sesuai keinginan pelanggan. Kemudian berkembang dimana tugas operator digantikan oleh switching. Bahkan pada saat ini hubungan dapat dilakukan oleh rangkaian digital. Dimana pelanggan hanya tinggal menekan nomor yang akan dituju dan sentral telepon akan secara otomatis melakukan router untuk membangun hubungan melalui kode-kode penomoran tiap pelanggan. Jadi penomoran ini dapat diartikan pemberian identitas yang unik untuk setiap terminasi pada jaringan terminasi yang terkait.

Prinsip dasar penomoran secara internasional diatur oleh CCIT (Commission International Consultative for Telegraphy and Telephony), terutama dalam pemberian identitas negara, nomor test internasional dan standarisasi jumlah digit. Tetapi secara nasional pengaturannya tergantung pada masing-masing negara.

Hal-hal yang menjadi dasar penomoran adalah :

- Setiap nomor telepon harus unik, Sebagai contoh pada area local, nasional, dan internasional suatu pelanggan hanya mempunyai satu nomor telepon yang berbeda dengan yang lain.
- Seragam dengan proses dialing untuk semua jenis panggilan dan tidak terkait oleh lokasi pemanggil.
- Fleksibel dan mudah untuk diadaptasikan terhadap pengembangan.
- Penomoran harus singkat dan sesuai dengan kebutuhan.
- Pengaturan / Pengalokasian nomor dikaitkan dengan wilayah.
- Penomoran menggunakan angka 0 – 9 untuk umum tetapi khusus pelayanan via operator dapat digunakan digit 11 – 15 atau heksadesimal B – F.

Pesawat telepon pada umumnya terdiri dari :

- Kontak, untuk membuka dan menutup saluran.
- *Dial* putar/tekan, untuk mendapatkan nomor telepon yang dikehendaki.
- *Microphone* (pengirim) dan *speaker* (penerima), selama pembicaraan.
- Bel, untuk pemberitahuan adanya panggilan telepon.

Pesawat telepon menguubah energi suara menjadi energi listrik pada pengirim atau *transmitter* dan mengubah kembali energi listrik menjadi energi suara pada bagian penerima atau *receiver* agar dapat didengarkan. Setiap pesawat telepon dihubungkan kesentral telepon melalui dua buah kawat (*wire pair*), yang satu disebut T (*Tip*) dan yang lain disebut R (*Ring*). Sentral telepon dilengkapi dengan peralatan switching, pensinyalan dan battery yang menyediakan catu daya DC untuk pengoperasian pesawat telepon. Fungsi sentral telepon adalah mendeteksi dan menganalisa panggilan, menghubungkan pemanggil dan yang dipanggil serta me-release semua rangkaian dan fasilitas bila pembicaraan selesai. Disni sentral menerima nomor telepon yang dituju dari pemanggil berupa pulsa-pulsa (*dial putar*) atau nada-nada dial (*dial tekan*) yang selanjutnya sentral akan menghubungkan telepon pemanggil dan yang dipanggil.

Sistem dasar proses pengoperasian pesawat telepon beserta *signaling* yang didapat dari sentral :

1. Saat *handset* diangkat, pesawat telepon memberitahukan sentral bahwa seseorang atau pelanggan ingin mengadakan hubungan telepon (ingin berbicara dengan pelanggan lain melalui telepon).
2. Menerima *dial tone*, yang menandakan bahwa sentral siap melayani pelanggan yang mengangkat *handset* tadi.



3. Mengirim nomor telepon yang dituju ke sentral. Nomor ini dipilih oleh pelanggan dengan menekan atau memutar nomor *dial*.
4. Memberitahu tahap proses pemanggilan dengan menerima nada-nada pensinyalan (*signaling*), missal nada sibuk, nada panggil, dan lain-lain.
5. Memberitahu bahwa ada telepon yang masuk dengan menerima nada *alerting* dan membunyikan bel dering yang bervariasi.
6. Disisi pemanggil, pesawat akan mengubah sinyal suara menjadi sinya-sinyal listrik, dan sebaliknya pada sisi penerima berfungsi mengubah sinyal listrik menjadi sinyal suara.
7. Memberitahu sentral bahwa pembicaraan telah selesai dengan meletakkan handset.

### **2.1.2. Sistem Pensinyalan**

Signaling adalah sinyal-sinyal khusus pada saluran transmisi yang dipergunakan untuk menghubungkan telepon pemanggil dan yang dipanggil. Sinyal-sinyal ini digunakan untuk menyatakan kondisi atau status penyambungan dari suatu hubungan telepon. Fungsi dari pensinyalan adalah mengontrol dan menghubungkan antara pelanggan, transmisinya serta mendefinisikan suatu interface atau interkoneksi antara pengguna telepon dan sentral.

- **DC signaling**

DC signaling didasarkan pada ada atau tidaknya arus atau tegangan dalam rangkaian , atau adanya polaritas tegangan tertentu. Sinyal-sinyal tersebut menyatakan kondisi *on-hook*, *off-hook*, pulsa-pulsa *dial*, atau status penyambungan dari suatu

hubungan telepon. Sinyal-sinyal ini adalah sinyal digital jenis *on-off*. Kondisi dimana handset telepon diangkat adalah *off-hook* ditunjukkan dengan tertutupnya suatu rangkaian yang berarti ada arus DC yang mengalir secara kontinyu. Sedang kondisi dimana handset telepon berada pada tempatnya disebut *on-hook* ditunjukkan dengan terbukanya suatu rangkaian atau tidak ada arus DC yang mengalir. Disini sentral mendefinisikan bila ada arus DC yang lewat maka ada permintaan panggilan . Pulsa-pulsa dial terdiri dari aliran arus yang terputus-putus dengan kecepatan tertentu. Masalah yang mungkin terjadi pada DC signaling adalah bila pulsa-pulsa tersebut terpisah terlalu jauh karena nomor berikutnya ditekan dengan selang waktu yang terlalu lama. Hal ini menyebabkan sentral menganggap bahwa keadaan tersebut adalah kondisi *on-hook*. Dengan perencanaan yang sangat teliti, maka masalah ini tidak akan terjadi.

Salah satu jenis *signaling* adalah *signaling* battery terbalik yang dipakai pada *signaling* antar sentral yang menunjukkan status dari hubungan telepon. Pada saat sentral ingin menghubungi sentral yang lain, dipilihlah sebuah saluran *trunk* yang kosong. Bila pesawat telepon yang dituju dalam kondisi *on-hook*, maka tegangan dalam saluran *trunk* dari sentral yang pertama mempunyai polaritas tertentu (yang menunjukkan bahwa telepon yang dituju sedang *on-hook* atau berdering). Pada saat telepon yang dituju sedang menjawab (mengangkat *handset* atau *off-hook*), sentral kedua memberitahukan kepada sentral pertama bahwa telepon yang dituju sudah menjawab dengan jalan membalik polaritas tegangan dari saluran *trunk*.

E & M signaling digunakan untuk maksud yang sama seperti yang diatas hanya saja untuk sambungan interlokal dan jarak yang sedang. Jenis pensinyalan ini memerlukan dua kawat tambahan, yang satu disebut kawat E dan yang lainnya disebut

kawat M. Karena kedua kawat digunakan secara terpisah , maka kondisi off-hook dan on-hook bisa ditandai dari sisi rangkaian . Hal ini memungkinkan suatu signaling dilakukan dari dua arah secara bersamaan tanpa saling mengganggu satu sama lain. Kadangkala untuk mengirim tiap sinyal digunakan dua kawat untuk menghindari adanya noise yang diakibatkan adanya ground yang sama.

- Nada-nada telepon

Beberapa nada dengan frekuensi tertentu digunakan sebagai pengatur dan indicator status hubungan telepon. Nada-nada tersebut dapat berupa frekuensi tunggal maupun kombinasi dari beberapa frekuensi. Nada telepon digunakan sebagai pengatur dan status hubungan telepon. Nada-nada tersebut kesemuanya adalah sinyal analog dengan nada-nada kontinyu ataupun nada-nada yang on/off dengan kecepatan atau irama tertentu. Bila terjadi permintaan panggilan, maka sentral akan mengirim nada-nada telepon selama proses terhubungnya antara pemanggil dan yang dipanggil. Nada-nada telepon antara lain adalah sebagai berikut:

- Ring Current

Setelah saluran telepon pelanggan yang dipanggil diduduki segera dikirim arus bel ke saluran pelanggan tersebut. Arus bel : 25 Hz,  $\pm 8\%$ , 79/90 volt, dengan periode 2 detik on dan 4 detik off, lama pengiriman dibatasi 30 detik sampai 60 detik.

- Dial Tone

Nada *Dial Tone* atau disebut juga nada pilih adalah nada yang dikirim dari sentral kepada pemanggil bahwa saat itu telah diperbolehkan memilih nomor telepon yang akan dituju. Nada ini terdengar saat handset telepon diangkat dan suatu nada

kontinyu dengan frekuensi 400 Hz. Sampai pelanggan mulaim mengirim nomor, frekuensi dial tone 425 Hz,  $\pm 2,5\%$ .

- Ring Tone

Nada yang dikirim dari sentral kepada yang dipanggil dengan menggunakan bel bila yang dipanggil sedang tidak sibuk atau dalam keadaan *on-hook*. Nada ini pada frekuensi 400 Hz dan memiliki waktu *on* 2 detik dan *off* 4 detik. Nada ini berfungsi untuk memberitahukan kepada pemanggil bahwa hubungan yang diinginkan telah berhasil dan diharapkan pemanggil untuk menunggu pengangkatan dari telepon penerima. Nada ini merupakan nada putus-putus dengan irama 2 detik ada dan 4 detik tidak ada nada . Frekuensinya sama dengan frekuensi dial tone.

- Ring Back Tone

Nada yang dikirim kepada pemanggil sebagai tanda bahwa yang dipanggil sedang dibel. Sinyal ini dikirimkan bersamaan dengan ring tone dan memiliki frekuensi yang sama dengan *ring tone*. Pada nada ini memiliki waktu *on* 1 detik dan *off* 3 detik .

- Bussy Tone / Nada Sibuk

Nada yang diberikan pada sentral kepada pelanggan bahwa yang dipanggil sedang sibuk atau dalam keadaan *off-hook*. Nada ini pada frekuensi 425 Hz,  $\pm 2,5\%$ . Nada ini memiliki waktu *on* dan *off* yang sama yaitu 0,5 detik. Bussy tone akan dikirm bila :

- ❖ Pelanggan yang dipanggil sibuk.
- ❖ Pelanggan tidak melakukan panggilan setelah 15 sampai 20 detik setelah menerima dial tone.

- ❖ Melampaui batas waktu 15 sampai 20 detik setelah memutar nomor telepon yang salah.
- ❖ 30 sampai 60 detik setelah pelanggan yang dipanggil memutuskan hubungan.
- ❖ Setelah memutar nomor 0 atau 00 pada coin box yang diblok untuk SLJJ dan SLI.
- ❖ Bila seluruh rangkaian switch disentral telepon sibuk (Internalcongestion).

- Call Answer

Memberitahukan kepada pemanggil bahwa yang ditelepon mengangkat handset dan siap untuk bicara.

- Number Unobtainable Tone

NU-Tone dikirim ke pelanggan bila pelanggan yang dipanggil :

- ❖ Pelanggan atau nomor belum terpasang
- ❖ Nomor tidak dikenal
- ❖ Pelayanan yang tidak bisa digunakan oleh pelanggan tertentu, misalnya pelanggan yang diblok SLI atau SLJJnya.

NU-Tone sama dengan bussy tone.

- Congestion Tone

Congestion Tone dikirim ke pelanggan bila routenya sibuk. Frekuensi untuk congestion tone sama dengan frekuensi busy tone.

- Trunk Offering Tone

TO-Tone dikirim ke pelanggan yang sedang bicara dan operator yang ingin menyambungkan call penting ke pelanggan tersebut. Frekuensi TO-Tone sama dengan frekuensi Busy Tone.

### 2.1.3. Memulai Panggilan

Ketika handset telepon ditempatnya (on-hook), handset menekan tombol yang ada dibawahnya sehingga saklar pada rangkaian dalam keadaan terbuka. Ini berarti rangkaian antara handset dan sentral terputus namun rangkaian bel telepon tetap terhubung dengan sentral.

Saat handset telepon diangkat atau dalam kondisi off-hook berarti ada permintaan panggilan. Saat kondisi off-hook, maka resistansi DC dari saluran telepon dari 20 K $\Omega$  menjadi 400  $\Omega$ . Adanya arus DC ini akan dikenali oleh sentral yang kemudian sentral akan mengirim dial tone atau nada pilih yang berarti sentral siap menerima nomor telepon yang akan dituju.

### 2.1.4. Switch Hook

#### ➤ On Hook

Saat *handset* (gagang telepon) berada pada tempatnya, berat gagang tersebut menekan saklar atau tombol yang ada dibawahnya sehingga saklar tersebut *open* atau terbuka. Ini disebut kondisi *On-hook*. Rangkaian bel selalu terhubung ke saluran telepon sehingga bisa berbunyi saat ada panggilan telepon yang datang. Sedangkan rangkaian yang lain dalam pesawat telepon tersebut terisolasi dari saluran karena saklar *hook* terbuka saat handset pada kondisi *On-hook*.

### ➤ **Off-Hook**

Pada saat handset diangkat maka kontak saklar akan tertutup (sambung). Arus loop mengalir dari battery di sentral telepon melalui pesawat telepon dan melalui kumparan relay pada sentral telepon. Bila arus yang mengalir pada relay ini cukup, maka relay akan menghubungkan telepon yang off hook tersebut ke peralatan sentral yang lain. Sebuah "line finder" (pencari saluran) akan memeriksa keadaan sehingga dijumpai saluran yang sedang off-hook kemudian menyiapkan peralatan switching untuk memulai menerima nomor yang hendak dipilih oleh si penelepon. Pada kondisi ini pembangkit dial tone yang telah terhubung dengan saluran pelanggan memberitahu si penelepon bahwa sentral siap menerima nomor yang akan dipilih.

#### **2.1.5. Pembicaraan**

Pembicaraan berlaku jika telepon yang dituju sedang dalam kondisi *on-hook* atau telepon tidak sedang tidak digunakan. Telepon yang dituju akan mengangkat handset telepon setelah *ringing* atau bel terdengar, maka sentral akan mengirimkan arus DC ke saluran yang dipanggil. Saat itulah terjadi pembicaraan, dimana telepon pemanggil dan yang dipanggil dalam keadaan *off-hook*. Bagian dimana orang berbicara adalah *transmitter* dan bagian orang yang mendengarkan adalah *receiver*. *Transmitter* mengubah energi suara menjadi energi listrik dan *receiver* akan mengubah kembali dari energi listrik menjadi energi suara.

### **2.1.6. Mengakhiri Pembicaraan**

Pada saat telepon telah meletakkan handset telepon, maka sinyal *on-hook* akan diterima oleh sentral. Sentral mendeteksi selesainya pembicaraan melalui putusnya arus DC. Bila pemanggil meletakkan handset terlebih dahulu maka disebut *forward release*, sedang bila telepon yang dipanggil meletakkan handset terlebih dahulu maka disebut *backward release*.

Pada beberapa sentral, putusnya arus DC ini saat kedua telepon meletakkan handset, sedang beberapa sentral lain putusnya arus DC hanya bila telepon pemanggil telah meletakkan handset telepon.

### **2.1.7. Mengirim Sebuah Nomer**

Mengirim sebuah nomer atau disebut juga sinyal *dial* adalah sinyal yang keluar dari pesawat telepon dengan menekan atau men-*dial* nomor telepon yang dituju untuk memberitahukan sentral tentang nomor yang dituju. Ada dua macam system pengiriman nomor telepon yaitu system pulsa untuk pesawat telpon *dial* putar dan system DTMF (Dual Tone Multi Frequency) untuk pesawat dengan *dial* tekan tombol.

#### **2.1.7.1. Pesawat Telepon Dengan Sistem Dual Multiple Frequency (DTMF)**

Untuk jenis telepon yang sudah modern , digunakan nada-nada untuk mentambung danj memutus arus pada rangkaian dengan cara menekan tombol pada telepon. Penekanan satu tombol pada telepon membangkitkan dua buah nada atau frekuensi akan mengaktifkan rangkaian elektronik dalam keypad telepon. Jenis telepon ini menggunakan metode Dual Tone Multiple Frequency (DTMF). DTMF disebui juga



Vf-pushbutton signaling. Pengertian dari DTMF sendiri adalah teknik mengirimkan angka-angka pembentuk nomor telepon yang dikodekan dengan 2 nada yang dipilih dari 8 buah frekuensi yang sudah ditentukan. Nada-nada frekuensi tersebut terdiri dari nada kelompok frekuensi atas dan nada kelompok frekuensi bawah, seperti terlihat pada Table 2.1. dibawah ini :

**Tabel 2.1.Karakteristik Sistem Multi Frekuensi<sup>[1]</sup>**

<b>FREQ (Hz)</b>	<b>1209</b>	<b>1336</b>	<b>1477</b>	<b>1633</b>
<b>697</b>	<b>1</b>	<b>2</b>	<b>3</b>	<b>A</b>
<b>770</b>	<b>4</b>	<b>5</b>	<b>6</b>	<b>B</b>
<b>852</b>	<b>7</b>	<b>8</b>	<b>9</b>	<b>C</b>
<b>941</b>	<b>*</b>	<b>0</b>	<b>#</b>	<b>D</b>

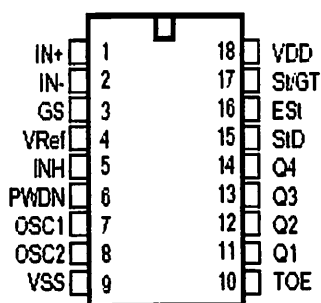
Kelompok nada frekuensi atas dari 1209 Hz, 1336 Hz, 1477 Hz, dan 1633 Hz. Sedangkan kelompok nada frekuensi bawah terdiri atas 697 Hz, 770 Hz, 852 Hz, dan 941 Hz. DTMF didesain dalam alokasi frekuensi 300 Hz – 3400 Hz. Jadi, Penekanan satu tombol akan dapat didapatkan kombinasi dari dua frekuensi , yaitu frekuensi atas dan frekuensi bawah. Kombinasi dari dua buah frekuensi dipakai agar angka-angka tersebut tidak mudah terpengaruh oleh frekuensi yang datang dari luar. Kombinasi dari dua frekuensi yang dikirim dari saluran telepon ini diterima oleh DTMF Receiver yang kemudian akan dikenali oleh sentral . Sebagai contoh kombinasi frekuensi 1336 Hz dan 852 Hz akan dikenali oleh sentral sebagai angka 8.

Teknik DTMF meskipun mempunyai banyak keunggulan disbanding dengan cara memutar piringan angka, tetapi secara teknis lebih sulit diselesaikan. Alat pengirim kode DTMF merupakan 8 rangkaian oscillator yang masing-masing membangkitkan frekuensi aneh diatas, ditambah dengan rangkaian pencampur frekuensi untuk mengirimkan 2 nada yang dipilih. Sedangkan penerima kode DTMF lebih brumit lagi, dibentuk dari 8 buah filter yang tidak sederhana dan rangkaian tambahan lainnya.

### 2.1.7.1.1. DTMF Dekoder MT 8870

Dekoder DTMF merupakan rangkaian yang dapat menghasilkan kode biner tersebut, dipasaran telah tersedia rangkaian ini dalam bentuk IC. Salah satunya adalah produksi Mitel yaitu MT 8870.

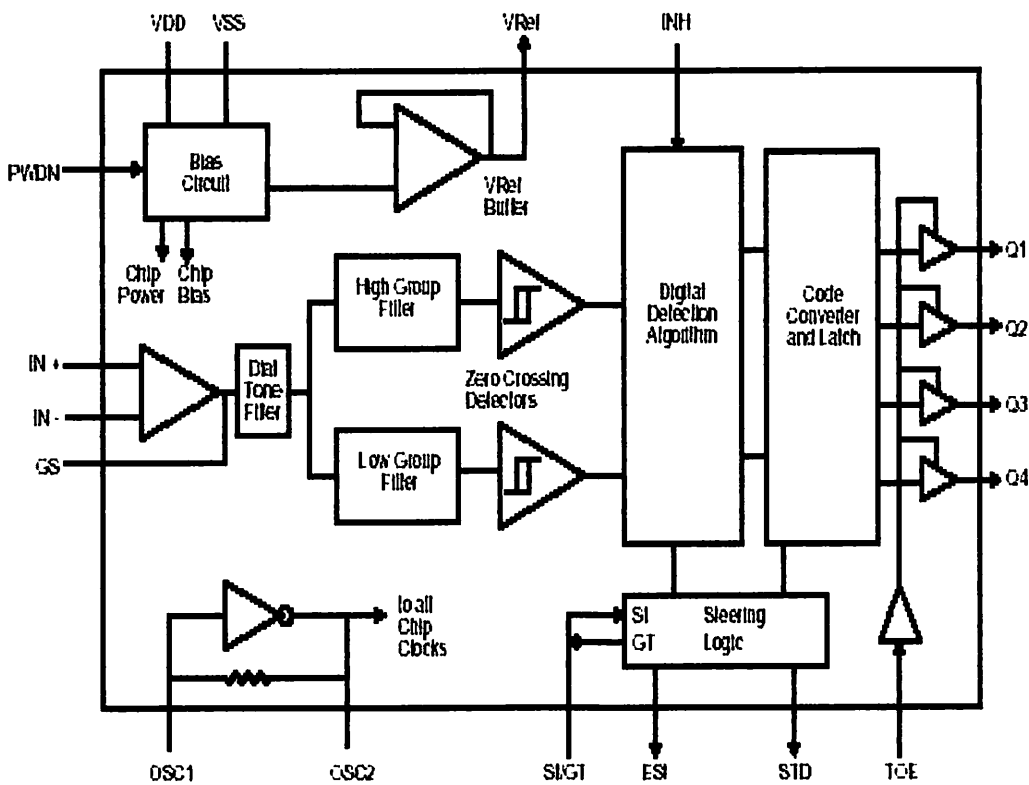
MT 8870 mengkode sinyal-sinyal DTMF menjadi kode-kode biner 4 bit. Didalamnya dilengkapi filter untuk frekuensi rendah serta sebuah decoder digital. Pada bagian filter digunakan teknik switched capasitor untuk membedakan pasangan frekuensi yang masuk, sedang untuk decoder digunakan teknik pencacahan secara digital untuk mendeteksi dan mengkode 16 buah pasangan frekuensi DTMF menjadi kode biner 4 bit.



**Gambar 2.2. IC Decoder <sup>[1]</sup>**

Fungsi dari kaki-kaki pada alat IC decoder MT 8870 adalah :

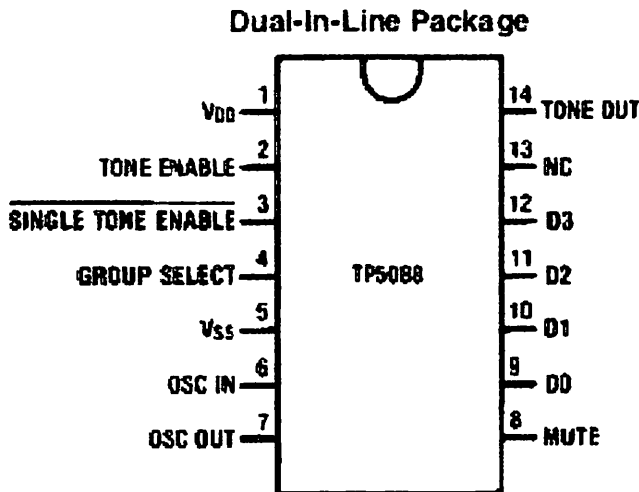
- ◆ **VDD dan VSS** : Merupakan pensuplay catu daya , Vdd dihubungkan dengan catu daya positif dan Vss pada ground.
- ◆ **OSC IN dan OSC Out** : Kaki ini dihubungkan dengan kristal atau sumber *osilator* dari luar . Nilai kristal yang biasanya digunakan adalah 3.579545 Mhz.
- ◆ **Q1,Q2,Q3,Q4** , : kaki ini merupakan output untuk data biner . Hasil dari pengkodean Frekuensi *tone*.
- ◆ **IN (-)** : Inverting Op-Amp (input dari frekuensi tone )
- ◆ **In (+)** : Non inverting Op-Amp.



**Gambar 2.3. Blok diagram IC Decoder<sup>[2]</sup>**

### 2.1.7.1.2. Enkoder DTMF TP 5088

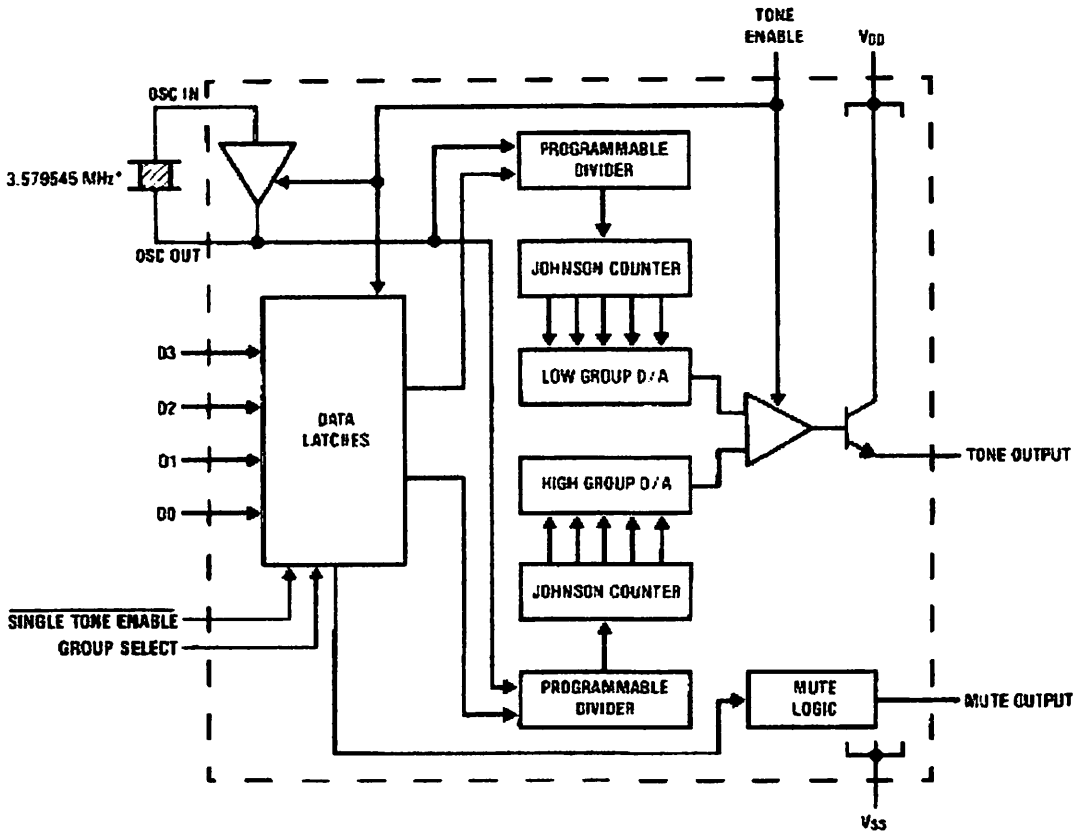
TP 5088 adalah IC CMOS yang mempergunakan kristal dengan frekuensi 3.579545 Mhz untuk menghasilkan sinyal sinusoida dengan frekuensi yang berbeda beda. Tegangan yang keluar dari pin 14 pada IC berupa sinyal tangga sinusoida yang merupakan kombinasi dua buah frekuensi dasar. Frekuensi dibangkitkan oleh *osilator kristal*. Kristal ini tidak memerlukan penapisan untuk penerapan pada sinyal dengan sinyal dengan distorsi rendah. Sedangkan untuk konversi dari digital ke analog dilakukan secara internal. Untuk penyesuaian spesifikasi DTMF , stabilitas frekuensi dari pembangkit nada dalam IC jenis itu, tidak diperlukan. Konfigurasi pin pada IC TP 5088 dapat dilihat dibawah ini :



**Gambar 2.4. IC Encoder<sup>11</sup>**

Fungsi dari masing masing pin adalah :

- ◆ **VDD dan VSS** : merupakan pin catu daya, VDD untuk (+) dan VSS untuk(-)
- ◆ **Osc In dan Osc Out** : pin ini dihubungkan dengan kristal 3.579545 Mhz
- ◆ **Tone Enable** : perubahan dari logika 0 ke logika 1 akan menahan data dari D0 – D3, Oscilator akan aktif dan pin generator bekerja sama secara kontinu sampai *tone enable* kembali dalam keadaan *low*.
- ◆ **Mute** : Output ini berfungsi untuk mengalirkan arus Vss pada saat *tone enable low* sehingga tidak ada tone yang dibangkitkan dan rangkaian ini tidak aktif saat *tone enable high*.
- ◆ **D0 – D3** : Pin untuk data biner yang dikodekan, yang ditahan pada saat *tone enable* dalam keadaan *high*.
- ◆ **Tone Out** : Output ini merupakan open emitor dari transistor NPN, kaki kolektor secara internal dihubungkan ke Vdd. Ketika beban *resistor eksternal* dihubungkan Tone Out ke Vss, maka tegangan pada kaki ini merupakan penjumlahan dari group *tone low* dan *high*. Pada saat tidak membangkitkan Tone Output, Transistor ini mati.

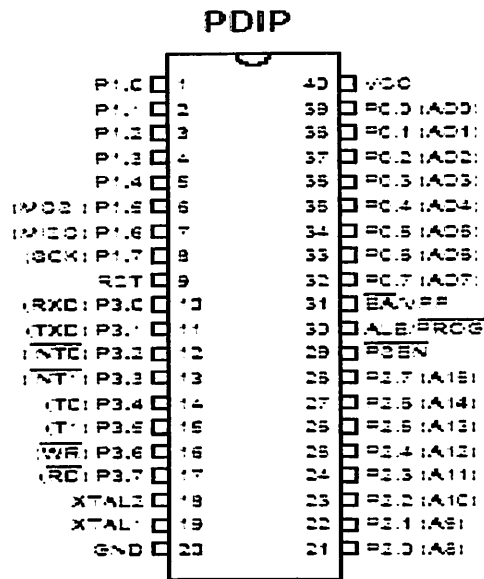


Gambar 2.5. Blok Diagram IC Encoder [2]

## 2.2. Mikrokontroler AT89S51

Mikrokontroler AT89S51 merupakan salah satu anggota keluarga dari MCS-51, yaitu suatu komponen produksi ATMEL yang berorientasi control (mikrokontroler). Intel mengklarifikasikan dalam kelompok embadded mikrokontroler, yang artinya adalah mikrokontroler yang dapat diprogram ulang (reprogrammable). Didalam chip mikrokontroler AT89S51 ini sudah tersedia berbagai macam peralatan pendukung mikroprosesor seperti RAM, serial port, bus-bus data dan lainnya yang membuat pemakai chip ini dapat menekan penambahan komponen pendukung. Spesifikasi perangkat keras dari mikrokontroler AT89S51 adalah sebagai berikut :

- CPU (*Central Processing Unit*) dengan lebar data 8 bit.
- Prosesor Boolean untuk operasi logika 1 bit.
- Pembangkit *clock* internal.
- Tiga buah *timer/counter* 16 bit.
- Dua buah saluran interupsi eksternal.
- Jalan I/O dua arah (*bidirection*) 32 buah.
- Memori program terpisah dari memori data.
- Memori data internal 128 byte.
- Alamat memori program eksternal 64 *Kilobyte*.
- Alamat memori data eksternal 64 *kilobyte*.
- Memori program internal sebesar 8 *Kilobyte*.



**Gambar 2.6. Konfigurasi mikrokontroler AT89S51<sup>[3]</sup>**

Berikut ini adalah penjelasan dari masing-masing pin mikrokontroler AT89S51:

- Pin 1 sampai 8

*Port 1* : Merupakan 8-bit saluran masukan atau keluaran dua arah, setiap saluran mampu melayani 4 masukan.

- Pin 9

*RST* : Merupakan masukan reset. Logika high yang akan membuat mikrokontroler AT89S51 menjalankan rutin reset.

- Pin 10 sampai 17

*Port 3* : Port 3 terdiri dari 8 saluran masukan atau keluaran dua arah. Setiap salurannya mampu melayani 4 masukan. Selain sebagai port masukan atau keluaran, port 3 juga mempunyai fungsi-fungsi khusus yang dimiliki oleh keluarga MCS-51.



- Pin 18 dan 19

X1 (*XTAL1*) dan X2 (*XTAL2*) : Jika dikonfigurasi bersama sebuah kristal akan membentuk rangkaian osilator on-chip pada mikrokontroler.

- Pin 20 sampai 27

*Port 2* : Port 2 terdiri dari 8 saluran masukan dan keluaran dua arah. Setiap salurannya mampu melayani 4 masukan. Port 2 mengeluarkan alamat bagian high (A8-A15), selama pengambilan instruksi dari memori program eksternal dan pengambilan data dari memori data eksternal yang menggunakan mode pengalamatan 16-bit.

- Pin 29

$\overline{PSEN}$  : *Program Store Enable* merupakan sinyal baca yang mengeksekusi memori program eksternal.

- Pin 30

$ALE/\overline{PROG}$  : *Address Latch Enable* merupakan pulsa yang berfungsi menahan alamat rendah (A0-A7) pada port 0, selama dilakukan proses baca dan tulis memori eksternal. Pin ini juga berfungsi sebagai masukan pulsa program ( $\overline{PROG}$ ), selama dilakukan pemrograman pada *EEPROM* eksternal.

- Pin 31

$\overline{EA}/VP$  : *Eksternal Acces.*  $\overline{EA}$  dihubungkan dengan VSS untuk memungkinkan pengambilan instruksi pada memori program eksternal yang berlokasi 0000<sub>H</sub> sampai FFFF<sub>H</sub>. Jika diinginkan menggunakan program internal, maka  $\overline{EA}$  dihubungkan VCC.

- Pin 32 sampai 39

*Port 0* : Port 0 terdiri dari 8 saluran masukan dan keluaran dua arah. Setiap saluran mampu melayani 8 masukan. Port 0 merupakan saluran alamat bagian low (A0-A7), yang dimultipleks dengan saluran bus data (D0-D7), yang digunakan pada saat mengakses memori data eksternal dan memori program eksternal.

- Pin 40

VCC : Merupakan masukan catu daya 5 volt, dengan toleransi kurang lebih 10 $\mu$ s.

**Tabel 2-2. Keluarga MCS 51<sup>[4]</sup>**

Tipe	Tipe tanpa EPROM	Tipe ber EPROM	Kapasitas ROM	Kapasitas RAM	Port I/O	Pewaktu
8031	8031	-	4K	128	4	2
8051AH	8031AH	8751H	4K	128	4	2
8052AH	8032AH	8752BH	8K	256	4	3
80C52BH	80C31BH	87C51	4K	128	4	2
80C52	80C32	-	8K	256	4	3
83C51FA	80C51BH	87C51FA	8K	256	4	3
83C51FB	80C51FB	87C51FB	16K	256	4	3
83C152	80C152	-	8K	256	5	3
89S52	-	89S52	8K	256	4	3

Keluarga MCS-51 yang diproduksi Intel mempunyai konfigurasi yang berbeda-beda sesuai dengan jenisnya. Masing-masing jenis saling kompatibel serta mempunyai kelebihan tersendiri. Misalnya mikrokontroler AT89S51 merupakan padanan dari mikrokontroler 8051. Tabel tersebut memperlihatkan sebagian dari keluarga MCS-51.

### 2.2.1. Organisasi Memori

Organisasi memori pada mikrokontroler AT89S51 dapat dibagi menjadi dua bagian besar yaitu memori program dan memori data. Pembagian tersebut didasarkan atas fungsi dari penyimpanan data maupun program. Memori program digunakan untuk menyimpan instruksi-instruksi yang akan dijalankan oleh mikrokontroler, sedangkan memori data digunakan sebagai tempat penyimpanan data yang sedang diolah mikrokontroler

Program mikrokontroler disimpan dalam memori program berupa ROM. Mikrokontroler AT89S51 dilengkapi dengan ROM internal namun untuk program yang besar digunakan ROM eksternal yang terpisah dari mikrokontroler. Untuk dapat menggunakan memori program eksternal ini penyemat  $\overline{EA}$  dihubungkan dengan penyemat Vss (logika 0).

Memori program mikrokontroler menggunakan alamat 16 bit mulai 0000<sub>H</sub>-FFFF<sub>H</sub>, sehingga kapasitas penyimpanan program maksimal adalah  $2^{16}$  byte atau 64 Kb. Sinyal yang digunakan untuk membaca memori program eksternal adalah sinyal /PSEN (*Program Store Enable*).

Selain memori program mikrokontroler AT89S51 juga memiliki memori data internal berkapasitas 128 byte dan mampu mengakses memori data eksternal sebesar 64 Kb. Semua memori data internal dapat dialamati dengan pengalamatan langsung atau tidak langsung. Ciri dari pengalamatan langsung adalah *operand* berisi alamat data yang diolah. Sedangkan ciri dari pengalamatan tidak langsung adalah *operand* alamat *register* yang berisi alamat data yang akan diolah. Sebagian memori tersebut dapat dialamati dengan pengalamatan register, dan sebagian lagi dapat dialamati dengan

memori satu *bit*. Untuk membaca data digunakan sinyal  $\overline{RD}$ , sedangkan untuk menulis data digunakan sinyal  $\overline{WR}$ .

### 2.2.2. Register Fungsi Khusus

Register fungsi khusus (*Special Function Register*) terletak pada 128 *byte* bagian atas memori data internal dan berisi *register-register* untuk pelayanan *latch port*, *timer*, *program status words*, *control peripheral* dan sebagainya. Alamat register fungsi khusus ditunjukkan pada tabel 2-3.

Register-register ini hanya dapat diakses dengan pengalamatan langsung. Enam belas alamat pada register fungsi khusus dapat dialamati *per-bit* maupun *per-byte* dan terletak pada alamat  $80_H$ - $FF_H$ . Secara perangkat keras, register fungsi khusus ini dibedakan dengan memori data internal.

**Tabel 2-3. Nama dan Alamat Register pada Register Fungsi Khusus<sup>14)</sup>**

Simbol	Nama Register	Nilai pada saat reset	Alamat
ACC	Accumulator	0000 <sub>H</sub>	0E0 <sub>H</sub>
B	Register B	00 <sub>H</sub>	0F0 <sub>H</sub>
PSW	Program Status Word	00 <sub>H</sub>	0D0 <sub>H</sub>
SP	Stack Pointer	07 <sub>H</sub>	81 <sub>H</sub>
DPTR	Data Pointer 2 byte	-	-
DPL	Low bytes	0000 <sub>H</sub>	82 <sub>H</sub>
DPH	High bytes	0000 <sub>H</sub>	83 <sub>H</sub>
P0	Port 0	FF <sub>H</sub>	80 <sub>H</sub>
P1	Port 1	FF <sub>H</sub>	90 <sub>H</sub>
P2	Port 2	FF <sub>H</sub>	0A0 <sub>H</sub>
P3	Port 3	FF <sub>H</sub>	0B0 <sub>H</sub>
IP	Interupt priority control	XXX00000 <sub>B</sub>	0B8 <sub>H</sub>
IE	Interupt enable control	0XX00000 <sub>B</sub>	0A8 <sub>H</sub>
TMOD	Timer/counter mode control	00 <sub>H</sub>	89 <sub>H</sub>
TCON	Timer/ counter control	00 <sub>H</sub>	88 <sub>H</sub>
TH0	Timer/counter 0 high byte	00 <sub>H</sub>	8C <sub>H</sub>
TL0	Timer counter 0 low byte	00 <sub>H</sub>	8A <sub>H</sub>
TH1	Timer / counter 1 high byte	00 <sub>H</sub>	8D <sub>H</sub>
TL1	Timer/ counter 1 low byte	00 <sub>H</sub>	8B <sub>H</sub>
SCON	Serial control	00 <sub>H</sub>	9B <sub>H</sub>
SBUF	Serial data buffer	Independen	99 <sub>H</sub>
PCON	Power control	HMOS 0XXXXXXX <sub>B</sub> CHMOS 0XXX0000 <sub>B</sub>	87 <sub>H</sub>

Beberapa macam register fungsi khusus yang sering digunakan, dijelaskan sebagai berikut :

- *Accumulator (ACC)* merupakan *register* untuk penambahan dan pengurangan. Perintah *Mnemonic* untuk mengakses akumulator disederhanakan sebagai *A*.
- *Register B* merupakan *register* khusus yang berfungsi melayani operasi perkalian dan pembagian.
- *Program Status Word (PSW)* terdiri dari beberapa *bit* status yang menggambarkan kejadian di akumulator sebelumnya. Yaitu *carry bit*, *auxiliary carry*, dua *bit* pemilih bank, bendera *overflow*, *parity bit*, dan dua bendera yang dapat didefinisikan sendiri oleh pemakai.
- *Stack Pointer (SP)* merupakan *register* 8 bit yang dapat diletakkan di alamat manapun pada RAM internal. Isi *register* ini ditambah sebelum data disimpan, selama instruksi *PUSH* dan *CALL*. Pada saat *reset*, *register* *SP* diinisialisasikan pada alamat  $07_H$ , sehingga stack akan dimulai pada lokasi  $08_H$ .
- *Data pointer (DPTR)* terdiri dari dua *register*, yaitu untuk *byte* tinggi (*Data pointer high*, *DPH*) dan *byte* rendah (*Data pointer Low*, *DPL*) yang berfungsi untuk mengunci alamat 16 *bit*.
- *Port 0* sampai *port 3* merupakan *register* yang berfungsi untuk membaca dan mengeluarkan data pada *port* 0, 1, 2, 3. masing-masing *register* ini dapat dialamati per-*byte* maupun per-*bit*.
- *Serial data buffer (SBUF)* merupakan dua *register* yang terpisah, *register* *buffer* pengirim dan sebuah *register* *buffer* penerima. Meletakkan data pada *SBUF* berarti meletakkan pada *buffer* pengirim yang akan mengirimkan data melalui transmisi serial. Membaca data *SBUF* berarti menerima data dari *buffer* penerima.

- *Control register* terdiri dari *register* yang mempunyai fungsi kontrol. Untuk mengontrol sistem interupsi, terdapat dua register khusus, yaitu register IP (*interrupt priority*) dan register IE (*interrupt enable*). Untuk mengontrol pelayanan timer counter terdapat register khusus, yaitu register TCON (*timer counter control*) serta untuk pelayanan port serial menggunakan register SCON (*serial port control*).

### 2.2.3. Port Masukan dan Keluaran

Mikrokontroler AT89S51 mempunyai 4 port dan masing-masing port terdiri dari 8 saluran *bit*. Ke empat port ini bersifat bidirectional yaitu dapat digunakan sebagai masukan atau keluaran.

Port 0 digunakan sebagai saluran data yang di multipleks dengan saluran alamat rendah untuk mengakses memori eksternal, baik memori program maupun memori data. Port 2 mengeluarkan bagian alamat high untuk mode pengalamatan memori 16 bit. Port 1 dan 3 berfungsi sebagai saluran masukan dan keluaran multi fungsi. Jika dibutuhkan port 3 mempunyai fungsi khusus seperti ditunjukkan pada tabel berikut.

**Tabel 2-4. Fungsi khusus port 3<sup>[3]</sup>**

Nama Penyemat	Fungsi Khusus
Port 3.0	RxD (port masukan serial)
Port 3.1	TxD (port keluaran serial)
Port 3.2	/INT0 (masukan interupsi eksternal 0)
Port 3.3	/INT1 (masukan interupsi)
Port 3.4	T0 (masukan pewaktu eksternal 0)
Port 3.5	T1 (masukan pewaktu eksternal 1)
Port 3.6	/WR (sinyal tulis memori data eksternal)
Port 3.7	/RD (sinyal baca memori data eksternal)

## 2.2.4. Sistem Interupsi

Mikrokontroler AT89S51 mempunyai dua sumber interupsi eksternal dan sumber interupsi internal yang dapat diprogram agar sensitive terhadap perubahan level atau transisi. Interupsi timer aktif saat register timer yang bersangkutan mengalami *rollover*. Interupsi serial akan aktif pada saat mikrokontroler mengirim/menerima data. Setiap sumber interupsi dapat diaktifkan/dimatikan melalui perangkat lunak.

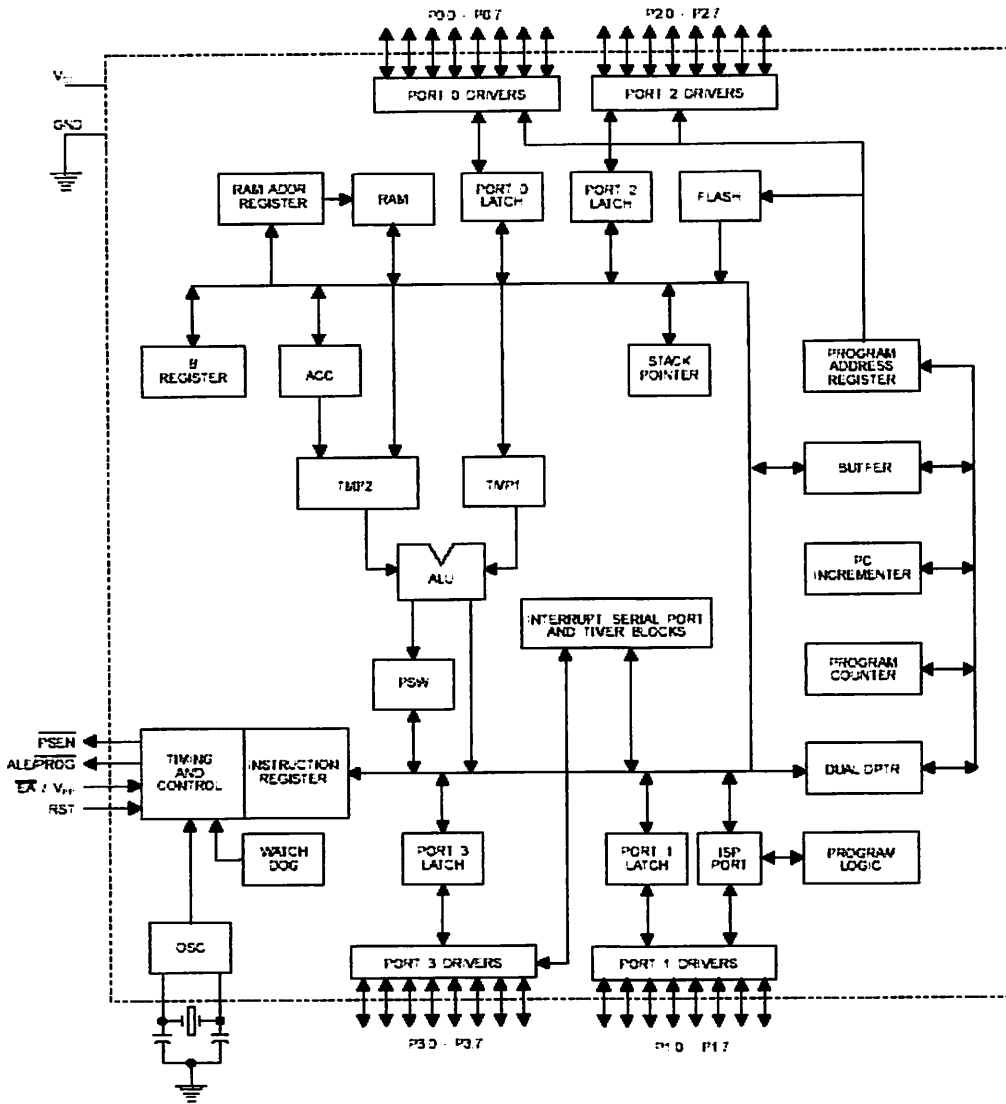
**Tabel 2-5. Tingkatan prioritas interupsi<sup>[5]</sup>**

Prioritas Interupsi	Sumber Interupsi	Alamat Vektor
1	IE0 (Interupsi eksternal 0)	0003 <sub>H</sub>
2	TF0 (timer overflow flag 0)	000B <sub>H</sub>
3	IE1 (interupsi eksternal 1)	0013 <sub>H</sub>
4	TF1 (timer overflow flag 1)	001B <sub>H</sub>
5	R1 dan T1	0023 <sub>H</sub>
6	TF2 dan EXF2	002B <sub>H</sub>

Hirarki tingkatan prioritas interupsi dapat dilihat dalam tabel diatas. Interupsi yang mempunyai tingkatan prioritas lebih tinggi tidak dapat diinterupsi oleh yang lebih rendah. Meskipun demikian melalui perangkat lunak hirarki tersebut dapat diubah, yaitu dalam register *interrupt priority* (IP).



Block Diagram



Gambar 2.7. Blok Diagram Mikrokontroler AT89S51<sup>[3]</sup>



Adapun karakteristik umum dari IC LM 35 adalah sebagai berikut:

1. Setiap kenaikan suhu  $1^{\circ}\text{C}$  , maka  $V_{\text{out}}$  akan bertambah 10 mV
2. Dapat ditampilkan langsung dalam derajat celcius
3. Jangkauan temperature yang dapat diukur adalah  $-55^{\circ}\text{C}$  sampai  $+150^{\circ}\text{C}$
4. Adalah sensor temperature presisi yang mudah dikalibrasi dan keluaranya linier

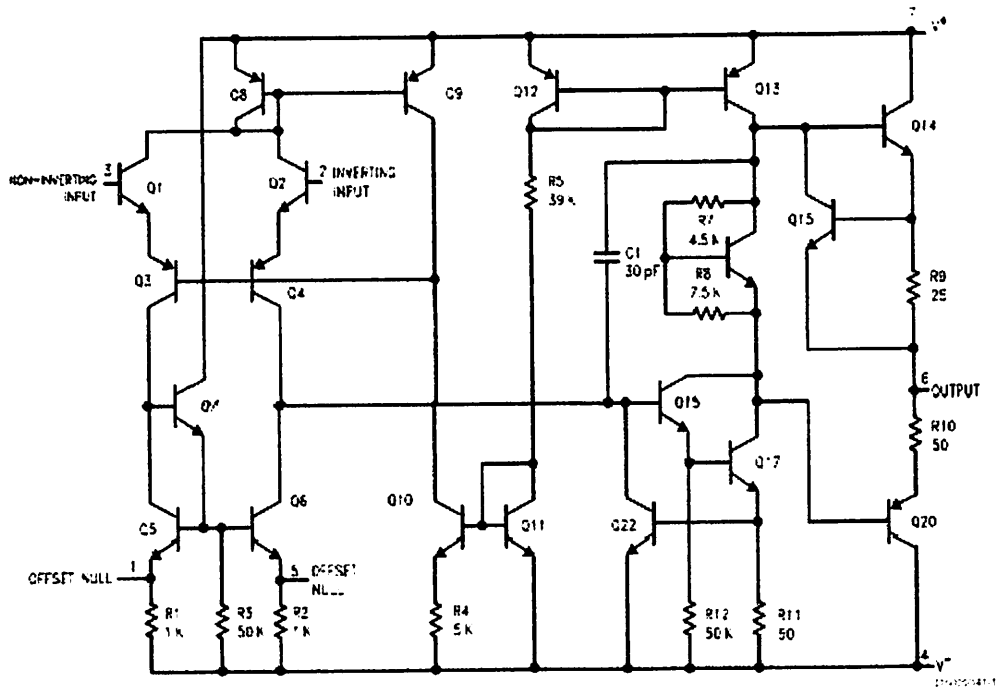
## **2.4 . Operasional Amplifier (OP-Amp)**

### **2.4.1. Sekilas Tentang Op-Amp**

Operasional amplifier adalah penguat gain tinggi yang dirancang untuk melaksanakan tugas-tugas matematis seperti penjumlahan, pengurangan, perkalian, dan pembagian. Pada saat ini Op-Amp rangkaian terpadu linier dapat bekerja dengan tegangan yang rendah dan dengan hasil yang tidak kalah baiknya dengan pendahulunya. Dengan harga yang relatif murah dan mudah diganti-ganti serta sifatnya yang dapat diandalkan, maka tidak heran kalau setiap tahunnya berjuta-juta Op-Amp di gunakan. Dari kelebihan yang dimiliki Op-Amp telah memperluas penggunaan Op-amp sampai jauh melampaui kegunaannya saat pertama dirancang. Beberapa penggunaan Op-amp adalah di bidang pengendalian proses, komunikasi, komputer, sumberdaya dan isarat, sistem peraga dan sistem pengukuran atau sistempengujian.

Pada Op-amp mempunyai lima terminal dasar yang terbagi dalam: dua untuk mensuplay daya, dua untuk isarat masukan, dan satu untuk keluarannya. Bagian dalam dari Op-amp itu sendiri rumit, gambar sekematik dari Op-amp dapat di lihat dalam gambar 2-1. untuk dapat menggunakan Op-amp tidak perlu mengetahui hal apapun

tentang cara kerja bagian dalam dari Op-amp, karena Op-amp telah dirancang sedemikian rupa sehingga komponen luarlah yang akan menentukan kegunaan dari Op-amp. Paket-paket Op-amp dalam bentuk single chip yang umum dapat dilihat pada gambar 2-2.

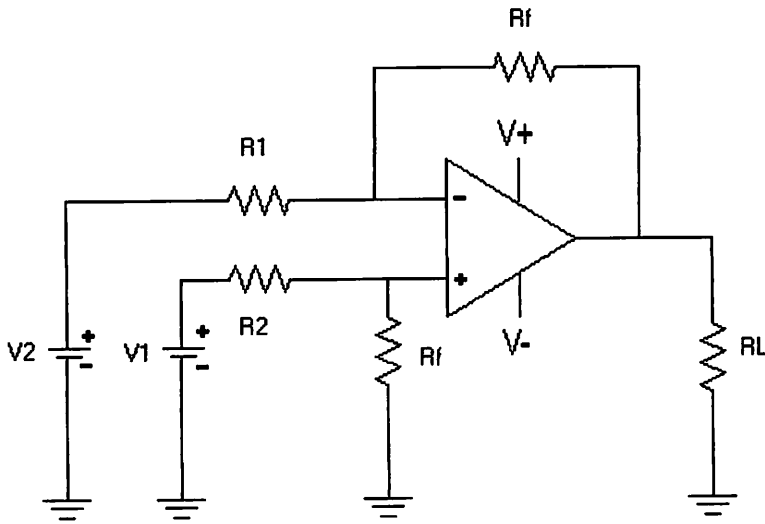


**Gambar 2.9. Skematik Op-Amp<sup>[6]</sup>**

#### 2.4.2. Op-amp sebagai penguat differensial dasar

Sebuah Op-amp, tiga tahanan yang sama, dan sebuah transduser membentuk suatu penguat jembatan dasar. Dalam hal ini transduser merupakan alat yang merubah perubahan arus listrik menjadi tegangan. Sifat penguat ini memungkinkan suatu sinyal kecil di ambil dari sinyal yang lebih besar dengan rangkaian yang di tunjukan pada

gambar 2.3. sinyal yang kecil merupakan masukan diferensial dan keluaranya berupa tegangan masukan diferensial yang di perkuat<sup>6</sup>.



**Gambar 2.10. Rangkaian Penguat Diferensial Dasar<sup>[7]</sup>**

## 2.5. Analog to Digital Converter

Untuk mengubah data analog dari keluaran sensor induksi menjadi data digital agar dapat di olah oleh program mikrokontroller maka diperlukan perangkat ADC. ADC yang dipergunakan adalah ADC0804 yang mempunyai resolusi 8 bit dan mempunyai 8 jalur output satu jalur input serta mempunyai clock internal dengan cara menghubungkan tahanan luar dan sebuah kapasitor pada clock out dan clock in dan ground.

$$F \text{ clock} = 1/1.1 \times R.C$$

Tegangan referensi yang digunakan pada ADC ini untuk menentukan besarnya resolusi yang diinginkan, adalah:

$$\text{Resolusi maksimal} = 2^n - 1$$

$$= 2^8 - 1$$

$$= 256 - 1$$

$$= 255$$

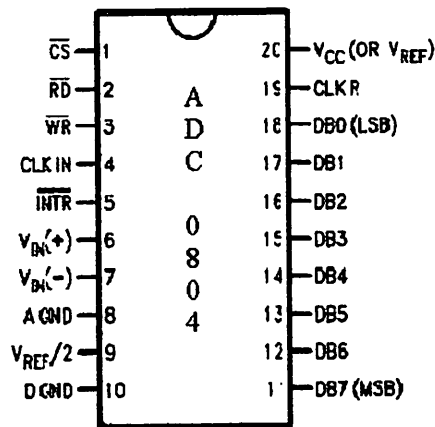
Dengan tegangan referensi 2.5 volt maka resolusi perpindahan tiap bitnya adalah:

$$\text{Resolusi} = V_{\text{ref}}/2^n - 1$$

$$= 2.5/255$$

$$= 0.009 \text{ volt}$$

Tegangan yang dapat diterima oleh ADC 0804 ini berkisar antara 0-5 volt. Tegangan masukan ini diperoleh dari output penguat yang nantinya akan di konversi menjadi biner untuk di oleh pada Mikrokontroller .



**Gambar 2.11. Analog to Digital Converter 0804<sup>[6]</sup>**

## 2.6. LCD (*Liquid Crystal Display*)

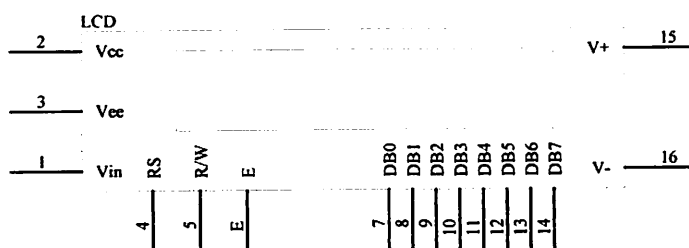
LCD adalah komponen opto elektronik yaitu komponen-komponen yang dikerjakan atau dipengaruhi oleh sinar (opto listrik), komponen-komponen pembangkit cahaya (light emitting) dan komponen-komponen yang mempengaruhi akan mengubah

sinar LCD tersebut dari bahan kristal cair yang merupakan suatu komponen organik yang mempunyai sifat optik seperti benda padat meskipun bahan tetap cair.

Untuk tampilan dalam tugas akhir ini, digunakan LCD TM1632. Tampilan jenis ini tersusun dari dot matrik dan dikontrol oleh ROM/RAM Generator karakter dan RAM display. Semua fungsi display dikontrol dengan instruksi LCD dan dapat dengan mudah diantarmukakan dengan mikrokontroller unit.

Adapun karakteristik dari LCD TM1632 adalah sebagai berikut:

- ❖ 16 x 2 karakter dengan 5 x 7 dot matrik
- ❖ ROM Generator karakter dengan 192 tipe karakter
- ❖ RAM Generator karakter dengan 8 tipe karakter (untuk program write)
- ❖ 80 x 8 bit RAM data display dengan 80 karakter maksimum
- ❖ Dapat diantarmukakan dengan MPU 4 atau 8 bit
- ❖ RAM data dan RAM Generator karakter dapat dibaca sari MPU
- ❖ Rangkaian oscillator terpadu
- ❖ Reset otomatis terpadu
- ❖ Temperatur antara 0° sampai 50° C

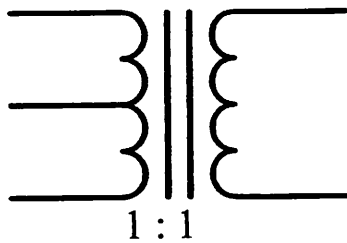


**Gambar 2.12. LCD16 x2<sup>[8]</sup>**

## 2.7. Trafo OT 240

Fungsi dari trafo OT 240 yang digunakan dalam rangkaian perancangan adalah sebagai antar muka saluran telepon dengan alat penerima dan pembangkit DTMF. Trafo ini akan mengkopling (melewatkan) sinyal audio yang berasal dari saluran telepon. Selain itu penggunaan trafo OT 240 juga dimaksudkan untuk mengisolasi DTMF dari tegangan- tagangan yang tidak diinginkan yang berasal dari saluran telepon.

Trafo OT 240 mempunyai perbandingan lilitan 1:1 seperti dalam gambar 2.12, kapasitor kopling c digunakan untuk menahan arus DC agar tidak masuk ke rangkaian



Gambar 2.13. Trafo OT 240<sup>[9]</sup>

## 2.8. Keypad

Untuk mempermudah penggunaan mikrokontroler sebagai pemroses, maka diperlukan sarana yang dapat menjadikan penghubung pemakai dengan alat kontrol, yang nantinya akan diolah mikrokontroler.

Peralatan input dasar yang sesuai dengan keperluan diatas adalah dengan membuat beberapa tombol yang menyatakan angka dan beberapa karakter. Tombol tersebut dapat disusun sebagai matrik sehingga menghemat port pada mikrokontroler.





1. Normaly terbuka (Normaly Open)

Yaitu relay yang tidak bekerja apabila kontaknya terbuka

2. Normaly tertutup (Normaly Closed)

Yaitu relay yang akan bekerja apabila kontaknya terhubung

Cara kerja rangkaian ini :

Jika ada arus yang masuk dan melalui kumparan maka pada kumparan tersebut akan terdapat induksi magnetic. Induksi magnetic nantinya akan menarik pegas kontak untuk merubah posisi awalnya menjadi terhubung kebagian yang diinginkan. Setelah arus berhenti, maka tidak ada induksi sehingga kontak kembali ke input semula.<sup>[10]</sup>

## **BAB III**

### **PERANCANGAN DAN PEMBUATAN ALAT**

#### **3.1. Pendahuluan**

Pada pembuatan alat ini digunakan dua buah mikrokontroler yaitu mikrokontroler sisi sensor dan mikrokontroler sisi display. Mikrokontroler sisi sensor mengirimkan data berupa suhu ruangan melalui sinyal DTMF. Mikrokontroler sisi display ini untuk mengakses atau memanggil data suhu dari mikrokontroler sisi sensor melalui saluran telepon untuk didisplaykan.

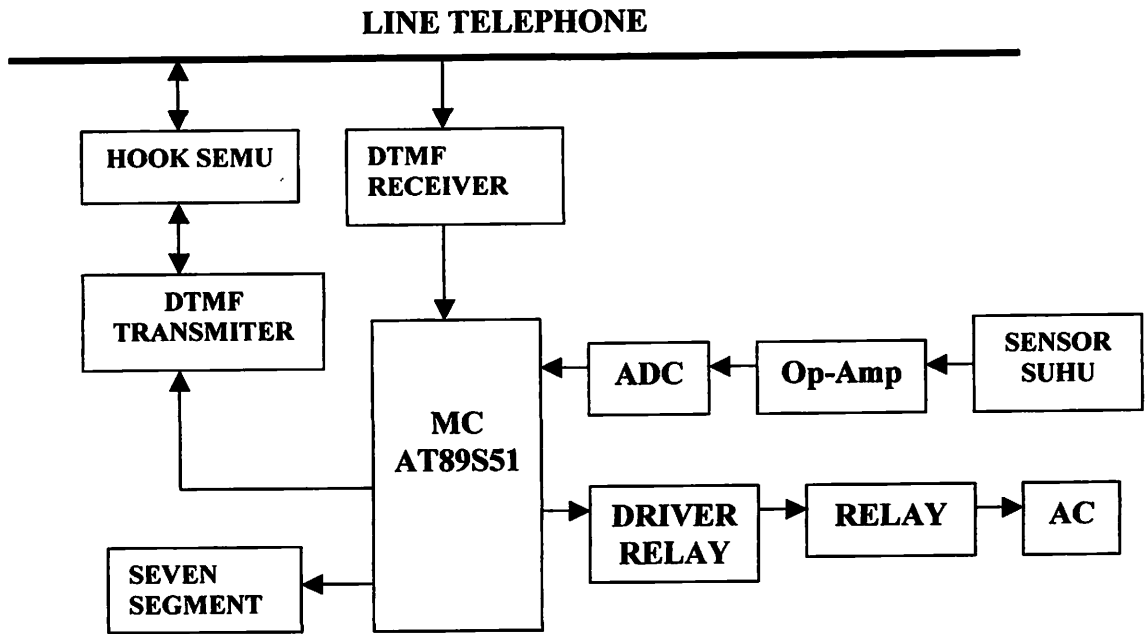
Data suhu dari mikrokontroler sisi sensor dikirim oleh DTMF Transmitter yang berupa nada Tone. Nada tone dilewatkan saluran telepon dan diterima oleh DTMF Receiver yang ada pada mikrokontroler sisi display. DTMF Receiver disini merubah nada tone menjadi data biner 4 bit yang akan masuk ke mikrokontroler.

Selanjutnya, setelah data masuk, mikrokontroler akan menterjemahkan dan akan menampilkan karakter yang berupa data suhu yang akan ditampilkan pada LCD. Data akan terus ditampilkan selama alat masih dalam keadaan simulasi off hook atau (gagang telepon diangkat.)

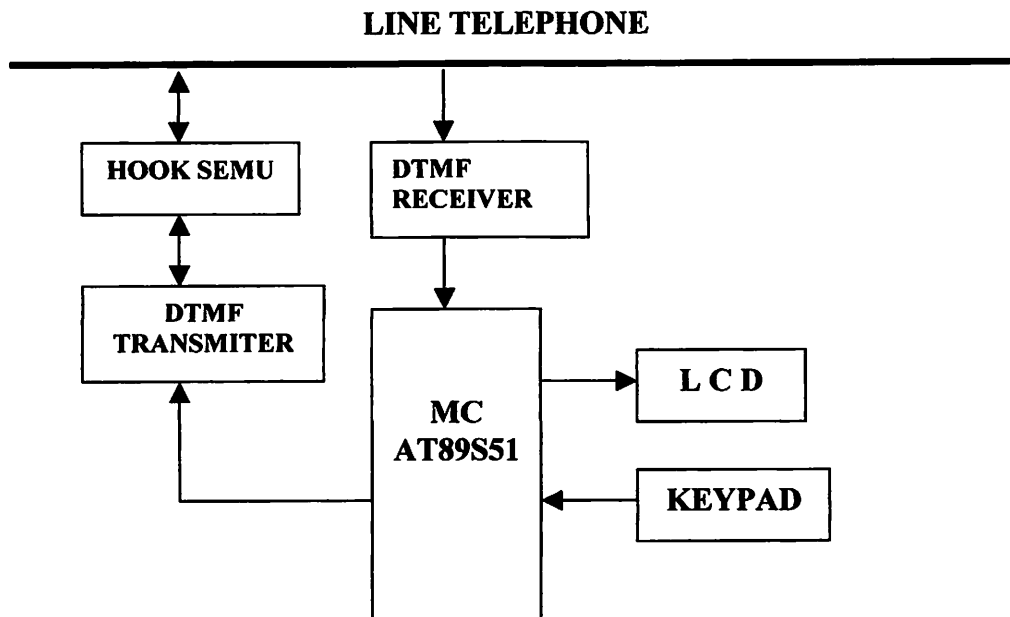
#### **3.2. Prinsip Kerja**

Perancangan dan pembuatan alat ini dibagi menjadi empat bagian yaitu :

- a. Perancangan dan Pembuatan mikrokontroler sisi sensor
- b. Perancangan dan Pembuatan mikrokontroler sisi display
- c. Perancangan dan Pembuatan DTMF Transmitter dan Receiver
- d. Perancangan dan pembuatan software



**Gambar 3.1. Diagram Blok Sisi Sensor**



**Gambar 3.2. Diagram Blok Sisi Display**

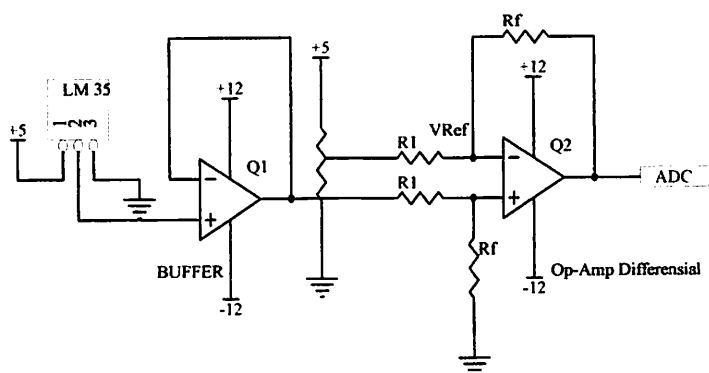
### 3.3. Perancangan Alat

#### 3.3.1. Perancangan dan Pembuatan Alat sisi Sensor

Untuk mendeteksi suhu pada ruangan kontrol secara keseluruhan harus diperhatikan secara detail. Misalnya untuk peletakan sensor tidak boleh terlalu dekat dengan pendingin ruangan, karena perubahan tegangannya menjadi cepat berubah-ubah. Setiap perubahan  $1^{\circ}\text{C}$ , tegangan yang dikeluarkan oleh sensor sebesar 10 mVolt. Sensor suhu disini menggunakan IC LM 35 case TO-46 yang mempunyai suhu kerja mulai  $-55^{\circ}\text{C}$  sampai  $150^{\circ}\text{C}$ . Dengan spesifikasi suhu diatas maka diharapkan mampu mendeteksi perubahan suhu ruangan. Alat ini akan terpasang pada ruangan kontrol pada PT. TELKOM.

##### 3.3.1.1 Pengkondisi Sinyal

Biasanya sinyal dari sensor suhu sangat lemah dan cenderung berubah-ubah. Pengkondisi sinyal analog dibutuhkan untuk menguatkan sinyal dan menyangga agar perubahan sinyal tidak mempengaruhi system. Pengkondisi sinyal analog dibuat dengan menggunakan *op-amp (operasional amplifier)* yang difungsikan sebagai penguat penyangga (*buffer*) dan penguat Deferensial.



**Gambar 3.3 Rangkaian Sensor dan Pengkondisi Sinyal**

### 3.3.1.2. Penguat Penyangga .

Penguat penyangga merupakan penguat yang kegunaannya untuk penguatan tanpa pembalikan fasa. Artinya sinyal output penguat sefasa dengan sinyal input penguat yang diberikan. Seperti ditunjukkan dalam Gambar 3.4 bahwa tahanan umpanbaliknya tidak ada sehingga seluruh tegangan keluaran akan diumpanbalikkan kemasukan. Penguat tegangan dari penguat penyangga ini sama dengan satu, dimana :

$$A = \frac{V_o}{V_i} = 1 \dots\dots\dots(1)$$

$V_i$  = Tegangan masukan

$V_o$  = Tegangan keluaran

Oleh karena itu penguat penyangga disebut juga dengan pengikut tegangan keluaran penguat mengikuti tegangan masukan baik besarnya maupun fasanya.

Penguat penyangga ini digunakan untuk mengisolasi suatu tingkat penguat dari penguat berikutnya agar tidak terbebani. Selain itu penguat penyangga juga dipakai untuk penyesuaian impedansi yang biasanya mempunyai impedansi input yang tinggi dan impedansi output yang rendah.

### 3.3.1.3 Operating Amplyfier Deferensial

Dengan penguat deferensial kita bisa menguatkan tegangan dari buffer. Berikut adalah tabel dari output Lm35 dan Buffer, dengan range terendah hingga range tertinggi. Nilai dari penguatan dapat kita hitung dengan rumus sebagai berikut

$$A_v = \frac{V_{\max} - V_{\min}}{350.10^{-3} - 150.10^{-3}} = \frac{5}{0,2} = 25$$

Dengan nilai penguatan 25 kali maka kita bisa menentukan besarnya Rfeedback dan Rin

$$A_v = 25 = \frac{R_f}{R_1} = \frac{25K\Omega}{1K\Omega}$$

Adapun besarnya Voutput adalah

$$V_{\text{output}} = (V_{\text{ref}} - V_{\text{input}}) \frac{R_f}{R_{in}}$$

Pada penguat diferensial tersebut kita gunakan Vrefensi sebagai pembanding dari Vinput, Untuk penguat Diferensial (inverting), saat Vmax maka Vout sama dengan 0 volt. Maka kita dapat menentukan nilai Vrefensi dengan rumus

$$V_{\text{out}} = (V_{\text{ref}} - V_{in}) A_v$$

$$0 = (V_{\text{ref}} - 350.10^{-3}) 25$$

$$V_{\text{ref}} = 350.10^{-3} \text{ Volt}$$

Jadi jika range tertinggi sebagai inputan maka Vout sama dengan

$$V_{\text{out}} = (350.10^{-3} - 350.10^{-3}) 25$$

$$V_{\text{out}} = (0) \cdot 25$$

$$V_{\text{out}} = 0 \text{ Volt}$$

- Dengan suhu 34°C .Output Buffer 340m volt. Maka output penguat defferensial Vout

$$V_{out} = (V_{ref} - V_{in}) \cdot A_v$$

$$V_{out} = (350 \cdot 10^{-3} - 340 \cdot 10^{-3}) \cdot 25$$

$$V_{out} = 0,25 \text{ Volt}$$

- Dengan suhu 33°C .Output Buffer 330m volt. Maka output penguat defferensial Vout

$$V_{out} = (V_{ref} - V_{in}) \cdot A_v$$

$$V_{out} = (350 \cdot 10^{-3} - 330 \cdot 10^{-3}) \cdot 25$$

$$V_{out} = 0,5 \text{ Volt}$$

- Dengan suhu 32°C .Output Buffer 320m volt. Maka output penguat defferensial Vout

$$V_{out} = (V_{ref} - V_{in}) \cdot A_v$$

$$V_{out} = (350 \cdot 10^{-3} - 320 \cdot 10^{-3}) \cdot 25$$

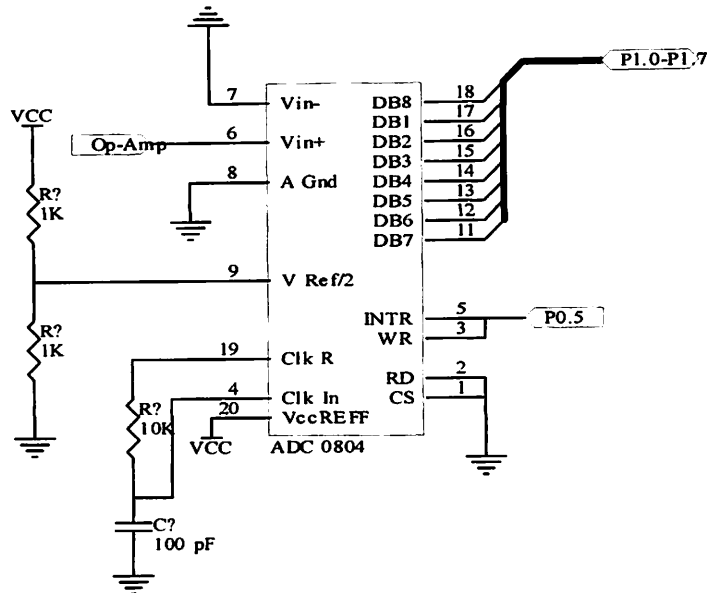
$$V_{out} = 0,75 \text{ Volt}$$

#### 3.3.1.4. Pengubah Analog Ke Digital ADC 0804

Pengubah analog ke digital (*Analog to digital converter/ADC*) mengubah sinyal analog (kontinyu) ke bentuk sinyal digital dengan pendekatan sesuai jumlah digit yang digunakan. Pada prinsipnya ADC adalah mengukur sinyal analog dan mengubahnya menjadi bilangan biner. Beberapa teknik pengubah telah diciptakan untuk pengubahan analog ke digital. Masing-masing mempunyai kelebihan dan kekurangan parameter utama yang dipakai untuk



menilai keunggulan tiap teknik biasanya adalah kecepatan, harga dan kecepatan. yang mana dalam rangkaian tersebut terdapat pin-pin yang mempunyai fungsi masing-masing.



**Gambar 3.4 Rangkaian Analog to Digital Converter**

Pin 18 sampai 11 adalah keluaran digital. Apabila pin CS dan RD tidak aktif, keluaran digital akan berlogika tinggi. Sedangkan bila CS dan RD diberi logika rendah, akan menghasilkan keluaran.

Pin WR bila dibuat aktif bersamaan CS akan memulai konversi. Bila WR = 0 konversi akan direset. Setelah WR berubah ke 1 konversi langsung dimulai. Pin 4 merupakan sinyal clock masukan. Clock ini dapat berupa eksternal, atau onternal dengan menambahkan rangkaian RC antara CLK in dan CLK out.

$V_{in (+)}$  dan  $V_{in (-)}$  adalah sinyal masukan diferensial. Jika  $V_{in (+)}$  dihubungkan ke ground,  $V_{in (-)}$  digunakan untuk masukan negative. Sedangkan jika  $V_{in (-)}$  yang dihubungkan ke ground,  $V_{in (+)}$  dihubungkan ke masukan positif.

Pin 9 adalah tegangan referensi maksimum sinyal analog. Bila sinyal ini tidak dihubungkan, tegangan referensinya sama dengan  $V_{cc}$ . Jika ingin menggunakan tegangan maksimum yang berbeda dengan  $V_{cc}$ , pin ini dihubungkan dengan tegangan  $\frac{1}{2}$  kali tegangan maksimum yang diinginkan.

Pin 5 (INTR) akan menunjukkan bahwa konversi telah selesai. Ketika dimulai konversi INTR akan mengeluarkan logika tinggi. Jika konversi selesai INTR akan mengeluarkan logika rendah.

Untuk mengetahui resolusi ADC 0804 maka digunakan rumus

$$\text{Resolusi} = \frac{V_{ref} / 2}{2^n - 1}$$

$$V_{ref} = 5 \text{ Volt}$$

$$V_{ref}/2 = 2,5 \text{ Volt}$$

$$\text{Resolusi} = \frac{5}{256 - 1} = \frac{5}{255} = 0,0196$$

$$V_{out \text{ ADC}} = \frac{V_{in}}{Res}$$

Untuk  $V_{input}$  5 volt maka  $V_{out \text{ ADC}}$  sama dengan

$$V_{out \text{ ADC}} = \frac{5}{0,02} = 250$$

Output ADC =

$$2 \frac{250}{125} = 0$$

$$2 \frac{62}{31} = 0$$

$$2 \frac{31}{15} = 1$$

$$2 \frac{15}{7} = 1$$

$$2 \frac{7}{3} = 1$$

$$2 \frac{3}{1} = 1$$

Output ADC = 11111010

Untuk output ADC dengan  $V_{in}$  lainnya dapat dilihat pada tabel berikut ini

Tabel 3.1. Tabel konversi data opamp defensial ke biner

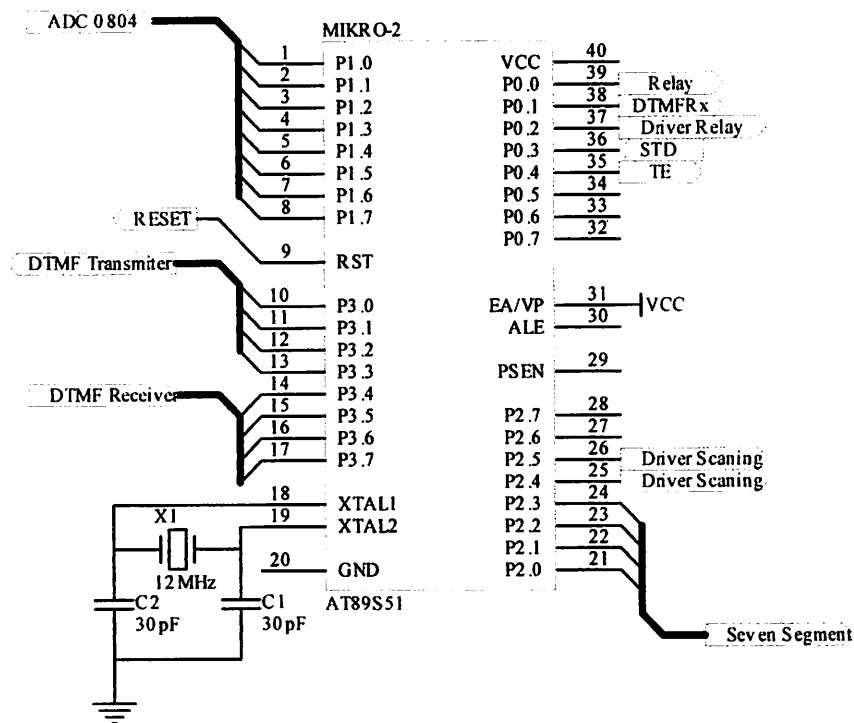
suhu c	Tabel Perhitungan Suhu										Data Heksa			
	Im 35 m Volt	buffer m Volt	opamp differensial Volt	ADC										
				D0	D1	D2	D3	D4	D5	D6		D7		
15	150	150	5	1	1	1	1	1	0	1	0	1	0	FAH
16	160	160	4,75	1	1	1	0	1	1	0	1	0	1	EDH
17	170	170	4,5	1	1	1	1	0	0	0	0	0	1	E1H
18	180	180	4,25	1	1	0	1	0	1	0	1	0	0	D4H
19	190	190	4	1	1	0	0	1	0	1	0	0	0	C8H
20	200	200	3,75	1	0	1	1	1	1	0	1	0	1	BBH
21	210	210	3,5	1	0	1	0	1	0	1	1	1	1	AFH
22	220	220	3,25	1	0	1	0	1	0	0	0	1	0	A2H
23	230	230	3	1	0	0	1	0	1	0	1	1	0	96H
24	240	240	2,75	1	0	0	0	1	0	1	0	0	1	89H
25	250	250	2,5	0	1	1	1	1	1	1	0	1	0	7DH
26	260	260	2,25	0	1	1	1	1	1	0	0	0	0	70H
27	270	270	2	0	1	1	0	1	0	0	1	0	0	64H
28	280	280	1,75	0	1	0	1	0	1	0	1	1	1	57H
29	290	290	1,5	0	1	0	0	1	0	1	0	1	1	4BH
30	300	300	1,25	0	0	1	1	1	1	1	1	1	0	3EH
31	310	310	1	0	0	1	1	1	0	1	0	1	0	32H
32	320	320	0,75	0	0	1	0	0	0	1	0	1	0	23H
33	330	330	0,5	0	0	0	1	1	1	0	0	1	0	19H
34	340	340	0,25	0	0	0	0	0	1	1	1	0	0	0CH
35	350	350	0	0	0	0	0	0	0	0	0	0	0	00H

Mikrokontroler AT 89S51 dirancang untuk dapat berdiri sendiri karena terdapat EEPROM, RAM serta port input/output dan perlengkapan lainnya dengan tujuan menambah kemudahan dalam aplikasinya dan juga dalam softwarena.

Mikrokontroler yang digunakan pada system adalah mikrokontroler jenis AT 89S51 yang merupakan IC CMOS 8bit internal RAM, 40 pin dan 3 port I/O.

### 3.3.2.1. Perancangan Mikrokontroler Sisi Sensor

Dalam perancangan system ini pin-pin yang digunakan adalah sebagai berikut:



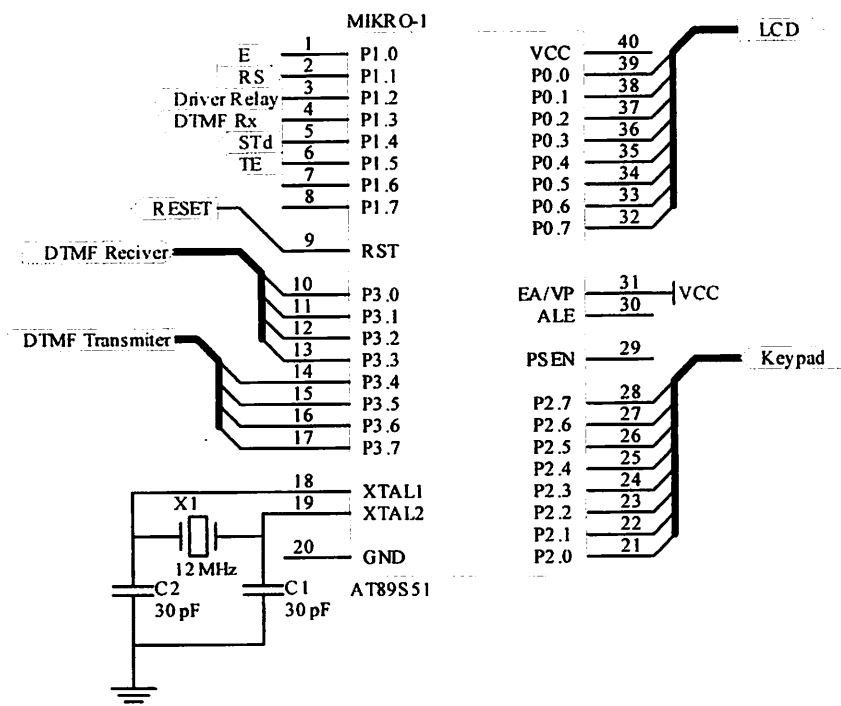
**Gambar 3.5. Mikrokontroler sisi Sensor**

1. Pin 1 (P1.0) sampai dengan Pin 8 (P1.7) adalah data dari ADC
2. Pin 10 – 13 (P3.0 – P3.3) untuk jalur data Q1 – Q4 dari MT 8870
3. Pin 14 – 17 (P3.4 – P3.7) untuk jalur data D0 – D3 dari MT 5088
4. Pin 39 (P0.0) untuk jalur relay sebagai pengendali hook semu

5. Pin 38 (P0.1) untuk jalur DTMF rx
6. Pin 37 (P0.2) untuk jalur Driver relay
7. Pin 36 (P0.3) untuk jalur STD dari MT 8870
8. Pin 35 (P0.4) untuk jalur TE dari MT 5088
9. Pin 9 untuk jalur reset
10. Pin 18 (Xtal 2) untuk clock pada Mikrokontroller AT 89S51
11. Pin 19 (Xtal 1) untuk clock pada Mikrokontroller AT 89S51
12. Pin 20 (GND) untuk Vss pada Mikrokontroller AT 89S51
13. Pin 40 (Vcc) berfungsi sebagai Vcc 5 Volt

### 3.3.2.2. Perancangan Mikrokontroller sisi Display

Dalam perancangan system ini pin-pin yang digunakan adalah sebagai berikut:



Gambar 3.6 Rangkaian Mikrokontroller Sisi Display

1. Pin 32 (P0.7) sampai dengan pin 39 (P0.7) adalah data untuk LCD
2. Pin 1 (P1.0) untuk jalur E pada LCD 16x2
3. Pin 2 (P1.1) untuk jalur RS pada LCD 16x2
4. Pin 3 (P1.2) untuk jalur relay sebagai pengendali hook semu
5. Pin 4 (P1.3) untuk jalur DTMF rx
6. Pin 5 (P1.4) untuk jalur STD dari MT 8870
7. Pin 6 (P1.5) untuk jalur TE dari MT 5088
8. Pin 9 untuk jalur reset
9. Pin 10 – 13 (P3.0 - P3.3) untuk jalur data Q1 – Q4 dari MT 8870
10. Pin 14 – 17 (P3.4 – P3.7) untuk jalur data D0 – D3 dari MT 5088
11. Pin 18 (Xtal 2) untuk clock pada Mikrokontroler AT 89S51
12. Pin 19 (Xtal 1) untuk clock pada Mikrokontroler AT 89S51
13. Pin 20 (Gnd) untuk jalur Vss pada Mikrokontroler AT 89S51
14. Pin 21 – 28 (P2.0 – P2.7) untuk jalur inputan keypad
15. Pin 40 (Vcc) berfungsi sebagai Vcc 5 Volt

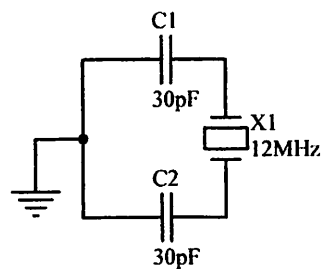
### **3.3.2.3. Rangkaian Clock Minimum Sistem**

Kecepatan proses pengolahan data pada mikrokontroler ditentukan oleh Clock (waktu) yang dikendalikan oleh mikrokontroler tersebut. Pada Mikrokontroler AT 89S51 terdapat internal Clock. Internal Clock generator berfungsi sebagai sumber Clock, tapi masih memerlukan rangkaian tambahan untuk membangkitkan clock yang diperlukan. Rangkaian Clock ini terdiri dari dua buah kapasitor dan sebuah kristal yang

dirangkai sedemikian rupa dan kemudian dihubungkan dengan Pin 18 dan 19 pada AT 89S51.

Dalam perancangan rangkaian ini menggunakan:

1.  $C = 30 \text{ pF}$ . Penentuan besarnya kapasitansi disesuaikan dengan spesifikasi pada data sheet AT 89S51.
2. Kristal 12 MHz (berdasarkan data sheet AT 89S51) adapun gambar rangkaian clock tampak seperti pada gambar 3.7.



**Gambar 3.7 Rangkaian Clock**

Dengan menggunakan kristal diatas maka dapat dihitung waktu yang diperlukan untuk satu siklus mesin.

$$F = 12 \text{ MHz}$$

$$\text{Sehingga } T = \frac{1}{f}$$

$$T = \frac{1}{12 \text{ MHz}} = \frac{1}{12} \mu\text{s}$$

Maka untuk satu siklus mesin dari mikrokontroller besarnya adalah :

$$\text{Time} = 12 \times T$$

$$\text{Time} = 12 \times \frac{1}{12} \mu\text{s}$$

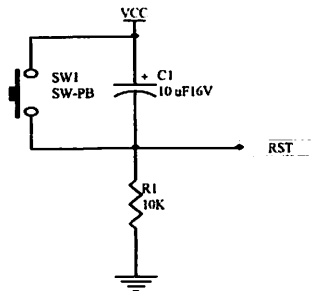
Time = 1  $\mu$ s

Mikrokontroller memiliki oscillator internal (*On Chip Oscilator*) yang dapat digunakan sebagai clock bagi CPU. Untuk menggunakan oscillator internal diperlukan sebuah kristal atau resonator keramic antara pin Xtal 1 dan Xtal 2 dan sebuah kapasitor ke *ground*

Untuk kristalnya dapat digunakan frekuensi dari 6 sampai 12 MHz . Sedangkan kapsitor bernilai antara 27 pF sampai 33 pF.

#### 3.3.2.4.Rangkaian Reset

Reset pada mikrokontroller merupakan masukan aktif High '1' Pulsa transisi dari rendah '0' ketinggi '1' akan mereset mikrokontroller menuju alamat 0000H. Pin Reset dihubungkan dengan rangkaian power on reset seperti pada gambar 3-4.



**Gambar 3.8 Rangkaian Reset**

Rangkaian reset bertujuan agar Mikrokontroller dapat menjalankan proses dari awal. Rangkaian reset untuk Mikrokontroller dirancang agar mempunyai kemampuan power on reset , yaitu reset yang terjadi pada saat system dinyalakan untuk pertama



kalinya. Reset juga dapat dilakukan secara manual dengan menekan tombol reset yang berupa switch push button.

Rangkaian Reset terbentuk oleh komponen R dan C yang sudah baku (ditetapkan oleh perusahaan pembuat IC AT 89S51). Nilai R yang dipakai adalah 10 K $\Omega$  dan C 10  $\mu$ F. Besarnya nilai tahanan dan kapasitor pada rangkaian reset akan menentukan waktu/lama pulsa reset.

Dengan Rumus:

$$\tau = R \times C$$

Agar dapat terjadi secara normal maka nilai  $\tau$  harus lebih besar dari 30 siklus mesin.

$$\tau \gg 30 \times \text{Time}$$

Karena nilai Time diatas adalah 1  $\mu$ s maka :

$$\tau \gg 30 \times 1 \mu\text{s}$$

$$\tau \gg 30 \mu\text{s}$$

Dengan mengambil nilai R dan C sebesar 10 K $\Omega$  dan 10  $\mu$ F maka besarnya  $\tau$  dapat dicari sebagai berikut :

$$\tau = R \times C$$

$$\tau = 10 \text{ K}\Omega \times 10 \mu\text{F}$$

$$\tau = 10 \cdot 10^3 \times 10 \cdot 10^{-6}$$

$$\tau = 100 \times 10^{-3}$$

$$\tau = 0,1 \mu\text{s}$$

Dengan demikian nilai  $\tau$  jauh lebih besar disbanding nilai minimumnya.

### 3.3.2. Rangkaian DTMF Receiver

Rangkaian penerima DTMF ini terdiri atas IC DTMF receiver type MT8870D dan beberapa komponen penunjang seperti kapasitor, resistor, serta osilator kristal. Rangkaian ini berfungsi sebagai penerima dan pengkode nada DTMF yang diubah bilangan biner 4 bit. Sinyal DTMF berupa sinyal analog yang terdiri dari penggabungan dua sinyal dengan frekuensi yang berbeda. Sinyal frekuensi ini sudah merupakan standart internasional dan dikelompokkan menjadi dua kelompok yaitu kelompok tinggi dan kelompok rendah. Sinyal DTMF yang keluar akan dilewatkan melalui HPF (*High Pass Filter*) dan kemudian akan diterjemahkan oleh suatu decoder sehingga keluaran dari IC MT8870 berupa kode biner 4bit.

Dalam perencanaan ini osilator yang digunakan sebesar 3,579545 MHz sesuai dengan data sheet mitel. Kapasitor kopling yang diletakan pada masukan IC DTMF digunakan untuk menahan arus DC agar tidak masuk kerangkaian. Besarnya kapasitor C10 dan C11 ditentukan sebesar 10 nF dan besarnya R17 dan R18 sebesar 100 K $\Omega$ , sesuai dengan yang telah ditentukan oleh data sheet. Resistor R16 digunakan sebagai umpan balik untuk menentukan besarnya penguatan pada penguat kerja. Besarnya R16 sebesar 100 K $\Omega$  sama dengan R17 dan R18 sesuai data sheet. Hal ini dimaksudkan untuk mendapatkan penguatan sama dengan satu. Besarnya penguatan differensial dapat ditentukan dari persamaan :

$$A_v = \frac{R_{16}}{R_{17}} = \frac{100K}{100k} = 1$$

Waktu yang dibutuhkan oleh rangkaian IC MT 8870 untuk mendeteksi sinyal DTMF analog disebut  $t_{REC}$ .

$$t_{REC} = t_{DP} + t_{GTP}$$

dimana :

$t_{DP}$  = waktu pemunculan sinyal DTMF

$t_{GTP}$  = batas waktu pemunculan sinyal DTMF

Batas waktu pemunculan sinyal DTMF tersebut menurut persamaan :

$$t_{GTP} = RC \ln \left[ \frac{V_{DD}}{V_{DD} - V_{TSI}} \right]$$

Hambatan dan kapasitor pada rangkaian adalah :

$$R23 = 390 \text{ K}\Omega$$

$$C12 = 100 \text{ nF}$$

Tegangan steering Treshold ( $V_{TSI}$ ) = 2,5 Volt dan  $V_{DD} = 5$  Volt

Maka batas waktu pemunculan sinyal DTMF tersebut adalah sebagai berikut :

$$\begin{aligned} t_{GTP} &= 390 \cdot 10^3 \times 100 \cdot 10^{-9} \ln \left[ \frac{5}{5 - 2,5} \right] \\ &= 39 \cdot 10^{-3} \times 0,693 \\ &= 27 \text{ ms} \end{aligned}$$

Sedangkan  $t_{DP}$  (waktu pemunculan sinyal DTMF) menurut prinsip kerja dari IC ini pada suhu normal adalah 11 ms, akan didapatkan  $t_{REC}$  :

$$\begin{aligned} t_{REC} &= t_{DP} + t_{GTP} \\ &= 11 \text{ ms} + 27 \text{ ms} \\ &= 38 \text{ ms} \end{aligned}$$

Jadi waktu yang dibutuhkan untuk mendeteksi sinyal DTMF analog tersebut adalah 38ms. Waktu ini merupakan waktu minimum yang diperlukan untuk mendeteksi sinyal

DTMF dengan benar. Jika kurang dari waktu tersebut, sinyal tidak akan terdeteksi. Selang waktu antara sinyal juga diperlukan agar tidak terjadi salah pendeteksian antara sinyal yang terakhir dengan sinyal sebelumnya.

Penemuan selang waktu antar sinyal dapat dihitung dengan persamaan sebagai berikut:

$$t_{ID} = t_{DA} + t_{GTA}$$

dimana :

$t_{DA}$  = waktu ketidakhadiran sinyal DTMF

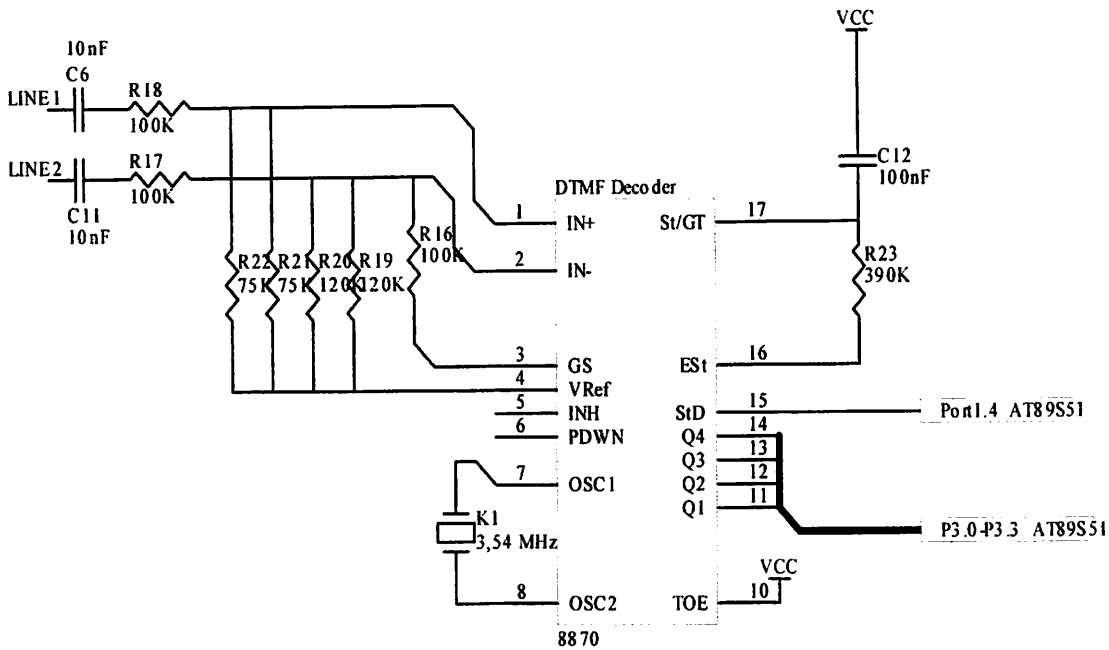
$t_{GTA}$  = waktu batas ketidakhadiran sinyal DTMF

$$\begin{aligned} t_{GTA} &= RC \ln \left[ \frac{V_{DD}}{V_{TSI}} \right] \\ &= 390 \cdot 10^3 \times 100 \cdot 10^{-9} \ln \left[ \frac{5}{5 - 2,5} \right] \\ &= 39 \cdot 10^{-3} \times 0,693 \\ &= 27 \text{ ms} \end{aligned}$$

Waktu ketidakhadiran sinyal DTMF ( $t_{DA}$ ) IC MT 8870 pada suhu normal adalah 4 detik. Sehingga dari persamaan diatas dapat diketahui selang waktu antar sinyal sebagai berikut:

$$\begin{aligned} t_{ID} &= t_{DA} + t_{GTA} \\ &= 4 \text{ ms} + 27 \text{ ms} \\ &= 31 \text{ ms} \end{aligned}$$

Selang waktu minimum 31 detik adalah waktu antara sinyal DTMF yang satu dengan sinyal DTMF yang lain. Bila kurang dari 31 ms pada suhu normal, maka sinyal DTMF berikutnya tidak akan terdeteksi.



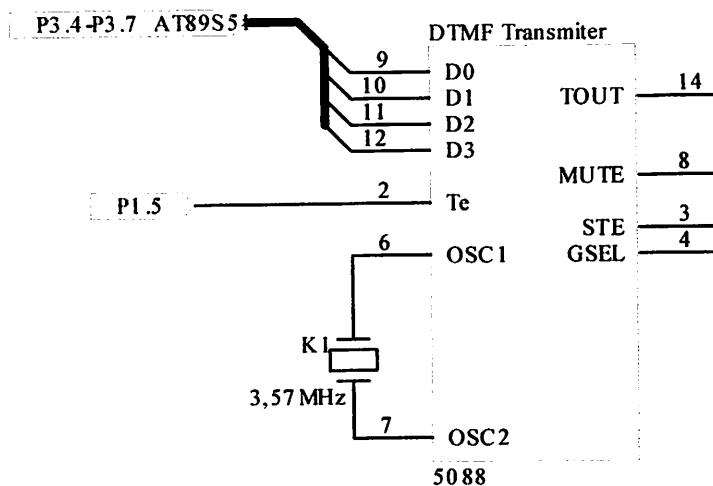
**Gambar 3.9 Rangkaian Dekoder DTMF MT8870**

### 3.3.3. Rangkaian DTMF Generator

Rangkaian DTMF Generator ini menggunakan IC TP 5088 yang merupakan jenis IC DTMF yang dapat menghasilkan tone. Input dari IC ini berupa data biner 4bit yang selanjutnya diubah menjadi tone sesuai masukanya .

Kode biner 4 bit dikodekan menjadi kode tone dan dikirimkan pada saat tone enablenya dalam keadaan high. Pada saat merubah kode biner 4 bit pada input, tone output tidak akan berubah, apabila tone enablenya tetap dalam kondisi high, oleh karena itu harus diubah dalam kondisi low.

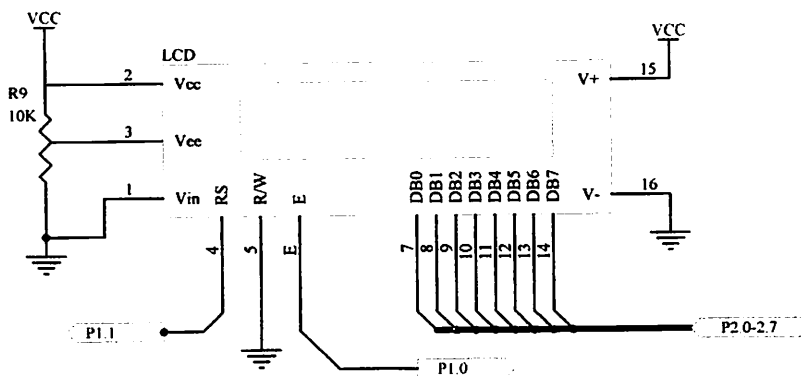
Masukan D0-D3 adalah berupa biner yang keluar dari mikrokontroller, begitu pula masukan tone enable. Masukan D0-D3 dari P3.4 – P3.7, sedangkan masukan tone enable dari port 1.5



**Gambar 3.10 Rangkaian DTMF Generator**

### 3.3.4. LCD (*Liquid Crystal Display*)

Sebagai tampilan data digunakan display LCD dot matrik 16x2 karakter. Sinyal-sinyal yang dipergunakan oleh LCD adalah data bus, RS, R/W, dan E. Sinyal E dihubungkan ke Port 1.0 untuk mengaktifkan LCD. LCD akan aktif jika Mikrokontroler memberikan instruksi tulis pada alamat LCD. Sedangkan Port 1.1 dipergunakan untuk memberikan sinyal RS yang membedakan data yang diberikan pada LCD. Sinyal RS diberikan ke LCD untuk membedakan sinyal antara instruksi program atau instruksi penulisan data. Untuk pin R/W akan berlogika low (0) apabila dihubungkan dengan ground maka LCD hanya difungsikan untuk menulis program atau data ke display. Untuk mengambil data dari Mikrokontroler maka Pin-pin data data dihubungkan dengan Port 0.0 sampai Port 0.7 yang merupakan Pin-pin data dari Mikrokontroler.



**Gambar 3.11 Rangkaian Display LCD 16x2**

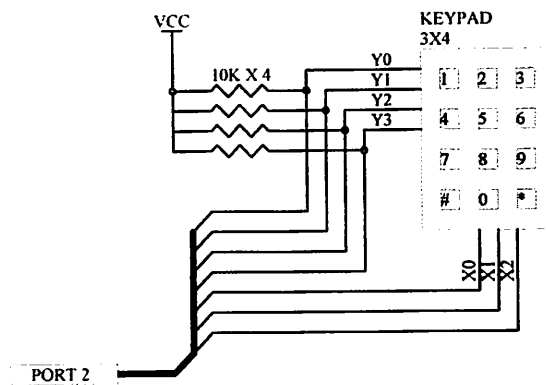
Vr1 pada pin 3 ( $V_{EE}$ ) digunakan untuk mengatur kontras dari karakter yang ditampilkan, sedangkan pada pin 15 ( $V+$ ) dihubungkan ke Vcc dan pin 16 dihubungkan ke ground.

### 3.3.5. Rangkaian Keypad Matrik 3x4

Papan tombol ini digunakan untuk memasukan data referensi dan mengubah data bila diinginkan. Untuk menterjemahkan informasi yang diterima dari papan tombol, maka *keypad* dihubungkan dengan Mikrokontroller.

Papan tombol tersebut mempunyai matrik 3 kolom dan 4 baris. Deretan baris dan kolom dihubungkan dengan mikrokontroller yang difungsikan sebagai masukan dan keluaran. Deretan kolom dihubungkan dengan *ground* (berlogika 0) dan port 2.4- port 2.6 yang difungsikan sebagai *input* mikrokontroller. Sedangkan deretan baris dihubungkan ke port 2.0 – port 2.3 yang telah diberi data 0001 dan secara kontinyu data

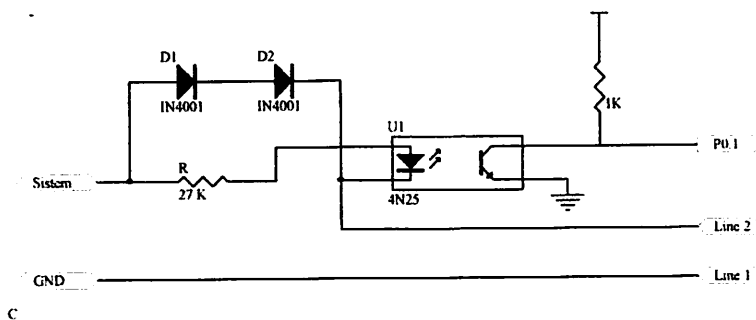
tersebut bergeser satu bit ke kiri. Pergeseran data satu bit ini dimaksudkan untuk menentukan posisi tombol yang ditekan dalam satu kolom. Port ini difungsikan sebagai output dari mikrokontroller. Dengan demikian kalau tombol tidak ditekan maka masukan port 2.4-2.6 di pin yang terhubung tombol tersebut berlogika 0 dan bila tombol ditekan akan berlogika 1. Rangkaian papan tombol dapat dilihat dalam gambar 3.8.



**Gambar 3.12 Hubungan Antara Keypad 3x4 Dengan Mikrokontroller**

### 3.3.6. Rangkaian Hook Semu

Rangkaian detector hook serial berfungsi untuk mendeteksi keadaan handset pada pesawat telepon sendiri, apakah dalam keadaan diangkat (off-hook) atau ditutup.



**Gambar 3.13 Rangkaian Hook Semu**



Saat handset ditutup (on-hook) maka sentral telepon dan pelanggan menjadi loop terbuka, Pada keadaan ini tidak ada arus listrik yang mengalir sehingga LED pada optocoupler yang berfungsi untuk mengaktifkan fototransistor tidak menyala. Fototransistor yang tidak terbias ini mengakibatkan arus listrik tidak mengalir ke ground sehingga tegangan pada port sama dengan Vcc. Keadaan ini oleh mikrokontroller akan dideteksi sebagai logika tinggi.

Sebaliknya pada saat handset diangkat maka sentral telepon dan pelanggan menjadi loop tertutup. LED pada optocoupler akan menyala dan mengaktifkan fototransistor, sehingga arus listrik akan mengalir dari collector ke emitor . Akibatnya tegangan pada port sama dengan pada ground, hal ini dideteksi oleh mikrokontroller sebagai keadaan logika rendah.

Dengan menganggap diode sebagai saklar yang diseri dengan sumber tegangan , dapat ditentukan nilai tegangan pada resistor , Sesuai dengan Hukum Kirchoff-2 yang menyatakan jumlah aljabar semua tegangan pada loop tertutup adalah nol, maka :

$$V_{loop} = 2V_{diode} + V_{led} + V_{res}.....(3.1)$$

Dengan menganggap diode silicon mempunyai tegangan 0,7V dan LED optocoupler mempunyai tegangan 1,15V [Motorola. 1995:2], maka :

$$\begin{aligned} V_{res} &= (1,4 - 1,15)V \\ &= 0,25V \end{aligned}$$

Karena LED optocoupler mempunyai arus kerja sebesar 10mA [Motorola. 1998:2], dengan menggunakan Hukum Ohm diperoleh resistansi R, sebesar:

$$R = \frac{V_{res}}{I} .....(3.2)$$

$$= \frac{0,25}{0,01}$$

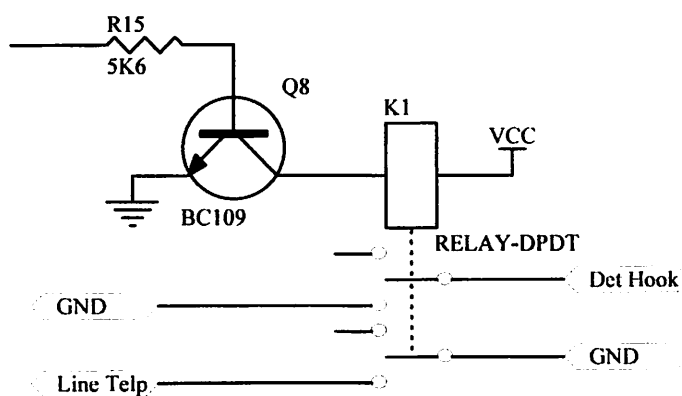
$$= 25 \Omega$$

Karena keterbatasan nilai Resistansi resistor yang ada dipasaran maka ditentukan nilai R yang mendekati yaitu  $27\Omega$ .

### 3.3.7. Driver Relay Sebagai Pengendali Hook Semu

Relay digunakan untuk menyambung dan memutuskan rangkaian yang ada pada hook semu. Rangkaian ini merupakan saklar yang akan membuat saluran telepon dalam kondisi on hook atau off hook seperti layaknya sebuah handset pesawat telepon biasa. Untuk menjalankan relay diperlukan arus yang cukup besar karena port tidak mampu mensuplay arus yang dibutuhkan oleh relay, oleh karena itu dibutuhkan rangkaian driver relay yang menggunakan transistor sebagai saklar.

Untuk menggerakkan relay perangkat pengendali yang terdiri atas rangkaian pengendali dan sebuah tegangan yang berkemampuan sesuai dengan yang dibutuhkan, yaitu 5 V.



**Gambar 3.14 Rangkaian Driver Relay**

Transistor berfungsi sebagai pengendali relay DPDT apabila pada keluaran port Pada mikrokontroller berlogika high maka transistor akan mengaktifkan relay DPDT. Nilai resistansi relay yang ada adalah  $154,7\Omega$ . Besarnya arus kolektor dapat ditentukan sebagai berikut :

$$I_c = \frac{(5 - 0,2)V}{154,7\Omega}$$
$$= 31,028 \text{ mA}$$

Besarnya arus basis dapat ditentukan sebagai berikut :

$$I_b = \frac{31,028mA}{109}$$
$$= 0,285$$

Sehingga nilai resistor R dapat ditentukan :

$$R = \frac{(2,4 - 0,7)V}{0,285 \cdot 10^{-3} A}$$
$$= 5964,91 \Omega$$

Karena keterbasan nilai resistansi resistor yang ada dipasaran maka dipilih nilai yang mendekati yaitu  $5,6 \text{ K}\Omega$ .

### 3.4 Perancangan Perangkat Lunak (Software)

Program adalah kumpulan dari instruksi untuk mengendalikan atau mengoperasikan sistem perangkat keras (*Hardware*). Adapun langkah - langkah pembuatan program ini adalah sebagai berikut :

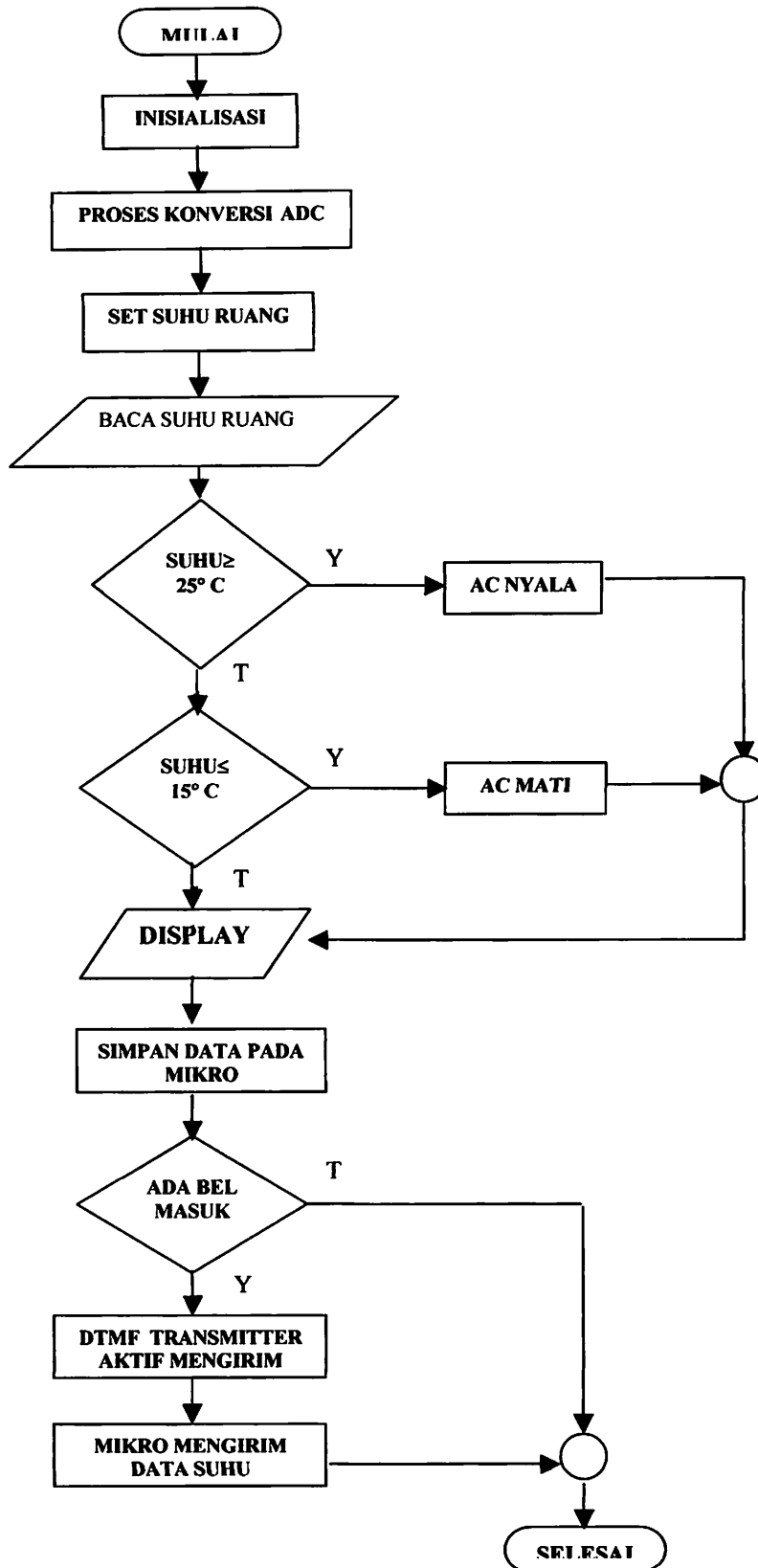
- a. Membuat diagram alir (*flowchart*) program yang akan dibuat
- b. Mengubah diagram aliran tersebut ke dalam bahasa pemrograman

- c. Penulisan program dengan menggunakan teks editor atau edit plus dan disimpan dengan ekstensi H51.
- d. Mengkompilasikan program yang telah dibuat ke dalam memori, sampai menghasilkan program dengan ekstensi HEX.
- e. Merubah file berekstensi HEX menjadi file berekstensi BIN
- f. *men-download* file berekstensi BIN ke dalam PEROM mikrokontroller AT89S51. Kemudian memasukkan program yang telah selesai, dan sistem akan bekerja dengan baik jika perancangan perangkat lunak (*software*) sesuai dengan perangkat keras (*hardware*) yang mendukung.

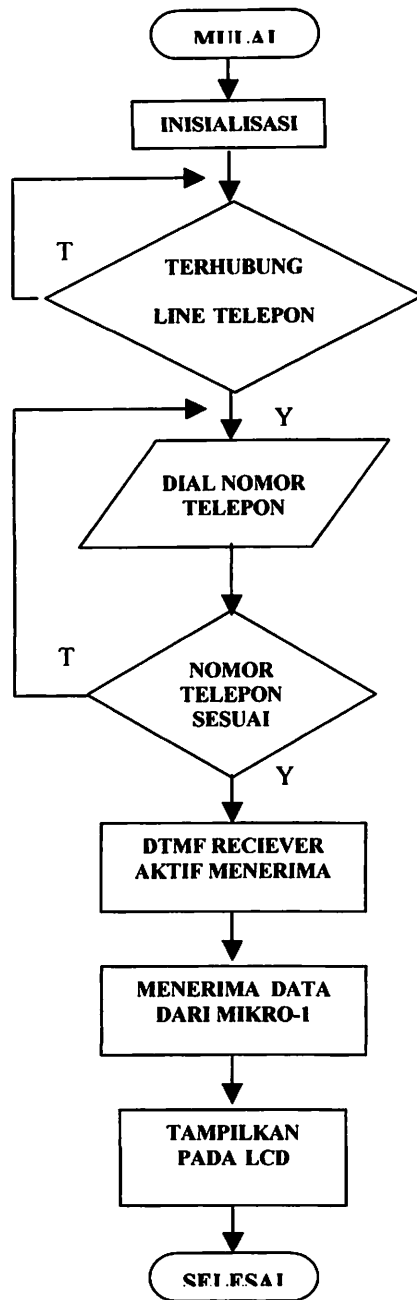
Berikut ini merupakan *flowchart* dari mikrokontroler sisi sensor dan mikrokontroler sisi display:

### 3.3. Flowchart Perancangan

#### 3.4.1 Flowchart Mikrokontroler sisi Sensor



### 3.4.2. Flowchart Untuk Sisi Display



## BAB IV

### PENGUJIAN ALAT

#### 4.1. Pendahuluan

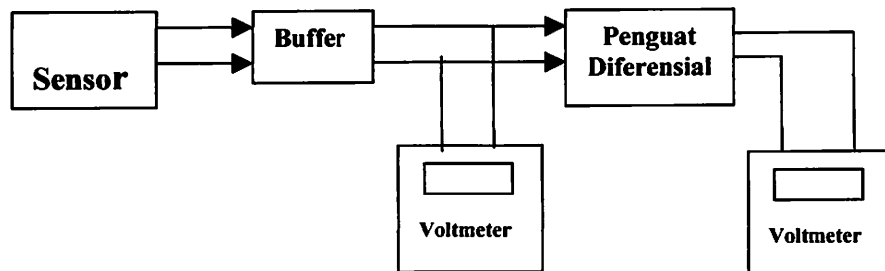
Setelah semua alat telah terangkai maka perlu diadakan pengujian yang bertujuan untuk mengetahui apakah sistem yang telah terangkai dapat bekerja sesuai dengan yang diharapkan atau tidak. Pengujian dilakukan pada tiap sub sistem yang meliputi :

- Sensor suhu
- Rangkaian penguat
- Rangkaian ADC
- Rangkaian DTMF
- Simulasi pada Line telepon

Dari sub sistem diatas dapat dilakukan proses pengujian secara lengkap untuk mengetahui fungsi dari masing – masing blok.

##### 4.1.1. Pengujian Rangkaian Sensor dan Penguat

Dari pengujian ini untuk mengetahui nilai tegangan yang keluar dari sensor dan keluaran tegangan dari penguat diferensial.



**Gambar 4.1. Blok Diagram Pengujian Sensor dan Penguat**

Dengan demikian dapat dilihat hasil pengujian dari blok rangkaian diatas dan hasil pengukuran dapat dibandingkan dengan hasil perhitungan seperti yang diperlihatkan pada table 4-1 berikut ini :

Misalkan suhu ruang tersebut 25° - 30° C

**Tabel 4-1**  
**Perbandingan Hasil Pengujian dan Hasil Perhitungan**

SUHU (° C)	PENGUKURAN			PERHITUNGAN		
	Output LM 35 ( mVolt)	Output Buffer ( m Volt )	Output Op-Amp ( Volt )	Output LM 35 ( mVolt )	Output Buffer ( mVolt )	Output Op-Amp ( Volt )
25	247	247	2,475	250	250	2,5
26	255	255	2,245	260	260	2,25
27	270	270	1,985	270	270	2
28	281	281	1,745	280	280	1,75
29	293	293	1,52	290	290	1,5
30	305	305	1,265	300	300	1,25

$$\text{Kesalahan Relatif \%} = \frac{\text{Perhitungan} - \text{Pengukuran}}{\text{Perhitungan}} \times 100\%$$

Untuk suhu 25° C :

$$\begin{aligned} \text{Kr pada Out LM35} &= \frac{250 - 247}{250} \times 100\% \\ &= 1,2 \% \end{aligned}$$



$$\begin{aligned} \text{Kr pada Buffer} &= \frac{250 - 247}{250} \times 100\% \\ &= 1,2\% \end{aligned}$$

$$\begin{aligned} \text{Kr pada Op Amp} &= \frac{2,5 - 2,475}{2,5} \times 100\% \\ &= 1\% \end{aligned}$$

Dari perhitungan Kesalahan Relatif diatas maka dapat diperoleh hasilnya yang dapat dilihat pada table 4-2.

**Tabel 4-2**  
**Hasil Perhitungan Kesalahan Relatif**

<b>Suhu ( ° )</b>	<b>Out LM 35 ( % )</b>	<b>Out Buffer ( % )</b>	<b>Out Op-Amp ( % )</b>
25	1,2	1,2	1
26	1,9	1,9	0,2
27	0	0	0,75
28	0,35	0,35	0,28
29	1,03	1,03	1,3
30	1,66	1,66	1,2
<b>Σ</b>	<b>6,14</b>	<b>6,14</b>	<b>4,73</b>

Dari data diatas maka dapat diperoleh Kesalahan Relatif rata-rata :

$$\text{Kesalahan Relatif Rata-rata} = \frac{\sum \text{Kr}}{n}$$

$$\begin{aligned} \text{Kr rata-rata Out Lm 35} &= \frac{6,14}{6} \\ &= 1,03\% \end{aligned}$$

$$\begin{aligned} \text{Kr rata-rata Out Buffer} &= \frac{6,14}{6} \\ &= 1,03 \% \end{aligned}$$

$$\begin{aligned} \text{Kr rata-rata Out Op-Amp} &= \frac{4,73}{6} \\ &= 0,78 \% \end{aligned}$$

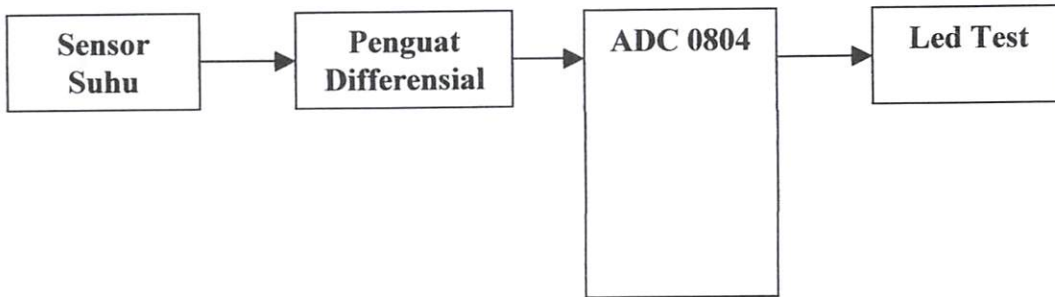


**Gambar 4.2. Pengujian Sensor dan Penguat**

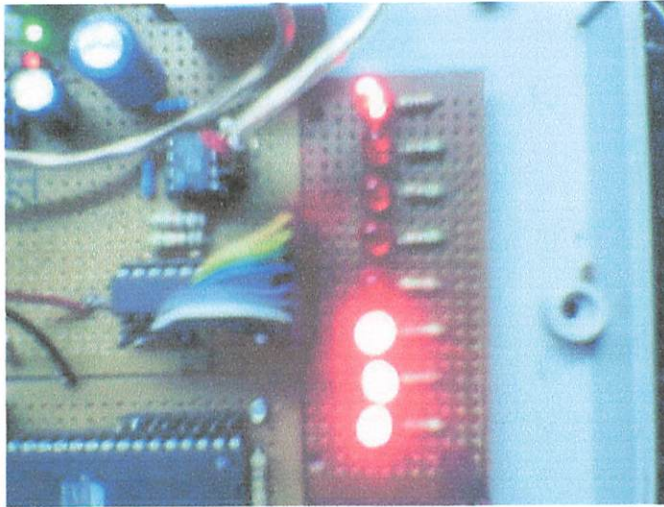
#### **4.1.2. Pengujian Rangkaian ADC 0804**

Pengujian rangkaian ADC dilakukan dengan memasang 8 buah LED Test sesuai dengan jumlah keluaran ADC yaitu 8 bit. Keluaran ADC adalah data biner 8 bit

yang kombinasi bitnya tergantung dari input ADC yang berasal dari penguat differensial.



**Gambar 4.3. Blok Diagram Pengujian ADC 0804**



**Gambar 4.4. Pengujian Rangkaian ADC 0804**

#### **4.1.3. Pengujian Tone Encoder dan Decoder (DTMF)**

Peralatan yang digunakan dalam pengujian ini adalah sebagai berikut

- a. Saklar (switch)

Saklar digunakan sebagai masukan (high dan low) dari encoder DTMF (TP 5088). Saklar akan dalam keadaan high jika terhubung dengan tegangan 5V,

sedangkan dalam keadaan low jika terhubung dengan ground atau tidak ada tegangan.

b. LED (Light Emiting Diode)

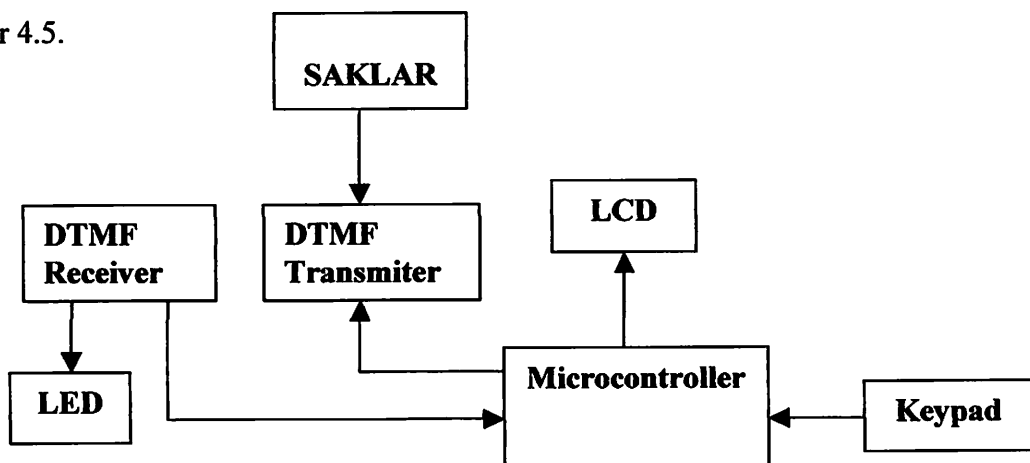
Led digunakan sebagai indicator, sehingga dapat mendeteksi output dari DTMF decoder, jika output decoder DTMF dalam keadaan high, Led akan menyala demikian sebaliknya.

c. Catu daya 5V untuk rangkaian encoder dan decoder.

Langkah – langkah pengujian sebagai berikut :

- a. Menyusun rangkaian sesuai dengan gambar 4.5.
- b. Memberikan logika (high atau low) pada masukan encoder DTMF , yaitu dengan mengaktifkan saklar sebagai inputan encoder DTMF.
- c. Mengamati dan mencatat kondisi Led.
- d. Mengulangi langkah b dan c sesuai dengan saklar encoder DTMF untuk logika yang lainya (sesuai dengan table 4-3).

Rangkaian pengujian dapat digambarkan secara blok diagram sebagaimana pada gambar 4.5.



**Gambar 4.5. Blok Diagram Pengujian Tone Encoder dan Decoder (DTMF)**

Hasil pengujian dapat dilihat pada table 4-3.

**Tabel 4-3**  
**Hasil Pengujian Tone Encoder dan Decoder (DTMF)**

SWITCH-ENCODER DTMF					LED-DECODER DTMF				
SW3	SW2	SW1	SW0	SW0	D3	D2	D1	D0	D4
D3	D2	D1	D0	StD	Q4	Q3	Q2	Q1	TE
0	0	0	0	1	0	0	0	0	1
0	0	0	1	1	0	0	0	1	1
0	0	1	0	1	0	0	1	0	1
0	0	1	1	1	0	0	1	1	1
0	1	0	0	1	0	1	0	0	1
0	1	0	1	1	0	1	0	1	1
0	1	1	0	1	0	1	1	0	1
0	1	1	1	1	0	1	1	1	1
1	0	0	0	1	1	0	0	0	1
1	0	0	1	1	1	0	0	1	1
1	0	1	0	1	1	0	1	0	1
1	0	1	1	1	1	0	1	1	1
1	1	0	0	1	1	1	0	0	1
1	1	0	1	1	1	1	0	1	1
1	1	1	0	1	1	1	1	0	1
1	1	1	1	1	1	1	1	1	1

*Keterangan :*

- a. Untuk switch (encoder) : 1 = high (terhubung dengan 5V)  
0 = low
- b. Untuk Led (decoder) : 1 = hidup (high)  
0 = mati (low)



**Gambar 4.6. Pengujian Encoder dan Decoder DTMF**

#### 4.1.4. Pengujian Tone Encoder DTMF

Peralatan yang digunakan dalam pengujian ini adalah sebagai berikut :

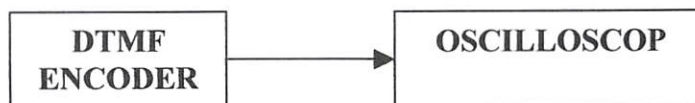
- a) Rangkaian Tone Encoder DTMF dan Catu daya 5V.
- b) Oscilloscop

Langkah-langkah pengujian adalah sebagai berikut :

- a. Menyusun rangkaian sesuai dengan blok diagram gambar 4.7
- b. Menempatkan Probe pada output tone encoder DTMF.
- c. Mengaktifkan / memasukan data pada masukan (0001) encoder DTMF.
- d. Menganati dan mencatat hasil pengujian.

Rangkaian pengujian dapat dilihat pada blok diagram sebagaimana pada gambar

4.7



**Gambar 4.7. Blok Diagram Pengujian Sinyal Encoder DTMF**

#### 4.1.4.1. Analisa Data Pengujian Tone Encoder DTMF

❖ Data 0001

$$T_1 = 320 \mu\text{s}$$

$$T_2 = 1,760 \text{ ms}$$

$$\Delta t = t_2 - t_1$$

$$= 1,760 \text{ ms} - 320 \mu\text{s}$$

$$= 1,44 \text{ ms}$$

$$f = 1/\Delta t$$

$$= \frac{1}{1,44\text{ms}} = 694,4 \text{ Hz}$$

$$t_1 = 990 \mu\text{s}$$

$$t_2 = 1,840 \text{ ms}$$

$$\Delta t = t_2 - t_1$$

$$= 1,840 \text{ ms} - 990 \mu\text{s}$$

$$= 0,85 \text{ ms}$$

$$f = 1/\Delta t$$

$$= \frac{1}{0,85\text{ms}} = 1,175 \text{ KHz}$$

**Tabel 4-4**

**Standart Frekuensi dan Hasil Pengukuran**

STANDART FREKUENSI (GROUP)				HASIL PENGUKURAN FREKUENSI (GROUP)	
No	Biner	Low (Hz)	High (Hz)	Low (Hz)	High (Hz)
1	0001	679	1209	694,4	1175

#### 4.1.5. Pengujian Rangkaian Hook Semu

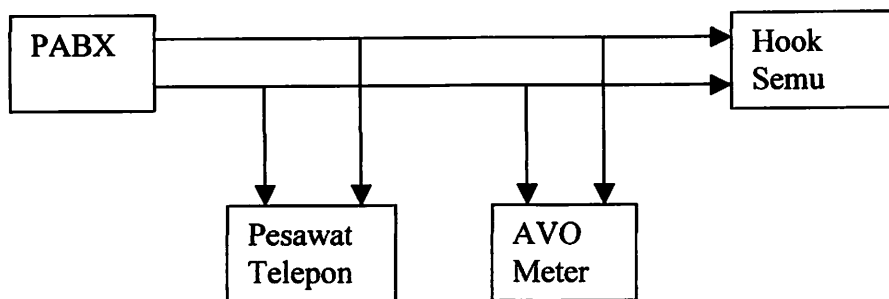
Tujuannya adalah untuk mengetahui besar tegangan yang tersalur pada line telepon sesuai dengan yang diharapkan pada perencanaan alat.

Peralatan yang digunakan antara lain adalah :

- AVO Meter
- Line Telepon dari PABX
- Pesawat Telepon Digital
- Konektor Kabel Penghubung

Langkah pengujianya adalah sebagai berikut :

1. Menghubungkan peralatan seperti pada gambar 4.8 dibawah ini :



**Gambar 4.8. Diagram Blok Pengujian Rangkaian Hook Semu**

2. Mengukur nilai tegangan output rangkaian hook semu yang menuju ke pesawat telepon pada saat keadaan on-hook dan saat off-hook, hasil pengujian diperlihatkan pada table 4-5 berikut ini :



Tabel 4-5

Hasil Pengujian Rangkaian Hook Semu

Kondisi Pesawat Telepon	Tegangan (Volt)
On - Hook	62,1
Off - Hook	11,8

Pada saat pengujian dalam kondisi on-hook tegangan yang terukur menunjukkan nilai 62,1 Volt, keadaan ini dikarenakan saat posisi on-hook tidak terdapat resistansi pada pesawat telepon yang digunakan, arus yang mengalir kecil sekali, kondisi ini menjadi masukan bagi mikrokontroler yang menandakan bahwa alat sedang dalam keadaan on-hook. Sedangkan dalam kondisi off-hook pada pesawat telepon terdapat resistansi sebesar  $140\Omega$ , menyebabkan tegangan pada rangkaian akan turun sampai sekitar 11,8V tergantung dengan nilai resistansi yang dimiliki oleh pesawat telepon. Kondisi ini menjadi masukan bagi mikrokontroler bahwa alat dalam kondisi off-hook.



Gambar 4.9. Pengujian Telepon Saat On – Hook



**Gambar 4.10. Pengujian Telepon Saat Off-Hook**

#### **4.1.6. Pengujian Rangkaian Driver Relay**

Yang perlu diketahui dalam pengujian rangkaian rangkaian driver relay ini adalah apakah rangkaian tersebut bisa bekerja sebagaimana mestinya, yaitu menghubungkan dan memutus secara otomatis antara perangkat dengan line telepon apabila perangkat diaktifkan.

Pengujian dilakukan dengan menggunakan tegangan 5 Volt sebagai trigger untuk menggerakkan relay.



**Gambar 4.11. Pengujian Driver Relay**

Hasil Pengujian dari rangkaian driver relay dapat dilihat pada tabel dibawah ini :

**Tabel 4-6**

**Hasil Pengujian Driver Relay**

<b>V in</b>	<b>Kondisi Relay</b>
0 Volt	Off
5 Volt	On

Hasil pengujian relay yang dilakukan dengan simulasi peraga led yaitu pada saat relay tersambung, maka led akan menyala atau berlogika 1, dan pada saat kondisi on hook maka led akan mati atau berlogika 0.

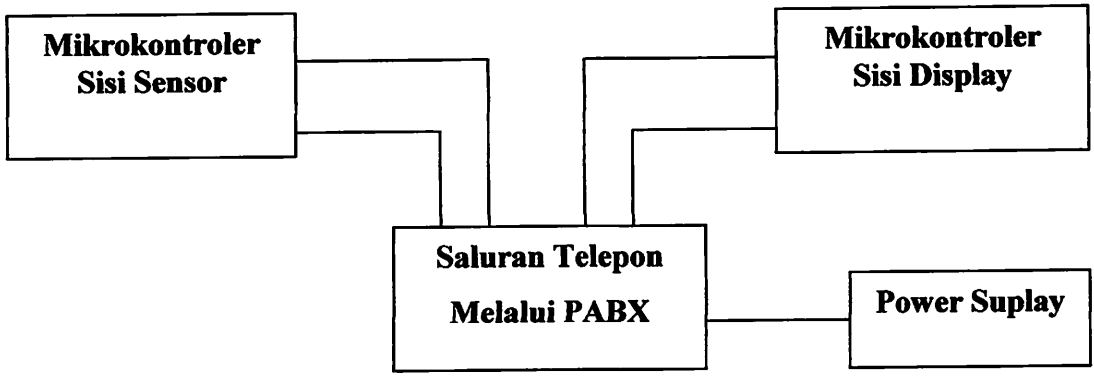
#### **4.2. Pengujian Dengan Software**

Setelah pengujian yang dilakukan secara per blok rangkaian, selanjutnya dilakukan pengujian secara system keseluruhan. Untuk itu maka kita harus menyediakan alat dan komponen yang nanti diperlukan.

Pengujian yang dilakukan harus melalui prosedur dan urutan yang telah ditentukan Hal ini dilakukan untuk menjaga dan merawat alat yang telah dibuat agar tahan lama.

Alat dan komponen :

- Rangkaian mikrokontroler sisi sensor
- Rangkaian mikrokontroler sisi display
- Konektor
- Saluran Telepon melalui PABX



**Gambar 4.12. Diagram Pengujian Sistem Secara Keseluruhan**

## **BAB V**

### **PENUTUP**

#### **5.1. Kesimpulan**

Dari hasil pengujian dan analisa dari alat yang telah dibuat maka, dapat disimpulkan :

1. Keluaran tegangan yang dihasilkan oleh LM 35 sudah sesuai dengan yang diharapkan , sehingga bisa diproses pengkondisi sinyal
2. Sistem ini memberikan bantuan komunikasi data dari jarak jauh dengan menggunakan saluran telepon.
3. Data yang dikirimkan merupakan pengkodean sinyal nada DTMF
4. Hasil komunikasi data ini akan ditampilkan pada LCD.
5. Pada dasarnya alat ini dapat bekerja dengan baik dan benar, masalah perbedaan tegangan dan hasil perhitungan dan pengukuran dapat disebabkan oleh toleransi dari komponen yang digunakan.

#### **5.2 Saran**

1. Kemampuan alat ini akan lebih baik jika digunakan komponen yang lebih presisi dan berkualitas baik.
2. Untuk bagian mikrokontroller sisi sensor dapat dibuat lebih banyak karena dengan itu kita dapat mengakses lebih banyak ruangan untuk kita kontrol.

## **DAFTAR PUSTAKA**

- [1] MT/DTMF Data Sheet, USA, MITEL Corporation
- [2] National Telecommunication Data Book, USA National Corporation
- [3] Data Sheet ATMEL
- [4] Elex Media Komputindo, Bereksperimen dengan Mikrokontroler 8031
- [5] Intel, 1994 : 3-5
- [6] National Semiconductor Data Sheet Book
- [7] S. Wasito, Vademekum Elektronika, Elex Media Komputindo
- [8] LCD Modul User Manual, 1987, 30
- [9] Perancangan
- [10] Frank D. Petruzella, Elektronik Industri, Andi Yogyakarta

# LAMPIRAN



INSTITUT TEKNOLOGI NASIONAL MALANG  
FAKULTAS TEKNOLOGI INDUSTRI  
JURUSAN TEKNIK ELEKTRO S-1  
KONSENTRASI TEKNIK ELEKTRONIKA

## LEMBAR BIMBINGAN SKRIPSI

1. Nama : DONI AMBAR DWI CAHYONO
2. NIM : 00 17 270
3. Jurusan : Teknik Elektro S-1
4. Konsentrasi : Teknik Elektronika
5. Judul Skripsi : PERENCANAAN DAN PEMBUATAN ALAT PEMANTAU SUHU RUANG KONTROL PADA PT. TELKOM UNTUK MENGENDALIKAN AC BERBASISKAN MIKROKONTROLLER AT89S51
6. Tanggal Pengajuan Skripsi : 11 Februari 2004
7. Selesai menulis skripsi : 15 Oktober 2005
8. Dosen Pembimbing : Ir. Purwanto, MT/ Ir. Mimien Mustikawati
9. Telah Dievaluasi Dengan Nilai : 92 

Diperiksa dan Disetujui  
Dosen Pembimbing

Dosen Pembimbing I


(Ir. Purwanto, MT)  
NIP. 131 574 847

Dosen Pembimbing II

(Ir. Mimien Mustikawati)  
NIP. 103 0000352



Mengetahui  
Ketua Jurusan Teknik Elektro S-1

  
Ir. F. Yudi Limpraptono, MT  
NIP.Y. 103 950 0274





INSTITUT TEKNOLOGI NASIONAL MALANG  
FAKULTAS TEKNOLOGI INDUSTRI  
JURUSAN TEKNIK ELEKTRO S-1  
KONSENTRASI TEKNIK ELEKTRONIKA

## FORMULIR PERBAIKAN SKRIPSI

Nama : DONI AMBAR DWI CAHYONO  
NIM : 00 17 270  
Masa Bimbingan : 18 Maret 2005 s/d 18 September 2005  
Judul :

“PERENCANAAN DAN PEMBUATAN ALAT PEMANTAU SUHU RUANG  
KONTROL PADA PT. TELKOM UNTUK MENGENDALIKAN AC  
BERBASISIKAN MIKROKONTROLLER AT89S51 “

No	Tanggal	Uraian	Paraf
1.	4 Oktober 2005	Bab IV flowchart halaman 68	A

Disetujui

Penguji I

(Ir. F. Yudi Limpraptono, MT)

Penguji II

(Muhammad Ashar ST, MT)

Mengetahui

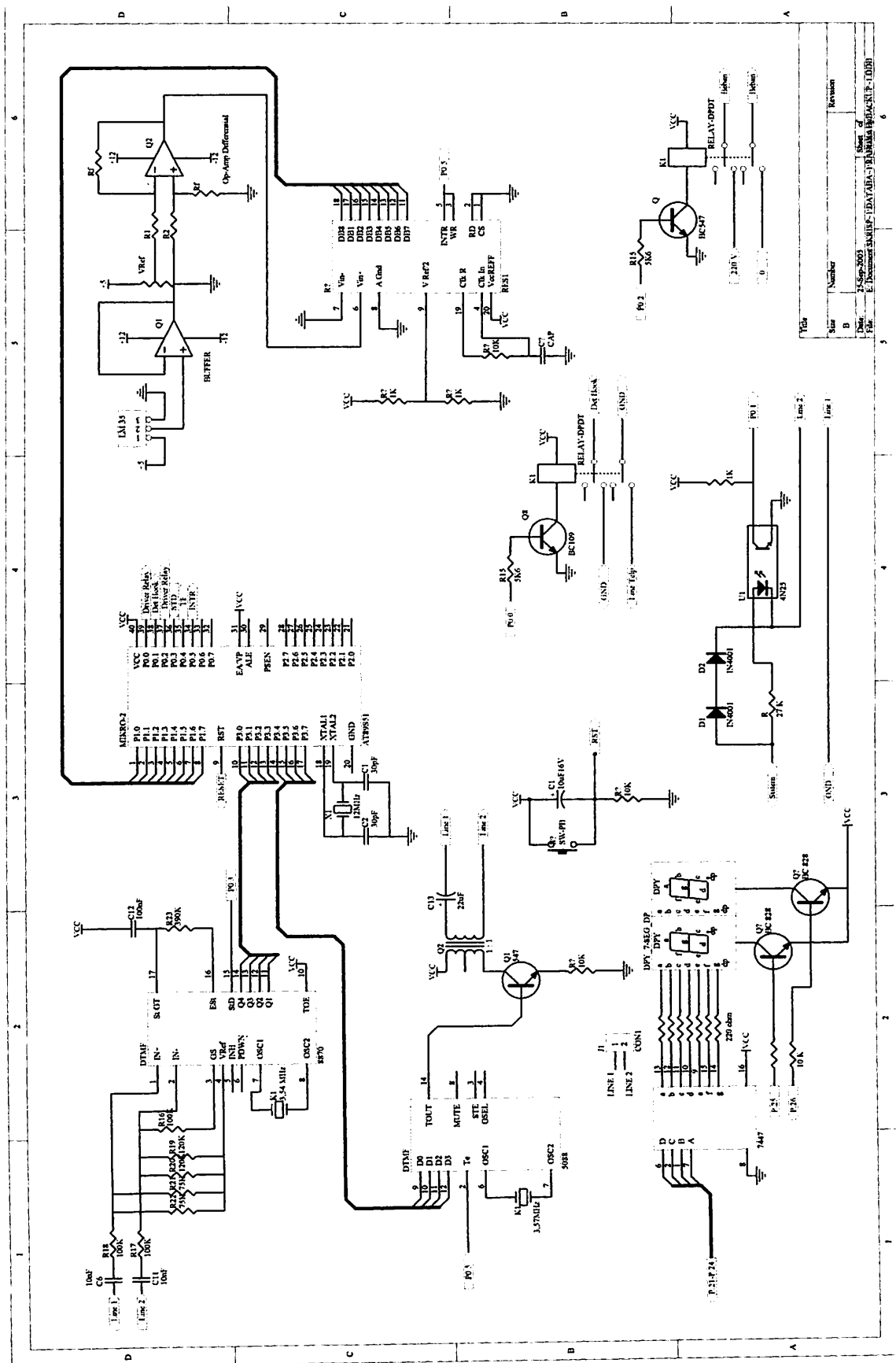
Dosen Pembimbing I

( Ir. Purwanto, MT )

Dosen Pembimbing II

( Ir. Mimien Mustikawati )





Ver.	1	Rev.	1
Size	D	Number	2
Doc.	2	Revision	
E:\PROJECTS\84818E-1\DATA\84818E-1\84818E-1.D00B			

6  
5  
4  
3  
2  
1

A  
B  
C  
D

```

;===== master =====
LCDDData      Data    P0
LCDRs         Bit     P1.0
LCDEna        Bit     P1.1

SData         Bit     P1.0
SCLK          Bit     P1.1

TmpDigitL     Data    30h
TmpDigitH     Data    31h
DtKonversi    Data    32h
DtSuhu        Data    33h

RelayAC       Bit     P1.0
ADC_CS        Bit     P1.0
ADC_WR        Bit     P1.1
ADC_RD        Bit     P1.2
ADC_INT       Bit     P1.3
ADC_DATA      Data    P2

DetBel        Bit     P1.1
DTMF5088_TE   Bit     P1.1
DTMF5088_Data Data    P1
DTMF8870_STD  Bit     P1.4
DTMF8870_Data Data    P3

    Mov     SP,#40h
    Call    LCD_Inisialisasi

Start:
    Call    LCD_Clrscr
    Call    LCD_Line1
    Mov     DPTR,#txt_CekBel
    Call    LCD_String

CekDTMF8870St:
    Jnb    DTMF8870_STD,CekDTMF8870St
    Mov     A,DTMF8870_Data
    Call    ConvDTMF
    Call    Delay_Fix_100ms
    Call    Delay_Fix_100ms
    Jb     DTMF8870_STD,$
    Cjne   A,#00001011b,CekDTMF8870St
    Call    Delay_Fix_100ms
    Mov     P0,#0FFh
    Mov     P2,#0FFh
    Nop
    Nop

CekDTMF8870:
    Jnb    DTMF8870_STD,CekDTMF8870
    Mov     A,DTMF8870_Data
    Call    ConvDTMF
    Call    Delay_Fix_100ms
    Call    Delay_Fix_100ms

```

```
Mov    TmpDigitH,A
Jb     DTMF8870_STD,$
Call   Delay_Fix_100ms
Call   Delay_Fix_100ms
Nop
Nop
```

CekDTMF8870a:

```
Jnb    DTMF8870_STD,CekDTMF8870a
Mov    A,DTMF8870_Data
Call   ConvDTMF
Mov    TmpDigitL,A
Call   Delay_Fix_100ms
Call   Delay_Fix_100ms

Jb     DTMF8870_STD,$
Call   Delay_Fix_100ms
Call   Delay_Fix_100ms
Nop
Nop
```

```
-----
Mov    A,TmpDigitH
Orl    A,#30h
Call   LCD_Data
Mov    A,TmpDigitL
Orl    A,#30h
Call   LCD_Data
Mov    A,#0DFh
Call   LCD_Data
```

```
Mov    A,'#C'
Call   LCD_Data
Call   Delay_Fix_1s
```

```
Mov    A,#85h
Call   LCD_Command
Mov    A,#85h
Call   LCD_Command
```

```
Jmp    CekDTMF8870St
```

Subroutine ConvDTMF:

```
Mov    C,ACC.3
Mov    0,C
Mov    C,ACC.2
Mov    1,C
Mov    C,ACC.1
Mov    2,C
Mov    C,ACC.0
Mov    3,C
```

```
Mov    A,#0
Mov    C,0
Mov    ACC.0,C
Mov    C,1
Mov    ACC.1,C
```

```

Mov     C,2
Mov     ACC.2,C
Mov     C,3
Mov     ACC.3,C

```

EndSub

Subroutine LCD\_Clrscr:

```

Push    ACC
Mov     A,#01h
Call    LCD_Command
Pop     ACC

```

EndSub

Subroutine LCD\_Line1:

```

Push    ACC
Mov     A,#80h
Call    LCD_Command
Pop     ACC

```

EndSub

Subroutine LCD\_Line2:

```

Push    ACC
Mov     A,#0C0h
Call    LCD_Command
Pop     ACC

```

EndSub

Subroutine LCD\_String:

```

Push    ACC
Push    DPL
Push    DPH

```

TampilKata11:

```

Clr     A
Movc    A,@A+DPTR
Cjne   A,#0,TampilKata21      ;intinya
Jmp     OUT1

```

TampilKata21:

```

Inc     DPTR
Call    LCD_Data
Jmp     TampilKata11

```

OUT1:

```

Pop     DPH
Pop     DPL
Pop     ACC

```

EndSub

Subroutine LCD\_Inisialisasi:

```

;Call   delayL
Mov     A,#3Fh
Call    LCD_Command
Mov     A,#0Ch
Call    LCD_Command
Mov     A,#06h
Call    LCD_Command
Mov     A,#1Ch
Call    LCD_Command
Mov     A,#01h
Call    LCD_Command

```

```

EndSub
Subroutine LCD_Command:
    Clr    LCDRs
    Mov    LCDData,A
    Setb   LCDEna
    Clr    LCDEna
    Call   delayL
EndSub
Subroutine LCD_Data:
    Setb   LCDRs
    Mov    LCDData,A
    Setb   LCDEna
    Clr    LCDEna
    Call   delayL
EndSub
Subroutine delayL:
    Push   1
    Push   2
    Push   3

    Mov    3,#80
tundalqqqal:
    Mov    1,#10
    Djnz   1,$
    Mov    2,#1
    Djnz   2,$
    Mov    2,#1
    Djnz   2,$
    Djnz   3,tundalqqqal

    Pop    3
    Pop    2
    Pop    1
EndSub
Subroutine Send_Data:
    Mov    DTMF5088_Data,#0
    Setb   DTMF5088_TE
    Call   Delay_Fix_10ms
    Clr    DTMF5088_TE

    Mov    A,DtSuhu
    Anl    A,#0Fh
    Mov    DTMF5088_Data,A
    Setb   DTMF5088_TE
    Call   Delay_Fix_10ms
    Clr    DTMF5088_TE

    Mov    A,DtSuhu
    Swap   A
    Anl    A,#0Fh
    Mov    DTMF5088_Data,A
    Setb   DTMF5088_TE
    Call   Delay_Fix_10ms
    Clr    DTMF5088_TE
EndSub

```

```

;===== DELAY =====
Subroutine Delay_Var_1ms:
    Call    Delay_Fix_1ms
    Djnz    R0,Delay_Var_1ms
EndSub
Subroutine Delay_Var_10ms:
    Call    Delay_Fix_10ms
    Djnz    R0,Delay_Var_10ms
EndSub
Subroutine Delay_Var_100ms:
    Call    Delay_Fix_100ms
    Djnz    R0,Delay_Var_100ms
EndSub
Subroutine Delay_Var_1s:
    Call    Delay_Fix_1s
    Djnz    R0,Delay_Var_1s
EndSub
Subroutine Delay_Var_10s:
    Call    Delay_Fix_10s
    Djnz    R0,Delay_Var_10s
EndSub
Subroutine Delay_Var_10us:
    Call    Delay_Fix_10us
    Djnz    R0,Delay_Var_10us
EndSub
Subroutine Delay_Fix_10us:
    Push    1
    Mov     1,#20
    Djnz    1,$
    Pop     1
EndSub
Subroutine Delay_Fix_10s:
    Push    1
    Mov     1,#100
delay_fix_10s_1:
    Call    Delay_Fix_100ms
    Djnz    1,delay_fix_10s_1
    Pop     1
EndSub
Subroutine Delay_Fix_1s:
    Push    1
    Mov     1,#100
delay_fix_1000ms_1:
    Call    Delay_Fix_10ms
    Djnz    1,delay_fix_1000ms_1
    Pop     1
EndSub
Subroutine Delay_Fix_100ms:
    Push    1
    Mov     1,#10
delay_fix_100ms_1:
    Call    Delay_Fix_10ms
    Djnz    1,delay_fix_100ms_1
    Pop     1
EndSub
Subroutine Delay_Fix_10ms:
    Mov     TMOD,#00000001b ; Timer 1 bekerja pada mode 1

```



```

Mov     TL0,#3Dh   ; siapkan waktu tunda 50 mili-detik
Mov     TH0,#0B0h
Clr     TF0                ; me-nol-kan bit limpahan
Setb    TR0                ; timer mulai bekerja
Jnb     TF0,$          ; tunggu di sini sampai melimpah
Clr     TR0                ; timer berhenti kerja
Ret

```

```

EndSub
Subroutine Delay_Fix_lms:
Mov     TMOD,#00000001b ; Timer 1 bekerja pada mode 1
Mov     TL0,#0EDh   ; siapkan waktu tunda 50 mili-detik
Mov     TH0,#78h
Clr     TF0                ; me-nol-kan bit limpahan
Setb    TR0                ; timer mulai bekerja
Jnb     TF0,$          ; tunggu di sini sampai melimpah
Clr     TR0                ; timer berhenti kerja
Ret
EndSub

```

```

txt_CekBel:      Db      'Suhu:',0
txt_dial:        Db      'Dial:  ',0

```

```

;===== slave =====
SData          Bit      P2.0      ; 1.2
SCLK           Bit      P2.1      ; 8

TmpDigitL     Data      20h
TmpDigitH     Data      21h
DtKonversi    Data      22h
DtSuhu        Data      23h

RelayAC       Bit      P1.0
ADC_CS        Bit      P1.0
ADC_WR        Bit      P1.1
ADC_RD        Bit      P1.2
ADC_INT       Bit      P1.3
ADC_DATA      Data      P2

DetBel        Bit      P1.1
DTMF5088_TE   Bit      P0.4
DTMF5088_Data Data      P1

```

```

Mov     SP,#40h

Clr     DTMF5088_TE

Start:
Mov     P1,#0FFh

Jnb     DetBel,KirimData
Jmp     Start

KirimData:

Action:
Call    AmbilSuhu

```

```

        Jc      KonversiAbaikan
CekLebihBesar:
        Cjne   A, #156, CekBesar
        Jmp    KonversiProses
CekBesar:
        Jnc    AktifkanPompa
KonversiProses:
        Clr    C
        Subb   A, #93
        Mov    DPTR, #DataSuhu93
        Movc   A, @A+DPTR
        Mov    DtSuhu, A
        Ret
AktifkanPompa:
        Clr    C
        Subb   A, #93
        Mov    DPTR, #DataSuhu93
        Movc   A, @A+DPTR
        Mov    DtSuhu, A
        Ret
KonversiAbaikan:
        Clr    C
        Subb   A, #93
        Mov    DPTR, #DataSuhu93
        Movc   A, @A+DPTR
        Mov    DtSuhu, A
        Ret
EndSub
Subroutine AmbilSuhu:
        ;Clr   ADC_CS      ; aktifkan ADC0804
        ;Clr   ADC_WR      ; start of conversion
        ;Setb  ADC_WR
not_EOC:
        ;Jb    ADC_INT, not_EOC
delay:
        ;Djnz  R2, $
        ;Djnz  R3, delay
        ;Clr   ADC_RD      ; Baca Data melalui P3
        ;Djnz  R3, $
        Mov    A, P1
        ;' Setb  ADC_RD
        ; Setb  ADC_CS
        Mov    ADC_DATA, A
        ;Cpl   A
        ;Mov   P1, A
EndSub
Subroutine ShowDigit:
        Mov    A, DtSuhu
        Mov    B, A
        Anl   A, #0Fh
        Orl   A, #30h
        Mov   TmpDigitL, A
        Mov   A, B
        Anl   A, #0F0h
        Swap  A
        Orl   A, #30h
        Mov   TmpDigitH, A

```

```
Call    KonversiSuhu
Mov     P0,DtSuhu
```

```
Call    ShowDigit
```

```
Call    Delay_Fix_100ms
Call    Delay_Fix_100ms
Call    Delay_Fix_100ms
Call    Delay_Fix_100ms
Call    Delay_Fix_100ms
Call    Delay_Fix_100ms
Call    Send_Data
Jmp     KirimData
```

Subroutine Send\_Data:

```
Mov     P3,#11011111b
Setb    DTMF5088_TE
Call    Delay_Fix_1s
Clr     DTMF5088_TE
Call    Delay_Fix_100ms
```

```
Mov     A,TmpDigitH
Call    UbahDTMF
```

```
Mov     P3,#11011111b
Setb    DTMF5088_TE
Call    Delay_Fix_1s
Clr     DTMF5088_TE
Call    Delay_Fix_100ms
```

```
Mov     A,TmpDigitL
Call    UbahDTMF
```

EndSub

Subroutine UbahDTMF:

```
Cjne    A,#'1',UbahDTMF2
Mov     P3,#10001111b           ;1
Setb    DTMF5088_TE
Call    Delay_Fix_1s
Clr     DTMF5088_TE
Call    Delay_Fix_100ms
Ret
```

UbahDTMF2:

```
Cjne    A,#'2',UbahDTMF3
Mov     P3,#01001111b           ;2
Setb    DTMF5088_TE
Call    Delay_Fix_1s
Clr     DTMF5088_TE
Call    Delay_Fix_100ms
```

UbahDTMF3:

```
Cjne    A,#'3',UbahDTMF4
Mov     P3,#11001111b           ;3
Setb    DTMF5088_TE
Call    Delay_Fix_1s
Clr     DTMF5088_TE
Call    Delay_Fix_100ms
```

```
UbahDTMF4:
  Cjne  A,#'4',UbahDTMF5
  Mov   P3,#00101111b      ;4
  Setb  DTMF5088_TE
  Call  Delay_Fix_1s
  Clr   DTMF5088_TE
  Call  Delay_Fix_100ms
```

```
UbahDTMF5:
  Cjne  A,#'5',UbahDTMF6
  Mov   P3,#10101111b      ;5
  Setb  DTMF5088_TE
  Call  Delay_Fix_1s
  Clr   DTMF5088_TE
  Call  Delay_Fix_100ms
```

```
UbahDTMF6:
  Cjne  A,#'6',UbahDTMF7
  Mov   P3,#01101111b      ;6
  Setb  DTMF5088_TE
  Call  Delay_Fix_1s
  Clr   DTMF5088_TE
  Call  Delay_Fix_100ms
```

```
UbahDTMF7:
  Cjne  A,#'7',UbahDTMF8
  Mov   P3,#11101111b      ;7
  Setb  DTMF5088_TE
  Call  Delay_Fix_1s
  Clr   DTMF5088_TE
  Call  Delay_Fix_100ms
```

```
UbahDTMF8:
  Cjne  A,#'8',UbahDTMF9
  Mov   P3,#00011111b      ;8
  Setb  DTMF5088_TE
  Call  Delay_Fix_1s
  Clr   DTMF5088_TE
  Call  Delay_Fix_100ms
```

```
UbahDTMF9:
  Cjne  A,#'9',UbahDTMF0
  Mov   P3,#10011111b      ;9
  Setb  DTMF5088_TE
  Call  Delay_Fix_1s
  Clr   DTMF5088_TE
  Call  Delay_Fix_100ms
```

```
UbahDTMF0:
  Cjne  A,#'0',UbahDTMFx
  Mov   P3,#01011111b      ;0
  Setb  DTMF5088_TE
  Call  Delay_Fix_1s
  Clr   DTMF5088_TE
  Call  Delay_Fix_100ms
```

```
UbahDTMFx:
EndSub
```

```
Subroutine KonversiSuhu:
  Subb  A,#55
  Cjne  A,#93,CekKecil
  Jmp   CekLebihBesar
```

```
CekKecil:
```

```
Clr    SClk
Call   Delay_Fix_10us
Mov    A,TmpDigitL
Call   ConversionAngka
Mov    R0,#8
```

Outlinela:

```
Rrc    A
Mov    SData,C
Call   Delay_Fix_10us
Setb   SClk
Call   Delay_Fix_10us
Clr    SClk
Djnz   R0,Outlinela
```

;-----

```
Clr    SClk
Call   Delay_Fix_10us
Mov    A,TmpDigitH
Call   ConversionAngka
Mov    R0,#8
```

Outline1b:

```
Rrc    A
Mov    SData,C
Call   Delay_Fix_10us
Setb   SClk
Call   Delay_Fix_10us
Clr    SClk
Djnz   R0,Outline1b
```

EndSub

Subroutine ConversionAngka:

```
Cjne   A,#'1',ConversionAngka0
Mov    A,#10011111b
Ret
```

ConversionAngka0:

```
Cjne   A,#'0',ConversionAngka1
Mov    A,#00000010b
Ret
```

ConversionAngka1:

```
Cjne   A,#'2',ConversionAngka2
Mov    A,#00100100b
Ret
```

ConversionAngka2:

```
Cjne   A,#'3',ConversionAngka3
Mov    A,#00001100b
Ret
```

ConversionAngka3:

```
Cjne   A,#'4',ConversionAngka4
Mov    A,#10011001b
Ret
```

ConversionAngka4:

```
Cjne    A, #'5', ConversionAngka5
Mov     A, #01001000b
Ret
```

ConversionAngka5:

```
Cjne    A, #'6', ConversionAngka6
Mov     A, #01000000b
Ret
```

ConversionAngka6:

```
Cjne    A, #'7', ConversionAngka7
Mov     A, #00011110b
Ret
```

ConversionAngka7:

```
Cjne    A, #'8', ConversionAngka8
Mov     A, #00000000b
Ret
```

ConversionAngka8:

```
Cjne    A, #'9', ConversionAngka9
Mov     A, #00001000b
Ret
```

ConversionAngka9:

```
Cjne    A, #'j', ConversionAngka10
Mov     A, #10001111b
Ret
```

ConversionAngka10:

```
Cjne    A, #'a', ConversionAngka11
Mov     A, #00000101b
Ret
```

ConversionAngka11:

```
Cjne    A, #'n', ConversionAngka12
Mov     A, #00010011b
Ret
```

ConversionAngka12:

```
Cjne    A, #'t', ConversionAngka13
Mov     A, #11100001b
Ret
```

ConversionAngka13:

```
Cjne    A, #'h', ConversionAngka14
Mov     A, #11010001b
Ret
```

ConversionAngka14:

```
Cjne    A, #'r', ConversionAngka15
Mov     A, #01110011b
Ret
```

ConversionAngka15:

```
Cjne    A, #'l', ConversionAngka16
Mov     A, #11100011b
Ret
```

ConversionAngka16:

```
Cjne    A, #'b', ConversionAngka17
Mov     A, #11000001b
Ret
```

ConversionAngka17:

```
Cjne    A, #'-', ConversionAngka18
Mov     A, #11111101b
Ret
```

ConversionAngka18:

```
Cjne    A, #'e', ConversionAngka19
```

```

Mov      A,#00100001b
Ret
ConversionAngka19:
Cjne    A,#'f',ConversionAngka20
Mov      A,#01110001b
Ret

ConversionAngka20:
EndSub
;===== DELAY =====
Subroutine Delay_Var_1ms:
Call    Delay_Fix_1ms
Djnz    R0,Delay_Var_1ms
EndSub
Subroutine Delay_Var_10ms:
Call    Delay_Fix_10ms
Djnz    R0,Delay_Var_10ms
EndSub
Subroutine Delay_Var_100ms:
Call    Delay_Fix_100ms
Djnz    R0,Delay_Var_100ms
EndSub
Subroutine Delay_Var_1s:
Call    Delay_Fix_1s
Djnz    R0,Delay_Var_1s
EndSub
Subroutine Delay_Var_10s:
Call    Delay_Fix_10s
Djnz    R0,Delay_Var_10s
EndSub
Subroutine Delay_Var_10us:
Call    Delay_Fix_10us
Djnz    R0,Delay_Var_10us
EndSub
Subroutine Delay_Fix_10us:
Push    1
Mov     1,#20
Djnz    1,$
Pop     1
EndSub
Subroutine Delay_Fix_10s:
Push    1
Mov     1,#100
delay_fix_10s_1:
Call    Delay_Fix_100ms
Djnz    1,delay_fix_10s_1
Pop     1
EndSub
Subroutine Delay_Fix_1s:
Push    1
Mov     1,#100
delay_fix_1000ms_1:
Call    Delay_Fix_10ms
Djnz    1,delay_fix_1000ms_1
Pop     1
EndSub
Subroutine Delay_Fix_100ms:

```

```

    Push    1
    Mov     1,#10
delay_fix_100ms_1:
    Call   Delay_Fix_10ms
    Djnz   1,delay_fix_100ms_1
    Pop    1
EndSub
Subroutine Delay_Fix_10ms:
    Mov    TMOD,#00000001b ; Timer 1 bekerja pada mode 1
    Mov    TLO,#3Dh ; siapkan waktu tunda 50 mili-detik
    Mov    TH0,#0B0h
    Clr    TFO ; me-nol-kan bit limpahan
    Setb   TR0 ; timer mulai bekerja
    Jnb    TFO,$ ; tunggu di sini sampai melimpah
    Clr    TR0 ; timer berhenti kerja
    Ret
EndSub
Subroutine Delay_Fix_1ms:
    Mov    TMOD,#00000001b ; Timer 1 bekerja pada mode 1
    Mov    TLO,#0EDh ; siapkan waktu tunda 50 mili-detik
    Mov    TH0,#78h
    Clr    TFO ; me-nol-kan bit limpahan
    Setb   TR0 ; timer mulai bekerja
    Jnb    TFO,$ ; tunggu di sini sampai melimpah
    Clr    TR0 ; timer berhenti kerja
    Ret
EndSub

```

```

DataSuhu93: Db 18h
DataSuhu94: Db 18h
DataSuhu95: Db 19h
DataSuhu96: Db 19h
DataSuhu97: Db 19h
DataSuhu98: Db 19h
DataSuhu99: Db 19h
DataSuhu100: Db 20h
DataSuhu101: Db 20h
DataSuhu102: Db 20h
DataSuhu103: Db 20h
DataSuhu104: Db 20h
DataSuhu105: Db 21h
DataSuhu106: Db 21h
DataSuhu107: Db 21h
DataSuhu108: Db 21h
DataSuhu109: Db 21h
DataSuhu110: Db 22h
DataSuhu111: Db 22h
DataSuhu112: Db 22h
DataSuhu113: Db 22h
DataSuhu114: Db 22h
DataSuhu115: Db 23h
DataSuhu116: Db 23h
DataSuhu117: Db 23h
DataSuhu118: Db 23h
DataSuhu119: Db 23h
DataSuhu120: Db 24h

```



DataSuhu121: Db 24h  
DataSuhu122: Db 24h  
DataSuhu123: Db 24h  
DataSuhu124: Db 24h  
DataSuhu125: Db 25h  
DataSuhu126: Db 25h  
DataSuhu127: Db 25h  
DataSuhu128: Db 25h  
DataSuhu129: Db 25h  
DataSuhu130: Db 25h  
DataSuhu131: Db 26h  
DataSuhu132: Db 26h  
DataSuhu133: Db 26h  
DataSuhu134: Db 26h  
DataSuhu135: Db 26h  
DataSuhu136: Db 27h  
DataSuhu137: Db 27h  
DataSuhu138: Db 27h  
DataSuhu139: Db 27h  
DataSuhu140: Db 27h  
DataSuhu141: Db 28h  
DataSuhu142: Db 28h  
DataSuhu143: Db 28h  
DataSuhu144: Db 28h  
DataSuhu145: Db 28h  
DataSuhu146: Db 29h  
DataSuhu147: Db 29h  
DataSuhu148: Db 29h  
DataSuhu149: Db 29h  
DataSuhu150: Db 29h  
DataSuhu151: Db 30h  
DataSuhu152: Db 30h  
DataSuhu153: Db 30h  
DataSuhu154: Db 30h  
DataSuhu155: Db 30h  
DataSuhu156: Db 31h  
DataSuhu157: Db 31h  
DataSuhu158: Db 31h  
DataSuhu159: Db 31h  
DataSuhu160: Db 31h  
DataSuhu161: Db 32h  
DataSuhu162: Db 32h  
DataSuhu163: Db 32h  
DataSuhu164: Db 32h  
DataSuhu165: Db 32h  
DataSuhu166: Db 33h  
DataSuhu167: Db 33h  
DataSuhu168: Db 33h  
DataSuhu169: Db 33h  
DataSuhu170: Db 33h  
DataSuhu171: Db 34h  
DataSuhu172: Db 34h  
DataSuhu173: Db 34h  
DataSuhu174: Db 34h  
DataSuhu175: Db 34h  
DataSuhu176: Db 35h  
DataSuhu177: Db 35h

Datasuhnu178: DB 35h  
Datasuhnu179: DB 35h  
Datasuhnu180: DB 35h

**Features**

- Complete DTMF Receiver
- Low power consumption
- Internal gain setting amplifier
- Adjustable guard time
- Central office quality
- Power-down mode
- Inhibit mode
- Backward compatible with MT8870C/MT8870C-1

**Ordering Information**

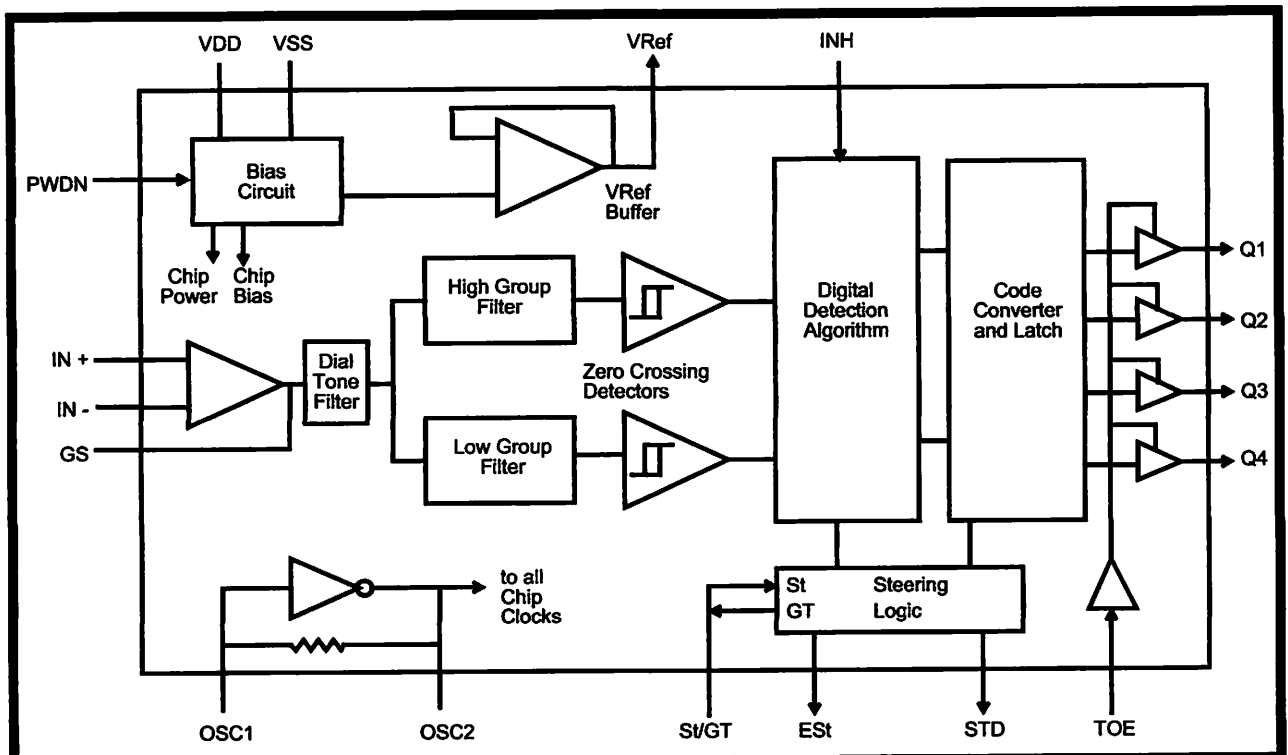
MT8870DE/DE-1	18 Pin Plastic DIP
MT8870DS/DS-1	18 Pin SOIC
MT8870DN/DN-1	20 Pin SSOP
-40 °C to +85 °C	

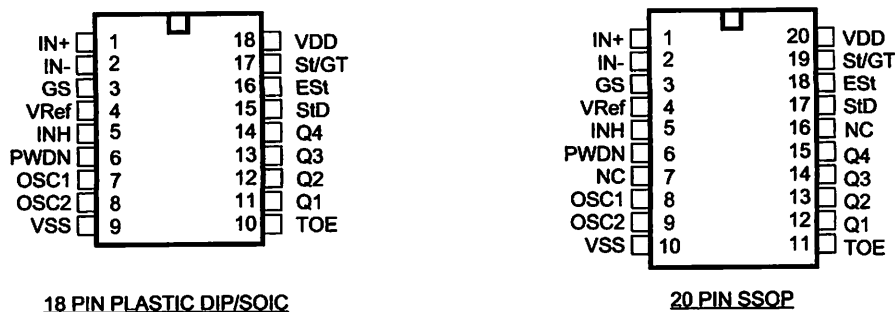
**Applications**

- Receiver system for British Telecom (BT) or CEPT Spec (MT8870D-1)
- Paging systems
- Repeater systems/mobile radio
- Credit card systems
- Remote control
- Personal computers
- Telephone answering machine

**Description**

The MT8870D/MT8870D-1 is a complete DTMF receiver integrating both the bandsplit filter and digital decoder functions. The filter section uses switched capacitor techniques for high and low group filters; the decoder uses digital counting techniques to detect and decode all 16 DTMF tone-pairs into a 4-bit code. External component count is minimized by on chip provision of a differential input amplifier, clock oscillator and latched three-state bus interface.


**Figure 1 - Functional Block Diagram**



18 PIN PLASTIC DIP/SOIC

20 PIN SSOP

Figure 2 - Pin Connections

Pin Description

Pin #	Name	Description
1	IN+	<b>Non-Inverting Op-Amp (Input).</b>
2	IN-	<b>Inverting Op-Amp (Input).</b>
3	GS	<b>Gain Select.</b> Gives access to output of front end differential amplifier for connection of feedback resistor.
4	V <sub>Ref</sub>	<b>Reference Voltage (Output).</b> Nominally V <sub>DD</sub> /2 is used to bias inputs at mid-rail (see Fig. 6 and Fig. 10).
5	INH	<b>Inhibit (Input).</b> Logic high inhibits the detection of tones representing characters A, B, C and D. This pin input is internally pulled down.
6	PWDN	<b>Power Down (Input).</b> Active high. Powers down the device and inhibits the oscillator. This pin input is internally pulled down.
8	OSC1	<b>Clock (Input).</b>
9	OSC2	<b>Clock (Output).</b> A 3.579545 MHz crystal connected between pins OSC1 and OSC2 completes the internal oscillator circuit.
10	V <sub>SS</sub>	<b>Ground (Input).</b> 0V typical.
11	TOE	<b>Three State Output Enable (Input).</b> Logic high enables the outputs Q1-Q4. This pin is pulled up internally.
12-15	Q1-Q4	<b>Three State Data (Output).</b> When enabled by TOE, provide the code corresponding to the last valid tone-pair received (see Table 1). When TOE is logic low, the data outputs are high impedance.
17	StD	<b>Delayed Steering (Output).</b> Presents a logic high when a received tone-pair has been registered and the output latch updated; returns to logic low when the voltage on St/GT falls below V <sub>TSt</sub> .
18	Est	<b>Early Steering (Output).</b> Presents a logic high once the digital algorithm has detected a valid tone pair (signal condition). Any momentary loss of signal condition will cause Est to return to a logic low.
19	St/GT	<b>Steering Input/Guard time (Output) Bidirectional.</b> A voltage greater than V <sub>TSt</sub> detected at St causes the device to register the detected tone pair and update the output latch. A voltage less than V <sub>TSt</sub> frees the device to accept a new tone pair. The GT output acts to reset the external steering time-constant; its state is a function of Est and the voltage on St.
20	V <sub>DD</sub>	<b>Positive power supply (Input).</b> +5V typical.
7, 16	NC	No Connection.

### Functional Description

The MT8870D/MT8870D-1 monolithic DTMF receiver offers small size, low power consumption and high performance. Its architecture consists of a bandsplit filter section, which separates the high and low group tones, followed by a digital counting section which verifies the frequency and duration of the received tones before passing the corresponding code to the output bus.

### Filter Section

Separation of the low-group and high group tones is achieved by applying the DTMF signal to the inputs of two sixth-order switched capacitor bandpass filters, the bandwidths of which correspond to the low and high group frequencies. The filter section also incorporates notches at 350 and 440 Hz for exceptional dial tone rejection (see Figure 3). Each filter output is followed by a single order switched capacitor filter section which smooths the signals prior to limiting. Limiting is performed by high-gain comparators which are provided with hysteresis to prevent detection of unwanted low-level signals. The outputs of the comparators provide full rail logic swings at the frequencies of the incoming DTMF signals.

### Decoder Section

Following the filter section is a decoder employing digital counting techniques to determine the frequencies of the incoming tones and to verify that they correspond to standard DTMF frequencies. A complex averaging algorithm protects against tone simulation by extraneous signals such as voice while

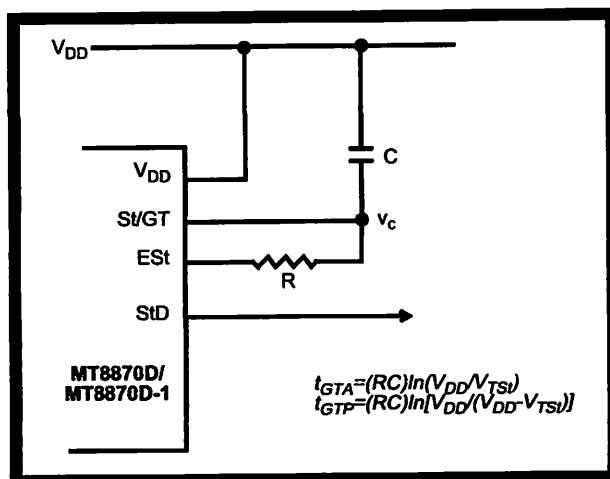


Figure 4 - Basic Steering Circuit

providing tolerance to small frequency deviations and variations. This averaging algorithm has been developed to ensure an optimum combination of immunity to talk-off and tolerance to the presence of interfering frequencies (third tones) and noise. When the detector recognizes the presence of two valid tones (this is referred to as the "signal condition" in some industry specifications) the "Early Steering" (EST) output will go to an active state. Any subsequent loss of signal condition will cause EST to assume an inactive state (see "Steering Circuit").

### Steering Circuit

Before registration of a decoded tone pair, the receiver checks for a valid signal duration (referred to as character recognition condition). This check is performed by an external RC time constant driven by EST. A logic high on EST causes v<sub>c</sub> (see Figure 4) to rise as the capacitor discharges. Provided signal

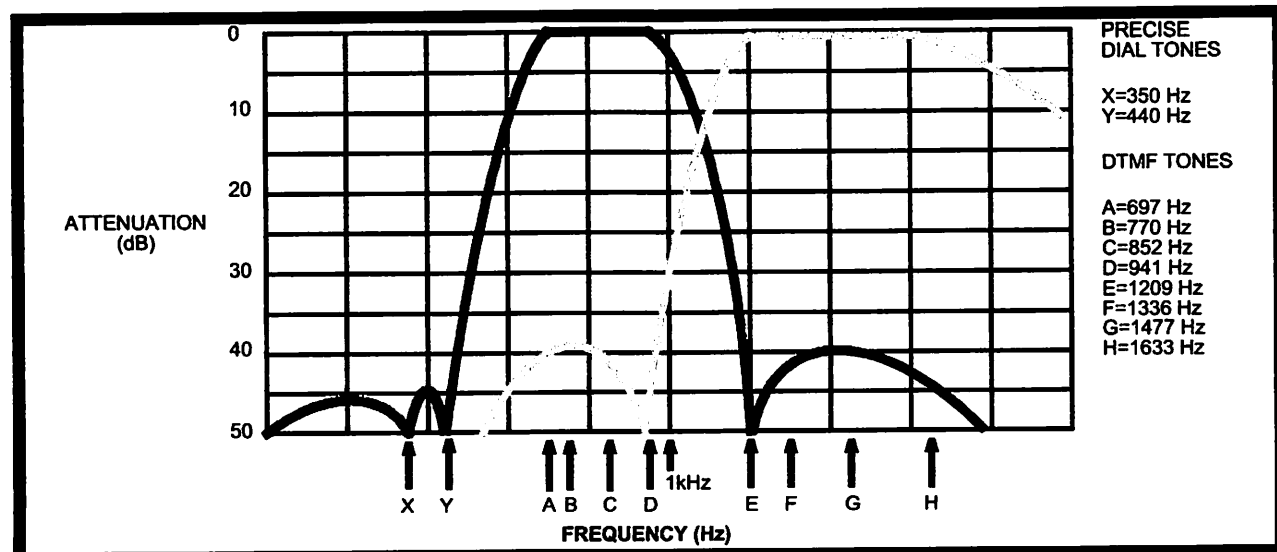


Figure 3 - Filter Response

dition is maintained (ESt remains high) for the duration period ( $t_{GTP}$ ),  $v_c$  reaches the threshold ( $v_{ST}$ ) of the steering logic to register the tone pair, changing its corresponding 4-bit code (see Table 1) to the output latch. At this point the GT output is activated and drives  $v_c$  to  $V_{DD}$ . GT continues to drive high as long as ESt remains high. Finally, after a short delay to allow the output latch to settle, the delayed steering output flag (StD) goes high, signalling that a received tone pair has been registered. The contents of the output latch are made available on the 4-bit output bus by raising the state control input (TOE) to a logic high. The steering circuit works in reverse to validate the interdigit pause between signals. Thus, as well as detecting signals too short to be considered valid, the receiver will tolerate signal interruptions (dropout) too short to be considered a valid pause. This facility, together with the capability of selecting the steering time constants externally, allows the designer to tailor performance to meet a wide variety of system requirements.

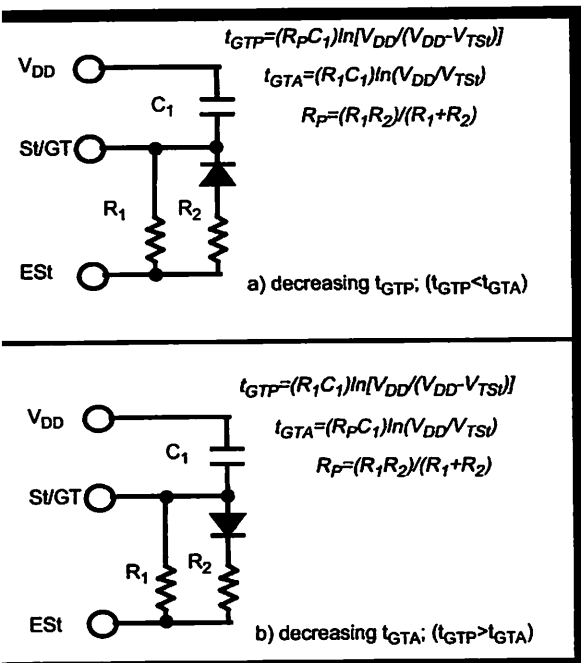
**Guard Time Adjustment**

In many situations not requiring selection of tone duration and interdigital pause, the simple steering circuit shown in Figure 4 is applicable. Component values are chosen according to the formula:

$$t_{REC} = t_{DP} + t_{GTP}$$

$$t_{ID} = t_{DA} + t_{GTA}$$

The value of  $t_{DP}$  is a device parameter (see Figure 3) and  $t_{REC}$  is the minimum signal duration to be recognized by the receiver. A value for C of 0.1  $\mu$ F is



**Figure 5 - Guard Time Adjustment**

Digit	TOE	INH	ESt	Q <sub>4</sub>	Q <sub>3</sub>	Q <sub>2</sub>	Q <sub>1</sub>
ANY	L	X	H	Z	Z	Z	Z
1	H	X	H	0	0	0	1
2	H	X	H	0	0	1	0
3	H	X	H	0	0	1	1
4	H	X	H	0	1	0	0
5	H	X	H	0	1	0	1
6	H	X	H	0	1	1	0
7	H	X	H	0	1	1	1
8	H	X	H	1	0	0	0
9	H	X	H	1	0	0	1
0	H	X	H	1	0	1	0
*	H	X	H	1	0	1	1
#	H	X	H	1	1	0	0
A	H	L	H	1	1	0	1
B	H	L	H	1	1	1	0
C	H	L	H	1	1	1	1
D	H	L	H	0	0	0	0
A	H	H	L	undetected, the output code will remain the same as the previous detected code			
B	H	H	L				
C	H	H	L				
D	H	H	L				

**Table 1. Functional Decode Table**

L=LOGIC LOW, H=LOGIC HIGH, Z=HIGH IMPEDANCE  
X = DON'T CARE

recommended for most applications, leaving R to be selected by the designer.

Different steering arrangements may be used to select independently the guard times for tone present ( $t_{GTP}$ ) and tone absent ( $t_{GTA}$ ). This may be necessary to meet system specifications which place both accept and reject limits on both tone duration and interdigital pause. Guard time adjustment also allows the designer to tailor system parameters such as talk off and noise immunity. Increasing  $t_{REC}$  improves talk-off performance since it reduces the probability that tones simulated by speech will maintain signal condition long enough to be registered. Alternatively, a relatively short  $t_{REC}$  with a long  $t_{DO}$  would be appropriate for extremely noisy environments where fast acquisition time and immunity to tone drop-outs are required. Design information for guard time adjustment is shown in Figure 5.

**Power-down and Inhibit Mode**

A logic high applied to pin 6 (PWDN) will power down the device to minimize the power consumption in a standby mode. It stops the oscillator and the functions of the filters.

Inhibit mode is enabled by a logic high input to the pin 5 (INH). It inhibits the detection of tones representing characters A, B, C, and D. The output code will remain the same as the previous detected code (see Table 1).

**Differential Input Configuration**

The input arrangement of the MT8870D/MT8870D-1 provides a differential-input operational amplifier as well as a bias source ( $V_{Ref}$ ) which is used to bias the inputs at mid-rail. Provision is made for connection of a feedback resistor to the op-amp output (GS) for adjustment of gain. In a single-ended configuration, the input pins are connected as shown in Figure 10 with the op-amp connected for unity gain and  $V_{Ref}$  biasing the input at  $\frac{1}{2}V_{DD}$ . Figure 6 shows the differential configuration, which permits the adjustment of gain with the feedback resistor  $R_5$ .

**Crystal Oscillator**

The internal clock circuit is completed with the addition of an external 3.579545 MHz crystal and is normally connected as shown in Figure 10 (Single-Ended Input Configuration). However, it is possible to configure several MT8870D/MT8870D-1 devices employing only a single oscillator crystal. The oscillator output of the first device in the chain is coupled through a 30 pF capacitor to the oscillator input (OSC1) of the next device. Subsequent devices are connected in a similar fashion. Refer to Figure 7 for details. The problems associated with unbalanced loading are not a concern with the arrangement shown, i.e., precision balancing capacitors are not required.

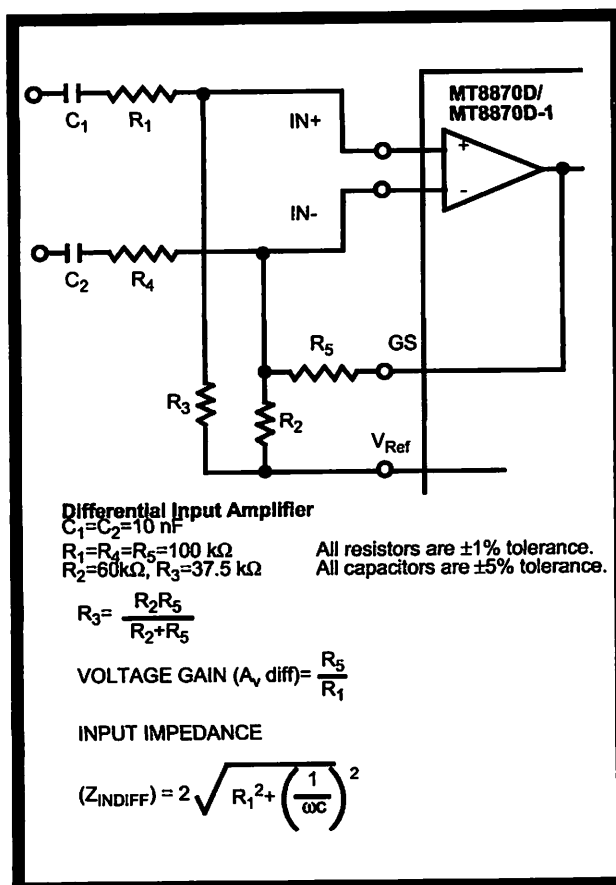


Figure 6 - Differential Input Configuration

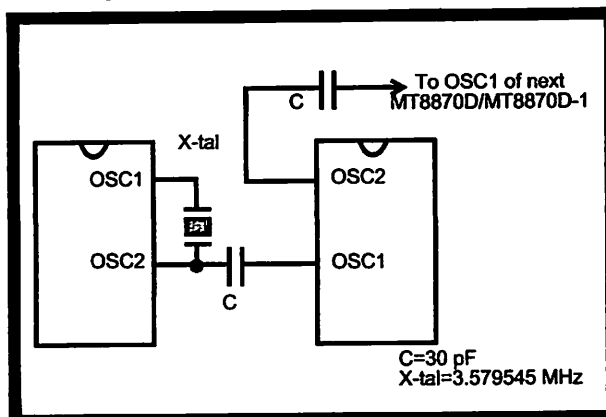


Figure 7 - Oscillator Connection

Parameter	Unit	Resonator
R1	Ohms	10.752
L1	mH	.432
C1	pF	4.984
C0	pF	37.915
Qm	-	896.37
$\Delta f$	%	$\pm 0.2\%$

**Table 2. Recommended Resonator Specifications**  
 Note: Qm=quality factor of RLC model, i.e.,  $1/2\pi fR1C1$ .

## Applications

### RECEIVER SYSTEM FOR BRITISH TELECOM CEPT SPEC POR 1151

The circuit shown in Fig. 9 illustrates the use of the MT8870D-1 device in a typical receiver system. BT defines the input signals less than -34 dBm as non-operate level. This condition can be attained by choosing suitable values of  $R_1$  and  $R_2$  to provide 3 dB attenuation, such that -34 dBm input signal will correspond to -37 dBm at the gain setting GS of MT8870D-1. As shown in the diagram, the component values of  $R_3$  and  $C_2$  are the guard time requirements when the total component tolerance is 5%. For better performance, it is recommended to use the non-symmetric guard time circuit in Fig. 8.

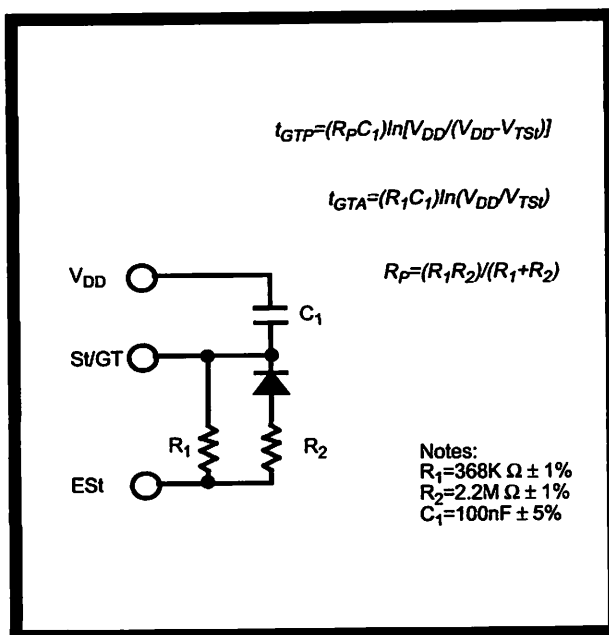
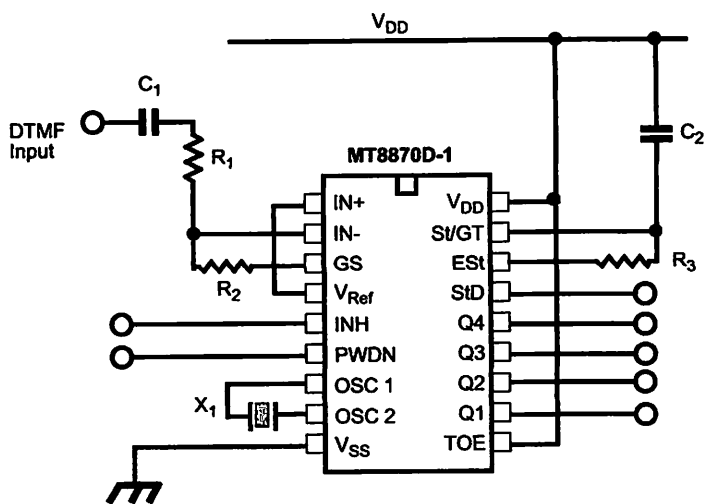


Figure 8 - Non-Symmetric Guard Time Circuit



- NOTES:  
 $R_1 = 102K\Omega \pm 1\%$   
 $R_2 = 71.5K\Omega \pm 1\%$   
 $R_3 = 390K\Omega \pm 1\%$   
 $C_1, C_2 = 100 \text{ nF} \pm 5\%$   
 $X_1 = 3.579545 \text{ MHz} \pm 0.1\%$   
 $V_{DD} = 5.0V \pm 5\%$

Figure 9 - Single-Ended Input Configuration for BT or CEPT Spec



**Absolute Maximum Ratings<sup>†</sup>**

	Parameter	Symbol	Min	Max	Units
1	DC Power Supply Voltage	$V_{DD}$		7	V
2	Voltage on any pin	$V_I$	$V_{SS}-0.3$	$V_{DD}+0.3$	V
3	Current at any pin (other than supply)	$I_I$		10	mA
4	Storage temperature	$T_{STG}$	-65	+150	°C
5	Package power dissipation	$P_D$		500	mW

<sup>†</sup> Exceeding these values may cause permanent damage. Functional operation under these conditions is not implied. Derate above 75 °C at 16 mW / °C. All leads soldered to board.

**Recommended Operating Conditions** - Voltages are with respect to ground ( $V_{SS}$ ) unless otherwise stated.

	Parameter	Sym	Min	Typ <sup>‡</sup>	Max	Units	Test Conditions
1	DC Power Supply Voltage	$V_{DD}$	4.75	5.0	5.25	V	
2	Operating Temperature	$T_O$	-40		+85	°C	
3	Crystal/Clock Frequency	fc		3.579545		MHz	
4	Crystal/Clock Freq. Tolerance	$\Delta fc$		$\pm 0.1$		%	

<sup>‡</sup> Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

**DC Electrical Characteristics** -  $V_{DD}=5.0V \pm 5\%$ ,  $V_{SS}=0V$ ,  $-40^\circ C \leq T_O \leq +85^\circ C$ , unless otherwise stated.

		Characteristics	Sym	Min	Typ <sup>‡</sup>	Max	Units	Test Conditions
1	S U P P L Y	Standby supply current	$I_{DDQ}$		10	25	$\mu A$	PWDN= $V_{DD}$
2		Operating supply current	$I_{DD}$		3.0	9.0	mA	
3		Power consumption	$P_O$		15		mW	fc=3.579545 MHz
4	I N P U T S	High level input	$V_{IH}$	3.5			V	$V_{DD}=5.0V$
5		Low level input voltage	$V_{IL}$			1.5	V	$V_{DD}=5.0V$
6		Input leakage current	$I_{IH}/I_{IL}$		0.1		$\mu A$	$V_{IN}=V_{SS}$ or $V_{DD}$
7		Pull up (source) current	$I_{SO}$		7.5	20	$\mu A$	TOE (pin 10)=0, $V_{DD}=5.0V$
8		Pull down (sink) current	$I_{SI}$		15	45	$\mu A$	INH=5.0V, PWDN=5.0V, $V_{DD}=5.0V$
9		Input impedance (IN+, IN-)	$R_{IN}$		10		M $\Omega$	@ 1 kHz
10		Steering threshold voltage	$V_{TSt}$	2.2	2.4	2.5	V	$V_{DD} = 5.0V$
11	O U T P U T S	Low level output voltage	$V_{OL}$			$V_{SS}+0.03$	V	No load
12		High level output voltage	$V_{OH}$	$V_{DD}-0.03$			V	No load
13		Output low (sink) current	$I_{OL}$	1.0	2.5		mA	$V_{OUT}=0.4 V$
14		Output high (source) current	$I_{OH}$	0.4	0.8		mA	$V_{OUT}=4.6 V$
15		$V_{Ref}$ output voltage	$V_{Ref}$	2.3	2.5	2.7	V	No load, $V_{DD} = 5.0V$
16		$V_{Ref}$ output resistance	$R_{OR}$		1		k $\Omega$	

<sup>‡</sup> Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

# T8870D/MT8870D-1 ISO<sup>2</sup>-CMOS

**Operating Characteristics** -  $V_{DD}=5.0V\pm 5\%$ ,  $V_{SS}=0V$ ,  $-40^{\circ}C \leq T_O \leq +85^{\circ}C$ , unless otherwise stated.  
**in Setting Amplifier**

Characteristics	Sym	Min	Typ <sup>‡</sup>	Max	Units	Test Conditions
Input leakage current	$I_{IN}$			100	nA	$V_{SS} \leq V_{IN} \leq V_{DD}$
Input resistance	$R_{IN}$	10			M $\Omega$	
Input offset voltage	$V_{OS}$			25	mV	
Power supply rejection	PSRR	50			dB	1 kHz
Common mode rejection	CMRR	40			dB	$0.75 V \leq V_{IN} \leq 4.25 V$ biased at $V_{Ref} = 2.5 V$
DC open loop voltage gain	$A_{VOL}$	32			dB	
Unity gain bandwidth	$f_C$	0.30			MHz	
Output voltage swing	$V_O$	4.0			$V_{pp}$	Load $\geq 100 k\Omega$ to $V_{SS}$ @ GS
Maximum capacitive load (GS)	$C_L$			100	pF	
Resistive load (GS)	$R_L$			50	k $\Omega$	
Common mode range	$V_{CM}$	2.5			$V_{pp}$	No Load

**T8870D AC Electrical Characteristics** -  $V_{DD}=5.0V \pm 5\%$ ,  $V_{SS}=0V$ ,  $-40^{\circ}C \leq T_O \leq +85^{\circ}C$ , using Test Circuit shown in Figure 10.

Characteristics	Sym	Min	Typ <sup>‡</sup>	Max	Units	Notes*
Valid input signal levels (each tone of composite signal)		-29		+1	dBm	1,2,3,5,6,9
		27.5		869	mV <sub>RMS</sub>	1,2,3,5,6,9
Negative twist accept				8	dB	2,3,6,9,12
Positive twist accept				8	dB	2,3,6,9,12
Frequency deviation accept		$\pm 1.5\% \pm 2 Hz$				2,3,5,9
Frequency deviation reject		$\pm 3.5\%$				2,3,5,9
Third tone tolerance			-16		dB	2,3,4,5,9,10
Noise tolerance			-12		dB	2,3,4,5,7,9,10
Dial tone tolerance			+22		dB	2,3,4,5,8,9,11

\*Typical figures are at 25 °C and are for design aid only: not guaranteed and not subject to production testing.

## NOTES

dBm= decibels above or below a reference power of 1 mW into a 600 ohm load.

Digit sequence consists of all DTMF tones.

Tone duration= 40 ms, tone pause= 40 ms.

Signal condition consists of nominal DTMF frequencies.

Both tones in composite signal have an equal amplitude.

Tone pair is deviated by  $\pm 1.5\% \pm 2 Hz$ .

Bandwidth limited (3 kHz) Gaussian noise.

The precise dial tone frequencies are (350 Hz and 440 Hz)  $\pm 2\%$ .

For an error rate of better than 1 in 10,000.

Referenced to lowest level frequency component in DTMF signal.

Referenced to the minimum valid accept level.

Guaranteed by design and characterization.

**MT8870D-1 AC Electrical Characteristics** -  $V_{DD}=5.0V\pm 5\%$ ,  $V_{SS}=0V$ ,  $-40^{\circ}C \leq T_O \leq +85^{\circ}C$ , using Test Circuit shown in Figure 10.

	Characteristics	Sym	Min	Typ <sup>‡</sup>	Max	Units	Notes*
1	Valid input signal levels (each tone of composite signal)		-31		+1	dBm	Tested at $V_{DD}=5.0V$ 1,2,3,5,6,9
			21.8		869	mV <sub>RMS</sub>	
2	Input Signal Level Reject		-37			dBm	Tested at $V_{DD}=5.0V$ 1,2,3,5,6,9
			10.9			mV <sub>RMS</sub>	
3	Negative twist accept				8	dB	2,3,6,9,13
4	Positive twist accept				8	dB	2,3,6,9,13
5	Frequency deviation accept		$\pm 1.5\% \pm 2$ Hz				2,3,5,9
6	Frequency deviation reject		$\pm 3.5\%$				2,3,5,9
7	Third zone tolerance			-18.5		dB	2,3,4,5,9,12
8	Noise tolerance			-12		dB	2,3,4,5,7,9,10
9	Dial tone tolerance			+22		dB	2,3,4,5,8,9,11

‡ Typical figures are at 25 °C and are for design aid only: not guaranteed and not subject to production testing.

**\*NOTES**

1. dBm= decibels above or below a reference power of 1 mW into a 600 ohm load.
2. Digit sequence consists of all DTMF tones.
3. Tone duration= 40 ms, tone pause= 40 ms.
4. Signal condition consists of nominal DTMF frequencies.
5. Both tones in composite signal have an equal amplitude.
6. Tone pair is deviated by  $\pm 1.5\% \pm 2$  Hz.
7. Bandwidth limited (3 kHz ) Gaussian noise.
8. The precise dial tone frequencies are (350 Hz and 440 Hz)  $\pm 2\%$ .
9. For an error rate of better than 1 in 10,000.
10. Referenced to lowest level frequency component in DTMF signal.
11. Referenced to the minimum valid accept level.
12. Referenced to Fig. 10 input DTMF tone level at -25dBm (-28dBm at GS Pin) interference frequency range between 480-3400Hz.
13. Guaranteed by design and characterization.

# T8870D/MT8870D-1 ISO<sup>2</sup>-CMOS

**Electrical Characteristics** -  $V_{DD}=5.0V\pm 5\%$ ,  $V_{SS}=0V$ ,  $-40^{\circ}C \leq T_o \leq +85^{\circ}C$ , using Test Circuit shown in Figure 10.

		Characteristics	Sym	Min	Typ <sup>†</sup>	Max	Units	Conditions
T I M I N G		Tone present detect time	$t_{DP}$	5	11	14	ms	Note 1
		Tone absent detect time	$t_{DA}$	0.5	4	8.5	ms	Note 1
		Tone duration accept	$t_{REC}$			40	ms	Note 2
		Tone duration reject	$t_{REC}$	20			ms	Note 2
		Interdigit pause accept	$t_{ID}$			40	ms	Note 2
		Interdigit pause reject	$t_{DO}$	20			ms	Note 2
O U T P U T S		Propagation delay (St to Q)	$t_{PQ}$		8	11	$\mu s$	TOE= $V_{DD}$
		Propagation delay (St to StD)	$t_{PStD}$		12	16	$\mu s$	TOE= $V_{DD}$
		Output data set up (Q to StD)	$t_{QStD}$		3.4		$\mu s$	TOE= $V_{DD}$
		Propagation delay (TOE to Q ENABLE)	$t_{PTE}$		50		ns	load of 10 k $\Omega$ , 50 pF
		Propagation delay (TOE to Q DISABLE)	$t_{PTD}$		300		ns	load of 10 k $\Omega$ , 50 pF
P D W N		Power-up time	$t_{PU}$		30		ms	Note 3
		Power-down time	$t_{PD}$		20		ms	
C L O C K		Crystal/clock frequency	$f_C$	3.5759	3.5795	3.5831	MHz	
		Clock input rise time	$t_{LHCL}$			110	ns	Ext. clock
		Clock input fall time	$t_{HLCL}$			110	ns	Ext. clock
		Clock input duty cycle	DC <sub>CL</sub>	40	50	60	%	Ext. clock
		Capacitive load (OSC2)	$C_{LO}$			30	pF	

† Typical figures are at 25°C and are for design aid only: not guaranteed and not subject to production testing.

## NOTES:

Used for guard-time calculation purposes only.

These, user adjustable parameters, are not device specifications. The adjustable settings of these minimums and maximums are recommendations based upon network requirements.

With valid tone present at input,  $t_{PU}$  equals time from PDWN going low until Est going high.

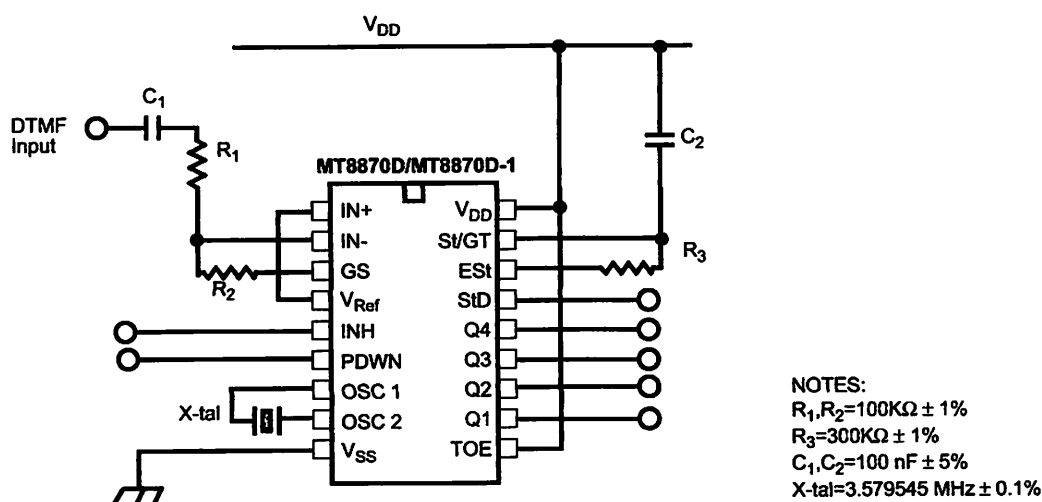


Figure 10 - Single-Ended Input Configuration

## TP5088 DTMF Generator for Binary Data

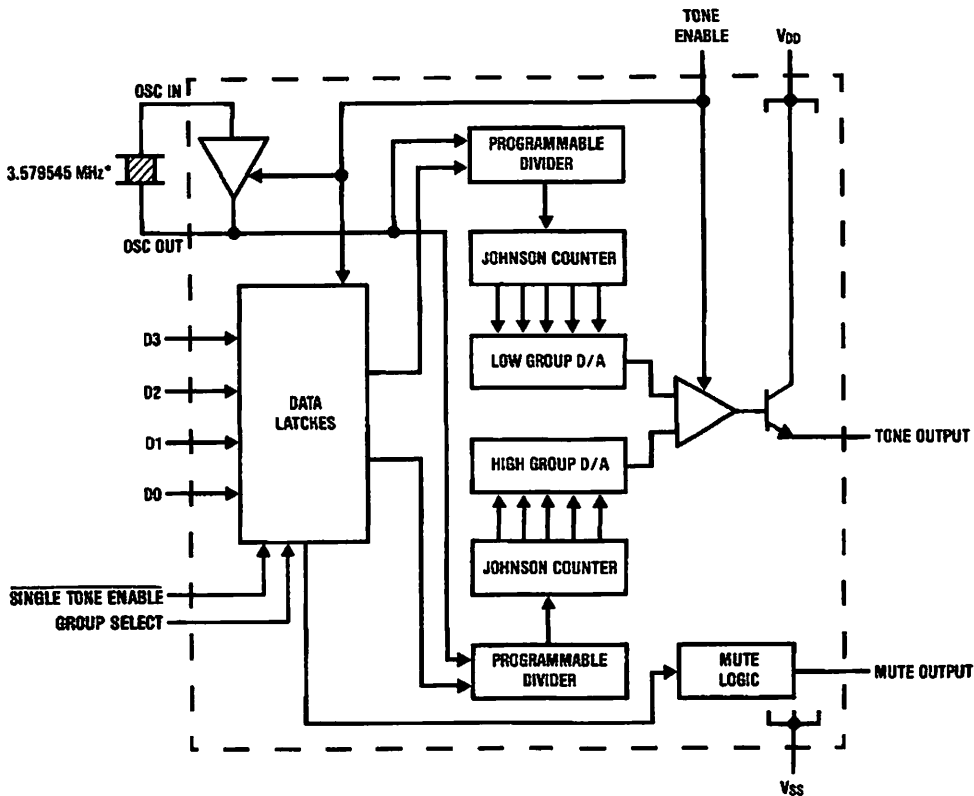
### General Description

This CMOS device provides low cost tone-dialing capability in microprocessor-controlled telephone applications. 4-bit binary data is decoded directly, without the need for conversion to simulated keyboard inputs required by standard DTMF generators. With the TONE ENABLE input low, the oscillator is inhibited and the device is in a low power idle mode. On the low-to-high transition of TONE ENABLE, data is latched into the device and the selected tone pair from the standard DTMF frequencies is generated. An open-drain N-channel transistor provides a MUTE output during tone generation.

### Features

- Direct microprocessor interface
- Binary data inputs with latches
- Generates 16 standard tone pairs
- On-chip 3.579545 MHz crystal-controlled oscillator
- Better than 0.64% frequency accuracy
- High group pre-emphasis
- Low harmonic distortion
- MUTE output interfaces to speech network
- Low power idle mode
- 3.5V–8V operation

### Block Diagram



TL/H/5004-1

\*Crystal Specification: Parallel Resonant 3.579545 MHz,  $R_S \leq 150\Omega$ ,  $L = 100 \text{ mH}$ ,  $C_0 = 5 \text{ pF}$ ,  $C_1 = 0.02 \text{ pF}$ .

## Absolute Maximum Ratings

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage ( $V_{DD} - V_{SS}$ )	12V
MUTE Voltage	12V
Maximum Voltage at Any Other Pin	$V_{DD} + 0.3V$ to $V_{SS} - 0.3V$

Operating Temperature, $T_A$	-30°C to +70°C
Storage Temperature	-55°C to +150°C
Maximum Power Dissipation	500 mW

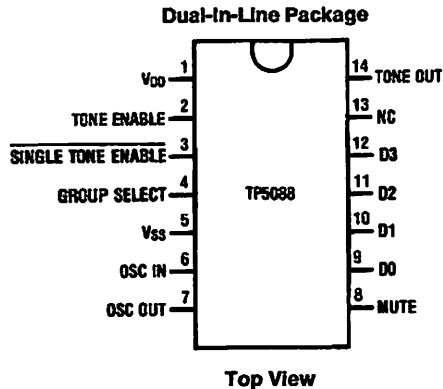
## Electrical Characteristics

Unless otherwise noted, limits printed in **BOLD** characters are guaranteed for  $V_{DD} = 3.5V$  to  $8V$ ,  $T_A = 0^\circ C$  to  $+70^\circ C$  by correlation with 100% electrical testing at  $T_A = 25^\circ C$ . All other limits are assured by correlation with other production tests and/or product design and characterization.

Parameter	Conditions	Min	Typ	Max	Units
Minimum Supply Voltage, $V_{DD}$ (min)	Generating Tones	<b>3.5</b>			V
Minimum Supply Voltage for Data Input, TONE ENABLE and MUTE Logic Functions		2			V
Operating Current Idle Generating Tones	$R_L = \infty$ , D0-D3 Open $V_{DD} = 3.5V$ , Mute Open		55 1.5	<b>350</b> <b>2.5</b>	$\mu A$ mA
Input Pull-Up Resistance D0-D3 TONE ENABLE			100 50		k $\Omega$ k $\Omega$
Input Low Level TONE ENABLE, D0-D3				<b>0.2 <math>V_{DD}</math></b>	V
Input High Level TONE ENABLE, D0-D3		<b>0.8 <math>V_{DD}</math></b>			V
MUTE OUT Sink Current (TONE ENABLE LOW)	$V_{DD} = 3.5V$ $V_o = 0.5V$	<b>0.4</b>			mA
MUTE OUT Leakage Current (TONE ENABLE HIGH)	$V_{DD} = 3.5V$ $V_o = V_{DD}$		1		$\mu A$
Output Amplitudes Low Group High Group	$R_L = 240 \Omega$ $V_{DD} = 3.5V$ $T_A = 25^\circ C$	<b>130</b> <b>180</b>	170 230	<b>220</b> <b>310</b>	mVrms mVrms
Mean Output DC Offset	$V_{DD} = 3.5V$ $V_{DD} = 8V$		1.2 3.6		V V
High Group Pre-Emphasis		<b>2.2</b>	2.7	<b>3.2</b>	dB
Dual Tone/Total Harmonic Distortion Ratio	1 MHz Bandwidth, $V_{DD} = 5V$ $R_L = 240\Omega$	<b>-20</b>			dB
Start-Up Time (to 90% Amplitude), $t_{OSC}$			4		ms
Data Set-Up Time, $t_S$ (Figure 2)	$V_{DD} = 5V$	100			ns
Data Hold Time, $t_H$	$V_{DD} = 5V$	280			ns
Data Duration $t_W$	$V_{DD} = 5V$	600			ns

Note 1:  $R_L$  is the external load resistor connected from TONE OUT to  $V_{SS}$ .

## Connection Diagram



TL/H/5004-2

Order Number TP5088WM or TP5088N  
See NS Package M14B or N14A

## Functional Description

With the TONE ENABLE pin pulled low, the device is in a low power idle mode, with the oscillator inhibited and the output transistor turned off. Data on inputs D0–D3 is ignored until a rising transition on TONE ENABLE. Data meeting the timing specifications is latched in, the oscillator and output stage are enabled, and tone generation begins. The decoded data sets the high group and low group programmable counters to the appropriate divide ratios. These counters sequence two ratioed-capacitor D/A converters through a series of 28 equal duration steps per sine wave cycle. On-chip regulators ensure good stability of tone amplitudes with variations in supply voltage and temperature. The two tones are summed by a mixer amplifier, with pre-emphasis applied to the high group tone. The output is an NPN emitter-follower requiring the addition of an external load resistor to V<sub>SS</sub>.

Table I shows the accuracies of the tone output frequencies and Table II is the Functional Truth Table.

TABLE I. Output Frequency Accuracy

Tone Group	Standard DTMF (Hz)	Tone Output Frequency	% Deviation from Standard	
Low Group	697	694.8	-0.32	
	770	770.1	+0.02	
	$f_L$	852	852.4	+0.03
		941	940.0	-0.11
High Group	1209	1206.0	-0.24	
	1336	1331.7	-0.32	
	$f_H$	1477	1486.5	+0.64
		1633	1639.0	+0.37

## Pin Descriptions

**V<sub>DD</sub> (Pin 1):** This is the positive supply to the device, referenced to V<sub>SS</sub>. The collector of the TONE OUT transistor is also connected to this pin.

**V<sub>SS</sub> (Pin 5):** This is the negative voltage supply. All voltages are referenced to this pin.

**OSC IN, OSC OUT (Pins 6 and 7):** All tone generation timing is derived from the on-chip oscillator circuit. A low-cost

3.579545 MHz A-cut crystal (NTSC TV color-burst) is needed between pins 6 and 7. Load capacitors and a feedback resistor are included on-chip for good start-up and stability. The oscillator is stopped when the TONE ENABLE input is pulled to logic low.

**TONE ENABLE Input (Pin 2):** This input has an internal pull-up resistor. When TONE ENABLE is pulled to logic low, the oscillator is inhibited and the tone generators and output transistor are turned off. A low to high transition on TONE ENABLE latches in data from D0–D3. The oscillator starts, and tone generation continues until TONE ENABLE is pulled low again.

**MUTE (Pin 8):** This output is an open-drain N-channel device that sinks current to V<sub>SS</sub> when TONE ENABLE is low and no tones are being generated. The device turns off when TONE ENABLE is high.

**D0, D1, D2, D3 (Pins 9, 10, 11, 12):** These are the inputs for binary-coded data, which is latched in on the rising edge of TONE ENABLE. Data must meet the timing specifications of Figure 2. At all other times these inputs are ignored and may be multiplexed with other system functions.

**TONE OUT (Pin 14):** This output is the open emitter of an NPN transistor, the collector of which is connected internally to V<sub>DD</sub>. When an external load resistor is connected from TONE OUT to V<sub>SS</sub>, the output voltage on this pin is the sum of the high and low group tones superimposed on a DC offset. When not generating tones, this output transistor is turned off to minimize the device idle current.

**SINGLE TONE ENABLE (Pin 3):** This input has an internal pull-up resistor. When pulled to V<sub>SS</sub>, the device is in single tone mode and only a single tone will be generated at pin 14 (for testing purposes). For normal operation, leave this pin open-circuit or pull to V<sub>DD</sub>.

**GROUP SELECT (Pin 4):** This pin is used to select the high group or low group frequency when the device is in single tone mode. It has an internal pull-up resistor. Leaving this pin open-circuit or pulling it to V<sub>DD</sub> will generate the high group, while pulling to V<sub>SS</sub> will generate the low group frequency at the TONE OUT pin.

TABLE II. Functional Truth Table

Keyboard Equivalent	Data Inputs				TONE ENABLE	TONES OUT		MUTE
	D3	D2	D1	D0		$f_L$ (Hz)	$f_H$ (Hz)	
X	X	X	X	X	0	0V	0V	0V
1	0	0	0	1	✓	697	1209	O/C
2	0	0	1	0	✓	697	1336	O/C
3	0	0	1	1	✓	697	1477	O/C
4	0	1	0	0	✓	770	1209	O/C
5	0	1	0	1	✓	770	1336	O/C
6	0	1	1	0	✓	770	1477	O/C
7	0	1	1	1	✓	852	1209	O/C
8	1	0	0	0	✓	852	1336	O/C
9	1	0	0	1	✓	852	1477	O/C
0	1	0	1	0	✓	941	1336	O/C
*	1	0	1	1	✓	941	1209	O/C
#	1	1	0	0	✓	941	1477	O/C
A	1	1	0	1	✓	697	1633	O/C
B	1	1	1	0	✓	770	1633	O/C
C	1	1	1	1	✓	852	1633	O/C
D	0	0	0	0	✓	941	1633	O/C

Timing Diagram

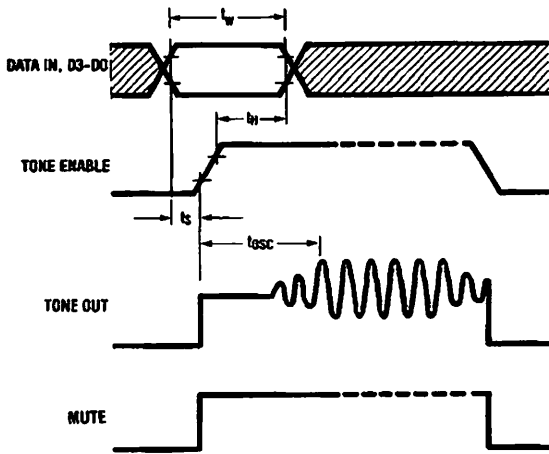
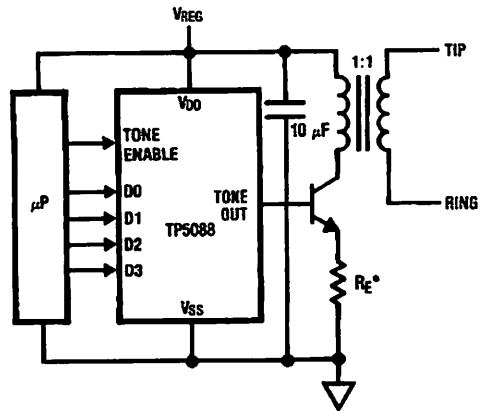


FIGURE 2

TL/H/5004-3

Typical Application



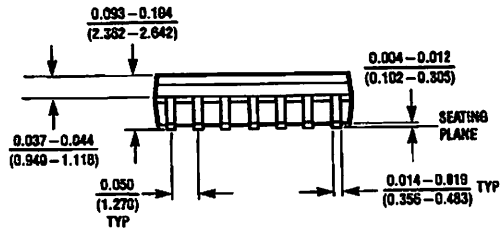
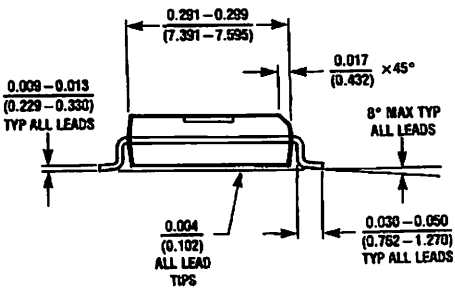
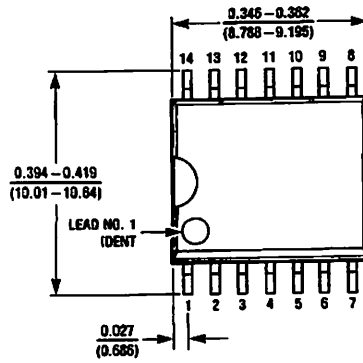
\*Adjust  $R_E$  for desired tone amplitude.

FIGURE 3

TL/H/5004-4



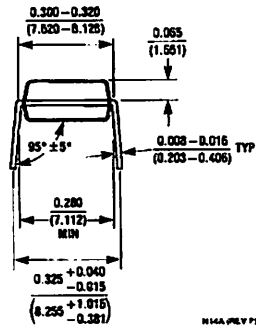
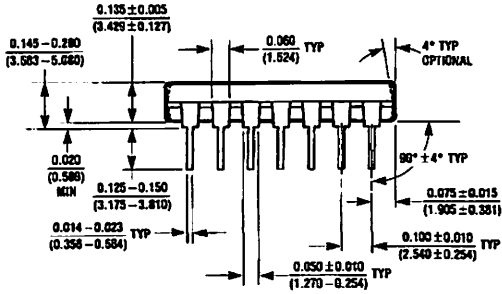
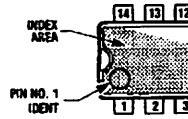
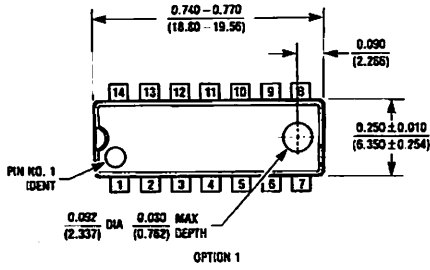
**Physical Dimensions** inches (millimeters)



M14B (REV D)

**Order Number TP5088WM**  
**NS Package Number M14B**

**Physical Dimensions** inches (millimeters) (Continued)



**Molded Dual-In-Line (N)**  
**Order Number TP5088N**  
**NS Package Number N14A**

**LIFE SUPPORT POLICY**

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform, when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.



**National Semiconductor Corporation**  
 1111 West Bardin Road  
 Arlington, TX 76017  
 Tel: 1(800) 272-9959  
 Fax: 1(800) 737-7018

**National Semiconductor Europe**  
 Fax: (+49) 0-180-530 85 86  
 Email: cnjwge@tevm2.nsc.com  
 Deutsch Tel: (+49) 0-180-530 85 85  
 English Tel: (+49) 0-180-532 78 32  
 Français Tel: (+49) 0-180-532 83 58  
 Italiano Tel: (+49) 0-180-534 16 80

**National Semiconductor Hong Kong Ltd.**  
 13th Floor, Straight Block,  
 Ocean Centre, 5 Canton Rd.  
 Tsimshatsui, Kowloon  
 Hong Kong  
 Tel: (852) 2737-1600  
 Fax: (852) 2736-9960

**National Semiconductor Japan Ltd.**  
 Tel: 81-043-299-2309  
 Fax: 81-043-299-2408

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

## Features

- Compatible with MCS-51® Products
- 4K Bytes of In-System Programmable (ISP) Flash Memory
  - Endurance: 1000 Write/Erase Cycles
- 2.0V to 5.5V Operating Range
- Fully Static Operation: 0 Hz to 33 MHz
- Three-level Program Memory Lock
- 256 x 8-bit Internal RAM
- 2 Programmable I/O Lines
- Two 16-bit Timer/Counters
- Six Interrupt Sources
- Full Duplex UART Serial Channel
- Low-power Idle and Power-down Modes
- Interrupt Recovery from Power-down Mode
- Watchdog Timer
- Dual Data Pointer
- Power-off Flag
- Fast Programming Time
- Flexible ISP Programming (Byte and Page Mode)

## Description

The AT89S51 is a low-power, high-performance CMOS 8-bit microcontroller with 4K bytes of in-system programmable Flash memory. The device is manufactured using Atmel's high-density nonvolatile memory technology and is compatible with the industry-standard 80C51 instruction set and pinout. The on-chip Flash allows the program memory to be reprogrammed in-system or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with in-system programmable Flash on a monolithic chip, the Atmel AT89S51 is a powerful microcontroller which provides a highly-flexible and cost-effective solution to many embedded control applications.

The AT89S51 provides the following standard features: 4K bytes of Flash, 128 bytes of RAM, 32 I/O lines, Watchdog timer, two data pointers, two 16-bit timer/counters, a five-vector two-level interrupt architecture, a full duplex serial port, on-chip oscillator, and clock circuitry. In addition, the AT89S51 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port, and interrupt system to continue functioning. The Power-down mode saves the RAM contents but freezes the oscillator, disabling all other chip functions until the next external interrupt or hardware reset.



## 8-bit Microcontroller with 4K Bytes In-System Programmable Flash

## AT89S51

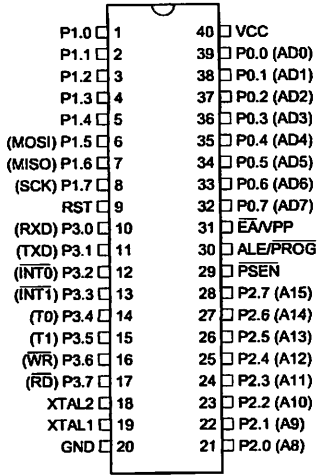
Rev. 2487A-10/01



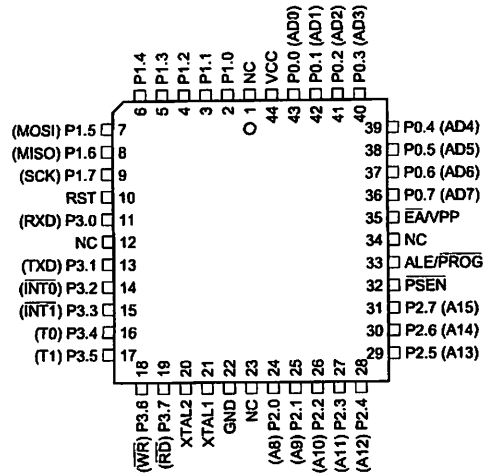


# Pin Configurations

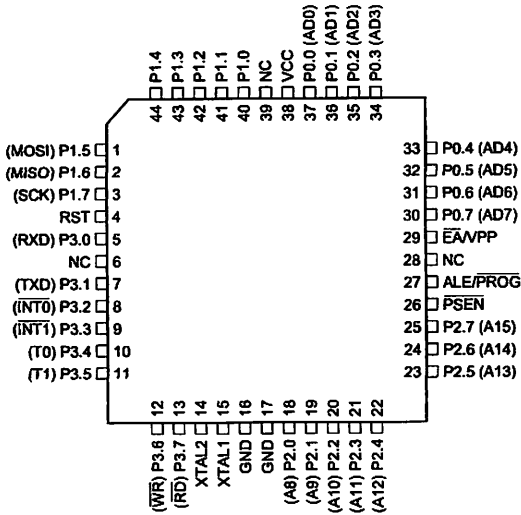
## PDIP



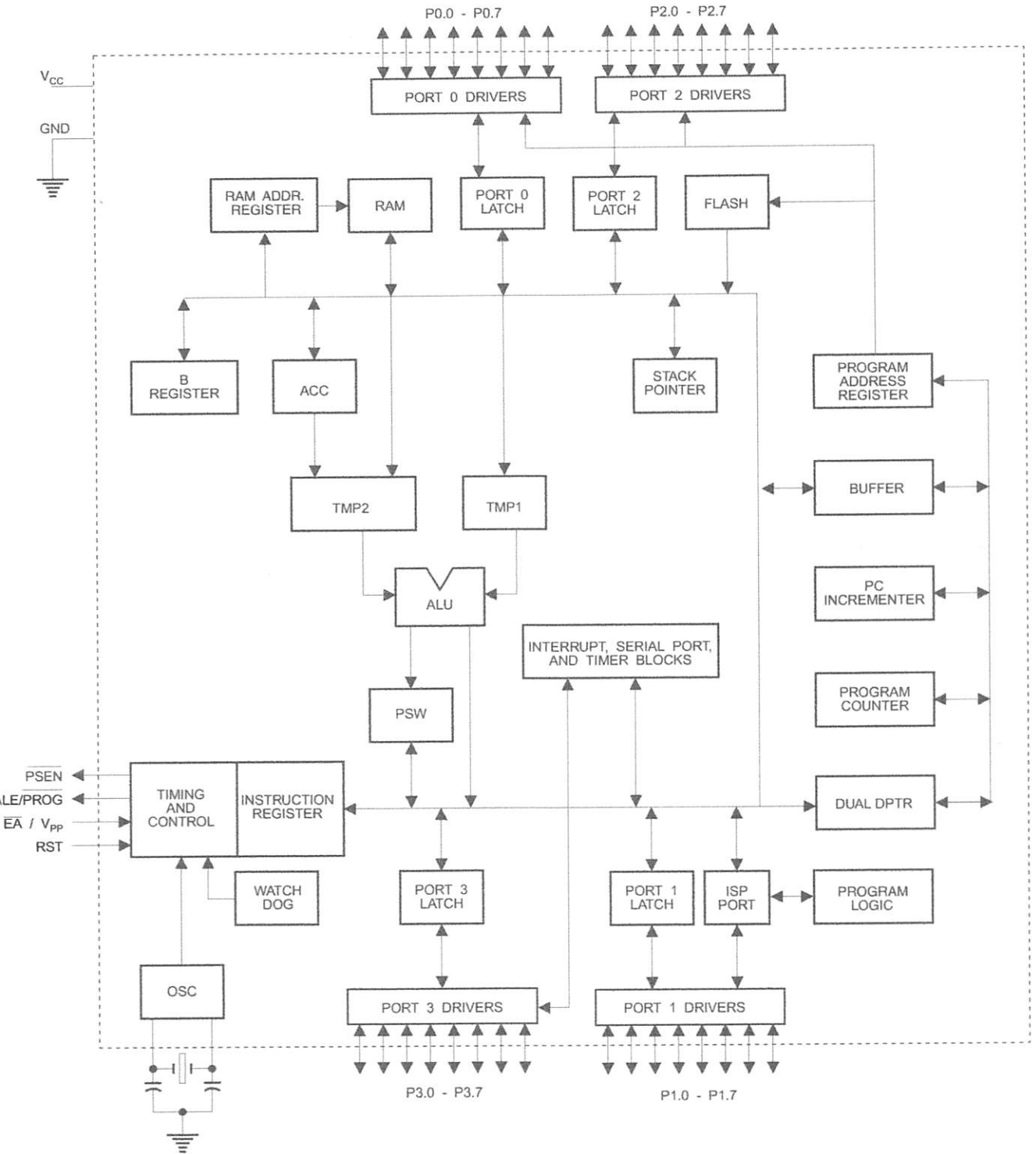
## PLCC



## TQFP



Block Diagram





## Pin Description

**VCC** Supply voltage.

**VDD** Ground.

**Port 0** Port 0 is an 8-bit open drain bidirectional I/O port. As an output port, each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 can also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode, P0 has internal pull-ups.

Port 0 also receives the code bytes during Flash programming and outputs the code bytes during program verification. **External pull-ups are required during program verification.**

**Port 1** Port 1 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current ( $I_{IL}$ ) because of the internal pull-ups.

Port 1 also receives the low-order address bytes during Flash programming and verification.

Port Pin	Alternate Functions
P1.5	MOSI (used for In-System Programming)
P1.6	MISO (used for In-System Programming)
P1.7	SCK (used for In-System Programming)

**Port 2** Port 2 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current ( $I_{IL}$ ) because of the internal pull-ups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application, Port 2 uses strong internal pull-ups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

**Port 3** Port 3 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current ( $I_{IL}$ ) because of the pull-ups.

Port 3 receives some control signals for Flash programming and verification.

Port 3 also serves the functions of various special features of the AT89S51, as shown in the following table.

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{\text{INT0}}$ (external interrupt 0)
P3.3	$\overline{\text{INT1}}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	$\overline{\text{WR}}$ (external data memory write strobe)
P3.7	$\overline{\text{RD}}$ (external data memory read strobe)

**RESET**  
Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device. This pin drives High for 98 oscillator periods after the Watchdog times out. The DISRTO bit in SFR AUXR (address 8EH) can be used to disable this feature. In the default state of bit DISRTO, the RESET HIGH out feature is enabled.

**$\overline{\text{ALE/PROG}}$**   
Address Latch Enable (ALE) is an output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input ( $\overline{\text{PROG}}$ ) during Flash programming.

In normal operation, ALE is emitted at a constant rate of 1/6 the oscillator frequency and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external data memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

**$\overline{\text{PSEN}}$**   
Program Store Enable ( $\overline{\text{PSEN}}$ ) is the read strobe to external program memory.

When the AT89S51 is executing code from external program memory,  $\overline{\text{PSEN}}$  is activated twice each machine cycle, except that two  $\overline{\text{PSEN}}$  activations are skipped during each access to external data memory.

**$\overline{\text{EA/VPP}}$**   
External Access Enable.  $\overline{\text{EA}}$  must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed, EA will be internally latched on reset.

$\overline{\text{EA}}$  should be strapped to  $V_{CC}$  for internal program executions.

This pin also receives the 12-volt programming enable voltage ( $V_{PP}$ ) during Flash programming.

**TAL1**  
Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

**TAL2**  
Output from the inverting oscillator amplifier





**Special  
Function  
Registers**

A map of the on-chip memory area called the Special Function Register (SFR) space is shown in Table 1.

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return random data, and write accesses will have an indeterminate effect.

**Table 1. AT89S51 SFR Map and Reset Values**

0F8H								0FFH
0F0H	B 00000000							0F7H
0E8H								0EFH
0E0H	ACC 00000000							0E7H
0D8H								0DFH
0D0H	PSW 00000000							0D7H
0C8H								0CFH
0C0H								0C7H
0B8H	IP XX000000							0BFH
0B0H	P3 11111111							0B7H
0A8H	IE 0X000000							0AFH
0A0H	P2 11111111		AUXR1 XXXXXXXX0			WDTRST XXXXXXXXX		0A7H
98H	SCON 00000000	SBUF XXXXXXXXX						9FH
90H	P1 11111111							97H
88H	TCON 00000000	TMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TH1 00000000	AUXR XXX00XX0	8FH
80H	P0 11111111	SP 00000111	DP0L 00000000	DP0H 00000000	DP1L 00000000	DP1H 00000000	PCON 0XXX0000	87H



User software should not write 1s to these unlisted locations, since they may be used in future products to invoke new features. In that case, the reset or inactive values of the new bits will always be 0.

**Interrupt Registers:** The individual interrupt enable bits are in the IE register. Two priorities can be set for each of the five interrupt sources in the IP register.

**Table 2. AUXR: Auxiliary Register**

AUXR		Address = 8EH					Reset Value = XXX00XX0B	
Not Bit Addressable								
	-	-	-	WDIDLE	DISRTO	-	-	DISALE
Bit	7	6	5	4	3	2	1	0
-	Reserved for future expansion							
DISALE	Disable/Enable ALE							
	DISALE							
	Operating Mode							
	0	ALE is emitted at a constant rate of 1/6 the oscillator frequency						
	1	ALE is active only during a MOVX or MOVC instruction						
DISRTO	Disable/Enable Reset out							
	DISRTO							
	0	Reset pin is driven High after WDT times out						
	1	Reset pin is input only						
WDIDLE	Disable/Enable WDT in IDLE mode							
	WDIDLE							
	0	WDT continues to count in IDLE mode						
	1	WDT halts counting in IDLE mode						

**Dual Data Pointer Registers:** To facilitate accessing both internal and external data memory, two banks of 16-bit Data Pointer Registers are provided: DP0 at SFR address locations 82H-83H and DP1 at 84H-85H. Bit DPS = 0 in SFR AUXR1 selects DP0 and DPS = 1 selects DP1. The user should always initialize the DPS bit to the appropriate value before accessing the respective Data Pointer Register.





**Power Off Flag:** The Power Off Flag (POF) is located at bit 4 (PCON.4) in the PCON SFR. POF is set to "1" during power up. It can be set and rest under software control and is not affected by reset.

**Table 3. AUXR1: Auxiliary Register 1**

AUXR1								
Address = A2H								
Reset Value = XXXXXX0B								
Not Bit Addressable								
Bit	7	6	5	4	3	2	1	DPS
	–	–	–	–	–	–	–	0
–	Reserved for future expansion							
DPS	Data Pointer Register Select							
	DPS							
	0	Selects DPTR Registers DP0L, DP0H						
	1	Selects DPTR Registers DP1L, DP1H						

## Memory Organization

MCS-51 devices have a separate address space for Program and Data Memory. Up to 64K bytes each of external Program and Data Memory can be addressed.

### Program Memory

If the  $\overline{EA}$  pin is connected to GND, all program fetches are directed to external memory.

On the AT89S51, if  $\overline{EA}$  is connected to  $V_{CC}$ , program fetches to addresses 0000H through FFFH are directed to internal memory and fetches to addresses 1000H through FFFFH are directed to external memory.

### Data Memory

The AT89S51 implements 128 bytes of on-chip RAM. The 128 bytes are accessible via direct and indirect addressing modes. Stack operations are examples of indirect addressing, so the 128 bytes of data RAM are available as stack space.

## Watchdog Timer

### One-time Enabled with Reset-out

The WDT is intended as a recovery method in situations where the CPU may be subjected to software upsets. The WDT consists of a 14-bit counter and the Watchdog Timer Reset (WDTRST) SFR. The WDT is defaulted to disable from exiting reset. To enable the WDT, a user must write 01EH and 0E1H in sequence to the WDTRST register (SFR location 0A6H). When the WDT is enabled, it will increment every machine cycle while the oscillator is running. The WDT timeout period is dependent on the external clock frequency. There is no way to disable the WDT except through reset (either hardware reset or WDT overflow reset). When WDT overflows, it will drive an output RESET HIGH pulse at the RST pin.

### Using the WDT

To enable the WDT, a user must write 01EH and 0E1H in sequence to the WDTRST register (SFR location 0A6H). When the WDT is enabled, the user needs to service it by writing 01EH and 0E1H to WDTRST to avoid a WDT overflow. The 14-bit counter overflows when it reaches 16383 (3FFFH), and this will reset the device. When the WDT is enabled, it will increment every machine cycle while the oscillator is running. This means the user must reset the WDT at least every 16383 machine cycles. To reset the WDT the user must write 01EH and 0E1H to WDTRST. WDTRST is a write-only register. The WDT counter cannot be read or written. When WDT overflows, it will generate an output RESET pulse at the RST pin. The RESET pulse duration is  $98 \times TOSC$ , where  $TOSC = 1/FOSC$ . To make the best use of the WDT, it

should be serviced in those sections of code that will periodically be executed within the time required to prevent a WDT reset.

## WDT During Power-down and Idle

In Power-down mode the oscillator stops, which means the WDT also stops. While in Power-down mode, the user does not need to service the WDT. There are two methods of exiting Power-down mode: by a hardware reset or via a level-activated external interrupt, which is enabled prior to entering Power-down mode. When Power-down is exited with hardware reset, servicing the WDT should occur as it normally does whenever the AT89S51 is reset. Exiting Power-down with an interrupt is significantly different. The interrupt is held low long enough for the oscillator to stabilize. When the interrupt is brought high, the interrupt is serviced. To prevent the WDT from resetting the device while the interrupt pin is held low, the WDT is not started until the interrupt is pulled high. It is suggested that the WDT be reset during the interrupt service for the interrupt used to exit Power-down mode.

To ensure that the WDT does not overflow within a few states of exiting Power-down, it is best to reset the WDT just before entering Power-down mode.

Before going into the IDLE mode, the WDIDLE bit in SFR AUXR is used to determine whether the WDT continues to count if enabled. The WDT keeps counting during IDLE (WDIDLE bit = 0) as the default state. To prevent the WDT from resetting the AT89S51 while in IDLE mode, the user should always set up a timer that will periodically exit IDLE, service the WDT, and reenter IDLE mode.

With WDIDLE bit enabled, the WDT will stop to count in IDLE mode and resumes the count upon exit from IDLE.

## UART

The UART in the AT89S51 operates the same way as the UART in the AT89C51. For further information on the UART operation, refer to the ATMEL Web site (<http://www.atmel.com>). From the home page, select 'Products', then '8051-Architecture Flash Microcontroller', then 'Product Overview'.

## Timer 0 and 1

Timer 0 and Timer 1 in the AT89S51 operate the same way as Timer 0 and Timer 1 in the AT89C51. For further information on the timers' operation, refer to the ATMEL Web site (<http://www.atmel.com>). From the home page, select 'Products', then '8051-Architecture Flash Microcontroller', then 'Product Overview'.

## Interrupts

The AT89S51 has a total of five interrupt vectors: two external interrupts ( $\overline{INT0}$  and  $\overline{INT1}$ ), two timer interrupts (Timers 0 and 1), and the serial port interrupt. These interrupts are all shown in Figure 1.

Each of these interrupt sources can be individually enabled or disabled by setting or clearing a bit in Special Function Register IE. IE also contains a global disable bit, EA, which disables all interrupts at once.

Note that Table 4 shows that bit position IE.6 is unimplemented. In the AT89S51, bit position IE.5 is also unimplemented. User software should not write 1s to these bit positions, since they may be used in future AT89 products.

The Timer 0 and Timer 1 flags, TF0 and TF1, are set at S5P2 of the cycle in which the timers overflow. The values are then polled by the circuitry in the next cycle



**Table 4. Interrupt Enable (IE) Register**

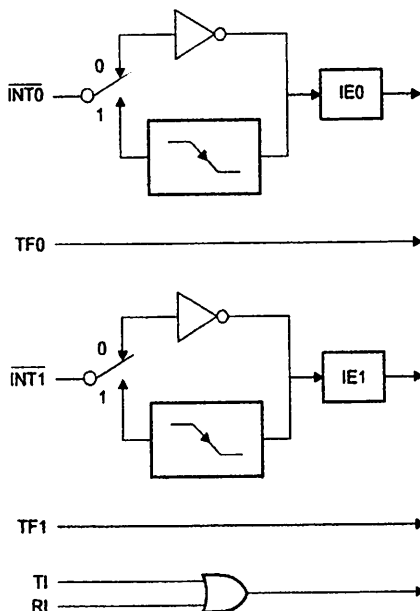
(MSB)								(LSB)
EA	-	-	ES	ET1	EX1	ET0	EX0	
Enable Bit = 1 enables the interrupt.								
Enable Bit = 0 disables the interrupt.								

Symbol	Position	Function
EA	IE.7	Disables all interrupts. If EA = 0, no interrupt is acknowledged. If EA = 1, each interrupt source is individually enabled or disabled by setting or clearing its enable bit.
-	IE.6	Reserved
-	IE.5	Reserved
ES	IE.4	Serial Port interrupt enable bit
ET1	IE.3	Timer 1 interrupt enable bit
EX1	IE.2	External interrupt 1 enable bit
ET0	IE.1	Timer 0 interrupt enable bit
EX0	IE.0	External interrupt 0 enable bit

User software should never write 1s to reserved bits, because they may be used in future AT89 products.

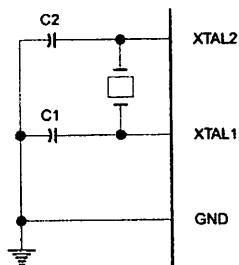
**Figure 1. Interrupt Sources**



Oscillator Characteristics

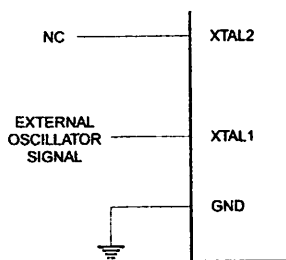
XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier that can be configured for use as an on-chip oscillator, as shown in Figure 2. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven, as shown in Figure 3. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

Figure 2. Oscillator Connections



Note: C1, C2 = 30 pF ± 10 pF for Crystals = 40 pF ± 10 pF for Ceramic Resonators

Figure 3. External Clock Drive Configuration



Idle Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special function registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

Note that when idle mode is terminated by a hardware reset, the device normally resumes program execution from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when idle mode is terminated by a reset, the instruction following the one that invokes idle mode should not write to a port pin or to external memory.

Power-down Mode

In the Power-down mode, the oscillator is stopped, and the instruction that invokes Power-down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the Power-down mode is terminated. Exit from Power-down mode can be initiated either by a hardware reset or by activation of an enabled external interrupt into INT0 or INT1. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before V<sub>CC</sub> is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.





**Table 5. Status of External Pins During Idle and Power-down Modes**

Mode	Program Memory	ALE	PSEN	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power-down	Internal	0	0	Data	Data	Data	Data
Power-down	External	0	0	Float	Data	Data	Data

rogram  
emory Lock  
its

The AT89S51 has three lock bits that can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the following table.

**Table 6. Lock Bit Protection Modes**

Program Lock Bits				Protection Type
LB1	LB2	LB3		
1	U	U	U	No program lock features
2	P	U	U	MOV <sub>C</sub> instructions executed from external program memory are disabled from fetching code bytes from internal memory, EA is sampled and latched on reset, and further programming of the Flash memory is disabled
3	P	P	U	Same as mode 2, but verify is also disabled
4	P	P	P	Same as mode 3, but external execution is also disabled

When lock bit 1 is programmed, the logic level at the  $\overline{EA}$  pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random value and holds that value until reset is activated. The latched value of  $\overline{EA}$  must agree with the current logic level at that pin in order for the device to function properly.

rogramming  
e Flash –  
arallel Mode

The AT89S51 is shipped with the on-chip Flash memory array ready to be programmed. The programming interface needs a high-voltage (12-volt) program enable signal and is compatible with conventional third-party Flash or EPROM programmers.

The AT89S51 code memory array is programmed byte-by-byte.

**Programming Algorithm:** Before programming the AT89S51, the address, data, and control signals should be set up according to the Flash programming mode table and Figures 13 and 14. To program the AT89S51, take the following steps:

1. Input the desired memory location on the address lines.
2. Input the appropriate data byte on the data lines.
3. Activate the correct combination of control signals.
4. Raise  $\overline{EA}/V_{PP}$  to 12V.
5. Pulse ALE/ $\overline{PROG}$  once to program a byte in the Flash array or the lock bits. The byte-write cycle is self-timed and typically takes no more than 50  $\mu$ s. Repeat steps 1 through 5, changing the address and data for the entire array or until the end of the object file is reached.

**Data Polling:** The AT89S51 features  $\overline{Data}$  Polling to indicate the end of a byte write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written data on P0.7. Once the write cycle has been completed, true data is valid on all outputs, and the next cycle may begin.  $\overline{Data}$  Polling may begin any time after a write cycle has been initiated.

**Ready/Busy:** The progress of byte programming can also be monitored by the RDY/ $\overline{\text{BSY}}$  output signal. P3.0 is pulled low after ALE goes high during programming to indicate BUSY. P3.0 is pulled high again when programming is done to indicate READY.

**Program Verify:** If lock bits LB1 and LB2 have not been programmed, the programmed code data can be read back via the address and data lines for verification. The status of the individual lock bits can be verified directly by reading them back.

**Reading the Signature Bytes:** The signature bytes are read by the same procedure as a normal verification of locations 000H, 100H, and 200H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows.

(000H) = 1EH indicates manufactured by Atmel  
 (100H) = 51H indicates 89S51  
 (200H) = 06H

**Chip Erase:** In the parallel programming mode, a chip erase operation is initiated by using the proper combination of control signals and by pulsing ALE/ $\overline{\text{PROG}}$  low for a duration of 200 ns - 500 ns.

In the serial programming mode, a chip erase operation is initiated by issuing the Chip Erase instruction. In this mode, chip erase is self-timed and takes about 500 ms.

During chip erase, a serial read from any address location will return 00H at the data output.

## Programming the Flash – Serial Mode

The Code memory array can be programmed using the serial ISP interface while RST is pulled to  $V_{\text{CC}}$ . The serial interface consists of pins SCK, MOSI (input) and MISO (output). After RST is set high, the Programming Enable instruction needs to be executed first before other operations can be executed. Before a reprogramming sequence can occur, a Chip Erase operation is required.

The Chip Erase operation turns the content of every memory location in the Code array into FFH.

Either an external system clock can be supplied at pin XTAL1 or a crystal needs to be connected across pins XTAL1 and XTAL2. The maximum serial clock (SCK) frequency should be less than 1/16 of the crystal frequency. With a 33 MHz oscillator clock, the maximum SCK frequency is 2 MHz.

## Serial Programming Algorithm

To program and verify the AT89S51 in the serial programming mode, the following sequence is recommended:

1. Power-up sequence:  
 Apply power between VCC and GND pins.  
 Set RST pin to "H".  
 If a crystal is not connected across pins XTAL1 and XTAL2, apply a 3 MHz to 33 MHz clock to XTAL1 pin and wait for at least 10 milliseconds.
2. Enable serial programming by sending the Programming Enable serial instruction to pin MOSI/P1.5. The frequency of the shift clock supplied at pin SCK/P1.7 needs to be less than the CPU clock at XTAL1 divided by 16.
3. The Code array is programmed one byte at a time in either the Byte or Page mode. The write cycle is self-timed and typically takes less than 0.5 ms at 5V.
4. Any memory location can be verified by using the Read instruction that returns the content at the selected address at serial output MISO/P1.6.
5. At the end of a programming session, RST can be set low to commence normal device operation.





Power-off sequence (if needed):

Set XTAL1 to "L" (if a crystal is not used).

Set RST to "L".

Turn  $V_{CC}$  power off.

**Data Polling:** The Data Polling feature is also available in the serial mode. In this mode, during a write cycle an attempted read of the last byte written will result in the complement of the MSB of the serial output byte on MISO.

## Serial Programming Instruction Set






The Instruction Set for Serial Programming follows a 4-byte protocol and is shown in Table 8 on page 18.

## Programming Interface – Parallel Mode

Every code byte in the Flash array can be programmed by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

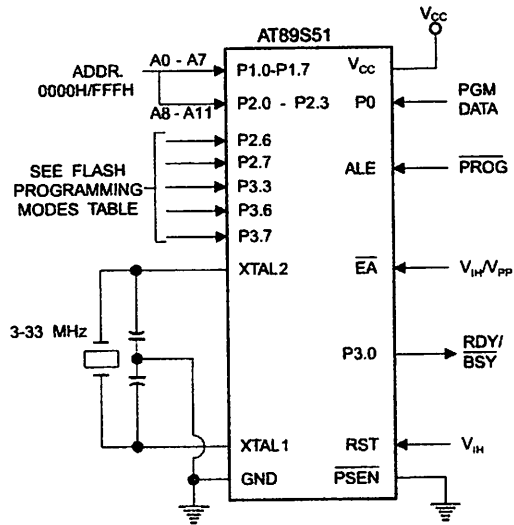
Table 7. Flash Programming Modes

Mode	$V_{CC}$	RST	$\overline{PSEN}$	ALE/ PROG	$\overline{EA}/$ $V_{PP}$	P2.6	P2.7	P3.3	P3.6	P3.7	P0.7-0 Data	P2.3-0	P1.7-0
												Address	
Write Code Data	5V	H	L	 <sup>(2)</sup>	12V	L	H	H	H	H	$D_{IN}$	A11-8	A7-0
Read Code Data	5V	H	L	H	H	L	L	L	H	H	$D_{OUT}$	A11-8	A7-0
Write Lock Bit 1	5V	H	L	 <sup>(3)</sup>	12V	H	H	H	H	H	X	X	X
Write Lock Bit 2	5V	H	L	 <sup>(3)</sup>	12V	H	H	H	L	L	X	X	X
Write Lock Bit 3	5V	H	L	 <sup>(3)</sup>	12V	H	L	H	H	L	X	X	X
Read Lock Bits 1, 2, 3	5V	H	L	H	H	H	H	L	H	L	P0.2, P0.3, P0.4	X	X
Chip Erase	5V	H	L	 <sup>(1)</sup>	12V	H	L	H	L	L	X	X	X
Read Atmel ID	5V	H	L	H	H	L	L	L	L	L	1EH	0000	00H
Read Device ID	5V	H	L	H	H	L	L	L	L	L	51H	0001	00H
Read Device ID	5V	H	L	H	H	L	L	L	L	L	06H	0010	00H

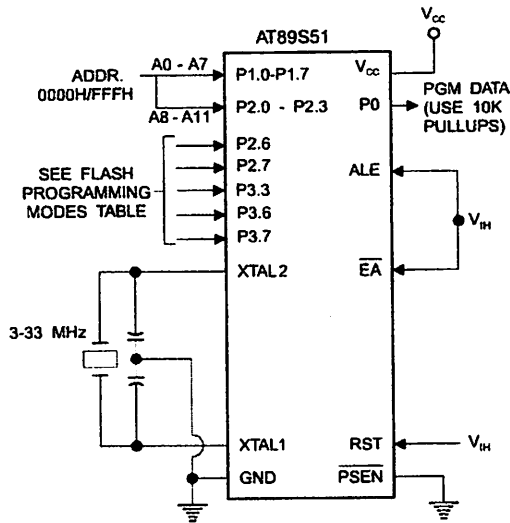
- Notes:
1. Each  $\overline{PROG}$  pulse is 200 ns - 500 ns for Chip Erase.
  2. Each  $\overline{PROG}$  pulse is 200 ns - 500 ns for Write Code Data.
  3. Each  $\overline{PROG}$  pulse is 200 ns - 500 ns for Write Lock Bits.
  4.  $\overline{RDY/BSY}$  signal is output on P3.0 during programming.
  5. X = don't care.



**Figure 4. Programming the Flash Memory (Parallel Mode)**



**Figure 5. Verifying the Flash Memory (Parallel Mode)**





## Flash Programming and Verification Characteristics (Parallel Mode)

$T = 20^{\circ}\text{C}$  to  $30^{\circ}\text{C}$ ,  $V_{CC} = 4.5$  to  $5.5\text{V}$

Symbol	Parameter	Min	Max	Units
$V_{PP}$	Programming Supply Voltage	11.5	12.5	V
$I_{PP}$	Programming Supply Current		10	mA
$I_{CC}$	$V_{CC}$ Supply Current		30	mA
$f_{CLCL}$	Oscillator Frequency	3	33	MHz
$t_{AVGL}$	Address Setup to $\overline{\text{PROG}}$ Low	$48t_{CLCL}$		
$t_{GHAX}$	Address Hold After $\overline{\text{PROG}}$	$48t_{CLCL}$		
$t_{DVGL}$	Data Setup to $\overline{\text{PROG}}$ Low	$48t_{CLCL}$		
$t_{GHDX}$	Data Hold After $\overline{\text{PROG}}$	$48t_{CLCL}$		
$t_{ESH}$	P2.7 (ENABLE) High to $V_{PP}$	$48t_{CLCL}$		
$t_{SHGL}$	$V_{PP}$ Setup to $\overline{\text{PROG}}$ Low	10		$\mu\text{s}$
$t_{SHSL}$	$V_{PP}$ Hold After $\overline{\text{PROG}}$	10		$\mu\text{s}$
$t_{GLGH}$	$\overline{\text{PROG}}$ Width	0.2	1	$\mu\text{s}$
$t_{AVQV}$	Address to Data Valid		$48t_{CLCL}$	
$t_{ELQV}$	ENABLE Low to Data Valid		$48t_{CLCL}$	
$t_{EHOZ}$	Data Float After ENABLE	0	$48t_{CLCL}$	
$t_{GHBL}$	PROG High to $\overline{\text{BUSY}}$ Low		1.0	$\mu\text{s}$
$t_{WC}$	Byte Write Cycle Time		50	$\mu\text{s}$

Figure 6. Flash Programming and Verification Waveforms – Parallel Mode

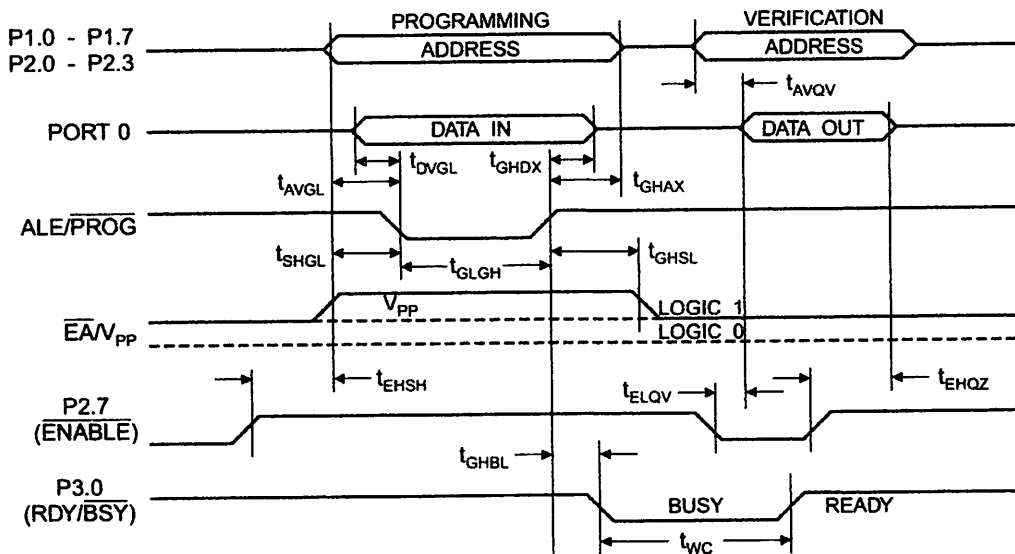
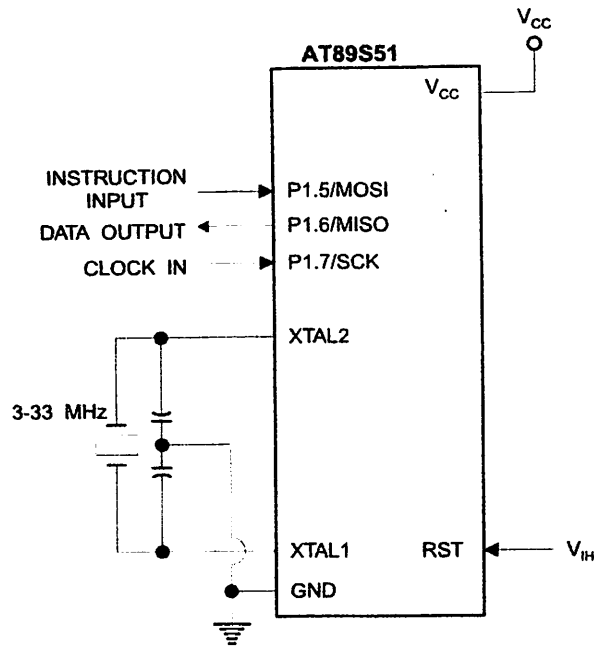


Figure 7. Flash Memory Serial Downloading



Flash Programming and Verification Waveforms – Serial Mode

Figure 8. Serial Programming Waveforms

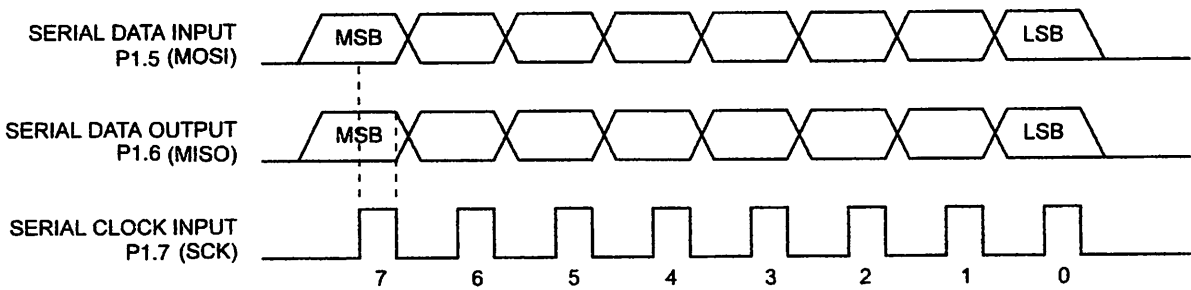




Table 8. Serial Programming Instruction Set

Instruction	Instruction Format				Operation
	Byte 1	Byte 2	Byte 3	Byte 4	
Programming Enable	1010 1100	0101 0011	xxxx xxxx	xxxx xxxx 0110 1001 (Output)	Enable Serial Programming while RST is high
Chip Erase	1010 1100	100x xxxx	xxxx xxxx	xxxx xxxx	Chip Erase Flash memory array
Read Program Memory (Byte Mode)	0010 0000	xxxx A11 A10 A9 A8	A7 A6 A5 A4 A3 A2 A1 A0	D7 D6 D5 D4 D3 D2 D1 D0	Read data from Program memory in the byte mode
Write Program Memory (Byte Mode)	0100 0000	xxxx A11 A10 A9 A8	A7 A6 A5 A4 A3 A2 A1 A0	D7 D6 D5 D4 D3 D2 D1 D0	Write data to Program memory in the byte mode
Write Lock Bits <sup>(2)</sup>	1010 1100	1110 00 B1 B2	xxxx xxxx	xxxx xxxx	Write Lock bits. See Note (2).
Read Lock Bits	0010 0100	xxxx xxxx	xxxx xxxx	xx LB3 LB2 LB1 xx	Read back current status of the lock bits (a programmed lock bit reads back as a "1")
Read Signature Bytes <sup>(1)</sup>	0010 1000	xxx A5 A4 A3 A2 A1	A0 xxx xxxx	Signature Byte	Read Signature Byte
Read Program Memory (Page Mode)	0011 0000	xxxx A11 A10 A9 A8	Byte 0	Byte 1... Byte 255	Read data from Program memory in the Page Mode (256 bytes)
Write Program Memory (Page Mode)	0101 0000	xxxx A11 A10 A9 A8	Byte 0	Byte 1... Byte 255	Write data to Program memory in the Page Mode (256 bytes)

Notes: 1. The signature bytes are not readable in Lock Bit Modes 3 and 4.

- 2. B1 = 0, B2 = 0 → Mode 1, no lock protection
- B1 = 0, B2 = 1 → Mode 2, lock bit 1 activated
- B1 = 1, B2 = 0 → Mode 3, lock bit 2 activated
- B1 = 1, B2 = 1 → Mode 4, lock bit 3 activated



Each of the lock bits needs to be activated sequentially before Mode 4 can be executed.

After Reset signal is high, SCK should be low for at least 64 system clocks before it goes high to clock in the enable data bytes. No pulsing of Reset signal is necessary. SCK should be no faster than 1/16 of the system clock at XTAL1.

For Page Read/Write, the data always starts from byte 0 to 255. After the command byte and upper address byte are latched, each byte thereafter is treated as data until all 256 bytes are shifted in/out. Then the next instruction will be ready to be decoded.

## Serial Programming Characteristics

Figure 9. Serial Programming Timing

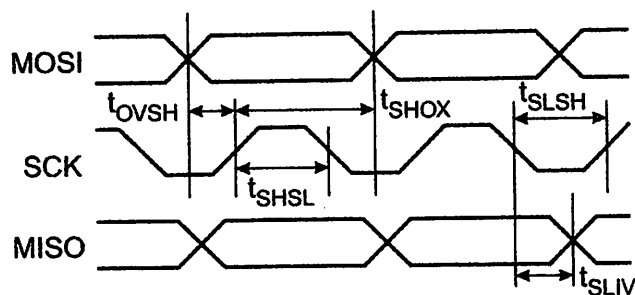


Table 9. Serial Programming Characteristics,  $T_A = -40^\circ\text{C}$  to  $85^\circ\text{C}$ ,  $V_{CC} = 4.0 - 5.5\text{V}$  (Unless Otherwise Noted)

Symbol	Parameter	Min	Typ	Max	Units
$1/t_{CLCL}$	Oscillator Frequency	0		33	MHz
$t_{CLCL}$	Oscillator Period	30			ns
$t_{SHSL}$	SCK Pulse Width High	$8 t_{CLCL}$			ns
$t_{SLSH}$	SCK Pulse Width Low	$8 t_{CLCL}$			ns
$t_{OVSH}$	MOSI Setup to SCK High	$t_{CLCL}$			ns
$t_{SHOX}$	MOSI Hold after SCK High	$2 t_{CLCL}$			ns
$t_{SLIV}$	SCK Low to MISO Valid	10	16	32	ns
$t_{ERASE}$	Chip Erase Instruction Cycle Time			500	ms
$t_{SWC}$	Serial Byte Write Cycle Time			$64 t_{CLCL} + 400$	$\mu\text{s}$



## Absolute Maximum Ratings\*

Operating Temperature.....	-55°C to +125°C
Storage Temperature.....	-65°C to +150°C
Voltage on Any Pin with Respect to Ground.....	-1.0V to +7.0V
Maximum Operating Voltage.....	6.6V
IO Output Current.....	15.0 mA

\*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## DC Characteristics

The values shown in this table are valid for  $T_A = -40^\circ\text{C}$  to  $85^\circ\text{C}$  and  $V_{CC} = 4.0\text{V}$  to  $5.5\text{V}$ , unless otherwise noted.

Symbol	Parameter	Condition	Min	Max	Units
V <sub>IL</sub>	Input Low Voltage	(Except $\overline{EA}$ )	-0.5	$0.2 V_{CC} - 0.1$	V
V <sub>IL1</sub>	Input Low Voltage ( $\overline{EA}$ )		-0.5	$0.2 V_{CC} - 0.3$	V
V <sub>IH</sub>	Input High Voltage	(Except XTAL1, RST)	$0.2 V_{CC} + 0.9$	$V_{CC} + 0.5$	V
V <sub>IH1</sub>	Input High Voltage	(XTAL1, RST)	$0.7 V_{CC}$	$V_{CC} + 0.5$	V
V <sub>OL</sub>	Output Low Voltage <sup>(1)</sup> (Ports 1,2,3)	$I_{OL} = 1.6 \text{ mA}$		0.45	V
V <sub>OL1</sub>	Output Low Voltage <sup>(1)</sup> (Port 0, ALE, $\overline{PSEN}$ )	$I_{OL} = 3.2 \text{ mA}$		0.45	V
V <sub>OH</sub>	Output High Voltage (Ports 1,2,3, ALE, $\overline{PSEN}$ )	$I_{OH} = -60 \mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -25 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -10 \mu\text{A}$	$0.9 V_{CC}$		V
V <sub>OH1</sub>	Output High Voltage (Port 0 in External Bus Mode)	$I_{OH} = -800 \mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -300 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -80 \mu\text{A}$	$0.9 V_{CC}$		V
I <sub>L</sub>	Logical 0 Input Current (Ports 1,2,3)	$V_{IN} = 0.45\text{V}$		-50	$\mu\text{A}$
I <sub>TL</sub>	Logical 1 to 0 Transition Current (Ports 1,2,3)	$V_{IN} = 2\text{V}, V_{CC} = 5\text{V} \pm 10\%$		-650	$\mu\text{A}$
I <sub>I</sub>	Input Leakage Current (Port 0, $\overline{EA}$ )	$0.45 < V_{IN} < V_{CC}$		$\pm 10$	$\mu\text{A}$
R <sub>RST</sub>	Reset Pulldown Resistor		50	300	K $\Omega$
C <sub>IO</sub>	Pin Capacitance	Test Freq. = 1 MHz, $T_A = 25^\circ\text{C}$		10	pF
I <sub>CC</sub>	Power Supply Current	Active Mode, 12 MHz		25	mA
		Idle Mode, 12 MHz		6.5	mA
	Power-down Mode <sup>(2)</sup>	$V_{CC} = 5.5\text{V}$		50	$\mu\text{A}$

Notes: 1. Under steady state (non-transient) conditions,  $I_{OL}$  must be externally limited as follows:

Maximum  $I_{OL}$  per port pin: 10 mA

Maximum  $I_{OL}$  per 8-bit port:

Port 0: 26 mA      Ports 1, 2, 3: 15 mA

Maximum total  $I_{OL}$  for all output pins: 71 mA

If  $I_{OL}$  exceeds the test condition,  $V_{OL}$  may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.

2. Minimum  $V_{CC}$  for Power-down is 2V.

# AT89S51

Characteristics

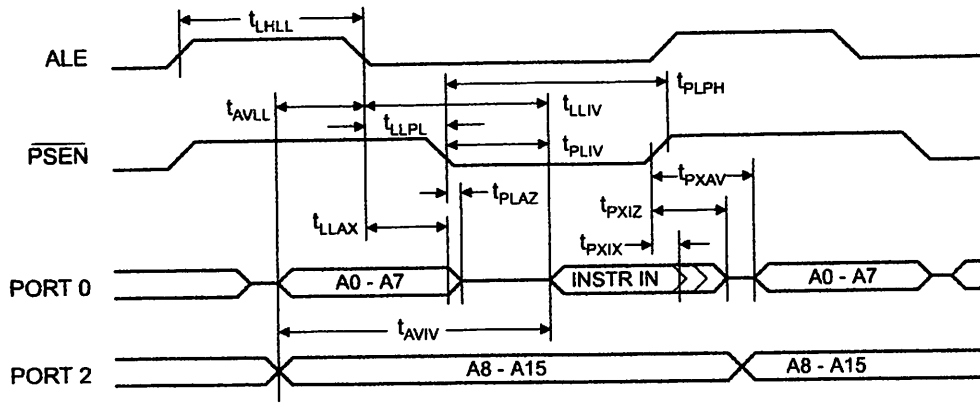
Under operating conditions, load capacitance for Port 0, ALE/PROG, and PSEN = 100 pF; load capacitance for all other ports = 80 pF.

Internal Program and Data Memory Characteristics

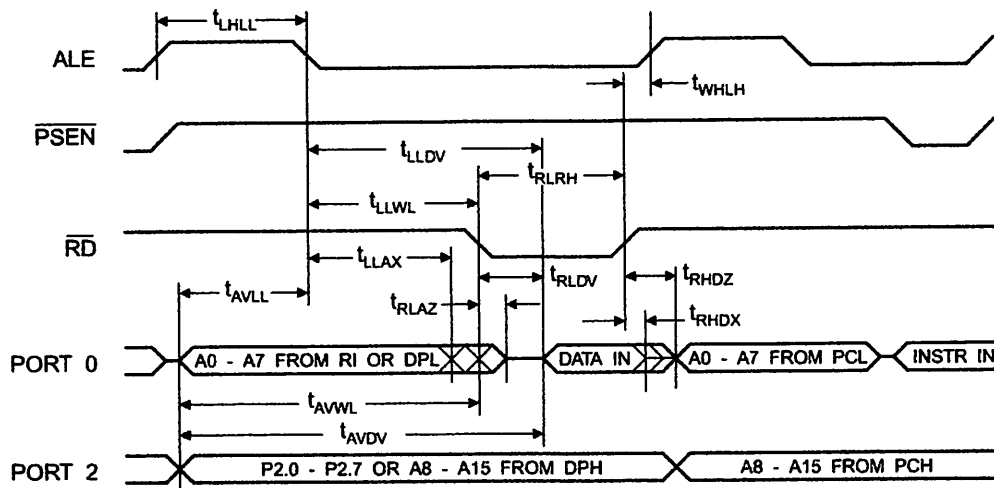
Symbol	Parameter	12 MHz Oscillator		Variable Oscillator		Units
		Min	Max	Min	Max	
t <sub>CLCL</sub>	Oscillator Frequency			0	33	MHz
t <sub>HLL</sub>	ALE Pulse Width	127		2t <sub>CLCL</sub> -40		ns
t <sub>VLL</sub>	Address Valid to ALE Low	43		t <sub>CLCL</sub> -25		ns
t <sub>LAX</sub>	Address Hold After ALE Low	48		t <sub>CLCL</sub> -25		ns
t <sub>LIV</sub>	ALE Low to Valid Instruction In		233		4t <sub>CLCL</sub> -65	ns
t <sub>LPL</sub>	ALE Low to PSEN Low	43		t <sub>CLCL</sub> -25		ns
t <sub>LPH</sub>	PSEN Pulse Width	205		3t <sub>CLCL</sub> -45		ns
t <sub>LIV</sub>	PSEN Low to Valid Instruction In		145		3t <sub>CLCL</sub> -60	ns
t <sub>LIX</sub>	Input Instruction Hold After PSEN	0		0		ns
t <sub>LIZ</sub>	Input Instruction Float After PSEN		59		t <sub>CLCL</sub> -25	ns
t <sub>LXAV</sub>	PSEN to Address Valid	75		t <sub>CLCL</sub> -8		ns
t <sub>LIV</sub>	Address to Valid Instruction In		312		5t <sub>CLCL</sub> -80	ns
t <sub>LAZ</sub>	PSEN Low to Address Float		10		10	ns
t <sub>LRH</sub>	RD Pulse Width	400		6t <sub>CLCL</sub> -100		ns
t <sub>LRWH</sub>	WR Pulse Width	400		6t <sub>CLCL</sub> -100		ns
t <sub>LDV</sub>	RD Low to Valid Data In		252		5t <sub>CLCL</sub> -90	ns
t <sub>RDX</sub>	Data Hold After RD	0		0		ns
t <sub>RDZ</sub>	Data Float After RD		97		2t <sub>CLCL</sub> -28	ns
t <sub>LDV</sub>	ALE Low to Valid Data In		517		8t <sub>CLCL</sub> -150	ns
t <sub>VDV</sub>	Address to Valid Data In		585		9t <sub>CLCL</sub> -165	ns
t <sub>LWL</sub>	ALE Low to RD or WR Low	200	300	3t <sub>CLCL</sub> -50	3t <sub>CLCL</sub> +50	ns
t <sub>LVWL</sub>	Address to RD or WR Low	203		4t <sub>CLCL</sub> -75		ns
t <sub>LVWX</sub>	Data Valid to WR Transition	23		t <sub>CLCL</sub> -30		ns
t <sub>LVWH</sub>	Data Valid to WR High	433		7t <sub>CLCL</sub> -130		ns
t <sub>MHQX</sub>	Data Hold After WR	33		t <sub>CLCL</sub> -25		ns
t <sub>RLAZ</sub>	RD Low to Address Float		0		0	ns
t <sub>MHLH</sub>	RD or WR High to ALE High	43	123	t <sub>CLCL</sub> -25	t <sub>CLCL</sub> +25	ns



### External Program Memory Read Cycle

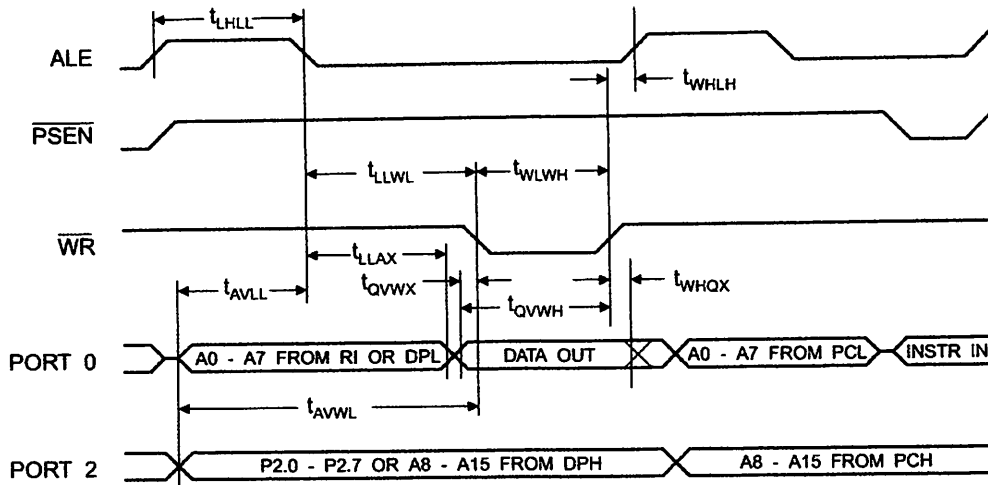


### External Data Memory Read Cycle

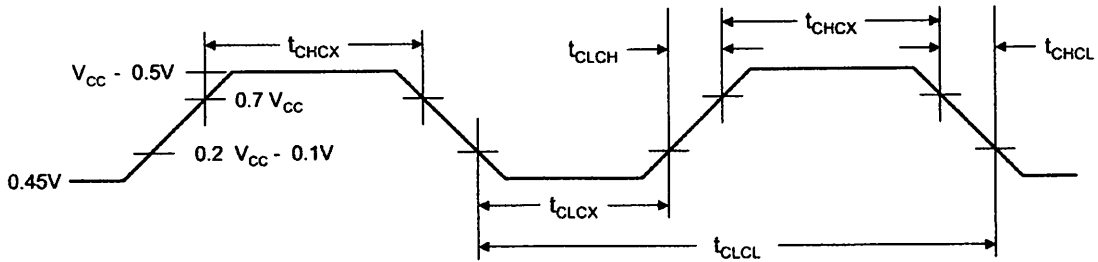




External Data Memory Write Cycle



External Clock Drive Waveforms



External Clock Drive

Symbol	Parameter	Min	Max	Units
$f_{CLCL}$	Oscillator Frequency	0	33	MHz
CLCL	Clock Period	30		ns
CHCX	High Time	12		ns
CLCX	Low Time	12		ns
CLCH	Rise Time		5	ns
CHCL	Fall Time		5	ns



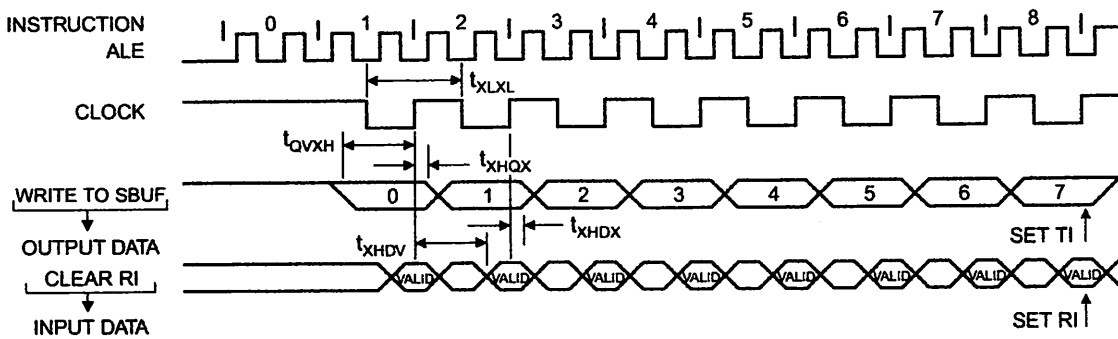


## Serial Port Timing: Shift Register Mode Test Conditions

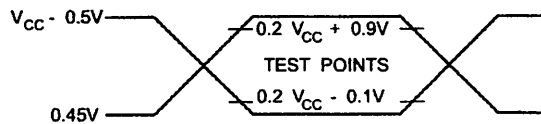
The values in this table are valid for  $V_{CC} = 4.0V$  to  $5.5V$  and Load Capacitance =  $80\text{ pF}$ .

Symbol	Parameter	12 MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
$t_{XCL}$	Serial Port Clock Cycle Time	1.0		$12t_{CLCL}$		$\mu s$
$t_{QVXH}$	Output Data Setup to Clock Rising Edge	700		$10t_{CLCL}-133$		ns
$t_{XHGX}$	Output Data Hold After Clock Rising Edge	50		$2t_{CLCL}-80$		ns
$t_{XHDX}$	Input Data Hold After Clock Rising Edge	0		0		ns
$t_{XHDV}$	Clock Rising Edge to Input Data Valid		700		$10t_{CLCL}-133$	ns

## Shift Register Mode Timing Waveforms

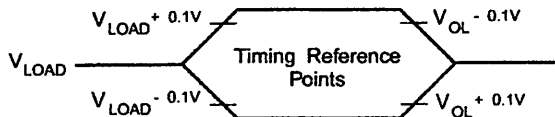


## C Testing Input/Output Waveforms<sup>(1)</sup>



Note: 1. AC Inputs during testing are driven at  $V_{CC} - 0.5V$  for a logic 1 and  $0.45V$  for a logic 0. Timing measurements are made at  $V_{IH}$  min. for a logic 1 and  $V_{IL}$  max. for a logic 0.

## Load Waveforms<sup>(1)</sup>



Note: 1. For timing purposes, a port pin is no longer floating when a  $100\text{ mV}$  change from load voltage occurs. A port pin begins to float when a  $100\text{ mV}$  change from the loaded  $V_{OH}/V_{OL}$  level occurs.

## Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
24	4.0V to 5.5V	AT89S51-24AC	44A	Commercial (0° C to 70° C)
		AT89S51-24JC	44J	
		AT89S51-24PC	40P6	
		AT89S51-24AI	44A	Industrial (-40° C to 85° C)
		AT89S51-24JI	44J	
		AT89S51-24PI	40P6	
33	4.5V to 5.5V	AT89S51-33AC	44A	Commercial (0° C to 70° C)
		AT89S51-33JC	44J	
		AT89S51-33PC	40P6	

= Preliminary Availability

Package Type	
4A	44-lead, Thin Plastic Gull Wing Quad Flatpack (TQFP)
4J	44-lead, Plastic J-leaded Chip Carrier (PLCC)
0P6	40-pin, 0.600" Wide, Plastic Dual Inline Package (PDIP)



## LM35/LM35A/LM35C/LM35CA/LM35D Precision Centigrade Temperature Sensors

### General Description

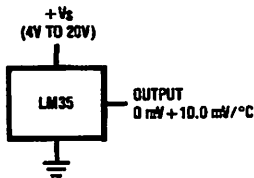
The LM35 series are precision integrated-circuit temperature sensors, whose output voltage is linearly proportional to the Celsius (Centigrade) temperature. The LM35 thus has an advantage over linear temperature sensors calibrated in ° Kelvin, as the user is not required to subtract a large constant voltage from its output to obtain convenient Centigrade scaling. The LM35 does not require any external calibration or trimming to provide typical accuracies of  $\pm 1/4^\circ\text{C}$  at room temperature and  $\pm 3/4^\circ\text{C}$  over a full  $-55$  to  $+150^\circ\text{C}$  temperature range. Low cost is assured by trimming and calibration at the wafer level. The LM35's low output impedance, linear output, and precise inherent calibrations make interfacing to readout or control circuitry especially easy. It can be used with single power supplies, or with plus and minus supplies. As it draws only  $60\ \mu\text{A}$  from its supply, it has very low self-heating, less than  $0.1^\circ\text{C}$  in still air. The LM35 is rated to operate over a  $-55^\circ$  to  $+150^\circ\text{C}$  temperature range, while the LM35C is rated for a  $-40^\circ$  to  $+110^\circ\text{C}$  range ( $-10^\circ$  with improved accuracy). The LM35 series is available packaged in

hermetic TO-46 transistor packages, while the LM35C, LM35CA, and LM35D are also available in the plastic TO-92 transistor package. The LM35D is also available in an 8-lead surface mount small outline package and a plastic TO-220 package.

### Features

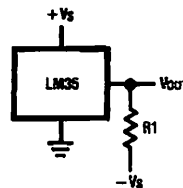
- Calibrated directly in ° Celsius (Centigrade)
- Linear  $+10.0\ \text{mV}/^\circ\text{C}$  scale factor
- $0.5^\circ\text{C}$  accuracy guaranteeable (at  $+25^\circ\text{C}$ )
- Rated for full  $-55^\circ$  to  $+150^\circ\text{C}$  range
- Suitable for remote applications
- Low cost due to wafer-level trimming
- Operates from 4 to 30 volts
- Less than  $60\ \mu\text{A}$  current drain
- Low self-heating,  $0.08^\circ\text{C}$  in still air
- Nonlinearity only  $\pm 1/4^\circ\text{C}$  typical
- Low impedance output,  $0.1\ \Omega$  for  $1\ \text{mA}$  load

### Typical Applications



DS005516-3

**FIGURE 1. Basic Centigrade Temperature Sensor**  
( $+2^\circ\text{C}$  to  $+150^\circ\text{C}$ )



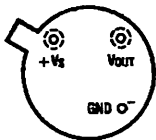
DS005516-4

Choose  $R_1 = -V_S/50\ \mu\text{A}$   
 $V_{\text{OUT}} = +1,500\ \text{mV}$  at  $+150^\circ\text{C}$   
 $= +250\ \text{mV}$  at  $+25^\circ\text{C}$   
 $= -550\ \text{mV}$  at  $-55^\circ\text{C}$

**FIGURE 2. Full-Range Centigrade Temperature Sensor**

# Connection Diagrams

**TO-46  
Metal Can Package\***



**BOTTOM VIEW**  
DS005516-1

\*Case is connected to negative pin (GND)

**Order Number LM35H,  
LM35AH, LM35CH,  
LM35CAH or LM35DH**  
See NS Package Number  
H03H

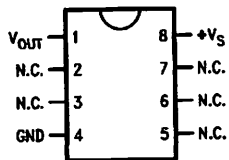
**TO-92  
Plastic Package**



**BOTTOM VIEW**  
DS005516-2

**Order Number LM35CZ,  
LM35CAZ or LM35DZ**  
See NS Package Number  
Z03A

**SO-8  
Small Outline Molded Package**

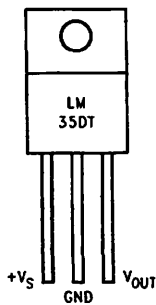


DS005516-21

N.C. = No Connection

**Top View**  
**Order Number LM35DM**  
See NS Package Number M08A

**TO-220  
Plastic Package\***



DS005516-24

\*Tab is connected to the negative pin (GND).

**Note:** The LM35DT pinout is different than the discontinued LM35DP.

**Order Number LM35DT**  
See NS Package Number TA03F

## Absolute Maximum Ratings (Note 10)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage	+35V to -0.2V
Output Voltage	+6V to -1.0V
Output Current	10 mA
Storage Temp.:	
TO-46 Package,	-60°C to +180°C
TO-92 Package,	-60°C to +150°C
SO-8 Package,	-65°C to +150°C
TO-220 Package,	-65°C to +150°C
Lead Temp.:	

TO-46 Package, (Soldering, 10 seconds)	300°C
TO-92 and TO-220 Package, (Soldering, 10 seconds)	260°C
SO Package (Note 12)	
Vapor Phase (60 seconds)	215°C
Infrared (15 seconds)	220°C
ESD Susceptibility (Note 11)	2500V
Specified Operating Temperature Range: $T_{MIN}$ to $T_{MAX}$ (Note 2)	
LM35, LM35A	-55°C to +150°C
LM35C, LM35CA	-40°C to +110°C
LM35D	0°C to +100°C

## Electrical Characteristics

(Notes 1, 6)

Parameter	Conditions	LM35A			LM35CA			Units (Max.)
		Typical	Tested Limit (Note 4)	Design Limit (Note 5)	Typical	Tested Limit (Note 4)	Design Limit (Note 5)	
Accuracy (Note 7)	$T_A = +25^\circ\text{C}$	$\pm 0.2$	$\pm 0.5$		$\pm 0.2$	$\pm 0.5$	$\pm 1.0$	°C
	$T_A = -10^\circ\text{C}$	$\pm 0.3$			$\pm 0.3$			°C
	$T_A = T_{MAX}$	$\pm 0.4$	$\pm 1.0$		$\pm 0.4$	$\pm 1.0$		°C
	$T_A = T_{MIN}$	$\pm 0.4$	$\pm 1.0$		$\pm 0.4$		$\pm 1.5$	°C
Nonlinearity (Note 8)	$T_{MIN} \leq T_A \leq T_{MAX}$	$\pm 0.18$		$\pm 0.35$	$\pm 0.15$		$\pm 0.3$	°C
Sensor Gain (Average Slope)	$T_{MIN} \leq T_A \leq T_{MAX}$	<b>+10.0</b>	<b>+9.9,</b> <b>+10.1</b>		<b>+10.0</b>		<b>+9.9,</b> <b>+10.1</b>	mV/°C
Load Regulation (Note 3) $0 \leq I_L \leq 1$ mA	$T_A = +25^\circ\text{C}$	$\pm 0.4$	$\pm 1.0$		$\pm 0.4$	$\pm 1.0$		mV/mA
	$T_{MIN} \leq T_A \leq T_{MAX}$	$\pm 0.5$		$\pm 3.0$	$\pm 0.5$		$\pm 3.0$	mV/mA
Line Regulation (Note 3)	$T_A = +25^\circ\text{C}$	$\pm 0.01$	$\pm 0.05$		$\pm 0.01$	$\pm 0.05$		mV/V
	$4V \leq V_S \leq 30V$	$\pm 0.02$		$\pm 0.1$	$\pm 0.02$		$\pm 0.1$	mV/V
Quiescent Current (Note 9)	$V_S = +5V, +25^\circ\text{C}$	56	67		56	67		μA
	$V_S = +5V$	105		131	91		114	μA
	$V_S = +30V, +25^\circ\text{C}$	56.2	68		56.2	68		μA
	$V_S = +30V$	105.5		133	91.5		116	μA
Change of Quiescent Current (Note 3)	$4V \leq V_S \leq 30V, +25^\circ\text{C}$	0.2	1.0		0.2	1.0		μA
	$4V \leq V_S \leq 30V$	0.5		2.0	0.5		2.0	μA
Temperature Coefficient of Quiescent Current		<b>+0.39</b>		<b>+0.5</b>	<b>+0.39</b>		<b>+0.5</b>	μA/°C
Minimum Temperature for Rated Accuracy	In circuit of Figure 1, $I_L = 0$	+1.5		+2.0	+1.5		+2.0	°C
Long Term Stability	$T_J = T_{MAX}$ , for 1000 hours	$\pm 0.08$			$\pm 0.08$			°C

## Electrical Characteristics

(Notes 1, 6)

Parameter	Conditions	LM35			LM35C, LM35D			Units (Max.)
		Typical	Tested Limit (Note 4)	Design Limit (Note 5)	Typical	Tested Limit (Note 4)	Design Limit (Note 5)	
Accuracy, LM35, LM35C (Note 7)	$T_A = +25^\circ\text{C}$	$\pm 0.4$	$\pm 1.0$		$\pm 0.4$	$\pm 1.0$		$^\circ\text{C}$
	$T_A = -10^\circ\text{C}$	$\pm 0.5$			$\pm 0.5$		$\pm 1.5$	$^\circ\text{C}$
	$T_A = T_{\text{MAX}}$	$\pm 0.8$	$\pm 1.5$		$\pm 0.8$		$\pm 1.5$	$^\circ\text{C}$
	$T_A = T_{\text{MIN}}$	$\pm 0.8$		$\pm 1.5$	$\pm 0.8$		$\pm 2.0$	$^\circ\text{C}$
Accuracy, LM35D (Note 7)	$T_A = +25^\circ\text{C}$				$\pm 0.6$	$\pm 1.5$		$^\circ\text{C}$
	$T_A = T_{\text{MAX}}$				$\pm 0.9$		$\pm 2.0$	$^\circ\text{C}$
	$T_A = T_{\text{MIN}}$				$\pm 0.9$		$\pm 2.0$	$^\circ\text{C}$
Nonlinearity (Note 8)	$T_{\text{MIN}} \leq T_A \leq T_{\text{MAX}}$	$\pm 0.3$		$\pm 0.5$	$\pm 0.2$		$\pm 0.5$	$^\circ\text{C}$
Sensor Gain (Average Slope)	$T_{\text{MIN}} \leq T_A \leq T_{\text{MAX}}$	<b>+10.0</b>	<b>+9.8,</b> <b>+10.2</b>		<b>+10.0</b>		<b>+9.8,</b> <b>+10.2</b>	mV/ $^\circ\text{C}$
Load Regulation (Note 3) $0 \leq I_L \leq 1 \text{ mA}$	$T_A = +25^\circ\text{C}$	$\pm 0.4$	$\pm 2.0$		$\pm 0.4$	$\pm 2.0$		mV/mA
	$T_{\text{MIN}} \leq T_A \leq T_{\text{MAX}}$	<b><math>\pm 0.5</math></b>		<b><math>\pm 5.0</math></b>	<b><math>\pm 0.5</math></b>		<b><math>\pm 5.0</math></b>	mV/mA
Line Regulation (Note 3)	$T_A = +25^\circ\text{C}$	$\pm 0.01$	$\pm 0.1$		$\pm 0.01$	$\pm 0.1$		mV/V
	$4\text{V} \leq V_S \leq 30\text{V}$	<b><math>\pm 0.02</math></b>		<b><math>\pm 0.2</math></b>	<b><math>\pm 0.02</math></b>		<b><math>\pm 0.2</math></b>	mV/V
Quiescent Current (Note 9)	$V_S = +5\text{V}, +25^\circ\text{C}$	56	80		56	80		$\mu\text{A}$
	$V_S = +5\text{V}$	<b>105</b>		<b>158</b>	<b>91</b>		<b>138</b>	$\mu\text{A}$
	$V_S = +30\text{V}, +25^\circ\text{C}$	56.2	82		56.2	82		$\mu\text{A}$
	$V_S = +30\text{V}$	<b>105.5</b>		<b>161</b>	<b>91.5</b>		<b>141</b>	$\mu\text{A}$
Change of Quiescent Current (Note 3)	$4\text{V} \leq V_S \leq 30\text{V}, +25^\circ\text{C}$	0.2	2.0		0.2	2.0		$\mu\text{A}$
	$4\text{V} \leq V_S \leq 30\text{V}$	<b>0.5</b>		<b>3.0</b>	<b>0.5</b>		<b>3.0</b>	$\mu\text{A}$
Temperature Coefficient of Quiescent Current		<b>+0.39</b>		<b>+0.7</b>	<b>+0.39</b>		<b>+0.7</b>	$\mu\text{A}/^\circ\text{C}$
Minimum Temperature for Rated Accuracy	In circuit of Figure 1, $I_L = 0$	+1.5		+2.0	+1.5		+2.0	$^\circ\text{C}$
Long Term Stability	$T_J = T_{\text{MAX}}$ , for 1000 hours	$\pm 0.08$			$\pm 0.08$			$^\circ\text{C}$

**Note 1:** Unless otherwise noted, these specifications apply:  $-55^\circ\text{C} \leq T_J \leq +150^\circ\text{C}$  for the LM35 and LM35A;  $-40^\circ\text{C} \leq T_J \leq +110^\circ\text{C}$  for the LM35C and LM35CA; and  $0^\circ\text{C} \leq T_J \leq +100^\circ\text{C}$  for the LM35D.  $V_S = +5\text{Vdc}$  and  $I_{\text{LOAD}} = 50 \mu\text{A}$ , in the circuit of Figure 2. These specifications also apply from  $+2^\circ\text{C}$  to  $T_{\text{MAX}}$  in the circuit of Figure 1. Specifications in boldface apply over the full rated temperature range.

**Note 2:** Thermal resistance of the TO-46 package is  $400^\circ\text{C/W}$ , junction to ambient, and  $24^\circ\text{C/W}$  junction to case. Thermal resistance of the TO-92 package is  $180^\circ\text{C/W}$  junction to ambient. Thermal resistance of the small outline molded package is  $220^\circ\text{C/W}$  junction to ambient. Thermal resistance of the TO-220 package is  $90^\circ\text{C/W}$  junction to ambient. For additional thermal resistance information see table in the Applications section.

**Note 3:** Regulation is measured at constant junction temperature, using pulse testing with a low duty cycle. Changes in output due to heating effects can be computed by multiplying the internal dissipation by the thermal resistance.

**Note 4:** Tested Limits are guaranteed and 100% tested in production.

**Note 5:** Design Limits are guaranteed (but not 100% production tested) over the indicated temperature and supply voltage ranges. These limits are not used to calculate outgoing quality levels.

**Note 6:** Specifications in boldface apply over the full rated temperature range.

**Note 7:** Accuracy is defined as the error between the output voltage and  $10\text{mV}/^\circ\text{C}$  times the device's case temperature, at specified conditions of voltage, current, and temperature (expressed in  $^\circ\text{C}$ ).

**Note 8:** Nonlinearity is defined as the deviation of the output-voltage-versus-temperature curve from the best-fit straight line, over the device's rated temperature range.

**Note 9:** Quiescent current is defined in the circuit of Figure 1.

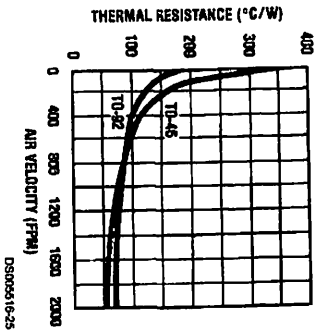
**Note 10:** Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. DC and AC electrical specifications do not apply when operating the device beyond its rated operating conditions. See Note 1.

**Note 11:** Human body model,  $100 \text{ pF}$  discharged through a  $1.5 \text{ k}\Omega$  resistor.

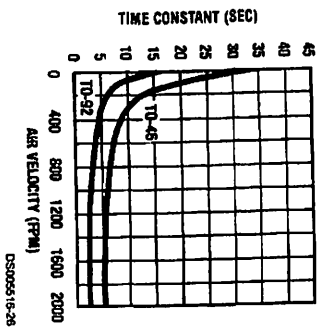
**Note 12:** See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" or the section titled "Surface Mount" found in a current National Semiconductor Linear Data Book for other methods of soldering surface mount devices.

# Typical Performance Characteristics

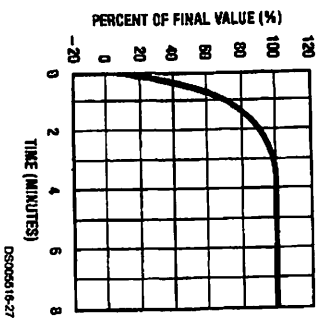
**Thermal Resistance  
Junction to Air**



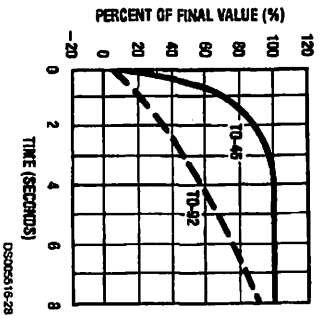
**Thermal Time Constant**



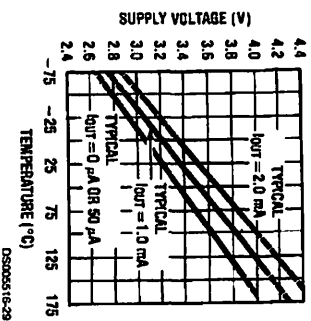
**Thermal Response  
in Still Air**



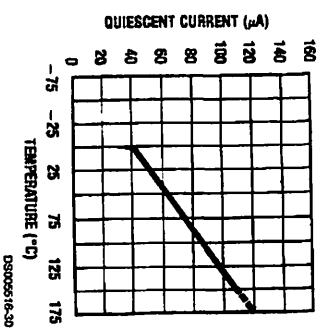
**Thermal Response in  
Stirred Oil Bath**



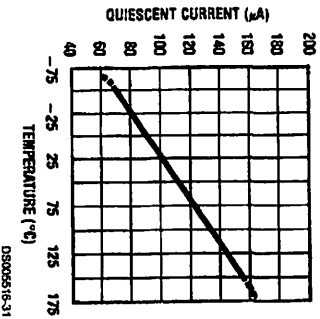
**Minimum Supply  
Voltage vs. Temperature**



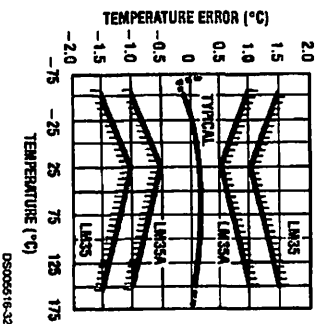
**Quiescent Current  
vs. Temperature  
(In Circuit of Figure 1.)**



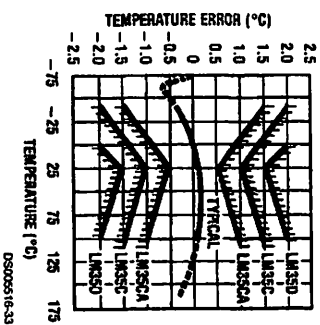
**Quiescent Current  
vs. Temperature  
(In Circuit of Figure 2.)**



**Accuracy vs. Temperature  
(Guaranteed)**



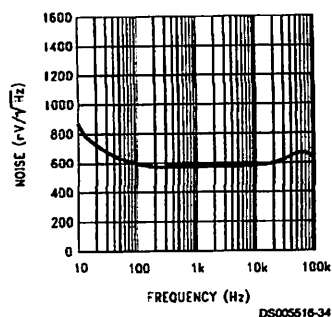
**Accuracy vs. Temperature  
(Guaranteed)**



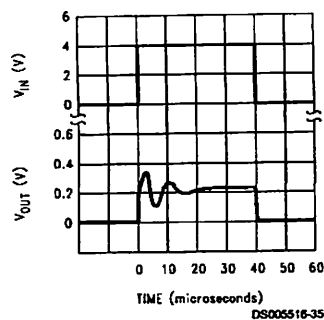


## Typical Performance Characteristics (Continued)

Noise Voltage



Start-Up Response



## Applications

The LM35 can be applied easily in the same way as other integrated-circuit temperature sensors. It can be glued or cemented to a surface and its temperature will be within about 0.01°C of the surface temperature.

This presumes that the ambient air temperature is almost the same as the surface temperature; if the air temperature were much higher or lower than the surface temperature, the actual temperature of the LM35 die would be at an intermediate temperature between the surface temperature and the air temperature. This is especially true for the TO-92 plastic package, where the copper leads are the principal thermal path to carry heat into the device, so its temperature might be closer to the air temperature than to the surface temperature.

To minimize this problem, be sure that the wiring to the LM35, as it leaves the device, is held at the same temperature as the surface of interest. The easiest way to do this is to cover up these wires with a bead of epoxy which will insure that the leads and wires are all at the same temperature as the surface, and that the LM35 die's temperature will not be affected by the air temperature.

The TO-46 metal package can also be soldered to a metal surface or pipe without damage. Of course, in that case the V- terminal of the circuit will be grounded to that metal. Alternatively, the LM35 can be mounted inside a sealed-end metal tube, and can then be dipped into a bath or screwed into a threaded hole in a tank. As with any IC, the LM35 and accompanying wiring and circuits must be kept insulated and dry, to avoid leakage and corrosion. This is especially true if the circuit may operate at cold temperatures where condensation can occur. Printed-circuit coatings and varnishes such as Humiseal and epoxy paints or dips are often used to insure that moisture cannot corrode the LM35 or its connections.

These devices are sometimes soldered to a small light-weight heat fin, to decrease the thermal time constant and speed up the response in slowly-moving air. On the other hand, a small thermal mass may be added to the sensor, to give the steadiest reading despite small deviations in the air temperature.

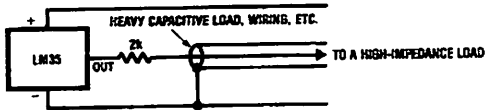
## Temperature Rise of LM35 Due To Self-heating (Thermal Resistance, $\Theta_{JA}$ )

	TO-46, no heat sink	TO-46*, small heat fin	TO-92, no heat sink	TO-92**, small heat fin	SO-8 no heat sink	SO-8** small heat fin	TO-220 no heat sink
Still air	400°C/W	100°C/W	180°C/W	140°C/W	220°C/W	110°C/W	90°C/W
Moving air	100°C/W	40°C/W	90°C/W	70°C/W	105°C/W	90°C/W	26°C/W
Still oil	100°C/W	40°C/W	90°C/W	70°C/W			
Stirred oil	50°C/W	30°C/W	45°C/W	40°C/W			
(Clamped to metal, infinite heat sink)		(24°C/W)			(55°C/W)		

\*Wakefield type 201, or 1" disc of 0.020" sheet brass, soldered to case, or similar.

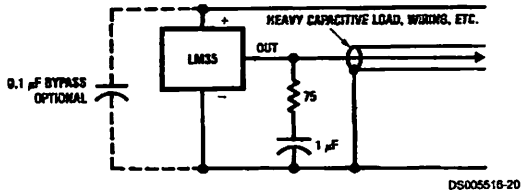
\*\*TO-92 and SO-8 packages glued and leads soldered to 1" square of 1/16" printed circuit board with 2 oz. foil or similar.

## Typical Applications



DS005518-19

FIGURE 3. LM35 with Decoupling from Capacitive Load



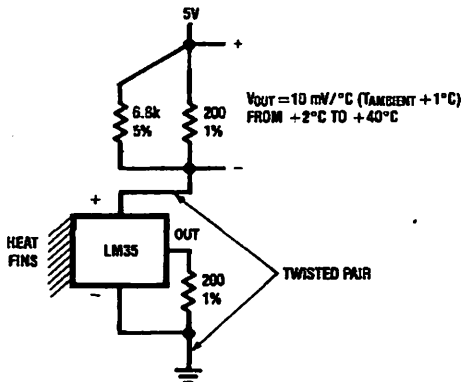
DS005518-20

FIGURE 4. LM35 with R-C Damper

### CAPACITIVE LOADS

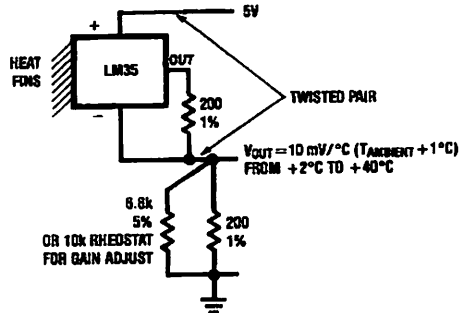
Like most micropower circuits, the LM35 has a limited ability to drive heavy capacitive loads. The LM35 by itself is able to drive 50 pF without special precautions. If heavier loads are anticipated, it is easy to isolate or decouple the load with a resistor; see *Figure 3*. Or you can improve the tolerance of capacitance with a series R-C damper from output to ground; see *Figure 4*.

When the LM35 is applied with a  $200\Omega$  load resistor as shown in *Figure 5*, *Figure 6* or *Figure 8* it is relatively immune to wiring capacitance because the capacitance forms a bypass from ground to input, not on the output. However, as with any linear circuit connected to wires in a hostile environment, its performance can be affected adversely by intense electromagnetic sources such as relays, radio transmitters, motors with arcing brushes, SCR transients, etc. as its wiring can act as a receiving antenna and its internal junctions can act as rectifiers. For best results in such cases, a bypass capacitor from  $V_{IN}$  to ground and a series R-C damper from output to ground are often useful. These are shown in *Figure 13*, *Figure 14*, and *Figure 16*.



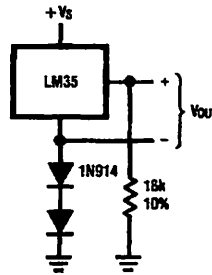
DS005518-5

FIGURE 5. Two-Wire Remote Temperature Sensor (Grounded Sensor)



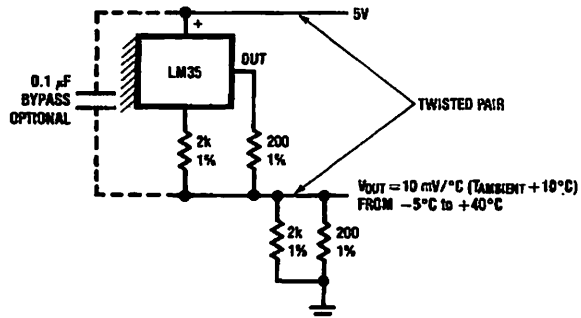
DS005516-6

FIGURE 6. Two-Wire Remote Temperature Sensor (Output Referred to Ground)



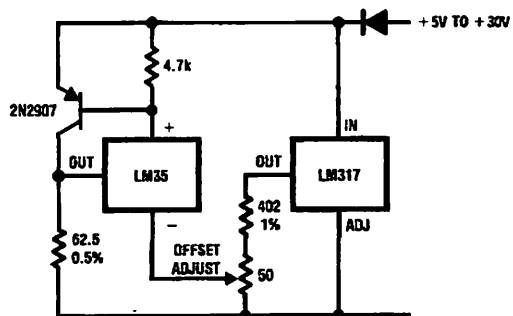
DS005516-7

FIGURE 7. Temperature Sensor, Single Supply,  $-55^{\circ}$  to  $+150^{\circ}\text{C}$



DS005516-8

FIGURE 8. Two-Wire Remote Temperature Sensor (Output Referred to Ground)

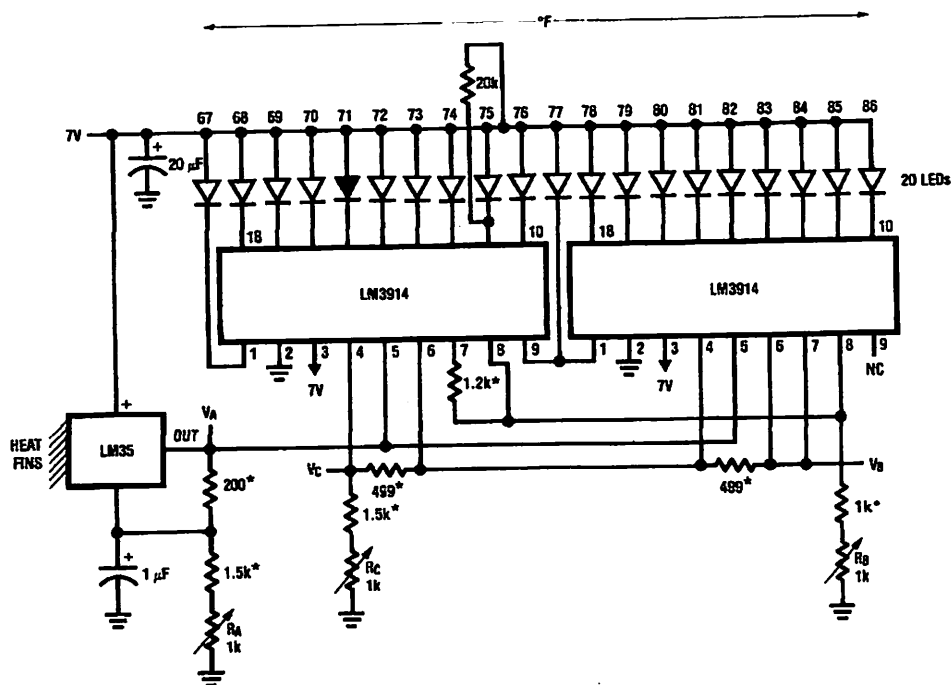


DS005516-9

FIGURE 9. 4-To-20 mA Current Source ( $0^{\circ}\text{C}$  to  $+100^{\circ}\text{C}$ )



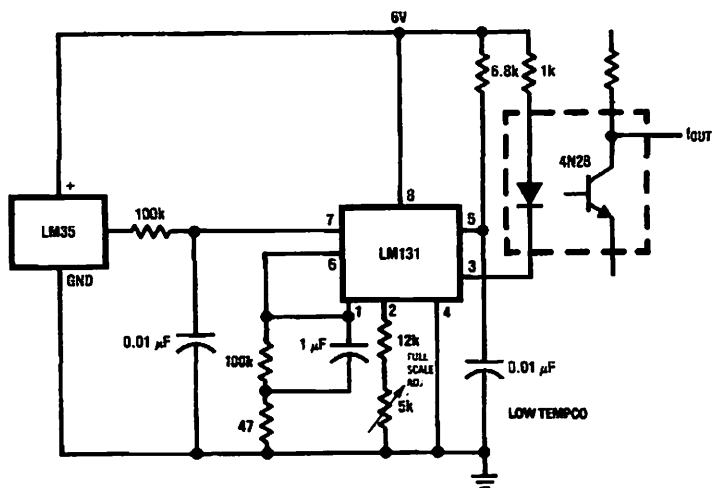
**Typical Applications (Continued)**



DS005516-16

\*=1% or 2% film resistor  
 Trim \$R\_B\$ for \$V\_B=3.075V\$  
 Trim \$R\_C\$ for \$V\_C=1.955V\$  
 Trim \$R\_A\$ for \$V\_A=0.075V + 100mV/C \times T\_{ambient}\$  
 Example, \$V\_A=2.275V\$ at \$22^\circ C\$

**FIGURE 15. Bar-Graph Temperature Display (Dot Mode)**



DS005516-15

**FIGURE 16. LM35 With Voltage-To-Frequency Converter And Isolated Output**  
 (2°C to +150°C; 20 Hz to 1500 Hz)

# ADC0801/ADC0802/ADC0803/ADC0804/ADC0805

## 8-Bit $\mu$ P Compatible A/D Converters

### General Description

The ADC0801, ADC0802, ADC0803, ADC0804 and ADC0805 are CMOS 8-bit successive approximation A/D converters that use a differential potentiometric ladder—similar to the 256R products. These converters are designed to allow operation with the NSC800 and INS8080A derivative control bus with TRI-STATE output latches directly driving the data bus. These A/Ds appear like memory locations or I/O ports to the microprocessor and no interfacing logic is needed.

Differential analog voltage inputs allow increasing the common-mode rejection and offsetting the analog zero input voltage value. In addition, the voltage reference input can be adjusted to allow encoding any smaller analog voltage span to the full 8 bits of resolution.

### Features

- Compatible with 8080  $\mu$ P derivatives—no interfacing logic needed - access time - 135 ns
- Easy interface to all microprocessors, or operates "stand alone"

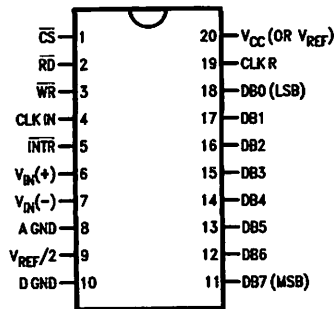
- Differential analog voltage inputs
- Logic inputs and outputs meet both MOS and TTL voltage level specifications
- Works with 2.5V (LM336) voltage reference
- On-chip clock generator
- 0V to 5V analog input voltage range with single 5V supply
- No zero adjust required
- 0.3" standard width 20-pin DIP package
- 20-pin molded chip carrier or small outline package
- Operates ratiometrically or with 5  $V_{DC}$ , 2.5  $V_{DC}$ , or analog span adjusted voltage reference

### Key Specifications

- Resolution 8 bits
- Total error  $\pm 1/4$  LSB,  $\pm 1/2$  LSB and  $\pm 1$  LSB
- Conversion time 100  $\mu$ s

### Connection Diagram

**ADC080X**  
Dual-In-Line and Small Outline (SO) Packages



DS005671-30

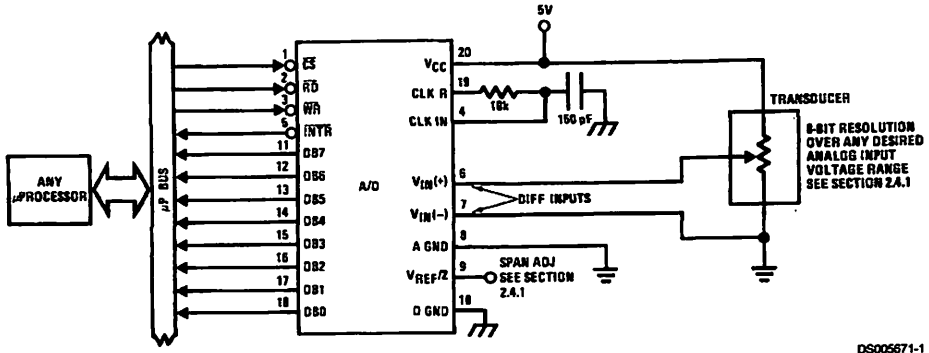
See Ordering Information

### Ordering Information

TEMP RANGE		0°C TO 70°C	0°C TO 70°C	-40°C TO +85°C
ERROR	$\pm 1/4$ Bit Adjusted	ADC0802LCWM	ADC0804LCN	ADC0801LCN
	$\pm 1/2$ Bit Unadjusted			ADC0802LCN
	$\pm 1/2$ Bit Adjusted	ADC0804LCWM		ADC0803LCN
	$\pm 1$ Bit Unadjusted			ADC0805LCN/ADC0804LCJ
PACKAGE OUTLINE		M20B—Small Outline	N20A—Molded DIP	

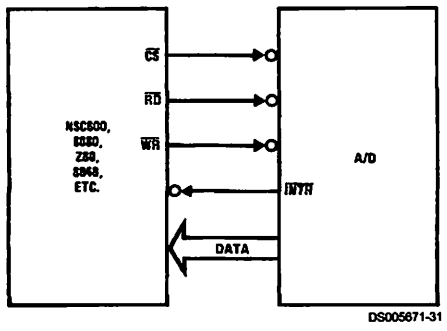
Z-80® is a registered trademark of Zilog Corp.

### Typical Applications



DS005671-1

### 8080 Interface



DS005671-31

Error Specification (Includes Full-Scale, Zero Error, and Non-Linearity)			
Part Number	Full-Scale Adjusted	V <sub>REF</sub> /2=2.500 V <sub>DC</sub> (No Adjustments)	V <sub>REF</sub> /2=No Connection (No Adjustments)
ADC0801	±¼ LSB		
ADC0802		±½ LSB	
ADC0803	±½ LSB		
ADC0804		±1 LSB	
ADC0805			±1 LSB

### Absolute Maximum Ratings (Notes 1, 2)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage ( $V_{CC}$ ) (Note 3)	6.5V
Logic Control Inputs	-0.3V to +18V
At Other Input and Outputs	-0.3V to ( $V_{CC}+0.3V$ )
Lead Temp. (Soldering, 10 seconds)	260°C
Dual-In-Line Package (plastic)	260°C
Dual-In-Line Package (ceramic)	300°C
Surface Mount Package	215°C
Vapor Phase (60 seconds)	215°C

Infrared (15 seconds)	220°C
Storage Temperature Range	-65°C to +150°C
Package Dissipation at $T_A=25^\circ\text{C}$	875 mW
ESD Susceptibility (Note 10)	800V

### Operating Ratings (Notes 1, 2)

Temperature Range	$T_{MIN} \leq T_A \leq T_{MAX}$
ADC0804LCJ	-40°C $\leq T_A \leq$ +85°C
ADC0801/02/03/05LCN	-40°C $\leq T_A \leq$ +85°C
ADC0804LCN	0°C $\leq T_A \leq$ +70°C
ADC0802/04LCWM	0°C $\leq T_A \leq$ +70°C
Range of $V_{CC}$	4.5 $V_{DC}$ to 6.3 $V_{DC}$

### Electrical Characteristics

The following specifications apply for  $V_{CC}=5 V_{DC}$ ,  $T_{MIN} \leq T_A \leq T_{MAX}$  and  $f_{CLK}=640$  kHz unless otherwise specified.

Parameter	Conditions	Min	Typ	Max	Units
DC0801: Total Adjusted Error (Note 8)	With Full-Scale Adj. (See Section 2.5.2)			$\pm 1/4$	LSB
DC0802: Total Unadjusted Error (Note 8)	$V_{REF}/2=2.500 V_{DC}$			$\pm 1/2$	LSB
DC0803: Total Adjusted Error (Note 8)	With Full-Scale Adj. (See Section 2.5.2)			$\pm 1/2$	LSB
DC0804: Total Unadjusted Error (Note 8)	$V_{REF}/2=2.500 V_{DC}$			$\pm 1$	LSB
DC0805: Total Unadjusted Error (Note 8)	$V_{REF}/2$ -No Connection			$\pm 1$	LSB
$V_{REF}/2$ Input Resistance (Pin 9)	ADC0801/02/03/05	2.5	8.0		k $\Omega$
	ADC0804 (Note 9)	0.75	1.1		k $\Omega$
Analog Input Voltage Range	(Note 4) $V(+)$ or $V(-)$	Grnd-0.05		$V_{CC}+0.05$	$V_{DC}$
Common-Mode Error	Over Analog Input Voltage Range		$\pm 1/16$	$\pm 1/2$	LSB
Power Supply Sensitivity	$V_{CC}=5 V_{DC} \pm 10\%$ Over Allowed $V_{IN}(+)$ and $V_{IN}(-)$ Voltage Range (Note 4)		$\pm 1/16$	$\pm 1/2$	LSB

### AC Electrical Characteristics

The following specifications apply for  $V_{CC}=5 V_{DC}$  and  $T_{MIN} \leq T_A \leq T_{MAX}$  unless otherwise specified.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
$t_{CONV}$	Conversion Time	$f_{CLK}=640$ kHz (Note 6)	103		114	$\mu\text{s}$
$t_{C}$	Conversion Time	(Notes 5, 6)	66		73	$1/f_{CLK}$
$f_{CLK}$	Clock Frequency	$V_{CC}=5V$ , (Note 5)	100	640	1460	kHz
	Clock Duty Cycle		40		60	%
$R$	Conversion Rate in Free-Running Mode	$\overline{INTR}$ tied to $\overline{WR}$ with $\overline{CS}=0 V_{DC}$ , $f_{CLK}=640$ kHz	8770		9708	conv/s
$t_{WRL}$	Width of $\overline{WR}$ Input (Start Pulse Width)	$\overline{CS}=0 V_{DC}$ (Note 7)	100			ns
$t_{ACC}$	Access Time (Delay from Falling Edge of $\overline{RD}$ to Output Data Valid)	$C_L=100$ pF		135	200	ns
$t_{OH}$	TRI-STATE Control (Delay from Rising Edge of $\overline{RD}$ to Hi-Z State)	$C_L=10$ pF, $R_L=10k$ (See TRI-STATE Test Circuits)		125	200	ns
$t_{RI}$	Delay from Falling Edge of $\overline{WR}$ or $\overline{RD}$ to Reset of $\overline{INTR}$			300	450	ns
$C_{IN}$	Input Capacitance of Logic Control Inputs			5	7.5	pF

## AC Electrical Characteristics (Continued)

The following specifications apply for  $V_{CC}=5 V_{DC}$  and  $T_{MIN} \leq T_A \leq T_{MAX}$  unless otherwise specified.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
$C_{OUT}$	TRI-STATE Output Capacitance (Data Buffers)			5	7.5	pF
<b>CONTROL INPUTS [Note: CLK IN (Pin 4) is the input of a Schmitt trigger circuit and is therefore specified separately]</b>						
$V_{IN} (1)$	Logical "1" Input Voltage (Except Pin 4 CLK IN)	$V_{CC}=5.25 V_{DC}$	2.0		15	$V_{DC}$
$V_{IN} (0)$	Logical "0" Input Voltage (Except Pin 4 CLK IN)	$V_{CC}=4.75 V_{DC}$			0.8	$V_{DC}$
$I_{IN} (1)$	Logical "1" Input Current (All Inputs)	$V_{IN}=5 V_{DC}$		0.005	1	$\mu A_{DC}$
$I_{IN} (0)$	Logical "0" Input Current (All Inputs)	$V_{IN}=0 V_{DC}$	-1	-0.005		$\mu A_{DC}$

### CLOCK IN AND CLOCK R

$V_{T+}$	CLK IN (Pin 4) Positive Going Threshold Voltage		2.7	3.1	3.5	$V_{DC}$
$V_{T-}$	CLK IN (Pin 4) Negative Going Threshold Voltage		1.5	1.8	2.1	$V_{DC}$
$V_H$	CLK IN (Pin 4) Hysteresis ( $V_{T+}$ )-(V <sub>T-</sub> )		0.6	1.3	2.0	$V_{DC}$
$V_{OUT} (0)$	Logical "0" CLK R Output Voltage	$I_O=360 \mu A$ $V_{CC}=4.75 V_{DC}$			0.4	$V_{DC}$
$V_{OUT} (1)$	Logical "1" CLK R Output Voltage	$I_O=-360 \mu A$ $V_{CC}=4.75 V_{DC}$	2.4			$V_{DC}$

### DATA OUTPUTS AND INTR

$V_{OUT} (0)$	Logical "0" Output Voltage Data Outputs	$I_{OUT}=1.6 mA, V_{CC}=4.75 V_{DC}$			0.4	$V_{DC}$
	$\overline{INTR}$ Output	$I_{OUT}=1.0 mA, V_{CC}=4.75 V_{DC}$			0.4	$V_{DC}$
$V_{OUT} (1)$	Logical "1" Output Voltage	$I_O=-360 \mu A, V_{CC}=4.75 V_{DC}$	2.4			$V_{DC}$
$V_{OUT} (1)$	Logical "1" Output Voltage	$I_O=-10 \mu A, V_{CC}=4.75 V_{DC}$	4.5			$V_{DC}$
$I_{OUT}$	TRI-STATE Disabled Output Leakage (All Data Buffers)	$V_{OUT}=0 V_{DC}$ $V_{OUT}=5 V_{DC}$	-3		3	$\mu A_{DC}$ $\mu A_{DC}$
$I_{SOURCE}$		$V_{OUT}$ Short to Gnd, $T_A=25^\circ C$	4.5	6		$mA_{DC}$
$I_{SINK}$		$V_{OUT}$ Short to $V_{CC}$ , $T_A=25^\circ C$	9.0	16		$mA_{DC}$

### POWER SUPPLY

$I_{CC}$	Supply Current (Includes Ladder Current)	$f_{CLK}=640 kHz$ , $V_{REF}/2=NC, T_A=25^\circ C$ and $\overline{CS}=5V$				
	ADC0801/02/03/04LCJ/05			1.1	1.8	mA
	ADC0804LCN/LCWM			1.9	2.5	mA

**Note 1:** Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. DC and AC electrical specifications do not apply when operating the device beyond its specified operating conditions.

**Note 2:** All voltages are measured with respect to Gnd, unless otherwise specified. The separate A Gnd point should always be wired to the D Gnd.

**Note 3:** A zener diode exists, internally, from  $V_{CC}$  to Gnd and has a typical breakdown voltage of  $7 V_{DC}$ .

**Note 4:** For  $V_{IN}(-) \geq V_{IN}(+)$  the digital output code will be 0000 0000. Two on-chip diodes are tied to each analog input (see block diagram) which will forward conduct for analog input voltages one diode drop below ground or one diode drop greater than the  $V_{CC}$  supply. Be careful, during testing at low  $V_{CC}$  levels (4.5V), as high level analog inputs (5V) can cause this input diode to conduct—especially at elevated temperatures, and cause errors for analog inputs near full-scale. The spec allows 50 mV forward bias of either diode. This means that as long as the analog  $V_{IN}$  does not exceed the supply voltage by more than 50 mV, the output code will be correct. To achieve an absolute 0  $V_{DC}$  to 5  $V_{DC}$  input voltage range will therefore require a minimum supply voltage of  $4.950 V_{DC}$  over temperature variations, initial tolerance and loading.

**Note 5:** Accuracy is guaranteed at  $f_{CLK} = 640 kHz$ . At higher clock frequencies accuracy can degrade. For lower clock frequencies, the duty cycle limits can be extended so long as the minimum clock high time interval or minimum clock low time interval is no less than 275 ns.

**Note 6:** With an asynchronous start pulse, up to 8 clock periods may be required before the internal clock phases are proper to start the conversion process. The start request is internally latched, see Figure 4 and section 2.0.



## AC Electrical Characteristics (Continued)

Note 7: The  $\overline{CS}$  input is assumed to bracket the  $\overline{WR}$  strobe input and therefore timing is dependent on the  $\overline{WR}$  pulse width. An arbitrarily wide pulse width will hold the converter in a reset mode and the start of conversion is initiated by the low to high transition of the  $\overline{WR}$  pulse (see timing diagrams).

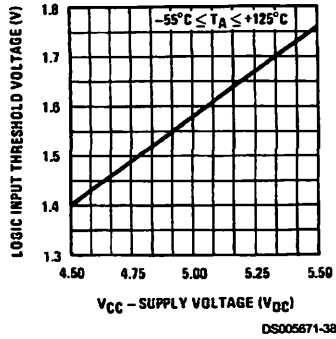
Note 8: None of these A/Ds requires a zero adjust (see section 2.5.1). To obtain zero code at other analog input voltages see section 2.5 and Figure 7.

Note 9: The  $V_{REF/2}$  pin is the center point of a two-resistor divider connected from  $V_{CC}$  to ground. In all versions of the ADC0801, ADC0802, ADC0803, and ADC0805, and in the ADC0804LCJ, each resistor is typically 16 k $\Omega$ . In all versions of the ADC0804 except the ADC0804LCJ, each resistor is typically 2.2 k $\Omega$ .

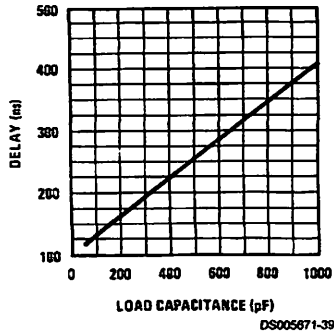
Note 10: Human body model, 100 pF discharged through a 1.5 k $\Omega$  resistor.

## Typical Performance Characteristics

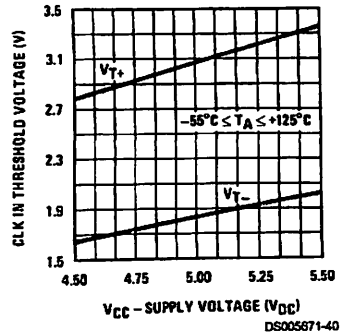
Logic Input Threshold Voltage vs. Supply Voltage



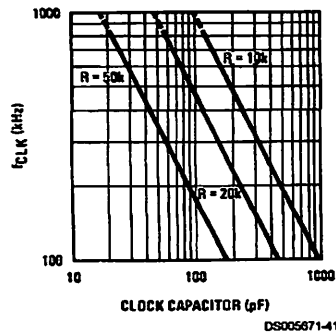
Delay From Falling Edge of RD to Output Data Valid vs. Load Capacitance



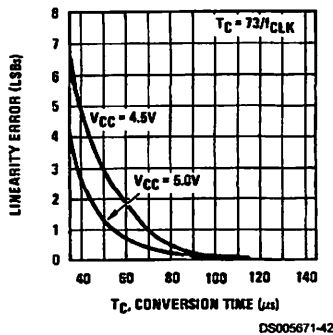
CLK IN Schmitt Trip Levels vs. Supply Voltage



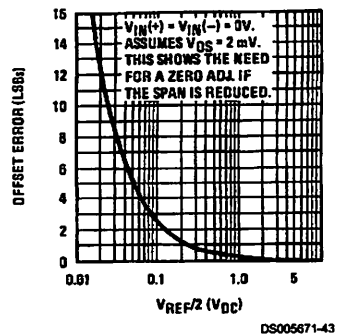
f<sub>CLK</sub> vs. Clock Capacitor



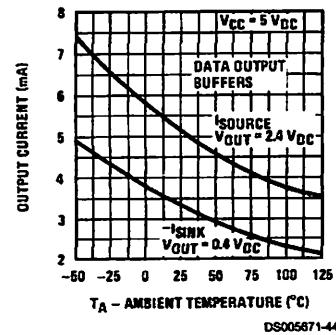
Full-Scale Error vs Conversion Time



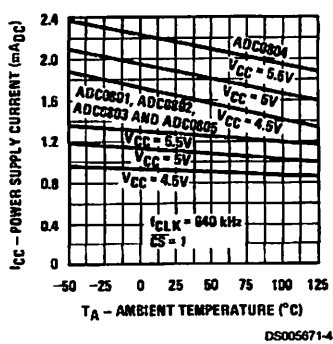
Effect of Unadjusted Offset Error vs. V<sub>REF/2</sub> Voltage



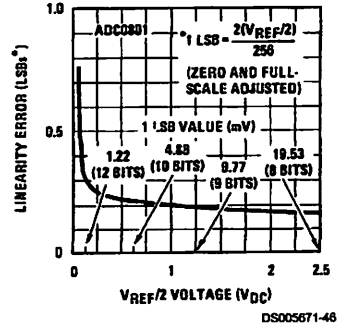
Output Current vs Temperature



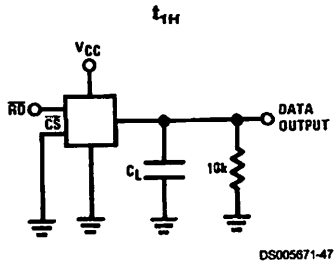
Power Supply Current vs Temperature (Note 9)



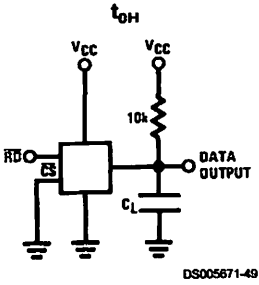
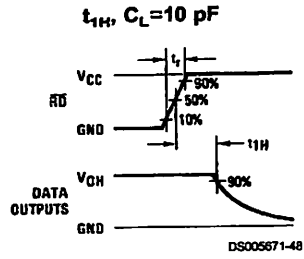
Linearity Error at Low V<sub>REF/2</sub> Voltages



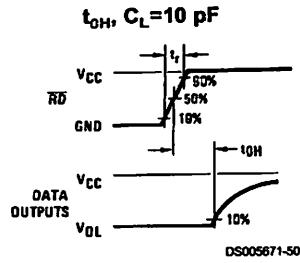
# TRI-STATE Test Circuits and Waveforms



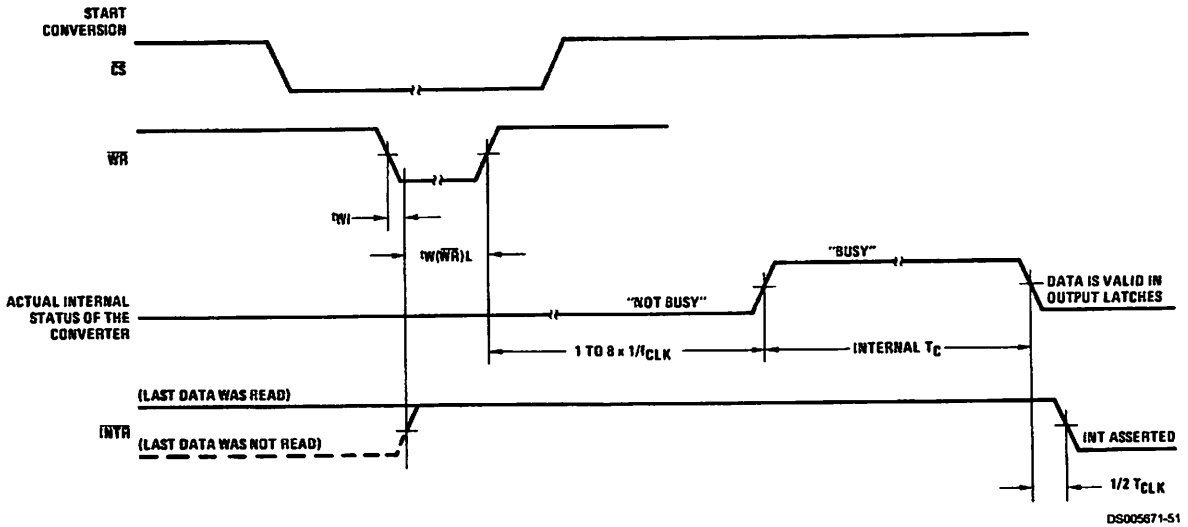
$t_f = 20 \text{ ns}$



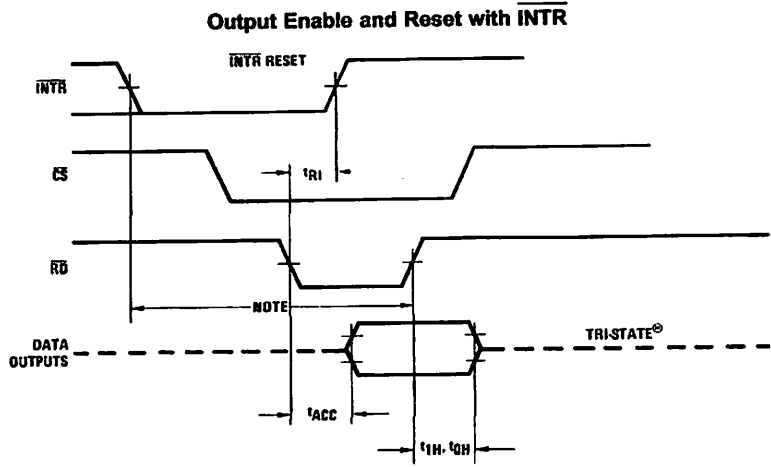
$t_f = 20 \text{ ns}$



## Timing Diagrams (All timing is measured from the 50% voltage points)



**Timing Diagrams** (All timing is measured from the 50% voltage points) (Continued)

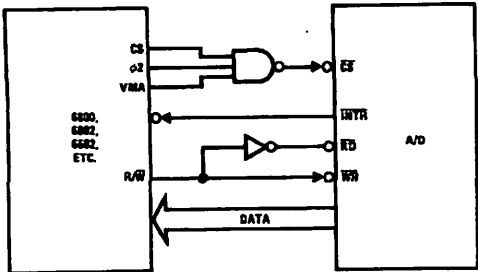


DS005671-52

Note: Read strobe must occur 8 clock periods ( $8/f_{CLK}$ ) after assertion of interrupt to guarantee reset of  $\overline{INTR}$ .

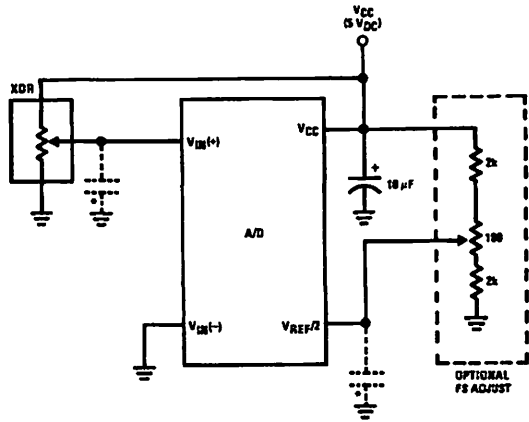
**Typical Applications**

**6800 Interface**



DS005671-53

**Ratiometric with Full-Scale Adjust**

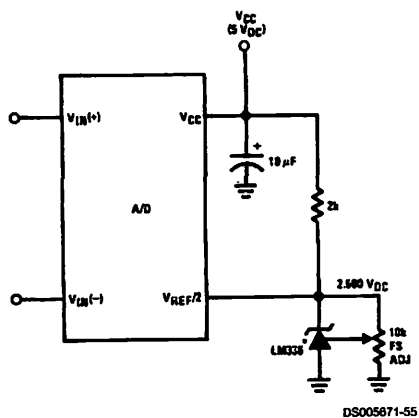


DS005671-54

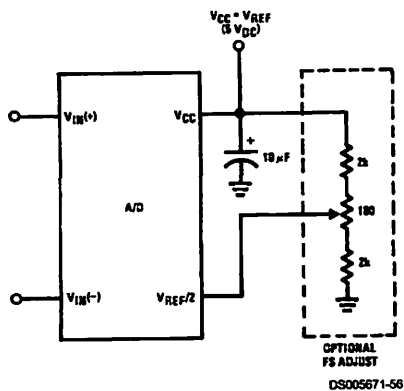
Note: before using caps at  $V_{IN}$  or  $V_{REF/2}$ , see section 2.3.2 Input Bypass Capacitors.

## Typical Applications (Continued)

**Absolute with a 2.500V Reference**

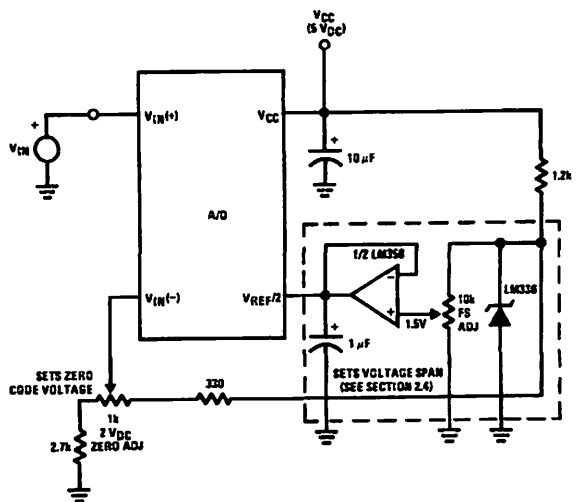


**Absolute with a 5V Reference**

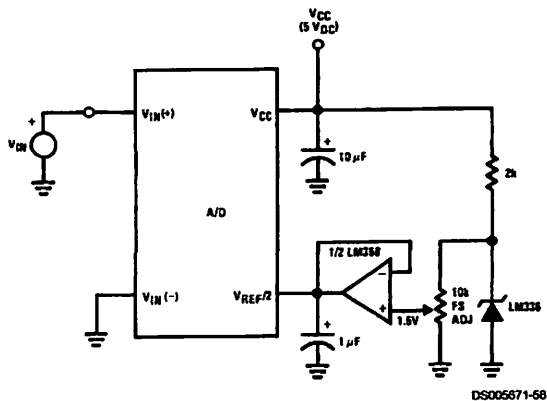


\*For low power, see also LM385-2.5

**Zero-Shift and Span Adjust:  $2V \leq V_{IN} \leq 5V$**

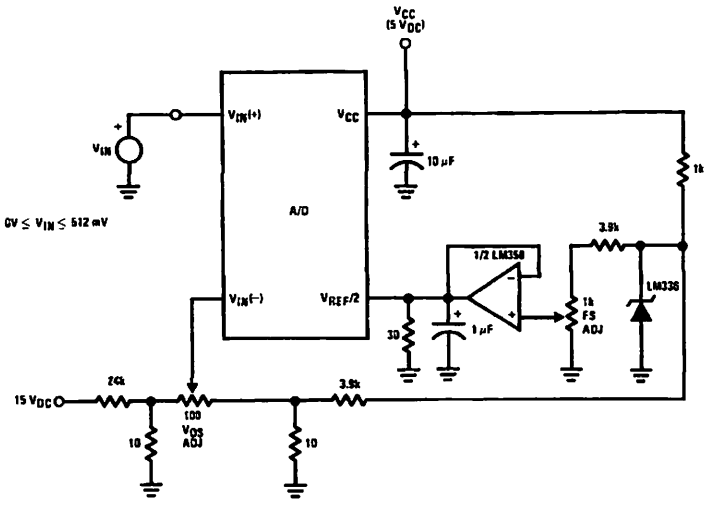


**Span Adjust:  $0V \leq V_{IN} \leq 3V$**



Typical Applications (Continued)

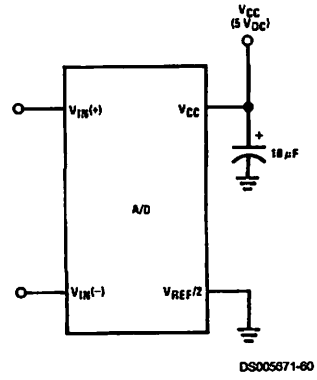
Directly Converting a Low-Level Signal



DS005671-59

$V_{REF/2} = 256 \text{ mV}$

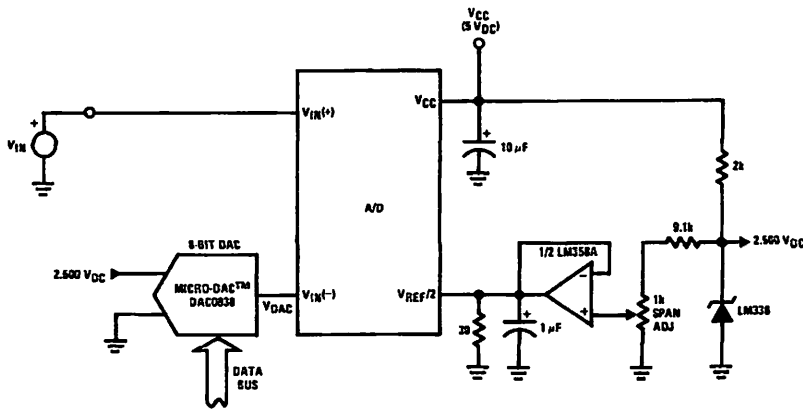
A  $\mu$ P Interfaced Comparator



DS005671-60

For:  
 $V_{IN(+)} > V_{IN(-)}$   
 Output = FF<sub>HEX</sub>  
 For:  
 $V_{IN(+)} < V_{IN(-)}$   
 Output = 00<sub>HEX</sub>

1 mV Resolution with  $\mu$ P Controlled Range

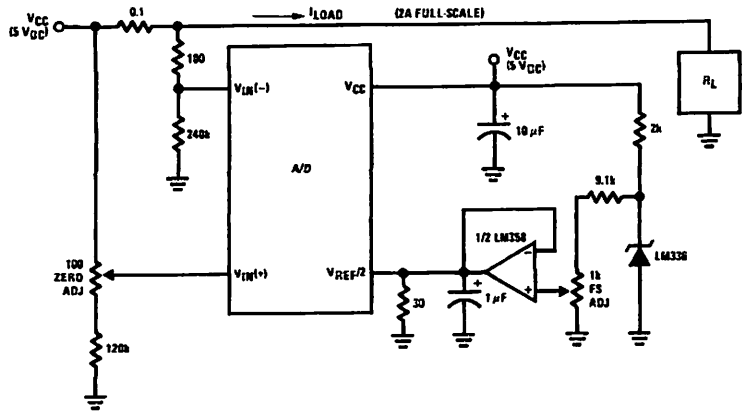


DS005671-61

$V_{REF/2} = 128 \text{ mV}$   
 1 LSB = 1 mV  
 $V_{DAC} \leq V_{IN} \leq (V_{DAC} + 256 \text{ mV})$   
 $0 \leq V_{DAC} < 2.5 \text{ V}$

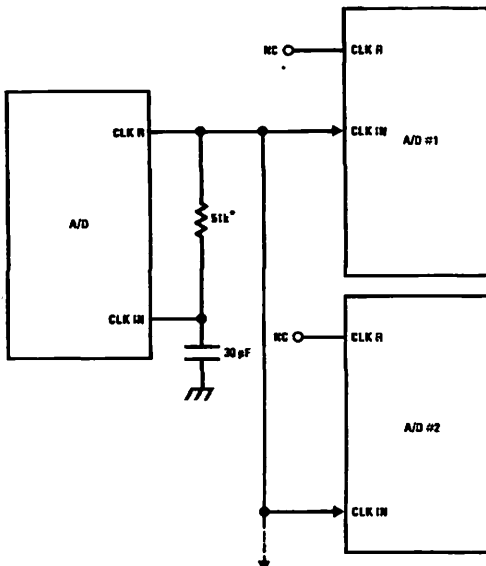
Typical Applications (Continued)

Digitizing a Current Flow



DS005671-02

Self-Clocking Multiple A/Ds

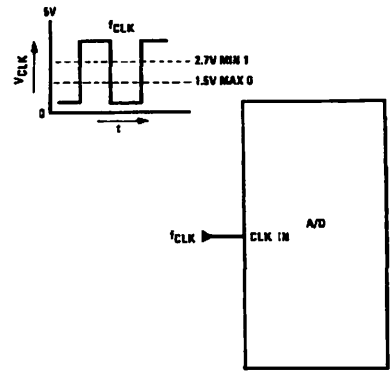


IF MORE THAN 6 ADDITIONAL A/Ds, USE A CMOS BUFFER (NOT 74L)

DS005671-63

\* Use a large R value to reduce loading at CLK R output.

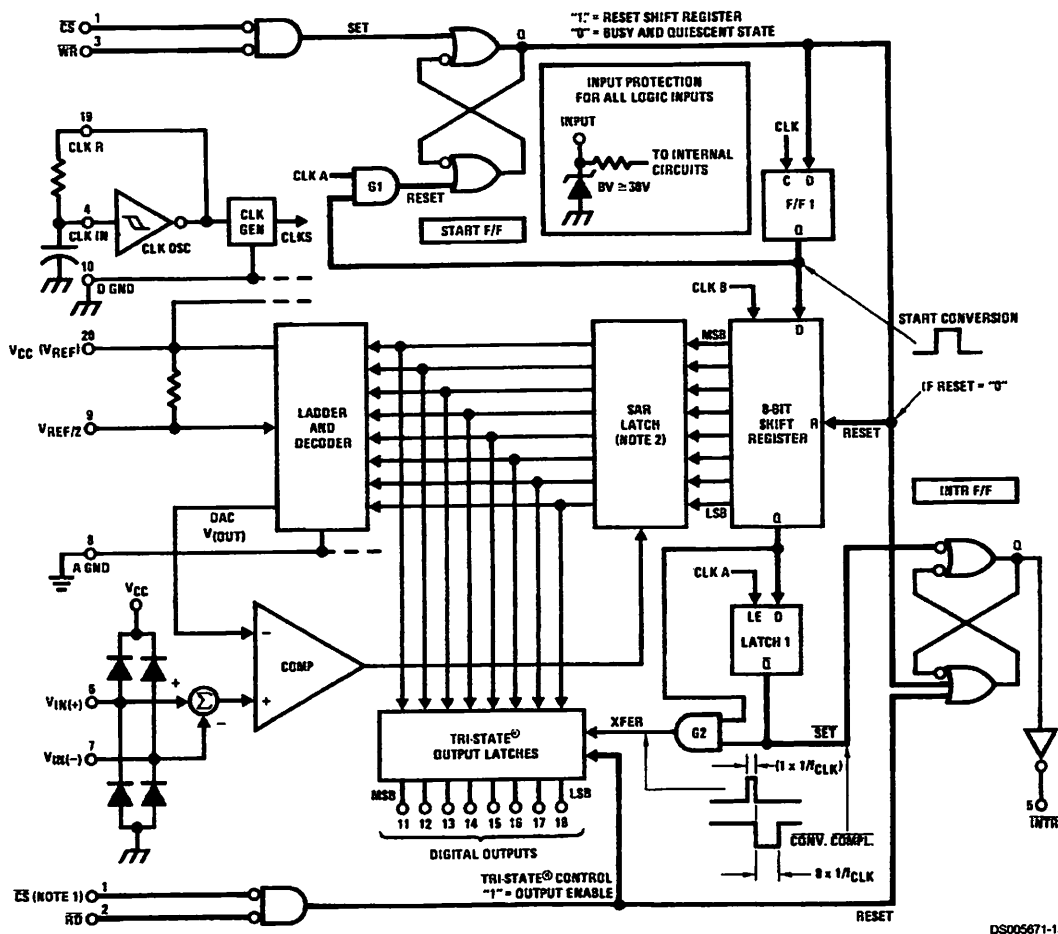
External Clocking



DS005671-64

100 kHz ≤ f<sub>CLK</sub> ≤ 1460 kHz

Functional Description (Continued)



DS005671-13

Note 13: CS shown twice for clarity.  
 Note 14: SAR = Successive Approximation Register.

FIGURE 4. Block Diagram

After the "1" is clocked through the 8-bit shift register (which completes the SAR search) it appears as the input to the D-type latch, LATCH 1. As soon as this "1" is output from the shift register, the AND gate, G2, causes the new digital word to transfer to the TRI-STATE output latches. When LATCH 1 is subsequently enabled, the Q output makes a high-to-low transition which causes the INTR F/F to set. An inverting buffer then supplies the INTR input signal.

Note that this SET control of the INTR F/F remains low for 8 of the external clock periods (as the internal clocks run at 1/8 of the frequency of the external clock). If the data output is continuously enabled (CS and RD both held low), the INTR output will still signal the end of conversion (by a high-to-low transition), because the SET input can control the Q output of the INTR F/F even though the RESET input is constantly at a "1" level in this operating mode. This INTR output will therefore stay low for the duration of the SET signal, which is 8 periods of the external clock frequency (assuming the A/D is not started during this interval).

When operating in the free-running or continuous conversion mode (INTR pin tied to WR and CS wired low—see also section 2.8), the START F/F is SET by the high-to-low transition of the INTR signal. This resets the SHIFT REGISTER

which causes the input to the D-type latch, LATCH 1, to go low. As the latch enable input is still present, the Q output will go high, which then allows the INTR F/F to be RESET. This reduces the width of the resulting INTR output pulse to only a few propagation delays (approximately 300 ns).

When data is to be read, the combination of both CS and RD being low will cause the INTR F/F to be reset and the TRI-STATE output latches will be enabled to provide the 8-bit digital outputs.

2.1 Digital Control Inputs

The digital control inputs (CS, RD, and WR) meet standard T<sup>2</sup>L logic voltage levels. These signals have been renamed when compared to the standard A/D Start and Output Enable labels. In addition, these inputs are active low to allow an easy interface to microprocessor control busses. For non-microprocessor based applications, the CS input (pin 1) can be grounded and the standard A/D Start function is obtained by an active low pulse applied at the WR input (pin 3) and the Output Enable function is caused by an active low pulse at the RD input (pin 2).

## Functional Description (Continued)

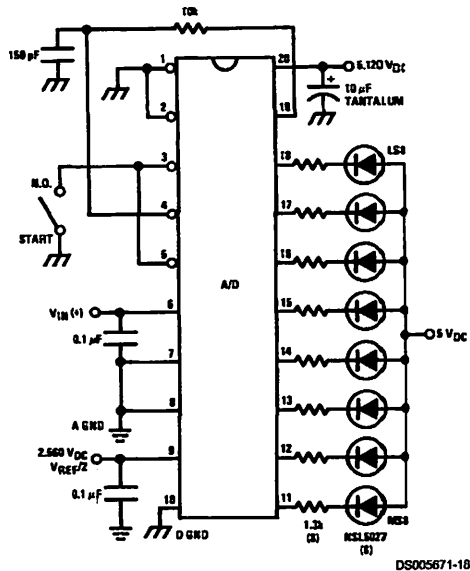


FIGURE 9. Basic A/D Tester

For a higher speed test system, or to obtain plotted data, a digital-to-analog converter is needed for the test set-up. An accurate 10-bit DAC can serve as the precision voltage source for the A/D. Errors of the A/D under test can be expressed as either analog voltages or differences in 2 digital words.

A basic A/D tester that uses a DAC and provides the error as an analog output voltage is shown in Figure 8. The 2 op amps can be eliminated if a lab DVM with a numerical subtraction feature is available to read the difference voltage, "A-C", directly. The analog input voltage can be supplied by a low frequency ramp generator and an X-Y plotter can be used to provide analog error (Y axis) versus analog input (X axis).

For operation with a microprocessor or a computer-based test system, it is more convenient to present the errors digitally. This can be done with the circuit of Figure 11, where the output code transitions can be detected as the 10-bit DAC is incremented. This provides  $\frac{1}{4}$  LSB steps for the 8-bit A/D under test. If the results of this test are automatically plotted with the analog input on the X axis and the error (in LSB's) as the Y axis, a useful transfer function of the A/D under test results. For acceptance testing, the plot is not necessary and the testing speed can be increased by establishing internal limits on the allowed error for each code.

### 4.0 MICROPROCESSOR INTERFACING

To discuss the interface with 8080A and 6800 microprocessors, a common sample subroutine structure is used. The microprocessor starts the A/D, reads and stores the results of 16 successive conversions, then returns to the user's program. The 16 data bytes are stored in 16 successive memory locations. All Data and Addresses will be given in hexadecimal form. Software and hardware details are provided separately for each type of microprocessor.

#### 4.1 Interfacing 8080 Microprocessor Derivatives (8048, 8085)

This converter has been designed to directly interface with derivatives of the 8080 microprocessor. The A/D can be mapped into memory space (using standard memory address decoding for  $\overline{CS}$  and the  $\overline{MEMR}$  and  $\overline{MEMW}$  strobes) or it can be controlled as an I/O device by using the  $\overline{I/O R}$  and  $\overline{I/O W}$  strobes and decoding the address bits A0  $\rightarrow$  A7 (or address bits A8  $\rightarrow$  A15 as they will contain the same 8-bit address information) to obtain the  $\overline{CS}$  input. Using the I/O space provides 256 additional addresses and may allow a simpler 8-bit address decoder but the data can only be input to the accumulator. To make use of the additional memory reference instructions, the A/D should be mapped into memory space. An example of an A/D in I/O space is shown in Figure 12.



## Teknik Interface 3A

### Dual Tone Multiple Frequency

Setelah beralih ke teknologi digital, cara meminta nomor sambungan telepon tidak lagi dengan cara memutar piringan angka tapi dengan cara memencet tombol-tombol angka. Cara ini dikenal sebagai Touch Tone Dialing, sering juga disebut sebagai DTMF (Dual Tone Multiple Frequency).

Dual Tone Multiple Frequency (DTMF) adalah teknik mengirimkan angka-angka pembentuk nomor telpon yang di-kode-kan dengan 2 nada yang dipilih dari 8 buah frekuensi yang sudah ditentukan. 8 frekuensi tersebut adalah 697 Hz, 770 Hz, 852 Hz, 941 Hz, 1209 Hz, 1336 Hz, 1477 Hz dan 1633 Hz, seperti terlihat dalam Gambar 1 angka 1 di-kode-kan dengan 697 Hz dan 1209 Hz, angka 9 di-kode-kan dengan 852 Hz dan 1477 Hz. Kombinasi dari 8 frekuensi tersebut bisa dipakai untuk meng-kode-kan 16 tanda, tapi pada pesawat telepon biasanya tombol 'A' 'B' 'C' dan 'D' tidak dipakai.

697	1	2	3	A
770	4	5	6	B
852	7	8	9	C
941	*	0	#	D
	1209	1336	1477	1633
	( Hertz )			

**Gambar 1**  
**Kombinasi nada DTMF**

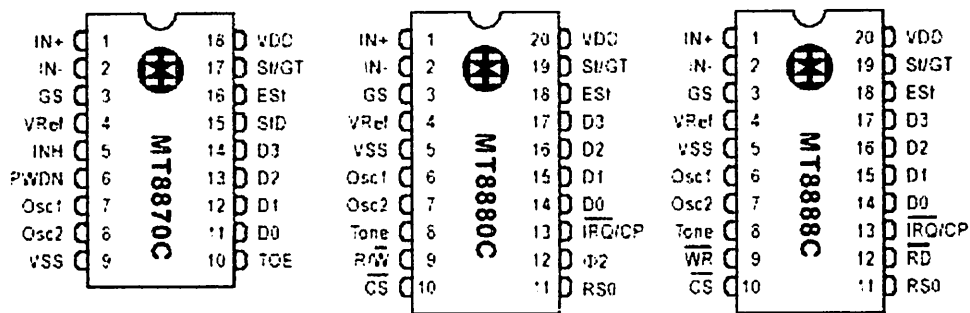
Teknik DTMF meskipun mempunyai banyak keunggulan dibanding dengan cara memutar piringan angka, tapi secara teknis lebih sulit diselesaikan. Alat pengirim kode DTMF merupakan 8 rangkaian osilator yang masing-masing membangkitkan frekuensi 'aneh' di atas, ditambah dengan rangkaian pencampur frekuensi untuk mengirimkan 2 nada yang terpilih. Sedangkan penerima kode DTMF lebih rumit lagi, dibentuk dari 8 buah filter yang tidak sederhana dan rangkaian tambahan lainnya.

Beberapa pabrik membuat IC khusus untuk keperluan DTMF, diantaranya yang banyak dijumpai adalah MC145436 buatan Motorola, MT8870, MT8880 dan MT8888 buatan Mitel Semiconductor.

MC145436 dan MT8870 merupakan penerima DTMF, menerima sinyal dari saluran telepon kalau ternyata sinyal yang diterima tadi merupakan kombinasi nada yang sesuai dengan ketentuan DTMF, mengeluarkan kode biner sesuai dengan kombinasi nada tersebut.

MT8880 dan MT8888 merupakan penerima dan pengirim DTMF, selain bisa berfungsi sebagai penerima DTMF, bisa pula dipakai untuk membangkitkan nada DTMF sesuai dengan angka biner yang diterimanya.

Saluran data (data bus) dan sinyal-sinyal kontrol MT8880 dirancang sesuai dengan karakteristik mikrokontroler buatan Motorola (misalnya MC68HC11), sedangkan MT8888 disesuaikan dengan mikrokontroler buatan Intel (termasuk AT80C51). Tapi untuk AT89C2051 yang memang tidak punya saluran data (data bus) perbedaan kedua IC itu tidak ada artinya, mengingat saluran data dan sinyal kontrolnya disimulasikan lewat program.

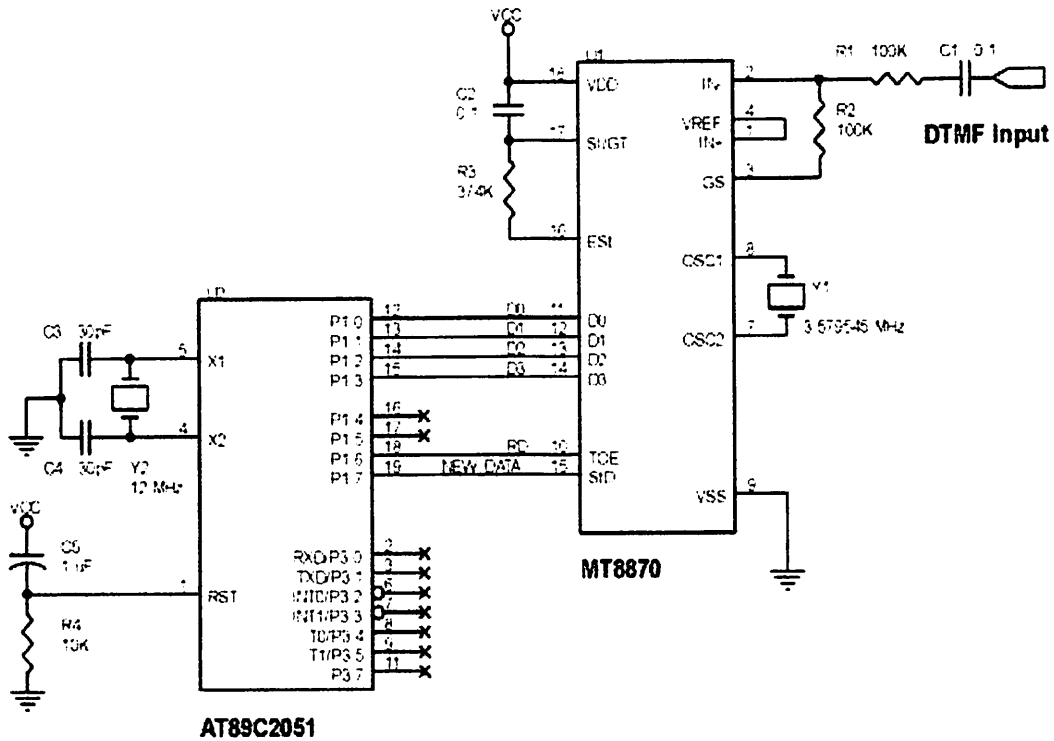


**Gambar 2**  
**IC-IC DTMF buatan Mitel**

### **Penerima DTMF dengan MT8870**

Rangkaian penerima DTMF yang dibangun dengan AT89C2051 dan MT8870 terlihat pada Gambar 3. AT89C2051 dilengkapi Xtal Y2 (12 MHz) ditambah kapasitor C3 dan C4 membentuk rangkaian oscilator, dilengkapi pula dengan rangkaian reset yang dibentuk dengan C5 dan R4, kedua rangkaian ini merupakan rangkaian baku AT89C2051.

MT8870 dilengkapi dengan Xtal Y1 (3.579545 MHz), C2 dan R3 dipakai untuk menentukan waktu minimal untuk mengenali nada DTMF yang diterima, rangkaian penguat sinyal DTMF dibentuk dengan R1, C1 dan R2. Nilai-nilai komponen ini langsung diambil dari lembaran data (data sheet) MT8870 yang sudah disesuaikan dengan karakteristik sinyal DTMF pada umumnya.



**Gambar 3**  
**Rangkaian penerima DTMF dengan MT8870**

$s\tau D$  (Delayed Steering - kaki 15 MT8870) merupakan output yang menandakan MT8870 mempunyai data DTMF baru yang bisa diambil. Saat tidak ada nada DTMF kaki  $s\tau D=0$ , jika sinyal yang masuk MT8870 mengandung nada DTMF dan nada itu lamanya melebihi konstanta waktu yang ditentukan oleh C2 dan R3,  $s\tau D$  akan menjadi '1' memberitahu AT89C2051 bahwa ada data di D0..D3 (kaki 11 sampai dengan 14 MT8870) yang bisa di ambil. Sinyal  $s\tau D$  akan tetap bertahan = '1' manakala nada DTMF masih ada. Dalam Gambar 3  $s\tau D$  dipantau lewat kaki P1.7 AT89C2051.

$\tau OE$  (Tristate Output Enable - kaki 10 MT8870) merupakan input untuk mengatur data di D0..D3, jika  $\tau OE=0$  rangkaian output D0..D3 akan mengambang (high impedance state) sehingga data tidak bisa diambil. Jika D0..D3 tidak digabungkan dengan jalur data peralatan lainnya, kaki  $\tau OE$  bisa saja dihubungkan ke '1'. Dalam Gambar 3  $\tau OE$  di kendalikan dengan kaki P1.6 AT89C2051.

Program untuk membaca data DTMF melalui rangkaian Gambar 3 terlihat pada Potongan Program 1, bisa diterangkan sebagai berikut :

- Baris 1 dan 2 menyatakan hubungan kaki P1.6 dan P1.7 sesuai rangkaian Gambar 3.
- Selama sinyal NEWDATA masih '0' AT89C2051 akan menunggu di baris 5
- Lolos dari baris 5 (berarti kaki  $s\tau D$  MT8870 sudah '1'), dibuat  $\tau D=1$ ' (kaki  $\tau OE$  MT8870) agar D0..D3 MT8870 tidak mengambang dan data MT8870 diambil melalui instruksi baris 7.

- Baris 8 dipakai untuk membuang bagian Akumulator A yang tidak terpakai dan hanya menyisakan A0..A3 sebagai data yang diterima dari MT8870.
- Baris 9 kembali me-‘nol’-kan kaki TOE MT8870 agar D0..D3 mengambang kembali.
- Baris 10 menunggu sampai nada DTMF bersangkutan sudah tidak ada lagi.

### Potongan Program 1 Membaca data MT8870

```

01:  RD      BIT P1.6
02:  NEWDATA BIT P1.7
03:  ;
04:  BacaMT8870:
05:      JNB  NEWDATA,* ; Selama StD='0', tunggu dulu di sini
06:      SETB RD ; Aktipkan TOE MT8870
07:      MOV  A,P1 ; Ambil data dari MT8870
08:      ANL  A,#$0F ; Yang diperlukan hanya A0..A3 saja
09:      CLR  RD ; Non-aktipkan TOE kembali
10:      JB   NEWDATA,* ; Tunggu sampai nada DTMF sirna
11:      RET

```

### Penerima/pengirim DTMF dengan MT8880

MT8880 mempunyai 2 register dengan 4 fungsi, untuk membedakan 2 register ini MT8880 dilengkapi dengan jalur alamat (address bus) RSO. Register pertama (RSO='0') dinamakan sebagai *Register Data*, angka DTMF yang diterima MT8880 didapat dengan cara membaca isi register ini (Receive Data Register), sedangkan angka DTMF yang ingin dikirim disimpan di register ini (Transmit Data Register). Register kedua (RSO='1') dinamakan sebagai *Register Kontrol/Status*, tata kerja MT8880 diatur dengan cara mengirim data ke register ini, dan keadaan MT8880 bisa dipantau dengan cara membaca isi register ini.

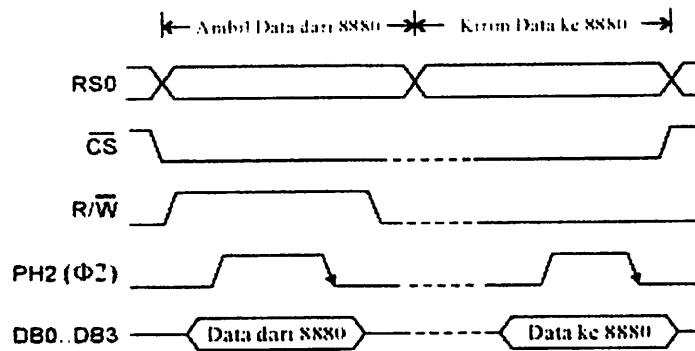
RSO	R/W	Nama Register	Keterangan
0	0	Transmit Data Register	Mengirim nada DTMF
0	1	Receive Data Register	Menerima data DTMF
1	0	Register Kontrol	Mengatur tata kerja MT8870
1	1	Register Status	Memantau keadaan MT8870

**Gambar 4 Register-register MT8880**

Diagram waktu proses pengambilan/pengiriman data dari/ke MT8880 terlihat di Gambar 5, diagram waktu tersebut ditafsirkan sebagai berikut :

- selama proses berlangsung kaki cs (kaki 10) harus = '0'
- mula-mula ditentukan dulu nilai RSO (kaki 11) sesuai dengan register yang dipilih
- kaki R/W (kaki 9) dipakai untuk menentukan arah data, R/W='1' menandakan proses pengambilan data dari MT8880 (bagian kiri Gambar 5)
- R/W='0' berarti pengiriman data ke MT8880 (bagian kanan Gambar 5).
- Perpindahan data antar mikrokontroler dan MT8880 terjadi pada saat sinyal PH2 (kaki 12) berubah dari '1' menjadi '0'.
  - Dalam proses pengambilan data, data bisa diambil setelah sinyal PH2 berubah dari '1' ke '0'

- o Dalam proses pengiriman data, data sudah dipersiapkan oleh mikrokontroler sebelum sinyal  $\overline{PH2}$  berubah dari '1' ke '0'



**Gambar 5**

**Diagram waktu pengambilan/pengiriman data dari/ke MT8880**

Gambar 6 merupakan rangkaian penerima/pengirim DTMF dengan MT8880 yang dikendalikan AT89C2051, rangkaian ini bisa juga dipakai untuk IC DTMF MT8888, rangkaian tetap sama tapi program pengendalinya harus sedikit dirubah.

AT89C2051 dilengkapi Xtal Y2 (12 MHz) ditambah kapasitor C3 dan C4 membentuk rangkaian oscilator, dilengkapi pula rangkaian reset yang dibentuk dengan C5 dan R4.

MT8880 dilengkapi Xtal Y1 (3.579545 MHz), C2 dan R3 dipakai untuk menentukan waktu minimal untuk mengenali nada DTMF yang diterima, rangkaian penguat sinyal DTMF dibentuk dengan R1, C1 dan R2. Nada DTMF dikeluarkan dari kaki  $\overline{TONE}$  (kaki 8), C4, R6 dan C6 yang terhubung ke kaki ini membentuk rangkaian filter sederhana.

Nilai-nilai komponen ini langsung diambil dari lembaran data (data sheet) MT8880 yang sudah disesuaikan dengan karakteristik sinyal DTMF pada umumnya.

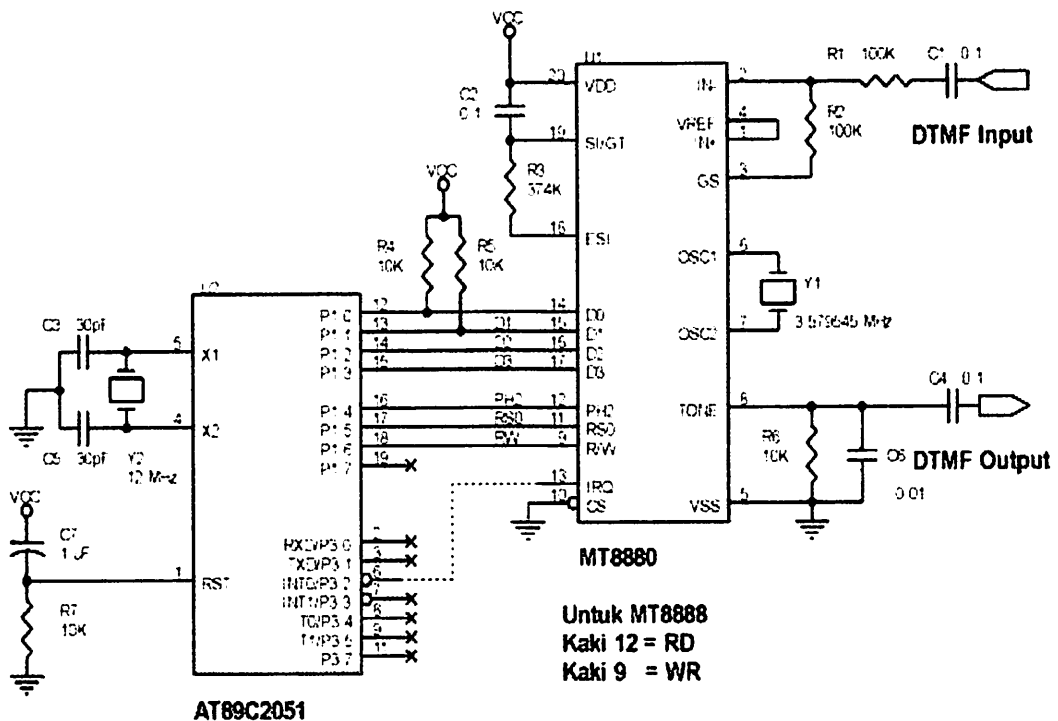
Jika dikehendaki,  $\overline{IRQ}$  (Interrupt Request to MPU - kaki 13 MT8880) bisa dipakai sebagai output yang menandakan MT8880 mempunyai data DTMF baru yang bisa diambil. Dalam keadaan tidak ada nada DTMF kaki  $\overline{IRQ}$ ='1', jika sinyal yang masuk MT8870 mengandung nada DTMF dan nada itu lamanya melebihi konstanta waktu yang ditentukan oleh C2 dan R3,  $\overline{IRQ}$  akan menjadi '0' memberitahu mikrokontroler bahwa ada data di  $\overline{D0}..D3$  (kaki 14 sampai dengan 17 MT8870) yang bisa di ambil. Sinyal  $\overline{IRQ}$  akan tetap bertahan ='0' manakala nada DTMF masih ada. Sinyal  $\overline{IRQ}$  ini biasa dipakai sebagai sinyal 'interupsi' bagi mikrokontroler.

Adanya data DTMF baru bisa pula dipantau dari Register Status. Setiap kali ada data baru bit 2 dari Register Status menjadi '1', dan bit 2 akan kembali menjadi '0' pada saat mikrokontroler membaca isi Register Status.

Dalam Gambar 6 kaki  $\overline{IRQ}$  MT8880 tidak dipakai, dengan demikian adanya data DTMF baru akan dipantau dari bit 2 Register Status.

Kaki  $\overline{IRQ}$  MT8880 bisa dipakai dengan cara menghubungkannya ke kaki  $\overline{INT0/P3.2}$  (kaki 6 AT89C2051, bisa juga dihubungkan ke kaki 7 –  $\overline{INT1/P3.3}$ )

yang digambarkan dengan garis putus dalam Gambar 6. Dengan cara ini adanya data DTMF baru dipantau oleh rangkaian interupsi di dalam IC AT89C2051, begitu ada data DTMF baru dari MT8880 AT89C2051 akan menjalankan program layanan interupsi yang harus diletakkan di memori program nomor 3.



**Gambar 6**  
**Rangkaian penerima/pengirim DTMF dengan MT8880**

Program untuk mengendalikan MT8880 melalui rangkaian Gambar 6 terlihat pada Potongan Program 2.

- Baris 1 sampai 3 dipakai untuk menyatakan hubungan kaki P1.4, P1.5 dan P1.6 sesuai dengan rangkaian Gambar 6.
- Sesuai dengan fungsi-fungsi register di dalam IC MT8880, program pengendali MT8880 ini terdiri atas 4 buah sub-rutin yang masing-masing dinamakan sebagai KirimDTMF, AmbilDTMF, KirimKontrol dan LihatStatus, kegunaan masing-masing sub-rutin sesuai dengan nama yang diberikan.
- KirimDTMF dan AmbilDTMF bekerja dengan RSO='0' (baris 6 dan 23) sedangkan KirimKontrol dan LihatStatus bekerja dengan RSO='1' (baris 9 dan 27).
- KirimDTMF dan KirimKontrol bekerja dengan R/W='0' (baris 11) sedangkan AmbilDTMF dan LihatStatus bekerja dengan R/W='1' (baris 29).
- Pada semua subrutin, PH2 mula-mula dibuat ='1' (baris 12 dan 30), dalam sub-rutin pengiriman data setelah data yang akan dikirim ke MT8880 siap, PH2 di-'nol'-kan di baris 17. Dalam sub-rutin pengambilan data setelah data di ambil, PH2 di-'nol'-kan di baris 34.

- Di bagian awal sub-rutin **AmbildTMF**, sebelum mengambil data DTMF terlebih dulu menunggu bit 2 dari Register Status bernilai '1' yang menandakan data di Register Data adalah data yang benar (baris 20 dan 21), selama MT8880 belum menerima data DTMF baru, AT89C2051 akan menunggu terus di kedua baris tersebut.

### Potongan Program 2 Mengambil/mengirim data MT8880

```

01: PH2 BIT P1.4
02: RSO BIT P1.5
03: RW BIT P1.6
04: ;
05: KirimDTMF:
06: CLR RSO ; Register Data dipilih dengan RS=0
07: SJMP KirimKe8880
08: KirimKontrol:
09: SETB RSO ; Register Kontrol dipilih dengan RS=1
10: KirimKe8880:
11: CLR RW ; Data dari AT89C2051 ke MT8880
12: SETB PH2 ; PH2 dibuat menjadi '1'
13: ANL P1,#$F0 ; Kirim A0..A3 tanpa mengganggu A4..A7
14: ORL P1,A
15: NOP ; Tunggu sebentar
16: CLR PH2 ; PH2 dari '1' menjadi '0', data
diambil MT8870
17: RET
18: ;
19: AmbildTMF:
20: ACALL LihatStatus ; Ada data DTMF baru di MT8880?
21: JNB A.2,AmbildTMF ; Tidak ada, tunggu dulu
22: BacaDTMF:
23: CLR RSO ; Register Data dipilih dengan RS=0
24: SJMP AmbilDari8880
25: ;
26: LihatStatus:
27: SETB RSO ; Register Status dipilih dengan
RS=1
28: AmbilDari8880:
29: SETB RW ; Data dari MT8880 ke AT89C2051
30: SETB PH2 ; PH2 dibuat menjadi '1'
31: NOP ; Tunggu sebentar
32: MOV A,P1 ; Ambil data dari MT8880
33: ANL A,#$0F ; hanya A0..A3 saja yang diperlukan
34: CLR PH2 ; kembalikan PH2 kekeadaan semula
(='0')
35: RET

```

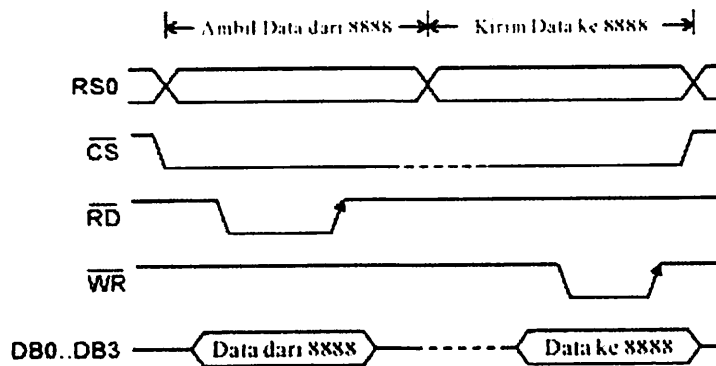
### Penerima/pengirim DTMF dengan MT8888

Diagram waktu proses pengambilan/pengiriman data dari/ke MT8888 terlihat di Gambar 7, diagram waktu tersebut ditafsirkan sebagai berikut :

- selama proses berlangsung kaki cs (kaki 10) harus ='0'
- mula-mula ditentukan dulu nilai rso (kaki 11) sesuai dengan register yang dipilih

- kaki  $\overline{RD}$  (kaki 12) dipakai untuk mengambil data dari MT8888, dalam keadaan normal  $\overline{RD}=1$ , selama proses pengambilan data  $\overline{RD}$  menjadi '0' dan data diambil dari MT8888 setelah  $\overline{RD}$  berubah dari '0' menjadi '1' (bagian kiri Gambar 7)
- kaki  $\overline{WR}$  (kaki 9) dipakai untuk mengirim data ke MT8888, dalam keadaan normal  $\overline{WR}=1$ , selama proses pengiriman data  $\overline{WR}$  menjadi '0' dan data akan diterima oleh MT8888 pada saat  $\overline{WR}$  berubah dari '0' menjadi '1' (bagian kanan Gambar 7)

Sinyal  $\overline{RD}$  dan  $\overline{WR}$  inilah yang membedakan MT8880 dan MT8888 (dalam MT8880 kedua sinyal sinyal itu diganti dengan  $\overline{PH2}$  dan  $\overline{R/W}$ ), perbedaan ini tidak mengakibatkan perbedaan rangkaian, tapi mengakibatkan perubahan program pengendali.



**Gambar 7**  
**Diagram waktu pengambilan/pengiriman data dari/ke MT8888**

Program untuk mengendalikan MT8888 melalui rangkaian Gambar 6 terlihat pada Potongan Program 3.

- Program pengendali MT8888 ini serupa dengan program pengendali MT8880, perbedaannya terletak pada sub-rutin **AmbilDari8888** dan **KirimDTMF**.
- Baris 1 sampai 3 dipakai untuk menyatakan hubungan kaki **P1.4**, **P1.5** dan **P1.6** sesuai dengan rangkaian Gambar 6.
- Sesuai dengan fungsi-fungsi register di dalam IC MT8880, program pengendali MT8880 ini terdiri atas 4 buah sub-rutin yang masing-masing dinamakan sebagai **KirimDTMF**, **AmbilDTMF**, **KirimKontrol** dan **LihatStatus**, kegunaan masing-masing sub-rutin sesuai dengan nama yang diberikan.
- **KirimDTMF** dan **AmbilDTMF** bekerja dengan  $RS0=0$  (baris 5 dan 22) sedangkan **KirimKontrol** dan **LihatStatus** bekerja dengan  $RS0=1$  (baris 9 dan 26).
- **KirimDTMF** dan **KirimKontrol** bekerja dengan  $\overline{WR}=0$  (baris 11), setelah data siap (baris 12 dan 13)  $\overline{WR}$  di-'satu'-kan di baris 15 agar data tersebut diambil oleh MT8888.