

**JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ELEKTRONIKA
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG**



SKRIPSI

**PERANCANGAN DAN PEMBUATAN
ALAT DISPLAY INFORMASI KETINGGIAN LEVEL AIR dan
PENGONTROL POMPA AIR
BERBASIS MIKROKONTROLLER AT89S51
PADA RESERVOIR MOJOLANGU - MALANG**

**Disusun Oleh :
AGUS HADI WIBOWO
00.17.031**

MARET 2006



LEMBAR PERSETUJUAN

**PERANCANGAN DAN PEMBUATAN ALAT DISPLAY
INFORMASI KETINGGIAN LEVEL AIR dan PENGONTROL POMPA
AIR**

**BERBASIS MIKROKONTROLLER AT89S51
PADA RESERVOIR MOJOLANGU – MALANG**



SKRIPSI

*Disusun dan Diajukan Sebagai Salah Satu Syarat Untuk Memperoleh
Gelar Sarjana Teknik Elektronika Strata Satu (S-1)*

**Disusun Oleh :
AGUS HADI WIBOWO
00.17.031**



Mengetahui

Ketua Jurusan Teknik Elektro S-1

**Ir. F. Yudi Limpraptono, MT)
NIP. 1039500274**

Disetujui
Dosen Pembimbing

**(Ir. Widodo Pudji Muljanto, MT)
NIP. 1028700171**

**JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ELEKTRONIKA
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG**

2006



INSTITUT TEKNOLOGI NASIONAL
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ELEKTRONIKA
MALANG

**BERITA ACARA UJIAN SKRIPSI
FAKULTAS TEKNOLOGI INDUSTRI**

Nama : Agus Hadi Wibowo
NIM : 00.17.031
Jurusan : Teknik Elektro S-1
Konsentrasi : Teknik Elektronika
Judul Skripsi : Perancangan dan Pembuatan Alat Display
Informasi Ketinggian Level Air dan Pengontrol
Pompa Air Berbasis Mikrokontroller AT89S51
Pada Reservoir Mojolangu - Malang

Dipertahankan dihadapan majelis penguji Skripsi jenjang Strata Satu (S-1) pada :

Hari : Rabu

Tanggal : 22 Maret 2006

Dengan nilai : 74,15 (Tujuh Puluh Empat Koma Lima Belas) *hmm*



Ir. Mochtar Astroni, MSME
NIP. Y. 1018100036

Panitia Ujian Skripsi

Sekretaris

Ir. F. Yudi Limpraptono, MT
NIP. Y. 1039500274

Anggota Penguji

Penguji Pertama

Ir. Poerwanto, MS

Penguji Kedua

Sotyohadi, ST

بِسْمِ اللَّهِ الرَّحْمَنِ الرَّحِيمِ

"Dengan Menyebut Nama Allah Yang Maha Pengasih dan Maha Penyayang"

Lembar Persembahan

Alhamdulillah Rabbil Alammi... Hamba bersyukur kehadiran Mu ya Allah Yang telah berkahirkanku & sehatku Jasmani & Rohani, Memberikan Ku di luyah kepandaian dan Kelancaran dalam menyelesaikan skripsi ini.

Skripsi ini berjudul "Norma-norma yang berkaitan dengan 'Adehanda' berjadid sebagai 'Norma-norma' yang dan Tercinta' Berkait Do'a dan ...".
menyelesaikan skripsi ini.
Skripsi ini Kupersembahkan kepada Ibu Tercinta Sebagai Kado Ulang Tahun pada ...
kelahiran beliau bertepatan dengan ...
"Terima Kasih banyak ...
Ketegaranmu ...
Nasehatmu ...
Semoga Engkau panjang umur dan sehat selalu."

Ku Persembahkan Juga Buat Almarhumh Kekek dan Nenek Kupanjatkan Do'a di luyahmu. Semoga Engkau Diridhai Allah swt dan Beribadah di Surga.

AGUS HADI WALUYO ...
AGUS HADI HANIKO ... de blayar yang rajin lah....

Tuk semangat dan semangatnya dan semangatnya...
Terima Kasih banyak ... semangat dan
gungannya, Bowo kaka ... semuanya, semoga yang Di
Atas membiarkan ... Amien!

Tuhan.....

Semoga aku lebih ingin menghibur daripada dihibur

Memahami daripada dipahami

Mencintai daripada dicintai

Sebab.....

Dengan memberi aku menerima

Dengan memaafkan aku dimaafkan

Dengan Cinta aku bangkit lagi

Dan.....

Dengan cinta aku hidup abadi

By AHW

Thank's to My Blue Angel.....atas semangatnya dan suaranya yang menemani aku
tetap bersemangat, Semoga Kita Selalu Bers...



Thank's to all my Friends

Gasan Ayef "the 1st Friend at kampus" (ta Susul kau yef jadi pengangguran)

Gasan andre (akhirnya aku bisa lulus bareng walaupun PKN ditinggal hiks... hiks...
yang sabar ya menghadapi Anggin+Mertuamu, kata-kata "Gelut ta?" dihilangin ya...)

Gasan Anggin (jangan keras kepala ya... jangan seperti anak kecil yang gak bisa
dibilangin, yang Rukun ma Andre jangan tengkar terus)

Gasan Irawan "Lemot" (Minta Izin KeBareng ya.....he... he... he...)

Gasan Dadang (dang ojo suwi2 membujang, ndang golek'o... ndang rabi)

Gasan bundanya ririe (thanks a lot of to all dan semangatnya+do'anya, jaga ririe baik?
ya, smoga kmu cepat dapat kerja)

Gasan Silvi "Genduk" makasih banyak ya printernya.....

Gasan sepupuku A'at thanks ya pinjaman bukunya, hancapi menggawi skripsinya biar
kawa nyusul auk

Gasan teman-teman ELKA 1-2 angkatan Rongewu, kapan ya iso ngumpul bareng

Gasan teman-teman seperjuanganku (Candra, Andrew, Ryan, Mawan, Bejo, Kadek)

Gasan Girl-girl friends: Chimoet, Ayu, Dewi, Chika, Nda, Dama, Lina, Icha, and-na,

Diyah, dkk.....makasih ya

Gasan anak-anak Benteng House : Ebi, Cos, Panjul, dkk... thanks ya

Tuk anak-anak Zambrud 3, ayo.....neng BB manuk

Gasan Lanser Electronic n Lanser group

Dan tuk semuanya yang gak bisa ta sebutin siji-siji, sepurane yo...n matur suwun
nggih.....

ABSTRAK

PERANCANGAN DAN PEMBUATAN ALAT DISPLAY INFORMASI KETINGGIAN LEVEL AIR dan PENGONTROL POMPA AIR BERBASIS MIKROKONTROLLER AT89S51 PADA RESERVOIR MOJOLANGU - MALANG

(Agus Hadi Wibowo, 00.17.031, Jurusan Teknik ElektroS-1/Elektronika)
(Dosen Pembimbing : Ir. Widodo Pudji Muljanto, MT)

Kata Kunci : Mikrokontroller AT89S51, Sensor Level Air (elektroda), Seven Segment, Pompa Air, Buzzer.

Petugas jaga pada Unit Reservoir Mojolangu PDAM Kota Malang memiliki alat bantu dalam pengawasan air didalam tandon air, yang mampu menginformasikan posisi air didalam tandon berupa tampilan seven segment yang menunjukkan level air. Dan petugas jaga diringankan pekerjaannya dengan adanya sistem otomatisasi pompa air. Dengan dibuatnya alat ini maka diharapkan dapat membantu kinerja PDAM Kota Malang dalam penyaluran atau pendistribusian air bersih di Kota Malang, guna memenuhi kebutuhan air bersih dan kepuasan pelanggan dan berusaha meningkatkan pelayanan kepada konsumen dengan berorientasi kepada Kualitas, Kuantitas dan Kontinuitas.

Sistem ini menggunakan Mikrokontroller AT89S51 sebagai basisnya. Alat yang dibuat meliputi perancangan perangkat keras dan perangkat lunak. Perencanaan perangkat keras meliputi: rangkaian sensor level air (elektroda), rangkaian *driver relay* pompa air, minimum sistem Mikrokontroller AT89S51, rangkaian *driver Buzzer*, dan rangkaian display seven segment. Perancangan perangkat lunak berupa *Flowchart* cara kerja sistem.

KATA PENGANTAR

Atas Berkat Rahmat Allah Yang Maha Kuasa, sehingga penulis dapat menyelesaikan laporan Skripsi dengan judul :

***“PERANCANGAN DAN PEMBUATAN ALAT DISPLAY INFORMASI
KETINGGIAN LEVEL AIR DAN PENGONTROL POMPA AIR BERBASIS
MIKROKONTROLLER AT89S51 PADA RESERVOIR MOJOLANGU -
MALANG”***

Pembuatan Skripsi ini disusun guna memenuhi syarat akhir kelulusan pendidikan jenjang Strata-1 di Institut Teknologi Nasional Malang. Laporan Skripsi ini merupakan tanggung jawab tertulis atas ilmu pengetahuan yang didapat selama penyusun mengikuti kuliah.

Atas terselesaikannya Skripsi ini, penulis mengucapkan terima kasih kepada :

- Bapak Dr. Ir. Abraham Lomi, MSEE, selaku Rektor Institut Teknologi Nasional Malang.
- Bapak Ir. Mochtar Asroni, MSME, selaku Dekan Fakultas Teknologi Industri Institut Teknologi Nasional Malang
- Bapak Ir.F.Yudi Limpraptono, MT, selaku Ketua Jurusan Teknik Elektro S-1.
- Bapak Ir. Widodo Pudji Muljanto, MT, selaku Dosen Pembimbing yang telah memberikan bimbingan, pengarahan, serta ilmu-ilmu yang sangat berharga sehingga Skripsi ini dapat terselesaikan.
- Ibu Ir. Mimien Mustikawati, selaku Sekretaris Jurusan Teknik Elektro S1.

- Serta pihak-pihak yang tidak dapat disebutkan satu persatu yang telah banyak membantu dalam pengerjaan skripsi ini sehingga dapat terselesaikan.

Penulis menyadari bahwa laporan ini masih banyak yang perlu disempurnakan. Oleh sebab itu kritik dan saran yang membangun sangat diharapkan.

Akhir kata, penulis mohon maaf kepada semua pihak bilamana selama penyusunan Skripsi ini penyusun membuat kesalahan secara tidak sengaja dan semoga Skripsi ini dapat bermanfaat bagi kita semua.

Malang, Maret 2006

Penulis

DAFTAR ISI

	Halaman
LEMBAR PERSETUJUAN	i
BERITA ACARA UJIAN SKRIPSI.....	ii
LEMBAR PERSEMBAHAN	iii
ABSTRAK.....	v
KATA PENGANTAR	vi
DAFTAR ISI.....	viii
DAFTAR GAMBAR	xi
DAFTAR TABEL.....	xiii
BAB I. PENDAHULUAN	1
1.1. Latar Belakang	1
1.2. Rumusan Masalah	2
1.3. Tujuan Penulisan	3
1.4. Batasan Masalah.....	3
1.5. Metodologi Penulisan.....	4
1.6. Sistematika Pembahasan	5
BAB II. LANDASAN TEORI	7
2.1. Mikrokontroler AT89S51.....	7
2.1.1. Perangkat Keras Mikrokontroler AT89S51	7
2.1.2. Arsitektur Mikrokontroler AT89S51	9
2.1.3. Konfigurasi Pin-Pin Mikrokontroler AT89S51	10

2.1.4. Organisasi Memori.....	14
2.1.5. SFR (Special Function Register).....	15
2.1.6. Metode Pengalamatan	20
2.2. Display (Seven Segment).....	20
2.3. Relay.....	21
2.4. IC ULN2003.....	23
2.5. Transistor.....	26
2.5.1. Tiga Daerah Transistor.....	27
2.5.2. Transistor Sebagai Saklar.....	28
2.6. Buzzer.....	30
2.7. Push Button	31
BAB III. PERANCANGAN DAN PEMBUATAN ALAT.....	32
3.1. Latar Belakang Tandon Air Mojolangu	32
3.2. Perancangan Perangkat Keras	34
3.3. Prinsip Kerja.....	36
3.4. Sensor Level Air	37
3.5. Mikrokontroler AT89S51.....	39
3.5.1. Mikrokontroler Sebagai Sistem Minimum.....	41
3.6. Rangkaian Driver Relay Pompa Air dan Buzzer.....	44
3.7. Rangkaian Display Seven Segment.....	45
3.8. Perancangan Perangkat Lunak	46
3.9. Flowchart.....	47

BAB IV. PENGUJIAN ALAT.....	49
4.1. Pengujian Sensor Level Air.....	50
4.1.1. Tujuan Pengujian Sensor Level Air	50
4.1.2. Peralatan Yang Digunakan.....	50
4.1.3. Langkah-langkah Pengujian.....	50
4.2. Pengujian Rangkaian Driver Relay Pompa Air.....	51
4.2.1. Peralatan Yang Digunakan.....	51
4.2.2. Langkah-langkah Pengujian.....	51
4.3. Pengujian Rangkaian Driver Buzzer	52
4.3.1. Peralatan Yang Digunakan.....	52
4.3.2. Langkah-langkah Pengujian.....	53
4.4. Pengujian Rangkaian Seven Segment.....	53
4.4.1. Peralatan Yang Digunakan.....	54
4.4.2. Langkah-langkah Pengujian.....	54
4.5. Pengujian Perangkat Lunak (<i>Software</i>).....	55
4.5.1. Pengujian Program Assembly	55
BAB V. PENUTUP.....	56
5.1. Kesimpulan.....	56
5.2. Saran.....	57

DAFTAR PUSTAKA

LAMPIRAN

DAFTAR GAMBAR

Gambar	Halaman
2-1. Blok Diagram Mikrokontroler AT89S51	8
2-2. Konfigurasi Pin-Pin Mikrokontroler AT89S51	10
2-3. Rangkaian Reset Mikrokontroler AT89S51.....	12
2-4. Rangkaian Clock.....	13
2-5. Memori Program	14
2-6. Seven Segment Common Anoda & Common Katoda.....	20
2-7. Cara Kerja Relay	21
2-8. Relay SPST	22
2-9. Relay SPDT.....	22
2-10. Relay DPST.....	23
2-11. Relay DPDT	23
2-12. Pin-Pin Koneksi Dalam IC ULN 2003A.....	24
2-13. Rangkaian Darlington Didalam IC ULN 2003A.....	24
2-14. Rangkaian IC ULN2003 Sebagai Driver Relay dan Driver Buzzer.....	25
2-15. Simbol Transistor Dwikutub	26
2-16. Garis Beban Transistor	27
2-17. Transistor Dalam Keadaan Saturasi	28
2-18. Daerah Jenuh Transistor	28
2-19. Cara Kerja Transistor Sebagai Saklar	29
2-20. Transistor Dalam Keadaan <i>Cut Off</i> (sumbat).....	30
2-21. Simbol Buzzer	31

2-22. Simbol Switch Push Button.....	31
3-1. Tandon Air Mojolangu.....	33
3-2. Denah Letak Tandon Air Mojolangu	33
3-3. Sketsa Alur Distribusi Air.....	34
3-4. Blok Diagram Perancangan Alat.....	35
3-5. Rangkaian Sensor Level Air	37
3-6. Letak Sensor Didalam Tandon.....	38
3-7. Rangkaian Mikrokontroler AT89S51	40
3-8. Rangkaian Clock	42
3-9. Rangkaian Reset.....	43
3-10. Rangkaian Driver Relay Pompa Air dan Buzzer	44
3-11. Rangkaian Display Seven Segment.....	45
4-1. Rangkaian Sensor Level Air	50
4-2. Rangkaian Driver Relay	52
4-3. Rangkaian Driver Buzzer.....	53
4-4. Rangkaian Pengujian Seven Segment.....	54

DAFTAR TABEL

Tabel	Halaman
2-1. Fungsi Khusus Port 1	11
2-2. Fungsi Khusus Port 3	12
2-3. Spccial Function Register.....	15
4-1. Hasil Pengujian Rangkaian Sensor Level Air.....	51
4-2. Hasil Pengujian Untuk Mengetahui Respon Driver Relay.....	52
4-3. Hasil Pengujian Rangkaian Driver Buzzer.....	53
4-4. Hasil Pengukuran Rangkaian Seven Segment	54

BAB I

PENDAHULUAN

1.1 Latar Belakang

Perkembangan Ilmu Pengetahuan dan Teknologi dimasa sekarang ini berkembang dengan pesat. Dan para ilmuwan pun berlomba-lomba mencari penemuan dan menciptakan suatu teknologi yang bisa membantu meringankan pekerjaan manusia di segala bidang. Pada kehidupan kita sehari-hari kita tidak terlepas dari yang namanya air, air merupakan kebutuhan yang tidak dapat kita ganti dengan elemen yang lainnya. Untuk itu perlu adanya system yang mengatur penyediaan air bersih.

Sistem penyediaan air bersih yang sehari-hari kita konsumsi ini dikelola oleh suatu Perusahaan Daerah yaitu PDAM. Untuk memenuhi kebutuhan akan air bersih yang dikelola oleh PDAM, telah memenuhi standart air bersih dan aman untuk dikonsumsi sehari-hari. Karena begitu pentingnya air bagi kehidupan manusia, maka PDAM Kota Malang selalu berusaha meningkatkan pelayanan kepada konsumen dengan berorientasi kepada :

- a. Kualitas
- b. Kuantitas
- c. Kontinuitas

Guna menjaga kontinuitas pelayanan kepada pelanggan PDAM Kota Malang khususnya bagian produksi menggunakan pompa-pompa air yang system pengoperasiannya dikendalikan oleh beberapa control panel. Yang mana air bersih yang sudah diolah oleh unit produksi PDAM, tentunya tidak secara langsung

didistribusikan ke konsumen atau pelanggan. Akan tetapi ditampung terlebih dahulu direservoir induk yang terletak di Mojolangu, dan baru disalurkan ke reservoir cabang yang tersebar di Kota Malang, setelah itu baru didistribusikan ke pelanggan melalui instalasi pipa-pipa air bersih.

Mengingat pentingnya akan kebutuhan air bersih di Kota Malang dan teknologi pun semakin maju. Maka penyusun mempunyai ide untuk menciptakan sebuah alat yang mampu membantu dan meringankan tugas seorang petugas yang bekerja pada unit reservoir induk di Mojolangu. Karena selama ini petugas yang bekerja pada unit reservoir induk di Mojolangu, bekerja secara manual dan hanya mengandalkan sebatang katoda yang berfungsi sebagai pelampung untuk mengisyaratkan kepada petugas bahwa air didalam reservoir akan habis atau akan memenuhi reservoir, kapan petugas harus menutup dan membuka reservoir dengan menyalakan atau mematikan pompa.

Alat ini bekerja dengan dikendalikan oleh mikrokontroler AT89S51 dengan outputnya berupa tampilan (display) yang menunjukkan level air pada reservoir dan alarm sebagai isyarat audio.

1.2 Rumusan Masalah

Karena selama ini petugas yang bekerja pada unit reservoir induk di Mojolangu, bekerja secara manual dan hanya mengandalkan sebatang katoda yang berfungsi sebagai pelampung untuk mengisyaratkan kepada petugas bahwa air didalam reservoir akan habis atau air akan memenuhi reservoir dan memberikan petunjuk kepada petugas jaga, kapan petugas harus menutup dan membuka reservoir dengan menjalankan atau mematikan pompa.

1.3 Tujuan Penulisan

Adapun tujuan dari penyusunan dan penulisan skripsi ini adalah sebagai berikut:

- 1) Merancang dan membuat suatu alat yang dapat memberikan informasi berupa display untuk mengetahui ketinggian level air pada reservoir serta menutup dan membuka reservoir secara otomatis dengan menjalankan atau mematikan pompa air.
- 2) Membantu meringankan tugas/pekerjaan dari petugas yang berada pada unit reservoir Mojolangu
- 3) Berusaha memberikan sentuhan teknologi pada unit reservoir Mojolangu, agar pasokan air ke konsumen dapat terlayani dengan baik oleh PDAM Kota Malang.

1.4 Batasan Masalah

Sesuai dengan permasalahan yang difokuskan pada perancangan dan pembuatan alat display informasi ketinggian level air dan pengontrol pompa air berbasis mikrokontroler AT89S51 pada reservoir Mojolangu, maka diberikan batasan masalah sebagai berikut :

- 1) Sensor yang digunakan adalah sensor elektroda yang berupa lempengan tembaga yang dilapisi dengan timah.
 - 2) Mikrokontroler AT89S51 digunakan untuk mengkondisikan atau memproses data yang masuk kemudian ditampilkan berupa display 7-segment (untuk mengetahui level air) dan membunyikan alarm
-

sebagai petunjuk air berada pada batas minimum atau maksimum, serta otomatisasi pompa air.

- 3) Penggunaan alarm hanya sebagai isyarat atau petunjuk, dan pompa air hanya mengataur ON/OFF nya saja tidak membahas mekanisme kerja pompa.

1.5. Metodologi Penulisan

Guna merealisasikan dari tugas akhir tersebut diatas maka metodologi penulisan dilaksanakan sebagai berikut, yaitu :

- 1 : Kajian pustaka
Bertujuan untuk mengumpulkan data literatur berisikan teori yang berhubungan dengan perencanaan alat dipadukan dengan teori yang didapat dibangku kuliah.
 - 2 : Perencanaan dan pembuatan alat
Bertujuan untuk membuat diagram blok rangkaian yang sesuai dengan rencana kerja, yang kemudian direalisasikan dengan masalah perencanaan dan pembuatan berdasarkan diagram blok rangkaian yang disusun.
 - 3 : Studi analisa alat
Dimaksudkan untuk melakukan analisa pengujian alat yang telah dirancang apakah sesuai dengan fungsi dengan kerja yang diharapkan atau tidak.
-

4 :Penyusunan buku laporan

Bertujuan untuk menyusun data laporan berpedoman pada alat yang selesai dibuat beserta kesimpulan cara kerja dari alat.

1.6. Sistematika Penulisan

Pada penulisan skripsi ini ditulis sedemikian rupa sehingga diperoleh hubungan yang jelas antara bagian yang satu dengan bagian yang lainnya. Sistematika penulisannya adalah sebagai berikut :

BAB I PENDAHULUAN

Berisi tentang latar belakang, permasalahan, tujuan, batasan masalah, metodologi, sistematika penulisan.

BAB II DASAR TEORI

Menjelaskan tentang teori dasar yang berisi prinsip dasar dan kerja dari mikrokontroler AT89S51, rangkaian sensor serta teori lainnya yang mendukung perancangan alat tersebut.

BAB III PERENCANAAN DAN PEMBUATAN ALAT

Menjelaskan tentang perencanaan dan pembuatan alat, diagram blok, prinsip kerja alat tersebut serta realisasi alat.

BAB IV PENGUJIAN ALAT

Mencakup pembahasan tentang proses pengujian alat yang terdiri dari peralatan yang digunakan, langkah kerja dan analisa hasil pengujian alat.

BAB V PENUTUP

Menjelaskan tentang kesimpulan dan saran – saran.

BAB II

LANDASAN TEORI

2.1 Mikrokontroler AT89S51

Perbedaan mendasar antara mikrokontroler dan mikroprosesor adalah mikrokontroler selain memiliki CPU juga dilengkapi dengan memori *I/O* yang merupakan kelengkapan sebagai suatu *minimum system* mikrokomputer sehingga mikrokontroler dapat dikatakan sebagai mikrokomputer dalam keping tunggal (*single chip microcomputer*) yang dapat berdiri sendiri.

Mikrokontroler AT89S51 adalah mikrokontroler ATMEL *kompatibel* penuh dengan mikrokontroler keluarga MCS-51, dengan *supply* daya rendah, memiliki *performance* yang tinggi, dan merupakan mikrokontroler 8 bit yang dilengkapi 4 Kbyte EPROM (*Enable and programmable read Only Memory*) dan 128 Byte RAM *internal*. Program memori dapat diprogram ulang dalam sistem atau dengan menggunakan *Programmer Nonvolatily Memory Konvensional*.

Dalam sistem mikrokontroler terdapat dua hal yang mendasar, yaitu: perangkat keras dan perangkat lunak yang keduanya saling terkait dan mendukung.

2.1.1 Perangkat keras Mikrokontroler AT89S51

Mikrokontroler AT89S51 secara umum memiliki:

- CPU 8 bit
- *Memory*
- *Port I/O*

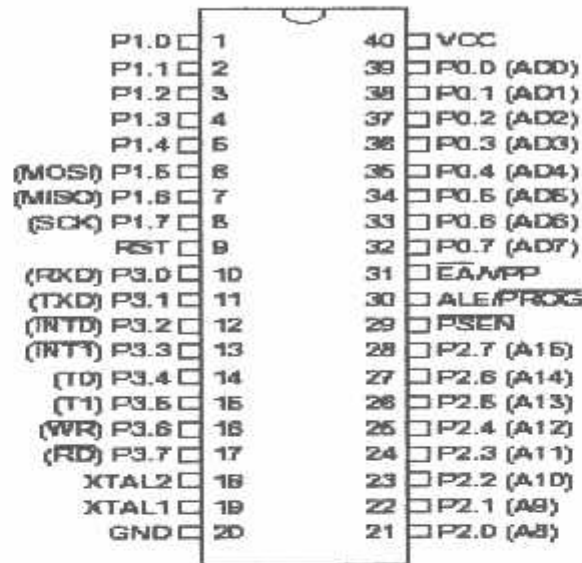
2.1.2 Arsitektur AT89S51

Arsitektur mikrokontroler AT89S51 adalah sebagai berikut :

1. CPU (*Central Processing Unit*) 8-bit dengan *register A (accumulator)* dan B
 2. 16-Bit *Program Counter (PC)* dan *Data Pointer (DPTR)*.
 3. 8- Bit *Program Status Word (PSW)*.
 4. 4-Bit *Stack Pointer (SP)*.
 5. 4 Kbyte *internal EPROM*.
 6. 128 byte *internal RAM*.
 - 4 *bank register*, masing-masing berisi 8 byte
 - 16 byte alamat serbaguna yang dapat diakses sebagai byte atau bit, tergantung *software* yang digunakan.
 - 80 byte *general purpose memory data*.
 7. 32 pin *input-output* tersusun atas P0-P3, masing-masing 8-bit.
 8. 2 buah 16-bit *Timer/Counter*.
 9. 2 buah *port serial full duplex*
 10. *Control Register*, antara lain : TCON, SCON, PCON, IP, dan IE
 11. 5 buah sumber interupsi (2 buah sumber interup eksternal dan 3 buah sumber *internal*).
 12. Osilator dan *Clock Internal*.
 13. *Watch Dog Programmable Timer*.
 14. *ISP Port* .
-

2.1.3 Konfigurasi Pin-pin Mikrokontroller AT89S51

Konfigurasi kaki-kaki Mikrokontroller AT89S51 terdiri dari 40 pena (pin), seperti pada gambar dibawah ini :



Gambar 2-2 Konfigurasi pin-pin AT89S51^[2]

Fungsi dari tiap-tiap pena adalah sebagai berikut :

1. VCC, Pin 40

Merupakan pin positif sumber tegangan 5 volt DC.

2. GND (ground), Pin 20

Merupakan pin grounding sumber tegangan.

3. Port 0, Pin 32 - 39

Merupakan port input dua arah dan dikonfigurasi sebagai *multipleks* dua bus alamat rendah (A0-A7) dan data selama pengaksesan program memori dan data internal.

² Data sheet AT89S51, <http://www.atmel.com> hal 2

4. Port 1, *Pin 1 – 8*

Merupakan port input dua arah dengan pull-up dan juga menerima *Low-order address byte* selama memprogram dan verifikasi dari flash.. Pada mikrokontroller AT89S51 port 1 memiliki 3 pin dengan fungsi khusus.

Tabel 2.1. Fungsi Khusus Port 1³¹

Port Pin	Alternative Functions
P1.5	MOSI (<i>used for In-system Programming</i>)
P1.6	MOSI (<i>used for In-system Programming</i>)
P1.7	SCK (<i>used for In-Programming</i>)

5. Port 2, *Pin 21 - 28*

Merupakan port I/O dengan *internal pull-up*. Mengeluarkan *address* tinggi selama pengambilan (*fetching*) program memori external. Selama pengaksesan ke external data memori, port 2 mengeluarkan isi SFR (*Special Function Register*). Menerima *address* dan beberapa sinyal control selama pemrograman.

6. Port 3, *Pin 10 - 17*

Merupakan port I/O dengan *internal pull-up*. Port 3 juga memiliki fungsi khusus, yaitu:

³¹ Data sheet AT89S51, <http://www.Atmel.com/hot> 4

Tabel 2.2. Fungsi Khusus Port 3^[4]

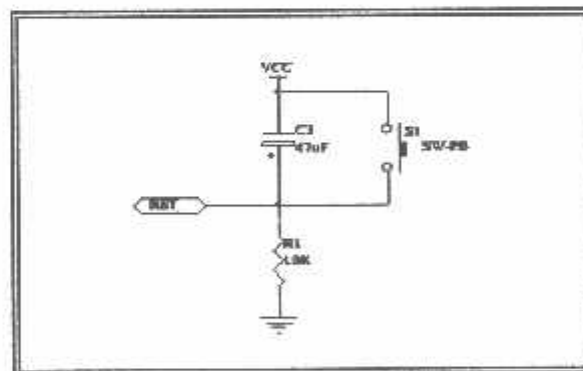
Port Pin	Alternative Funtions
P3.0	RXD (<i>serial input port</i>)
P3.1	TXD (<i>serial output port</i>)
P3.2	$\overline{INT0}$ (<i>external interrupt 0</i>)
P3.3	$\overline{INT1}$ (<i>external interrupt 1</i>)
P3.4	T0 (<i>timer 0 external input</i>)
P3.5	T1 (<i>timer 1 external input</i>)
P3.6	\overline{WR} (<i>internal data memory write strobe</i>)
P3.7	\overline{RD} (<i>external memory read strobe</i>)

7. Reset, Pin 9

Perubahan taraf tegangan dari rendah ke tinggi akan mereset AT 89S51.

$$T = R.C \ln 2$$

$$V_c = VCC (1 - e^{-t/RC})$$



Gambar 2-3 Rangkaian Reset^[5]

⁴ Data sheet AT89S51, <http://www.atmel.com> hal 5

⁵ Sumber : Perancangan

8. ALE/PROG, *Pin 30*

Pulsa output ALE digunakan untuk proses-proses *'latching' byte address* rendah (A0-A7) selama pengaksesan ke external memori. Pin ini juga digunakan untuk memasukkan pulsa program (prog) selama pemrograman.

9. PSEN, *Pin 29*

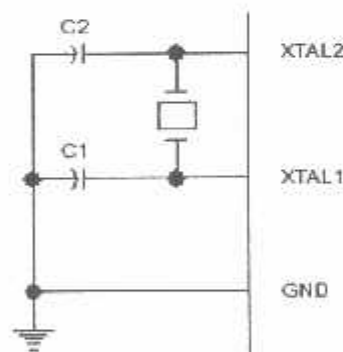
Merupakan strobe baca ke program memori eksternal.

10. EA/VPP, *Pin 31*

External Address Enable (EA) digroundkan jika mengakses memori eksternal, akan dihubungkan ke VCC jika digunakan untuk mengakses memori internal.

11. X-TAL1 dan X-TAL2, *Pin 19 dan Pin 18*

Kaki ini dihubungkan dengan kristal bila menggunakan osilator internal. XTAL1 merupakan input inverting osilator amplifier sedangkan X-TAL2 merupakan output inverting osilator amplifier.



Gambar 2-4 Rangkaian Clock^[6]

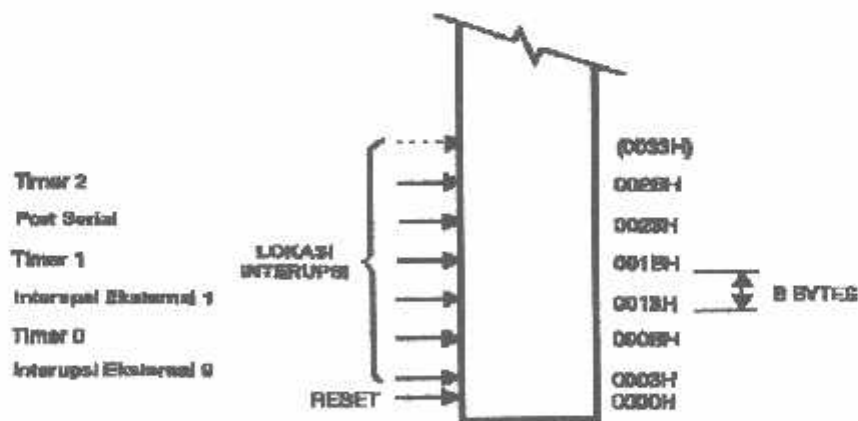
⁶ Data sheet AT89S51, <http://www.Atmel.com>, hal 11

2.1.4 Organisasi Memori

Organisasi memori pada mikrokontroler AT89S51 dapat dibagi menjadi dua bagian besar yaitu memori program dan memori data. Pembagian tersebut didasarkan atas fungsi dari penyimpanan data maupun program. Memori program digunakan untuk menyimpan instruksi-instruksi yang akan diajarkan oleh mikrokontroler, sedangkan memori data digunakan sebagai tempat menyimpan instruksi-instruksi yang sedang diolah mikrokontroler.

Program mikrokontroler disimpan dalam memori program berupa ROM. Mikrokontroler AT89S51 dilengkapi dengan ROM internal, sehingga untuk menyimpan program tidak digunakan ROM eksternal yang terpisah dari mikrokontroler. Agar tidak menggunakan memori program eksternal, EA (*Eksternal Address enable*) dihubungkan dengan Vcc.

Memori program mikrokontroler menggunakan alamat 16 bit mulai 0000_H-0FFF_H, sehingga kapasitas penyimpanan program maksimal adalah 4Kbyte. Sinyal / PSEN (*Program Strobe Enable*) tidak digunakan jika menggunakan memori internal.



Gambar 2-5 Memori Program^[7]

⁷ Aglianto Eko Putra, *Belajar Mikrokontroler AT89C51/52/55 teori dan Aplikasi*. Penerbit Gava Media, Hal 4

Selain program mikrokontroller AT 89S51 juga memiliki data internal 128 *byte* dan mampu mengakses memori data eksternal sebesar 64Kb. Semua memori data internal dapat dialamati dengan data langsung atau tidak langsung. Ciri dari pengalamatan langsung adalah *operand* adalah alamat *register* yang berisi alamat data yang akan diolah. Sebagian memori tersebut dapat dialamati dengan memori satu bit. Untuk membaca data digunakan sinyal / RD sedangkan untuk menulis data digunakan sinyal / WR.

2.1.5 SFR (*Special Function Register*)

Register Fungsi Khusus (*Special Function Register*) terletak pada 128 *byte* bagian atas memori data internal dan berisi *register-register* untuk pelayanan *latch port*, *timer*, *program status words*, *control peripheral* dan sebagainya. Alamat register fungsi khusus ditunjukkan pada tabel 2.3 dibawah ini:

Tabel 2.3. *Special Function Register*

Simbol	Nama Register	Alamat
ACC	<i>Accumulator</i>	E0 _H
B	<i>Register B</i>	F0 _H
PSW	<i>Program Status Word</i>	D0 _H
SP	<i>Stack Pointer</i>	81 _H
DPTR	<i>Data Pointer 2 Byte</i>	
DPL	Bit Rendah	82 _H
DPH	Bit Tinggi	83 _H

P0	<i>Port 0</i>	80 _H
P1	<i>Port 1</i>	90 _H
P2	<i>Port 2</i>	A0 _H
P3	<i>Port 3</i>	B0 _H
IP	<i>Interupt Priority Control</i>	D8 _H
IE	<i>Interupt Enable Control</i>	A8 _H
TMOD	<i>Timer/Counter Mode Control</i>	89 _H
TCON	<i>Timer/Counter Control</i>	88 _H
TH0	<i>Timer/Counter 0 High byte</i>	8C _H
TL0	<i>Timer/Counter 0 Low byte</i>	8A _H
TH1	<i>Timer/Counter 1 High byte</i>	8D _H
TL1	<i>Timer/Counter 1 Low</i>	8B _H
SCON	<i>Serial Control</i>	98 _H
SBUF	<i>Serial Data Buffer</i>	99 _H
PCON	<i>Power Control</i>	87 _H

Beberapa macam *register* fungsi khusus yang sering digunakan adalah sebagai berikut :

- *Accumulator* (ACC) merupakan *register* untuk penambahan dan pengurangan. Perintah *mnemonic* untuk mengakses akumulatur disederhanakan sebagai A.
- *Register B* merupakan *register* khusus yang berfungsi melayani operasi perkalian dan pembagian.

- *Register R* merupakan delapan set *register* yang dinamakan R0, R1, R2, R3, R4, R5, R6 dan R7, fungsi dari *register-register* ini adalah sebagai *register* yang membantu penyimpanan data yang menggunakan banyak operasi. *Register-register* ini yang membantu akumulator dalam melakukan operasi antara dua operan.
- *Stack Pointer (SP)* merupakan *register* 8 bit yang dapat diletakkan dialamat manapun pada RAM *internal*.
- *Data Pointer (DPTR)* terdiri dari dua *register*, yaitu *register* untuk byte tinggi (*Data Pointer High, DPH*) dan *register* untuk byte rendah (*Data Pointer Low, DPL*) yang berfungsi untuk mengunci alamat 16 bit. DPTR berfungsi untuk menunjuk suatu lokasi data, namun pada beberapa perintah DPTR digunakan untuk mengakses memori eksternal.
- *PC (Program Counter)* merupakan alamat 16 bit yang menginstruksikan AT89S51 alamat instruksi yang selanjutnya akan dilaksanakan. Saat inisialisasi AT89S51, PC terisi dengan 00000h dan akan bertambah satu setiap kali instruksi telah dilaksanakan. Harga PC tidak dapat langsung dirubah dengan menggunakan perintah MOV PC,2340h, namun dengan perintah LJMP 2340 yang akan mengisi PC dengan 2340h..
- *Program Status Word (PSW)* berisi bit-bit status yang berkaitan dengan kondisi CPU saat itu. PSW terletak pada alamat D0H.

PSW

D0H PSW.7 PSW.6 PSW.5 PSW.4 PSW.3 PSW.2 PSW.1 PSW.0

CY	AC	F0	RS1	RS0	OV	-	P
----	----	----	-----	-----	----	---	---

1. *CY (Flag Carry)*

Flag carry, yang terletak pada alamat D7H, berfungsi sebagai pendeteksi terjadinya kelebihan pada operasi penjumlahan, atau terjadinya peminjaman (*borrow*) pada operasi pengurangan. Misalnya, jika data pada akumulator adalah FFH dan dijumlahkan dengan bilangan satu atau lebih, maka akan terjadi kelebihan sehingga akan membuat *carry* menjadi *set*. Demikian juga apabila data pada akumulator adalah 00H dan dikurangkan dengan bilangan satu atau lebih, akan terjadi peminjaman sehingga membuat *carry* juga menjadi *set*.

2. *AC (Flag Auxiliary Carry)*

Flag auxiliary carry akan selalu dalam kondisi *set* apabila pada saat proses penjumlahan terjadi *carry* dari bit ketiga hingga bit keempat.

3. *Flag 0*

Flag 0 dapat digunakan untuk tujuan umum tergantung pada kebutuhan pemakai.

4. *RS (Register Select)*

Bit Pemilih *Bank Register (Register Bank Select Bits)* RS0 dan RS1 digunakan untuk menentukan lokasi dari *bank register (R0-R7)* pada memori. RS0 dan RS1 selalu bernilai 0 setiap kali sistem di reset sehingga lokasi dari *register R0* hingga *R7* akan berada pada alamat 00H hingga 07H.

5. OV (*Flag Overflow*)

Flag overflow akan berada pada kondisi set jika pada operasi aritmatik menghasilkan bilangan yang lebih besar daripada 128 atau lebih kecil dari -128.

6. P (bit paritas)

Bit paritas akan berada pada kondisi set jika jumlah bit 1 dalam akumulator adalah ganjil dan akan berada pada kondisi *clear* jika jumlah bit 1 dalam akumulator adalah genap. Misalnya, data yang tersimpan pada akumulator adalah 10101110b atau AEH maka *parity bit* akan berada pada kondisi *set*. Data AEH mempunyai lima bit yang berkondisi 1 atau dapat disebut mempunyai bit 1 dalam jumlah yang ganjil.

- *Port 0* sampai *Port 3* merupakan *register* yang berfungsi untuk membaca dan mengeluarkan data pada port 0,1,2 dan 3. Masing-masing *register* ini dapat dialamati per byte maupun per bit.
 - *Control Register* terdiri dari register yang mempunyai fungsi kontrol. Untuk mengontrol sistem interupsi, terdapat dua *register* khusus yaitu *register IP (Interupt Priority)* dan *register IE (Interupt Enable)*. Untuk mengontrol *timer/counter* terdapat dua *register* khusus yaitu register TCON (*Timewr Counter Control*) serta *port serial* menggunakan *register SCON (Serial Port Control)*.
-

2.1.6 Metode Pengalamatan

1). Pengalamatan Langsung

Pengalamatan langsung dilakukan dengan memberikan nilai ke suatu *register* secara langsung. Untuk melaksanakan pengalamatan langsung digunakan tanda #.

Contoh : MOV A, #0A

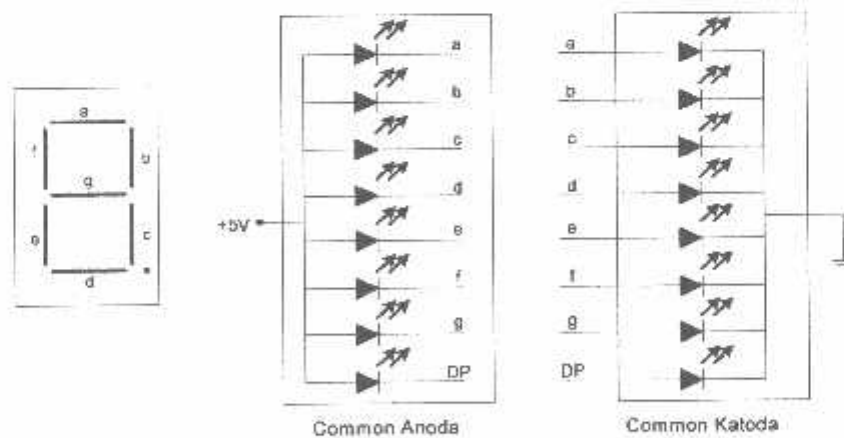
2). Pengalamatan Tak Langsung

Operand pengalamatan tak langsung menunjuk ke sebuah *register* yang berisi lokasi alamat memori yang akan digunakan dalam operasi. Lokasi yang nyata tergantung pada isi *register* saat instruksi dijalankan. Untuk melaksanakan pengalamatan tak langsung digunakan simbol @.

Contoh : ADD A, @RO

2.2 Display

Untuk menampilkan angka dapat digunakan display Seven Segment. Display ini ada dua macam, yaitu : Seven Segment Common Anoda dan Seven Segment Common Katoda.



Gambar 2-6 Seven Segment Common Anoda & Common Katoda^[8]

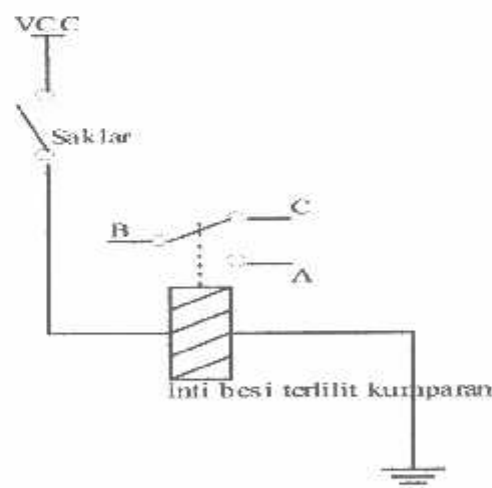
⁸ Malvino, Barnwi-Tjja, *Aproksimasi Rangkaian Semikonduktor*, edisi keempat. Hal 57

Jika Seven Segment digunakann untuk membuat indikator multi digit metode penggerak yang paling efisien adalah sistem multiplexing. Walaupun LED-LED tersebut didrive oleh arus yang tinggi tetapi dilaksanakan secara bersamaan sehingga disipasi daya rata-rata.

Clock display yang bekerja pada 1KHz atau lebih, menyebabkan setiap display seven segment dipilih secara bergiliran dan disambungkan dengan data masukan yang tepat. Semua seven segment yang sama dari setiap display dihubungkan dengan saluran bus bersama, yang dihubungkan dengan IC dekoder/driver BCD to seven segment.

2.3 Relay

Relay adalah komponen elektronik yang terdiri dari sebuah lilitan kawat (kumparan/koil) yang terlilit pada sebuah besi lunak. Jika kumparan dialiri arus listrik maka inti besi akan menjadi magnet dan menarik pegas sehingga kotak AB terhubung dan BC terputus.

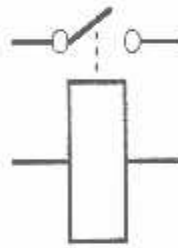


Gambar 2-7 Cara Kerja Relay

Relay merupakan suatu alat untuk menghubungkan atau memerlukan kontak antara komponen yang satu dengan yang lain. Dalam memutus atau menghubungkan kontak digerakkan oleh fluksi yang ditimbulkan dari adanya medan magnet listrik yang dihasilkan oleh kumparan yang melilit pada besi lunak.

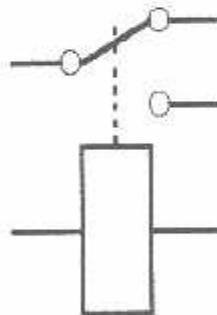
Ada beberapa macam relay, antara lain:

- SPST (*Single Pin Single Terminal*)



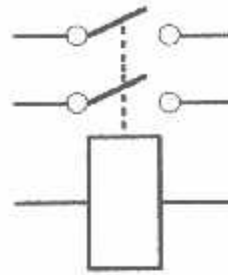
Gambar 2-8 Relay SPST

- SPDT (*Single Pin Dual Terminal*)



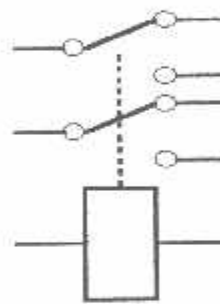
Gambar 2-9 Relay SPDT

- DPST (*Dual Pin Single Terminal*)



Gambar 2-10 Relay DPST

- DPDT (*Dual Pin Dual Terminal*)



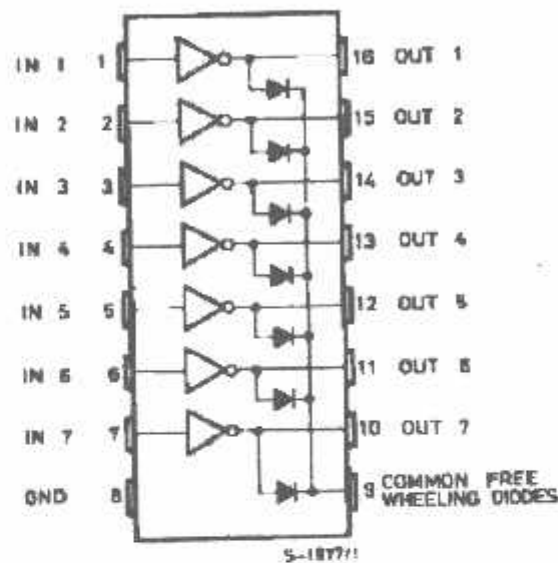
Gambar 2-11 Relay DPDT

2.4 IC ULN 2003

Pada IC ULN 2003 didalamnya terdapat rangkaian penguat Darlington. Untuk satu IC ULN2003 terdapat 7 pasang rangkaian Darlington NPN yang tersusun dalam rangkaian *common catoda*. Rangkaian Darlington ini digunakan sebagai saklar. Pada masing-masing rangkaian Darlington arus kolektornya sebesar 500mA. Rangkaian Darlington yang ada di dalam IC ULN 2003 dapat diparalel guna untuk kebutuhan arus yang besar. Karenanya IC ini dapat diaplikasikan untuk *driver relay*, *driver lampu*, *driver display* dan *logic buffer*. Pada skripsi ini rangkaian Darlington yang ada pada IC ULN 2003 digunakan

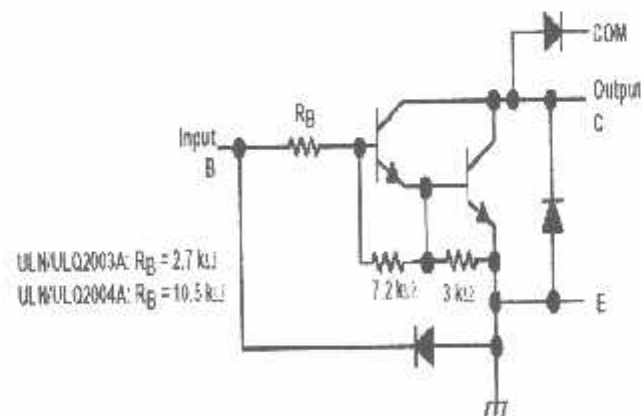
sebagai *driver* relay yang digunakan untuk mengendalikan ON/OFF pompa atau sebagai saklar pompa.

Adapun pin-pin koneksi yang ada dalam IC ULN 2003L dapat dilihat pada gambar 2-12 berikut ini:



Gambar 2-12 Pin-Pin Koneksi Dalam IC ULN 2003^[9]

Sedangkan gambar untuk setiap rangkaian Darlington pada IC ULN 2003L dapat dilihat pada gambar 2-13.



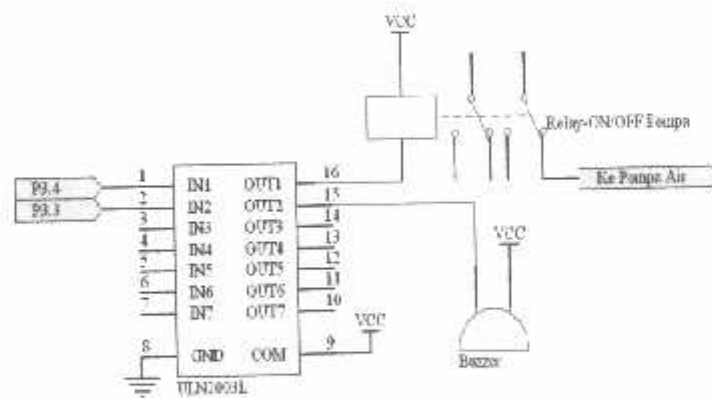
Gambar 2-13 Rangkaian Darlington didalam IC ULN 2003^[10]

⁹ DataSheet ULN 2003A, Texas Instrumen Incorporated , Hal.2
¹⁰ DataSheet ULN 2003A, Texas Instrumen Incorporated , Hal.3

Untuk driver pengerak relay digunakan IC ULN2003 dan relay sebagai komponen utamanya, IC ULN2003 dapat terpicu dengan tegangan 5 Volt dengan tegangan hubung sebesar 100 Volt dan arus maksimum yang diperbolehkan sebesar 500mA dengan suhu kerja dari -20°C sampai 80°C dengan data yang ada diatas maka IC ULN2003 mampu digunakan untuk menghidupkan dan mematikan relay yang hanya memiliki tegangan maksimal sebesar 12 Volt dengan resistansi kumparan sebesar 400 Ω jadi dapat diketahui arus relay sebesar:

$$\begin{aligned} \text{Dimana: } I_{\text{relay}} &= \frac{VCC}{R_{\text{relay}}} \\ &= \frac{12}{400} \\ &= 30 \text{ mA} \end{aligned}$$

Relay ini berfungsi untuk menghidupkan dan mematikan pompa air.



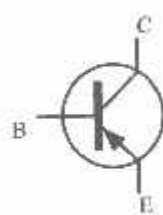
Gambar 2-14 Rangkaian IC ULN2003 sebagai driver Relay dan driver buzzer^[11]

¹¹ Sumber : Perancangan

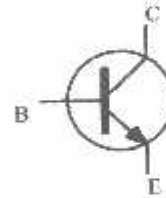
2.5 Transistor

Transistor adalah suatu komponen aktif yang dibuat dari bahan semikonduktor. Apabila kita mendoping semikonduktor untuk mendapatkan kristal NPN dan PNP, maka kristal ini disebut *Transistor Junction*. Daerah tipe N mempunyai banyak *hole*. Jadi *transistor junction* mempunyai dua macam pembawa muatan yaitu electron bebas daerah N dan *hole* pada daerah P. Oleh karena itu transistor junction disebut juga transistor dua kutub (*bipolar*).

Transistor bipolar ada dua macam yaitu transistor jenis NPN dan PNP. Adapun symbol dari kedua transistor seperti pada gambar 2-15 berikut ini :



Transistor PNP

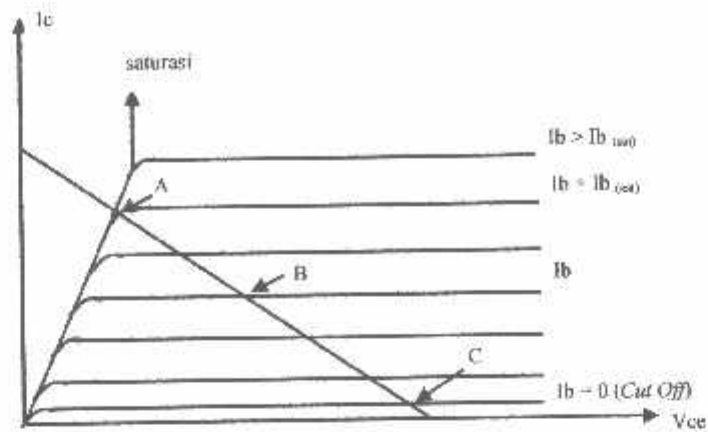


Transistor NPN

Gambar 2-15 Simbol Transistor Dwikutub^[12]

Daerah kerja dari transistor terbagi menjadi tiga yaitu : daerah kerja *cut off*, daerah kerja *saturasi* dan daerah kerja *aktif*. Untuk lebih jelasnya mengenai daerah kerja Transistor dapat dilihat pada gambar dibawah ini :

¹² Malvino, Barnwi-Tjia, *Aproksimasi Rangkaian Semikonduktor*, edisi keempat, Hal 124



Gambar 2-16 Garis Beban Transistor^[13]

A = Penjenuhan (saturasi)

B = Titik Kerja

C = Titik Sumbat (*Cut Off*)

2.5.1 Tiga Daerah Transistor

Berdasarkan pada gambar 2-15 di atas maka dapat dilihat bahwa transistor mempunyai 3 daerah yaitu : Basis, Kolektor dan Emitor. Pada transistor NPN mempunyai dua junction , yaitu *junction* antara Emitor dan Basis serta *junction* antara Basis dan Kolektor. Oleh karena itu, transistor bersifat seperti dua buah dioda.

Sedangkan pada transistor PNP adalah kebalikan dari transistor NPN khususnya untuk karakteristik arus dan tegangannya.

¹³ Malvino, Barnwi-Tjja, *Apresiasi Rangkaian Semikonduktor*, edisi keempat, Hal 139

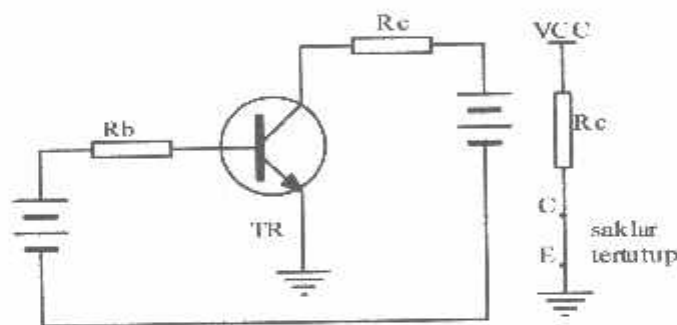
2.5.2 Transistor Sebagai Saklar

Adapun transistor yang digunakan sebagai saklar pada skripsi ini adalah transistor C 9013. Transistor ini merupakan transistor bipolar dengan tipe NPN. Transistor yang digunakan sebagai saklar harus dikondisikan dalam dua kondisi, yaitu :

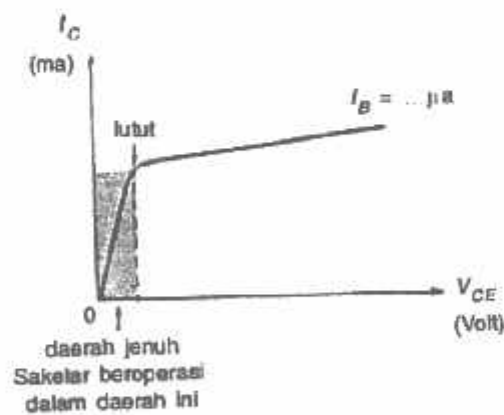
1. Transistor Dalam Keadaan Jenuh (saturasi), maka berlaku :

- Kuat arus (I_c) mencapai maksimum
- Nilai V_{cc} sama dengan 0 volt
- Tegangan pada beban sama dengan tegangan sumber ($V_{cc}=V_{RC}$)

Untuk lebih jelasnya dapat dilihat pada gambar dibawah ini :



Gambar 2-17 Transistor Dalam Keadaan Saturasi^[14]



Grafik 2-18 Daerah jenuh Transistor^[15]

¹⁴ Malvino, Barnwi-Tjia, *Aproksimasi Rangkaian Semikonduktor*, edisi keempat, Hal 137

¹⁵ WASITO S, *Vademekum Elektronika*, edisi kedua, hal 184

Untuk menghitung resistansi pada basis menggunakan rumus :

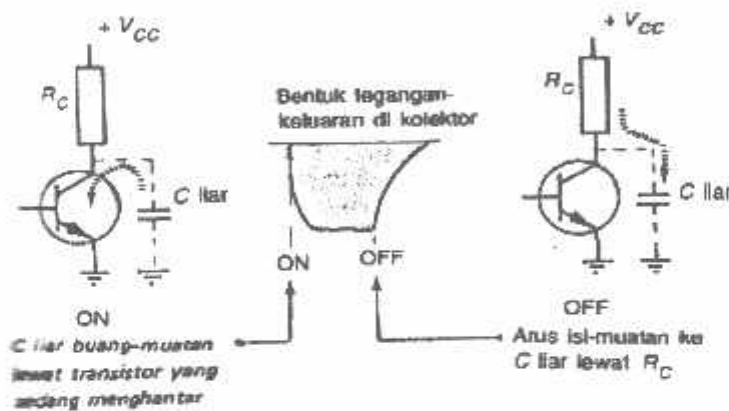
$$V_{cc} - I_c R_c - V_{ce} = 0$$

Karena keadaan saturasi $V_{ce} = 0$ volt, maka rumusnya menjadi :

$$V_{cc} - I_c R_c = 0$$

$$I_c = \beta_{dc} \cdot I_b$$

$$I_b = \frac{V_{cc} - V_{be}}{R_b}$$



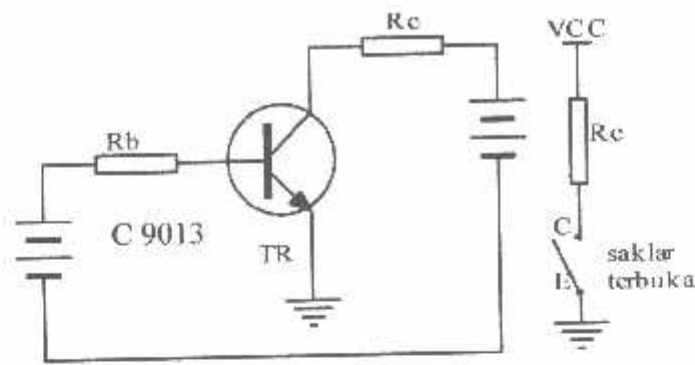
Gambar 2-19 Cara kerja Transistor sebagai saklar^[16]

2. Transistor Dalam Keadaan *Cut Off* (sumbat)

Transistor dalam keadaan *cut off* (sumbat) berlaku hal-hal sebagai berikut :

- Nilai arus I_b sama dengan 0 volt
- Nilai arus I_c sangat kecil sekali sehingga dapat diabaikan
- Besarnya V_{cc} sama dengan V_c

¹⁶ WASITO S. Vademekum Elektronika, edisi kedua, hal 185



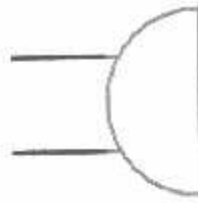
Gambar 2-20 Transistor dalam Keadaan **Cut Off** (sumbat)^[17]

2.6 Buzzer

Buzzer mempunyai fungsi sebagai pemberi tanda atau isyarat dalam bentuk suara sehingga akan dengan cepat mengetahui akan adanya tanda peringatan (*warning*). Buzzer konvensional berupa sebuah koil atau kumparan yang apabila di aliri arus listrik maka koil akan menarik pemukul ke logam sehingga berbunyi.

Sementara buzzer yang lebih praktis saat ini menggunakan speaker kecil yang berupa dua buah lapisan (elektroda). Speaker semacam ini disebut sebagai piezoelektrik yang banyak dipakai pada speaker tweeter jenis kristal yang mengeluarkan nada-nada tinggi pada system audio. Adapun symbol sebuah buzzer dapat dilihat pada gambar 2-21 dibawah ini :

¹⁷ Malvino, Barnwi-Tjia, *Aproksimasi Rangkaian Semikonduktor*, edisi keempat, Hal 137



Gambar 2-21 Symbol Buzzer^[18]

2.7 Push Button

Push Button merupakan sebuah saklar tekan, yang bekerja apabila ditekan. Cara kerjanya apabila ditekan maka kondisi saklar menjadi ON, sebaliknya bila tidak ditekan kondisi saklar menjadi OFF. Berikut dibawah ini symbol Push Button dapat dilihat pada gambar 2-22 :



Gambar 2-22 Symbol Switch Push Button^[19]

¹⁸ Dedy Rusmadi, Mengenal Teknik Elektronika, 1999, CV Pionir Jaya, Hal 153

¹⁹ Dedy Rusmadi, Mengenal Teknik Elektronika, 1999, CV Pionir Jaya, Hal 108

BAB III

PERANCANGAN DAN PEMBUATAN ALAT

Pada bab ini akan dibahas mengenai peralatan yang dirancang dan akan direalisasikan sebagaimana fungsinya. Adapun perencanaan dan pembuatan alat meliputi : perencanaan dan pembuatan perangkat keras serta perencanaan dan pembuatan perangkat lunak secara garis besarnya.

3.1 Latar belakang Tandon Air Mojolangu

Tandon Air Mojolangu ini terletak disebelah utara bundaran Jln. Soekarno-Hatta. Tandon air Mojolangu ini dibangun oleh PDAM kotamadya Malang pada tahun 1992 dengan ukuran :

Panjang = 15 meter

Lebar = 15 meter

Tinggi = 4 meter

Dengan kapasitas air penuh sebanyak $\pm 850\text{m}^3$ air. Tandon air ini berfungsi sebagai tempat transit air dari sumber air Wendit yang seterusnya akan didistribusikan ke tandon air Dinoyo dan Candi Badut. Dan sebagian lagi langsung didistribusikan ke pelanggan. Untuk daerah pelayanan yang langsung didistribusikan ke pelanggan meliputi :

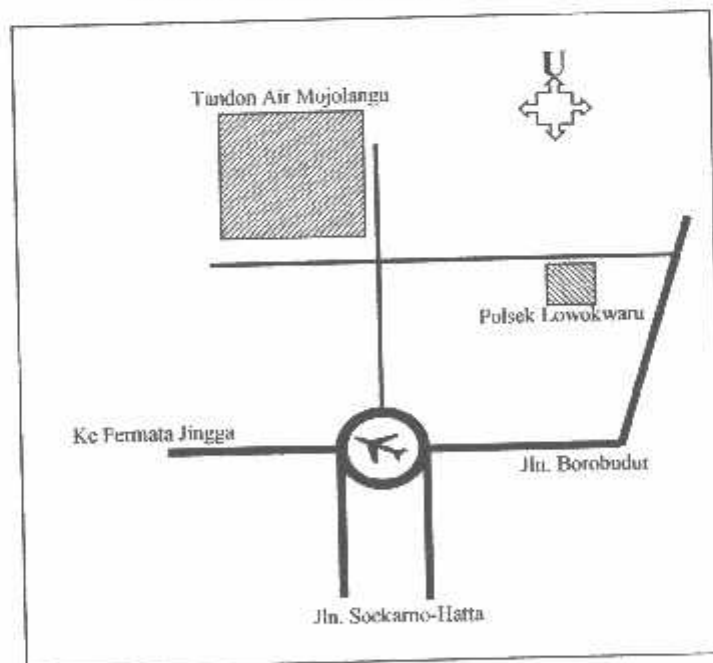
- Wilayah Permata Jingga sebesar $\pm 150\text{m}^3$
- Wilayah Griya Shanta sebesar $\pm 250\text{m}^3$

- Wilayah Perumahan Borobudur sebesar $\pm 200\text{m}^3$
- Wilayah Ikan Tawar sebesar $\pm 100\text{m}^3$

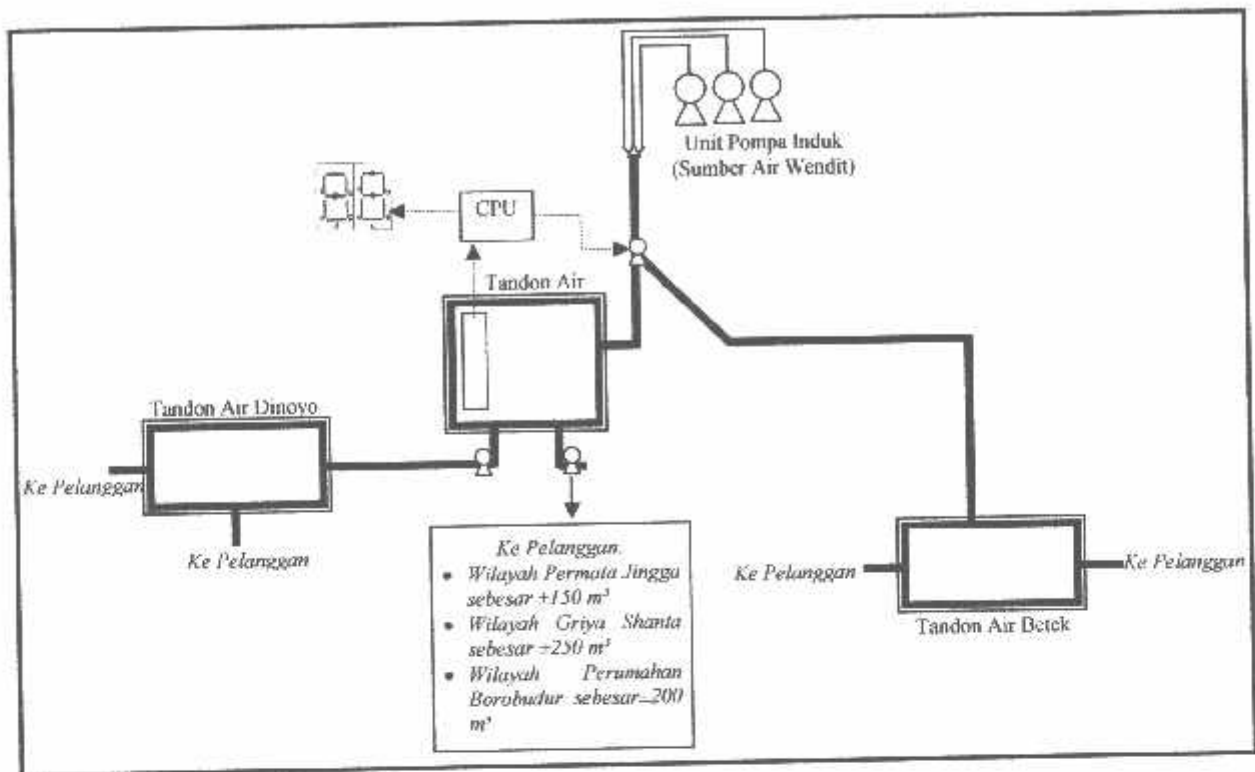
Adapun volume air yang masuk melalui pipa IN tandon sebesar $\pm 350 - 450$ l/dt dan untuk volume air yang keluar dari pipa OUT tandon yang dialirkan ke Tandon Dinoyo sebesar ± 75 l/dt sisanya langsung ke pelanggan seperti yang tercantum diatas.



Gambar 3-1 Tandon Air Mojolangu



Gambar 3-2 Denah Letak Tandon Air Mojolangu



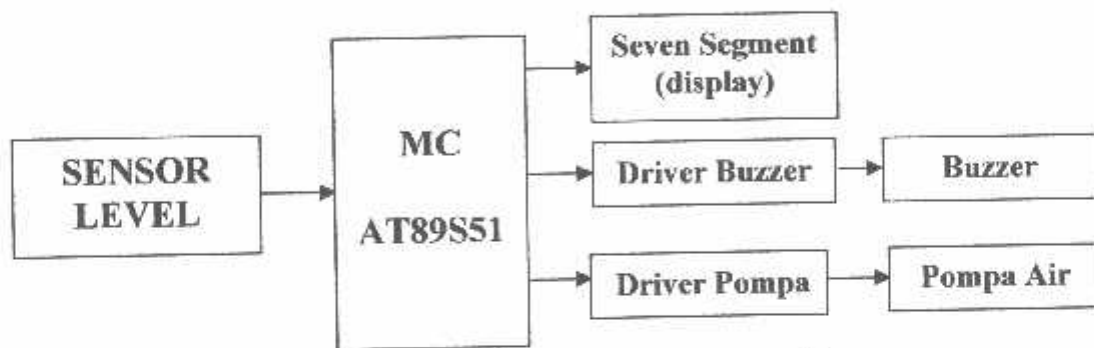
Gambar 3-3 Sketsa Alur Disdtribusi air

3.2 Perancangan Perangkat Keras

Pada perancangan alat ini untuk tandon air menggunakan tandon simulasi. Pembuatan tandon air simulasi dengan ukuran (panjang×lebar×tinggi) : 39×39×50 cm dan sensor level berupa elektroda yang diletakkan didalam tandon simulasi dibuat untuk mensimulasikan alat, dengan perencanaan dan prinsip kerja alat yang dirancang sesuai dengan peralatan yang sebenarnya.

Pada dasarnya alat ini terbagi menjadi bagian sensor level air, bagian Mikrokontroller AT89S51 yang berfungsi untuk mengolah data dari masukan sensor, bagian driver pompa air, bagian display (*seven segment*), dan bagian rangkaian buzzer.

Komponen utama dari perangkat ini adalah Mikrokontroller AT89S51 yang berfungsi sebagai unit pemroses utama (central prossecing unit) dalam perencanaan dan pembuatan alat display informasi ketinggian level air digital pada tandon Mojolangu. Berikut adalah diagram blok perencanaan dan pembuatan alat display informasi ketinggian level air digital pada tandon Mojolangu berbasis AT89S51 dapat dilihat dibawah ini :



Gambar 3-4 Blok Diagram Perencanaan Alat

Adapun Fungsi dari tiap-tiap blok diagram dijelaskan sebagai berikut :

1. SENSOR

Sensor adalah sebagai inputan MC AT89S51 untuk mendeteksi ketinggian level air pada tandon dengan menggunakan 10 tingkat level.

2. MC AT89S51

Mikrokontroller berfungsi sebagai unit pemroses utama (central prossecing unit) dalam alat ini.

3. DISPLAY

Display yang terdiri 2 buah Seven Segment berfungsi sebagai tampilan berupa angka 2 digit yang menunjukkan informasi level air.

4. BUZZER

Buzzer berfungsi sebagai tanda peringatan/alarm bahwa air berada pada level rendah (level 2) atau level tinggi (level 9).

5. DRIVER POMPA

Adalah system yang akan mengaktifkan atau menon-aktifkan pompa setelah mendapat perintah dari mikrokontroller.

6. POMPA AIR

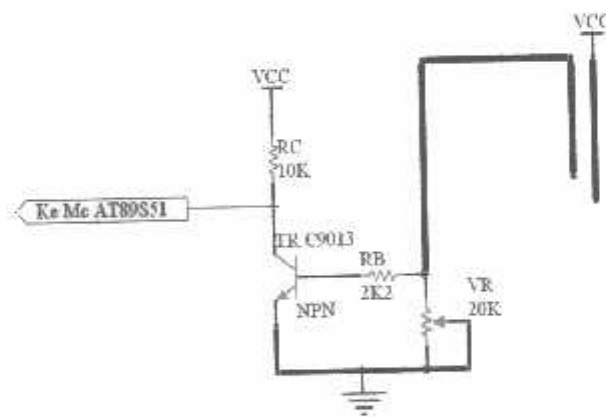
Berfungsi untuk memompa air (menyedot air dari sumber air) menuju tandon air.

3.3 Prinsip Kerja

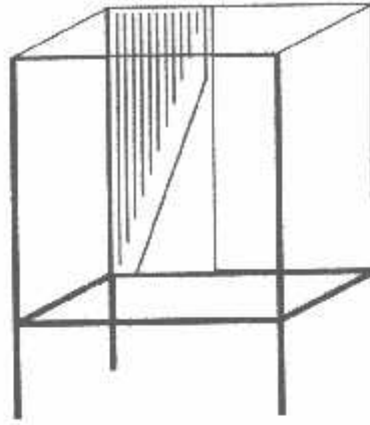
Cara kerja dari alat ini adalah apabila tandon air terisi oleh air dan menyentuh sensor level yang berupa elektroda yang terpasang pada salah satu dinding tandon, maka sensor akan memberikan inputan kepada mikrokontroller yang selanjutnya akan diproses dan ditampilkan datanya berupa 2 digit angka melalui seven-segment. Dua digit angka tersebut menunjukkan posisi air pada tandon air. Sensor level yang terpasang pada tandon sebanyak 10 buah yang menunjukkan 10 level ketinggian air. Apabila air menyentuh dan mengaktifkan sensor pada level 2 maka buzzer akan berbunyi yang mengisyaratkan bahwa air ditandon akan habis dan secara otomatis mikrokontroller memberikan perintah pada driver pompa untuk mengaktifkan pompa air. Pompa air akan berhenti secara otomatis setelah diberi perintah oleh mikrokontroller, apabila air sudah menyentuh sensor level pada level 9. Pada level 9 ini buzzer juga akan berbunyi untuk mengisyaratkan bahwa air akan penuh .

3.4 Sensor Level Air

Sensor yang dipakai adalah sensor yang berupa elektroda dengan system kerja aktif LOW yaitu apabila elektroda tidak terhubung dengan media penghubung (Air) maka tegangan output yang diinputkan ke mikrokontroller adalah +5Volt. Sistem kerja dari sensor elektroda ini yaitu ada 2 buah probe yang akan bekerja apabila ada media yang menghubungkannya. Dalam perancangan alat ini media yang dipakai/menghubungkan adalah Air. Air mempunyai sifat tidak bagus sebagai konduktor dan tidak bagus pula sebagai isolator. Dalam rangkaian sensor ini menggunakan transistor C9013 yang berfungsi sebagai transistor saklar, resistor sebesar $10K\Omega$, resistor $2K2\Omega$, variable resistor $20K$ dan lempengan tembaga yang dilapisi timah untuk menghindaris korosi terhadap air. Untuk lebih jelas dapat dilihat gambar rangkaian sensor level air berikut ini :



Gambar 3-5 Rangkaian Sensor Level Air



Gambar 3-6 Letak Sensor Didalam Tandon

Untuk mendapatkan nilai-nilai resistansi dari rangkaian sensor diatas, berdasarkan datasheet :

$$V_{BE} = 0,7 \text{ Volt} ; V_{CC} = 5 \text{ Volt} ; I_c = 650\mu A$$

Maka dapat digunakan persamaan sebagai berikut :

$$\begin{aligned} R_C &= \frac{V_{CC}}{I_c} \\ &= \frac{5V}{650\mu A} \\ &= 7,69 \text{ K}\Omega \end{aligned}$$

Karena dipasaran tidak ada resistor sebesar $7,69\text{K}\Omega$, maka digunakan resistor $10\text{K}\Omega$

Sedangkan untuk mencari tahanan R_B digunakan rumus :

$$\begin{aligned} I_B &= \frac{I_c}{\beta_{DC}} \\ &= \frac{650\mu A}{100} \\ &= 6,5\mu A \end{aligned}$$

$$\begin{aligned}
 R_B &= \frac{V_B - V_{BE}}{I_B} \\
 &= \frac{0,71V - 0,7}{6,5\mu A} \\
 &= 1,54 \text{ K}\Omega
 \end{aligned}$$

Karena resistor dengan nilai 1,54 K Ω juga tidak ada dipasaran maka digunakan resistor dengan nilai 2K2 Ω

3.5 Mikrokontroler AT89S51

Mikrokontroler AT89S51 adalah sebuah chip IC yang terdiri dari 40 pin.

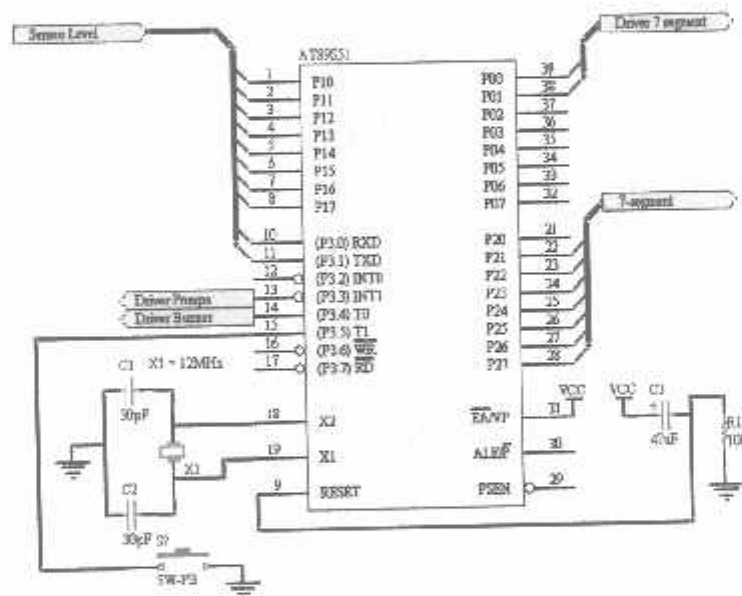
Dalam perencanaan system ini pin – pin yang digunakan adalah sebagai berikut :

Adapun fungsi dari masing – masing pin tersebut adalah :

1. Pin 1-8 dan 10-11 (P1.0 – P1.7 dan P3.0 – P3.1) merupakan port 1 dan 3 dari mikrokontroler yang digunakan sebagai inputan dari rangkaian sensor level.
2. Pin 13-15 (P3.3 – P3.5) merupakan port 3 dari mikrokontroler yang digunakan sebagai control yang terdiri dari :
 - a) Pin 13 (P3.3), INT1 berfungsi sebagai interrupt 1 yang berasal dari data inputan 2 untuk IC ULN2003
 - b) Pin 14 (P3.4), T0 berfungsi sebagai Timer 0 dan Timer 1 untuk mengaktifkan ULN2003
 - c) Pin 15 (P3.5), berfungsi sebagai inputan dari switch reset buzzer.
3. Pin 38-39 (P0.0 – P0.1) merupakan port yang digunakan sebagai output untuk driver seven segment

4. Pin 22-28 (P2.1 – P2.7) merupakan port 2 yang digunakan sebagai output display berupa seven segment
5. Pin 18 (XTAL 2) sebagai pembangkit Ossiator (clock) XTAL 2
6. Pin 19 (XTAL 1) sebagai pembangkit Ossiator (clock) XTAL 1
7. Pin 9 (RESET) berfungsi sebagai Reset
8. Pin 31 (\overline{EA}/VP) berfungsi sebagai Vcc +5 Volt

Mikrokontroller pada alat ini tidak dapat bekerja sendiri sehingga masih membutuhkan komponen-komponen pendukung lain, komponen-komponen tersebut saling berhubungan secara hardware dan juga software. Rangkaian mikrokontroller dapat dilihat pada gambar dibawah ini :



Gambar 3-7 Rangkaian Mikrokontroller AT89S51

3.5.1 Minimum Sistem AT89S51

Mikrokontroler AT89S51 dirancang untuk dapat berdiri sendiri, karena sudah terdapat 4 Kbytes PEROM, 128 x 8 bit RAM internal, 32 *Programmable I/O lines*, dan terdapat 2 x 16 bit timer/counters. Dari fasilitas-fasilitas tersebut dapat memfungsikan mikrokontroler AT89S51 untuk bekerja dalam *single chip*, maksudnya dengan sebuah mikrokontroler saja sudah dapat mengontrol kerja dari keseluruhan system. Dalam perancangan ini digunakan 1 buah mikrokontroler AT89S51.

⚡ ALE/PROG

Pulsa ALE (Address Latch Enable) hanya digunakan untuk akses ke eksternal memori. Sedangkan PROG digunakan untuk input program selama program *Flash* memori. Karena dalam perancangan ini menggunakan *single chip* maka untuk pin ALE/PROG tidak digunakan.

⚡ PSEN

Program Strobe Enable berfungsi membaca *strobe* ke program memori eksternal. Untuk itu PSEN tidak digunakan.

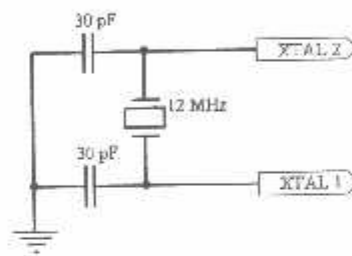
⚡ EA/Vpp

Logika yang diberikan pada pin ini menunjukkan kerja dari mikrokontroler AT89S51. Pin ini dihubungkan ke Vcc karena pada perancangan ini tidak memanfaatkan memori eksternal.

⚡ XTAL1 dan XTAL2

Kecepatan proses yang dilakukan oleh mikrokontroler ditentukan oleh sumber *clock* (waktu) yang dikendalikan oleh mikrokontroler tersebut. Untuk mendapatkan *clock* pada mikrokontroler, maka digunakan pin

XTAL1 dan XTAL2 yang dihubungkan dengan sebuah kristal yang sudah terancang dan tersedia di dalam chip AT89S51. Besar XTAL yang digunakan adalah 11,059MHz dan kapasitansinya sebesar 30 pf yang sesuai dengan spesifikasi pada data sheet AT89S51 dengan frekuensi pewaktu berdasarkan kebutuhan dan kecepatan waktu pelaksanaan instruksi. Untuk menjaga kestabilan *clock*, maka ditambah 2 buah kapasitor seperti pada gambar dibawah ini :



Gambar 3-8 Rangkaian Clock

Waktu yang dibutuhkan untuk mikrokontroler mengolah data, adalah :

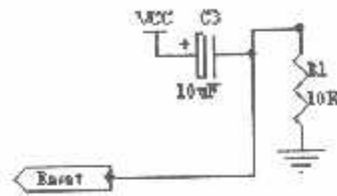
$$T = \frac{1}{12 \cdot 10^6} \times 12 \text{ periode}$$

$$= 1 \mu\text{s}$$

4. Reset

Untuk melakukan reset system pada mikrokontroller yaitu untuk mengawali eksekusi program pada alamat paling rendah yang dapat dimanfaatkan pin reset yang ada pada mikrokontroller. Pin 9 dihubungkan dengan rangkaian *reset*, rangkaian ini diharapkan agar dapat mempunyai kemampuan *power ON Reset*, yaitu *Reset* terjadi saat *power* diaktifkan .

Dibawah ini adalah rangkaian reset :



Gambar 3-9 Rangkaian Reset

Rangkaian Reset terbentuk oleh komponen R dan C yang sudah baku (ditetapkan oleh perusahaan pembuat IC AT89S51). Nilai R yang dipakai adalah $10\text{ K}\Omega$ dan nilai C adalah $10\text{ }\mu\text{F}$.

Sedangkan untuk mencari frekuensi dari reset tersebut dengan menggunakan rumus sebagai berikut :

$$f_o = \frac{1}{1,1RC}$$

Sehingga dengan komponen resistor dengan nilai $10\text{ K}\Omega$ serta kapasitor dengan nilai $10\text{ }\mu\text{F}$ akan dihasilkan frekuensi.

$$f_o = \frac{1}{1,1RC} = \frac{1}{1,1 \times 10 \cdot 10^3 \times 10 \cdot 10^{-6}}$$

$$f_o = 9,09\text{ Hz}$$

Maka periode clock :

$$T = \frac{1}{f_o}$$

$$T = \frac{1}{9,09}$$

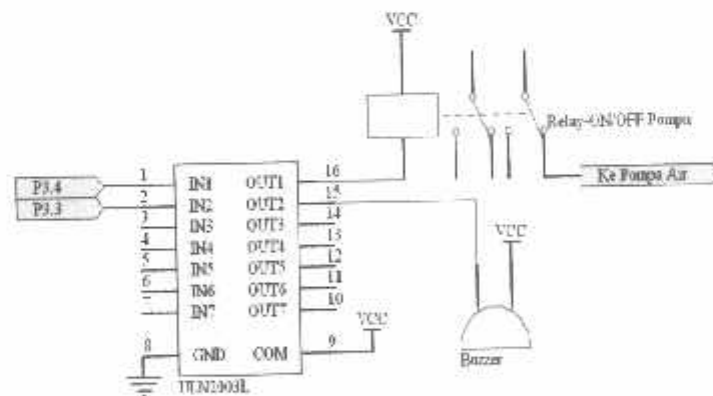
$$T = 0,11\text{ detik}$$

3.6 Rangkaian Driver Relay Pompa Air dan Buzzer

Untuk rangkaian driver relay pompa air dan buzzer digunakan IC ULN2003 sebagai pengendali buzzer dan pompa. Pada IC ULN2003 dapat dipicu dengan tegangan 5 Volt dan arus maksimum sebesar 500 mA dengan suhu kerja dari -20°C sampai 80°C . IC ULN2003 mampu menghidupkan dan mematikan relay yang hanya memiliki tegangan maksimal sebesar 12 Volt dengan resistansi kumparan sebesar $400\ \Omega$ jadi dapat diketahui arus relay sebesar :

$$\begin{aligned} \text{Dimana : } I_{\text{relay}} &= \frac{VCC}{R_{\text{relay}}} \\ &= \frac{12}{400} \\ &= 30\ \text{mA} \end{aligned}$$

dengan adanya arus relay sebesar 30 mA maka IC ULN2003 dapat menggerakkan relay tersebut karena ULN2003 memiliki arus maksimum sebesar 500 mA sesuai dengan data sheet. Dibawah ini adalah rangkaian driver relay pompa air dan buzzer :

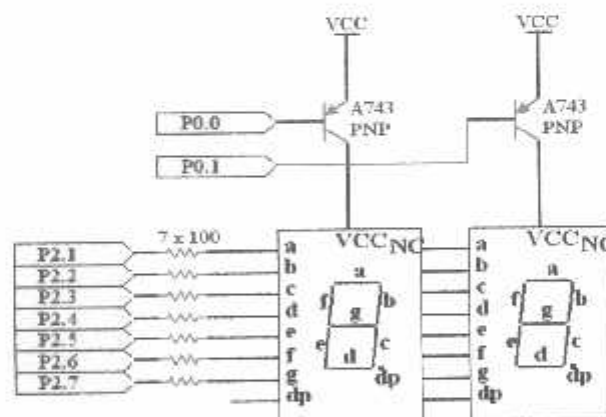


Gambar 3-10 Rangkaian Driver Relay Pompa Air dan Buzzer

Pada perancangan ini pompa air akan bekerja pada saat air menyentuh sensor level 2 dan akan berhenti bekerja pada saat air menyentuh sensor level 9. Pompa air ini dikendalikan oleh driver pompa berupa relay dan IC ULN2003. Sedangkan buzzer akan juga akan bekerja apabila air menyentuh sensor pada level 2 dan 9. Buzzer ini dikendalikan oleh IC ULN2003.

3.7 Rangkaian Display Seven Segment

Untuk rangkaian display level air dalam perancangan ini menggunakan 2 buah seven segment common anoda dengan ukuran 3,5 inch. Rangkaian ini menggunakan resistor 100Ω sebanyak 7 buah dan Transistor A743 yang berfungsi sebagai saklar, yang akan bekerja setelah mendapat perintah oleh mikrokontroller untuk mengaktifkan seven segment dengan mengalirkan tegangan ke seven segment. Berikut gambar rangkaian display seven segment :



Gambar 3-11 Rangkaian display Seven Segment

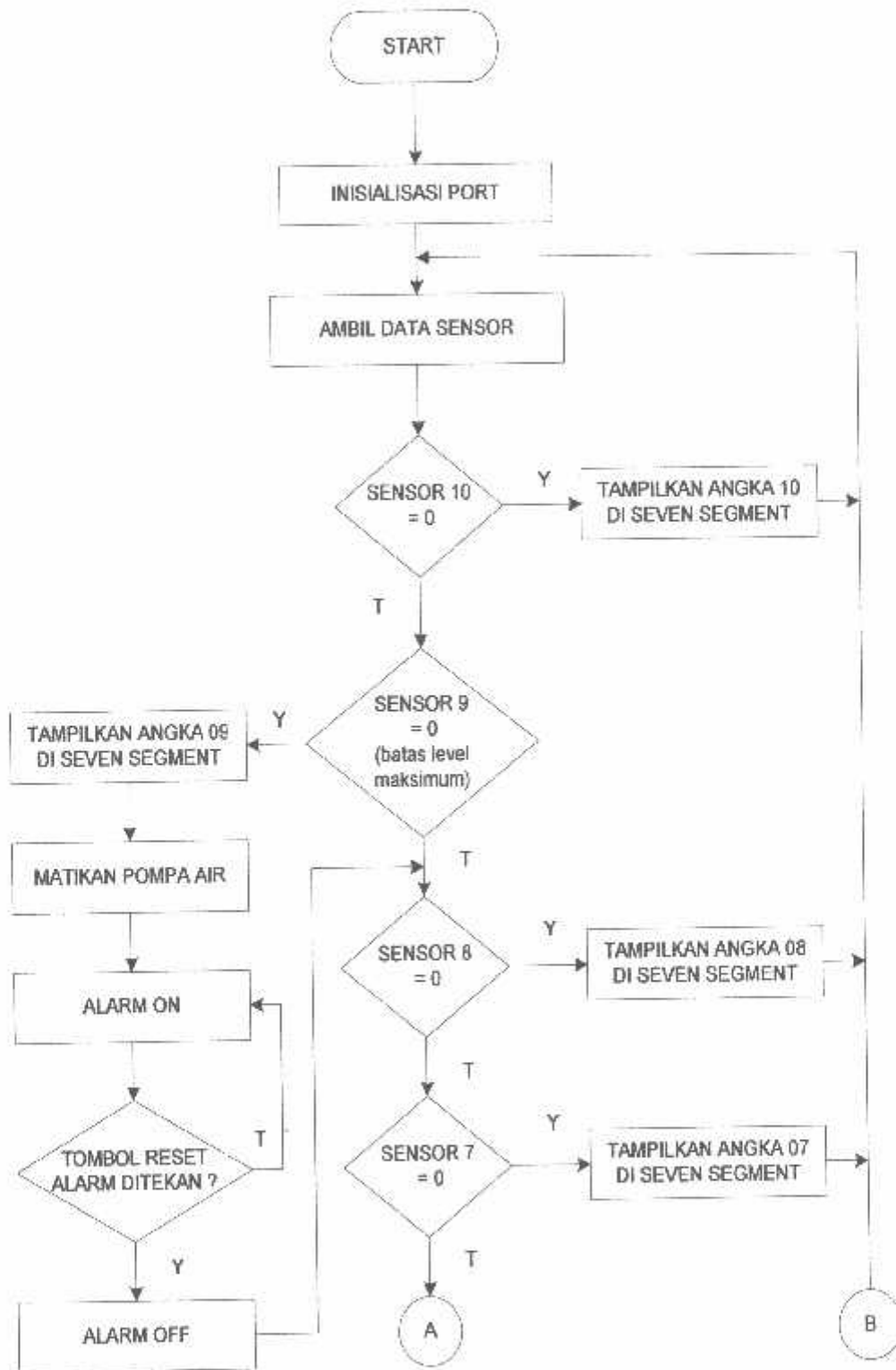
3.8 Perancangan Perangkat Lunak (software)

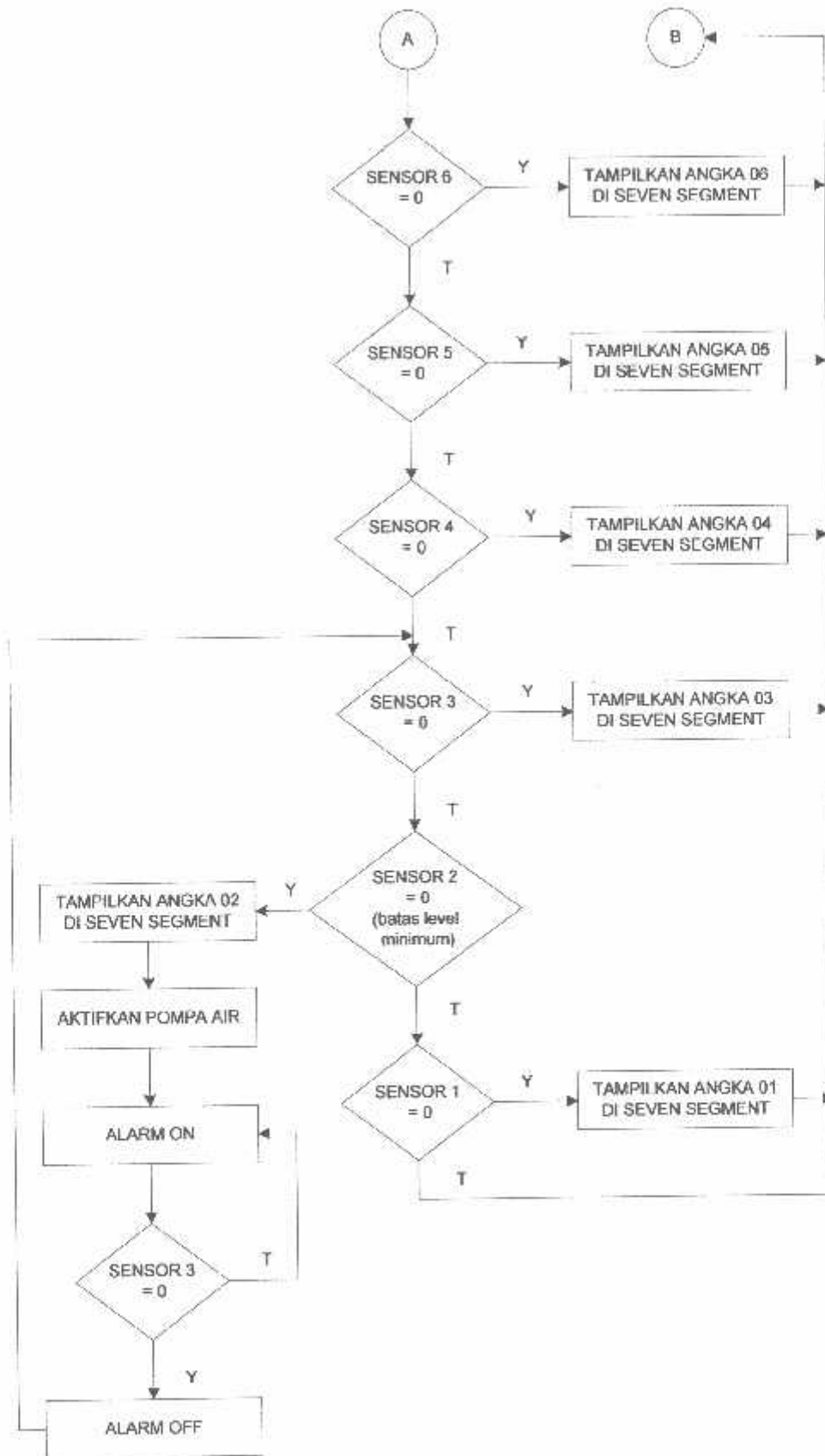
Untuk mendukung agar perangkat keras berfungsi sesuai dengan perencanaan, maka diperlukan perangkat lunak sebagai penunjangnya. Untuk mengatur dan mengendalikan keseluruhan sistem perangkat keras yang telah dibuat, harus dibantu dengan perangkat lunak. Sistem aplikasi Mikrokontroler AT89S51 ini dapat mengatur dan mengendalikan keseluruhan sistem apabila ada urutan instruksi yang mendefinisikan secara jelas urutan tugas yang harus dikerjakan.

Urutan instruksi ini sangat penting untuk didefinisikan, karena mikrokontroler bekerja secara pasti berdasarkan urutan instruksi ini, susunan logika perancangan yang salah tidak dapat diketahui oleh mikrokontroler. Selama instruksi yang diterima sesuai dengan aturannya, Mikrokontroler tetap mengerjakan instruksi tersebut. Kesalahan seperti ini baru diketahui ketika kerja sistem aplikasi tidak sesuai dengan spesifikasi awal. Oleh karena itu, perancangan perangkat keras sangat menentukan dalam keberhasilan pembuatan perangkat lunak, sama pentingnya dengan perancangan perangkat keras. Sebuah mikrokontroler tidak akan bekerja bila tidak diberikan program kepadanya. Program tersebut memberitahukan apa yang harus dilakukan oleh mikrokontroler.

3.9 Flowchart

Adapun cara kerja dari perangkat lunak (*software*) secara umum sebagai berikut :





BAB IV

PENGUJIAN ALAT

Untuk mengetahui keberhasilan dari perencanaan dan pembuatan alat ini maka diperlukan pengujian terhadap alat tersebut. Dalam rangka pengujian diuraikan sejumlah pengukuran dan penghitungan melalui percobaan yang dilakukan untuk mengetahui system kerja dari alat ini secara keseluruhan.

Pengujian alat dilakukan per-bagian agar dalam menganalisis hasil perancangan dan pengujian. Pengujian alat dilakukan setelah pembuatan alat hasil rancangan selesai.

Secara umum dapat disimpulkan tujuan dari pengujian alat ini yaitu :

1. Mengetahui prinsip kerja dari masing-masing blok rangkaian.
2. Mempermudah pendataan spesifikasi alat.
3. Memudahkan perawatan dan perbaikan jika saat terjadi kerusakan.

Bagian – bagian yang diuji adalah :

1. Rangkaian Sensor Level Air
2. Rangkaian Driver Relay
3. Rangkaian Driver Buzzer
4. Rangkaian Tampilan Seven Segment
5. Pengujian Perangkat Lunak (Software)

Setelah semua bagian diuji, langkah berikutnya adalah pengujian secara keseluruhan.

4.1 Pengujian Sensor Level

Dalam pengujian sensor level (detektor) air ini menggunakan elektroda sebagai deteksi adanya air dan transistor digunakan untuk mendapatkan level tegangan *high* ataupun *low*. Dalam perancangan ini digunakan transistor jenis NPN C9013 dengan $h_{FE} = 100$.

4.1.1 Tujuan pengujian sensor level

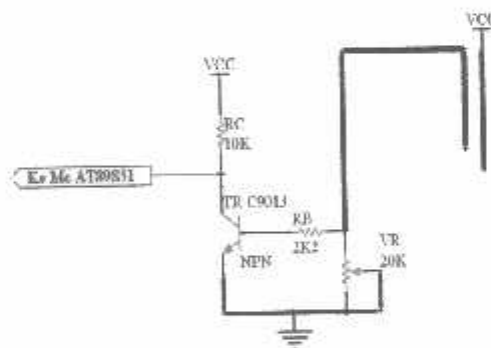
Untuk mengetahui apakah sensor level (electrode) dapat digunakan pada alat yang direncanakan.

4.1.2 Peralatan yang digunakan

- Power Supply +5Volt DC
- Multimeter Digital

4.1.3 Langkah-langkah pengujian

1. Membuat rangkaian seperti gambar 4-1 dibawah ini :



Gambar 4-1 rangkaian sensor level air

2. Memasang Power Supply +5Volt DC pada input sensor level
3. Memasang multimeter pada output elektroda
4. Memasang multimeter pada output transistor NPN C9013

5. Membaca nilai output yang ditampilkan pada multimeter saat sensor level belum terendam air dan terendam air.

Adapun dari hasil pengujian dapat dilihat pada table berikut ini :

Tabel 4.1 Hasil Pengujian Rangkaian Sensor Level Air

Keadaan Sensor	Vout Elektroda	Vout Transistor
Terendam Air	0,71 volt	0 volt
Tidak Terendam Air	0 volt	5 volt

4.2 Pengujian Rangkaian Driver Relay Pompa Air

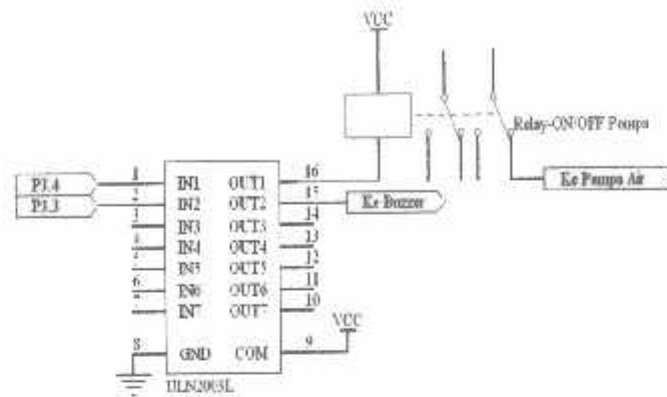
Pengujian ini dilakukan untuk mengetahui respon dari driver relay pada saat diberi inputan oleh mikrokontroller. Apabila inputan driver diberi logika *high*, maka IC ULN 2003 akan menjadi aktif. Hal ini mengakibatkan relay dalam keadaan ON. Dan apabila inputan driver diberi logika *low* maka, IC ULN akan menjadi tidak aktif. Hal ini mengakibatkan relay dalam keadaan OFF.

4.2.1 Peralatan Yang Digunakan :

- Power Supply +12 volt DC
- Rangkaian Driver Relay
- Pompa Air

4.2.2 Langkah-langkah Pengujian

- Membuat rangkaian seperti pada gambar 4-2 dibawah ini :



Gambar 4-2 Rangkaian Driver Relay

- Memasang Power Supply +12volt DC
- Mengamati dan mencatat hasilnya pada table 4.2 apa yang terjadi pada relay dan pompa air.

Tabel 4.2 Hasil Pengujian Untuk Mengetahui Respon Driver Relay

Vin	Logika	Relay	Kondisi Pompa Air
0 Volt	Low	Mati	Mati
+12 Volt	High	Aktif	Hidup

4.3 Pengujian Rangkaian Driver Buzzer

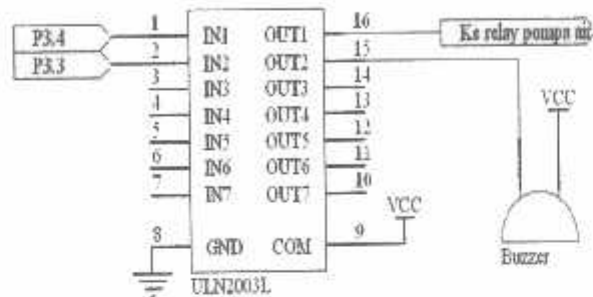
Dalam pengujian rangkaian driver *buzzer* ini bertujuan untuk mengetahui apakah *buzzer* dapat berbunyi apabila mempunyai logika *high*.

4.3.1 Peralatan Yang Digunakan :

- Power Supply +12 Volt DC
- Rangkaian Driver Buzzer

4.3.2 Langkah-langkah Pengujian

- Membuat rangkaian seperti pada gambar dibawah ini :



Gambar 4-3 Rangkaian Driver Buzzer

- Memasang Power Supply +12 Volt DC
- Mengamati dan mencatat hasilnya pada table 4.3. apa yang terjadi pada Buzzer.

Tabel 4.3 Hasil Pengujian Rangkaian Driver Buzzer

Vin	Logika	Buzzer
0 Volt	Low	Mati
+12 Volt	High	Berbunyi

Berdasarkan hasil pengujian diatas dapat dilihat bahwa, jika input driver diberi logika *high* maka, IC U1.N 2003 akan menjadi aktif dan mengakibatkan *buzzer* berbunyi. Jika input driver diberi logika *low* maka, IC U1.N dalam keadaan tidak aktif dan mengakibatkan *buzzer* mati.

4.4 Pengujian Rangkaian Seven Segment

Pada pengujian rangkaian 7-segment ini digunakan transistor sebagai switch yang nantinya difungsikan untuk mengaktifkan dan menon-aktifkan seven

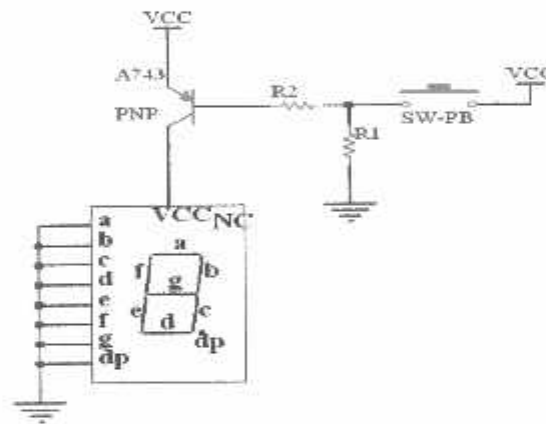
segment. Dalam hal ini transistor yang digunakan adalah transistor jenis PNP A743, karena seven segment yang digunakan adalah common anoda. Inputan dari transistor didapat dari output elektroda, dalam pengujian ini elektroda digantikan dengan switch.

4.4.1 Peralatan Yang Digunakan :

- Power Supply +5 Volt DC dan +12Volt DC
- Rangkaian display 7-segment Common Anoda

4.4.2 Langkah-langkah pengujian

- Membuat rangkaian display seperti gambar dibawah ini :



Gambar 4-4 Rangkaian seven segment Common Anoda

- Memasang Power Supply +5 Volt DC dan +12Volt DC
- Mengamati dan mencatat hasilnya pada table 4.4

Tabel 4.4 Hasil Pengujian Rangkaian Seven Segment

Kondisi Switch	Kondisi Seven segment
Tidak ditekan	Mati
Ditekan	Menyala

4.5 Pengujian Perangkat Lunak (Software)

4.5.1 Pengujian Program Assembly

Pengujian program assembly ini dilakukan pada saat mengkompilasi program sumber assembly, yang merupakan kumpulan baris-baris perintah dan telah disimpan dengan *extention* .ASM. Program ini dapat ditulis menggunakan *software text editor* seperti *Notepad* atau *editor* DOS. Pada bagian proses assembly, program .ASM akan dikompilasi menjadi dua bagian, yaitu *listing assembly* *.LST dan *program obyek* *.HEX yang berisikan kode-kode yang hanya dikenali mikrokontroler. Program inilah yang akan *download* ke mikrokontroler.

BAB V

P E N U T U P

5.1 Kesimpulan

Berdasarkan hasil perancangan dan pengujian alat, maka dapat ditarik beberapa kesimpulan sebagai berikut :

1. Penggunaan lempengan tembaga sebagai elektroda yang berfungsi sebagai sensor level air mampu menghantarkan tegangan keluaran (V_{out}) dengan titik terendah tegangan sebesar 0,71 volt apabila sensor (elektroda) terendam air dan apabila tidak terendam air V_{out} sebesar 0 volt sudah mampu memberikan kondisi *high* dan *low* pada transistor C9013.
2. Untuk menghindari korosi terhadap air dan supaya dapat bertahan lebih lama, maka elektroda yang terbuat dari lempengan tembaga dilapisi dengan timah.
3. Semakin besar jarak antar elektroda maka semakin besar pula hambatan atau resistansi elektroda untuk dapat menghantarkan tegangan yang diinginkan. Sebaliknya semakin dekat jarak antar elektroda maka semakin kecil pula hambatan elektroda untuk menghantarkan tegangan.
4. Jenis air sangat berpengaruh terhadap penghantaran tegangan (V_{out}) oleh elektroda, jenis air disini yaitu terhadap kekeruhan/kejernihan air yang dijadikan sebagai media penghantar
5. Penggunaan seven segment sebagai petunjuk angka level dan sensor level air (elektroda) yang dikontrol dengan menggunakan mikrokontroler AT89S51 akan sangat membantu kerja PDAM untuk mengurangi

kehilangan air akibat kelebihan kapasitas pada tandon. Dan juga untuk menanggulangi kekurangan supply air ke konsumen akibat dari kurangnya air pada tandon.

6. Dengan adanya alat ini akan sangat membantu petugas jaga pada ruang kontrol Tandon Air Mojolangu.

5.2 Saran-Saran

Meskipun dari hasil perancangan dan pengujian serta analisa terhadap *performance* alat sudah mencapai keadaan yang diharapkan. Namun masih memungkinkan untuk pengembangan alat yang dapat dilakukan untuk lebih meningkatkan lagi *performance* alat. Dan masih terdapat beberapa kekurangan-kekurangan, sehingga untuk mencapai hasil yang lebih sempurna maka dapat diberikan saran-saran sebagai berikut :

1. Sistem akan bekerja dengan baik (stabil) jika menggunakan komponen-komponen yang berkualitas tinggi.
 2. Untuk menjaga ketahan dan memudahkan perbaikan pada driver sensor, maka penggunaan transistor C9013 dapat digantikan dengan IC Logic dengan karakter yang sama pada C9013.
 3. Untuk dapat memudahkan pengontrolan dan pengawasan terhadap air masuk dan air keluar dari tandon sebaiknya dipasang WaterMeter pada pipa IN dan pipa OUT pada tandon.
-

DAFTAR PUSTAKA

- Data Sheets Atmel, 1998.AT89S51 <http://www.atmel.com>
<http://www.DataSheets4U.com>, IC ULN2003, Transistor BC107 & A743 Data
 Sheets.
- Hafindo, *Pelatihan microcontroller MCS-51 Programming and Interfacing*,
 Hafindo Electronic and Education, Malang, 2001.
- Wasito S, *Vademecum Elektronik*, Edisi Kedua, PT. Gramedia, Jakarta, 1989.
- Agfianto Eko Putro, *Belajar Mikrokontroler AT89C51/52/55 Teori dan Aplikasi*,
 Penerbit Gava Media, Yogyakarta, 2002.
- R.S. SEDHA, ph.D. (U.K.); M.Tech. (I.I.T.Delhi); M.I.E.T.E. A TEXTBOOK OF APPLIED
 ELECTRONICS, penerbit S.CHAND & COMPANY LTD, RAM
 NAGAR, NEW DELHI-110055.
- MALVINO, Barmawi-Tjia, *Aproksimasi Rangkaian Semikonduktor (Pengantar
 Transistor dan Rangkaian Terpadu)*, Edisi Keempat, Penerbit Erlangga,
 1986.
- Dedy Rusmadi, *Mengenal Teknik Elektronika*, CV. Pionir Jaya, 1999.
-



LEMBAR BIMBINGAN SKRIPSI

Nama : Agus Hadi Wibowo
NIM : 00.17.031
Jurusan : Teknik Elektro S-1
Konsentrasi : Teknik Elektronika
Judul Skripsi : Perancangan dan Pembuatan Alat Display
Informasi Ketinggian Level Air dan
Pengontrol Pompa Air Berbasis
Mikrokontroler AT89S51 Pada Reservoir
Mojolangu - Malang
Tanggal Pengajuan Skripsi : 27 juli 2005
Selesai Penulisan Skripsi : Maret 2006
Dosen Pembimbing : Ir. Widodo Pudji Muljanto, MT
Telah Dievaluasi Dengan Nilai : 80 (Delapan Puluh) *Sm*

Mengetahui
Ketua Jurusan Teknik Elektro S-1

Ir. F. Yudi Lampraptono, MT
NIP.Y. 1039500274

Diperiksa dan disetujui
Dosen Pembimbing

Ir. Widodo Pudji Muljanto, MT
NIP. 1028700171



FORMULIR BIMBINGAN SKRIPSI

Nama : Agus Hadi Wibowo
Nim : 0017031
Masa Bimbingan : 27-Jul-2005 s/d 27-Jan-2006
Judul Skripsi : Perancangan dan pembuatan alat penampil (Display) informasi ketinggian level air digital berbasis Mikrokontroler AT89S51 pada reservoir Mojolangu

NO	Tanggal	Uraian	Paraf Pembimbing
1.	16 November 2005	Konsultasi BAB I & BAB II	
2.	30 November 2005	Acc BAB I & BAB II	
3.	20 Desember 2005	Konsultasi BAB III	
4.		- Revisi Latar Belakang R. Mojolangu	
5.		- Foto Tandon Mojolangu + Denah	
6.	3 Januari 2006	Acc BAB III	
7.	7 Januari 2006	Konsultasi BAB IV, V, demo alat	
8.	12 Januari 2006	Acc BAB IV, V	
9.	27 Januari 2006	Acc makalah seminar	
10.		- Revisi flowchart	

Malang, 2005
Dosen Pembimbing

Ir. Widodo Purji M., MT



FORMULIR PERBAIKAN SKRIPSI

Dari hasil ujian Skripsi Jenjang Strata Satu (S-1) Jurusan Teknik Elektro Konsentrasi Elektronika yang diselenggarakan pada :

Hari : Rabu
Tanggal : 22 Maret 2006

Telah dilakukan perbaikan Skripsi oleh :


Nama : Agus Hadi Wibowo
NIM : 00.17.031
Jurusan : Teknik Elektro S-1
Konsentrasi : Teknik Elektronika
Judul Skripsi : Perancangan dan Pembuatan Alat Display

Informasi Ketinggian Level Air dan Pengontrol Pompa Air Berbasis Mikrokontroler AT89S51 Pada Reservoir Mojolangu - Malang


No.	Materi Perbaikan	Keterangan
1.	Tujuan Penulisan	✓
2.	Batasan Masalah	✓
3.	Kesimpulan	✓
4.	Schematic 7-Segment pada pengujian 7-Segment	Hadi 22/3 '06

Disetujui


Penguji Pertama


Ir. Poerwanto, MS

Penguji Kedua


Sotryohadi, ST

Mengetahui
Dosen Pembimbing


Ir. Widodo Pudji Muljanto, MT
NIP. 1028700171



INSTITUT TEKNOLOGI NASIONAL
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO

Formulir Perbaikan Ujian Skripsi

Dalam pelaksanaan Ujian Skripsi Janjang Strata 1 Jurusan Teknik Elektro Konsentrasi T. Energi Listrik / T. Elektronika, maka perlu adanya perbaikan skripsi untuk mahasiswa :

NAMA : Agus Hadi Wibowo
N I M : 00 17 31 .
Perbaikan meliputi :

- Schematik 7 segment harap diperbaiki
atah pengujian nya .?

Malang, 22-03-2006



INSTITUT TEKNOLOGI NASIONAL
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO

Formulir Perbaikan Ujian Skripsi

Dalam pelaksanaan Ujian Skripsi Janjang Strata 1 Jurusan Teknik Elektro Konsentrasi T. Energi Listrik / T. Elektronika, maka perlu adanya perbaikan skripsi untuk mahasiswa :

NAMA

Agus Adi Wibowo

NIM

0017 31

Perbaikan meliputi

- Typoman
 - Buletan
 - Ketidamfulan
- } di lampirkan

Malang,

(_____)



LAMP IRAN

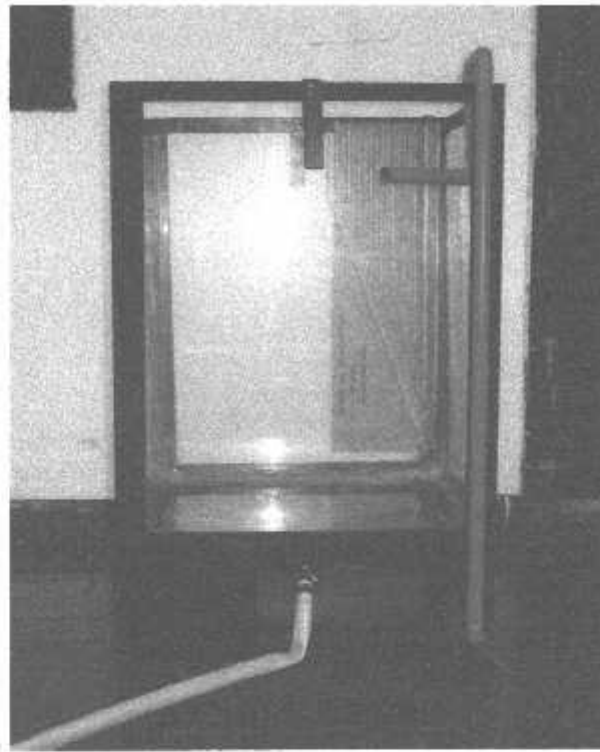


FOTO TANDON SIMULASI

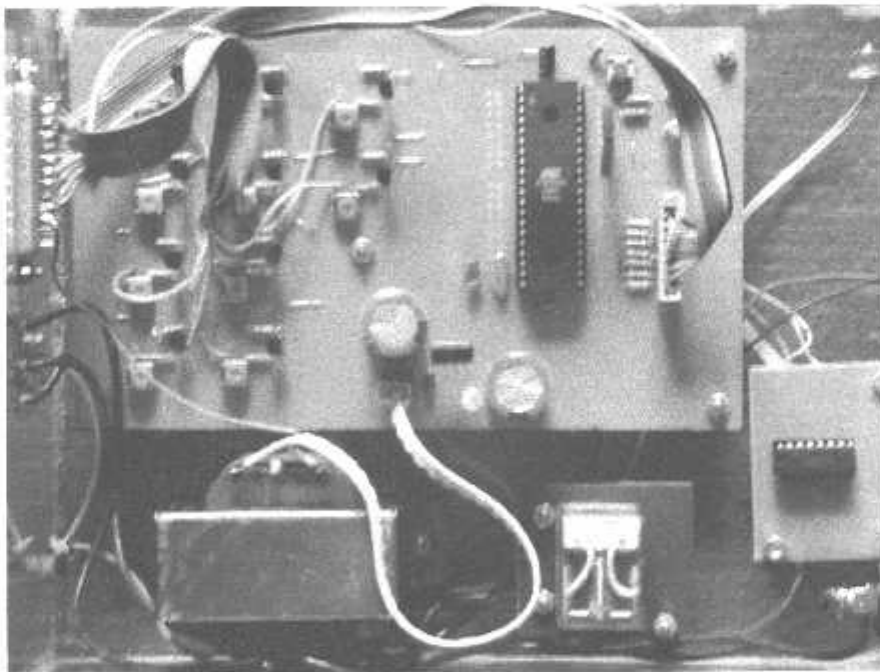


FOTO ALAT (RANGKAIAN KESELURUHAN)

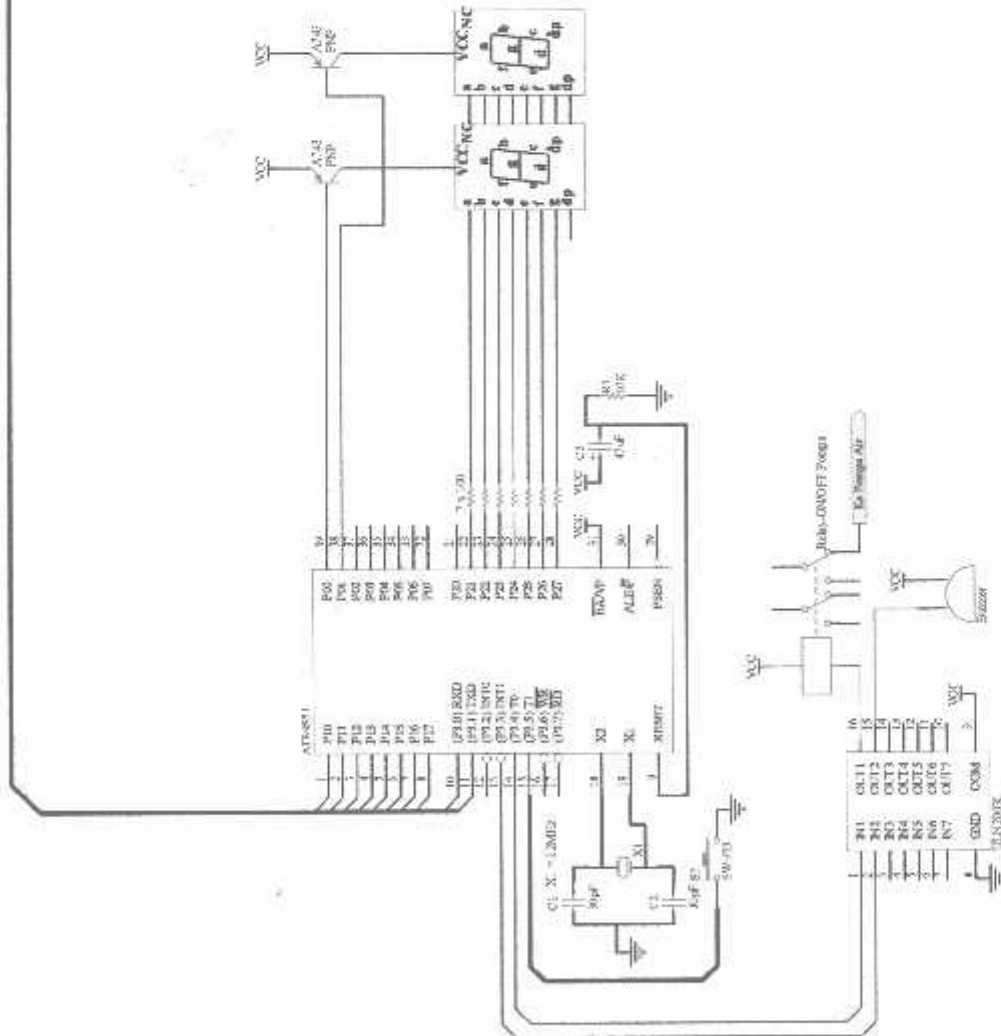
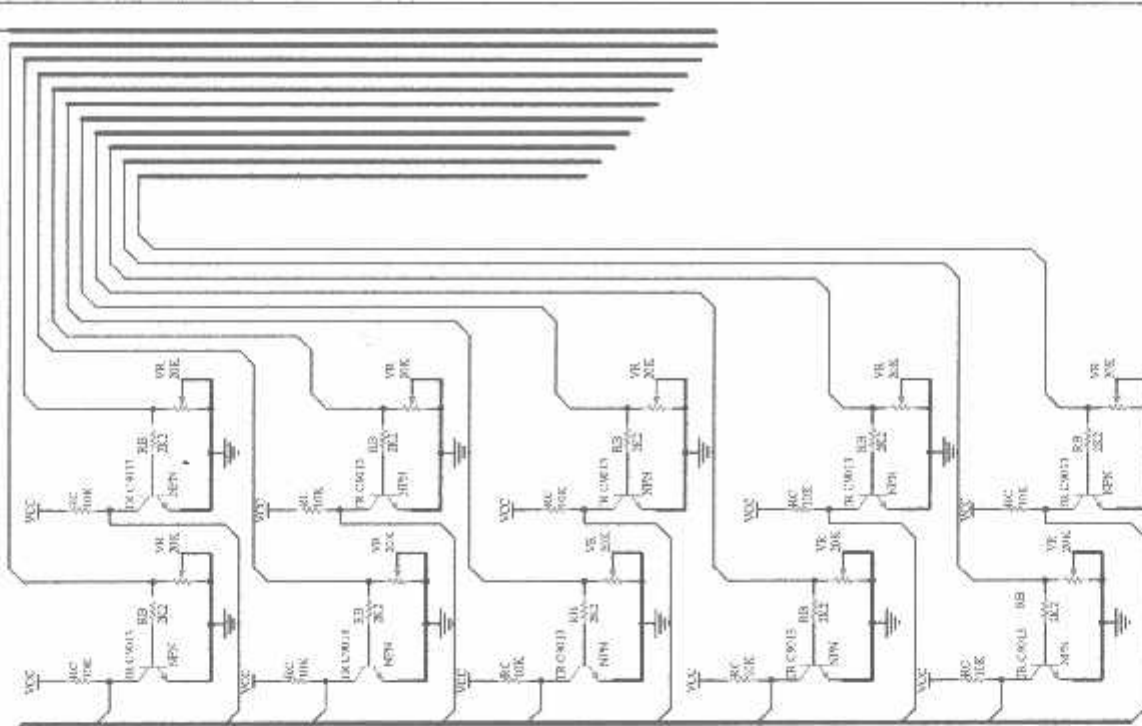


Abstrak: Aplikasi Informatika Keunggulan Level Abstrak Berbasis AT89S21 pada Tradisi Air Mancar

Size: 1 A4

Drawing By: AGUS HADI WIBOWO

01/01/2013 10:00:00 AM 10/01/2013 10:00:00 AM Page: 1/1



```
;;  
; Program menampilkan angka ke  
; display 7 segment yang dipasang  
; pada Port 0 bowo.h51  
; dikontrol dari level air pada p3  
;
```

```
angka equ 20h
```

```
org 0000h  
JMP MULAI  
MOV P2,#0ffh
```

```
mulai:
```

```
JNB P1.0,data10  
JNB P1.1,data9  
JNB P1.2,data8  
JNB P1.3,data7  
JNB P1.4,data6  
JNB P1.5,data5  
JNB P1.6,data4  
JNB P1.7,data3  
JNB P3.0,data2  
JNB P3.1,data1
```

```
JMP mulai
```

```
data7:
```

```
AJMP data71
```

```
data6:
```

```
AJMP data61
```

```
data5:
```

```
AJMP data51
```

```
data4:
```

```
AJMP data41
```

```
data3:
```

```
AJMP data31
```

```
data2:
```

```
AJMP data21
```

```
data1:
```

```
AJMP isi1
```

```
data10:
```

```
CLR P0.2 ;pompa
```

```
CLR P0.3 ;alarem
```

```
MOV P2,#11111001b
CLR P0.0 ;kontrol a
SETB P0.1 ;kontrol b
ACALL delay
MOV P2,#11000000b
CLR P0.1 ;kontrol a
SETB P0.0 ;kontrol b
ACALL delay
AJMP mulai
```

data9:

```
SETB P0.3 ;alarem
MOV P2,#11000000b
CLR P0.0 ;kontrol a
SETB P0.1 ;kontrol b
ACALL delay
JNB P3.7,henti1
JB P1.1,data8
MOV P2,#10010000b
CLR P0.1 ;kontrol a
SETB P0.0 ;kontrol b
ACALL delay
JNB P3.7,henti1
JB P1.1,data8
AJMP mulai9
```

henti1:

```
AJMP henti
```

data8:

```
CLR P0.3 ;alarem
MOV P2,#11000000b
CLR P0.0 ;kontrol a
SETB P0.1 ;kontrol b
ACALL delay
MOV P2,#10000000b
CLR P0.1 ;kontrol a
SETB P0.0 ;kontrol b
ACALL delay
JNB P1.1,data9
JNB P1.2,data8
AJMP mulai
```

data71:

```
CLR P0.3 ;alarem
MOV P2,#11000000b
CLR P0.0 ;kontrol a
SETB P0.1 ;kontrol b
ACALL delay
```

```
MOV P2,#11111000b
CLR P0.1 ;kontrol a
SETB P0.0 ;kontrol b
ACALL delay
AJMP mulai
```

data61:

```
CLR P0.3 ;alarem
MOV P2,#11000000b
CLR P0.0 ;kontrol a
SETB P0.1 ;kontrol b
ACALL delay
MOV P2,#10000010b
CLR P0.1 ;kontrol a
SETB P0.0 ;kontrol b
ACALL delay
AJMP mulai
```

data51:

```
CLR P0.3 ;alarem
MOV P2,#11000000b
CLR P0.0 ;kontrol a
SETB P0.1 ;kontrol b
ACALL delay
MOV P2,#10010010b
CLR P0.1 ;kontrol a
SETB P0.0 ;kontrol b
ACALL delay
AJMP mulai
```

data41:

```
CLR P0.3 ;alarem
MOV P2,#11000000b
CLR P0.0 ;kontrol a
SETB P0.1 ;kontrol b
ACALL delay
MOV P2,#10011001b
CLR P0.1 ;kontrol a
SETB P0.0 ;kontrol b
ACALL delay
AJMP mulai
```

data31:

```
CLR P0.3 ;alarem
MOV P2,#11000000b
CLR P0.0 ;kontrol a
SETB P0.1 ;kontrol b
ACALL delay
```

```
MOV P2,#10110000b
CLR P0.1 ;kontrol a
SETB P0.0 ;kontrol b
ACALL delay
AJMP mulai
```

data21:

```
SETB P0.3 ;alarem
MOV P2,#11000000b
CLR P0.0 ;kontrol a
SETB P0.1 ;kontrol b
JNB P3.7,mati3
ACALL delay
MOV P2,#10100100b
CLR P0.1 ;kontrol a
SETB P0.0 ;kontrol b
JNB P3.7,mati3
ACALL delay
JB P3.1,isi1
MOV A,R0
DEC A
MOV R0,A
CJNE A,#0,data21
MOV R0,#250
AJMP data222
```

isi1:

```
AJMP isi1
```

data222:

data22:

```
SETB P0.3 ;alarem
MOV P2,#11000000b
CLR P0.0 ;kontrol a
SETB P0.1 ;kontrol b
JNB P3.7,mati3
ACALL delay
MOV P2,#10100100b
CLR P0.1 ;kontrol a
SETB P0.0 ;kontrol b
JNB P3.7,mati3
ACALL delay
JB P3.1,isi1
MOV A,R0
DEC A
MOV R0,A
CJNE A,#0,data22
MOV R0,#250
```

mati:

```
SETB P0.2 ;pompa
SETB P0.3 ;alarem
MOV P2,#11000000b
CLR P0.0 ;kontrol a
SETB P0.1 ;kontrol b
JNB P3.7,mati3
ACALL delay1
MOV P2,#10100100b
CLR P0.1 ;kontrol a
SETB P0.0 ;kontrol b
JNB P1.7,isi3
JB P3.0,isi1
CLR P0.3
JNB P3.7,mati3
ACALL delay1
AJMP mati
```

mati3:

```
SETB P0.2 ;pompa
SETB P0.3 ;alarem
MOV P2,#11000000b
CLR P0.0 ;kontrol a
SETB P0.1 ;kontrol b
ACALL delay1
CLR P0.3
MOV P2,#10100100b
CLR P0.1 ;kontrol a
SETB P0.0 ;kontrol b
JNB P1.7,isi3
JB P3.0,isi1
ACALL delay1
AJMP mati3
```

isi1:

```
SETB P0.2 ;pompa
SETB P0.3 ;alarem
MOV P2,#11000000b
CLR P0.0 ;kontrol a
SETB P0.1 ;kontrol b
ACALL delay1
CLR P0.3
MOV P2,#11111001b
CLR P0.1 ;kontrol a
SETB P0.0 ;kontrol b
JNB P1.7,isi3
```

```
JB P3.1,isi00
ACALL delay1
JB P3.0,isi1
```

isi3:

```
AJMP mulai
```

isi00:

```
AJMP isi0
```

data88:

```
AJMP data8
```

mulai9:

```
MOV R0,#250
```

mulai8:

```
CLR P0.2
SETB P0.3 ;alarem
MOV P2,#11000000b
CLR P0.0 ;kontrol a
SETB P0.1 ;kontrol b
ACALL delay
JNB P3.7,henti
JB P1.1,data88
JNB P1.0,ulang1
MOV P2,#10010000b
CLR P0.1 ;kontrol a
SETB P0.0 ;kontrol b
ACALL delay
JNB P3.7,henti
JB P1.1,data88
JNB P1.0,ulang
MOV A,R0
DEC A
MOV R0,A
CJNE A,#0,mulai8
MOV R0,#250
```

mulai89:

```
CLR P0.2
SETB P0.3 ;alarem
MOV P2,#11000000b
CLR P0.0 ;kontrol a
SETB P0.1 ;kontrol b
ACALL delay1
JNB P3.7,henti
JB P1.1,data88
JNB P1.0,ulang
MOV P2,#10010000b
```

```

    CLR  P0.1 ;kontrol a
    SETB P0.0 ;kontrol b
    CLR  P0.3
    ACALL delay1
    JNB  P3.7,henti
    JB   P1.1,data88
    JNB  P1.0,ulang
    AJMP mulai89
ulang1:
    AJMP ulang
data888:
    AJMP data8

henti:
    CLR  P0.2
    CLR  P0.3 ;alarem
    MOV  P2,#11000000b
    CLR  P0.0 ;kontrol a
    SETB P0.1 ;kontrol b
    ACALL delay
    JB   P1.1,data888
    JNB  P1.0,ulang
    MOV  P2,#10010000b
    CLR  P0.1 ;kontrol a
    SETB P0.0 ;kontrol b
    ACALL delay
    JB   P1.1,data888
    JNB  P1.0,ulang
    AJMP henti

isi0:
    SETB P0.2
    SETB P0.3 ;alarem
    MOV  P2,#11000000b
    CLR  P0.0 ;kontrol a
    SETB P0.1 ;kontrol b
    ACALL delay1
    JNB  P3.1,ulang
    MOV  P2,#11000000b
    CLR  P0.1 ;kontrol a
    SETB P0.0 ;kontrol b
    ACALL delay1
    JNB  P3.1,ulang
    AJMP isi0

ulang:
    AJMP mulai

```

```
delay:
    MOV R1,#10
del1:
    mov R2,#100
    djnz R2,$
    djnz R1,del1
    ret

delay1:
    MOV R3,#50
del111:
    MOV R1,#100
del11: MOV R2,#100
    DJNZ R2,$
    DJNZ R1,del11
    DJNZ R3,del111
    ret

end
```

Features

- Compatible with MCS[®]-51 Products
- 4K Bytes of In-System Programmable (ISP) Flash Memory
 - Endurance: 1000 Write/Erase Cycles
- 3.0V to 5.5V Operating Range
- Fully Static Operation: 0 Hz to 33 MHz
- Three-level Program Memory Lock
- 256 x 8-bit Internal RAM
- 2 Programmable I/O Lines
- Two 16-bit Timer/Counters
- Six Interrupt Sources
- Full Duplex UART Serial Channel
- Low-power Idle and Power-down Modes
- Interrupt Recovery from Power-down Mode
- Watchdog Timer
- General Data Pointer
- Power-off Flag
- Fast Programming Time
- Flexible ISP Programming (Byte and Page Mode)

Description

AT89S51 is a low-power, high-performance CMOS 8-bit microcontroller with 4K bytes of In-System Programmable Flash memory. The device is manufactured using Atmel's high-density nonvolatile memory technology and is compatible with the industry-standard 80C51 instruction set and pinout. The on-chip Flash allows the program memory to be reprogrammed in-system or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with In-System Programmable Flash on a monolithic chip, the Atmel AT89S51 is a powerful microcontroller which provides a highly-flexible and cost-effective solution to many embedded control applications.

AT89S51 provides the following standard features: 4K bytes of Flash, 128 bytes of SRAM, 32 I/O lines, Watchdog timer, two data pointers, two 16-bit timer/counters, a five- or two-level interrupt architecture, a full duplex serial port, on-chip oscillator, and logic circuitry. In addition, the AT89S51 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port, and interrupt system to continue functioning. The Power-down mode saves the RAM contents but freezes the oscillator, disabling all other chip functions until the next external reset or hardware reset.



8-bit Microcontroller with 4K Bytes In-System Programmable Flash

AT89S51

2487B-MICRO-12/03



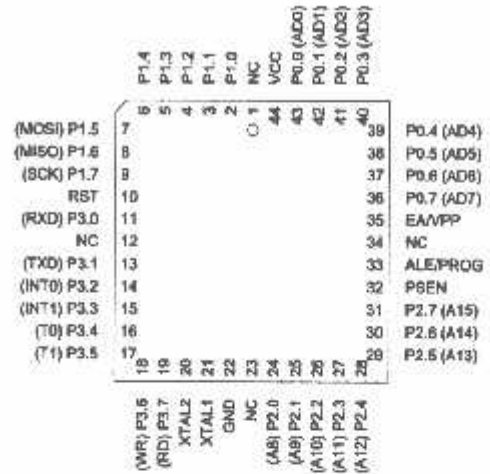


In Configurations

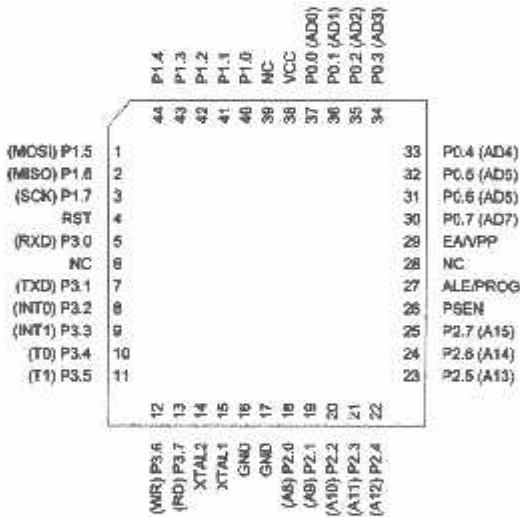
PDIP

P1.0	1	40	VCC
P1.1	2	39	P0.0 (AD0)
P1.2	3	38	P0.1 (AD1)
P1.3	4	37	P0.2 (AD2)
P1.4	5	36	P0.3 (AD3)
(MOSI) P1.5	6	35	P0.4 (AD4)
(MISO) P1.6	7	34	P0.5 (AD5)
(SCK) P1.7	8	33	P0.6 (AD6)
RST	9	32	P0.7 (AD7)
(RXD) P3.0	10	31	EA/VPP
(TXD) P3.1	11	30	ALE/PROG
(INT0) P3.2	12	29	PSEN
(INT1) P3.3	13	28	P2.7 (A15)
(T0) P3.4	14	27	P2.6 (A14)
(T1) P3.5	15	26	P2.5 (A13)
(WR) P3.6	16	25	P2.4 (A12)
(RD) P3.7	17	24	P2.3 (A11)
XTAL2	18	23	P2.2 (A10)
XTAL1	19	22	P2.1 (A9)
GND	20	21	P2.0 (A8)

PLCC



TQFP

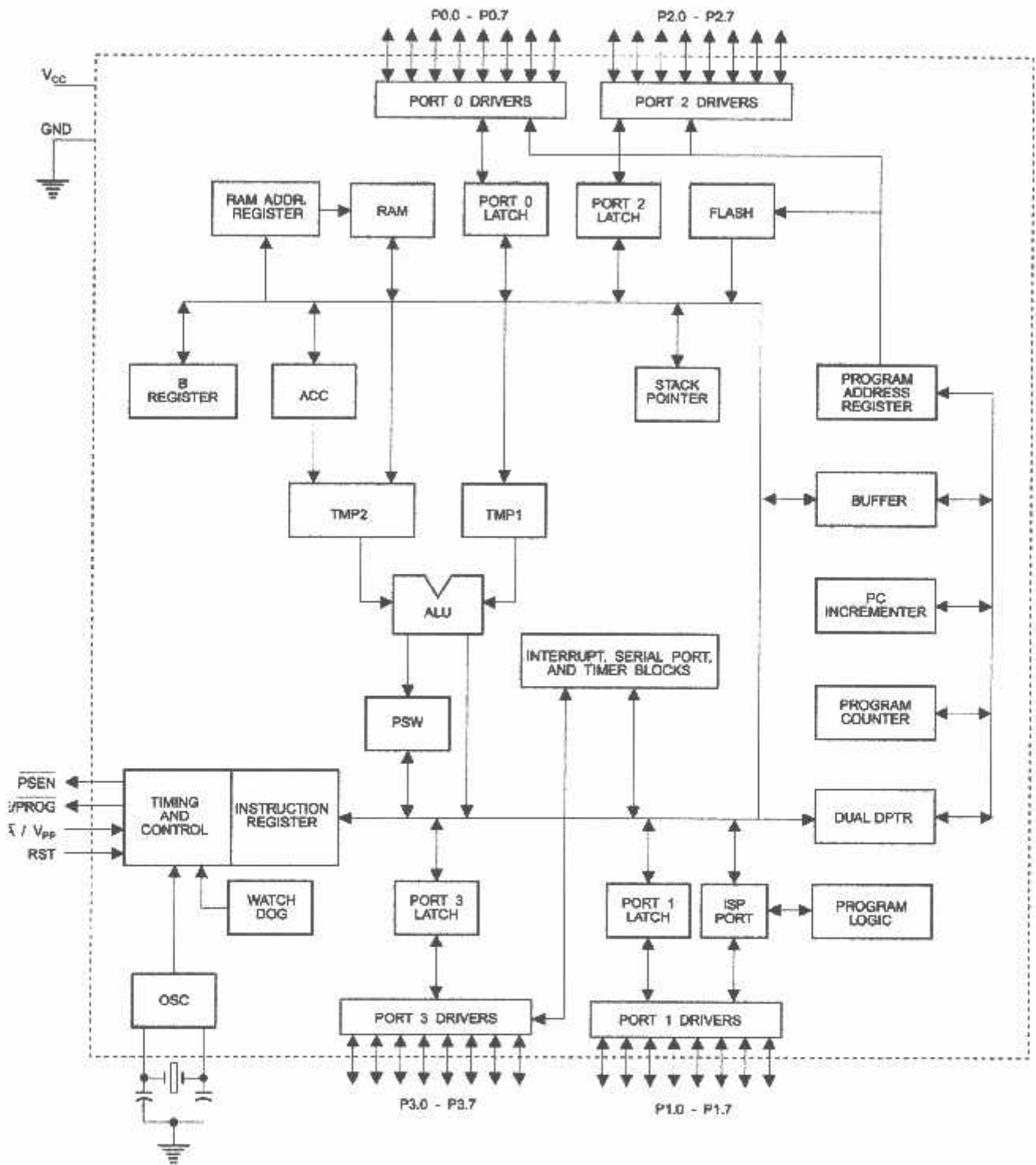


PDIP



AT89S51

Block Diagram





Pin Description

- VCC** Supply voltage (all packages except 42-PDIP).
- VDD** Ground (all packages except 42-PDIP; for 42-PDIP GND connects only the logic core and the embedded program memory).
- VDD** Supply voltage for the 42-PDIP which connects only the logic core and the embedded program memory.
- PWRVDD** Supply voltage for the 42-PDIP which connects only the I/O Pad Drivers. The application board **MUST** connect both VDD and PWRVDD to the board supply voltage.
- PWRGND** Ground for the 42-PDIP which connects only the I/O Pad Drivers. PWRGND and GND are weakly connected through the common silicon substrate, but not through any metal link. The application board **MUST** connect both GND and PWRGND to the board ground.

- Port 0** Port 0 is an 8-bit open drain bi-directional I/O port. As an output port, each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.
- Port 0 can also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode, P0 has internal pull-ups.
- Port 0 also receives the code bytes during Flash programming and outputs the code bytes during program verification. **External pull-ups are required during program verification.**

- Port 1** Port 1 is an 8-bit bi-directional I/O port with internal pull-ups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I_{IL}) because of the internal pull-ups.
- Port 1 also receives the low-order address bytes during Flash programming and verification.

Port Pin	Alternate Functions
P1.5	MOSI (used for In-System Programming)
P1.6	MISO (used for In-System Programming)
P1.7	SCK (used for In-System Programming)

- Port 2** Port 2 is an 8-bit bi-directional I/O port with internal pull-ups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (I_{IL}) because of the internal pull-ups.
- Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application, Port 2 uses strong internal pull-ups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.
- Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

Port 3

Port 3 is an 8-bit bi-directional I/O port with internal pull-ups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pull-ups.

Port 3 receives some control signals for Flash programming and verification.

Port 3 also serves the functions of various special features of the AT89S51, as shown in the following table.

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{INT0}$ (external interrupt 0)
P3.3	$\overline{INT1}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	\overline{WR} (external data memory write strobe)
P3.7	\overline{RD} (external data memory read strobe)

RST

Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device. This pin drives High for 98 oscillator periods after the Watchdog times out. The DISRTO bit in SFR AUXR (address 8EH) can be used to disable this feature. In the default state of bit DISRTO, the RESET HIGH out feature is enabled.

$\overline{P}ROG$

Address Latch Enable (ALE) is an output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input ($\overline{P}ROG$) during Flash programming.

In normal operation, ALE is emitted at a constant rate of 1/6 the oscillator frequency and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external data memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

$\overline{P}SEN$

Program Store Enable ($\overline{P}SEN$) is the read strobe to external program memory.

When the AT89S51 is executing code from external program memory, $\overline{P}SEN$ is activated twice each machine cycle, except that two $\overline{P}SEN$ activations are skipped during each access to external data memory.

$\overline{V}PP$

External Access Enable. \overline{EA} must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed, \overline{EA} will be internally latched on reset.

\overline{EA} should be strapped to V_{CC} for internal program executions.

This pin also receives the 12-volt programming enable voltage (V_{PP}) during Flash programming.

$\overline{I}L1$

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

$\overline{I}L2$

Output from the inverting oscillator amplifier





Special Function Registers

A map of the on-chip memory area called the Special Function Register (SFR) space is shown in Table 1.

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return random data, and write accesses will have an indeterminate effect.

Table 1. AT89S51 SFR Map and Reset Values

0F8H								0FFH
0F0H	B 00000000							0F7H
0E8H								0EFH
0E0H	ACC 00000000							0E7H
0D8H								0DFH
0D0H	PSW 00000000							0D7H
0C8H								0CFH
0C0H								0C7H
0B8H	IP XX000000							0BFH
0B0H	P3 11111111							0B7H
0A8H	IE 0X000000							0AFH
0A0H	P2 11111111		AUXR1 XXXXXXXX0			WDTRST XXXXXXXXX		0A7H
98H	SCON 00000000	SBUF XXXXXXXXX						9FH
90H	P1 11111111							97H
88H	TCON 00000000	TMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TH1 00000000	AUXR XXX00XX0	8FH
80H	P0 11111111	SP 00000111	DP0L 00000000	DP0H 00000000	DP1L 00000000	DP1H 00000000	PCON 0XXX0000	87H

User software should not write 1s to these unlisted locations, since they may be used in future products to invoke new features. In that case, the reset or inactive values of the new bits will always be 0.

Interrupt Registers: The individual interrupt enable bits are in the IE register. Two priorities can be set for each of the five interrupt sources in the IP register.

Table 2. AUXR: Auxiliary Register

AUXR		Address = 8EH				Reset Value = XXX00XX0B		
Not Bit Addressable								
Bit	7	6	5	WDIDLE	DISRTO	2	1	DISALE
–	–	–	–	–	–	–	–	–
–	Reserved for future expansion							
DISALE	Disable/Enable ALE							
	DISALE							
	Operating Mode							
	0	ALE is emitted at a constant rate of 1/6 the oscillator frequency						
	1	ALE is active only during a MOVX or MOVC instruction						
DISRTO	Disable/Enable Reset-out							
	DISRTO							
	0	Reset pin is driven High after WDT times out						
	1	Reset pin is input only						
WDIDLE	Disable/Enable WDT in IDLE mode							
	WDIDLE							
	0	WDT continues to count in IDLE mode						
	1	WDT halts counting in IDLE mode						

Dual Data Pointer Registers: To facilitate accessing both internal and external data memory, two banks of 16-bit Data Pointer Registers are provided: DP0 at SFR address locations 82H-83H and DP1 at 84H-85H. Bit DPS = 0 in SFR AUXR1 selects DP0 and DPS = 1 selects DP1. The user should **ALWAYS** initialize the DPS bit to the appropriate value before accessing the respective Data Pointer Register.



Power Off Flag: The Power Off Flag (POF) is located at bit 4 (PCON.4) in the PCON SFR. POF is set to "1" during power up. It can be set and rest under software control and is not affected by reset.

Table 3. AUXR1: Auxiliary Register 1

AUXR1		Address = A2H							Reset Value = XXXXXX0B	
Not Bit Addressable										
		-	-	-	-	-	-	-	DPS	
Bit		7	6	5	4	3	2	1	0	
-		Reserved for future expansion								
DPS		Data Pointer Register Select								
	DPS									
	0	Selects DPTR Registers DP0L, DP0H								
	1	Selects DPTR Registers DP1L, DP1H								

Memory Organization

MCS-51 devices have a separate address space for Program and Data Memory. Up to 64K bytes each of external Program and Data Memory can be addressed.

Program Memory

If the \overline{EA} pin is connected to GND, all program fetches are directed to external memory.

On the AT89S51, if \overline{EA} is connected to V_{CC} , program fetches to addresses 0000H through FFFH are directed to internal memory and fetches to addresses 1000H through FFFFH are directed to external memory.

Data Memory

The AT89S51 implements 128 bytes of on-chip RAM. The 128 bytes are accessible via direct and indirect addressing modes. Stack operations are examples of indirect addressing, so the 128 bytes of data RAM are available as stack space.

Watchdog Timer (WDT) (enabled with reset-out)

The WDT is intended as a recovery method in situations where the CPU may be subjected to software upsets. The WDT consists of a 14-bit counter and the Watchdog Timer Reset (WDTRST) SFR. The WDT is defaulted to disable from exiting reset. To enable the WDT, a user must write 01EH and 0E1H in sequence to the WDTRST register (SFR location 0A6H). When the WDT is enabled, it will increment every machine cycle while the oscillator is running. The WDT timeout period is dependent on the external clock frequency. There is no way to disable the WDT except through reset (either hardware reset or WDT overflow reset). When WDT overflows, it will drive an output RESET HIGH pulse at the RST pin.

Enabling the WDT

To enable the WDT, a user must write 01EH and 0E1H in sequence to the WDTRST register (SFR location 0A6H). When the WDT is enabled, the user needs to service it by writing 01EH and 0E1H to WDTRST to avoid a WDT overflow. The 14-bit counter overflows when it reaches 16383 (3FFFH), and this will reset the device. When the WDT is enabled, it will increment every machine cycle while the oscillator is running. This means the user must reset the WDT at least every 16383 machine cycles. To reset the WDT the user must write 01EH and 0E1H to WDTRST. WDTRST is a write-only register. The WDT counter cannot be read or written. When WDT overflows, it will generate an output RESET pulse at the RST pin. The RESET pulse duration is $98 \times T_{OSC}$, where $T_{OSC} = 1/F_{OSC}$. To make the best use of the WDT, it should be serviced in those sections of code that will periodically be executed within the time required to prevent a WDT reset.

AT89S51

WDT During Power-down and Idle

In Power-down mode the oscillator stops, which means the WDT also stops. While in Power-down mode, the user does not need to service the WDT. There are two methods of exiting Power-down mode: by a hardware reset or via a level-activated external interrupt, which is enabled prior to entering Power-down mode. When Power-down is exited with hardware reset, servicing the WDT should occur as it normally does whenever the AT89S51 is reset. Exiting Power-down with an interrupt is significantly different. The interrupt is held low long enough for the oscillator to stabilize. When the interrupt is brought high, the interrupt is serviced. To prevent the WDT from resetting the device while the interrupt pin is held low, the WDT is not started until the interrupt is pulled high. It is suggested that the WDT be reset during the interrupt service for the interrupt used to exit Power-down mode.

To ensure that the WDT does not overflow within a few states of exiting Power-down, it is best to reset the WDT just before entering Power-down mode.

Before going into the IDLE mode, the WDIDLE bit in SFR AUXR is used to determine whether the WDT continues to count if enabled. The WDT keeps counting during IDLE (WDIDLE bit = 0) as the default state. To prevent the WDT from resetting the AT89S51 while in IDLE mode, the user should always set up a timer that will periodically exit IDLE, service the WDT, and reenter IDLE mode.

With WDIDLE bit enabled, the WDT will stop to count in IDLE mode and resumes the count upon exit from IDLE.

UART

The UART in the AT89S51 operates the same way as the UART in the AT89C51. For further information on the UART operation, refer to the Atmel Web site (<http://www.atmel.com>). From the home page, select "Products", then "Microcontrollers", then "8051-Architecture", then "Documentation", and "Other Documents". Open the Adobe® Acrobat® file "AT89 Series Hardware Description".

Timer 0 and 1

Timer 0 and Timer 1 in the AT89S51 operate the same way as Timer 0 and Timer 1 in the AT89C51. For further information on the timers' operation, refer to the Atmel Web site (<http://www.atmel.com>). From the home page, select "Products", then "Microcontrollers", then "8051-Architecture", then "Documentation", and "Other Documents". Open the Adobe Acrobat file "AT89 Series Hardware Description".

Interrupts

The AT89S51 has a total of five interrupt vectors: two external interrupts ($\overline{INT0}$ and $\overline{INT1}$), two timer interrupts (Timers 0 and 1), and the serial port interrupt. These interrupts are all shown in Figure 1.

Each of these interrupt sources can be individually enabled or disabled by setting or clearing a bit in Special Function Register IE. IE also contains a global disable bit, EA, which disables all interrupts at once.

Note that Table 4 shows that bit positions IE.6 and IE.5 are unimplemented. User software should not write 1s to these bit positions, since they may be used in future AT89 products.

The Timer 0 and Timer 1 flags, TF0 and TF1, are set at S5P2 of the cycle in which the timers overflow. The values are then polled by the circuitry in the next cycle.

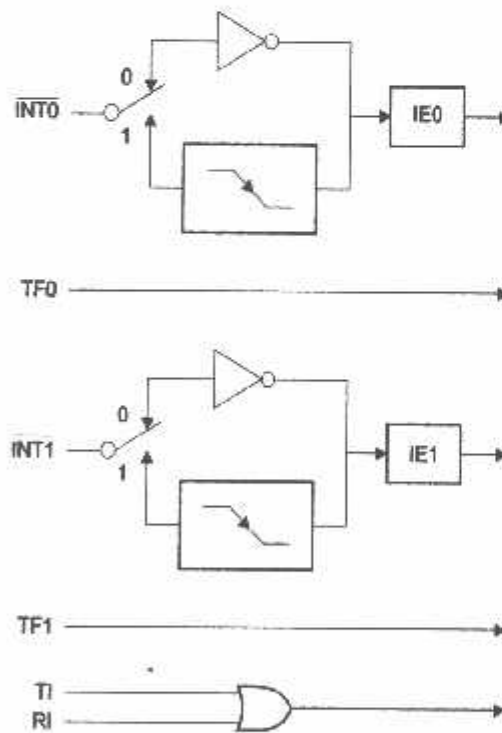
Table 4. Interrupt Enable (IE) Register

(MSB)				(LSB)			
EA	-	-	ES	ET1	EX1	ET0	EX0
Enable Bit = 1 enables the interrupt.							
Enable Bit = 0 disables the interrupt.							

Symbol	Position	Function
EA	IE.7	Disables all interrupts. If EA = 0, no interrupt is acknowledged. If EA = 1, each interrupt source is individually enabled or disabled by setting or clearing its enable bit.
-	IE.6	Reserved
-	IE.5	Reserved
ES	IE.4	Serial Port Interrupt enable bit
ET1	IE.3	Timer 1 interrupt enable bit
EX1	IE.2	External interrupt 1 enable bit
ET0	IE.1	Timer 0 interrupt enable bit
EX0	IE.0	External interrupt 0 enable bit

User software should never write 1s to reserved bits, because they may be used in future AT89 products.

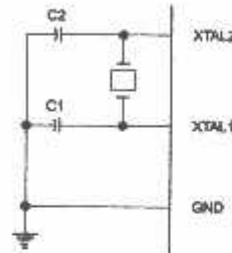
Figure 1. Interrupt Sources



Oscillator Characteristics

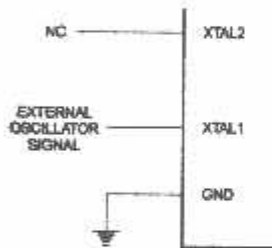
XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier that can be configured for use as an on-chip oscillator, as shown in Figure 2. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven, as shown in Figure 3. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

Figure 2. Oscillator Connections



Note: C1, C2 = 30 pF ± 10 pF for Crystals
 = 40 pF ± 10 pF for Ceramic Resonators

Figure 3. External Clock Drive Configuration



Idle Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special function registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

Note that when idle mode is terminated by a hardware reset, the device normally resumes program execution from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when idle mode is terminated by a reset, the instruction following the one that invokes idle mode should not write to a port pin or to external memory.

Power-down Mode

In the Power-down mode, the oscillator is stopped, and the instruction that invokes Power-down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the Power-down mode is terminated. Exit from Power-down mode can be initiated either by a hardware reset or by activation of an enabled external interrupt ($\overline{INT0}$ or $\overline{INT1}$). Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before V_{CC} is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.



Table 5. Status of External Pins During Idle and Power-down Modes

Mode	Program Memory	ALE	PSEN	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power-down	Internal	0	0	Data	Data	Data	Data
Power-down	External	0	0	Float	Data	Data	Data

**Program
Memory Lock
Bits**

The AT89S51 has three lock bits that can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the following table.

Table 6. Lock Bit Protection Modes

	Program Lock Bits			Protection Type
	LB1	LB2	LB3	
1	U	U	U	No program lock features
2	P	U	U	MOV _C instructions executed from external program memory are disabled from fetching code bytes from internal memory, \overline{EA} is sampled and latched on reset, and further programming of the Flash memory is disabled
3	P	P	U	Same as mode 2, but verify is also disabled
4	P	P	P	Same as mode 3, but external execution is also disabled

When lock bit 1 is programmed, the logic level at the \overline{EA} pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random value and holds that value until reset is activated. The latched value of \overline{EA} must agree with the current logic level at that pin in order for the device to function properly.

**Programming
Flash –
Parallel Mode**

The AT89S51 is shipped with the on-chip Flash memory array ready to be programmed. The programming interface needs a high-voltage (12-volt) program enable signal and is compatible with conventional third-party Flash or EPROM programmers.

The AT89S51 code memory array is programmed byte-by-byte.

Programming Algorithm: Before programming the AT89S51, the address, data, and control signals should be set up according to the Flash Programming Modes table (Table 7) and Figures 4 and 5. To program the AT89S51, take the following steps:

1. Input the desired memory location on the address lines.
2. Input the appropriate data byte on the data lines.
3. Activate the correct combination of control signals.
4. Raise $\overline{EA}V_{pp}$ to 12V.
5. Pulse ALE/ \overline{PROG} once to program a byte in the Flash array or the lock bits. The byte-write cycle is self-timed and typically takes no more than 50 μ s. Repeat steps 1 through 5, changing the address and data for the entire array or until the end of the object file is reached.

Data Polling: The AT89S51 features Data Polling to indicate the end of a byte write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written data on P0.7. Once the write cycle has been completed, true data is valid on all outputs, and the next cycle may begin. Data Polling may begin any time after a write cycle has been initiated.

AT89S51

Ready/Busy: The progress of byte programming can also be monitored by the $\overline{RDY/BSY}$ output signal. P3.0 is pulled low after ALE goes high during programming to indicate BUSY. P3.0 is pulled high again when programming is done to indicate READY.

Program Verify: If lock bits LB1 and LB2 have not been programmed, the programmed code data can be read back via the address and data lines for verification. **The status of the individual lock bits can be verified directly by reading them back.**

Reading the Signature Bytes: The signature bytes are read by the same procedure as a normal verification of locations 000H, 100H, and 200H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows.

(000H) = 1EH indicates manufactured by Atmel
 (100H) = 51H indicates AT89S51
 (200H) = 06H

Chip Erase: In the parallel programming mode, a chip erase operation is initiated by using the proper combination of control signals and by pulsing ALE/ \overline{PROG} low for a duration of 200 ns - 500 ns.

In the serial programming mode, a chip erase operation is initiated by issuing the Chip Erase instruction. In this mode, chip erase is self-timed and takes about 500 ms.

During chip erase, a serial read from any address location will return 00H at the data output.

Serial Programming Flash – Serial Mode

The Code memory array can be programmed using the serial ISP interface while RST is pulled to V_{CC} . The serial interface consists of pins SCK, MOSI (input) and MISO (output). After RST is set high, the Programming Enable instruction needs to be executed first before other operations can be executed. Before a reprogramming sequence can occur, a Chip Erase operation is required.

The Chip Erase operation turns the content of every memory location in the Code array into FFH.

Either an external system clock can be supplied at pin XTAL1 or a crystal needs to be connected across pins XTAL1 and XTAL2. The maximum serial clock (SCK) frequency should be less than 1/16 of the crystal frequency. With a 33 MHz oscillator clock, the maximum SCK frequency is 2 MHz.

Serial Programming Algorithm

To program and verify the AT89S51 in the serial programming mode, the following sequence is recommended:

1. Power-up sequence:
 Apply power between VCC and GND pins.
 Set RST pin to "H".
 If a crystal is not connected across pins XTAL1 and XTAL2, apply a 3 MHz to 33 MHz clock to XTAL1 pin and wait for at least 10 milliseconds.
2. Enable serial programming by sending the Programming Enable serial instruction to pin MOSI/P1.5. The frequency of the shift clock supplied at pin SCK/P1.7 needs to be less than the CPU clock at XTAL1 divided by 16.
3. The Code array is programmed one byte at a time in either the Byte or Page mode. The write cycle is self-timed and typically takes less than 0.5 ms at 5V.
4. Any memory location can be verified by using the Read instruction that returns the content at the selected address at serial output MISO/P1.6.
5. At the end of a programming session, RST can be set low to commence normal device operation.



Power-off sequence (if needed):

Set XTAL1 to "L" (if a crystal is not used).

Set RST to "L".

Turn V_{CC} power off.

Data Polling: The Data Polling feature is also available in the serial mode. In this mode, during a write cycle an attempted read of the last byte written will result in the complement of the MSB of the serial output byte on MISO.

Serial Programming Instruction Set






The Instruction Set for Serial Programming follows a 4-byte protocol and is shown in Table 8.

Programming Interface – Parallel Mode

Every code byte in the Flash array can be programmed by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

Most major worldwide programming vendors offer worldwide support for the Atmel AT89 microcontroller series. Please contact your local programming vendor for the appropriate software revision.

Table 7. Flash Programming Modes

Mode	V _{CC}	RST	PSEN	ALE/ PROG	EA/ V _{PP}	P2.6	P2.7	P3.3	P3.6	P3.7	P0.7-0 Data	P2.3-0	P1.7-0
												Address	
Write Code Data	5V	H	L	 ⁽²⁾	12V	L	H	H	H	H	D _{IN}	A11-8	A7-0
Read Code Data	5V	H	L	H	H	L	L	L	H	H	D _{OUT}	A11-8	A7-0
Write Lock Bit 1	5V	H	L	 ⁽³⁾	12V	H	H	H	H	H	X	X	X
Write Lock Bit 2	5V	H	L	 ⁽³⁾	12V	H	H	H	L	L	X	X	X
Write Lock Bit 3	5V	H	L	 ⁽³⁾	12V	H	L	H	H	L	X	X	X
Read Lock Bits 1, 2, 3	5V	H	L	H	H	H	H	L	H	L	P0.2, P0.3, P0.4	X	X
Chip Erase	5V	H	L	 ⁽¹⁾	12V	H	L	H	L	L	X	X	X
Read Atmel ID	5V	H	L	H	H	L	L	L	L	L	1EH	0000	00H
Read Device ID	5V	H	L	H	H	L	L	L	L	L	51H	0001	00H
Read Device ID	5V	H	L	H	H	L	L	L	L	L	06H	0010	00H

- Notes:
1. Each PROG pulse is 200 ns - 500 ns for Chip Erase.
 2. Each PROG pulse is 200 ns - 500 ns for Write Code Data.
 3. Each PROG pulse is 200 ns - 500 ns for Write Lock Bits.
 4. RDY/BSY signal is output on P3.0 during programming.
 5. X = don't care.

AT89S51

Figure 4. Programming the Flash Memory (Parallel Mode)

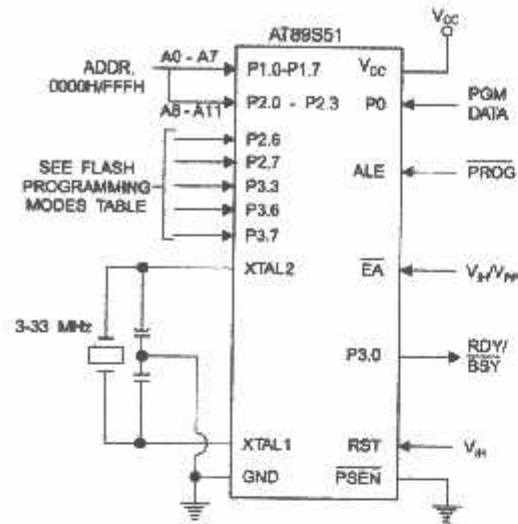
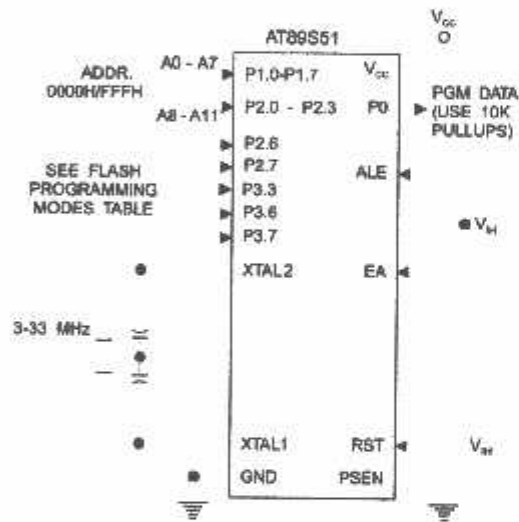


Figure 5. Verifying the Flash Memory (Parallel Mode)



Flash Programming and Verification Characteristics (Parallel Mode)

= 20°C to 30°C, $V_{CC} = 4.5$ to 5.5V

Symbol	Parameter	Min	Max	Units
V_P	Programming Supply Voltage	11.5	12.5	V
I_P	Programming Supply Current		10	mA
I_{CC}	V_{CC} Supply Current		30	mA
CLCL	Oscillator Frequency	3	33	MHz
t_{ASL}	Address Setup to \overline{PROG} Low	$48t_{CLCL}$		
t_{AHX}	Address Hold After \overline{PROG}	$48t_{CLCL}$		
t_{DSL}	Data Setup to \overline{PROG} Low	$48t_{CLCL}$		
t_{DHX}	Data Hold After \overline{PROG}	$48t_{CLCL}$		
t_{SH}	P2.7 (\overline{ENABLE}) High to V_{PP}	$48t_{CLCL}$		
t_{VPSL}	V_{PP} Setup to \overline{PROG} Low	10		μ s
t_{VPH}	V_{PP} Hold After \overline{PROG}	10		μ s
t_{PW}	\overline{PROG} Width	0.2	1	μ s
t_{AVD}	Address to Data Valid		$48t_{CLCL}$	
t_{EAVD}	\overline{ENABLE} Low to Data Valid		$48t_{CLCL}$	
t_{DF}	Data Float After \overline{ENABLE}	0	$48t_{CLCL}$	
t_{PHBL}	\overline{PROG} High to \overline{BUSY} Low		1.0	μ s
	Byte Write Cycle Time		50	μ s

Figure 6. Flash Programming and Verification Waveforms – Parallel Mode

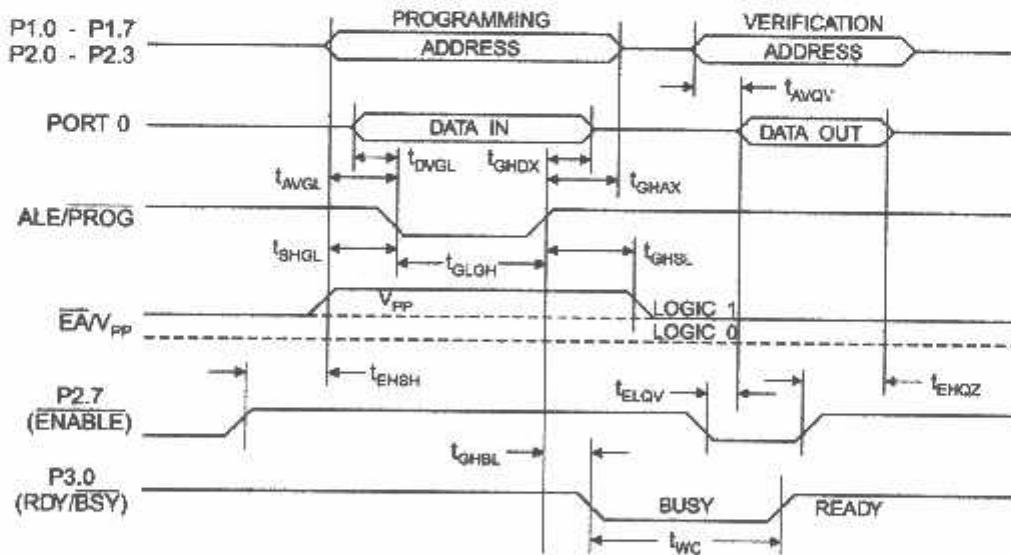
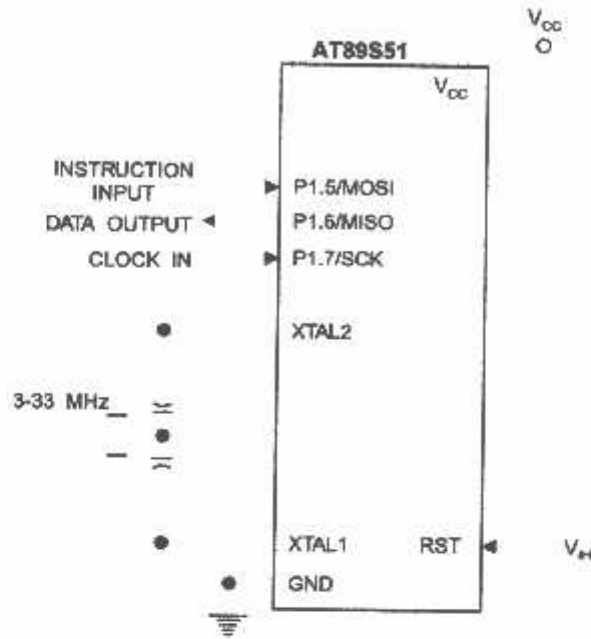


Figure 7. Flash Memory Serial Downloading



Flash Programming and Verification Waveforms – Serial Mode

Figure 8. Serial Programming Waveforms

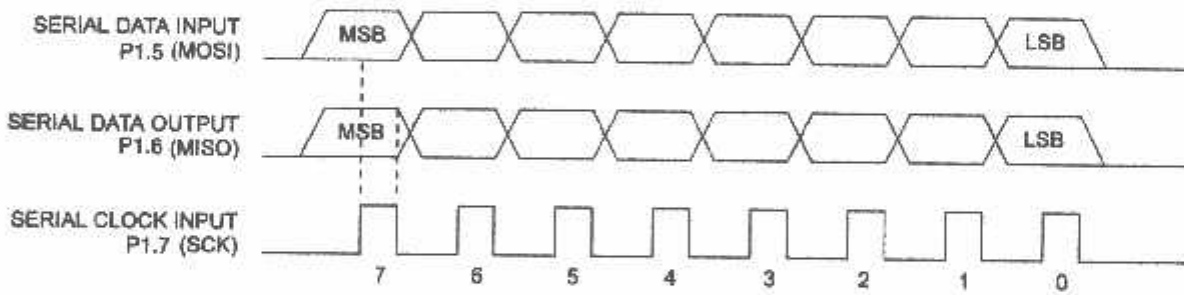




Table 8. Serial Programming Instruction Set

Instruction	Instruction Format				Operation
	Byte 1	Byte 2	Byte 3	Byte 4	
Programming Enable	1010 1100	0101 0011	xxxx xxxx	xxxx xxxx 0110 1001 (Output on MISO)	Enable Serial Programming while RST is high
Chip Erase	1010 1100	100x xxxx	xxxx xxxx	xxxx xxxx	Chip Erase Flash memory array
Read Program Memory (Byte Mode)	0010 0000	xxxx A11 A10 A9 A8	A7 A6 A5 A4 A3 A2 A1 A0	D7 D6 D5 D4 D3 D2 D1 D0	Read data from Program memory in the byte mode
Write Program Memory (Byte Mode)	0100 0000	xxxx A11 A10 A9 A8	A7 A6 A5 A4 A3 A2 A1 A0	D7 D6 D5 D4 D3 D2 D1 D0	Write data to Program memory in the byte mode
Write Lock Bits ⁽¹⁾	1010 1100	1110 00B2	xxxx xxxx	xxxx xxxx	Write Lock bits. See Note (1).
Read Lock Bits	0010 0100	xxxx xxxx	xxxx xxxx	xxxx LB3 LB2 LB1 xx	Read back current status of the lock bits (a programmed lock bit reads back as a "1")
Read Signature Bytes	0010 1000	xxxx A11 A10 A9 A8	A7 xxx xxxx0	Signature Byte	Read Signature Byte
Read Program Memory (Page Mode)	0011 0000	xxxx A11 A10 A9 A8	Byte 0	Byte 1... Byte 255	Read data from Program memory in the Page Mode (256 bytes)
Write Program Memory (Page Mode)	0101 0000	xxxx A11 A10 A9 A8	Byte 0	Byte 1... Byte 255	Write data to Program memory in the Page Mode (256 bytes)

- 1. B1 = 0, B2 = 0 → Mode 1, no lock protection
- B1 = 0, B2 = 1 → Mode 2, lock bit 1 activated
- B1 = 1, B2 = 0 → Mode 3, lock bit 2 activated
- B1 = 1, B2 = 1 → Mode 4, lock bit 3 activated

Each of the lock bit modes need to be activated sequentially before Mode 4 can be executed.

After Reset signal is high, SCK should be low for at least 64 system clocks before it goes high to clock in the enable data bytes. No pulsing of Reset signal is necessary. SCK should be no faster than 1/16 of the system clock at XTAL1.

For Page Read/Write, the data always starts from byte 0 to 255. After the command byte and upper address byte are latched, each byte thereafter is treated as data until all 256 bytes are shifted in/out. Then the next instruction will be ready to be decoded.

Serial Programming Characteristics

Figure 9. Serial Programming Timing

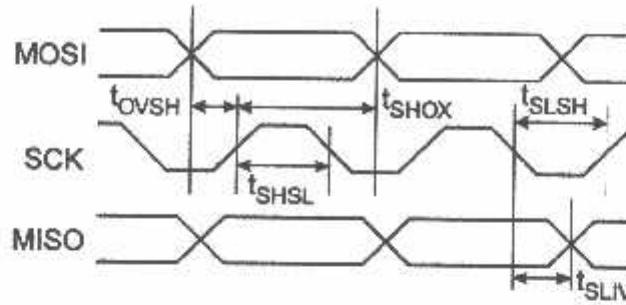


Table 9. Serial Programming Characteristics, $T_A = -40^\circ\text{C}$ to 85°C , $V_{CC} = 4.0 - 5.5\text{V}$ (Unless Otherwise Noted)

Symbol	Parameter	Min	Typ	Max	Units
$1/f_{CLCL}$	Oscillator Frequency	3		33	MHz
CLCL	Oscillator Period	30			ns
SHSL	SCK Pulse Width High	$8 t_{CLCL}$			ns
SLSH	SCK Pulse Width Low	$8 t_{CLCL}$			ns
OVSH	MOSI Setup to SCK High	t_{CLCL}			ns
SHOX	MOSI Hold after SCK High	$2 t_{CLCL}$			ns
SLIV	SCK Low to MISO Valid	10	16	32	ns
ERASE	Chip Erase Instruction Cycle Time			500	ms
SWC	Serial Byte Write Cycle Time			$64 t_{CLCL} + 400$	μs



Absolute Maximum Ratings*

Operating Temperature.....	-55°C to +125°C
Storage Temperature.....	-65°C to +150°C
Voltage on Any Pin with Respect to Ground.....	-1.0V to +7.0V
Maximum Operating Voltage.....	8.6V
Maximum Output Current.....	15.0 mA

*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

Characteristics

Values shown in this table are valid for $T_A = -40^\circ\text{C}$ to 85°C and $V_{CC} = 4.0\text{V}$ to 5.5V , unless otherwise noted.

Symbol	Parameter	Condition	Min	Max	Units
	Input Low Voltage	(Except $\bar{E}A$)	-0.5	$0.2 V_{CC} - 0.1$	V
1	Input Low Voltage ($\bar{E}A$)		-0.5	$0.2 V_{CC} - 0.3$	V
	Input High Voltage	(Except XTAL1, RST)	$0.2 V_{CC} + 0.9$	$V_{CC} + 0.5$	V
1	Input High Voltage	(XTAL1, RST)	$0.7 V_{CC}$	$V_{CC} + 0.5$	V
	Output Low Voltage ⁽¹⁾ (Ports 1,2,3)	$I_{OL} = 1.6 \text{ mA}$		0.45	V
1	Output Low Voltage ⁽¹⁾ (Port 0, ALE, PSEN)	$I_{OL} = 3.2 \text{ mA}$		0.45	V
	Output High Voltage (Ports 1,2,3, ALE, PSEN)	$I_{OH} = -60 \mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -25 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -10 \mu\text{A}$	$0.9 V_{CC}$		V
	Output High Voltage (Port 0 in External Bus Mode)	$I_{OH} = -800 \mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -300 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -80 \mu\text{A}$	$0.9 V_{CC}$		V
	Logical 0 Input Current (Ports 1,2,3)	$V_{IN} = 0.45\text{V}$		-50	μA
	Logical 1 to 0 Transition Current (Ports 1,2,3)	$V_{IN} = 2\text{V}, V_{CC} = 5\text{V} \pm 10\%$		-650	μA
	Input Leakage Current (Port 0, $\bar{E}A$)	$0.45 < V_{IN} < V_{CC}$		± 10	μA
ST	Reset Pulldown Resistor		50	300	K Ω
	Pin Capacitance	Test Freq. = 1 MHz, $T_A = 25^\circ\text{C}$		10	pF
	Power Supply Current	Active Mode, 12 MHz		25	mA
		Idle Mode, 12 MHz		6.5	mA
	Power-down Mode ⁽²⁾	$V_{CC} = 5.5\text{V}$		50	μA

1. Under steady state (non-transient) conditions, I_{OL} must be externally limited as follows:
 Maximum I_{OL} per port pin: 10 mA
 Maximum I_{OL} per 8-bit port:
 Port 0: 26 mA Ports 1, 2, 3: 15 mA
 Maximum total I_{OL} for all output pins: 71 mA
 If I_{OL} exceeds the test condition, V_{OL} may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.
2. Minimum V_{CC} for Power-down is 2V.

AT89S51

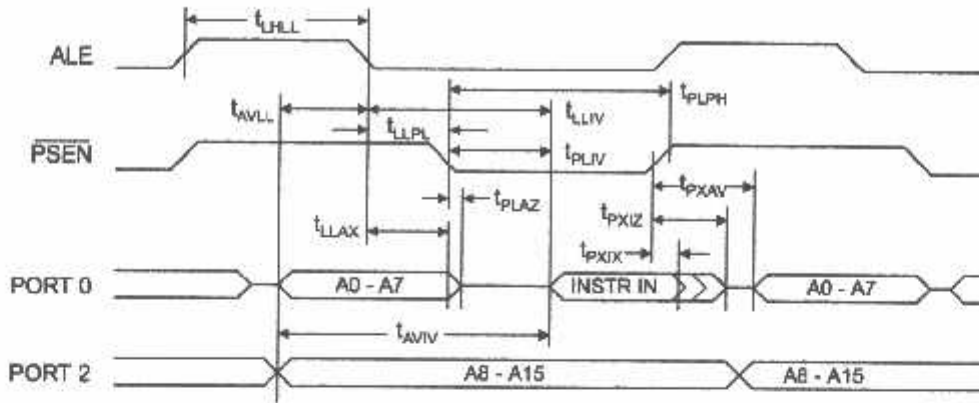
Characteristics

For operating conditions, load capacitance for Port 0, ALE/ $\overline{\text{PROG}}$, and $\overline{\text{PSEN}}$ = 100 pF; load capacitance for all other ports = 80 pF.

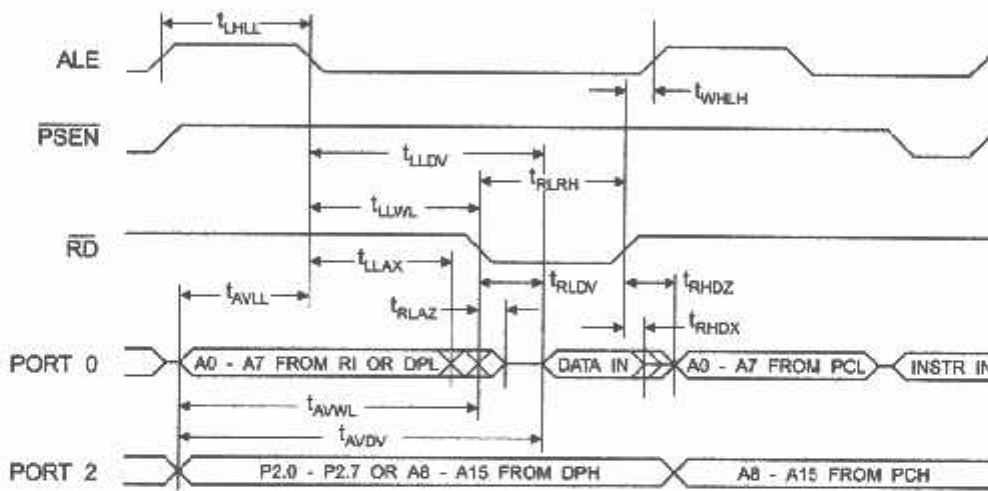
Internal Program and Data Memory Characteristics

Symbol	Parameter	12 MHz Oscillator		Variable Oscillator		Units
		Min	Max	Min	Max	
CLCL	Oscillator Frequency			0	33	MHz
LL	ALE Pulse Width	127		$2t_{\text{CLCL}}-40$		ns
LL	Address Valid to ALE Low	43		$t_{\text{CLCL}}-25$		ns
UX	Address Hold After ALE Low	48		$t_{\text{CLCL}}-25$		ns
V	ALE Low to Valid Instruction In		233		$4t_{\text{CLCL}}-65$	ns
PL	ALE Low to $\overline{\text{PSEN}}$ Low	43		$t_{\text{CLCL}}-25$		ns
PH	$\overline{\text{PSEN}}$ Pulse Width	205		$3t_{\text{CLCL}}-45$		ns
V	$\overline{\text{PSEN}}$ Low to Valid Instruction In		145		$3t_{\text{CLCL}}-60$	ns
X	Input Instruction Hold After $\overline{\text{PSEN}}$	0		0		ns
Z	Input Instruction Float After $\overline{\text{PSEN}}$		59		$t_{\text{CLCL}}-25$	ns
W	$\overline{\text{PSEN}}$ to Address Valid	75		$t_{\text{CLCL}}-8$		ns
F	Address to Valid Instruction In		312		$5t_{\text{CLCL}}-80$	ns
Z	$\overline{\text{PSEN}}$ Low to Address Float		10		10	ns
H	$\overline{\text{RD}}$ Pulse Width	400		$6t_{\text{CLCL}}-100$		ns
WH	$\overline{\text{WR}}$ Pulse Width	400		$6t_{\text{CLCL}}-100$		ns
V	$\overline{\text{RD}}$ Low to Valid Data In		252		$5t_{\text{CLCL}}-90$	ns
X	Data Hold After $\overline{\text{RD}}$	0		0		ns
Z	Data Float After $\overline{\text{RD}}$		97		$2t_{\text{CLCL}}-28$	ns
F	ALE Low to Valid Data In		517		$8t_{\text{CLCL}}-150$	ns
V	Address to Valid Data In		585		$9t_{\text{CLCL}}-165$	ns
L	ALE Low to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	200	300	$3t_{\text{CLCL}}-50$	$3t_{\text{CLCL}}+50$	ns
L	Address to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	203		$4t_{\text{CLCL}}-75$		ns
UX	Data Valid to $\overline{\text{WR}}$ Transition	23		$t_{\text{CLCL}}-30$		ns
PH	Data Valid to $\overline{\text{WR}}$ High	433		$7t_{\text{CLCL}}-130$		ns
UX	Data Hold After $\overline{\text{WR}}$	33		$t_{\text{CLCL}}-25$		ns
F	$\overline{\text{RD}}$ Low to Address Float		0		0	ns
H	$\overline{\text{RD}}$ or $\overline{\text{WR}}$ High to ALE High	43	123	$t_{\text{CLCL}}-25$	$t_{\text{CLCL}}+25$	ns

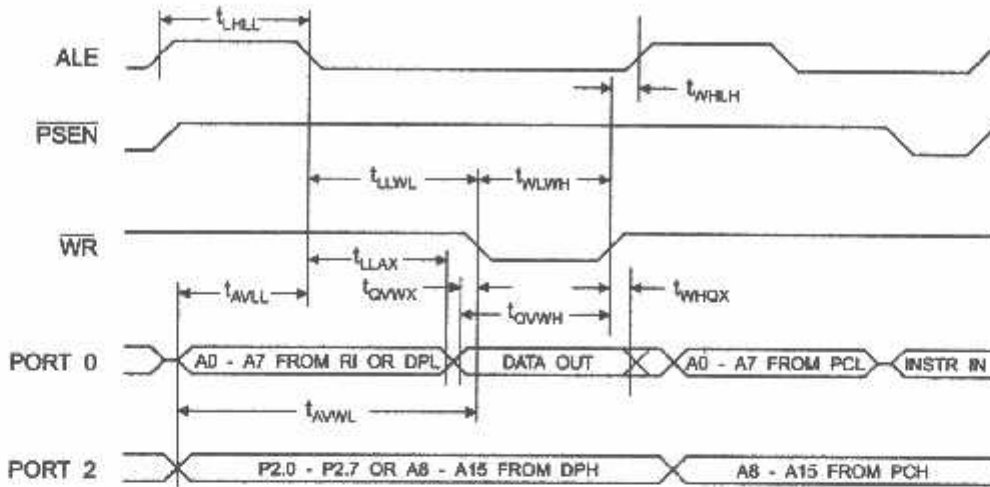
Internal Program Memory Read Cycle



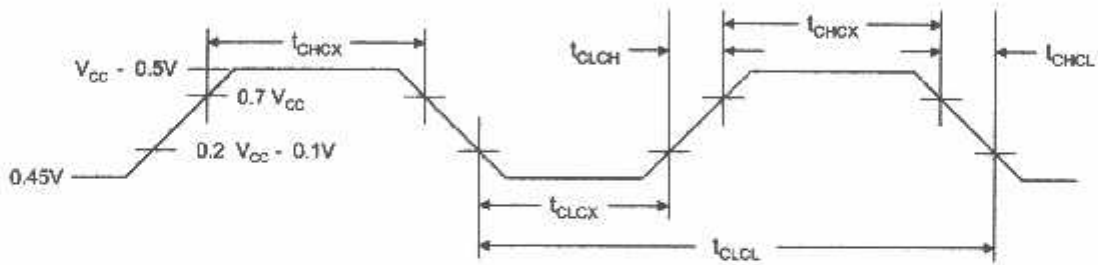
Internal Data Memory Read Cycle



Internal Data Memory Write Cycle



Internal Clock Drive Waveforms



Internal Clock Drive

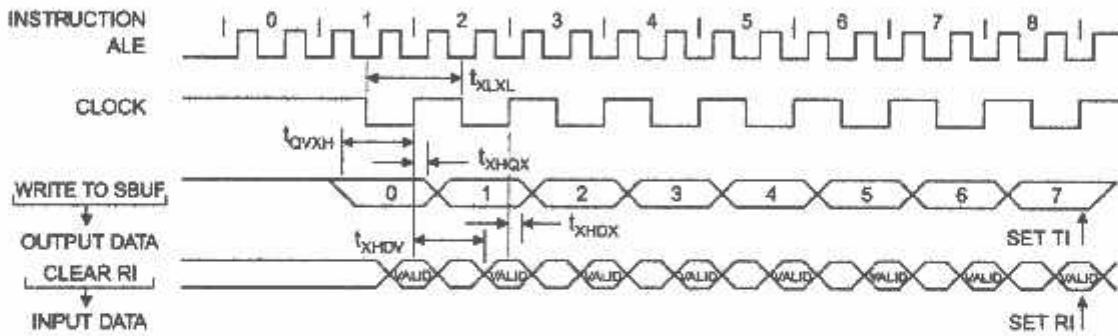
Symbol	Parameter	Min	Max	Units
f_{CL}	Oscillator Frequency	0	33	MHz
T_{CL}	Clock Period	30		ns
t_{CHX}	High Time	12		ns
t_{CHL}	Low Time	12		ns
t_{r}	Rise Time		5	ns
t_{f}	Fall Time		5	ns

Serial Port Timing: Shift Register Mode Test Conditions

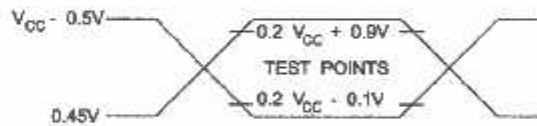
Values in this table are valid for $V_{CC} = 4.0V$ to $5.5V$ and Load Capacitance = 80 pF .

Symbol	Parameter	12 MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
t_{CL}	Serial Port Clock Cycle Time	1.0		$12t_{CLCL}$		μs
t_{OZH}	Output Data Setup to Clock Rising Edge	700		$10t_{CLCL}-133$		ns
t_{OX}	Output Data Hold After Clock Rising Edge	50		$2t_{CLCL}-80$		ns
t_{DX}	Input Data Hold After Clock Rising Edge	0		0		ns
t_{DV}	Clock Rising Edge to Input Data Valid		700		$10t_{CLCL}-133$	ns

Shift Register Mode Timing Waveforms

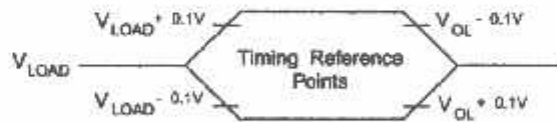


Testing Input/Output Waveforms⁽¹⁾



- AC inputs during testing are driven at $V_{CC} - 0.5V$ for a logic 1 and $0.45V$ for a logic 0. Timing measurements are made at V_{IH} min. for a logic 1 and V_{IL} max. for a logic 0.

Output Waveforms⁽¹⁾



- For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when a 100 mV change from the loaded V_{OH}/V_{OL} level occurs.

Ordering Information

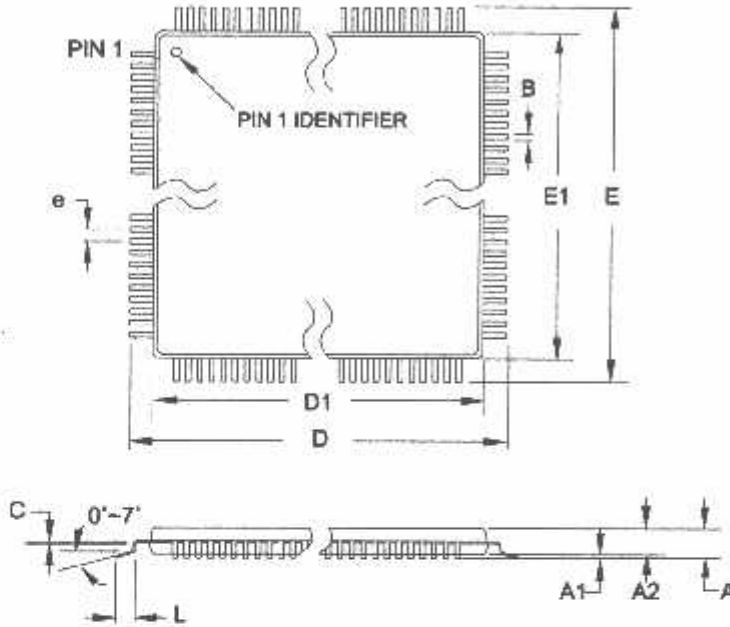
Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
24	4.0V to 5.5V	AT89S51-24AC	44A	Commercial (0° C to 70° C)
		AT89S51-24JC	44J	
		AT89S51-24PC	40P6	
		AT89S51-24SC	42PS6	
		AT89S51-24AI	44A	Industrial (-40° C to 85° C)
		AT89S51-24JI	44J	
		AT89S51-24PI	40P6	
		AT89S51-24SI	42PS6	
33	4.5V to 5.5V	AT89S51-33AC	44A	Commercial (0° C to 70° C)
		AT89S51-33JC	44J	
		AT89S51-33PC	40P6	
		AT89S51-33SC	42PS6	

Package Type	
	44-lead, Thin Plastic Gull Wing Quad Flatpack (TQFP)
	44-lead, Plastic J-leaded Chip Carrier (PLCC)
8	40-pin, 0.600" Wide, Plastic Dual Inline Package (PDIP)
96	42-pin, 0.600" Wide, Plastic Dual Inline Package (PDIP)



Packaging Information

A – TQFP



COMMON DIMENSIONS
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	-	-	1.20	
A1	0.05	-	0.15	
A2	0.95	1.00	1.05	
D	11.75	12.00	12.25	
D1	9.90	10.00	10.10	Note 2
E	11.75	12.00	12.25	
E1	9.90	10.00	10.10	Note 2
B	0.30	-	0.45	
C	0.09	-	0.20	
L	0.45	-	0.75	
e	0.80 TYP			

- Notes:
1. This package conforms to JEDEC reference MS-026, Variation ACB.
 2. Dimensions D1 and E1 do not include mold protrusion. Allowable protrusion is 0.25 mm per side. Dimensions D1 and E1 are maximum plastic body size dimensions including mold mismatch.
 3. Lead coplanarity is 0.10 mm maximum.

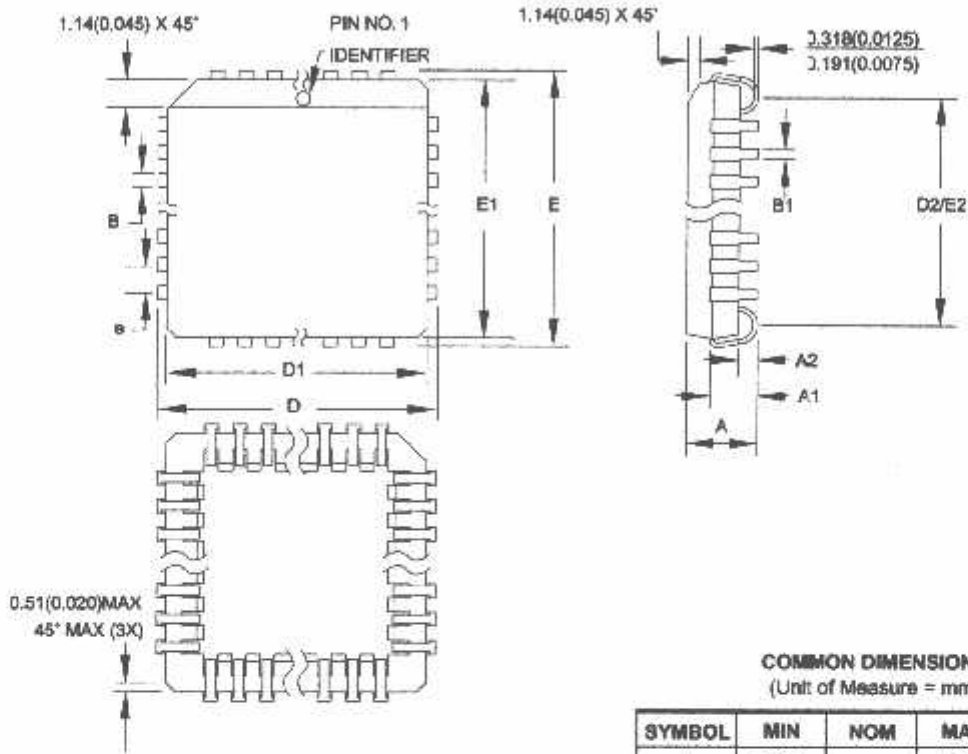
10/5/2001

2325 Orchard Parkway San Jose, CA 95131	TITLE	DRAWING NO.	REV.
	44A , 44-lead, 10 x 10 mm Body Size, 1.0 mm Body Thickness, 0.8 mm Lead Pitch, Thin Profile Plastic Quad Flat Package (TQFP)	44A	B

AT89S51

2487B-MICRO-12/03

J - PLCC



COMMON DIMENSIONS
(Unit of Measure = mm)

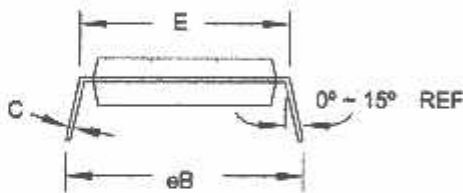
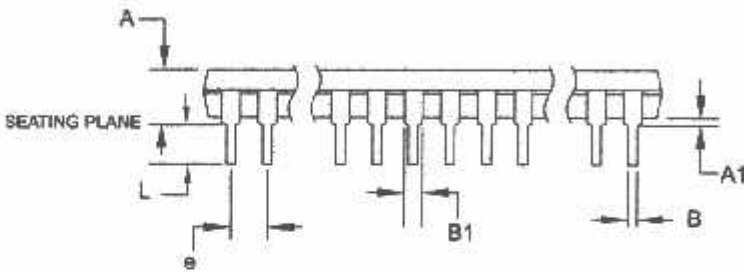
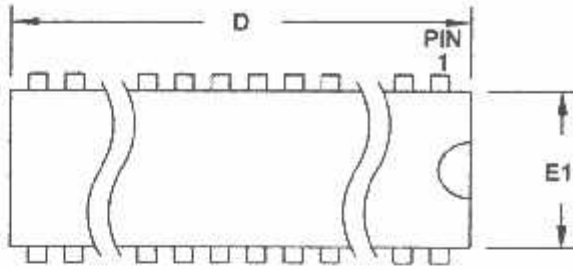
SYMBOL	MIN	NOM	MAX	NOTE
A	4.191	-	4.572	
A1	2.286	-	3.048	
A2	0.508	-	-	
D	17.398	-	17.653	
D1	16.510	-	16.662	Note 2
E	17.398	-	17.653	
E1	16.510	-	16.662	Note 2
D2/E2	14.986	-	16.002	
B	0.660	-	0.813	
B1	0.330	-	0.533	
e	1.270 TYP			

- Notes:
1. This package conforms to JEDEC reference MS-018, Variation AC.
 2. Dimensions D1 and E1 do not include mold protrusion. Allowable protrusion is .010" (0.254 mm) per side. Dimension D1 and E1 include mold mismatch and are measured at the extreme material condition at the upper or lower parting line.
 3. Lead coplanarity is 0.004" (0.102 mm) maximum.

10/04/01

2325 Orchard Parkway San Jose, CA 95131	TITLE	DRAWING NO.	REV.
	44J, 44-lead, Plastic J-leaded Chip Carrier (PLCC)	44J	B

P6 – PDIP



COMMON DIMENSIONS
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	-	-	4.826	
A1	0.381	-	-	
D	52.070	-	52.578	Note 2
E	15.240	-	15.875	
E1	13.462	-	13.970	Note 2
B	0.356	-	0.569	
B1	1.041	-	1.651	
L	3.048	-	3.556	
C	0.203	-	0.381	
eB	15.494	-	17.526	
e	2.540 TYP			

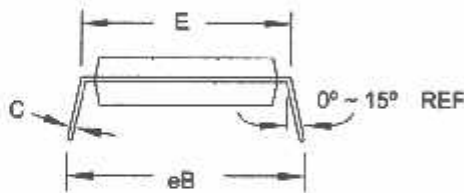
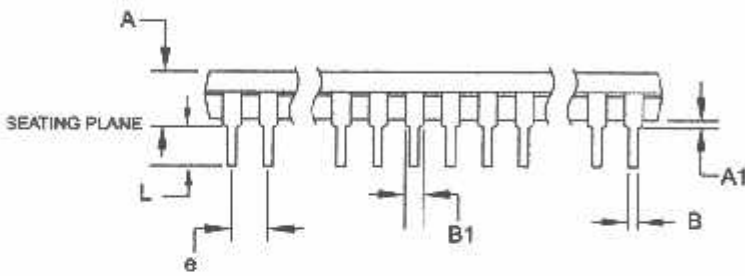
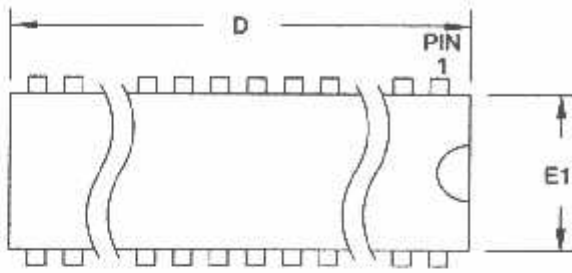
- Notes: 1. This package conforms to JEDEC reference MS-011, Variation AC.
2. Dimensions D and E1 do not include mold Flash or Protrusion.
Mold Flash or Protrusion shall not exceed 0.25 mm (0.010").

09/28/01

2325 Orchard Parkway San Jose, CA 95131	TITLE	DRAWING NO.	REV.
	40P6, 40-lead (0.600"/15.24 mm Wide) Plastic Dual In-line Package (PDIP)	40P6	B

AT89S51

PS6 – PDIP



COMMON DIMENSIONS
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	-	-	4.83	
A1	0.51	-	-	
D	36.70	-	36.96	Note 2
E	15.24	-	15.88	
E1	13.46	-	13.97	Note 2
B	0.38	-	0.56	
B1	0.76	-	1.27	
L	3.05	-	3.43	
C	0.20	-	0.30	
eB	-	-	18.55	
e	1.78 TYP			

- Notes: 1. This package conforms to JEDEC reference MS-011, Variation AC.
2. Dimensions D and E1 do not include mold Flash or Protrusion.
Mold Flash or Protrusion shall not exceed 0.25 mm (0.010").

11/6/03

 2325 Orchard Parkway San Jose, CA 95131	TITLE 42PS6, 42-lead (0.600"/15.24 mm Wide) Plastic Dual Inline Package (PDIP)	DRAWING NO.	REV.
		42PS6	A



Atmel Corporation

2325 Orchard Parkway
San Jose, CA 95131, USA
Tel: 1(408) 441-0311
Fax: 1(408) 487-2600

Regional Headquarters

Europe

Atmel Sarl
Route des Arsenaux 41
Case Postale 80
CH-1705 Fribourg
Switzerland
Tel: (41) 26-426-5555
Fax: (41) 26-426-5500

Asia

Room 1219
Tinachem Golden Plaza
7 Mody Road Tsimshatsui
East Kowloon
Hong Kong
Tel: (852) 2721-9778
Fax: (852) 2722-1369

Japan

5F, Tonetsu Shinkawa Bldg.
24-8 Shinkawa
Huo-ku, Tokyo 104-0033
Japan
Tel: (81) 3-3523-3551
Fax: (81) 3-3523-7581

Atmel Operations

Memory

2325 Orchard Parkway
San Jose, CA 95131, USA
Tel: 1(408) 441-0311
Fax: 1(408) 436-4314

Microcontrollers

2325 Orchard Parkway
San Jose, CA 95131, USA
Tel: 1(408) 441-0311
Fax: 1(408) 436-4314

La Chantreterie

BP 70602
44306 Nantes Cedex 3, France
Tel: (33) 2-40-18-18-18
Fax: (33) 2-40-18-19-60

ASIC/ASSP/Smart Cards

Zone Industrielle
13106 Rousset Cedex, France
Tel: (33) 4-42-53-60-00
Fax: (33) 4-42-53-60-01

1150 East Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906, USA
Tel: 1(719) 576-3300
Fax: 1(719) 540-1759

Scottish Enterprise Technology Park
Maxwell Building
East Kilbride G75 0QR, Scotland
Tel: (44) 1355-803-000
Fax: (44) 1355-242-743

RF/Automotive

Theresienstrasse 2
Postfach 3535
74025 Heilbronn, Germany
Tel: (49) 71-31-67-0
Fax: (49) 71-31-67-2340

1150 East Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906, USA
Tel: 1(719) 576-3300
Fax: 1(719) 540-1759

Biometrics/Imaging/Hi-Rel MPU/ High Speed Converters/RF Datacom

Avenue de Rochepleine
BP 123
38521 Saint-Egrève Cedex, France
Tel: (33) 4-76-58-30-00
Fax: (33) 4-76-58-34-80

Literature Requests

www.atmel.com/literature

Atmel Corporation makes no warranty for the use of its products, other than those expressly contained in the Company's standard data sheets which is detailed in Atmel's Terms and Conditions located on the Company's web site. The Company assumes no responsibility for any errors which may appear in this document, reserves the right to change devices or specifications detailed herein at any time without notice, and does not make any commitment to update the information contained herein. No licenses to patents or other intellectual property of Atmel are granted by the Company in connection with the sale of Atmel products, expressly or by implication. Atmel's products are not authorized for use in life support devices or systems.

Atmel Corporation 2003. All rights reserved. Atmel® and combinations thereof are the registered trademarks of Atmel Corporation or its subsidiaries. MCS® is a registered trademark of Intel Corporation. Adobe® and Acrobat® are the registered trademarks of Adobe Systems Inc. Other names and product names may be the trademarks of others.

Printed on recycled paper.

2487B-MICRO-12/03

2SA743, 2SA743A

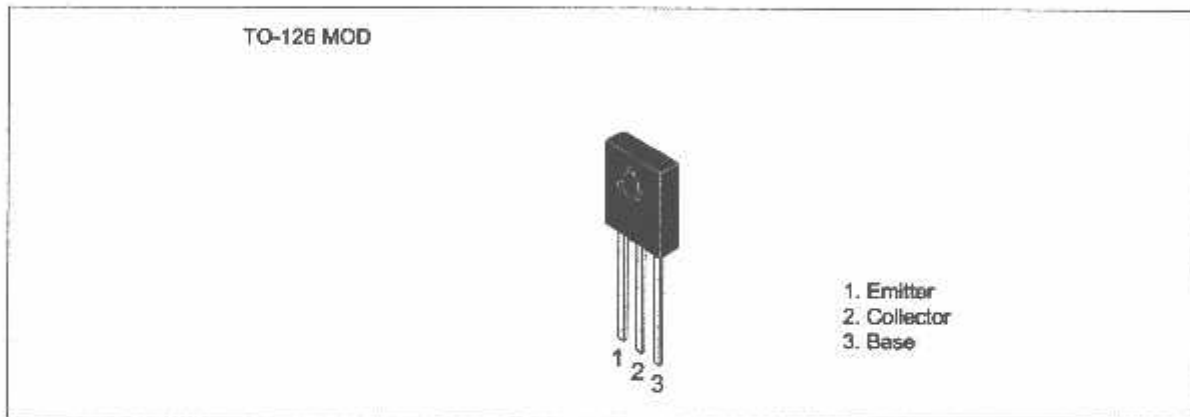
Silicon PNP Epitaxial

HITACHI

Application

Low frequency power amplifier complementary pair with 2SC1212 and 2SC1212A

Outline



Absolute Maximum Ratings ($T_a = 25^\circ\text{C}$)

Item	Symbol	Ratings		Unit
		2SA743	2SA743A	
Collector to base voltage	V_{CBO}	-50	-80	V
Collector to emitter voltage	V_{CEO}	-50	-80	V
Emitter to base voltage	V_{EBO}	-4	-4	V
Collector current	I_{C}	-1	-1	A
Collector power dissipation	P_{C}	0.75	0.75	W
	P_{C}^{*1}	8	8	
Junction temperature	T_{j}	150	150	$^\circ\text{C}$
Storage temperature	T_{stg}	-55 to +150	-55 to +150	$^\circ\text{C}$

Note: 1. Value at $T_{\text{C}} = 25^\circ\text{C}$.



2SA743, 2SA743A

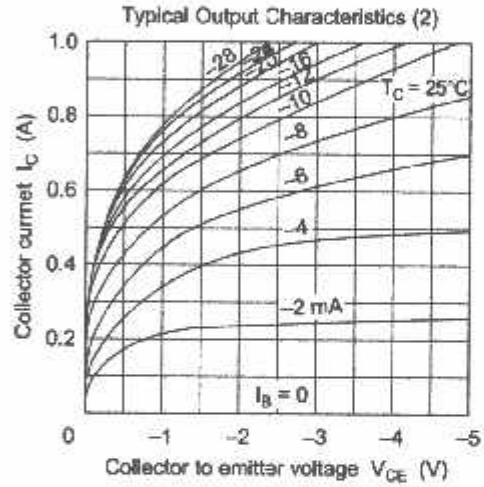
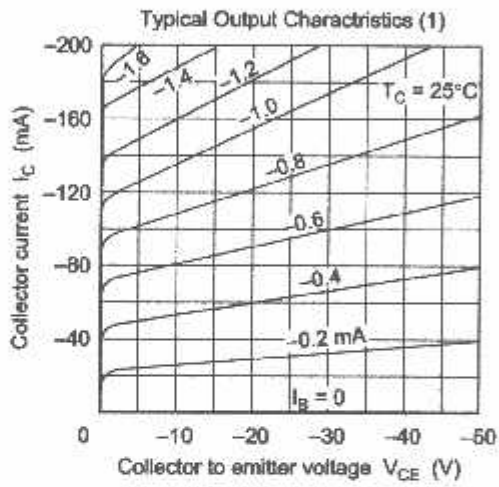
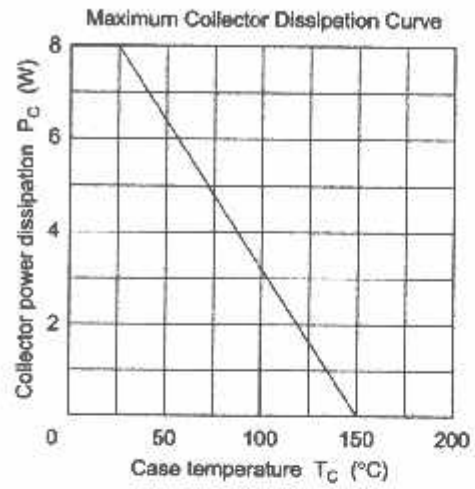
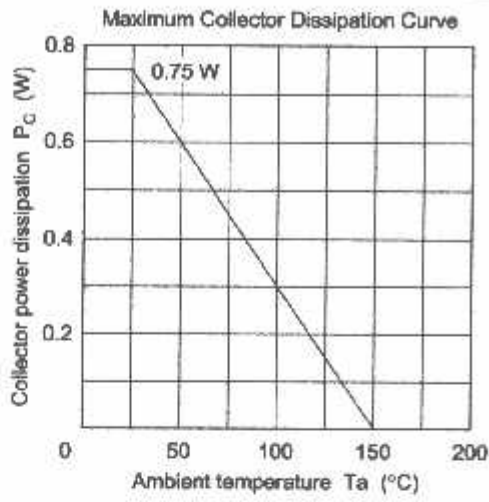
Electrical Characteristics (Ta = 25°C)

Item	Symbol	2SA743			2SA743A			Unit	Test conditions
		Min	Typ	Max	Min	Typ	Max		
Collector to base breakdown voltage	$V_{(BR)CBO}$	-50	—	—	-80	—	—	V	$I_C = -1 \text{ mA}, I_E = 0$
Collector to emitter breakdown voltage	$V_{(BR)CEO}$	-50	—	—	-80	—	—	V	$I_C = -10 \text{ mA}, R_{BE} = \infty$
Emitter to base breakdown voltage	$V_{(BR)EB0}$	-4	—	—	-4	—	—	V	$I_E = -1 \text{ mA}, I_C = 0$
Collector cutoff current	I_{CER}	—	—	-20	—	—	—	μA	$V_{CE} = -50 \text{ V}, R_{BE} = 1 \text{ k}\Omega$
	I_{CER}	—	—	—	—	—	-20		$V_{CE} = -80 \text{ V}, R_{BE} = 1 \text{ k}\Omega$
DC current transfer ratio	h_{FE}^{*1}	60	120	200	60	120	200		$V_{CE} = -4 \text{ V}, I_C = -50 \text{ mA}$
	h_{FE}	20	—	—	20	—	—		$V_{CE} = -4 \text{ V}, I_C = -1 \text{ A}$ (pulse)
Base to emitter voltage	V_{BE}	—	-0.65	-1.0	—	-0.65	1.0	V	$V_{CE} = -4 \text{ V}, I_C = -50 \text{ mA}$
Collector to emitter saturation voltage	$V_{(CL)sat}$	—	-0.75	-1.5	—	-0.75	-1.5	V	$I_C = -1 \text{ A}, I_B = -0.1 \text{ A}$
Gain bandwidth product	f_T	—	120	—	—	120	—	MHz	$V_{CE} = -4 \text{ V}, I_C = -30 \text{ mA}$

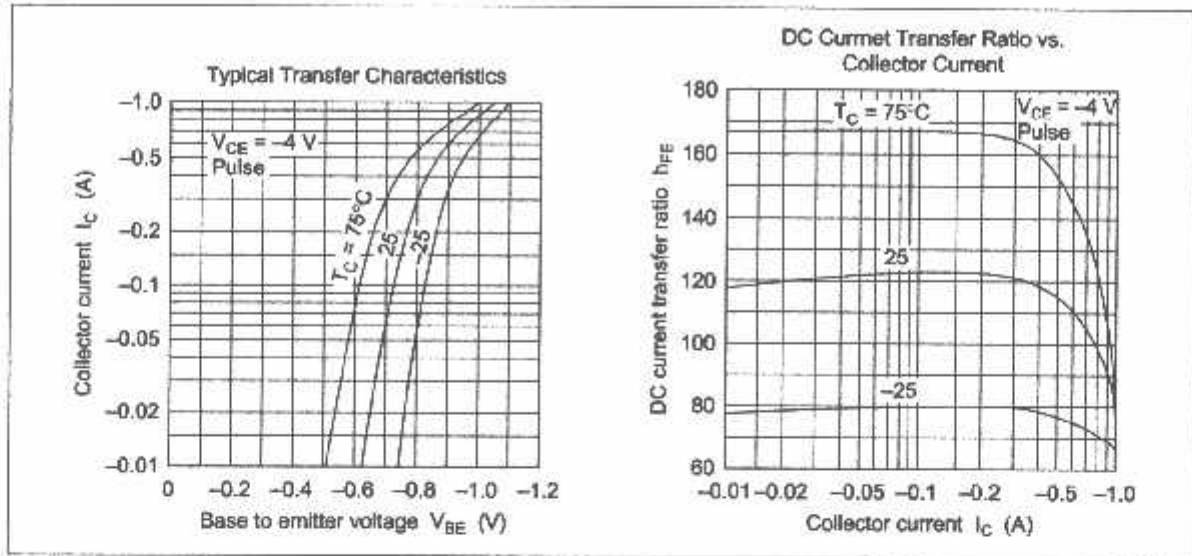
Note: 1. The 2SA743 and 2SA743A is grouped by h_{FE} as follows.

B	C
60 to 120	100 to 200

HITACHI

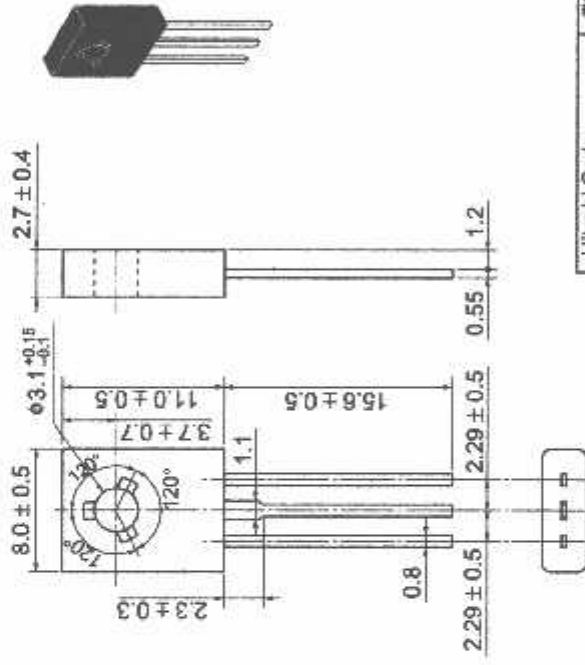


2SA743, 2SA743A



HITACHI

Unit: mm



Hitachi Code	TO-126 Mod
JEDEC	—
EIAJ	—
Weight (reference value)	0.67 g

Cautions

1. Hitachi neither warrants nor grants licenses of any rights of Hitachi's or any third party's patent, copyright, trademark, or other intellectual property rights for information contained in this document. Hitachi bears no responsibility for problems that may arise with third party's rights, including intellectual property rights, in connection with use of the information contained in this document.
2. Products and product specifications may be subject to change without notice. Confirm that you have received the latest product standards or specifications before final design, purchase or use.
3. Hitachi makes every attempt to ensure that its products are of high quality and reliability. However, contact Hitachi's sales office before using the product in an application that demands especially high quality and reliability or where its failure or malfunction may directly threaten human life or cause risk of bodily injury, such as aerospace, aeronautics, nuclear power, combustion control, transportation, traffic, safety equipment or medical equipment for life support.
4. Design your application so that the product is used within the ranges guaranteed by Hitachi particularly for maximum rating, operating supply voltage range, heat radiation characteristics, installation conditions and other characteristics. Hitachi bears no responsibility for failure or damage when used beyond the guaranteed ranges. Even within the guaranteed ranges, consider normally foreseeable failure rates or failure modes in semiconductor devices and employ systemic measures such as fail-safes, so that the equipment incorporating Hitachi product does not cause bodily injury, fire or other consequential damage due to operation of the Hitachi product.
5. This product is not designed to be radiation resistant.
6. No one is permitted to reproduce or duplicate, in any form, the whole or part of this document without written approval from Hitachi.
7. Contact Hitachi's sales office for any questions regarding this document or Hitachi semiconductor products.

HITACHI

Hitachi, Ltd.

Semiconductor & Integrated Circuits

Nippon Bldg., 2-6-2, Ohte-machi, Chiyoda-ku, Tokyo 100-0004, Japan

Tel: Tokyo (03) 3270-2111 Fax: (03) 3270-5109

URL	North America	: http://semiconductor.hitachi.com/
	Europe	: http://www.hitachi-eu.com/hel/ecg
	Asia (Singapore)	: http://www.has.hitachi.com.sg/grp3/sicd/index.htm
	Asia (Taiwan)	: http://www.hitachi.com.tw/E/Product/SICD_Frame.htm
	Asia (HongKong)	: http://www.hitachi.com.hk/eng/bo/grp3/index.htm
	Japan	: http://www.hitachi.co.jp/Sicd/indx.htm

For further information write to:

Hitachi Semiconductor
(America) Inc.
179 East Tasman Drive,
San Jose, CA 95134
Tel: <1> (408) 433-1990
Fax: <1> (408) 433-0223

Hitachi Europe GmbH
Electronic components Group
Domacher Straße 3
D-85622 Feldkirchen, Munich
Germany
Tel: <49> (89) 9 9180-0
Fax: <49> (89) 9 29 30 00
Hitachi Europe Ltd.
Electronic Components Group
Whitebrook Park
Lower Cookham Road
Maidenhead
Berkshire SL6 8YA, United Kingdom
Tel: <44> (1628) 585000
Fax: <44> (1628) 778322

Hitachi Asia Pte. Ltd.
16 Collyer Quay #20-00
Hitachi Tower
Singapore 049318
Tel: 535-2100
Fax: 535-1533

Hitachi Asia Ltd.
Taipei Branch Office
3F, Hung Kuo Building, No.167,
Tun-Hwa North Road, Taipei (105)
Tel: <886> (2) 2718-3668
Fax: <886> (2) 2718-6160

Hitachi Asia (Hong Kong) Ltd.
Group III (Electronic Components)
7/F., North Tower, World Finance Centre,
Harbour City, Canton Road, Tsim Sha Tsui,
Kowloon, Hong Kong
Tel: <852> (2) 735 9218
Fax: <852> (2) 730 0281
Telex: 40815 HITEC HX

Copyright © Hitachi, Ltd., 1999. All rights reserved. Printed in Japan.

HITACHI

ULN2001A, ULN2002A, ULN2003A, ULN2004A, ULQ2003A, ULQ2004A HIGH-VOLTAGE HIGH-CURRENT DARLINGTON TRANSISTOR ARRAY

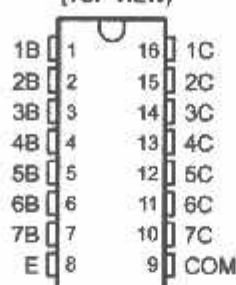
The ULN2001A is obsolete and is no longer supplied.

SLRS027F – DECEMBER 1976 – REVISED FEBRUARY 2003

- 500-mA-Rated Collector Current (Single Output)
- High-Voltage Outputs . . . 50 V
- Output Clamp Diodes
- Inputs Compatible With Various Types of Logic
- Relay-Driver Applications
- Designed to Be Interchangeable With Sprague ULN2001A Series

ULN2001A . . . D OR N PACKAGE
ULN2002A . . . N PACKAGE
ULN2003A, ULN2004A . . . D, N, OR NS PACKAGE
ULQ2003A, ULQ2004A . . . D OR N PACKAGE

(TOP VIEW)



description/ordering information

The ULN2001A, ULN2002A, ULN2003A, ULN2004A, ULQ2003A, and ULQ2004A are high-voltage, high-current Darlington transistor arrays. Each consists of seven npn Darlington pairs that feature high-voltage outputs with common-cathode clamp diodes for switching inductive loads. The collector-current rating of a single Darlington pair is 500 mA. The Darlington pairs can be paralleled for higher current capability. Applications include relay drivers, hammer drivers, lamp drivers, display drivers (LED and gas discharge), line drivers, and logic buffers. For 100-V (otherwise interchangeable) versions of the ULN2003A and ULN2004A, see the SN75468 and SN75469, respectively.

ORDERING INFORMATION

T _A	PACKAGE†		ORDERABLE PART NUMBER	TOP-SIDE MARKING
-20°C to 70°C	PDIP (N)	Tube of 25	ULN2002AN	ULN2002AN
			ULN2003AN	ULN2003AN
			ULN2004AN	ULN2004AN
	SOIC (D)	Tube of 40	ULN2003AD	ULN2003A
			ULN2003ADR	
		Reel of 2500	ULN2004AD	ULN2004A
			ULN2004ADR	
SOP (NS)	Reel of 2000	ULN2003ANSR	ULN2003A	
		ULN2004ANSR	ULN2004A	
-40°C to 85°C	PDIP (N)	Tube of 25	ULQ2003AN	ULQ2003A
			ULQ2004AN	ULQ2004AN
	SOIC (D)	Tube of 40	ULQ2003AD	ULQ2003A
			ULQ2003ADR	
		Reel of 2500	ULQ2004AD	ULQ2004A
			ULQ2004ADR	

† Package drawings, standard packing quantities, thermal data, symbolization, and PCB design guidelines are available at www.ti.com/sc/package.



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

**TEXAS
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

Copyright © 2003, Texas Instruments Incorporated

N2001A, ULN2002A, ULN2003A, ULN2004A, ULQ2003A, ULQ2004A
HIGH-VOLTAGE HIGH-CURRENT DARLINGTON
TRANSISTOR ARRAY

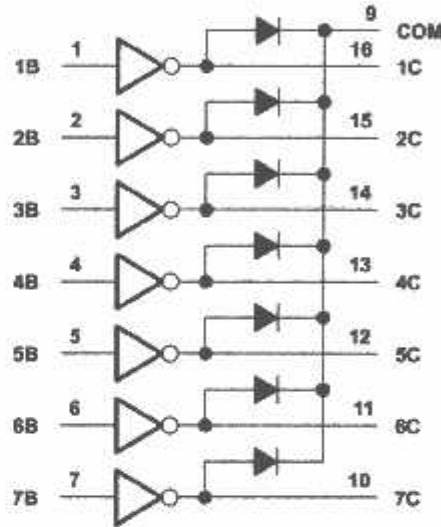
0027F - DECEMBER 1976 - REVISED FEBRUARY 2003

The ULN2001A is obsolete
and is no longer supplied.

Description/ordering information (continued)

The ULN2001A is a general-purpose array and can be used with TTL and CMOS technologies. The ULN2002A is designed specifically for use with 14-V to 25-V PMOS devices. Each input of this device has a Zener diode and resistor in series to control the input current to a safe limit. The ULN2003A and ULQ2003A have a 2.7-k Ω series base resistor for each Darlington pair for operation directly with TTL or 5-V CMOS devices. The ULN2004A and ULQ2004A have a 10.5-k Ω series base resistor to allow operation directly from CMOS devices that use supply voltages of 6 V to 15 V. The required input current of the ULN/ULQ2004A is below that of the ULN/ULQ2003A, and the required voltage is less than that required by the ULN2002A.

Logic diagram



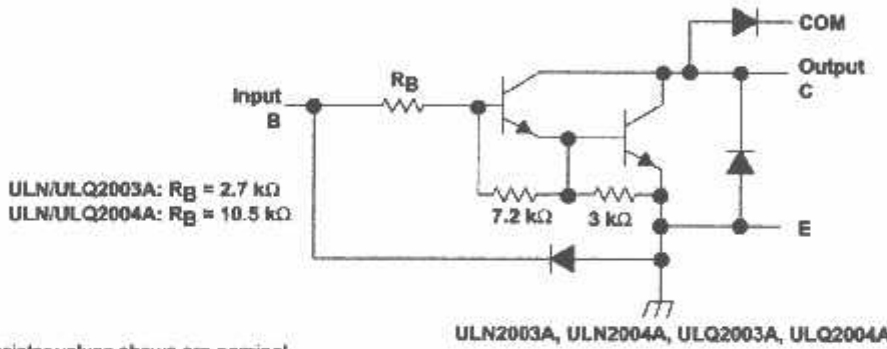
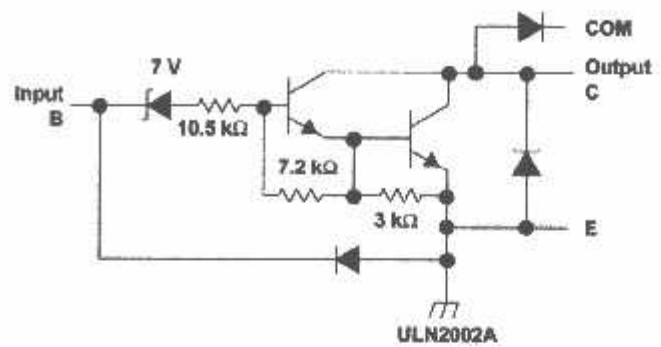
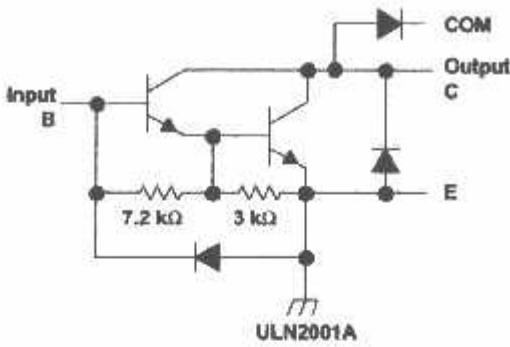
POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

ULN2001A, ULN2002A, ULN2003A, ULN2004A, ULQ2003A, ULQ2004A
**HIGH-VOLTAGE HIGH-CURRENT DARLINGTON
 TRANSISTOR ARRAY**

The ULN2001A is obsolete
 and is no longer supplied.

SLRS027F - DECEMBER 1976 - REVISED FEBRUARY 2003

schematics (each Darlington pair)



All resistor values shown are nominal.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

N2001A, ULN2002A, ULN2003A, ULN2004A, ULQ2003A, ULQ2004A
HIGH-VOLTAGE HIGH-CURRENT DARLINGTON
TRANSISTOR ARRAY

027F – DECEMBER 1976 – REVISED FEBRUARY 2003

The ULN2001A is obsolete
and is no longer supplied.

Absolute maximum ratings at 25°C free-air temperature (unless otherwise noted)†

Collector-emitter voltage	50 V
Clamp diode reverse voltage (see Note 1)	50 V
Input voltage, V_I (see Note 1)	30 V
Peak collector current (see Figures 14 and 15)	500 mA
Output clamp current, I_{OK}	500 mA
Total emitter-terminal current	-2.5 A
Operating free-air temperature range, T_A , ULN200xA	-20°C to 70°C
ULQ200xA	-40°C to 85°C
ULQ200xAT	-40°C to 105°C
Package thermal impedance, θ_{JA} (see Notes 2 and 3): D package	73°C/W
N package	67°C/W
NS package	64°C/W
Package thermal impedance, θ_{JC} (see Notes 4 and 5): D package	36°C/W
N package	54°C/W
Operating virtual junction temperature, T_J	150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds	260°C
Storage temperature range, T_{stg}	-65°C to 150°C

Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and normal operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not intended. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

- Notes:
1. All voltage values are with respect to the emitter/substrate terminal E, unless otherwise noted.
 2. Maximum power dissipation is a function of $T_J(\text{max})$, θ_{JA} , and T_A . The maximum allowable power dissipation at any allowable ambient temperature is $P_D = (T_J(\text{max}) - T_A)/\theta_{JA}$. Operating at the absolute maximum T_J of 150°C can affect reliability.
 3. The package thermal impedance is calculated in accordance with JESD 51-7.
 4. Maximum power dissipation is a function of $T_J(\text{max})$, θ_{JC} , and T_C . The maximum allowable power dissipation at any allowable case temperature is $P_D = (T_J(\text{max}) - T_C)/\theta_{JC}$. Operating at the absolute maximum T_J of 150°C can affect reliability.
 5. The package thermal impedance is calculated in accordance with MIL-STD-883.

Typical characteristics, $T_A = 25^\circ\text{C}$ (unless otherwise noted)

PARAMETER	TEST FIGURE	TEST CONDITIONS	ULN2001A			ULN2002A			UNIT
			MIN	TYP	MAX	MIN	TYP	MAX	
On-state input voltage	6	$V_{CE} = 2\text{ V}$, $I_C = 300\text{ mA}$						13	V
Collector-emitter saturation voltage	5	$I_I = 250\ \mu\text{A}$, $I_C = 100\text{ mA}$	0.9	1.1		0.9	1.1		V
		$I_I = 350\ \mu\text{A}$, $I_C = 200\text{ mA}$	1	1.3		1	1.3		
		$I_I = 500\ \mu\text{A}$, $I_C = 350\text{ mA}$	1.2	1.6		1.2	1.6		
Clamp forward voltage	8	$I_F = 350\text{ mA}$	1.7	2		1.7	2	V	
Collector cutoff current	1	$V_{CE} = 50\text{ V}$, $I_I = 0$			50			50	μA
	2	$V_{CE} = 50\text{ V}$, $T_A = 70^\circ\text{C}$, $V_I = 6\text{ V}$			100			100	
Off-state input current	3	$V_{CE} = 50\text{ V}$, $T_A = 70^\circ\text{C}$, $I_C = 500\ \mu\text{A}$	50	65		50	65		μA
Input current	4	$V_I = 17\text{ V}$				0.82	1.25		mA
Clamp reverse current	7	$V_R = 50\text{ V}$, $T_A = 70^\circ\text{C}$			100			100	μA
		$V_R = 50\text{ V}$			50			50	
Static forward-current transfer ratio	5	$V_{CE} = 2\text{ V}$, $I_C = 350\text{ mA}$	1000						
Input capacitance		$V_I = 0$, $f = 1\text{ MHz}$		15	25		15	25	pF



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

ULN2001A, ULN2002A, ULN2003A, ULN2004A, ULQ2003A, ULQ2004A
**HIGH-VOLTAGE HIGH-CURRENT DARLINGTON
 TRANSISTOR ARRAY**

The ULN2001A is obsolete
 and is no longer supplied.

SLRS027F - DECEMBER 1976 - REVISED FEBRUARY 2003

electrical characteristics, $T_A = 25^\circ\text{C}$ (unless otherwise noted) (continued)

PARAMETER	TEST FIGURE	TEST CONDITIONS	ULN2003A			ULN2004A			UNIT
			MIN	TYP	MAX	MIN	TYP	MAX	
$V_{I(on)}$ On-state input voltage	6	$V_{CE} = 2\text{ V}$	$I_C = 125\text{ mA}$					5	V
			$I_C = 200\text{ mA}$			2.4		6	
			$I_C = 250\text{ mA}$			2.7			
			$I_C = 275\text{ mA}$					7	
			$I_C = 300\text{ mA}$				5		
			$I_C = 350\text{ mA}$					8	
$V_{CE(sat)}$ Collector-emitter saturation voltage	5	$I_I = 250\ \mu\text{A}$, $I_C = 100\text{ mA}$		0.9	1.1		0.9	1.1	V
		$I_I = 350\ \mu\text{A}$, $I_C = 200\text{ mA}$		1	1.3		1	1.3	
		$I_I = 500\ \mu\text{A}$, $I_C = 350\text{ mA}$		1.2	1.6		1.2	1.6	
I_{CEX} Collector cutoff current	1	$V_{CE} = 50\text{ V}$, $I_I = 0$			50			50	μA
	2	$V_{CE} = 50\text{ V}$, $T_A = 70^\circ\text{C}$, $V_I = 1\text{ V}$			100			100	
V_F Clamp forward voltage	8	$I_F = 350\text{ mA}$		1.7	2		1.7	2	V
$I_{I(off)}$ Off-state input current	3	$V_{CE} = 50\text{ V}$, $T_A = 70^\circ\text{C}$, $I_C = 500\ \mu\text{A}$	50	65		50	65		μA
I_I Input current	4	$V_I = 3.85\text{ V}$		0.93	1.35				mA
		$V_I = 5\text{ V}$				0.35	0.5		
		$V_I = 12\text{ V}$				1	1.45		
I_R Clamp reverse current	7	$V_R = 50\text{ V}$			50			50	μA
		$V_R = 50\text{ V}$, $T_A = 70^\circ\text{C}$			100			100	
C_I Input capacitance		$V_I = 0$, $f = 1\text{ MHz}$		15	25		15	25	pF



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

N2001A, ULN2002A, ULN2003A, ULN2004A, ULQ2003A, ULQ2004A
HIGH-VOLTAGE HIGH-CURRENT DARLINGTON
TRANSISTOR ARRAY

027F - DECEMBER 1976 - REVISED FEBRUARY 2003

The ULN2001A is obsolete
and is no longer supplied.

Electrical characteristics over recommended operating conditions (unless otherwise noted)

PARAMETER	TEST FIGURE	TEST CONDITIONS	ULQ2003A			ULQ2004A			UNIT
			MIN	TYP	MAX	MIN	TYP	MAX	
On-state input voltage	6	$V_{CE} = 2\text{ V}$	$I_C = 125\text{ mA}$					5	V
			$I_C = 200\text{ mA}$			2.7		6	
			$I_C = 250\text{ mA}$			2.9			
			$I_C = 275\text{ mA}$					7	
			$I_C = 300\text{ mA}$		3				
			$I_C = 350\text{ mA}$					8	
Collector-emitter saturation voltage (sat)	5	$I_I = 250\text{ }\mu\text{A}$, $I_C = 100\text{ mA}$		0.9	1.2		0.9	1.1	V
		$I_I = 350\text{ }\mu\text{A}$, $I_C = 200\text{ mA}$		1	1.4		1	1.3	
		$I_I = 500\text{ }\mu\text{A}$, $I_C = 350\text{ mA}$		1.2	1.7		1.2	1.6	
Collector cutoff current	1	$V_{CE} = 50\text{ V}$, $I_I = 0$			100			50	μA
	2	$V_{CE} = 50\text{ V}$, $V_I = 1\text{ V}$					100	500	
Clamp forward voltage	8	$I_F = 350\text{ mA}$		1.7	2.3		1.7	2	V
Off-state input current	3	$V_{CE} = 50\text{ V}$, $I_C = 500\text{ }\mu\text{A}$		65		50	65		μA
Input current	4	$V_I = 3.85\text{ V}$		0.93	1.35				mA
		$V_I = 5\text{ V}$				0.35	0.5		
		$V_I = 12\text{ V}$				1	1.45		
Clamp reverse current	7	$V_R = 50\text{ V}$, $T_A = 25^\circ\text{C}$			100			50	μA
		$V_R = 50\text{ V}$			100			100	
Input capacitance		$V_I = 0$, $f = 1\text{ MHz}$		15	25		15	25	pF

Timing characteristics, $T_A = 25^\circ\text{C}$

PARAMETER	TEST CONDITIONS	ULN2001A, ULN2002A, ULN2003A, ULN2004A			UNIT
		MIN	TYP	MAX	
Propagation delay time, low- to high-level output	See Figure 9		0.25	1	μs
Propagation delay time, high- to low-level output	See Figure 9		0.25	1	μs
High-level output voltage after switching	$V_S = 50\text{ V}$, $I_O = 300\text{ mA}$, See Figure 10		$V_S - 20$		mV

Timing characteristics over recommended operating conditions (unless otherwise noted)

PARAMETER	TEST CONDITIONS	ULQ2003A, ULQ2004A			UNIT
		MIN	TYP	MAX	
Propagation delay time, low- to high-level output	See Figure 9		1	10	μs
Propagation delay time, high- to low-level output	See Figure 9		1	10	μs
High-level output voltage after switching	$V_S = 50\text{ V}$, $I_O = 300\text{ mA}$, See Figure 10		$V_S - 500$		mV



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

ULN2001A, ULN2002A, ULN2003A, ULN2004A, ULQ2003A, ULQ2004A
**HIGH-VOLTAGE HIGH-CURRENT DARLINGTON
 TRANSISTOR ARRAY**

The ULN2001A is obsolete
 and is no longer supplied.

SLR9027F - DECEMBER 1976 - REVISED FEBRUARY 2003

PARAMETER MEASUREMENT INFORMATION

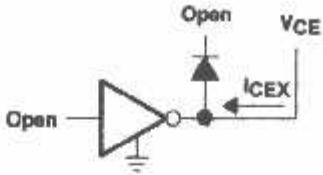


Figure 1. I_{CEX} Test Circuit

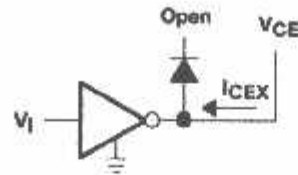


Figure 2. I_{CEX} Test Circuit

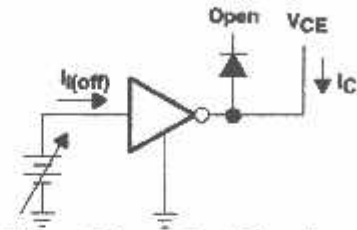


Figure 3. $I_{I(off)}$ Test Circuit

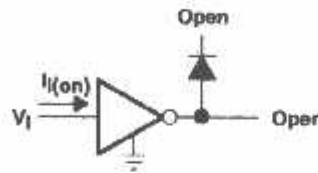
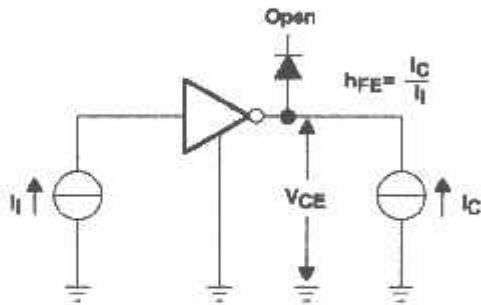


Figure 4. I_I Test Circuit



NOTE: I_I is fixed for measuring $V_{CE(sat)}$, variable for measuring h_{FE} .

Figure 5. h_{FE} , $V_{CE(sat)}$ Test Circuit

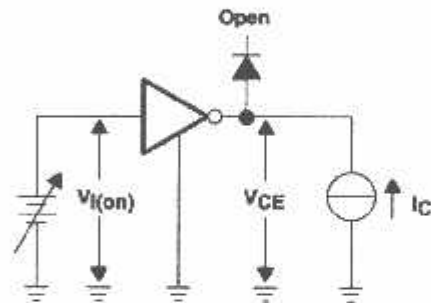


Figure 6. $V_{I(on)}$ Test Circuit

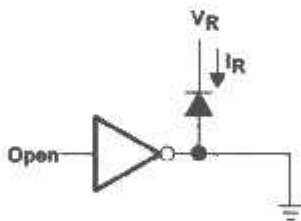


Figure 7. I_R Test Circuit

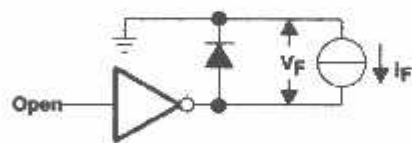
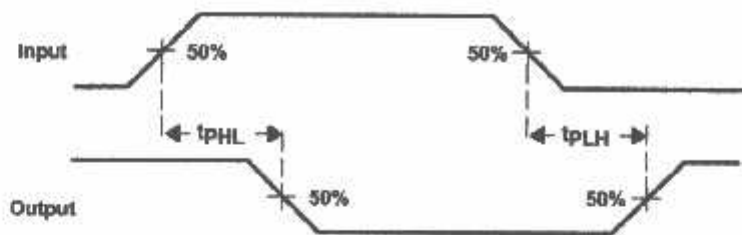


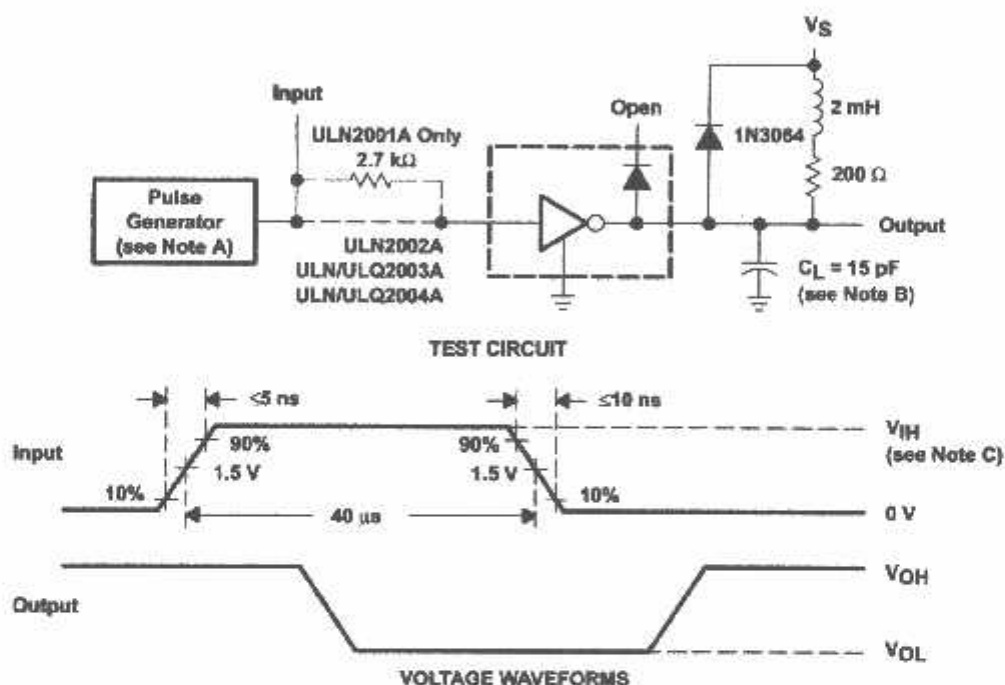
Figure 8. V_F Test Circuit

PARAMETER MEASUREMENT INFORMATION



VOLTAGE WAVEFORMS

Figure 9. Propagation Delay-Time Waveforms



- TES: A. The pulse generator has the following characteristics: PRR = 12.5 kHz, $Z_O = 50 \Omega$.
 B. C_L includes probe and jig capacitance.
 C. For testing the ULN2001A, the ULN2003A, and the ULQ2003A, $V_{IH} = 3\text{ V}$; for the ULN2002A, $V_{IH} = 13\text{ V}$; for the ULN2004A and the ULQ2004A, $V_{IH} = 8\text{ V}$.

Figure 10. Latch-Up Test Circuit and Voltage Waveforms

ULN2001A, ULN2002A, ULN2003A, ULN2004A, ULQ2003A, ULQ2004A
**HIGH-VOLTAGE HIGH-CURRENT DARLINGTON
 TRANSISTOR ARRAY**

The ULN2001A is obsolete
 and is no longer supplied.

SLRS027F - DECEMBER 1976 - REVISED FEBRUARY 2003

TYPICAL CHARACTERISTICS

**COLLECTOR-EMITTER
 SATURATION VOLTAGE
 VS
 COLLECTOR CURRENT
 (ONE DARLINGTON)**

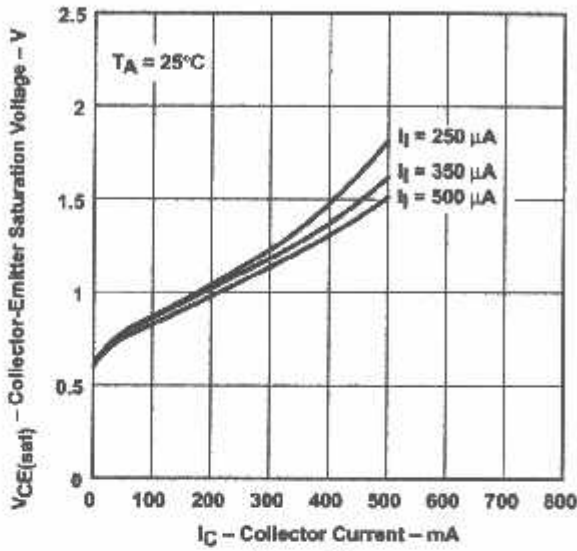


Figure 11

**COLLECTOR-EMITTER
 SATURATION VOLTAGE
 VS
 TOTAL COLLECTOR CURRENT
 (TWO DARLINGTONS IN PARALLEL)**

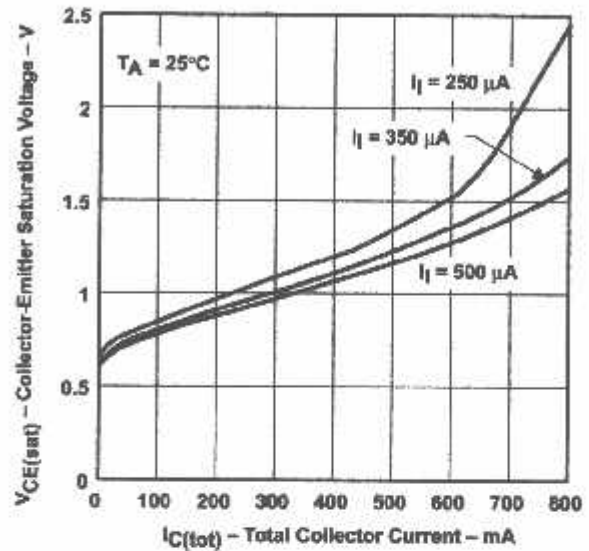


Figure 12

**COLLECTOR CURRENT
 VS
 INPUT CURRENT**

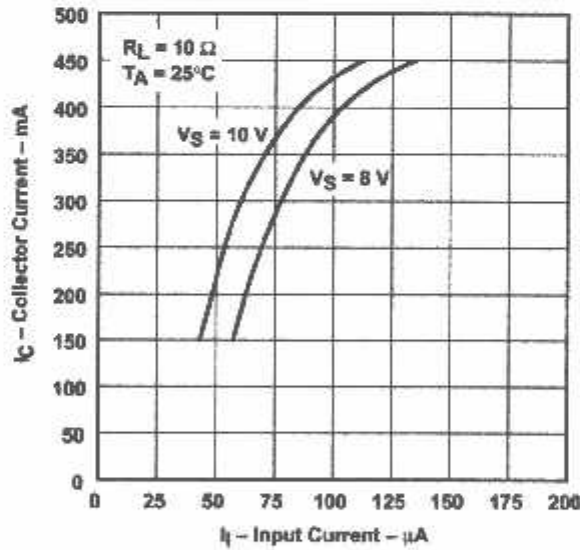


Figure 13



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

LN2001A, ULN2002A, ULN2003A, ULN2004A, ULQ2003A, ULQ2004A
 HIGH-VOLTAGE HIGH-CURRENT DARLINGTON
 TRANSISTOR ARRAY

RS027F - DECEMBER 1976 - REVISED FEBRUARY 2003

The ULN2001A is obsolete
 and is no longer supplied.

THERMAL INFORMATION

D PACKAGE
 MAXIMUM COLLECTOR CURRENT
 VS
 DUTY CYCLE

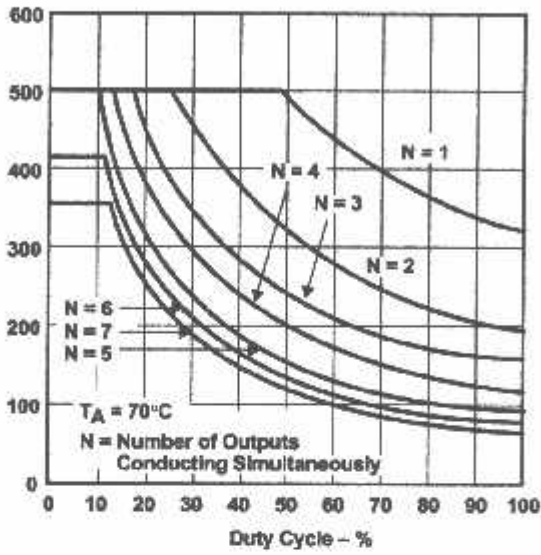


Figure 14

N PACKAGE
 MAXIMUM COLLECTOR CURRENT
 VS
 DUTY CYCLE

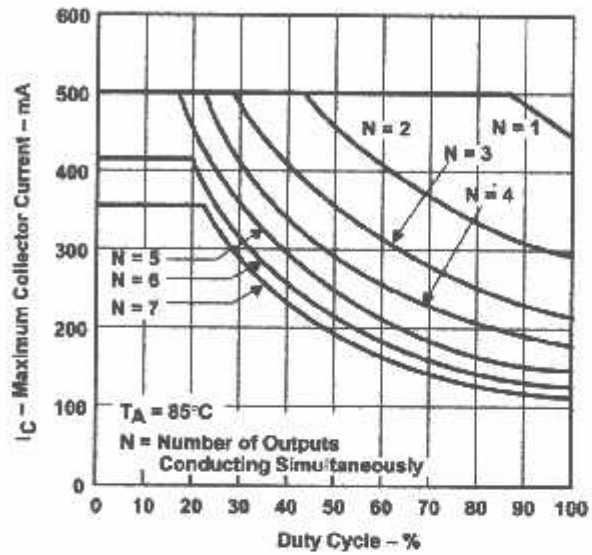


Figure 15



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

ULN2001A, ULN2002A, ULN2003A, ULN2004A, ULQ2003A, ULQ2004A
**HIGH-VOLTAGE HIGH-CURRENT DARLINGTON
 TRANSISTOR ARRAY**

The ULN2001A is obsolete
 and is no longer supplied.

SLR8027F - DECEMBER 1976 - REVISED FEBRUARY 2003

APPLICATION INFORMATION

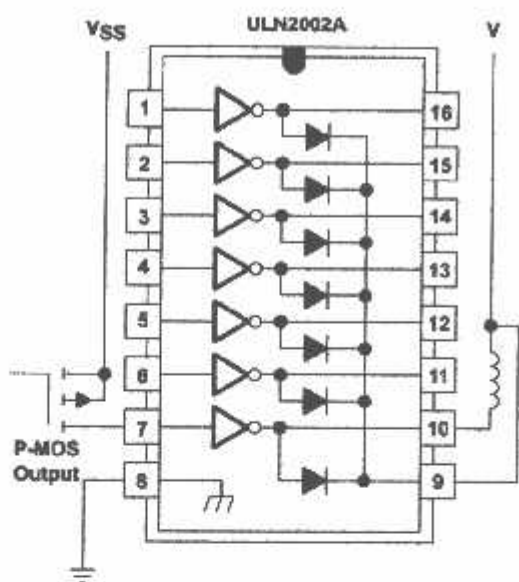


Figure 16. P-MOS to Load

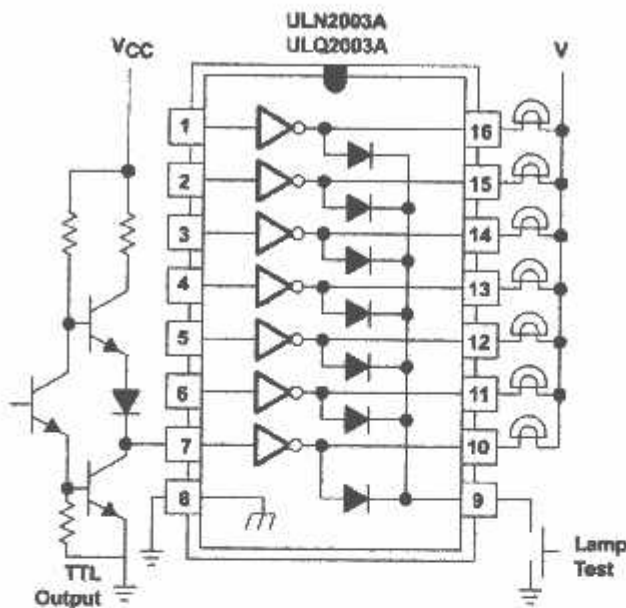


Figure 17. TTL to Load

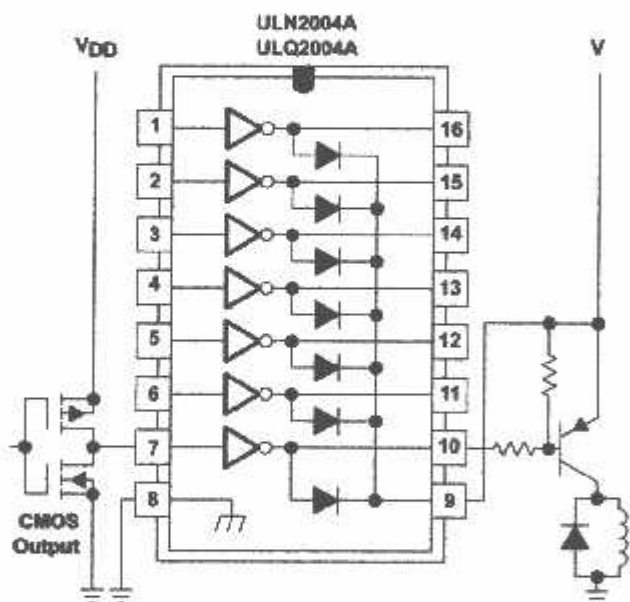


Figure 18. Buffer for Higher Current Loads

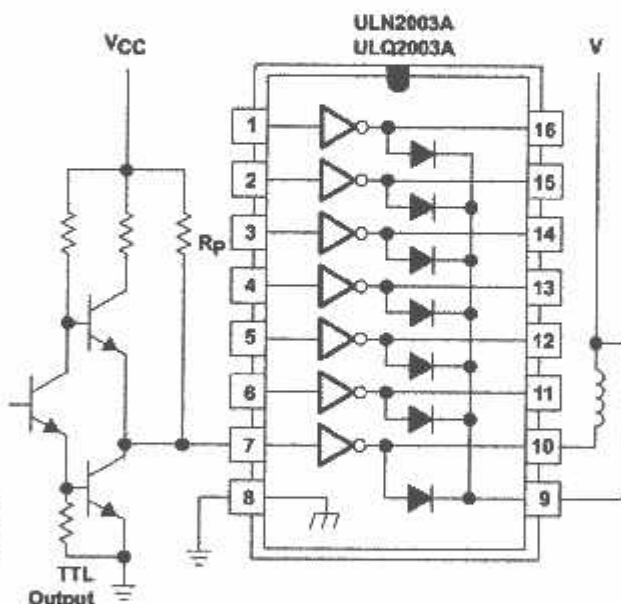


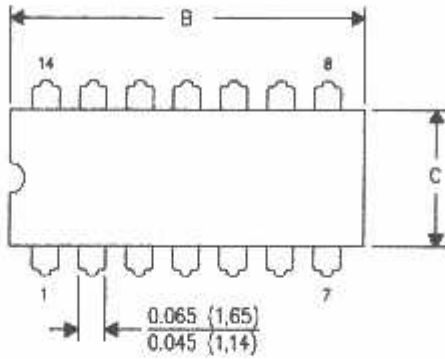
Figure 19. Use of Pullup Resistors
 to Increase Drive Current



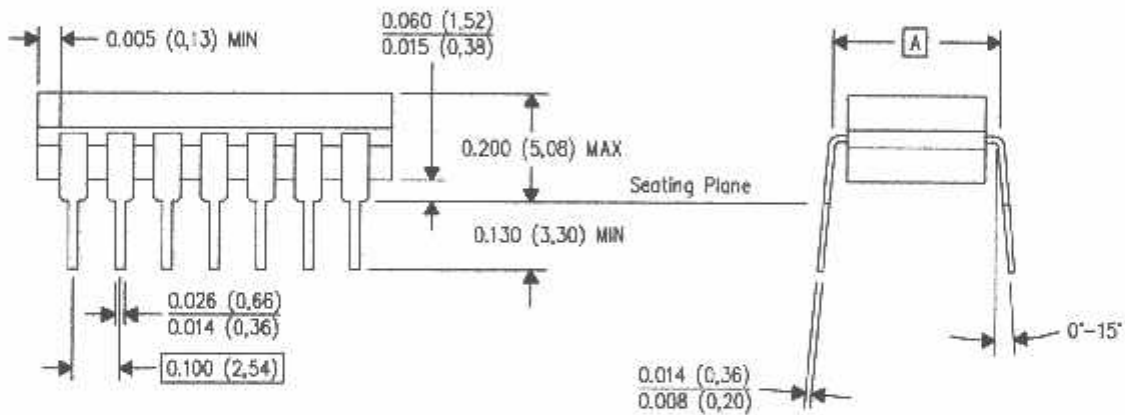
POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

J (R-CDIP-T**)
4 LEADS SHOWN

CERAMIC DUAL IN-LINE PACKAGE



DIM \ PINS **	14	16	18	20
A	0.300 (7,62) BSC	0.300 (7,62) BSC	0.300 (7,62) BSC	0.300 (7,62) BSC
B MAX	0.785 (19,94)	.840 (21,34)	0.960 (24,38)	1.060 (26,92)
B MIN	—	—	—	—
C MAX	0.300 (7,62)	0.300 (7,62)	0.310 (7,87)	0.300 (7,62)
C MIN	0.245 (6,22)	0.245 (6,22)	0.220 (5,59)	0.245 (6,22)



4040083/F 03/03

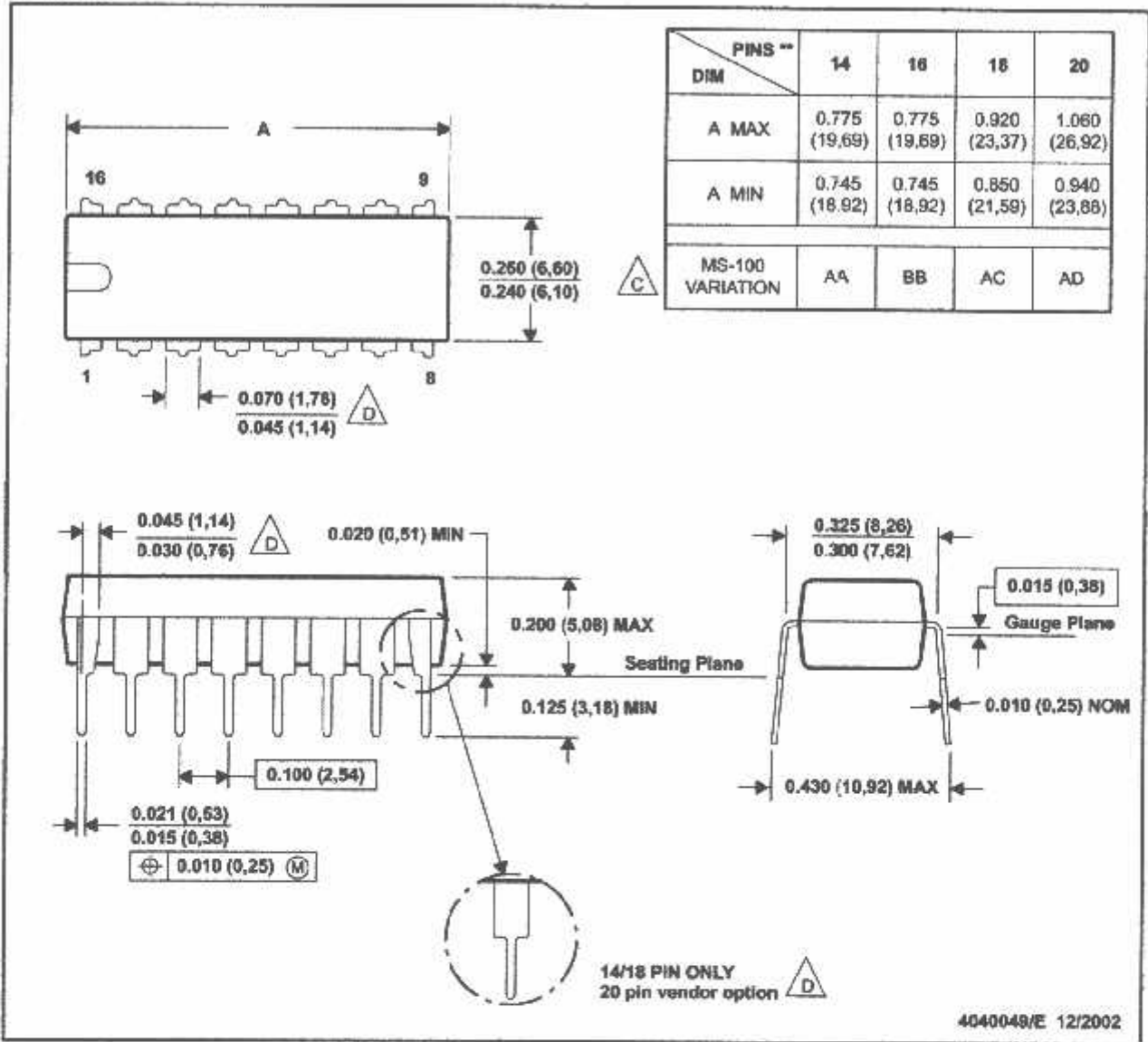
- NOTES:
- All linear dimensions are in inches (millimeters).
 - This drawing is subject to change without notice.
 - This package is hermetically sealed with a ceramic lid using glass frit.
 - Index point is provided on a cap for terminal identification only on press ceramic glass frit seal only.
 - Falls within MIL STD 1835 GDIP1-T14, GDIP1-T16, GDIP1-T18 and GDIP1-T20.

MECHANICAL

MPD002C - JANUARY 1995 - REVISED DECEMBER 2002

N (R-PDIP-T⁺)
16 PINS SHOWN

PLASTIC DUAL-IN-LINE PACKAGE

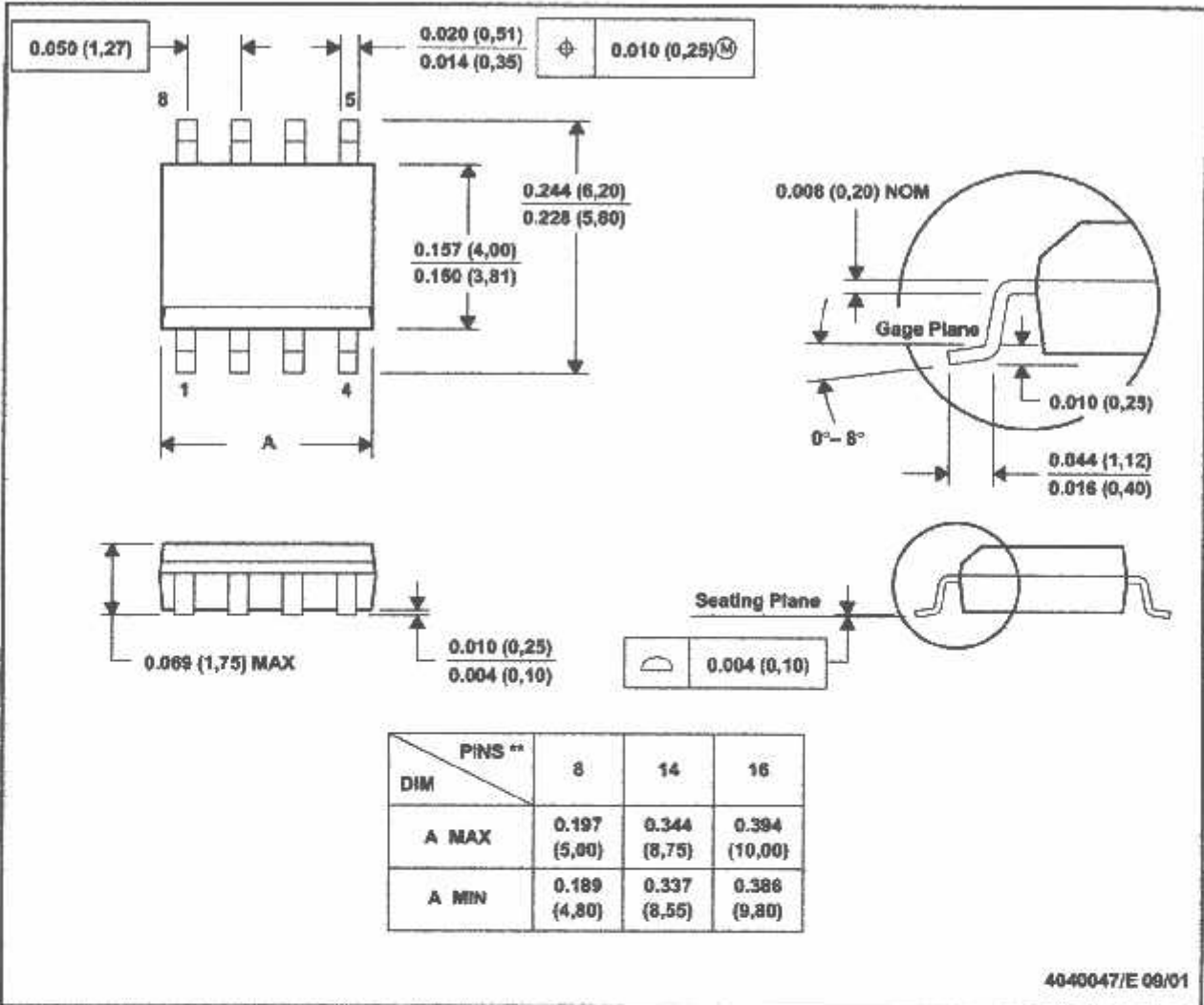


- NOTES: A. All linear dimensions are in inches (millimeters).
 B. This drawing is subject to change without notice.
 C Falls within JEDEC MS-001, except 18 and 20 pin minimum body length (Dim A).
 D The 20 pin end lead shoulder width is a vendor option, either half or full width.

D (R-PDSO-G^{***})

PLASTIC SMALL-OUTLINE PACKAGE

8 PINS SHOWN



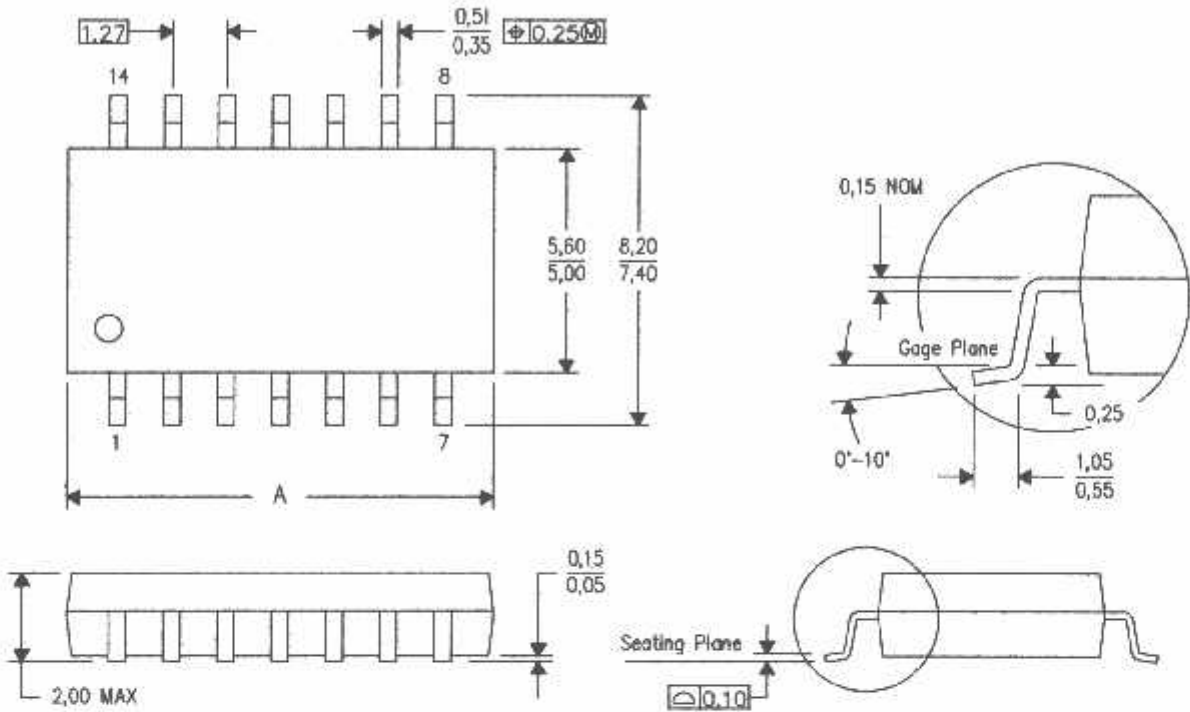
- NOTES: A. All linear dimensions are in inches (millimeters).
 B. This drawing is subject to change without notice.
 C. Body dimensions do not include mold flash or protrusion, not to exceed 0.006 (0,15).
 D. Falls within JEDEC MS-012

MECHANICAL DATA

NS (R-PDSO-G**)

PLASTIC SMALL-OUTLINE PACKAGE

14-PINS SHOWN



DIM \ PINS **	14	16	20	24
A MAX	10,50	10,50	12,90	15,30
A MIN	9,90	9,90	12,30	14,70

4040062/C 03/03

- NOTES:
- All linear dimensions are in millimeters.
 - This drawing is subject to change without notice.
 - Body dimensions do not include mold flash or protrusion, not to exceed 0,15.

IMPORTANT NOTICE

Texas Instruments Incorporated and its subsidiaries (TI) reserve the right to make corrections, modifications, enhancements, improvements, and other changes to its products and services at any time and to discontinue any product or service without notice. Customers should obtain the latest relevant information before placing orders and should verify that such information is current and complete. All products are sold subject to TI's terms and conditions of sale supplied at the time of order acknowledgment.

TI warrants performance of its hardware products to the specifications applicable at the time of sale in accordance with TI's standard warranty. Testing and other quality control techniques are used to the extent TI deems necessary to support this warranty. Except where mandated by government requirements, testing of all parameters of each product is not necessarily performed.

TI assumes no liability for applications assistance or customer product design. Customers are responsible for their products and applications using TI components. To minimize the risks associated with customer products and applications, customers should provide adequate design and operating safeguards.

TI does not warrant or represent that any license, either express or implied, is granted under any TI patent right, copyright, mask work right, or other TI intellectual property right relating to any combination, machine, or process in which TI products or services are used. Information published by TI regarding third-party products or services does not constitute a license from TI to use such products or services or a warranty or endorsement thereof. Use of such information may require a license from a third party under the patents or other intellectual property of the third party, or a license from TI under the patents or other intellectual property of TI.

Reproduction of information in TI data books or data sheets is permissible only if reproduction is without alteration and is accompanied by all associated warranties, conditions, limitations, and notices. Reproduction of this information with alteration is an unfair and deceptive business practice. TI is not responsible or liable for such altered documentation.

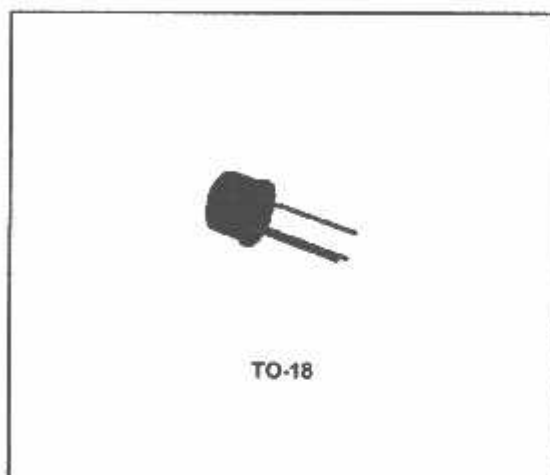
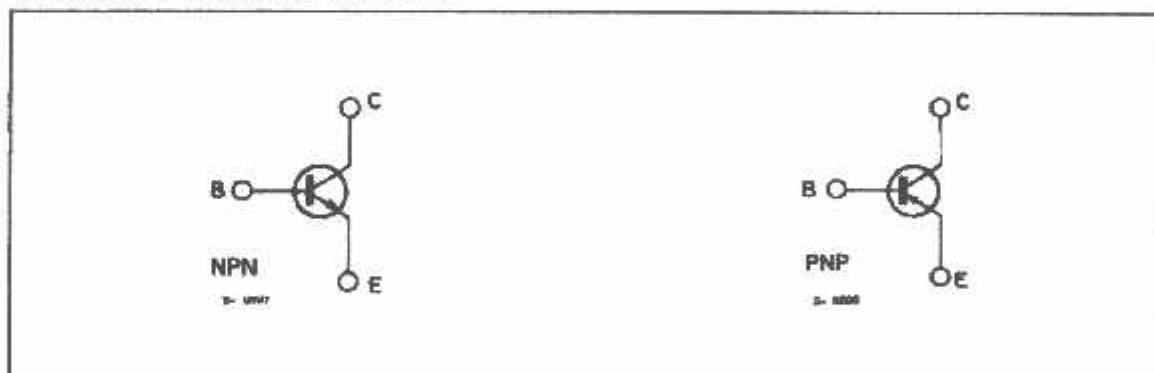
Resale of TI products or services with statements different from or beyond the parameters stated by TI for that product or service voids all express and any implied warranties for the associated TI product or service and is an unfair and deceptive business practice. TI is not responsible or liable for any such statements.

Mailing Address:

Texas Instruments
Post Office Box 655303
Dallas, Texas 75265

LOW NOISE GENERAL PURPOSE AUDIO AMPLIFIERS
DESCRIPTION

The BC107, BC108 and BC109 are silicon planar epitaxial NPN transistors in TO-18 metal case. They are suitable for use in driver stages, low noise input stages and signal processing circuits of television receivers. The complementary PNP types are respectively the BC177, BC178 and BC179.


INTERNAL SCHEMATIC DIAGRAM

ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value			Unit
		BC107	BC108	BC109	
V_{CBO}	Collector-base Voltage ($I_E = 0$)	50	30	30	V
V_{CEO}	Collector-emitter Voltage ($I_B = 0$)	45	20	20	V
V_{EBO}	Emitter-base Voltage ($I_C = 0$)	6	5	5	V
I_C	Collector Current	100			mA
P_{tot}	Total Power Dissipation at $T_{amb} \leq 25^\circ\text{C}$ at $T_{case} \leq 25^\circ\text{C}$	0.3			W
		0.75			W
T_{stg}	Storage Temperature	- 55 to 175			$^\circ\text{C}$
T_j	Junction Temperature	175			$^\circ\text{C}$

BC107-BC108-BC109

THERMAL DATA

$R_{th\ j-case}$	Thermal Resistance Junction-case	Max	200	$^{\circ}C/W$
$R_{th\ j-amb}$	Thermal Resistance Junction-ambient	Max	500	$^{\circ}C/W$

ELECTRICAL CHARACTERISTICS ($T_{amb} = 25^{\circ}C$ unless otherwise specified)

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
I_{CBO}	Collector Cutoff Current ($I_E = 0$)	for BC107 $V_{CB} = 40\ V$ $V_{CB} = 40\ V$ $T_{amb} = 150^{\circ}C$ for BC108-BC 109 $V_{CB} = 20\ V$ $V_{CB} = 20\ V$ $T_{amb} = 150^{\circ}C$			15 15 15 15	nA μA μA μA
$V_{(BR)CBO}$	Collector-base Breakdown Voltage ($I_E = 0$)	$I_C = 10\ \mu A$	for BC107 for BC108 for BC109	50 30 30		V V V
$V_{(BR)CEO}^*$	Collector-emitter Breakdown Voltage ($I_B = 0$)	$I_C = 10\ mA$	for BC107 for BC108 for BC109	45 20 20		V V V
$V_{(BR)ES0}$	Emitter-base Breakdown Voltage ($I_C = 0$)	$I_E = 10\ \mu A$	for BC107 for BC108 for BC109	6 5 5		V V V
$V_{CE(sat)}^*$	Collector-emitter Saturation Voltage	$I_C = 10\ mA$ $I_B = 0.5\ mA$ $I_C = 100\ mA$ $I_B = 5\ mA$		70 200	250 600	mV mV
V_{BE}^*	Base-emitter Voltage	$I_C = 2\ mA$ $V_{CE} = 5\ V$ $I_C = 10\ mA$ $V_{CE} = 5\ V$	550	650 700	700 700	mV mV
$V_{BE(sat)}^*$	Base-emitter Saturation Voltage	$I_C = 10\ mA$ $I_B = 0.5\ mA$ $I_C = 100\ mA$ $I_B = 5\ mA$		750 900		mV mV
h_{FE}^*	DC Current Gain	$I_C = 2\ mA$ $V_{CE} = 5\ V$ for BC107 for BC107 Gr. A for BC107 Gr. B for BC108 for BC108 Gr. A for BC108 Gr. B for BC108 Gr. C for BC109 for BC109 Gr. B for BC109 Gr. C $I_C = 10\ \mu A$ $V_{CE} = 5\ V$ for BC107 for BC107 Gr. A for BC107 Gr. B for BC108 for BC108 Gr. A for BC108 Gr. B for BC108 Gr. C for BC109 for BC109 Gr. B for BC109 Gr. C	110 110 200 110 110 200 420 200 200 420 40 40 100 40 40 100	230 180 290 350 180 290 520 350 290 520 120 90 150 120 90 150 270	450 220 450 800 220 450 800 800 450 800 150 150 270	

* Pulsed: pulse duration = 300 μs , duty cycle = 1 %.

ELECTRICAL CHARACTERISTICS (continued)

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
h_{fe}	Small Signal Current Gain	$I_C = 2 \text{ mA}$ $f = 1 \text{ kHz}$ $V_{CE} = 5 \text{ V}$ for BC107 for BC107 Gr. A for BC107 Gr. B for BC108 for BC108 Gr. A for BC108 Gr. B for BC108 Gr. C for BC109 for BC109 Gr. B for BC109 Gr. C $I_C = 10 \text{ mA}$ $f = 100 \text{ MHz}$ $V_{CE} = 10 \text{ V}$		250 190 300 370 190 300 500 370 300 550		
C_{CBO}	Collector-base Capacitance	$I_E = 0$ $f = 1 \text{ MHz}$ $V_{CB} = 10 \text{ V}$		4	6	pF
C_{EBO}	Emitter-base Capacitance	$I_C = 0$ $f = 1 \text{ MHz}$ $V_{EB} = 0.5 \text{ V}$		12		pF
NF	Noise Figure	$I_C = 0.2 \text{ mA}$ $R_B = 2 \text{ k}\Omega$ $B = 200 \text{ Hz}$ $V_{CE} = 5 \text{ V}$ $f = 1 \text{ kHz}$ for BC107 for BC108 for BC109 $I_C = 0.2 \text{ mA}$ $R_B = 2 \text{ k}\Omega$ $f = 10 \text{ Hz to } 10 \text{ kHz}$ $B = 15.7 \text{ kHz}$ $V_{CE} = 5 \text{ V}$ for BC109		2 2 1.5 1.5	10 10 4 4	dB dB dB dB
h_{ie}	Input Impedance	$I_C = 2 \text{ mA}$ $f = 1 \text{ kHz}$ $V_{CE} = 5 \text{ V}$ for BC107 for BC107 Gr. A for BC107 Gr. B for BC108 for BC108 Gr. A for BC108 Gr. B for BC108 Gr. C for BC109 for BC109 Gr. B for BC109 Gr. C		4 3 4.8 5.5 3 4.8 7 5.5 4.8 7		k Ω k Ω k Ω k Ω k Ω k Ω k Ω k Ω k Ω k Ω

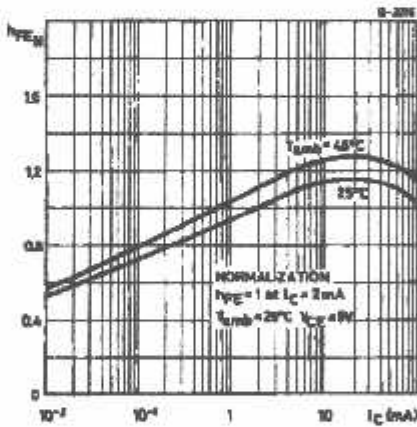
* Pulsed; pulse duration = 300 μ s, duty cycle = 1 %.

ELECTRICAL CHARACTERISTICS (continued)

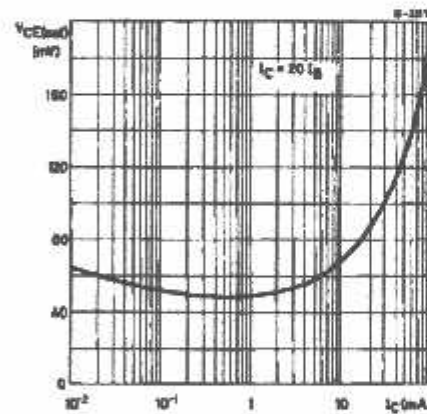
Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
h_{re}	Reverse Voltage Ratio	$I_C = 2 \text{ mA}$ $f = 1 \text{ kHz}$ $V_{CE} = 5 \text{ V}$ for BC107 for BC107 Gr. A for BC107 Gr. B for BC108 for BC108 Gr. A for BC108 Gr. B for BC108 Gr. C for BC109 for BC109 Gr. B for BC109 Gr. C		2.2×10^{-4} 1.7×10^{-4} 2.7×10^{-4} 3.1×10^{-4} 1.7×10^{-4} 2.7×10^{-4} 3.8×10^{-4} 3.1×10^{-4} 2.7×10^{-4} 3.8×10^{-4}		
h_{oe}	Output Admittance	$I_C = 2 \text{ mA}$ $f = 1 \text{ kHz}$ $V_{CE} = 5 \text{ V}$ for BC107 for BC107 Gr. A for BC107 Gr. B for BC108 for BC108 Gr. A for BC108 Gr. B for BC108 Gr. C for BC109 for BC109 Gr. B for BC109 Gr. C		20 13 26 30 13 26 34 30 26 34		μS μS μS μS μS μS μS μS μS μS

* Pulsed: pulse duration = 300 μs , duty cycle = 1 %.

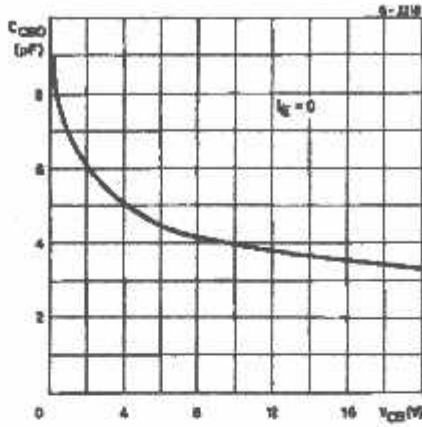
DC Normalized Current Gain.



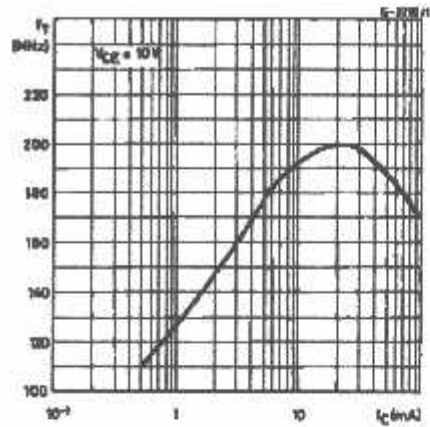
Collector-emitter Saturation Voltage.



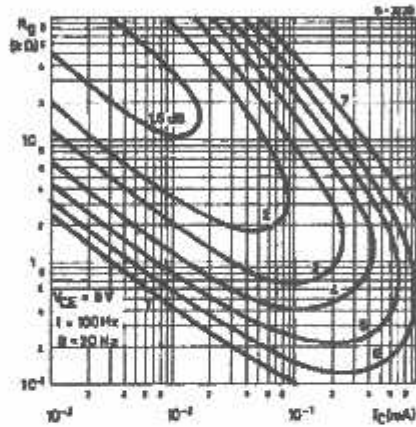
Collector-base Capacitance.



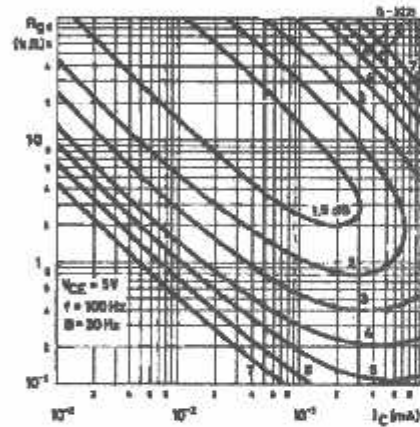
Transition Frequency.



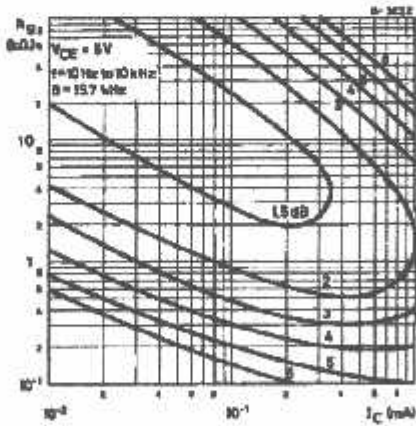
Noise Figure (for BC 109 only).



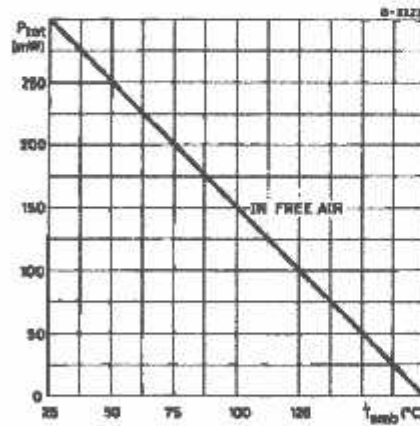
Noise Figure (for BC 109 only).



Noise Figure (for BC 109 only).

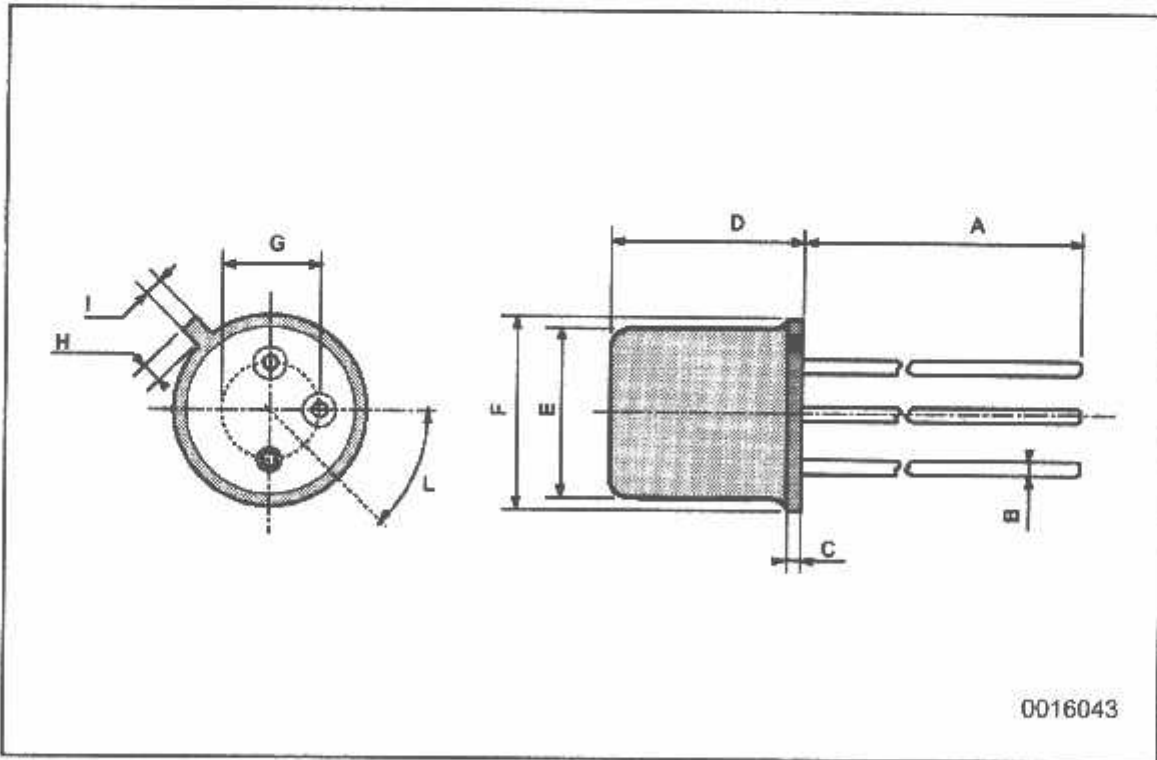


Power Rating Chart.



TO-18 MECHANICAL DATA

DIM.	mm			inch		
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.
A		12.7			0.500	
B			0.49			0.019
D			5.3			0.208
E			4.9			0.193
F			5.8			0.228
G	2.54			0.100		
H			1.2			0.047
I			1.16			0.045
L	45°			45°		



Information furnished is believed to be accurate and reliable. However, SGS-THOMSON Microelectronics assumes no responsibility for the consequences of use of such information nor for any infringement of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of SGS-THOMSON Microelectronics. Specifications mentioned in this publication are subject to change without notice. This publication supersedes and replaces all information previously supplied. SGS-THOMSON Microelectronics products are not authorized for use as critical components in life support devices or systems without express written approval of SGS-THOMSON Microelectronics.

© 1984 SGS-THOMSON Microelectronics - All Rights Reserved

SGS-THOMSON Microelectronics GROUP OF COMPANIES

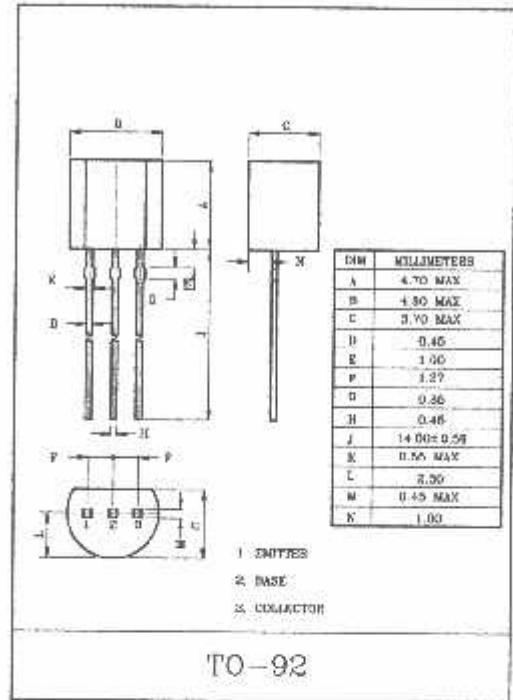
Australia - Brazil - France - Germany - Hong Kong - Italy - Japan - Korea - Malaysia - Malta - Morocco - The Netherlands -
Singapore - Spain - Sweden - Switzerland - Taiwan - Thailand - United Kingdom - U.S.A

GENERAL PURPOSE APPLICATION.
SIGNAL PROCESSING APPLICATION.

RESISTANCE
Excellent h_{FE} Linearity.
Compatible to KTC9012

ABSOLUTE MAXIMUM RATINGS ($T_a=25^\circ\text{C}$)

CHARACTERISTIC	SYMBOL	RATING	UNIT
Collector-Base Voltage	V_{CB0}	40	V
Collector-Emitter Voltage	V_{CE0}	30	V
Emitter-Base Voltage	V_{EB0}	5	V
Collector Current	I_C	500	mA
Emitter Current	I_E	-500	mA
Collector Power Dissipation	P_C	625	mW
Storage Temperature	T_j	150	$^\circ\text{C}$
Operating Temperature Range	T_{stg}	-55 ~ 150	$^\circ\text{C}$



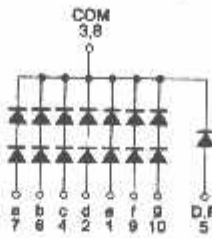
TYPICAL CHARACTERISTICS ($T_a=25^\circ\text{C}$)

CHARACTERISTIC	SYMBOL	TEST CONDITION	MIN.	TYP.	MAX.	UNIT
Collector Cut-off Current	I_{C0}	$V_{CB}=35\text{V}, I_E=0$	-	-	0.1	μA
Emitter Cut-off Current	I_{E0}	$V_{EB}=5\text{V}, I_C=0$	-	-	0.1	μA
Current Gain	$h_{FE}(\text{Note})$	$V_{CE}=1\text{V}, I_C=50\text{mA}$	64	-	246	
Collector-Emitter Saturation Voltage	$V_{CE(\text{sat})}$	$I_C=100\text{mA}, I_B=10\text{mA}$	-	0.1	0.25	V
Base-Emitter Voltage	V_{BE}	$I_C=100\text{mA}, V_{CE}=1\text{V}$	-	0.8	1.0	V
Transition Frequency	f_T	$V_{CE}=6\text{V}, I_C=20\text{mA}, f=100\text{MHz}$	140	-	-	MHz
Collector Output Capacitance	C_{ob}	$V_{CB}=6\text{V}, I_E=0, f=1\text{MHz}$	-	7.0	-	pF

Part Classification: D:64~91, E:78~112, F:96~135, G:118~166, H:144~202, I:176~246

LED displays

● Internal circuit schematic (example of common cathode)



● Absolute maximum ratings (Ta=25°C)

Parameter	Symbol	Red	Green	Unit
		LA-101VA / VK	LA-101MA / MK	
Power dissipation	P _D	640	640	mW
Power dissipation	P _D / seg	85 (45)	85 (45)	mW
Forward current	I _F	15	20	mA
Peak forward current	I _{FP}	80*	60*	mA
Reverse voltage	V _R	3	3	V
Operating temperature	T _{opr}	-25 to +75		°C
Storage temperature	T _{stg}	-30 to +85		°C

* Pulse width 1ms duty 1 / 5
() is D.F value

● Electrical and optical characteristics (Ta=25°C)

Parameter	Symbol	Conditions	Elements	Red			Green			Unit
				Min.	Typ.	Max.	Min.	Typ.	Max.	
Forward voltage	V _F	I _F =10mA	2	-	4.0* ¹	5.6* ¹	-	4.2* ¹	5.6* ¹	V
			1	-	2.0* ²	2.8* ²	-	2.1* ²	2.8* ²	
Reverse current	I _R	V _R =3V	-	-	-	100	-	-	100	μA
Peak wavelength	λ _P	I _F =10mA	-	-	650	-	-	563	-	nm
Spectral line half width	Δλ	I _F =10mA	-	-	40	-	-	40	-	nm

Ⓢ Not designed for radiation resistance.
The forward voltage and reverse current values are the guaranteed values per element.

● Luminous Intensity

Color	λ _P	Type	Min.	Typ.	Max.	Unit
Red	650	LA-101VA	3.6	10	-	mcd
		LA-101VK				
Green	563	LA-101MA	5.6	16	-	mcd
		LA-101MK				

Note: Measured at I_F=10mA

Notes

- No technical content pages of this document may be reproduced in any form or transmitted by any means without prior permission of ROHM CO.,LTD.
- The contents described herein are subject to change without notice. The specifications for the product described in this document are for reference only. Upon actual use, therefore, please request that specifications to be separately delivered.
- Application circuit diagrams and circuit constants contained herein are shown as examples of standard use and operation. Please pay careful attention to the peripheral conditions when designing circuits and deciding upon circuit constants in the set.
- Any data, including, but not limited to application circuit diagrams information, described herein are intended only as illustrations of such devices and not as the specifications for such devices. ROHM CO.,LTD. disclaims any warranty that any use of such devices shall be free from infringement of any third party's intellectual property rights or other proprietary rights, and further, assumes no liability of whatsoever nature in the event of any such infringement, or arising from or connected with or related to the use of such devices.
- Upon the sale of any such devices, other than for buyer's right to use such devices itself, resell or otherwise dispose of the same, no express or implied right or license to practice or commercially exploit any intellectual property rights or other proprietary rights owned or controlled by
- ROHM CO., LTD. is granted to any such buyer.
- Products listed in this document are no antiradiation design.

The products listed in this document are designed to be used with ordinary electronic equipment or devices (such as audio visual equipment, office-automation equipment, communications devices, electrical appliances and electronic toys).

Should you intend to use these products with equipment or devices which require an extremely high level of reliability and the malfunction of which would directly endanger human life (such as medical instruments, transportation equipment, aerospace machinery, nuclear-reactor controllers, fuel controllers and other safety devices), please be sure to consult with our sales representative in advance.

About Export Control Order in Japan

Products described herein are the objects of controlled goods in Annex 1 (Item 16) of Export Trade Control Order in Japan.

In case of export from Japan, please confirm if it applies to "objective" criteria or an "informed" (by MITI clause) on the basis of "catch all controls for Non-Proliferation of Weapons of Mass Destruction".

