

TUGAS AKHIR

PERENCANAAN DAN PEMBUATAN ALAT PENDETEKSI KERUSAKAN PADA IC AT89S51



Disusun Oleh :

Nama : IMAN BANGUN KARTIKO

Nim : 02.57.025

**KONSENTRASI TEKNIK ELEKTRONIKA
JURUSAN TEKNIK ELEKTRO DIPLOMA III
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG
JUNI 2007**

LEMBAR PERSETUJUAN

TUGAS AKHIR

**PERENCANAAN DAN PEMBUATAN ALAT
PENDETEKSI KERUSAKAN PADA IC
UJI AT89S51**

Disusun Oleh :

NAMA : IMAN BANGUN KARTIKO

NIM : 02.57.025

Mengetahui

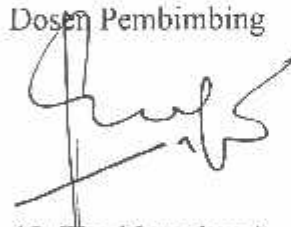
Ketua Jurusan Teknik Elektro D-III



(Ir. Choirul Saleh, MT)
NIP Y 1018800190

Menyetujui

Dosen Pembimbing



(Ir. Eko Nurcahyo)
NIP Y 1028700172

**KONSENTRASI TEKNIK ELEKTRONIKA
JURUSAN TEKNIK ELEKTRO DIPLOMA III
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG
JUNI 2007**

KATA PENGANTAR

Puji Syukur penulis panjatkan kepada Tuhan Yang Maha Esa. Juga keluarga dan para sahabat. Berkat rahmat-Nya penulis mampu menyelesaikan Laporan Tugas Akhir yang berjudul " PERENCANAAN DAN PEMBUATAN ALAT PENDETEKSI KERUSAKAN PADA IC AT89S51" dengan baik. Tugas Akhir ini merupakan salah satu syarat kelulusan bagi mahasiswa Diploma III Teknik Elektro Program Studi Elektronika Institut Teknologi Nasional Malang.

Penulis menyadari, tanpa bantuan dari berbagai pihak, penulis tidak dapat menyelesaikan Laporan Tugas Akhir ini. Untuk itu penulis mengucapkan banyak terima kasih kepada :

1. Tuhan YME yang telah memberikan karunia-Nya.
2. Ayah dan Bunda tercinta yang telah berkorban memberikan segalanya, baik berupa materi maupun non-materi.
3. Bapak Dr. Ir. Abraham Lomi, MSEE selaku Rektor Institut Teknologi Nasional Malang.
4. Bapak Ir. Mochtar Asroni, MT selaku Dekan Fakultas Teknologi Industri Institut Teknologi Nasional Malang.
5. Bapak Ir. Choirul Saleh, MT selaku Ketua Jurusan Teknik Elektro D III Institut Teknologi Nasional Malang.
6. Bapak Ir. Eko Nurcahyo selaku Dosen Pembimbing yang telah banyak memberikan dorongan, saran dan masukan.

3.4. Flow Chart.....	39
BAB IV PENGUJIAN DAN PEMBAHASAN	
4.1. Pengujian Rangkaian.....	40
4.1.1 Tujuan.....	40
4.1.2 Alat Yang Dipergunakan.....	40
4.1.3 Pelaksanaan Pengujian.....	41
4.1.4 Hasil perbandingan antara downloader dengan alat yang dibuat untuk mengetahui kelemahan serta keunggulannya.....	42
4.1.5 Hasil Pengujian.....	42
4.2. Spesifikasi Alat.....	44
BAB V PENUTUP	
5.1 Kesimpulan.....	45
5.2 Saran.....	45
DAFTAR PUSTAKA.....	46
DAFTAR ACUAN.....	47
LAMPIRAN	

DAFTAR GAMBAR

Gambar 2.1. Blok Diagram A189S51.....	8
Gambar 2.2. Konfigurasi Pin MCU AT89S51.....	9
Gambar 2.3. Rangkaian Oscilator.....	23
Gambar 3.1. Diagram Blok Rangkaian.....	31
Gambar 3.2. Rangkaian Mikrokontroler Utama.....	32
Gambar 3.3. Rangkaian Pewaktuan.....	33
Gambar 3.4. Rangkaian Reset.....	34
Gambar 3.5. Rangkaian LCD M1632.....	36
Gambar 3.6. Perencanaan Rangkaian Push Button.....	37
Gambar 3.7. Rangkaian Buzzer.....	38
Gambar 3.8. Foto Alat Keseluruhan.....	39
Gambar 4.1. Rangkaian Mikrokontroller Lengkap.....	42
Gambar 4.2. Foto Tampilan Lcd Saat Ic Baik.....	43
Gambar 4.3. Foto Tampilan Lcd Saat Ic Rusak/tidak baik.....	43
Gambar 4.4 Foto alat keseluruhan untuk spesifikasi alat.....	44

DAFTAR TABEL

Tabel 2.1. Keluarga Mikrokontoller MCS- 51	5
Tabel 2.2. Fungsi Alternarif Port 3.....	11
Tabel 2.3. Bank Register	15
Tabel 2.4. Pembagian Alamat Pada SFR.....	16
Tabel 2.5. Alamat awal Instruksi Interrupt.....	18
Tabel 2.6. Mode Selection.....	21
Tabel 3.1. Fungsi dari kaki LCD	36

BAB 1

PENDAHULUAN

1.1. LATAR BELAKANG

Perkembangan ilmu pengetahuan dan teknologi dewasa ini semakin pesat. Hal ini dapat dibuktikan dengan adanya kemajuan peralatan elektronika yang menuju ke arah digitalisasi serta berbasis *Teknologi Informatika*.

Salah satu hal yang penting untuk saat ini ialah membuat suatu alat yang bisa mendeteksi kerusakan kaki masing-masing port secara serial pada ic AT 89S51 dengan menggunakan dua buah ic sekaligus, sedangkan pada alat standar yaitu downloader tidak bisa. Oleh karena itu penulis mencoba merencanakan dan membuat suatu alat yang bisa dipakai untuk mengatasi masalah tersebut yang di beri nama Pendeteksi Kerusakan Pada ic AT89S51 dan diharapkan dengan dibuatnya alat ini selain dipergunakan pada saat ujian tugas akhir juga dapat menambah pengetahuan bagi para penggunanya untuk dikembangkan menjadi lebih baik.

1.2. RUMUSAN MASALAH

Dari pertimbangan tersebut diatas maka timbul beberapa permasalahan diantaranya :

1. Bagaimana Alat deteksi kerusakan Mikrokontroler AT89S51 tersebut dioperasikan ?
2. Bagaimanakah alat tersebut bekerja sesuai dengan yang kita inginkan ?

1.3. TUJUAN

Untuk mendeteksi kerusakan pada masing-masing port yang tidak dipakai/digunakan secara serial menggunakan dua buah ic sekaligus yang mana sama-sama berjenis AT 89S51.

1.4. BATASAN MASALAH

Agar permasalahan tidak meluas maka penulis membatasi permasalahan sebagai berikut :

1. Tidak membahas Power Supply.
2. Hanya membahas kerusakan dari kaki masing-masing port pada ic target AT 89S51 saja.
3. Tidak membahas tentang pengisian program.

1.5. METODOLOGI PENULISAN

Adapun Metodologi penulisan yang digunakan dalam menyusun dan menganalisa tugas akhir ini terdapat tiga bagian yang dijelaskan seperti berikut ini :

➤ Studi literatur

Literatur yang berhubungan dengan perancangan dan pembuatan alat ini.

➤ Perencanaan dan pembuatan alat.

Merencanakan peralatan yang telah dirancang baik software maupun hardware.

➤ Pengujian alat

Peralatan yang telah dibuat kemudian diuji apakah telah sesuai dengan yang telah direncanakan.

1.6. SISTEMATIKA PENULISAN

Untuk mempermudah dan memperjelas bagi para pembaca, dalam pembahasan dari laporan tugas akhir ini maka penulis membuat suatu sistematika penulisan seperti dibawah ini penjelasannya:

BAB I : PENDAHULUAN

Berisi latar belakang permasalahan, rumusan masalah, tujuan pembahasan, batasan masalah, metodologi penulisan, dan sistematika penulisan.

BAB II : DASAR TEORI

Membahas tentang teori dasar rangkaian yang digunakan, Mikrokontroller AT89S51, dan teori dasar dari komponen pendukungnya.

BAB III : PERENCANAAN DAN PEMBUATAN ALAT

Membahas tentang perencanaan dan pembuatan Alat Pendeteksi Kerusakan Pada Ic Target AT89S51 dengan menggunakan mikrokontroller utama AT89S51 sebagai komponen kontrol yang dapat menguji Ic.

BAB IV : PENGUJIAN ALAT

Berisi tentang uji coba alat yang telah dibuat, pengoperasian dan spesifikasi alat termasuk berisi tentang foto-foto dari alat yang telah kita buat.

BAB V : PENUTUP

Merupakan suatu bab yang berisi tentang kesimpulan dari pembahasan pada bab – bab sebelumnya dan saran-saran memungkinkan untuk pengembangan alat yang telah dibuat saat ini.

BAB II.

DASAR TEORI

2.1. Unit Mikrokontroler

2.1.1. Umum

Mikrokontroler keluarga MCS-51 seperti ditunjukkan oleh tabel di bawah, semua berbasis pada arsitektur MCS-51. Untuk tipe 8032 dan 8052 memiliki jumlah memory yang lebih banyak dan ditambah dengan 1 kanal 16 bit counter atau timer, dan memiliki jalur interupsi 6 buah. Untuk lebih jelasnya perhatikan tabel berikut :

Tabel 1. Keluarga MCS-51^[11]

Perangkat	Memori Internal		Timer/Counter	Interrupt
	Program	Data		
8051H	4K x 8	128 x 8	2 x 16 Bit	5
8031	Tidak ada	128 x 8	2 x 16 Bit	5
8751H	4K x 8	128 x 8	2 x 16 Bit	5
80C51	4K x 8	128 x 8	2 x 16 Bit	5
80C31	Tidak ada	128 x 8	2 x 16 Bit	5
8052	8K x 8	256 x 8	2 x 16 Bit	6
8032	Tidak ada	256 x 8	2 x 16 Bit	6
AT89S51	4K x 8	128 x 8	2 x 16 Bit	5

Jenis mikrokontroller yang ada di dalam tabel di atas memiliki arsitektur dasar yang sama, serta memiliki instruksi yang sama, yang membedakan adalah tipe bahan semikonduktor, kapasitas memory, dan jenis memory ROM internalnya. Untuk tipe AT89S51 produksi Atmel tetapi tetap berbasis pada arsitektur MCS-51, mikrokontroller tipe ini menggunakan on-chip memory program jenis EEPROM atau flash ROM yang mudah cara menghapusnya serta memiliki harga relatif murah dibandingkan dengan tipe EPROM. Untuk tipe 8031 dan 8032 tidak memiliki ROM internal, sehingga harus selalu dipergunakan eksternal ROM. (Paulus Andi Nalwan, 2003:18).

2.1.2. Mikrokontroller AT89S51

Mikrokontroller AT89S51 merupakan mikrokontroller 8 bit kompatibel dengan standart industri MCS-51 baik dari segi pemrograman dan kaki tiap pin. Mikrokontroller AT89S51 mempunyai 4 kbyte PROM (*Flash Programmable and Erasable Read Only Memory*). Pada dasarnya mikrokontroller terdiri dari mikroprosesor, timer, dan counter. Perangkat I/O dan internal memory. Mikrokontroller mempunyai fungsi yang sama dengan mikroprosesor yaitu untuk mengontrol kerja dari suatu sistem. Selain itu mikrokontroller juga dikemas dalam satu chip (*Single Chip*). Di dalam mikrokontroller juga terdapat CPU, ALU, PC, SP dan register seperti dalam mikroprosesor, tapi juga ditambah dengan perangkat-perangkat lain seperti ROM, RAM, PIO, SIO, Counter dan sebuah rangkaian *clock*. Mikrokontroller didesain dengan instruksi-instruksi lebih luas dan 8 bit instruksi digunakan untuk membaca data instruksi dari internal memory ke ALU. Banyak instruksi yang digabung dengan pin-pin dalam chipnya. Pin

tersebut adalah pin yang dapat diprogram (*Programmable*) yang mempunyai fungsi berbeda tergantung pada kehendak pembuat program (*Programmer*). Sedangkan mikroprosesor sangat fleksibel dan mempunyai banyak byte instruksi. Semua instruksi bekerja didesain dalam satu konfigurasi perangkat keras yang membutuhkan banyak ruang memory I/O dihubungkan ke alamat dan pin-pin data bus pada chip. Sebagian aktifitas pada mikroprosesor bekerja dengan kode instruksi dan data dari memory luar ke CPU.

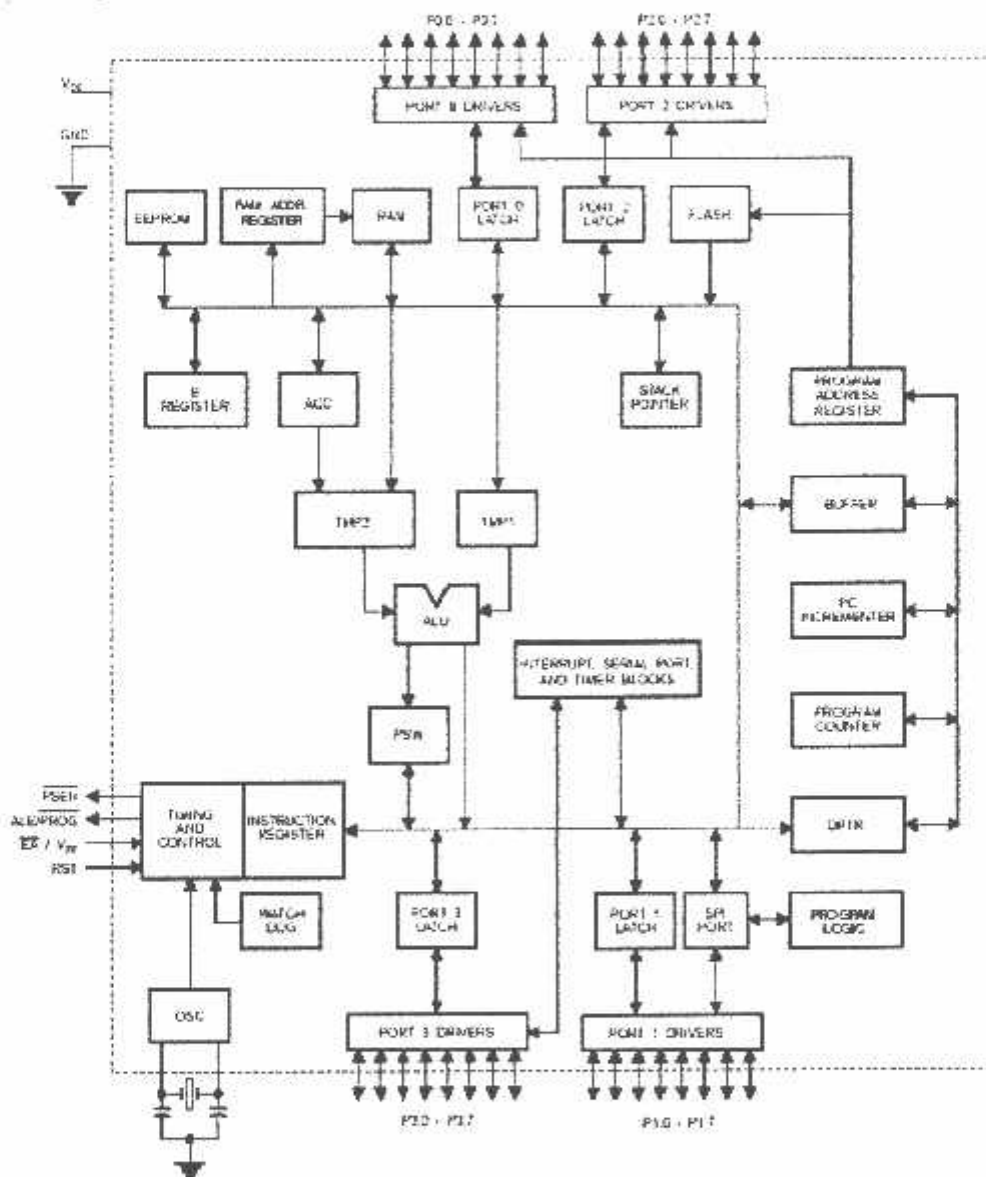
2.1.3. Arsitektur AT89S51

Arsitektur dari mikrokontroller AT89S51 adalah sebagai berikut :

1. CPU (*Central Processing Unit*) 8 bit dengan register A (*Accumulator*) dan register B, yang optimal untuk aplikasi kontrol.
 2. 16 bit program kontrol (PC) dan data pointer (DPTR).
 3. 8 bit program status word (PSW).
 4. 8 bit stack pointer (SP).
 5. 4 Kbyte internal EPROM.
 6. RAM internal sebanyak 128 byte internal, yang terdiri dari :
 1. 4 bank register, masing-masing bank berisi 8 register.
 2. 16 byte yang dapat dialamatasi pada bit level.
 3. 80 byte general purpose memori data.
 7. Pin input-output sebanyak 32 pin yang tersusun atas P0-P3, masing-masing 8 bit.
 8. 2 buah timer atau counter masing-masing 16 bit.
-

9. Receiver atau transmitter data serial full duplex : SBUF.
10. Kontrol register, yaitu : TCON, TMOD, SCON, PCON, IP, dan IE.
11. Sumber *interrupt* sebanyak 5 buah (2 buah sumber *interrupt eksternal* dan 3 buah sumber *interrupt internal*).
12. Osilator dan clock internal.

Block Diagram



Gambar 4. Blok Diagram AT89S51⁽¹⁾

2.1.4. Konfigurasi pin-pin AT89S51

Mikrokontroler AT89S51 memiliki jumlah pin 40 seperti yang ditunjukkan pada gambar dibawah ini :

AT89S51			
1	P1.0	P0.0	39
2	P1.1	P0.1	38
3	P1.2	P0.2	37
4	P1.3	P0.3	36
5	P1.4	P0.4	35
6	P1.5	P0.5	34
7	P1.6	P0.6	33
8	P1.7	P0.7	32
10	RXD/P3.0	P2.0	11
11	TXD/P3.1	P2.1	12
12	INT0/P3.2	P2.2	13
13	INT1/P3.3	P2.3	14
14	T0/P3.4	P2.4	15
15	T1/P3.5	P2.5	16
16	WR/P3.6	P2.6	17
17	RD/P3.7	P2.7	18
19		ALE/P	29
20	EA/VPP	PSEN	28
21	RESET	X1	19
		X2	18

Gambar 5. Konfigurasi Pin AT89S51^[1]

^[1]<http://www.ATMEL.com>

Fungsi pin-pin MCU AT89S51 :

1. Vcc merupakan pin positif sumber tegangan 5 volt DC.
2. Vss merupakan pin grounding sumber tegangan.
3. Port 0

Merupakan port 8 bit open drain 2 arah. Jika port 0 sebagai keluaran, maka pada kondisi rendah mampu menyerap arus sebanyak 8 unit masukan TTL.

dengan label LS. Jika diinginkan port 0 sebagai masukan, maka logika 1 harus dituliskan terlebih dahulu untuk membuat kondisi *float*, sehingga membuat port masukan berada pada kondisi impedansi tinggi. Port 0 juga dimultipleks sebagai low address dan data bus. Selama mengakses eksternal program memori (ROM) dan data memori (RAM). Dalam pemakaian ini pada saat port 0 mengeluarkan logika 1 dibutuhkan *eksternal pull-up* yang besar, dan pada saat logika 0 dapat menyerap arus sebanyak 8 unit masukan TTL dengan label LS.

4. Port 1

Port 1 adalah terminal *input* atau *output* dua arah dengan *pull-up internal*. *Buffer output* port 1 dapat menyerap arus sebanyak 4 unit masukan TTL. Sedangkan jika ingin di pergunakan dalam operasi komunikasi komunikasi data serial maka harus menggunakan 3 pin khusus pada port ini yakni: SCK(Serial Clock),MOSI(input),MISO(output),di mana MISO/MOSI bertugas memberi instruksi.

5. Port 2

Port 2 dapat dipergunakan sebagai *input* atau *output* seperti pada port 1. Alternatif lain dari port 2 dapat dipergunakan sebagai address bus high byte pada saat mengakses memori eksternal.

6. Port 3

Port 3 adalah terminal *input* atau *output* dua arah dengan terminal *internal pull-up*. *Buffer output* port 3 dapat menyerap arus sebanyak 4 unit load input TTL dengan label LS. Jika port 3 dipergunakan sebagai input, logika

1 harus dituliskan pada *latch* untuk membuat FET dalam kondisi off, sehingga

rangkaian eksternal dapat mensupply logika 0 atau logika 1. port 3 juga mempunyai fungsi lain seperti yang ditunjukkan pada tabel berikut :

Tabel 2. Fungsi Lain Port 3¹

Port Pin	Fungsi Alternatif
Port 3.0	RXD (Serial Input Data)
Port 3.1	TXD (Serial Output Data)
Port 3.2	INT0 (Eksternal Interrupt 0)
Port 3.3	INT1 (Eksternal Interrupt 1)
Port 3.4	T0 (Timer 1 Eksternal Input)
Port 3.5	T1 (Timer 1 Eksternal Input)
Port 3.6	WR (Eksternal Data Memori Write Strobe)
Port 3.7	RD (Eksternal Data Memori Read Strobe)

7. RESET (RST)

IC AT89x051 hanya memerlukan tambahan 3 kapasitor, 1 resistor dan 1 kristal serta catu daya 5 volt. Kapasitor 10 μ F dan Resistor 10 K Ω dipakai untuk membentuk rangkaian reset, dengan adanya rangkaian reset ini AT89x051 otomatis direset begitu rangkaian menerima catu daya. X-tal dengan frekuensi maksimum 24 MHz dan 2 Kapasitor 30 pF dipakai untuk melengkapi rangkaian *oscillator* pembentuk *clock* yang menentukan kecepatan kerja mikrokontroller. Selama *oscillator* bekerja mereset device,

maka pin ini akan tinggi selama 2 *machine cycle*.

8. Address Latch Enable (ALE)

Address Latch Enable untuk menahan bit rendah dari address selama mengakses memori eksternal. Pada operasi normal, ALE memancarkan pulsa secara konstan deretan pulsa dengan kecepatan 1/6 frekuensi *oscillator* dan biasanya digunakan untuk pewaktu eksternal atau *clock*. Sebagai catatan bahwa satu pulsa ALE meloncat setiap akses memori data eksternal. Operasi ALE didisablekan dengan merest bit 0 melalui SFR pada lokasi 8EH. Dengan mengeset bit ini maka ALE akan aktif jika diberikan instruksi MOVX dan MOVC. Mengeset disable bit pada ALE tidak akan berpengaruh pada mikrokontroller jika mikrokontroller berada dalam keadaan mode eksekusi.

9. Program Strobe Enable (PSEN)

Program Strobe Enable merupakan *Strobe output* yang digunakan untuk membaca eksternal program memori. PSEN aktif setiap dua siklus mesin.

10. Exsternal Access Enable (EA)/VPP

Eksternal Access Enable secara eksternal harus disambung ke logika 0 jika diinginkan MCU 89S51 menjadi enable untuk mengakses kode mesin dari program memori eksternal. Jika EA dihubungkan ke logika 1 maka *device* akan mengambil kode mesin dari internal program memori kecuali kalau program *counter* berisi lebih besar dari 0FFFh.

11. XTAL 1

Pin ini merupakan input ke *inverting amplifier osilator*.

12. XTAL 2

Pin ini merupakan output dari *inverting amplifier* osilator.

2.1.5. Organisasi Memori AT89S51

2.1.5.1. Memori Data Internal

Pada mikrokontroller AT89S51 terdapat internal memori data. Internal memori data dialamati dengan lebar 1 byte. *Lower* 128 (00H-7FH) terdapat pada semua anggota MCS 51 pada *lower* 128 lokasi memori terbagi atas 3 bagian yaitu :

1. Register Bank 0-3

32 byte terendah terdiri dari 4 kelompok (bank) register, dimana pada masing-masing kelompok register itu berisi 8 register bit (R0-R7) yang masing-masing kelompok register dapat dipilih dengan melalui register PSW. Pada register PSW, RS0 dan RS1 digunakan untuk memilih kelompok register yang ada.

2. Bit Addressable

16 bit diatas kelompok register tersebut membentuk suatu lokasi blok memori yang dapat dialamati dimulai dari 20H-2FH.

3. Scratch Pad Area

Dimulai dari alamat 30H-7FH yang digunakan untuk inialisasi alamat bawah dari stack pointer. Jika telah diinisialisasi, alamat bawah dari *Stack Pointer* akan naik ke atas sampai dengan 7FH.

Sedangkan pada 128 byte atas (upper 128) ditempati oleh suatu register yang mempunyai fungsi khusus yang disebut dengan SFR.

2.1.5.2. Memori Data Eksternal

Untuk mengakses memori program eksternal, pin EA dihubungkan ke ground. 16 jalur I/O (pada port 0 dan port 2) difungsikan sebagai bus alamat port 0 mengeluarkan alamat rendah (A0-A7) dari pencacah program (program counter). Pada saat port 0 mengeluarkan alamat rendah, maka sinyal ALE (*Address Latch Enable*) akan menahan alamat pada pengunci port 2 yang merupakan alamat tinggi (A8-A15) yang bersama-sama dengan alamat rendah (A0-A7) membentuk alamat 16 bit. Sinyal PSEN digunakan untuk membaca memori program eksternal.

2.1.5.3. Register Fungsi Khusus (SFR)

Register dengan fungsi khusus (*Special Fungsi Register/SFR*) terletak pada 128 byte bagian atas memori data internal. Wilayah SFR ini terletak pada alamat 80H-FFH. Pengalamatan harus khusus diakses secara langsung baik secara bit atau secara byte. Register-register khusus dalam MC 8031 yaitu :

1. *Accumulator*

Merupakan register penyimpanan hasil suatu operasi ALU.

2. *Register B*

Register ini digunakan untuk proses perkalian dan pembagian bersama dengan accumulator.

3. *PSW (Program Status Word)*

Register ini terdiri dari beberapa bit status yang menggambarkan kejadian di accumulator sebelumnya, yaitu *carry bit*, *auxiliary carry*, dua buah bit pemilih bank (RS0 dan RS1), bendera *overflow*, *parity bit* dan dua buah

bendera yang dapat didefinisi sendiri oleh pemakai. Ada 4 bank yang dapat dipilih untuk digunakan dimana semuanya bersifat *addressable*, yaitu :

Tabel 3. Bank Register^[5]

RS1	RS0	Register
0	0	BANK 0
0	1	BANK 1
1	0	BANK 2
1	1	BANK 3

4. *SP (Stack Pointer)*

Merupakan register 8 bit. Register SP dapat ditempatkan dalam suatu alamat eksternal maupun internal RAM. Isi register ini ditambah sebelum data disimpan, selama instruksi *PUSH* dan *CALL*. Pada saat reset register SP diinisialisasi pada alamat 07H sehingga *stack* akan dimulai pada alamat 08H.

5. *DPTR (Data Pointer Register)*

Register yang digunakan untuk pengalamatan tidak langsung. Register ini digunakan untuk mengakses memori program baik internal maupun eksternal RAM yang digunakan untuk alamat eksternal data. DPTR ini dikontrol oleh 2 buah register 8 bit yaitu DPH dan DPL.

6. *Register Port 1 dan Port 3*

Register-register P1 dan P3 merupakan SFR yang berfungsi sebagai *Latch* dari port 1 dan port 3.

7. SBUF (Serial Data Buffer)

Serial Data Buffer (SBUF) sebenarnya merupakan dua buah register yang terdiri dari *transmit buffer* dan *receive buffer register*. Pada saat data dipindah ke SBUF, register tersebut akan menjadi *transmit buffer register* sedangkan pada saat data dipindahkan dari SBUF maka register tersebut akan berubah menjadi *receive buffer register*.

8. Timer Register

Pasangan register TH0, TL0, dan TH1, TL1 merupakan register 16 bit yang berfungsi sebagai register counter untuk *timer counter 0* dan *timer counter 1*.

9. Control Register

Register ini terdiri dari IP, IE, TMOD, TCON, SCON, dan PCON yang berisi control dan status bit untuk *system interupsi*, *timer counter* dan *serial port*.

Berikut ini adalah tabel dari pembagian alamat pada register fungsi-fungsi khusus :

Tabel 4. Pembagian alamat pada SFR^[v]

SYMBOL	NAME	ADDRESS
*ACC	Accumulator	0E0H
*B	B Register	0F0H
*PSW	Program Status Word	0D0H
SP	Stack Pointer	81H
DPTR	Data Pointer 2 Bytes	

DPL	Low Byte	82H
DPH	High Byte	83H
*P0	Port 0	80H
*P1	Port 1	90H
*P2	Port 2	0A0H
*P3	Port 3	080H
*IP	Interrupt Priority Control	0B8H
*IE	Interrupt Enable Control	0ABH
TMOD	Timer/Counter Mode Control	89H
*TCON	Timer/Counter Control	88H
*-T2CON	Timer/Counter 2 Control	0C8H
TH0	Timer/Counter 0 High Control	8CH
TL0	Timer/Counter 0 Low Control	8DH
TH1	Timer/Counter 1 High Control	8DH
TL1	Timer/Counter 1 Low Control	8BH
*TH2	Timer/Counter 2 High Control	0CDH
*TL2	Timer/Counter 2 Low Control	0CCH
*RCAP2H	T/C Capture Register High Byte	0CBH
+RCAP2L	T/C Capture Register Low Byte	0CAH
*SCON	Serial Control	98H
SBUF	Serial Data Buffer	99H



INSTITUT TEKNOLOGI NASIONAL MALANG
KAMPUS II : JL. Raya Karang Ploso Km2 Malang
Telp 0341/417635/417636/Fax : 417634

**BERITA ACARA UJIAN TUGAS AKHIR
FAKULTAS TEKNOLOGI INDUSTRI**

Nama Mahasiswa : Iman Bangun Kartiko
NIM : 02.57.025
Jurusan : Teknik Elektro DIII
Konsentrasi : Teknik Elektronika
Judul Tugas Akhir : Perencanaan Dan Pembuatan Alat Pendeteksi Kerusakan Pada Ic AT89S51

Dipertahankan dihadapan tim penguji Tugas Akhir jenjang Diploma III (DIII)
pada :

Hari : Senin
Tanggal : 24 September 2007
Dengan Nilai : 74,00 (B+)



Ir.Mochtar Asroni, MSME

PANITIA UJIAN AKHIR

SEKRETARIS

Ir.H.Choirul Saleh,MT

ANGGOTA PENGUJI

PENGUJI I

Ir. Yusuf Ismail Nakhoda,MT

PENGUJI II

Ir. Taufik Hidayat,MT



INSTITUT TEKNOLOGI NASIONAL MALANG
KAMPUS II : JL.Raya Karang Ploso Km2 Malang
Telp 0341/417635/417636/Fax : 417634

LEMBAR PERBAIKAN TUGAS AKHIR

Nama Mahasiswa : Iman Bangun Kartiko
NIM : 02.57.025
Jurusan : Teknik Elektro DIII
Konsentrasi : Teknik Elektronika
Hari / Tanggal : Kamis / 27 September 2007

NO.	MATERI PERBAIKAN	PARAF
1.	Latar belakang dan tujuan diperjelas.	<i>Hy</i>
2.	Tambahkan proses/cara kerja rangkaian, kerusakan terjadi pada bagian apa ?	<i>Hy</i>
3.	Perlu dibandingkan dengan alat yang ada di pasaran atau alat standar untuk mengetahui kelebihan dan kekurangan dari alat yang direncanakan.	<i>Fuy</i>
4.	Kesimpulan diambil dari hasil pengujian serta harus diperjelas.	<i>Fuy</i>

Telah Disetujui :

PENGUJI I

Ar. Yusuf Ismail Nakhoda, MT

Ar. Yusuf Ismail Nakhoda, MT

PENGUJI II

Ar. Taufik Hidayat, MT

Ar. Taufik Hidayat, MT

Mengetahui,
Dosen pembimbing

Ir. Eko Nurcahyo

Ir. Eko Nurcahyo

SFR yang diberi tanda (*) adalah SFR yang dapat diaddressi secara bit atau byte (*bit addressable or byte addressable*).

2.1.6. Sistem Interupt

MCS-51 mempunyai 5 buah sumber yang dapat membangkitkan permintaan interupsi, yaitu :

1. INT0 : Permintaan interupt luar dari kaki P3.2
2. INT1 : Permintaan interupt luar dari kaki P3.3
3. Timer/Counter 0 : bila terjadi overflow
4. Timer/Counter 1 : bila terjadi overflow
5. Port Serial : bila terjadi pengiriman/penerimaan satu frame telah lengkap.

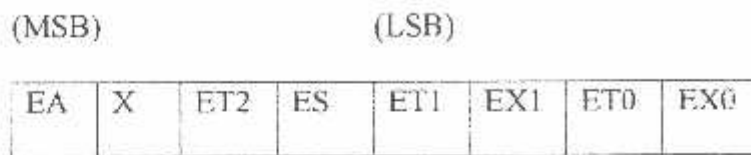
Tiap sumber interupt mempunyai alamat tertentu seperti yang ditunjukkan pada tabel di bawah ini :

Tabel 5. Alamat awal instruksi Interupt^(*)

SUMBER INTERUPT	ALAMAT AWAL
IE0	0003H
TF0	000BH
IE1	0013H
TF1	001BH
R1+T1	0023H
TF2+EXF2	002BH

Saat terjadi interupt CPU secara otomatis akan menuju ke *subrutin* pada alamat tersebut. Seluruh bit yang membangkitkan interupsi dapat diset atau diclear oleh

software, sehingga interupsi dapat dibatalkan atau dihalangi didalam software dimana pengaturan di atas dilakukan di dalam Register Interupt Enable (IE).



Gambar 6. Register IE^(V)

Keterangan :

EA = Membuat disable semua interupsi. Jika EA = 0 (tidak ada interupsi yang diakui), jika EA = 1 tiap-tiap sumber interupsi secara individu enable atau disable.

ET2 = Enable atau Disable interupsi timer 2 *overflow*.

ES = Enable atau Disable interupsi port serial.

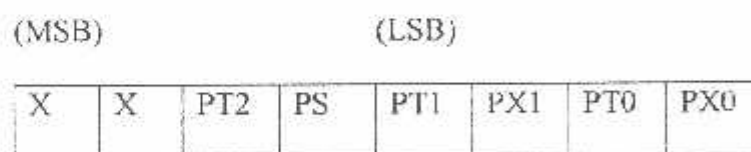
ET1 = Enable atau Disable interupsi timer 1 *overflow*.

EX1 = Enable atau Disable interupsi eksternal 1.

ET0 = Enable atau Disable interups timer 0 *overflow*.

EX0 = Enable atau Disable interupsi eksternal 0.

Pengaturan prioritas dari sebuah permintaan interupt terdapat pada register *Interupt Priority (IP)* seperti ditunjukkan seperti di bawah :



Gambar 7. Register IP^(V)

Keterangan :

PT2 = Menentukan level prioritas interupsi timer 2.

PS = Menentukan level prioritas interupsi port serial.

PT1 = Menentukan level prioritas interupsi timer 1.

PX1 = Menentukan level prioritas interupsi eksternal 1.

PT0 = Menentukan level prioritas interupsi timer 0.

PX0 = Menentukan level prioritas interupsi eksternal 0.

2.4. Timer/Counter

Register-register yang digunakan sebagai *timer counter* adalah TH1, TL1 (*timer counter* 1) dan TH0, TL0 (*timer counter* 0). Terdapat 4 mode operasi dari *timer counter*, yaitu :

1) Mode 0

Dalam mode ini timer/counter dikonfigurasi sebagai 13 bit register.

2) Mode 1

Mode 1 sama dengan mode 0 perbedaannya hanya terletak pada konfigurasi timer register yaitu 16 bit register.

3) Mode 2

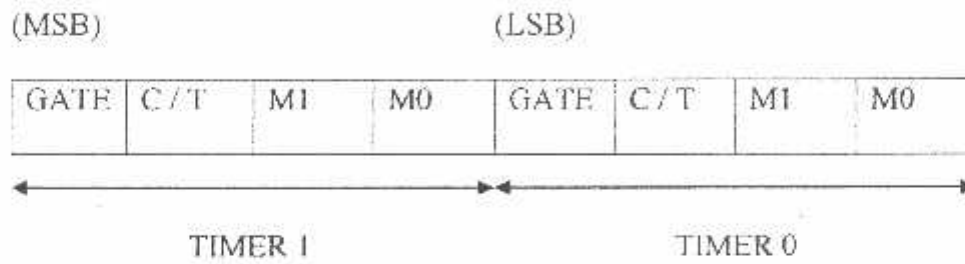
Pada mode ini timer register dikonfigurasi sebagai 8 bit counter (TLx) dengan preset ulang (reload) TLx dengan isi dari THx setiap kali terjadi overflow dari TLx.

4) Mode3

Merupakan gabungan pencacah biner 16 bit dan 8 bit. TL0 dari timer adalah 8 bit dari timer/counter dikendalikan oleh kontrol bit timer 0

sedangkan TH0 adalah 8 bit dari timer/counter dikendalikan oleh kontrol bit timer 1.

Pemilihan fungsi timer dan counter serta pemilihan mode operasi ditentukan lewat *Timer Counter Mode Control Register (TMOD)* seperti ditunjukkan pada skema di bawah ini :



Gambar 8. Register TMOD^[v]

Keterangan :

GATE = Bit ini berfungsi mengontrol *run stopnya* timer/counter. Jika Gate = 1, timer run jika bit TRx = 1 dan pin INTx = 1. saat Gate = 0 akan run jika TRx = 1.

C/T = C/T = 1, timer akan berfungsi sebagai counter dan jika C/T = 0, timer akan berfungsi sebagai timer.

M1 dan M0 = *Selection Mode*.

Tabel 6. Mode Selection^[v]

M1	M0	MODE
0	0	0
0	1	1
1	0	2

1	1	3
---	---	---

Demikian dengan pengaktifan interupt yang berhubungan dengan penggunaan timer/ counter dapat diatur melalui *Timer Counter Register (TCON)* seperti skema di bawah ini :

(MSB)				(LSB)			
TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0

Gambar 9. Register TCON^[v1]

Keterangan :

TFx : TFx = 1, ketika *register timer overflow* dan TFx = 0, ketika *interupt service routine* dilaksanakan.

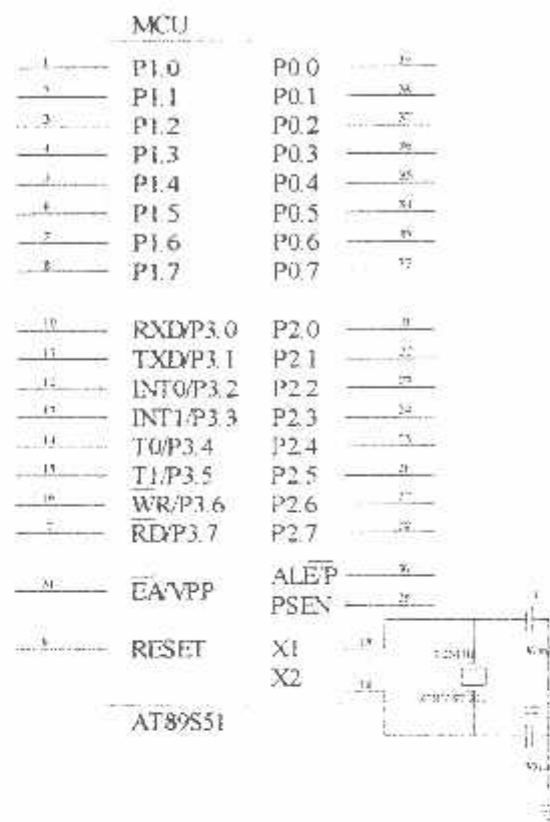
TRx : Jika TRx = 1, timer akan aktif dan jika TRx = 0, timer akan berhenti.

IEx : ITx = 1, saat diterima *signal transisi low* pada pin INT1 dan IEx = 0, saat interupt dilaksanakan.

ITx : Jika ITx = 1, INT1 aktif transisi low dan jika ITX = 0, INT1 aktif low.

2.2. Rangkaian Osilator

Jantung mikrokontroller AT89S51 terletak pada rangkaian yang membangkitkan pulsa clock. Pin XTAL1 dan XTAL2 disediakan untuk disambungkan dengan jaringan resonan untuk membentuk sebuah osilator. MCS-51 dirancang untuk dapat *running* pada frekuensi minimum dan maksimum 1 MHz- 16 MHz.

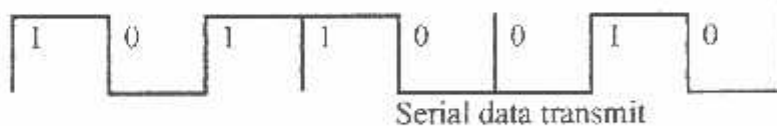


Gambar 10. Rangkaian Osilator^[1]

2.3. Komunikasi Serial

Pengiriman data serial adalah pengiriman data satu bit pada suatu saat tertentu, sehingga untuk pengiriman data 1 byte dibutuhkan suatu urutan. Sistem pengiriman data

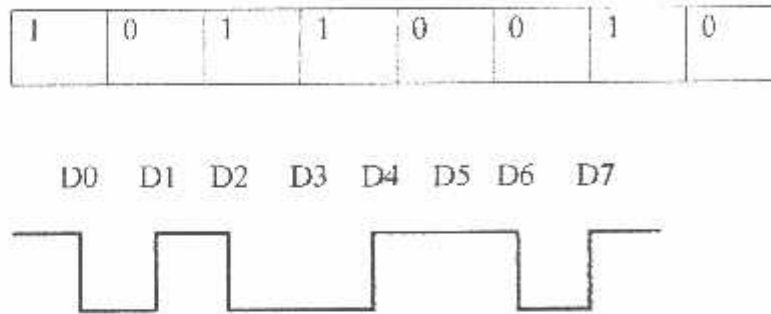
serial dapat digambarkan seperti gambar dibawah ini :



Gambar 11. Pengiriman data serial^[1]

Frekuensi transmisi di dalam sistem komunikasi serial disebut dengan *boud-rate*. *Boud-rate* didefinisikan sebagai jumlah bit yang ditransmisikan tiap detik.

Typical baud-rate adalah : 50, 75, 110, 150, 300, 1200, 2400, 4800, dan 9600
 Satuan baud-rate adalah Bps (*Bit per second*). Berikut ini adalah contoh transmisi data 8 bit (1 byte) dengan kecepatan 2400 Bps. Data yang akan ditransmisikan 10110010b.



Gambar 12. Contoh bentuk pulsa data serial¹¹

Komunikasi data serial dibagi menjadi 2 :

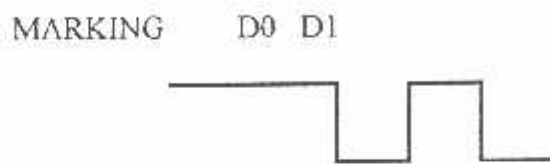
1. Komunikasi sinkron USRT (*Universal Synchronous Receiver Transmitter*)
2. Komunikasi asinkron UART (*Universal Asynchronous Receiver Transmitter*)

Disini hanya akan membahas komunikasi asinkron sesuai dengan serial port yang dimiliki oleh MCS-51. Sebagai berikut:

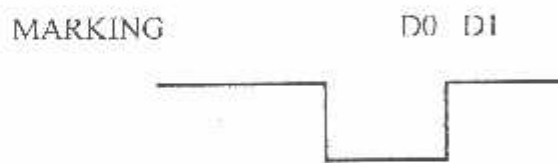
1) START BIT

Data yang ditransmisikan secara serial harus dapat diterima kemudian diinterpretasikan kembali menjadi data 1 byte. Data yang ditransmisikan secara serial selalu diawali dengan start bit pada aliran data tersebut. Fungsi dari bit ini untuk mengetahui data baru yang diterima.

Pada saat saluran transmisi tidak mengirim informasi, hal ini disebut dengan *marking*, atau sering juga disebut dengan *idle state* (saat nganggur). Jika kondisi *marking* dari saluran berada pada logika 1, maka start bit yang ditambahkan pada aliran data tersebut adalah merupakan kebalikan dari kondisi *marking*, dalam hal ini start bit berlogika 0. Start bit ditambahkan pada awal dari aliran data dengan panjang 1 bit.



Start bit jika data pertama yang dipancarkan 1



Start bit jika data pertama yang dipancarkan 0

Gambar 13 Pancaran data Start bit 0 dan 1⁽¹⁾

2) STOP BIT

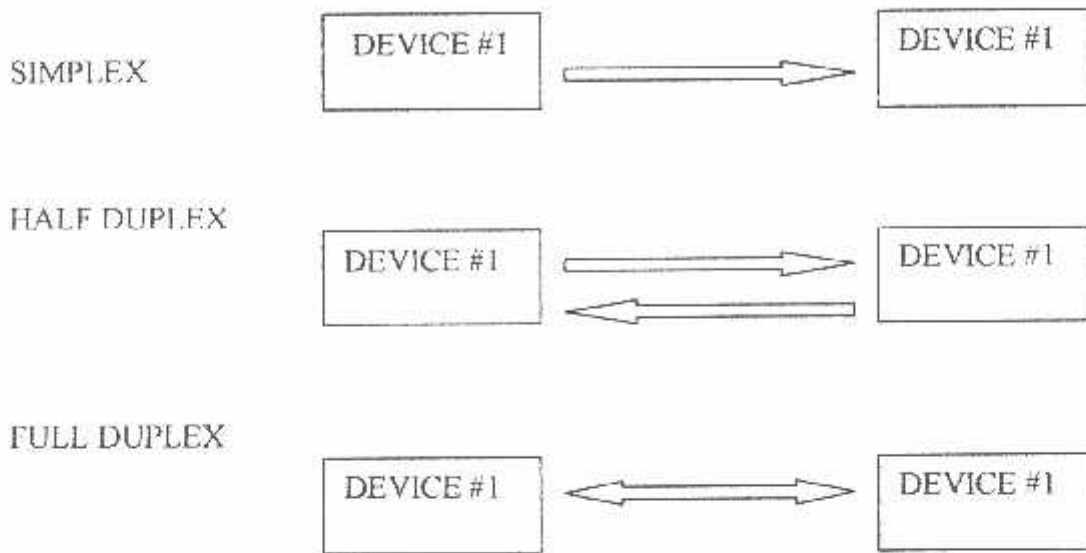
Bit terakhir yang ditambahkan pada aliran data adalah stop bit. Receiver akan menerima stop bit ini untuk mendeteksi pada akhir aliran bit. Ada beberapa jenis stop bit : 1;1,5; dan 2 satuan Bps.

Mode transmisi serial

Ada tiga mode transmisi serial antara lain :

1. *Simplex serial connection*
2. *Half duplex serial connection*

3. Full duplex serial connection



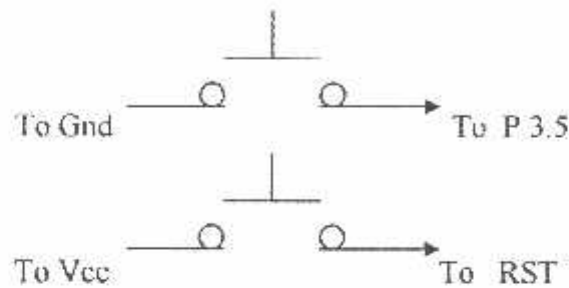
Gambar 14. Sistem Koneksi Transmisi Serial⁶¹

2.4. Tombol/Switch

Tombol merupakan media yang digunakan untuk memasukkan data. Biasanya data tersebut berupa data desimal yang direalisasikan dengan sistem matrik atau desimal. Keypad yang didesain disini merupakan tombol yang terbuat dari *switch push button* seperti yang termaktub di bawah ini :

Tombol yang menggunakan *saklar push button*. Masing-masing saklar menunjukkan satu angka desimal dengan kondisi saklar dalam keadaan open (NO). Jika ada saklar/tombol ditekan maka salah satu dari baris atau kolom ini yang hubung singkat maka oleh mikrokontroller akan dibaca dan diolah menjadi data penekanan tombol.

1. Tombol 1 digunakan untuk enter yang dihubungkan dengan port 3.5.
2. Tombol 2 digunakan untuk memilih menu yang dihubungkan dengan port 3.6.



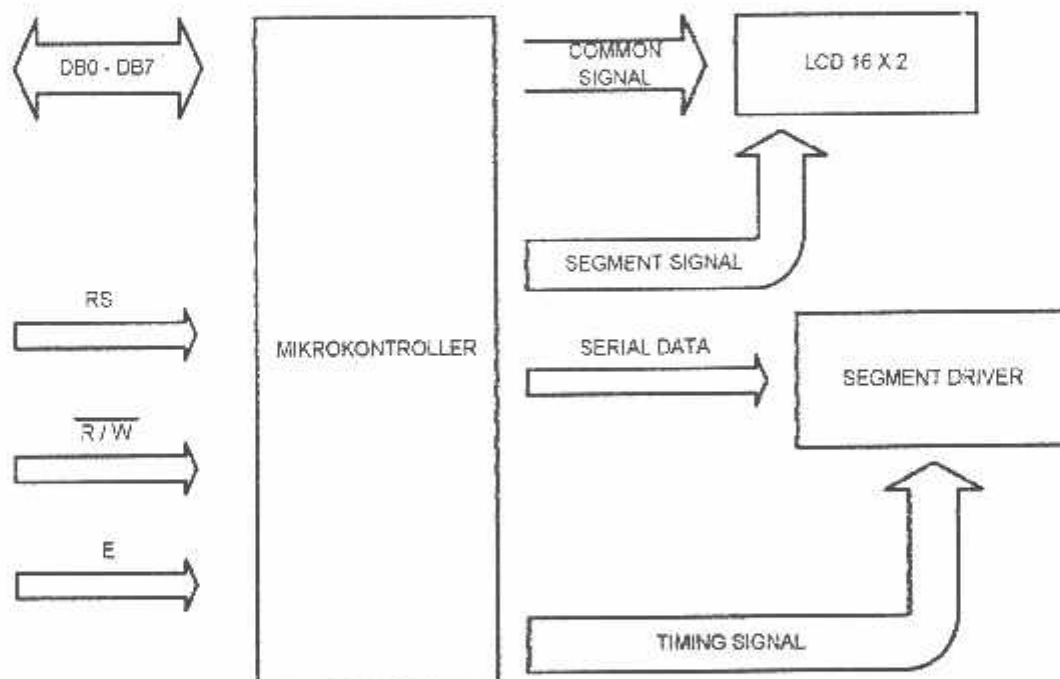
Gambar 15¹¹
Rangkaian Push Button

2.5. LCD (*Liquid Cristal Display*)

LCD (*Liquid Cristal Display*) adalah alat /modul untuk menampilkan karakter huruf dan angka yang mempunyai konsumsi daya yang relative rendah dan terdapat sebuah controller cmos di dalamnya yang merupakan suatu bentuk crystal cair yang akan beremulsi apabila dikenakan tegangan kepadanya. Bagian tampilan ini berupa dot matrik 5 x 7 LCD sehingga jenis huruf yang mampu ditampilkan akan lebih banyak dan lebih baik resolusinya jika dibandingkan dengan seven segment.

Controller yang ada didalam LCD berfungsi sebagai pembangkit dari karakter ROM / RAM dan display data ram. Semua fungsi tampilan dikontrol oleh suatu instruksi dan modul LCD dapat dengan mudah diinterfacekan dengan suatu unit mikrokontrolier atau mikroprosesor. LCD mempunyai 8 bit input tetapi

dalam pengaplikasiannya dapat digunakan hanya 4 bit saja, namun penggunaan 4 atau 8 bit harus disesuaikan dengan inisialisasi lcd pada program softwarena. Selain input 8 bit, LCD mempunyai 3 input lagi yaitu enable (untuk Mengaktifkan LCD), register select (untuk memilih ROM atau RAM), dan write / read (untuk proses membaca atau menulis). Selain yang disebutkan diatas ditambah lagi pin vee, vcc, dan vss. Jadi jumlah keseluruhan dari pin pada lcd adalah 16 pin, seperti terlihat pada blok diagram berikut ini :



Gambar 16 Blok Diagram LCD¹³¹

LCD type 1632 memiliki ciri-ciri sebagai berikut :

- 16 x 2 karakter dengan 5 x 7 dot matrik + kursor.
- ROM generator karakter dengan 192 type karakter.
- RAM generator karakter dengan 8 type karakter (untuk program write).
- 80 x 8 bit RAM data display.
- Dapat di interfacekan dengan kemungkinan mikrokontroller 4 bit atau 8 bit.
- Dilengkapi fungsi tambahan : display clear, cursor home, display on/off, cursor on/off, display character blink, cursor shift, dan display shift.
- RAM data dan RAM generator karakter yang dapat di baca dari mikrokontroller.
- Catu daya tunggal 5 volt.
- Rangkaian reset otomatis terintegrasi pada saat power ON.

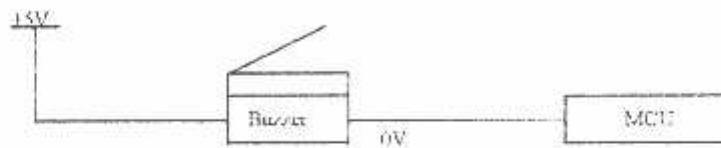
2.6. Buzzer

Buzzer akan berbunyi jika hasil deteksi menunjukkan Ic baik maupun rusak pada jalur komunikasi serialnya, di mana tombol enter telah di tekan dan perintah telah di eksekusi. Tetapi jika tidak menekan tombol enter maka buzzer tidak akan berbunyi.

2.7. Soket

Soket dipergunakan sebagai terminal dari mikrokontroller yang akan kita deteksi kerusakannya.

kutub (-) terhubung dengan P3.4 pada MCU saat berlogika Low (0V).Dapat terjadi demikian karena port tersebut bekerja sebagai input yang berlogika rendah (low) saat akan proses/sesudahnya



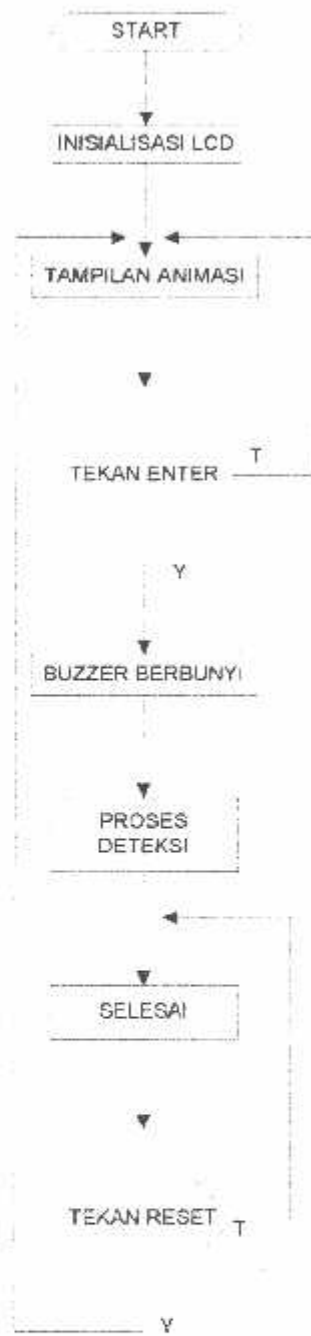
Gambar 3.7 Rangkaian Buzzer

3.3.5. Perencanaan Perangkat Lunak

Pembuatan perangkat lunak Pendeteksi kerusakan pada mikrokontroler ini menggunakan ic target dan utama sejenis yakni AT89S51 serta didasarkan pada semua kemungkinan kejadian yang harus di kerjakan oleh perangkat keras.Perangkat lunak terdiri atas atas program utama dan beberapa program (akan dibahas pada bab 4),maka dalam pembuatan perangkat lunak ini terdapat beberapa tahapan yang meliputi :

- a. Penulisan bahasa C dengan menggunakan editor teks menjadi file berekstensi *nama file*.
- b. Mengkompilasi file dengan ekstensi *nama file.C* dengan program ISP menjadi file dalam syntax editor.
- c. Pengujian file pada poin b itu dengan program simulasi yakni ISP 3.0a.
- d. Mengubah format file pada poin c menjadi file BIN melalui *Hyper Terminal*.

3.4 FLOW CHART



BAB IV

PENGUJIAN ALAT

Dalam bab ini akan membahas mengenai pengujian alat yang telah dirancang, dirakit serta direalisasikan. Tujuan pengujian alat ini adalah untuk mengetahui sejauh mana alat yang dirancang telah sesuai dengan apa yang direncanakan dan apakah alat yang sudah dapat berjalan sesuai dengan yang diinginkan.

Pengujian alat di bagi menjadi pengujian hardware dan software adapun cara pengujian hardware yang telah dibuat adalah dengan mengamati masukan maupun keluaran masing-masing rangkaian, sedangkan untuk pengujian software/perangkat lunak dilakukan dengan membuat suatu program serta memasukkan dalam mikrokontroler kemudian untuk diamati dan menganalisis apakah hasilnya sesuai dengan yang kita harapkan. Jika terjadi penyimpangan hasil apa yang menyebabkan penyimpangan itu terjadi. Adapun pengujian perangkat keras dan perangkat lunak tersebut meliputi:

4.1. Pengujian Rangkaian Pendeteksi Kerusakan Mikrokontroler :

4.1.1. Tujuan Pengujian

Untuk mengetahui apakah alat yang telah dibuat tersebut dapat berfungsi sesuai dengan yang telah direncanakan.

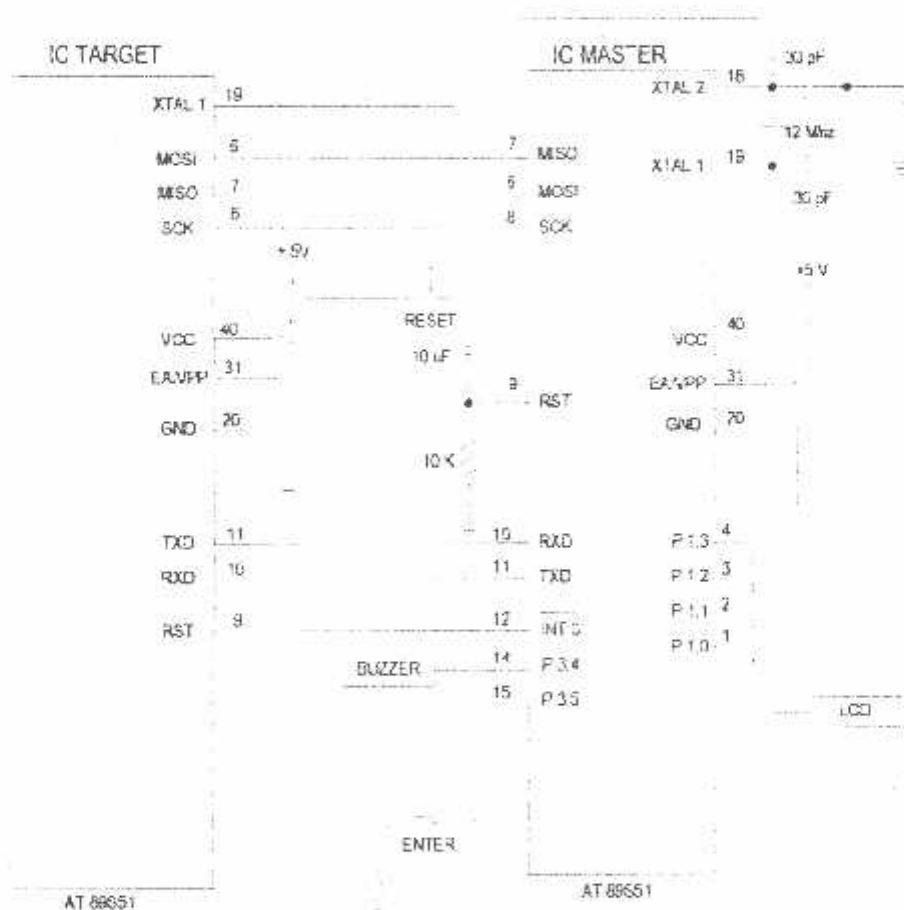
4.1.2. Alat dan Bahan

1. Rangkaian ic Utama(Pendeteksi).
2. Catu Daya.

3. Soket 40 pin.
4. Rangkaian Buzzer dan Led.

4.1.3. Pelaksanaan Pengujian

1. Merangkai rangkaian seperti gambar 4.1,
2. Menghubungkan Rangkaian ke catu daya.
3. Menancapkan ic Target pada soket.
4. Mengoperasikan alat.



Gambar 4.1

Rangkaian Mikrokontroler Lengkap AT 89S51

4.1.4. Hasil perbandingan antara Downloader dengan Alat yang dibuat untuk mengetahui kelebihan dan kekurangan masing-masing

A. Pada downloader MSS51 XP Plus:

-Keunggulannya:

- Kompatibel dengan ic AT89S51/S52/S53 dan AT89S8252.

-Kelemahannya:

- Tidak memungkinkan untuk dilakukan komunikasi data secara serial pada lebih dari satu buah ic.
- Tidak dapat menampilkan port mana yang rusak pada lcd.

B. Pada Alat yang dibuat:

-Keunggulannya:

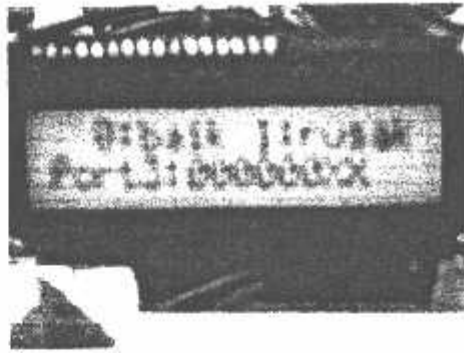
- Memungkinkan untuk dilakukan komunikasi data secara serial pada dua buah ic AT89S51.
- Dapat menampilkan port mana yang mengalami kerusakan pada lcd .

-Kelemahannya:

- Hanya dapat dipakai untuk jenis AT89S51 saja.

4.1.5. Hasil Pengujian

Setelah tombol enter ditekan maka lcd menampilkan karakter berupa huruf maupun angka hasil pendeteksian, bila kita ingin mengulang lagi maka harus menekan tombol reset. Berikut ini foto dari hasil pendeteksian yang ditampilkan pada Led dot matrik 16x2 karakter :



Gambar 4.2

Tampilan Lcd saat port 3 kaki-kaki pinnya terhubung semua



Gambar 4.3

Tampilan Lcd saat port 2 kaki pinnya patah pada P 2.0

4.2. Spesifikasi Alat :

4.2.1. Dimensi :

-Panjang : 10 Cm

-Lebar : 10 Cm

-Tinggi : 4 Cm

4.2.1. Supply :

- Menggunakan Catu Daya Vcc 5V, Arus masukan 1A

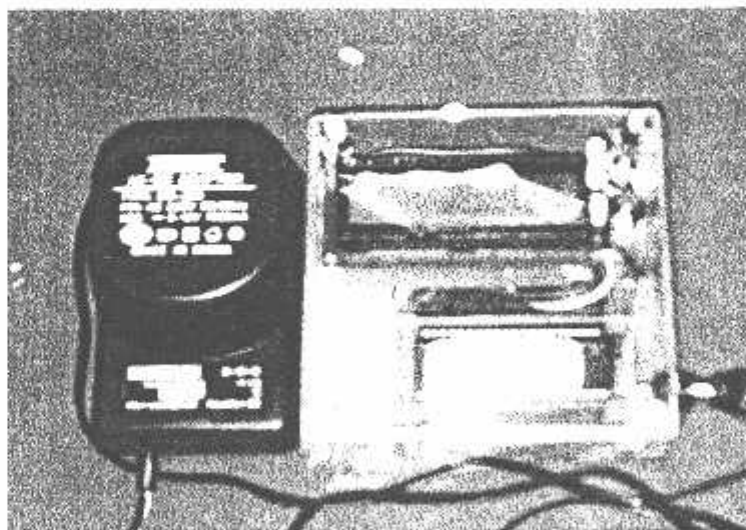
4.2.3. Sistem :

- Ic Master/Utama memakai jenis AT89S51

- Ic Target/Uji menggunakan jenis AT89S51

4.2.4. Fungsi/Tujuan :

Tujuan dari dibuatnya alat ini adalah untuk dipergunakan sebagai pendeteksi kerusakan pada ic target AT89S51 utamanya saat pengiriman data serial ke ic utama AT89S51.



Gambar 4.4

Foto alat keseluruhan untuk Spesifikasi

BAB V

PENUTUP

5.1 Kesimpulan

Bab ini merupakan kesimpulan dari aplikasi mikrokontroler AT89S51 sebagai kontrol pendeteksi kerusakan pada ic target menuju ic master jenis AT 89S51 yakni mendeteksi dari masing-masing kaki portnya serta menampilkan pada led dot matrik 2x16 karakter, dimana jika ic uji tersebut mengalami kerusakan patah pada salah satu kaki portnya maka tampilannya:

“ Port 2: 00000001 ” tetapi jika tampilannya “ Port 2: 00000000 ” berarti seluruh portnya terhubung dan kondisinya baik.

5.2 Saran

Dalam pengembangannya alat ini kedepan di harapkan agar lebih ditingkatkan lagi kemampuannya sehingga dapat mendeteksi kerusakan pada ic selain jenis S-51 saja (yang kompatibel dengan AT 89S51) serta agar lebih akurat lagi pendeteksiannya.

DAFTAR PUSTAKA

- [1] http://www.all_data_sheet.com
 2. [http://www.National semiconductor.com](http://www.National_semiconductor.com)
 - [3] Seiko Instrument Inc. 1987. *User Manual LCD Module M1632*.Japan.
Seiko japan Inc
 4. Paulus Andi Nalwan 2003 *panduan praktis teknik Antar Muka dan Pemograman Mikrokontroler AT89S51*. Jakarta : PT Elex Media Komputindo
 5. Agfianto Eko Putra 2002. *Teknik Antarmuka Komputer: konsep dan Aplikasi*. Yogyakarta: Penerbit Graha Ilmu
 - [6] Agus Pracoyo," MCS-51 Architecture ",Buku ajar,Program Studi Teknik Elektronika,Jurusan Teknik Elektro ,Politeknik Negeri Malang,2001
-

DAFTAR ACUAN

- [1] www.Atmel.com
 - II. <http://www.semiconductor.maxim.com/datasheet/docrs485.html>
 - III. www.National.com
 - IV. www.Philips.com
 - [V] Bamon and Juay_utt ANSA Electronics.2007.Panduan Praktis MCS-51
-

$$T_{\text{reset}} = 98 \times T_{\text{oscillator}}$$

$$T_{\text{reset}} = 98 \times 8,3 \times 10^{-8} \text{ s}$$

$$T_{\text{reset}} = 1,66 \mu\text{s}$$

Jadi mikrokontroler membutuhkan waktu minimal 1,66 μs untuk mereset.

3.3.2. Perancangan Rangkaian LCD

LCD Display Module M1632 buatan Seiko Instrument Inc. terdiri dari dua bagian, yang pertama merupakan panel LCD sebagai media penampil informasi dalam bentuk huruf / angka dua baris, masing-masing baris bisa menampung 16 karakter.

Bagian kedua merupakan sebuah sistem yang dibentuk dengan mikrokontroler yang ditempelkan dibalik panel LCD, berfungsi mengatur komunikasi M1632 dengan mikrokontroler yang memakai tampilan LCD tersebut. Dengan demikian pemakaian M1632 menjadi sederhana, sistem lain yang terhubung ke LCD cukup mengirimkan kode-kode ASCII dari informasi yang ditampilkan seperti layaknya memakai sebuah printer. Dalam perencanaan rangkaian LCD digunakan potensiometer 10K yang berfungsi sebagai pengatur kontras LCD dan diperlukan adanya dioda yang digunakan sebagai pengaman apabila rangkaian LCD tersebut mendapatkan tegangan inputan dengan polaritas terbalik maka LCD tersebut tidak langsung rusak.

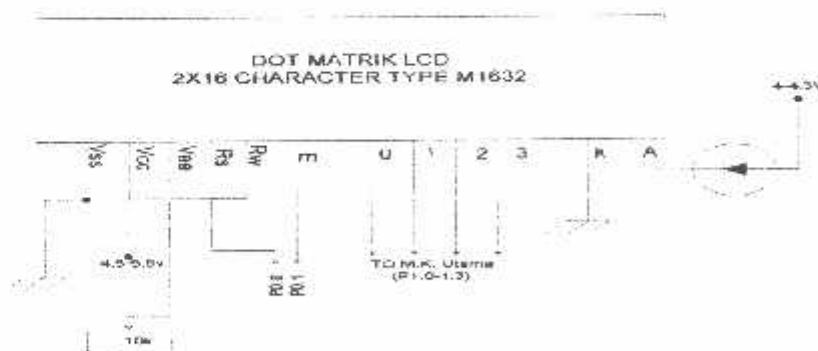
LCD pada sistem ini digunakan sebagai penampil, baik waktu proses pemasukkan data atau pada proses normal. Pada proses normal, LCD akan

menampilkan menu perhitungan. Dengan adanya penampil ini diharapkan alat lebih mudah dioperasikan. Fungsi kaki LCD ditunjukkan dalam Tabel 3.1.

Tabel 3.1. Fungsi dari kaki LCD

Penyemat	Fungsi
DB0-DB7	Merupakan saluran data, berisi perintah dan data yang akan ditampilkan di LCD
Enable	Sinyal operasi awal, sinyal ini mengaktifkan data tulis atau baca
R/W	Sinyal seleksi tulis atau baca 0 : tulis 1 : baca
RS	Sinyal pemilih register 0 : instruksi register (tulis) 1 : data register (baca dan tulis)

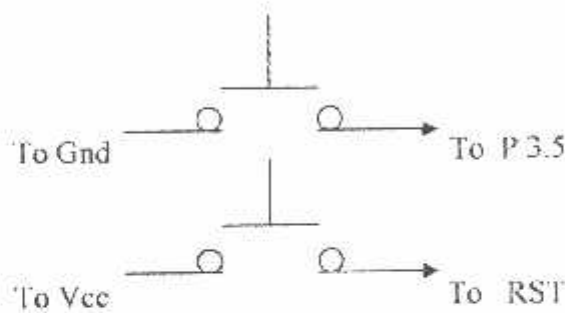
Masukan yang diperlukan untuk mengendalikan modul ini berupa bus data yang masih termultiplek dengan bus alamat serta 3 bit sinyal kontrol. Sementara pengendalian dot matrik LCD dilakukan secara internal oleh kontroler yang sudah terpasang pada modul LCD.



Gambar 3.5. Rangkaian LCD M1632

3.3.3. Perencanaan Rangkaian Push Button/switch

Push button pada system ini berfungsi sebagai media untuk pemasukkan data, seperti telah direncanakan bahwa alat ini nantinya harus bisa diisi data. Salah satu media yang cukup murah dan efektif adalah dengan menggunakan push button karena push button ini tidak dirancang dan diatur sendiri sehingga penggunaan dan fungsinya dapat dimaksimalkan tanpa banyak tombol.



Gambar 3.6 rangkaian push button

Adapun secara umum dalam perancangan alat ini tombol-tombol tersebut difungsikan sebagai:

1. Tombol 1 digunakan untuk enter yang dihubungkan dengan port 3.5.
2. Tombol 2 digunakan untuk memilih menu yang dihubungkan dengan port 3.6

3.3.4. Perancangan rangkaian buzzer

Buzzer diperlukan untuk memberikan petunjuk bahwa operasi telah dijalankan maupun akan selesai. Buzzer akan aktif jika mendapat masukan Vcc sebesar 5V yang berasal dari sumber tegangan arus dc pada kutub (+) dan untuk

BAB III

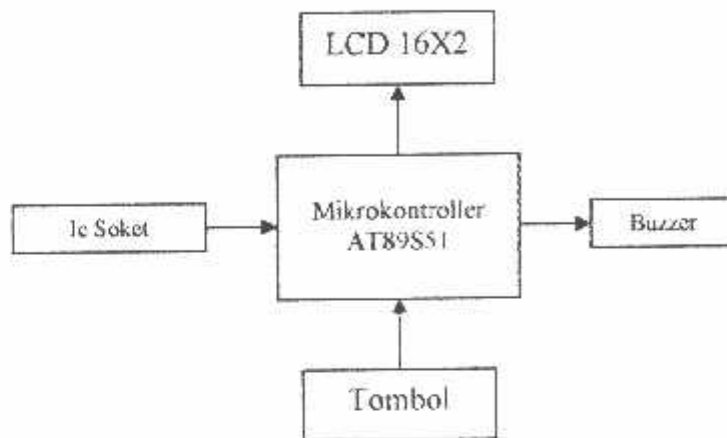
PERENCANAAN DAN PEMBUATAN ALAT

3.1. Umum

Perencanaan dan pembuatan tasbih digital berbasis mikrokontroler AT89S51 ini terdiri dari dua perencanaan utama yaitu perencanaan perangkat keras dan perangkat lunak, disamping itu aspek lainnya yang juga perlu dijelaskan dalam pembahasan bab ini, seperti penentuan spesifikasi sistem yang dirancang dalam blok diagram dan prinsip kerja sistem. Dalam perencanaan ini dilakukan bertahap blok demi blok untuk memudahkan dalam menganalisis setiap bagiannya maupun dalam sistem keseluruhan. Parameter – parameter yang digunakan dalam perencanaan dan pembuatan sistem ini adalah :

- Menggunakan Push button sebagai masukan
- Menggunakan Mikrokontroler AT 89S51 sebagai pengolah data dan pengontrol keseluruhan kerja dari alat ini
- Rangkaian penampil yang digunakan adalah dalam bentuk modul LCD (Liquid Cristal Display) 16x2.
- Rangkaian buzzer digunakan sebagai indikator bahwa tombol di tekan.
- Perangkat lunak berupa bahasa Assembly untuk mikrokontroler.

3.2. Blok Diagram



Gambar 3.1. Diagram Blok Rangkaian

Prinsip Kerja Rangkaian:

Setelah sistem di aktifkan maka selanjutnya menekan tombol Enter untuk pertama kali, dimana saat tombol tersebut ditekan mikrokontroler AT 89S51 master menjadi berlogika rendah (low) dan mengirimkan instruksi kepada ic target agar mengirimkan data pendeteksian masing-masing port secara serial melalui port Txd. Kemudian bila instruksi telah diterima ic target melalui port Rxd maka ia mengirimkan data pendeteksian masing-masing port bit per bit ke port Rxd pada ic master melalui port Txd.

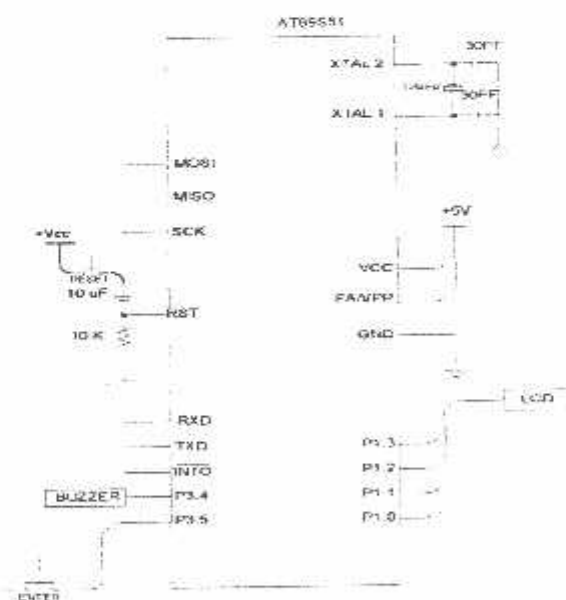
Ic master akan mengolah data yang diterima secara serial tadi menjadi data karakter dan mengirimkan pada led dot matrik untuk dikonversi menjadi kata/tulisan, bila pinnya terhubung tampilannya "Port 2:00000000" lalu "Port 2:00000001" berarti port 2.0 patah kaki portnya.

3.3. Perencanaan masing-masing blok diagram sistem

Perencanaan masing-masing blok diagram sistem terdiri dari perencanaan rangkaian kontrol menggunakan AT89S51, beberapa rangkaian pendukung seperti rangkaian LCD, push button, Buzzer.

3.3.1. Rangkaian Kontrol Menggunakan Mikrokontroler AT89S51

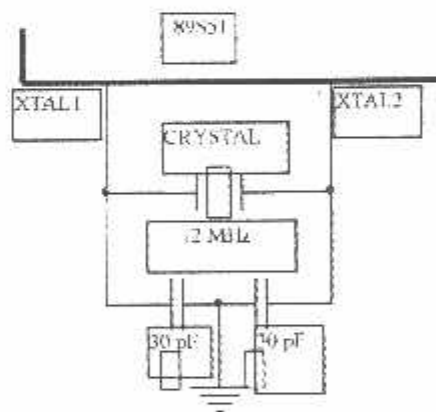
Pada rangkaian ini komponen utamanya adalah unit mikrokontroler tipe AT89S51 yang kompatibel dengan keluarga MCS-51. Komponen ini merupakan sebuah chip tunggal sebagai pengolah data dan pengontrolan alat. Sedangkan pemilihan AT89S51 karena praktis dalam pemrograman dan banyak terdapat dipasaran. Sebagai otak dari pengolahan data dan pengontrolan alat, pin-pin AT89S51 dihubungkan pada rangkaian pendukung membentuk suatu sistem minimum, pin-pin mikrokontroler yang digunakan yaitu :



Gambar 3.2. Rangkaian Mikrokontroler Utama (Penguji)

3.3.1.1. Perencanaan Rangkaian Clock

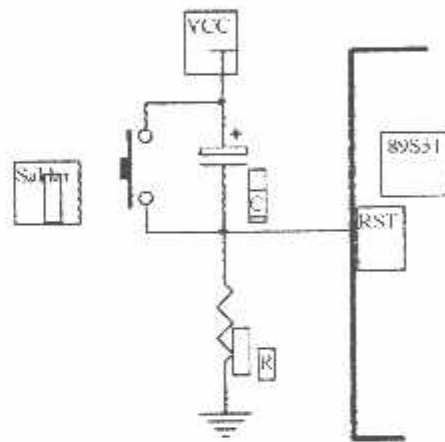
Kecepatan proses yang dilakukan oleh mikrokontroler ditentukan oleh sumber *clock* (pewaktuan) yang mengendalikan mikrokontroler tersebut. Sistem yang dirancang ini akan menggunakan osilator internal yang sudah tersedia dalam chip 89S51. Untuk menentukan apakah frekuensi osilatornya cukup ialah dengan cara menghubungkan kristal pada kaki XTAL1 dan XTAL2 serta dua buah kapasitor ke pentanahan. Besar kapasitansinya disesuaikan dengan spesifikasi pada lembar data 89S51 yaitu 30 pF. Pemilihan besar kristal disesuaikan antara lembar data dengan kebutuhan kecepatan program yang nantinya akan dijalankan. Kristal yang akan dipergunakan adalah kristal 12 Mhz. Gambar 3.3 memperlihatkan rangkaian pewaktu yang digunakan.



Gambar 3.3. Rangkaian Pewaktuan

3.3.1.2. Perencanaan Rangkaian Reset

Untuk mereset mikrokontroler 89S51, pin RST harus diberi logika tinggi, dimana diketahui dalam perencanaan rangkaian reset yang kami gunakan ialah $R=10K$ dan $C=10\mu F$. Untuk membangkitkan sinyal reset sebuah kapasitor dihubungkan dengan V_{CC} dan sebuah resistor dihubungkan dengan *Ground*. Diantara kapasitor dipasang sebuah saklar *push on* untuk membangkitkan sinyal reset secara manual. Rangkaian reset ditunjukkan dalam Gambar 3.4.



Gambar 3.4. Rangkaian Reset

Karena kristal yang digunakan sebesar 12 MHz, maka satu periode membutuhkan waktu sebesar:

$$T = \frac{1}{f}$$

$$T = \frac{1}{12 \cdot 10^6} \text{ s}$$

$$T = 8,3 \cdot 10^{-8} \mu\text{s}$$

Waktu logika tinggi yang dibutuhkan untuk mereset mikrokontroler adalah:

LAMPIRAN

Program Listing

```
#include <at89x51.h>
#include "Pending.c"
#include "lcdku.c"
#include "myser1.c"

#define pilih          P3_5
#define enter         P3_6
#define buzzer        P3_4
#define reset         P3_2
#define din           P1_6 //silang
#define dout          P1_5 //silang
#define clk           P1_7

char a;
unsigned long i;
bit t;

void kirim(unsigned char k)
{
    unsigned char i;

    clk=0 ;delay(100);
    for (i=8; i!=0; i--)
    {
        din = (k & 0x80) == 0x80 ? 1 : 0;
        clk = 1;
        _asm
        nop
        nop
        nop
        nop
        _endasm;
        clk = 0;
        k = k << 1;
    }
    //SDA = 1;
    //SCL = 1;
}

unsigned terima()
{
    unsigned char i,d;
    d=0;
```

```

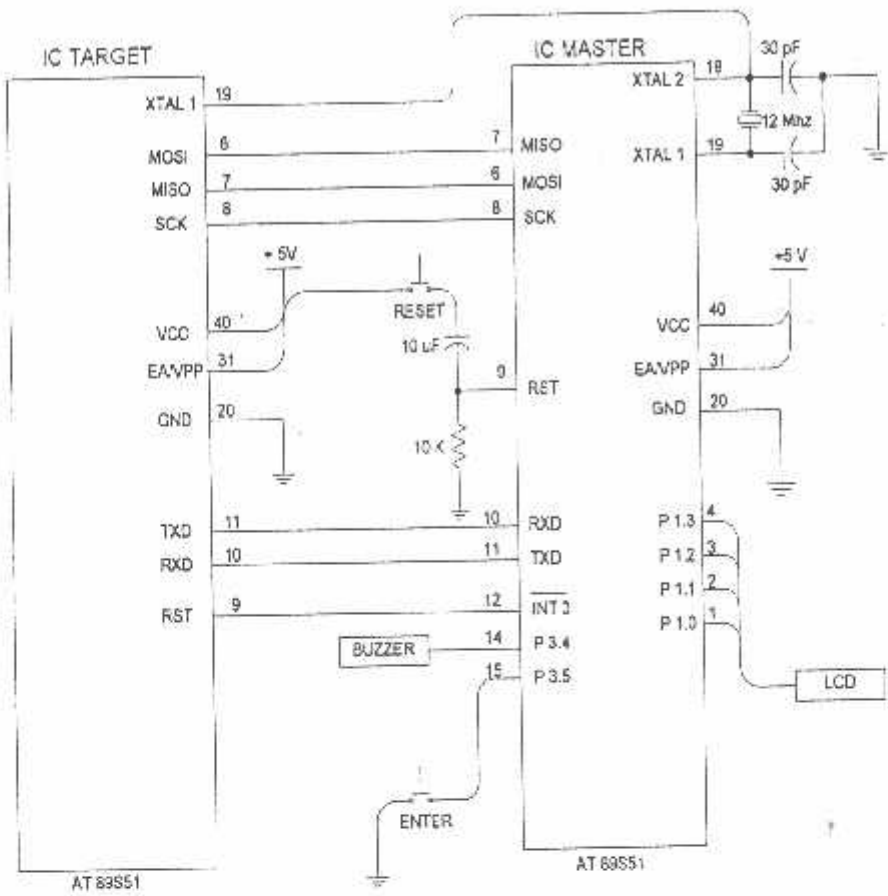
clk=0;delay(100);dout=0;
for(i=8; i!=0; i--)
{
    d = d << 1;
    _asm
    nop
    nop
    nop
    _endasm;
    clk = 1;
    _asm
    nop
    nop
    _endasm;
    if (dout==1) d |= 0x01;
    else d &= ~0x01;      clk = 0;
}
return d;
}
void tulis(unsigned int al,unsigned char d)
{
    unsigned char e,f;
    reset=1;
    e=al/0x100;f=al%0x100;
    kirim(0x40);kirim(e);kirim(f);kirim(d);
    reset=0;
}
unsigned char baca(unsigned int al)
{
    unsigned char d,e,f;
    reset=1;
    e=al/0x100;f=al%0x100;
    kirim(0x20);kirim(e);kirim(f);d=terima();
    reset=0;
    return d;
}
unsigned char fe(unsigned int al)
{
    unsigned char d,e,f;
    reset=1;
    e=al/0x100;f=al%0x100;
    kirim(0xac);kirim(0x53);kirim(0xff);d=terima();
    delay(1000);
    reset=0;
    return d;
}

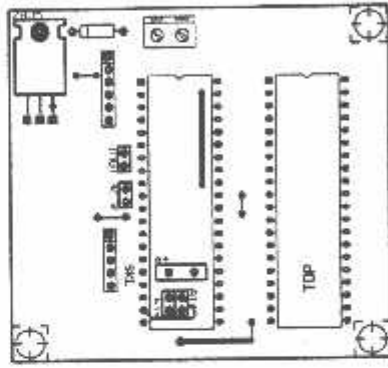
```

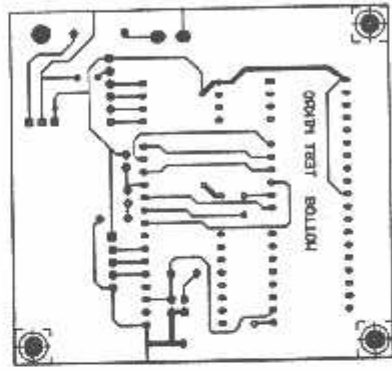
```

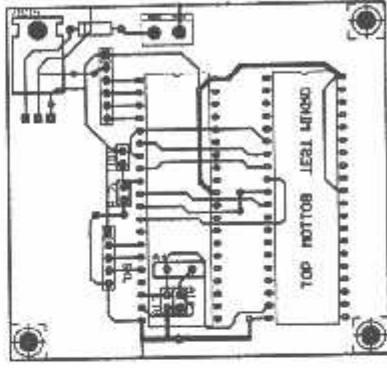
void hapus()
{
  //unsigned char e,f;
  reset=1;
  //c=a1/0x100;f=a1%0x100;
  kirim(0xac);kirim(0x80);kirim(0xff);kirim(0xff);
  reset=0;
}
void SerialInterrupt (void) interrupt 4 using 1
{
  while(!RI){;}
  RI = 1.0 ;
  if (SBUF=='b') t=1;
}
// -----
// Program Utama
// -----
void main ()
{
  /* Begin of Main
  delay(1000);
  initlcd();
  initser(0xfd);
  reset=0;
  t=0;
  buzzer=1;
  while(1)
  {
    t=0;
    cetak(1,1," Tekan Enter ");
    cetak(2,1," Untuk test IC ");
    while(enter--1);
    while(enter==0);
    busek();i=0;
    while((t==0)&&(i<50000))i++;
    buzzer=0;delay(500);buzzer = 1;
    if(t==1) {cetak(1,2,"Kondisi Bagus");
  }
  else cetak(1,2,"Kondisi Rusak");
  while(enter--1);
  while(enter==0);
  delay(500);
  busek();
  }
  }
  /* End of Main

```









Features

- Compatible with MCS⁵¹-51 Products
- 4K Bytes of In-System Programmable (ISP) Flash Memory
- Endurance: 1000 Write/Erase Cycles
- 1.8V to 5.5V Operating Range
- Typical Static Operation: 0 Hz to 33 MHz
- Write-Level Program Memory Lock
- 3 x 8-bit Internal RAM
- Programmable I/O Lines
- Two 16-bit Timer/Counters
- Two Interrupt Sources
- Full Duplex UART Serial Channel
- Low-power Idle and Power-down Modes
- Interrupt Recovery from Power-down Mode
- Watchdog Timer
- Two Data Pointers
- Power-off Flag
- Fast Programming Time
- Selectable ISP Programming (Byte and Page Mode)
- Lead-free (Pb/Halide-free) Packaging Option

Description

AT89S51 is a low-power, high-performance CMOS 8-bit microcontroller with 4K bytes of In-System Programmable Flash memory. The device is manufactured using Atmel's high-density nonvolatile memory technology and is compatible with the industry standard 80C51 instruction set and pinout. The on-chip Flash allows the program memory to be reprogrammed in-system or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with In-System Programmable Flash on a monolithic chip, the Atmel AT89S51 is a powerful microcontroller which provides a highly-flexible and cost-effective solution to many embedded control applications.

AT89S51 provides the following standard features: 4K bytes of Flash, 128 bytes of RAM, 32 I/O lines, Watchdog timer, two data pointers, two 16-bit timer/counters, a reconfigurable two-level interrupt architecture, a full duplex serial port, on-chip oscillator and clock circuitry. In addition, the AT89S51 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port, and interrupt system to continue functioning. The Power-down mode saves the RAM content but freezes the oscillator, disabling all other chip functions until the next external input or hardware reset.



8-bit Microcontroller with 4K Bytes In-System Programmable Flash

AT89S51

2487C-MICRO-03/05





Pin Configurations

40-lead PDIP

P1.0	1	40	VCC
P1.1	2	39	P0.0 (AD0)
P1.2	3	33	P0.1 (AD1)
P1.3	4	37	P0.2 (AD2)
P1.4	5	38	P0.3 (AD3)
(MOSI) P1.5	6	35	P0.4 (AD4)
(MISO) P1.6	7	34	P0.5 (AD5)
(SCK) P1.7	8	32	P0.6 (AD6)
RST	9	31	PC.7 (A17)
(HXD) P3.0	10	31	EA/VPP
(TXD) P3.1	11	30	ALE/PROG
(INT0) P3.2	12	29	PSEN
(INT1) P3.3	13	28	P2.7 (A15)
(T0) P3.4	14	27	P2.6 (A14)
(T1) P3.5	15	26	P2.5 (A13)
(WR) P3.6	16	25	P2.4 (A12)
(RD) P3.7	17	24	P2.3 (A11)
XTAL2	18	23	P2.2 (A10)
XTAL1	19	22	P2.1 (A9)
GND	20	21	P2.0 (A8)

2.3 44-lead PLCC

P1.4	1	44	VCC
P1.3	2	39	P0.0 (AD0)
P1.2	3	33	P0.1 (AD1)
P1.1	4	37	P0.2 (AD2)
P1.0	5	38	P0.3 (AD3)
(MOSI) P1.5	6	35	P0.4 (AD4)
(MISO) P1.6	7	34	P0.5 (AD5)
(SCK) P1.7	8	32	P0.6 (AD6)
RST	9	31	PC.7 (A17)
(HXD) P3.0	10	31	EA/VPP
(TXD) P3.1	11	30	ALE/PROG
(INT0) P3.2	12	29	PSEN
(INT1) P3.3	13	28	P2.7 (A15)
(T0) P3.4	14	27	P2.6 (A14)
(T1) P3.5	15	26	P2.5 (A13)
(T2) P3.6	16	25	P2.4 (A12)
(T3) P3.7	17	24	P2.3 (A11)
XTAL2	18	23	P2.2 (A10)
XTAL1	19	22	P2.1 (A9)
GND	20	21	P2.0 (A8)
(WR) P3.8	21	25	P0.7 (AD7)
(RD) P3.9	22	24	P0.8 (AD8)
(A0) P2.0	23	30	P0.9 (AD9)
(A1) P2.1	24	29	P0.10 (AD10)
(A2) P2.2	25	28	P0.11 (AD11)
(A3) P2.3	26	27	P0.12 (AD12)
(A4) P2.4	27	26	P0.13 (AD13)
(A5) P2.5	28	25	P0.14 (AD14)
(A6) P2.6	29	24	P0.15 (AD15)
(A7) P2.7	30	23	P0.16 (AD16)
(A8) P2.8	31	22	P0.17 (AD17)
(A9) P2.9	32	21	P0.18 (AD18)
(A10) P2.10	33	20	P0.19 (AD19)
(A11) P2.11	34	19	P0.20 (AD20)
(A12) P2.12	35	18	P0.21 (AD21)
(A13) P2.13	36	17	P0.22 (AD22)
(A14) P2.14	37	16	P0.23 (AD23)
(A15) P2.15	38	15	P0.24 (AD24)
(A16) P2.16	39	14	P0.25 (AD25)
(A17) P2.17	40	13	P0.26 (AD26)
(A18) P2.18	41	12	P0.27 (AD27)
(A19) P2.19	42	11	P0.28 (AD28)
(A20) P2.20	43	10	P0.29 (AD29)
(A21) P2.21	44	9	P0.30 (AD30)

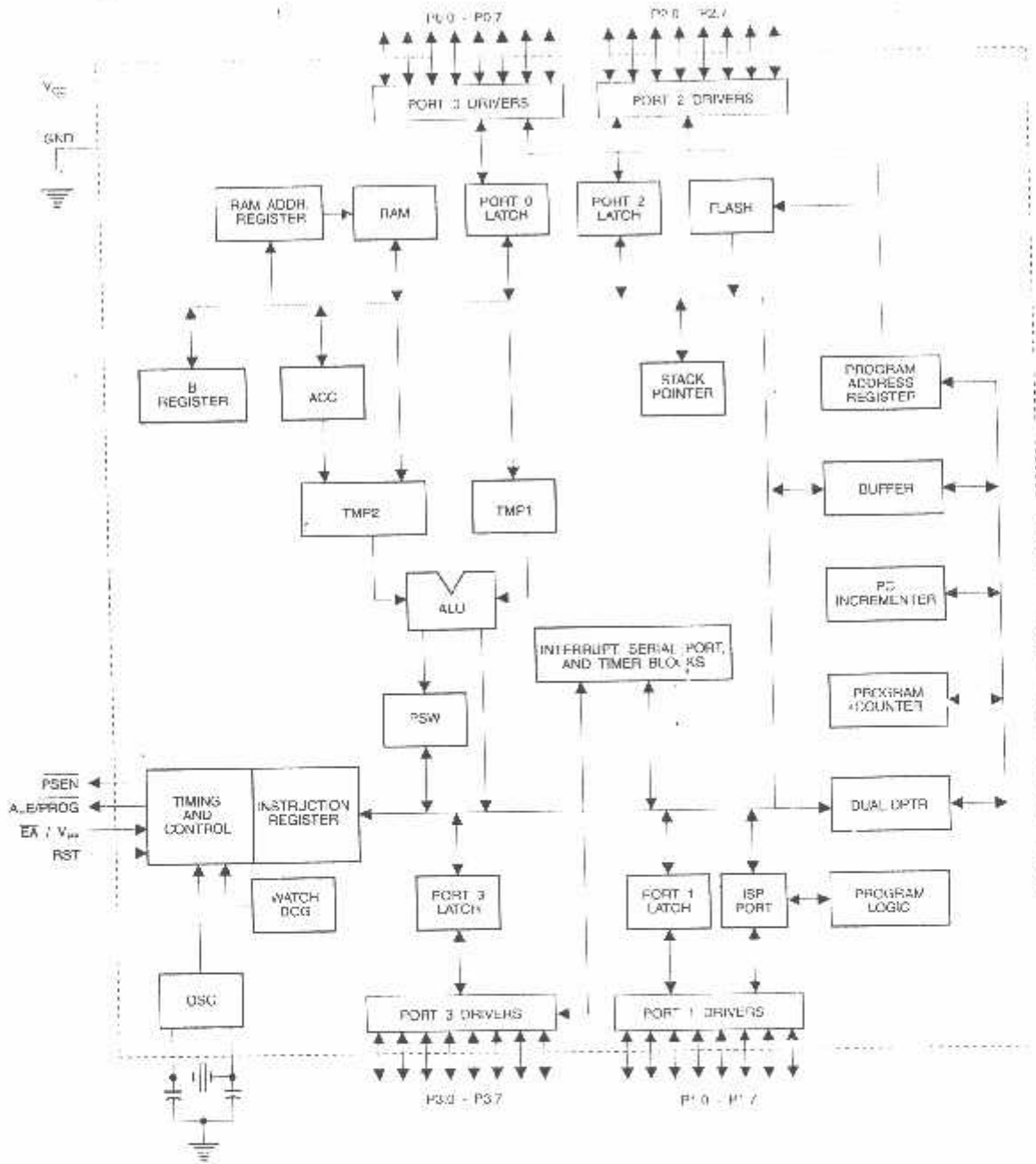
44-lead TQFP

P1.4	1	44	VCC
P1.3	2	39	P0.0 (AD0)
P1.2	3	33	P0.1 (AD1)
P1.1	4	37	P0.2 (AD2)
P1.0	5	38	P0.3 (AD3)
(MOSI) P1.5	6	35	P0.4 (AD4)
(MISO) P1.6	7	34	P0.5 (AD5)
(SCK) P1.7	8	32	P0.6 (AD6)
RST	9	31	PC.7 (A17)
(HXD) P3.0	10	31	EA/VPP
(TXD) P3.1	11	30	ALE/PROG
(INT0) P3.2	12	29	PSEN
(INT1) P3.3	13	28	P2.7 (A15)
(T0) P3.4	14	27	P2.6 (A14)
(T1) P3.5	15	26	P2.5 (A13)
(T2) P3.6	16	25	P2.4 (A12)
(T3) P3.7	17	24	P2.3 (A11)
XTAL2	18	23	P2.2 (A10)
XTAL1	19	22	P2.1 (A9)
GND	20	21	P2.0 (A8)
(WR) P3.8	21	25	P0.7 (AD7)
(RD) P3.9	22	24	P0.8 (AD8)
(A0) P2.0	23	30	P0.9 (AD9)
(A1) P2.1	24	29	P0.10 (AD10)
(A2) P2.2	25	28	P0.11 (AD11)
(A3) P2.3	26	27	P0.12 (AD12)
(A4) P2.4	27	26	P0.13 (AD13)
(A5) P2.5	28	25	P0.14 (AD14)
(A6) P2.6	29	24	P0.15 (AD15)
(A7) P2.7	30	23	P0.16 (AD16)
(A8) P2.8	31	22	P0.17 (AD17)
(A9) P2.9	32	21	P0.18 (AD18)
(A10) P2.10	33	20	P0.19 (AD19)
(A11) P2.11	34	19	P0.20 (AD20)
(A12) P2.12	35	18	P0.21 (AD21)
(A13) P2.13	36	17	P0.22 (AD22)
(A14) P2.14	37	16	P0.23 (AD23)
(A15) P2.15	38	15	P0.24 (AD24)
(A16) P2.16	39	14	P0.25 (AD25)
(A17) P2.17	40	13	P0.26 (AD26)
(A18) P2.18	41	12	P0.27 (AD27)
(A19) P2.19	42	11	P0.28 (AD28)
(A20) P2.20	43	10	P0.29 (AD29)
(A21) P2.21	44	9	P0.30 (AD30)

2.4 42-lead PDIP

RST	1	42	P1.7 (SCK)
(HXD) P3.0	2	41	P1.8 (MISO)
(TXD) P3.1	3	40	P1.5 (MOSI)
(INT0) P3.2	4	39	P1.4
(INT1) P3.3	5	38	P1.3
(T0) P3.4	6	37	P1.2
(T1) P3.5	7	36	P1.1
(WR) P3.6	8	35	P1.0
(RD) P3.7	9	34	VDD
XTAL2	10	33	PWRVDD
XTAL1	11	32	P0.0 (AD0)
GND	12	31	P0.1 (AD1)
PWRGND	13	30	P0.2 (AD2)
(A8) P2.3	14	29	P0.3 (AD3)
(A9) P2.4	15	28	P0.4 (AD4)
(A10) P2.5	16	27	P0.5 (AD5)
(A11) P2.6	17	26	P0.6 (AD6)
(A12) P2.7	18	25	P0.7 (AD7)
(A13) P2.8	19	24	EA/VPP
(A14) P2.9	20	23	ALE/PROG
(A15) P2.10	21	22	PSEN

Block Diagram





Pin Description

VCC

Supply voltage (all packages except 42-PDIP).

GND

Ground (all packages except 42-PDIP; for 42-PDIP GND connects only the logic core and the embedded program memory).

VDD

Supply voltage for the 42-PDIP which connects only the logic core and the embedded program memory.

PWRVDD

Supply voltage for the 42-PDIP which connects only the I/O Pad Drivers. The application board **MUST** connect both VDD and PWRVDD to the board supply voltage.

PWRGND

Ground for the 42-PDIP which connects only the I/O Pad Drivers. PWRGND and GND are weakly connected through the common silicon substrate, but not through any metal link. The application board **MUST** connect both GND and PWRGND to the board ground.

Port 0

Port 0 is an 8-bit open drain bi-directional I/O port. As an output port, each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 can also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode, P0 has internal pull-ups.

Port 0 also receives the code bytes during Flash programming and outputs the code bytes during program verification. **External pull-ups are required during program verification.**

Port 1

Port 1 is an 8-bit bi-directional I/O port with internal pull-ups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I_{IL}) because of the internal pull-ups.

Port 1 also receives the low-order address bytes during Flash programming and verification.

Port Pin	Alternate Functions
P1.5	MOSI (used for In-System Programming)
P1.6	MISO (used for In-System Programming)
P1.7	SCK (used for In-System Programming)

Port 2

Port 2 is an 8-bit bi-directional I/O port with internal pull-ups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (I_{IL}) because of the internal pull-ups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application, Port 2 uses strong internal pull-ups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

Port 3

Port 3 is an 8-bit bi-directional I/O port with internal pull-ups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pull-ups.

Port 3 receives some control signals for Flash programming and verification.

Port 3 also serves the functions of various special features of the AT89S51, as shown in the following table.

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	INT0 (external interrupt 0)
P3.3	INT1 (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	\overline{WR} (external data memory write strobe)
P3.7	\overline{RD} (external data memory read strobe)

RST

Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device. This pin drives High for 98 oscillator periods after the Watchdog times out. The DISRTO bit in SFR AUXR (address 8EH) can be used to disable this feature. In the default state of bit DISRTO, the RESET HIGH out feature is enabled.

ALE/PROG

Address Latch Enable (ALE) is an output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input (PROG) during Flash programming.





In normal operation, ALE is emitted at a constant rate of 1/6 the oscillator frequency and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external data memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

2 PSEN

Program Store Enable ($\overline{\text{PSEN}}$) is the read strobe to external program memory.

When the AT89S51 is executing code from external program memory, $\overline{\text{PSEN}}$ is activated twice each machine cycle, except that two $\overline{\text{PSEN}}$ activations are skipped during each access to external data memory.

3 EA/VPP

External Access Enable. $\overline{\text{EA}}$ must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed, $\overline{\text{EA}}$ will be internally latched on reset.

$\overline{\text{EA}}$ should be strapped to V_{CC} for internal program executions.

This pin also receives the 12-volt programming enable voltage (V_{PP}) during Flash programming.

4 XTAL1

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

5 XTAL2

Output from the inverting oscillator amplifier.

Special Function Registers

A map of the on-chip memory area called the Special Function Register (SFR) space is shown in

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return random data, and write accesses will have an indeterminate effect.

Table 5-2. AUXR: Auxiliary Register

AUXR		Address = BEH		Reset Value = XXX00XX0B			
Not Bit Addressable							
	-	-	-	WDIDLE	DISRTO	-	DISALE
Bit	7	6	5	4	3	2	1
-	Reserved for future expansion						
DISALE	Disable/Enable ALE						
	DISALE						
	Operating Mode						
	0	ALE is emitted at a constant rate of 1/6 the oscillator frequency					
	1	ALE is active only during a MOVX or MOVC instruction					
DISRTO	Disable/Enable Reset-out						
	DISRTO						
	0	Reset pin is driven High after WDT times out					
	1	Reset pin is input only					
WDIDLE	Disable/Enable WDT in IDLE mode						
	WDIDLE						
	0	WDT continues to count in IDLE mode					
	1	WDT halts counting in IDLE mode					

Dual Data Pointer Registers: To facilitate accessing both internal and external data memory, two banks of 16-bit Data Pointer Registers are provided: DP0 at SFR address locations 82H-83H and DP1 at 84H-85H. Bit DPS = 0 in SFR AUXR1 selects DP0 and DPS = 1 selects DP1. The user should **ALWAYS** initialize the DPS bit to the appropriate value before accessing the respective Data Pointer Register.

Power Off Flag: The Power Off Flag (POF) is located at bit 4 (PCON.4) in the PCON SFR. POF is set to "1" during power up. It can be set and reset under software control and is not affected by reset.

Table 5-3. AUXR1: Auxiliary Register 1

AUXR1	Address = A2H							Reset Value = XXXXXX0B
Not Bit Addressable								
Bit	7	6	5	4	3	2	1	DPS 0
-	Reserved for future expansion							
DPS	Data Pointer Register Select							
	DPS							
0	Selects DPTR Registers DP0L, DP0H							
1	Selects DPTR Registers DP1L, DP1H							

Memory Organization

MCS-51 devices have a separate address space for Program and Data Memory. Up to 64K bytes each of external Program and Data Memory can be addressed.

Program Memory

If the \overline{EA} pin is connected to GND, all program fetches are directed to external memory.

On the AT89S51, if \overline{EA} is connected to V_{CC} , program fetches to addresses 0000H through FFFH are directed to internal memory and fetches to addresses 1000H through FFFFH are directed to external memory.

Data Memory

The AT89S51 implements 128 bytes of on-chip RAM. The 128 bytes are accessible via direct and indirect addressing modes. Stack operations are examples of indirect addressing, so the 128 bytes of data RAM are available as stack space.

Watchdog Timer (One-time Enabled with Reset-out)

The WDT is intended as a recovery method in situations where the CPU may be subjected to software upsets. The WDT consists of a 14-bit counter and the Watchdog Timer Reset (WDRST) SFR. The WDT is defaulted to disable from exiting reset. To enable the WDT, a user must write 01EH and 0E1H in sequence to the WDRST register (SFR location 0A6H). When the WDT is enabled, it will increment every machine cycle while the oscillator is running. The WDT timeout period is dependent on the external clock frequency. There is no way to disable the WDT except through reset (either hardware reset or WDT overflow reset). When WDT overflows, it will drive an output RESET HIGH pulse at the RST pin.

Using the WDT

To enable the WDT, a user must write 01EH and 0E1H in sequence to the WDRST register (SFR location 0A6H). When the WDT is enabled, the user needs to service it by writing 01EH and 0E1H to WDRST to avoid a WDT overflow. The 14-bit counter overflows when it reaches 18383 (3FFFH), and this will reset the device. When the WDT is enabled, it will increment every machine cycle while the oscillator is running. This means the user must reset the WDT at least



every 16383 machine cycles. To reset the WDT the user must write 01EH and 0E1H to WDTRST. WDTRST is a write-only register. The WDT counter cannot be read or written. When WDT overflows, it will generate an output RESET pulse at the RST pin. The RESET pulse duration is $98 \times TOSC$, where $TOSC = 1/FOSC$. To make the best use of the WDT, it should be serviced in those sections of code that will periodically be executed within the time required to prevent a WDT reset.

WDT During Power-down and Idle

In Power-down mode the oscillator stops, which means the WDT also stops. While in Power-down mode, the user does not need to service the WDT. There are two methods of exiting Power-down mode: by a hardware reset or via a level-activated external interrupt, which is enabled prior to entering Power-down mode. When Power-down is exited with hardware reset, servicing the WDT should occur as it normally does whenever the AT89S51 is reset. Exiting Power-down with an interrupt is significantly different. The interrupt is held low long enough for the oscillator to stabilize. When the interrupt is brought high, the interrupt is serviced. To prevent the WDT from resetting the device while the interrupt pin is held low, the WDT is not started until the interrupt is pulled high. It is suggested that the WDT be reset during the interrupt service for the interrupt used to exit Power-down mode.

To ensure that the WDT does not overflow within a few states of exiting Power-down, it is best to reset the WDT just before entering Power-down mode.

Before going into the IDLE mode, the WDIDLE bit in SFR AUXR is used to determine whether the WDT continues to count if enabled. The WDT keeps counting during IDLE (WDIDLE bit = 0) as the default state. To prevent the WDT from resetting the AT89S51 while in IDLE mode, the user should always set up a timer that will periodically exit IDLE, service the WDT, and reenter IDLE mode.

With WDIDLE bit enabled, the WDT will stop to count in IDLE mode and resumes the count upon exit from IDLE.

UART

The UART in the AT89S51 operates the same way as the UART in the AT89C51. For further information on the UART operation, please click on the document link below:

Timer 0 and 1

Timer 0 and Timer 1 in the AT89S51 operate the same way as Timer 0 and Timer 1 in the AT89C51. For further information on the timers' operation, please click on the document link below:

errupts

The AT89S51 has a total of five interrupt vectors: two external interrupts ($\overline{INT0}$ and $\overline{INT1}$), two timer interrupts (Timers 0 and 1), and the serial port interrupt. These interrupts are all shown in

Each of these interrupt sources can be individually enabled or disabled by setting or clearing a bit in Special Function Register IE. IE also contains a global disable bit, EA, which disables all interrupts at once.

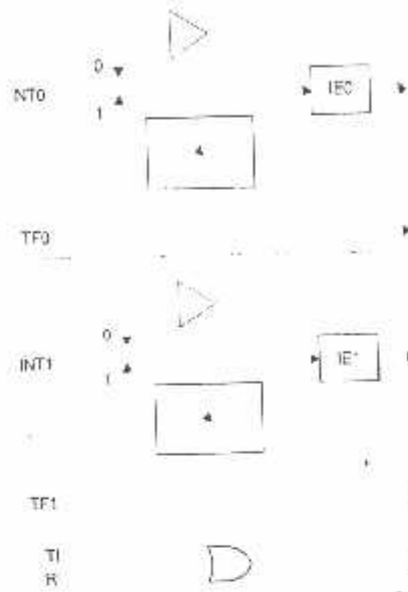
Note that shows that bit positions IE.6 and IE.5 are unimplemented. User software should not write 1s to these bit positions, since they may be used in future AT89 products.

The Timer 0 and Timer 1 flags, TF0 and TF1, are set at S5P2 of the cycle in which the timers overflow. The values are then polled by the circuitry in the next cycle.

Table 10-1. Interrupt Enable (IE) Register

(MSB)		(LSB)					
EA	-	-	ES	ET1	EX1	ET0	EX0
Enable Bit = 1 enables the interrupt.							
Enable Bit = 0 disables the interrupt.							
Symbol	Position	Function					
EA	IE.7	Disables all interrupts. If EA = 0, no interrupt is acknowledged. If EA = 1, each interrupt source is individually enabled or disabled by setting or clearing its enable bit.					
-	IE.6	Reserved					
-	IE.5	Reserved					
ES	IE.4	Serial Port interrupt enable bit					
ET1	IE.3	Timer 1 interrupt enable bit					
EX1	IE.2	External interrupt 1 enable bit					
ET0	IE.1	Timer 0 interrupt enable bit					
EX0	IE.0	External interrupt 0 enable bit					
User software should never write 1s to reserved bits, because they may be used in future AT89 products.							

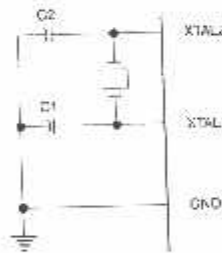
Figure 10-1. Interrupt Sources



Oscillator Characteristics

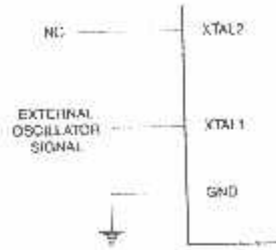
XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier that can be configured for use as an on-chip oscillator, as shown in Figure 11-1. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven, as shown in Figure 11-2. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

Figure 11-1. Oscillator Connections



Note: C1, C2 = 30 pF ± 10 pF for Crystals
 = 40 pF ± 10 pF for Ceramic Resonators

Figure 11-2. External Clock Drive Configuration



Idle Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special function registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

Note that when idle mode is terminated by a hardware reset, the device normally resumes program execution from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when idle mode is terminated by a reset, the instruction following the one that invokes idle mode should not write to a port pin or to external memory.

Power-down Mode

In the Power-down mode, the oscillator is stopped, and the instruction that invokes Power-down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the Power-down mode is terminated. Exit from Power-down mode can be initiated either by a hardware reset or by activation of an enabled external interrupt (INT0 or INT1). Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before V_{CC} is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.

Table 13-1. Status of External Pins During Idle and Power-down Modes

Mode	Program Memory	ALE	\overline{PSEN}	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power-down	Internal	0	0	Data	Data	Data	Data
Power-down	External	0	0	Float	Data	Data	Data

Program Memory Lock Bits

The AT89S51 has three lock bits that can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in

Table 14-1. Lock Bit Protection Modes

	Program Lock Bits			Protection Type
	LB1	LB2	LB3	
1	U	U	U	No program lock features
2	P	U	U	MOV _C instructions executed from external program memory are disabled from fetching code bytes from internal memory, EA is sampled and latched on reset, and further programming of the Flash memory is disabled
3	P	P	U	Same as mode 2, but verify is also disabled
4	P	P	P	Same as mode 3, but external execution is also disabled

When lock bit 1 is programmed, the logic level at the EA pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random value and holds that value until reset is activated. The latched value of EA must agree with the current logic level at that pin in order for the device to function properly.

Programming the Flash – Parallel Mode

The AT89S51 is shipped with the on-chip Flash memory array ready to be programmed. The programming interface needs a high-voltage (12-volt) program enable signal and is compatible with conventional third-party Flash or EPROM programmers.

The AT89S51 code memory array is programmed byte-by-byte.

Programming Algorithm: Before programming the AT89S51, the address, data, and control signals should be set up according to the Flash Programming Modes table () and . To program the AT89S51, take the following steps:

1. Input the desired memory location on the address lines.
2. Input the appropriate data byte on the data lines.
3. Activate the correct combination of control signals.
4. Raise EA/V_{PP} to 12V.
5. Pulse ALE/PROG once to program a byte in the Flash array or the lock bits. The byte-write cycle is self-timed and typically takes no more than 50 μs. Repeat steps 1 through 5, changing the address and data for the entire array or until the end of the object file is reached.

Data Polling: The AT89S51 features Data Polling to indicate the end of a byte write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written data on P0.7. Once the write cycle has been completed, true data is valid on all outputs, and the next cycle may begin. Data Polling may begin any time after a write cycle has been initiated.

Ready/Busy: The progress of byte programming can also be monitored by the RDY/BSY output signal. P3.0 is pulled low after ALE goes high during programming to indicate BUSY. P3.0 is pulled high again when programming is done to indicate READY.

Program Verify: If lock bits LB1 and LB2 have not been programmed, the programmed code data can be read back via the address and data lines for verification. **The status of the individual lock bits can be verified directly by reading them back.**

Reading the Signature Bytes: The signature bytes are read by the same procedure as a normal verification of locations 000H, 100H, and 200H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows.

(000H) = 1EH indicates manufactured by Atmel
 (100H) = 51H indicates AT89S51
 (200H) = 06H

Chip Erase: In the parallel programming mode, a chip erase operation is initiated by using the proper combination of control signals and by pulsing ALE/PROG low for a duration of 200 ns - 500 ns.

In the serial programming mode, a chip erase operation is initiated by issuing the Chip Erase instruction. In this mode, chip erase is self-timed and takes about 500 ms.

During chip erase, a serial read from any address location will return 00H at the data output.

Programming the Flash – Serial Mode

The Code memory array can be programmed using the serial ISP interface while RST is pulled to V_{CC} . The serial interface consists of pins SCK, MOSI (input) and MISO (output). After RST is set high, the Programming Enable instruction needs to be executed first before other operations can be executed. Before a reprogramming sequence can occur, a Chip Erase operation is required.

The Chip Erase operation turns the content of every memory location in the Code array into FFH.

Either an external system clock can be supplied at pin XTAL1 or a crystal needs to be connected across pins XTAL1 and XTAL2. The maximum serial clock (SCK) frequency should be less than 1/16 of the crystal frequency. With a 33 MHz oscillator clock, the maximum SCK frequency is 2 MHz.

Serial Programming Algorithm

To program and verify the AT89S51 in the serial programming mode, the following sequence is recommended:

1. Power-up sequence:
 - a. Apply power between VCC and GND pins.
 - b. Set RST pin to "H".

If a crystal is not connected across pins XTAL1 and XTAL2, apply a 3 MHz to 33 MHz clock to XTAL1 pin and wait for at least 10 milliseconds.

2. Enable serial programming by sending the Programming Enable serial instruction to pin MOSI/P1.5. The frequency of the shift clock supplied at pin SCK/P1.7 needs to be less than the CPU clock at XTAL1 divided by 16.
3. The Code array is programmed one byte at a time in either the Byte or Page mode. The write cycle is self-timed and typically takes less than 0.5 ms at 5V.
4. Any memory location can be verified by using the Read instruction that returns the content at the selected address at serial output MISO/P1.6.



- At the end of a programming session, RST can be set low to commence normal device operation.

Power-off sequence (if needed):

- Set XTAL1 to "L" (if a crystal is not used).
- Set RST to "L".
- Turn V_{CC} power off.

Data Polling: The $\overline{\text{Data}}$ Polling feature is also available in the serial mode. In this mode, during a write cycle an attempted read of the last byte written will result in the complement of the MSB of the serial output byte on MISO.

Serial Programming Instruction Set

The Instruction Set for Serial Programming follows a 4-byte protocol and is shown in the

Programming Interface – Parallel Mode

Every code byte in the Flash array can be programmed by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

Most major worldwide programming vendors offer worldwide support for the Atmel AT89 microcontroller series. Please contact your local programming vendor for the appropriate software revision.

17-1. Flash Programming Modes

	V_{CC}	RST	$\overline{\text{PSEN}}$	ALE/ PROG	EA/ V_{PP}	P2.6	P2.7	P3.3	P3.6	P3.7	P0.7-0 Data	P2.3-0	P1.7-0
												Address	
Code Data	5V	H	L		12V	L	H	H	H	H	$\overline{\text{D}}_{in}$	A11-8	A7-0
Code Data	5V	H	L	H	H	L	L	L	H	H	$\overline{\text{D}}_{out}$	A11-8	A7-0
Lock Bit 1	5V	H	L		12V	H	H	H	H	H	X	X	X
Lock Bit 2	5V	H	L		12V	H	H	H	L	L	X	X	X
Lock Bit 3	5V	H	L		12V	H	L	H	H	L	X	X	X
Lock Bits	5V	H	L	H	H	H	H	L	H	L	P0.2, P0.3, P0.4	X	X
Erase	5V	H	L		12V	H	L	H	L	L	X	X	X
Atmel ID	5V	H	L	H	H	L	L	L	L	L	1EH	0000	00H
Device ID	5V	H	L	H	H	L	L	L	L	L	51H	0001	00H
Device ID	5V	H	L	H	H	L	L	L	L	L	06H	0010	00H

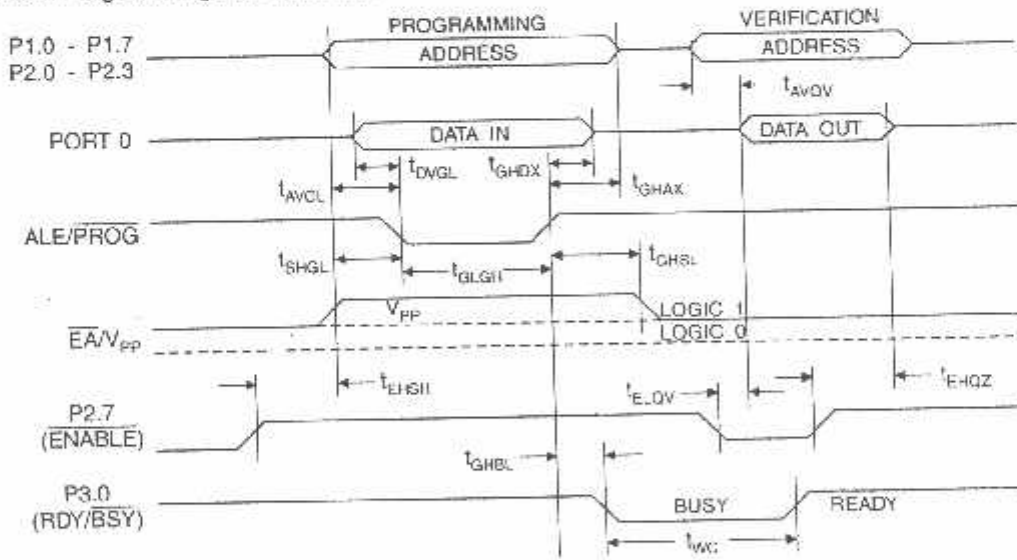
- Each PROG pulse is 200 ns - 500 ns for Chip Erase.
- Each PROG pulse is 200 ns - 500 ns for Write Code Data.
- Each PROG pulse is 200 ns - 500 ns for Write Lock Bits.
- RDY/BSY signal is output on P3.0 during programming.
- X = don't care.

Flash Programming and Verification Characteristics (Parallel Mode)

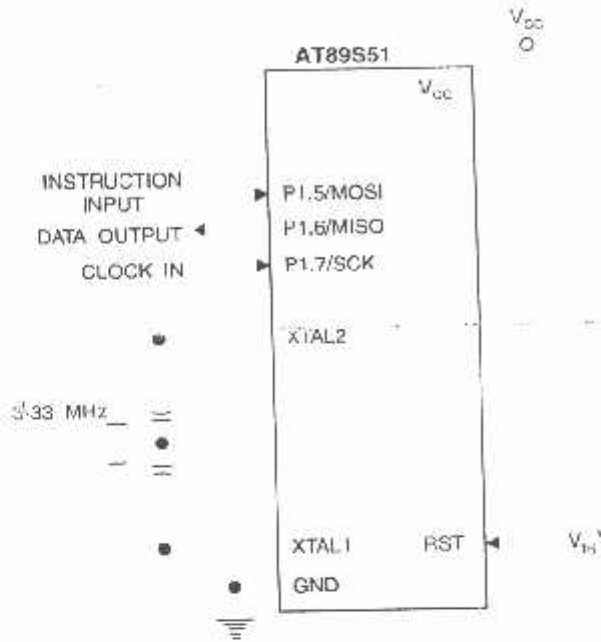
0 to 30°C, $V_{CC} = 4.5$ to 5.5V

Parameter	Min	Max	Units
Programming Supply Voltage	11.5	12.5	V
Programming Supply Current		10	mA
V_{CC} Supply Current		30	mA
Oscillator Frequency	3	33	MHz
Address Setup to \overline{PROG} Low	$48 t_{CLCL}$		
Address Hold After \overline{PROG}	$48 t_{CLCL}$		
Data Setup to \overline{PROG} Low	$48 t_{CLCL}$		
Data Hold After \overline{PROG}	$48 t_{CLCL}$		
P2.7 (ENABLE) High to V_{PP}	$48 t_{CLCL}$		
V_{PP} Setup to \overline{PROG} Low	10		μs
V_{PP} Hold After \overline{PROG}	10		μs
\overline{PROG} Width	0.2	1	μs
Address to Data Valid		$48 t_{CLCL}$	
\overline{ENABLE} Low to Data Valid		$48 t_{CLCL}$	
Data Float After \overline{ENABLE}	0	$48 t_{CLCL}$	
\overline{PROG} High to \overline{BUSY} Low		1.0	μs
Byte Write Cycle Time		50	μs

Figure 18-1. Flash Programming and Verification Waveforms – Parallel Mode

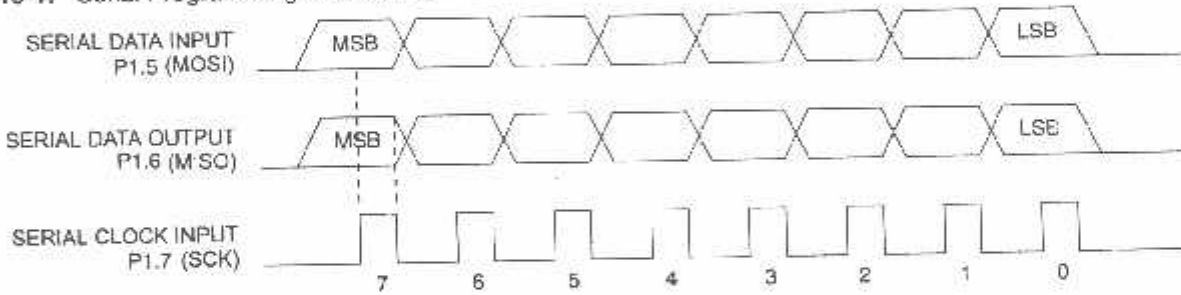


1-2. Flash Memory Serial Downloading



Flash Programming and Verification Waveforms – Serial Mode

19-1. Serial Programming Waveforms



Serial Programming Instruction Set

Instruction	Instruction Format				Operation
	Byte 1	Byte 2	Byte 3	Byte 4	
Serial Programming Enable	1010 1100	0101 0011	xxxx xxxx	x.cxx xxxx 0110 1001 (Output on MISO)	Enable Serial Programming while RST is high
Chip Erase	1010 1100	100x xxxx	xxxx xxxx	xxxx xxxx	Chip Erase Flash memory array
Read Program Memory (Byte Mode)	0010 0000	xxxx A11 A10 A9 A8	A7 A6 A5 A4 A3 A2 A1 A0	D0D0 D0D0 D0D0 D0D0	Read data from Program memory in the byte mode
Write Program Memory (Byte Mode)	0100 0000	xxxx A11 A10 A9 A8	A7 A6 A5 A4 A3 A2 A1 A0	D0D0 D0D0 D0D0 D0D0	Write data to Program memory in the byte mode
Write Lock Bits	1010 1100	1110 00B2	xxxx xxxx	xxxx xxxx	Write Lock bits. See Note (1).
Read Lock Bits	0010 0100	xxxx xxxx	xxxx xxxx	xxx B1 B0 xx	Read back current status of the lock bits (a programmed lock bit reads back as a "1")
Read Signature Bytes	0010 1000	xxxx A11 A10 A9 A8	A7 xxx xxxx0	Signature Byte	Read Signature Byte
Read Program Memory (Page Mode)	0011 0000	xxxx A11 A10 A9 A8	Byte 0	Byte 1... Byte 255	Read data from Program memory in the Page Mode (256 bytes)
Write Program Memory (Page Mode)	0101 0000	xxxx A11 A10 A9 A8	Byte 0	Byte 1... Byte 255	Write data to Program memory in the Page Mode (256 bytes)

1. B1 = 0, B2 = 0 → Mode 1, no lock protection
 B1 = 0, B2 = 1 → Mode 2, lock bit 1 activated
 B1 = 1, B2 = 0 → Mode 3, lock bit 2 activated
 B1 = 1, B2 = 1 → Mode 4, lock bit 3 activated

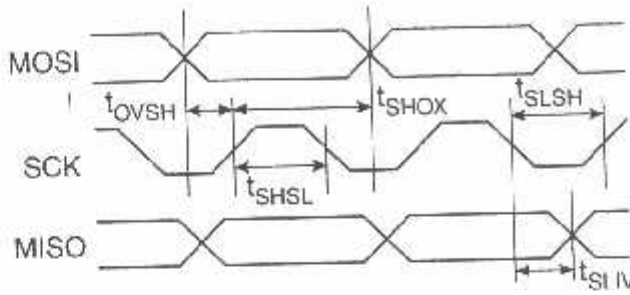
Each of the lock bit modes need to be activated sequentially before Mode 4 can be executed.

Reset signal is high, SCK should be low for at least 64 system clocks before it goes high to clock in the enable data. No pulsing of Reset signal is necessary. SCK should be no faster than 1/16 of the system clock at XTAL1.

Page Read/Write, the data always starts from byte 0 to 255. After the command byte and upper address byte are decoded, each byte thereafter is treated as data until all 256 bytes are shifted in/out. Then the next instruction will be ready to be decoded.

Serial Programming Characteristics

1. Serial Programming Timing



1. Serial Programming Characteristics, $T_A = -40^\circ\text{C}$ to 85°C , $V_{CC} = 4.0 - 5.5\text{V}$ (Unless Otherwise Noted)

Parameter	Min	Typ	Max	Units
Oscillator Frequency	3		33	MHz
Oscillator Period	30			ns
SCK Pulse Width High	$8 t_{CLCL}$			ns
SCK Pulse Width Low	$8 t_{CLCL}$			ns
MOSI Setup to SCK High	t_{CLCL}			ns
MOSI Hold after SCK High	$2 t_{CLCL}$			ns
SCK Low to MISO Valid	10	16	32	ns
Chip Erase Instruction Cycle Time			500	ms
Serial Byte Write Cycle Time			$64 t_{CLCL} + 400$	μs

Absolute Maximum Ratings*

Storage Temperature	-55°C to +125°C
Range Temperature	-65°C to +150°C
Voltage on Any Pin, Respect to Ground	-1.0V to +7.0V
Maximum Operating Voltage	6.6V
Output Current	15.0 mA

*NOTICE:

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.





Characteristics

Values shown in this table are valid for $T_A = -40^\circ\text{C}$ to 85°C and $V_{CC} = 4.0\text{V}$ to 5.5V , unless otherwise noted.

Parameter	Condition	Min	Max	Units
Input Low Voltage	(Except $\overline{\text{EA}}$)	-0.5	$0.2 V_{CC} - 0.1$	V
Input Low Voltage ($\overline{\text{EA}}$)		-0.5	$0.2 V_{CC} - 0.3$	V
Input High Voltage	(Except XTAL1, RST)	$0.2 V_{CC} + 0.9$	$V_{CC} + 0.5$	V
Input High Voltage	(XTAL1, RST)	$0.7 V_{CC}$	$V_{CC} + 0.5$	V
Output Low Voltage (Ports 1,2,3)	$I_{OL} = 1.6 \text{ mA}$		0.45	V
Output Low Voltage (Port 0, ALE, PSEN)	$I_{OL} = 3.2 \text{ mA}$		0.45	V
Output High Voltage (Ports 1,2,3, ALE, PSEN)	$I_{OH} = -60 \mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V
	$I_{OH} = -25 \mu\text{A}$	$0.75 V_{CC}$		V
	$I_{OH} = -10 \mu\text{A}$	$0.9 V_{CC}$		V
Output High Voltage (Port 0 in External Bus Mode)	$I_{OH} = -800 \mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V
	$I_{OH} = -300 \mu\text{A}$	$0.75 V_{CC}$		V
	$I_{OH} = -80 \mu\text{A}$	$0.9 V_{CC}$		V
Logical 0 Input Current (Ports 1,2,3)	$V_{IN} = 0.45\text{V}$		-50	μA
Logical 1 to 0 Transition Current (Ports 1,2,3)	$V_{IN} = 2\text{V}, V_{CC} = 5\text{V} \pm 10\%$		-300	μA
Input Leakage Current (Port 0, $\overline{\text{EA}}$)	$0.45 < V_{IN} < V_{CC}$		± 10	μA
Reset Pulldown Resistor		50	300	$\text{K}\Omega$
Pin Capacitance	Test Freq. = 1 MHz, $T_A = 25^\circ\text{C}$		10	pF
Power Supply Current	Active Mode, 12 MHz		25	mA
	Idle Mode, 12 MHz		6.5	mA
Power-down Mode	$V_{CC} = 5.5\text{V}$		50	μA

1. Under steady state (non-transient) conditions, I_{OL} must be externally limited as follows:

Maximum I_{OL} per port pin: 10 mA

Maximum I_{OL} per 8-bit port:

Port 0: 26 mA Ports 1, 2, 3: 15 mA

Maximum total I_{OL} for all output pins: 71 mA

If I_{OL} exceeds the test condition, V_{OL} may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.

2. Minimum V_{CC} for Power-down is 2V.

Characteristics

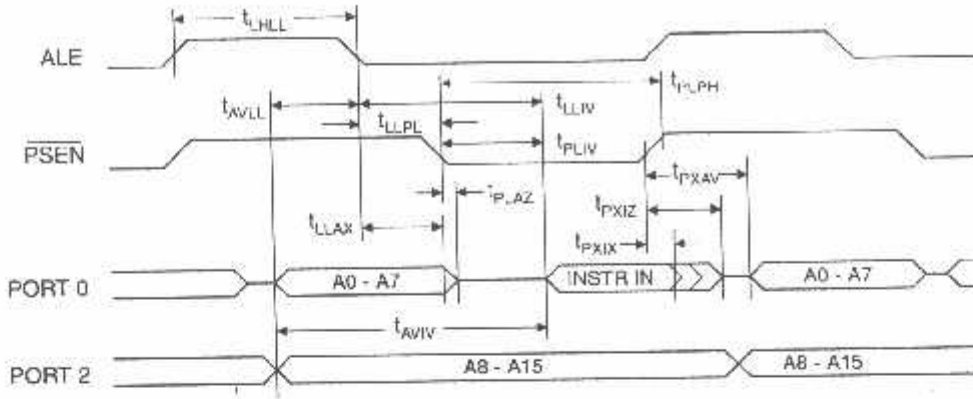
Operating conditions, load capacitance for Port 0, ALE/PROG, and PSEN = 100 pF; load capacitance for all other ports = 80 pF.

External Program and Data Memory Characteristics

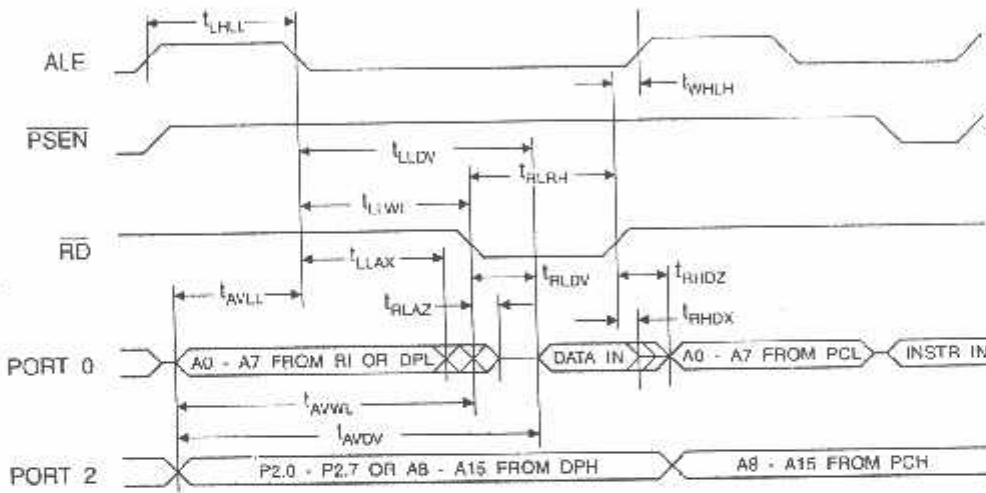
Parameter	12 MHz Oscillator		Variable Oscillator		Units
	Min	Max	Min	Max	
Oscillator Frequency			0	33	MHz
ALE Pulse Width	127		$2 t_{CLCL-40}$		ns
Address Valid to ALE Low	43		$t_{CLCL-25}$		ns
Address Hold After ALE Low	48		$t_{CLCL-25}$		ns
ALE Low to Valid Instruction In		233		$4 t_{CLCL-65}$	ns
ALE Low to PSEN Low	43		$t_{CLCL-25}$		ns
PSEN Pulse Width	205		$3 t_{CLCL-45}$		ns
PSEN Low to Valid Instruction In		145		$3 t_{CLCL-60}$	ns
Input Instruction Hold After PSEN	0		0		ns
Input Instruction Float After PSEN		59		$t_{CLCL-25}$	ns
PSEN to Address Valid	75		t_{CLCL-8}		ns
Address to Valid Instruction In		312		$5 t_{CLCL-80}$	ns
PSEN Low to Address Float		10		10	ns
RD Pulse Width	400		$6 t_{CLCL-100}$		ns
WR Pulse Width	400		$6 t_{CLCL-100}$		ns
RD Low to Valid Data In		252		$5 t_{CLCL-90}$	ns
Data Hold After RD	0		0		ns
Data Float After RD		97		$2 t_{CLCL-28}$	ns
ALE Low to Valid Data In		517		$8 t_{CLCL-150}$	ns
Address to Valid Data In		585		$9 t_{CLCL-165}$	ns
ALE Low to RD or WR Low	200	300	$3 t_{CLCL-50}$	$3 t_{CLCL-50}$	ns
Address to RD or WR Low	203		$4 t_{CLCL-75}$		ns
Data Valid to WR Transition	23		$t_{CLCL-30}$		ns
Data Valid to WR High	433		$7 t_{CLCL-130}$		ns
Data Hold After WR	33		$t_{CLCL-25}$		ns
RD Low to Address Float		0		0	ns
RD or WR High to ALE High	43	123	$t_{CLCL-25}$	$t_{CLCL-25}$	ns



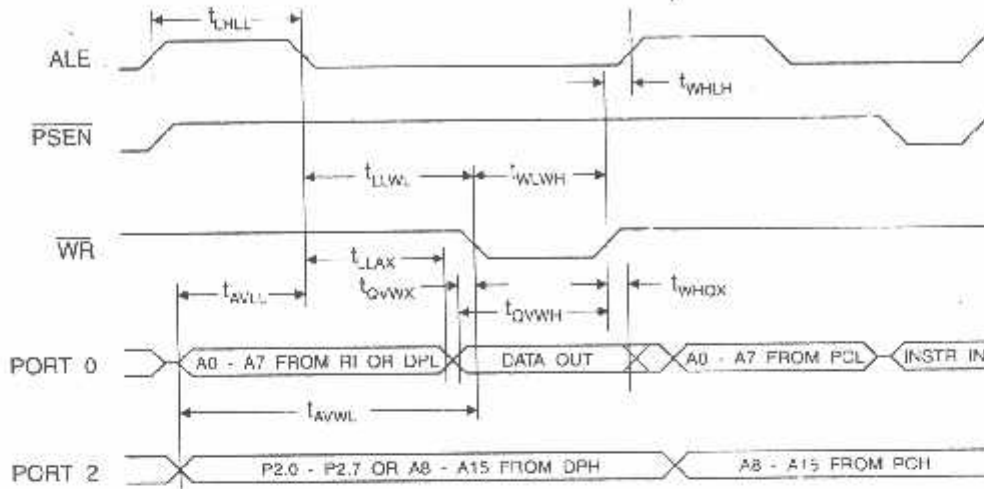
Internal Program Memory Read Cycle



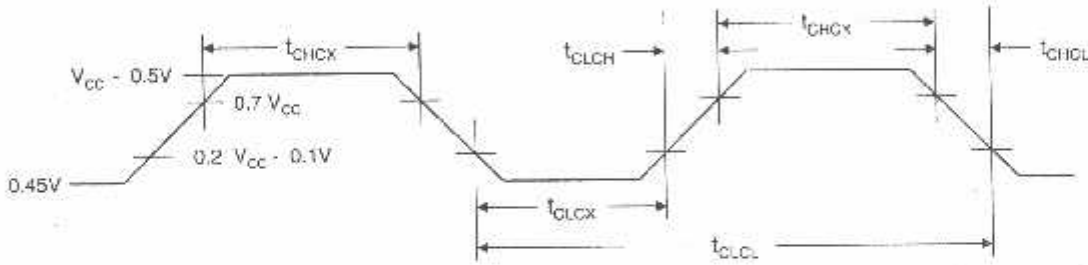
External Data Memory Read Cycle



Internal Data Memory Write Cycle



External Clock Drive Waveforms



External Clock Drive

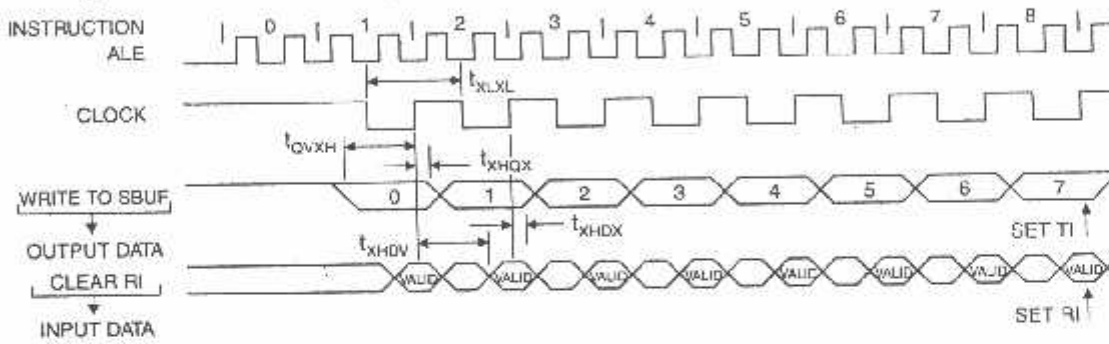
bol	Parameter	Min	Max	Units
CL	Oscillator Frequency	0	33	MHz
	Clock Period	30		ns
	High Time	12		ns
	Low Time	12		ns
	Rise Time		5	ns
	Fall Time		5	ns

Serial Port Timing: Shift Register Mode Test Conditions

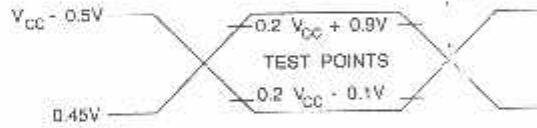
Conditions in this table are valid for $V_{CC} = 4.0V$ to $5.5V$ and Load Capacitance = 80 pF .

Parameter	12 MHz Osc		Variable Oscillator		Units
	Min	Max	Min	Max	
Serial Port Clock Cycle Time	1.0		$12 \cdot t_{CLCL}$		μs
Output Data Setup to Clock Rising Edge	700		$10 \cdot t_{CLCL} - 133$		ns
Output Data Hold After Clock Rising Edge	50		$2 \cdot t_{CLCL} - 80$		ns
Input Data Hold After Clock Rising Edge	0		0		ns
Clock Rising Edge to Input Data Valid		700		$10 \cdot t_{CLCL} - 133$	ns

Shift Register Mode Timing Waveforms

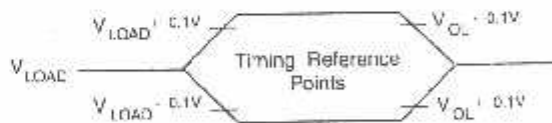


AC Testing Input/Output Waveforms



- AC Inputs during testing are driven at $V_{CC} - 0.5V$ for a logic 1 and $0.45V$ for a logic 0. Timing measurements are made at $V_{IH\min}$ for a logic 1 and $V_{IL\max}$ for a logic 0.

Float Waveforms



- For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when a 100 mV change from the loaded V_{OH}/V_{OL} level occurs.

Ordering Information

Standard Package

Power Supply	Ordering Code	Package	Operation Range	
4.0V to 5.5V	AT89S51-24AC	44A	Commercial (0°C to 70°C)	
	AT89S51-24JC	44J		
	AT89S51-24PC	40P6		
	4.5V to 5.5V	AT89S51-24SC	42PS6	Industrial (-40°C to 85°C)
		AT89S51-24AI	44A	
		AT89S51-24JI	44J	
		AT89S51-24PI	40P6	
AT89S51-24SI		42PS6		
4.5V to 5.5V	AT89S51-33AC	44A	Commercial (0°C to 70°C)	
	AT89S51-33JC	44J		
	AT89S51-33PC	40P6		
	AT89S51-33SC	42PS6		

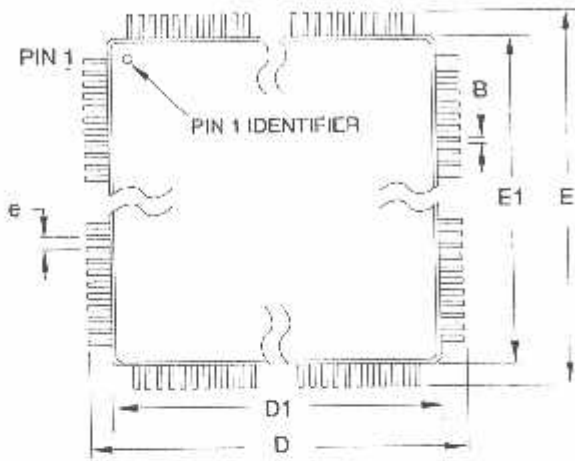
Green Package Option (Pb/Halide-free)

Power Supply	Ordering Code	Package	Operation Range
4.0V to 5.5V	AT89S51-24AU	44A	Industrial (-40°C to 85°C)
	AT89S51-24JU	44J	
	AT89S51-24PU	40P6	

Package Type
44-lead, Thin Plastic Gull Wing Quad Flatpack (TQFP)
44-lead, Plastic J-leaded Chip Carrier (PLCC)
40-pin, 0.600" Wide, Plastic Dual In-line Package (PDIP)
42-pin, 0.600" Wide, Plastic Dual In-line Package (PDIP)

Packaging Information

44A - TQFP



COMMON DIMENSIONS
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	-	-	1.20	
A1	0.05	-	0.15	
A2	0.95	1.00	1.05	
D	11.75	12.00	12.25	
D1	9.90	10.00	10.10	Note 2
E	11.75	12.00	12.25	
E1	9.90	10.00	10.10	Note 2
B	0.30	-	0.45	
C	0.09	-	0.20	
L	0.45	-	0.75	
e	-	0.80 TYP	-	

- Notes:
1. This package conforms to JEDEC reference MS-026, Variation ACD.
 2. Dimensions D1 and E1 do not include mold protrusion. Allowable protrusion is 0.25 mm per side. Dimensions D1 and E1 are maximum plastic body size dimensions including mold mismatch.
 3. Lead coplanarity is 0.10 mm maximum.

10/5/2001



2325 Orchard Parkway
San Jose, CA 95131

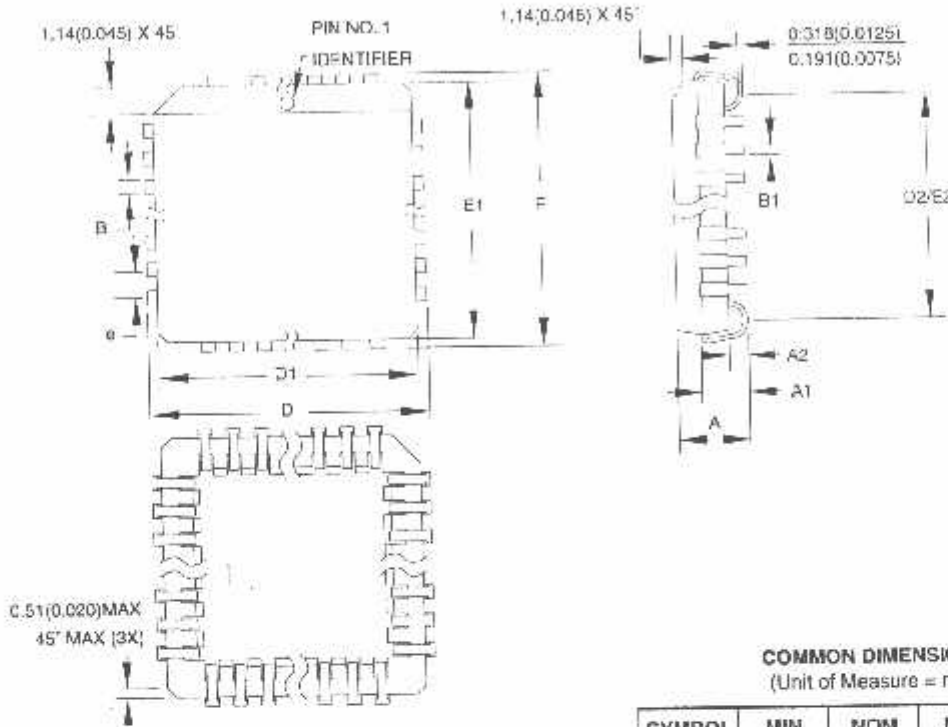
TITLE
44A, 44-lead, 10 x 10 mm Body Size, 1.0 mm Body Thickness,
0.8 mm Lead Pitch, Thin Profile Plastic Quad Flat Package (TQFP)

DRAWING NO. 44A
REV. B

AT89S51

2487C-MICRO-03/05

44J - PLCC




COMMON DIMENSIONS
(Unit of Measure = mm)

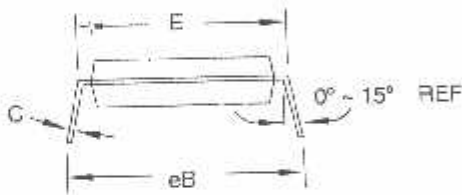
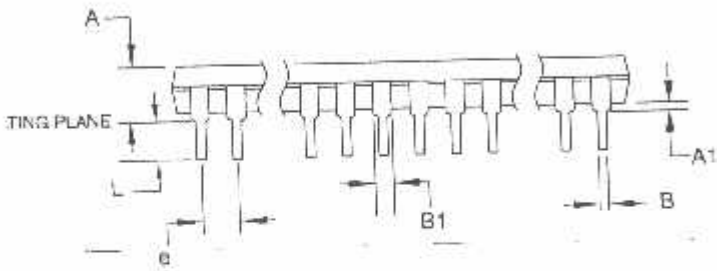
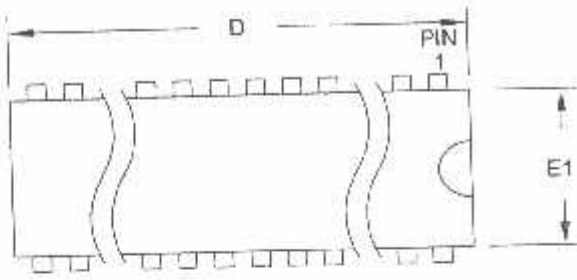
SYMBOL	MIN	NOM	MAX	NOTE
A	4.191	-	4.572	
A1	2.256	-	3.046	
A2	0.508	-	-	
D	17.399	-	17.653	
D1	16.510	-	16.662	Note 2
E	17.399	-	17.653	
E1	16.510	-	16.662	Note 2
D2/E2	14.986	-	16.002	
B	0.650	-	0.813	
B1	0.330	-	0.523	
e	1.270 TYP			

- Notes:
1. This package conforms to JEDEC reference MS-018, Variation AC.
 2. Dimensions D1 and E1 do not include mold protrusion. Allowable protrusion is .010" (0.254 mm) per side. Dimension D1 and E1 include mold mismatch and are measured at the extreme material condition at the upper or lower parting line.
 3. Lead coplanarity is 0.004" (0.102 mm) maximum.

10/04/01

 2325 Orchard Parkway San Jose, CA 95131	TITLE	DRAWING NO.	REV.
	44J, 44-lead, Plastic J-leaded Chip Carrier (PLCC)	44J	B

40P6 - PDIP



COMMON DIMENSIONS
(Unit of Measure = mm)

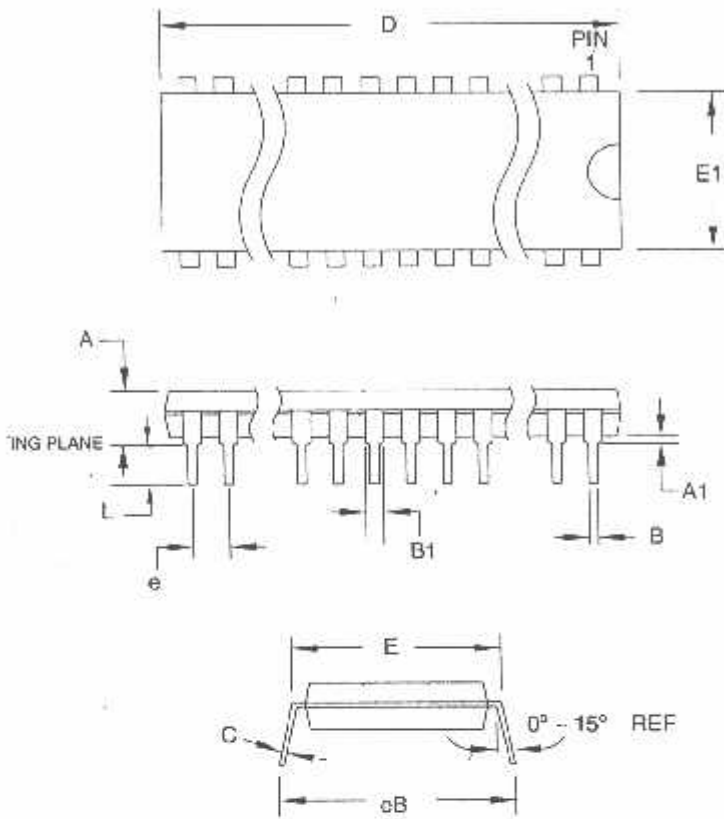
SYMBOL	MIN	NOM	MAX	NOTE
A	-	-	4.326	
A1	0.381	-	-	
D	52.070	-	52.578	Note 2
E	15.240	-	15.875	
E1	13.462	-	13.970	Note 2
B	0.356	-	0.559	
B1	1.041	-	1.651	
L	3.048	-	3.556	
C	0.203	-	0.381	
eB	15.494	-	17.526	
e	2.540 TYP			

- Notes:
1. This package conforms to JEDEC reference MS-011, Variation AC.
 2. Dimensions D and E1 do not include mold Flash or Protrusion. Mold Flash or Protrusion shall not exceed 0.25 mm (0.010").

09/28/01

2325 Orchard Parkway San Jose, CA 95131	TITLE 40P6, 40-lead (0.600"/15.24 mm Wide) Plastic Dual Inline Package (PDIP)	DRAWING NO.	REV.
		40P6	B

42PS6 - PDIP




COMMON DIMENSIONS
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	-	-	4.83	
A1	0.51	-	-	
D	36.70	-	36.98	Note 2
E	15.24	-	15.88	
E1	13.46	-	13.97	Note 2
B	0.38	-	0.56	
B1	0.76	-	1.27	
L	3.05	-	3.43	
C	0.20	-	0.30	
eB	-	-	18.55	
e	1.78 TYP			

- Notes:
1. This package conforms to JEDEC reference MS-011, Variation AC.
 2. Dimensions D and E1 do not include mold Flash or Protrusion. Mold Flash or Protrusion shall not exceed 0.25 mm (0.010").

11/6/03

 2325 Orchard Parkway San Jose, CA 95131	TITLE 42PS6, 42-lead (0.600"/15.24 mm Wide) Plastic Dual Inline Package (PDIP)	DRAWING NO.	REV.
		42PS6	A



Corporation

Orchard Parkway
San Jose, CA 95131, USA
Tel: (408) 441-0311
Fax: (408) 487-2600

Regional Headquarters

Sarl
des Arsenaux 41
Postale 80
05 Fribourg
Switzerland
Tel: (41) 26-426-5555
Fax: (41) 26-426-5500

1219
Chemical Golden Plaza
Kowloon Road Tsimshatsui
Kowloon
Hong Kong
Tel: (852) 2721-9778
Fax: (852) 2722-1369

Tonetsu Shinkawa Bldg.
4-8 Shinkawa
Chiyoda-ku, Tokyo 104-0033
Japan
Tel: (81) 3-3523-3551
Fax: (81) 3-3523-7581

Atmel Operations

Memory
2325 Orchard Parkway
San Jose, CA 95131, USA
Tel: (408) 441-0311
Fax: (408) 436-4314

Microcontrollers
2325 Orchard Parkway
San Jose, CA 95131, USA
Tel: (408) 441-0311
Fax: (408) 436-4314

La Chanterrie
BP 70802
44306 Nantes Cedex 3, France
Tel: (33) 2-40-18-18-18
Fax: (33) 2-40-18-19-60

ASIC/ASSP/Smart Cards
Zone Industrielle
13106 Rousset Cedex, France
Tel: (33) 4-42-53-60-00
Fax: (33) 4-42-53-60-01

1150 East Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906, USA
Tel: (719) 576-3300
Fax: (719) 540-1759

Scottish Enterprise Technology Park
Maxwell Building
East Kilbride G75 0QR, Scotland
Tel: (44) 1355-803-000
Fax: (44) 1355-242-743

RT/Automotive
Theresienstrasse 2
Postfach 3535
74025 Heilbronn, Germany
Tel: (49) 71-31-67-0
Fax: (49) 71-31-67-2340

1150 East Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906, USA
Tel: (719) 576-3300
Fax: (719) 540-1759

**Biometrics/Imaging/Hi-Rel MPU/
High Speed Converters/RF Datacom**
Avenue de Rochapleina
BP 123
38521 Saint-Egreve Cedex, France
Tel: (33) 4-76-58-30-00
Fax: (33) 4-76-58-34-80

Literature Requests
www.atmel.com/literature

Atmel Corporation: The information in this document is provided in connection with Atmel products. No license, express or implied, by estoppel or otherwise, to any intellectual property right is granted by this document or in connection with the sale of Atmel products. EXCEPT AS SET FORTH IN ATMEL'S TERMS AND CONDITIONS OF SALE LOCATED ON ATMEL'S WEB SITE, ATMEL ASSUMES NO LIABILITY WHATSOEVER AND DISCLAIMS ANY EXPRESS, IMPLIED OR STATUTORY LIABILITY RELATING TO ITS PRODUCTS INCLUDING, BUT NOT LIMITED TO, THE IMPLIED WARRANTY OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE, OR NON-INFRINGEMENT. IN NO EVENT SHALL ATMEL BE LIABLE FOR ANY DIRECT, INDIRECT, CONSEQUENTIAL, PUNITIVE, SPECIAL OR INCIDENTAL DAMAGES (INCLUDING, WITHOUT LIMITATION, DAMAGES FOR LOSS OF PROFITS, BUSINESS INTERRUPTION, OR LOSS OF INFORMATION) ARISING OUT OF THE USE OR INABILITY TO USE THIS DOCUMENT, EVEN IF ATMEL HAS BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES. Atmel makes no representations or warranties with respect to the accuracy or completeness of the contents of this document and reserves the right to make changes to specifications and product descriptions at any time without notice. Atmel does not make any commitment to update the information contained herein. Atmel's products are not authorized for use as components in applications intended to support or sustain life.

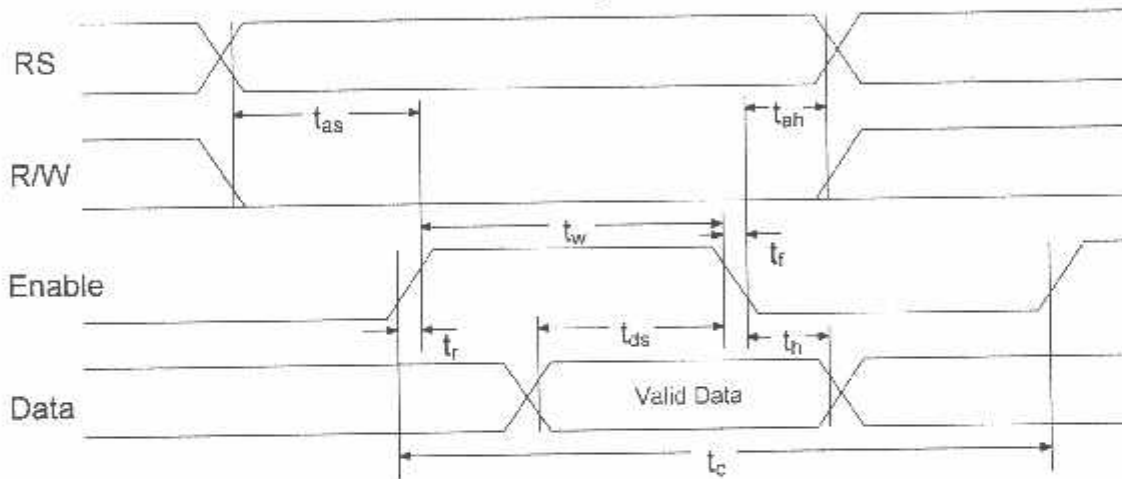
© Atmel Corporation 2005. All rights reserved. Atmel®, logo and combinations thereof, and others, are registered trademarks, and Where You AreSM and others are the trademarks of Atmel Corporation or its subsidiaries. Other terms and product names may be trademarks of others.

Printed on recycled paper.

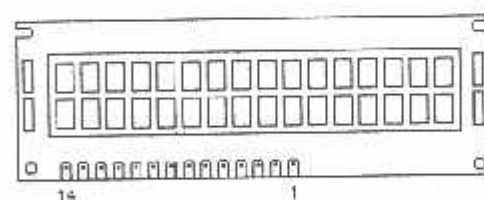
2487C-MICRO-03/05 iM

Operation	RS	RW	D7	D6	D5	D4	D3	D2	D1	D0	Description	Clocks
No Operation	0	0	0	0	0	0	0	0	0	0	No Operation	0
Clear	0	0	0	0	0	0	0	0	0	1	Clears display & sets address counter to zero.	165
Home	0	0	0	0	0	0	0	0	1	0	Sets address counter to zero, returns shifted display to original position. DDRAM contents remains unchanged.	3
Cursor Set	0	0	0	0	0	0	0	1	I/D	S	Sets cursor move direction, and specifies automatic shift.	3
Control	0	0	0	0	0	0	1	D	C	B	Turns display (D), cursor on/off (C) or cursor blinking(B).	3
Display Shift	0	0	0	0	0	1	S/C	R/L	0	0	Moves cursor and shift display. DDRAM contents remains unchanged.	3
Set	0	0	0	0	1	DL	N	M	G	0	Sets interface data width(DL), number of display lines (N,M) and voltage generator control (G).	3
M Addr	0	0	0	1	Character Generator RAM					Sets CGRAM Address	3	
M Addr	0	0	1	Display Data RAM Address					Sets DDRAM Address	3		
BF & Addr	0	1	BF	Address Counter					Reads Busy Flag & Address Counter	0		
	1	0	Read Data					Reads data from CGRAM or DDRAM	3			
	1	1	Write Data					Writes data from CGRAM or DDRAM	3			

Write Cycle



Parameter	Symbol	Min ⁽¹⁾	Typ ⁽¹⁾	Max ⁽¹⁾	Unit
Write Cycle Time	t_c	500	-	-	ns
Write Pulse Width	t_w	230	-	-	ns
Write/Rise/Fall Time	t_r, t_f	-	-	20	ns
Address Setup Time	t_{as}	40	-	-	ns
Address Hold Time	t_{ah}	10	-	-	ns
Data Setup Time	t_{ds}	80	-	-	ns
Data Hold Time	t_h	10	-	-	ns



Pin No	Name	I/O	Description
1	Vss	Power	GND
2	Vdd	Power	+5v
3	Vo	Analog	Contrast Control
4	RS	Input	Register Select
5	R/W	Input	Read/Write
6	E	Input	Enable / Strobe
7	D0	I/O	Data LSB
8	D1	I/O	Data
9	D2	I/O	Data
10	D3	I/O	Data
11	D4	I/O	Data
12	D5	I/O	Data
13	D6	I/O	Data
14	D7	I/O	Data MSB

⁽¹⁾ above specifications are indication only. Timing will vary from manufacturer to manufacturer.

1 line by 16 Character LCD Module is Pictured. Data will work on most 1 line x 16 character, 1 line x 20 character, 2 line x 16 character, 2 line x 20 character, 4 lines x 16 character, 2 lines x 40 character etc. modules compatible with the HD44780 LCD

1 FUNCTION AND STRUCTURE

1.1 General

DMC series is the name given to the dot matrix character LCD display modules that have been developed by OPTREX CORPORATION. The modules consist of high contrast and large viewing angle TN and STN type LC (liquid crystal) panels. Each module contains a CMOS controller and all necessary drivers which have low power consumption. The controller is equipped with an internal character generator ROM, RAM and RAM for display data. All display functions are controllable by instructions making interfacing practical.

Both display data RAM and character generator RAM can be read making it possible to use any part not used for display as general data RAM. The products of this series therefore have wide application possibilities in the field of terminal display or display for measuring devices.

1.2 Characteristics

- 1.2.1 5 x 7 dots plus cursor, 5 x 8 dots or 5 x 11 dots, dot matrix LCD (TN and STN mode.)
- 1.2 4 bit or 8 bit interface with MPU is possible.
- 1.2.3 Display data RAM 80 x bit (max. 80 characters)
- 1.2.4 Character generator ROM 160 5 x 7 Character fonts.
32 5 x 10 Character fonts.
Custom ROM codes available.
- 1.2.5 Character generator RAM Program write (64 x 8 bit)
8 5 x 7 character fonts.
4 5 x 10 character fonts.
- 1.2.6 Both display data RAM and Character generator RAM can be read from MPU.
- 1.2.7 Duty ratio 1 Line Display: 1/8 duty 5 x 7 dots plus cursor, 5 x 8 dots.
1/11 duty 5 x 11 dots.
1/16 duty 5 x 7 dots plus cursor, 5 x 8 dots.
2 Line Display: 1/16 duty 5 x 7 dots plus cursor, 5 x 8 dots.
4 Line Display: 1/16 duty 5 x 8 dots.
- 1.2.8 Wide variety of operating instructions:
Display clear, Cursor home, Display ON/OFF, Display cursor blink, Cursor shift, Display shift.

- 1.2.9 Internal automatic reset circuit upon power up.
- 1.2.10 Internal oscillator circuit.
- 1.2.11 CMOS circuitry.
- 1.2.12 Logic power source: Single (+5 V) for normal temperature.
Dual voltage for extended temperature.
- 1.2.13 Operating temperature range: 0 to +50°C (Standard type)
-20 to +70°C ("H" type)

1.3 Handling Precautions

1. LCD panel is made of glass. Avoid subjecting to strong mechanical shock or applying strong pressure on to the surface of display area.
2. The polarizer used on the surface of display panel is easily scratched and damaged. Precautions should be taken when handling.
3. CMOS-LSI is used for module circuit therefore your attention is called to the following:
 - a) All unused input terminals should be connected to Vcc or GND. The selection of Vcc or GND will depend upon which connection will satisfy the desired logical function.
 - b) When power source voltage is not applied avoid applying input signal.
 - c) Anti-static electricity measures:
 - i) When working with modules, either use your naked or gloved hand and wear non-conductive work suit to prevent generating static electricity by friction. ESD ground straps should be utilized.
 - ii) Floors, doors, and work tables must be grounded to discharge electricity.
 - iii) Tools such as soldering iron, cutting pliers and tweezers should be either grounded or properly treated whenever necessary.
4. For long term storage, avoid places of high temperature and humidity or direct sunlight.
5. Caution should be taken not to get the liquid crystal fluid in one's mouth or hands if a panel is broken. If this occurs, immediately wash with water.

1.4 List of DMC Series

Table 1.1

	Display Format Characters x Lines	Character Font Height x Vertical	Duty	Module Size W x H x T (mm)	View Area W x H (mm)	Character Size W x H (mm)	Dot Size W x H (mm)	Available Variations
DMC-16105	16 x 1	5 x 8	1/16	80.0 x 36.0 x 15.0	64.5 x 13	3.2 x 5.95	0.6 x 0.7	NY-LY
DMC-16106A	16 x 1	5 x 11	1/11	EL-B/L 80.0 x 36.0 x 10.3 Standard 80.0 x 36.0 x 10.0	64.5 x 13.8 64.5 x 13.0	3.2 x 8.2	0.6 x 0.7	E, H, HU, HE
DMC-16117	16 x 1	5 x 8	1/16	EL-B/L 80.0 x 36.0 x 10.3 Standard 80.0 x 36.0 x 10.0	64.5 x 26.3	3.2 x 5.95	0.6 x 0.7	A, H, HE AN, AN-B, AN-Y, AN-EB
DMC-16128	16 x 1	5 x 8	1/16	LED 122.0 x 33.0 x 15.7 Reflective 122.0 x 33.0 x 11.0	99 x 13	4.84 x 9.66	0.92 x 1.1	N-LY NY-LY
DMC-16129	16 x 1	5 x 8	1/8	122.0 x 33.0 x 11.0	154.0 x 15.3	4.84 x 9.66	0.92 x 1.1	H U
DMC-1618R	16 x 1	5 x 8	1/8	LED 151.0 x 40.0 x 14.2 Reflective & EL 151.0 x 40.0 x 10.0	120.0 x 23.0	6.0 x 14.54	1.152 x 1.765	NY-LY NYU-LY
DMC-16202	16 x 2	5 x 8	1/16	84.0 x 45.0 x 15.1	61.0 x 31.5	2.95 x 5.55	0.55 x 0.65	LY N-LY-B NY-LY NYJ-LY-D
DMC-16204	16 x 2	5 x 8	1/16	LED 80.0 x 40.0 x 16.1 Reflective & EL 80.0 x 40.0 x 10.0	59.5 x 16	2.95 x 5.55	0.55 x 0.65	NY-LY U-LY
DMC-16205	16 x 2	5 x 8	1/16	88.0 x 34.0 x 16.1	59.5 x 16.0	2.95 x 5.55	0.55 x 0.65	NY-LY
DMC-16207	16 x 2	5 x 8	1/16	84.0 x 44.0 x 11.0	61.0 x 16.0	2.95 x 5.55	0.55 x 0.65	* H* N* N-B* N-EB* NY-B U*
DMC-16210	16 x 2	5 x 8	1/16	LED 122.0 x 44.0 x 14.6	99.0 x 35.0	4.84 x 9.66	0.92 x 1.1	F

102

Coaxial Cable Water Level Meter

Solinst Model 102 Water Level Meter has been designed for measuring groundwater levels, especially in small diameter wells and piezometers. The cable has a heavy duty jacket and stainless steel inner conductor for strength.

Situations where highly accurate measurements or a wide range of reading is more important the Model 101 Flat Tape Level Meter is also available.

Operating Principles

Model 102 Water Level Meter uses a 9V battery and a 1/4" diameter probe on narrow coaxial cable.

When the probe enters water the electrical circuit is completed, sending a signal back to the reel where a light and an audible buzzer are activated.

Water level is then determined by reading the cable at the surface of the borehole, casing or tube and by accounting for the distance from the point of measurement to the nearest marking on the cable.

Features

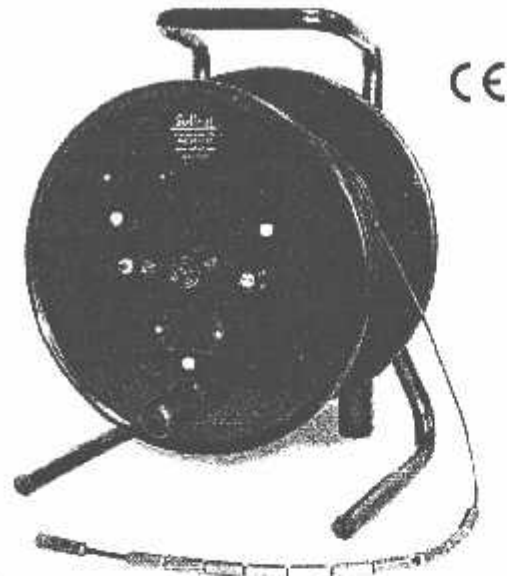
- Probe** - 1/4" (6 mm) probe excellent for use in 3/8" ID (10 mm) flexible tubing
- Cost** - Fewer markings allow a lower cost. For closer markings see Model 101.
- Life** - Rugged, free-standing reel
 - Strong, flexible coaxial cable
 - Replacement probes, cables and parts
- Optional** - Carrying bag with shoulder strap

Probes

Model 102 probes are designed with segmented weights for flexibility. The Teflon® tip uses a recessed design to minimize signals in cascading water.

1/4" dia. x 1.5" long (6.4 mm x 38 mm) stainless steel, with 12 weights weighing 2.5 oz (70 g). Suitable for accessing narrow diameters.

3/8" dia. x 1.5" long (10 mm x 38 mm) brass with 10 weights weighing 4.6 oz (130 g). Heavier probe for situations where weight is more important than size.

**Reel**

The high quality reel has an easy access battery drawer, an excellent brake, convenient carrying handle and a sturdy, stand-alone design. It has been ergonomically designed to be comfortable in use and stable when placed on the ground. It has an on/off sensitivity switch, battery test button, self-rotating winding handle, light and buzzer. The tape guide can be used to protect the cable from damage on rough casing and help the probe hang away from wet walls in the well.

The sensitivity control allows the buzzer to be turned off while in cascading water, or when lowering to the bottom of a well. It ensures a clear signal in both high and low conductivity conditions. The transistorized, waterproof circuit board which powers the unit is located in the hub.

Lengths and Measurement Options

Stock lengths are:

100', 300', 500', 750' and 1000'

30m, 100m, 150m, 250m, and 300m.

Other lengths are also available.

The coaxial cable has a tinned copper braided shield for flexibility and a stranded stainless steel central conductor for strength. The cable jacket is of heavy duty polyethylene for durability.



Markings are at 5 ft. or 1 m intervals, with closer markings available, on request. Markings are permanently adhered to the cable to prevent them from moving.

® Teflon is the registered trademark of Dupont Corporation.

Solinst Canada

For further information, please contact: Solinst Canada Ltd.

35 Todd Road, Georgetown, ON, Canada L7G 4R8 E-mail: instruments@solinst.com

+1 (905) 873-2255 or (800) 661-2023 FAX: +1 (905) 873-1992 or (800) 516-9081 Web: www.solinst.com

Solinst

Buzzer Product -- YMB-06 Audio Transducers and Buzzers Data Sheets Star Micronics America

Available from: [Star Micronics America](#)

[Product Details](#) [Send an E-mail to Company](#) [Request a Quote from Company](#)

Buzzer Product -- YMB-06

SPECIFICATIONS

[View Entire Datasheet](#)

Operating Voltage (volts)	4.00 to 8.00
Operating Current (milliamps)	28.00 to 35.00
Operating Temperature (C)	-40 to 70

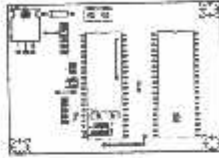
Power Source	Internally Driven
--------------	-------------------

Applications	Burglar/fire alarms, electronic cash register, timers, etc applications
--------------	---

DT-COMBO AVR-51 Starter Kit

DT-COMBO AVR-51 STARTER KIT merupakan sebuah development tools yang menunjang 2 keluarga mikrokontroler yaitu AVR[®] dan MCS-51[®] dengan ukuran 20-pin dan 40-pin DIP beserta fitur-fiturnya. Development tools ini menyajikan keleluasaan desain prototipe melalui project board, menawarkan akses lebih melalui 2 buah jalur komunikasi UART RS-232 dan kemudahan pemrograman mikrokontroler melalui ISP header 10-pin yang kompatibel dengan standar Atmel, serta pilihan divais I/O yaitu LCD, LED, dan Tactile Switch.

DT-COMBO AVR-51 STARTER KIT ini akan mempermudah Anda di dalam melakukan eksperimen tentang jalur I/O, sistem Interrupt, Analog to Digital Converter, komunikasi serial, dll. Development tools ini cocok sekali digunakan untuk para pemula yang ingin belajar mikrokontroler AVR[®] dan MCS-51[®] maupun para desainer mikrokontroler dalam membuat prototipe produk.



Dimensi: 17,5 cm (P) x 12,5 cm (L) x 2 cm (T)

Spesifikasi DT-COMBO AVR-51 STARTER KIT:

1 LCD karakter 8x2 kompatibel HD44780 (dapat diganti dengan ukuran lain) yang dapat diakses melalui header 7x2 serta dilengkapi dengan rangkaian kontras LCD dan backlight.

3 buah LED SMD berkonfigurasi active low (menyala bila diberi logika 0) yang dapat digunakan sebagai output.

3 buah Tactile Switch berkonfigurasi active low (berlogika 0 jika ditekan) yang dapat digunakan sebagai input.

LED dan Tactile Switch dapat diakses melalui 2 buah header 5x2 atau SIP socket machine 20-pin.

Jalur I/O hingga 35 pin yang dapat diakses melalui 5 buah header 5x2 atau 2 buah SIP socket machine 20-pin.

Rangkaian reset dengan External Brown-out detector dan tombol manual reset.

ISP programming header untuk AVR[®] (AT90S1200, AT90S2313, AT90S8515, AT90S8535, ATtiny2313*, ATmega8515, ATmega8535, ATmega16, ATmega162) dan MCS-51[®] (AT89S51, AT89S52, AT89S53, AT89S8252).

Mencukung mikrokontroler tanpa fitur ISP; AT89C1051, AT89C2051, AT89C4051, AT89C51, AT89C52, AT89C55.

Dilengkapi LED programming indicator untuk AVR[®] ISP programming.

Soket Kristal untuk mengubah frekuensi osilator.

2 port komunikasi RS-232 untuk komunikasi secara UART RS-232 dengan komputer atau modul lain.

Konfigurasi jumper untuk pemilihan tegangan referensi ADC serta Variable Resistor untuk mengatur tegangan referensi ADC (fitur ini khusus untuk mikrokontroler AVR[®] dengan Internal ADC).

Papan proyek yang memiliki 390 titik sambungan dengan desain round hole membuat sambungan menjadi lebih baik.

Desain PCB standar industri dengan bahan 2 layer FR4 dan Plated Through Hole (PTH).

Dilengkapi dengan software CodeVisionAVR[®] versi demo, BASCOM-8051[®] versi demo, Assembler ASM-51[®], serta Atmel Microcontroller ISP Software[®].

Perlengkapan DT-COMBO AVR-51 STARTER KIT:

1 set kabel penghubung

1 bh board DT-COMBO AVR-51 STARTER KIT

1 set kabel serial

1. Quick Start

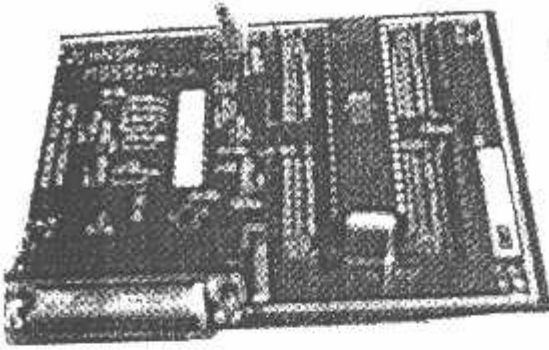
2. CD yang berisi software compiler / assembler untuk AVR dan MCS-51.

3. tegangan 9 - 12 Volt DC melalui Jack DC, Power Switch, serta Voltage Regulator.

aNSa MSS51Plus XP
 MINIMUM SISTEM AT89SXXXX PLUS Writer

Keunggulan

1. Sebagai minimum sistem. ✓
2. Tidak memerlukan *writer* eksternal untuk mengisi memori program μC . ✓
3. Kompatibel dengan AT89S51, AT89S52, AT89S53 dan AT89S8252. ✓
4. Konektor tiap Port. ✓
5. Software *writer* compatible dengan Windows 9X sampai Windows XP. ✓



terangan:

Power supply yang dipakai adalah DC5Volt. Perhatikan polaritas tegangannya, jangan sampai terbalik. Kaki EA Ke Ground bila Anda memakai Eksternal program memori, Kaki EA dihubungkan ke +5V bila Anda memakai internal program memori. Bila Anda menghendaki frekuensi osilator yang lain, X-TAL dapat Anda ganti sesuai dengan keperluan.

ANSA MSS51Plus telah didesain dengan kemampuan ISP (*In System Programming*). Anda dapat mengisi memori program μC sekaligus menggunakannya sebagai minimum sistem. Anda tidak perlu melepas pasang μC ketika mengganti atau mengisi memori Program. Dengan menghubungkan ANSA MSS51Plus XP ke komputer menggunakan Kabel Paralel dan menjalankan Program pengisian, Memori Program di μC dapat Anda ganti-ganti bahkan ketika Modul ini tersambung dengan Sistem Anda.

Seluruh port μC disambungkan dengan konektor, sehingga memudahkan Anda dalam menyambungkan ANSA MSS51Plus XP dengan modul-modul dan rangkaian elektronik yang lain.

