

**PERANCANGAN DAN PEMBUATAN ALAT PENGAWET
TELUR BERBASIS MIKROKONTROLLER AT89C52**

SKRIPSI



Disusun Oleh :

Antonius Bastian Ama Hurit

NIM: 05.12.215

**JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ELEKTRONIKA
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG
2011**

LENGKAP TAJA KATAKUNING MADI WAKTU
KEMUDA BELIDITKADUNING SIBARIN KUNY

1891222

1891222
KUNY KUNY KUNY KUNY
KUNY KUNY KUNY KUNY

1-2 KUNY KUNY KUNY KUNY
KUNY KUNY KUNY KUNY
KUNY KUNY KUNY KUNY
KUNY KUNY KUNY KUNY
KUNY

LEMBAR PERSETUJUAN

**PERANCANGAN DAN PEMBUATAN ALAT PENGAWET TELUR
BERBASIS MIKROKONTROLLER AT89C52**

SKRIPSI

*Disusun dan Diajukan Sebagai Salah Satu Syarat untuk memperoleh
Gelar Sarjana Teknik Elektro Strata Satu (S-1)*

Disusun Oleh :

**ANTONIUS BASTIAN AMA HURIT
NIM: 05.12.215**

**Mengetahui,
Studi Teknik Elektro S-1**



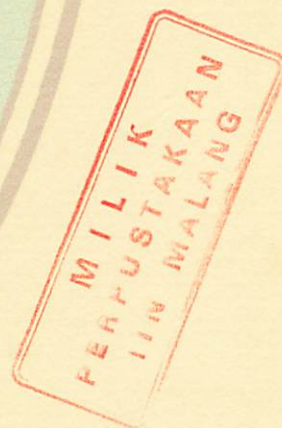
Ir. Yusuf Ismail Nakhoda, MT.

NIP.Y. 1018800189

**Diperiksa dan Disetujui,
Dosen Pembimbing**

M. Ibrahim Ashari ST, MT.

NIP.P. 1030000352



**JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ELEKTRONIKA
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG**

2011



**LEMBAR
BERITA ACARA
UJIAN SKRIPSI**



PERKUMPULAN PENGELOLA PENDIDIKAN UMUM DAN TEKNOLOGI NASIONAL MALANG

INSTITUT TEKNOLOGI NASIONAL MALANG

FAKULTAS TEKNOLOGI INDUSTRI
FAKULTAS TEKNIK SIPIL DAN PERENCANAAN
PROGRAM PASCASARJANA MAGISTER TEKNIK

T. BNI (PERSEFKO)
MALANG
PANGKALAN TIGA MAI ANG

Kampus I A Bendungan Sigura-gura No. 2 Telp. (0341) 551431 (Hunting) Fax. (0341) 553015 Malang 65145
Kampus II A Raya Karanglo, Km 2 Telp. (0341) 417636 Fax. (0341) 417634 Malang

BERITA ACARA UJIAN SKRIPSI FAKULTAS TEKNOLOGI INDUSTRI


Nama : ANTONIUS BASTIAN AMA HURIT
NIM : 05.12.215
Jurusan : Teknik Elektro S-1
Konsentrasi : Teknik Elektronika
Judul Skripsi : PERANCANGAN DAN PEMBUATAN ALAT PENGAWET TELUR
BERBASIS MIKROKONTROLLER AT89C52

Dipertahankan di hadapan Majelis Penguji Skripsi Jenjang Strata Satu (S-1) pada:


Hari : Kamis
Tanggal : 17 Februari 2011
Dengan Nilai : 77.5 (B+) *RS*

Panitia Ujian Skripsi

Ketua Majelis Penguji



Ir. Yusuf Ismail Nakhoda, MT.
NIP. Y. 1030100361

Sekretaris Majelis Penguji

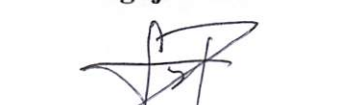

Dr. Eng. Aryanto Soetedjo, ST MT.
NIP. Y. 1030800417

Anggota Penguji

Penguji Pertama


I Komang Somawirata, ST, MT.
NIP: 1030100361

Penguji Kedua


Sonny Prasetio, ST, MT.
NIP. P. 1031000433

ABSTRAK

PERANCANGAN DAN PEMBUATAN ALAT PENGAWET TELUR BERBASIS MIKROKONTROLER AT89C52

Antonius Bastian Ama Hurit, NIM 0512215

Dosen Pembimbing : M. Ibrahim Ashari ST, MT

Pengawetan telur menggunakan parafin cair merupakan salah satu cara pengawetan telur yang dilakukan dengan cara melapisi cangkang telur dengan parafin cair, hal ini memerlukan pengamatan yang seksama dan berulang-ulang terhadap suhu parafin dan waktu perendaman, sehingga diperlukan suatu sistem pengendali yang dapat mengkontaminasi proses pengawetan tersebut. Penggunaan mikrokontroler AT89C52 merupakan salah satu solusi yang dapat merealisasikan hal tersebut. Mikrokontroler AT89C52 merupakan pusat pengendali sistem yang di dalamnya melakukan fungsi-fungsi untuk memanaskan parafin cair melalui sebuah alat pemanas, sampai pada suhu 50^oC-60^oC mikrokontroler AT89C52 akan member intruksi kepada rangkaian driver motor untuk melakukan proses pencelupan selama satu menit dan penirisan selama 10 detik. Data suhu parafin cair dan data waktu pencelupan akan ditampilkan pada sebuah alat peraga, yaitu seven segment. Alat ini dirancang agar dapat memudahkan dalam melakukan proses pengawetan telur yang menggunakan parafin cair, sehingga tidak perlu dilakukan pengontrolan suhu dan pencelupan secara manual.

Kata kunci: Mikrokontroler, ADC 0804, Seven Segment, Push Buttom, Driver Motor.

Abstract

Preservation of eggs using liquid paraffin is one way of preserving eggs is done by coating the egg shells with liquid paraffin, this requires close observation and repeated on paraffin temperature and immersion time, thus requiring a system controller that can contaminate the pickling process . The use of microcontroller AT89C52 is one solution that can realize them. AT89C52 microcontroller is the central control system in which perform functions to heat the liquid paraffin through a heater, until at a temperature of 50 ^oC-60 ^oC AT89C52 microcontroller will give instructions to the motor driver circuit to do the dyeing process for one minute and draining for 10 seconds. Temperature data of liquid paraffin and dyeing time data will be displayed on a display device, namely seven segment. The tool is designed to facilitate the process of egg preservation using liquid paraffin, so it does not need to be controlling the temperature and immersion manually.

Keywords : *Microcontroller, ADC 0804, Seven Segment, Push Buttom, Motor Driver*

PERANCANGAN DAN PEMBUATAN ALAT PENGAWAT TELUR
BERBASIS MIKROKONTROLER AT89C52

Antonius Bastian Ama Huri, NIM 0812115

Dosen Pembimbing : M. Ibrahim Ashari ST, MT

Pengawasan telur menggunakan parafin cair merupakan salah satu cara pengawetan telur yang dilakukan dengan cara melapisi cangkang telur dengan parafin cair. Hal ini merupakan pengamatan yang sederhana dan berlangsung cukup lama pada waktu perendaman. Sehingga diperlukan suatu sistem pengendali yang dapat mengotomatiskan proses pengawetan tersebut. Penggunaan mikrokontroler AT89C52 merupakan salah satu solusi yang dapat memfasilitasi hal tersebut. Mikrokontroler AT89C52 merupakan pusat pengendali sistem yang di dalamnya melakukan fungsi-fungsi untuk memantapkan parafin cair menjadi sebuah alat pemantau. Seperti pada suhu 50°C-60°C mikrokontroler AT89C52 akan memberi instruksi kepada rangkaian driver motor untuk melakukan proses pencetakan selama saat mesin dan parafin selama 10 detik. Data suhu parafin cair dan data waktu pencetakan akan di tampung pada sebuah alat pengawetan seven segment. Alat ini dirancang agar dapat memudahkan dalam melakukan proses pengawetan telur yang menggunakan parafin cair sehingga tidak perlu dilakukan pengontrolan suhu dan pencetakan secara manual.

Kata kunci: Mikrokontroler, ADC 0304, Seven Segment, Push Button, Driver Motor.

Abstrak

Preservation of eggs using lipid paraffin is one way of preserving eggs is done by coating the egg shells with lipid paraffin. This requires close observation and repeated on paraffin temperature and immersion time. This requires a system controller that can control the pickling process. The use of microcontroller AT89C52 is one solution that can realize that. AT89C52 microcontroller is the central control system in which paraffin heaters to heat the lipid paraffin through a heater with a temperature of 50°C-60°C. AT89C52 microcontroller will give instructions to the motor driver circuit to do the printing process for one minute and duration for 10 seconds. Temperature data of lipid paraffin and printing time data will be displayed on a display device, namely seven segment. The tool is designed to facilitate the process of egg preservation using lipid paraffin, so it does not need to be controlled the temperature and immersion manually.

Keywords : Microcontroller, ADC 0304, Seven Segment, Push Button, Motor Driver.

**KATA
PENGANTAR**

KATA PENGANTAR

Puji dan Syukur kehadiran Tuhan Yang Maha Esa atas segala Rahmat dan Karunianya, sehingga penulis dapat menyelesaikan laporan skripsi dengan judul:

PERANCANGAN DAN PEMBUATAN ALAT PENGAWET TELUR

BERBASIS MIKROKONTROLER AT89C52

Pembuatan skripsi ini dimaksudkan sebagai syarat akhir kelulusan pendidikan jenjang Strata-1 di Institut Teknologi Nasional Malang. Laporan skripsi ini merupakan tanggung jawab tertulis atas ilmu pengetahuan yang didapat selama penulis mengikuti kuliah di Institut Teknologi Nasional Malang.

Terselesainya skripsi ini berkat dorongan, bimbingan dan bantuan serta suport yang tinggi sehingga penulis dapat menyelesaikan skripsi ini. Untuk itu penulis mengucapkan banyak terima kasih yang sebesar-besarnya kepada:

1. Bapak Prof. Dr. Eng, Ir. Abraham Lomi, MSEE. selaku Rektor Institut Teknologi Nasional Malang.
2. Bapak Ir. Sidik Noetjahjono, MT selaku Dekan Fakultas Teknologi Industri Institut Teknologi Nasional Malang
3. Bapak Ir. Yusuf Ismail Nahkoda, MT selaku Ketua Jurusan Teknik Elektro S-1 Konsentrasi Teknik Elektronika.
4. Bapak Dr. Eng, Aryunto Soetedjo ST, MT selaku Sekretaris Jurusan Teknik Elektro S-1 Konsentrasi Teknik Elektronika.
5. Bapak M. Ibrahim Ashari ST, MT selaku Dosen Pembimbing dalam penyelesaian skripsi.
6. Bapak I Komang Somawirata ST, MT dan Bapak Sonny Prasetyo ST, MT selaku Dosen Penguji 1 dan 2.
7. Kedua Orang tuaku yang selalu memberikan motivasi dan dorongan dalam penyelesaian skripsi ini.

8. Serta rekan-rekan yang telah membantu dalam penyelesaian skripsi yang tidak disebutkan satu persatu namanya.

Penulis menyadari bahwa laporan ini masih banyak yang perlu disempurnakan. Oleh karena itu penulis mengharapkan kritik dan saran yang membangun sangat diperlukan.

Malang, Pebruari 2011

Penulis

DAFTAR ISI

DAFTAR ISI

Halaman judul	i
Lembar Persetujuan	ii
Lembar Berita Acara	iii
Lembar Persembahan	iv
Abstrak	v
Kata Pengantar	vi
Daftar Isi	vii
Daftar Gambar	xi
Daftar Tabel	xii

BAB I PENDAHULUAN

1.1 Latar Belakang	1
1.2 Rumusan Masalah	2
1.3 Tujuan	2
1.4 Batasan Masalah	2
1.5 Metodologi Penelitian	2
1.6 Sistematika Pembahasan	3

BAB II LANDASAN TEORI

2.1 Umum	5
2.2 Telur	5
2.3 Parafin Cair	7
2.4 Mikrokontroler AT89C52	8
2.4.1 Pendahuluan	8
2.4.2 Perangkat Keras Mikrokontroler AT89C52	8

2.4.3	Konfigurasi Kaki-kaki Mikrokontroler AT89C52	10
2.4.4	Fungsi Pin Mikrokontroler AT89C52	10
2.4.5	Organisasi Memori Mkrontroler AT89C52	13
2.4.5.1	Memori Program	13
2.4.5.2	Memori Data	14
2.4.5.3	Memori Data Indirect (IDATA)	14
2.4.5.4	Memori Data Pengalamatan BIT (BIT)	15
2.4.5.5	Memori Data Eksternal (XDATA)	15
2.4.5.6	Memori Data Halaman Eksternal (PDATA)	16
2.4.6	Special Function Register (SFR)	16
2.4.6.1	Penjelasan Singkat Fungsi SFR	17
2.4.6.2	Register R	23
2.4.7	Perangkat Instruksi Mikrokontroler AT89C52	24
2.4.8	Pemwaktuan CPU	27
2.4.9	Sistem Interupsi	28
2.4.10	Metode Pengalamatan	30
2.4.11	Bahasa Assembler MCS-51	30
2.5	ADC (<i>Analog Digital Converter</i>)	32
2.6	Penguat Operasional	33
2.6.1	Penguat Tak Membalik (<i>Non Inverting Amplifier</i>)	34
2.6.2	Pengikut Tegangan (<i>Voltage Follower</i>)	35
2.7	Triac (<i>Triode Alternating Current</i>)	36
2.8	Motor DC	38
2.8.1	Pengendalian Arah Putaran Motor	41
2.9	Transistor	42
2.9.1	Transistor Sebagai Saklar	42
2.10	Tranduser Temperatur atau Suhu (IC LM35)	44
2.11	L 298N	45
2.12	ULN 2003	45
2.13	Seven Segment	46
2.14	Push Buttom	48

BAB III PERANCANGAN DAN PEMBUATAN ALAT

3.1	Gambaran Umum Sistem	49
3.1.1	Cara Kerja dari Blok Diagram Sistem	50
3.1.2	Penjelasan Tiap-tiap Blok	50
3.2	Perancangan Hardware	51
3.2.1	Sistem Mikrokontroler AT89C52	52
3.2.2	ADC (<i>Analog Digital Converter</i>)	54
3.2.3	Perancangan Rangkaian Sensor Suhu LM35	57
3.2.4	Perancangan Rangkaian Pengkondisi Sinyal (Op-Amp)	59
3.2.5	Driver Seven Segment	62
3.2.6	Driver Motor	63
3.2.7	Driver Heater	64
3.2.8	Rangkaian Relay	65
3.2.9	Power Supplay	66
3.2.10	Push Buttom	67
3.2.11	Osilator	67
3.2.12	Perancangan Rangkaian Reset	69
3.3	Perancangan Software	70
3.3.1	Mikrokontroler	70
3.3.2	Flowchart	71
3.3.3	Penjelasan Flowchart	72

BAB IV PENGUJIAN ALAT

4.1	Pendahuluan	73
4.2	Pengujian pada Driver Motor	74
4.3	Pengujian Limit Atas dan Bawah	76
4.4	Pengujian Seven Segment	78
4.5	Pengujian Heater	80
4.6	Pengujian Sensor Suhu	82
4.7	Pengujian ADC	86
4.8	Pengujian Keseluruhan Sistem	87
4.8.1	Tujuan Pengujian	87

4.8.2 Hasil Pengujian dan Analisa	87
4.9 Cara Pengoperasian Alat	88
4.10 Gambar Keseluruhan Alat.....	89

BAB V PENUTUP

5.1 Kesimpulan	91
5.2 Saran	92

DAFTAR PUSTAKA

LAMPIRAN

DAFTAR TABEL

DAFTAR TABEL

Tabel 2.1 : Fungsi Register <i>Program Status Word (PSW)</i>	23
Tabel 2.2 : Vektor-Vektor Interupsi AT89C52.....	28
Tabel 2.3 : Kegunaan <i>Interrupt Enable Register</i> ^[2]	29
Tabel 2.4 : Konfigurasi Display Seven Segment Common Anoda ⁽²⁾	47
Tabel 3.1 : Hubungan Antara ADC 0804 dengan AT89C52.....	56
Tabel 3.2 : Tabel Kebenaran Driver Motor.....	64
Tabel 4.1 : Hasil Percobaan Driver Motor.....	74
Tabel 4.2 : Hasil Percobaan limit atas dan limit bawah.....	77
Tabel 4.3 : Hasil Percobaan Seven Segment.....	78
Tabel 4.4 : Hasil pengujian Heater.....	80
Tabel 4.5 : Hasil Pengujian Sensor Suhu.....	82
Tabel 4.6 : Hasil Pengukuran dan Pengujian Rangkaian Sensor Suhu.....	86
Tabel 4.7 : Pengujian ADC 0804.....	86
Tabel 4.8 : Hasil Pengujian Alat.....	87

DAFTAR GAMBAR

DAFTAR GAMBAR

Gambar 2.1 : Struktur Telur dan Kulit Telur	6
Gambar 2.2 : Blok Diagram AT89C52	9
Gambar 2.3 : Bentuk Fisik Mikrokontroler AT89C52	10
Gambar 2.4 : Memori Data, 128 awal IDATA, dan pengalamatan BIT	14
Gambar 2.5 : Memori Data, 128 awal IDATA, dan pengalamatan BIT	15
Gambar 2.6 : Perbedaan Signal Kendali Pada Memori Program dan Memori Data Eksternal	16
Gambar 2.7 : Special Function Register (SFR) AT89C52.....	17
Gambar 2.8 : Susunan Bit Register PSW	22
Gambar 2.9 : Rangkaian Pemwaktuan Internal	27
Gambar 2.10 : Masukan Pemwaktuan Eksternal	27
Gambar 2.11 : Konfigurasi Pin-pin ADC 0804	32
Gambar 2.12 : Rangkaian ADC 0804	33
Gambar 2.13 : Simbol Op-Amp	34
Gambar 2.14 : Rangkaian Penguat Tak Membalik	34
Gambar 2.15 : Rangkaian Pengikut Tegangan.....	36
Gambar 2.16 : Simbol Triac.....	37
Gambar 2.17 : Konstruksi Simbol Triac	37
Gambar 2.18 : Kaidah Tangan Kanan.....	38
Gambar 2.19 : Konduktor berarus listrik Dalam medan Magnet.....	38
Gambar 2.20 : Bergeraknya Sebuah Motor	39
Gambar 2.21 : Kaidah Tangan Kanan.....	40
Gambar 2.22 : Konstruksi Dasar Motor DC	40
Gambar 2.23 : Arah Putaran Motor DC.....	41
Gambar 2.24 : Rangkaian transistor sebagai saklar	43
Gambar 2.25 : Titik jenuh dan titik putus pada garis beban DC.....	43
Gambar 2.26 : Rangkaian LM35.....	45
Gambar 2.27 : PIN pada ULN 2003	45
Gambar 2.28 :Rangkaian Pada Setiap Driver ULN 2003	46

Gambar 2.29 : Bentuk Fisik dan Tampilan Seven Segment	47
Gambar 2.30 : Push Button	48
Gambar 3.1 : Blok Diagram Alat Pengawet Telur Segar.....	49
Gambar 3.2 : Rangkaian Mikrokontroler AT89C52.....	52
Gambar 3.3 : Rangkaian ADC 0804	54
Gambar 3.4 : Rangkaian Sensor Suhu	57
Gambar 3.5 : Rangkaian Penguat Non-Inverting.....	59
Gambar 3.6 : Rangkaian Driver Seven Segment	62
Gambar 3.7 : Rangkaian driver Motor	63
Gambar 3.8 : Rangkaian Driver Heater	64
Gambar 3.9 : Rangkaian Relay	65
Gambar 3.10 : Rangkaian Power Supplay	66
Gambar 3.11 : Rangkaian Push Buttom.....	67
Gambar 3.12 : Rangkaian Clock.....	68
Gambar 3.13 : Rangkaian Reset Untuk MCU AT89C52.....	69
Gambar 3.14 : Flowchart Umum	71
Gambar 4.1 : Blok Diagram Pengujian Driver Motor	74
Gambar 4.2 : Hasil Percobaan Driver Motor, (A) Logic “0” (B) Logic “1” Pada Pengukuran V logic.....	75
Gambar 4.3 : Hasil Percobaan Driver Motor, (A) Logic “0” (B) Logic “1” Pada Pengukuran V driver	75
Gambar 4.4 : Hasil Percobaan Driver Motor, (A) Logic “0” (B) Logic “1” Pada Pengukuran V motor	76
Gambar 4.5 : Blok Diagram Pengujian Limit Atas Dan Limit Bawah	76
Gambar 4.6 : Hasil Percobaan Limit Atas dan Bawah, (A) Logic “0” (B) Logic “1” Pada Pengukuran Vlimit	77
Gambar 4.7 : Blok Diagram Percobaan Seven Segment	78
Gambar 4.8 : Hasil Percobaan Logic “0” (A) dan Logic “1” (B) Pada Pengukuran Vlogic.....	79
Gambar 4.9 : Hasil Percobaan Logic “0” (A) dan Logic “1” (B) Pada Pengukuran V driver	79

Gambar 4.10 : Blok Diagram Pengujian Heater	80
Gambar 4.11 : Hasil Percobaan Logic “0” (A) dan Logic “1” (B) Pada Pengukuran Vlogic	81
Gambar 4.12 : Hasil Percobaan Logic “0” (A) dan Logic “1” (B) Pada Pengukuran Vdriver	81
Gambar 4.13 : Blok Diagram Pengujian Sensor Suhu.....	82
Gambar 4.14 : Hasil Pengujian Sensor Suhu (A) V Sensor, (B) V ADC Untuk Suhu 35 ⁰ C	83
Gambar 4.15 : Hasil Pengujian Sensor Suhu (A) V sensor, (B) V ADC Untuk Suhu 40 ⁰ C.....	83
Gambar 4.16 : Hasil Pengujian Sensor Suhu (A) V sensor (B) V ADC Untuk Suhu 45 ⁰ C.....	84
Gambar 4.17 : Hasil Pengujian Sensor Suhu (A) V sensor (B) V ADC Untuk Suhu 50 ⁰ C.....	84
Gambar 4.18 : Tampilan Seven Segment pada Saat Saklar ON.....	88
Gambar 4.19 : Proses Pengawetan Telur	89
Gambar 4.20 : Gambar Keseluruhan Alat.....	89
Gambar 4.21 : Gambar Bagian dalam Mesin.....	90

BAB I

PENDAHULUAN

BAB I

PENDAHULUAN

1.1. Latar Belakang

Teknologi elektronika dewasa ini telah mendominasi segala bidang kehidupan manusia seperti pada bidang peternakan, pertanian, dan perkantoran. Hal ini disebabkan karena ditemukannya mikrokontroler. Dengan adanya mikrokontroler maka segala pekerjaan yang sulit akan menjadi lebih mudah dikerjakan, salah satunya seperti pada bidang peternakan terutama pada bidang peternakan ayam petelur.

Salah satu masalah yang dihadapi oleh pengusaha peternak ayam petelur adalah masa simpan telur yang amat pendek, maka perlu perlakuan khusus jika akan disimpan lebih lama, terutama dalam bentuk segar. Adapun cara memperpanjang kesegaran telur adalah dengan mengawetkan.

Pengawetan ini berguna untuk mengatasi saat harga telur rendah juga untuk mengurangi kerugian karena telur rusak saat pengiriman ke daerah yang membutuhkan waktu lama. Pada proses pengawetan ini cairan yang digunakan untuk melapisi cangkang telur adalah menggunakan parafin cair yaitu untuk melapisi cangkang telur agar bagian dalam telur jangan dimasuki oleh bakteri-bakteri atau hama-hama yang bisa merusak bagian dalam isi telur yang mau dikirim ke daerah yang jauh.

Pada perencanaan tugas akhir ini, kami merancang peralatan yang dapat membantu para peternak ayam petelur untuk memudahkan mereka dalam masa penyimpanan telur yang begitu lama, supaya telur yang mau dikirim ke luar daerah tidak cepat rusak. Perangkat keras yang mendukung dalam pembuatan alat ini adalah mikrokontroler AT89C52, ADC 0804, Driver Motor serta rangkaian pendukung lainnya sebagai pengendali jalannya sistem pengawetan telur.

1.2. Rumusan Masalah

Bagaimana membuat alat pengawet telur segar secara elektronik dengan menggunakan mikrokontroler AT89C52, sehingga proses pengaturan suhu lebih akurat dan pengukuran waktu perendaman telur lebih tepat serta proses penutupan pori-pori kulit telur lebih merata.

1.3. Tujuan

Adapun tujuan dari pembuatan skripsi ini adalah Merancang dan Membuat suatu alat pengawet telur secara elektronik supaya proses pengawetan lebih mudah dan lebih praktis.

1.4. Batasan Masalah

Tugas akhir ini merancang pembuatan perangkat keras dan perangkat lunak. Untuk perangkat keras dibatasi pada pembuatan sistem minimum yang menggunakan mikrokontroler AT89C52. Unit interface yang terdiri dari rangkaian ADC (*analog digital converter*) dan rangkaian pengemudi motor DC dan unit peraga dari *seven segment* serta sensor suhu dan posisi.

Perangkat lunak dibatasi pada program-program inisialisasi Mikrokontroler, Inisialisasi ADC serta kontrol-kontrol pergerakan motor DC.

Penggabungan antara perangkat keras dan perangkat lunak ini diharapkan proses pengawetan telur segar akan berjalan sesuai dengan yang diharapkan.

1.5. Metodologi Penulisan

Metodologi penulisan tugas akhir ini adalah sebagai berikut:

A. Library Research.

Yaitu penelitian yang dilakukan dengan mengumpulkan data dan membaca buku-buku acuan yang ada hubungannya dengan masalah yang dibahas dalam skripsi ini.

B. Tahap perencanaan

✓ Perencanaan tiap-tiap blok diagram dengan komponen yang sesuai.

- ✓ Perencanaan sistem secara keseluruhan.
- C. Tahap pembuatan
- ✓ Penggabungan tiap-tiap blok menjadi suatu kesatuan utuh yang diharapkan nantinya dapat mendukung keseluruhan system.
 - ✓ Pembuatan perangkat lunak pada mikrokontroller AT89C52 menggunakan *instruction set* yang telah disediakan oleh intel.
- D. Tahapan pengujian, meliputi:
- ✓ Pengujian perangkat keras
Pengujian ini dilakukan untuk mengetahui apakah sistem perangkat keras yang dibuat berjalan dengan baik ataukah tidak. Pengujian dengan bantuan perangkat lunak.
 - ✓ Pengujian perangkat lunak
Pengujian perangkat lunak pada sistem mikrokontroler AT89C52 dilakukan dengan melakukan simulasi pada program simulasi AT89C52.

1.6. SISTEM PEMBAHASAN

Setelah dilakukan proses pelaksanaan dan pembuatan skripsi ini, mulai dari studi pustaka, perencanaan alat, pembuatan alat, penyempurnaan alat, pengujian alat, serta pengujian akhir dan analisa serta hasil-hasil yang didapat maka untuk pembahasan secara lengkap diwujudkan dalam bentuk skripsi ini dengan sistematika sebagai berikut :

BAB I PENDAHULUAN

Pada bab ini berisi latar belakang pembuatan alat, tujuan yang ingin dicapai, batasan permasalahan pada skripsi serta sistematika pembahasan.

BAB II LANDASAN TEORI

Pada bab ini meliputi teori-teori, serta referensi-referensi yang berguna sebagai acuan dan landasan dalam perencanaan dan pembuatan skripsi

BAB III PERANCANGAN DAN PEMBUATAN ALAT

Bab ini berisi perencanaan berdasarkan cara kerja dari rangkaian yang diinginkan dan pengamatan pengujian peralatan yang dilakukan berdasarkan perencanaan yang telah dibuat.

BAB IV PENGUJIAN ALAT

Berisi tentang pengujian alat dan pengelolaan data serta menganalisa hasil pengujian alat.

BAB V PENUTUP

Bab ini berisi kesimpulan dari skripsi yang telah dikerjakan serta saran-saran mengenai skripsi untuk dilakukan perbaikan dan pengembangan alat yang telah dibuat pada masa yang akan datang.

BAB II
LANDASAN
TEORI

BAB II

LANDASAN TEORI

2.1. Umum

Dalam perancangan dan pembuatan sistem Alat Pengawet Telur Segar Dengan Berbasis Mikrokontroler AT89C52. Dengan menggunakan cairan parafin dibutuhkan beberapa teori yang menjadi landasan, yaitu teori yang berhubungan dengan komponen-komponen yang digunakan dalam perancangan dan pembuatan sistem ini.

2.2. Telur

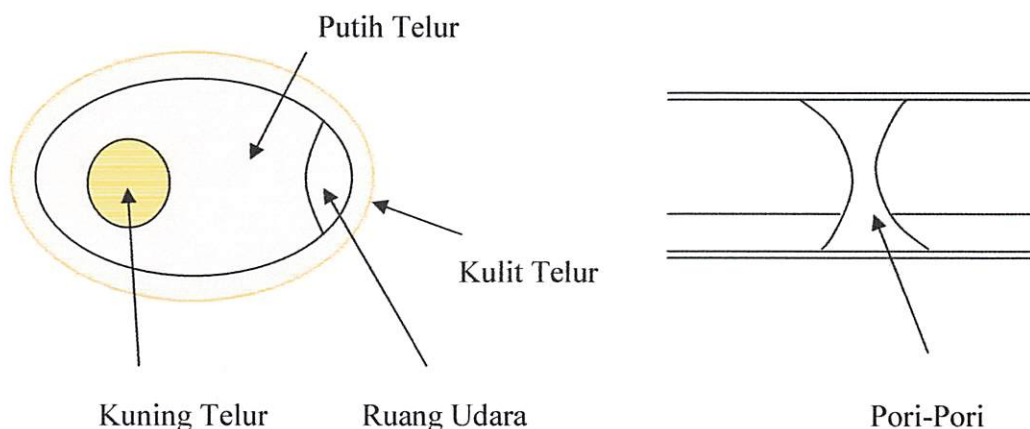
Telur merupakan salah satu sumber protein hewani yang kandungan gizinya cukup baik. Telur yang dijuluki dengan istilah *Kapsul Gizi* ini berasal dari ternak unggas (ayam, bebek, puyuh, dll). Gizi tinggi yang dikandungnya mampu memberikan keuntungan kesehatan secara fisik dan bathin. Sehat fisik karena telur, jelas-jelas dengan mengkonsumsinya kebutuhan protein tubuh kita terpenuhi karenanya. Sehat secara bathin karena telur, sebab telur juga ternyata mampu di manfaatkan untuk hal-hal estetis, yang memberikan sifat manja terhadap perasaan dan pandangan diri manusia terhadapnya. Tentu saja yang bernilai seni.

Sifat telur yang biologis, menyebabkan telur tidak dapat disimpan lama. Hal ini selalau membuat pusing para peternak akibat fluktuasi harga yang tidak stabil. Kualitas telur ditentukan oleh dua faktor, yaitu kualitas luar (kulit cangkang), yang

meliputi bentuk, warna, tekstur, keutuhan dan kebersihan kulit. Dan faktor yang kedua yaitu kualitas isi, yang meliputi kekentalan putih telur, warna serta posisi kuning telur. Kualitas isi telur sangat rentan terhadap waktu. Dalam suhu kamar, telur akan mengalami kerusakan setelah penyimpanan sekitar dua minggu.

Kondisi telur baru, kualitas telur bagian luar tidak banyak mempengaruhi kualitas bagian dalamnya. Jika telur tersebut dikonsumsi langsung, kualitas bagian luar tidak menjadi masalah. Tetapi jika telur tersebut akan disimpan atau diawetkan maka kualitas telur harus diperhatikan. Kualitas telur yang rendah sangat berpengaruh terhadap keawetan telur.

Kerusakan isi telur terjadi karena gas CO_2 yang terkandung didalamnya sudah banyak yang keluar sehingga derajat keasaman telur meningkat. Penguapan yang terjadi juga membuat bobot telur menurun dan putih telur menjadi lebih encer. Masuknya mikroba kedalam telur melalui pori-pori kulit telur juga akan merusak isi telur. Seperti terlihat pada Gambar 2.1 ditunjukkan gambar struktur telur dan kulit telur.



Gambar 2.1. Struktur Telur dan Kulit Telur

Sumber: Sarwono; 1997 Halaman 6

Kualitas isi telur tanpa perlakuan khusus tidak dapat dipertahankan dalam waktu yang lama. Dalam suhu ruang, telur akan mengalami kerusakan setelah disimpan lebih dua minggu. Kerusakan ini biasanya ditandai dengan kocaknya isi telur dan bila dipecahkan kuning telur tidak mengumpul lagi.

Kulit telur terdiri dari bagian-bagian yang sangat kuat dan kaku. Kulit serupa ini berfungsi sebagai penghalang atau penjaga isi telur dari serangnya mikroba dari luar. Kulit telur yang mengalami kerusakan (retak atau berlubang), memudahkan mikroba masuk dan dapat membusukkan seluruh isi telur.

Tanda-tanda telur segar yang baik adalah bentuknya bagus, kulit cukup tebal, tidak cacat (retak), teksturnya baik, warnanya bersih, rongga udara dalam telur kecil, posisi kuning telur di tengah, dan tidak terdapat bercak atau noda darah.

Daya simpan telur yang amat pendek memerlukan perlakuan khusus jika akan disimpan lebih lama dalam bentuk segar. Metode pengawetan telur yang dilakukan dalam tugas akhir ini adalah pengawetan telur dengan parfin cair yang dapat mempertahankan kesegaran telur dalam waktu enam bulan.

2.3. Parafin Cair

Parafin merupakan lilin mineral tanpa warna, tanpa bau, tanpa rasa dan berguna sebagai pelapis kedap air. Dalam pengawetan telur, parafin berfungsi menutupi pori-pori telur sehingga bakteri perusak tidak bias masuk kedalam isi telur.

Parafin cair dapat di beli di took-toko bahan kimia dalam takaran liter, bentuknya cair dan bening, tetapi agak kental. Harganya antara 20.000 – Rp 25.000 per liter tergantung dari jumlah pembelian.

Pengawetan telur dengan parfin cair pada prinsipnya terdiri dari dua tahapan utama, yaitu: proses pencucian kulit luar telur (membersihkan bakteri perusak) menggunakan alcohol 96% dan proses penutupan pori-pori telur dengan parfi cair.

Pengawetan telur dengan parfin cair adalah menghilangkan bakteri perusak dengan alkohol, lalu menutup pori-pori kulit telur dengan lapisan parfin. Dengan demikian, telur akan terhindar dari gangguan bakteri dan menjadi lebih awet.

Kelebihan dari pengawetan telur dengan parfin cair adalah:

- *Dapat memperpanjang daya simpan telur hingga enam bulan.*
- *Biaya pengawetan sangat murah.*
- *Pelaksanaannya sangat mudah dan cepat.*
- *Bahan pengawet sangat mudah dibeli di toko bahan kimia.*
- *Mutu dan rasa telur yang diawetkan tidak berubah.*

2.4. Mikrokontroler AT89C52

2.4.1. Pendahuluan

Mikrokontroler adalah sebuah *single chip* yang didalamnya berisi CPU (*central processing unit*), RAM (*random access memory*), ROM (*read only memory*), I/O (*unit input/output*), *Timer Counter*, *Serial COM Port*. Mikrokontroler memiliki fungsi seperti mikroprosesor. Perbedaannya adalah mikrokontroler dapat berdiri sendiri tanpa komponen lainnya (seperti ADC memori program) dan mikrokontroler dilengkapi dengan blok ALU (*arithmetic logic unit*) yang dapat melakukan operasi aritmatika. Mikrokontroler AT89C52 merupakan keluarga dari MCS 51 yang dibangun dari N-channel Metal Oxide Silicon (NMOS) atau Complementary Metal Oxide Silicon (CMOS). MCU AT89C52 merupakan mikrokontroler 8 bit yang memiliki EPROM sebesar 8 kbytes. Mikrokontroler AT89C52 dapat diprogram dengan mengisikan suatu program didalamnya dan jika terjadi kesalahan program tersebut dapat diganti, jadi MCU AT89C52 sangat fleksibel dan efektif dalam mengontrol suatu aplikasi. Program memori yang dapat diprogram ulang dalam system atau menggunakan programer *Nonvolatile* memori *konvensional*. Dalam sistem mikrokontroler terdapat dua hal yang mendasar, yaitu: perangkat lunak dan perangkat keras yang keduanya saling terkait dan mendukung. Disamping itu juga memiliki harga yang murah dan mudah didapat.

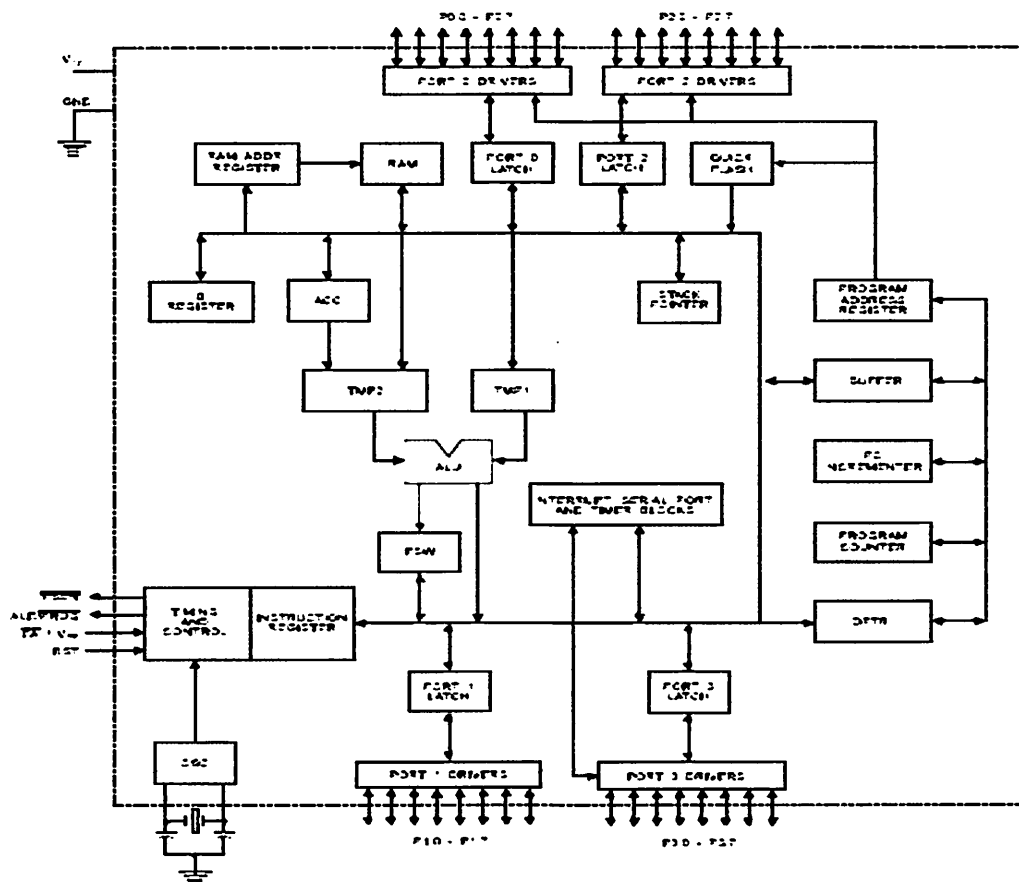
2.4.2. Perangkat keras mikrokontroler AT89C52

Secara umum mikrokontroler AT89C52 memiliki

- 8 Kbyte *in-system reprogrammable flash memory*
- Mampu digunakan hingga 1000 kali (*write/erase*)
- Frekuensi kerja 0 sampai 24 MHz
- 3 level program *memory lock*
- 256x8-bit RAM *internal*
- 32 *line* I/O yang dapat dipakai semua
- 3 buah *timer/counter* 16 bit

- 8 *interrupt sources*
- Pemrograman melalui *serial channel*
- Konsumsi daya rendah (DC 5 V)

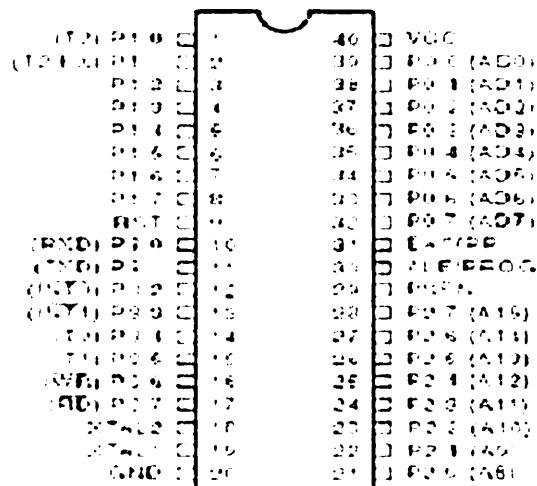
Dengan keistimewaan diatas pembuatan alat menggunakan AT89C52 menjadi lebih sederhana dan tidak memerlukan IC pendukung yang banyak. Gambar 2.2 ditunjukkan gambar blok diagram AT89C52.



Gambar 2.2. Blok Diagram AT89C52^[1]

2.4.3. Konfigurasi Kaki-kaki Mikrokontroller AT89C52

Berdasarkan jumlah pin AT89C52 dan AT89C51 mempunyai jumlah pin yang sama yaitu 40 pin dengan sebagian besar fungsi pin yang sama. Perbedaan hanya terletak pada tambahan fungsi pin P1.0 dan P1.1 pada AT89C52. Pada Gambar 2.3 ditunjukkan gambar bentuk fisik mikrokontroler AT89C52.



Gambar 2.3 Bentuk Fisik Mikrokontroller AT89C52

Sumber: Belajar Mikrokontroller AT89C51/52/55

2.4.4. Fungsi *Pin* Mikrokontroler AT89C52

Mikrokontroler AT89Cxx (keluaran 51 mempunyai 40 kaki, 32 kaki diantaranya digunakan sebagai *Port* paralel. Satu *Port* paralel terdiri dari 8 kaki, dengan demikian 32 kaki tersebut membentuk 4 buah *Port* paralel, yang masing-masing dikenal sebagai *Port* 0, *Port* 1, *Port* 2 dan *Port* 3, nomor dari masing-masing jalur (kaki) dari *Port* paralel mulai dari 0 sampai 7, jalur (kaki) pertama *Port* 0 disebut sebagai P0.0 dan jalur terakhir untuk *Port* 3 adalah P3.7.

Di bawah ini adalah penjelasan fungsi tiap pin pada mikrokontroler AT89C52 :

a. Port 0

Port 0 merupakan salah satu port yang berfungsi sebagai *general purpose I/O* dengan lebar 8 bit. Port 0 terdiri dari P0.0, P0.1, hingga P0.7. Selain sebagai jalur I/O, port 0 juga berfungsi sebagai *multiplexed address/data bus*.

Port 0 juga dapat menerima kode-kode yang dikirimkan kepadanya selama proses pengisian program dan mengeluarkan kode-kode selama proses verifikasi program yang telah tersimpan dalam *flash*. Dalam hal ini dibutuhkan *pullup* eksternal selama proses verifikasi berlangsung.

b. Port 1

Port 1 merupakan salah satu *port* yang berfungsi sebagai *general purpose I/O* dengan lebar 8 bit. Port 1 terdiri dari P1.0, P1.1, hingga P1.7. Port 1 tidak memiliki fungsi lain.

c. Port 2

Port 2 merupakan salah satu *port* yang berfungsi sebagai *general purpose I/O* dengan lebar 8 bit. *Port 2* terdiri dari P2.0, P2.1, hingga P2.7. Selain sebagai jalur I/O, *port 2* juga berfungsi sebagai *high byte address bus*.

d. Port 3

Port 3 merupakan salah satu *port* yang berfungsi sebagai *general purpose I/O* dengan lebar 8 bit. *Port 3* terdiri dari P3.0, P3.1, hingga P3.7. Selain sebagai jalur I/O, *port 3* juga berfungsi sebagai jalur penerimaan/pengiriman data pada komunikasi serial, *external interrupt*, *timer/counter*, dan *external data memory write/read strobe*.

e. PSEN

Program Store Enable (PSEN) merupakan jalur kontrol untuk mengakses *external program memory*. *PSEN* umumnya dihubungkan dengan *output enable* pada *external memory*. *PSEN* akan bernilai *low* pada saat pembacaan program dari *external memory*. *PSEN* akan bernilai *high* pada saat pembacaan program dari *internal memory*.

f. ALE

Address Latch Enable (ALE) berfungsi sebagai *demultiplexer* pada saat *port 0* bekerja sebagai *multiplexed address / data bus*.

g. EA

External Access (EA) merupakan *pin* yang berfungsi sebagai input kontrol. Jika EA bernilai *low*, maka program hanya akan dijalankan dari *external program memory*. Jika EA bernilai *high*, maka program akan dijalankan dari *internal program memory*.

h. RST

Pin ini berfungsi sebagai *input* untuk melakukan *reset* terhadap MCS-51. Jika RST bernilai *high* selama minimal 2 *machine cycle*, MCS-51 akan di-*reset* dan nilai *internal register* akan dikembalikan seperti keadaan awal pada saat MCS-51 baru mulai bekerja.

i. On-Chip Oscillator

Koneksi dengan *on-chip oscillator* terdiri dari dua *pin* yaitu XTAL1 dan XTAL2. *Pin* XTAL1 merupakan *input* bagi *inverting oscillator amplifier* yang terdapat dalam IC MCS-51. *Pin* XTAL2 merupakan *output* dari *inverting oscillator amplifier* tersebut. *On-Chip Oscillator* dapat bekerja jika di-*drive* menggunakan kristal. Tambahan kapasitor diperlukan untuk menstabilkan sistem. Kecepatan maksimum pelaksanaan instruksi persiklus adalah 0,5 μ s pada frekuensi *clock* 24 MHz. Apabila frekuensi *clock* mikrokontroler yang digunakan adalah 12 MHz, maka kecepatan pelaksanaan instruksi persiklus adalah 1 μ s. *On-Chip Oscilator* terdapat pada *pin*18-19.

j. VCC

Digunakan untuk suplai tegangan.

k. GND

Ground atau pentanahan.

Masing-masing *Port 0*, *Port 1*, *Port 2* dan *Port 3* memiliki rangkaian *internal* tersendiri yang berbeda satu sama lain. Namun semua *port* memiliki *latch* yang diwakili oleh flip-flop tipe D. Clock flip-flop ini akan memasukkan nilai dari

internal bus ke dalam port latch saat ada sinyal dari CPU untuk menuliskan data ke latch.

2.4.5. Organisasi Memori Mikrokontroler AT89C52

Organisasi memori pada mikrokontroler AT89C52 dapat dibagi menjadi dua bagian besar yaitu memori program dan memori data. Pembagian tersebut didasarkan atas fungsi dari penyimpanan data maupun program. Memori program dapat digunakan untuk menyimpan instruksi-instruksi yang akan dijalankan oleh mikrokontroler, sedangkan memori data digunakan sebagai tempat yang sedang diolah mikrokontroler.

Pada mikrokontroler AT89C52 mempunyai organisasi memori yang terdiri atas:

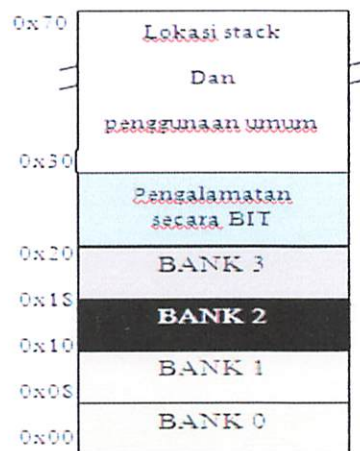
- a. Memori Program (CODE).
- b. Memori Data (DATA).
- c. Memori Data Indirect (IDATA).
- d. Memori Data Pengelamatan Bit (BIT).
- e. Memori Data Eksternal (XDATA).
- f. Memori Pengelamatan Bit (BIT).
- g. Memori Data Halaman Eksternal (PDATA).
- h. Special Function Register (SFR)

2.4.5.1. Memori Program (CODE)

Memori program merupakan ruang memori yang digunakan untuk menyimpan kode program dan konstanta yang sifatnya tetap. Memori program bersifat hanya baca saja (*Read Only Memory*) dalam artian ketika sedang eksekusi program memori ini hanya bersifat dibaca saja tidak dapat diubah isinya. Memori program sebagian terdapat di dalam chip mikrokontroler (*On-chip*) dan sebagian lagi diluar chip (*Off-chip*). Jika mikrokontroler mempunyai memori program *on-chip* dan diaktifkan maka akan menempati pada alamat awal yang kemudian dilanjutkan oleh memori program *off-chip*. Kapasitas memori program *on-chip* untuk AT89C52 sebesar 8 KB dan AT89C51 sebesar 4 KB.

2.4.5.2. Memori Data (DATA)

Yang dimaksud memori data adalah RAM internal (*on-chip*). Untuk mikrokontroler AT89C52 mempunyai memori data internal sebesar 256 byte. Pada segment data ini dibagi menjadi tiga bagian mulai alamat 0x00 s/d 0xFh dikenal sebagai register R0 s/d R7 yang diorganisasikan menjadi 4 bank. Pemilihan bank yang aktif dilakukan dengan memberikan kombinasi logika pada register *Program Status Word* (PSW). Bagian berikutnya adalah mulai alamat 0x20 s/d 0x2f sebanyak 128 bit merupakan lokasi memori yang dapat dimanipulasi perbit (*Bit Addressable*) juga dikenal dengan segment bit (BDATA). Bagian berikutnya adalah *general purpose* RAM mulai alamat 0x30 s/d 0x7F. Pada Gambar 2.4 ditunjukkan gambar memori data, 128 awal IDATA dan pengalamatan BIT



Gambar 2.4 Memori Data, 128 awal IDATA, dan pengalamatan BIT.

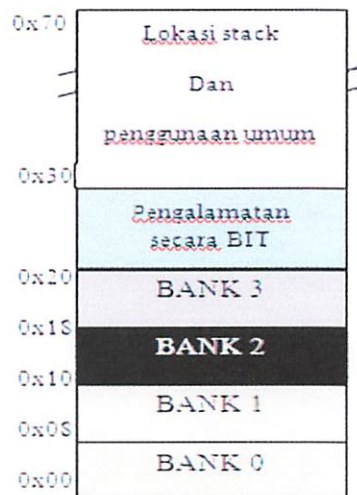
Sumber: Belajar Dengan Mudah dan Cepat Pemrograman Bahasa C pada mikrokontroler AT89X051/AT89C51/52 Halaman 15

2.4.5.3. Memori Data Indirect (IDATA)

Memori data indirect merupakan segment data seluruh ruang memori data internal yaitu mulai alamat 0x00h s/d 0xFF overlap dengan *Special Function Register* (SFR). Untuk mengatasi permasalahan ini dilakukan dengan teknik pengalamatan yaitu indirect untuk IDATA dan direct untuk SFR.

2.4.5.4. Memori Data Pengalamanan BIT (BIT)

Secara fisik memori data pengalamanan BIT ini berada pada memori data (DATA) yang dimulai pada alamat ini masing-masing bit dapat dimanipulasi sendiri-sendiri. Seperti pada Gambar 2.5 ditunjukkan gambar memori data, 128 awal IDATA dan pengalamanan BIT.



Gambar 2.5 Memori data, 128 awal IDATA, dan pengalamanan BIT.

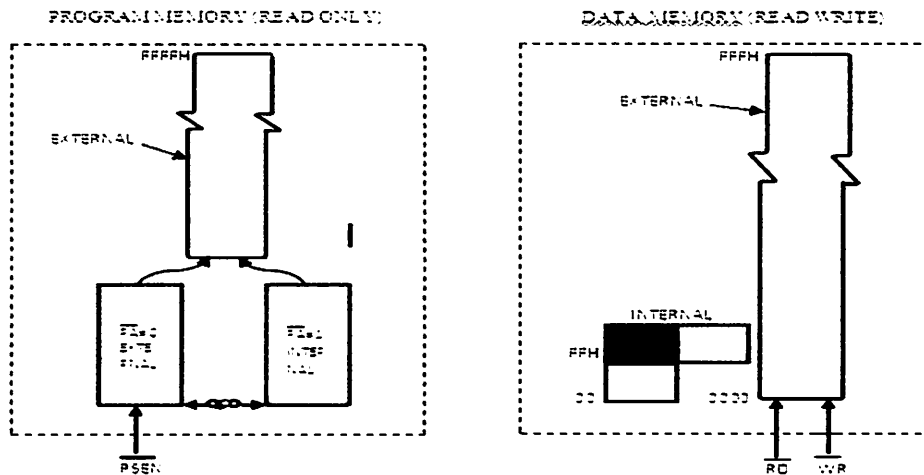
Sumber: Belajar Dengan Mudah dan Cepat Pemrograman Bahasa C pada mikrokontroler AT89X051/AT89C51/52 Halaman 15

2.4.5.5. Memori Data Eksternal (XDATA)

Memori data eksternal (XDATA) adalah ruang memori data on-chip atau tidak terdapat di dalam chip mikrokontroler. Ruang alamat ini diakses melalui Port 0 (P0) dan Port 2 (P2). Port 0 sebagai bus alamat atas. Seluruh jalur alamat sebesar 16 bit sehingga mikrokontroler AT89C52 mampu mengakses memori data eksternal sebanyak 64 kbyte.

Memori data eksternal bersifat dapat dibaca dan ditulisi (*read/write memory*). Alamat memori data eksternal dengan memori program eksternal terjadi overlap oleh karena itu penyelesaiannya adalah dengan menggunakan signal kendali yang berbeda. Pengaksesan memori program eksternal dikendalikan oleh signal PSEN (*Program Store*

Enable) sedangkan pengaksesan memori data eksternal dikendalikan oleh signal RD untuk baca dan signal RW untuk tulis. Pada Gambar 2.6 ditunjukkan gambar perbedaan signal kendali pada memori program dan memori data eksternal,



Gambar 2.6 Perbedaan Signal Kendali Pada Memori Program dan Memori Data Eksternal

Sumber: Belajar Dengan Mudah dan Cepat Pemrograman Bahasa C pada mikrokontroler AT89X051/AT89C51/52 Halaman 16

2.4.5.6. Memori Data Halaman Eksternal (PDATA)

Secara fisik PDATA sama dengan XDATA perbedaanya pada PDATA hanya menggunakan P0 untuk alamat rendah dan P2 tetap terhubung dengan register P2 di SFR.

Secara intruksi assembly, XDATA menggunakan intruksi `MOVX@DPTR,A` sedangkan PDATA menggunakan `MOVX@R0,A` (atau R1).

2.4.6. Special Function Register (SFR)

Special function register merupakan register khusus yang digunakan sebagai kendali buffer atau fungsi khusus lainnya. Special Function Register dipetakan mulai alamat diimplementasikan dengan suatu register. Beberapa register dapat dialamati perbit seperti terlihat pada Gambar 2.7 ditunjukkan gambar Special Function Register (SFR) AT89C52.

0F5H								3F5H
0F3H	B 00000000							3F7H
0E5H								3E5H
0E3H	ACC 00000000							3E7H
0D5H								3D5H
0D3H	PSW 00000000							3D7H
0C5H	TCON 00000000	TMOD XXXXXXXX00	RCAP2L 00000000	RCAP2H 00000000	TL1 00000000	T42 00000000		3C5H
0C3H								3C7H
0B5H	IP XX000000							3B5H
0B3H	P3 11111111							3B7H
0A5H	IE 0X000000							3A5H
0A3H	P2 11111111							3A7H
095H	SCON 00000000	SEUF XXXXXXXXXX						395H
093H	P1 11111111							397H
085H	TCON 00000000	TMOD 00000000	TL1 00000000	TL2 00000000	T40 00000000	T41 00000000		385H
083H	P0 11111111	SP 00000111	DFL 00000000	DPH 00000000			PCON 0XXX0000	387H

Gambar 2.7 Special Function Register (SFR) AT89C52

Sumber: Belajar Mikrokontroler AT89C51/52/55 Halaman 34

2.4.6.1. Penjelasan Singkat Fungsi SFR:

Akumulator

Register Accumulator (ACC) banyak digunakan dalam berbagai instruksi. ACC bersama dengan *register B* dalam proses perkalian dan pembagian. ACC akan menyimpan hasil perkalian 8 bit terbawah (*low byte*) dan hasil bagi. Selain itu *register ACC* juga merupakan *general purpose register* selebar 8 bit yang dapat digunakan untuk aplikasi *user*. Menempati lokasi **E0h**.

Register B

Register B digunakan bersama dengan *Accumulator* dalam proses perkalian dan pembagian. *Register B* akan menyimpan hasil perkalian 8 bit teratas (*high byte*) dan sisa pembagian. Selain itu *register B* juga merupakan *general purpose register* selebar 8 bit yang dapat digunakan untuk aplikasi *user*. Menempati lokasi **F0h**.

P0 (Port 0, alamat 0x80, pengelamatan BIT)

Merupakan register penyangga (buffer) port 0. Masing-masing BIT SFR dihubungkan dengan satu pin Port 0 mikrokontroler. Sebagai contoh bit 0 port 0 adalah pin P0.0 dan bit 7 adalah P0.7. menuliskan nilai satu pada SFR ini akan menyebabkan pin bersesuaian menjadi berlogika tinggi dan sebaiknya jika ditulis 0 maka akan berlogika rendah.

SP (Stack Pointer, alamat 0x01)

Ini merupakan pointer tumpukan (*stack pointer*) pada mikrokontroler. SFR ini menunjukkan lokasi yang akan dituliskan atau dibaca dari tumpukan (stack, pada ram internal). Jika melakukan perintah *PUSH* maka data akan disimpan pada alamat $SP+1$ ini berarti jika nilai $SP = 07h$ maka intruksi *PUSH* akan menyimpan nilai pada tumpukan alamat 0x08. Nilai SP akan di modifikasi oleh perintah yang memodifikasi tumpukan semisal *PUSH*, *POP*, *LCALL*, *RET*, *RETI*, dan interupsi.

DPL/DPH (Data Pointer Low/High alamat 0x82/0x83)

SFR DPL dan DPH bekerja bersama-sama membentuk 16 bit yang dikenal dengan pointer data (DPTR). Pointer data (DPTR) digunakan dalam operasi yang melibatkan RAM eksternal maupun beberapa intruksi yang melibatkan memori program. Karena DPTR mempunyai lebar 16 bit maka dapat menyatakan/menunjuk mulai 0x0000 s/d 0xFFFF (0 s/d 65.535).

PCON (Power Control, alamat 0x87)

SFR ini digunakan untuk mengendalikan mode power control. Contohnya adalah pada mode “sleep” yang membutuhkan daya yang rendah. Satu bit didalam PCON juga digunakan untuk menggandakan kecepatan baud pada komunikasi serial.

TCON (Timer/Counter Control, alamat 0x88 pengalamatan BIT)

SFR ini digunakan mengkonfigurasi dan memodifikasi operasi timer/counter 0 dan 1 pada ATME1-52. SFR ini mengendalikan masing-masing timer/counter apakah berjalan atau berhenti dan juga terdapat flag yang menandakan masing-masing timer/counter sudah melimpah (*over low*). Pada SFR ini juga terdapat bit yang tidak berhubungan dengan operasi timer/counter. Bit ini digunakan untuk mengaktifkan interupsi eksternal dan juga terdapat flag interupsi yang akan diset jika terjadi interupsi eksternal.

TMOD (Timer/Counter Mode, alamat 0x89)

SFR ini digunakan untuk mengkonfigurasi mode operasi setiap timer/counter. Dengan SFR ini program dapat memodifikasi timer sebagai timer 16 bit, timer 8 bit *autoreload*, timer/counter 13 bit atau dua timer/counter yang terpisah.

TL0/TH0 (Timer/Counter 0 Low/High, alamat 0x8A/0x8C)

TL0 dan TH0 bersama-sama membentuk timer/counter 0. Kelakuan timer/ counter ini dikendalikan oleh TMOD sebagaimana penjelasan di atas yang perlu dicatat adalah timer/counter selalu menghitung naik (*up counter*).

TL1/TH1 (Timer/Counter 1 Low/High, alamat 0x8b/0x8d)

TL1 dan TH1 bersama-sama membentuk timer/counter 1. Kelakuan timer/ counter ini dikendalikan oleh TMOD sebagaimana penjelasan di atas. Yang perlu dicatat adalah timer/counter selalu menghitung naik (*up counter*).

P1 (Port 1, alamat 0x90, pengalamatan BIT)

Ini merupakan masukan/keluaran. Masing-masing BIT SFR dihubungkan dengan satu pin mikrokontroler. Sebagai contoh bit 0 port1 adalah pin P1.0 dan bit 7 adalah P1.7. Menuliskan nilai 1 pada SFR ini akan menyebabkan pin yang bersesuaian menjadi berlogika tinggi dan sebaliknya jika ditulis 0 maka akan berlogika rendah.

SCON (Serial Control, alamat 0x98, pengalamatan BIT)

SFR ini digunakan untuk mengkonfigurasi kelakuan port Serial ATME52, kecepatan baud, apakah diaktifkan untuk menerima data dan juga terdapat flag yang menandakan pengiriman dan penerimaan data sukses.

SBUF (Serial Buffer, alamat 0x99)

Serial buffer digunakan untuk mengirim maupun menerima data melalui masukan/keluaran port serial. Data yang dituliskan pada SBUF akan dikirimkan melalui pin TXD. Data yang diterima melalui RXD akan disampaikan ke SBUF. Dengan kata lain SBUF melayani port keluaran jika ditulis dan melayani masukan jika dibaca.

P2 (Port 2, alamat 0xa0, pengalamatan BIT)

Ini merupakan keluaran/masukan. Masing-masing BIT SFR dihubungkan dengan satu pin mikrokontroler. Sebagai contoh bit 0 port2 adalah pin P2.0 dan bit 7 adalah P2.7. Menuliskan nilai 1 pada SFR ini akan menyebabkan pin yang bersesuaian menjadi berlogika tinggi dan sebaliknya jika ditulis 0 maka akan berlogika rendah.

IE (Interrupt Enable, alamat 0xA8)

SFR ini digunakan untuk mengaktifkan atau menonaktifkan interupsi tertentu. Bit ke 7 digunakan untuk mengaktifkan atau menonaktifkan semua interupsi. Jika bit ini 0 maka semua interupsi tidak aktif dan jika 1 maka aktif tidaknya suatu interupsi ditentukan oleh masing-masing bit (secara detail akan dibahas pada bab interupsi).

P3 (Port 3, alamat 0xb0, pengalamatan BIT)

Ini merupakan masukan/keluaran. Masing-masing BIT SFR dihubungkan dengan satu pin mikrokontroler. Sebagai contoh bit 0 port3 adalah pin P3.0 dan bit 7 adalah P3.7. Menuliskan nilai 1 pada SFR ini akan menyebabkan pin yang bersangkutan menjadi berlogika tinggi dan sebaliknya jika ditulis 0 maka akan berlogika rendah.

IP (Interrupt Priority, alamat 0xb8, pengalamatan BIT)

SFR ini digunakan untuk mengatur prioritas interupsi satu terhadap yang lainnya. Prioritas rendah dinyatakan dengan logika rendah (0) dan prioritas tinggi dinyatakan dengan logika tinggi (1). Sebagai contoh jika semua interupsi prioritasnya rendah kecuali interupsi serial maka interupsi serial akan selalu dieksekusi jika aktif bahkan jika interupsi yang lain sedang dieksekusi. Tetapi jika interupsi serial sedang dieksekusi maka tidak ada interupsi yang lain yang dapat menyala.

RCAP2L (alamat 0xCA) khusus AT89C52

RCAP2L adalah register capture rendah yang digunakan untuk menyimpan data TL2 pada saat pengambilan pada kejadian tertentu.

RCAP2H (alamat 0xCB) Khusus AT89C52

RCAP2H adalah register capture tinggi yang digunakan untuk menyimpan data TL2 pada saat pengambilan pada kejadian tertentu.

TL2 (alamat 0xCC) Khusus AT89C52

TL2 adalah register timer 2 rendah.

TH2 (alamat 0xCD) Khusus AT89C52

TH2 adalah register timer 2 tinggi.

ACC (Accumulator, alamat 0xe0, pengalamatan BIT)

ACC adalah SFR yang banyak digunakan dalam instruksi diantaranya adalah operasi aritmatika pengaksesan external RAM dll.

B (Register B, alamat 0xf0, pengalamatan BIT)

Register B digunakan dalam intruksi perkalian dan pembagian. Register ini juga biasa digunakan sebagai temporari.

PSW (Program Status Word, alamat 0xd0, pengalamatan BIT)

SFR ini digunakan untuk menyimpan bit-bit yang penting yang akan diset maupun diclear oleh instruksi MCS-51. PSW berisi bit *carry flag*, *auxiliary carry flag*, *overflow flag*. PSW juga ada tambahan bit yang digunakan untuk memilih bank register seperti terlihat pada Gambar 2.8 ditunjukkan gambar susunan bit register PSW dan Tabel 2.1 ditunjukkna tabel fungsi register *program status word (PSW)*.

CY	AC	F0	RS1	RS0	OV	-	P
----	----	----	-----	-----	----	---	---

Gambar 2.8 Susunan Bit Register PSW

Sumber: Belajar Dengan Mudah dan Cepat Pemrograman Bahasa C pada mikrokontroller AT89X051/AT89C51/52 Halaman 22

Tabel 2.1 Fungsi Register Program Status Word (PSW)

Simbol	Posisi	Fungsi dan fungsi
CY	PSW.7	Bendera bawaan (Carry flag) diset pada operasi aritmatika yang menghasilkan bawaan
AC	PSW.6	Bendera bawaan Bantu (Auxiliary Carry Flag) digunakan pada operasiBCD
F0	PSW.5	Flag 0 untuk kegunaan umum
RS1	PSW.4	Bit 1 pemilihan bank register
RS0	PSW.3	Bit 0 pemilihan bank register
OV	PSW.2	Over Flow
-	PSW.1	Cadangan
P	PSW.0	Bit party set atau clear menandakan ganjil atau genap pada akumulator untuk paritas genap

2.4.6.2. Register R

Register R Secara fisik terletak pada RAM internal di memori DATA. Register R menampilkan alamat mulai 0x00 s/d 0x1F yang terbagi menjadi 4 bank yaitu:

- Bank 0 : 0x00 s/d 0x07
- Bank 1 : 0x08 s/d 0x0F
- Bank 2 : 0x10 s/d 0x17
- Bank 3 : 0x18 s/d 0x1F

Masing-masing bank terdapat delapan buah register R yang diberi nama R0 s/d R7. Secara default register yang digunakan adalah bank 0. Untuk mengubah bank register dapat

dilakukan dengan cara mengatur bit RS0 dan RS1 di register *Program Status Word* (PSW) alamat 0xd0.

RS1	RS0	Bank yang Aktif
0	0	Bank 0
0	1	Bank 1
1	0	Bank 2
1	1	Bank3

2.4.7. Perangkat Instruksi Mikrokontroler AT 89CXX

1. ACALL (Absolute Call)

Instruksi ini digunakan untuk memanggil sub-sub rutin program.

Format : ACALL (alamat kode)

2. CJNE (Compare Indirect Address to Immediate Data)

Instruksi ini akan membandingkan data langsung dengan lokasi memori yang dialamati oleh register R atau Akumulator A. apabila tidak sama maka instruksi akan menuju ke alamat kode.

Format : CJNE R,#data,Alamat kode atau CJNE A,#data,Alamat kode.

3. CLR (Clear Accumulator)

Instruksi ini akan mereset data akumulator menjadi 00H.

Format : CLR A

4. DEC (Decrement Indirect Address)

Instruksi ini akan mengurangi isi lokasi memori yang ditunjukkan oleh register R dengan 1, dan hasilnya disimpan pada lokasi tersebut.

5. DJNZ (Decrement Register And Jump Id Not Zer)

Instruksi ini akan mengurangi nilai register dengan 1 dan jika hasilnya sudah 0 maka instruksi selanjutnya akan dieksekusi. Jika belum 0 akan menuju ke alamat kode.

Format : DJNZ Rr,Alamat Kode

6. INC (Increment Indirect Address)

Instruksi ini akan menambahkan isi memori dengan 1 dan menyimpannya pada alamat tersebut.

Format : INC Rr

7. JB (Jump if Bit is Set)

Instruksi ini akan membaca data persatu bit, jika data tersebut adalah 1 maka akan menuju ke alamat kode dan jika 0 tidak akan menuju ke alamat kode.

Format : JB alamat bit,alamat kode

8. JNB (Jump if Bit is Not Set)

Instruksi ini akan membaca data persatu bit, jika data tersebut adalah 0 maka akan menuju ke alamat kode dan jika 1 tidak akan menuju ke alamat kode.

Format : JNB alamat bit,alamat kode

9. JMP (Jump to sum of Accumulator and Data Pointer)

Instruksi untuk memerintahkan loncat kesuatu alamat kode tertentu.

Format : JMP alamat kode.

10. MOV

Instruksi ini untuk memindahkan isi akumulator/register atau data dari nilai luar atau alamat lain.

Format :

- MOV a,#data (Memindahkan data ke accumulator)
- MOV R,A (Memindahkan Accumulator ke Register)
- MOV Pp,Pp (Memindahkan data port ke port)

11. RET (Return from subroutine)

Intruksi untuk kembali dari suatu subrutin program ke alamat terakhir subrutin tersebut di panggil.

Format : RET

12. SETB (Set Bit)

Instruksi untuk mengaktifkan atau memberikan logika 1 pada sebuah bit data.

Format :

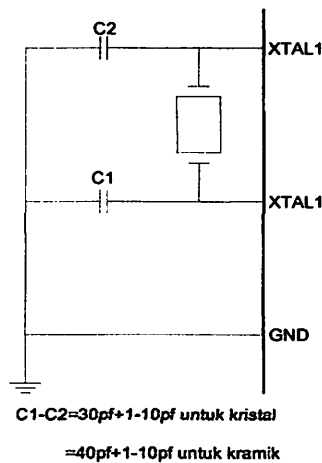
- SETB A.1 (memberikan logika 1 pada accumulator bit ke 1)
- SETB P1.1 (memberikan logika 1 pada Port 1 bit ke 1)

13. CLR (Clear Bit)

Instruksi untuk memberikan logika 0 pada sebuah bit data.

2.4.8. Pemwaktuan CPU

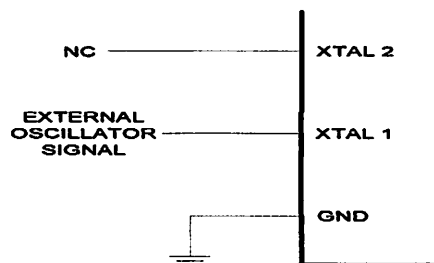
Semua mikrokontroller ATMEL mempunyai osilator internal yang digunakan sebagai sumber pemwaktu CPU. Penggunaan osilator internal dilakukan dengan menghubungkan kristal atau keramik pada XTAL 1 dan XTAL 2 seperti terlihat pada Gambar 2.9 ditunjukkan gambar rangkaian pemwaktuan internal.



Gambar 2.9 Rangkaian Pemwaktuan Internal

Sumber: Blajar Mikrokontroller AT89C51/52/55 Halaman 26

Atau dapat juga pemwaktuan diambilkan dari sumber eksternal dengan koneksi seperti Gambar 2.10 ditunjukkan gambar masukan pemwaktuan eksternal.



Gambar 2.10 Masukan Pemwaktuan Eksternal

Sumber: Blajar Mikrokontroller AT89C51/52/55 Halaman 26

2.4.9. Sistem Interupsi

Mikrokontroler AT89S51 mempunyai 9 buah sumber interupsi yang dapat mengakibatkan permintaan interupsi, yaitu INT0, INT1, T0, T1 port serial dan beberapa port lainnya. Saat terjadi interupsi mikrokontroler secara otomatis akan menuju ke *subrutin* pada alamat tersebut. Setelah interupsi *service* selesai dikerjakan, mikrokontroler akan mengerjakan program semula. Sumber interupsi *external* adalah INT0, INT1, dimana kedua interupsi *external* ini akan aktif pada transmisi rendah selain itu juga ada *Timer/Counter 0*, *Timer/Counter 0* dan interupsi dari port serial (*receiver*). Interupsi serial dibangkitkan dengan melakukan operasi OR pada R1 dan T1. Tiap-tiap sumber interupsi dapat *di-enable* atau *di-disable* secara *software*. Tingkat prioritas semua sumber interupsi dapat diprogram sendiri-sendiri dengan *set* atau *clear* bit pada SFRS IP (*Interrupt Priority*). Pada Tabel 2.2. ditunjukkan tabel vektor-vektor interupsi AT89C52.

Tabel 2.2 Vektor-Vektor Interupsi AT89C52

Interupsi	Tanda (<i>Flag</i>)	Alamat Vektor
Reset Sistem	RST	0000H
Eksternal	IE0	0003H
Timer 0	TFO	000BH
Eksternal	IE1	0013H
Timer	TF1	001BH
Port Serial	RI atau TI	0023H
Timer 2	TF2 atau EXF2	002BH

Register yang berperan dalam mengatur aktif tidaknya interupsi adalah *interrupt enable register*, susunan dari bit-bit beserta kegunaannya adalah terlihat pada Tabel 2.3 ditunjukkan tabel kegunaan *interrupt enable register*.

Tabel 2.3 Kegunaan *Interrupt Enable Register*^[2]

Data	Simbol	Posisi	Fungsi/Arti
D0	EX0	IE.0	Diatur secara <i>software</i> untuk interupsi dari INT1
D1	ET0	IE.1	Diatur secara <i>software</i> untuk interupsi dari <i>timer/counter 1</i>
D2	EX1	IE.2	Diatur secara <i>software</i> untuk interupsi dari INT1
D3	ET1	IE.3	Diatur secara <i>software</i> untuk interupsi dari <i>timer/counter 1</i>
D4	ES	IE.4	Untuk mengatur <i>enable</i> atau <i>disables</i> atau interupsi R1/T1
D5	-	IE.5	-
D6	-	IE.6	-
D7	EA	IE.7	Jika diatur 0 maka semua interupsi <i>di-disable</i> , jika diatur 1 maka interupsi diatur <i>di-disable</i> atau <i>di-enable</i> menurut masing-masing bit.

2.4.10. Metode Pengalamatan

Metode pengalamatan yang digunakan pada MCS-51 terbagi menjadi dua jenis, pengalamatan langsung dan pengalamatan tidak langsung, (Moh.Ibnu Malik,1997:36).

➤ Pengalamata Tidak Langsung

Operasi pengalamatan tidak langsung menunjukkan sebuah register yang berisi alamat memori yang akan digunakan dalam suatu operasi. Lokasi yang nyata tergantung dari isi register saat interuksi dijalankan. Untuk pengalamatan tidak langsung digunakan symbol @. Misalnya:

- ADD A, @R0 : tambahkan isi R0 dengan Acc dan hasil di Acc
- DEC @R1 : kurangi isi dari alamat R1

➤ Pengalamatan Langsung

Pengalamatan langsung dilakukan dengan memberikan nilai ke suatu register secara langsung. Untuk melakukan hal tersebut digunakan tanda #. Misalnya :

- MOV A,#01H : isi Acc dengan data 01H
- MOV DPTR,#19H : isi DPTR data 19H

Pengalamatan data langsung dari 0 sampai 127 akan mengakses RAM internal, sedangkan pengalamatan dari 128 sampai 255 akan mengakses register perangkat keras. Misalnya :

- MOV P3,A : pindahkan isi Acc ke alamat *port* 3 (BOH)
- INC 50 : naikan lokasi 50 (desimal) dalam memori

2.4.11. Bahasa Assembler MCS-51

Bahasa *Assembler* digunakan dalam setiap operasi CPU dalam bentuk bahasa simbol yang disusun berurutan dalam pernyataannya. Masing-masing pernyataan akan diterjemahkan ke dalam interuksi bahasa mesin atau sering disebut *operation code/opcode*. Dalam penulisan bahasa mesin ini, terdapat berbagai macam kelompok interuksi, diantaranya:

- **Perpindahan data**

Interuksi ini digunakan untuk memindahkan data antara register, memori, register-memori, antara muka register dan muka memori.

Contohnya :

MOV A,R0 : memindahkan isi register R0 ke Acc.

MOV A,@R0 : memindahkan isi alamat R0 ke Acc.

- **Operasi Aritmatika**

Interuksi ini melaksanakan operasi aritmatika yang meliputi penjumlahan, pengurangan, perkalian, maupun pembagian.

Contohnya :

ADD A,#dat : menambahkan Acc dengan data.

ADC A,#data : menambahkan Acc dengan data dan carry.

INC R6 : menambah isi R6 dengan 1.

DEC R7 : mengurangi isi R7 dengan 1.

MUL AB : mengalikan isi Acc dengan isi register B.

DIV AB : membagi isi Acc dengan isi register B.

- **Operasi percabangan**

Interuksi ini mengubah urutan normal pelaksanaan suatu program untuk melaksanakan pada lain tempat yang kita perlukan pada saat itu.

Contohnya:

1. **CJNE (*Compare Jump Not Equal*)**

Interuksi ini membandingkan isi lokasi memori tertentu dengan isi Acc, jika sama interuksi ini selanjutnya akan dieksekusi. Jika tidak sama eksekusi akan kembali ke alamat kode yang telah di tunjuk.

2. **JB (*Jump If Bit Set*)**

Interuksi ini akan menguji suatu alamat bit isi satu, eksekusi akan menuju ke alamat kode dan jika tidak interuksi akan dilanjutkan.

3. **JNB (*Jump Bit Not Set*)**

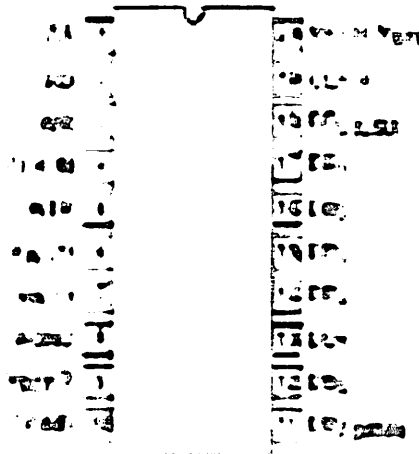
Interuksi ini menguji suatu alamat bit. Jika berisi 0 maka eksekusi akan menuju ke alamat kode. Jika berisi 1 maka interuksi selanjutnya yang akan dieksekusi.

2.5. ADC (*Analog Digital Converter*)

Analog to Digital Converter (ADC) adalah Rangkaian atau devais yang mengubah input analog menjadi output digital dalam bentuk biner yang ekivalen. Dimana setiap perubahan pada output menyatakan beberapa kenaikan dari tegangan atau arus input.

Spesifikasi lain selain ketelitian (akurasi) dan linearitis adalah waktu konversi (*conversion time*). Waktu konversi ADC adalah waktu yang diperlukan ADC untuk menghasilkan kode biner yang valid untuk tegangan masukan yang diberikan. Semakin puncak waktu konversi maka kecepatan konversi semakin tinggi.

ADC 0804 adalah ADC yang mempunyai resolusi 8-bit dengan keluaran data parallel yang telah dilengkapi dengan clock internal. ADC ini dapat menerima tegangan input sebesar 0- sampai 5 Volt. Pada Gambar 2.11 ditunjukkan gambar konfigurasi pin-pin ADC 0804.



Gambar 2.11. Konfigurasi Pin-pin ADC 0804

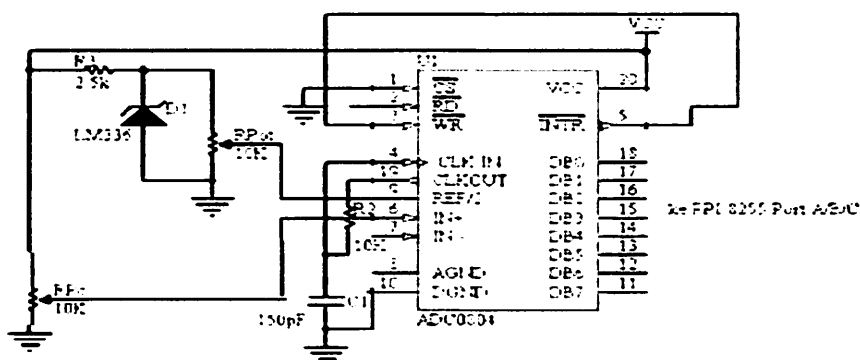
Dalam proses konversi ADC, perlu diperhatikan beberapa parameter yang akan menentukan mutu sebuah ADC yaitu:

- Kesalahan kuantitatis.
- Ketidak linieran.
- Kode tidak lengkap.
- Waktu konveri

Karakteristik yang linier didekati dengan karakteristik dalam bentuk anak tangga sehingga timbul kesalahan kuantisasi sebesar setengah dari anak tangga. Karena tinggi anak tangga adalah sama dengan bit paling terendah (*least significant, LSB*) dalam bilangan biner, maka kesalahan tersebut sama dengan $\frac{1}{2}$ LSB.

Kadang-kadang persediaan bit tertentu tidak tersedia dengan perkataan lain sebuah tangga dilompati. Kombinasi semaca itu disebut kode yang hilang (*missing kode*). Kode yang hilang tidak terjadi bila kesalahan linieritas kurang dari $\pm \frac{1}{2}$ LSB. Waktu yang dibutuhkan ADC untuk mengubah tegangan menjadi bit kombinasi disebut waktu konversi (*conversion time*).

Pada Gambar 2.12.ditunjukkan gambar rangkaian ADC 0804



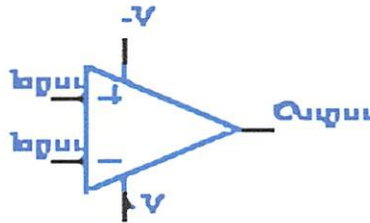
Gambar 2.12. Rangkaian ADC 0804

2.6. Penguat Operasional

Amplifier atau lazimnya disebut penguat, dalam suatu rangkaian dapat difungsikan sebagai rangkaian penguat sinyal *input*, rangkaian penjumlahan tegangan *input*, rangkaian pembanding antara 2 sinyal *input*, rangkaian filter dan masih banyak lagi.

Rangkaian penguat ini sangat sederhana dalam pemakaiannya baik cara merangkainya maupun dalam penggunaannya. Rangkaian ini terdiri dari kombinasi antara penguat operasional (Op-Amp) yang dirangkai bersama komponen pasif tahanan dan kondensator. Dengan kombinasi tersebut diatas maka Op-Amp dapat dikembangkan lagi menjadi rangkaian yang mempunyai spesifikasi khusus seperti rangkaian instrumentasi, rangkaian osilator, dan lain sebagainya. Gambar 2.13 menunjukkan simbol dari Op-Amp dengan lima

terminal dasar terdiri dari 2 terminal catu daya, 2 terminal input atau masukan yaitu (+) dan (-) dan terminal output atau keluaran dari Op-Amp.

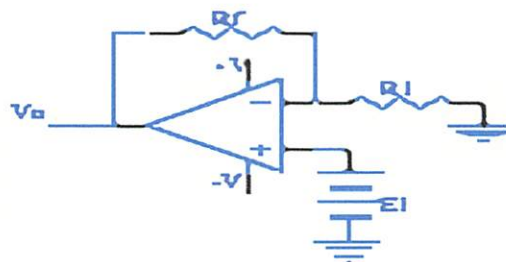


Gambar 2.13. Simbol Op-Amp

2.6.1. Penguat Tidak Membalik (*Non Inverting Amplifier*)

Selain digunakan sebagai rangkaian penguat pembalik Op-Amp dapat pula digunakan sebagai rangkaian penguat tak membalik (*Non Inverting Amplifier*). Yaitu sebagai penguat dimana tegangan *output* sephasa dengan tegangan inputnya.

Seperti yang terlihat pada rangkaian dibawah bila tegangan antara terminal input (-) dengan terminal *input* (+) menunjukkan nol volt, maka menyebabkan besar tegangan *input* (-) sama dengan besar tegangan *input* (+) terhadap *ground* yaitu sebesar E_1 volt. Gambar 2.14 ditunjukkan gambar rangkaian penguat tak membalik.



Gambar 2.14. Rangkaian Penguat Tak Membalik

Arus akan melintasi tahanan R_1 , dengan besar arusnya sebesar:

$$I = \left(\frac{E_1}{R_1} \right) \text{ Ampere} \dots \dots \dots 1$$

Arah arus tergantung dari polaritas tegangan E_1 , arus akan melewati tahanan umpan balik R_f , maka tegangan ditahanan R_f diperoleh:

$$V_{rf} = I \cdot R_f \text{ Volt} \dots \dots \dots 2$$

Dengan mensubstitusikan persamaan 1 dan 2, maka didapat:

$$V_{rf} = \left(\frac{R_f}{R_1} \right) E_1 \text{ Volt} \dots \dots \dots 3$$

Tegangan output V_o dapat diperoleh dari tegangan di R_f yaitu:

$$V_o = E_1 + V_{rf}$$

$$V_o = E_1 + \left(\frac{R_f}{R_1} \right) E_1$$

$$V_o = \left[1 + \left(\frac{R_f}{R_1} \right) \right] E_1 \text{ Volt} \dots \dots \dots 4$$

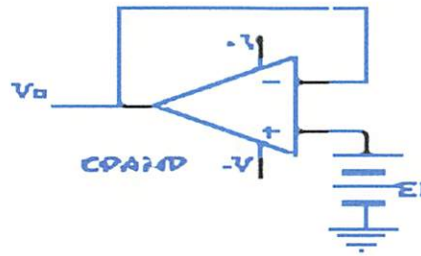
Besar penguatan (gain) adalah tegangan *output* dibanding dengan tegangan inputnya, akan diperoleh:

$$\begin{aligned} A_{o1} &= \left(\frac{V_o}{E_1} \right) \\ &= \left[1 + \left(\frac{R_f}{R_1} \right) \right] \dots \dots \dots 5 \end{aligned}$$

2.6.2. Pengikut Tegangan (*Voltage Follower*)

Pembebanan dari suatu rangkaian terhadap input rangkaian lain apabila tidak seimbang artinya lebih tinggi dari yang diisyaratkan oleh pabrik pembuat komponen akan mempengaruhi kerja dari komponen bahkan rangkaiannya sendiri.

Untuk mengatasi masalah beban ini dapat dipergunakan suatu rangkaian pengikut tegangan (*Voltage Follower*) sebagai pengaman rangkaian tersebut. Rangkaian pengikut tegangan ini disebut juga sebagai rangkaian penguatan satu, penguatan isolasi atau penguat penyangga seperti pada Gambar 2.15 ditunjukkan gambar rangkaian penguat tegangan



Gambar: 2.15. Rangkaian Pengikut Tegangan⁽⁸⁾

Tegangan *input* dihubungkan ke terminal *input* (+), antara tegangan terminal *input* (+) dan terminal *input* (-) mempunyai besar yang sama. Sehingga besar tegangan *output* V_o adalah:

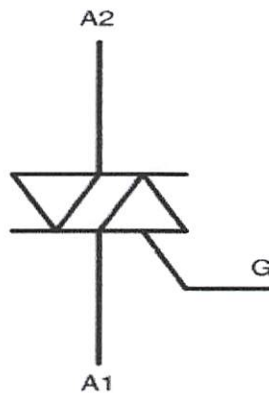
$$V_o = E_1 \dots \dots \dots 6$$

Dari persamaan diatas terlihat jelas bahwa besar tegangan *output* sama besarnya dengan tegangan inputnya maka rangkaian ini disebut rangkaian pengikut tegangan (*Voltage Follower*). Penguatan (gain) diperoleh berdasarkan tegangan *output* dibandingkan dengan tegangan *input* atau dapat dituliskan:

$$A_o = \frac{V_o}{E_1} = 1 \dots \dots \dots 7$$

2.7. Triac (Triode Alternating Current)

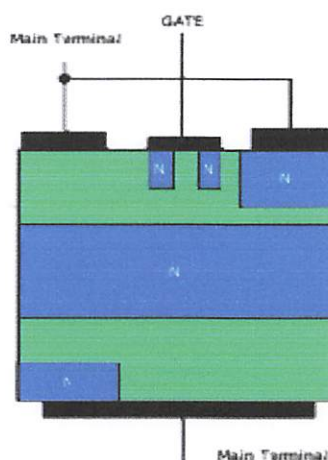
Triac adalah komponen semikonduktor empat lapis (PNPN) dengan tiga terminal; dua terminal utama (MT_1 dan MT_2) dan gerbang (Gate). Arus dapat mengalir antara MT_1 dan MT_2 dan juga antara gerbang (Gate) dan MT_1 . Dengan demikian aliran arus adalah dua arah, dimana MT_1 digunakan sebagai pengukur terminal referensi. Seperti terlihat pada Gambar 2.16 ditunjukkan gambar symbol triac.



Gambar: 2.16. Simbol Triac

Triac dirancang untuk menghantarkan pada kedua tengahan dari bentuk gelombang output. Oleh karena itu, output triac adalah arus bolak-balik. Triac juga dibuat untuk menyediakan cara agar control daya AC ditingkatkan. Karena triac dapat menghantarkan pada kedua tengahan siklus, maka sangat bermanfaat intuk mengontrol beban yang beroperasi pada arus searah.

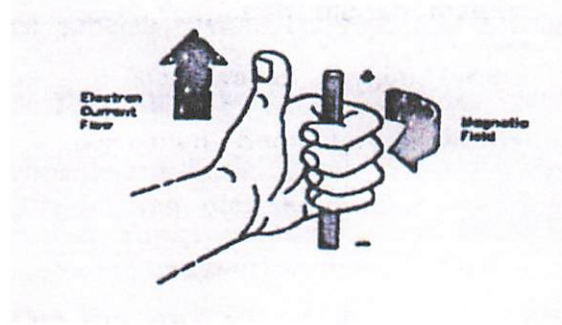
Pada gambar 2.16 diatas triac terdiri dari tiga kaki yaitu: Gate, MT1,MT2, dengan prinsip kerja apabila MT1 diberi forward bias, maka saklar menutup (ON), dan sebaliknya jika MT1 diberi reverse bias menyebabkan saklar S_2 menutup, dengan kata lain triac bekerja secara bergantian. Pada gambar 2.17 ditunjukkan gambar konstruksi symbol triac.



Gambar: 2.17. Konstruksi Simbol Triac

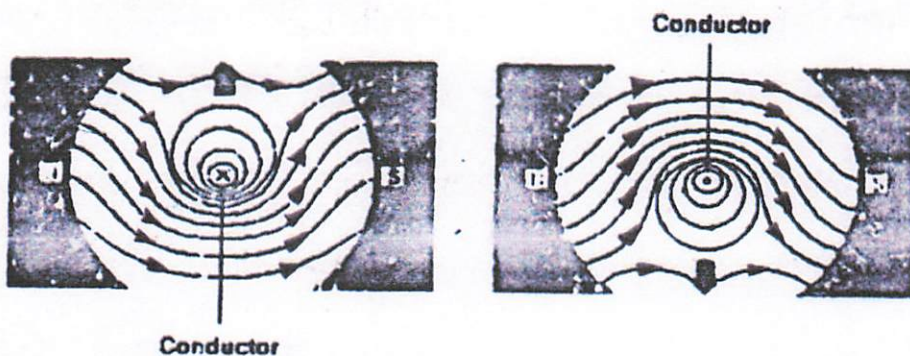
2.8. Motor DC

Setiap arus yang mengalir melalui sebuah konduktor akan menimbulkan medan magnet. Arah medan magnet dapat ditentukan dengan kaidah tangan kiri. Ibu jari tangan menunjukkan arah medan magnet yang timbul, seperti terlihat pada Gambar 2.18 ditunjukkan gambar kaidah tangan kanan



Gambar: 2.18. Kaidah Tangan Kanan

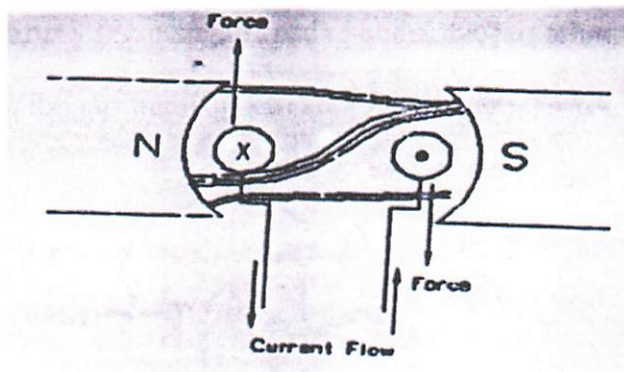
Jika suatu konduktor yang dialiri arus listrik ditempatkan dalam sebuah medan magnet, kombinasi medan magnet akan dialiri arus listrik. Arah aliran arus listrik akan ditunjukkan dengan tanda (x) atau (.). Tanda (x) menunjukkan arah arus listrik mengalir menjauhi pembaca gambar, sedangkan tanda (.) menunjukkan arah arus listrik mendekati pembaca gambar. Pada Gambar 2.9 ditunjukkan gambar konduktor berarus listrik dalam medan magnet.



Gambar: 2.19. Konduktor berarus listrik Dalam medan Magnet

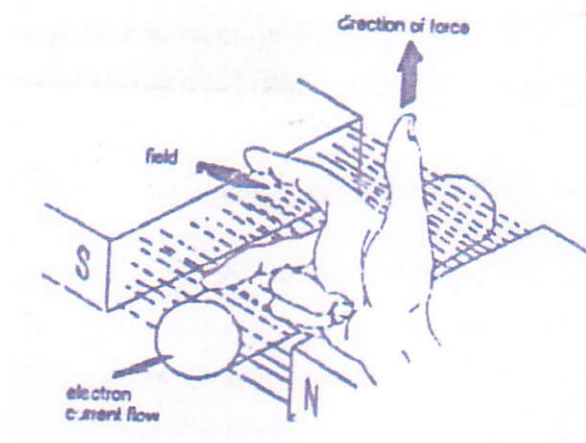
Pada sebelah kiri, arah medan magnet pada sisi atas yang dihasilkan oleh konduktor berlawanan dengan arah medan magnet yang dihasilkan oleh magnet permanen. Sedangkan pada sisi bawah, arah medan magnet yang dihasilkan oleh magnet permanen. Dengan kata lain pada sisi sebelah atas kerapatan *fluks* magnet lebih sedikit dari pada sisi sebelah bawah. Pada gambar sebelah kanan, arah medan magnet pada sisi atas yang dihasilkan oleh konduktor searah dengan arah medan magnet permanen. Sementara pada sisi bawah, arah medan magnet yang dihasilkan oleh konduktor berlawanan dengan arah medan magnet yang dihasilkan oleh magnet permanen. Dengan kata lain, pada sisi sebelah bawah kerapatan *fluks* magnet lebih sedikit dari pada sisi sebelah atas.

Pada sebuah motor DC, konduktor dibentuk menjadi sebuah loop sehingga ada dua bagian konduktor yang berbeda didalam medan magnet pada saat yang sama. Konfigurasi konduktor seperti ini akan menghasilkan distorsi pada medan magnet utama dan menghasilkan gaya dorong pada masing-masing konduktor. Pada saat konduktor ditempatkan pada rotor, gaya dorong yang timbul akan menyebabkan rotor berputar searah dengan jarum jam. Pada Gambar 2.20 ditunjukkan gambar Bergeraknya sebuah motor.



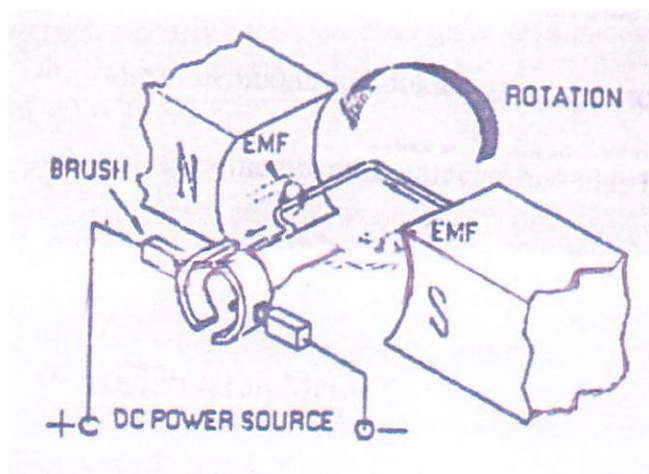
Gambar: 2.20. Bergeraknya Sebuah Motor.

Sebuah cara lagi untuk menunjukan hubungan antara arus listrik yang mengalir didalam sebuah konduktor, medan magnet dan arah gerak adalah dengan menggunakan kaidah tangan kanan, seperti terlihat pada Gambar 2.21 ditunjukkan gambar kaidah tangan kanan.



Gambar: 2.21. Kaidah Tangan Kanan

Kaidah tangan kanan untuk motor menunjukkan arah arus yang mengalir didalam sebuah konduktor yang berbeda dalam medan magnet. Jari tangan menunjukkan arus yang mengalir pada konduktor, jari telunjuk menunjukkan arah medan magnet dan ibu jari menunjukkan arah gaya putar.

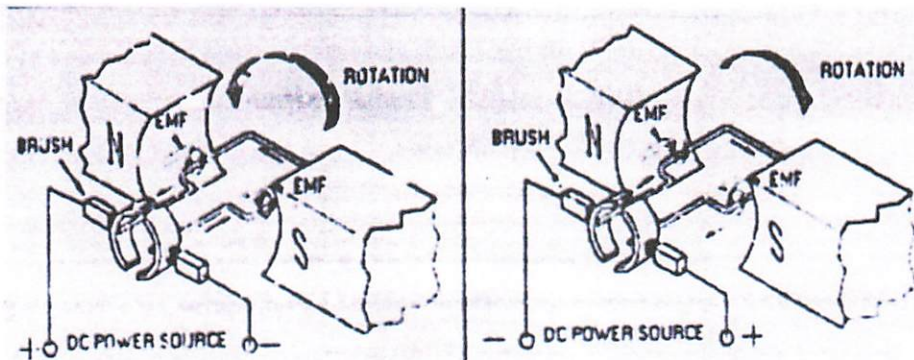


Gambar: 2.22. Konstruksi Dasar Motor DC

Pada Gambar 2.22 ditunjukkan gambar konstruksi dasar motor DC. Tampak sebuah konstruksi dasar motor DC, pada gambar diatas terlihat bawah pada saat terminal motor diberi tegangan DC, maka arus electron akan mengalir melalui konduktor dari terminal

negatif menuju ke terminal positif. Karena konduktor berada diantara medan magnet, maka akan timbul medan magnet juga pada konduktor yang arahnya terlihat pada gambar 2.21. Arah garis gaya medan magnet yang dihasilkan oleh medan magnet permanen adalah dari kutub utara menuju ke kutub selatan. Sementara pada konduktor yang dekat dengan kutub selatan, arah garis gaya magnet di sisi sebelah bawah searah dengan garis gaya magnet permanen, sedangkan di sisi sebelah atas arus garis gaya magnet berlawanan arah dengan garis gaya magnet permanen. Ini menjebakkan medan magnet di sisi sebelah bawah lebih rapat dari pada sisi sebelah atas. Dengan demikian konduktor akan terdorong keatas. Sementara pada konduktor yang dekat dengan kutub utara, arah garis gaya magnet di sisi sebelah atas searah dengan garis gaya magnet permanen sedangkan di sisi sebelah bawah arah garis gaya magnet berlawanan arah dengan garis gaya magnet permanen. Dengan demikian konduktor akan terdorong di bawah dan olehnya konduktor akan membentuk gerakan berputar berlawanan dengan arah jarum jam.

2.8.1. Pengendalian Arah Putaran Motor DC



Gambar: 2.23. Arah Putaran Motor DC

Seperti terlihat pada Gambar 2.23.ditunjukkan gambar arah putaran motor DC. Sebenarnya dari arah kanan ke kiri atau searah jarum jam. Untuk mengubah arah putaran motor DC dari searah jarum jam menjadi berlawanan arah jarum jam dapat di lakukan dengan cara membalik arah arus motor tersebut dengan tegangan sumber, yaitu kutup positif pada motor dihubungkan pada kutub negatif tegangan sumber dan kutub negatif pada motor dihubungkan pada kutub positif tegangan sumber, maka motor DC akan berputar berlawanan arah jarum jam yaitu dari kiri ke kanan.

2.9. Transistor

Transistor merupakan salah satu komponen aktif karena dapat memperkuat sinyal masukan dan menghasilkan suatu sinyal keluaran yang lebih besar. Untuk mengoperasikan sebuah transistor dalam suatu rangkaian linear diperlukan beberapa syarat sebagai berikut :

1. Dioda emitor harus bias maju
2. Dioda kolektor harus dibias balik

Untuk membuat transistor berfungsi dengan baik, perlu diketahui karakteristik transistor dengan mengetahui bentuk kurva transistor dan garis bebannya. Dalam hal ini diketahui fungsi transistor sebagai saklar.

2.9.1. Transistor Sebagai Saklar

Cara yang paling mudah menggunakan sebuah transistor adalah sebagai saklar, artinya transistor dioperasikan pada salah satu dari saturasi atau *cut off* . Jika transistor berada pada titik saturasi, transistor itu seperti sebuah saklar yang tertutup dari kolektor ke emitor. Jika transistor *cut off* maka transistor akan seperti sebuah saklar yang terbuka. Transistor yang difungsikan sebagai saklar diperlihatkan dalam Gambar 2.24. Pada rangkaian tersebut merupakan penjumlahan tegangan disekitar *loop input*, sehingga diperoleh persamaan:

$$I_B \cdot R_B + V_{BE} - V_{BB} = 0 \dots\dots\dots(2-1)$$

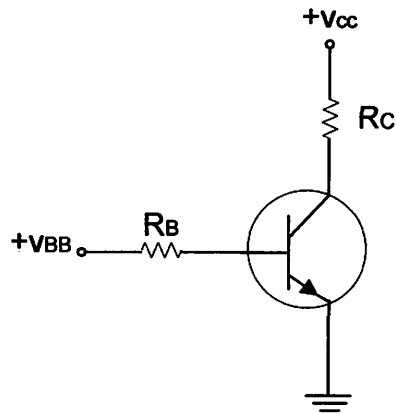
$$I_C \cdot R_C + V_{CE} - V_{CC} = 0 \dots\dots\dots(2-2)$$

Sehingga dengan persamaan (2-1) didapat persamaan untuk mengetahui besar arus pada kutub basis (I_B). Maka persamaan untuk arus pada basis dalam rangkaian transistor sebagai saklar adalah:

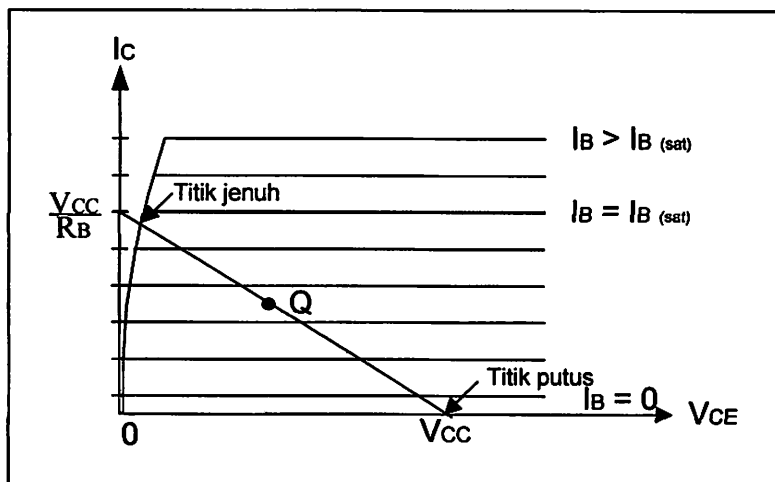
$$I_B = \frac{V_{BB} - V_{BE}}{R_B} \dots\dots\dots(2-3)$$

Jika arus basis lebih besar atau sama besar dengan I_B (Sat), titik kerja Q berada pada ujung atas dari garis beban. Dalam hal ini transistor kelihatan seperti sebuah saklar yang tertutup, sebaliknya jika arus basis nol, transistor bekerja pada ujung bawah dari garis beban, dan transistor kelihatan seperti sebuah saklar yang terbuka. Pada Gambar 2.24

ditunjukkan gambar rangkaian transistor sebagai saklar dan Gambar 2.25 ditunjukkan gambar titik jenuh dan titik putus pada garis beban DC



Gambar: 2.24 . Rangkaian transistor sebagai saklar^[16]



Gambar: 2.25 . Titik jenuh dan titik putus pada garis beban DC^[16]

Titik potong antara garis beban dc dan kuva I_B dikenal sebagai (*cut off*) pada titik ini, arus basis sama dengan nol, dan arus kolektor juga sangat kecil. Ternyata dalam keadaan ini dioda emitor tidak lagi mendapat prategangan maju dan fungsi normal dari transistor menjadi terhenti. Titik jenuh (*saturation*) adalah titik potong dengan kurva I_B pada ujung teratas dari garis beban DC. Pada titik ini, dioda kolektor dapat berada pada

batas kehilangan prategangan balik. Untuk mudahnya titik jenuh diberi koordinat $I_C(t)$ dan dengan nilai resistansi relay yang diketahui sebesar R_{relay} maka dapat :

$$I_{relay} = \frac{V_{CC} - V_C}{R_{relay}} \dots\dots\dots(2-3)$$

Jika $I_{relay} = I_C$ dengan nilai h_{fe} minimum maka nilai I_B minimum yang diperlukan agar transistor dalam keadaan saturasi adalah :

$$I_B = \frac{I_C}{h_{fe}} \dots\dots\dots(2-3)$$

Dengan $V_{be} = 0,7$ maka nilai tahanan R_B

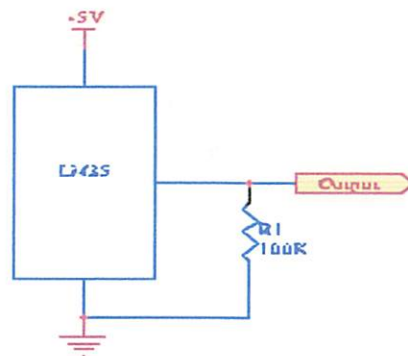
Dapat dicari yaitu :

$$R_B = \frac{V_{BB} - V_{BE}}{I_B} \dots\dots\dots(2-3)$$

Bila arus basis melebihi $I_{B(sat)}$, arus kolektor tidak dapat bertambah lagi karena dioda kolektor tidak berfungsi (tidak mendapat prategangan balik), dengan kata lain merupakan harga maksimum dari arus kolektor yang dapat dihasilkan oleh rangkaian dengan prategangan basis pada tegangan catu dan hambatan kolektor tertentu.

2.10. Tranduser Temperatur atau Suhu (IC LM35)

IC LM35 series merupakan rangkaian integrasi untuk sensor temperatur yang mempunyai tegangan output sebanding dengan derajat celcius ($^{\circ}C$). IC LM35 menghasilkan kenaikan tegangan 10 mV pada outputnya pada setiap kenaikan 1 $^{\circ}C$. IC LM35 mempunyai keuntungan lebih linier dari sensor temperatur yang disesuaikan dengan $^{\circ}C$, sehingga penggunaannya tidak perlu mengurangi besar tegangan dari outputnya. IC LM35 juga tidak perlu banyak mengkalibrasi eksternal / memberikan keakurasian khusus pada temperatur ruang $\pm 1/4^{\circ}C$ dan $\pm 3/4^{\circ}C$, dengan range temperatur antara $-55^{\circ}C$ sampai $+ 150^{\circ}C$. Pada Gambar 2. 26 ditunjukkan gambar rangkaian LM35.



Gambar: 2.26. Rangkaian LM35

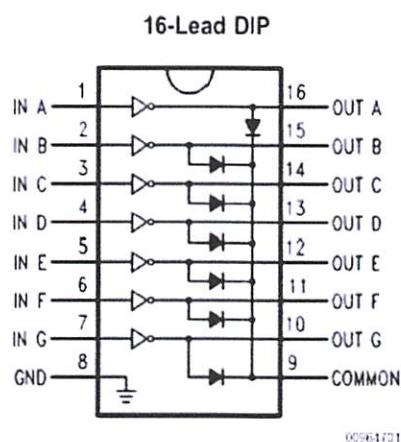
2.11. L 298N

L 289N merupakan driver berjembatan ganda yang memiliki tegangan serta arus yang tinggi. Dua input enable berfungsi mengkondisikan sinyal input pada komponen. Emitor pada transistor terendah di jembatan tergabung bersama-sama dan dikoneksikan pada hambatan luar.

L 298N mampu beroperasi pada tegangan supply hingga 46 V. total arus DC hingga 4 A. memiliki tegangan saturasi yang rendah serta tahan pada kondisi bertemperatur sangat tinggi.

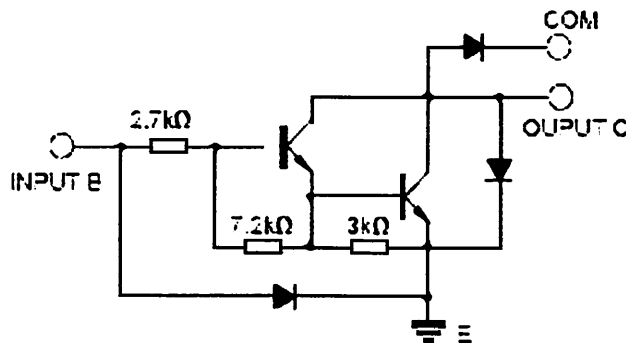
2.12. ULN 2003

Karena Relay tidak langsung dijalankan melalui port parallel maupun PPI 8255 maka diperlukan sebuah driver. Pada Gambar 2.27 ditunjukkan gambar pin pada ULN 2003



Gambar: 2.27. PIN pada ULN 2003⁽⁵⁾

Oleh karena itu dalam skripsi ini dipergunakan jenis IC ULN 2003 yang merupakan sebuah *Darlington Array (7-bit 50V 500mA TTL-input NPN darlington driver)* yang merupakan rangkaian sekumpulan transistor dengan konfigurasi Darlington sehingga mempunyai penguatan arus yang besar. Pada Gambar 2.28 ditunjukkan gambar rangkaian pada setiap driver ULN 2003



Gambar: 2.28. Rangkaian Pada Setiap Driver ULN 2003⁽⁵⁾

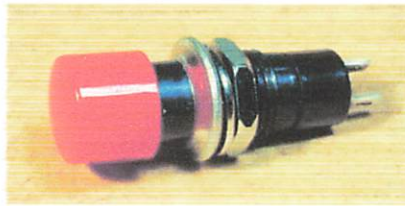
Setiap output pada ULN 2003 dapat dibebani 500mA serta dilengkapi dengan *suppression diode*. Diode ini berfungsi untuk mencegah kickback, yaitu transisi yang terjadi pada koil relay (beban induktif) saat relay dimatikan. Tegangan balik dari kickback sangat besar dan dapat mengakibatkan kerusakan pada transistor.

2.13. Seven Segment

Pada dasarnya *display seven segment* terdiri dari 7 (tujuh) dioda yang tersusun membentuk suatu konfigurasi angka. Terdapat dua macam seven segment yaitu: *common anoda* dan *common katoda*. Pada *common anoda* berarti anoda-anoda tersebut dihubungkan menjadi satu dan diberi tegangan *high*, sehingga untuk mengaktifkan dioda tersebut pada katodanya diberi tegangan *low*. Sebaiknya *common katoda* berarti katoda dari dioda-dioda *seven segment* dihubungkan menjadi satu dan diberi tegangan *high*, seperti pada Tabel 2.4 ditunjukkan tabel konfigurasi display seven segment common anoda dan pada Gambar 2.29 ditunjukkan gambar bentuk fisik dan tampilan seven segment.

2.14. Push Button

Sakelar tekan dioperasikan dengan cara menekan sebuah tombol. Dengan cara menekan tombol kontak-kontak akan tertekan hingga saling bersentuhan dan saklar menutup. Saklar ini dapat bekerja untuk membentuk (atau memutuskan) sambungan selama sekejap atau menguncinya (*latching*). Terlihat pada Gambar 2.30 ditunjukkan gambar bentuk fisik dari saklar tekan (Push Button).



Gambar: 2.30. Push Button

BAB III
PERANCANGAN
DAN PEMBUATAN
ALAT

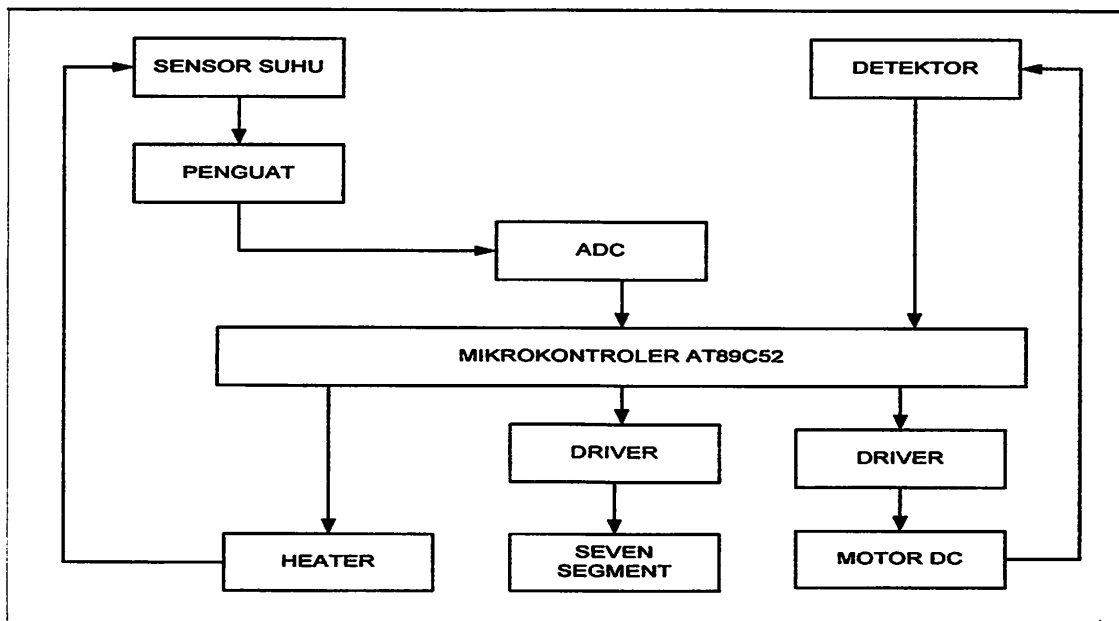
BAB III

PERANCANGAN DAN PEMBUATAN ALAT

3.1. Gambaran Umum Sistem.

Pada bab ini akan dijelaskan mengenai perancangan dan pembuatan alat pengawet telur segar menggunakan mikrokontroler AT89C52 sebagai salah satu komponen utama yang inputnya sebagai sumber data.

Langkah awal yang dilakukan adalah menentukan tujuan sistem. Perangkat utama dari sistem pengawet telur segar adalah sistem mikrokontroler AT89C52. Perangkat keras lainnya terdiri dari beberapa bagian yaitu unit pengubah data dari analog ke digital (ADC), rangkaian sensor, rangkaian seven segment, serta rangkaian driver motor. Pada Gambar 3.1 ditunjukkan gambar blok diagram alat pengawet telur segar:



Gambar 3.1 Blok Diagram Alat Pengawet Telur Segar.

3.1.1. Cara Kerja Dari Blok Diagram Sistem adalah:

Mula-mula sensor posisi mendeteksi posisi keranjang telur yang disiapkan pada posisi limit atas, posisi ini dimana posisi pengambilan dan peletakan telur. Sensor suhu mendeteksi suhu larutan apakah sudah berada pada suhu 50 derajat celcius, bila belum alat pemanas akan diaktifkan melalui rangkaian relay, bila suhu sudah sesuai maka driver motor akan menggerakkan motor agar keranjang telur bergerak turun memasuki larutan sedemikian rupa sehingga telur dalam keranjang terendam semua, dalam hal ini dibatasi dengan adanya sensor posisi limit bawah. Sesaat setelah sensor posisi limit bawah melaporkan bawah posisi keranjang telur berada pada posisi bawah maka mikrokontroler AT89C52 akan memulai menghitung waktu perendaman sampai dengan satu menit.

Bersamaan dengan ini mikrokontroler AT89C52 mengatur suhu larutan agar senantiasa berada pada suhu 50 - 60 derajat celcius. Sementara itu rangkaian display seven segment menampilkan perhitungan suhu serta penghitungan waktu perendaman dengan tepat pada saat itu juga. Setelah satu menit telur di rendam maka motor digerakan untuk mengangkat keranjang telur pada posisi limit atas, sesampai pada limit atas keranjang telur berhenti selama satu menit agar larutan yang meliputi atau melapisi kulit telur meresap dengan sempurna, posisi ini merupakan akhir dari proses perendaman telur.

3.1.2. Penjelasan Tiap-tiap Blok

1. Sensor suhu

Digunakan ssebagai alat pendeteksi larutan yang dimasukan dalam larutan untuk mendapatkan pengukuran yang lebih akurat.

2. Mikrokontroller.

Sebagai unit pemeroses sentral dengan tegangan suplay 5 V DC dan sebagai unit dari keseluruhan sistem pengawetan telur.

3. ADC

Berfungsi untuk mengkonversikan sinyal dari sensor suhu menjadi data digital yang bias dibaca oleh mikrokontroler.

4. Driver.

Berfungsi untuksebagai penguat arus, untuk menyalakan seven segment.

5. **Sensor Posisi.**

Pendeteksi posisi yang digunakan adalah mikro switch yang diletakan pada posisi yang sejajar dengan posisi keranjang telur, sehingga pergerakan dari keranjang telur tetap berada pada daerah diantara kedua sensor.

6. **Buffer atau Penguat.**

Berfungsi untuk mengkonversikan sinyal dari sensor suhu yang bias di baca oleh ADC.

7. **Motor DC**

Berfungsi untuk menggerakkan keranjang telur dan untuk menggerakkan semua sistem pengawetan telur.

8. **Alat Pemanas.**

Berfungsi untuk memanaskan cairan parafin sesuai dengan besar suhu yang digunakan.

9. **Seven segment.**

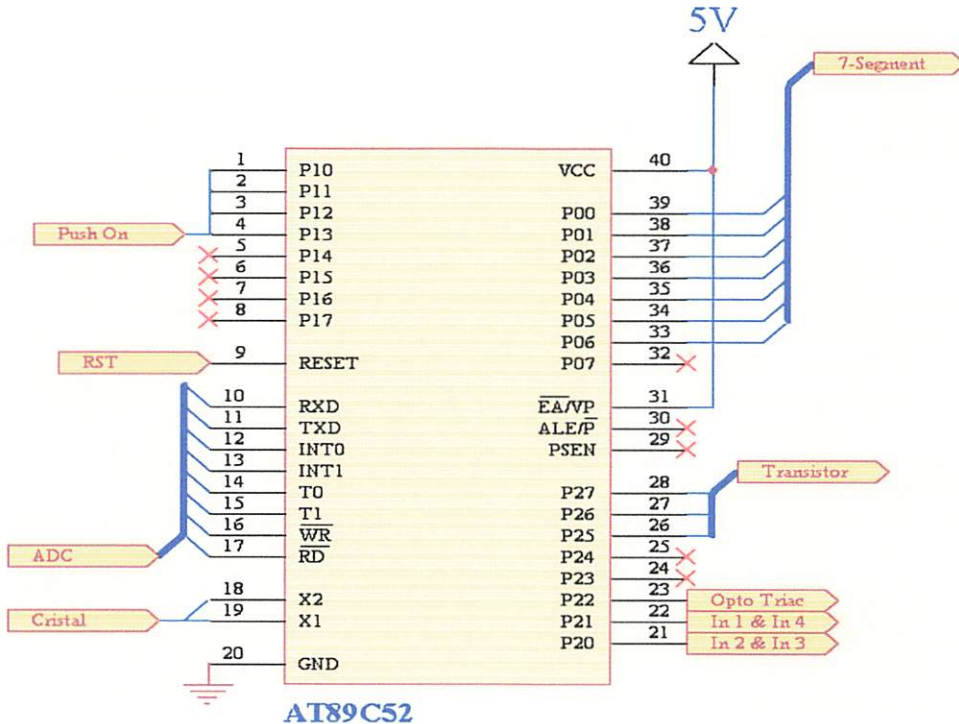
Berfungsi untuk menampilkan angka

3.2. Perancangan Hardware

Bagian ini menguraikan perencanaan perangkat keras yang meliputi perencanaan:

- ❖ Sistem perencanaan, terdiri dari: Mikrokontroler AT89C52, ADC, Seven Segment, Relay, Driver, Motor DC, Sensor suhu, serta Buffer atau Penguat.

3.2.1. Sistem Mikrokontroler AT89C52



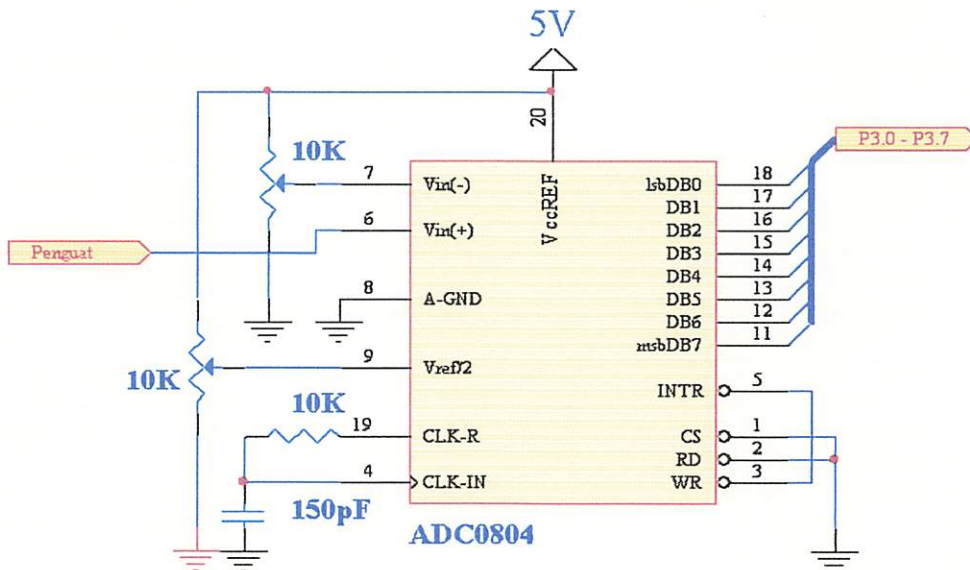
Gambar 3.2. Rangkaian Mikrokontroler AT89C52

Pada Gambar 3.2 ditunjukkan gambar rangkaian Mikrokontroler AT89C52. Rangkaian ini digunakan untuk mendapatkan rangkaian yang praktis dan ringkas. Maka untuk mengelolah data dari sistem pengawetan telur digunakan mikrokontroler AT89C52 yang merupakan IC Mikrokontroler dengan fasilitas EEPROM sebagai tempat penyimpanan program, sehingga alat ukur menjadi sederhana. Mikrokontroler AT89C52 memiliki 4 port masing-masing port digunakan sebagai berikut:

- Port 1.0 – Port 1.3 digunakan untuk inputan push button.
- Vcc dihubungkan dengan tegangan sebesar + 5V sesuai dengan tegangan operasi *chip* tunggal yang diijinkan dari *data sheet*.
- *Reset* digunakan untuk *mereset* program kontrol MCU, dimana MCU memiliki masukan *aktif high*.

- GND dihubungkan ke *ground* catu daya.
- Port 0.0 – Port 0.6 dihubungkan ke ULN 2003, sebagai output untuk seven segment.
- Port 2.7, Port 2.6, dan Port 2.5 dihubungkan ke transistor sebagai output untuk seven segment.
- RXD, TXD, INTO, INTI, T0, TI, WR, dan RD untuk komunikasi serial dengan ADC.
- Kristal yang digunakan dalam mikrokontroler ini adalah 11,0592 MHz, hal ini berpengaruh pada kecepatan pengiriman sinyal data komunikasi serial. Kristal dan kapasitor C_1 dan C_2 yang masing-masing bernilai 33 pF, akan mengaktifkan pulsa clock yang menjadi penggerak bagi seluruh operasi internal MCU (*Aplication Note AT89C52*) *In Circuit Programming*).
- P 2.1 dan P 2.0 digunakan untuk penggerak driver motor.
- P 2.2 berfungsi untuk output untuk heater.

3.2.2. ADC (Analog Digital Converter)



Gambar 3.3. Rangkaian ADC 0804

Unit interface analog ini menggunakan ADC 0804, yaitu ADC 8 bit yang membutuhkan sumber tegangan +5 volt. ADC ini didesain pabrik agar compatible dengan sistem mikrokontroler dalam arti ADC dapat disusun secara “*mapped Memory*”.

Untuk keperluan itu ADC dilengkapi dengan saluran RD, WR, CS, dan INTR, dan dapat dihubungkan dengan sistem mikrokontroler. Pengkonversian suatu besaran tegangan analog tertentu kedalam besaran biner, controller akan melaksanakan instruksi penulisan semu (*dummy write*) ke alamat ADC tersebut. Setelah proses konversi selesai maka saluran INTR akan “*low*” yang membuat controller ter-interrupt dan selanjutnya akan melaksanakan instruksi baca dari alamat ADC tersebut. Saluran RD dan CS menjadi “*Low*” sehingga data yang disalurkan ke controller melalui saluran data (selama RD = 1, saluran output data akan “*high impedance*”.

Desain yang digunakan pada unit ini sedikit berbeda. Disini digunakan suatu port input dari unit mikrokontroller. Saluran CS dihubungkan dengan port PB 4 dan RD di-ground sehingga ADC selalu terpilih dan saluran data selalu terhubung ke port input (tidak pernah berada dalam keadaan “*high impedance*”). Saluran INTR dihubungkan dengan port PC 0 (PPI 8255). Saluran WR dihubungkan dengan port PB 5 dan berfungsi sebagai saluran “*start conversion*”.

Rangkaian resistor 10 K Ω dan kapasitor 150 Pf digunakan untuk menghasilkan pulsa clock dengan frekuensi 640 Khz. Dengan frekuensi ini, waktu konversi yang dibutuhkan ADC adalah sekitar 100 μ s.

Rangkaian ADC dapat kita lihat pada Gambar 3.3. Terlihat bawah rangkaian ini mempunyai dua buah ground, yaitu ground digital dan ground analog. Seluruh bagian rangkaian yang berhubungan dengan bagian digital menggunakan ground digital, demikian halnya dengan bagian analog. Kedua ground ini bertemu hanya pada satu titik.

Resolusi ADC menjadi jumlah bit keluarannya, semakin banyak bit keluaran maka makin kecil nilai resolusi yang dihasilkan. Faktor yang terpenting dalam konversi adalah resolusi, kecepatan konversi dan pemwaktu. Resolusi yang tinggi di dapat dari tegangan output maksimal (tegangan referensi) dibagi dua pangkat “n” dan dikurangi 1, dimana “n” sama dengan jumlah bit, dengan rumus sebagai berikut:

$$\begin{aligned}
 V_{perstep} &= \frac{V_{max}}{2^n - 1} \\
 &= \frac{5}{2^8 - 1} \\
 &= \frac{5}{256 - 1} \\
 &= \frac{5}{255} \\
 &= 0.0196 \text{ volt}
 \end{aligned}$$

Untuk V_{out} ADC dapat diketahui yaitu:

$$\begin{aligned}
 V_{out} &= \frac{V_{analog}}{V_{perstep}} \\
 &= \frac{3}{0.0196} \\
 &= 153,06 = 153 \\
 &= 10011001 = 99H
 \end{aligned}$$

Pada Tabel 3.1 ditunjukkan tabel hubungan antara ADC 0804 dengan mikrokontroler AT89C52

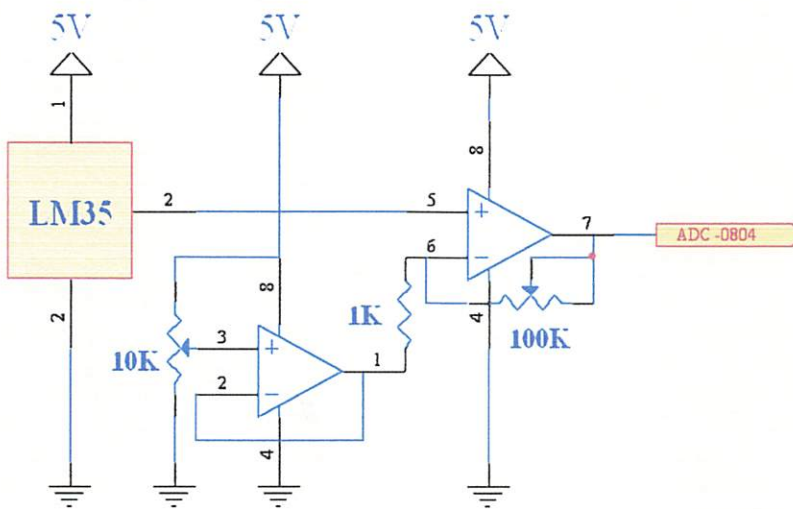
Tabel 3.1 Hubungan Antara ADC 0804 dengan Mikrokontroler AT89C52

ADC 0804	AT89C52
LSB DB0	RXD
DB1	TXD
DB2	INT0
DB3	INT1
DB4	TO
DB5	TI
DB6	WR
MSB DB7	RD

3.2.3. Perancangan Rangkaian Sensor Suhu LM35

Pada perancangan alat ini sensor yang digunakan adalah sensor suhu LM35 yang berfungsi sebagai pengaturan suhu pada bejana yang dimana bejana tersebut dibuat sebagai tempat penyimpanan parafin cair. Sensor suhu (LM35) ini memiliki keluaran tegangan linier sebesar $10\text{mV}/^\circ\text{C}$.

Pada Gambar 3.4 ditunjukkan gambar rangkaian sensor suhu LM35.



Gambar 3.4. Rangkaian Sensor Suhu

Didalam rangkaian LM35 terdapat R dan C yang nilainya ditentukan berdasarkan datasheet. Dimana fungsi R dan C digunakan untuk menghilangkan gangguan elektromagnetis yang dapat ditimbulkan oleh frekwensi pemancar, frekwensi listrik dan gangguan luar lainnya.

Sensor suhu LM35 yang terdapat pada rangkaian ini hanya 1 buah, sensor tersebut diletakan di samping bejana yang memanaskan parafin cair oleh heater maka akan timbul perbedaan suhu pada sensor tersebut.

Untuk menghitung tegangan output dari sensor ini pada saat membaca temperatur adalah:

$$V_{out} = \text{Temp} \times 10 \text{ mV}/^{\circ}\text{C}$$

Dimana:

$$V_{out} = \text{Tegangan output dari sensor LM35 (volt)}$$

$$\text{Temp} = \text{Besarnya suhu yang dibaca oleh sensor (}^{\circ}\text{C)}$$

Sebagai contoh suhu adalah 35°C maka tegangan dari sensor adalah:

$$V_{out} = \text{Temp} \times 10 \text{ mV}/^{\circ}\text{C}$$

$$V_{out} = 35^{\circ}\text{C} \times 10 \text{ mV}/^{\circ}\text{C}$$

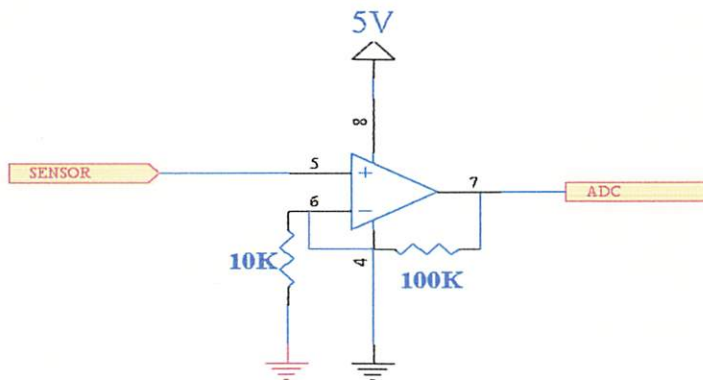
$$V_{out} = 350 \text{ mV}$$

Karena hasil dari besaran temperatur ke besaran listrik masih dalam bentuk sinyal analog, maka sebelum diinputkan ke ADC terlebih dahulu sinyal tersebut dikuatkan dengan menggunakan Op-Amp.

Sensor ini sama seperti dengan HSM20G yang dimana sensor ini dihubungkan dahulu dengan pengkondisi sinyal lalu di teruskan ke ADC 0804 sebelum dimasukkan kedalam Mikrokontroler.

3.2.4. Perancangan Rangkaian Pengkondisi Sinyal (Op-Amp)

Untuk menaikkan resolusi pembacaan data suhu, maka output dari sensor diumpankan ke suatu rangkaian penguat *non inverting* dengan menggunakan IC *Op-Amp LM358*, hal ini dibutuhkan karena output yang dihasilkan oleh sensor masih sangat kecil, untuk itu maka dibutuhkan suatu rangkaian untuk memperkuat output dari sensor tersebut. Untuk lebih jelasnya dapat dilihat pada Gambar 3.5 ditunjukkan gambar rangkaian penguat non-inverting



Gambar 3.5. Rangkaian Penguat Non-Inverting

Karena keluaran tegangan dari sensor adalah $10 \text{ mV}/^\circ\text{C}$, maka besar tegangan ini adalah tidak memenuhi untuk dapat mengubah resolusi satu bit pada ADC sedangkan resolusi ADC 0804 dengan V_{ref} sama dengan 5 volt adalah:

$$\text{Gain} = \frac{R_f}{R_1} + 1$$

Sebagai contoh penguatan LM35, karena keluaran tegangan dari sensor per 1°C adalah $10 \text{ mV}/^\circ\text{C}$ maka untuk menghitung tegangan output dari sensor ini pada saat membaca temperature adalah:

$$V_{\text{out}} = \text{Temp} \times 10 \text{ mV}/^\circ\text{C}$$

Dimana:

V_{out} = Tegangan output dari sensor LM35 (volt)

Temp = Besarnya suhu yang dibaca oleh sensor ($^{\circ}\text{C}$)

Sebagai contoh ketika suhu perendaman telur ayam dalam paraffin cair 50°C maka tegangan dari sensor adalah:

$$V_{out} = \text{Temp} \times 10 \text{ mV}/^{\circ}\text{C}$$

$$V_{out} = 50^{\circ}\text{C} \times 10 \text{ mV}/^{\circ}\text{C}$$

$$V_{out} = 500 \text{ mV}$$

Dapat diketahui tegangan keluaran yang dihasilkan sensor adalah 500 mV maka dengan demikian dapat diketahui penguatan yang dibutuhkan untuk mencapai ke ADC, adalah sebagai berikut:

$$\text{Tegangan dari sensor} = 500 \text{ mV} \longrightarrow 0,500 \text{ V}$$

$$\text{Tegangan ADC} = 5 \text{ V}$$

Maka didapat:

$$\frac{V_{out}}{V_{in}} = \frac{5}{0,500} = 10 \text{ kali}$$

Maka dengan demikian dapat diketahui bahwa penguatan yang dibutuhkan untuk dapat mengubah resolusi satu bit pada ADC adalah 10 kali.

$$\text{Gain} = \frac{R_f}{R_1} + 1 = 10 \text{ kali}$$

Diketahui:

$$R_f = 100 \text{ K}\Omega$$

$$R_1 = \dots?$$

$$\text{Gain} = \frac{R_f}{R_1} + 1 = 10 \text{ kali} \longrightarrow 9 = \frac{100}{R_1}$$

$$R_1 = \frac{100}{9} = 11.11$$

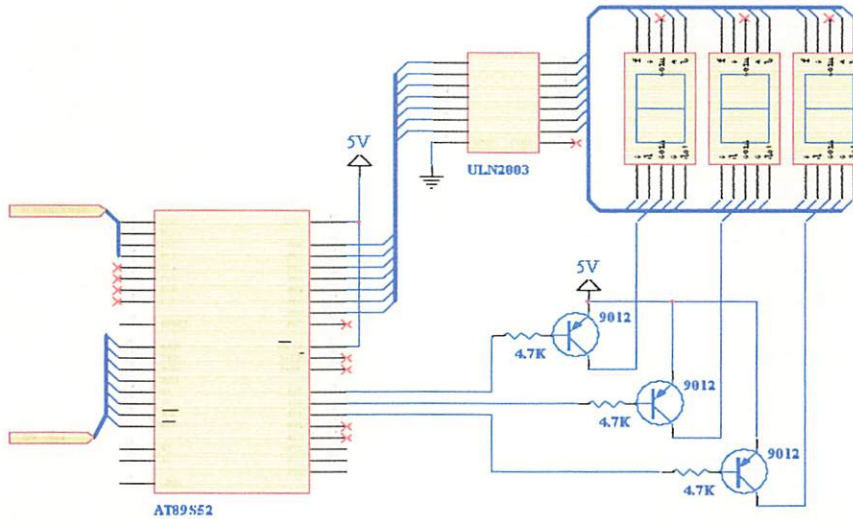
Dengan demikian dapat diketahui bahwa nilai $R_1 = 11.11 \text{ K}\Omega$

$$\text{Gain} = \frac{R_f}{R_1} + 1$$

$$\text{Gain} = \frac{100}{11.11} + 1 = 10 \text{ kali}$$

Karena nilai hambatan sebesar $11.11 \text{ K}\Omega$ tidak ada di pasaran, maka pada perancangan alat ini digunakan tahanan dengan nilai $10 \text{ K}\Omega$.

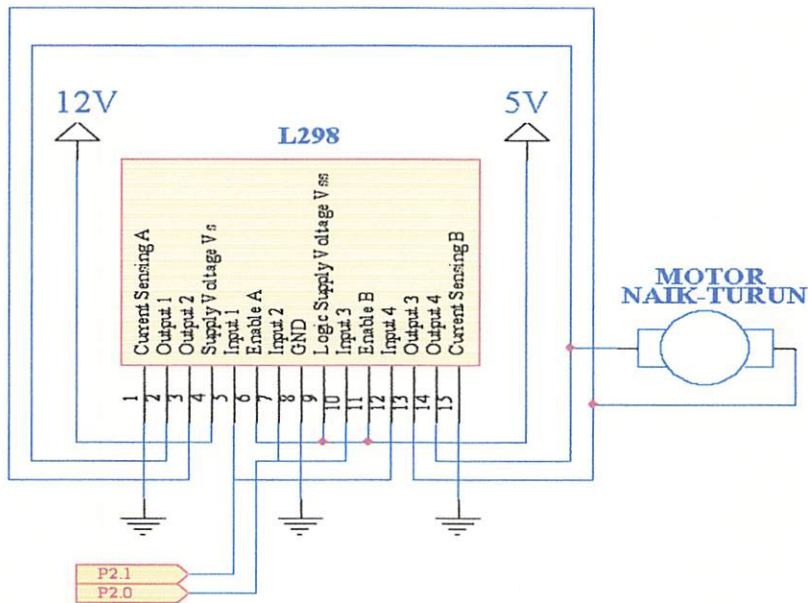
3.2.5. Driver Seven Segment



Gambar 3.6. Rangkaian Driver Seven Segment

Pada Gambar 3.6 ditunjukkan gambar rangkaian driver seven segment. Display seven segment digunakan sebagai indikator suhu larutan parafin cair dalam satuan derajat celsius dan sebagai tampilan waktu lamanya perendaman telur dalam satuan menit dan detik. Dalam perancangan ini Port 0.0 – Port 0.6 dari mikrokontroler akan dihubungkan dengan Pin driver (ULN 2003) yaitu: Pin 1 – Pin 7 yang digunakan untuk masukan sedangkan Pin 10 – Pin 16 digunakan untuk keluaran ke display seven segment. Seven segment yang digunakan dalam rangkaian ini adalah seven segment common anoda.

3.2.6. Driver Motor



Gambar 3.7. Rangkaian driver Motor

Pada Gambar 3.7 ditunjukkan gambar rangkaian driver motor. Driver Motor berfungsi untuk menaikkan dan menurunkan keranjang telur ke dalam cairan parafin. Driver motor ini dihubungkan pada pin mikrokontroler P2.1 dan P2.0.

Apabila:

pada saat $P2.1 = 0$ dan $P2.0 = 0$ maka driver motor akan stop.

Pada saat $P2.1 = 0$ dan $P2.0 = 1$ maka driver motor akan ke kiri (naik).

Pada saat $P2.1 = 1$ dan $P2.0 = 0$ maka driver motor akan ke kanan (turun)

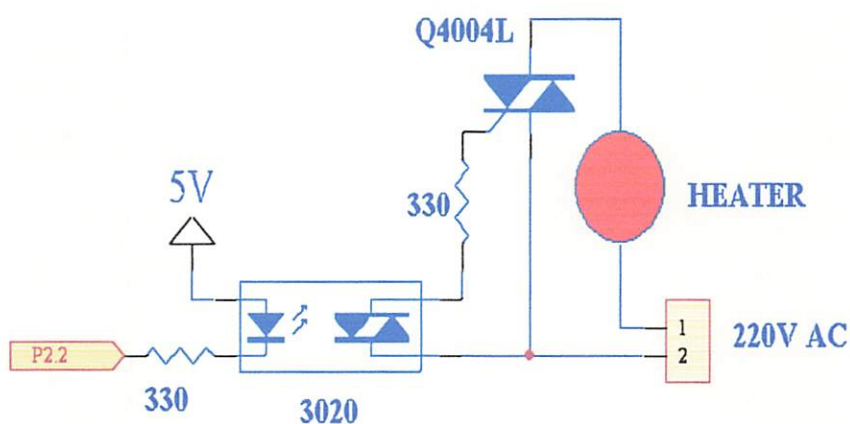
Pada saat $P2.1 = 1$ dan $P2.0 = 1$ maka driver motor akan brake atau rem (stop).

Pada Tabel 3.2 ditunjukkan tabel kebenaran driver motor

Tabel 3.2. Tabel Kebenaran Driver Motor

P2.1	P2.0	Kondisi
0	0	stop
0	1	Kiri (Naik)
1	0	Kanan (Turun)
1	1	Brake/rem (Stop)

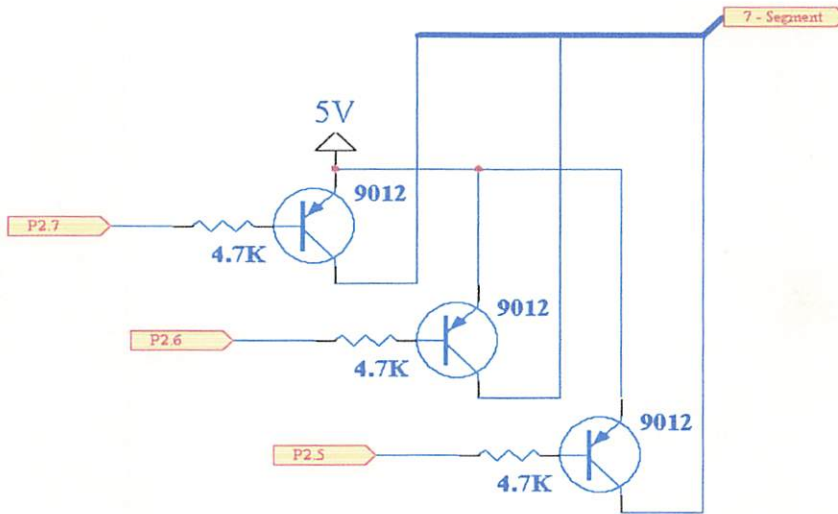
3.2.7. Driver Heater



Gambar 3.8. Rangkaian Driver Heater

Pada Gambar 3.8 ditunjukkan gambar rangkaian driver heater. Rangkaian Driver Heater ini menggunakan komponen *opto triac* dan *triac*. Rangkaian driver heater ini di hubungkan dengan pin mikrokontroler P2.2. rangkaian ini berfungsi seperti saklar (Elektronik) yang menghubungkan dan memutuskan arus dari jala-jala listrik ke heater yang mempunyai tegangan power supply 5V.

3.2.8. Rangkaian Relay



Gambar 3.9 Rangkaian Relay

Pada gambar 3.9 ditunjukkan gambar rangkaian relay. Rangkaian relay digunakan untuk mengontrol bagian pemanas, pemanas akan diaktifkan sesuai dengan besaran suhu tertentu dan selalu dikontrol perubahannya. Apabila suhu telah melebihi dari yang diinginkan, maka pemanas secara otomatis dimatikan, begitu pula sebaliknya.

Transistor 9013 adalah transistor jenis PNP, apabila ada kondisi tinggi pada masukan basisnya, maka transistor akan berada dalam keadaan mati. Dan sebaliknya apabila ada kondisi rendah pada basis dari transistor, maka transistor akan berada dalam keadaan hidup yang menyebabkan aktifnya relay, sehingga akan menyebabkan aktifnya pemanas.

Kaki-kaki transistor dihubungkan pada pin mikrokontroler P2.7, P2.6, P2.5 yang berfungsi untuk menguatkan arus.

Relay ini digunakan membutuhkan transistor PNP 9012. Diketahui dari datasheet :
 $I_c = 50 \text{ mA}$, $\beta = 60$, $V_{be} = 0,7$ sehingga:

Mencari R dan I baban :

$$I_c = \text{beban} \\ = 50 \text{ mA}$$

$$I_b = \frac{I_c}{\beta}$$

$$= \frac{50}{60}$$

$$= 0,833$$

Maka R_b adalah:

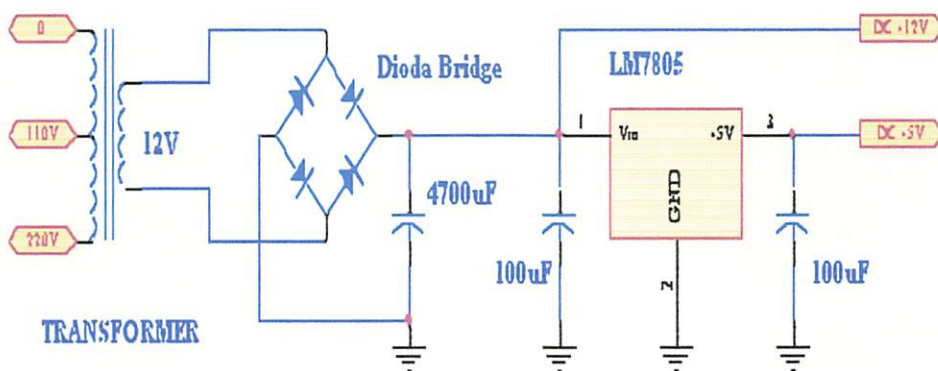
$$R_b = \frac{V - V_{be} (sat)}{I_b}$$

$$R_b = \frac{5 - 0,7}{0,833}$$

$$= 5,1 \text{ K}\Omega$$

Dari hasil perhitungan diatas diperoleh nilai R_b sebesar $5,1 \text{ K}\Omega$, maka disesuaikan dengan nilai R yang ada pada pasaran yaitu $4,7 \text{ K}\Omega$

3.2.9. Power Supplay

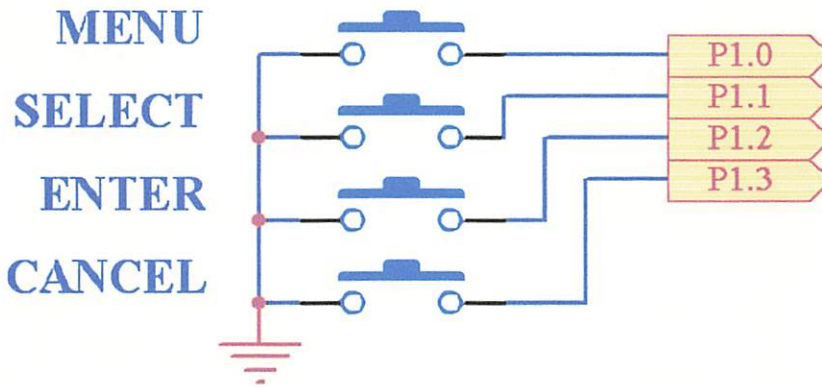


Gamabar 3.10. Rangkaian Power Supplay

Pada Gambar 3.10 ditunjukkan gambar rangkaian power supplay. Tegangan Power Supplay berfungsi untuk memberikan arus masukan pada tiap tiap komponen agar komponen bisa bekerja. Power Supplay ini mempunyai tegangan jala-jala sebesar 220V dan tegangan keluaran sebesar 5V dan 12V. Komponen yang digunakan pada rangkaian

power supply ini adalah: Trafo (*Step Down*) 12 V, *Diode Bridge*, Filter, *regulator/stabilizer*.

3.2.10. Push Buttom

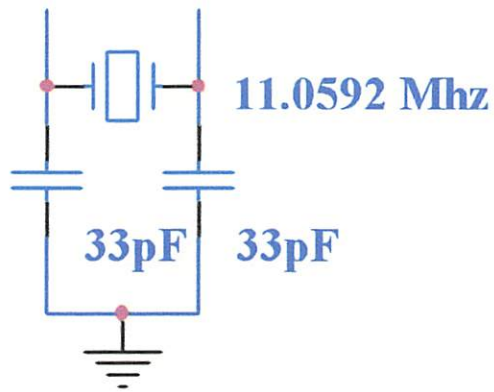


Gambar 3.11. Rangkaian Push Buttom

Pada Gambar 3.11 ditunjukkan gambar rangkaian push buttom. Rangkaian Push Buttom ini sebagai data masukan ke mikrokontroler. Perinsip kerja dari PB ini sama seperti keyped yang outputnya sama dengan kode biner yang menjadi acuan mikrokontroler. Misalkan PB ditekan maka akan berhubungan dengan common dan kirim ke MC dalam bentuk biner. Kondisi tidak adanya penekanan tombol diatur dengan adanya kondisi logika high (1) dan sebaiknya bila tombol ditekan maka port P1.0, P1.1, P1.2, P1.3 akan mendapatkan logika low (0).

3.2.11. Osilator

Semua keluarga MCS-51 mempunyai clock (rangkaian osilator) didalam chipnya sendiri yang disebut *on-chip* osilator. Cara mengakses clock internal yang terdapat pada chip mikrokontroler yaitu sebuah Kristal pin-pin Xtal1 dan Xtal2 dengan 2 kapasitor yang dihubungkan ke ground. Dalam minimum sistem ini, menggunakan kristal 11,0592 MHz dan $C1 = C2$ sebesar 33 pF. Pada Gambar 3.12 ditunjukkan gambar rangkaian clock.



Gambar 3.12 Rangkaian Clock

Dengan menggunakan nilai Kristal diatas maka dapat dihitung waktu yang diperlukan untuk satu siklus mesin.

Diketahui : $f = 12 \text{ MHz}$

Sehingga :

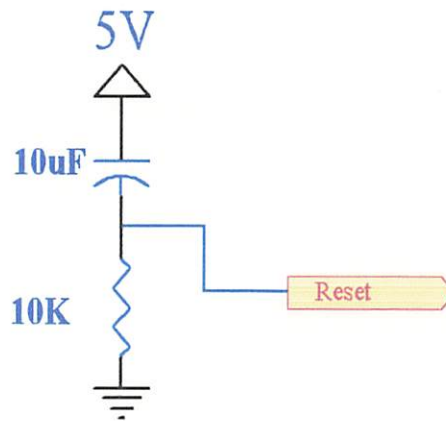
$$T = \frac{1}{f \text{ kristal}}$$

$$T = \frac{1}{12 \text{ MHz}}$$

$$T = 0,083 \cdot 10^{-8}$$

3.2.12. Perancangan Rangkaian Reset

Pin reset pada mikrokontroler merupakan aktif high (1). Pulsa transisi dari low (0) dan High (1) akan mereset mikrokontroler menuju alamat 0000H. Pin reset dihubungkan dengan rangkaian power on reset, seperti pada Gambar 3.13 ditunjukkan gambar rangkain reset untuk MCU AT89C52.



Gambar 3.13. Rangkaian Reset Untuk MCU AT89C52⁽²⁾

Karena Kristal yang digunakan mempunyai frekuensi sebesar 11,0592 MHz, maka satu periode membutuhkan waktu sebesar:

$$\begin{aligned}
 T &= \frac{1}{F_{XTAL}} \\
 &= \frac{1}{11,0592 \text{ MHz}} \text{ S} \\
 &= 9,042 \times 10^{-8} \text{ S}
 \end{aligned}$$

Sehingga waktu minimal logika tinggi yang dibutuhkan untuk mereset mikrokontroler adalah:

$$\begin{aligned}
 \text{Reset} &= r \times \text{periode yang dibutuhkan} \\
 &= 9,0424 \times 10^{-8} \times 24 \\
 &= 2,170 \mu\text{s}
 \end{aligned}$$

Jadi mikrokontroler membutuhkan waktu minimal 2,170 μ s untuk mereset. Waktu minimal inilah yang dijadikan pedoman untuk menentukan nilai R dan C. dari persamaan konstanta waktu $\tau = R \times C$ dan jika nilai R ditentukan sebesar 10 K Ω , maka nilai C adalah:

$$\begin{aligned} C &= \frac{\tau}{R} \\ &= \frac{2,170 \times 10^{-6}}{10 \times 10^{-3}} \\ &= 2,170 \times 10^{-12} \text{ F} \end{aligned}$$

Kapasitor minimal yang dibutuhkan adalah 2,170 pF. Dengan menggunakan kapasitor sebesar 10 μ F, maka akan menjamin waktu reset diatas nilai minimal waktu yang dibutuhkan untuk mereset mikrokontroler.

3.3. Perancangan Software

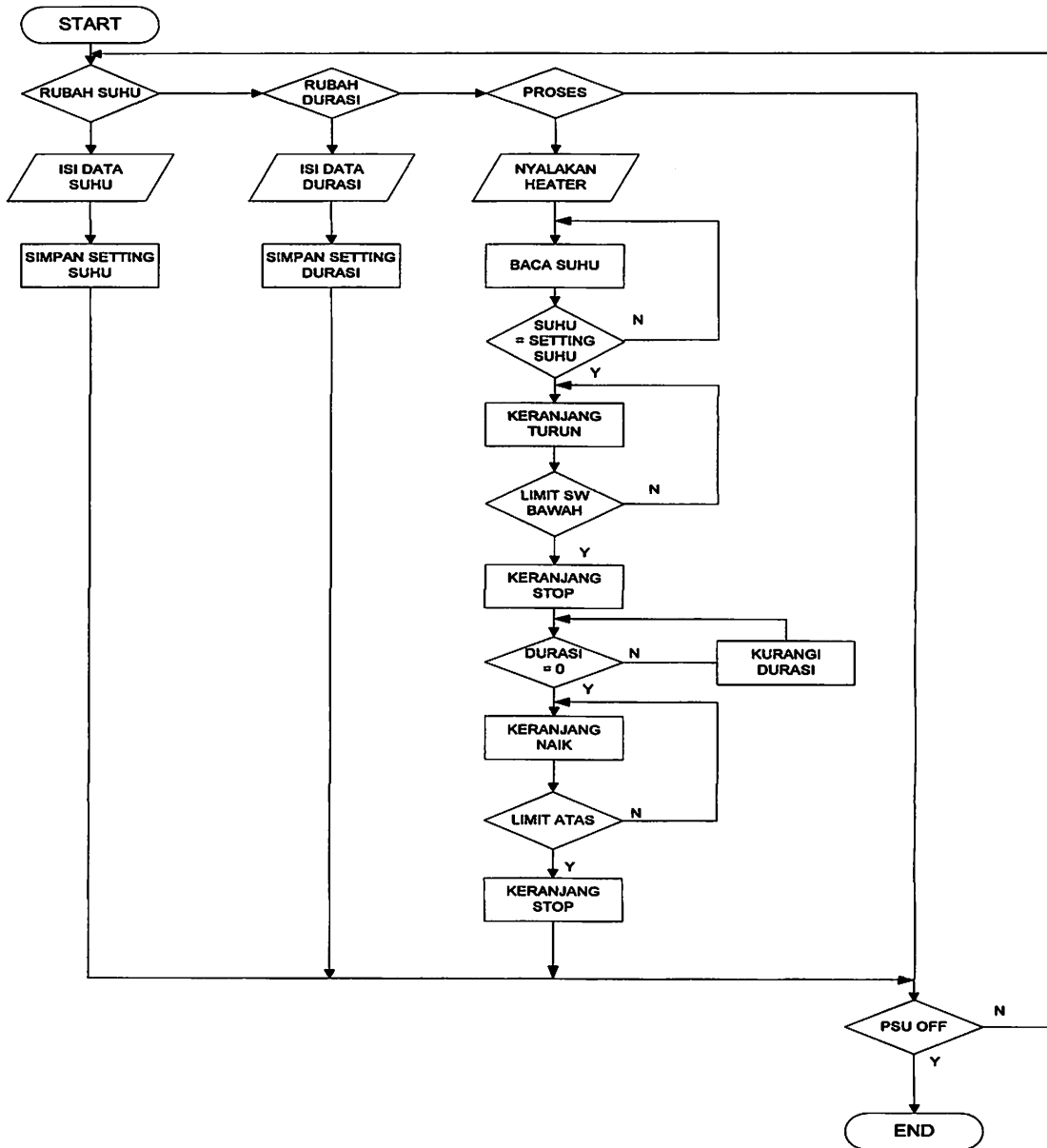
Perangkat lunak yaitu pada program mikrokontroler AT89C52 menggunakan bahasa assembly.

3.3.1. Mikrokontroller

Untuk pemakaian mikrokontroler dalam suatu sistem, perlu direncanakan perangkat lunaknya yang dapat mengatur sistem tersebut. Perangkat lunak disini adalah susunan perintah-perintah (program) didalam memori yang harus dilaksanakan oleh mikrokontroler. Di dalam suatu mikro memori merupakan suatu fasilitas utama karena disinilah terdapat perintah yang harus dilakukan oleh mikro. Memori disini dapat dibedakan menurut fungsinya menjadi memori program dan memori data.

Perancangan perangkat lunak (software) didasarkan pada perencanaan perangkat keras yang telah dibuat sebelumnya, untuk mendapatkan sistem kerja yang di harapkan. Software dari alat terdapat pada diagram alirnya sebagai berikut:

3.3.2. Flowchart



Gambar 3.14. Flowchart Umum

3.3.3. Penjelasan Flowchart

Terdapat 3 pilihan alur yang dapat dilalui oleh program seperti terlihat pada gambar 3.14 yaitu:

a. Alur Rubah Suhu

Ketika melalui alur rubah suhu, mikrokontroler meminta kita untuk memberikan referensi atau batasan suhu pada nilai tertentu. Setelah kita isi, kemudian disimpan oleh mikrokontroler.

b. Alur Rubah Durasi

Ketika melalui alur rubah durasi, mikrokontroler meminta kita untuk memberikan batas waktu atau durasi pada nilai tertentu. Setelah diisi kemudian disimpan oleh mikrokontroler

c. Alur proses.

Ketika melalui alur proses, mikrokontroler akan menyalakan Heater dan menunggu sampai batas suhu tercapai. Setelah tercapai maka mikrokontroler akan menjalankan keranjang telur turun sampai pada batas limit bawah, kemudian keranjang berhenti, perhitungan waktu yang telah ditentukan, setelah batas waktu habis maka mikrokontroler akan menjalankan keranjang telur naik sampai pada limit atas, kemudian keranjang berhenti dan proses perendaman telur selesai.

BAB IV
PENGUJIAN
ALAT

BAB IV

PENGUJIAN ALAT

4.1. Pendahuluan

Pada bab ini membahas tentang pengujian alat yang telah dirancang. Adapun tujuan dari pengujian ini adalah untuk mengetahui apakah *hardware* dan *software* dapat bekerja sesuai dengan kondisi yang diinginkan, maka dilakukan pengujian pada alat dan sistem kerja alat, yang mana prosedur pengujian meliputi pengujian Hardware dan pengujian sistem secara keseluruhan.

Secara umum tujuan dari pengujian tersebut adalah sebagai berikut:

1. Mengetahui proses kerja dari masing-masing rangkaian (blok).
2. Memudahkan pendataan spesifikasi alat
3. Memudahkan perawatan dan perbaikan apabila sewaktu-waktu terjadi kerusakan.

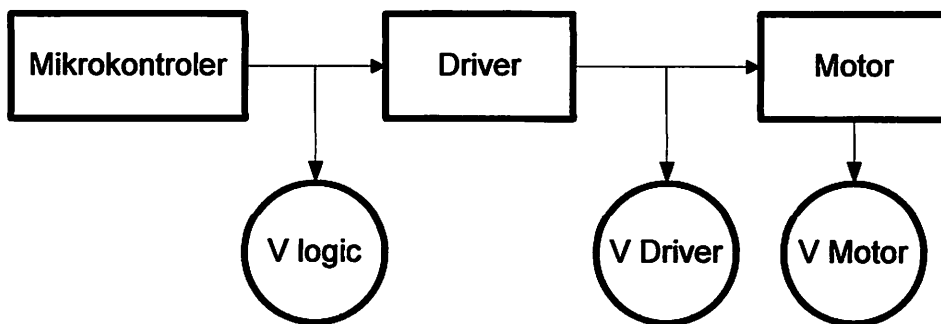
Pengujian dilakukan secara berulang-ulang agar untuk mendapatkan hasil pengukuran yang tepat.

4.2. Pengujian Pada Driver Motor

Pengujian ini bertujuan untuk mengetahui apakah driver motor dapat berfungsi dengan baik sebagai penggerak dan pembalik arah putaran dan untuk mengetahui kecepatan respon dari driver motor tersebut terhadap kecepatan perubahan arah putaran.

Pengujian pada driver motor dilakukan dengan menggunakan Alat ukur Avo meter.

Pada pengujian Driver motor ini kita mengukur besarnya Vlogic, Vdriver, dan Vmotor seperti terlihat pada Gambar 4.1 ditunjukkan gambar blok diagram pengujian driver motor.



Gambar 4.1. Blok Diagram Pengujian Driver Motor

Tabel hasil pengujian terlihat pada Tabel 4.1 ditunjukkan tabel hasil percobaan driver motor.

Tabel 4.1. Hasil Percobaan Driver Motor

Logic		Vlogic		V driver		V motor		Motor
0	0	0,004	0,004	0,004	0,004	0,004	0,004	Stop
0	1	0,004	4,78	0,004	13,98	0,004	9,8	Naik
1	0	4,78	0,004	13,98	0,004	9,8	0,004	Turun
1	1	4,78	4,78	13,98	13,98	9,8	9,8	Stop

Keterangan:

1. Mengukur Besarnya Vlogic

Pada saat logic “0” maka, tegangan yang diperoleh pada V logic = 0,004 V dan pada saat logic “1” maka nilai V logic = 4,78 V. Seperti pada Gambar 4.2 ditunjukkan hasil percobaan driver motor, (A) Logic “0” (B) Logic “1” pada pengukuran VLogic.



Gambar 4.2. Hasil Percobaan Driver Motor, (A) Logic “0” (B) Logic “1”
Pada Pengukuran V logic

2. Mengukur Besarnya Vdriver

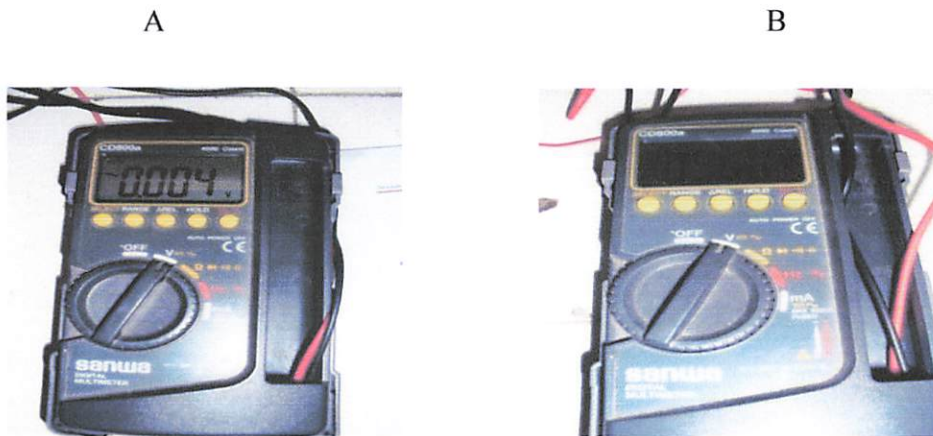
Pada saat logic “0” maka nilai pada V driver = 0.004 V dan pada saat logic “1” maka, nilai pada V driver = 13,98. Seperti pada Gambar 4.3 ditunjukkan gambar hasil percobaan Driver Motor, (A) Logic “0” (B) Logic “1” pada pengukuran V driver



Gambar 4.3. Hasil Percobaan Driver Motor, (A) Logic “0” (B) Logic “1”
Pada Pengukuran V driver

3. Mengukur Besarnya Vmotor

Pada saat logic “0” maka nilai pada V motor = 0,004 V dan pada saat logic “1” maka, nilai pada V motor = 9,8 V. Seperti pada Gambar 4.4 ditunjukkan gambar hasil percobaan driver motor, (A) Logic “0” (B) Logic “1” pada pengukuran V motor

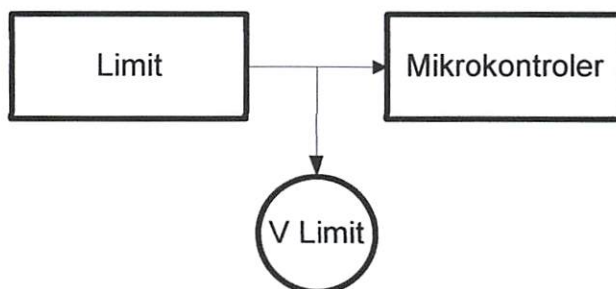


Gambar 4.4. Hasil Percobaan Driver Motor, (A) Logic “0” (B) Logic “1” Pada Pengukuran V motor

4.3. Pengujian Limit Atas dan Bawah

Pada pengujian Limit Atas dan Limit Bawah alat yang digunakan adalah Avometer.

Disini kita mengukur besarnya tegangan pada Vlimit seperti terlihat pada Gambar 4.5 ditunjukkan gambar blok diagram pengujian limit atas dan limit bawah.



Gambar 4.5. Blok Diagram Pengujian Limit Atas Dan Limit Bawah

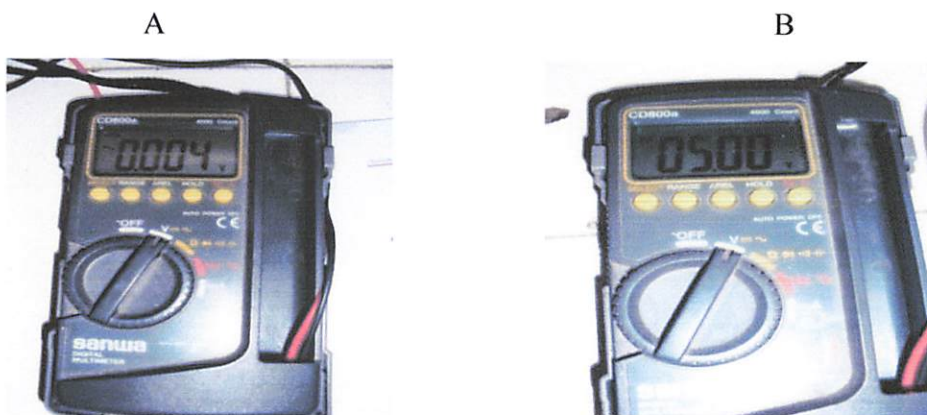
Tabel hasil pengujian seperti terlihat pada Tabel 4.2 ditunjukkan tabel hasil percobaan limit atas dan limit bawah.

Tabel 4.2. Hasil Percobaan limit atas dan limit bawah

Kondisi	V limit	Logic
Tertekan	0,004	0
Tidak Tertekan	5.00	1

Keterangan:

Pada saat kondisi tertekan maka tegangan pada $V_{limit} = 0,004$ V atau pada saat logic “0” tegangan yang diperoleh = 0,004 V sedangkan pada saat kondisi tidak tertekan tegangan pada $V_{limit} = 5,00$ V atau pada saat logic “1” tegangan yang diperoleh pada V_{limit} adalah 5,00. Seperti pada Gambar 4.6 ditunjukkan gambar hasil percobaan limit atas dan bawah, (A) Logic “0” (B) Logic “1” pada pengukuran V_{limit}

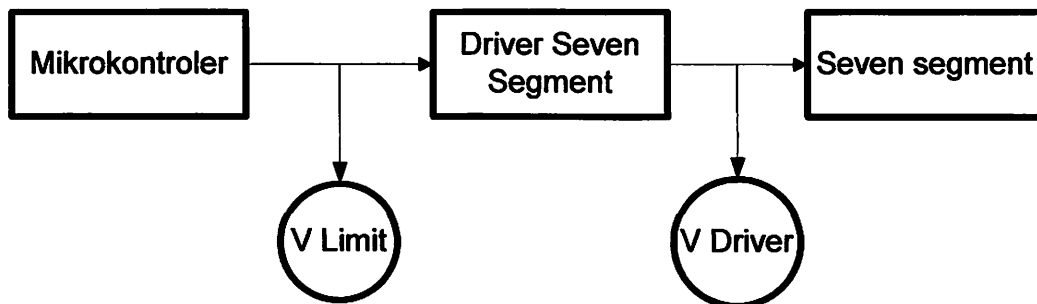


Gambar 4.6. Hasil Percobaan Limit Atas dan Bawah, (A) Logic “0” (B) Logic “1” Pada Pengukuran V_{limit}

4.4. Pengujian Seven Segment

Pengujian seven segment dilakukan dengan menggunakan Avometer

Disini kita mengukur besarnya Vlogic dan Vdriver seperti terlihat pada Gambar 4.7 ditunjukkan gambar blok diagram percobaan seven segment.



Gambar 4.7. Blok Diagram Percobaan Seven Segment

Tabel hasil pengujian terlihat seperti pada Tabel 4.3 ditunjukkan tabel hasil percobaan seven segment

Tabel 4.3. Hasil Percobaan Seven Segment

Logic	V logic	V Driver	Kondisi
0	0,326	0,795	Mati
1	1,284	1,411	Nyala

Keterangan:

1. Pengukuran Besarnya Vlogic

Pada percobaan seven segment apabila pada saat logic "0" atau dalam kondisi mati maka, nilai yang diperoleh pada Vlogic = 0,326 V sedangkan pada saat logic "1" atau dalam kondisi nyala maka, nilai yang diperoleh pada Vlogic = 1,284 V. Seperti terlihat pada Gambar 4.8 ditunjukkan gambar hasil percobaan logic "0" (A) dan logic "1" (B) pada pengukuran Vlogic.



Gambar 4.8. Hasil Percobaan Logic “0” (A) dan Logic “1” (B)
Pada Pengukuran Vlogic

2. Pengukuran Besarnya Vdriver

Pada pengukuran besarnya Vdriver apabila pada saat logic “0” atau dalam kondisi mati maka, nilai yang diperoleh pada Vdriver = 0,795 V, sedangkan pada saat logic “1” atau dalam kondisi nyala maka nilai yang di peroleh pada Vdriver = 1,411 V. seperti terlihat pada Gambar 4.9 ditunjukkan gambar Hasil Percobaan Logic “0” (A) dan Logic “1” (B) Pada Pengukuran V driver.

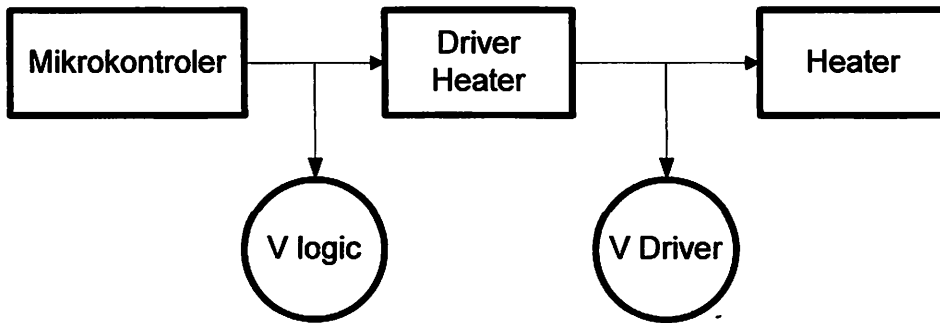


Gambar 4.9. Hasil Percobaan Logic “0” (A) dan Logic “1” (B)
Pada Pengukuran V driver

4.5. Pengujian Heater

Pengujian Heater dilakukan dengan menggunakan Avometer.

Disini kita mengukur besarnya Vlogic dan Vdriver. Blok diagram pengujian seperti terlihat pada Gambar 4.10 ditunjukkan gambar blok diagram pengujian heater



Gambar 4.10. Blok Diagram Pengujian Heater

Tabel hasil pengujian seperti terlihat pada Tabel 4.4 ditunjukkan tabel hasil pengujian driver heater.

Tabel 4.4 Hasil pengujian driver Heater

Logic	V Logic	V Driver	Heater
0	0,14	202,8	ON/Nyala
1	5,0	0,004	OFF/Mati

Keterangan:

1. Pengukuran Besarnya Vlogic

Pada pengujian heater apabila pada saat logic “0” atau dalam kondisi nyala maka, nilai yang diperoleh pada Vlogic = 0,14 V sedangkan pada saat logic “1” atau dalam kondisi mati maka, nilai yang diperoleh pada Vlogic = 5,0 V. Seperti terlihat pada Gambar 4.11 ditunjukkan gambar hasil percobaan logic “0” (A) dan Logic “1” (B) pada pengukuran Vlogic.



Gambar 4.11. Hasil Percobaan Logic “0” (A) dan Logic “1” (B)
Pada Pengukuran Vlogic

2. Pengukuran Besarnya Vdriver

Pada pengukuran besarnya Vdriver apabila pada saat logic “0” atau dalam kondisi nyala maka, nilai yang diperoleh pada Vdriver = 202,8 V (AC), sedangkan pada saat logic “1” atau dalam kondisi mati maka nilai yang di peroleh pada Vdriver = 0,004V (AC). Seperti terlihat pada Gambar 4.12 ditunjukkan gambar hasil percobaan logic “0” (A) dan logic “1” (B) pada pengukuran Vdriver.

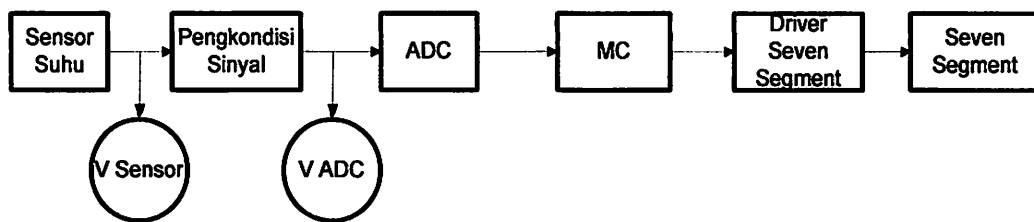


Gambar 4.12 Hasil Percobaan Logic “0” (A) dan Logic “1” (B)
Pada Pengukuran Vdriver

4.6 Pengujian Sensor Suhu

Pengujian rangkaian sensor suhu dimaksudkan untuk mengetahui apakah sensor LM35 dapat bekerja dengan baik dalam menentukan atau mengukur suhu. Dan untuk mengetahui berapa tegangan output dari sensor suhu pada setiap perubahan suhu.

Seperti terlihat pada Gambar 4.13 ditunjukkan gambar blok diagram pengujian sensor suhu.



Gambar 4.13. Blok Diagram Pengujian Sensor Suhu

1. Mengaktifkan catu daya.
2. Mengukur V_{out} dari LM35

Dalam pengujian rangkaian sensor ini dilakukan untuk mengetahui berapa tegangan output dari sensor suhu pada setiap perubahan suhu. Pengujian dan pengukuran rangkaian sensor dilakukan berdasarkan blok diagram diatas. Untuk kalibrasi sensor LM35 dengan menggunakan thermometer yang sudah ada yaitu thermometer Digital. Pada Tabel 4.5 ditunjukkan tabel hasil pengujian sensor suhu.

Tabel 4.5. Hasil Pengujian Sensor Suhu

Suhu	V Sensor (mV)	Pengkondisi sinyal		V ADC (V)	Seven Segment
		Zero	Span		
35	340	0	3.92	1,367	35
40	429	0	3.92	1,602	40
45	459	0	3.92	1,790	45
50	498	0	3.92	1,998	50

Keterangan:

Dilihat dari tabel hasil pengujian diatas maka pada saat nilai sensor suhu dan nilai seven segment semakin besar maka tegangan yang di peroleh pada V sensor dan V ADC juga semakin besar. Seperti terlihat pada Gambar 4.14 ditunjukkan gambar hasil pengujian sensor suhu (A) Vsensor, (B) V ADC untuk suhu 35°C , Gambar 4.15 ditunjukkan gambar hasil pengujian sensor suhu (A) V sensor, (B) V ADC untuk suhu 40°C , Gambar 4.16 ditunjukkan gambar hasil pengujian sensor suhu (A) V sensor (B) V ADC untuk suhu 45°C , dan Gambar 4.17 ditunjukkan gambar hasil pengujian sensor suhu (A) V sensor (B) V ADC untuk suhu 50°C .

A



B



Gambar 4.14. Hasil Pengujian Sensor Suhu (A) V Sensor, (B) V ADC

Untuk Suhu 35°C

A



B



Gambar 4.15 Hasil Pengujian Sensor Suhu (A) V sensor, (B) V ADC

Untuk Suhu 40°C

A



B



Gambar 4.16 Hasil Pengujian Sensor Suhu (A) V sensor (B) V ADC

Untuk Suhu 45°C

A



B



Gambar 4.17 Hasil Pengujian Sensor Suhu (A) V sensor (B) V ADC

Untuk Suhu 50°C

Untuk mencari kemungkinan kesalahan relative dapat dicari dengan rumus sebagai berikut:

$$\Delta t = |V_{out_Op - Amp}(\text{pengukuran}) - V_{out_Op - Amp}(\text{Perhitungan})|$$

$$\Delta\% = \left| \frac{V_{out_Op - Amp}(\text{pengukuran}) - V_{out_Op - Amp}(\text{Perhitungan})}{V_{out_Op - Amp}(\text{Perhitungan})} \right|$$

$$\text{Kesalahan_rata - rata} = \left| \frac{\sum \Delta t}{\sum \text{pengukuran}} \right|$$

Diambil suatu sampel suhu hasil pengukuran adalah 35°C. Jadi pada suhu 35°C Vout sensor adalah 35 X 10 mV = 350 mV (0,35 V). Untuk mengetahui berapa tegangan output yang dihasilkan maka kita dapat mengukurnya pada pin nomor 2 dari LM35.

$$V_{out} = \text{Temp} \times 10\text{mV}^{\circ}\text{C}$$

$$= 35^{\circ}\text{C} \times 10\text{mV}^{\circ}\text{C}$$

$$= 350 \text{ mV}$$

$$\Delta t = |V_{out_Op - Amp}(\text{pengukuran}) - V_{out_Op - Amp}(\text{Perhitungan})|$$

$$\Delta t = |0,34 - 0,35|$$

$$= -0,01$$

$$\Delta\% = \left| \frac{\Delta t}{V_{out_Op - Amp}(\text{Perhitungan})} \right| \times 100\%$$

$$\Delta\% = \left| \frac{-0,01}{0,35} \right| \times 100\%$$

$$\Delta\% = -2,85\%$$

Dengan cara yang sama, nilai kesalahan relative dapat dilihat pada Tabel 4.6 ditunjukkan tabel hasil pengukuran dan pengujian rangkaian sensor suhu.

Tabel: 4-6 Hasil Pengukuran dan Pengujian Rangkaian Sensor Suhu

No	Suhu	Vout Sensor Suhu (Volt)		Δt	$\Delta\%$
		Perhitungan	Pengukuran		
1	35	0,35	0,34	-0.001	-2,85
2	40	0,40	0,429	0,029	7.25
3	45	0,45	0,459	0,009	2
4	50	0,50	0,496	-0,004	-0,8

4.7. Pengujian ADC

Pengujian ADC 0804 bertujuan mengetahui nilai output yang dihasilkan oleh ADC 0804 setelah diberi inputan yang merupakan Vout dari sensor. Pada pengujian ini menggunakan LED yang disusun sejajar dan tiap kaki tiap LED dimasukan pada tiap pin output ADC 0804. Seperti terlihat pada Tabel 4.7 ditunjukkan tabel hasil pengujian ADC 0804.

Tabel 4.7. Pengujian ADC 0804

No	Vin ADC	Data ADC	Binary
1	0	0	0 0 0 0 0 0 0 0
2	1	51	0 0 1 1 0 0 1 1
3	2	102	0 1 1 0 0 1 1 0
4	3	153	1 0 0 1 1 0 0 1
5	4	204	1 1 0 0 1 1 0 0
6	5	255	1 1 1 1 1 1 1 1

4.8. Pengujian Keseluruhan Sistem

4.8.1. Tujuan Pengujian

Untuk mengetahui kerja keseluruhan sistem mesin pengawetan telur sesuai dengan perancangan yang dibuat, caranya dengan melakukan beberapa kali percobaan.

4.8.2. Hasil Pengujian dan analisa

Brdasarkan pengujian yang dilakukan, untukm mencapai kondisi yang sempurna pertama kali di pengaruhi oleh suhu paraffin cair yang digunakan serta pengaruh lingkungan. Secara umum waktu yang diperlukan untuk mencapai kestabilan suhu pertama kali adalah 1-2 menit.

Tabel 4.8. Hasil Pengujian Alat

Suhu	Telur	Hasil
52°C	2	Berhasil
53°C	2	Berhasil
53°C	3	1 gagal 2 Berhasil
53°C	3	Berhasil
52°C	2	1 gagal 1 berhasil

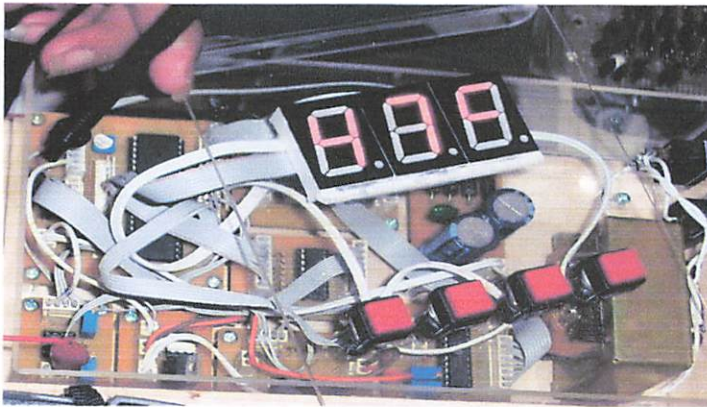
Salah satu contoh pengujian pengawetan telur adalah proses pencelupan telur didalam parafin cair seperti terlihat pada Tabel 4.8. ditunjukkan tabel hasil pengujian alat.

Suhu yang diperlukan untuk proses perendaman adalah 50°C -60°C. Perubahan suhu ini disebabkan karena perubahan pada 1LSB keluaran ADC dan pengaruh suhu luar sistem. Sensor suhu dapat bekerja dengan baik pada saat bejana terisi oleh parafin cair, demikian pula putaran motor untuk menggerakkan keranjang telur juga bekerja dengan baik pada saat keranjang telur bergerak turun ke posis limit bawah dan bergerak naik ke posisi limit atas. Dari 12 telur yang yang diawetkan, telur yang berhasil diawetkan adalah 11 butir dan kegagalan sebesar 2 butir, dimungkinkan karena beberapa sebab, antara lain: telur yang diawetkan tidak memenuhi standar pengawetan, waktu yang diperlukan untuk proses perendaman terlalu cepat, embrio telur sudah terkontaminasi oleh embrio lain.

Dari hasil pengujian diperoleh bahwa mesin pengawetan telur dapat bekerja dengan baik.

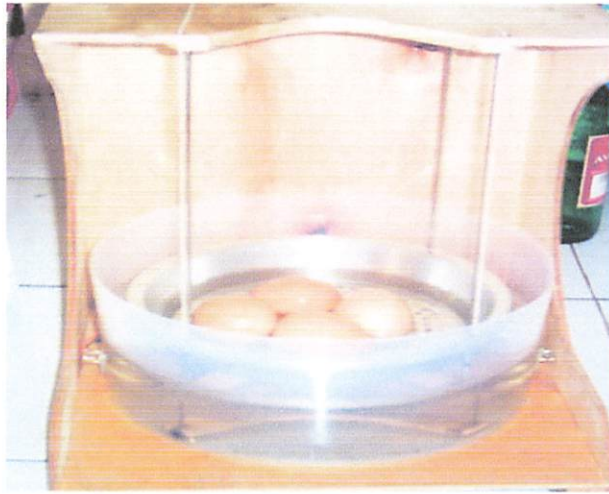
4.9. Cara Pengoperasin Alat

1. Setelah telur dimasukkan kedalam keranjang telur lalu hidupkan catu daya mesin pengawetan telur.
2. Hidupkan saklar pada posisi On, setelah itu tekan Push Buttom maka lampu indikator akan menyala, maka pada layar Seven Segment akan muncul tampilan seperti terlihat pada Gambar 4.18 ditunjukkan gambar tampilan seven segment pada saat saklar ON.



Gamabr 4.18. Tampilan Seven Segment pada Saat Saklar ON

3. Setelah lampu indikator menyala maka mikrokontroller mulai menghitung suhu perendaman.
4. Kalau suhu sudah mecapai sesuai yang kita butuhkan maka, keranjang telur bergerak turun kebawa pada posisi limit bawah.
5. Sesampai pada limit bawah maka telur semua akan terendam maka, mikrokontroler mulai menghitung waktu pengawetan. Pada Gambar 4.9 ditunjukkan gambar proses pengawetan telur.

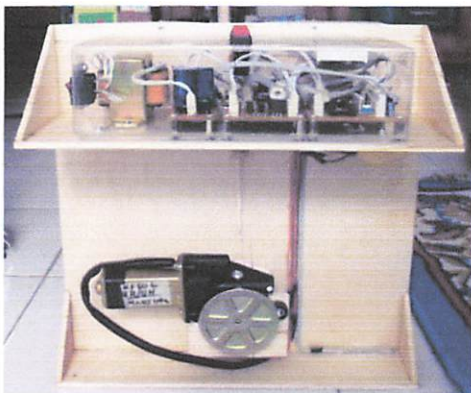


Gambar 4.19. Proses Pengawetan Telur

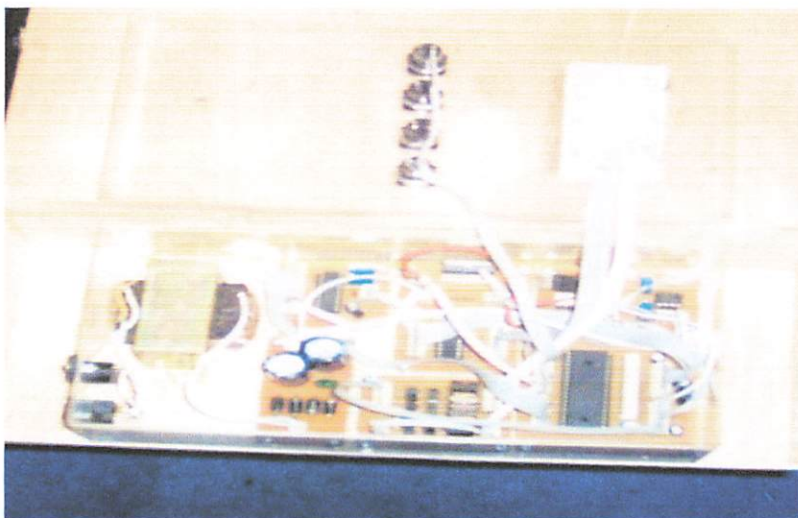
6. Kalau sudah pada waktu yang ditentukan, maka Driver motor akan mengerakkan keranjang telur ke posisi limit atas.
7. Setelah sampai pada posisi limit atas maka Driver motor akan berhenti. Inilah proses dari pengawetan telur.

4.10. Gambar Keseluruhan Alat

Berikut ini adalah gambar keseluruhan alat pengawetan telur segar seperti terlihat pada Gambar 4.18 ditunjukkan gambar keseluruhan alat dan Gambar 4.21 ditunjukkan gambar bagian dalam mesin.



Gambar 4.20. Gambar Keseluruhan Alat



Gambar 4.21. Gambar Bagian dalam Mesin

BAB V
PENUTUP

BAB V

PENUTUP

5.1. Kesimpulan

Setelah melakukan beberapa percobaan saya menemukan beberapa kesimpulan dan saran sebagai berikut yaitu:

1. Percobaan sensor suhu
 - Perbandingan antara Vout sensor pada perhitungan dan Vout sensor pada pengukuran selisihnya hanya sedikit.
 - Kesalahan rata-rata yang diperoleh tergantung dari besarnya Vout pengukuran dan Vout Perhitungan.
2. Percobaan driver motor.

Pada percobaan Driver Motor Sensor posisi bekerja dengan baik pada saat keranjang telur bergerak turun dan pada saat keranjang telur bergerak naik pada saat proses perendaman telur berlangsung.
3. Untuk mengembalikan arah putaran motor searah jarum jam dan berlawanan dengan arah jarum jam maka kedua polaritas tegangan arus dibalik sesuai dengan arah putaran motor tersebut.
4. Untuk percobaan driver heater komponen yang digunakan adalah opto triac yang berfungsi sebagai saklar otomatis yang dayanya rendah serta triac yang berfungsi sebagai saklar otomatis yang dayanya lebih besar.
5. Percobaan Driver Heater

Pada percobaan Driver heater selisih tegangan pada saat heater menyala dan pada saat heater mati selisihnya begitu besar.
6. Setelah melakukan pengujian mulai dari pengujian driver motor sampai pengujian sensor suhu didapat bahwa alat dapat bekerja dengan baik sesuai yang diharapkan.
7. Telur yang gagal diawetkan karena cangkang telur pada saat pengawetan tidak dibersihkan terlebih dahulu, maka pada saat proses pengawetan telur tersebut tidak dilapisi parafin cair.

5.2. Saran

- 1. Alat yang digunakan diupayakan lebih besar, agar telur yang direndam pada waktu pengawetan lebih banyak.**
- 2. Pada waktu pengambilan dan peletakan telur sebaiknya dengan cara otomatis.**
- 3. Alat yang dibuat diupayakan agar lebih baik agar pada saat percobaan tidak terjadi kerusakan pada komponen.**
- 4. Alat yang saya buat, saya cantumkan dengan dokumentasi berupa klip vidio yang ada di dalam kaset CD.**

DAFTAR PUSTAKA

- [1] Afgianto Eko Putra, Belajar Mikrokontroler, Gava Media, Yogyakarta.
- [2] Albert Paul Malvino, Prinsip-prinsip Elektronika, Erlangga, Jakarta, 1990.
- [3] B. Sarwono, Pengawetan dan Pemanfaatan Telur, Penebar Swadaya, Jakarta, 1990
- [4] Haryoto., Pengawetan Telur Segar Teknologi Tepat Guna, Kanisius
- [5] www.datasheetcatalog.com
- [6] [www.datasheetMikrokontrollerAt89c52.http:/](http://www.datasheetMikrokontrollerAt89c52.http/)
- [7] www.datasheet.com
- [8] [www.datasheetADC.http:/](http://www.datasheetADC.http/)
- [9] [www.datasheetLM35.http:/](http://www.datasheetLM35.http/)

LAMPIRAN



PERKUMPULAN PENGELOLA PENDIDIKAN UMUM DAN TEKNOLOGI NASIONAL MALANG

INSTITUT TEKNOLOGI NASIONAL MALANG

FAKULTAS TEKNOLOGI INDUSTRI
FAKULTAS TEKNIK SIPIL DAN PERENCANAAN
PROGRAM PASCASARJANA MAGISTER TEKNIK

NI (PERSEFKO)
MALANG
NTAGA MALANG

Kampus I A Bendungan Sigura-gura No. 2 Telp. (0341) 551431 (Hunting) Fax. (0341) 553015 Malang 65145
Kampus II A Raya Karanglo, Km 2 Telp. (0341) 417636 Fax. (0341) 417634 Malang

FORMULIR PERBAIKAN SKRIPSI

Dalam pelaksanaan Ujian Skripsi Jenjang Strata Satu (S-1) Jurusan Teknik Elektro Konsentrasi Teknik Elektronika, maka perlu adanya perbaikan skripsi untuk mahasiswa :

Nama : Antonius Bastian Ama Hurit
NIM : 05.12.215
Jurusan : Teknik Elektro S-1
Konsentrasi : Teknik Elektronika
Masa Bimbingan : 07 Agustus 2010 s/d 07 Februari 2010
Judul Skripsi : Perancangan Dan Pembuatan Alat Pengawet Telur Berbasis Mikrokontroler AT89C52.

Pengujian / Tanggal	Uraian	Paraf
Pengujian I 17 Februari 2011	Desain Penguatan (xx kali), Resolusi ADC, Blok diagram, Pengujian hasil alat, dan Kesimpulan	
Pengujian II 17 Februari 2011	Latar belakang diperbaiki, Beri kalimat sebelum mencantumkan gambar dan tabel lihat pada halaman 6 lanjutkan untuk gambar dan tabel berikutnya, Penjelasan driver relay dihilangkan, Diagram blok diperbaiki, dan Driver seven segment.	23/2011 /3

Dosen Penguji
Penguji I

(I Komang Somawirata, ST, MT.)

NIP: 1030100361

Dosen Penguji
Penguji II

(Sonny Prasetyo, ST, MT.)

NIP. P. 1031000433

Mengetahui
Dosen Pembimbing

M. Ibrahim Ashari ST, MT.

NIP. P. 1030000352



FORMULIR BIMBINGAN SKRIPSI

Nama : ANTONIUS BASTIAN AMAHURIT
Nim : 05.12.215
Masa Bimbingan : 07 AGUSTUS 2010 s/d 07 FEBRUARI 2011 *By*
Judul Skripsi : PRANCANGAN DAN PEMBUATAN ALAT PENGAWET
TELUR SEGAR BERBASIS MIKROKONTROLLER 8031

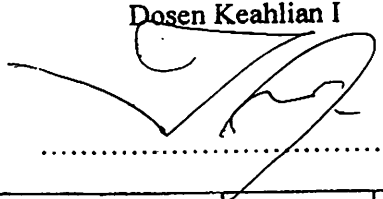

No.	Tanggal	Uraian	Paraf Pembimbing
1.	12 Sep 2010	acc Bab I dan Bab II	<i>[Signature]</i>
2.	27 Jan 11	acc Bab III	<i>[Signature]</i>
3.	28 Jan 11	revisi ditambahkan uji alat keseluruhan	<i>[Signature]</i>
4.	13 Feb 2011	revisi bab 7U	<i>[Signature]</i>
5.			
6.			
7.			
8.			
9.			
10.			

Malang,
Dosen Pembimbing

M. Ibrahim Ashari ST,MT.
NIP.P. 1030000352

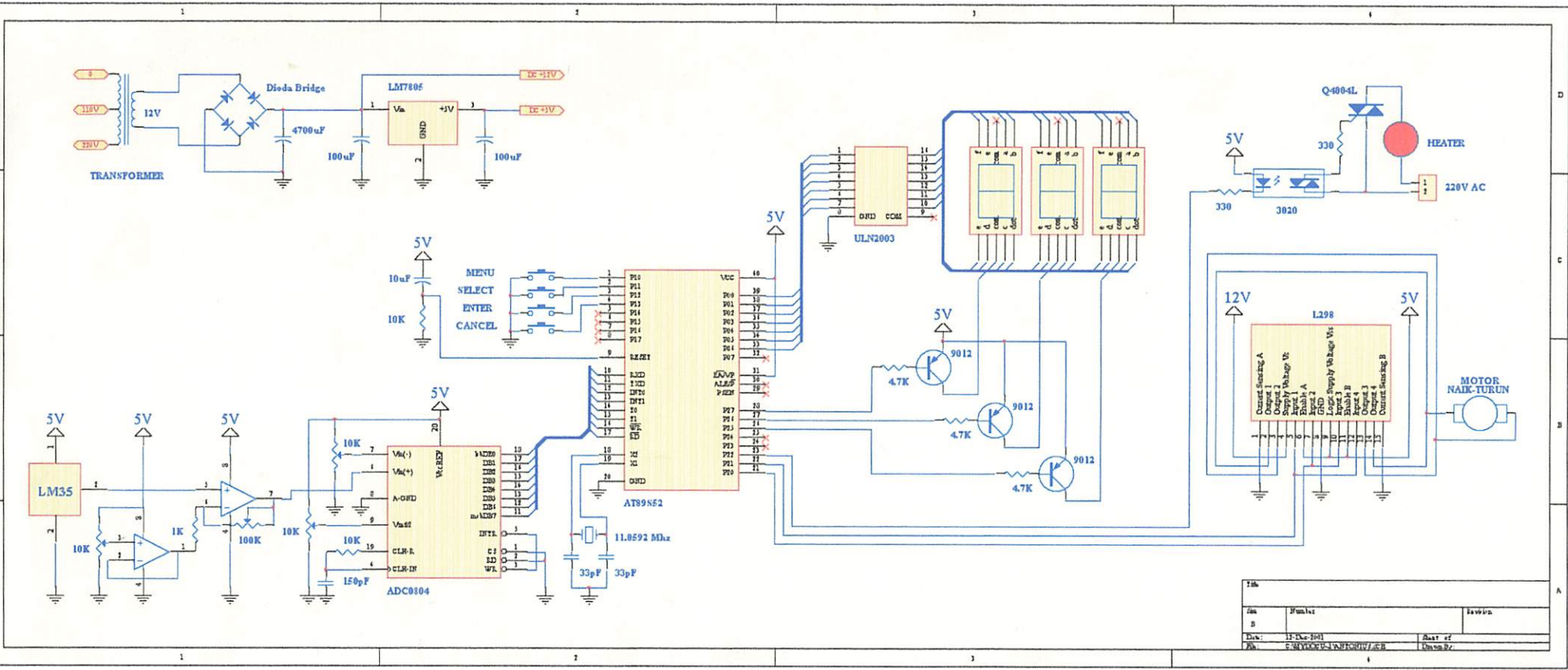


**BERITA ACARA SEMINAR PROPOSAL SKRIPSI
 PROGRAM STUDI TEKNIK ELEKTRO S1**

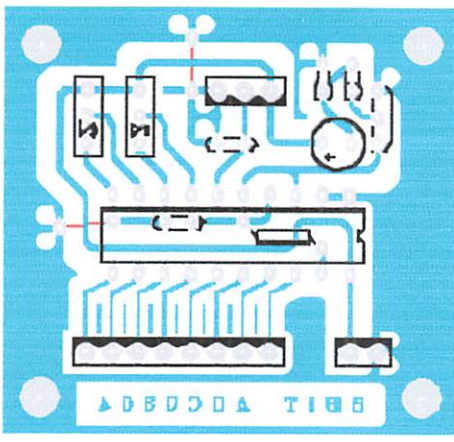
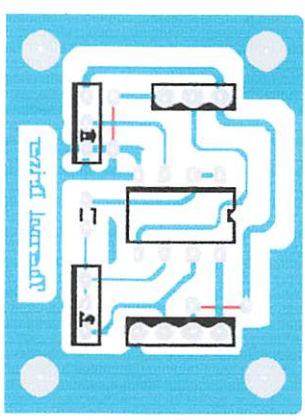
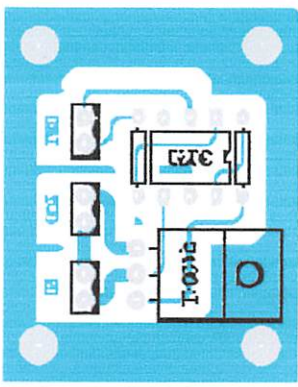
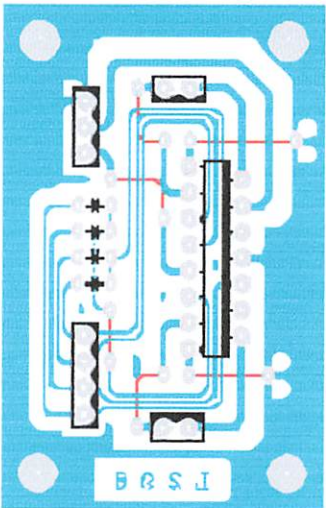
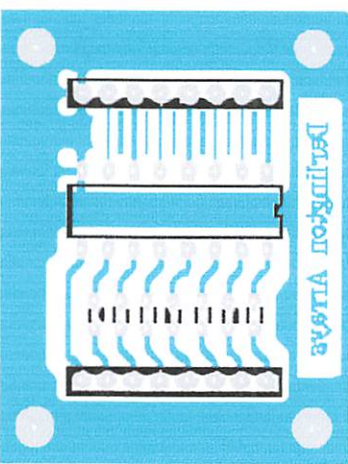
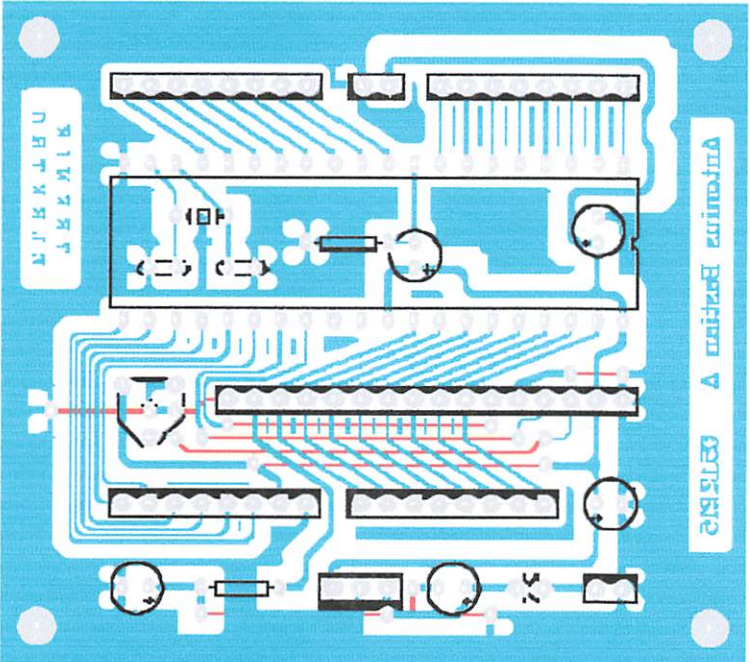
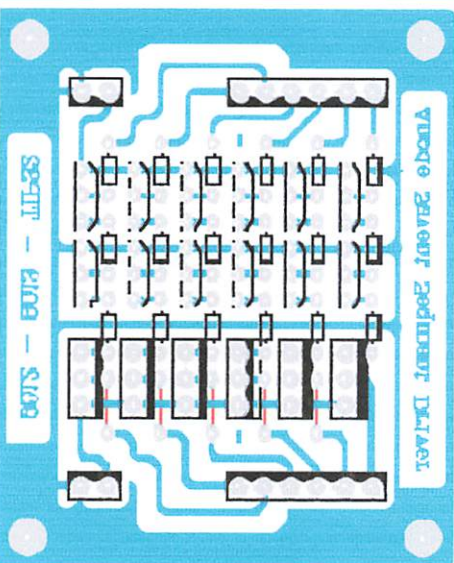
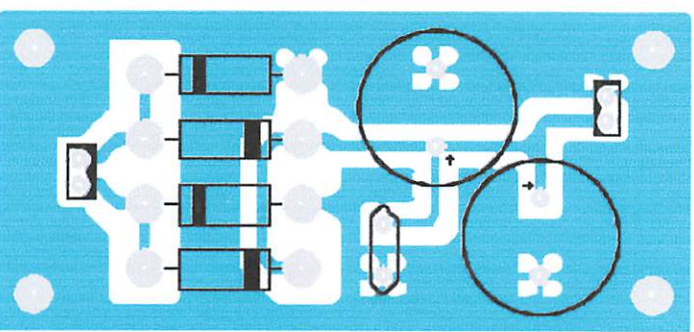
KONSENTRASI		TEKNIK ELEKTRONIKA		
1.	Nama Mahasiswa	ANTONIUS B. AMA HURIT	NIM	05.12.215
2.	Keterangan	Tanggal	Waktu	Tempat / Ruang
	Pelaksanaan	07 - 08 - 2010	03.00	
Spesifikasi Judul (berilah tanda silang *)				
3.	a.	Sistem Tenaga Elektrik	e.	Embbeded System
	b.	Konversi Energi	f.	Antar Muka
	c.	Sistem Kendali	g.	Elektronika Telekomunikasi
	d.	Tegangan Tinggi	h.	Elektronika Instrumentasi
		i.	Sistem Informasi	
		j.	Jaringan Komputer	
		k.	Web	
		l.	Algoritma Cerdas	
4.	Judul Proposal yang diseminarkan Mahasiswa	PERANCANGAN DAN PEMBUATAN ALAT PENGAWET TELUR SEGAR BERBASIS MIKROKONTROLLER 0031		
5.	Perubahan Judul yang diusulkan oleh Kelompok Dosen Keahlian			
6.	Catatan :			
7.	Persetujuan Judul Skripsi			
	Disetujui, Dosen Keahlian I		Disetujui, Dosen Keahlian II	
			
	Mengetahui, Ketua Jurusan.		Disetujui, Calon Dosen Pembimbing	
Ir. F. Yudi Limpraptono, MT NIP. Y. 1039500274		Pembimbing I	Pembimbing II	
			

Keterangan :

*) dilingkari a, b, c, sesuai dengan bidang keahlian



File		
File	Project	100000
B		
Date:	12/01/2011	Sheet of
Page:	2	100000



ANTONIUS

```

org      0h

Tb10    Bit P1.0          ; tombol 0
Tb11    Bit P1.1          ; tombol 1
Tb12    Bit P1.2          ; tombol 2
Tb13    Bit P1.3          ; tombol 3

Lmtr    Bit P1.6          ; limit turun
Lmna    Bit P1.7          ; limit naik

Heat    Bit P2.0
Tltr    Bit P2.1
Tlna    Bit P2.2
Dgt0    Bit P2.3
Dgt1    Bit P2.4
Dgt2    Bit P2.5

Dshu    Equ 30h           ; data suhu
Durs    Equ 31h           ; durasi
Stpn    Equ 32h           ; seting point

Cntr    Equ 70h
Dly0    Equ 71h
Dly1    Equ 72h
Dly2    Equ 73h
Dly3    Equ 74h

init:   lcall  tlurna
        mov   Durs,#060
        mov   Stpn,#050

mesrm:  lcall  bcsuhu
        mov   Cntr,#20
mesrm0: lcall  tampil
        djnz  Cntr,mesrm0

        jb    Tb10,mesarm          ; if tombol ditekan

mesrm1: lcall  bcsuhu
        mov   Cntr,#20
mesrm2: lcall  tampil
        djnz  Cntr,mesrm2
        lcall delay1

        mov   A,Dshu
        mov   B,Stpn
        div  AB
        jnz  mesrm3
        clr  Heat
        ljmp mesrm1

mesrm3: setb  Heat
        lcall tlurtr
        mov   Durs,#060
mesrm4: mov   A,Durs
        mov   B,#100
        div  AB
        mov   R2,A
        mov   A,B
        mov   B,#10
        div  AB
        mov   R1,A
        mov   R0,B

```

ANTONIUS

```

mesrm5: mov     Cntr,#81
        lcall  tampil
        djnz  Cntr,mesrm5

        mov   A,Durs
        jz    mesrm6
        dec  Durs
        ljmp mesrm4

mesrm6: lcall  t1urna
        ljmp measrm

:suhu:  mov   A,P3
        mov   B,#2
        div  AB
        mov   Dshu,A
        mov   B,#100
        div  AB
        mov   A,B
        mov   B,#10
        div  AB
        mov   R2,A
        mov   R1,B
        mov   R0,#11
        ret

tampil: mov   DPTR,#angka
        clr   Dgt0
        setb  Dgt1
        setb  Dgt2
        mov   A,R2
        movc  A,@A+DPTR
        mov   P0,A
        lcall delay0
        lcall delay0
        lcall delay0
        lcall delay0
        mov   P0,#00000000b
        lcall delay0
        lcall delay0
        lcall delay0
        lcall delay0
        setb  Dgt0
        setb  Dgt1
        clr   Dgt2
        mov   A,R1
        movc  A,@A+DPTR
        mov   P0,A
        lcall delay0
        lcall delay0
        lcall delay0
        lcall delay0
        mov   P0,#00000000b
        lcall delay0
        lcall delay0
        lcall delay0
        lcall delay0
        setb  Dgt0
        clr   Dgt1
        setb  Dgt2
        mov   A,R0
        movc  A,@A+DPTR
    
```


ANTONIUS

```

mov     P0,A
lcall  delay0
lcall  delay0
lcall  delay0
lcall  delay0
mov     P0,#00000000b
lcall  delay0
lcall  delay0
lcall  delay0
lcall  delay0
ret

tlrna:  clr     Tltr           ; telur naik
        setb   Tlna
tlrna:  lcall  delay0
        jb     Lmtr,tlrna
        setb   Tltr
        setb   Tlna
        ret

tlrtr:  setb   Tltr           ; telur turun
        clr    Tlna
tlrtr:  lcall  delay0
        jb     Lmna,tlrtr
        setb   Tltr
        setb   Tlna
        ret

delay0: djnz   Dly0,delay0
        ret

delay1: lcall  delay0
        djnz  Dly1,delay1
        ret

delay2: mov    Dly2,#10
delay2: lcall  delay1
        djnz  Dly2,delay2
        ret

delay3: acall  delay0
        djnz  Dly1,delay3
        djnz  Dly3,delay3
        ret

angka:  DB     gfedcba
        DB     00111111b      ; 0
        DB     0000110b      ; 1
        DB     01011011b     ; 2
        DB     01001111b     ; 3
        DB     01100110b     ; 4
        DB     01101101b     ; 5
        DB     01111101b     ; 6
        DB     00000111b     ; 7
        DB     01111111b     ; 8
        DB     01101111b     ; 9
        DB     00000001b     ; -
        DB     01100001b     ; c

end

```

Features

- Compatible with MCS-51[®] Products
- 8K Bytes of In-System Programmable (ISP) Flash Memory
 - Endurance: 1000 Write/Erase Cycles
- 1.0V to 5.5V Operating Range
- Fully Static Operation: 0 Hz to 33 MHz
- Three-level Program Memory Lock
- 256 x 8-bit Internal RAM
- 32 Programmable I/O Lines
- Three 16-bit Timer/Counters
- Eight Interrupt Sources
- Full Duplex UART Serial Channel
- Low-power Idle and Power-down Modes
- Interrupt Recovery from Power-down Mode
- Watchdog Timer
- Dual Data Pointer
- Power-off Flag
- Fast Programming Time
- Flexible ISP Programming (Byte and Page Mode)

Description

The AT89S52 is a low-power, high-performance CMOS 8-bit microcontroller with 8K bytes of in-system programmable Flash memory. The device is manufactured using Atmel's high-density nonvolatile memory technology and is compatible with the industry-standard 80C51 instruction set and pinout. The on-chip Flash allows the program memory to be reprogrammed in-system or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with in-system programmable Flash on a monolithic chip, the Atmel AT89S52 is a powerful microcontroller which provides a highly-flexible and cost-effective solution to many embedded control applications.

The AT89S52 provides the following standard features: 8K bytes of Flash, 256 bytes of internal RAM, 32 I/O lines, Watchdog timer, two data pointers, three 16-bit timer/counters, a two-vector two-level interrupt architecture, a full duplex serial port, on-chip oscillator, and clock circuitry. In addition, the AT89S52 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port, and interrupt system to continue functioning. The Power-down mode saves the RAM contents but freezes the oscillator, disabling all other chip functions until the next interrupt or hardware reset.



8-bit Microcontroller with 8K Bytes In-System Programmable Flash

AT89S52

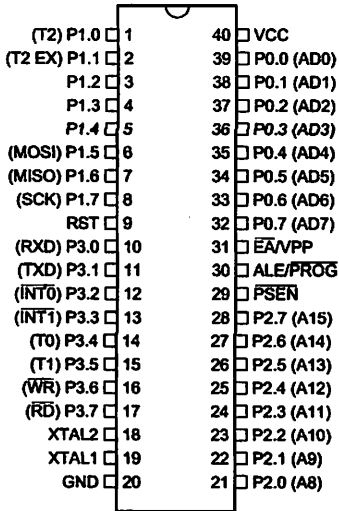
1919B-MICRO-11/03



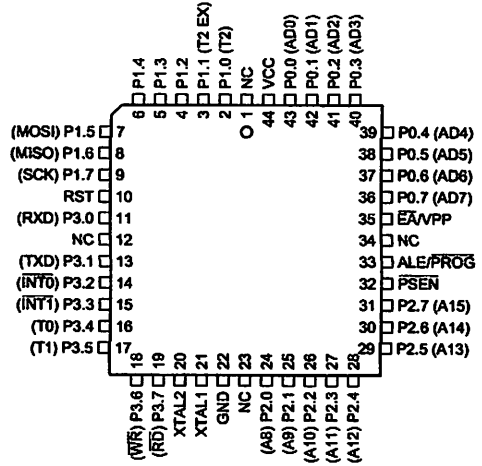


Pin Configurations

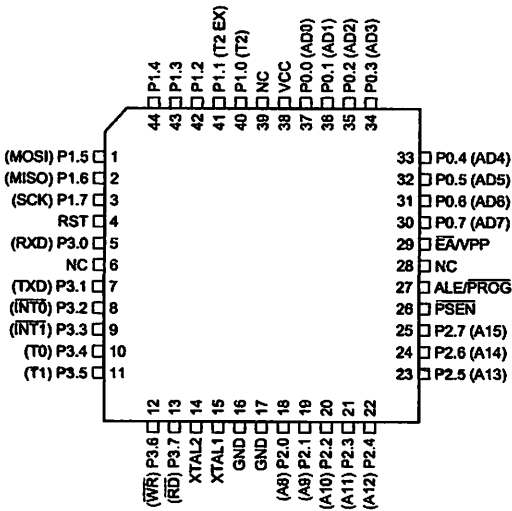
PDIP



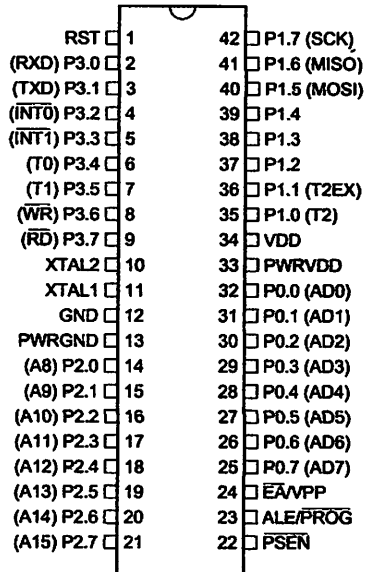
PLCC



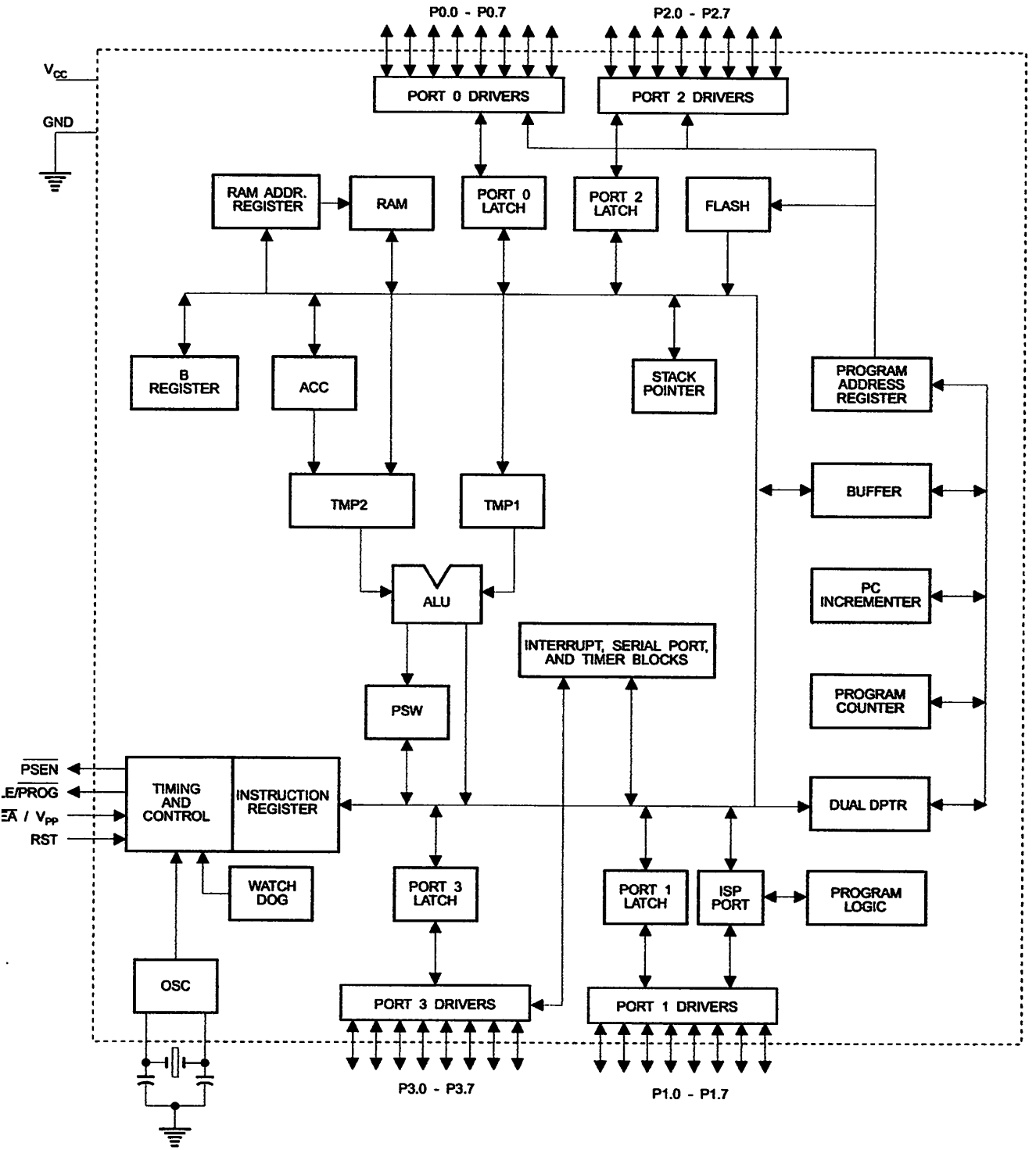
TQFP



PDIP



Block Diagram





Pin Description

CC Supply voltage.

ND Ground.

Port 0 Port 0 is an 8-bit open drain bidirectional I/O port. As an output port, each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 can also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode, P0 has internal pull-ups.

Port 0 also receives the code bytes during Flash programming and outputs the code bytes during program verification. **External pull-ups are required during program verification.**

Port 1 Port 1 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I_{IL}) because of the internal pull-ups.

In addition, P1.0 and P1.1 can be configured to be the timer/counter 2 external count input (P1.0/T2) and the timer/counter 2 trigger input (P1.1/T2EX), respectively, as shown in the following table.

Port 1 also receives the low-order address bytes during Flash programming and verification.

Port Pin	Alternate Functions
P1.0	T2 (external count input to Timer/Counter 2), clock-out
P1.1	T2EX (Timer/Counter 2 capture/reload trigger and direction control)
P1.5	MOSI (used for In-System Programming)
P1.6	MISO (used for In-System Programming)
P1.7	SCK (used for In-System Programming)

Port 2 Port 2 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (I_{IL}) because of the internal pull-ups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application, Port 2 uses strong internal pull-ups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

Port 3 Port 3 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pull-ups.

Port 3 receives some control signals for Flash programming and verification.

Port 3 also serves the functions of various special features of the AT89S52, as shown in the following table.

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{\text{INT0}}$ (external interrupt 0)
P3.3	$\overline{\text{INT1}}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	$\overline{\text{WR}}$ (external data memory write strobe)
P3.7	$\overline{\text{RD}}$ (external data memory read strobe)

RESET
Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device. This pin drives high for 98 oscillator periods after the Watchdog times out. The DISRTO bit in SFR AUXR (address 8EH) can be used to disable this feature. In the default state of bit DISRTO, the RESET HIGH out feature is enabled.

$\overline{\text{ALE}}$ /PROG
Address Latch Enable (ALE) is an output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input ($\overline{\text{PROG}}$) during Flash programming.

In normal operation, ALE is emitted at a constant rate of 1/6 the oscillator frequency and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external data memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

$\overline{\text{PSEN}}$
Program Store Enable ($\overline{\text{PSEN}}$) is the read strobe to external program memory.

When the AT89S52 is executing code from external program memory, $\overline{\text{PSEN}}$ is activated twice each machine cycle, except that two $\overline{\text{PSEN}}$ activations are skipped during each access to external data memory.

$\overline{\text{EA}}$ /VPP
External Access Enable. $\overline{\text{EA}}$ must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed, $\overline{\text{EA}}$ will be internally latched on reset.

$\overline{\text{EA}}$ should be strapped to V_{CC} for internal program executions.

This pin also receives the 12-volt programming enable voltage (V_{PP}) during Flash programming.

AL1
Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

AL2
Output from the inverting oscillator amplifier.





Special Function Registers

A map of the on-chip memory area called the Special Function Register (SFR) space is shown in Table 1.

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return random data, and write accesses will have an indeterminate effect.

User software should not write 1s to these unlisted locations, since they may be used in future products to invoke new features. In that case, the reset or inactive values of the new bits will always be 0.

Timer 2 Registers: Control and status bits are contained in registers T2CON (shown in Table 2) and T2MOD (shown in Table 6) for Timer 2. The register pair (RCAP2H, RCAP2L) are the Capture/Reload registers for Timer 2 in 16-bit capture mode or 16-bit auto-reload mode.

Interrupt Registers: The individual interrupt enable bits are in the IE register. Two priorities can be set for each of the six interrupt sources in the IP register.

Table 1. AT89S52 SFR Map and Reset Values

0F8H								0FFH
0F0H	B 00000000							0F7H
0E8H								0EFH
0E0H	ACC 00000000							0E7H
0D8H								0DFH
0D0H	PSW 00000000							0D7H
0C8H	T2CON 00000000	T2MOD XXXXXX00	RCAP2L 00000000	RCAP2H 00000000	TL2 00000000	TH2 00000000		0CFH
0C0H								0C7H
0B8H	IP XX000000							0BFH
0B0H	P3 11111111							0B7H
0A8H	IE 0X000000							0AFH
0A0H	P2 11111111		AUXR1 XXXXXX0				WDRST XXXXXXX	0A7H
98H	SCON 00000000	SBUF XXXXXXX						9FH
90H	P1 11111111							97H
88H	TCON 00000000	TMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TH1 00000000	AUXR XXX00XX0	8FH
80H	P0 11111111	SP 00000111	DP0L 00000000	DP0H 00000000	DP1L 00000000	DP1H 00000000	PCON 0XXX0000	87H

Table 2. T2CON – Timer/Counter 2 Control Register

T2CON Address = 0C8H				Reset Value = 0000 0000B				
Bit Addressable								
Bit	TF2	EXF2	RCLK	TCLK	EXEN2	TR2	$C/\overline{T2}$	$CP/\overline{RL2}$
	7	6	5	4	3	2	1	0

Symbol	Function
TF2	Timer 2 overflow flag set by a Timer 2 overflow and must be cleared by software. TF2 will not be set when either RCLK = 1 or TCLK = 1.
EXF2	Timer 2 external flag set when either a capture or reload is caused by a negative transition on T2EX and EXEN2 = 1. When Timer 2 interrupt is enabled, EXF2 = 1 will cause the CPU to vector to the Timer 2 interrupt routine. EXF2 must be cleared by software. EXF2 does not cause an interrupt in up/down counter mode (DCEN = 1).
RCLK	Receive clock enable. When set, causes the serial port to use Timer 2 overflow pulses for its receive clock in serial port Modes 1 and 3. RCLK = 0 causes Timer 1 overflow to be used for the receive clock.
TCLK	Transmit clock enable. When set, causes the serial port to use Timer 2 overflow pulses for its transmit clock in serial port Modes 1 and 3. TCLK = 0 causes Timer 1 overflows to be used for the transmit clock.
EXEN2	Timer 2 external enable. When set, allows a capture or reload to occur as a result of a negative transition on T2EX if Timer 2 is not being used to clock the serial port. EXEN2 = 0 causes Timer 2 to ignore events at T2EX.
TR2	Start/Stop control for Timer 2. TR2 = 1 starts the timer.
$C/\overline{T2}$	Timer or counter select for Timer 2. $C/\overline{T2} = 0$ for timer function. $C/\overline{T2} = 1$ for external event counter (falling edge triggered).
$CP/\overline{RL2}$	Capture/Reload select. $CP/\overline{RL2} = 1$ causes captures to occur on negative transitions at T2EX if EXEN2 = 1. $CP/\overline{RL2} = 0$ causes automatic reloads to occur when Timer 2 overflows or negative transitions occur at T2EX when EXEN2 = 1. When either RCLK or TCLK = 1, this bit is ignored and the timer is forced to auto-reload on Timer 2 overflow.



Table 3. AUXR: Auxiliary Register

AUXR	Address = 8EH	Reset Value = XXX00XX0B						
	Not Bit Addressable							
	–	–	–	WDIDLE	DISRTO	–	–	DISALE
Bit	7	6	5	4	3	2	1	0
	Reserved for future expansion							
DISALE	Disable/Enable ALE							
	DISALE Operating Mode							
	0 ALE is emitted at a constant rate of 1/6 the oscillator frequency							
	1 ALE is active only during a MOVX or MOVC instruction							
DISRTO	Disable/Enable Reset out							
	DISRTO							
	0 Reset pin is driven High after WDT times out							
	1 Reset pin is input only							
WDIDLE	Disable/Enable WDT in IDLE mode							
	WDIDLE							
	0 WDT continues to count in IDLE mode							
	1 WDT halts counting in IDLE mode							

Data Pointer Registers: To facilitate accessing both internal and external data memory, two banks of 16-bit Data Pointer Registers are provided: DP0 at SFR address locations 82H-83H and DP1 at 84H-85H. Bit DPS = 0 in SFR AUXR1 selects DP0 and DPS = 1 selects DP1. The user should **ALWAYS** initialize the DPS bit to the appropriate value before accessing the respective Data Pointer Register.

Power Off Flag: The Power Off Flag (POF) is located at bit 4 (PCON.4) in the PCON SFR. POF is set to “1” during power up. It can be set and reset under software control and is not affected by reset.

Table 4. AUXR1: Auxiliary Register 1

AUXR1	Address = A2H	Reset Value = XXXXXXX0B						
	Not Bit Addressable							
	–	–	–	–	–	–	–	DPS
Bit	7	6	5	4	3	2	1	0
	Reserved for future expansion							
DPS	Data Pointer Register Select							
	DPS							
	0 Selects DPTR Registers DP0L, DP0H							
	1 Selects DPTR Registers DP1L, DP1H							

Memory Organization

MCS-51 devices have a separate address space for Program and Data Memory. Up to 64K bytes each of external Program and Data Memory can be addressed.

Program Memory

If the \overline{EA} pin is connected to GND, all program fetches are directed to external memory.

On the AT89S52, if \overline{EA} is connected to V_{CC} , program fetches to addresses 0000H through 1FFFH are directed to internal memory and fetches to addresses 2000H through FFFFH are to external memory.

Data Memory

The AT89S52 implements 256 bytes of on-chip RAM. The upper 128 bytes occupy a parallel address space to the Special Function Registers. This means that the upper 128 bytes have the same addresses as the SFR space but are physically separate from SFR space.

When an instruction accesses an internal location above address 7FH, the address mode used in the instruction specifies whether the CPU accesses the upper 128 bytes of RAM or the SFR space. Instructions which use direct addressing access the SFR space.

For example, the following direct addressing instruction accesses the SFR at location 0A0H (which is P2).

```
MOV 0A0H, #data
```

Instructions that use indirect addressing access the upper 128 bytes of RAM. For example, the following indirect addressing instruction, where R0 contains 0A0H, accesses the data byte at address 0A0H, rather than P2 (whose address is 0A0H).

```
MOV @R0, #data
```

Note that stack operations are examples of indirect addressing, so the upper 128 bytes of data RAM are available as stack space.

Watchdog Timer One-time Enabled (with Reset-out)

The WDT is intended as a recovery method in situations where the CPU may be subjected to software upsets. The WDT consists of a 14-bit counter and the Watchdog Timer Reset (WDTRST) SFR. The WDT is defaulted to disable from exiting reset. To enable the WDT, a user must write 01EH and 0E1H in sequence to the WDTRST register (SFR location 0A6H). When the WDT is enabled, it will increment every machine cycle while the oscillator is running. The WDT timeout period is dependent on the external clock frequency. There is no way to disable the WDT except through reset (either hardware reset or WDT overflow reset). When WDT overflows, it will drive an output RESET HIGH pulse at the RST pin.

Using the WDT

To enable the WDT, a user must write 01EH and 0E1H in sequence to the WDTRST register (SFR location 0A6H). When the WDT is enabled, the user needs to service it by writing 01EH and 0E1H to WDTRST to avoid a WDT overflow. The 14-bit counter overflows when it reaches 16383 (3FFFH), and this will reset the device. When the WDT is enabled, it will increment every machine cycle while the oscillator is running. This means the user must reset the WDT at least every 16383 machine cycles. To reset the WDT the user must write 01EH and 0E1H to WDTRST. WDTRST is a write-only register. The WDT counter cannot be read or written. When WDT overflows, it will generate an output RESET pulse at the RST pin. The RESET pulse duration is $98 \times T_{OSC}$, where $T_{OSC} = 1/F_{OSC}$. To make the best use of the WDT, it should be serviced in those sections of code that will periodically be executed within the time required to prevent a WDT reset.





WDT During Power-down and Idle

In Power-down mode the oscillator stops, which means the WDT also stops. While in Power-down mode, the user does not need to service the WDT. There are two methods of exiting Power-down mode: by a hardware reset or via a level-activated external interrupt which is enabled prior to entering Power-down mode. When Power-down is exited with hardware reset, servicing the WDT should occur as it normally does whenever the AT89S52 is reset. Exiting Power-down with an interrupt is significantly different. The interrupt is held low long enough for the oscillator to stabilize. When the interrupt is brought high, the interrupt is serviced. To prevent the WDT from resetting the device while the interrupt pin is held low, the WDT is not started until the interrupt is pulled high. It is suggested that the WDT be reset during the interrupt service for the interrupt used to exit Power-down mode.

To ensure that the WDT does not overflow within a few states of exiting Power-down, it is best to reset the WDT just before entering Power-down mode.

Before going into the IDLE mode, the WDIDLE bit in SFR AUXR is used to determine whether the WDT continues to count if enabled. The WDT keeps counting during IDLE (WDIDLE bit = 0) as the default state. To prevent the WDT from resetting the AT89S52 while in IDLE mode, the user should always set up a timer that will periodically exit IDLE, service the WDT, and reenter IDLE mode.

With WDIDLE bit enabled, the WDT will stop to count in IDLE mode and resumes the count upon exit from IDLE.

UART

The UART in the AT89S52 operates the same way as the UART in the AT89C51 and AT89C52. For further information on the UART operation, refer to the ATMEL Web site (<http://www.atmel.com>). From the home page, select "Products", then "8051-Architecture Flash Microcontroller", then "Product Overview".

Timer 0 and 1

Timer 0 and Timer 1 in the AT89S52 operate the same way as Timer 0 and Timer 1 in the AT89C51 and AT89C52. For further information on the timers' operation, refer to the ATMEL Web site (<http://www.atmel.com>). From the home page, select "Products", then "8051-Architecture Flash Microcontroller", then "Product Overview".

Timer 2

Timer 2 is a 16-bit Timer/Counter that can operate as either a timer or an event counter. The type of operation is selected by bit $C/\overline{T2}$ in the SFR T2CON (shown in Table 2). Timer 2 has three operating modes: capture, auto-reload (up or down counting), and baud rate generator. The modes are selected by bits in T2CON, as shown in Table 5. Timer 2 consists of two 8-bit registers, TH2 and TL2. In the Timer function, the TL2 register is incremented every machine cycle. Since a machine cycle consists of 12 oscillator periods, the count rate is 1/12 of the oscillator frequency.

Table 5. Timer 2 Operating Modes

RCLK +TCLK	CP/ $\overline{RL2}$	TR2	MODE
0	0	1	16-bit Auto-reload
0	1	1	16-bit Capture
1	X	1	Baud Rate Generator
X	X	0	(Off)

In the Counter function, the register is incremented in response to a 1-to-0 transition at its corresponding external input pin, T2. In this function, the external input is sampled during S5P2 of every machine cycle. When the samples show a high in one cycle and a low in the next cycle, the count is incremented. The new count value appears in the register during S3P1 of the cycle following the one in which the transition was detected. Since two machine cycles (24 oscillator periods) are required to recognize a 1-to-0 transition, the maximum count rate is 1/24 of the oscillator frequency. To ensure that a given level is sampled at least once before it changes, the level should be held for at least one full machine cycle.

Capture Mode

In the capture mode, two options are selected by bit EXEN2 in T2CON. If EXEN2 = 0, Timer 2 is a 16-bit timer or counter which upon overflow sets bit TF2 in T2CON. This bit can then be used to generate an interrupt. If EXEN2 = 1, Timer 2 performs the same operation, but a 1-to-0 transition at external input T2EX also causes the current value in TH2 and TL2 to be captured into RCAP2H and RCAP2L, respectively. In addition, the transition at T2EX causes bit EXF2 in T2CON to be set. The EXF2 bit, like TF2, can generate an interrupt. The capture mode is illustrated in Figure 1.

Auto-reload (Up or Down Counter)

Timer 2 can be programmed to count up or down when configured in its 16-bit auto-reload mode. This feature is invoked by the DCEN (Down Counter Enable) bit located in the SFR T2MOD (see Table 6). Upon reset, the DCEN bit is set to 0 so that timer 2 will default to count up. When DCEN is set, Timer 2 can count up or down, depending on the value of the T2EX pin.

Figure 1. Timer in Capture Mode

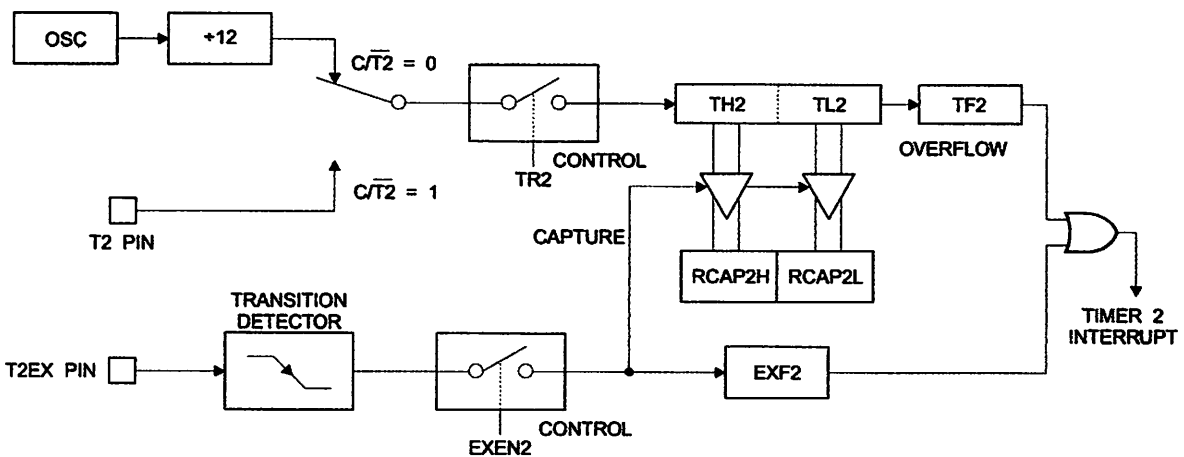


Figure 2 shows Timer 2 automatically counting up when DCEN = 0. In this mode, two options are selected by bit EXEN2 in T2CON. If EXEN2 = 0, Timer 2 counts up to 0FFFFH and then sets the TF2 bit upon overflow. The overflow also causes the timer registers to be reloaded with the 16-bit value in RCAP2H and RCAP2L. The values in Timer in Capture Mode RCAP2H and RCAP2L are preset by software. If EXEN2 = 1, a 16-bit reload can be triggered either by an overflow or by a 1-to-0 transition at external input T2EX. This transition also sets the EXF2 bit. Both the TF2 and EXF2 bits can generate an interrupt if enabled.

Setting the DCEN bit enables Timer 2 to count up or down, as shown in Figure 2. In this mode, the T2EX pin controls the direction of the count. A logic 1 at T2EX makes Timer 2 count up. The timer will overflow at 0FFFFH and set the TF2 bit. This overflow also causes the 16-bit value in RCAP2H and RCAP2L to be reloaded into the timer registers, TH2 and TL2, respectively.

A logic 0 at T2EX makes Timer 2 count down. The timer underflows when TH2 and TL2 equal the values stored in RCAP2H and RCAP2L. The underflow sets the TF2 bit and causes 0FFFFH to be reloaded into the timer registers.

The EXF2 bit toggles whenever Timer 2 overflows or underflows and can be used as a 17th bit of resolution. In this operating mode, EXF2 does not flag an interrupt.

Figure 2. Timer 2 Auto Reload Mode (DCEN = 0)

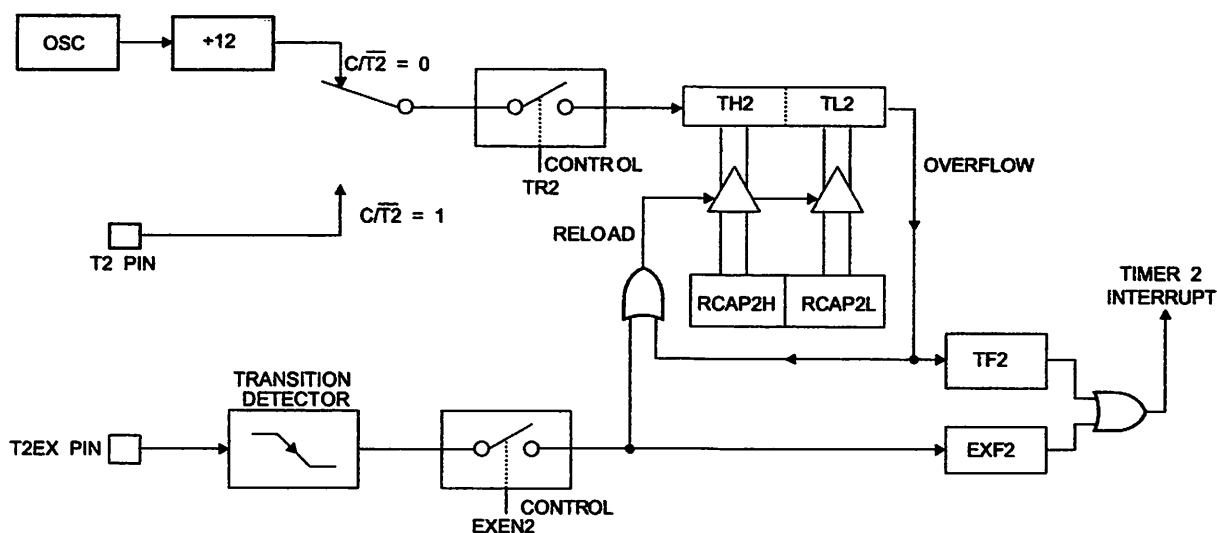
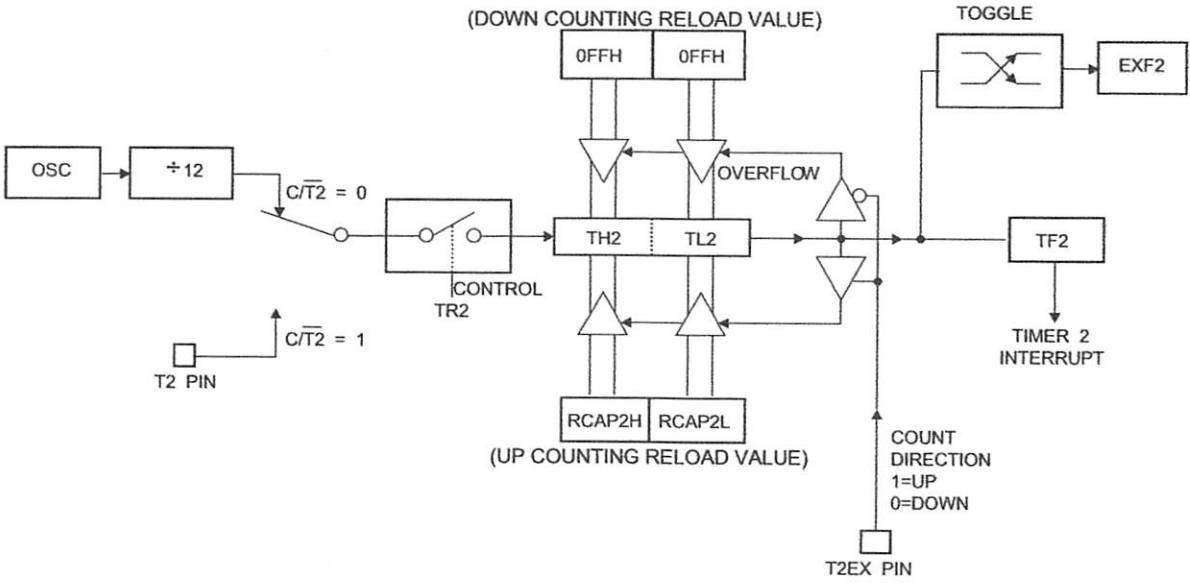


Table 6. T2MOD – Timer 2 Mode Control Register

T2MOD Address = 0C9H						Reset Value = XXXX XX00B		
Not Bit Addressable								
Bit	7	6	5	4	3	2	1	0
	-	-	-	-	-	-	T2OE	DCEN

Symbol	Function
	Not implemented, reserved for future
T2OE	Timer 2 Output Enable bit
DCEN	When set, this bit allows Timer 2 to be configured as an up/down counter

Figure 3. Timer 2 Auto Reload Mode (DCEN = 1)





Baud Rate Generator

Timer 2 is selected as the baud rate generator by setting TCLK and/or RCLK in T2CON (Table 2). Note that the baud rates for transmit and receive can be different if Timer 2 is used for the receiver or transmitter and Timer 1 is used for the other function. Setting RCLK and/or TCLK puts Timer 2 into its baud rate generator mode, as shown in Figure 4.

The baud rate generator mode is similar to the auto-reload mode, in that a rollover in TH2 causes the Timer 2 registers to be reloaded with the 16-bit value in registers RCAP2H and RCAP2L, which are preset by software.

The baud rates in Modes 1 and 3 are determined by Timer 2's overflow rate according to the following equation.

$$\text{Modes 1 and 3 Baud Rates} = \frac{\text{Timer 2 Overflow Rate}}{16}$$

The Timer can be configured for either timer or counter operation. In most applications, it is configured for timer operation ($CP/\overline{T2} = 0$). The timer operation is different for Timer 2 when it is used as a baud rate generator. Normally, as a timer, it increments every machine cycle (at $1/12$ the oscillator frequency). As a baud rate generator, however, it increments every state time (at $1/2$ the oscillator frequency). The baud rate formula is given below.

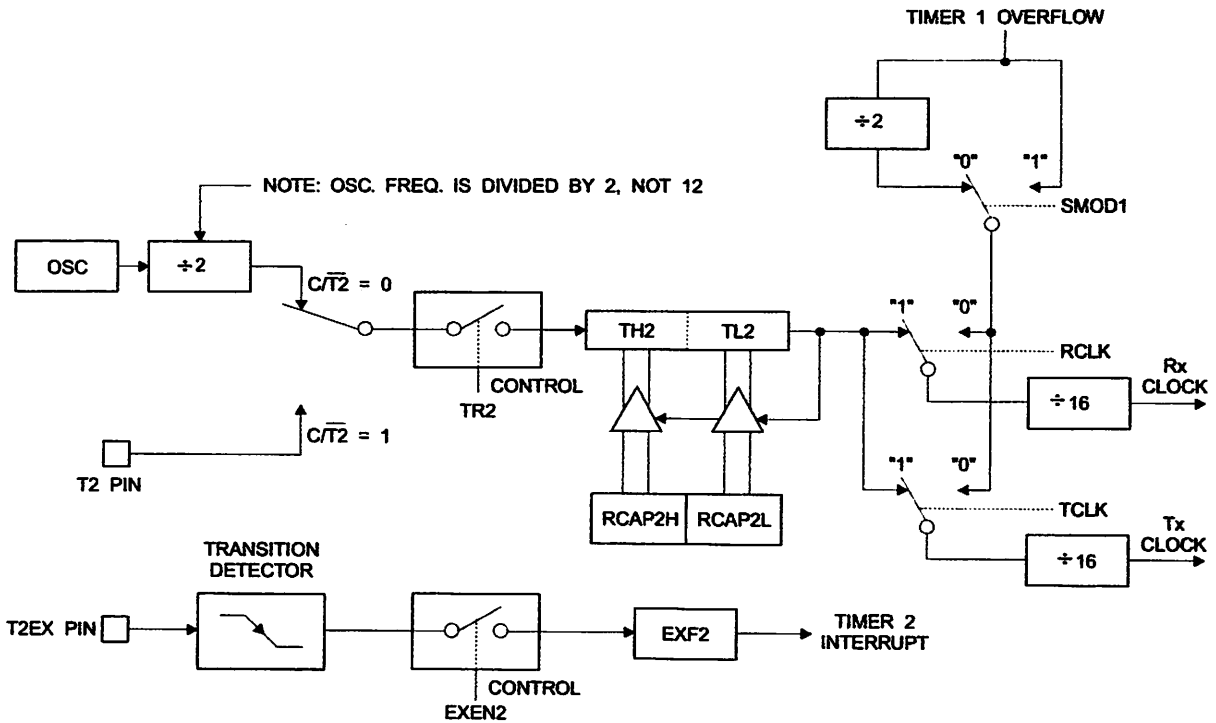
$$\frac{\text{Modes 1 and 3}}{\text{Baud Rate}} = \frac{\text{Oscillator Frequency}}{32 \times [65536 - \text{RCAP2H}, \text{RCAP2L}]}$$

where (RCAP2H, RCAP2L) is the content of RCAP2H and RCAP2L taken as a 16-bit unsigned integer.

Timer 2 as a baud rate generator is shown in Figure 4. This figure is valid only if RCLK or TCLK = 1 in T2CON. Note that a rollover in TH2 does not set TF2 and will not generate an interrupt. Note too, that if EXEN2 is set, a 1-to-0 transition in T2EX will set EXF2 but will not cause a reload from (RCAP2H, RCAP2L) to (TH2, TL2). Thus, when Timer 2 is in use as a baud rate generator, T2EX can be used as an extra external interrupt.

Note that when Timer 2 is running ($TR2 = 1$) as a timer in the baud rate generator mode, TH2 or TL2 should not be read from or written to. Under these conditions, the Timer is incremented every state time, and the results of a read or write may not be accurate. The RCAP2 registers may be read but should not be written to, because a write might overlap a reload and cause write and/or reload errors. The timer should be turned off (clear TR2) before accessing the Timer 2 or RCAP2 registers.

Figure 4. Timer 2 in Baud Rate Generator Mode



Programmable Clock Out

A 50% duty cycle clock can be programmed to come out on P1.0, as shown in Figure 5. This pin, besides being a regular I/O pin, has two alternate functions. It can be programmed to input the external clock for Timer/Counter 2 or to output a 50% duty cycle clock ranging from 61 Hz to 4 MHz (for a 16-MHz operating frequency).

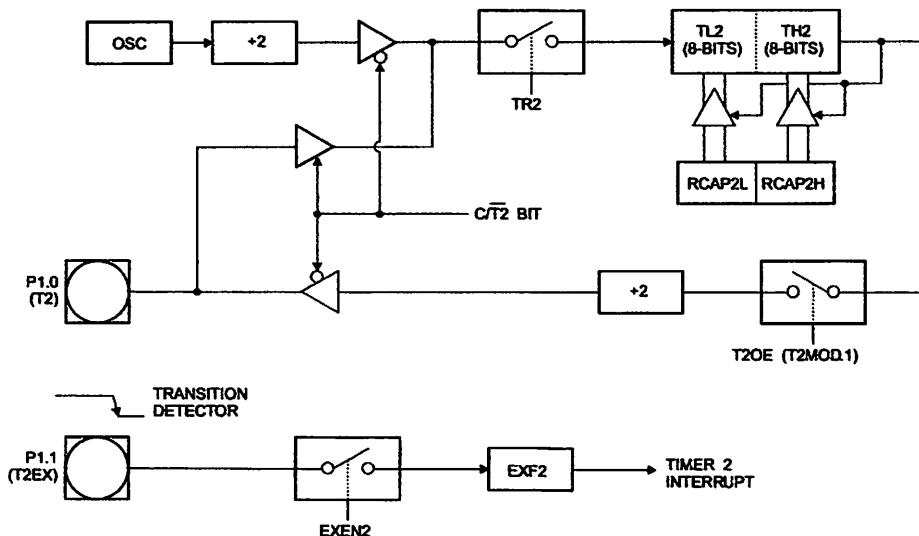
To configure the Timer/Counter 2 as a clock generator, bit C/T2 (T2CON.1) must be cleared and bit T2OE (T2MOD.1) must be set. Bit TR2 (T2CON.2) starts and stops the timer.

The clock-out frequency depends on the oscillator frequency and the reload value of Timer 2 capture registers (RCAP2H, RCAP2L), as shown in the following equation.

$$\text{Clock-Out Frequency} = \frac{\text{Oscillator Frequency}}{4 \times [65536 - (\text{RCAP2H}, \text{RCAP2L})]}$$

In the clock-out mode, Timer 2 roll-overs will not generate an interrupt. This behavior is similar to when Timer 2 is used as a baud-rate generator. It is possible to use Timer 2 as a baud-rate generator and a clock generator simultaneously. Note, however, that the baud-rate and clock-out frequencies cannot be determined independently from one another since they both use RCAP2H and RCAP2L.

Figure 5. Timer 2 in Clock-Out Mode



Interrupts

The AT89S52 has a total of six interrupt vectors: two external interrupts ($\overline{INT0}$ and $INT1$), three timer interrupts (Timers 0, 1, and 2), and the serial port interrupt. These interrupts are all shown in Figure 6.

Each of these interrupt sources can be individually enabled or disabled by setting or clearing a bit in Special Function Register IE. IE also contains a global disable bit, EA, which disables all interrupts at once.

Note that Table 5 shows that bit position IE.6 is unimplemented. User software should not write a 1 to this bit position, since it may be used in future AT89 products.

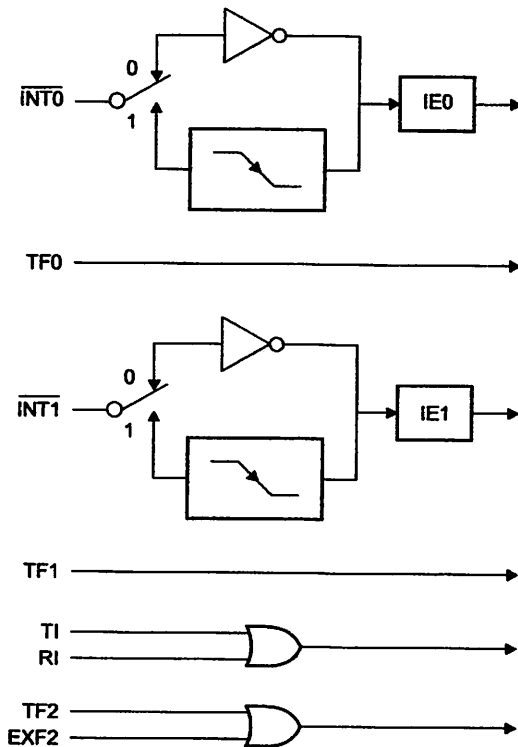
Timer 2 interrupt is generated by the logical OR of bits TF2 and EXF2 in register T2CON. Neither of these flags is cleared by hardware when the service routine is vectored to. In fact, the service routine may have to determine whether it was TF2 or EXF2 that generated the interrupt, and that bit will have to be cleared in software.

The Timer 0 and Timer 1 flags, TF0 and TF1, are set at S5P2 of the cycle in which the timers overflow. The values are then polled by the circuitry in the next cycle. However, the Timer 2 flag, TF2, is set at S2P2 and is polled in the same cycle in which the timer overflows.

Figure 7. Interrupt Enable (IE) Register

(MSB)		(LSB)					
EA	-	ET2	ES	ET1	EX1	ET0	EX0
Enable Bit = 1 enables the interrupt.							
Enable Bit = 0 disables the interrupt.							
Symbol	Position	Function					
EA	IE.7	Disables all interrupts. If EA = 0, no interrupt is acknowledged. If EA = 1, each interrupt source is individually enabled or disabled by setting or clearing its enable bit.					
	IE.6	Reserved.					
ET2	IE.5	Timer 2 interrupt enable bit.					
ES	IE.4	Serial Port interrupt enable bit.					
ET1	IE.3	Timer 1 interrupt enable bit.					
EX1	IE.2	External interrupt 1 enable bit.					
ET0	IE.1	Timer 0 interrupt enable bit.					
EX0	IE.0	External interrupt 0 enable bit.					
User software should never write 1s to reserved bits, because they may be used in future AT89 products.							

Figure 6. Interrupt Sources





Oscillator Characteristics

XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier that can be configured for use as an on-chip oscillator, as shown in Figure 7. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven, as shown in Figure 8. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

Idle Mode

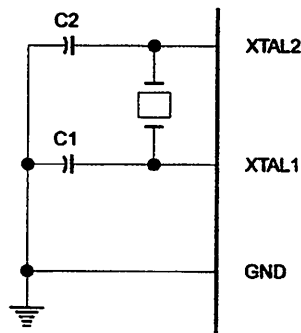
In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special functions registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

Note that when idle mode is terminated by a hardware reset, the device normally resumes program execution from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when idle mode is terminated by a reset, the instruction following the one that invokes idle mode should not write to a port pin or to external memory.

Power-down Mode

In the Power-down mode, the oscillator is stopped, and the instruction that invokes Power-down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the Power-down mode is terminated. Exit from Power-down mode can be initiated either by a hardware reset or by an enabled external interrupt. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before V_{CC} is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.

Figure 7. Oscillator Connections



Note: 1. C1, C2 = 30 pF \pm 10 pF for Crystals
= 40 pF \pm 10 pF for Ceramic Resonators

Figure 8. External Clock Drive Configuration

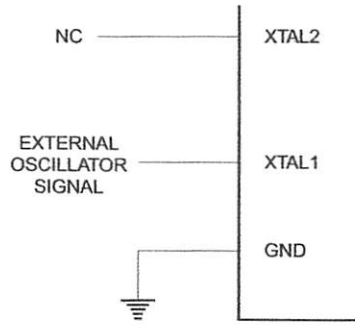


Table 8. Status of External Pins During Idle and Power-down Modes

Mode	Program Memory	ALE	$\overline{\text{PSEN}}$	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power-down	Internal	0	0	Data	Data	Data	Data
Power-down	External	0	0	Float	Data	Data	Data

Program Memory Lock Bits

The AT89S52 has three lock bits that can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the following table.

Table 9. Lock Bit Protection Modes

	Program Lock Bits			Protection Type
	LB1	LB2	LB3	
1	U	U	U	No program lock features
2	P	U	U	MOVC instructions executed from external program memory are disabled from fetching code bytes from internal memory, $\overline{\text{EA}}$ is sampled and latched on reset, and further programming of the Flash memory is disabled
3	P	P	U	Same as mode 2, but verify is also disabled
4	P	P	P	Same as mode 3, but external execution is also disabled

When lock bit 1 is programmed, the logic level at the $\overline{\text{EA}}$ pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random value and holds that value until reset is activated. The latched value of $\overline{\text{EA}}$ must agree with the current logic level at that pin in order for the device to function properly.



Programming the Flash – Parallel Mode

The AT89S52 is shipped with the on-chip Flash memory array ready to be programmed. The programming interface needs a high-voltage (12-volt) program enable signal and is compatible with conventional third-party Flash or EPROM programmers.

The AT89S52 code memory array is programmed byte-by-byte.

Programming Algorithm: Before programming the AT89S52, the address, data, and control signals should be set up according to the Flash programming mode table and Figures 13 and 14. To program the AT89S52, take the following steps:

1. Input the desired memory location on the address lines.
2. Input the appropriate data byte on the data lines.
3. Activate the correct combination of control signals.
4. Raise \overline{EA}/V_{PP} to 12V.
5. Pulse $\overline{ALE}/\overline{PROG}$ once to program a byte in the Flash array or the lock bits. The byte-write cycle is self-timed and typically takes no more than 50 μ s. Repeat steps 1 through 5, changing the address and data for the entire array or until the end of the object file is reached.

Data Polling: The AT89S52 features \overline{Data} Polling to indicate the end of a byte write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written data on P0.7. Once the write cycle has been completed, true data is valid on all outputs, and the next cycle may begin. *Data Polling may begin any time after a write cycle has been initiated.*

Ready/Busy: The progress of byte programming can also be monitored by the RDY/BSY output signal. P3.0 is pulled low after ALE goes high during programming to indicate BUSY. P3.0 is pulled high again when programming is done to indicate READY.

Program Verify: If lock bits LB1 and LB2 have not been programmed, the programmed code data can be read back via the address and data lines for verification. The status of the individual lock bits can be verified directly by reading them back.

Reading the Signature Bytes: The signature bytes are read by the same procedure as a normal verification of locations 000H, 100H, and 200H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows.

(000H) = 1EH indicates manufactured by Atmel
(100H) = 52H indicates AT89S52
(200H) = 06H

Chip Erase: In the parallel programming mode, a chip erase operation is initiated by using the proper combination of control signals and by pulsing $\overline{ALE}/\overline{PROG}$ low for a duration of 200 ns - 500 ns.

In the serial programming mode, a chip erase operation is initiated by issuing the Chip Erase instruction. In this mode, chip erase is self-timed and takes about 500 ms.

During chip erase, a serial read from any address location will return 00H at the data output.

Programming the Flash – Serial Mode

The Code memory array can be programmed using the serial ISP interface while RST is pulled to V_{CC} . The serial interface consists of pins SCK, MOSI (input) and MISO (output). After RST is set high, the Programming Enable instruction needs to be executed first before other operations can be executed. Before a reprogramming sequence can occur, a Chip Erase operation is required.

The Chip Erase operation turns the content of every memory location in the Code array into FFH.

Either an external system clock can be supplied at pin XTAL1 or a crystal needs to be connected across pins XTAL1 and XTAL2. The maximum serial clock (SCK) frequency should be less than 1/16 of the crystal frequency. With a 33 MHz oscillator clock, the maximum SCK frequency is 2 MHz.

Serial Programming Algorithm

To program and verify the AT89S52 in the serial programming mode, the following sequence is recommended:

1. Power-up sequence:
 - Apply power between VCC and GND pins.
 - Set RST pin to "H".
 - If a crystal is not connected across pins XTAL1 and XTAL2, apply a 3 MHz to 33 MHz clock to XTAL1 pin and wait for at least 10 milliseconds.
2. Enable serial programming by sending the Programming Enable serial instruction to pin MOSI/P1.5. The frequency of the shift clock supplied at pin SCK/P1.7 needs to be less than the CPU clock at XTAL1 divided by 16.
3. The Code array is programmed one byte at a time in either the Byte or Page mode. The write cycle is self-timed and typically takes less than 0.5 ms at 5V.
4. Any memory location can be verified by using the Read instruction which returns the content at the selected address at serial output MISO/P1.6.
5. At the end of a programming session, RST can be set low to commence normal device operation.

Power-off sequence (if needed):

- Set XTAL1 to "L" (if a crystal is not used).
- Set RST to "L".
- Turn V_{CC} power off.

Data Polling: The Data Polling feature is also available in the serial mode. In this mode, during a write cycle an attempted read of the last byte written will result in the complement of the MSB of the serial output byte on MISO.



Serial Programming Instruction Set






The Instruction Set for Serial Programming follows a 4-byte protocol and is shown in Table 11.

Programming Interface – Parallel Mode

Every code byte in the Flash array can be programmed by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

Most worldwide major programming vendors offer support for the Atmel AT89 microcontroller series. Please contact your local programming vendor for the appropriate software revision.

Table 10. Flash Programming Modes

Mode	V _{CC}	RST	PSEN	ALE/ PROG	EA/ V _{PP}	P2.6	P2.7	P3.3	P3.6	P3.7	P0.7-0 Data	Address	
												P2.4-0	P1.7-0
Write Code Data	5V	H	L		12V	L	H	H	H	H	D _{IN}	A12-8	A7-0
Read Code Data	5V	H	L	H	H	L	L	L	H	H	D _{OUT}	A12-8	A7-0
Write Lock Bit 1	5V	H	L		12V	H	H	H	H	H	X	X	X
Write Lock Bit 2	5V	H	L		12V	H	H	H	L	L	X	X	X
Write Lock Bit 3	5V	H	L		12V	H	L	H	H	L	X	X	X
Read Lock Bits 2, 3	5V	H	L	H	H	H	H	L	H	L	P0.2, P0.3, P0.4	X	X
Chip Erase	5V	H	L		12V	H	L	H	L	L	X	X	X
Read Atmel ID	5V	H	L	H	H	L	L	L	L	L	1EH	X 0000	00H
Read Device ID	5V	H	L	H	H	L	L	L	L	L	52H	X 0001	00H
Read Device ID	5V	H	L	H	H	L	L	L	L	L	06H	X 0010	00H

- Notes:
1. Each **PROG** pulse is 200 ns - 500 ns for Chip Erase.
 2. Each **PROG** pulse is 200 ns - 500 ns for Write Code Data.
 3. Each **PROG** pulse is 200 ns - 500 ns for Write Lock Bits.
 4. RDY/BSY signal is output on P3.0 during programming.
 5. X = don't care.

Figure 9. Programming the Flash Memory (Parallel Mode)

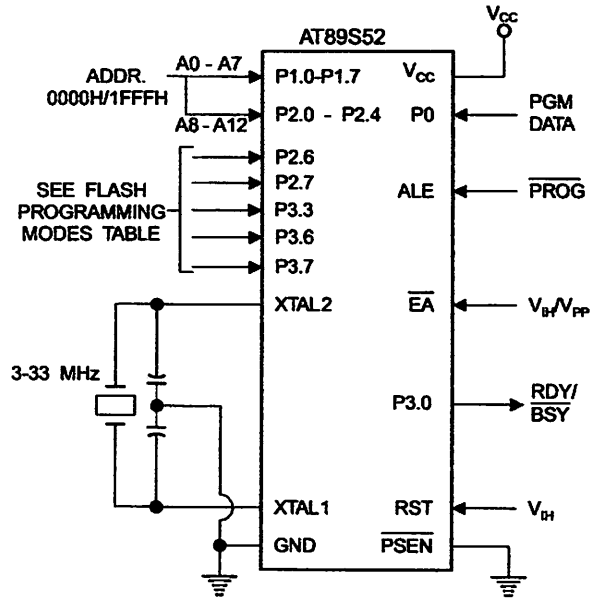
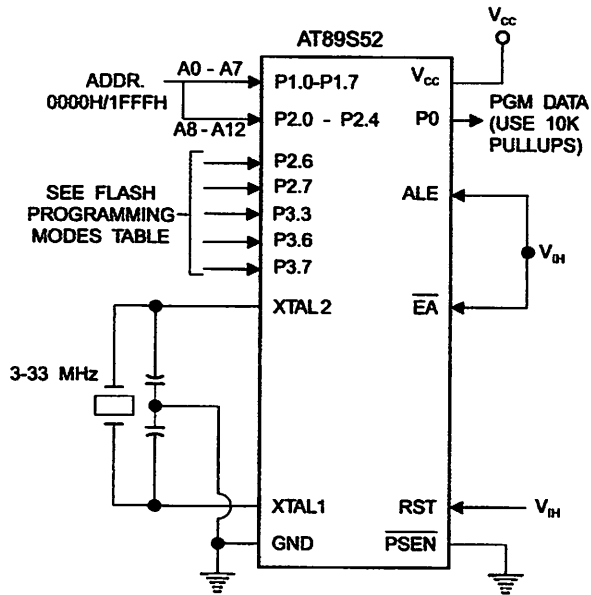


Figure 10. Verifying the Flash Memory (Parallel Mode)





Flash Programming and Verification Characteristics (Parallel Mode)

$T = 20^{\circ}\text{C}$ to 30°C , $V_{CC} = 4.5$ to 5.5V

Symbol	Parameter	Min	Max	Units
V_{PP}	Programming Supply Voltage	11.5	12.5	V
I_{PP}	Programming Supply Current		10	mA
I_{CC}	V_{CC} Supply Current		30	mA
f_{CLCL}	Oscillator Frequency	3	33	MHz
t_{AVGL}	Address Setup to $\overline{\text{PROG}}$ Low	$48t_{CLCL}$		
t_{GHAX}	Address Hold After $\overline{\text{PROG}}$	$48t_{CLCL}$		
t_{DGL}	Data Setup to $\overline{\text{PROG}}$ Low	$48t_{CLCL}$		
t_{GDHDX}	Data Hold After $\overline{\text{PROG}}$	$48t_{CLCL}$		
t_{ELQV}	P2.7 ($\overline{\text{ENABLE}}$) High to V_{PP}	$48t_{CLCL}$		
t_{VPPGL}	V_{PP} Setup to $\overline{\text{PROG}}$ Low	10		μs
t_{VPPHL}	V_{PP} Hold After $\overline{\text{PROG}}$	10		μs
t_{PROGWH}	$\overline{\text{PROG}}$ Width	0.2	1	μs
t_{AVQV}	Address to Data Valid		$48t_{CLCL}$	
t_{ENQV}	$\overline{\text{ENABLE}}$ Low to Data Valid		$48t_{CLCL}$	
t_{EHOZ}	Data Float After $\overline{\text{ENABLE}}$	0	$48t_{CLCL}$	
t_{PROGHL}	$\overline{\text{PROG}}$ High to $\overline{\text{BUSY}}$ Low		1.0	μs
t_{WC}	Byte Write Cycle Time		50	μs

Figure 11. Flash Programming and Verification Waveforms – Parallel Mode

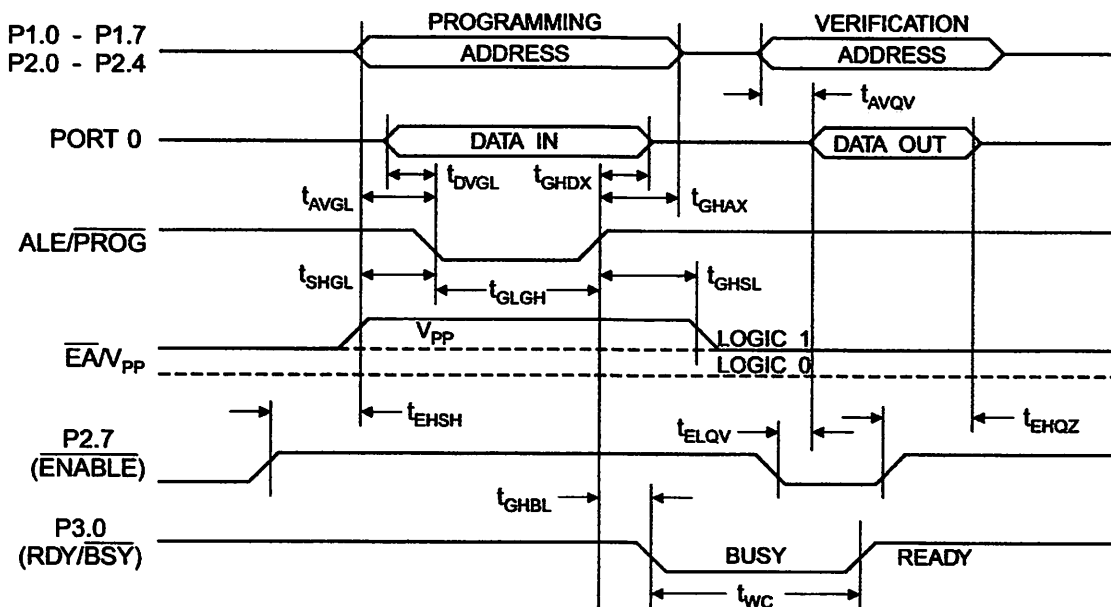
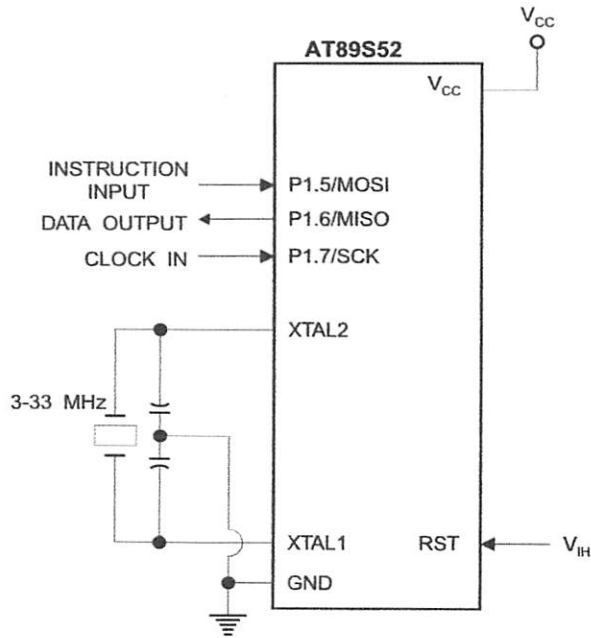


Figure 12. Flash Memory Serial Downloading



Flash Programming and Verification Waveforms – Serial Mode

Figure 13. Serial Programming Waveforms

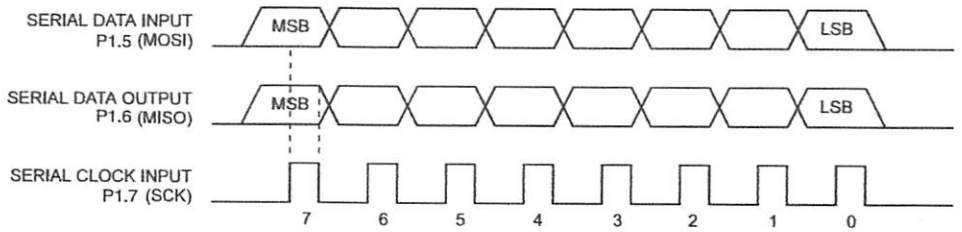




Table 11. Serial Programming Instruction Set

Instruction	Instruction Format				Operation
	Byte 1	Byte 2	Byte 3	Byte 4	
Programming Enable	1010 1100	0101 0011	xxxx xxxx	xxxx xxxx 0110 1001 (Output on MISO)	Enable Serial Programming while RST is high
Chip Erase	1010 1100	100x xxxx	xxxx xxxx	xxxx xxxx	Chip Erase Flash memory array
Read Program Memory (Byte Mode)	0010 0000	xxx A12 A11 A10 A9 A8	A7 A6 A5 A4 A3 A2 A1 A0	D7 D6 D5 D4 D3 D2 D1 D0	Read data from Program memory in the byte mode
Write Program Memory (Byte Mode)	0100 0000	xxx A12 A11 A10 A9 A8	A7 A6 A5 A4 A3 A2 A1 A0	D7 D6 D5 D4 D3 D2 D1 D0	Write data to Program memory in the byte mode
Write Lock Bits ⁽¹⁾	1010 1100	1110 00 B1 B2	xxxx xxxx	xxxx xxxx	Write Lock bits. See Note (1).
Read Lock Bits	0010 0100	xxxx xxxx	xxxx xxxx	xxx LB3 LB2 LB1 xx	Read back current status of the lock bits (a programmed lock bit reads back as a "1")
Read Signature Bytes	0010 1000	xxx A12 A11 A10 A9 A8	A7 xxx xxx0	Signature Byte	Read Signature Byte
Read Program Memory (Page Mode)	0011 0000	xxx A12 A11 A10 A9 A8	Byte 0	Byte 1... Byte 255	Read data from Program memory in the Page Mode (256 bytes)
Write Program Memory (Page Mode)	0101 0000	xxx A12 A11 A10 A9 A8	Byte 0	Byte 1... Byte 255	Write data to Program memory in the Page Mode (256 bytes)

- Note: 1. B1 = 0, B2 = 0 → Mode 1, no lock protection
 B1 = 0, B2 = 1 → Mode 2, lock bit 1 activated
 B1 = 1, B2 = 0 → Mode 3, lock bit 2 activated
 B1 = 1, B2 = 1 → Mode 4, lock bit 3 activated

Each of the lock bit modes needs to be activated sequentially before Mode 4 can be executed.

After Reset signal is high, SCK should be low for at least 64 system clocks before it goes high to clock in the enable data bytes. No pulsing of Reset signal is necessary. SCK should be no faster than 1/16 of the system clock at XTAL1.

For Page Read/Write, the data always starts from byte 0 to 255. After the command byte and upper address byte are latched, each byte thereafter is treated as data until all 256 bytes are shifted in/out. Then the next instruction will be ready to be decoded.

Serial Programming Characteristics

Figure 14. Serial Programming Timing

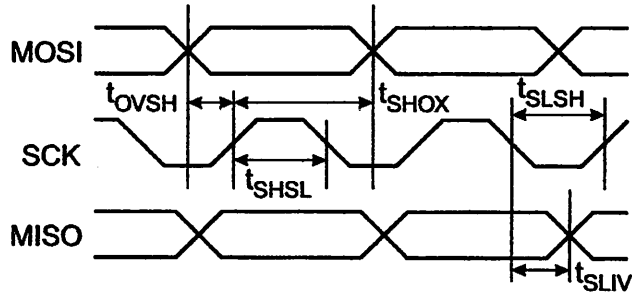


Table 12. Serial Programming Characteristics, $T_A = -40^\circ\text{C}$ to 85°C , $V_{CC} = 4.0 - 5.5\text{V}$ (Unless Otherwise Noted)

Symbol	Parameter	Min	Typ	Max	Units
f_{CLCL}	Oscillator Frequency	3		33	MHz
T_{CL}	Oscillator Period	30			ns
t_{ISL}	SCK Pulse Width High	$8 t_{CLCL}$			ns
t_{SH}	SCK Pulse Width Low	$8 t_{CLCL}$			ns
t_{OVSH}	MOSI Setup to SCK High	t_{CLCL}			ns
t_{SHOX}	MOSI Hold after SCK High	$2 t_{CLCL}$			ns
t_{SLIV}	SCK Low to MISO Valid	10	16	32	ns
t_{Erase}	Chip Erase Instruction Cycle Time			500	ms
$t_{ByteWrite}$	Serial Byte Write Cycle Time			$64 t_{CLCL} + 400$	μs



Absolute Maximum Ratings*

Operating Temperature	-55°C to +125°C
Storage Temperature	-65°C to +150°C
Voltage on Any Pin with Respect to Ground	-1.0V to +7.0V
Maximum Operating Voltage	6.6V
IO Output Current	15.0 mA

*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

Electrical Characteristics

Values shown in this table are valid for $T_A = -40^\circ\text{C}$ to 85°C and $V_{CC} = 4.0\text{V}$ to 5.5V , unless otherwise noted.

Symbol	Parameter	Condition	Min	Max	Units
	Input Low Voltage	(Except \overline{EA})	-0.5	$0.2 V_{CC}-0.1$	V
	Input Low Voltage (\overline{EA})		-0.5	$0.2 V_{CC}-0.3$	V
	Input High Voltage	(Except XTAL1, RST)	$0.2 V_{CC}+0.9$	$V_{CC}+0.5$	V
	Input High Voltage	(XTAL1, RST)	$0.7 V_{CC}$	$V_{CC}+0.5$	V
	Output Low Voltage ⁽¹⁾ (Ports 1,2,3)	$I_{OL} = 1.6 \text{ mA}$		0.45	V
	Output Low Voltage ⁽¹⁾ (Port 0, ALE, PSEN)	$I_{OL} = 3.2 \text{ mA}$		0.45	V
	Output High Voltage (Ports 1,2,3, ALE, PSEN)	$I_{OH} = -60 \mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -25 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -10 \mu\text{A}$	$0.9 V_{CC}$		V
	Output High Voltage (Port 0 in External Bus Mode)	$I_{OH} = -800 \mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -300 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -80 \mu\text{A}$	$0.9 V_{CC}$		V
	Logical 0 Input Current (Ports 1,2,3)	$V_{IN} = 0.45\text{V}$		-50	μA
	Logical 1 to 0 Transition Current (Ports 1,2,3)	$V_{IN} = 2\text{V}, V_{CC} = 5\text{V} \pm 10\%$		-650	μA
	Input Leakage Current (Port 0, \overline{EA})	$0.45 < V_{IN} < V_{CC}$		± 10	μA
RST	Reset Pulldown Resistor		50	300	$\text{K}\Omega$
	Pin Capacitance	Test Freq. = 1 MHz, $T_A = 25^\circ\text{C}$		10	pF
	Power Supply Current	Active Mode, 12 MHz		25	mA
		Idle Mode, 12 MHz		6.5	mA
	Power-down Mode ⁽¹⁾	$V_{CC} = 5.5\text{V}$		50	μA

Notes: 1. Under steady state (non-transient) conditions, I_{OL} must be externally limited as follows:

Maximum I_{OL} per port pin: 10 mA

Maximum I_{OL} per 8-bit port:

Port 0: 26 mA Ports 1, 2, 3: 15 mA

Maximum total I_{OL} for all output pins: 71 mA

If I_{OL} exceeds the test condition, V_{OL} may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.

2. Minimum V_{CC} for Power-down is 2V.

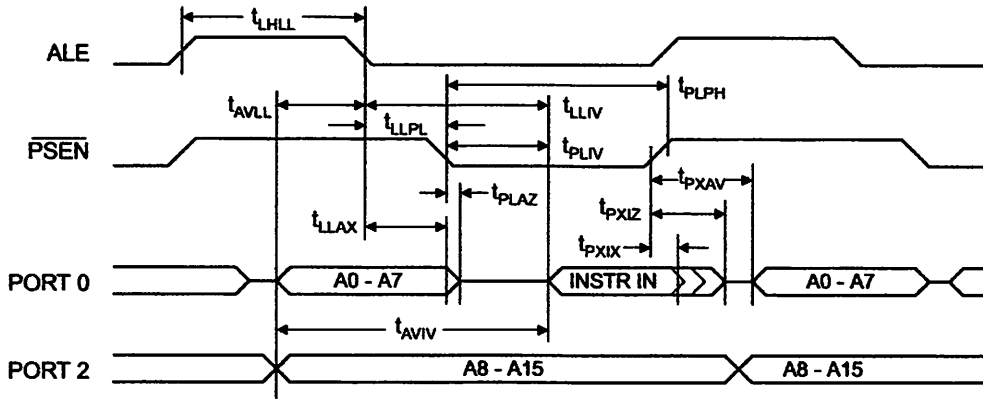
Characteristics

Under operating conditions, load capacitance for Port 0, ALE/ $\overline{\text{PROG}}$, and $\overline{\text{PSEN}}$ = 100 pF; load capacitance for all other ports = 80 pF.

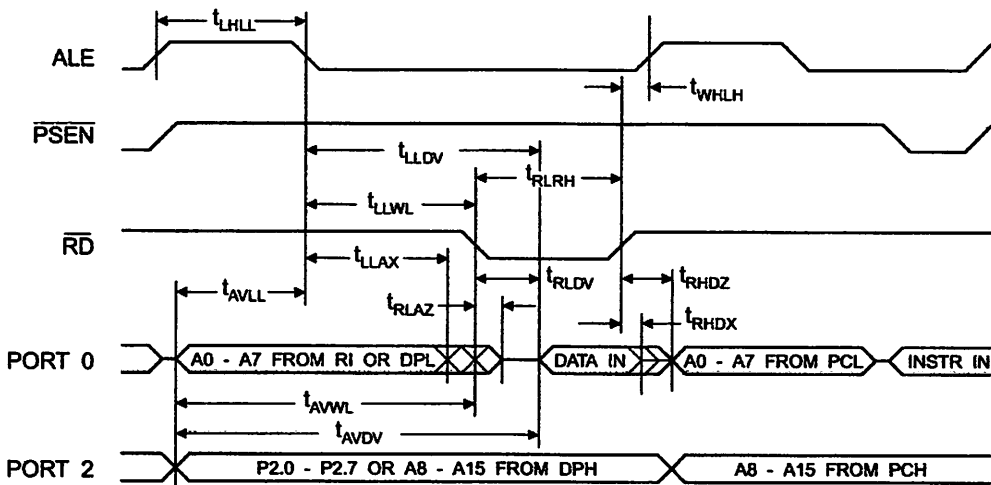
Internal Program and Data Memory Characteristics

Symbol	Parameter	12 MHz Oscillator		Variable Oscillator		Units
		Min	Max	Min	Max	
t_{CLCL}	Oscillator Frequency			0	33	MHz
t_{ALL}	ALE Pulse Width	127		$2t_{\text{CLCL}}-40$		ns
t_{VLL}	Address Valid to ALE Low	43		$t_{\text{CLCL}}-25$		ns
t_{MAX}	Address Hold After ALE Low	48		$t_{\text{CLCL}}-25$		ns
t_{IV}	ALE Low to Valid Instruction In		233		$4t_{\text{CLCL}}-65$	ns
t_{PL}	ALE Low to $\overline{\text{PSEN}}$ Low	43		$t_{\text{CLCL}}-25$		ns
t_{PH}	$\overline{\text{PSEN}}$ Pulse Width	205		$3t_{\text{CLCL}}-45$		ns
t_{IV}	$\overline{\text{PSEN}}$ Low to Valid Instruction In		145		$3t_{\text{CLCL}}-60$	ns
t_{IX}	Input Instruction Hold After $\overline{\text{PSEN}}$	0		0		ns
t_{IZ}	Input Instruction Float After $\overline{\text{PSEN}}$		59		$t_{\text{CLCL}}-25$	ns
t_{AV}	$\overline{\text{PSEN}}$ to Address Valid	75		$t_{\text{CLCL}}-8$		ns
t_{IV}	Address to Valid Instruction In		312		$5t_{\text{CLCL}}-80$	ns
t_{AZ}	$\overline{\text{PSEN}}$ Low to Address Float		10		10	ns
t_{RH}	$\overline{\text{RD}}$ Pulse Width	400		$6t_{\text{CLCL}}-100$		ns
t_{WH}	$\overline{\text{WR}}$ Pulse Width	400		$6t_{\text{CLCL}}-100$		ns
t_{DV}	$\overline{\text{RD}}$ Low to Valid Data In		252		$5t_{\text{CLCL}}-90$	ns
t_{DX}	Data Hold After $\overline{\text{RD}}$	0		0		ns
t_{DZ}	Data Float After $\overline{\text{RD}}$		97		$2t_{\text{CLCL}}-28$	ns
t_{DV}	ALE Low to Valid Data In		517		$8t_{\text{CLCL}}-150$	ns
t_{DV}	Address to Valid Data In		585		$9t_{\text{CLCL}}-165$	ns
t_{WL}	ALE Low to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	200	300	$3t_{\text{CLCL}}-50$	$3t_{\text{CLCL}}+50$	ns
t_{WL}	Address to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	203		$4t_{\text{CLCL}}-75$		ns
t_{WX}	Data Valid to $\overline{\text{WR}}$ Transition	23		$t_{\text{CLCL}}-30$		ns
t_{WH}	Data Valid to $\overline{\text{WR}}$ High	433		$7t_{\text{CLCL}}-130$		ns
t_{QX}	Data Hold After $\overline{\text{WR}}$	33		$t_{\text{CLCL}}-25$		ns
t_{AZ}	$\overline{\text{RD}}$ Low to Address Float		0		0	ns
t_{LH}	$\overline{\text{RD}}$ or $\overline{\text{WR}}$ High to ALE High	43	123	$t_{\text{CLCL}}-25$	$t_{\text{CLCL}}+25$	ns

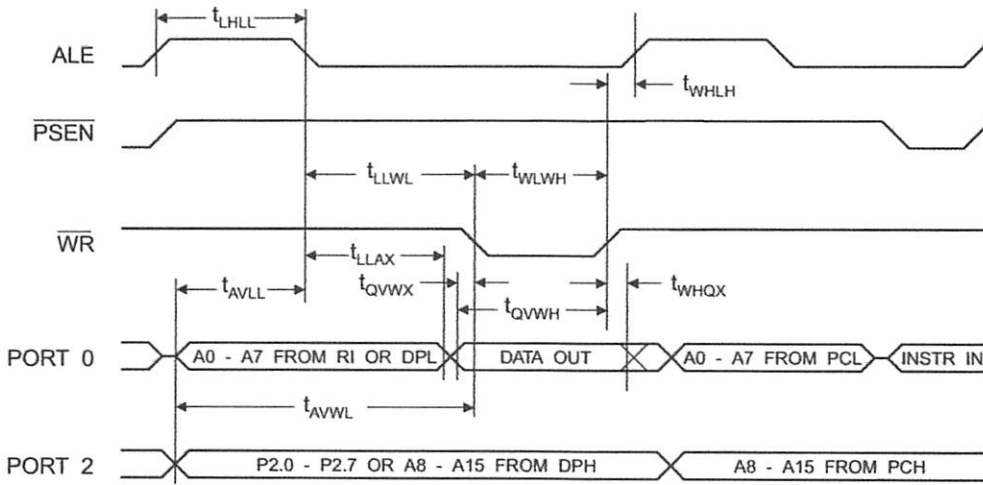
Internal Program Memory Read Cycle



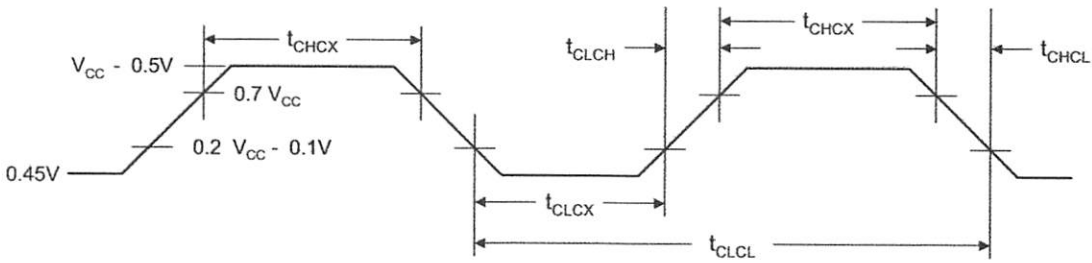
Internal Data Memory Read Cycle



External Data Memory Write Cycle



External Clock Drive Waveforms



External Clock Drive

Symbol	Parameter	Min	Max	Units
CLCL	Oscillator Frequency	0	33	MHz
CL	Clock Period	30		ns
CHCX	High Time	12		ns
CHCL	Low Time	12		ns
CLCH	Rise Time		5	ns
CLCL	Fall Time		5	ns

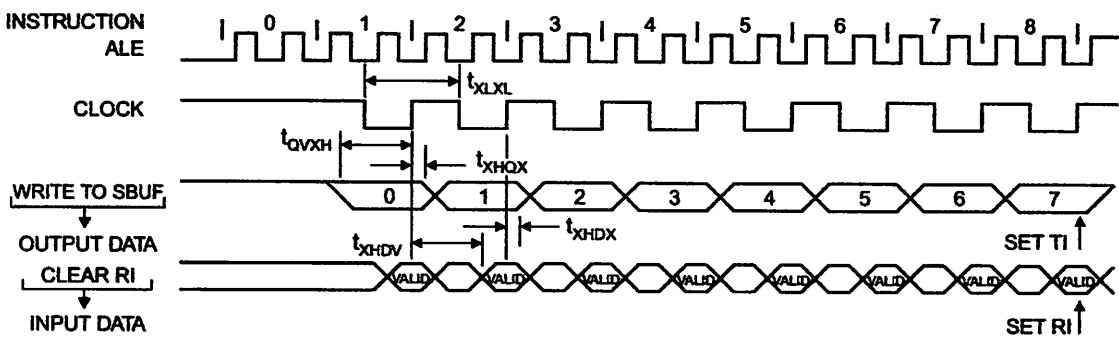


Serial Port Timing: Shift Register Mode Test Conditions

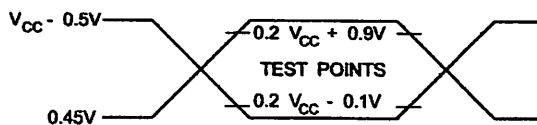
Values in this table are valid for $V_{CC} = 4.0V$ to $5.5V$ and Load Capacitance = 80 pF .

Symbol	Parameter	12 MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
t_{CL}	Serial Port Clock Cycle Time	1.0		$12t_{CLCL}$		μs
t_{QVXH}	Output Data Setup to Clock Rising Edge	700		$10t_{CLCL}-133$		ns
t_{XHOX}	Output Data Hold After Clock Rising Edge	50		$2t_{CLCL}-80$		ns
t_{XHDX}	Input Data Hold After Clock Rising Edge	0		0		ns
t_{XHDV}	Clock Rising Edge to Input Data Valid		700		$10t_{CLCL}-133$	ns

Shift Register Mode Timing Waveforms

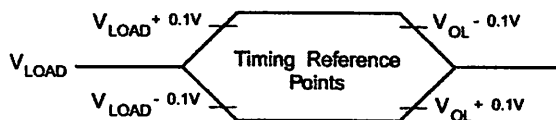


Testing Input/Output Waveforms⁽¹⁾



- AC Inputs during testing are driven at $V_{CC} - 0.5V$ for a logic 1 and $0.45V$ for a logic 0. Timing measurements are made at V_{IH} min. for a logic 1 and V_{IL} max. for a logic 0.

Output Waveforms⁽¹⁾



- For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when a 100 mV change from the loaded V_{OH}/V_{OL} level occurs.

Ordering Information

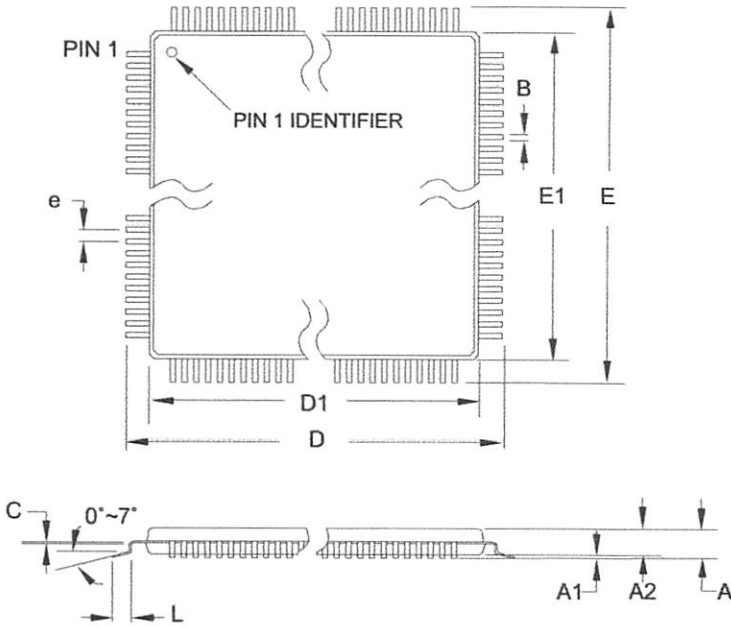
Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
24	4.0V to 5.5V	AT89S52-24AC	44A	Commercial (0° C to 70° C)
		AT89S52-24JC	44J	
		AT89S52-24PC	40P6	
		AT89S52-24SC	42PS6	
		AT89S52-24AI	44A	Industrial (-40° C to 85° C)
		AT89S52-24JI	44J	
		AT89S52-24PI	40P6	
		AT89S52-24SI	42PS6	
33	4.5V to 5.5V	AT89S52-33AC	44A	Commercial (0° C to 70° C)
		AT89S52-33JC	44J	
		AT89S52-33PC	40P6	
		AT89S52-33SC	42PS6	

Package Type	
44A	44-lead, Thin Plastic Gull Wing Quad Flatpack (TQFP)
44J	44-lead, Plastic J-leaded Chip Carrier (PLCC)
40P6	40-pin, 0.600" Wide, Plastic Dual Inline Package (PDIP)
42PS6	42-pin, 0.600" Wide, Plastic Dual Inline Package (PDIP)



Packaging Information

44A – TQFP



COMMON DIMENSIONS
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	–	–	1.20	
A1	0.05	–	0.15	
A2	0.95	1.00	1.05	
D	11.75	12.00	12.25	
D1	9.90	10.00	10.10	Note 2
E	11.75	12.00	12.25	
E1	9.90	10.00	10.10	Note 2
B	0.30	–	0.45	
C	0.09	–	0.20	
L	0.45	–	0.75	
e	0.80 TYP			

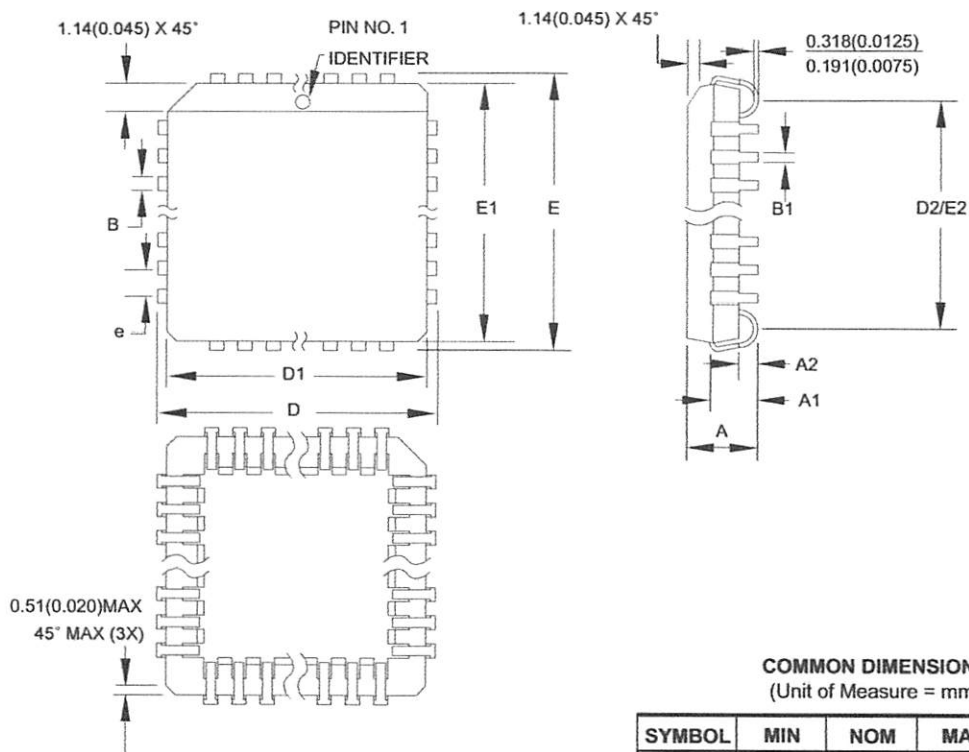
- Notes:
1. This package conforms to JEDEC reference MS-026, Variation ACB.
 2. Dimensions D1 and E1 do not include mold protrusion. Allowable protrusion is 0.25 mm per side. Dimensions D1 and E1 are maximum plastic body size dimensions including mold mismatch.
 3. Lead coplanarity is 0.10 mm maximum.

10/5/2001

2325 Orchard Parkway San Jose, CA 95131	TITLE	DRAWING NO.	REV.
	44A, 44-lead, 10 x 10 mm Body Size, 1.0 mm Body Thickness, 0.8 mm Lead Pitch, Thin Profile Plastic Quad Flat Package (TQFP)	44A	B

AT89S52

J - PLCC



COMMON DIMENSIONS
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	4.191	-	4.572	
A1	2.286	-	3.048	
A2	0.508	-	-	
D	17.399	-	17.653	
D1	16.510	-	16.662	Note 2
E	17.399	-	17.653	
E1	16.510	-	16.662	Note 2
D2/E2	14.986	-	16.002	
B	0.660	-	0.813	
B1	0.330	-	0.533	
e	1.270 TYP			

- Notes:
1. This package conforms to JEDEC reference MS-018, Variation AC.
 2. Dimensions D1 and E1 do not include mold protrusion. Allowable protrusion is $.010^{\circ}(0.254 \text{ mm})$ per side. Dimension D1 and E1 include mold mismatch and are measured at the extreme material condition at the upper or lower parting line.
 3. Lead coplanarity is $0.004^{\circ}(0.102 \text{ mm})$ maximum.

10/04/01

AMEL 2325 Orchard Parkway
San Jose, CA 95131

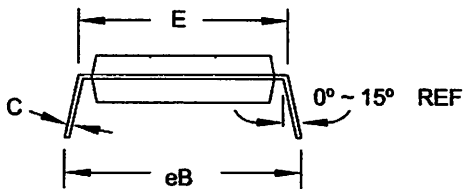
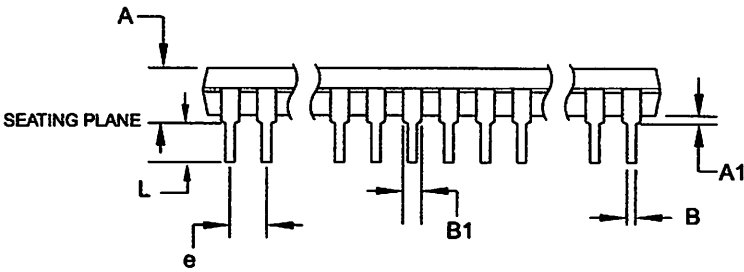
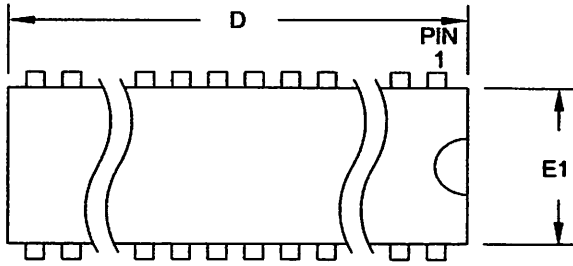
TITLE
44J, 44-lead, Plastic J-leaded Chip Carrier (PLCC)

DRAWING NO. 44J
REV. B





40P6 – PDIP



COMMON DIMENSIONS
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	-	-	4.826	
A1	0.381	-	-	
D	52.070	-	52.578	Note 2
E	15.240	-	15.875	
E1	13.462	-	13.970	Note 2
B	0.356	-	0.559	
B1	1.041	-	1.651	
L	3.048	-	3.556	
C	0.203	-	0.381	
eB	15.494	-	17.526	
e	2.540 TYP			

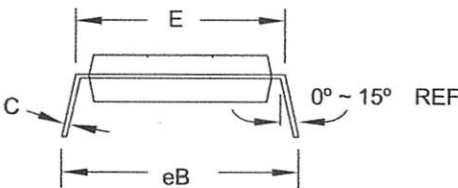
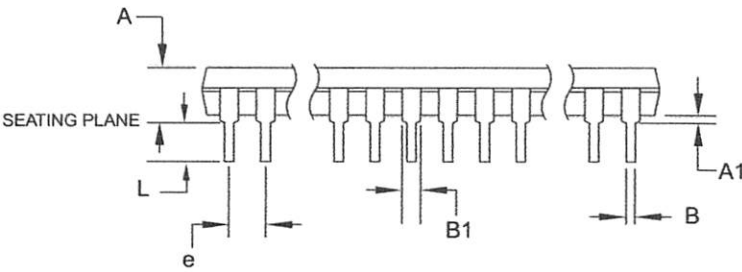
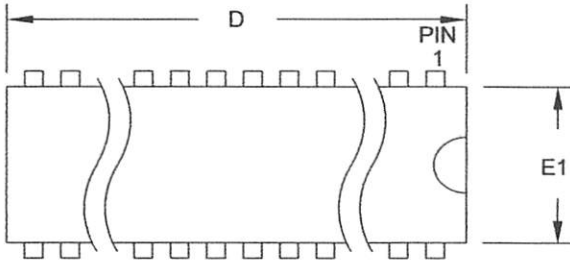
- Notes: 1. This package conforms to JEDEC reference MS-011, Variation AC.
2. Dimensions D and E1 do not include mold Flash or Protrusion.
Mold Flash or Protrusion shall not exceed 0.25 mm (0.010").

09/28/01

2325 Orchard Parkway San Jose, CA 95131	TITLE 40P6, 40-lead (0.600"/15.24 mm Wide) Plastic Dual Inline Package (PDIP)	DRAWING NO.	REV.
		40P6	B

AT89S52

42PS6 – PDIP




COMMON DIMENSIONS
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	-	-	4.83	
A1	0.51	-	-	
D	36.70	-	36.96	Note 2
E	15.24	-	15.88	
E1	13.46	-	13.97	Note 2
B	0.38	-	0.56	
B1	0.76	-	1.27	
L	3.05	-	3.43	
C	0.20	-	0.30	
eB	-	-	18.55	
e	1.78 TYP			

- Notes:
1. This package conforms to JEDEC reference MS-011, Variation AC.
 2. Dimensions D and E1 do not include mold Flash or Protrusion. Mold Flash or Protrusion shall not exceed 0.25 mm (0.010").

11/6/03

 2325 Orchard Parkway San Jose, CA 95131	TITLE 42PS6, 42-lead (0.600"/15.24 mm Wide) Plastic Dual Inline Package (PDIP)	DRAWING NO.	REV.
		42PS6	A



Atmel Corporation

2325 Orchard Parkway
San Jose, CA 95131, USA
Tel: 1(408) 441-0311
Fax: 1(408) 487-2600

Regional Headquarters

Europe

Atmel Sarl
Route des Arsenalux 41
Case Postale 80
CH-1705 Fribourg
Switzerland
Tel: (41) 26-426-5555
Fax: (41) 26-426-5500

India

Room 1219
Chinachem Golden Plaza
7 Mody Road Tsimshatsui
East Kowloon
Hong Kong
Tel: (852) 2721-9778
Fax: (852) 2722-1369

Japan

1F, Tonetsu Shinkawa Bldg.
1-24-8 Shinkawa
Chuo-ku, Tokyo 104-0033
Japan
Tel: (81) 3-3523-3551
Fax: (81) 3-3523-7581

Atmel Operations

Memory

2325 Orchard Parkway
San Jose, CA 95131, USA
Tel: 1(408) 441-0311
Fax: 1(408) 436-4314

Microcontrollers

2325 Orchard Parkway
San Jose, CA 95131, USA
Tel: 1(408) 441-0311
Fax: 1(408) 436-4314

La Chantrerie
BP 70602
44306 Nantes Cedex 3, France
Tel: (33) 2-40-18-18-18
Fax: (33) 2-40-18-19-60

ASIC/ASSP/Smart Cards

Zone Industrielle
13106 Rousset Cedex, France
Tel: (33) 4-42-53-60-00
Fax: (33) 4-42-53-60-01

1150 East Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906, USA
Tel: 1(719) 576-3300
Fax: 1(719) 540-1759

Scottish Enterprise Technology Park
Maxwell Building
East Kilbride G75 0QR, Scotland
Tel: (44) 1355-803-000
Fax: (44) 1355-242-743

RF/Automotive

Theresienstrasse 2
Postfach 3535
74025 Heilbronn, Germany
Tel: (49) 71-31-67-0
Fax: (49) 71-31-67-2340

1150 East Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906, USA
Tel: 1(719) 576-3300
Fax: 1(719) 540-1759

Biometrics/Imaging/Hi-Rel MPU/ High Speed Converters/RF Datacom

Avenue de Rochepleine
BP 123
38521 Saint-Egreve Cedex, France
Tel: (33) 4-76-58-30-00
Fax: (33) 4-76-58-34-80

Literature Requests
www.atmel.com/literature

Disclaimer: Atmel Corporation makes no warranty for the use of its products, other than those expressly contained in the Company's standard warranty which is detailed in Atmel's Terms and Conditions located on the Company's web site. The Company assumes no responsibility for any errors which may appear in this document, reserves the right to change devices or specifications detailed herein at any time without notice, and does not make any commitment to update the information contained herein. No licenses to patents or other intellectual property of Atmel are granted by the Company in connection with the sale of Atmel products, expressly or by implication. Atmel's products are not authorized for use in life support devices or systems.

Atmel Corporation 2003. All rights reserved. Atmel® and combinations thereof are the registered trademarks of Atmel Corporation or its subsidiaries. MCS® is a registered trademark of Intel Corporation. Other terms and product names may be the trademarks of others.



Printed on recycled paper.

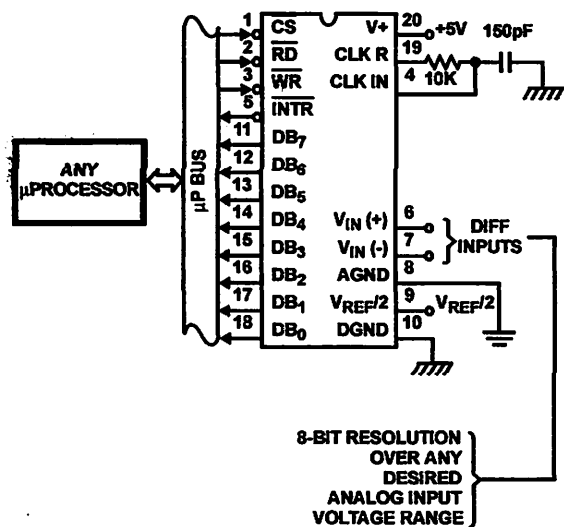
1919B-MICRO-11/03

8-Bit, Microprocessor-Compatible, A/D Converters

The ADC080X family are CMOS 8-Bit, successive-approximation A/D converters which use a modified potentiometric ladder and are designed to operate with the 8080A control bus via three-state outputs. These converters appear to the processor as memory locations or I/O ports, and hence no interfacing logic is required.

The differential analog voltage input has good common-mode-rejection and permits offsetting the analog zero-input-voltage value. In addition, the voltage reference input can be adjusted to allow encoding any smaller analog voltage span to the full 8 bits of resolution.

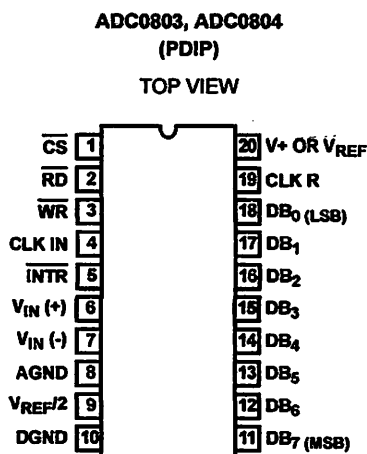
Typical Application Schematic



Features

- 80C48 and 80C80/85 Bus Compatible - No Interfacing Logic Required
- Conversion Time <100µs
- Easy Interface to Most Microprocessors
- Will Operate in a "Stand Alone" Mode
- Differential Analog Voltage Inputs
- Works with Bandgap Voltage References
- TTL Compatible Inputs and Outputs
- On-Chip Clock Generator
- Analog Voltage Input Range (Single + 5V Supply) 0V to 5V
- No Zero-Adjust Required
- 80C48 and 80C80/85 Bus Compatible - No Interfacing Logic Required

Pinout

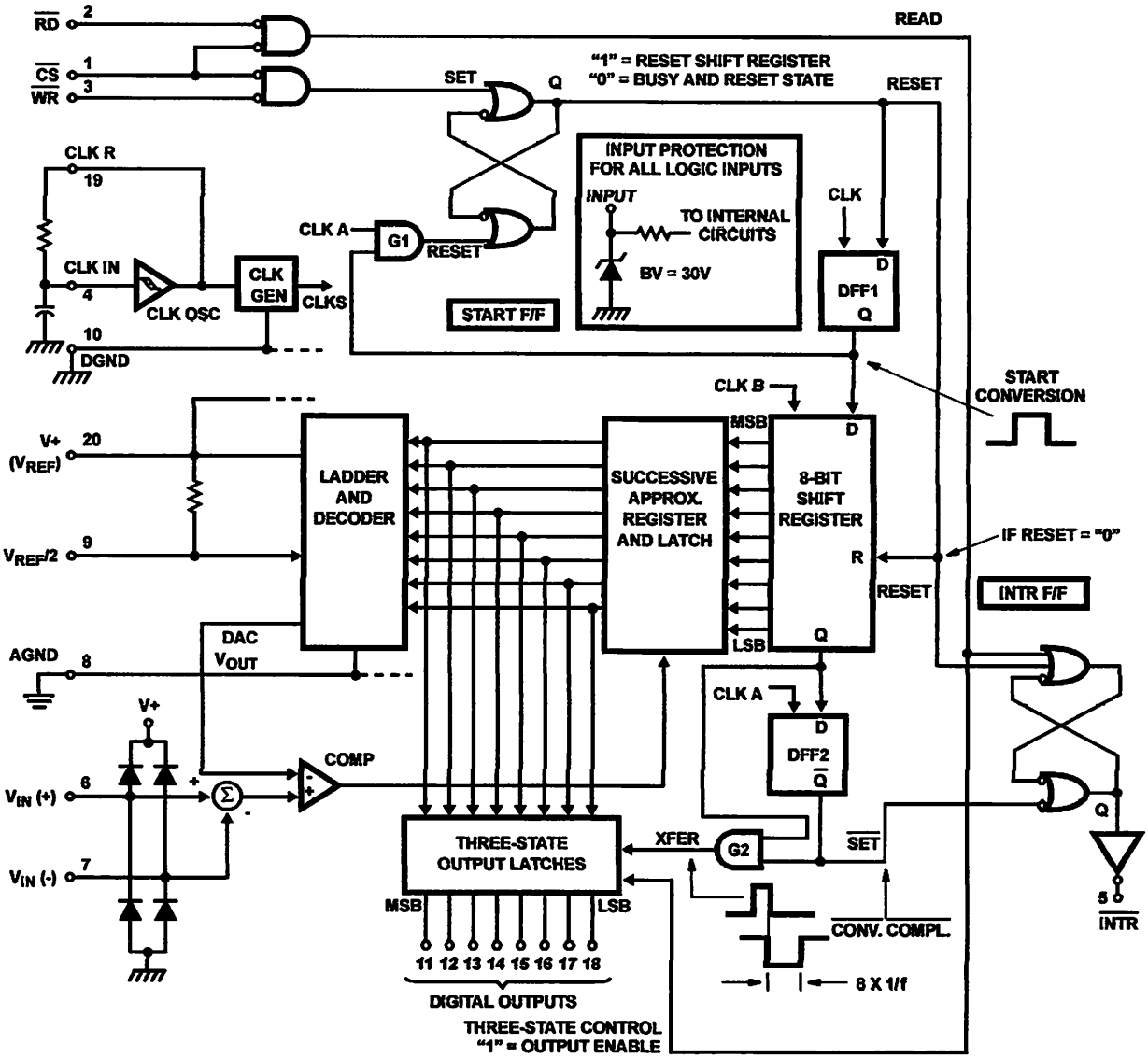


Ordering Information

PART NUMBER	ERROR	EXTERNAL CONDITIONS	TEMP. RANGE (°C)	PACKAGE	PKG. NO
DC0803LCN	±1/2 LSB	V _{REF/2} Adjusted for Correct Full Scale Reading	0 to 70	20 Ld PDIP	E20.3
DC0804LCN	±1 LSB	V _{REF/2} = 2.500V _{DC} (No Adjustments)	0 to 70	20 Ld PDIP	E20.3

ADC0803, ADC0804

Functional Diagram



ADC0803, ADC0804

Absolute Maximum Ratings

Supply Voltage	6.5V
Voltage at Any Input	-0.3V to (V ⁺ + 0.3V)

Operating Conditions

Temperature Range	0°C to 70°C
-------------------	-------------

Thermal Information

Thermal Resistance (Typical, Note 1)	θ_{JA} (°C/W)
PDIP Package	80
Maximum Junction Temperature	
Plastic Package	150°C
Maximum Storage Temperature Range	-65°C to 150°C
Maximum Lead Temperature (Soldering, 10s)	300°C

CAUTION: Stresses above those listed in "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress only rating and operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied.

NOTE:

1. θ_{JA} is measured with the component mounted on a low effective thermal conductivity test board in free air. See Tech Brief TB379 for details.

Electrical Specifications (Notes 2, 8)

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNITS
CONVERTER SPECIFICATIONS V ⁺ = 5V, T _A = 25°C and f _{CLK} = 640kHz, Unless Otherwise Specified					
Total Unadjusted Error					
ADC0803	V _{REF/2} Adjusted for Correct Full Scale Reading	-	-	±1/2	LSB
ADC0804	V _{REF/2} = 2.500V	-	-	±1	LSB
V _{REF/2} Input Resistance	Input Resistance at Pin 9	1.0	1.3	-	kΩ
Analog Input Voltage Range	(Note 3)	GND-0.05	-	(V ⁺) + 0.05	V
DC Common-Mode Rejection	Over Analog Input Voltage Range	-	±1/16	±1/8	LSB
Power Supply Sensitivity	V ⁺ = 5V ±10% Over Allowed Input Voltage Range	-	±1/16	±1/8	LSB
CONVERTER SPECIFICATIONS V ⁺ = 5V, 0°C to 70°C and f _{CLK} = 640kHz, Unless Otherwise Specified					
Total Unadjusted Error					
ADC0803	V _{REF/2} Adjusted for Correct Full Scale Reading	-	-	±1/2	LSB
ADC0804	V _{REF/2} = 2.500V	-	-	±1	LSB
V _{REF/2} Input Resistance	Input Resistance at Pin 9	1.0	1.3	-	kΩ
Analog Input Voltage Range	(Note 3)	GND-0.05	-	(V ⁺) + 0.05	V
DC Common-Mode Rejection	Over Analog Input Voltage Range	-	±1/8	±1/4	LSB
Power Supply Sensitivity	V ⁺ = 5V ±10% Over Allowed Input Voltage Range	-	±1/16	±1/8	LSB
LOGIC TIMING SPECIFICATIONS V ⁺ = 5V, and T _A = 25°C, Unless Otherwise Specified					
Clock Frequency, f _{CLK}	V ⁺ = 6V (Note 4)	100	640	1280	kHz
	V ⁺ = 5V	100	640	800	kHz
Clock Periods per Conversion (Note 5), CONV		62	-	73	Clocks/Conv
Conversion Rate In Free-Running Mode, CR	\overline{INTR} tied to \overline{WR} with $\overline{CS} = 0V$, f _{CLK} = 640kHz	-	-	8888	Conv/s
Width of \overline{WR} Input (Start Pulse Width), t _{W(WR)}	$\overline{CS} = 0V$ (Note 6)	100	-	-	ns
Access Time (Delay from Falling Edge of \overline{RD} to Output Data Valid), t _{ACC}	C _L = 100pF (Use Bus Driver IC for Larger C _L)	-	135	200	ns
Three-State Control (Delay from Rising Edge of \overline{RD} to HI-Z State), t _{1H} , t _{0H}	C _L = 10pF, R _L = 10K (See Three-State Test Circuits)	-	125	250	ns
Delay from Falling Edge of \overline{WR} to Reset of \overline{INTR} , t _{WM} , t _{RI}		-	300	450	ns
Input Capacitance of Logic Control Inputs, C _{IN}		-	5	-	pF
Three-State Output Capacitance (Data Buffers), C _{OUT}		-	5	-	pF

ADC0803, ADC0804

Electrical Specifications (Notes 2, 8) (Continued)

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNITS
DC DIGITAL LEVELS AND DC SPECIFICATIONS $V^+ = 5V$, and T_{MIN} to T_{MAX} , Unless Otherwise Specified					
CONTROL INPUTS (Note 7)					
Logic "1" Input Voltage (Except Pin 4 CLK IN), V_{INH}	$V^+ = 5.25V$	2.0	-	V^+	V
Logic "0" Input Voltage (Except Pin 4 CLK IN), V_{INL}	$V^+ = 4.75V$	-	-	0.8	V
CLK IN (Pin 4) Positive Going Threshold Voltage, V^+_{CLK}		2.7	3.1	3.5	V
CLK IN (Pin 4) Negative Going Threshold Voltage, V^-_{CLK}		1.5	1.8	2.1	V
CLK IN (Pin 4) Hysteresis, V_H		0.6	1.3	2.0	V
Logic "1" Input Current (All Inputs), I_{INH}	$V_{IN} = 5V$	-	0.005	1	μA
Logic "0" Input Current (All Inputs), I_{INLO}	$V_{IN} = 0V$	-1	-0.005	-	μA
Supply Current (Includes Ladder Current), I^+	$f_{CLK} = 640kHz$, $T_A = 25^\circ C$ and $\overline{CS} = HI$	-	1.3	2.5	mA
DATA OUTPUTS AND INPUTS					
Logic "0" Output Voltage, V_{OL}	$I_O = 1.6mA$, $V^+ = 4.75V$	-	-	0.4	V
Logic "1" Output Voltage, V_{OH}	$I_O = -360\mu A$, $V^+ = 4.75V$	2.4	-	-	V
Three-State Disabled Output Leakage (All Data Buffers), I_{LO}	$V_{OUT} = 0V$	-3	-	-	μA
	$V_{OUT} = 5V$	-	-	3	μA
Output Short Circuit Current, I_{SOURCE}	V_{OUT} Short to GND, $T_A = 25^\circ C$	4.5	6	-	mA
Output Short Circuit Current, I_{SINK}	V_{OUT} Short to V^+ , $T_A = 25^\circ C$	9.0	16	-	mA

NOTES:

- All voltages are measured with respect to GND, unless otherwise specified. The separate AGND point should always be wired to the DGND, being careful to avoid ground loops.
- For $V_{IN(-)} \geq V_{IN(+)}$ the digital output code will be 0000 0000. Two on-chip diodes are tied to each analog input (see Block Diagram) which will forward conduct for analog input voltages one diode drop below ground or one diode drop greater than the V^+ supply. Be careful, during testing at low V^+ levels (4.5V), as high level analog inputs (5V) can cause this input diode to conduct - especially at elevated temperatures, and cause errors for analog inputs near full scale. As long as the analog V_{IN} does not exceed the supply voltage by more than 50mV, the output code will be correct. To achieve an absolute 0V to 5V input voltage range will therefore require a minimum supply voltage of 4.950V over temperature variations, initial tolerance and loading.
- With $V^+ = 6V$, the digital logic interfaces are no longer TTL compatible.
- With an asynchronous start pulse, up to 8 clock periods may be required before the internal clock phases are proper to start the conversion process.
- The \overline{CS} input is assumed to bracket the \overline{WR} strobe input so that timing is dependent on the \overline{WR} pulse width. An arbitrarily wide pulse width will hold the converter in a reset mode and the start of conversion is initiated by the low to high transition of the \overline{WR} pulse (see Timing Diagrams).
- CLK IN (pin 4) is the input of a Schmitt trigger circuit and is therefore specified separately.
- None of these A/Ds requires a zero-adjust. However, if an all zero code is desired for an analog input other than 0V, or if a narrow full scale span exists (for example: 0.5V to 4V full scale) the $V_{IN(-)}$ input can be adjusted to achieve this. See the Zero Error description in this data sheet.

Timing Waveforms

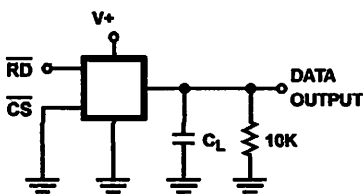


FIGURE 1A. t_{1H}

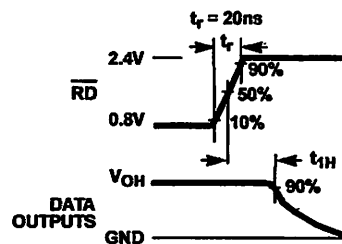


FIGURE 1B. t_{1H} , $C_L = 10pF$

Timing Waveforms (Continued)

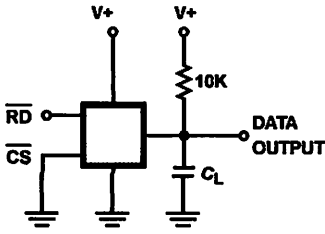


FIGURE 1C. t_{OH}

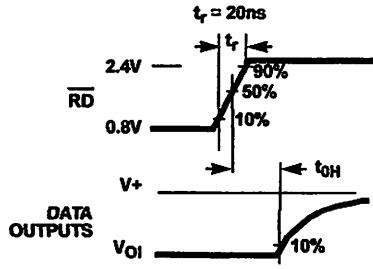


FIGURE 1D. t_{OH} , $C_L = 10pF$

FIGURE 1. THREE-STATE CIRCUITS AND WAVEFORMS

Typical Performance Curves

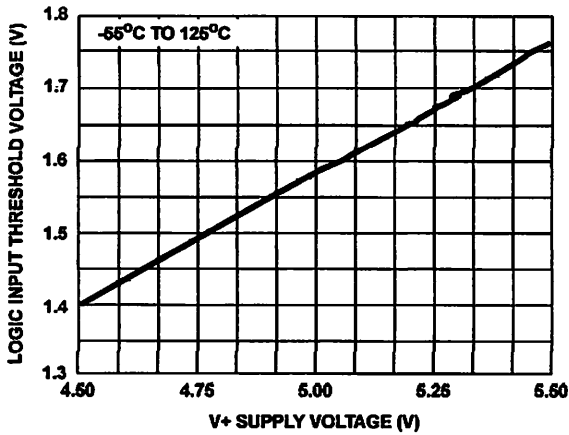


FIGURE 2. LOGIC INPUT THRESHOLD VOLTAGE vs SUPPLY VOLTAGE

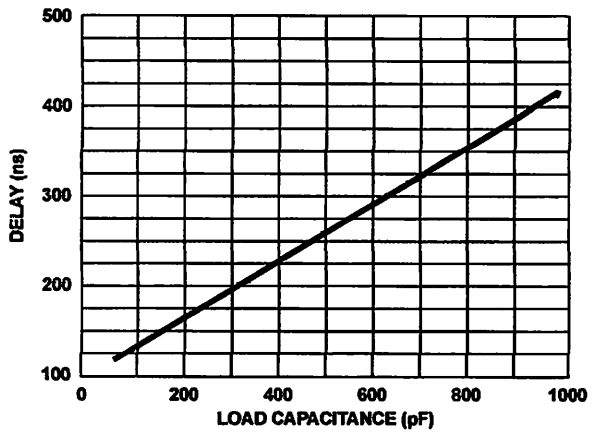


FIGURE 3. DELAY FROM FALLING EDGE OF \overline{RD} TO OUTPUT DATA VALID vs LOAD CAPACITANCE

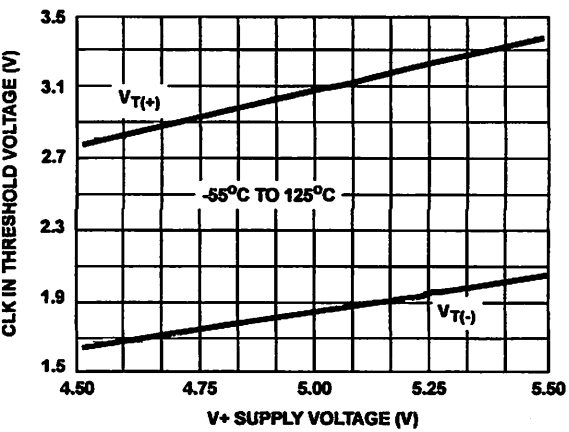


FIGURE 4. CLK IN SCHMITT TRIP LEVELS vs SUPPLY VOLTAGE

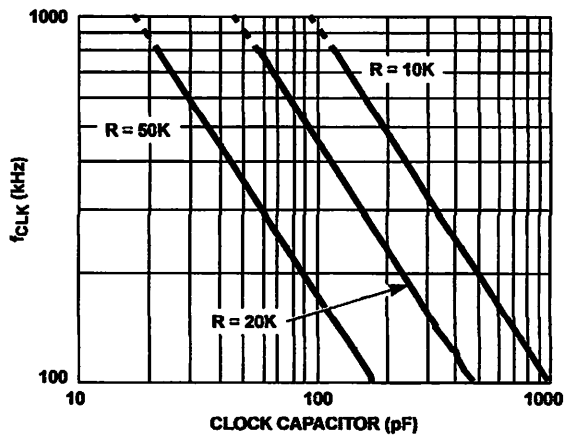


FIGURE 5. f_{CLK} vs CLOCK CAPACITOR

Typical Performance Curves (Continued)

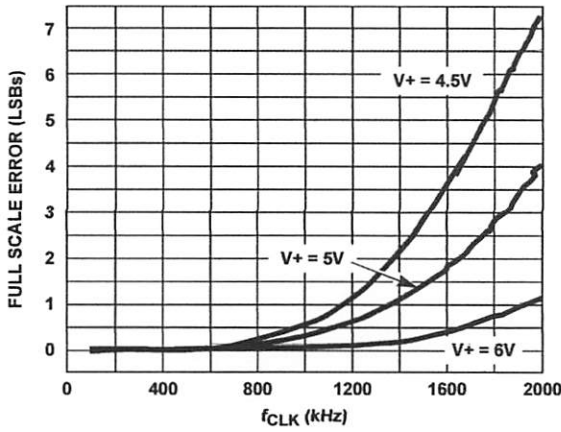


FIGURE 6. FULL SCALE ERROR vs f_{CLK}

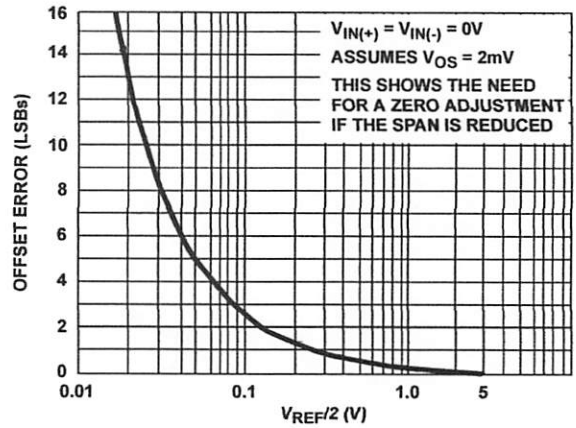


FIGURE 7. EFFECT OF UNADJUSTED OFFSET ERROR

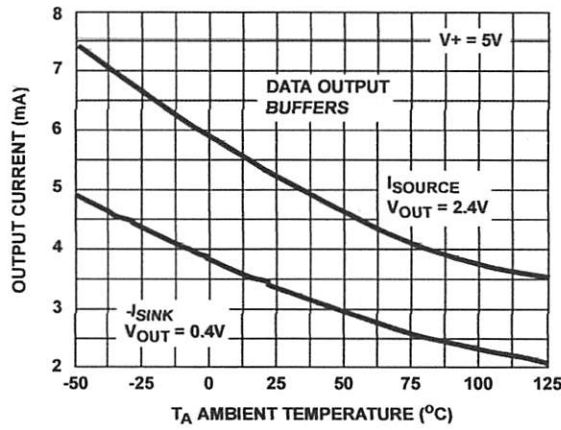


FIGURE 8. OUTPUT CURRENT vs TEMPERATURE

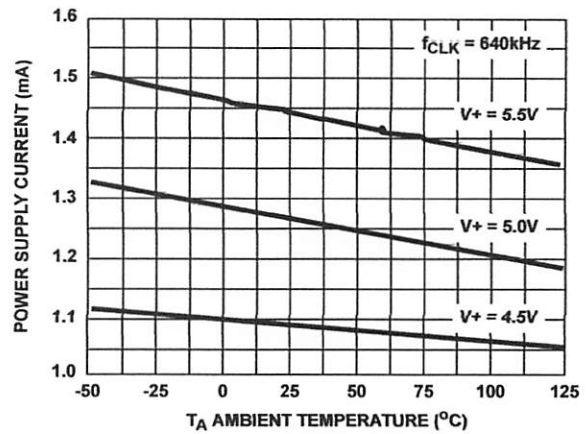


FIGURE 9. POWER SUPPLY CURRENT vs TEMPERATURE

Timing Diagrams

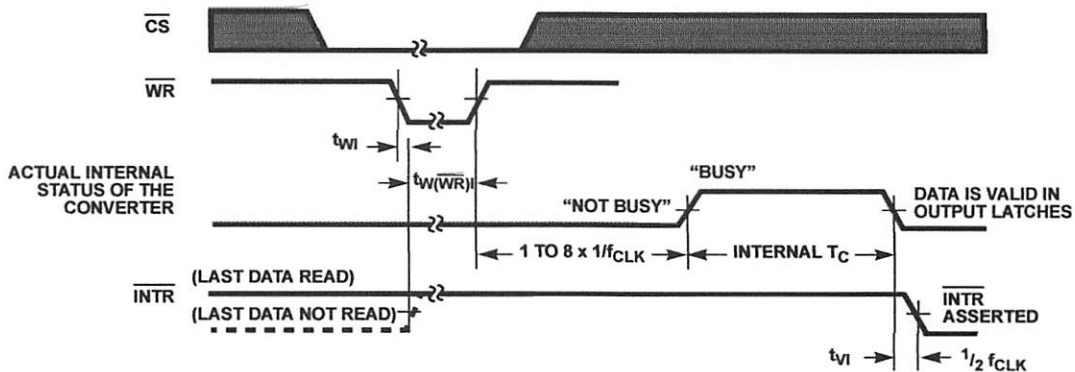


FIGURE 10A. START CONVERSION

Timing Diagrams (Continued)

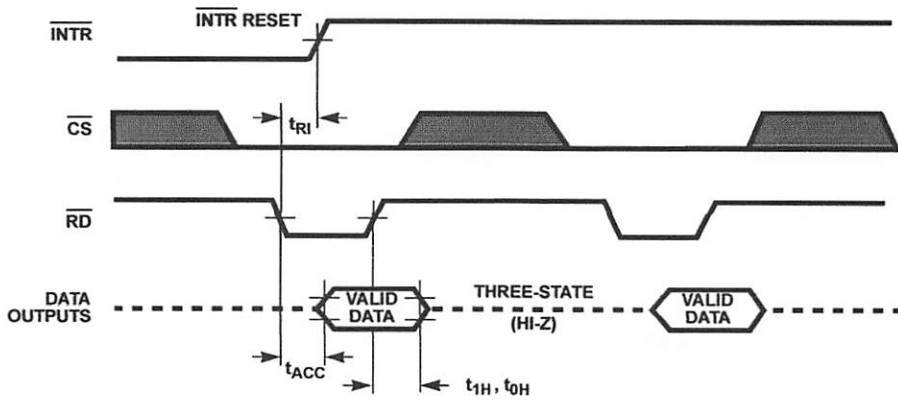


FIGURE 10B. OUTPUT ENABLE AND RESET $\overline{\text{INTR}}$

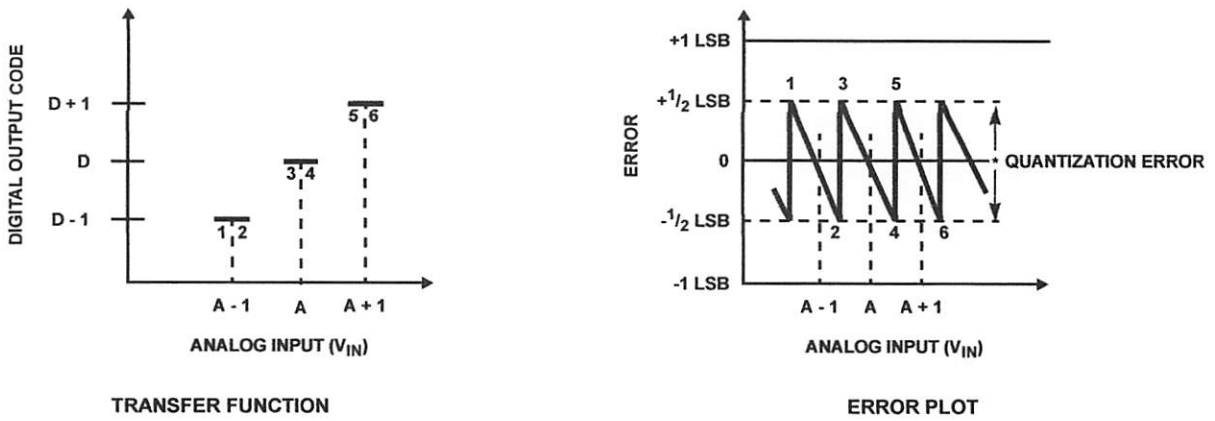


FIGURE 11A. ACCURACY = ± 0 LSB; PERFECT A/D

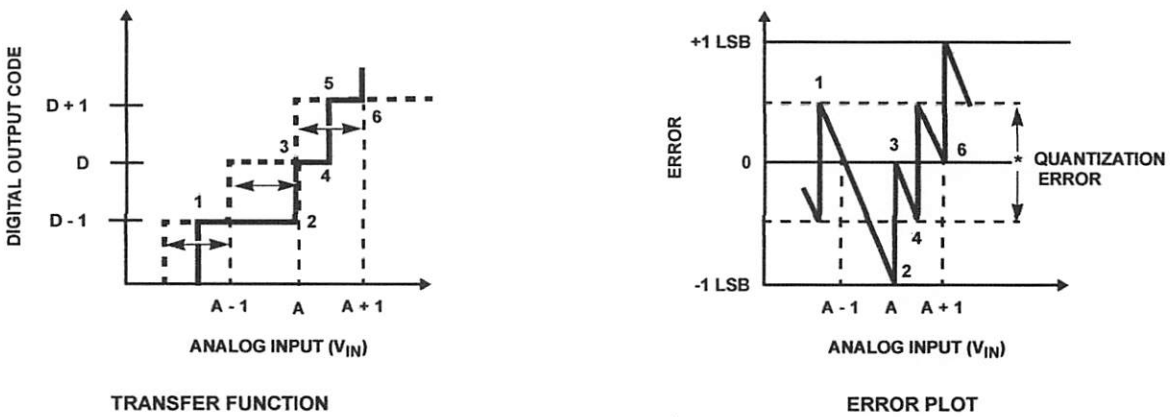


FIGURE 11B. ACCURACY = $\pm 1/2$ LSB
FIGURE 11. CLARIFYING THE ERROR SPECS OF AN A/D CONVERTER

Understanding A/D Error Specs

A perfect A/D transfer characteristic (staircase wave-form) is shown in Figure 11A. The horizontal scale is analog input voltage and the particular points labeled are in steps of 1 LSB (19.53mV with 2.5V tied to the $V_{REF/2}$ pin). The digital output codes which correspond to these inputs are shown as $A-1$, A , $A+1$. For the perfect A/D, not only will center-value ($A-1$, A , $A+1$, ...) analog inputs produce the correct output digital codes, but also each riser (the transitions between adjacent output codes) will be located $\pm 1/2$ LSB away from each center-value. As shown, the risers are ideal and have no width. Correct digital output codes will be provided for a range of analog input voltages which extend $\pm 1/2$ LSB from the ideal center-values. Each tread (the range of analog input voltage which provides the same digital output code) is therefore 1 LSB wide.

The error curve of Figure 11B shows the worst case transfer function for the ADC080X. Here the specification guarantees that if we apply an analog input equal to the LSB analog voltage center-value, the A/D will produce the correct digital code.

In addition to each transfer function is shown the corresponding error plot. Notice that the error includes the quantization uncertainty of the A/D. For example, the error at point 1 of Figure 11A is $+1/2$ LSB because the digital code appeared $1/2$ LSB in advance of the center-value of the tread. The error plots always have a constant negative slope and the abrupt upside steps are always 1 LSB in magnitude, unless the device has missing codes.

Detailed Description

The functional diagram of the ADC080X series of A/D converters operates on the successive approximation principle (see Application Notes AN016 and AN020 for a more detailed description of this principle). Analog switches are closed sequentially by successive-approximation logic until the analog differential input voltage [$V_{IN(+)} - V_{IN(-)}$] matches a voltage derived from a tapped resistor string across the reference voltage. The most significant bit is tested first and after 8 comparisons (64 clock cycles), an 8-bit binary code (1111 1111 = full scale) is transferred to an output latch.

In normal operation proceeds as follows. On the high-to-low transition of the WR input, the internal SAR latches and the shift-register stages are reset, and the INTR output will be set high. As long as the CS input and WR input remain low, the A/D will remain in a reset state. Conversion will start from 1 to 255 clock periods after at least one of these inputs makes a low-to-high transition. After the requisite number of clock pulses to complete the conversion, the INTR pin will make a high-to-low transition. This can be used to interrupt a processor, or otherwise signal the availability of a new conversion. A RD operation (with CS low) will clear the INTR line high again. The device may be operated in the free-running mode by

connecting INTR to the WR input with CS = 0. To ensure start-up under all possible conditions, an external WR pulse is required during the first power-up cycle. A conversion-in-process can be interrupted by issuing a second start command.

Digital Operation

The converter is started by having CS and WR simultaneously low. This sets the start flip-flop (F/F) and the resulting "1" level resets the 8-bit shift register, resets the Interrupt (INTR) F/F and inputs a "1" to the D flip-flop, DFF1, which is at the input end of the 8-bit shift register. Internal clock signals then transfer this "1" to the Q output of DFF1. The AND gate, G1, combines this "1" output with a clock signal to provide a reset signal to the start F/F. If the set signal is no longer present (either WR or CS is a "1"), the start F/F is reset and the 8-bit shift register then can have the "1" clocked in, which starts the conversion process. If the set signal were to still be present, this reset pulse would have no effect (both outputs of the start F/F would be at a "1" level) and the 8-bit shift register would continue to be held in the reset mode. This allows for asynchronous or wide CS and WR signals.

After the "1" is clocked through the 8-bit shift register (which completes the SAR operation) it appears as the input to DFF2. As soon as this "1" is output from the shift register, the AND gate, G2, causes the new digital word to transfer to the Three-State output latches. When DFF2 is subsequently clocked, the \bar{Q} output makes a high-to-low transition which causes the INTR F/F to set. An inverting buffer then supplies the \overline{INTR} output signal.

When data is to be read, the combination of both \overline{CS} and \overline{RD} being low will cause the INTR F/F to be reset and the three-state output latches will be enabled to provide the 8-bit digital outputs.

Digital Control Inputs

The digital control inputs (CS, RD, and WR) meet standard TTL logic voltage levels. These signals are essentially equivalent to the standard A/D Start and Output Enable control signals, and are active low to allow an easy interface to microprocessor control busses. For non-microprocessor based applications, the CS input (pin 1) can be grounded and the standard A/D Start function obtained by an active low pulse at the WR input (pin 3). The Output Enable function is achieved by an active low pulse at the RD input (pin 2).

Analog Operation

The analog comparisons are performed by a capacitive charge summing circuit. Three capacitors (with precise ratioed values) share a common node with the input to an auto-zeroed comparator. The input capacitor is switched between $V_{IN(+)}$ and $V_{IN(-)}$, while two ratioed reference capacitors are switched between taps on the reference voltage divider string. The net charge corresponds to the weighted difference between the input and the current total value set by the

ADC0803, ADC0804

uch an adjusted reference voltage can accommodate a reduced span or dynamic voltage range of the analog input voltage. If the analog input voltage were to range from 0.5V to 3.5V, instead of 0V to 5V, the span would be 3V. With 0.5V applied to the $V_{IN(-)}$ pin to absorb the offset, the reference voltage can be made equal to $1/2$ of the 3V span or 1.5V. The A/D now will encode the $V_{IN(+)}$ signal from 0.5V to 3.5V with the 0.5V input corresponding to zero and the 3.5V input corresponding to full scale. The full 8 bits of resolution are therefore applied over this reduced analog input voltage range. The requisite connections are shown in Figure 13. For expanded scale inputs, the circuits of Figures 14 and 15 can be used.

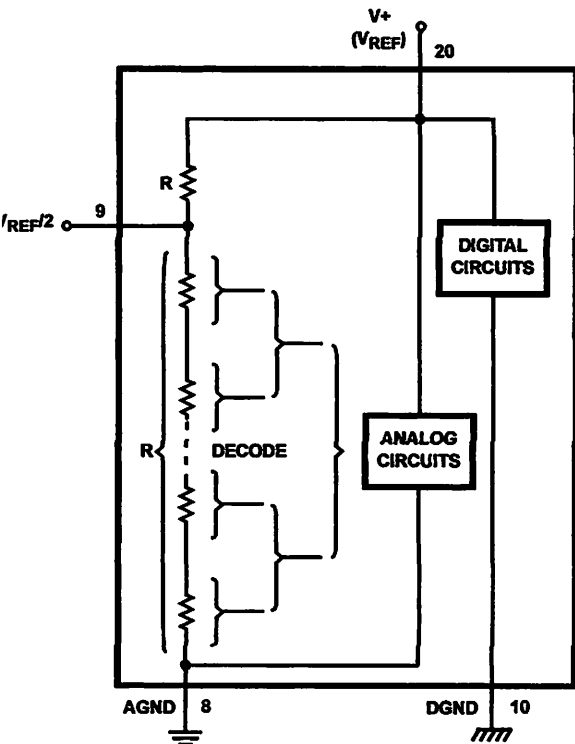


FIGURE 12. THE $V_{REFERENCE}$ DESIGN ON THE IC

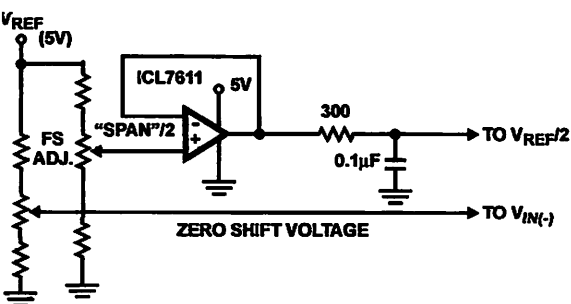


FIGURE 13. OFFSETTING THE ZERO OF THE ADC080X AND PERFORMING AN INPUT RANGE (SPAN) ADJUSTMENT

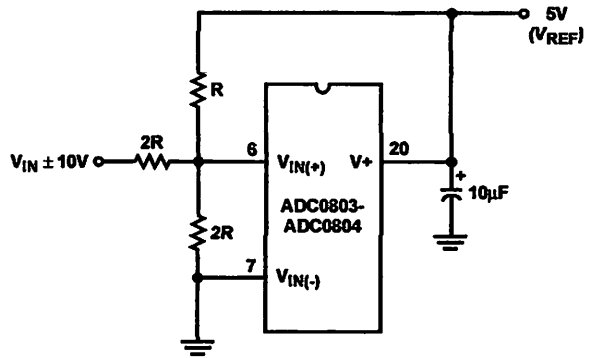


FIGURE 14. HANDLING $\pm 10V$ ANALOG INPUT RANGE

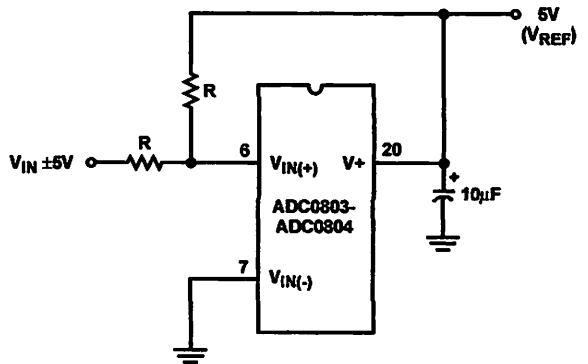


FIGURE 15. HANDLING $\pm 5V$ ANALOG INPUT RANGE

Reference Accuracy Requirements

The converter can be operated in a pseudo-ratiometric mode or an absolute mode. In ratiometric converter applications, the magnitude of the reference voltage is a factor in both the output of the source transducer and the output of the A/D converter and therefore cancels out in the final digital output code. In absolute conversion applications, both the initial value and the temperature stability of the reference voltage are important accuracy factors in the operation of the A/D converter. For $V_{REF}/2$ voltages of 2.5V nominal value, initial errors of $\pm 10mV$ will cause conversion errors of ± 1 LSB due to the gain of 2 of the $V_{REF}/2$ input. In reduced span applications, the initial value and the stability of the $V_{REF}/2$ input voltage become even more important. For example, if the span is reduced to 2.5V, the analog input LSB voltage value is correspondingly reduced from 20mV (5V span) to 10mV and 1 LSB at the $V_{REF}/2$ input becomes 5mV. As can be seen, this reduces the allowed initial tolerance of the reference voltage and requires correspondingly less absolute change with temperature variations. Note that spans smaller than 2.5V place even tighter requirements on the initial accuracy and stability of the reference source.

In general, the reference voltage will require an initial adjustment. Errors due to an improper value of reference voltage appear as full scale errors in the A/D transfer

inction. IC voltage regulators may be used for references if the ambient temperature changes are not excessive.

Zero Error

The zero of the A/D does not require adjustment. If the minimum analog input voltage value, $V_{IN(MIN)}$, is not ground, a zero offset can be done. The converter can be made to output 000 0000 digital code for this minimum input voltage by biasing the A/D $V_{IN(-)}$ input at this $V_{IN(MIN)}$ value (see applications section). This utilizes the differential mode operation of the A/D.

The zero error of the A/D converter relates to the location of the first riser of the transfer function and can be measured by rounding the $V_{IN(-)}$ input and applying a small magnitude positive voltage to the $V_{IN(+)}$ input. Zero error is the difference between the actual DC input voltage which is necessary to just cause an output digital code transition from 0000 0000 to 0000 0001 and the ideal $1/2$ LSB value ($1/2$ LSB = 9.8mV for $V_{REF}/2 = 2.500V$).

Full Scale Adjust

The full scale adjustment can be made by applying a differential input voltage which is $1/2$ LSB down from the desired analog full scale voltage range and then adjusting the magnitude of the $V_{REF}/2$ input (pin 9) for a digital output code which is just changing from 1111 1110 to 1111 1111. When offsetting the zero and using a span-adjusted $V_{REF}/2$ voltage, the full scale adjustment is made by inputting V_{MIN} to the $V_{IN(-)}$ input of the A/D and applying a voltage to the $V_{IN(+)}$ input which is given by:

$$V_{IN(+)}^{fSADJ} = V_{MAX} - 1.5 \left[\frac{V_{MAX} - V_{MIN}}{256} \right]$$

where:

V_{MAX} = the high end of the analog input range, and

V_{MIN} = the low end (the offset zero) of the analog range.

(both are ground referenced.)

Self-Clocking Option

The clock for the A/D can be derived from an external source such as the CPU clock or an external RC network can be added to provide self-clocking. The CLK IN (pin 4) makes use of a Schmitt trigger as shown in Figure 16.

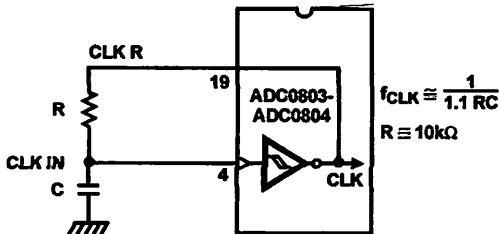


FIGURE 16. SELF-CLOCKING THE A/D

heavy capacitive or DC loading of the CLK R pin should be avoided as this will disturb normal converter operation.

Loads less than 50pF, such as driving up to 7 A/D converter clock inputs from a single CLK R pin of 1 converter, are allowed. For larger clock line loading, a CMOS or low power TTL buffer or PNP input logic should be used to minimize the loading on the CLK R pin (do not use a standard TTL buffer).

Restart During a Conversion

If the A/D is restarted (\overline{CS} and \overline{WR} go low and return high) during a conversion, the converter is reset and a new conversion is started. The output data latch is not updated if the conversion in progress is not completed. The data from the previous conversion remain in this latch.

Continuous Conversions

In this application, the \overline{CS} input is grounded and the \overline{WR} input is tied to the \overline{INTR} output. This \overline{WR} and \overline{INTR} node should be momentarily forced to logic low following a power-up cycle to insure circuit operation. See Figure 17 for details.

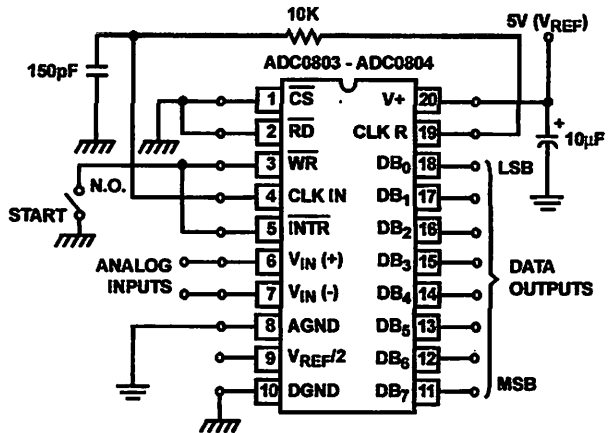


FIGURE 17. FREE-RUNNING CONNECTION

Driving the Data Bus

This CMOS A/D, like MOS microprocessors and memories, will require a bus driver when the total capacitance of the data bus gets large. Other circuitry, which is tied to the data bus, will add to the total capacitive loading, even in three-state (high-impedance mode). Back plane busing also greatly adds to the stray capacitance of the data bus.

There are some alternatives available to the designer to handle this problem. Basically, the capacitive loading of the data bus slows down the response time, even though DC specifications are still met. For systems operating with a relatively slow CPU clock frequency, more time is available in which to establish proper logic levels on the bus and therefore higher capacitive loads can be driven (see Typical Performance Curves).

At higher CPU clock frequencies time can be extended for I/O reads (and/or writes) by inserting wait states (8080) or using clock-extending circuits (6800).

ADC0803, ADC0804

inally, if time is short and capacitive loading is high, external bus drivers must be used. These can be three-state buffers (low power Schottky is recommended, such as the 74LS240 series) or special higher-drive-current products which are designed as bus drivers. High-current bipolar bus drivers with PNP inputs are recommended.

Power Supplies

Noise spikes on the V+ supply line can cause conversion errors as the comparator will respond to this noise. A low-inductance tantalum filter capacitor should be used close to the converter V+ pin, and values of 1µF or greater are recommended. If an unregulated voltage is available in the system, a separate 5V voltage regulator for the converter (and other analog circuitry) will greatly reduce digital noise on the V+ supply. An ICL7663 can be used to regulate such supply from an input as low as 5.2V.

Firing and Hook-Up Precautions

Standard digital wire-wrap sockets are not satisfactory for breadboarding with this A/D converter. Sockets on PC boards can be used. All logic signal wires and leads should be grouped and kept as far away as possible from the analog signal leads. Exposed leads to the analog inputs can cause undesired digital noise and hum pickup; therefore, shielded leads may be necessary in many applications.

A single-point analog ground should be used which is separate from the logic ground points. The power supply bypass capacitor and the self-clocking capacitor (if used) should both be returned to digital ground. Any V_{REF/2} bypass capacitors, analog input filter capacitors, or input signal shielding should be returned to the analog ground point. A test for proper grounding is to measure the zero error of the A/D converter. Zero errors in excess of 1/4 LSB can usually be traced to improper board layout and wiring (see Zero Error for measurement). Further information can be found in Application Note AN018.

Testing the A/D Converter

There are many degrees of complexity associated with testing an A/D converter. One of the simplest tests is to apply a known analog input voltage to the converter and use LEDs to display the resulting digital output code as shown in Figure 18.

For ease of testing, the V_{REF/2} (pin 9) should be supplied with 2.560V and a V+ supply voltage of 5.12V should be used. This provides an LSB value of 20mV.

For a full scale adjustment is to be made, an analog input voltage of 5.090V (5.120 - 1/2 LSB) should be applied to the V_{IN(+)} pin with the V_{IN(-)} pin grounded. The value of the V_{REF/2} input voltage should be adjusted until the digital output code is just changing from 1111 1110 to 1111 1111. This value of V_{REF/2} should then be used for all the tests.

The digital-output LED display can be decoded by dividing the 8 bits into 2 hex characters, one with the 4 most-

significant bits (MS) and one with the 4 least-significant bits (LS). The output is then interpreted as a sum of fractions times the full scale voltage:

$$V_{OUT} = \left(\frac{MS}{16} + \frac{LS}{256} \right) (5.12) V.$$

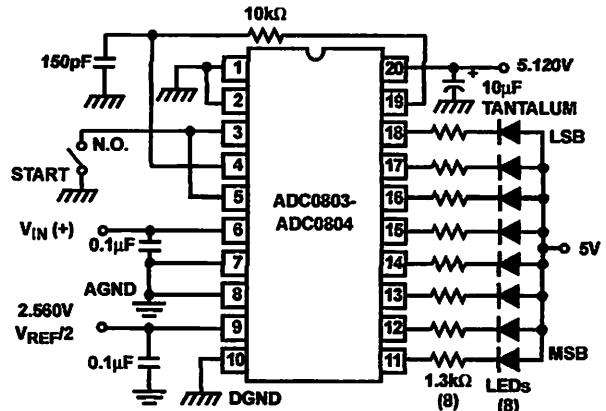


FIGURE 18. BASIC TESTER FOR THE A/D

For example, for an output LED display of 1011 0110, the MS character is hex B (decimal 11) and the LS character is hex (and decimal) 6, so:

$$V_{OUT} = \left(\frac{11}{16} + \frac{6}{256} \right) (5.12) = 3.64V.$$

Figures 19 and 20 show more sophisticated test circuits.

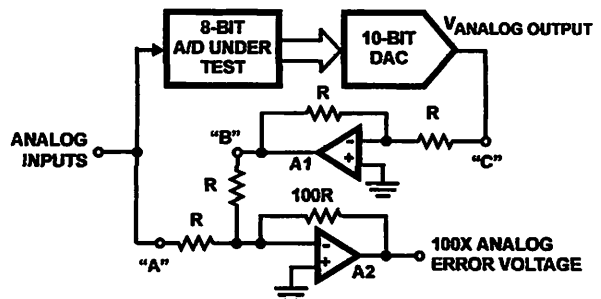


FIGURE 19. A/D TESTER WITH ANALOG ERROR OUTPUT. THIS CIRCUIT CAN BE USED TO GENERATE "ERROR PLOTS" OF FIGURE 11.

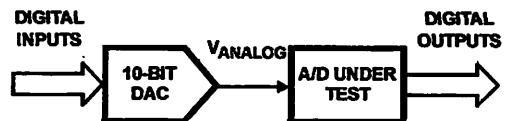


FIGURE 20. BASIC "DIGITAL" A/D TESTER

Typical Applications

Interfacing 8080/85 or Z-80 Microprocessors

This converter has been designed to directly interface with 8080/85 or Z-80 Microprocessors. The three-state output capability of the A/D eliminates the need for a peripheral interface device, although address decoding is still required to generate the appropriate CS for the converter. The A/D can be mapped into memory space (using standard memory-address decoding for CS and the MEMR and MEMW strobes) or it can be controlled as an I/O device by using the IOR and IOW strobes and decoding the address bits A0 → A7 (or address bits A8 → A15, since they will contain the same 8-bit address information) to obtain the CS output. Using the I/O space provides 256 additional addresses and may allow a simpler 8-bit address decoder, if the data can only be input to the accumulator. To make use of the additional memory reference instructions, the A/D could be mapped into memory space. See AN020 for more discussion of memory-mapped vs I/O-mapped interfaces. An example of an A/D in I/O space is shown in Figure 21.

The standard control-bus signals of the 8080 (CS, RD and WR) can be directly wired to the digital control inputs of the A/D, since the bus timing requirements, to allow both starting the converter, and outputting the data onto the data bus, are met. A bus driver should be used for larger microprocessor systems where the data bus leaves the PC board and/or must drive capacitive loads larger than 100pF.

It is useful to note that in systems where the A/D converter is one of 8 or fewer I/O-mapped devices, no address-decoding circuitry is necessary. Each of the 8 address bits (A0 to A7) can be directly used as CS inputs, one for each I/O device.

Interfacing the Z-80 and 8085

The Z-80 and 8085 control buses are slightly different from that of the 8080. General RD and WR strobes are provided and separate memory request, MREQ, and I/O request, IORQ, signals have to be combined with the generalized strobes to provide the appropriate signals. An advantage of operating the A/D in I/O space with the Z-80 is that the CPU will automatically insert one wait state (the RD and WR strobes are extended one clock period) to allow more time for the I/O devices to respond. Logic to map the A/D in I/O space is shown in Figure 22. By using MREQ in place of IORQ, a memory-mapped configuration results.

Additional I/O advantages exist as software DMA routines are available and use can be made of the output data transfer which exists on the upper 8 address lines (A8 to A15) during I/O input instructions. For example, MUX channel selection for the A/D can be accomplished with this operating mode.

The 8085 also provides a generalized RD and WR strobe, with an IO/M line to distinguish I/O and memory requests. The circuit in Figure 22 can again be used, with IO/M in place of IORQ for a memory-mapped interface, and an extra inverter (or the logic equivalent) to provide IO/M for an I/O-mapped connection.

Interfacing 6800 Microprocessor Derivatives (6502, etc.)

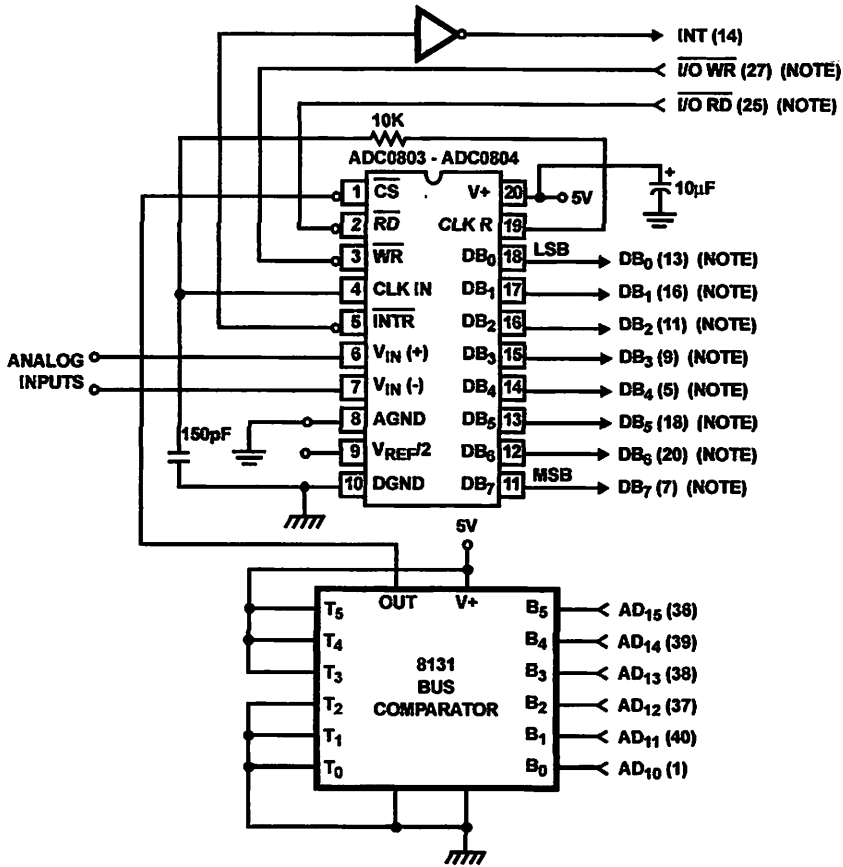
The control bus for the 6800 microprocessor derivatives does not use the RD and WR strobe signals. Instead it employs a single R/W line and additional timing, if needed, can be derived from the φ2 clock. All I/O devices are memory-mapped in the 6800 system, and a special signal, VMA, indicates that the current address is valid. Figure 23 shows an interface schematic where the A/D is memory-mapped in the 6800 system. For simplicity, the CS decoding is shown using 1/2 DM8092. Note that in many 6800 systems, an already decoded 4/5 line is brought out to the common bus at pin 21. This can be tied directly to the CS pin of the A/D, provided that no other devices are addressed at HEX ADDR: 4XXX or 5XXX.

In Figure 24 the ADC080X series is interfaced to the MC6800 microprocessor through (the arbitrarily chosen) Port B of the MC6820 or MC6821 Peripheral Interface Adapter (PIA). Here the CS pin of the A/D is grounded since the PIA is already memory-mapped in the MC6800 system and no CS decoding is necessary. Also notice that the A/D output data lines are connected to the microprocessor bus under program control through the PIA and therefore the A/D RD pin can be grounded.

Application Notes

NOTE #	DESCRIPTION
AN016	"Selecting A/D Converters"
AN018	"Do's and Don'ts of Applying A/D Converters"
AN020	"A Cookbook Approach to High Speed Data Acquisition and Microprocessor Interfacing"
AN030	"The ICL7104 - A Binary Output A/D Converter for Microprocessors"

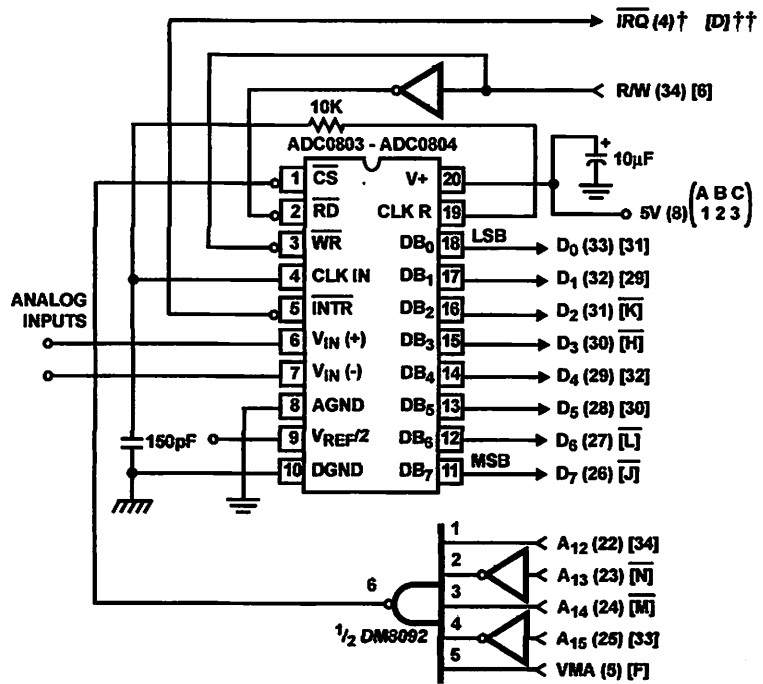
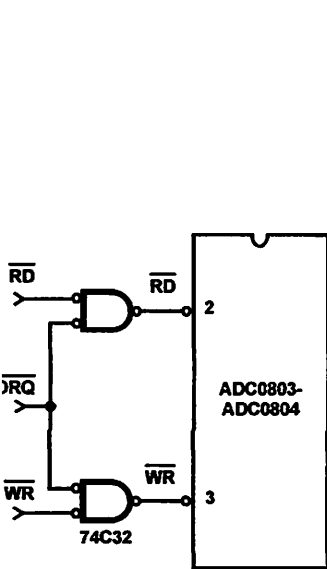
ADC0803, ADC0804



NOTE: Pin numbers for 8228 System Controller. Others are 8080A.

FIGURE 21. ADC080X TO 8080A CPU INTERFACE

ADC0803, ADC0804



† Numbers in parentheses refer to MC6800 CPU Pinout.
 †† Numbers or letters in brackets refer to standard MC6800 System Common Bus Code.

FIGURE 22. MAPPING THE A/D AS AN I/O DEVICE FOR USE WITH THE Z-80 CPU

FIGURE 23. ADC080X TO MC6800 CPU INTERFACE

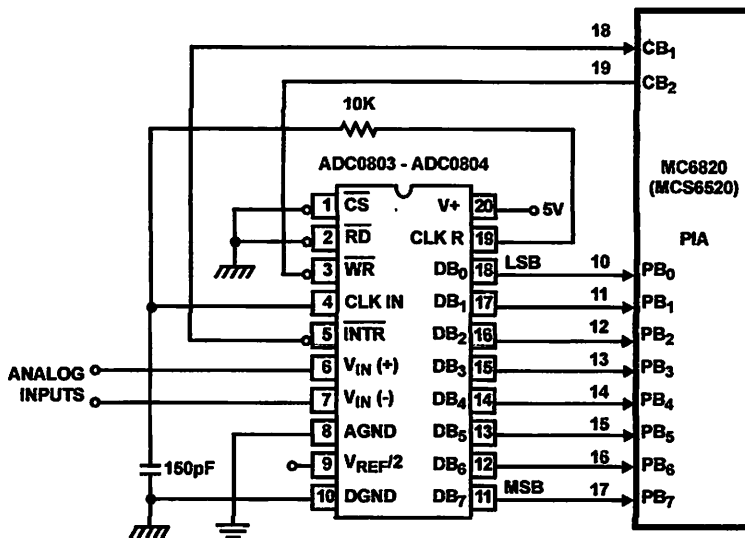


FIGURE 24. ADC080X TO MC6820 PIA INTERFACE

ADC0803, ADC0804

Die Characteristics

DIE DIMENSIONS

101 mils x 93 mils

METALLIZATION

Type: Al

Thickness: $10\text{k}\text{\AA} \pm 1\text{k}\text{\AA}$

PASSIVATION

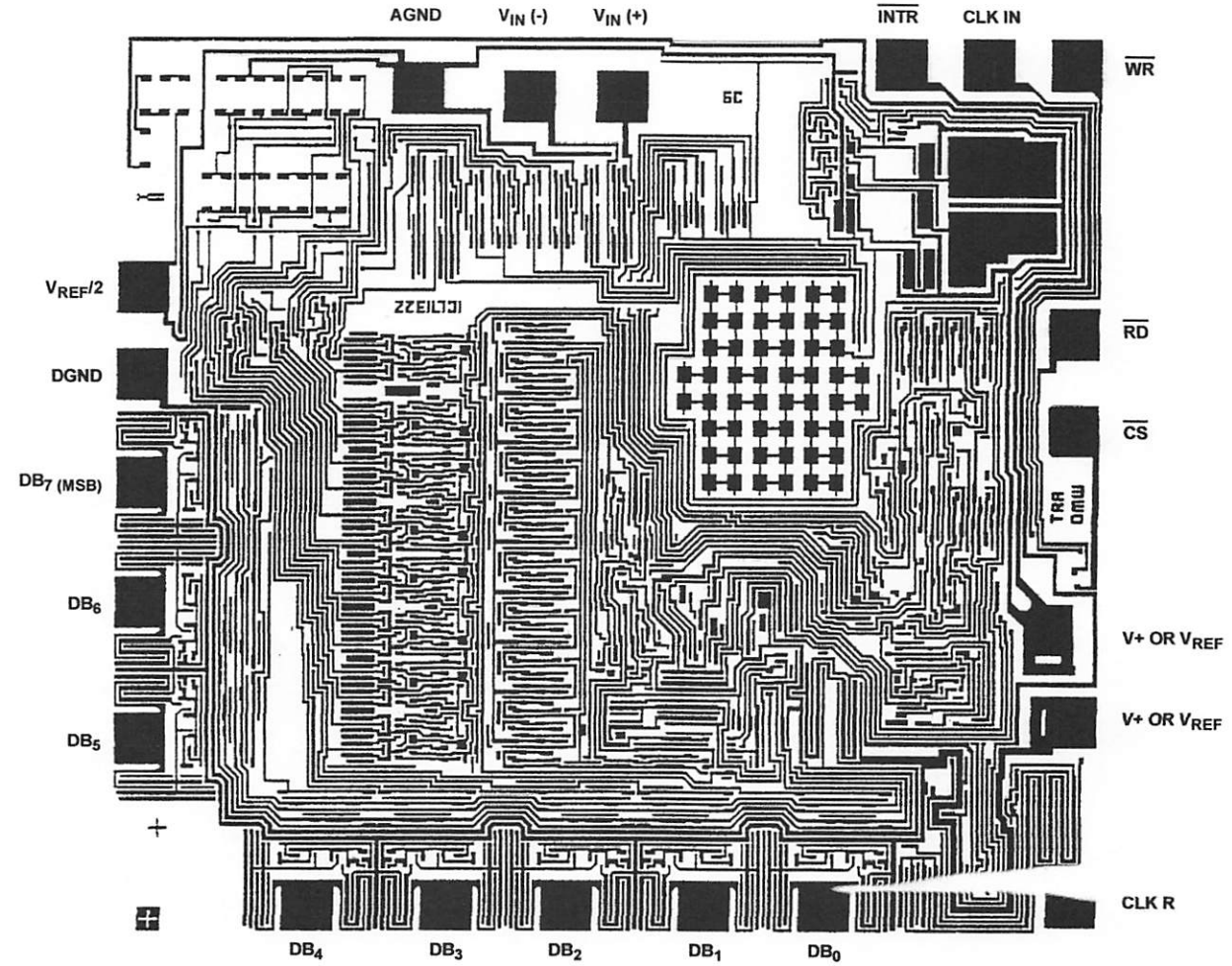
Type: Nitride over Silox

Nitride Thickness: $8\text{k}\text{\AA}$

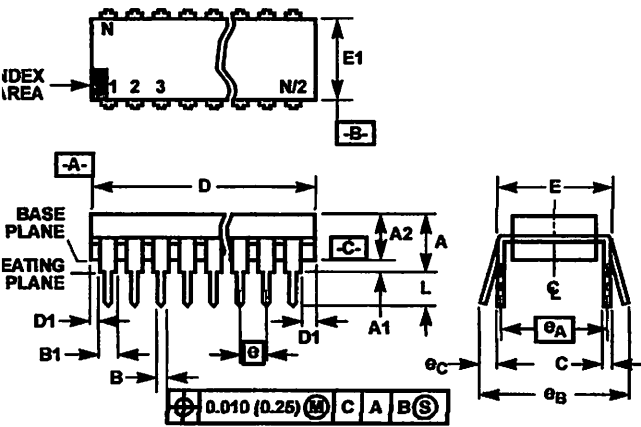
Silox Thickness: $7\text{k}\text{\AA}$

Metallization Mask Layout

ADC0803, ADC0804



Dual-In-Line Plastic Packages (PDIP)



E20.3 (JEDEC MS-001-AD ISSUE D)
20 LEAD DUAL-IN-LINE PLASTIC PACKAGE

SYMBOL	INCHES		MILLIMETERS		NOTES
	MIN	MAX	MIN	MAX	
A	-	0.210	-	5.33	4
A1	0.015	-	0.39	-	4
A2	0.115	0.195	2.93	4.95	-
B	0.014	0.022	0.356	0.558	-
B1	0.045	0.070	1.55	1.77	8
C	0.008	0.014	0.204	0.355	-
D	0.980	1.060	24.89	26.9	5
D1	0.005	-	0.13	-	5
E	0.300	0.325	7.62	8.25	6
E1	0.240	0.280	6.10	7.11	5
e	0.100 BSC		2.54 BSC		-
eA	0.300 BSC		7.62 BSC		6
eB	-	0.430	-	10.92	7
L	0.115	0.150	2.93	3.81	4
N	20		20		9

Rev. 0 12/93

- NOTES:
1. Controlling Dimensions: INCH. In case of conflict between English and Metric dimensions, the inch dimensions control.
 2. Dimensioning and tolerancing per ANSI Y14.5M-1982.
 3. Symbols are defined in the "MO Series Symbol List" in Section 2.2 of Publication No. 95.
 4. Dimensions A, A1 and L are measured with the package seated in JEDEC seating plane gauge GS-3.
 5. D, D1, and E1 dimensions do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.010 inch (0.25mm).
 6. E and eA are measured with the leads constrained to be perpendicular to datum -C-.
 7. eB and eC are measured at the lead tips with the leads unconstrained. eC must be zero or greater.
 8. B1 maximum dimensions do not include dambar protrusions. Dambar protrusions shall not exceed 0.010 inch (0.25mm).
 9. N is the maximum number of terminal positions.
 10. Corner leads (1, N, N/2 and N/2 + 1) for E8.3, E16.3, E18.3, E28.3, E42.6 will have a B1 dimension of 0.030 - 0.045 inch (0.76 - 1.14mm).

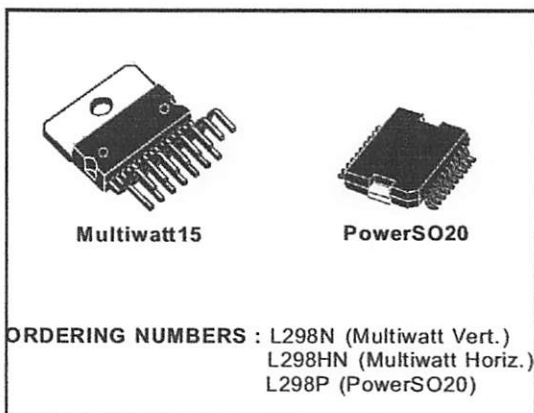
All Intersil products are manufactured, assembled and tested utilizing ISO9000 quality systems. Intersil Corporation's quality certifications can be viewed at website www.intersil.com/quality/iso.asp.

Intersil products are sold by description only. Intersil Corporation reserves the right to make changes in circuit design and/or specifications at any time without notice. Accordingly, the reader is cautioned to verify that data sheets are current before placing orders. Information furnished by Intersil is believed to be accurate and reliable. However, no responsibility is assumed by Intersil or its subsidiaries for its use; nor for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Intersil or its subsidiaries.

For information regarding Intersil Corporation and its products, see web site www.intersil.com

DUAL FULL-BRIDGE DRIVER

- OPERATING SUPPLY VOLTAGE UP TO 46 V
- TOTAL DC CURRENT UP TO 4 A
- LOW SATURATION VOLTAGE
- OVERTEMPERATURE PROTECTION
- LOGICAL "0" INPUT VOLTAGE UP TO 1.5 V (HIGH NOISE IMMUNITY)

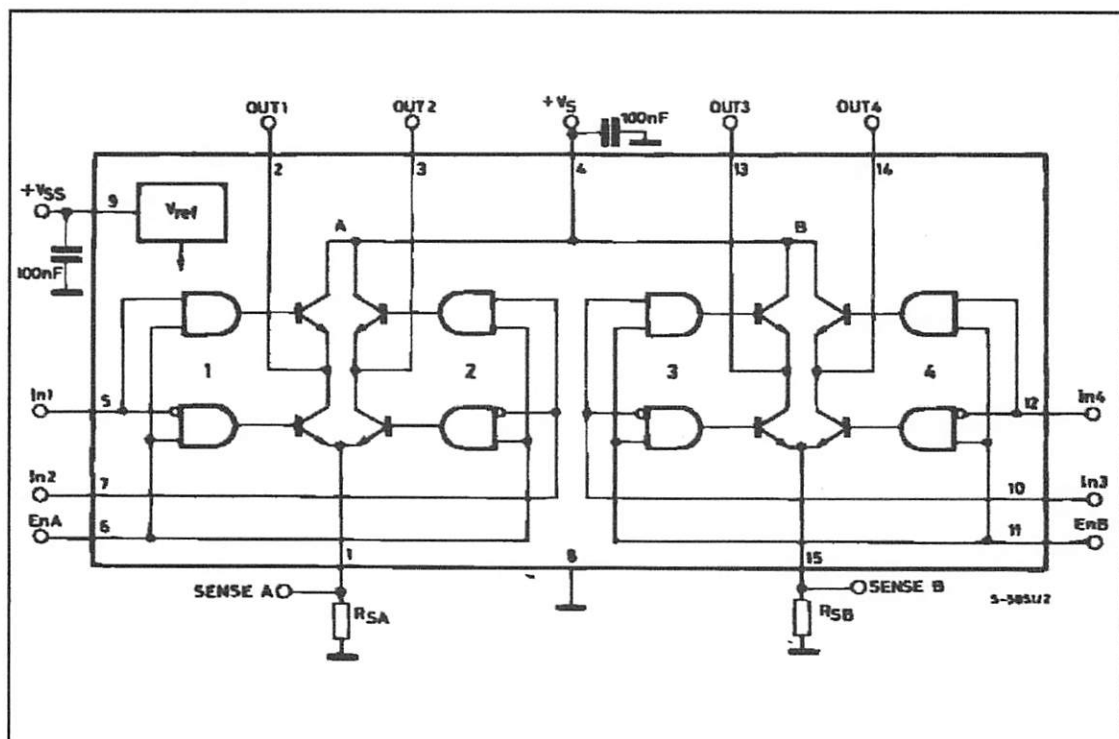


DESCRIPTION

The L298 is an integrated monolithic circuit in a 15-lead Multiwatt and PowerSO20 packages. It is a high voltage, high current dual full-bridge driver designed to accept standard TTL logic levels and drive inductive loads such as relays, solenoids, DC and stepping motors. Two enable inputs are provided to enable or disable the device independently of the input signals. The emitters of the lower transistors of each bridge are connected together and the corresponding external terminal can be used for the con-

nection of an external sensing resistor. An additional supply input is provided so that the logic works at a lower voltage.

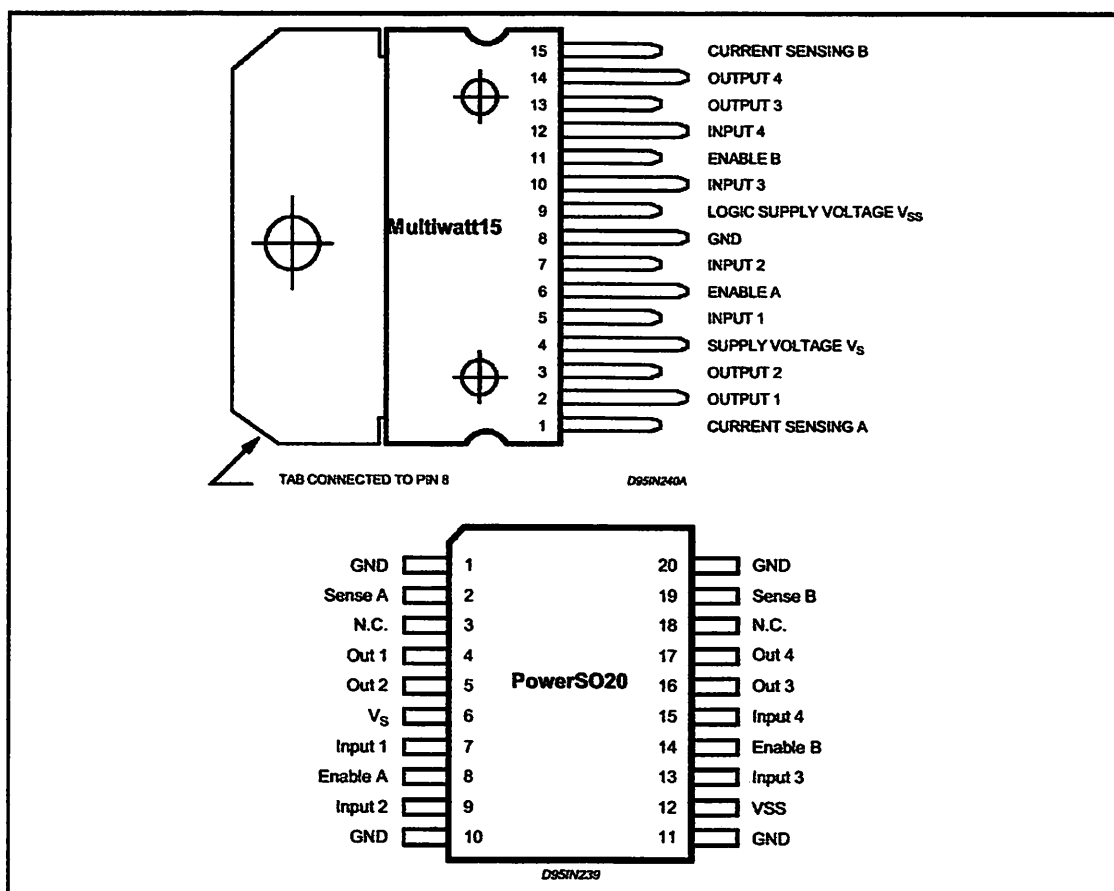
BLOCK DIAGRAM



ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
V _S	Power Supply	50	V
V _{SS}	Logic Supply Voltage	7	V
V _I , V _{en}	Input and Enable Voltage	-0.3 to 7	V
I _O	Peak Output Current (each Channel)		
	- Non Repetitive (t = 100μs)	3	A
	- Repetitive (80% on -20% off; t _{on} = 10ms)	2.5	A
	-DC Operation	2	A
V _{sens}	Sensing Voltage	-1 to 2.3	V
P _{tot}	Total Power Dissipation (T _{case} = 75°C)	25	W
T _{op}	Junction Operating Temperature	-25 to 130	°C
T _{stg} , T _j	Storage and Junction Temperature	-40 to 150	°C

PIN CONNECTIONS (top view)



THERMAL DATA

Symbol	Parameter	PowerSO20	Multiwatt15	Unit
R _{th j-case}	Thermal Resistance Junction-case	Max. -	3	°C/W
R _{th j-amb}	Thermal Resistance Junction-ambient	Max. 13 (*)	35	°C/W

(*) Mounted on aluminum substrate

PIN FUNCTIONS (refer to the block diagram)

MW. 15	PowerSO	Name	Function
1;15	2;19	Sense A; Sense B	Between this pin and ground is connected the sense resistor to control the current of the load.
2;3	4;5	Out 1; Out 2	Outputs of the Bridge A; the current that flows through the load connected between these two pins is monitored at pin 1.
4	6	V _S	Supply Voltage for the Power Output Stages. A non-inductive 100nF capacitor must be connected between this pin and ground.
5;7	7;9	Input 1; Input 2	TTL Compatible Inputs of the Bridge A.
6;11	8;14	Enable A; Enable B	TTL Compatible Enable Input: the L state disables the bridge A (enable A) and/or the bridge B (enable B).
8	1,10,11,20	GND	Ground.
9	12	V _{SS}	Supply Voltage for the Logic Blocks. A 100nF capacitor must be connected between this pin and ground.
10; 12	13;15	Input 3; Input 4	TTL Compatible Inputs of the Bridge B.
13; 14	16;17	Out 3; Out 4	Outputs of the Bridge B. The current that flows through the load connected between these two pins is monitored at pin 15.
–	3;18	N.C.	Not Connected

ELECTRICAL CHARACTERISTICS (V_S = 42V; V_{SS} = 5V, T_J = 25°C; unless otherwise specified)

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
V _S	Supply Voltage (pin 4)	Operative Condition	V _{IH} +2.5		46	V
V _{SS}	Logic Supply Voltage (pin 9)		4.5	5	7	V
I _S	Quiescent Supply Current (pin 4)	V _{en} = H; I _L = 0 V _i = L V _i = H		13 50	22 70	mA mA
I _{SS}	Quiescent Current from V _{SS} (pin 9)	V _{en} = L V _i = X		4		mA
I _{SS}	Quiescent Current from V _{SS} (pin 9)	V _{en} = H; I _L = 0 V _i = L V _i = H V _{en} = L V _i = X		24 7	36 12	mA mA mA
V _{IL}	Input Low Voltage (pins 5, 7, 10, 12)		-0.3		1.5	V
V _{IH}	Input High Voltage (pins 5, 7, 10, 12)		2.3		V _{SS}	V
I _{IL}	Low Voltage Input Current (pins 5, 7, 10, 12)	V _i = L			-10	μA
I _{IH}	High Voltage Input Current (pins 5, 7, 10, 12)	V _i = H ≤ V _{SS} - 0.6V		30	100	μA
V _{en} = L	Enable Low Voltage (pins 6, 11)		-0.3		1.5	V
V _{en} = H	Enable High Voltage (pins 6, 11)		2.3		V _{SS}	V
I _{en} = L	Low Voltage Enable Current (pins 6, 11)	V _{en} = L			-10	μA
I _{en} = H	High Voltage Enable Current (pins 6, 11)	V _{en} = H ≤ V _{SS} - 0.6V		30	100	μA
V _{CEsat(H)}	Source Saturation Voltage	I _L = 1A I _L = 2A	0.95	1.35 2	1.7 2.7	V V
V _{CEsat(L)}	Sink Saturation Voltage	I _L = 1A (5) I _L = 2A (5)	0.85	1.2 1.7	1.6 2.3	V V
V _{CEsat}	Total Drop	I _L = 1A (5) I _L = 2A (5)	1.80		3.2 4.9	V V
V _{sens}	Sensing Voltage (pins 1, 15)		-1 (1)		2	V

ELECTRICAL CHARACTERISTICS (continued)

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
T ₁ (V _i)	Source Current Turn-off Delay	0.5 V _i to 0.9 I _L (2); (4)		1.5		μs
T ₂ (V _i)	Source Current Fall Time	0.9 I _L to 0.1 I _L (2); (4)		0.2		μs
T ₃ (V _i)	Source Current Turn-on Delay	0.5 V _i to 0.1 I _L (2); (4)		2		μs
T ₄ (V _i)	Source Current Rise Time	0.1 I _L to 0.9 I _L (2); (4)		0.7		μs
T ₅ (V _i)	Sink Current Turn-off Delay	0.5 V _i to 0.9 I _L (3); (4)		0.7		μs
T ₆ (V _i)	Sink Current Fall Time	0.9 I _L to 0.1 I _L (3); (4)		0.25		μs
T ₇ (V _i)	Sink Current Turn-on Delay	0.5 V _i to 0.9 I _L (3); (4)		1.6		μs
T ₈ (V _i)	Sink Current Rise Time	0.1 I _L to 0.9 I _L (3); (4)		0.2		μs
f _c (V _i)	Commutation Frequency	I _L = 2A		25	40	KHz
T ₁ (V _{en})	Source Current Turn-off Delay	0.5 V _{en} to 0.9 I _L (2); (4)		3		μs
T ₂ (V _{en})	Source Current Fall Time	0.9 I _L to 0.1 I _L (2); (4)		1		μs
T ₃ (V _{en})	Source Current Turn-on Delay	0.5 V _{en} to 0.1 I _L (2); (4)		0.3		μs
T ₄ (V _{en})	Source Current Rise Time	0.1 I _L to 0.9 I _L (2); (4)		0.4		μs
T ₅ (V _{en})	Sink Current Turn-off Delay	0.5 V _{en} to 0.9 I _L (3); (4)		2.2		μs
T ₆ (V _{en})	Sink Current Fall Time	0.9 I _L to 0.1 I _L (3); (4)		0.35		μs
T ₇ (V _{en})	Sink Current Turn-on Delay	0.5 V _{en} to 0.9 I _L (3); (4)		0.25		μs
T ₈ (V _{en})	Sink Current Rise Time	0.1 I _L to 0.9 I _L (3); (4)		0.1		μs

1) Sensing voltage can be -1 V for t ≤ 50 μsec; in steady state V_{sens} min ≥ -0.5 V.

2) See fig. 2.

3) See fig. 4.

4) The load must be a pure resistor.

Figure 1 : Typical Saturation Voltage vs. Output Current.

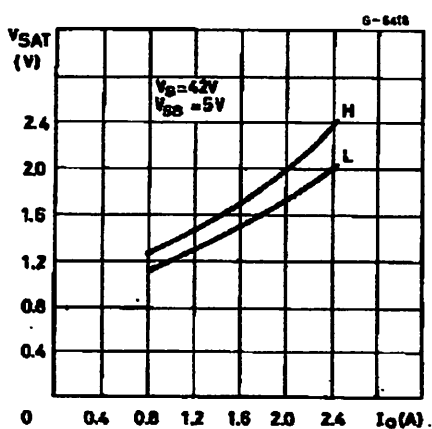
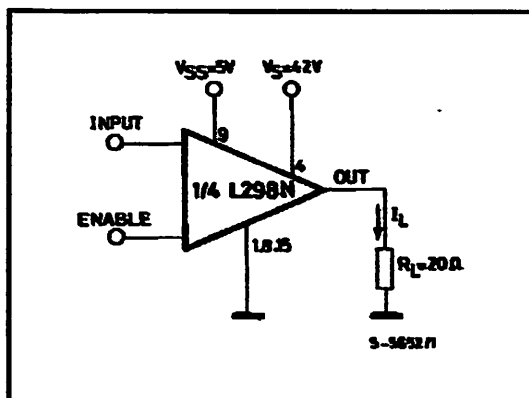


Figure 2 : Switching Times Test Circuits.



Note: For INPUT Switching, set EN = H
For ENABLE Switching, set IN = H

Figure 3 : Source Current Delay Times vs. Input or Enable Switching.

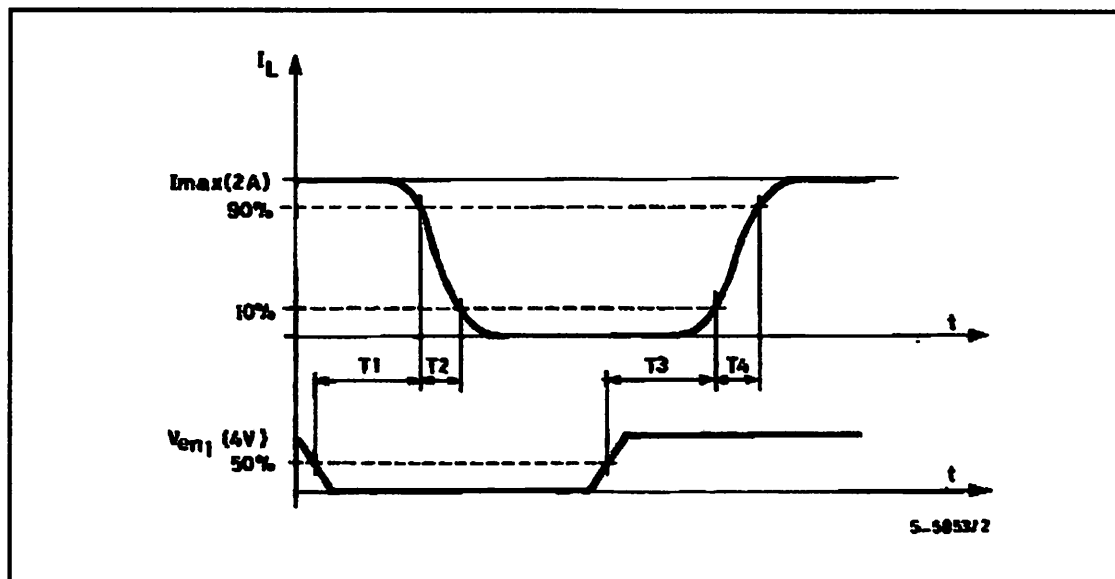
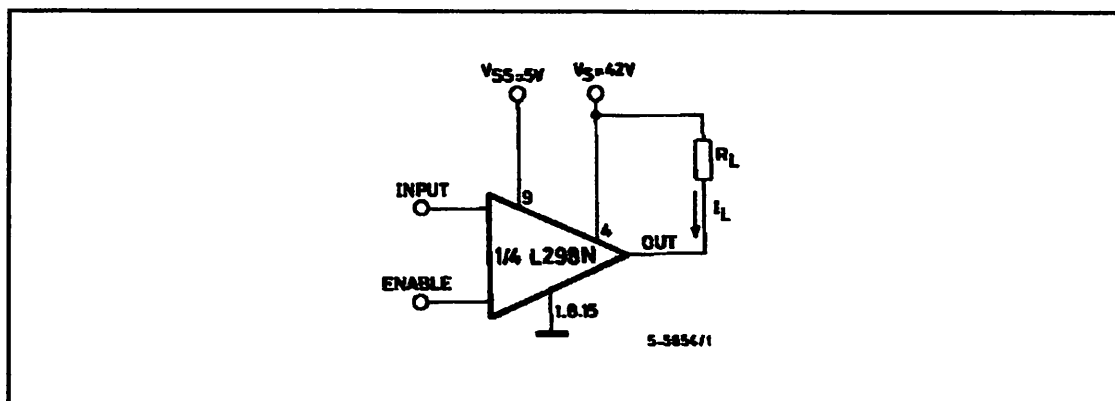


Figure 4 : Switching Times Test Circuits.



Note : For INPUT Switching, set EN = H
 For ENABLE Switching, set IN = L

Figure 5 : Sink Current Delay Times vs. Input 0 V Enable Switching.

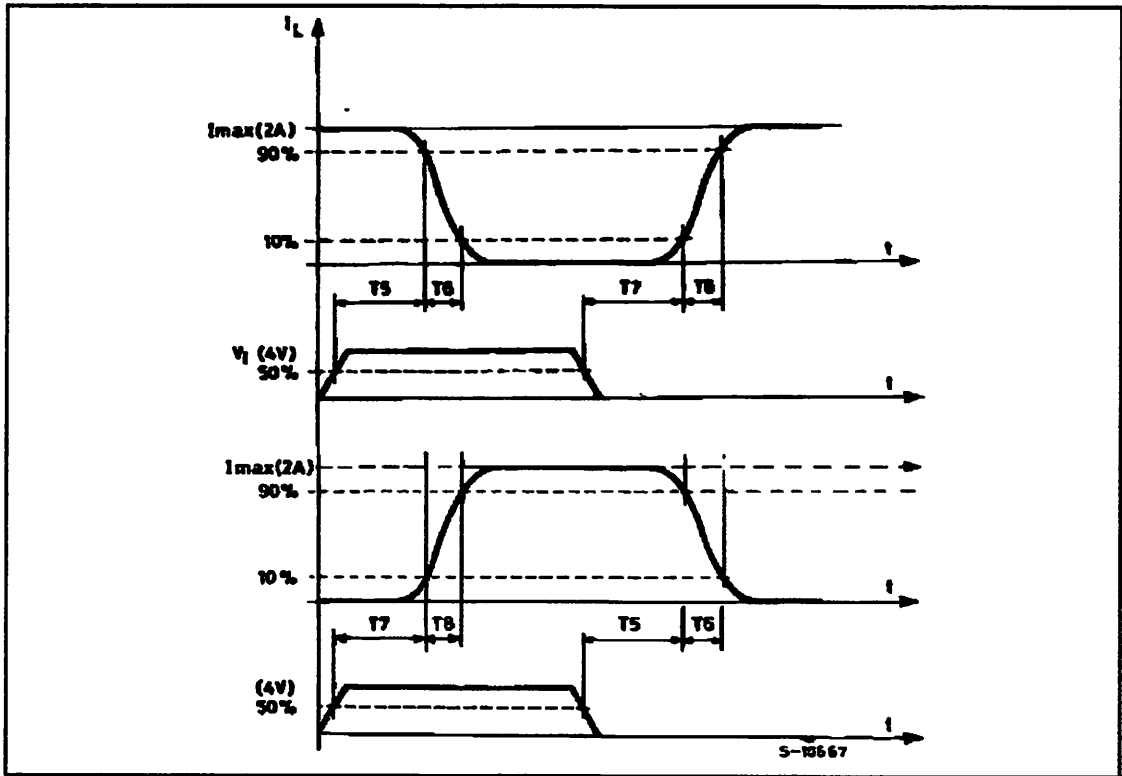


Figure 6 : Bidirectional DC Motor Control.

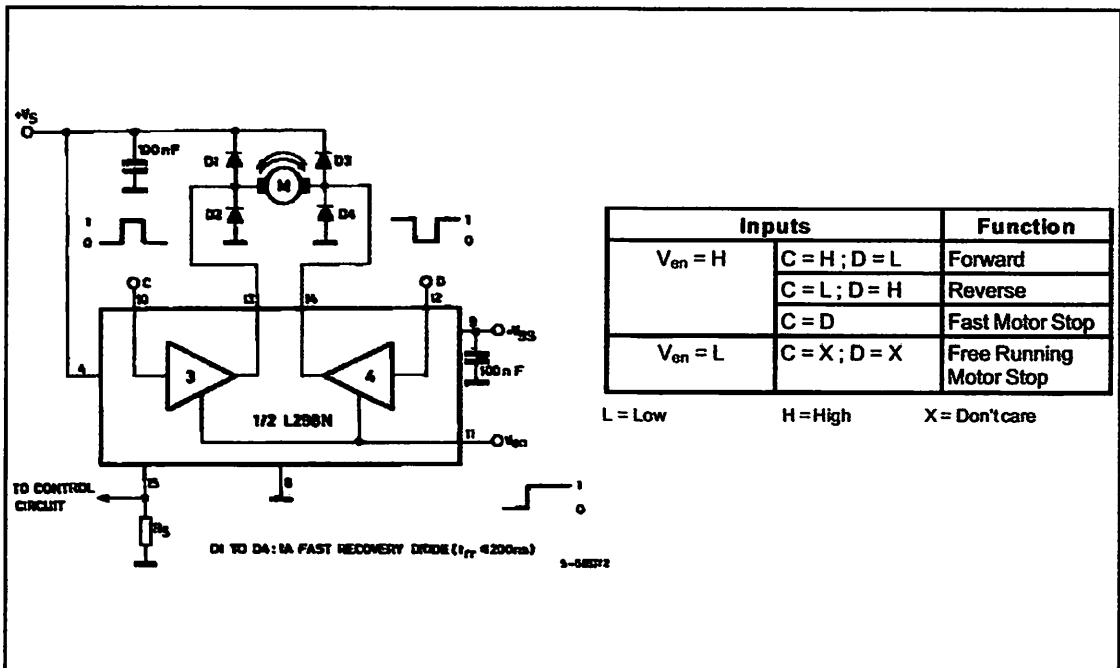
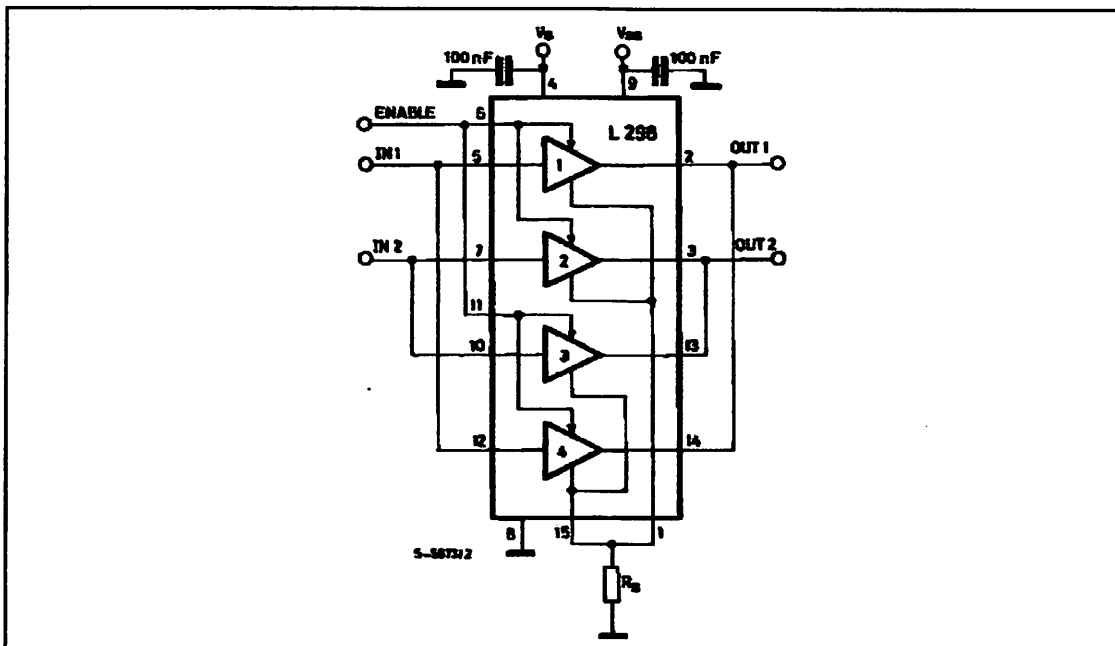


Figure 7 : For higher currents, outputs can be paralleled. Take care to parallel channel 1 with channel 4 and channel 2 with channel 3.



APPLICATION INFORMATION (Refer to the block diagram)

1.1. POWER OUTPUT STAGE

The L298 integrates two power output stages (A; B). The power output stage is a bridge configuration and its outputs can drive an inductive load in common or differenzial mode, depending on the state of the inputs. The current that flows through the load comes out from the bridge at the sense output: an external resistor (R_{SA} ; R_{SB} .) allows to detect the intensity of this current.

1.2. INPUT STAGE

Each bridge is driven by means of four gates the input of which are In_1 ; In_2 ; EnA and In_3 ; In_4 ; EnB . The In inputs set the bridge state when The En input is high; a low state of the En input inhibits the bridge. All the inputs are TTL compatible.

2. SUGGESTIONS

A non inductive capacitor, usually of 100 nF, must be foreseen between both V_s and V_{ss} , to ground, as near as possible to GND pin. When the large capacitor of the power supply is too far from the IC, a second smaller one must be foreseen near the L298.

The sense resistor, not of a wire wound type, must be grounded near the negative pole of V_s that must be near the GND pin of the I.C.

Each input must be connected to the source of the driving signals by means of a very short path.

Turn-On and Turn-Off : Before to Turn-ON the Supply Voltage and before to Turn it OFF, the Enable input must be driven to the Low state.

3. APPLICATIONS

Fig 6 shows a bidirectional DC motor control Schematic Diagram for which only one bridge is needed. The external bridge of diodes D_1 to D_4 is made by four fast recovery elements ($t_r \leq 200$ nsec) that must be chosen of a VF as low as possible at the worst case of the load current.

The sense output voltage can be used to control the current amplitude by chopping the inputs, or to provide overcurrent protection by switching low the enable input.

The brake function (Fast motor stop) requires that the Absolute Maximum Rating of 2 Amps must never be overcome.

When the repetitive peak current needed from the load is higher than 2 Amps, a paralleled configuration can be chosen (See Fig.7).

An external bridge of diodes are required when inductive loads are driven and when the inputs of the IC are chopped; Schottky diodes would be preferred.

This solution can drive until 3 Amps in DC operation and until 3.5 Amps of a repetitive peak current.

On Fig 8 it is shown the driving of a two phase bipolar stepper motor ; the needed signals to drive the inputs of the L298 are generated, in this example, from the IC L297.

Fig 9 shows an example of P.C.B. designed for the application of Fig 8.

Figure 8 : Two Phase Bipolar Stepper Motor Circuit.

This circuit drives bipolar stepper motors with winding currents up to 2 A. The diodes are fast 2 A types.

Fig 10 shows a second two phase bipolar stepper motor control circuit where the current is controlled by the I.C. L6506.

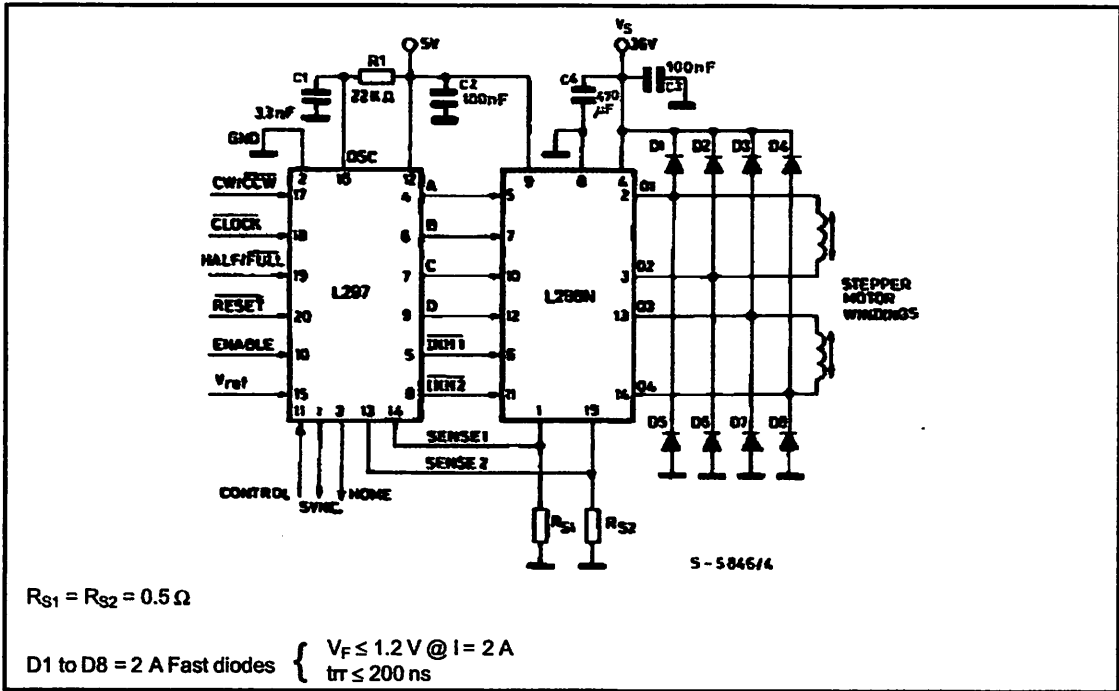


Figure 9 : Suggested Printed Circuit Board Layout for the Circuit of fig. 8 (1:1 scale).

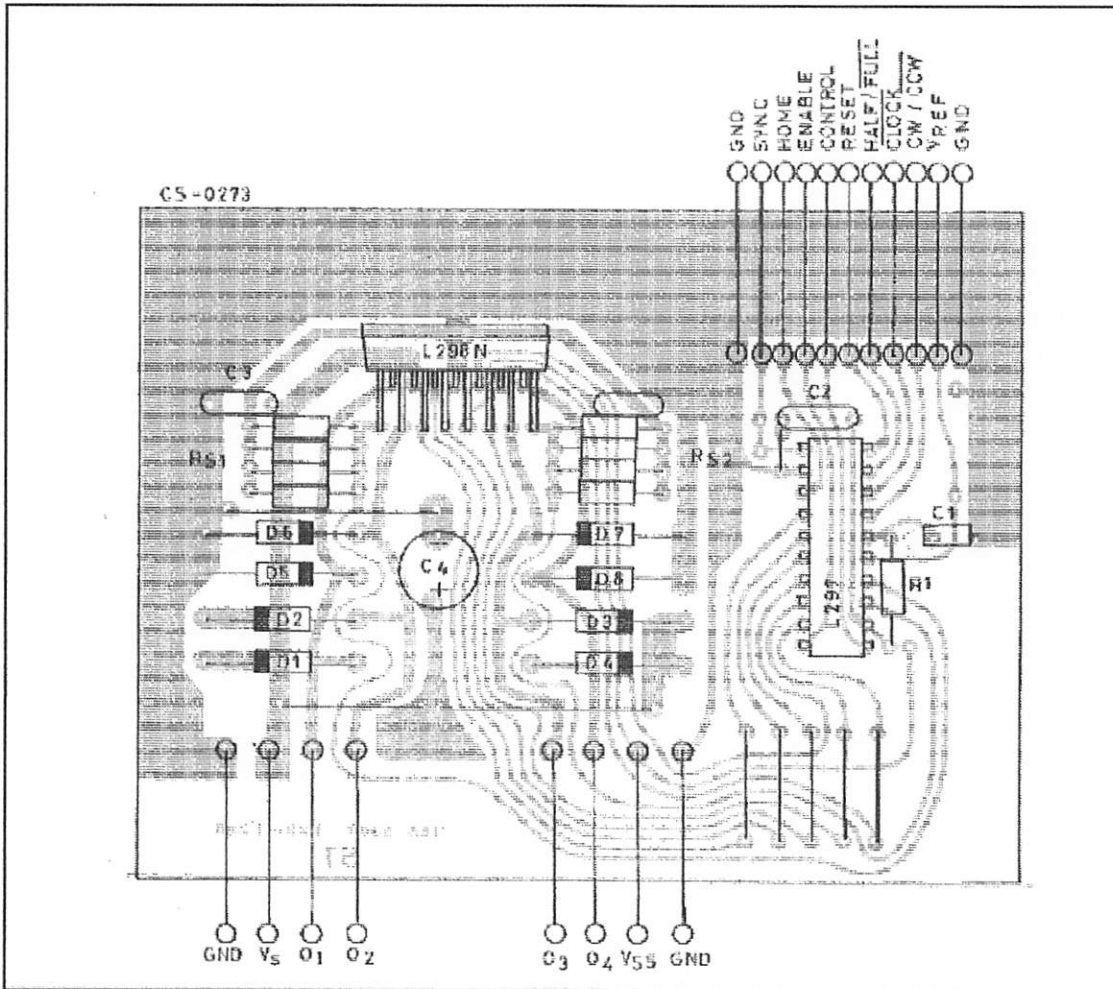
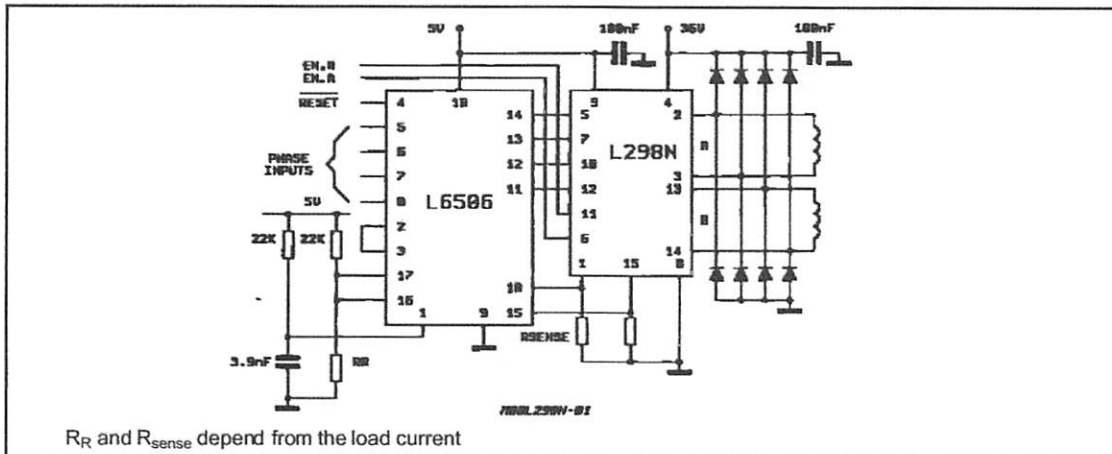
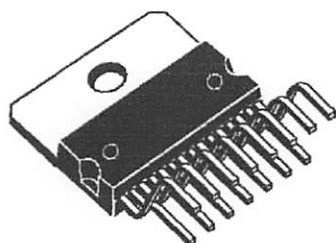


Figure 10 : Two Phase Bipolar Stepper Motor Control Circuit by Using the Current Controller L6506.

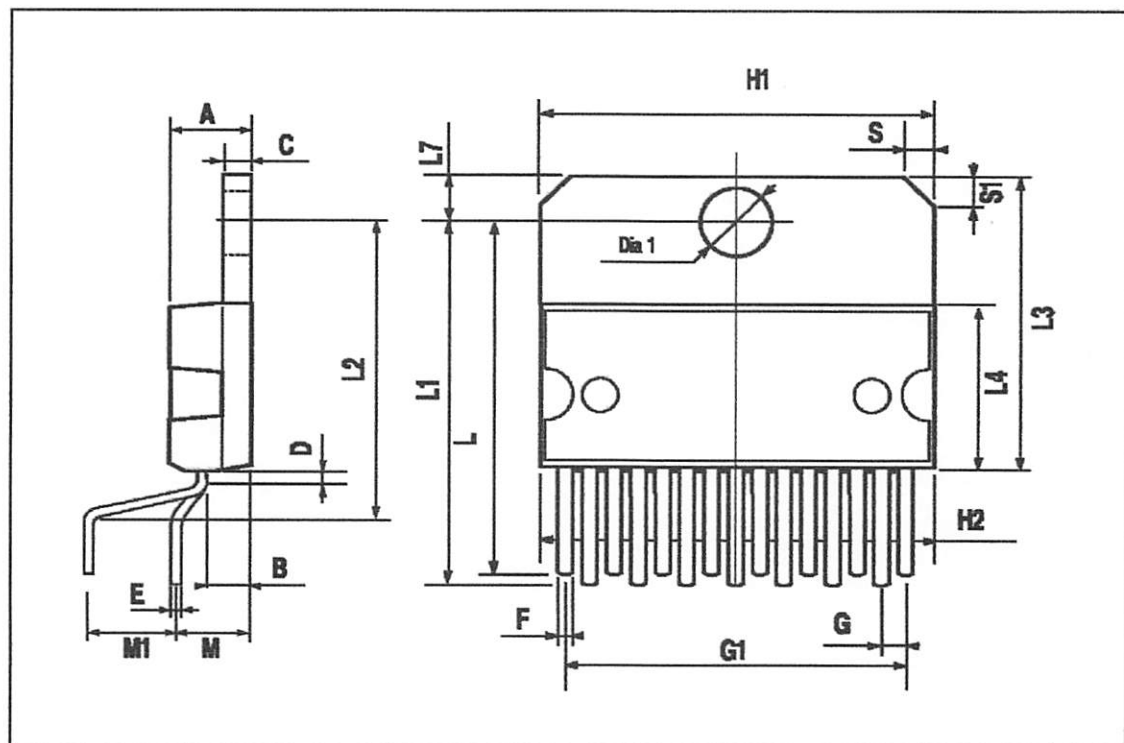


DIM.	mm			inch		
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.
A			5			0.197
B			2.65			0.104
C			1.6			0.063
D		1			0.039	
E	0.49		0.55	0.019		0.022
F	0.66		0.75	0.026		0.030
G	1.02	1.27	1.52	0.040	0.050	0.060
G1	17.53	17.78	18.03	0.690	0.700	0.710
H1	19.6			0.772		
H2			20.2			0.795
L	21.9	22.2	22.5	0.862	0.874	0.886
L1	21.7	22.1	22.5	0.854	0.870	0.886
L2	17.65		18.1	0.695		0.713
L3	17.25	17.5	17.75	0.679	0.689	0.699
L4	10.3	10.7	10.9	0.406	0.421	0.429
L7	2.65		2.9	0.104		0.114
M	4.25	4.55	4.85	0.167	0.179	0.191
M1	4.63	5.08	5.53	0.182	0.200	0.218
S	1.9		2.6	0.075		0.102
S1	1.9		2.6	0.075		0.102
Dia1	3.65		3.85	0.144		0.152

OUTLINE AND MECHANICAL DATA

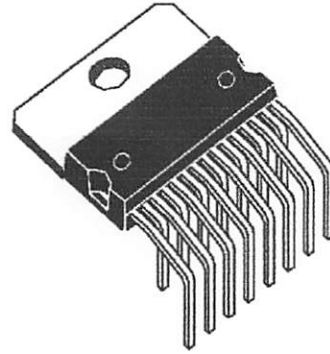


Multiwatt15 V

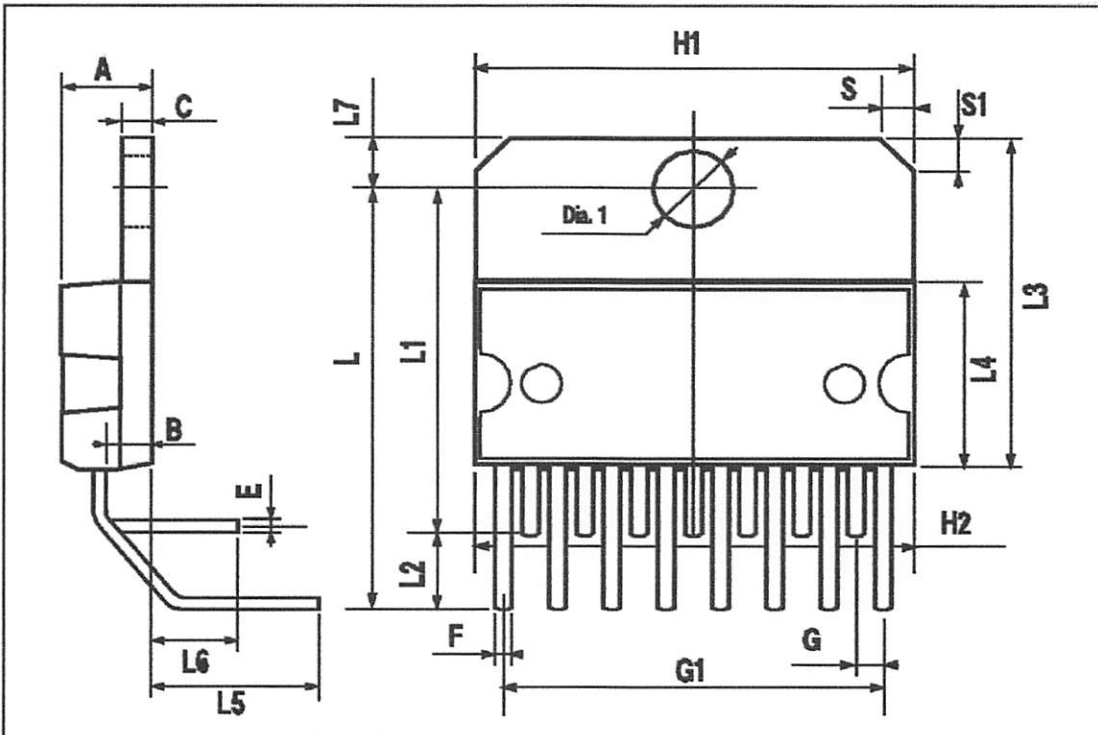


DIM.	mm			inch		
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.
A			5			0.197
B			2.65			0.104
C			1.6			0.063
E	0.49		0.55	0.019		0.022
F	0.66		0.75	0.026		0.030
G	1.14	1.27	1.4	0.045	0.050	0.055
G1	17.57	17.78	17.91	0.692	0.700	0.705
H1	19.6			0.772		
H2			20.2			0.795
L		20.57			0.810	
L1		18.03			0.710	
L2		2.54			0.100	
L3	17.25	17.5	17.75	0.679	0.689	0.699
L4	10.3	10.7	10.9	0.406	0.421	0.429
L5		5.28			0.208	
L6		2.38			0.094	
L7	2.65		2.9	0.104		0.114
S	1.9		2.6	0.075		0.102
S1	1.9		2.6	0.075		0.102
Dia1	3.65		3.85	0.144		0.152

OUTLINE AND MECHANICAL DATA



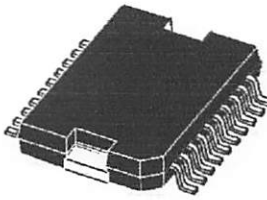
Multiwatt15 H



DIM.	mm			inch		
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.
A			3.6			0.142
a1	0.1		0.3	0.004		0.012
a2			3.3			0.130
a3	0		0.1	0.000		0.004
b	0.4		0.53	0.016		0.021
c	0.23		0.32	0.009		0.013
D (1)	15.8		16	0.622		0.630
D1	9.4		9.8	0.370		0.386
E	13.9		14.5	0.547		0.570
e		1.27			0.050	
e3		11.43			0.450	
E1 (1)	10.9		11.1	0.429		0.437
E2			2.9			0.114
E3	5.8		6.2	0.228		0.244
G	0		0.1	0.000		0.004
H	15.5		15.9	0.610		0.626
h			1.1			0.043
L	0.8		1.1	0.031		0.043
N	10° (max.)					
S	8° (max.)					
T		10			0.394	

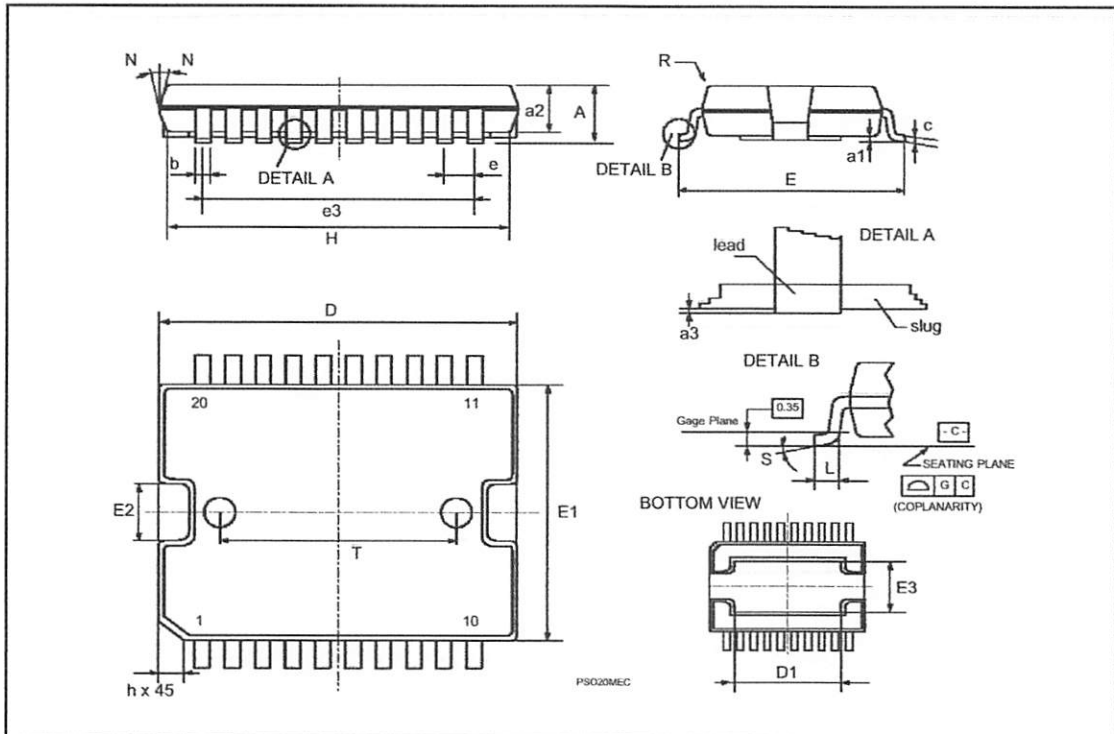
(1) "D and F" do not include mold flash or protrusions.
 - Mold flash or protrusions shall not exceed 0.15 mm (0.006").
 - Critical dimensions "E", "G" and "a3"

OUTLINE AND MECHANICAL DATA



JEDEC MO-166

PowerSO20



Information furnished is believed to be accurate and reliable. However, STMicroelectronics assumes no responsibility for the consequences of use of such information nor for any infringement of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of STMicroelectronics. Specification mentioned in this publication are subject to change without notice. This publication supersedes and replaces all information previously supplied. STMicroelectronics products are not authorized for use as critical components in life support devices or systems without express written approval of STMicroelectronics.

The ST logo is a registered trademark of STMicroelectronics
© 2000 STMicroelectronics – Printed in Italy – All Rights Reserved
STMicroelectronics GROUP OF COMPANIES

Australia - Brazil - China - Finland - France - Germany - Hong Kong - India - Italy - Japan - Malaysia - Malta - Morocco -
Singapore - Spain - Sweden - Switzerland - United Kingdom - U.S.A.
<http://www.st.com>



This datasheet has been download from:

www.datasheetcatalog.com

Datasheets for electronics components.

LM35

Precision Centigrade Temperature Sensors

General Description

The LM35 series are precision integrated-circuit temperature sensors, whose output voltage is linearly proportional to the Celsius (Centigrade) temperature. The LM35 thus has an advantage over linear temperature sensors calibrated in ° Kelvin, as the user is not required to subtract a large constant voltage from its output to obtain convenient Centigrade scaling. The LM35 does not require any external calibration or trimming to provide typical accuracies of $\pm 1/4^\circ\text{C}$ at room temperature and $\pm 3/4^\circ\text{C}$ over a full -55 to $+150^\circ\text{C}$ temperature range. Low cost is assured by trimming and calibration at the wafer level. The LM35's low output impedance, linear output, and precise inherent calibration make interfacing to readout or control circuitry especially easy. It can be used with single power supplies, or with plus and minus supplies. As it draws only $60\ \mu\text{A}$ from its supply, it has very low self-heating, less than 0.1°C in still air. The LM35 is rated to operate over a -55° to $+150^\circ\text{C}$ temperature range, while the LM35C is rated for a -40 to $+110^\circ\text{C}$ range (-10 with improved accuracy). The LM35 series is available pack-

aged in hermetic TO-46 transistor packages, while the LM35C, LM35CA, and LM35D are also available in the plastic TO-92 transistor package. The LM35D is also available in an 8-lead surface mount small outline package and a plastic TO-220 package.

Features

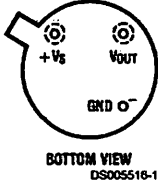
- Calibrated directly in ° Celsius (Centigrade)
- Linear $+10.0\ \text{mV}/^\circ\text{C}$ scale factor
- 0.5°C accuracy guaranteeable (at $+25^\circ\text{C}$)
- Rated for full -55° to $+150^\circ\text{C}$ range
- Suitable for remote applications
- Low cost due to wafer-level trimming
- Operates from 4 to 30 volts
- Less than $60\ \mu\text{A}$ current drain
- Low self-heating, 0.08°C in still air
- Nonlinearity only $\pm 1/4^\circ\text{C}$ typical
- Low impedance output, $0.1\ \Omega$ for $1\ \text{mA}$ load

Typical Applications



Connection Diagrams

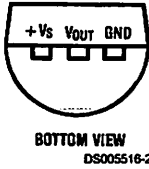
**TO-46
Metal Can Package***



*Case is connected to negative pin (GND)

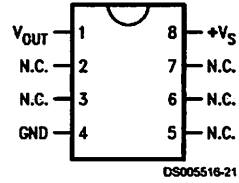
Order Number LM35H, LM35AH, LM35CH, LM35CAH or LM35DH
See NS Package Number H03H

**TO-92
Plastic Package**



Order Number LM35CZ, LM35CAZ or LM35DZ
See NS Package Number Z03A

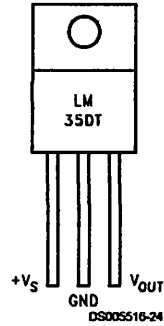
**SO-8
Small Outline Molded Package**



N.C. = No Connection

Top View
Order Number LM35DM
See NS Package Number M08A

**TO-220
Plastic Package***



*Tab is connected to the negative pin (GND).

Note: The LM35DT pinout is different than the discontinued LM35DP.

Order Number LM35DT
See NS Package Number TA03F

Absolute Maximum Ratings (Note 10)

Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage	+35V to -0.2V
Output Voltage	+6V to -1.0V
Output Current	10 mA
Storage Temp.:	
TO-46 Package,	-60°C to +180°C
TO-92 Package,	-60°C to +150°C
SO-8 Package,	-65°C to +150°C
TO-220 Package,	-65°C to +150°C
Lead Temp.:	
TO-46 Package, (Soldering, 10 seconds)	300°C

TO-92 and TO-220 Package, (Soldering, 10 seconds)	260°C
SO Package (Note 12)	
Vapor Phase (60 seconds)	215°C
Infrared (15 seconds)	220°C
ESD Susceptibility (Note 11)	2500V
Specified Operating Temperature Range: T_{MIN} to T_{MAX} (Note 2)	
LM35, LM35A	-55°C to +150°C
LM35C, LM35CA	-40°C to +110°C
LM35D	0°C to +100°C

Electrical Characteristics

(Notes 1, 6)

Parameter	Conditions	LM35A			LM35CA			Units (Max.)
		Typical	Tested Limit (Note 4)	Design Limit (Note 5)	Typical	Tested Limit (Note 4)	Design Limit (Note 5)	
Accuracy (Note 7)	$T_A = +25^\circ\text{C}$	± 0.2	± 0.5		± 0.2	± 0.5		$^\circ\text{C}$
	$T_A = -10^\circ\text{C}$	± 0.3			± 0.3		± 1.0	$^\circ\text{C}$
	$T_A = T_{MAX}$	± 0.4	± 1.0		± 0.4	± 1.0		$^\circ\text{C}$
	$T_A = T_{MIN}$	± 0.4	± 1.0		± 0.4		± 1.5	$^\circ\text{C}$
Linearity (Note 8)	$T_{MIN} \leq T_A \leq T_{MAX}$	± 0.18		± 0.35	± 0.15		± 0.3	$^\circ\text{C}$
Source Gain (Average Slope)	$T_{MIN} \leq T_A \leq T_{MAX}$	+10.0	+9.9, +10.1		+10.0		+9.9, +10.1	mV/ $^\circ\text{C}$
Load Regulation (Note 3) $0 \leq I_L \leq 1 \text{ mA}$	$T_A = +25^\circ\text{C}$	± 0.4	± 1.0		± 0.4	± 1.0		mV/mA
	$T_{MIN} \leq T_A \leq T_{MAX}$	± 0.5		± 3.0	± 0.5		± 3.0	mV/mA
Line Regulation (Note 3)	$T_A = +25^\circ\text{C}$	± 0.01	± 0.05		± 0.01	± 0.05		mV/V
	$4V \leq V_S \leq 30V$	± 0.02		± 0.1	± 0.02		± 0.1	mV/V
Quiescent Current (Note 9)	$V_S = +5V, +25^\circ\text{C}$	56	67		56	67		μA
	$V_S = +5V$	105		131	91		114	μA
	$V_S = +30V, +25^\circ\text{C}$	56.2	68		56.2	68		μA
	$V_S = +30V$	105.5		133	91.5		116	μA
Range of Quiescent Current (Note 3)	$4V \leq V_S \leq 30V, +25^\circ\text{C}$	0.2	1.0		0.2	1.0		μA
	$4V \leq V_S \leq 30V$	0.5		2.0	0.5		2.0	μA
Temperature Coefficient of Quiescent Current		+0.39		+0.5	+0.39		+0.5	$\mu\text{A}/^\circ\text{C}$
Maximum Temperature Rated Accuracy	In circuit of <i>Figure 1</i> , $I_L = 0$	+1.5		+2.0	+1.5		+2.0	$^\circ\text{C}$
Long Term Stability	$T_J = T_{MAX}$, for 1000 hours	± 0.08			± 0.08			$^\circ\text{C}$

Electrical Characteristics

(Notes 1, 6)

Parameter	Conditions	LM35			LM35C, LM35D			Units (Max.)
		Typical	Tested Limit (Note 4)	Design Limit (Note 5)	Typical	Tested Limit (Note 4)	Design Limit (Note 5)	
Accuracy, LM35, LM35C (Note 7)	$T_A = +25^\circ\text{C}$	± 0.4	± 1.0		± 0.4	± 1.0		$^\circ\text{C}$
	$T_A = -10^\circ\text{C}$	± 0.5			± 0.5		± 1.5	$^\circ\text{C}$
	$T_A = T_{\text{MAX}}$	± 0.8	± 1.5		± 0.8		± 1.5	$^\circ\text{C}$
	$T_A = T_{\text{MIN}}$	± 0.8		± 1.5	± 0.8		± 2.0	$^\circ\text{C}$
Accuracy, LM35D (Note 7)	$T_A = +25^\circ\text{C}$				± 0.6	± 1.5		$^\circ\text{C}$
	$T_A = T_{\text{MAX}}$				± 0.9		± 2.0	$^\circ\text{C}$
	$T_A = T_{\text{MIN}}$				± 0.9		± 2.0	$^\circ\text{C}$
Nonlinearity (Note 8)	$T_{\text{MIN}} \leq T_A \leq T_{\text{MAX}}$	± 0.3		± 0.5	± 0.2		± 0.5	$^\circ\text{C}$
Sensor Gain (Average Slope)	$T_{\text{MIN}} \leq T_A \leq T_{\text{MAX}}$	+10.0	+9.8, +10.2		+10.0		+9.8, +10.2	mV/ $^\circ\text{C}$
Load Regulation (Note 3) $0 \leq I_L \leq 1 \text{ mA}$	$T_A = +25^\circ\text{C}$	± 0.4	± 2.0		± 0.4	± 2.0		mV/mA
	$T_{\text{MIN}} \leq T_A \leq T_{\text{MAX}}$	± 0.5		± 5.0	± 0.5		± 5.0	mV/mA
Line Regulation (Note 3)	$T_A = +25^\circ\text{C}$	± 0.01	± 0.1		± 0.01	± 0.1		mV/V
	$4\text{V} \leq V_S \leq 30\text{V}$	± 0.02		± 0.2	± 0.02		± 0.2	mV/V
Quiescent Current (Note 9)	$V_S = +5\text{V}, +25^\circ\text{C}$	56	80		56	80		μA
	$V_S = +5\text{V}$	105		158	91		138	μA
	$V_S = +30\text{V}, +25^\circ\text{C}$	56.2	82		56.2	82		μA
	$V_S = +30\text{V}$	105.5		161	91.5		141	μA
Change of Quiescent Current (Note 3)	$4\text{V} \leq V_S \leq 30\text{V}, +25^\circ\text{C}$	0.2	2.0		0.2	2.0		μA
	$4\text{V} \leq V_S \leq 30\text{V}$	0.5		3.0	0.5		3.0	μA
Temperature Coefficient of Quiescent Current		+0.39		+0.7	+0.39		+0.7	$\mu\text{A}/^\circ\text{C}$
Minimum Temperature for Rated Accuracy	In circuit of <i>Figure 1</i> , $I_L = 0$	+1.5		+2.0	+1.5		+2.0	$^\circ\text{C}$
Long Term Stability	$T_J = T_{\text{MAX}}$, for 1000 hours	± 0.08			± 0.08			$^\circ\text{C}$

Note 1: Unless otherwise noted, these specifications apply: $-55^\circ\text{C} \leq T_J \leq +150^\circ\text{C}$ for the LM35 and LM35A; $-40^\circ\text{C} \leq T_J \leq +110^\circ\text{C}$ for the LM35C and LM35CA; and $0^\circ\text{C} \leq T_J \leq +100^\circ\text{C}$ for the LM35D. $V_S = +5\text{Vdc}$ and $I_{\text{LOAD}} = 50 \mu\text{A}$, in the circuit of *Figure 2*. These specifications also apply from $+2^\circ\text{C}$ to T_{MAX} in the circuit of *Figure 1*. Specifications in boldface apply over the full rated temperature range.

Note 2: Thermal resistance of the TO-46 package is $400^\circ\text{C}/\text{W}$, junction to ambient, and $24^\circ\text{C}/\text{W}$ junction to case. Thermal resistance of the TO-92 package is $180^\circ\text{C}/\text{W}$ junction to ambient. Thermal resistance of the small outline molded package is $220^\circ\text{C}/\text{W}$ junction to ambient. Thermal resistance of the TO-220 package is $90^\circ\text{C}/\text{W}$ junction to ambient. For additional thermal resistance information see table in the Applications section.

Note 3: Regulation is measured at constant junction temperature, using pulse testing with a low duty cycle. Changes in output due to heating effects can be computed by multiplying the internal dissipation by the thermal resistance.

Note 4: Tested Limits are guaranteed and 100% tested in production.

Note 5: Design Limits are guaranteed (but not 100% production tested) over the indicated temperature and supply voltage ranges. These limits are not used to calculate outgoing quality levels.

Note 6: Specifications in boldface apply over the full rated temperature range.

Note 7: Accuracy is defined as the error between the output voltage and $10\text{mV}/^\circ\text{C}$ times the device's case temperature, at specified conditions of voltage, current, and temperature (expressed in $^\circ\text{C}$).

Note 8: Nonlinearity is defined as the deviation of the output-voltage-versus-temperature curve from the best-fit straight line, over the device's rated temperature range.

Note 9: Quiescent current is defined in the circuit of *Figure 1*.

Note 10: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. DC and AC electrical specifications do not apply when operating the device beyond its rated operating conditions. See Note 1.

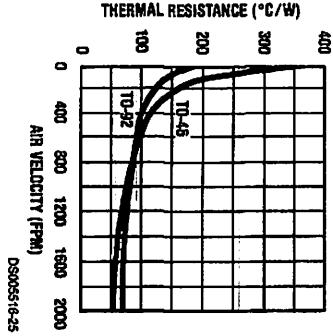
Note 11: Human body model, 100 pF discharged through a $1.5 \text{ k}\Omega$ resistor.

Note 12: See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" or the section titled "Surface Mount" found in a current National Semiconductor Linear Data Book for other methods of soldering surface mount devices.

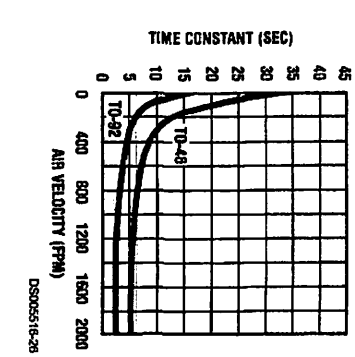
Typical Performance Characteristics

LM35

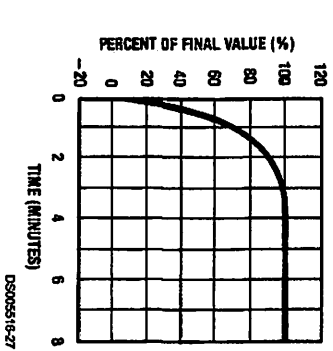
Thermal Resistance Junction to Air



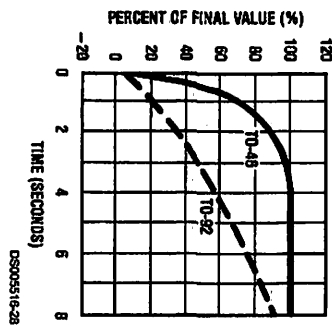
Thermal Time Constant



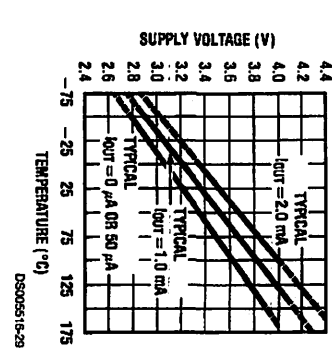
Thermal Response in Still Air



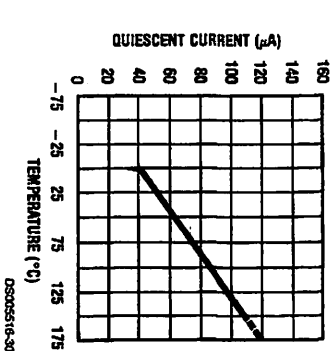
Thermal Response in Stirred Oil Bath



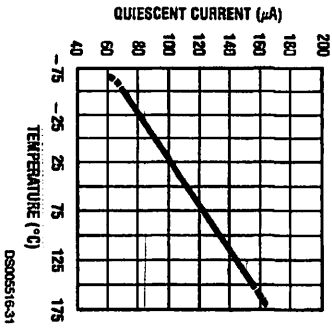
Minimum Supply Voltage vs. Temperature



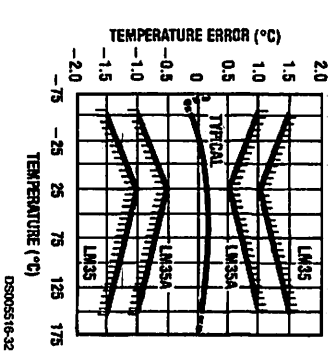
Quiescent Current vs. Temperature (In Circuit of Figure 1.)



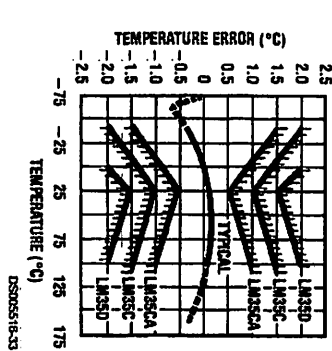
Quiescent Current vs. Temperature (In Circuit of Figure 2.)



Accuracy vs. Temperature (Guaranteed)

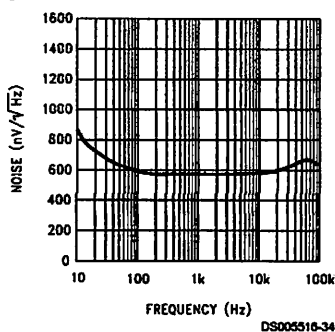


Accuracy vs. Temperature (Guaranteed)

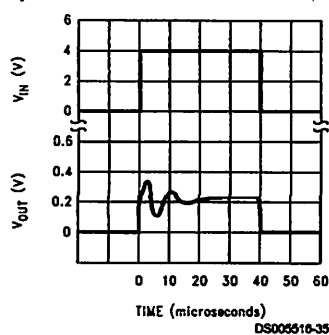


Typical Performance Characteristics (Continued)

Noise Voltage



Start-Up Response



Applications

The LM35 can be applied easily in the same way as other integrated-circuit temperature sensors. It can be glued or cemented to a surface and its temperature will be within about 0.01°C of the surface temperature.

This presumes that the ambient air temperature is almost the same as the surface temperature; if the air temperature were much higher or lower than the surface temperature, the actual temperature of the LM35 die would be at an intermediate temperature between the surface temperature and the air temperature. This is especially true for the TO-92 plastic package, where the copper leads are the principal thermal path to carry heat into the device, so its temperature might be closer to the air temperature than to the surface temperature.

To minimize this problem, be sure that the wiring to the LM35, as it leaves the device, is held at the same temperature as the surface of interest. The easiest way to do this is to cover up these wires with a bead of epoxy which will insure that the leads and wires are all at the same temperature as the surface, and that the LM35 die's temperature will not be affected by the air temperature.

The TO-46 metal package can also be soldered to a metal surface or pipe without damage. Of course, in that case the V- terminal of the circuit will be grounded to that metal. Alternatively, the LM35 can be mounted inside a sealed-end metal tube, and can then be dipped into a bath or screwed into a threaded hole in a tank. As with any IC, the LM35 and accompanying wiring and circuits must be kept insulated and dry, to avoid leakage and corrosion. This is especially true if the circuit may operate at cold temperatures where condensation can occur. Printed-circuit coatings and varnishes such as Humiseal and epoxy paints or dips are often used to insure that moisture cannot corrode the LM35 or its connections.

These devices are sometimes soldered to a small light-weight heat fin, to decrease the thermal time constant and speed up the response in slowly-moving air. On the other hand, a small thermal mass may be added to the sensor, to give the steadiest reading despite small deviations in the air temperature.

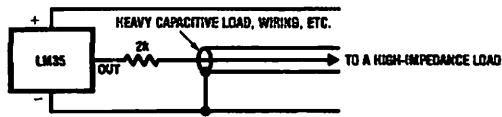
Temperature Rise of LM35 Due To Self-heating (Thermal Resistance, θ_{JA})

	TO-46, no heat sink	TO-46*, small heat fin	TO-92, no heat sink	TO-92**, small heat fin	SO-8 no heat sink	SO-8**, small heat fin	TO-220 no heat sink
Still air	400°C/W	100°C/W	180°C/W	140°C/W	220°C/W	110°C/W	90°C/W
Moving air	100°C/W	40°C/W	90°C/W	70°C/W	105°C/W	90°C/W	26°C/W
Still oil	100°C/W	40°C/W	90°C/W	70°C/W			
Stirred oil	50°C/W	30°C/W	45°C/W	40°C/W			
(Clamped to metal, infinite heat sink)		(24°C/W)			(55°C/W)		

*Wakefield type 201, or 1" disc of 0.020" sheet brass, soldered to case, or similar.

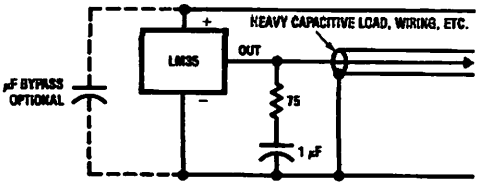
**TO-92 and SO-8 packages glued and leads soldered to 1" square of 1/16" printed circuit board with 2 oz. foil or similar.

Typical Applications



DS005516-19

FIGURE 3. LM35 with Decoupling from Capacitive Load



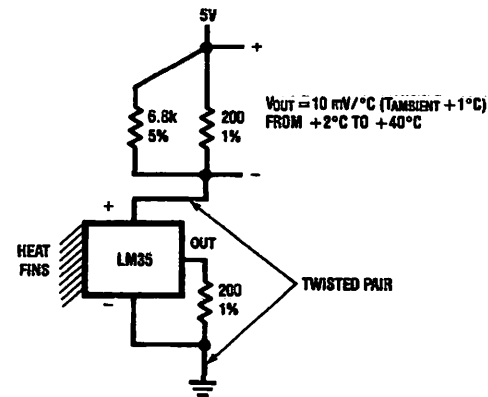
DS005516-20

FIGURE 4. LM35 with R-C Damper

CAPACITIVE LOADS

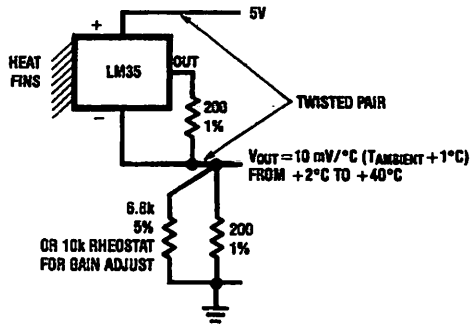
Like most micropower circuits, the LM35 has a limited ability to drive heavy capacitive loads. The LM35 by itself is able to drive 50 pf without special precautions. If heavier loads are anticipated, it is easy to isolate or decouple the load with a resistor; see Figure 3. Or you can improve the tolerance of capacitance with a series R-C damper from output to ground; see Figure 4.

When the LM35 is applied with a 200Ω load resistor as shown in Figure 5, Figure 6 or Figure 8 it is relatively immune to wiring capacitance because the capacitance forms a bypass from ground to input, not on the output. However, as with any linear circuit connected to wires in a hostile environment, its performance can be affected adversely by intrinsic electromagnetic sources such as relays, radio transmitters, motors with arcing brushes, SCR transients, etc. as well as wiring can act as a receiving antenna and its internal connections can act as rectifiers. For best results in such cases, a bypass capacitor from V_{IN} to ground and a series R-C damper such as 75Ω in series with 0.2 or 1 μF from output to ground are often useful. These are shown in Figure 13, Figure 14, and Figure 16.



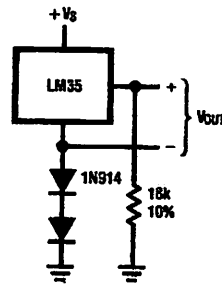
DS005516-5

FIGURE 5. Two-Wire Remote Temperature Sensor (Grounded Sensor)



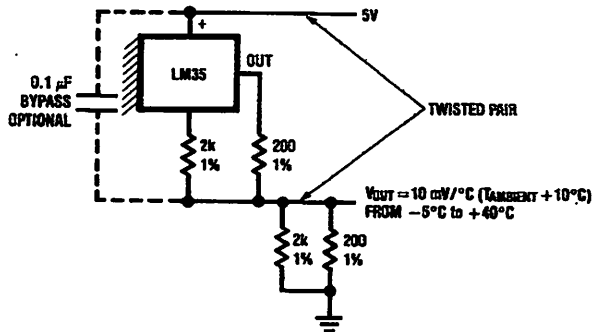
DS005516-6

FIGURE 6. Two-Wire Remote Temperature Sensor (Output Referred to Ground)



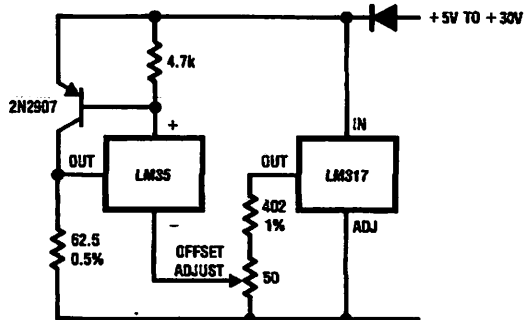
DS005516-7

FIGURE 7. Temperature Sensor, Single Supply, -55° to +150°C



DS005516-8

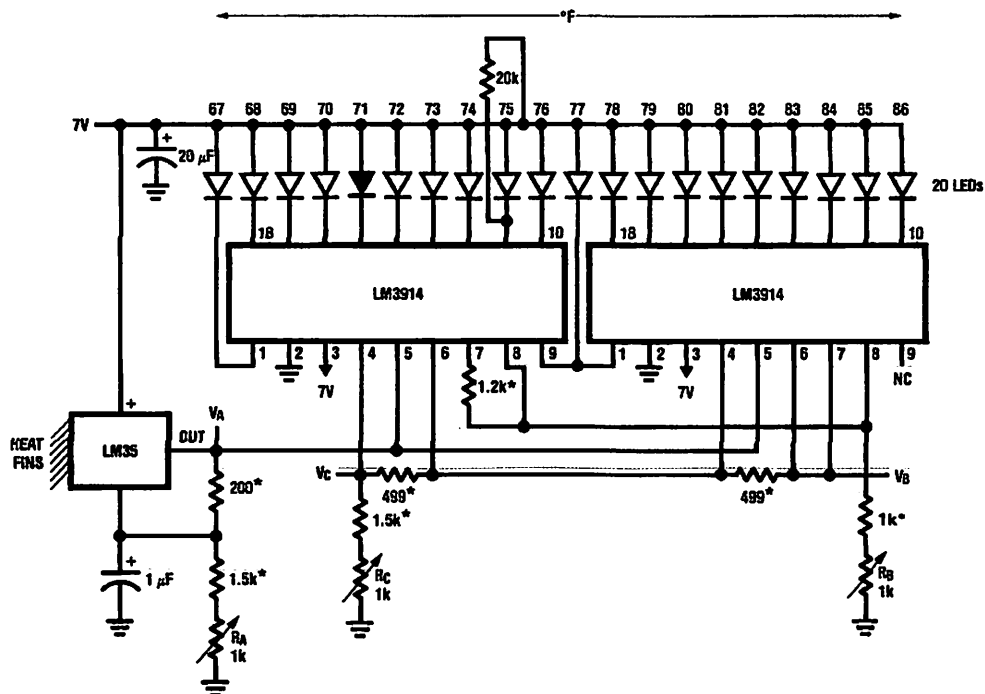
FIGURE 8. Two-Wire Remote Temperature Sensor (Output Referred to Ground)



DS005516-9

FIGURE 9. 4-To-20 mA Current Source (0°C to +100°C)

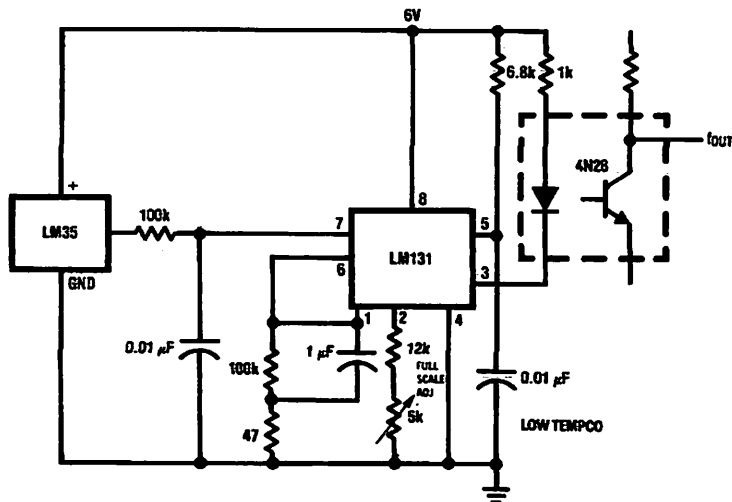
Typical Applications (Continued)



DS005516-16

*1% or 2% film resistor
 †im R_B for $V_B=3.075V$
 †im R_C for $V_C=1.955V$
 †im R_A for $V_A=0.075V + 100mV/^{\circ}C \times T_{ambient}$
 example, $V_A=2.275V$ at $22^{\circ}C$

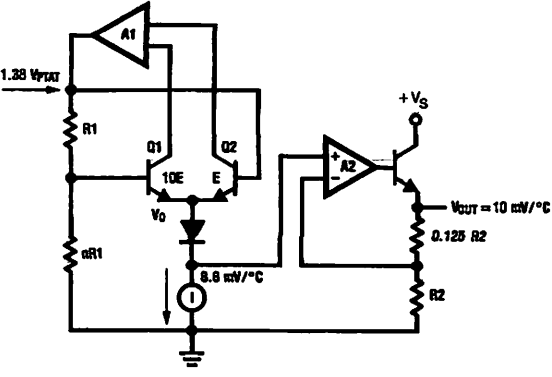
FIGURE 15. Bar-Graph Temperature Display (Dot Mode)



DS005516-15

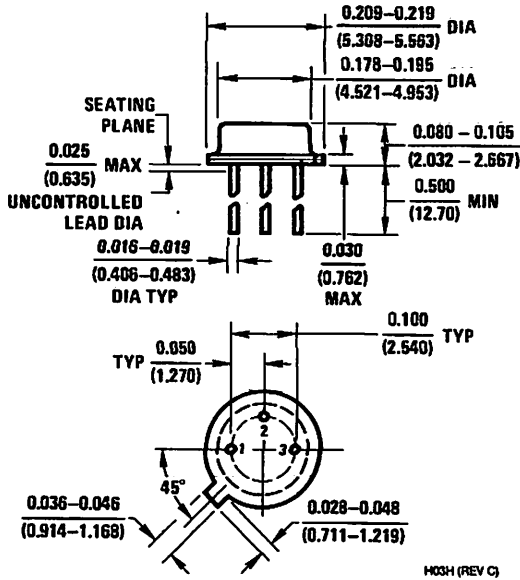
FIGURE 16. LM35 With Voltage-To-Frequency Converter And Isolated Output (2°C to +150°C; 20 Hz to 1500 Hz)

Block Diagram

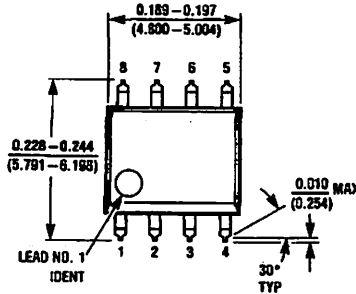


DS005516-23

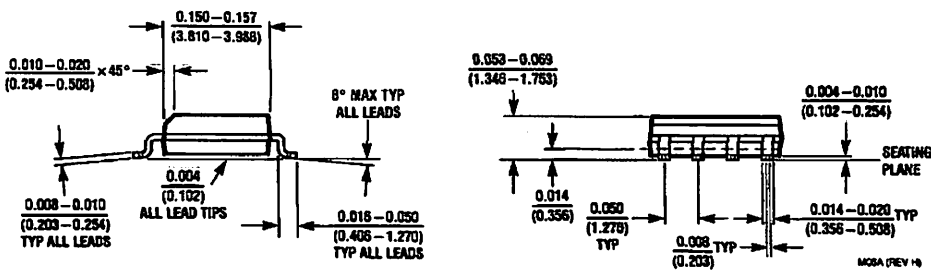
Physical Dimensions inches (millimeters) unless otherwise noted



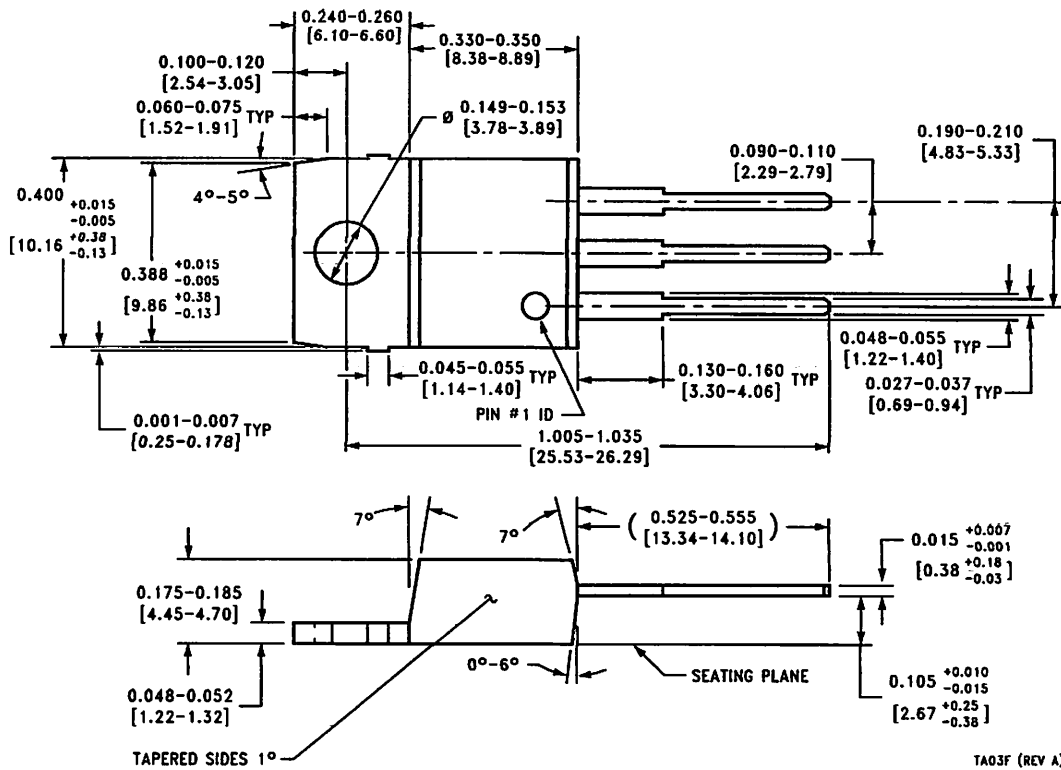
TO-46 Metal Can Package (H)
Order Number LM35H, LM35AH, LM35CH,
LM35CAH, or LM35DH
NS Package Number H03H



SO-8 Molded Small Outline Package (M)
Order Number LM35DM
NS Package Number M08A



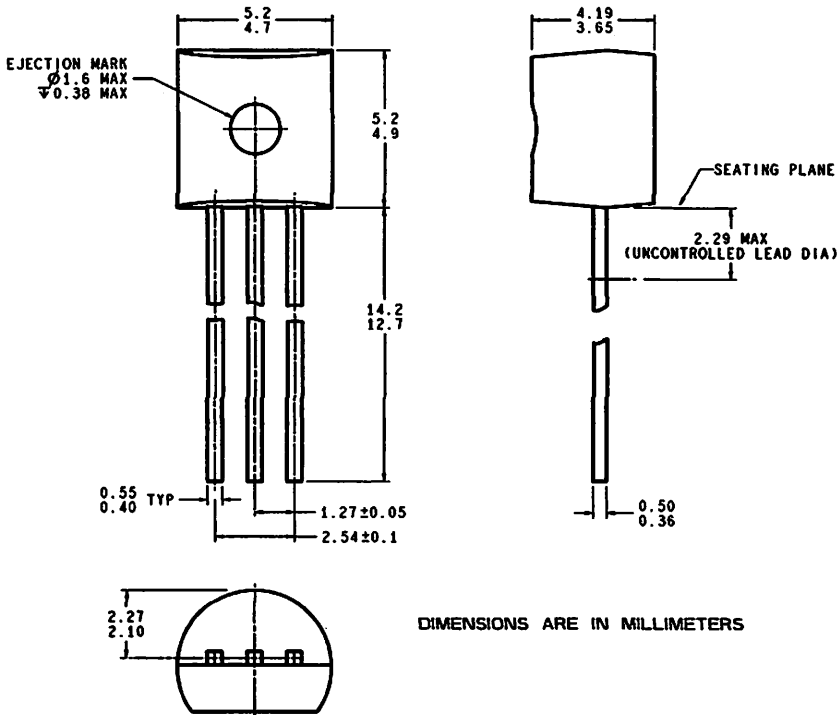
Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



TA03F (REV A)

Power Package TO-220 (T)
 Order Number LM35DT
 NS Package Number TA03F

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



Z03A (Rev. G)

TO-92 Plastic Package (Z)
Order Number LM35CZ, LM35CAZ or LM35DZ
NS Package Number Z03A

WARRANTY SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT AND GENERAL COUNSEL OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

- Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

National Semiconductor Corporation
Americas
Tel: 1-800-272-9959
Fax: 1-800-737-7018
Email: support@nsc.com
www.national.com

National Semiconductor Europe
Fax: +49 (0) 180-530 85 86
Email: europe.support@nsc.com
Deutsch Tel: +49 (0) 69 9508 6208
English Tel: +44 (0) 870 24 0 2171
Français Tel: +33 (0) 1 41 91 8790

National Semiconductor Asia Pacific Customer Response Group
Tel: 65-2544466
Fax: 65-2504468
Email: ap.support@nsc.com

National Semiconductor Japan Ltd.
Tel: 81-3-5639-7560
Fax: 81-3-5639-7507

2N3055(NPN), MJ2955(PNP)

Preferred Device

Complementary Silicon Power Transistors

Complementary silicon power transistors are designed for general-purpose switching and amplifier applications.

Features

- DC Current Gain – $h_{FE} = 20-70 @ I_C = 4 \text{ A dc}$
- Collector–Emitter Saturation Voltage –
 $V_{CE(sat)} = 1.1 \text{ Vdc (Max) @ } I_C = 4 \text{ A dc}$
- Excellent Safe Operating Area
- Pb–Free Packages are Available*

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Collector–Emitter Voltage	V_{CEO}	60	Vdc
Collector–Emitter Voltage	V_{CER}	70	Vdc
Collector–Base Voltage	V_{CB}	100	Vdc
Emitter–Base Voltage	V_{EB}	7	Vdc
Collector Current – Continuous	I_C	15	A dc
Base Current	I_B	7	A dc
Total Power Dissipation @ $T_C = 25^\circ\text{C}$ Derate Above 25°C	P_D	115 0.657	W W/ $^\circ\text{C}$
Operating and Storage Junction Temperature Range	T_J, T_{stg}	–65 to +200	$^\circ\text{C}$

Maximum ratings are those values beyond which device damage can occur. Maximum ratings applied to the device are individual stress limit values (not normal operating conditions) and are not valid simultaneously. If these limits are exceeded, device functional operation is not implied, damage may occur and reliability may be affected.

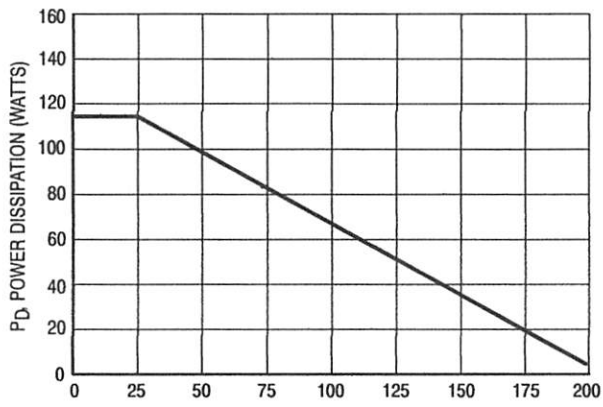


Figure 1. Power Derating

*For additional information on our Pb–Free strategy and soldering details, please download the ON Semiconductor Soldering and Mounting Techniques Reference Manual, SOLDERM/D.



ON Semiconductor®

<http://onsemi.com>

**15 AMPERE
POWER TRANSISTORS
COMPLEMENTARY SILICON
60 VOLTS, 115 WATTS**



TO-204AA (TO-3)
CASE 1-07
STYLE 1

MARKING DIAGRAM



xxxx55 = Device Code
xxxx = 2N30 or MJ20
G = Pb–Free Package
A = Location Code
YY = Year
WW = Work Week
MEX = Country of Origin

ORDERING INFORMATION

Device	Package	Shipping
2N3055	TO-204AA	100 Units / Tray
2N3055G	TO-204AA (Pb–Free)	100 Units / Tray
MJ2955	TO-204AA	100 Units / Tray
MJ2955G	TO-204AA (Pb–Free)	100 Units / Tray

Preferred devices are recommended choices for future use and best overall value.

2N3055(NPN), MJ2955(PNP)

THERMAL CHARACTERISTICS

Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction-to-Case	$R_{\theta JC}$	1.52	$^{\circ}C/W$

ELECTRICAL CHARACTERISTICS ($T_C = 25^{\circ}C$ unless otherwise noted)

Characteristic	Symbol	Min	Max	Unit
----------------	--------	-----	-----	------

OFF CHARACTERISTICS*

Collector-Emitter Sustaining Voltage (Note 1) ($I_C = 200$ mAdc, $I_B = 0$)	$V_{CE(sus)}$	60	-	Vdc
Collector-Emitter Sustaining Voltage (Note 1) ($I_C = 200$ mAdc, $R_{BE} = 100 \Omega$)	$V_{CER(sus)}$	70	-	Vdc
Collector Cutoff Current ($V_{CE} = 30$ Vdc, $I_B = 0$)	I_{CEO}	-	0.7	mAdc
Collector Cutoff Current ($V_{CE} = 100$ Vdc, $V_{BE(off)} = 1.5$ Vdc) ($V_{CE} = 100$ Vdc, $V_{BE(off)} = 1.5$ Vdc, $T_C = 150^{\circ}C$)	I_{CEX}	-	1.0 5.0	mAdc
Emitter Cutoff Current ($V_{BE} = 7.0$ Vdc, $I_C = 0$)	I_{EBO}	-	5.0	mAdc

ON CHARACTERISTICS* (Note 1)

DC Current Gain ($I_C = 4.0$ Adc, $V_{CE} = 4.0$ Vdc) ($I_C = 10$ Adc, $V_{CE} = 4.0$ Vdc)	h_{FE}	20 5.0	70 -	-
Collector-Emitter Saturation Voltage ($I_C = 4.0$ Adc, $I_B = 400$ mAdc) ($I_C = 10$ Adc, $I_B = 3.3$ Adc)	$V_{CE(sat)}$	-	1.1 3.0	Vdc
Base-Emitter On Voltage ($I_C = 4.0$ Adc, $V_{CE} = 4.0$ Vdc)	$V_{BE(on)}$	-	1.5	Vdc

SECOND BREAKDOWN

Second Breakdown Collector Current with Base Forward Biased ($V_{CE} = 40$ Vdc, $t = 1.0$ s, Nonrepetitive)	$I_{s/b}$	2.87	-	Adc
---	-----------	------	---	-----

DYNAMIC CHARACTERISTICS

Current Gain - Bandwidth Product ($I_C = 0.5$ Adc, $V_{CE} = 10$ Vdc, $f = 1.0$ MHz)	f_T	2.5	-	MHz
*Small-Signal Current Gain ($I_C = 1.0$ Adc, $V_{CE} = 4.0$ Vdc, $f = 1.0$ kHz)	h_{fe}	15	120	-
*Small-Signal Current Gain Cutoff Frequency ($V_{CE} = 4.0$ Vdc, $I_C = 1.0$ Adc, $f = 1.0$ kHz)	f_{hfe}	10	-	kHz

*Indicates Within JEDEC Registration. (2N3055)

1. Pulse Test: Pulse Width $\leq 300 \mu s$, Duty Cycle $\leq 2.0\%$.

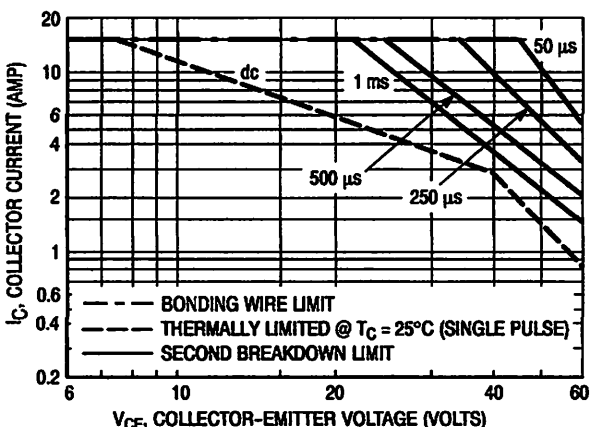


Figure 2. Active Region Safe Operating Area

There are two limitations on the power handling ability of a transistor: average junction temperature and second breakdown. Safe operating area curves indicate $I_C - V_{CE}$ limits of the transistor that must be observed for reliable operation; i.e., the transistor must not be subjected to greater dissipation than the curves indicate.

The data of Figure 2 is based on $T_C = 25^{\circ}C$; $T_{J(pk)}$ is variable depending on power level. Second breakdown pulse limits are valid for duty cycles to 10% but must be derated for temperature according to Figure 1.

2N3055(NPN), MJ2955(PNP)

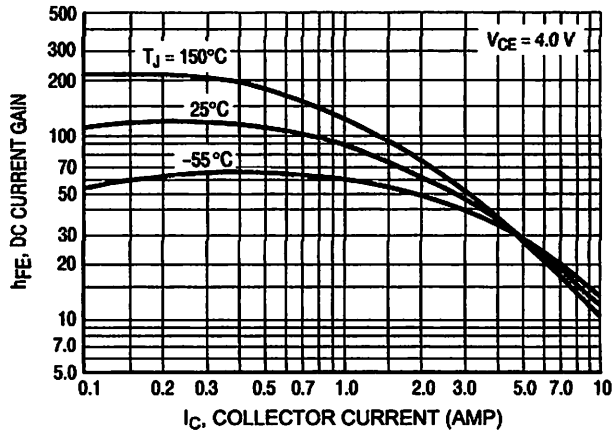


Figure 3. DC Current Gain, 2N3055 (NPN)

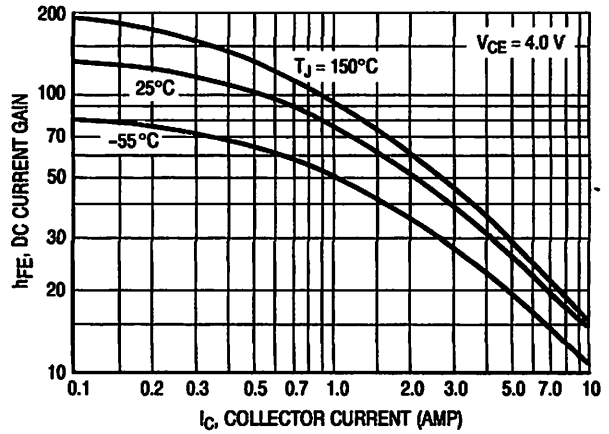


Figure 4. DC Current Gain, MJ2955 (PNP)

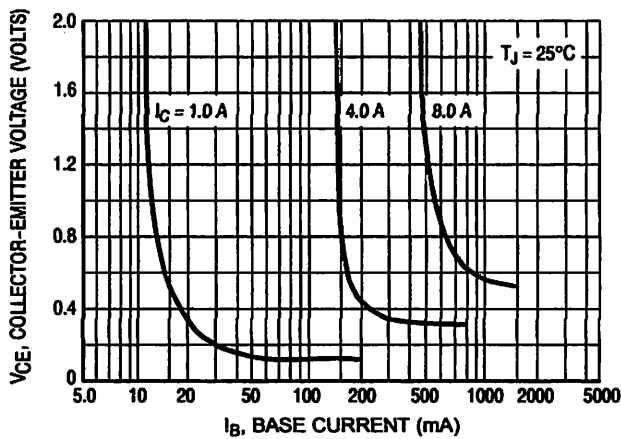


Figure 5. Collector Saturation Region, 2N3055 (NPN)

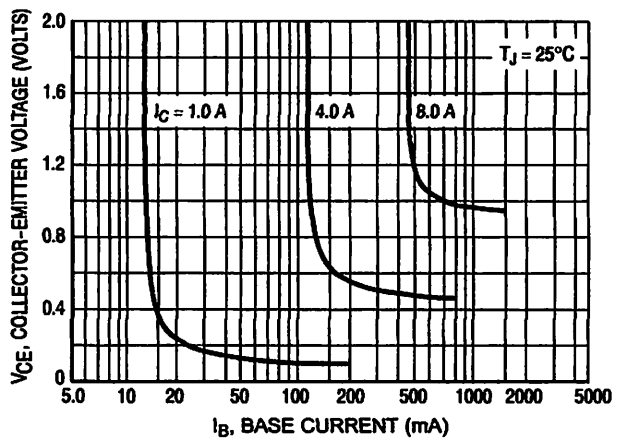


Figure 6. Collector Saturation Region, MJ2955 (PNP)

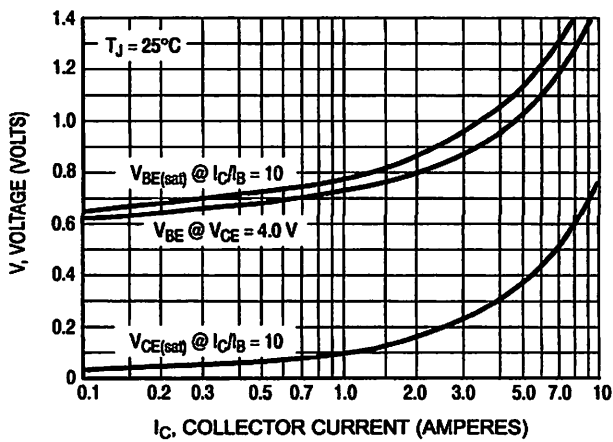


Figure 7. "On" Voltages, 2N3055 (NPN)

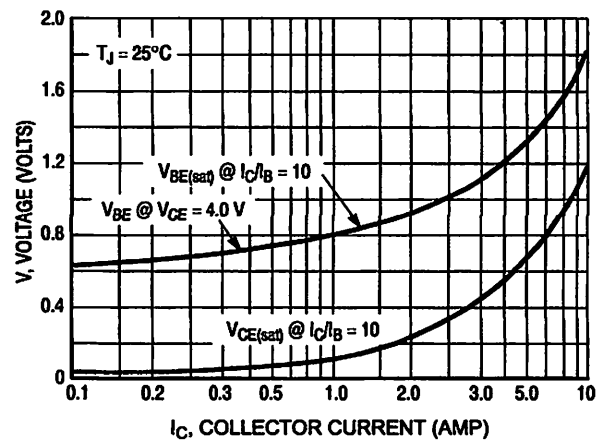
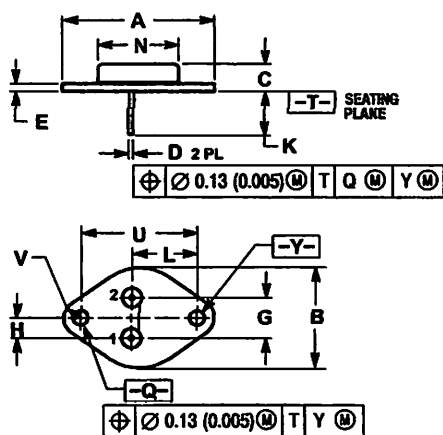


Figure 8. "On" Voltages, MJ2955 (PNP)

2N3055(NPN), MJ2955(PNP)

PACKAGE DIMENSIONS

TO-204 (TO-3)
CASE 1-07
ISSUE Z



NOTES:

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: INCH.
3. ALL RULES AND NOTES ASSOCIATED WITH REFERENCED TO-204AA OUTLINE SHALL APPLY.

DEN	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	1.590 REF		39.37 REF	
B	---	1.050	---	26.67
C	0.250	0.335	6.35	8.51
D	0.038	0.043	0.97	1.09
E	0.055	0.070	1.40	1.77
Q	0.430 BSC		10.92 BSC	
H	0.215 BSC		5.45 BSC	
K	0.440	0.480	11.18	12.19
L	0.665 BSC		16.89 BSC	
N	---	0.830	---	21.08
Q	0.151	0.165	3.84	4.19
U	1.187 BSC		30.15 BSC	
V	0.131	0.168	3.33	4.27

STYLE 1:

1. BASE
 2. EMITTER
- CASE: COLLECTOR

ON Semiconductor and are registered trademarks of Semiconductor Components Industries, LLC (SCILLC). SCILLC reserves the right to make changes without further notice to any products herein. SCILLC makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does SCILLC assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. "Typical" parameters which may be provided in SCILLC data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. SCILLC does not convey any license under its patent rights nor the rights of others. SCILLC products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the SCILLC product could create a situation where personal injury or death may occur. Should Buyer purchase or use SCILLC products for any such unintended or unauthorized application, Buyer shall indemnify and hold SCILLC and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that SCILLC was negligent regarding the design or manufacture of the part. SCILLC is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

PUBLICATION ORDERING INFORMATION

LITERATURE FULFILLMENT:

Literature Distribution Center for ON Semiconductor
P.O. Box 61312, Phoenix, Arizona 85082-1312 USA
Phone: 480-829-7710 or 800-344-3860 Toll Free USA/Canada
Fax: 480-829-7709 or 800-344-3867 Toll Free USA/Canada
Email: orderlit@onsemi.com

N. American Technical Support: 800-282-9855 Toll Free
USA/Canada

Japan: ON Semiconductor, Japan Customer Focus Center
2-9-1 Kamimeguro, Meguro-ku, Tokyo, Japan 153-0051
Phone: 81-3-5773-3850

ON Semiconductor Website: <http://onsemi.com>

Order Literature: <http://www.onsemi.com/litorder>

For additional information, please contact your local Sales Representative.

2N3055/D