

INSTITUT TEKNOLOGI NASIONAL MALANG
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ELEKTRONIKA



**PERANCANGAN DAN PEMBUATAN ALAT UNTUK MENGATUR DAYA
PADA BEBAN AC 1 FASA BERBASIS TEKNIK PENGONTROLAN FASA
MENGUNAKAN MIKROKONTROLLER AT89S52**

SKRIPSI

Disusun Oleh :

CATUR EVI SUCIATI

01.17.090

MARET 2006



REPUBLIC OF INDONESIA
MINISTRY OF EDUCATION AND CULTURE
NATIONAL EXAMINATION CENTER
JANUARY 2019

REPUBLIC OF INDONESIA
MINISTRY OF EDUCATION AND CULTURE
NATIONAL EXAMINATION CENTER
JANUARY 2019

REPUBLIC OF INDONESIA

MINISTRY OF EDUCATION AND CULTURE

NATIONAL EXAMINATION CENTER

JANUARY 2019

REPUBLIC OF INDONESIA

LEMBAR PERSETUJUAN



**PERANCANGAN DAN PEMBUATAN ALAT UNTUK MENGATUR
DAYA PADA BEBAN AC 1 FASA BERBASIS TEKNIK
PENGONTROLAN FASA MENGGUNAKAN MIKROKONTROLLER
AT89S52**

SKRIPSI

**Disusun dan Diajukan Sebagai Salah Satu Syarat Untuk Memperoleh Gelar
Sarjana Teknik Elektro**

**Disusun Oleh:
CATUR EVI SUCIATI
0117090**

Diperiksa dan Disetujui



Ketua Jurusan Teknik Elektro S-1

Ir. F. Yudi Limpraptono, MT

NIP.P: 103 950 0274

Dosen Pembimbing

Ir. Widodo Pudji Muljanto

NIP.P: 102 870 0171

**KONSENTRASI TEKNIK ELEKTRONIKA
JURUSAN TEKNIK ELEKTRO S-1
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG**

2006



INSTITUT TEKNOLOGI NASIONAL
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ELEKTRONIKA

**BERITA ACARA UJIAN SKRIPSI
FAKULTAS TEKNOLOGI INDUSTRI**

Nama : Catur Evi Suciati
NIM : 01.17.090
Jurusan : Teknik Elektro S-1
Konsentrasi : Teknik Elektronika
Judul Skripsi : Perancangan dan Pembuatan Alat Untuk Mengatur Daya Pada
Beban AC 1 Fasa Berbasis Teknik Pengontrollan Fasa
Menggunakan Teknik Pengaturan Fasa Menggunakan
mikrokontroller AT89S52

Dipertahankan di hadapan majelis penguji Skripsi jenjang Strata satu (S-1) pada :

Hari : Senin
Tanggal : 20 Maret 2006
Dengan Nilai : 74,05 (B+)



Ketua

(Ir. Mochtar Asroni, MSME)

Panitia Ujian Skripsi

Sekretaris

(Ir. F. Yudi Limpraptono, MT)

Anggota Penguji

Penguji I

(Ir. Sidik Noertjahjono, MT)

Penguji II

(Sotyohadi, ST)

ABSTRAKSI

Perancangan dan Pembuatan Alat Untuk Mengatur Daya Pada Beban AC 1 fasa Berbasis Teknik Pengontrolan Fasa Menggunakan Mikrokontroller AT89S52

Catur Evi Suciati. 0117090. Jurusan Teknik Elektro S-1, Program Studi Teknik Elektronika. Fakultas Teknologi Industri. Institut Teknologi Nasional Malang.

Dosen Pembimbing: Ir. Widodo Pudji Muljanto, Mt

Kata Kunci: Kontrol Fasa, Atur Daya, Mikrokontroller AT89S52

Setiap peralatan listrik (beban AC) memiliki daya kerja optimal, yakni daya yang dihasilkan ketika beban tersebut bekerja pada tegangan optimal, yakni 220V/50Hz. Akan tetapi seringkali kita menginginkan peralatan kita bekerja pada daya yang kita inginkan.

Agar sebuah peralatan listrik bekerja pada daya yang kita inginkan, maka perlu dilakukan pengaturan daya. Salah satu caranya adalah menerapkan teknik pengontrolan fasa. Dengan teknik ini maka dapat memvariasikan tegangan yang bekerja pada beban sehingga dengan demikian maka daya juga akan bervariasi menyesuaikan tegangan kerjanya.

Teknik ini banyak diterapkan pada mesin-mesin industri, antara lain untuk pengaturan daya lampu penerangan, pengaturan kecepatan motor, pengaturan elemen pemanas, dll. Oleh karena itu, penguasaan terhadap prinsip kerja pengaturan daya sangat penting sebagai bekal untuk terjun ke dunia industri.

Ketika beroperasi detector zero crossing berfungsi mendeteksi persimpangan arus di titik-nol, ketika detektor ini aktif, maka mikrokontroler akan mengaktifkan timer dan melakukan penundaan. Ketika timer mencapai batas waktunya, maka mikrokontroler akan memicu Triac sehingga beban dialiri arus. Aliran arus ini akan berhenti secara otomatis ketika tegangan AC mendekati titik nol.

Ketika tegangan mencapai titik nol, maka detektor zero-crossing aktif kembali dan waktu penundaan dimulai lagi. Triac akan dipicu kembali setelah waktu tunda habis.

Proses ini berjalan berulang-ulang sampai catu daya dimatikan. Lamanya waktu tunda dapat diatur lewat komputer dengan mengirimkan nilai prosentase daya yang diinginkan.

Penggunaan komputer dalam sistem ini digunakan sebagai pengatur daya beban secara interaktif.

KATA PENGANTAR

Puji syukur kami panjatkan kepada Allah SWT yang telah melimpahkan rahmatNya sehingga penulis dapat menyelesaikan Laporan Tugas Akhir tepat pada waktunya.

Tujuan dari penulisan Laporan Tugas Akhir ini adalah sebagai salah satu syarat dalam menempuh pendidikan pada jurusan Teknik Elektro S1 Konsentrasi Elektronika, Fakultas Teknologi Industri Institut Teknologi Nasional Malang.

Pada kesempatan kali ini tidak lupa penulis mengucapkan terima kasih kepada:

1. Dr.Ir. Abraham Lomi,MSEE selaku Rektor Institut Teknologi Nasional Malang
2. Bapak Ir.Yudi Limpraptono,MT selaku Ketua Jurusan Teknik Elektro S-1 Institut Teknologi Nasional Malang
3. Ibu Ir.Mimien Mustikawati selaku Sekretaris Jurusan Teknik Elektro S-1 Institut Teknologi Nasional Malang
4. Bapak Ir. Widodo Pudji Muljanto, MT selaku dosen pembimbing
5. Semua pihak yang telah membantu dalam penyusunan laporan ini

Penulis menyadari sebelumnya, bahwa laporan ini mungkin masih kurang sempurna. Oleh karena itu penulis mengharapkan kritik dan saran dari berbagai pihak demi perbaikan dan penyempurnaan penulisan di masa mendatang. Semoga laporan

ini dapat bermanfaat bagi pembaca pada umumnya dan insan pendidikan pada khususnya.

Malang, Maret 2006

Penulis

DAFTAR ISI

Halaman Judul	i
Lembar Persetujuan.....	ii
Berita Acara.....	iii
Abstraksi	iv
Kata Pengantar.....	v
Daftar Isi	vi
Daftar Gambar	ix
Daftar Tabel.....	xi
Daftar Grafik.....	xii
BAB I PENDAHULUAN.....	1
1.1 Latar Belakang	1
1.2 Tujuan.....	2
1.3 Rumusan Masalah	2
1.4 Batasan Masalah.....	2
1.5 Metodologi	2
1.6 Sistematika Penulisan.....	3
BAB II TINJAUAN PUSTAKA	5
2.1 Teknik Pengaturan Fasa	5
2.1.1 Teknik Pengaturan Fasa Menggunakan TRIAC	6
2.2 Mikrokontroler AT89S52.....	7
2.2.1 Teori Dasar Mikrokontroler AT89S52.....	7

2.2.2	Konfigurasi Kaki – Kaki MCU AT89S52.....	9
2.2.3	Interupsi.....	12
2.2.4	Osilator Mikrokontroler AT 89S52.....	14
2.2.4.1	Osilator Internal.....	14
2.2.4.2	Osilator Eksternal.....	14
2.2.5	Organisasi Memori.....	15
2.3	Dioda.....	25
2.3.1	Teori Dasar Dioda.....	25
2.3.2	Panjar Maju dan Panjar Mundur.....	25
2.3.3	Karakteristik Dioda.....	26
2.3.4	Pemanfaatan Dioda Sebagai Penyearah.....	28
2.3.4.1	Penyearah Setengah Gelombang.....	28
2.3.4.2	Penyearah Gelombang Penuh.....	30
2.4	Transistor.....	31
2.4.1	Teori Dasar Transistor.....	31
2.4.2	Transistor Bipolar.....	32
2.4.2.1	Operasi Transistor.....	33
2.4.2.2	Karakteristik Transistor.....	34
2.5	Thyristor.....	36
2.5.1	TRIAC.....	36
2.5.2	DIAC.....	37
2.6	Interface RS232.....	38
2.6.1	Interface.....	38
2.6.2	IC MAX 232.....	39

BAB III PERANCANGAN	41
3.1 Perancangan Perangkat Keras	41
3.1.1 Diagram Blok	41
3.1.2 Perancangan Detektor Zero-Crossing	43
3.1.3 Perancangan Rangkaian Driver Lampu.....	45
3.1.4 Perancangan Rangkaian Interface ke PC Menggunakan RS232	46
3.1.5 Perancangan Rangkaian Mikrokontroler.....	46
3.2 Perancangan Perangkat Lunak	48
3.2.1 Diagram alir.....	48
 BAB IV PENGUJIAN.....	 50
4.1 Tujuan	50
4.2 Pengujian Rangkaian Detektor Zero-Crossing.....	50
4.3 Pengujian Rangkaian Driver Lampu	53
4.4 Pengujian Rangkaian Mikrokontroler	54
4.5 Pengujian Rangkaian RS 232.....	55
 BAB V PENUTUP	 57
5.1 Kesimpulan.....	57
5.2 Saran.....	57

DAFTAR GAMBAR

Gambar	Halaman
2-1 Arus Yang Kontinyu	5
2-2 Teknik Pengaturan Fasa Menggunakan TRIAC	6
2-3 Blok Diagram AT89S52.....	8
2-4 Konfigurasi Kaki MCU AT89S52	9
2-5 Pemasangan Kristal Pada Osilator Internal	14
2-6 Pemakaian Osilator Eksternal	15
2-7 Memery Program AT89S51	16
2-8 Memory Program AT89S51	17
2-9 Pembagian Area RAM Internal AT89S51	19
2-10 Susunan Bit Register TMOD	21
2-11 Susunan Bit Register TCON	22
2-12 Susunan Bit Register SCON.....	23
2-13 Dioda	25
2-14 Dioda Dengan Panjar Mundur.....	26
2-15 Dioda Dengan Panjar Maju	26
2-16 Karakteristik Dioda Silikon.....	27
2-17 Rangkaian Penyearah Setengah Gelombang	28
2-18 Rangkaian Penyearah Gelombang Penuh.....	30
2-19 Kontruksi dan Simbol Transistor	32
2-20 Rangkaian Switching Transistor	34
2-21 Karakteristik Ic-Vce Sebuah Transistor Bipolar	35

2-22	Simbol TRIAC	37
2-23	Simbol DIAC.....	38
2-24	IC MAX 232.....	39
3.1	Diagram Blok	41
3.2	Rangkaian Detektor Zero-Crossing.....	43
3.3	Tegangan Keluaran Lilitan Sekunder Trafo Step Down.....	44
3.4	Tegangan Keluaran Pada Kaki Kolektor Q1	44
3.5	Rangkaian Driver Lampu	45
3.6	Rangkaian Interface ke PC Menggunakan RS232	46
3.7	Rangkaian Mikrokontroller	47
3.8	Diagram Alir Program.....	48
4-1	Rangkaian Pengujian Detector Zero-Crossing.....	51
4-2	Blok Pengujian Driver Lampu	53
4-3	Blok Diagram Pengujian Minimum Sistem AT89S52.....	54
4-4	Blok Diagram Pengujian Rangkaian RS232	56
4-5	Hasil Pengujian Rangkaian RS232.....	57

DAFTAR TABEL

Tabel		Halaman
2-1	Fungsi Alternatif Dari Port 3	11
2-2	Prioritas Interupsi	13
4-1	Hasil Pengukuran di Titik A dan B	51

DAFTAR GRAFIK

Grafik	Halaman
2-1 Penyearah Setengah Gelombang.....	29
2-2 Penyearah Gelombang Penuh.....	31
4-1 Keluaran Sensor di Titik Nol.....	52

BAB I

PENDAHULUAN

1.1 Latar Belakang

Setiap peralatan listrik (beban AC) memiliki daya kerja optimal, yakni daya yang dihasilkan ketika beban tersebut bekerja pada tegangan optimal, yakni 220V/50Hz. Akan tetapi seringkali kita menginginkan peralatan kita bekerja pada daya yang kita inginkan.

Agar sebuah peralatan listrik bekerja pada daya yang kita inginkan, maka perlu dilakukan pengaturan daya. Salah satu caranya adalah menerapkan teknik pengontrolan fasa. Dengan teknik ini maka dapat memvariasikan tegangan yang bekerja pada beban sehingga dengan demikian maka daya juga akan bervariasi menyesuaikan tegangan kerjanya.

Teknik ini banyak diterapkan pada mesin-mesin industri, antara lain untuk pengaturan daya lampu penerangan, pengaturan kecepatan motor, pengaturan elemen pemanas, dll. Oleh karena itu, penguasaan terhadap prinsip kerja pengaturan daya sangat penting sebagai bekal untuk terjun ke dunia industri.

Mengingat pentingnya hal ini, maka penulis mengajukan proposal penelitian tugas akhir dengan judul: “Perancangan dan Pembuatan Alat Untuk Mengatur Daya Pada Beban AC 1 Fasa Berbasis Teknik Pengontrolan Fasa Dengan Bantuan Mikrokontroler AT89S52”.

1.2 Tujuan

Membuat aplikasi pengaturan daya menggunakan teknik pengontrolan fasa secara digital menggunakan bantuan mikrokontroler AT89S52 yang dihubungkan dengan personal computer.

1.3 Rumusan Masalah

1. Bagaimana merencanakan alat untuk pengaturan daya pada beban AC 1 fasa menggunakan teknik pengontrolan fasa
2. Bagaimana membuat program dengan menggunakan mikrokontroler pada PC sebagai inputan pada kontrol.
3. Bagaimana cara membuat kontrol timer yang mengatur waktunya.
4. Tidak membahas catu daya.

1.4 Batasan Masalah

1. Tegangan dan beban yang digunakan adalah tegangan dan beban AC 1 fasa.
2. Sebagai beban digunakan 1 buah lampu 60 W.
3. Beban lampu tersebut diaplikasikan sebagai lampu koridor yang kecerahan nyalanya berubah-ubah sesuai dengan yang diharapkan.

1.5 Metodologi

Metodologi penelitian yang akan diterapkan dalam tugas akhir ini adalah sebagai berikut:

1. Studi Literatur

Yakni mengumpulkan data-data dan literatur-literatur yang berhubungan dengan sistem, dan mempelajarinya secara sistematis untuk tujuan perancangan.

2. Perancangan dan Eksperimen

Yakni merencanakan blok diagram system dan prinsip kerja system.

3. Pengujian

Pada tahapan ini dilakukan pengujian rangkaian per blok kemudian dilakukan pengujian sistem secara keseluruhan.

Proses ini dilakukan dengan cara melakukan pengujian terhadap masing-masing blok sistem. Setelah masing-masing blok diuji, maka dilakukan pengujian sistem secara keseluruhan.

4. Pembuatan kesimpulan dan saran-saran pengembangan

Setelah sistem selesai dibuat dan diuji-coba dan dievaluasi maka akan dapat ditarik kesimpulan tentang keunggulan dan kekurangan sistem yang merupakan hasil dari penelitian dan eksperimen secara keseluruhan. Dari sini akan dapat dirumuskan saran-saran untuk pengembangan.

1.6 Sistematika Penulisan

Sistematika penulisan tugas akhir ini adalah sebagai berikut:

- **BAB I PENDAHULUAN**, membahas tentang latar belakang permasalahan, tujuan, rumusan permasalahan, batasan masalah, metodologi dan sistematika penulisan laporan.
- **BAB II TINJAUAN PUSTAKA**, berisi teori-teori penunjang yang dijadikan dasar-dasar perancangan dan pembuatan alat.

- **BAB III PERANCANGAN**, membahas tentang proses perancangan sistem.
- **BAB IV PENGUJIAN**, berisi tentang proses pengujian dan hasil pengujian alat.
- **BAB V PENUTUP**, berisi kesimpulan yang diperoleh dari hasil penelitian dan pengujian dan saran-saran untuk pengembangan sistem.

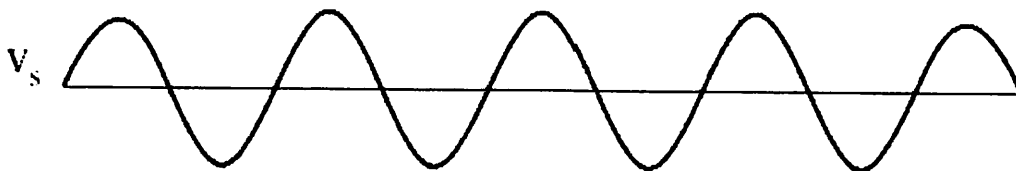
BAB II

TINJAUAN PUSTAKA

Dalam merencanakan dan merealisasikan sistem ini dibutuhkan pemahaman mengenai pengetahuan yang berhubungan dengan aplikasi tersebut. Pemahaman ini akan sangat bermanfaat dalam perancangan perangkat keras dan perangkat lunaknya.

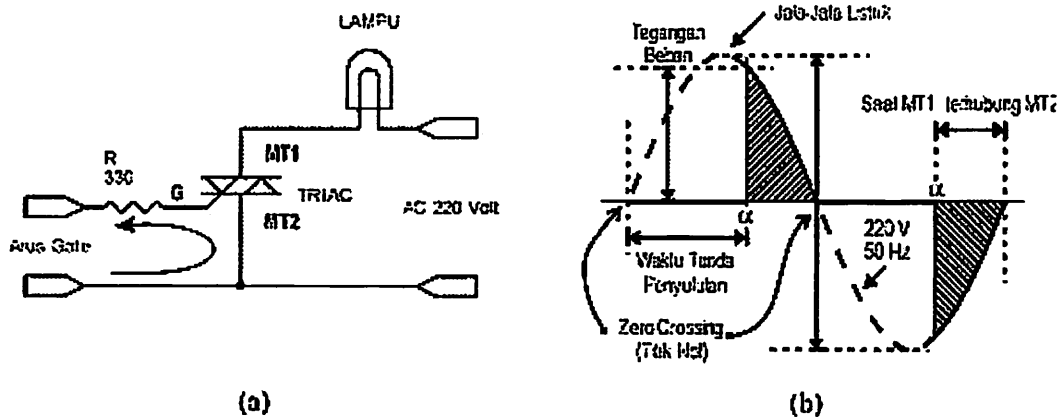
2.1 Teknik Pengaturan Fasa

Pemakaian daya optimum atau maksimal oleh suatu beban AC terjadi ketika beban dialiri arus listrik AC secara kontinu/tidak terputus-putus (Gambar 2 - 1). Pemakaian daya akan berkurang seiring dengan berkurangnya kontinuitas arus yang mensuplai beban.



Gambar 2-1. Arus Yang Kontinyu

2.1.1 Teknik Pengaturan Fasa Menggunakan TRIAC



Gambar 2-2. Teknik Pengaturan Fasa Menggunakan TRIAC

Gambar 2-2 di atas menunjukkan secara ringkas mengenai teknik pengontrolan fasa menggunakan TRIAC. Dalam gambar ditunjukkan bahwa arus AC 220V/50Hz mengalir ke beban secara terputus-putus atau tidak kontinyu. Daya yang disalurkan ke LAMPU tergantung dari lamanya MT1 dan MT2 terhubung, atau dengan kata lain tergantung dari lamanya waktu tunda penyulutan TRIAC. Semakin lama waktu tunda penyulutan maka semakin kecil daya yang disalurkan. Sebelum dapat memberikan waktu tunda penyulutan TRIAC maka harus diketahui kapan waktu tunda penyulutan dimulai. Waktu tunda penyulutan dimulai ketika arus melalui titik nol.

2.2 Mikrokontroler AT89S52

2.2.1 Teori Dasar Mikrokontroler AT89S52

Mikrokontroler AT89S52 merupakan sebuah versi EEPROM dari 80C51AH yang memori program internalnya dapat diprogram dan dihapus secara elektrik yang diproduksi oleh *ATMEL Corporation*. AT89S52 dibuat kompatibel dengan set instruksi dan pin-pin keluaran standart industri keluarga MCS-51, memiliki 8Kbyte RAM dengan teknologi *Flash EPROM* yang dapat menyimpan data meskipun catu daya pada chip dimatikan.

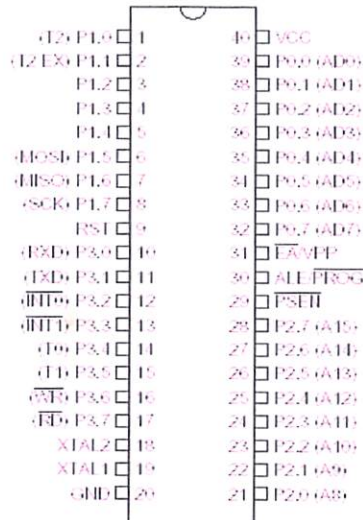
Mikrokontroler AT89S52 merupakan versi CHMOS dari 8951 yaitu versi NMOS. NMOS merupakan kependekan dari *N-Channel Metal Oxide Silicon*. Seri 89S52 memiliki tingkat kecepatan sampai dengan 33 MHz dan beberapa keperluan mulai dari komersial, industri automotif sampai militer.

Arsitektur dari AT89S52 adalah sebagai berikut:

- 8 bit CPU (Central Processing Unit) dengan register A dan B.
- 16 bit Program Counter (PC) dan Dual Data Pointer (DPTR).
- 8 bit Program Status Word (PSW).
- 8 bit Stack Pointer (SP).
- 8 Kbyte Internal EEPROM.
- 128 byte internal RAM terdiri dari:
 - 4 register bank masing-masing 8 register.
 - 16 byte yang dialamatkan pada bit level.
 - 80 byte memori general purpose.
- 32 pin I/O yang tersusun sebagai 4 port masing-masing 8 bit.
- 2 x 16 bit timer yaitu T0 dan T1.

2.2.2 Konfigurasi Kaki-Kaki MCU AT89S52

Berikut ini adalah fisik dan konfigurasi dari kaki-kaki pada MCU AT89S52 :



Gambar 2-4. Konfigurasi Kaki MCU AT89S52

Sumber : *ATMEL 89S52 Datasheet*

Adapun fungsi dari tiap-tiap pin pada AT89S52 berdasarkan gambar diatas adalah sebagai berikut:

1. VCC dan VSS

Pin-pin ini merupakan pin catu daya dengan level tegangan $VCC = + 5$ Volt dan toleransinya 10 % sedangkan VSS merupakan Ground (GND).

2. Port 0 (P0.0 – P0.7 / AD0 – AD 7)

Port 0 merupakan port I/O 8 bit yang tidak mempunyai *pull up internal*. Sebagai port keluaran, maka setiap pin dapat mengendalikan 8 beban TTL. Port 0 juga dapat digunakan untuk me-multipleks address bus rendah dan data memori dengan menggunakan *pull up internal*. Selain itu port 0 juga menerima kode

mesin (dalam byte) selama pemrograman EPROM dan mengeluarkan kode mesin selama program verifikasi dari EPROM. Pada port ini berlaku ketentuan yang berbeda dengan port lain yaitu apabila digunakan sebagai keluaran maka harus diberikan tambahan resistor pull up.

3. Port 1 (P1.0 – P1.7)

Port 1 merupakan port I/O 8 bit *bi-directional* yang mempunyai *pull up internal*. *Buffer* keluaran dari port 1 dapat mengendalikan 4 beban TTL. Pin-pin dari port 1 dapat digunakan sebagai masukan jika di *pull up high* oleh *pull up internal* dan di *pull up low* secara eksternal akan menghasilkan arus I_{IL} karena adanya *pull up internal*. Port 1 dapat menerima *address bus* rendah (dalam byte) selama pemrograman EPROM dan selama verifikasi dari EPROM.

4. Port 2 (P2.0 – P2.7 / A8 – A15)

Port 2 merupakan port I/O 8 bit *bi-directional* yang mempunyai *pull up internal*. *Buffer* keluaran dari port 1 dapat mengendalikan 4 beban TTL. Pin-pin dari port 2 dapat digunakan sebagai masukan jika di *pull up high* oleh *pull up internal* dan di *pull up low* secara eksternal akan menghasilkan arus I_{IL} karena adanya *pull up internal*. Port 2 mengeluarkan *address bus* tinggi (dalam byte) selama mengambil program dari program memori eksternal dan selama mengakses ke data memori eksternal yang menggunakan *address* 16 bit (MOVX @DPTR) dengan *pull up internal*. Selama mengakses ke data memori yang menggunakan *address* 8 bit (MOVX @RI), maka port mengijinkan isi dari dari P2 yang merupakan register fungsi khusus atau *Special Function Register* (SFRs). Port 2 juga menerima *address bus* tinggi (dalam bit) dan beberapa sinyal kontrol selama pemrograman dan verifikasi EPROM.

5. Port 3 (P3.0 – P3.7)

Port 3 merupakan port I/O 8 bit *bi-directional* yang mempunyai *pull up internal*. *Buffer* keluaran dari port 1 dapat mengendalikan 4 beban TTL. Pin-pin dari port 3 dapat digunakan sebagai masukan jika di *pull up high* oleh *pull up internal* dan di *pull up low* secara eksternal akan menghasilkan arus I_{IL} karena adanya *pull up internal*. Port 3 juga mempunyai fungsi yang lain seperti yang tertera pada table 2-1:

Tabel 2-1

Fungsi Alternatif Dari Port 3

Port Pin	Alternate function
P3.0	RXD (Serial Input Port)
P3.1	TXD (Serial Output Port)
P3.2	INT0 (External Interrupt 0)
P3.3	INT1 (External Interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 0 external input)
P3.6	WR (external data memory write strobe)
P3.7	RD (external data memory read strobe)

Sumber : datasheet AT89S52

6. RST (Reset)

Merupakan pin input aktif *high*. Jika pin ini aktif *high* selama dua siklus mesin ketika *oscillator* bekerja maka akan mereset peralatan.

7. ALE / PROG (Address Latch Enable / Program)

Pin ALE (aktif *high*) mengeluarkan pulsa output untuk me-*latch* 1 byte *address* rendah selama mengakses ke memori eksternal. ALE dapat mengendalikan 8 beban TTL. Pin ini juga merupakan input pulsa program yang aktif *low* selama pemrograman EPROM.

Pada operasi normal, ALE dikeluarkan oleh suatu kecepatan yang konstan yaitu 1/6 dari frekuensi *oscillator* dan mungkin digunakan untuk pewaktu eksternal atau pemberian clock.

8. PSEN (Program Strobe Enable)

Pin aktif *low* yang merupakan strobe pembacaan ke program memori eksternal. Dan aktif *high* selama pembacaan ke program memori internal.

9. EA /VPP (*External Access Enable / Programming Supply Voltage*)

Pin ES harus di-*hold* secara eksternal atau dihubungkan ke GND agar AT89S52 dapat mengakses kode mesin dari Program Memori Eksternal dengan lokasi 0000H – 0FFFH.

10. XTAL1 dan XTAL2

Pin XTAL1 merupakan pin input ke penguat *oscillator* pembalik dan input internal clock sedangkan XTAL2 merupakan output dari penguat *oscillator* pembalik.

2.2.3 Interupsi

Interupsi adalah suatu kejadian atau peristiwa yang menyebabkan mikrokontroler berhenti sejenak untuk melayani interupsi tersebut. Program yang dijalankan pada saat melayani interupsi disebut *Interrupt Service Routine* (Rutin Layanan Interupsi).

Mikrokontroler yang sedang menjalankan programnya, saat terjadi interupsi, program akan berhenti sejenak untuk melayani interupsi tersebut dengan menjalankan program yang berada pada alamat yang ditunjuk oleh vector dari

interupsi yang terjadi hingga selesai dan kembali meneruskan program yang terhenti oleh interupsi tadi.

Dalam suatu kondisi dapat juga dibutuhkan suatu program yang sedang berjalan tidak boleh diinterupsi. Pengaturan keaktifan intrerupsi dilakukan pada *Interrupt Enable Register* (Register Pengaktif Interupsi) yang terletak pada alamat A8H.

Pada aplikasi yang menggunakan lebih dari satu interupsi, dapat saja terjadi interupsi lain pada saat sebuah rutin interupsi sedang dijalankan. Untuk menentukan apakah sebuah interupsi dapat menginterupsi saat sebuah rutin interupsi lain sedang berjalan bergantung pada prioritas dari interupsi tersebut. Prioritas interupsi pada kondisi standard selalu tersusun pada prioritas sesuai table 2-2

Tabel 2-2

Prioritas Interupsi

Prioritas	Jenis Interupsi
1	Interupsi Eksternal 0
2	Interupsi Timer 0
3	Interupsi Eksternal 1
4	Interupsi Timer 1
5	Interupsi Serial

Sumber : Hafindo, Pelatihan Mikrokontroller MCS-51 Programming and Interfacing, Hafindo Elektronik & Education, Malang.

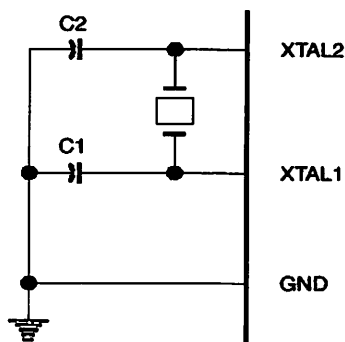
Interupsi yang mempunyai prioritas lebih tinggi, tidak akan dapat diinterupsi oleh interupsi lain yang mempunyai prioritas lebih rendah. Tapi, prioritas tersebut dapat diubah dengan melakukan inisialisasi pada Register *Interrupt Priority* (IP).

2.2.4 Osilator Mikrokontroler AT89S52

Supaya dapat bekerja mikrokontroler AT89S52 memerlukan osilator sebagai sumber frekuensi. Frekuensi kerja mikrokontroler AT89S52 berkisar sampai 24 MHz. Osilator dapat dibangkitkan dari luar (eksternal) maupun internal dengan menggunakan osilator internal yang ada di dalam chip AT89S52.

2.2.4.1 Osilator Internal

Penggunaan osilator internal dapat dilihat pada Gambar 2-5 di bawah ini. Komponen kristal dihubungkan ke kaki-kaki XTAL1 dan XTAL2. Nilai C1 dan C2 adalah $30\text{pf} \pm 10\text{pf}$.

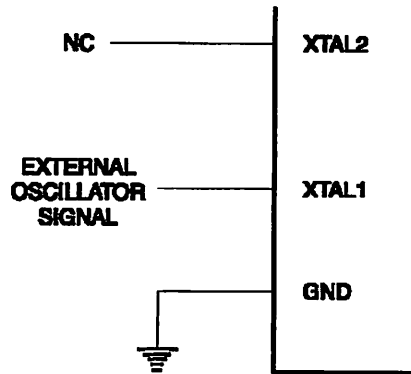


Gambar 2-5. Pemasangan Kristal Pada Osilator Internal

Sumber: *ATMEL 89S52 Datasheet*

2.2.3.2 Osilator Eksternal

Jika digunakan pembangkit clock (osilator) dari luar, maka teknik perancangannya adalah sebagai berikut:



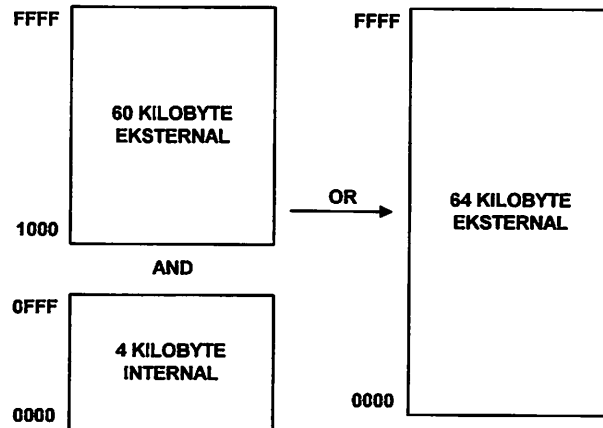
Gambar 2-6. Pemakaian osilator eksternal

Sumber: ATMEL 89S52 Datasheet

Pin XTAL1 dihubungkan dengan sumber clock eksternal dan pin XTAL2 dibiarkan tergantung, tidak dihubungkan.

2.2.5 Organisasi Memori

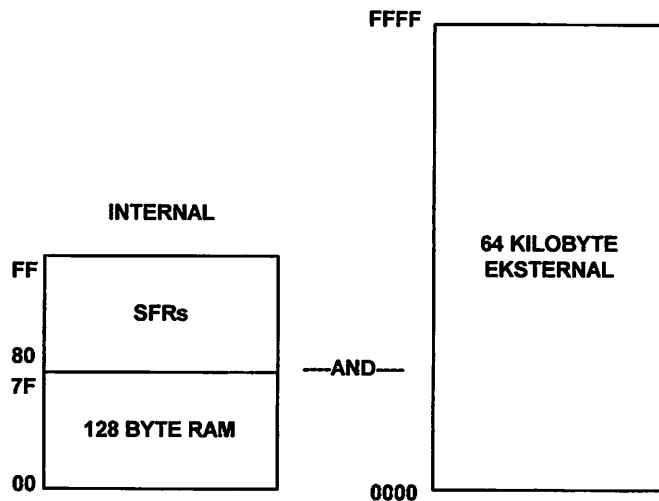
Mikrokontroler keluarga MCS-51 memiliki cakupan alamat memori terpisah untuk memori program dan memori data. Memori program dapat mencapai 64 kilobyte. Akan tetapi pada prakteknya jarang sekali digunakan memori program sebesar itu. Untuk sistem yang tidak memerlukan data terlalu banyak, biasanya memori program yang digunakan adalah 4 kilobyte sampai 8 kilobyte. Oleh karena itu, sistem AT89S52 seringkali digunakan menggunakan memori program internal daripada memori program eksternal. Selain karena lebih ringkas, seluruh port I/O dapat dimanfaatkan. Berikut adalah gambar peta memori program AT89S52.



Gambar 2-7. Memori Program AT89S52

Sumber: *ATMEL 89S52 Datasheet*

Untuk memori data, AT89S52 mampu mengalami memori data eksternal sebesar 64 kilobyte. Untuk sistem yang memerlukan memori data besar maka pemakaian memori data eksternal dapat dipilih. Akan tetapi untuk sistem yang memerlukan memori sedikit, maka dapat digunakan memori data internal. AT89S52 dilengkapi dengan memori data (RAM) internal sebesar 128 byte, ditambah sejumlah register khusus yang disebut SFRs (*Special Function Registers*) yang dapat diakses secara langsung ataupun tak-langsung. Gambar berikut menunjukkan peta memori data mikrokontroler AT89S52.



Gambar 2-8. Memori Program AT89S52

Sumber: *ATMEL 89S52 Datasheet*

2.2.5.1 Lokasi Direct Address dan Indirect Address

Sebanyak 128 byte terendah dari RAM internal dapat diakses baik dengan cara pengalamatan langsung ataupun tidak langsung. Lokasi ini dapat dibagi menjadi 3 bagian yakni Registers Bank, Bit Adressable Segment, dan Scratch Pad Area.

- **Registers Bank**

Terletak pada alamat 00H – 1FH (32 byte). Setelah reset maka MCU dan program akan langsung diarahkan ke register bank 0. Untuk menggunakan register bank yang lain maka dapat dipilih dengan menggunakan software. Masing-masing register bank berisi 8 byte yaitu byte ke 0 sampai byte ke 7. Reset akan menginisialisasikan stack pointer (SP) ke lokasi 07H dan nilai SP dinaikkankan satu untuk memulai dari alamat 08H yang merupakan register pertama dari register bank 2. Jika ingin menggunakan lebih dari satu register bank, maka SP harus diinisialisasikan ke sebuah lokasi RAM yang berbeda dan tidak digunakan untuk penyimpanan data.

- **Bit Addressable Segment**

Terletak pada alamat 20H sampai 2FH atau sebanyak 16 byte. Masing-masing dari 16 byte (128-bit) dapat dialamatkan langsung yaitu dari 00H sampai 7FH. Bit-bit ini dapat ditunjuk dengan 2 cara, yaitu dengan menunjukkan addressnya dari 00H sampai 7FH. Cara kedua dengan mereferensikan alamat ke 20H sampai 2FH. Dengan demikian sebagai bit 20.0 samapai 20.7 dan bit-8 sampai bit-0F sebagai bit 21.1 sampai 21.7 dan seterusnya. Masing-masing dari 16 byte dapat juga dialamatkan sebagai sebuah byte.

- **Scratch Pad Area**

Lokasinya mulai dari alamat 30H sampai 7FH atau sebanyak 80 byte yang dapat digunakan sebagai data bagi RAM. Jika stack pointer diinisialisasi dalam area ini, maka sejumlah byte memori harus dikosongkan/disediakan untuk mencegah rusaknya data yang tersimpan di stack.

Gambar berikut ini menunjukkan pembagian memori data (RAM) internal dari mikrokontroler AT89S52.

78		7F	Scratch Pad Area
70		77	
68		6F	
60		67	
58		5F	
50		67	
48		4F	
40		47	
38		3F	
30		37	
287F	2F	Bit Addressable Segment
20	0.....	27	
18	3	1F	Registers Bank
10	2	17	
8	1	0F	
0	0	07	

Gambar 2-9. Pembagian area RAM internal AT89S52

Sumber: *ATMEL 89S52 Datasheet*

2.2.5.2 Special Function Register

Tabel 2-3 di bawah ini menunjukkan daftar SFR (*Special Function Register*) mikrokontroler AT89S52 beserta lokasi alamatnya dalam RAM internal.

Tabel 2-3**Tabel Special Function Register**

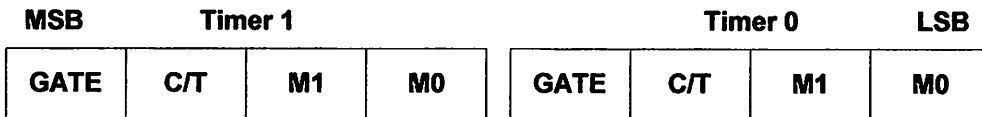
Simbol	Nama	Alamat (Hexa)
*ACC	Accumulator	0E0
*B	B Register	0F0
*PSW	Program Status Word	0D0
SP	Stack Pointer	81
DPTR	Data Pointer 2 bytes	
DPL	Low byte	82
DPH	High byte	83
*P0	Port 0	80
*P1	Port 1	90
*P2	Port 2	A0
*P3	Port 3	B0
*IP	Interrupt Priority Control	0B8
*IE	Interrupt Enable Control	0A8
TMOD	Timer/Counter Mode Control	89
*TCON	Timer/Counter Control	88
TH0	Timer/Counter 0 high byte	8C
TL0	Timer/Counter 0 low byte	8A
TH1	Timer/Counter 1 low byte	8D
TL1	Timer/Counter 1 low byte	8B
*SCON	Serial Control	98
SBUF	Serial Data Buffer	99
PCON	Power Control	87

* = bit addressable

Sumber: *ATMEL 89S52 Datasheet*

2.2.6 Timer/Counter

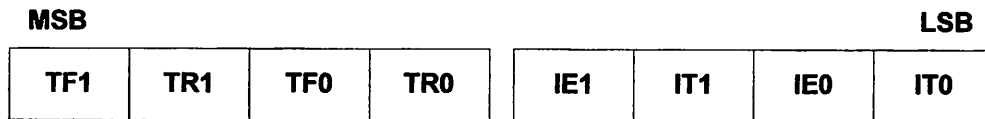
Pemilihan fungsi timer/counter dilakukan dengan mengeset/mereset bit C/T pada register TMOD. Timer 0 dan Timer 1 memiliki 4 mode operasi yang ditentukan oleh nilai pasangan bit M0 dan M1 dalam register TMOD.



Gambar 2-10. Susunan bit register TMOD

GATE merupakan bit untuk mengontrol kerja timer. Jika GATE=1, maka timer akan bekerja jika ada sinyal interupsi dari luar. Konfigurasi ini biasanya digunakan untuk mengukur lebar pulsa. C/T adalah bit untuk pemilihan fungsi timer/counter. Jika C/T=1 maka berfungsi sebagai counter. Jika C/T=0 maka berfungsi sebagai timer. Pasangan bit M0 dan M1 digunakan untuk memilih mode operasi timer/counter, yakni Mode 0, Mode 1, Mode 2, Mode 3.

Mode 0 adalah timer/counter 8 bit dengan 5 bit prescaler (dibagi 32). Gabungan 8 bit register THx dan 5 bit terendah TLx membentuk timer/counter 13 bit. Mode 1 adalah timer/counter 16 bit. Mode 2 adalah 8 bit auto-reload. THx menyimpan nilai yang akan dimasukkan ke TLx ketika timer/counter overflow. Mode 3 bagi Timer 1 berarti menghentikan aktifitas Timer 1. Pada Timer 0, timer akan berfungsi sebagai 2 buah timer/counter. TL0 berfungsi sebagai timer/counter 8 bit, sedangkan TH0 berfungsi sebagai counter siklus mesin 8 bit dan mengambil alih kendali untuk Timer 1 (bit-bit TR1 dan TF1 pada register TCON).

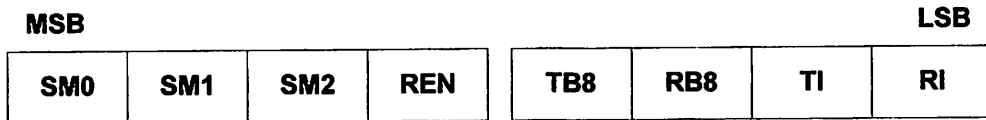


Gambar 2-11. Susunan bit register TCON

TFx adalah bit yang akan diset secara hardware manakala timer/counter overflow dan akan direset ketika prosesor mengarahkan ke rutin interupsi timer. TRx adalah bit untuk mengontrol timer/counter. Jika TRx bernilai 1 maka timer/counter bekerja. IEx menunjukkan adanya tepi sinyal interupsi dari luar. IEx bernilai 1 ketika prosesor mendeteksi adanya tepi sinyal interupsi, dan akan direset ketika rutin interupsi diproses. ITx untuk menentukan tipe pentriggeran interupsi, tepi turun atau low level. Bit ini diset/reset secara manual.

2.2.6.1 Transfer Data Serial

Mikrokontroler AT89S52 memiliki port komunikasi serial full-duplex yakni pin RXD dan pin TXD. Melalui pin RXD mikrokontroler menerima sederetan data secara serial. Data yang diterima serial dapat dibaca melalui SFR Serial Data Buffer (SBUF). Untuk melakukan pengiriman data serial, register SBUF diisi dengan suatu nilai. Dengan sendirinya mikrokontroler akan mengirimkan data pada SBUF secara serial keluar melalui pin TXD. Untuk mengatur kecepatan transfer (baud rate) digunakan timer yang terdapat dalam mikrokontroler AT89S52 untuk membangkitkan baud rate.



Gambar 2-12. Susunan bit register SCON

Pasangan bit SM0 dan SM1 berfungsi untuk memilih mode port serial. Pada Mode 0, port serial berfungsi seperti register geser 8 bit dengan frekuensi 1/12 frekuensi osilator. Pin RXD berfungsi sebagai masukan/keluaran serial sedangkan pin TXD berfungsi sebagai clock. Pada Mode 1, port serial berfungsi sebagai UART 8 bit dengan sebuah start bit dan sebuah stop bit, sehingga total bit yang diterima/dikirim adalah 10 bit. Baud rate dapat diatur menggunakan Timer 1. Pada Mode 2 dan Mode 3 port serial berfungsi sebagai UART 9 bit.

REN berfungsi mengaktifkan/mematikan fungsi penerimaan data. Untuk mematikan penerimaan data serial, reset bit REN menjadi 0. TI adalah bit yang menunjukkan bahwa prosesor telah selesai melakukan transfer data. TI akan diset secara hardware pada akhir bit waktu ke-8 pada Mode 0 atau diawal stop bit untuk mode lain. Bit harus direset secara manual. RI adalah bit yang menunjukkan bahwa prosesor baru saja menerima data serial. Bit ini akan diset secara hardware pada akhir bit waktu ke-8 pada Mode 0 atau pada separo waktu stop bit pada mode lain.

2.2.6.2 Pembangkitan Baud Rate

Dengan menggunakan Timer 1, dapat dibangkitkan bermacam baud rate. Tabel 2-4 berikut menunjukkan baud rate yang biasa digunakan dalam transfer data serial.

Tabel 2-4

Tabel Baud Rate Menggunakan Timer 1

Baud Rate	Frekuensi Osilator (MHZ)	SMOD	Timer 1		
			C/T	Mode	Reload Value
19.2K	11.059	1	0	2	FDH
9.6K	11.059	0	0	2	FDH
4.8K	11.059	0	0	2	FAH
2.4K	11.059	0	0	2	F4H
1.2K	11.059	0	0	2	E8H
137.5	11.059	0	0	2	1DH
110	6	0	0	2	72H
110	12	0	0	1	FEEDH

Sumber: ATMEL 89S52 Datasheet

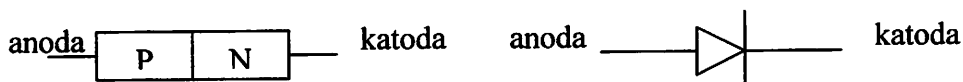
SMOD adalah bit pengganda baud rate. Jika SMOD=1 maka baud rate yang dihasilkan Timer 1 akan digandakan. Hal ini berlaku untuk port serial Mode 1, 2, dan 3. SMOD terletak pada register PCON (*Power Control*).

Dari tabel di atas dapat disimpulkan bahwa telepon seluler yang digunakan sebagai basis harus memiliki baudrate maksimum 19200 atau 19,2K. Oleh karenanya, beberapa telepon seluler keluaran baru tidak dapat digunakan karena memiliki baudrate di atas 19200.

2.3 Dioda

2.3.1 Teori Dasar Dioda

Bentuk dioda yang lazim digunakan terdiri dari sambungan semikonduktor jenis “P” dan semikonduktor jenis “N”. Kata Dioda adalah singkatan dari kata “Di” yang artinya dua dan kata “Ode” yang artinya electrode. Pada dioda arus hanya dapat mengalir dari anoda ke katoda. Dioda adalah komponen aktif yang terbuat dari bahan *Silicon* atau *Germanium*. Tegangan sambungan (V_k) mempunyai nilai sebesar 0,6 volt untuk bahan yang terbuat dari *Silicon* dan 0.2 volt untuk bahan yang terbuat dari *Germanium*.

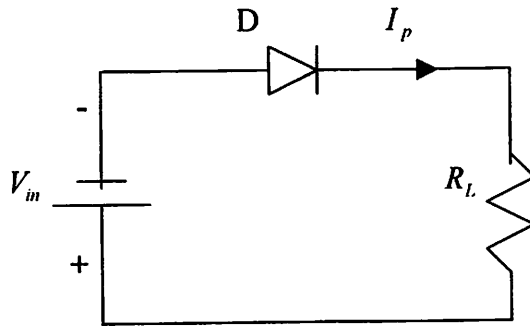


Gambar 2-13. Dioda

Sumber : buku diktat kuliah Dasar Elektronika

2.3.2 Panjar Maju dan Panjar Mundur

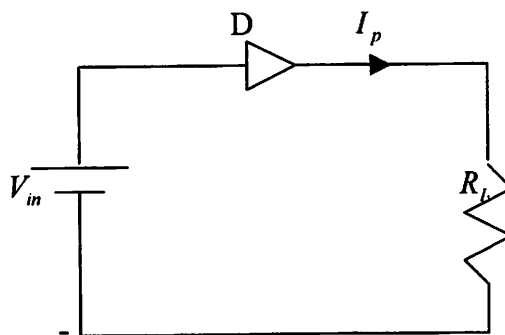
Ada dua cara untuk memberikan tegangan pada dioda yaitu panjar mundur dan panjar maju. Panjar mundur dilakukan jika kutub katoda dihubungkan dengan kutub positif baterai dan kutub anoda dihubungkan dengan kutub negatif baterai. Apabila tegangan panjar mundur diperbesar maka semakin banyak arus bocor, yang pada suatu saat arus bocor tersebut akan menjadi sedemikian besar sehingga akan bisa merusak dioda. Tegangan yang menyebabkan rusaknya dioda disebut *breakdown voltage* atau tegangan rusak atau tegangan tembus.



Gambar 2-14. Dioda Dengan Panjar Mundur

Sumber : buku diktat kuliah Dasar Elektronika

Panjar Maju dilakukan jika kutub katoda dihubungkan dengan kutub negatif baterai dan kutub anoda dihubungkan dengan kutub positif baterai.



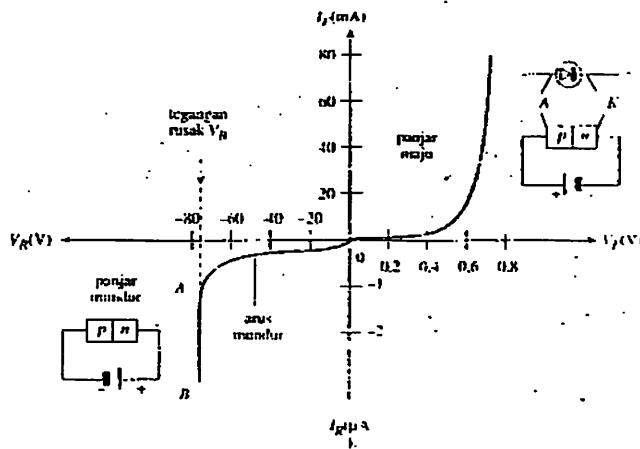
Gambar 2-15. Dioda Dengan Panjar Maju

Sumber : buku diktat kuliah Dasar Elektronika

2.3.3 Karakteristik Dioda

Karakteristik dioda menggambarkan perilaku dioda ketika diberi panjar maju atau panjar mundur. Biasanya karakteristik dioda digambarkan dalam sebuah grafik dengan sumbu X sebagai tegangan panjar dan sumbu Y sebagai arus yang timbul.

Karakteristik dioda Silicon diperlihatkan pada gambar 2-16 berikut ini:



Gambar 2-16. Karakteristik Dioda Silicon

Sumber : Bob Foster, Fisika Terpadu SMU Jilid 3B, Erlangga, Jakarta, halaman 186

Pada saat tegangan panjar maju kurang dari 0.6 Volt, arus maju yang dihasilkan (I_F) cukup kecil. Hal ini karena masih ada lapisan penghalang sehingga hambatan cukup besar. Saat tegangan panjar maju lebih besar dari 0,6 Volt, arus yang mengalir bertambah besar. Saat itu hambatan dioda sambungan menjadi kecil.

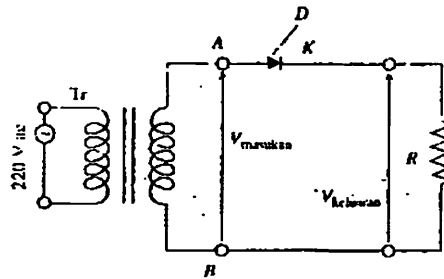
Pada saat diberi panjar mundur, arus yang mengalir (I_R) sangat kecil dan diabaikan (hanya arus bocor saja). Meskipun dalam grafik arus tersebut tampak cukup besar, tetapi skala pada sumbu Y negatif sudah diubah menjadi kecil. Sumbu Y positif mempunyai satuan miliampere sedangkan sumbu Y negatif satuannya mikroampere. Jika tegangan panjar mundur cukup besar, lapisan penghalang akan rusak sehingga terjadi arus yang besar.

Untuk dioda Germanium, karakteristik yang dipunyai hampir sama tetapi tegangan pada saat arus maju (I_F) akan bertambah dengan cepat ketika tegangan panjar yang diberikan 0,2 Volt. Arus bocor dioda Germanium semakin besar dan tegangan rusak yang dimiliki kira-kira sebesar 100 Volt.

2.3.4 Pemanfaatan Dioda Sebagai Penyearah

2.3.4.1 Penyearah Setengah Gelombang

Penyearah (*rectifier*) digunakan untuk mengubah tegangan bolak-balik menjadi tegangan searah. Dioda dapat berfungsi sebagai penyearah karena dioda hanya dapat menghantarkan arus dalam satu arah saja yaitu dari anoda ke katoda.



Gambar 2-17. Rangkaian Penyearah Setengah Gelombang

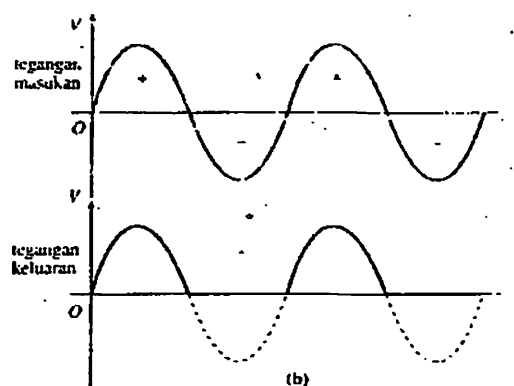
Sumber : Bob Foster, Fisika Terpadu SMU Jilid 3B, Erlangga, Jakarta, halaman 186

Rangkaian penyearah setengah gelombang diberikan pada gambar 2-9. Tr adalah transformator yang digunakan untuk menurunkan tegangan. Kehadiran transformator disini tidak merupakan suatu keharusan. Dioda pada rangkaian ini dilambangkan dengan huruf D. hambatan R diibaratkan suatu alat yang memanfaatkan tegangan searah yang dihasilkan alat ini.

Transformator dihubungkan dengan tegangan bolak-balik dan keluaran transformatorpun merupakan tegangan bolak-balik tetapi dengan tegangan yang lebih rendah. Beda potensial antara titik A dan B adalah tegangan masukan. Saat tegangan positif, berarti A lebih positif dibandingkan B; sedangkan saat tegangan negatif tegangan B lebih positif dibandingkan dengan A. Dalam contoh ini

dimisalkan tegangan maksimum melebihi 0,6 Volt dan tegangan minimum tidak lebih dari tegangan rusak.

Pada saat tegangan bolak-balik positif, dioda akan dipanjar maju sebab A lebih positif dibandingkan B. Saat itu arus akan mengalir dari titik A ke dioda, ke beban dan kembalimke transformator sehinggalpada ujung-ujung beban akan terdapat beda tegangan yang bentuknya sama dengan tegangan masukan. Setengah periode berikutnya, Blebih positif dibandingkan A sehingga dioda akan dipanjar mundur. Saat itu tidak ada arus yang mengalir sehingga pada ujung-ujung beban tidak ada tegangan. Karena tegangan bolak-balik berulang setiap periode, maka tegangan keluarannyapun berulang dengan periode yang sama. Ternyata tegangan masukan yang satu periode (satu gelombang) hanya diteruskan setengah periode sedangkan setengah periode berikutnya kosong. Dengan alasan ini rangkaian tersebut dinamakanpenyearah setengah gelombang. Untuk lebih jelasnya dapat diperhatikan dlam grafik 2-1 berikut ini:



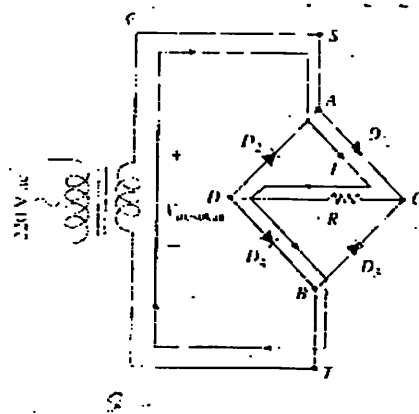
Grafik 2-1

Grafik Penyearah Setengah Gelombang

Sumber : Bob Foster, Fisika Terpadu SMU Jilid 3B, Erlangga, Jakarta,halaman 18

2.3.4.2 Penyearah Gelombang Penuh

Rangkaian penyearah gelombang penuh diberikan pada gambar 2-10. Pada rangkaian ini digunakan empat dioda sebagai pengganti untuk satu dioda pada rangkaian setengah gelombang.



Gambar 2-18. Rangkaian Penyearah Gelombang Penuh

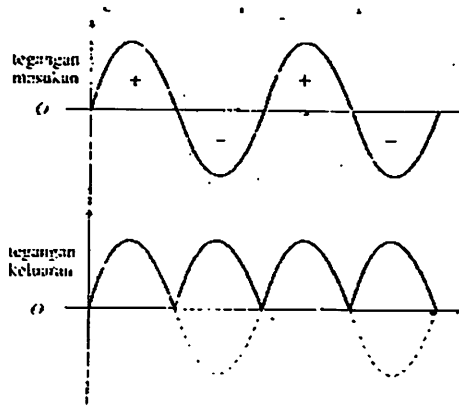
Sumber : Bob Foster, Fisika Terpadu SMU Jilid 3B, Erlangga, Jakarta, halaman 187

Pada saat titik S lebih positif dari T, ada dua dioda yang dipanjar maju yaitu D_1 dan D_4 , sehingga hanya kedua dioda ini yang akan menghantarkan arus dan arus akan mengalir melalui S-A- D_1 -C-R-D- D_4 -B-T. Pada saat itu akan terdapat tegangan pada beban dengan D lebih positif daripada C.

Pada saat T lebih positif dibandingkan S setengah periode berikutnya ada dua dioda yang dipanjar maju yaitu D_2 dan D_3 , sehingga hanya kedua dioda tersebut yang akan menghantarkan arus. Arus akan mengalir melalui T-B- D_3 -C-R-D- D_2 -A-S. Pada saat itu terdapat tegangan pada beban dengan D lebih positif daripada C.

Pada saat S lebih positif daripada T, tegangan pada beban menunjukkan D lebih positif dibandingkan dengan C dan pada saat T lebih positif daripada S, tetap

saja D lebih positif dibandingkan dengan C. Semua tegangan masukan akan diteruskan dengan arah yang tidak bolak-balik, seperti terlihat pada grafik 2-2 berikut ini:



Grafik 2-2. Grafik Penyearah Gelombang Penuh

Sumber : Bob Foster, Fisika Terpadu SMU Jilid 3B, Erlangga, Jakarta,halaman 187

2.4 Transistor

2.4.1 Teori Dasar Transistor

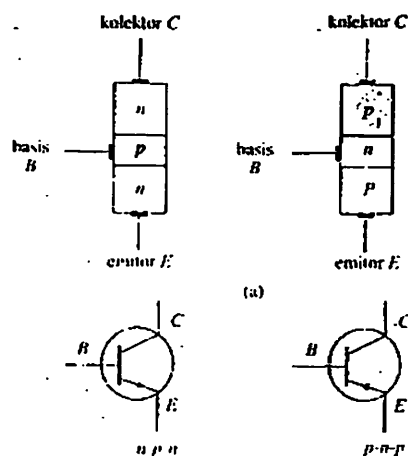
Transistor merupakan suatu piranti yang dibuat dari tiga semikonduktor jenis n dan p secara berselang-seling. Dalam peralatan elektronika, piranti ini menjadi bagian penting akan hadirnya sebagai komponen yang terpisah ataupun berada dalam suatu rangkaian yang terintegrasi (Integrated Circuit disingkat IC).

Transistor adalah piranti yang terdiri dari tiga electrode yang banyak digunakan sebagai penguat baik penguat arus, penguat tegangan, maupun penguat daya bahkan banyak digunakan sebagai sakelar elektronik. Ada dua tipe dasar transistor yaitu:

1. Transistor Bipolar atau transistor sambungan yang sering disebut transistor saja. Transistor Bipolar terdiri dari 3 buah semikonduktor dan mempunyai dua sambungan pn. Operasinya tergantung pada pembawa muatan mayoritas dan minoritas.
2. transistor Efek Medan atau transistor unipolar yang sering disebut sebagai *Field Effect Transistor (FET)*. Operasi transistor ini tergantung pada pembawa muatan mayoritas saja.

2.4.2 Transistor Bipolar

Transistor Bipolar ini memiliki dua sambungan dioda pn. Prinsip sambungan transistor diperlihatkan pada gambar 2-19. Transistor bipolar ada dua macam yaitu transistor jenis NPN dan PNP. Transistor yang disebelah kiri disebut transistor jenis NPN sesuai dengan urutan semikonduktornya, sedangkan yang disebelah kanan disebut transistor PNP.



Gambar 2-19

Konstruksi dan Simbol Transistor

Sumber : Bob Foster, Fisika Terpadu SMU Jilid 3B, Erlangga, Jakarta,halaman 191

Bagian tengah Transistor merupakan lapisan tipis yang dikotori dengan semikonduktor jenis p atau jenis n tergantung dari jenis transistornya. Tingkat pengotoran pada lapisan tengah lebih ringan dibandingkan dengan lapisan lain. Bagian yang tengah disebut *Basis* (B) sedangkan bagian yang lain disebut *emitor* (E) dan *kolektor* (C). *Emitor* adalah bagian yang akan membangkitkan pembawa muatan mayoritas sedangkan *kolektor* akan menjadi pengumpul pembawa muatan mayoritas.

Pada transistor jenis NPN mempunyai dua junction, yaitu junction antara Emitor dan Basis serta junction antara Basis dan Kolektor. Oleh karena itu, transistor bersifat seperti dua buah dioda. Sedangkan pada transistor PNP adalah kebalikan dari transistor NPN khususnya untuk karakteristik arus dan tegangannya

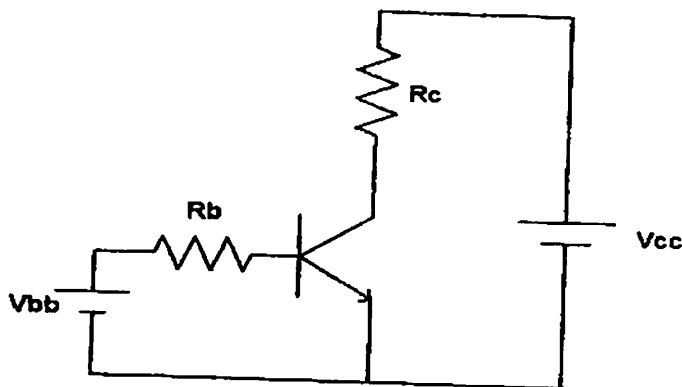
Pada gambar 2-19 juga tampak simbol untuk kedua jenis transistor yaitu NPN dan PNP. Tanda panah menunjukkan arah aliran muatan positif atau menyatakan arah arus. Pada umumnya, di pasaran lebih banyak ditemukan transistor silikon karena mampu bertahan pada tegangan yang tinggi dan memiliki arus bocor kecil. Jenis transistor yang banyak dipasaran adalah jenis npn untuk transistor silikon.

2.4.2.1 Operasi Transistor

Dalam kerja normal transistor bipolar dioperasikan dalam konfigurasi common basis atau common emitor. Apabila kita mengubah dari konfigurasi common basismenjadi common emitor, maka tidak akan mengubah cara kerja transistor. Hanya bedanya dalam konfigurasi common emitor, dioda emitor harus dalam keadaan forward bias.

2.4.2.2 Karakteristik Transistor

Transistor merupakan sebuah komponen semikonduktor yang banyak digunakan pada berbagai rangkaian elektronik baik sebagai penguat, saklar dan lain-lain. Asas kerja dari transistor adalah akan ada arus yang mengalir diantara terminal kolektor – emitor (I_C) hanya apabila ada arus yang mengalir diantara terminal basis – emitor (I_B). Jadi transistor harus dioperasikan pada daerah linier agar diperoleh sinyal keluaran yang tidak cacat (distorsi). Untuk dapat mengoperasikan transistor secara tepat maka pengertian tentang titik kerja transistor amatlah penting dan harus dipahami dan dimengerti dengan benar.

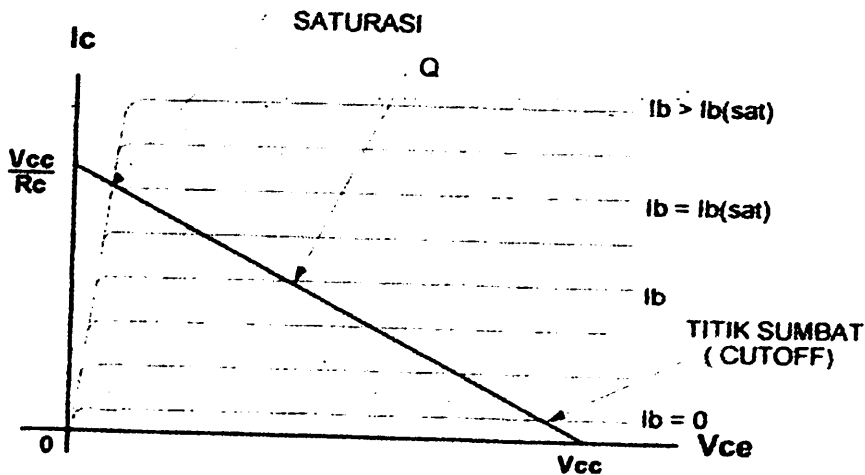


Gambar 2-20

Rangkaian Switching Transistor

Sumber : Malvino, Prinsip-prinsip Elektronika, Edisi Kedua, Erlangga, Jakarta, 1992, halaman 122

Garis beban akan memotong sekelompok kurva arus basis konstan I_B dengan I_B tertentu (yang diatur rangkaian bias), garis beban akan memotong kurva I_B tersebut di titik Q yang disebut titik kerja transistor. Titik kerja ini menjadi kondisi awal dari pengoperasian transistor kelak dimana transistor tersebut mempunyai tiga daerah kerja yaitu aktif (active), jenuh (saturation), dan tersumbat (cut-off).



Gambar 2-21

Karakteristik $I_c - V_{ce}$ Sebuah Transistor Bipolar

Sumber : Ibid, halaman 122

Pada gambar 2-21 dapat dilihat, titik dimana garis beban memotong kurva $I_B = 0$ disebut sebagai titik sumbat (cut-off). Pada titik ini arus kolektor (I_C) sangat kecil (hanya arus bocor) sehingga dapat diabaikan, disini transistor kehilangan kerja normalnya. Disini dapat dikatakan bahwa tegangan kolektor emitor sama dengan ujung dari garis beban tersebut.

$$V_{CE(cut-off)} \cong V_{CC}$$

Perpotongan garis beban dengan kurva $I_B = I_{B(sat)}$ disebut titik jenuh (saturation). Pada titik ini arus kolektor maksimum atau dapat dikatakan bahwa arus kolektor sama dengan ujung dari garis beban.

$$I_{C(sat)} \cong \frac{V_{CC}}{R_C}$$

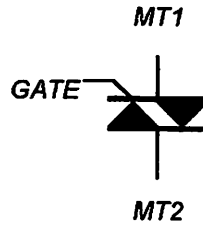
Jika arus basis I_B lebih kecil dari $I_{B(SAT)}$ maka transistor akan beroperasi pada daerah aktif, yaitu titik kerjanya terletak disepanjang garis beban. sumber arus (penguat) dimana saja sepanjang garis beban, kecuali titik jenuh (saturation) atau titik sumbat (cut-off) diman transistor tidak lagibekerja sebagai sumber arus (penguat) melainkan sebagai saklar.

2.5 Thyristor

Thyristor berakar kata dari bahasa Yunani yan berarti 'pintu'. Dinamakan demikian barangkali karena sifat dari komponen ini yang mirip dengan pintu yang dapat dibuka atau ditutup untuk melewatkan arus listrik. Ada beberapa komponen yang termasuk thyristor antara lain **PUT** (*programmable uni-junction transistor*), **UJT** (*uni junction transistor*), **GTO** (*gate turn off switch*), **photo SCR** dan sebagainya.

2.5.1 TRIAC

Boleh dikatakan SCR adalah thyristor yang uni-directional, karena ketika ON hanya bisa melewatkan arus satu arah saja yaitu dari anoda menuju katoda. Struktur TRIAC sebenarnya adalah sama dengan dua buah SCR yang arahnya bolak-balik dan kedua gatenya disatukan. Symbol TRIAC ditunjukkan pada gambar 2-22. TRIAC biasa juga disebut *thyristor bi-directional*.



Gambar 2-22. Simbol TRIAC

Sumber : Komponen-komponen Dasar, WWW.electroniclab.com, halaman 12

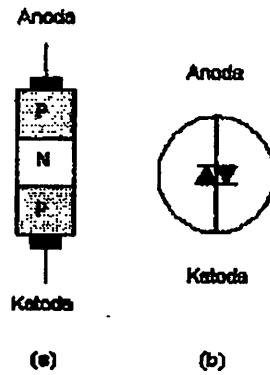
Pada datasheet akan lebih detail diberikan besar parameter-parameter seperti V_{bo} dan $-V_{bo}$, lalu I_{GT} dan $-I_{GT}$, I_h serta $-I_h$ dan sebagainya. Umumnya besar parameter ini simetris antara yang plus dan yang minus. Dalam perhitungan desain, bisa dianggap parameter ini simetris sehingga lebih mudah dihitung.

Pada keadaan normal kaki-kaki TRIAC MT1 dan MT 2 tidak terhubung sehingga tidak dapat mengalirkan arus. Tetapi pada saat ada arus gate mengalir dalam kapasitas yang cukup maka kaki-kaki TRIAC MT 1 dan MT 2 akan terhubung dan dapat mengalirkan arus. Arus tersebut bisa putus apabila nilainya mendekati nol. Dan apabila arus pemicu atau arus gate dihilangkan, MT 1 dan MT 2 dapat terus terhubung (dapat mengalirkan arus) dengan syarat arus yang mengalir di kaki MT 1 dan MT 2 diatas nilai ambangnya.

2.5.2 DIAC

Kalau dilihat dari strukturnya seperti gambar 2-23. DIAC bukanlah termasuk keluarga thyristor, namun prinsip kerjanya membuat ia digolongkan sebagai thyristor. DIAC dibuat dengan struktur PNP miripseperti transistor. Lapisan N pada transistor dibuat sangat tipis sehingga dengan mudah menyeberang menembus lapisan ini. Sedangkan pada DIAC, lapisan N dibuat cukup tebal sehingga electron

cukup sukar untuk menembusnya. Struktur DIAC yang demikian dapat juga dipandang sebagai dua buah dioda PN dan NP, sehingga dalam beberapa literature DIAC digolongkan sebagai dioda.



Gambar 2-23. Simbol DIAC

Sumber : Komponen-komponen Dasar, WWW.electroniclab.com, halaman 14

DIAC sukar dilewati oleh arus dua arah, hanya dengan tegangan *breakdown* tertentu barulah DIAC dapat menghantarkan arus. Arus yang dihantarkan tentu saja bisa bolak-balik dari anoda menuju katoda dan sebaliknya. Kurva karakteristik DIAC sama seperti TRIAC, tetapi yang perlu diketahui hanya berapa tegangan breakdown-nya. DIAC umumnya dipakai sebagai pemacu TRIAC agar ON pada tegangan input tertentu yang relatif tinggi.

2.6 Interface RS 232

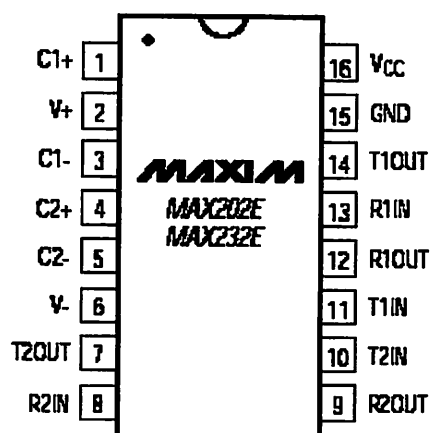
2.6.1 Interface

Istilah interface kalau diterjemahkan mengandung arti sebagai penghubung. Dalam suatu system komputer, kejadian pada alat yang berada diluarkomputer yang

sedang dihubungkan dengan komputer mungkin dapat mengganggu komputer itu sendiri. Sinyal-sinyal yang tidak dikenaleperti itu tidak diperkenankan untuk merusak rangkaian komputer yang ada. Untuk itu dibutuhkan alat perantara yang berfungsi sebagai penghubung dua lingkungan yang berbeda. Alat tersebut dinamakan interface, karena interface merupakan semacam pintu gerbang atau sering disebut port I/O.

2.6.2 IC MAX 232

RS 232 merupakan salah satu jenis antar muka (interface) dalam proses transfer data antar komputer dalam bentuk serial transfer. RS 232 merupakan singkatan dari Recommended Standart number 232. Alat ini dibuat oleh Electronic Industry Association, untuk interface antara peralatan terminal data dan peralatan komunikasi data dengan menggunakan data biner serial sebagai data yang ditransmisikan. IC MAX 232 ini mempunyai empat buah bagian konverter yaitu dua buah driver receiver dan dua buah driver transmitter.



Gambar 2-24

IC MAX 232

Sumber : MAX232 Datasheet

Saluran data pada port seri PC menggunakan standart RS 232, dimana logic 0 (low) dinyatakan sebagai tegangan antara +3 Volt sampai +10 Volt dan logic 1 (high) dinyatakan sebagai terganangan antara -3 Volt sampai -10 Volt. Level tegangan ini tidak sesuai dengan level tegangan yang dipakaipada port seri AT8S52 yang menggunakan standart TTL (Transistor Transistor Logic), yaitu level tegangan baku dalam rangkaian-rangkaian digital.

Dalam standart TTL, logic 0 (low) dinyatakan sebagai tegangan antara 0 Volt sampai 0.8 Volt, dan logic 1 (high) dinyatakan sebagai tegangan antara 3.5 Volt sampai 5 Volt. Karena perbedaan tegangan tersebut, agar port seri PC tidak merusak port seri pada AT89S52 antara keduanya digunakan IC MAX 232 sebagai penyesuai tegangan.

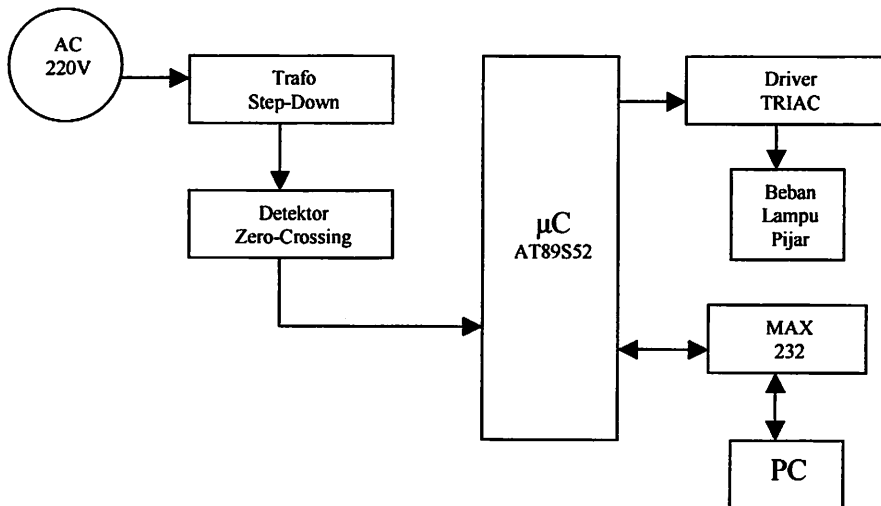
BAB III

PERANCANGAN

Perancangan skripsi ini terdiri dari dua bagian, yaitu perancangan perangkat keras dan perancangan perangkat lunak.

3.1 Perancangan Perangkat Keras

3.1.1 Diagram Blok



Gambar 3-1. Diagram Blok

➤ Keterangan Blok Diagram

- AT89S52, adalah blok minimum sistem mikrokontroler AT89S51 yang berfungsi sebagai komponen utama sistem.
- MAX 232, adalah komponen / IC konverter tegangan TTL-RS232 dan sebaliknya. Digunakan sebagai penghubung antara mikrokontroler dan piranti mouse dalam komunikasi data serial.

- Trafo step-down, adalah trafo penurun tegangan untuk diumpankan ke detektor zero-crossing.
- Detektor zero-crossing, adalah rangkaian pendeteksi tegangan AC pada titik-nol. Rangkaian ini berfungsi untuk mendeteksi persimpangan tegangan AC dengan titik nol dan sebagai acuan awal pembangkitan jeda waktu pemicuan TRIAC sehingga dapat diatur prosentase daya yang diinginkan. Detektor ini akan aktif apabila tegangan AC mendekati atau sama dengan nol.
- Driver Triac, adalah rangkaian pemicuan untuk memutus dan mengalirkan arus ke beban. Driver TRIAC ini bekerja apabila ada arus yang mengalir di kaki Gate. Pada keadaan normal kaki-kaki TRIAC MT1 dan MT 2 tidak terhubung sehingga tidak dapat mengalirkan arus. Tetapi pada saat ada arus gate mengalir dalam kapasitas yang cukup maka kaki-kaki TRIAC MT 1 dan MT 2 akan terhubung dan dapat mengalirkan arus. Arus tersebut bisa putus apabila nilainya mendekati nol. Dengan memberikan suatu jeda waktu penyulutan TRIAC maka dapat diatur daya yang tersalur ke beban.
- Beban, adalah beban yang dikontrol dayanya. Dalam perancangan digunakan lampu pijar 60W.
- PC, adalah komputer pribadi yang digunakan untuk melakukan pengendalian secara interaktif melalui program komputer.

➤ Prinsip Kerja

Ketika beroperasi detector zero crossing berfungsi mendeteksi persimpangan arus di titik-nol, ketika detektor ini aktif, maka mikrokontroler akan

mengaktifkan timer dan melakukan penundaan. Ketika timer mencapai batas waktunya, maka mikrokontroler akan memicu Triac sehingga beban dialiri arus. Aliran arus ini akan berhenti secara otomatis ketika tegangan AC mendekati titik nol.

Ketika tegangan mencapai titik nol, maka detektor zero-crossing aktif kembali dan waktu penundaan dimulai lagi. Triac akan dipicu kembali setelah waktu tunda habis.

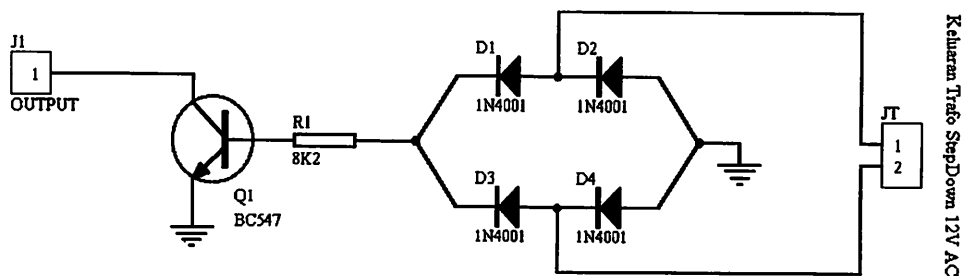
Proses ini berjalan berulang-ulang sampai catu daya dimatikan. Lamanya waktu tunda dapat diatur lewat komputer dengan mengirimkan nilai prosentase daya yang diinginkan.

Penggunaan komputer dalam sistem ini digunakan sebagai pengatur daya beban secara interaktif.

3.1.2 Perancangan Rangkaian Detektor Zero Crossing

Rangkaian detektor zero crossing digunakan untuk mendeteksi persimpangan tegangan keluaran dari trafo step down 12V AC dengan titik nol.

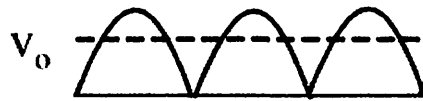
Gambar rangkaiannya adalah sebagai berikut:



Gambar 3-2. Rangkaian Detektor Zero Crossing

JT adalah keluaran lilitan sekunder dari trafo stepdown (220V:12V).

Keluaran jembatan diode D1-D4 adalah tegangan searah yang belum diratakan.



Gambar 3-3. Tegangan Keluaran Lilitan Sekunder Trafo Step Down

Tegangan ini akan membias transistor Q1 sehingga Q1 akan ON dan OFF sesuai dengan tingkat tegangan yang melalui transistor. Tegangan keluaran pada kaki kolektor Q1 akan berbentuk sinyal kotak seperti ditunjukkan gambar berikut ini.



Gambar 3-4. Tegangan Keluaran Pada Kaki Kolektor Q1

Perhitungan besarnya arus basis:

$$12 \text{ V} = I_B \cdot R + 0,7 \text{ V}$$

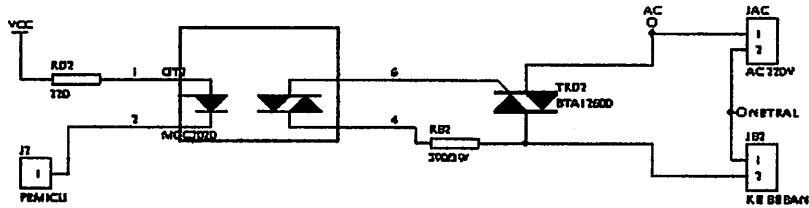
$$12 - 0,7 = I_B \cdot 8,2 \cdot 10^3$$

$$I_B = \frac{11,3}{8200}$$

$$= 1,38 \times 10^{-3} \text{ A}$$

Transistor yang digunakan dalam hal ini adalah transistor switching (pensaklaran) BC547 atau C828.

3.1.2 Perancangan Rangkaian Driver Lampu



Gambar 3-5. Rangkaian Driver Lampu

Rangkaian ini berfungsi untuk menggerakkan beban AC 220V dengan kontrol logika. Jika logika di kaki J2 (Pemicu) berlogika 1, maka LED dalam komponen optotriac MOC3020 akan mati karena tidak ada arus yang mengalir, oleh karenanya beban AC juga akan mati. Akan tetapi jika logika di J2 (Pemicu) berlogika 0, maka LED dalam MOC3020 akan menyala sehingga menimbulkan 'sinar' pemicuan pada optotriac. Dengan adanya aliran arus pada optotriac, maka mengalir juga arus pemicuan pada kaki gate triac bta12600. oleh karenanya arus AC mengalir melalui triac bta12600 sehingga beban pun akan menyala.

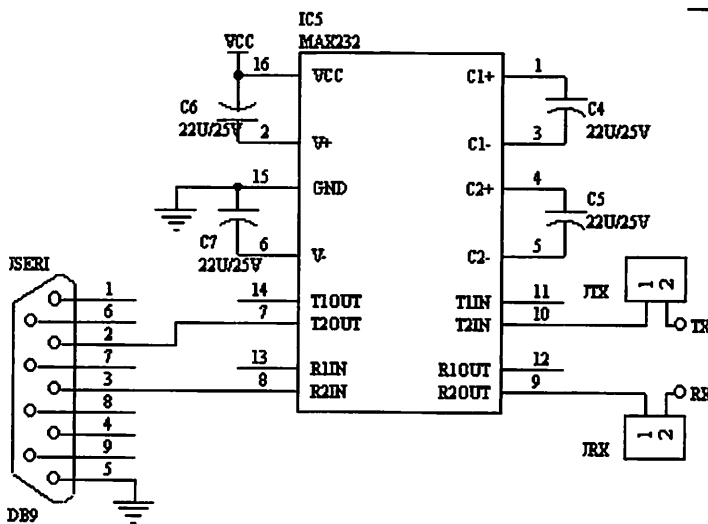
Resistansi 220 ohm berfungsi sebagai pembatas arus untuk LED MOC3020. Dengan resistansi tersebut maka arus dibatasi pada sekitar 15mA.

$$I_{LED} = (5 - V_{LED}) / 220 = (5 - 1,5) / 220 = 0,0159A = 15,9mA$$

Besarnya arus yang mengalir pada triac dalam moc 3020 cukup besar untuk memicu triac bta 12600. Arus pemicuan minimal adalah 50 mA. Resistor berfungsi sebagai pembatas arus dan yang digunakan sekurang-kurangnya adalah resistor 3 Watt dengan nilai 390 Ω . (nilainya tidak harus 390 Ω bisa diganti dengan nilai lain tetapi arusnya harus masih diatas 50 mA).

3.1.3 Perancangan Rangkaian Interface ke PC Menggunakan RS232

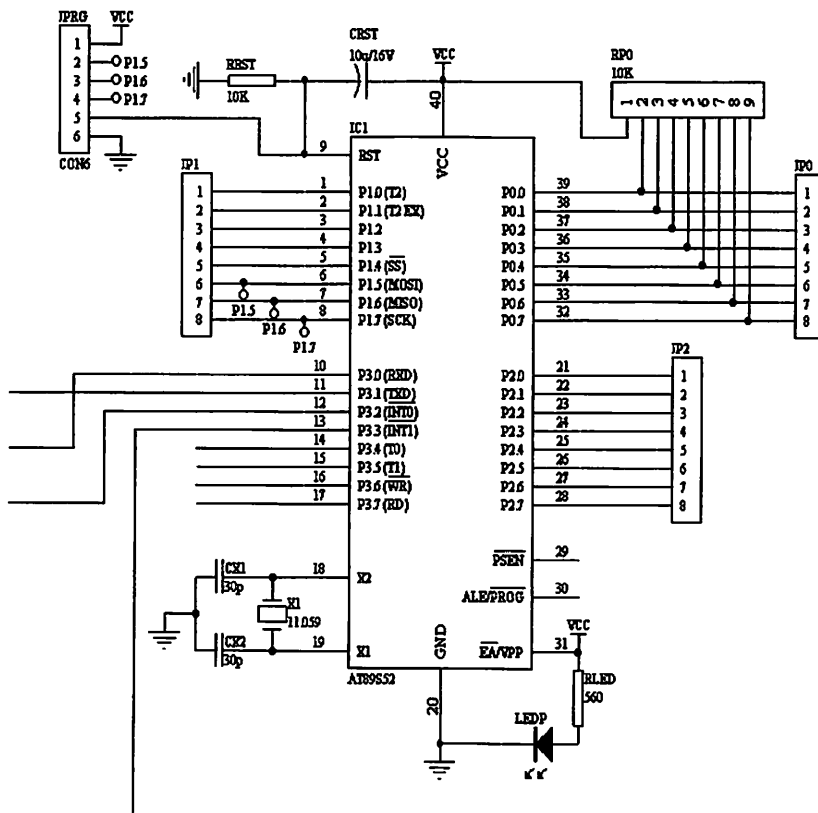
Pada mikrokontroller dilengkapi dengan port serial yang dapat kita gunakan untuk menghubungkan alat dengan PC, tetapi level tegangan TTL dari mikrokontroller harus kita ubah dahulu ke dalam standart RS 232 yang menggunakan level -10 V untuk logika 1 dan $+10\text{ V}$ untuk logika 0 dengan menggunakan IC MAX 232. Rangkaian serial komunikasi RS 232 dapat kita lihat pada gambar dibawah ini:



Gambar 3-6. Rangkaian Interface ke PC Menggunakan RS232

3.1.4 Perancangan Rangkaian Mikrokontroller

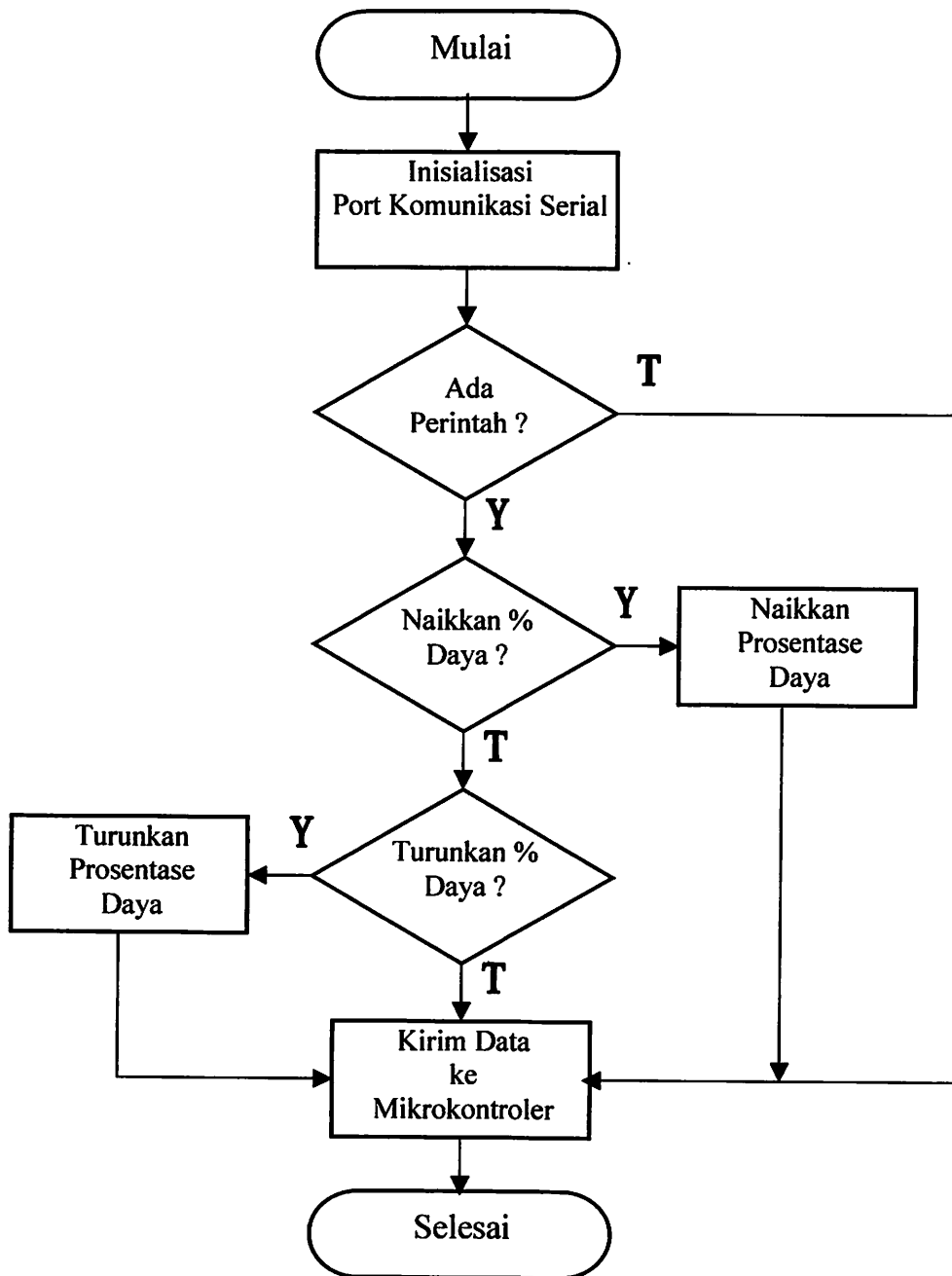
Mikrokontroller yang digunakan pada system ini adalah AT89S52, yang dalam perancangan system ini pin-pin yang digunakan adalah sebagai berikut:



Gambar 3-7. Rangkaian Mikrokontroller

3.2 Perancangan Perangkat Lunak

3.2.1 Diagram Alir



Gambar 3-8
Diagram Alir Program

Program komputer berfungsi mengirimkan data prosentase daya pada mikrokontroller. Dengan program ini pengguna dapat melakukan pengesetan terhadap daya yang ingin diaplikasikan terhadap beban.

Pada saat dijalankan, maka program akan melakukan inisialisasi terhadap port komunikasi serial. Selanjutnya, program menunggu perintah dari pengguna apakah pengguna akan menaikkan atau menurunkan prosentase daya. Selanjutnya program akan mengirimkan data tersebut ke mikrokontroller dan mikrokontroller akan menyesuaikan waktu tunda pemicuan untuk memperoleh daya keluaran yang diinginkan.

BAB IV

PENGUJIAN

4.1. Tujuan

Bab ini membahas tentang analisis dan pengujian alat yang telah dibuat. Secara umum, pengujian ini bertujuan untuk mengetahui apakah alat yang telah direalisasikan dapat bekerja sesuai dengan spesifikasi perencanaan yang telah ditetapkan. Pengujian alat ini meliputi pengujian perangkat keras dan pengujian perangkat lunak. Pengujian dilakukan pada masing-masing blok terlebih dahulu, yang selanjutnya dilakukan pengujian untuk sistem secara keseluruhan. Adapun pengujian terhadap perangkat keras meliputi pengujian terhadap rangkaian detektor zero-crossing, rangkaian driver lampu, rangkaian mikrokontroler dan rangkaian RS232.

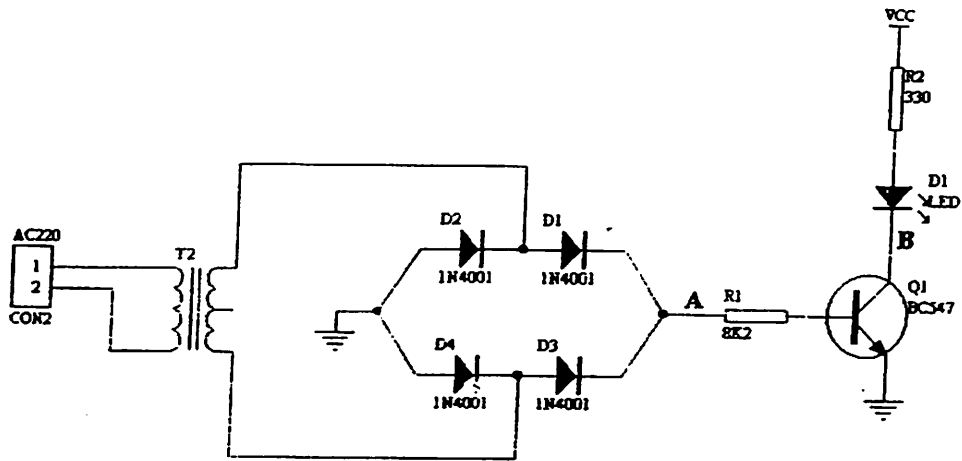
4.2. Pengujian rangkaian Detektor Zero-crossing.

➤ Tujuan

Untuk mengetahui apakah detektor zero-crossing dapat bekerja dengan baik yaitu dapat mendeteksi persimpangan tegangan AC di titik nol.

➤ Prosedur Pengujian

1. Merangkai rangkaian seperti pada gambar 4-1 berikut:



Gambar 4-1. Rangkaian Pengujian Detektor Zero Crossing

2. Melakukan pengukuran tegangan, frekuensi gelombang penuh, frekuensi $\frac{1}{2}$ gelombang pada titik A dan titik B. Pengukuran frekuensi $\frac{1}{2}$ gelombang dilakukan dengan melepas salah satu dioda penyearah (D1 atau D3).
3. Melakukan pengujian dengan menggunakan logic probe
4. Menampilkan hasil pengujian dalam PC

➤ **Hasil Pengujian**

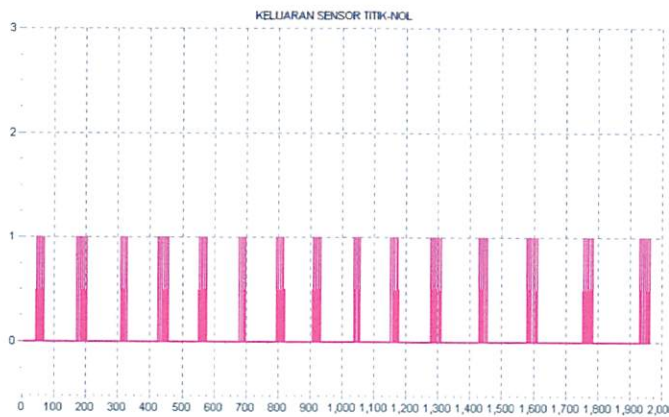
Tabel 4-1

Hasil Pengukuran di Titik A dan B

PENGUKURAN	TITIK A	TITIK B
TEGANGAN	12 volt DC	0,14 volt DC
FREKUENSI GELOMBANG PENUH	100 Hz	100 Hz
FREKUENSI $\frac{1}{2}$ GELOMBANG	50 Hz	50 Hz

Pada frekuensi $\frac{1}{2}$ gelombang LED kelihatan berkedip-kedip (mata masih dapat menangkap kedipan LED walaupun sedikit).

Hasil pendeteksian sinyal menggunakan logic probe di titik B menunjukkan bahwa terdapat sinyal dengan frekuensi tertentu (Logic-Probe tidak dapat mengetahui nilai frekuensi sinyal. Ia hanya dapat menunjukkan adanya sinyal yang naik-turun).



Grafik 4-1. Keluaran Sensor di Titik Nol

Dari hasil pengukuran dan pengamatan maka dapat disimpulkan bahwa rangkaian pendeteksi titik-nol di atas telah berfungsi dengan baik. Sedangkan grafik garis merah-muda menunjukkan keluaran sensor titik-nol. Pada saat mendekati titik-nol, keluaran sensor naik-turun sampai beberapa kali. Hal ini menunjukkan ketidak-konsistenan detektor titik-nol dalam hal ini adalah rangkaian transistor dan R basisnya.

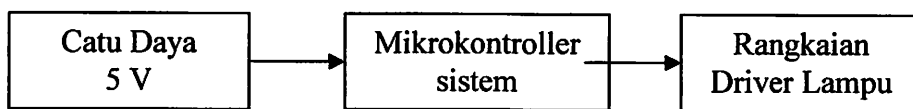
4.3 Pengujian Rangkaian Driver Lampu

➤ Tujuan

Untuk mengetahui apakah rangkaian driver lampu dapat bekerja dengan baik yaitu dapat bekerja sesuai dengan kontrol logika yang diberikan oleh mikrokomtroller.

➤ Prosedur Pengujian

1. Merangkai rangkaian seperti blok diagram pada gambar 4-2 berikut:



Gambar 4-2. Blok Pengujian Rangkaian Driver Lampu

2. Melakukan pemicuan terhadap driver lampu melalui mikrokontroler

➤ Hasil Pengujian

Jika logika di kaki J2 (Pemicu) berlogika 1, maka LED dalam komponen optotriac MOC3020 akan mati karena idak ada arus yang mengalir, oleh karenanya beban AC juga akan mati. Akan tetapi jika logika di J2 (Pemicu) berlogika 0, maka LED dalam MOC3020 akan menyala sehingga menimbulkan 'sinar' pemicuan pada optotriac. Dengan adanya aliran arus pada optotriac, maka mengalir juga arus pemicuan pada kaki gate triac bta12600. oleh karenanya arus AC mengalir melalui triac bta12600 sehingga beban pun akan menyala.

➤ Analisis Hasil Pengujian

Dengan hasil yang didapat maka dapat disimpulkan bahwa rangkaian driver lampu dapat bekerja dengan baik.

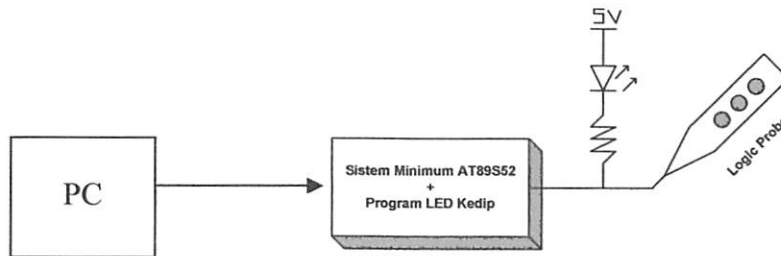
4.4 Pengujian Rangkaian Mikrokontroller

➤ Tujuan

Untuk mengetahui apakah rangkaian mikrokontroller dapat bekerja dengan baik

➤ Prosedur Pengujian

1. Membuat rangkaian seperti di gambar 4-3 berikut:



Gambar 4-3. Blok Diagram Pengujian Minimum Sistem AT89S52

2. Mengisi mikrokontroller dengan program berikut:

```
#pragma SMALL
#include <reg51.h>

sbit LED = P3 ^ 1;

void delay()
{
    int i = 0;
    for (i=1;i<=500;i++);
}

void main()
{
    while(1)
    {
        LED = 0; /* NYALA */
```

```
    delay();  
    LED = 1; /* MATI */  
    delay();  
  }  
}
```

3. Mengamati hasil pengujian

➤ Hasil Pengujian

LED dapat menyala berkedip-kedip demikian juga lampu peraga Logic Probe.

➤ Analisis Hasil Pengujian

Dari hasil yang didapatkan, dapat disimpulkan bahwa sistem minimum dapat berfungsi sesuai yang diharapkan.

4.5 Pengujian Rangkaian RS 232

➤ Tujuan

Untuk mengetahui apakah data yang dikirim dari MCU ke *PC* dapat diterima dengan benar dengan melakukan simulasi pada komputer.

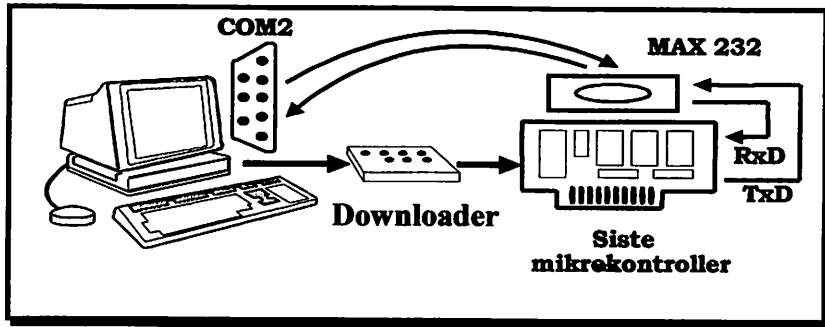
➤ Peralatan yang digunakan

- Komputer
- Sistem mikrokontroler dengan antarmuka RS232.

➤ Prosedur Pengujian

1. Menyusun rangkaian seperti pada Gambar 4-4:

.



Gambar 4-4. Blok Diagram Pengujian Rangkaian RS 232

2. Mengisi RS 232 dengan program berikut ini:

```
#pragma SMALL
```

```
#include <reg51.h>
```

```
#include <stdio.h>
```

```
void initseri() /* inisialisasi port serial */
```

```
{
```

```
    SCON = 0x52;
```

```
    TMOD = (TMOD & 0x0F) | 0x20;
```

```
    PCON = 0x80; /* double baudrate */
```

```
    TH1 = 0xFD;
```

```
    TR1 = 1;
```

```
    ES = 1;
```

```
    TI = 1;
```

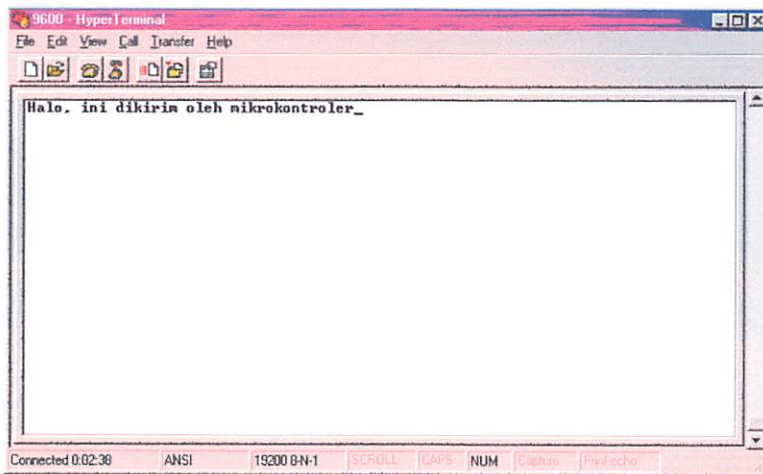
```
    RI = 0;
```

```
    EA = 1;
```

```
}
```

```
void main()
{
    printf("Halo, ini dikirim oleh mikrokontroler\n");
    while(1);
}
```

➤ Hasil Pengujian

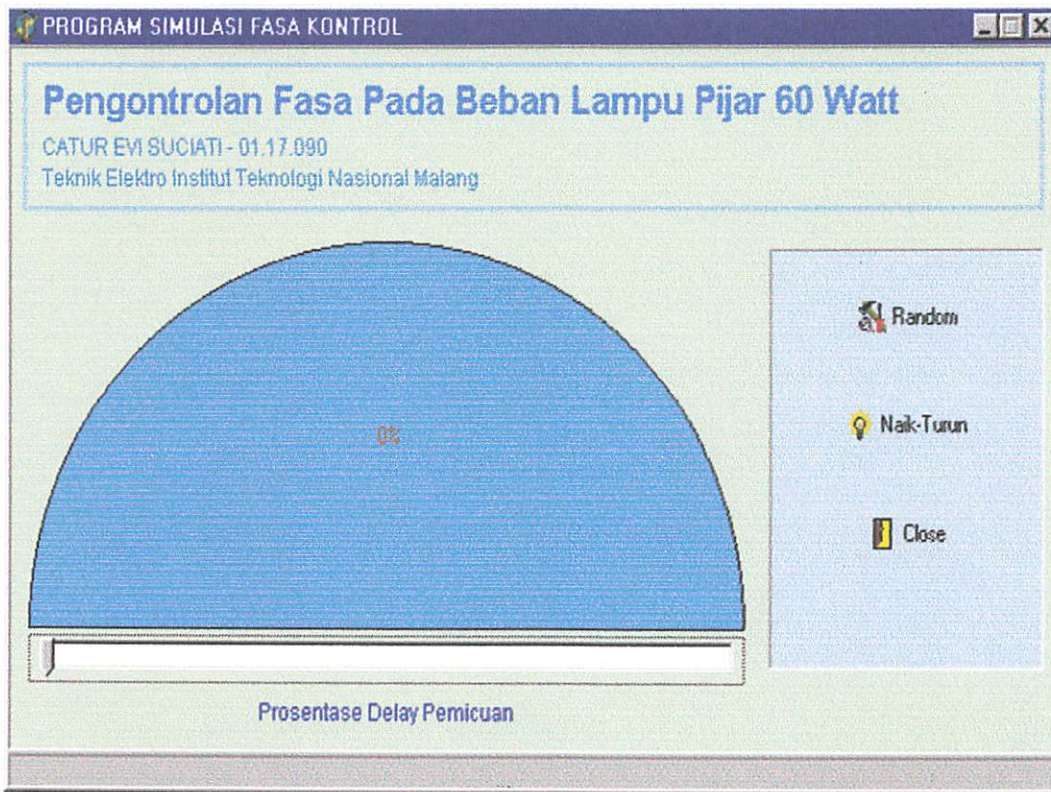


Gambar 4-5. Hasil Pengujian Rangkaian RS 232

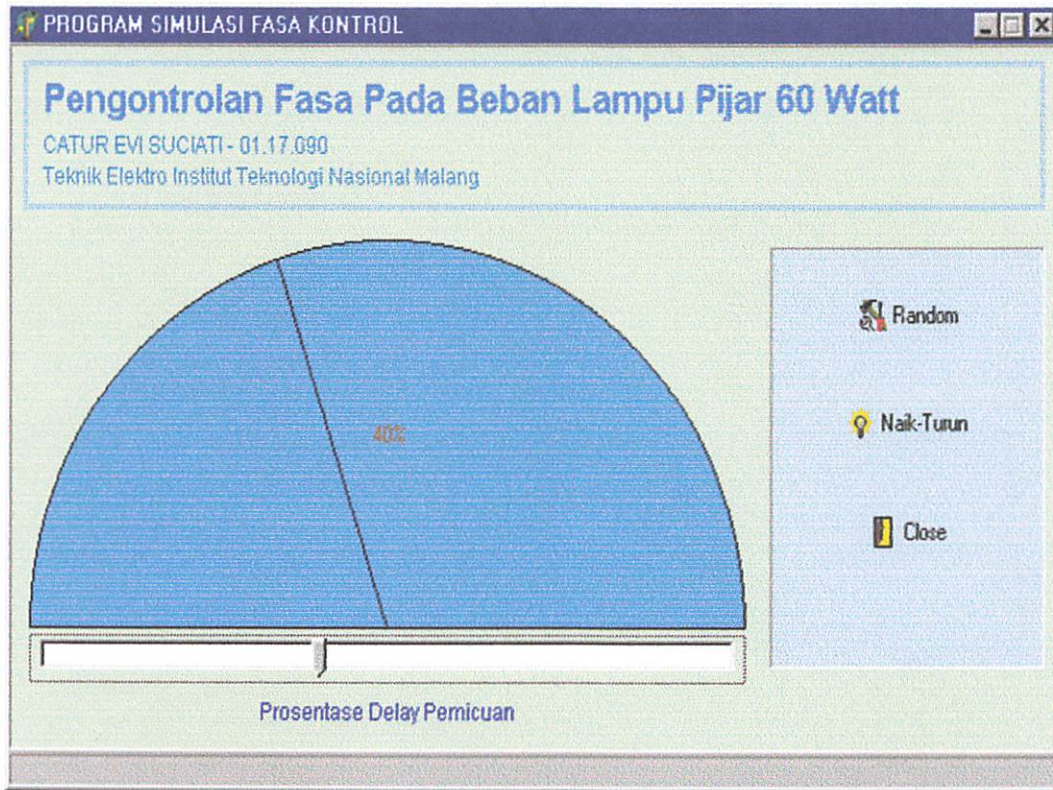
➤ Analisis Hasil Pengujian

Sesuai deri hasil yang didapat maka rangkaian RS 232 dapat berfungsi dengan baik.

4.1 Tampilan Program

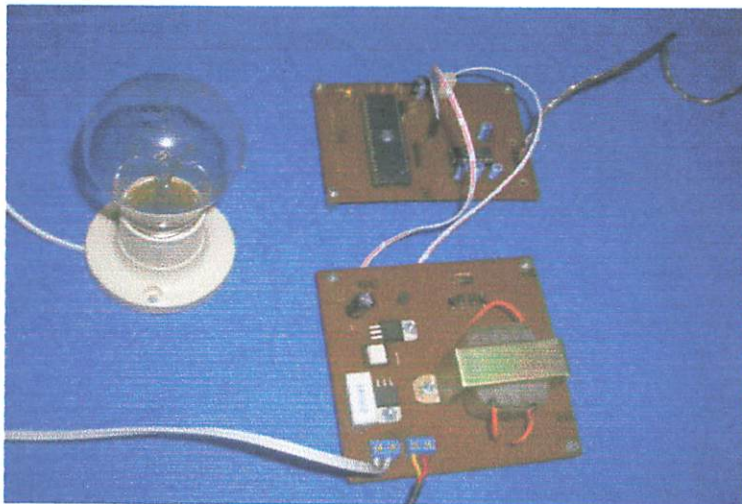


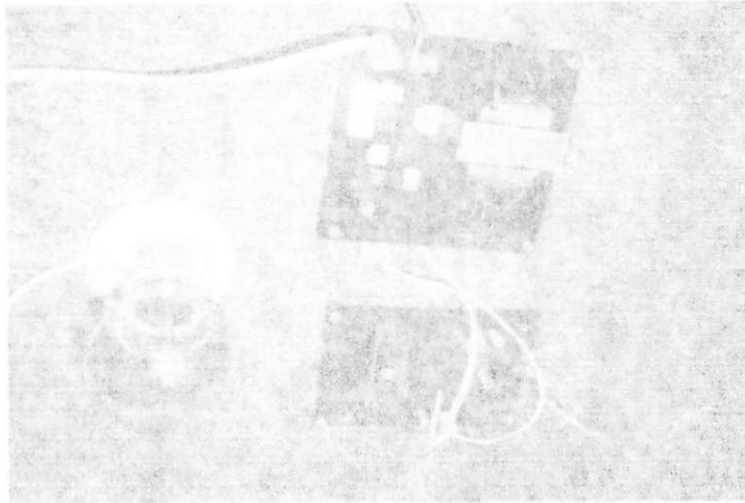




Gambar 4-6. Tampilan Program Dengan Prosentase Delay 40%

4.2 Foto Alat

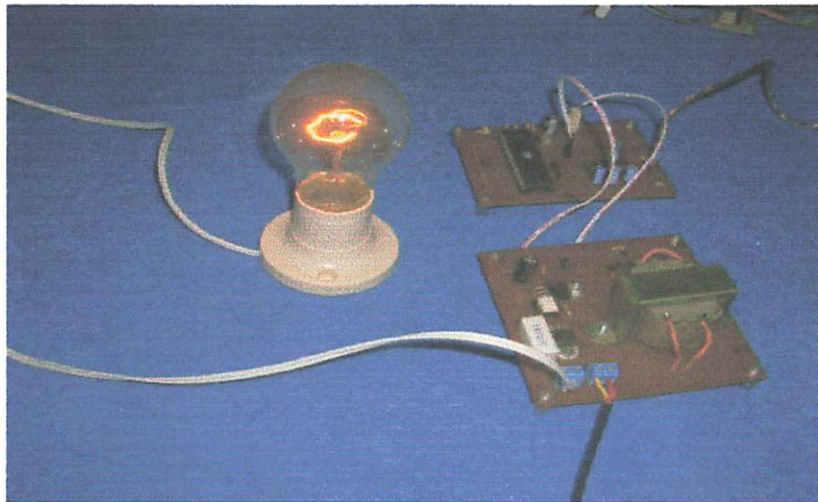
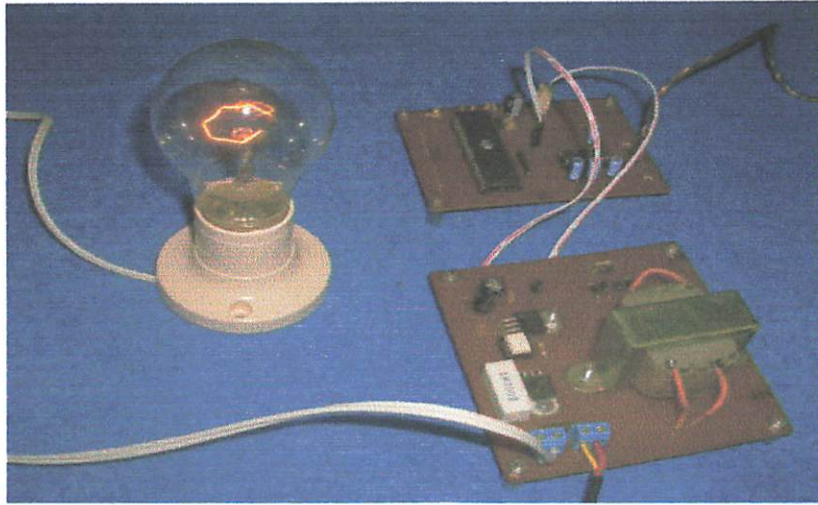
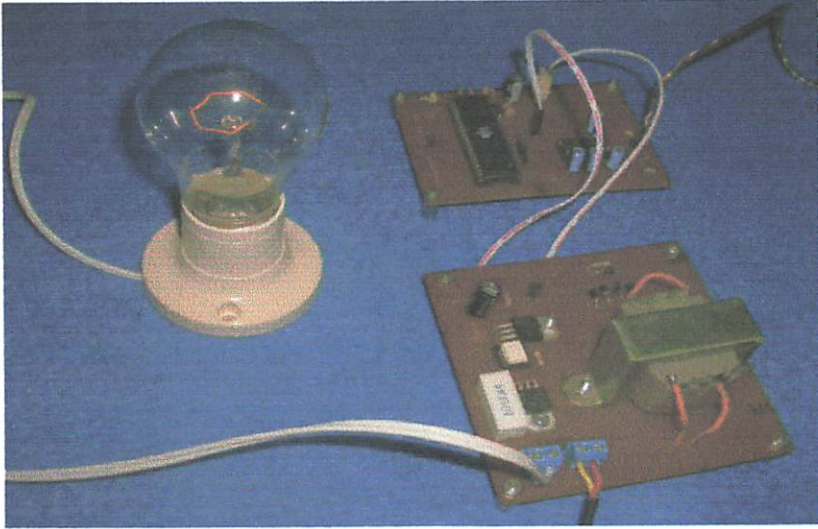


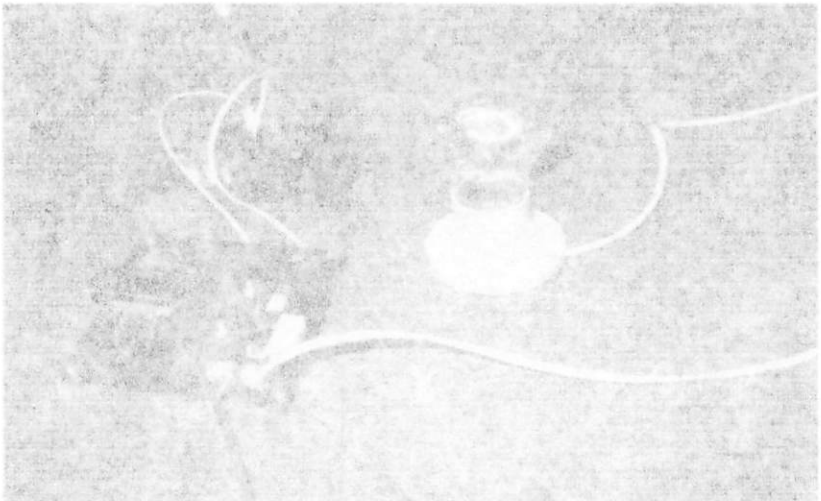
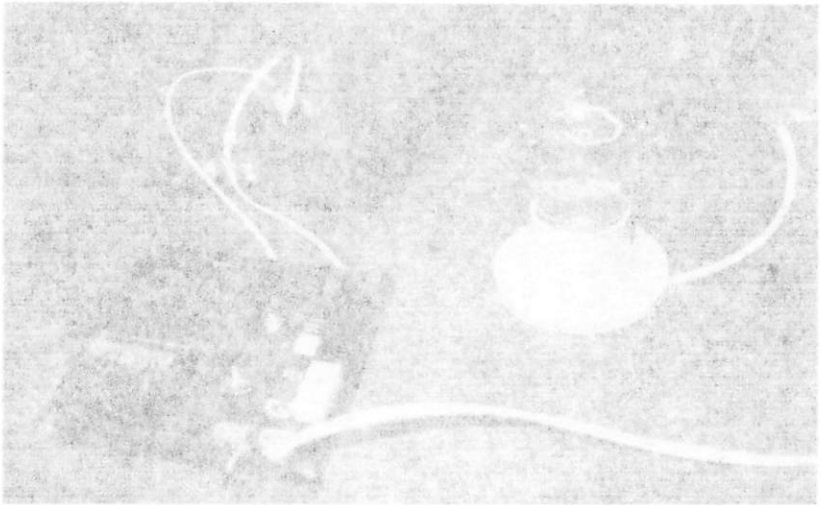


43 Фото 7/81

Схема 4-е. Измерение показателя преломления жидкостей методом Даламбера







1

BAB V

PENUTUP

5.1 Kesimpulan

Setelah melalui tahap pembuatan dan pengujian alat maka dapat diambil kesimpulan sebagai berikut:

1. Pada rangkaian detektor zero-crossing keluaran sensor di titik nol naik turun sampai beberapa kali yang hal ini menunjukkan ketidak konsistenan detektor titik nol karena rangkaian transistor dan R basisnya,
2. Driver beban menggunakan optotriac MOC 3020 dan triac BTA 12600 yang bekerja menurut logic low sesuai dengan pemicu yang berasal dari pensaklaran transistor pada rangkaian detektor zero-crossing. Apabila pemicu berlogika 1 maka led dalam komponen optotriac moc 3020 akan mati karena tidak ada arus yang mengalir oleh karena itu beban juga akan mati. Akan tetapi jika pemicunya berlogika 0 , maka led dalam komponen optotriac moc 3020 akan menyala sehingga menimbulkan sinar pemicuan pada optotriac dan menimbulkan arus. Dengan adanya aliran arus pada optotriac maka mengalir juga arus pemicuan pada kaki gate triac bta 12600 yang akan mengalirkan arus ke beban sehingga beban akan menyala.

5.2 Saran

untuk pengembangan yang lebih baik dalam perancangan dan pembuatan alat dalam sistem ini dapat ditambahkan dengan kamera sehingga kita dapat mengetahui keadaan koridor yang kita atur pencahayaannya dari jarak jauh.

BAB V PENUTUP

3.1 Kesimpulan

Sejarah melalui tahap penelitian dan penelitian akan dapat diambil kesimpulan sebagai berikut:

1. Pada rangkaian detektor zero-crossing beban sensor di titik nol volt. Untuk sampai beberapa kali yang ini menunjukkan ketidak konstantan detektor titik nol karena rangkaian transistor dan R basisnya.

2. Untuk beban menggunakan optocoupler MOC 3020 dan tipe BTA 1200 yang bekerja menurut logika low sesuai dengan beban yang terdapat dari penyalutan transistor pada rangkaian detektor zero-crossing. Apabila beban berlogika 1 maka led dalam komponen optocoupler moc 3020 akan mati karena tidak ada arus yang mengalir oleh karena itu beban juga akan mati. Akan tetapi jika bebanya berlogika 0, maka led dalam komponen optocoupler moc 3020 akan menyala sehingga menimbulkan sinar pemotretan pada optocoupler dan menimbulkan arus. Dengan adanya aliran arus pada optocoupler maka mengalir juga arus pemotretan pada kaki tipe BTA 1200 yang akan menghasilkan arus ke beban sehingga beban akan menyala.

3.2 Saran

Untuk pengembangan yang lebih baik dalam pemrosesan dan pembuatan alat sistem ini dapat diteliti dengan cara sebagai berikut: dapat mengetahui keadaan kontrol yang ada dan mencari yang ada dari hasil kerja.

Selain itu juga bisa ditambahkan dengan pengontrollan alat-alat lain seperti yang telah disebutkan pada latar belakang, misalnya mengatur kecepatan motor, mengatur elemen pemanas.

DAFTAR PUSTAKA

- “AT89S52 Microcontroller Datasheet”, ATMEL.
- “Datasheet Triac BTA 12600”.
- “Datasheet Moc 3020”, Motorola.
- “Datasheet MAX 232”, Maxim.
- Malik, Moh. Ibnu & Anistardi. Bereksperimen dengan Mikrokontroller 8031. PT. Elex Media Komputindo. Jakarta. 1997.
- Malvino. Prinsip-prinsip Elektronika. Edisi Kedua. Erlangga. Jakarta. 1999.
- Wasito S. Vademikum Elektronika. Edisi Kedua. PT. Gramedia Pustaka Utama. Jakarta. 1995

LAMPIRAN



FORMULIR BIMBINGAN SKRIPSI

NAMA : Catur Evi Suciati
NIM : 01.17.090
Masa Bimbingan : 9 Desember 2005 – 9 Juni 2006
Judul Skripsi : Perencanaan dan Pembuatan Alat Untuk Mengatur Daya Pada Beban AC 1 Fasa Berbasis Teknik Pengontrolan Fasa Dengan Bantuan Mikrokontroller AT89S52

NO	Tanggal	Uraian	Paraf Pembimbing
1.	16 / 2 '06	Konsultasi Bab I, II, Revisi	
2.	21 / 2 '06	Konsultasi Bab III	
3.	1 / 3 '06	Acc Bab I, II, III	
4.	9 / 3 '06	Konsultasi Bab IV, Revisi	
5.	13 / 3 '06	Acc Bab IV, Konsultasi Bab V	
6.	16 / 3 '06	Acc	
7.	18 / 3 '06	Acc Kompre	
8.			
9.			
10.			

Malang, 11/03/06
Dosen Pembimbing

Ir. Widodo Puji Muljanto, MT
NIP.P:1028700171



**INSTITUT TEKNOLOGI NASIONAL
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ELEKTRONIKA**

LEMBAR BIMBINGAN SKRIPSI

Nama : Catur Evi Suciati
NIM : 01.17.090
Jurusan : Teknik Elektro S-1
Konsentrasi : Teknik Elektronika
Judul Skripsi : Perancangan dan Pembuatan Alat Untuk Mengatur Daya Pada Beban AC 1 Fasa Berbasis Teknik Pengontrollan Fasa Menggunakan Mikrokontroller AT89S52
Tanggal Pengajuan Skripsi : 8 Juli 2005
Selesai Penulisan Skripsi : 21 Maret 2006
Dosen Pembimbing : Ir. Widodo Pudji Muljanto, MT
Telah Dievaluasi Dengan Nilai : 79 (Tujuh puluh Sembilan)

Mengetahui,

Ketua Jurusan T. Elektro S-1

(Ir. F. Yudy Limpraptono, MT)
NIP.Y. 1039500274

Diperiksa dan Disetujui,

Dosen Pembimbing

(Ir. Widodo Pudji Muljanto)
NIP.Y. 1028700171



INSTITUT TEKNOLOGI NASIONAL
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO

Formulir Perbaikan Ujian Skripsi

Dalam pelaksanaan Ujian Skripsi Janjang Strata 1 Jurusan Teknik Elektro Konsentrasi T. Energi Listrik / T. Elektronika, maka perlu adanya perbaikan skripsi untuk mahasiswa :

NAMA : *Catur Euis*
NIM : *0717090*
Perbaikan meliputi :

1. Proses pengisian (Bab IV),

*2. Kesimpulan yang diambil di teori,
ambil di Analisis di Bab IV.*

Malang,

(Signature)
(Soni Nings)



INSTITUT TEKNOLOGI NASIONAL
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO

Formulir Perbaikan Ujian Skripsi

Dalam pelaksanaan Ujian Skripsi Janjang Strata 1 Jurusan Teknik Elektro Konsentrasi T. Energi Listrik / T. Elektronika, maka perlu adanya perbaikan skripsi untuk mahasiswa :

NAMA : CATUR EVI . S
NIM : 01.17.090
Perbaikan meliputi :

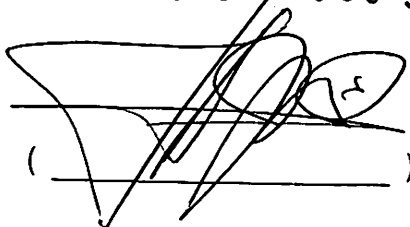
- Kesimpulan belum sesuai dengan

Taj dan hasil pengujian.

- Perhit : sb pada zero-crossing

Det.

Malang, 20.03.2006.

()



**INSTITUT TEKNOLOGI NASIONAL
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ELEKTRONIKA**

FORMULIR PERBAIKAN SKRIPSI

Nama : Catur Evi Suciati
NIM : 01.17.090
Masa Bimbingan : 9 Desember 2005 – 9 Juni 2006
Judul : Perancangan dan Pembuatan Alat Untuk Mengatur Daya
Pada Beban AC 1 Fasa berbasis Teknik Pengontrolan Fasa
Menggunakan Mikrokontroller AT89S52

No	Tanggal	Uraian	Paraf
1	20 Maret 2006	• Prosedur Pengujian	
2	20 Maret 2006	• Kesimpulan	

Disetujui

Anggota penguji
Penguji I

(Ir. Sidik Noertjahjono, MT)

Mengetahui,
Dosen Pembimbing

(Ir. Widodo Pudji Muljanto)



INSTITUT TEKNOLOGI NASIONAL
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ELEKTRONIKA

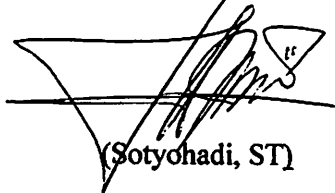
FORMULIR PERBAIKAN SKRIPSI

Nama : Catur Evi Suciati
NIM : 01.17.090
Masa Bimbingan : 9 Desember 2005 – 9 Juni 2006
Judul : Perancangan dan Pembuatan Alat Untuk Mengatur Daya
Pada Beban AC 1 Fasa berbasis Teknik Pengontrolan Fasa
Menggunakan Mikrokontroler AT89S52

No	Tanggal	Uraian	Paraf
1	20 Maret 2006	Perhitungan I_B pada rangkaian detektor zero-crossing	<i>Hadi 3/14 '06</i>
2	20 Maret 2006	Kesimpulan.	<i>Hadi 3/14 '06</i>

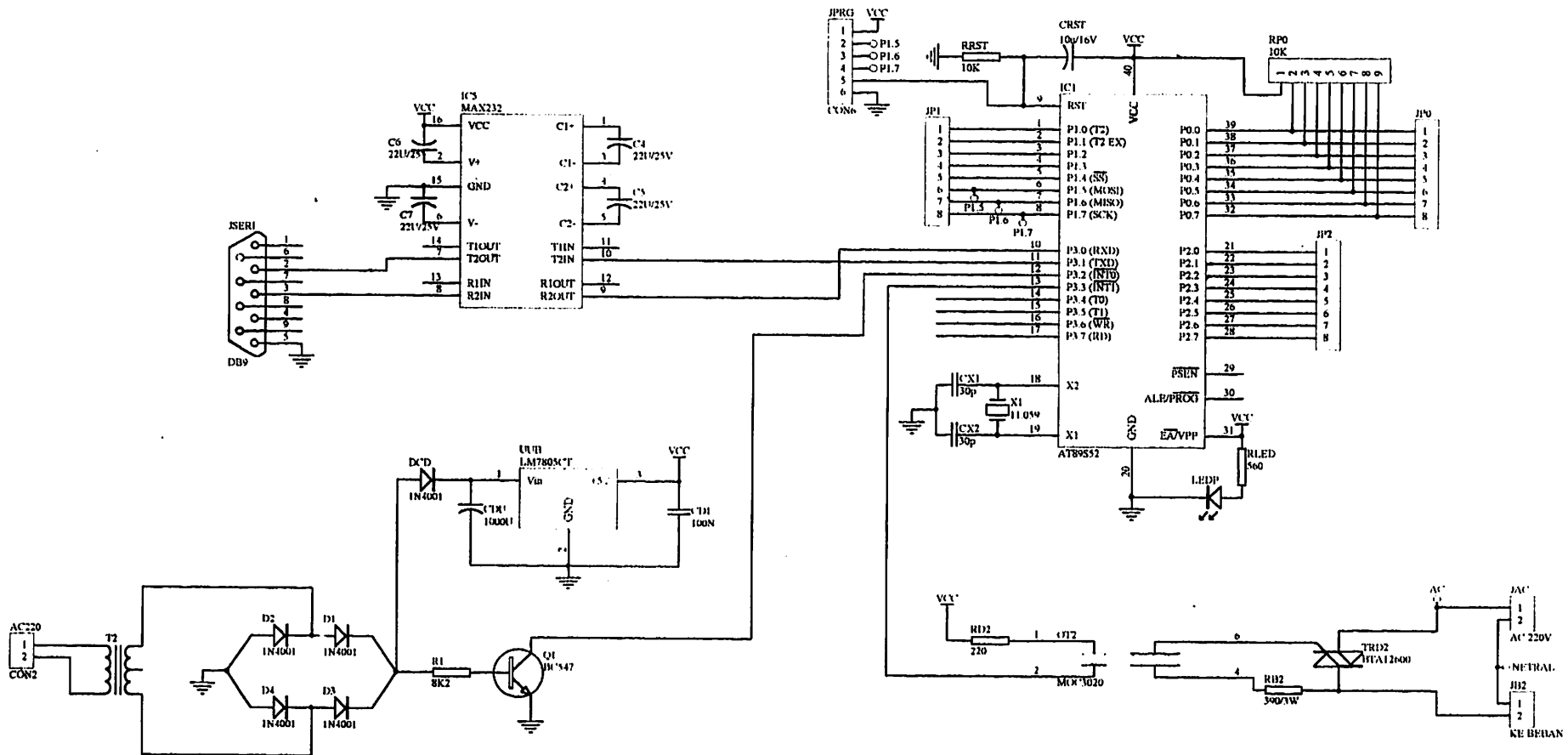
Disetujui

Anggota penguji
Penguji-II


(Sotyohadi, ST) *3/14 '06*

Mengetahui,
Dosen Pembimbing


(Ir. Widodo Pudji Muljanto)



Title		
Size	Number	Revision
B		
Date:	10-Mar-2006	Sheet of
File:	C:\CLINT\CATURELSC.H	Drawn By:

KE BRIAN

fasaktrl

FASAKTRL.C
Program pengontrolan fasa untuk pengontrolan daya lampu pijar

```
#include <reg51.h>
#include <stdio.h>

bit PEMICU = P3 ^ 3;

signed int TTT = 9612;

void ex0_isr (void) interrupt 0 using 0
{
    EX0 = 0;
    TH0 = ((0xffff-TTT) >> 8);
    TLO = (0xffff-TTT) & 0xff;

    TR0 = 1;
    ET0 = 1;
    EX0 = 1;
}

void timer0_isr (void) interrupt 1 using 1
{
    TR0 = 0; ET0 = 0;

    PEMICU = 0; ET0 = 0;
    PEMICU = 1;
}

*****/
PROGRAM UTAMA */
*****/

void main()
{
    unsigned char ch=0;

    SCON = 0x52;
    TMOD = 0x21;
    TH1 = 0xE8; //1200 BAUD
    TR1 = 1;

    TH0 = 0xff;
    TLO = 0xff;
    EX0 = 1;
    IT0 = 1;
    EA = 1;

    while(1)
    {
        if (RI)
        {
            EA = 0;
            ch = SBUF; RI = 0;
            TTT = 9612 - (ch * 100);
            EA = 1;
        }
    }
}
```

unit Dimmer;

interface

uses

Windows, Messages, SysUtils, Variants, Classes, Graphics, Controls, Forms,
Dialogs, ComCtrls, Gauges, OleCtrls, MSCommLib_TLB, StdCtrls, ExtCtrls,
Buttons;

type

```
TForm1 = class(TForm)
  Panel1: TPanel;
  Gauge1: TGauge;
  Label1: TLabel;
  TrackBar1: TTrackBar;
  MSComm1: TMSComm;
  Timer1: TTimer;
  Label2: TLabel;
  Label3: TLabel;
  Label4: TLabel;
  Panel2: TPanel;
  SpeedButton3: TSpeedButton;
  SpeedButton2: TSpeedButton;
  SpeedButton1: TSpeedButton;
  StatusBar1: TStatusBar;
  Shape1: TShape;
  procedure TrackBar1Change(Sender: TObject);
  procedure FormCreate(Sender: TObject);
  procedure Timer1Timer(Sender: TObject);
  procedure SpeedButton1Click(Sender: TObject);
  procedure SpeedButton2Click(Sender: TObject);
  procedure SpeedButton3Click(Sender: TObject);
private
  { Private declarations }
public
  { Public declarations }
end;
```

var

```
Form1: TForm1;
X, D: Integer;
```

implementation

```
($R *.dfm)
```

```
procedure TForm1.TrackBar1Change(Sender: TObject);
begin
  Gauge1.Progress:= TrackBar1.Position;
  if TrackBar1.Position<=96 then
    MSComm1.Output:= ''+chr(90-Gauge1.Progress);
end;
```

```
procedure TForm1.FormCreate(Sender: TObject);
begin
  MSComm1.PortOpen:= TRUE;
  X:= 0;
  D:= 1;
end;
```

```
procedure TForm1.Timer1Timer(Sender: TObject);
begin
  Timer1.Enabled:= false;
  if D=1 then
  begin
    Inc(X);
    if (X>80) then D:= 0;
    TrackBar1.Position:= X;
  end else begin
    Dec(X);
    if (X<20) then D:= 1;
    TrackBar1.Position:= X;
  end;
  Timer1.Enabled:= true;
end;
```

```
procedure TForm1.SpeedButton1Click(Sender: TObject);
```

```
begin
  Close;
end;

procedure TForm1.SpeedButton2Click(Sender: TObject);
begin
  Timer1.Enabled:= NOT Timer1.Enabled;
  if Timer1.Enabled then
    SpeedButton2.Caption:= 'Stop'
  else
    SpeedButton2.Caption:= 'Naik-Turun';
end;

procedure TForm1.SpeedButton3Click(Sender: TObject);
var
  Delay: Integer;
begin
  Delay:= Random(80) + 10;
  Gauge1.Progress:= Delay;
  MSComm1.Output:= ''+chr(90-Delay);
end;

end.
```

Features

- Compatible with MCS-51® Products
- 8K Bytes of In-System Programmable (ISP) Flash Memory
 - Endurance: 1000 Write/Erase Cycles
- 3.0V to 5.5V Operating Range
- Fully Static Operation: 0 Hz to 33 MHz
- Three-level Program Memory Lock
- 256 x 8-bit Internal RAM
- 32 Programmable I/O Lines
- Three 16-bit Timer/Counters
- Eight Interrupt Sources
- Full Duplex UART Serial Channel
- Low-power Idle and Power-down Modes
- Interrupt Recovery from Power-down Mode
- Watchdog Timer
- Dual Data Pointer
- Power-off Flag

Description

The AT89S52 is a low-power, high-performance CMOS 8-bit microcontroller with 8K bytes of in-system programmable Flash memory. The device is manufactured using Atmel's high-density nonvolatile memory technology and is compatible with the industry-standard 80C51 instruction set and pinout. The on-chip Flash allows the program memory to be reprogrammed in-system or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with in-system programmable Flash on a monolithic chip, the Atmel AT89S52 is a powerful microcontroller which provides a highly-flexible and cost-effective solution to many embedded control applications.

The AT89S52 provides the following standard features: 8K bytes of Flash, 256 bytes of RAM, 32 I/O lines, Watchdog timer, two data pointers, three 16-bit timer/counters, a vector two-level interrupt architecture, a full duplex serial port, on-chip oscillator, and clock circuitry. In addition, the AT89S52 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port, and interrupt system to continue functioning. The Power-down mode saves the RAM contents but freezes the oscillator, disabling all other chip functions until the next interrupt or hardware reset.



8-bit Microcontroller with 8K Bytes In-System Programmable Flash

AT89S52

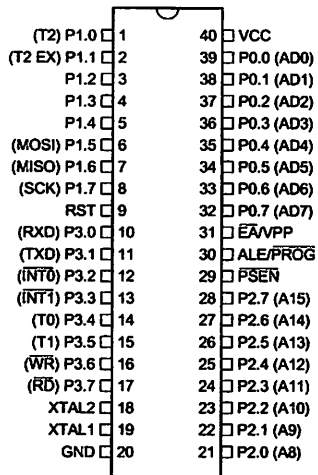
Rev. 1919A-07/01



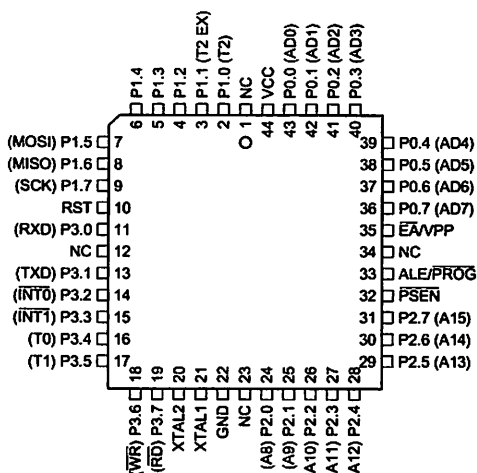


Pin Configurations

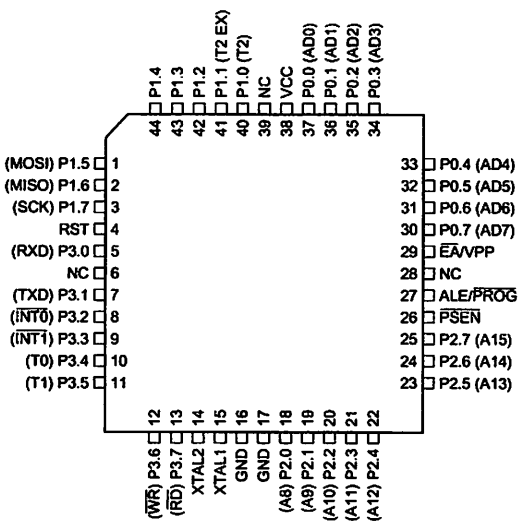
PDIP



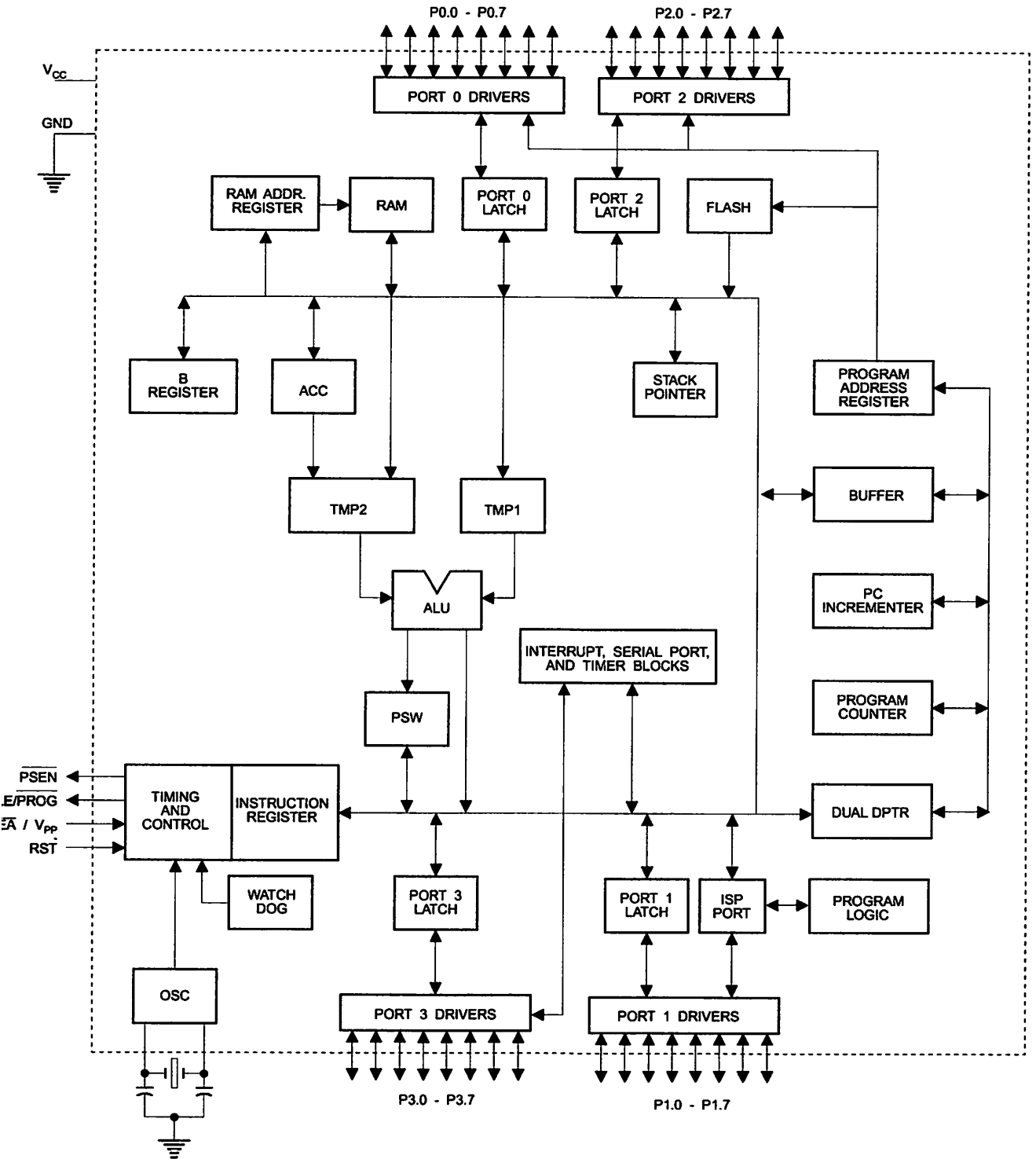
PLCC



TQFP



Block Diagram





Pin Description

Supply voltage.

Pin 0

Port 0 is an 8-bit open drain bidirectional I/O port. As an output port, each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 can also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode, P0 has internal pullups.

Port 0 also receives the code bytes during Flash programming and outputs the code bytes during program verification. External pullups are required during program verification.

Pin 1

Port 1 is an 8-bit bidirectional I/O port with internal pullups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins, they are pulled high by internal pullups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

In addition, P1.0 and P1.1 can be configured to be the timer/counter 2 external count input (P1.0/T2) and the timer/counter 2 trigger input (P1.1/T2EX), respectively, as shown in the following table.

Port 1 also receives the low-order address bytes during Flash programming and verification.

Port Pin	Alternate Functions
P1.0	T2 (external count input to Timer/Counter 2), clock-out
P1.1	T2EX (Timer/Counter 2 capture/reload trigger and direction control)
P1.5	MOSI (used for In-System Programming)
P1.6	MISO (used for In-System Programming)
P1.7	SCK (used for In-System Programming)

Pin 2

Port 2 is an 8-bit bidirectional I/O port with internal pullups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins, they are pulled high by internal pullups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (I_{IL}) because of the internal pullups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to

external data memory that use 16-bit addresses (MOVX @ DPTR). In this application, Port 2 uses strong internal pullups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

Pin 3

Port 3 is an 8-bit bidirectional I/O port with internal pullups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins, they are pulled high by the internal pullups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pullups.

Port 3 also serves the functions of various special features of the AT89S52, as shown in the following table.

Port 3 also receives some control signals for Flash programming and verification.

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{INT0}$ (external interrupt 0)
P3.3	$\overline{INT1}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	\overline{WR} (external data memory write strobe)
P3.7	\overline{RD} (external data memory read strobe)

RST

Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device. This pin drives High for 96 oscillator periods after the Watchdog times out. The DISRTO bit in SFR AUXR (address 8EH) can be used to disable this feature. In the default state of bit DISRTO, the RESET HIGH out feature is enabled.

ALE/PROG

Address Latch Enable (ALE) is an output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input (PROG) during Flash programming.

In normal operation, ALE is emitted at a constant rate of 1/6 the oscillator frequency and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external data memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is

Weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

PSEN
Program Store Enable (\overline{PSEN}) is the read strobe to external program memory.

When the AT89S52 is executing code from external program memory, \overline{PSEN} is activated twice each machine cycle, except that two \overline{PSEN} activations are skipped during each access to external data memory.

\overline{VPP}
External Access Enable. \overline{EA} must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH.

Note, however, that if lock bit 1 is programmed, \overline{EA} will be internally latched on reset.

\overline{EA} should be strapped to V_{CC} for internal program executions.

This pin also receives the 12-volt programming enable voltage (V_{PP}) during Flash programming.

XTAL1

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

XTAL2

Output from the inverting oscillator amplifier.

Table 1. AT89S52 SFR Map and Reset Values

0F8H								0FFH
0F0H	B 00000000							0F7H
0E8H								0EFH
0E0H	ACC 00000000							0E7H
0D8H								0DFH
0D0H	PSW 00000000							0D7H
0C8H	T2CON 00000000	T2MOD XXXXXX00	RCAP2L 00000000	RCAP2H 00000000	TL2 00000000	TH2 00000000		0CFH
0C0H								0C7H
0B8H	IP XX000000							0BFH
0B0H	P3 11111111							0B7H
0A8H	IE 0X000000							0AFH
0A0H	P2 11111111		AUXR1 XXXXXXXX0				WDTRST XXXXXXXX	0A7H
98H	SCON 00000000	SBUF XXXXXXXX						9FH
90H	P1 11111111							97H
88H	TCON 00000000	TMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TH1 00000000	AUXR XXX0XX0	8FH
80H	P0 11111111	SP 0000111	DP0L 00000000	DP0H 00000000	DP1L 00000000	DP1H 00000000	PCON 0XXX0000	87H





Special Function Registers

map of the on-chip memory area called the Special Function Register (SFR) space is shown in Table 1.

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return random data, and write accesses will have an indeterminate effect.

Software should not write 1s to these unlisted locations, since they may be used in future products to invoke

new features. In that case, the reset or inactive values of the new bits will always be 0.

Timer 2 Registers: Control and status bits are contained in registers T2CON (shown in Table 2) and T2MOD (shown in Table 3) for Timer 2. The register pair (RCAP2H, RCAP2L) are the Capture/Reload registers for Timer 2 in 16-bit capture mode or 16-bit auto-reload mode.

Interrupt Registers: The individual interrupt enable bits are in the IE register. Two priorities can be set for each of the six interrupt sources in the IP register.

Table 2. T2CON – Timer/Counter 2 Control Register

T2CON Address = 0C8H				Reset Value = 0000 0000B				
Bit Addressable								
Bit	TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/T $\bar{2}$	CP/RL $\bar{2}$
	7	6	5	4	3	2	1	0

Symbol	Function
TF2	Timer 2 overflow flag set by a Timer 2 overflow and must be cleared by software. TF2 will not be set when either RCLK = 1 or TCLK = 1.
EXF2	Timer 2 external flag set when either a capture or reload is caused by a negative transition on T2EX and EXEN2 = 1. When Timer 2 interrupt is enabled, EXF2 = 1 will cause the CPU to vector to the Timer 2 interrupt routine. EXF2 must be cleared by software. EXF2 does not cause an interrupt in up/down counter mode (DCEN = 1).
RCLK	Receive clock enable. When set, causes the serial port to use Timer 2 overflow pulses for its receive clock in serial port Modes 1 and 3. RCLK = 0 causes Timer 1 overflow to be used for the receive clock.
TCLK	Transmit clock enable. When set, causes the serial port to use Timer 2 overflow pulses for its transmit clock in serial port Modes 1 and 3. TCLK = 0 causes Timer 1 overflows to be used for the transmit clock.
EXEN2	Timer 2 external enable. When set, allows a capture or reload to occur as a result of a negative transition on T2EX if Timer 2 is not being used to clock the serial port. EXEN2 = 0 causes Timer 2 to ignore events at T2EX.
TR2	Start/Stop control for Timer 2. TR2 = 1 starts the timer.
C/T $\bar{2}$	Timer or counter select for Timer 2. C/T $\bar{2}$ = 0 for timer function. C/T $\bar{2}$ = 1 for external event counter (falling edge triggered).
CP/RL $\bar{2}$	Capture/Reload select. CP/RL $\bar{2}$ = 1 causes captures to occur on negative transitions at T2EX if EXEN2 = 1. CP/RL $\bar{2}$ = 0 causes automatic reloads to occur when Timer 2 overflows or negative transitions occur at T2EX when EXEN2 = 1. When either RCLK or TCLK = 1, this bit is ignored and the timer is forced to auto-reload on Timer 2 overflow.

Table 3a. AUXR: Auxiliary Register

AUXR	Address = 8EH	Reset Value = XXX00XX0B																
	Not Bit Addressable																	
	<table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td style="width: 12.5%; text-align: center;">–</td> <td style="width: 12.5%; text-align: center;">–</td> <td style="width: 12.5%; text-align: center;">–</td> <td style="width: 12.5%; text-align: center;">WDIDLE</td> <td style="width: 12.5%; text-align: center;">DISRTO</td> <td style="width: 12.5%; text-align: center;">–</td> <td style="width: 12.5%; text-align: center;">–</td> <td style="width: 12.5%; text-align: center;">DISALE</td> </tr> <tr> <td style="text-align: right;">Bit</td> <td style="text-align: center;">7</td> <td style="text-align: center;">6</td> <td style="text-align: center;">5</td> <td style="text-align: center;">4</td> <td style="text-align: center;">3</td> <td style="text-align: center;">2</td> <td style="text-align: center;">1</td> <td style="text-align: center;">0</td> </tr> </table>	–	–	–	WDIDLE	DISRTO	–	–	DISALE	Bit	7	6	5	4	3	2	1	0
–	–	–	WDIDLE	DISRTO	–	–	DISALE											
Bit	7	6	5	4	3	2	1	0										
	Reserved for future expansion																	
DISALE	Disable/Enable ALE																	
	DISALE Operating Mode																	
	0 ALE is emitted at a constant rate of 1/6 the oscillator frequency																	
	1 ALE is active only during a MOVX or MOVC instruction																	
DISRTO	Disable/Enable Reset out																	
	DISRTO																	
	0 Reset pin is driven High after WDT times out																	
	1 Reset pin is input only																	
WDIDLE	Disable/Enable WDT in IDLE mode																	
	WDIDLE																	
	0 WDT continues to count in IDLE mode																	
	1 WDT halts counting in IDLE mode																	

Data Pointer Registers: To facilitate accessing both internal and external data memory, two banks of 16-bit Data Pointer Registers are provided: DP0 at SFR addresses 82H-83H and DP1 at 84H-85H. Bit DPS = 0 in SFR AUXR1 selects DP0 and DPS = 1 selects DP1. The user should always initialize the DPS bit to the

appropriate value before accessing the respective Data Pointer Register.

Power Off Flag: The Power Off Flag (POF) is located at bit 4 (PCON.4) in the PCON SFR. POF is set to "1" during power up. It can be set and reset under software control and is not affected by reset.

Table 3b. AUXR1: Auxiliary Register 1

AUXR1	Address = A2H	Reset Value = XXXXXXX0B																
	Not Bit Addressable																	
	<table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td style="width: 12.5%; text-align: center;">–</td> <td style="width: 12.5%; text-align: center;">–</td> <td style="width: 12.5%; text-align: center;">–</td> <td style="width: 12.5%; text-align: center;">–</td> <td style="width: 12.5%; text-align: center;">–</td> <td style="width: 12.5%; text-align: center;">–</td> <td style="width: 12.5%; text-align: center;">–</td> <td style="width: 12.5%; text-align: center;">DPS</td> </tr> <tr> <td style="text-align: right;">Bit</td> <td style="text-align: center;">7</td> <td style="text-align: center;">6</td> <td style="text-align: center;">5</td> <td style="text-align: center;">4</td> <td style="text-align: center;">3</td> <td style="text-align: center;">2</td> <td style="text-align: center;">1</td> <td style="text-align: center;">0</td> </tr> </table>	–	–	–	–	–	–	–	DPS	Bit	7	6	5	4	3	2	1	0
–	–	–	–	–	–	–	DPS											
Bit	7	6	5	4	3	2	1	0										
	Reserved for future expansion																	
DPS	Data Pointer Register Select																	
	DPS																	
	0 Selects DPTR Registers DP0L, DP0H																	
	1 Selects DPTR Registers DP1L, DP1H																	





Memory Organization

8051 devices have a separate address space for Program and Data Memory. Up to 64K bytes each of external Program and Data Memory can be addressed.

Program Memory

When the \overline{EA} pin is connected to GND, all program fetches are directed to external memory.

When the \overline{EA} pin is connected to V_{CC} , program fetches to addresses 0000H through 1FFFH are directed to internal memory and fetches to addresses 2000H through 7FFFH are to external memory.

Data Memory

The AT89S52 implements 256 bytes of on-chip RAM. The upper 128 bytes occupy a parallel address space to the Special Function Registers. This means that the upper 128 bytes have the same addresses as the SFR space but are physically separate from SFR space.

When an instruction accesses an internal location above address 7FH, the address mode used in the instruction specifies whether the CPU accesses the upper 128 bytes of RAM or the SFR space. Instructions which use direct addressing access of the SFR space.

For example, the following direct addressing instruction accesses the SFR at location 0A0H (which is P2).

```
MOV 0A0H, #data
```

Instructions that use indirect addressing access the upper 128 bytes of RAM. For example, the following indirect addressing instruction, where R0 contains 0A0H, accesses the data byte at address 0A0H, rather than P2 (whose address is 0A0H).

```
MOV @R0, #data
```

Note that stack operations are examples of indirect addressing, so the upper 128 bytes of data RAM are available as stack space.

Watchdog Timer (Time Enabled with Reset-out)

The WDT is intended as a recovery method in situations where the CPU may be subjected to software upsets. The WDT consists of a 13-bit counter and the Watchdog Timer set (WDTRST) SFR. The WDT is defaulted to disable on exiting reset. To enable the WDT, a user must write 01EH and 0E1H in sequence to the WDTRST register (SFR location 0A6H). When the WDT is enabled, it will increment every machine cycle while the oscillator is running. The WDT timeout period is dependent on the external clock frequency. There is no way to disable the WDT except through reset (either hardware reset or WDT overflow reset). When WDT overflows, it will drive an output RESET HIGH pulse at the RST pin.

Service the WDT

To enable the WDT, a user must write 01EH and 0E1H in sequence to the WDTRST register (SFR location 0A6H). When the WDT is enabled, the user needs to service it by writing 01EH and 0E1H to WDTRST to avoid a WDT overflow. The 13-bit counter overflows when it reaches 8191 (FFH), and this will reset the device. When the WDT is enabled, it will increment every machine cycle while the oscillator is running. This means the user must reset the WDT at least every 8191 machine cycles. To reset the WDT the user must write 01EH and 0E1H to WDTRST. WDTRST is a write-only register. The WDT counter cannot be read or written. When WDT overflows, it will generate an output RESET pulse at the RST pin. The RESET pulse duration is $96 \times T_{OSC}$, where $T_{OSC} = 1/F_{OSC}$. To make the best use of the WDT, it should be serviced in those sections of code that will periodically be executed within the time required to prevent a WDT reset.

WDT During Power-down and Idle

In Power-down mode the oscillator stops, which means the WDT also stops. While in Power-down mode, the user does not need to service the WDT. There are two methods of exiting Power-down mode: by a hardware reset or via a pull-up-activated external interrupt which is enabled prior to entering Power-down mode. When Power-down is exited via a hardware reset, servicing the WDT should occur as it normally does whenever the AT89S52 is reset. Exiting Power-down with an interrupt is significantly different. The interrupt is held low long enough for the oscillator to stabilize. When the interrupt is brought high, the interrupt is serviced. To prevent the WDT from resetting the device while the interrupt pin is held low, the WDT is not started until the interrupt is pulled high. It is suggested that the WDT be reset during the interrupt service for the interrupt used to exit Power-down mode.

To ensure that the WDT does not overflow within a few states of exiting Power-down, it is best to reset the WDT just before entering Power-down mode.

Before going into the IDLE mode, the WDIDLE bit in SFR AUXR is used to determine whether the WDT continues to count if enabled. The WDT keeps counting during IDLE (WDIDLE bit = 0) as the default state. To prevent the WDT from resetting the AT89S52 while in IDLE mode, the user should always set up a timer that will periodically exit IDLE, service the WDT, and reenter IDLE mode.

With WDIDLE bit enabled, the WDT will stop to count in IDLE mode and resumes the count upon exit from IDLE.

UART

The UART in the AT89S52 operates the same way as the UART in the AT89C51 and AT89C52. For further information on the UART operation, refer to the ATMEL Web site (<http://www.atmel.com>). From the home page, select 'Products', then '8051-Architecture Flash Microcontroller', then 'Product Overview'.

Timer 0 and 1

Timer 0 and Timer 1 in the AT89S52 operate the same way as Timer 0 and Timer 1 in the AT89C51 and AT89C52. For further information on the timers' operation, refer to the ATMEL Web site (<http://www.atmel.com>). From the home page, select 'Products', then '8051-Architecture Flash Microcontroller', then 'Product Overview'.

Timer 2

Timer 2 is a 16-bit Timer/Counter that can operate as either a timer or an event counter. The type of operation is selected by bit C/T2 in the SFR T2CON (shown in Table 2). Timer 2 has three operating modes: capture, auto-reload (up or down counting), and baud rate generator. The modes are selected by bits in T2CON, as shown in Table 3. Timer 2 consists of two 8-bit registers, TH2 and TL2. In the Timer function, the TL2 register is incremented every machine cycle. Since a machine cycle consists of 12 oscillator periods, the count rate is 1/12 of the oscillator frequency.

Table 3. Timer 2 Operating Modes

RCLK +TCLK	CP/RL2	TR2	MODE
0	0	1	16-bit Auto-reload
0	1	1	16-bit Capture
1	X	1	Baud Rate Generator
X	X	0	(Off)

the Counter function, the register is incremented in response to a 1-to-0 transition at its corresponding external input pin, T2. In this function, the external input is sampled during S5P2 of every machine cycle. When the samples show a high in one cycle and a low in the next cycle, the count is incremented. The new count value appears in the register during S3P1 of the cycle following the one in which the transition was detected. Since two machine cycles (24 oscillator periods) are required to recognize a 1-to-0 transition, the maximum count rate is 1/24 of the oscillator frequency. To ensure that a given level is sampled at least once before it changes, the level should be held for at least one full machine cycle.

Capture Mode

In the capture mode, two options are selected by bit EXEN2 in T2CON. If EXEN2 = 0, Timer 2 is a 16-bit timer counter which upon overflow sets bit TF2 in T2CON.

Figure 5. Timer in Capture Mode

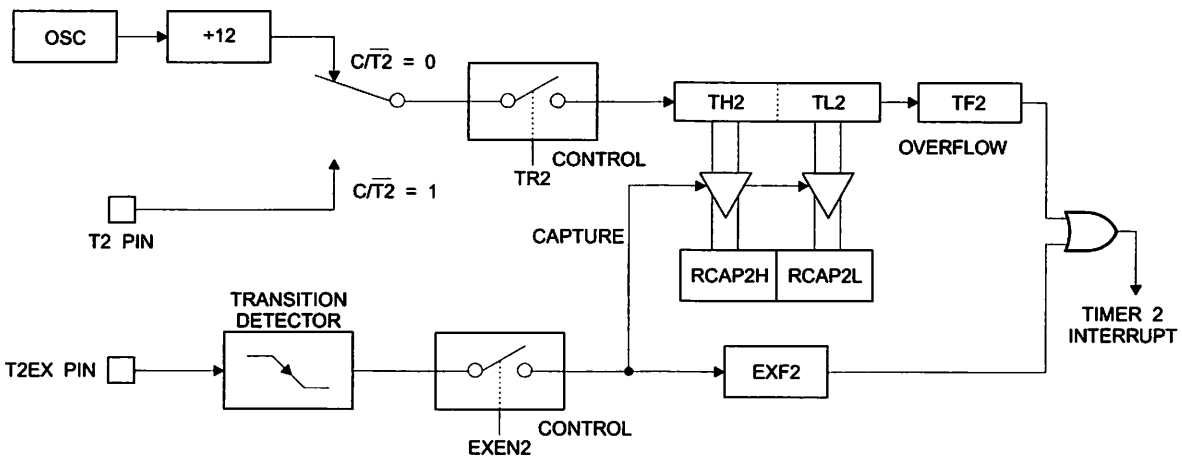


Figure 6 shows Timer 2 automatically counting up when EXEN2=0. In this mode, two options are selected by bit EXEN2 in T2CON. If EXEN2 = 0, Timer 2 counts up to 0FFFFH and then sets the TF2 bit upon overflow. The overflow also causes the timer registers to be reloaded with the 16-bit value in RCAP2H and RCAP2L. The values in RCAP2H and RCAP2L are preset by software. If EXEN2 = 1, a 16-bit reload can be triggered either by an overflow or by a 1-to-0 transition at external input T2EX. This transition also sets the EXF2 bit. Both the TF2 and EXF2 bits can generate an interrupt if enabled.

Setting the DCEN bit enables Timer 2 to count up or down, as shown in Figure 6. In this mode, the T2EX pin controls

This bit can then be used to generate an interrupt. If EXEN2 = 1, Timer 2 performs the same operation, but a 1-to-0 transition at external input T2EX also causes the current value in TH2 and TL2 to be captured into RCAP2H and RCAP2L, respectively. In addition, the transition at T2EX causes bit EXF2 in T2CON to be set. The EXF2 bit, like TF2, can generate an interrupt. The capture mode is illustrated in Figure 5.

Auto-reload (Up or Down Counter)

Timer 2 can be programmed to count up or down when configured in its 16-bit auto-reload mode. This feature is invoked by the DCEN (Down Counter Enable) bit located in the SFR T2MOD (see Table 4). Upon reset, the DCEN bit is set to 0 so that timer 2 will default to count up. When DCEN is set, Timer 2 can count up or down, depending on the value of the T2EX pin.

the direction of the count. A logic 1 at T2EX makes Timer 2 count up. The timer will overflow at 0FFFFH and set the TF2 bit. This overflow also causes the 16-bit value in RCAP2H and RCAP2L to be reloaded into the timer registers, TH2 and TL2, respectively.

A logic 0 at T2EX makes Timer 2 count down. The timer underflows when TH2 and TL2 equal the values stored in RCAP2H and RCAP2L. The underflow sets the TF2 bit and causes 0FFFFH to be reloaded into the timer registers.

The EXF2 bit toggles whenever Timer 2 overflows or underflows and can be used as a 17th bit of resolution. In this operating mode, EXF2 does not flag an interrupt.

Figure 6. Timer 2 Auto Reload Mode (DCEN = 0)

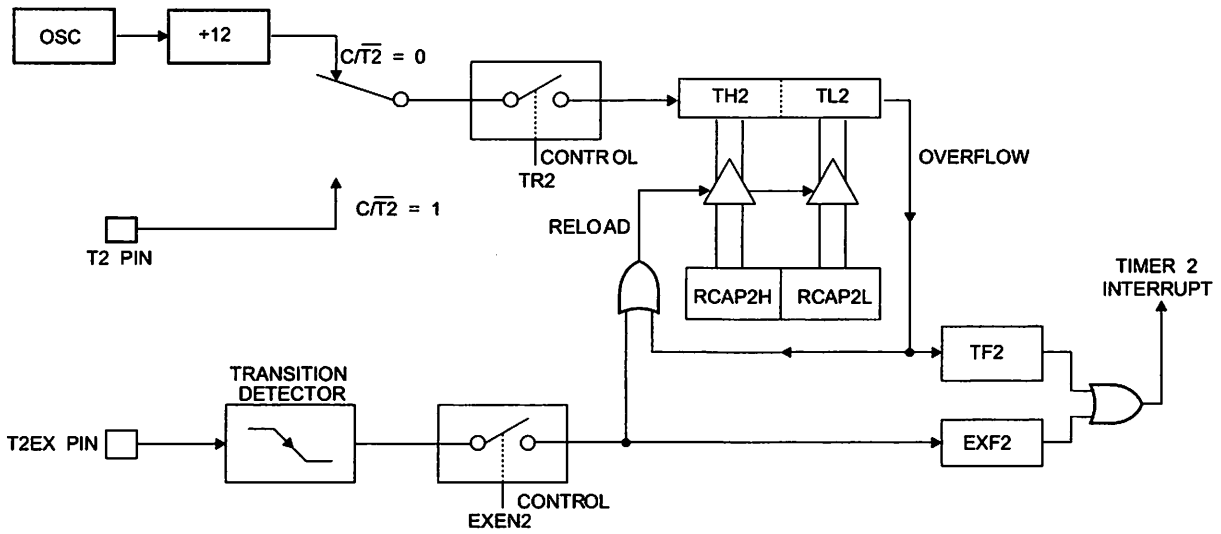


Table 4. T2MOD – Timer 2 Mode Control Register

T2MOD Address = 0C9H							Reset Value = XXXX XX00B	
Not Bit Addressable								
Bit	7	6	5	4	3	2	1	0
	-	-	-	-	-	-	T2OE	DCEN
Symbol	Function							
	Not implemented, reserved for future							
OE	Timer 2 Output Enable bit							
DCEN	When set, this bit allows Timer 2 to be configured as an up/down counter							

Figure 7. Timer 2 Auto Reload Mode (DCEN = 1)

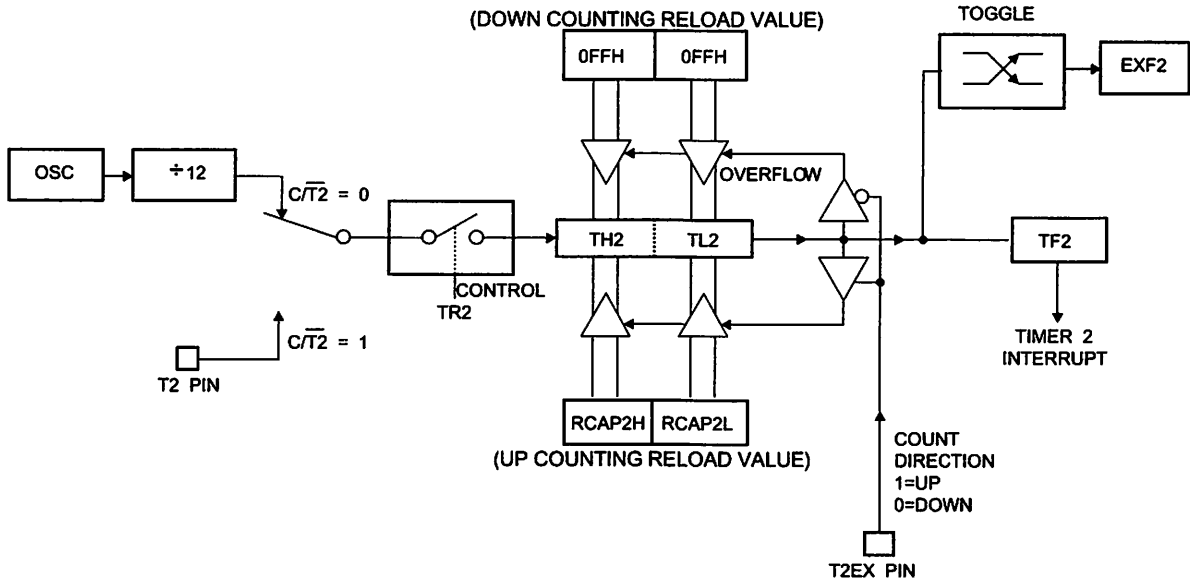
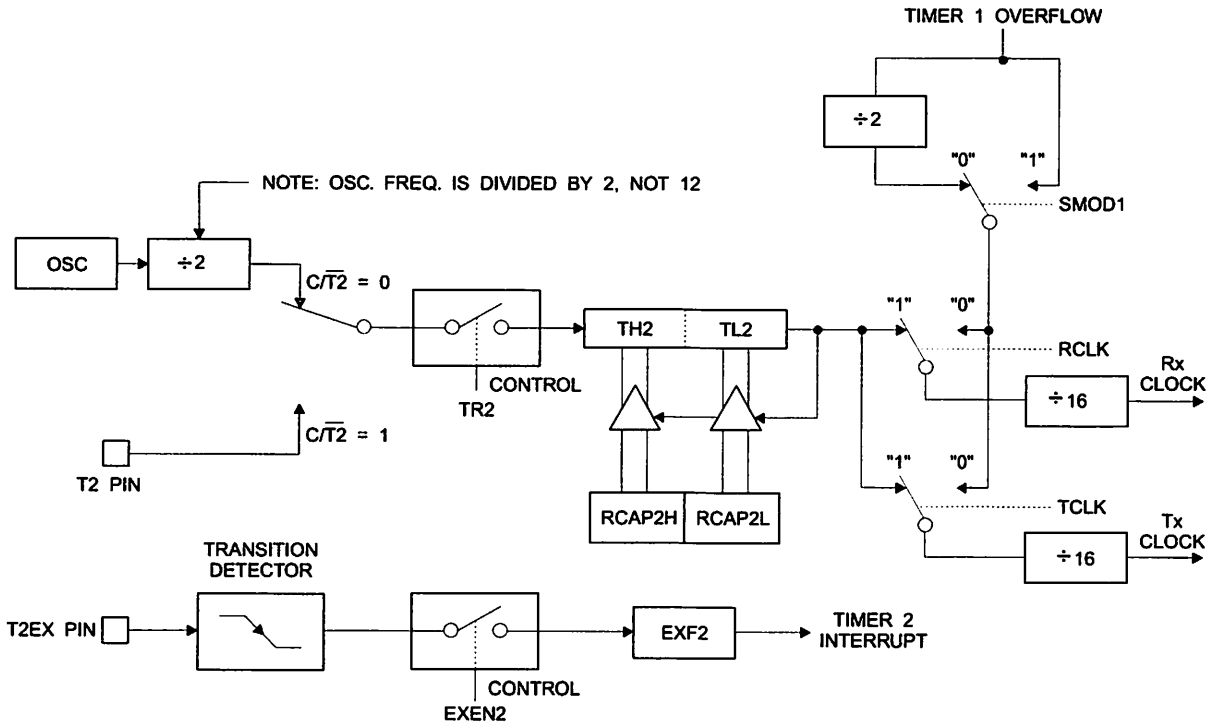
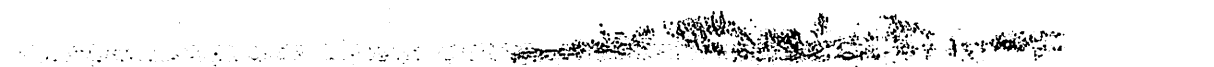
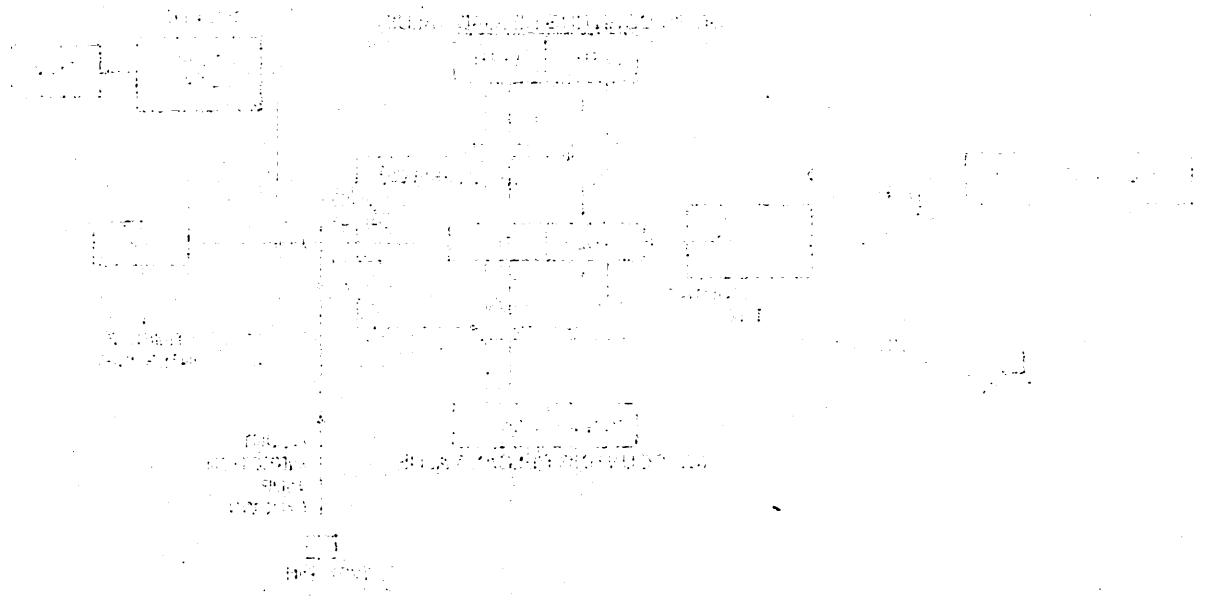


Figure 8. Timer 2 in Baud Rate Generator Mode





Baud Rate Generator

Timer 2 is selected as the baud rate generator by setting RCLK and/or TCLK in T2CON (Table 2). Note that the baud rates for transmit and receive can be different if Timer 2 is used for the receiver or transmitter and Timer 1 is used for the other function. Setting RCLK and/or TCLK puts Timer 2 into its baud rate generator mode, as shown in Figure 8.

In baud rate generator mode is similar to the auto-reload mode, in that a rollover in TH2 causes the Timer 2 registers to be reloaded with the 16-bit value in registers RCAP2H and RCAP2L, which are preset by software.

Baud rates in Modes 1 and 3 are determined by Timer 2 overflow rate according to the following equation.

$$\text{Modes 1 and 3 Baud Rates} = \frac{\text{Timer 2 Overflow Rate}}{16}$$

Timer 2 can be configured for either timer or counter operation. In most applications, it is configured for timer operation (CP/T2 = 0). The timer operation is different for Timer 2 when it is used as a baud rate generator. Normally, as a timer, it increments every machine cycle (at 1/12 the oscillator frequency). As a baud rate generator, however, it

increments every state time (at 1/2 the oscillator frequency). The baud rate formula is given below.

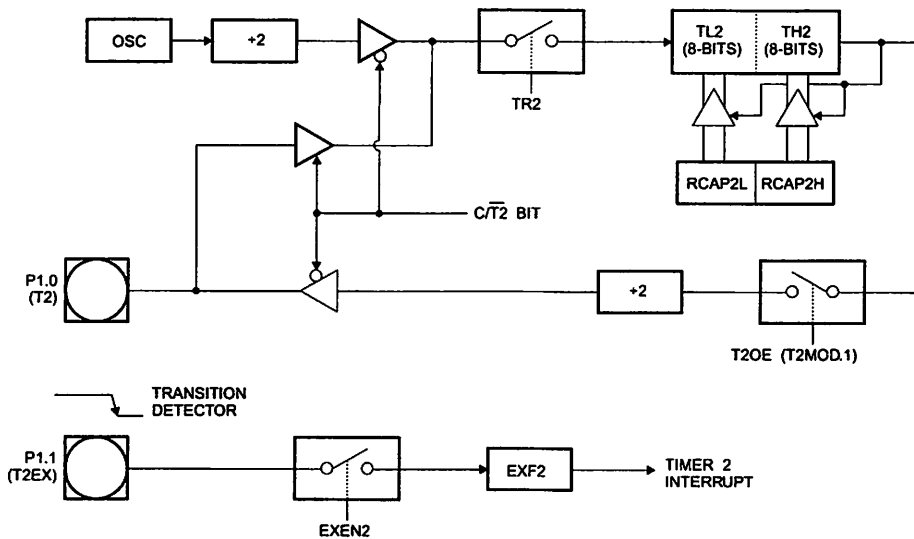
$$\frac{\text{Modes 1 and 3}}{\text{Baud Rate}} = \frac{\text{Oscillator Frequency}}{32 \times [65536 - \text{RCAP2H}, \text{RCAP2L}]}$$

where (RCAP2H, RCAP2L) is the content of RCAP2H and RCAP2L taken as a 16-bit unsigned integer.

Timer 2 as a baud rate generator is shown in Figure 8. This figure is valid only if RCLK or TCLK = 1 in T2CON. Note that a rollover in TH2 does not set TF2 and will not generate an interrupt. Note too, that if EXEN2 is set, a 1-to-0 transition in T2EX will set EXF2 but will not cause a reload from (RCAP2H, RCAP2L) to (TH2, TL2). Thus, when Timer 2 is in use as a baud rate generator, T2EX can be used as an extra external interrupt.

Note that when Timer 2 is running (TR2 = 1) as a timer in the baud rate generator mode, TH2 or TL2 should not be read from or written to. Under these conditions, the Timer is incremented every state time, and the results of a read or write may not be accurate. The RCAP2 registers may be read but should not be written to, because a write might overlap a reload and cause write and/or reload errors. The timer should be turned off (clear TR2) before accessing the Timer 2 or RCAP2 registers.

Figure 9. Timer 2 in Clock-Out Mode



Programmable Clock Out

A 50% duty cycle clock can be programmed to come out on pin 10, as shown in Figure 9. This pin, besides being a regular I/O pin, has two alternate functions. It can be programmed to input the external clock for Timer/Counter 2 or output a 50% duty cycle clock ranging from 61 Hz to 4095 Hz at a 16 MHz operating frequency.

To configure the Timer/Counter 2 as a clock generator, bit 7 (T2CON.1) must be cleared and bit T2OE (T2MOD.1) must be set. Bit TR2 (T2CON.2) starts and stops the timer.

The clock-out frequency depends on the oscillator frequency and the reload value of Timer 2 capture registers (RCAP2H, RCAP2L), as shown in the following equation.

$$\text{Clock-Out Frequency} = \frac{\text{Oscillator Frequency}}{4 \times [65536 - (\text{RCAP2H}, \text{RCAP2L})]}$$

In clock-out mode, Timer 2 roll-overs will not generate an interrupt. This behavior is similar to when Timer 2 is used as a baud-rate generator. It is possible to use Timer 2 as a baud-rate generator and a clock generator simultaneously. Note, however, that the baud-rate and clock-out frequencies cannot be determined independently from one another since they both use RCAP2H and RCAP2L.

Interrupts

The AT89S52 has a total of six interrupt vectors: two external interrupts (INT0 and INT1), three timer interrupts (Timer 0, 1, and 2), and the serial port interrupt. These interrupts are all shown in Figure 10.

Each of these interrupt sources can be individually enabled or disabled by setting or clearing a bit in Special Function Register IE. IE also contains a global disable bit, EA, which enables all interrupts at once.

Note that Table 5 shows that bit position IE.6 is unimplemented. In the AT89S52, bit position IE.5 is also unimplemented. User software should not write 1s to these bit positions, since they may be used in future AT89 products.

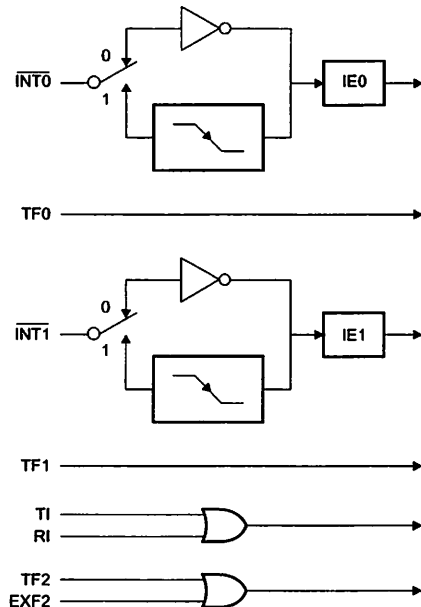
Timer 2 interrupt is generated by the logical OR of bits TF2 and EXF2 in register T2CON. Neither of these flags is cleared by hardware when the service routine is vectored to. In fact, the service routine may have to determine whether it was TF2 or EXF2 that generated the interrupt, and that bit will have to be cleared in software.

Timer 0 and Timer 1 flags, TF0 and TF1, are set at the end of the cycle in which the timers overflow. The values are then polled by the circuitry in the next cycle. However, the Timer 2 flag, TF2, is set at S2P2 and is polled in the next cycle in which the timer overflows.

Table 5. Interrupt Enable (IE) Register

(MSB)								(LSB)
EA	-	ET2	ES	ET1	EX1	ET0	EX0	
Enable Bit = 1 enables the interrupt.								
Enable Bit = 0 disables the interrupt.								
Symbol	Position	Function						
EA	IE.7	Disables all interrupts. If EA = 0, no interrupt is acknowledged. If EA = 1, each interrupt source is individually enabled or disabled by setting or clearing its enable bit.						
-	IE.6	Reserved.						
ET2	IE.5	Timer 2 interrupt enable bit.						
ES	IE.4	Serial Port interrupt enable bit.						
ET1	IE.3	Timer 1 interrupt enable bit.						
EX1	IE.2	External interrupt 1 enable bit.						
ET0	IE.1	Timer 0 interrupt enable bit.						
EX0	IE.0	External interrupt 0 enable bit.						
User software should never write 1s to unimplemented bits, because they may be used in future AT89 products.								

Figure 10. Interrupt Sources



Oscillator Characteristics

XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier that can be configured for use as an on-chip oscillator, as shown in Figure 11. Either a quartz crystal or ceramic resonator may be used. To drive the oscillator from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven, as shown in Figure 12. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

Idle Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special function registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

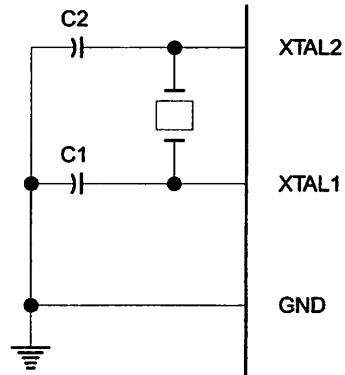
When idle mode is terminated by a hardware reset, the device normally resumes program execution from where it left off, up to two machine cycles before the external reset algorithm takes control. On-chip hardware bits access to internal RAM in this event, but access to port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when idle mode is terminated by a reset, the instruction following the one that invokes idle mode should not write to a port pin or to external memory.

Power-down Mode

In Power-down mode, the oscillator is stopped, and the instruction that invokes Power-down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the Power-down mode is terminated. Exit from Power-down mode can be initiated either by a hardware reset or by an enabled external interrupt. A reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before V_{CC} is restored to its normal operating level and must be held

active long enough to allow the oscillator to restart and stabilize.

Figure 11. Oscillator Connections



Note: C1, C2 = 30 pF ± 10 pF for Crystals
= 40 pF ± 10 pF for Ceramic Resonators

Figure 12. External Clock Drive Configuration

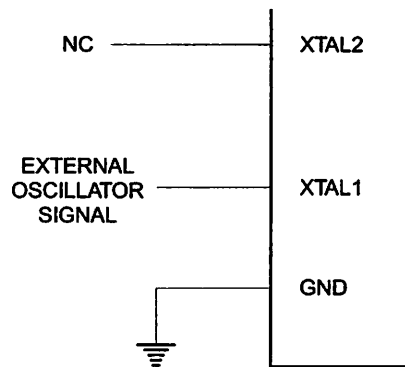


Table 6. Status of External Pins During Idle and Power-down Modes

Mode	Program Memory	ALE	PSEN	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power-down	Internal	0	0	Data	Data	Data	Data
Power-down	External	0	0	Float	Data	Data	Data



Program Memory Lock Bits

The AT89S52 has three lock bits that can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the following table.

Table 7. Lock Bit Protection Modes

	Program Lock Bits			Protection Type
	LB1	LB2	LB3	
1	U	U	U	No program lock features
2	P	U	U	MOV _C instructions executed from external program memory are disabled from fetching code bytes from internal memory, \overline{EA} is sampled and latched on reset, and further programming of the Flash memory is disabled
3	P	P	U	Same as mode 2, but verify is also disabled
4	P	P	P	Same as mode 3, but external execution is also disabled

When lock bit 1 is programmed, the logic level at the \overline{EA} pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random value and holds that value until reset is activated. The latched value of \overline{EA} must agree with the current logic level at that pin in order for the device to function properly.

Programming the Flash – Parallel Mode

The AT89S52 is shipped with the on-chip Flash memory ready to be programmed. The programming interface provides a high-voltage (12-volt) program enable signal and is compatible with conventional third-party Flash or ROM programmers.

The AT89S52 code memory array is programmed byte-by-byte.

Programming Algorithm: Before programming the AT89S52, the address, data, and control signals should be set up according to the Flash programming mode table and Figures 13 and 14. To program the AT89S52, take the following steps:

1. Input the desired memory location on the address lines.

2. Input the appropriate data byte on the data lines.

3. Activate the correct combination of control signals.

4. Raise \overline{EA}/V_{PP} to 12V.

5. Pulse ALE/ \overline{PROG} once to program a byte in the Flash array or the lock bits. The byte-write cycle is self-timed and typically takes no more than 50 μ s.

Repeat steps 1 through 5, changing the address and data for the entire array or until the end of the object file is reached.

Data Polling: The AT89S52 features \overline{Data} Polling to indicate the end of a byte write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written data on P0.7. Once the write cycle has been completed, true data is valid on all outputs, and the next cycle may begin. \overline{Data} Polling may begin any time after a write cycle has been initiated.

Ready/Busy: The progress of byte programming can also be monitored by the RDY/ \overline{BSY} output signal. P3.0 is pulled low after ALE goes high during programming to indicate BUSY. P3.0 is pulled high again when programming is done to indicate READY.

Program Verify: If lock bits LB1 and LB2 have not been programmed, the programmed code data can be read back via the address and data lines for verification. The status of the individual lock bits can be verified directly by reading them back.

Reading the Signature Bytes: The signature bytes are read by the same procedure as a normal verification of locations 000H, 100H, and 200H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows.

(000H) = 1EH indicates manufactured by Atmel

(100H) = 52H indicates 89S52

(200H) = 06H

Chip Erase: In the parallel programming mode, a chip erase operation is initiated by using the proper combination of control signals and by pulsing ALE/ \overline{PROG} low for a duration of 200 ns - 500 ns.

In the serial programming mode, a chip erase operation is initiated by issuing the Chip Erase instruction. In this mode, chip erase is self-timed and takes about 500 ms.

During chip erase, a serial read from any address location will return 00H at the data output.

Programming the Flash – Serial Mode

The Code memory array can be programmed using the serial ISP interface while RST is pulled to V_{CC} . The serial interface consists of pins SCK, MOSI (input) and MISO (output). After RST is set high, the Programming Enable instruction needs to be executed first before other operations can be executed. Before a reprogramming sequence can occur, a Chip Erase operation is required.

The Chip Erase operation turns the content of every memory location in the Code array into FFH.

Either an external system clock can be supplied at pin XTAL1 or a crystal needs to be connected across pins XTAL1 and XTAL2. The maximum serial clock (SCK)

frequency should be less than 1/16 of the crystal frequency. With a 33 MHz oscillator clock, the maximum SCK frequency is 2 MHz.

Serial Programming Algorithm

program and verify the AT89S52 in the serial programming mode, the following sequence is recommended:

Power-up sequence:

Apply power between VCC and GND pins.

Set RST pin to "H".

If a crystal is not connected across pins XTAL1 and XTAL2, apply a 3 MHz to 33 MHz clock to XTAL1 pin and wait for at least 10 milliseconds.

Enable serial programming by sending the Programming Enable serial instruction to pin MOSI/P1.5. The frequency of the shift clock supplied at pin SCK/P1.7 needs to be less than the CPU clock at XTAL1 divided by 16.

The Code array is programmed one byte at a time by supplying the address and data together with the

appropriate Write instruction. The write cycle is self-timed and typically takes less than 1 ms at 5V.

- Any memory location can be verified by using the Read instruction which returns the content at the selected address at serial output MISO/P1.6.
- At the end of a programming session, RST can be set low to commence normal device operation.

Power-off sequence (if needed):

Set XTAL1 to "L" (if a crystal is not used).

Set RST to "L".

Turn V_{CC} power off.

Data Polling: The Data Polling feature is also available in the serial mode. In this mode, during a write cycle an attempted read of the last byte written will result in the complement of the MSB of the serial output byte on MISO.

Serial Programming Instruction Set

The Instruction Set for Serial Programming follows a 4-byte protocol and is shown in Table 10.



Programming Interface – Parallel Mode

Every code byte in the Flash array can be programmed by using the appropriate combination of control signals. The operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

Table 8. Flash Programming Modes

Mode	V _{CC}	RST	PSEN	ALE/ PROG	EA/ V _{PP}	P2.6	P2.7	P3.3	P3.6	P3.7	P0.7-0 Data	P2.4-0	P1.7-0
												Address	
Write Code Data	5V	H	L		12V	L	H	H	H	H	D _{IN}	A12-8	A7-0
Read Code Data	5V	H	L	H	H	L	L	L	H	H	D _{OUT}	A12-8	A7-0
Write Lock Bit 1	5V	H	L		12V	H	H	H	H	H	X	X	X
Write Lock Bit 2	5V	H	L		12V	H	H	H	L	L	X	X	X
Write Lock Bit 3	5V	H	L		12V	H	L	H	H	L	X	X	X
Read Lock Bits 2, 3	5V	H	L	H	H	H	H	L	H	L	P0.2, P0.3, P0.4	X	X
Chip Erase	5V	H	L		12V	H	L	H	L	L	X	X	X
Read Atmel ID	5V	H	L	H	H	L	L	L	L	L	1EH	X 0000	00H
Read Device ID	5V	H	L	H	H	L	L	L	L	L	52H	X 0001	00H
Read Device ID	5V	H	L	H	H	L	L	L	L	L	06H	X 0010	00H

- Notes:
1. Each PROG pulse is 200 ns - 500 ns for Chip Erase.
 2. Each PROG pulse is 200 ns - 500 ns for Write Code Data.
 3. Each PROG pulse is 200 ns - 500 ns for Write Lock Bits.
 4. RDY/BSY signal is output on P3.0 during programming.
 5. X = don't care.

Figure 13. Programming the Flash Memory (Parallel Mode)

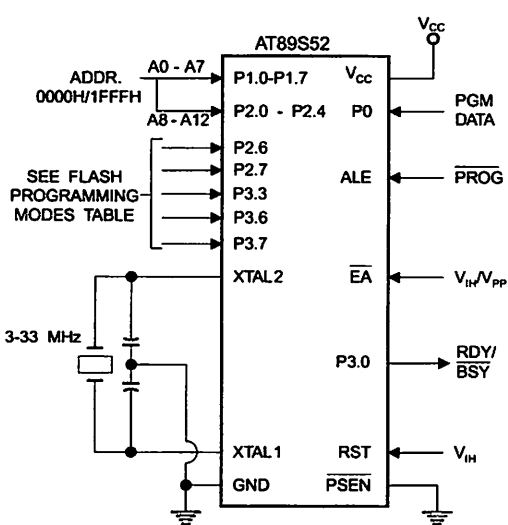
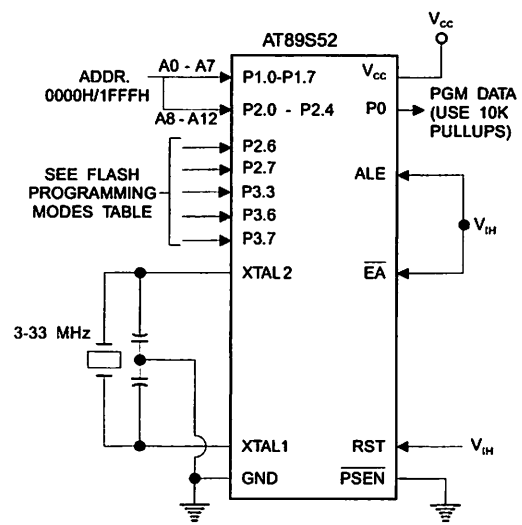


Figure 14. Verifying the Flash Memory (Parallel Mode)



AT89S52

Flash Programming and Verification Characteristics (Parallel Mode)

$T = 20^{\circ}\text{C}$ to 30°C , $V_{CC} = 4.5$ to 5.5V

Symbol	Parameter	Min	Max	Units
V_{PP}	Programming Supply Voltage	11.5	12.5	V
I_{PP}	Programming Supply Current		10	mA
I_{CC}	V_{CC} Supply Current		30	mA
f_{CLCL}	Oscillator Frequency	3	33	MHz
t_{AVGL}	Address Setup to $\overline{\text{PROG}}$ Low	$48t_{CLCL}$		
t_{GHAX}	Address Hold After $\overline{\text{PROG}}$	$48t_{CLCL}$		
t_{DVGL}	Data Setup to $\overline{\text{PROG}}$ Low	$48t_{CLCL}$		
t_{GHDX}	Data Hold After $\overline{\text{PROG}}$	$48t_{CLCL}$		
t_{EHS}	P2.7 (ENABLE) High to V_{PP}	$48t_{CLCL}$		
t_{VPPGL}	V_{PP} Setup to $\overline{\text{PROG}}$ Low	10		μs
t_{VPPSL}	V_{PP} Hold After $\overline{\text{PROG}}$	10		μs
t_{GLGH}	$\overline{\text{PROG}}$ Width	0.2	1	μs
t_{AVQV}	Address to Data Valid		$48t_{CLCL}$	
t_{AVQV}	$\overline{\text{ENABLE}}$ Low to Data Valid		$48t_{CLCL}$	
t_{EQZ}	Data Float After $\overline{\text{ENABLE}}$	0	$48t_{CLCL}$	
t_{EHL}	$\overline{\text{PROG}}$ High to $\overline{\text{BUSY}}$ Low		1.0	μs
t_{WC}	Byte Write Cycle Time		50	μs

Figure 15. Flash Programming and Verification Waveforms – Parallel Mode

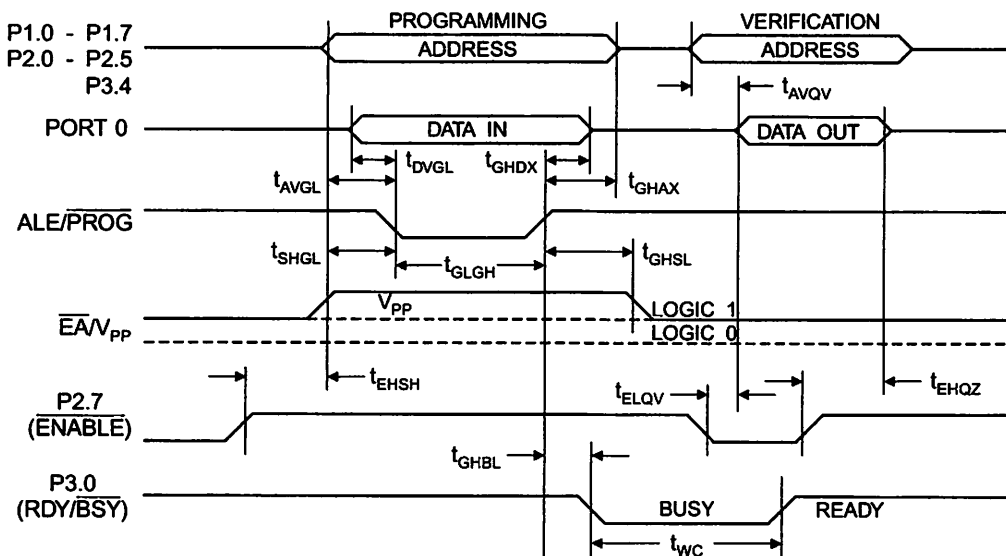
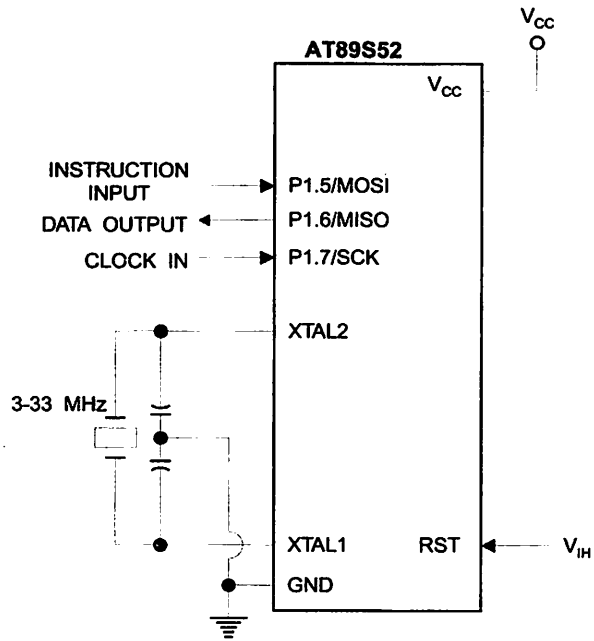


Figure 16. Flash Memory Serial Downloading



Flash Programming and Verification Waveforms – Serial Mode

Figure 17. Serial Programming Waveforms

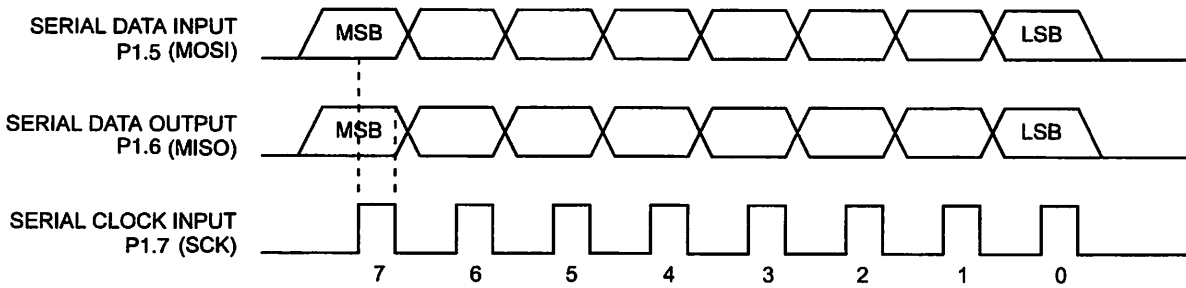


Table 9. Serial Programming Instruction Set

Instruction	Instruction Format				Operation
	Byte 1	Byte 2	Byte 3	Byte 4	
Programming Enable	1010 1100	0101 0011	xxxx xxxx	xxxx xxxx 0110 1001 (Output)	Enable Serial Programming while RST is high
Chip Erase	1010 1100	100x xxxx	xxxx xxxx	xxxx xxxx	Chip Erase Flash memory array
Read Program Memory (Byte Mode)	0010 0000	xxx A12 A11 A10 A9 A8	A7 A6 A5 A4 A3 A2 A1 A0	D7 D6 D5 D4 D3 D2 D1 D0	Read data from Program memory in the byte mode
Write Program Memory (Byte Mode)	0100 0000	xxx A12 A11 A10 A9 A8	A7 A6 A5 A4 A3 A2 A1 A0	D7 D6 D5 D4 D3 D2 D1 D0	Write data to Program memory in the byte mode
Write Lock Bits ⁽²⁾	1010 1100	1110 00 B1 B2	xxxx xxxx	xxxx xxxx	Write Lock bits. See Note (2).
Read Lock Bits	0010 0100	xxxx xxxx	xxxx xxxx	xx LB3 LB2 LB1 xx	Read back current status of the lock bits (a programmed lock bit reads back as a '1')
Read Signature Bytes ⁽¹⁾	0010 1000	xxx A5 A4 A3 A2 A1 A0	xxx xxxx	Signature Byte	Read Signature Byte
Read Program Memory (Page Mode)	0011 0000	xxx A12 A11 A10 A9 A8	Byte 0	Byte 1... Byte 255	Read data from Program memory in the Page Mode (256 bytes)
Write Program Memory (Page Mode)	0101 0000	xxx A12 A11 A10 A9 A8	Byte 0	Byte 1... Byte 255	Write data to Program memory in the Page Mode (256 bytes)

Notes: 1. The signature bytes are not readable in Lock Bit Modes 3 and 4.

2. B1 = 0, B2 = 0 → Mode 1, no lock protection
- B1 = 0, B2 = 1 → Mode 2, lock bit 1 activated
- B1 = 1, B2 = 0 → Mode 3, lock bit 2 activated
- B1 = 1, B2 = 1 → Mode 4, lock bit 3 activated

Each of the lock bits needs to be activated sequentially before Mode 4 can be executed.

When the Reset signal is high, SCK should be low for at least 64 system clocks before it goes high to clock in the enable command bytes. No pulsing of Reset signal is necessary. SCK should be no faster than 1/16 of the system clock at the start of the command.

For Page Read/Write, the data always starts from byte 0 to 255. After the command byte and upper address byte are latched, each byte thereafter is treated as data until all 256 bytes are shifted in/out. Then the next instruction will be ready to be decoded.

Serial Programming Characteristics

Figure 18. Serial Programming Timing

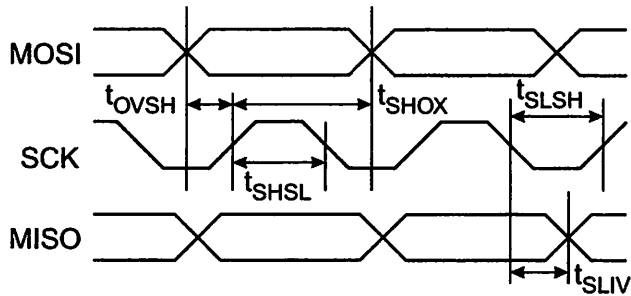


Table 10. Serial Programming Characteristics, $T_A = -40^\circ\text{C}$ to 85°C , $V_{CC} = 4.0 - 5.5\text{V}$ (Unless otherwise noted)

Symbol	Parameter	Min	Typ	Max	Units
CLCL	Oscillator Frequency	0		33	MHz
CL	Oscillator Period	30			ns
ISL	SCK Pulse Width High	$2 t_{CLCL}$			ns
SH	SCK Pulse Width Low	$2 t_{CLCL}$			ns
OVSH	MOSI Setup to SCK High	t_{CLCL}			ns
IOX	MOSI Hold after SCK High	$2 t_{CLCL}$			ns
SLIV	SCK Low to MISO Valid	10	16	32	ns
WASE	Chip Erase Instruction Cycle Time			500	ms
WVC	Serial Byte Write Cycle Time			$64 t_{CLCL} + 400$	μs

Absolute Maximum Ratings*

Operating Temperature.....	-55°C to +125°C
Storage Temperature.....	-65°C to +150°C
Voltage on Any Pin with Respect to Ground	-1.0V to +7.0V
Maximum Operating Voltage	6.6V
Maximum Output Current.....	15.0 mA

*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

Characteristics

Values shown in this table are valid for $T_A = -40^\circ\text{C}$ to 85°C and $V_{CC} = 4.0\text{V}$ to 5.5V , unless otherwise noted.

Symbol	Parameter	Condition	Min	Max	Units
	Input Low Voltage	(Except \overline{EA})	-0.5	$0.2 V_{CC} - 0.1$	V
	Input Low Voltage (\overline{EA})		-0.5	$0.2 V_{CC} - 0.3$	V
	Input High Voltage	(Except XTAL1, RST)	$0.2 V_{CC} + 0.9$	$V_{CC} + 0.5$	V
	Input High Voltage	(XTAL1, RST)	$0.7 V_{CC}$	$V_{CC} + 0.5$	V
	Output Low Voltage ⁽¹⁾ (Ports 1,2,3)	$I_{OL} = 1.6 \text{ mA}$		0.45	V
	Output Low Voltage ⁽¹⁾ (Port 0, ALE, \overline{PSEN})	$I_{OL} = 3.2 \text{ mA}$		0.45	V
	Output High Voltage (Ports 1,2,3, ALE, \overline{PSEN})	$I_{OH} = -60 \mu\text{A}$, $V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -25 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -10 \mu\text{A}$	$0.9 V_{CC}$		V
	Output High Voltage (Port 0 in External Bus Mode)	$I_{OH} = -800 \mu\text{A}$, $V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -300 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -80 \mu\text{A}$	$0.9 V_{CC}$		V
	Logical 0 Input Current (Ports 1,2,3)	$V_{IN} = 0.45\text{V}$		-50	μA
	Logical 1 to 0 Transition Current (Ports 1,2,3)	$V_{IN} = 2\text{V}$, $V_{CC} = 5\text{V} \pm 10\%$		-650	μA
	Input Leakage Current (Port 0, \overline{EA})	$0.45 < V_{IN} < V_{CC}$		± 10	μA
RST	Reset Pulldown Resistor		10	30	$\text{K}\Omega$
	Pin Capacitance	Test Freq. = 1 MHz, $T_A = 25^\circ\text{C}$		10	pF
	Power Supply Current	Active Mode, 12 MHz		25	mA
		Idle Mode, 12 MHz		6.5	mA
	Power-down Mode ⁽¹⁾	$V_{CC} = 5.5\text{V}$		50	μA

- Notes:
- Under steady state (non-transient) conditions, I_{OL} must be externally limited as follows:
 Maximum I_{OL} per port pin: 10 mA
 Maximum I_{OL} per 8-bit port:
 Port 0: 26 mA Ports 1, 2, 3: 15 mA
 Maximum total I_{OL} for all output pins: 71 mA
 If I_{OL} exceeds the test condition, V_{OL} may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.
 - Minimum V_{CC} for Power-down is 2V.





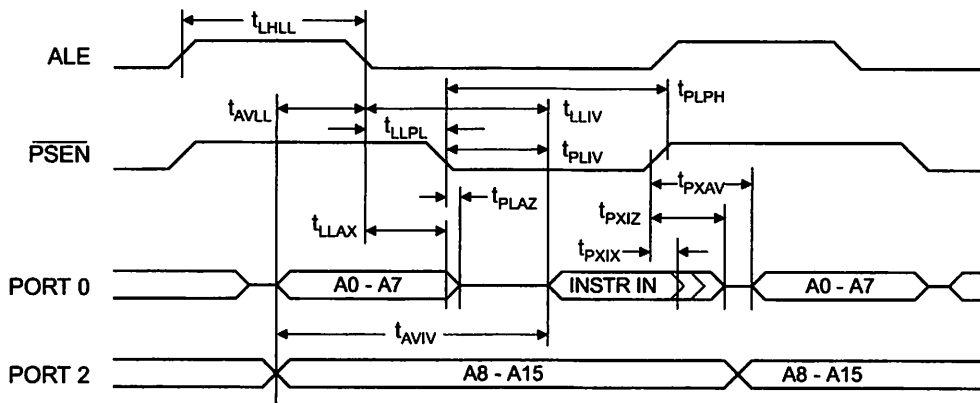
Characteristics

Under operating conditions, load capacitance for Port 0, ALE/PROG, and PSEN = 100 pF; load capacitance for all other ports = 80 pF.

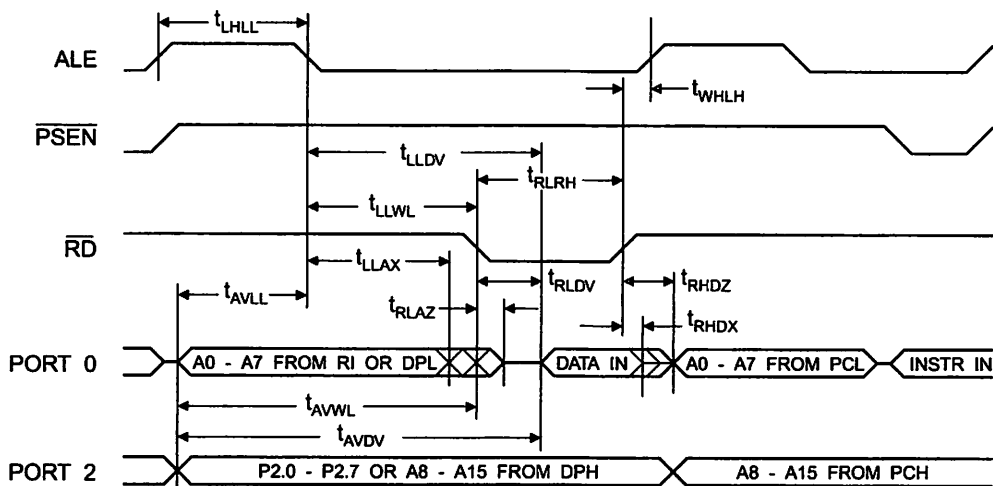
Internal Program and Data Memory Characteristics

Symbol	Parameter	12 MHz Oscillator		Variable Oscillator		Units
		Min	Max	Min	Max	
CLCL	Oscillator Frequency			0	33	MHz
ALL	ALE Pulse Width	127		$2t_{CLCL}-40$		ns
ALL	Address Valid to ALE Low	43		$t_{CLCL}-25$		ns
MAX	Address Hold After ALE Low	48		$t_{CLCL}-25$		ns
IV	ALE Low to Valid Instruction In		233		$4t_{CLCL}-65$	ns
PL	ALE Low to PSEN Low	43		$t_{CLCL}-25$		ns
PH	PSEN Pulse Width	205		$3t_{CLCL}-45$		ns
IV	PSEN Low to Valid Instruction In		145		$3t_{CLCL}-60$	ns
IX	Input Instruction Hold After PSEN	0		0		ns
IZ	Input Instruction Float After PSEN		59		$t_{CLCL}-25$	ns
AV	PSEN to Address Valid	75		$t_{CLCL}-8$		ns
IV	Address to Valid Instruction In		312		$5t_{CLCL}-80$	ns
AZ	PSEN Low to Address Float		10		10	ns
RH	RD Pulse Width	400		$6t_{CLCL}-100$		ns
WH	WR Pulse Width	400		$6t_{CLCL}-100$		ns
DV	RD Low to Valid Data In		252		$5t_{CLCL}-90$	ns
DX	Data Hold After RD	0		0		ns
DZ	Data Float After RD		97		$2t_{CLCL}-28$	ns
DV	ALE Low to Valid Data In		517		$8t_{CLCL}-150$	ns
DV	Address to Valid Data In		585		$9t_{CLCL}-165$	ns
VL	ALE Low to RD or WR Low	200	300	$3t_{CLCL}-50$	$3t_{CLCL}+50$	ns
WL	Address to RD or WR Low	203		$4t_{CLCL}-75$		ns
WX	Data Valid to WR Transition	23		$t_{CLCL}-30$		ns
WH	Data Valid to WR High	433		$7t_{CLCL}-130$		ns
IQX	Data Hold After WR	33		$t_{CLCL}-25$		ns
AZ	RD Low to Address Float		0		0	ns
ILH	RD or WR High to ALE High	43	123	$t_{CLCL}-25$	$t_{CLCL}+25$	ns

Internal Program Memory Read Cycle

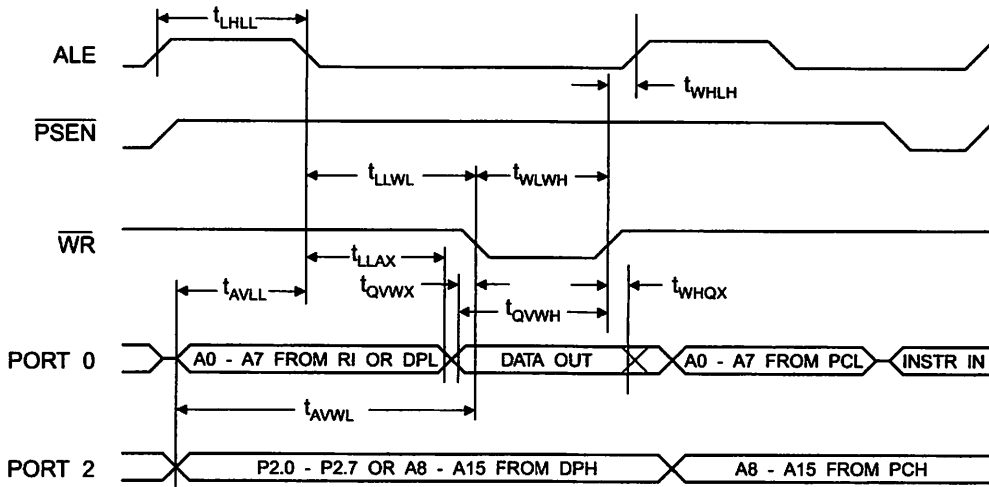


Internal Data Memory Read Cycle

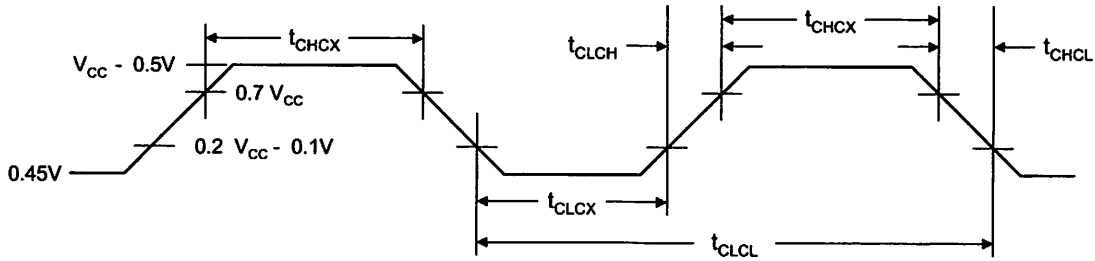




Internal Data Memory Write Cycle



Internal Clock Drive Waveforms



Internal Clock Drive

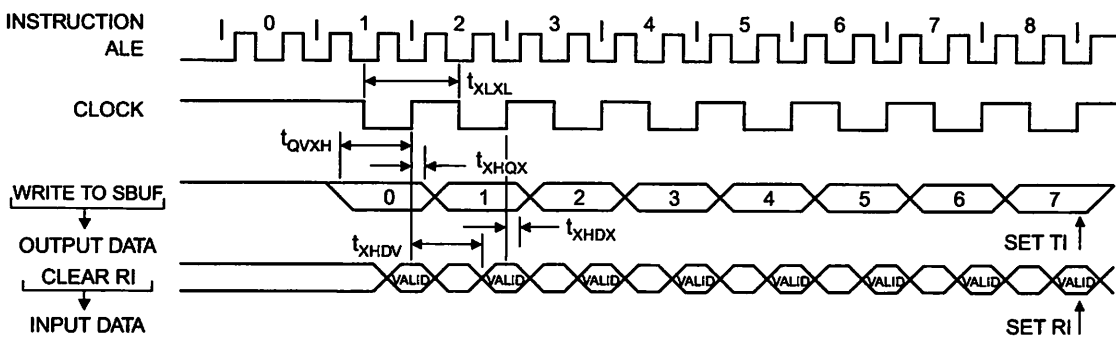
Symbol	Parameter	Min	Max	Units
CLCL	Oscillator Frequency	0	33	MHz
CL	Clock Period	30		ns
ICX	High Time	12		ns
CX	Low Time	12		ns
CH	Rise Time		5	ns
CL	Fall Time		5	ns

Serial Port Timing: Shift Register Mode Test Conditions

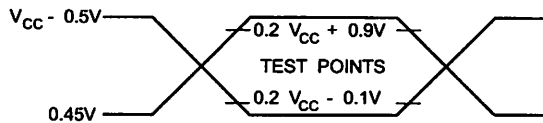
The values in this table are valid for $V_{CC} = 4.0V$ to $5.5V$ and Load Capacitance = 80 pF .

Symbol	Parameter	12 MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
t_{XL}	Serial Port Clock Cycle Time	1.0		$12t_{CLCL}$		μs
t_{QVXH}	Output Data Setup to Clock Rising Edge	700		$10t_{CLCL}-133$		ns
t_{XHQX}	Output Data Hold After Clock Rising Edge	50		$2t_{CLCL}-80$		ns
t_{XHDX}	Input Data Hold After Clock Rising Edge	0		0		ns
t_{XHDV}	Clock Rising Edge to Input Data Valid		700		$10t_{CLCL}-133$	ns

Shift Register Mode Timing Waveforms

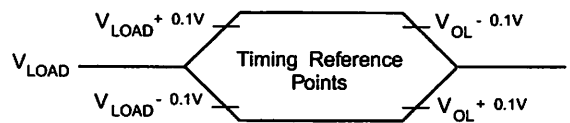


Testing Input/Output Waveforms⁽¹⁾



1. AC Inputs during testing are driven at $V_{CC} - 0.5V$ for a logic 1 and $0.45V$ for a logic 0. Timing measurements are made at V_{IH} min. for a logic 1 and V_{IL} max. for a logic 0.

Float Waveforms⁽¹⁾



- Note: 1. For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when a 100 mV change from the loaded V_{OH}/V_{OL} level occurs.



Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
24	4.0V to 5.5V	AT89S52-24AC	44A	Commercial (0° C to 70° C)
		AT89S52-24JC	44J	
		AT89S52-24PC	40P6	
		AT89S52-24AI	44A	Industrial (-40° C to 85° C)
		AT89S52-24JI	44J	
		AT89S52-24PI	40P6	
33	4.5V to 5.5V	AT89S52-33AC	44A	Commercial (0° C to 70° C)
		AT89S52-33JC	44J	
		AT89S52-33PC	40P6	

 = Preliminary Availability

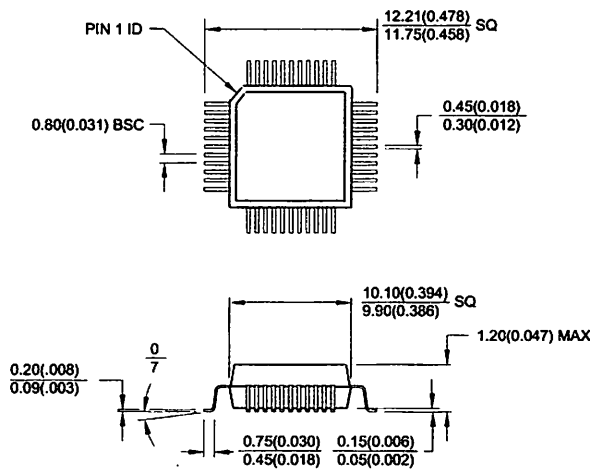
Package Type	
A	44-lead, Thin Plastic Gull Wing Quad Flatpack (TQFP)
J	44-lead, Plastic J-leaded Chip Carrier (PLCC)
P6	40-pin, 0.600" Wide, Plastic Dual Inline Package (PDIP)

AT89S52



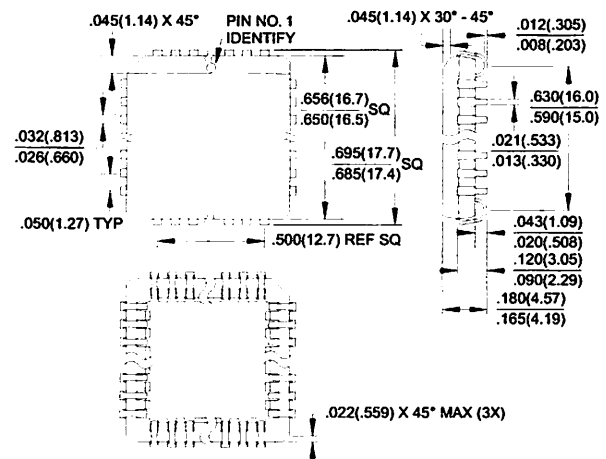
Packaging Information

44A, 44-lead, Thin (1.0 mm) Plastic Gull Wing Quad Flat Package (TQFP)
Dimensions in Millimeters and (Inches)*

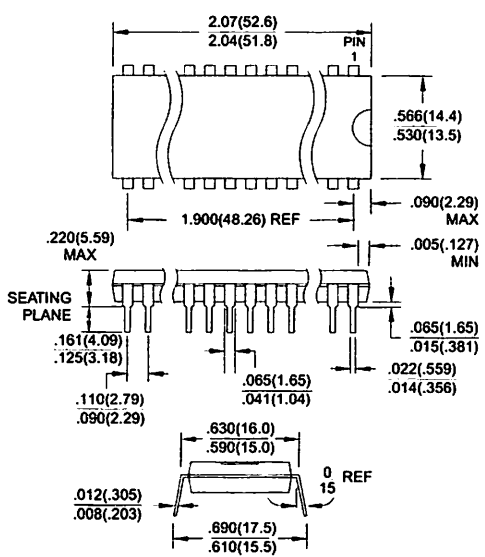


*Controlling dimension: millimeters

44J, 44-lead, Plastic J-leaded Chip Carrier (PLCC)
Dimensions in Inches and (Millimeters)



40P6, 40-pin, 0.600" Wide, Plastic Dual Inline Package (PDIP)
JEDEC STANDARD MS-011 AC
Dimensions in Inches and (Millimeters)



AT89S52



Atmel Headquarters

Corporate Headquarters
2325 Orchard Parkway
San Jose, CA 95131
TEL (408) 441-0311
FAX (408) 487-2600

Europe
Atmel SarL
Route des Arsenaux 41
Casa Postale 80
CH-1705 Fribourg
Switzerland
TEL (41) 26-426-5555
FAX (41) 26-426-5500

Asia
Atmel Asia, Ltd.
Room 1219
Chinachem Golden Plaza
77 Mody Road Tsimhatsui
East Kowloon
Hong Kong
TEL (852) 2721-9778
FAX (852) 2722-1369

Japan
Atmel Japan K.K.
9F, Tonetsu Shinkawa Bldg.
1-24-8 Shinkawa
Chuo-ku, Tokyo 104-0033
Japan
TEL (81) 3-3523-3551
FAX (81) 3-3523-7581

Atmel Product Operations

Atmel Colorado Springs
1150 E. Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906
TEL (719) 576-3300
FAX (719) 540-1759

Atmel Grenoble
Avenue de Rochepleine
BP 123
38521 Saint-Egreve Cedex, France
TEL (33) 4-7658-3000
FAX (33) 4-7658-3480

Atmel Heilbronn
Theresienstrasse 2
POB 3535
D-74025 Heilbronn, Germany
TEL (49) 71 31 67 25 94
FAX (49) 71 31 67 24 23

Atmel Nantes
La Chantrerie
BP 70602
44306 Nantes Cedex 3, France
TEL (33) 0 2 40 18 18 18
FAX (33) 0 2 40 18 19 60

Atmel Rousset
Zone Industrielle
13106 Rousset Cedex, France
TEL (33) 4-4253-6000
FAX (33) 4-4253-6001

Atmel Smart Card ICs
Scottish Enterprise Technology Park
East Kilbride, Scotland G75 0QR
TEL (44) 1355-357-000
FAX (44) 1355-242-743

Fax-on-Demand
North America:
1-(800) 292-8635
International:
1-(408) 441-0732

e-mail
literature@atmel.com

Web Site
<http://www.atmel.com>

BBS
1-(408) 436-4309

Atmel Corporation 2001.

Atmel Corporation makes no warranty for the use of its products, other than those expressly contained in the Company's standard warranty which is detailed in Atmel's Terms and Conditions located on the Company's web site. The Company assumes no responsibility for any errors which may appear in this document, reserves the right to change devices or specifications detailed herein at any time without notice, and does not make any commitment to update the information contained herein. No licenses to patents or other intellectual property of Atmel are granted by the Company in connection with the sale of Atmel products, expressly or by implication. Atmel's products are not authorized for use as critical components in life support devices or systems.

Atmel® is the registered trademark of Atmel.

Intel® is the registered trademark of Intel Corporation. Terms and product names in this document may be trademarks of others.



Printed on recycled paper.

Rev.1919A-07/01/hxM



6-Pin DIP Random-Phase Optoisolators Triac Driver Output (400 Volts Peak)

The MOC3020 Series consists of gallium arsenide infrared emitting diodes, optically coupled to a silicon bilateral switch.

To order devices that are tested and marked per VDE 0884 requirements, the suffix "V" must be included at end of part number. VDE 0884 is a test option. They are designed for applications requiring isolated triac triggering.

Recommended for 115/240 Vac(rms) Applications:

- Solenoid/Valve Controls
- Lamp Ballasts
- Interfacing Microprocessors to 115 Vac Peripherals
- Motor Controls
- Static ac Power Switch
- Solid State Relays
- Incandescent Lamp Dimmers

MAXIMUM RATINGS (T_A = 25°C unless otherwise noted)

Rating	Symbol	Value	Unit
INFRARED EMITTING DIODE			
Reverse Voltage	V _R	3	Volts
Forward Current — Continuous	I _F	60	mA
Total Power Dissipation @ T _A = 25°C Negligible Power in Triac Driver Derate above 25°C	P _D	100 1.33	mW mW/°C
OUTPUT DRIVER			
Off-State Output Terminal Voltage	V _{ORM}	400	Volts
Peak Repetitive Surge Current (PW = 1 ms, 120 pps)	I _{TSM}	1	A
Total Power Dissipation @ T _A = 25°C Derate above 25°C	P _D	300 4	mW mW/°C
TOTAL DEVICE			
Isolation Surge Voltage ⁽¹⁾ (Peak ac Voltage, 60 Hz, 1 Second Duration)	V _{ISO}	7500	Vac(pk)
Total Power Dissipation @ T _A = 25°C Derate above 25°C	P _D	330 4.4	mW mW/°C
Junction Temperature Range	T _J	-40 to +100	°C
Ambient Operating Temperature Range ⁽²⁾	T _A	-40 to +85	°C
Storage Temperature Range ⁽²⁾	T _{stg}	-40 to +150	°C
Soldering Temperature (10 s)	T _L	260	°C

Isolation surge voltage, V_{ISO}, is an internal device dielectric breakdown rating. For this test, Pins 1 and 2 are common, and Pins 4, 5 and 6 are common. Refer to Quality and Reliability Section in Opto Data Book for information on test conditions.

Preferred devices are Motorola recommended choices for future use and best overall value. Global Optoisolator is a trademark of Motorola, Inc.

REV 1

© Motorola, Inc. 1995

MOC3021
[IFT = 15 mA Max]
MOC3022
[IFT = 10 mA Max]
MOC3023*
[IFT = 5 mA Max]
*Motorola Preferred Device

STYLE 6 PLASTIC

STANDARD THRU HOLE
CASE 730A-04

SCHEMATIC

1. ANODE
2. CATHODE
3. NC
4. MAIN TERMINAL
5. SUBSTRATE
DO NOT CONNECT
6. MAIN TERMINAL



MOC3021 MOC3022 MOC3023

ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
INPUT LED					
Reverse Leakage Current ($V_R = 3\text{ V}$)	I_R	—	0.05	100	μA
Forward Voltage ($I_F = 10\text{ mA}$)	V_F	—	1.15	1.5	Volts
OUTPUT DETECTOR ($I_F = 0$ unless otherwise noted)					
Peak Blocking Current, Either Direction (Rated $V_{DRM}^{(1)}$)	I_{DRM}	—	10	100	nA
Peak On-State Voltage, Either Direction ($I_{TM} = 100\text{ mA Peak}$)	V_{TM}	—	1.8	3	Volts
Critical Rate of Rise of Off-State Voltage (Figure 7, Note 2)	dv/dt	—	10	—	$\text{V}/\mu\text{s}$
COUPLED					
LED Trigger Current, Current Required to Latch Output (Main Terminal Voltage = 3 V ⁽³⁾)	I_{FT}				mA
		MOC3021	—	8	15
		MOC3022	—	—	10
		MOC3023	—	—	5
Holding Current, Either Direction	I_H	—	100	—	μA

- Test voltage must be applied within dv/dt rating.
- This is static dv/dt . See Figure 7 for test circuit. Commutating dv/dt is a function of the load-driving thyristor(s) only.
- All devices are guaranteed to trigger at an I_F value less than or equal to max I_{FT} . Therefore, recommended operating I_F lies between max I_{FT} (15 mA for MOC3021, 10 mA for MOC3022, 5 mA for MOC3023) and absolute max I_F (60 mA).

TYPICAL ELECTRICAL CHARACTERISTICS

$T_A = 25^\circ\text{C}$

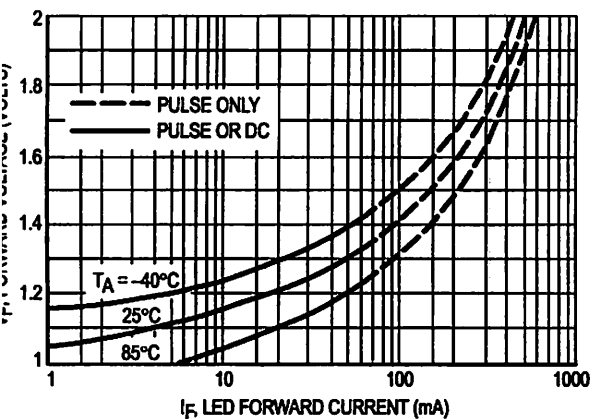


Figure 1. LED Forward Voltage versus Forward Current

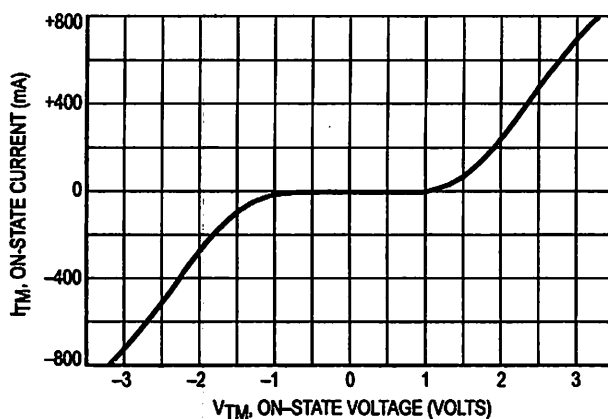


Figure 2. On-State Characteristics

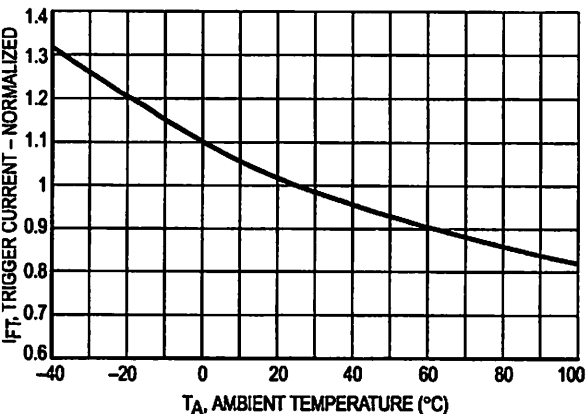


Figure 3. Trigger Current versus Temperature

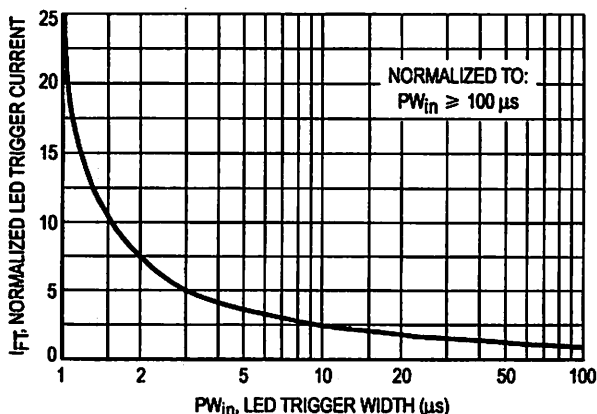


Figure 4. LED Current Required to Trigger versus LED Pulse Width

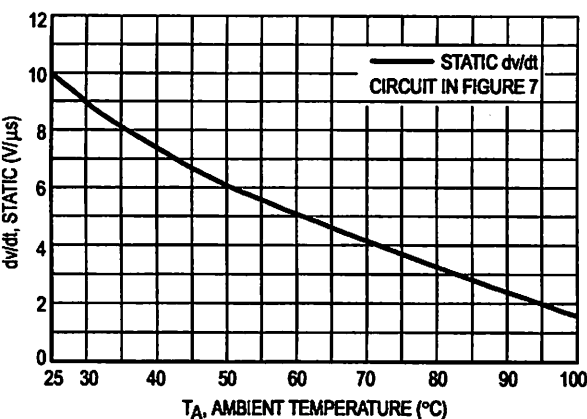


Figure 5. dv/dt versus Temperature

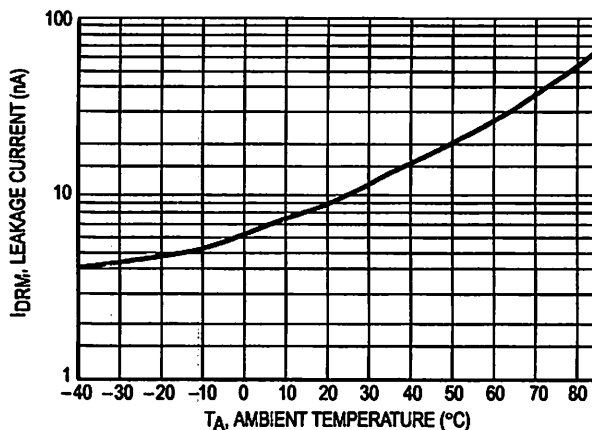


Figure 6. Leakage Current, IDRM versus Temperature

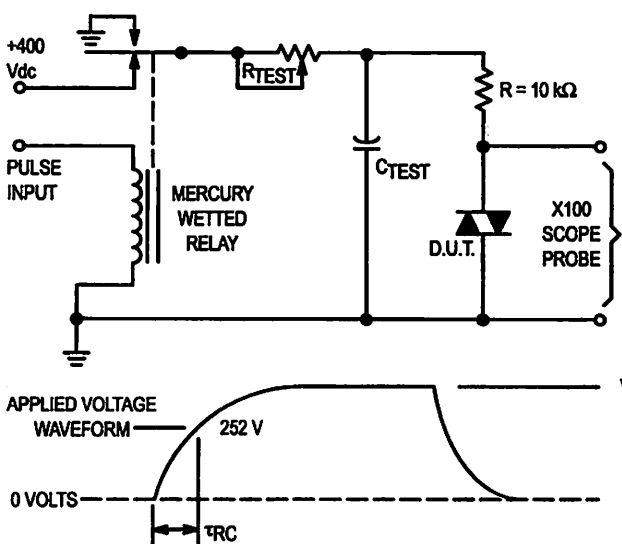
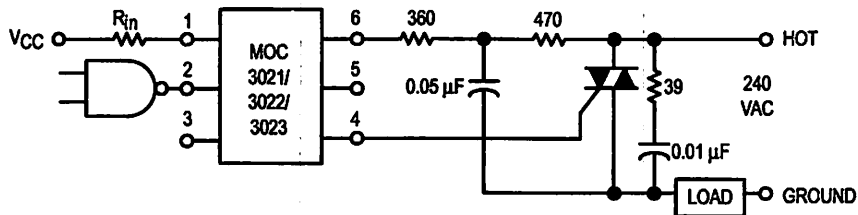


Figure 7. Static dv/dt Test Circuit

1. The mercury wetted relay provides a high speed repeated pulse to the D.U.T.
2. 100x scope probes are used, to allow high speeds and voltages.
3. The worst-case condition for static dv/dt is established by triggering the D.U.T. with a normal LED input current, then removing the current. The variable R_{TEST} allows the dv/dt to be gradually increased until the D.U.T. continues to trigger in response to the applied voltage pulse, even after the LED current has been removed. The dv/dt is then decreased until the D.U.T. stops triggering. τ_{RC} is measured at this point and recorded.

MOC3021 MOC3022 MOC3023



This optoisolator should not be used to drive a load directly. It is intended to be a trigger device only.

Additional information on the use of optically coupled triac drivers is available in Application Note AN-780A.

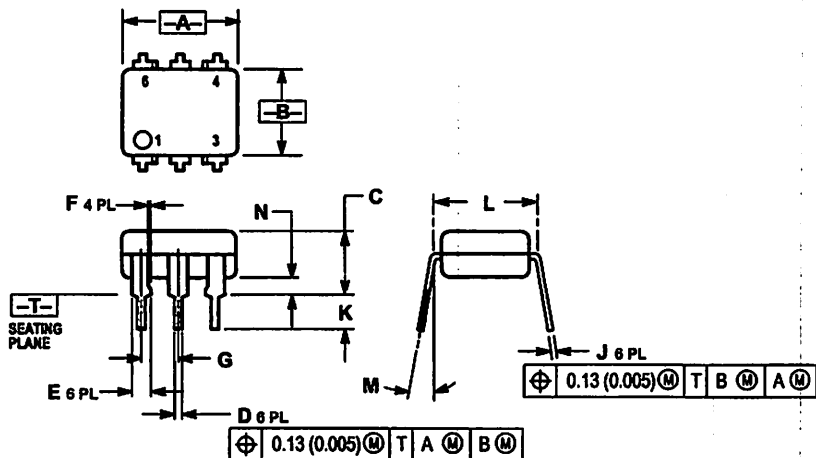
In this circuit the "hot" side of the line is switched and the load connected to the cold or ground side.

The 39 ohm resistor and 0.01 μF capacitor are for snubbing of the triac, and the 470 ohm resistor and 0.05 μF capacitor are for snubbing the coupler. These components may or may not be necessary depending upon the particular triac and load used.

Figure 8. Typical Application Circuit

MOC3021 MOC3022 MOC3023

PACKAGE DIMENSIONS

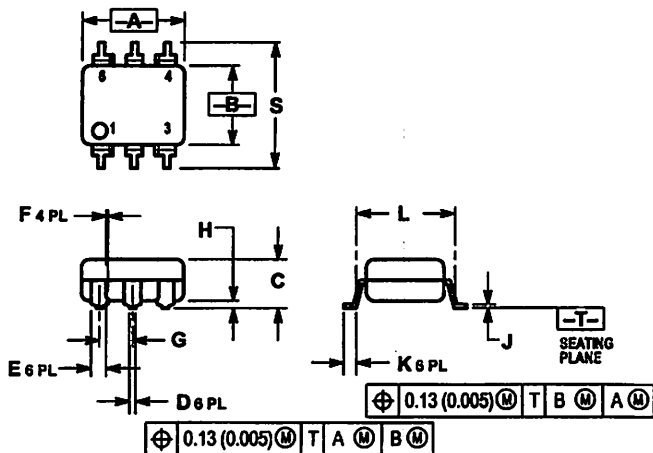


- NOTES:
 1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
 2. CONTROLLING DIMENSION: INCH.
 3. DIMENSION L TO CENTER OF LEAD WHEN FORMED PARALLEL.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.320	0.350	8.13	8.89
B	0.240	0.260	6.10	6.60
C	0.115	0.200	2.93	5.08
D	0.016	0.020	0.41	0.50
E	0.040	0.070	1.02	1.77
F	0.010	0.014	0.25	0.36
G	0.100 BSC		2.54 BSC	
J	0.008	0.012	0.21	0.30
K	0.100	0.150	2.54	3.81
L	0.300 BSC		7.62 BSC	
M	0° 15°		0° 15°	
N	0.015	0.100	0.38	2.54

- STYLE 6:
 PIN 1. ANODE
 2. CATHODE
 3. NC
 4. MAIN TERMINAL
 5. SUBSTRATE
 6. MAIN TERMINAL

**CASE 730A-04
 ISSUE G**



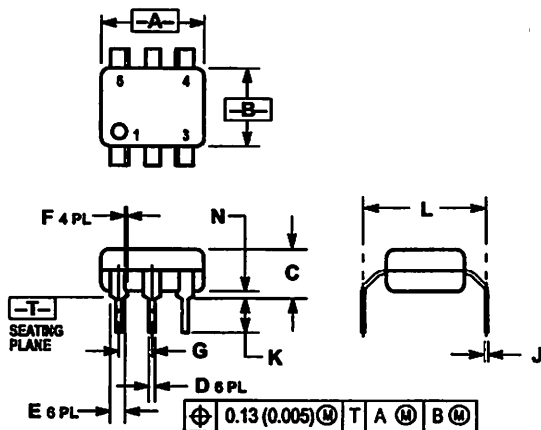
- NOTES:
 1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
 2. CONTROLLING DIMENSION: INCH.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.320	0.350	8.13	8.89
B	0.240	0.260	6.10	6.60
C	0.115	0.200	2.93	5.08
D	0.016	0.020	0.41	0.50
E	0.040	0.070	1.02	1.77
F	0.010	0.014	0.25	0.36
G	0.100 BSC		2.54 BSC	
H	0.020	0.025	0.51	0.63
J	0.008	0.012	0.20	0.30
K	0.006	0.035	0.16	0.88
L	0.320 BSC		8.13 BSC	
S	0.332	0.390	8.43	9.90

***Consult factory for leadform option availability**

**CASE 730C-04
 ISSUE D**

MOC3021 MOC3022 MOC3023



NOTES:

1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: INCH.
3. DIMENSION L TO CENTER OF LEAD WHEN FORMED PARALLEL.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.320	0.350	8.13	8.89
B	0.240	0.260	6.10	6.60
C	0.115	0.200	2.93	5.08
D	0.016	0.020	0.41	0.50
E	0.040	0.070	1.02	1.77
F	0.010	0.014	0.25	0.36
G	0.100 BSC		2.54 BSC	
J	0.008	0.012	0.21	0.30
K	0.100	0.150	2.54	3.81
L	0.400	0.425	10.16	10.80
N	0.015	0.040	0.38	1.02

***Consult factory for leadform option availability**

**CASE 730D-05
ISSUE D**

Motorola reserves the right to make changes without further notice to any products herein. Motorola makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does Motorola assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters can and do vary in different applications. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. Motorola does not convey any license under its patent rights nor the rights of others. Motorola products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life; or for any other application in which the failure of the Motorola product could create a situation where personal injury or death may occur. Should Buyer purchase or use Motorola products for any such unintended or unauthorized application, Buyer shall indemnify and hold Motorola and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that Motorola was negligent regarding the design or manufacture of the part. Motorola and (M) are registered trademarks of Motorola, Inc. Motorola, Inc. is an Equal Opportunity/Affirmative Action Employer.

How to reach us:

USA / EUROPE: Motorola Literature Distribution;
P.O. Box 20912; Phoenix, Arizona 85036. 1-800-441-2447

JAPAN: Nippon Motorola Ltd.; Tatsumi-SPD-JLDC, Toshikatsu Otsuki,
6F Seibu-Butsuryu-Center, 3-14-2 Tatsumi Koto-Ku, Tokyo 135, Japan. 03-3521-8315

FAX: RMFA00@email.sps.mot.com - TOUCHTONE (602) 244-6609
TERNET: http://Design-NET.com

HONG KONG: Motorola Semiconductors H.K. Ltd.; 8B Tai Ping Industrial Park,
51 Ting Kok Road, Tai Po, N.T., Hong Kong. 852-26629298

MOTOROLA

MOC3020/D



MAXIM

±15kV ESD-Protected, +5V RS-232 Transceivers

General Description

The MAX202E-MAX213E, MAX232E/MAX241E line drivers/receivers are designed for RS-232 and V.28 communications in harsh environments. Each transmitter output and receiver input is protected against ±15kV electrostatic discharge (ESD) shocks, without latchup. The various combinations of features are outlined in the *Selection Guide*. The drivers and receivers for all ten devices meet all EIA/TIA-232E and CCITT V.28 specifications at data rates up to 120kbps, when loaded in accordance with the EIA/TIA-232E specification.

The MAX211E/MAX213E/MAX241E are available in 28-pin SO packages, as well as a 28-pin SSOP that uses 60% less board space. The MAX202E/MAX232E come in 16-pin narrow SO, wide SO, and DIP packages. The MAX203E comes in a 20-pin DIP/SO package, and needs no external charge-pump capacitors. The MAX205E comes in a 24-pin wide DIP package, and also eliminates external charge-pump capacitors. The MAX206E/MAX207E/MAX208E come in 24-pin SO, SSOP, and narrow DIP packages. The MAX232E/MAX241E operate with four 1µF capacitors, while the MAX202E/MAX206E/MAX207E/MAX208E/MAX211E/MAX213E operate with four 0.1µF capacitors, further reducing cost and board space.

Applications

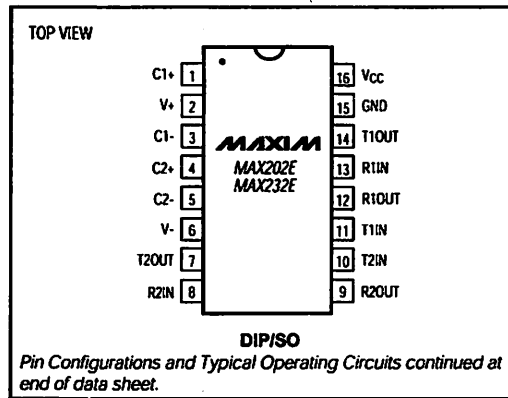
Notebook, Subnotebook, and Palmtop Computers
Battery-Powered Equipment
Hand-Held Equipment

Ordering Information appears at end of data sheet.

Features

- ◆ ESD Protection for RS-232 I/O Pins:
 - ±15kV—Human Body Model
 - ±8kV—IEC1000-4-2, Contact Discharge
 - ±15kV—IEC1000-4-2, Air-Gap Discharge
- ◆ Latchup Free (unlike bipolar equivalents)
- ◆ Guaranteed 120kbps Data Rate—LapLink™ Compatible
- ◆ Guaranteed 3V/µs Min Slew Rate
- ◆ Operate from a Single +5V Power Supply

Pin Configurations



Selection Guide

PART	No. of RS-232 DRIVERS	No. of RS-232 RECEIVERS	RECEIVERS ACTIVE IN SHUTDOWN	No. of EXTERNAL CAPACITORS	LOW-POWER SHUTDOWN	TTL THREE-STATE
MAX202E	2	2	0	4 (0.1µF)	No	No
MAX203E	2	2	0	None	No	No
MAX205E	5	5	0	None	Yes	Yes
MAX206E	4	3	0	4 (0.1µF)	Yes	Yes
MAX207E	5	3	0	4 (0.1µF)	No	No
MAX208E	4	4	0	4 (0.1µF)	No	No
MAX211E	4	5	0	4 (0.1µF)	Yes	Yes
MAX213E	4	5	2	4 (0.1µF)	Yes	Yes
MAX232E	2	2	0	4 (1µF)	No	No
MAX241E	4	5	0	4 (1µF)	Yes	Yes

LapLink is a registered trademark of Traveling Software, Inc.

MAXIM

Maxim Integrated Products 1

For free samples & the latest literature: <http://www.maxim-ic.com>, or phone 1-800-998-8899.

MAX202E-MAX213E, MAX232E/MAX241E

±15kV ESD-Protected, +5V RS-232 Transceivers

ABSOLUTE MAXIMUM RATINGS

V _{CC}	-0.3V to +6V	20-Pin SO (derate 10.00mW/°C above +70°C).....	800mW
V ₊	(V _{CC} - 0.3V) to +14V	24-Pin Narrow Plastic DIP	
V ₋	-14V to +0.3V	(derate 13.33mW/°C above +70°C)	1.07W
Input Voltages			
T _{IN}	-0.3V to (V ₊ + 0.3V)	24-Pin Wide Plastic DIP	
R _{IN}	±30V	(derate 14.29mW/°C above +70°C).....	1.14W
Output Voltages			
T _{OUT}	(V ₋ - 0.3V) to (V ₊ + 0.3V)	24-Pin SO (derate 11.76mW/°C above +70°C).....	941mW
R _{OUT}	-0.3V to (V _{CC} + 0.3V)	24-Pin SSOP (derate 8.00mW/°C above +70°C)	640mW
Short-Circuit Duration, T_{OUT}Continuous			
Continuous Power Dissipation (T_A = +70°C)			
16-Pin Plastic DIP (derate 10.53mW/°C above +70°C).....	842mW	28-Pin SO (derate 12.50mW/°C above +70°C).....	1W
16-Pin Narrow SO (derate 8.70mW/°C above +70°C).....	696mW	28-Pin SSOP (derate 9.52mW/°C above +70°C).....	762mW
16-Pin Wide SO (derate 9.52mW/°C above +70°C).....	762mW	Operating Temperature Ranges	
20-Pin Plastic DIP (derate 11.11mW/°C above +70°C).....	889mW	MAX2 ₋ EC.....	0°C to +70°C
		MAX2 ₋ EE.....	-40°C to +85°C
		Storage Temperature Range.....	-65°C to +165°C
		Lead Temperature (soldering, 10sec).....	+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{CC} = +5V ±10% for MAX202E/206E/208E/211E/213E/232E/241E; V_{CC} = +5V ±5% for MAX203E/205E/207E; C1-C4 = 0.1µF for MAX202E/206E/207E/208E/211E/213E; C1-C4 = 1µF for MAX232E/241E; T_A = T_{MIN} to T_{MAX}; unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
DC CHARACTERISTICS						
V _{CC} Supply Current	I _{CC}	No load, T _A = +25°C	MAX202E/203E	8	15	mA
			MAX205E-208E	11	20	
			MAX211E/213E	14	20	
			MAX232E	5	10	
			MAX241E	7	15	
Shutdown Supply Current		T _A = +25°C, Figure 1	MAX205E/206E	1	10	µA
			MAX211E/241E	1	10	
			MAX213E	15	50	
LOGIC						
Input Pull-Up Current		T _{IN} = 0V (MAX205E-208E/211E/213E/241E)	15	200		µA
Input Leakage Current		T _{IN} = 0V to V _{CC} (MAX202E/203E/232E)		±10		µA
Input Threshold Low	V _{IL}	T _{IN} ; EN, SHDN (MAX213E) or EN, SHDN (MAX205E-208E/211E/241E)			0.8	V
Input Threshold High	V _{IH}	T _{IN}	2.0			V
		EN, SHDN (MAX213E) or EN, SHDN (MAX205E-208E/211E/241E)	2.4			
Output Voltage Low	V _{OL}	R _{OUT} ; I _{OUT} = 3.2mA (MAX202E/203E/232E) or I _{OUT} = 1.6mA (MAX205E/208E/211E/213E/241E)			0.4	V
Output Voltage High	V _{OH}	R _{OUT} ; I _{OUT} = -1.0mA	3.5	V _{CC} - 0.4		V
Output Leakage Current		EN = V _{CC} , EN = 0V, 0V ≤ R _{OUT} ≤ V _{CC} , MAX205E-208E/211E/213E/241E outputs disabled	±0.05	±10		µA

±15kV ESD-Protected, +5V RS-232 Transceivers

MAX202E-MAX213E, MAX232E/MAX241E

ELECTRICAL CHARACTERISTICS (continued)

(V_{CC} = +5V ±10% for MAX202E/206E/208E/211E/213E/232E/241E; V_{CC} = +5V ±5% for MAX203E/205E/207E; C₁-C₄ = 0.1µF for MAX202E/206E/207E/208E/211E/213E; C₁-C₄ = 1µF for MAX232E/241E; T_A = T_{MIN} to T_{MAX}; unless otherwise noted. Typical values are at T_A = +25°C.)

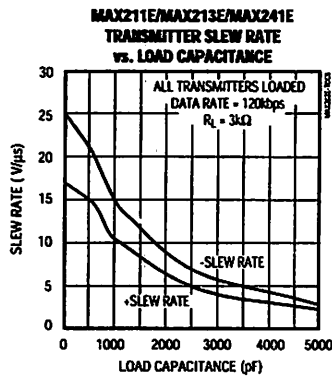
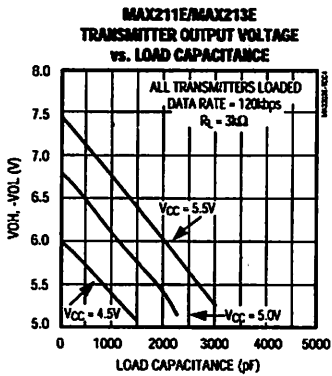
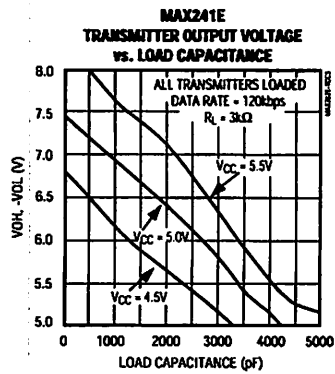
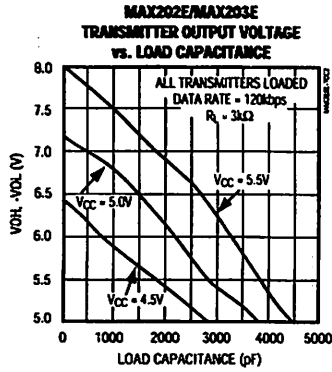
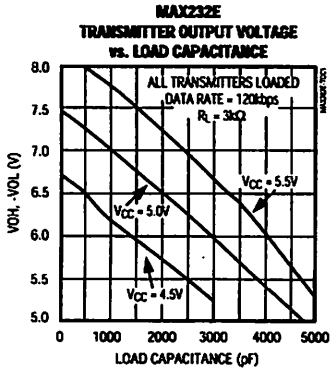
PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
EIA/TIA-232E RECEIVER INPUTS						
Input Voltage Range			-30		30	V
Input Threshold Low		T _A = +25°C, V _{CC} = 5V	All parts, normal operation	0.8	1.2	V
			MAX213E, SHDN = 0V, EN = V _{CC}	0.6	1.5	
Input Threshold High		T _A = +25°C, V _{CC} = 5V	All parts, normal operation	1.7	2.4	V
			MAX213E (R4, R5), SHDN = 0V, EN = V _{CC}	1.5	2.4	
Input Hysteresis		V _{CC} = 5V, no hysteresis in shutdown	0.2	0.5	1.0	V
Input Resistance		T _A = +25°C, V _{CC} = 5V	3	5	7	kΩ
EIA/TIA-232E TRANSMITTER OUTPUTS						
Output Voltage Swing		All drivers loaded with 3kΩ to ground (Note 1)	±5	±9		V
Output Resistance		V _{CC} = V ₊ = V ₋ = 0V, V _{OUT} = ±2V	300			Ω
Output Short-Circuit Current				±10	±60	mA
TIMING CHARACTERISTICS						
Maximum Data Rate		R _L = 3kΩ to 7kΩ, C _L = 50pF to 1000pF, one transmitter switching	120			kbps
Receiver Propagation Delay	t _{PLHR} , t _{PHLR}	C _L = 150pF	All parts, normal operation	0.5	10	µs
			MAX213E (R4, R5), SHDN = 0V, EN = V _{CC}	4	40	
Receiver Output Enable Time		MAX205E/206E/211E/213E/241E normal operation, Figure 2		600		ns
Receiver Output Disable Time		MAX205E/206E/211E/213E/241E normal operation, Figure 2		200		ns
Transmitter Propagation Delay	t _{PLHT} , t _{PHLT}	R _L = 3kΩ, C _L = 2500pF, all transmitters loaded		2		µs
Transition-Region Slew Rate		T _A = +25°C, V _{CC} = 5V, R _L = 3kΩ to 7kΩ, C _L = 50pF to 1000pF, measured from -3V to +3V or +3V to -3V, Figure 3	3	6	30	V/µs
ESD PERFORMANCE: TRANSMITTER OUTPUTS, RECEIVER INPUTS						
ESD-Protection Voltage		Human Body Model		±15		kV
		IEC1000-4-2, Contact Discharge		±8		
		IEC1000-4-2, Air-Gap Discharge		±15		

Note 1: MAX211EE_ tested with V_{CC} = +5V ±5%.

±15kV ESD-Protected, +5V RS-232 Transceivers

Typical Operating Characteristics

(Typical Operating Circuits, $V_{CC} = +5V$, $T_A = +25^\circ C$, unless otherwise noted.)

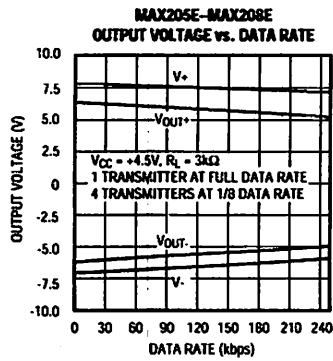
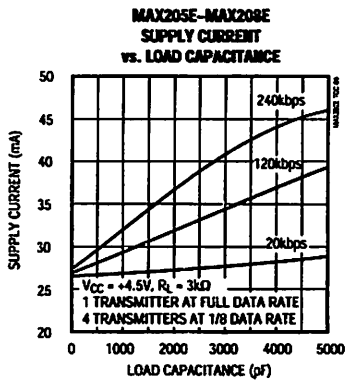
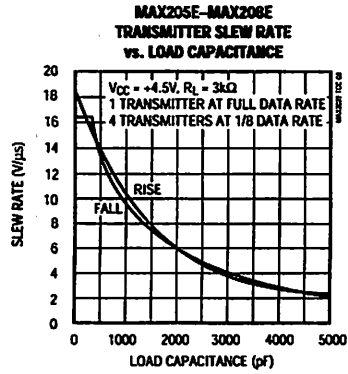
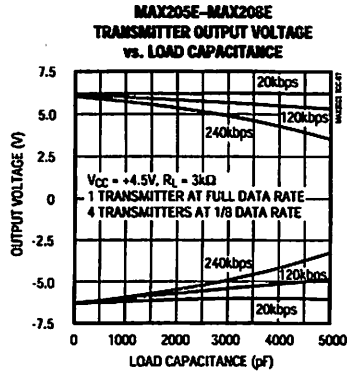
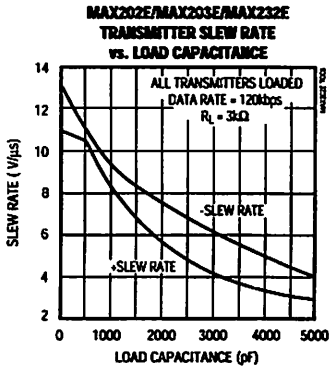


±15kV ESD-Protected, +5V RS-232 Transceivers

Typical Operating Characteristics (continued)

(Typical Operating Circuits, $V_{CC} = +5V$, $T_A = +25^\circ C$, unless otherwise noted.)

MAX202E-MAX213E, MAX232E/MAX241E



±15kV ESD-Protected, +5V RS-232 Transceivers

Pin Descriptions

MAX202E/MAX232E

PIN		NAME	FUNCTION
DIP/SO	LCC		
1, 3	2, 4	C1+, C1-	Terminals for positive charge-pump capacitor
2	3	V+	+2V _{CC} voltage generated by the charge pump
4, 5	5, 7	C2+, C2-	Terminals for negative charge-pump capacitor
6	8	V-	-2V _{CC} voltage generated by the charge pump
7, 14	9, 18	T_OUT	RS-232 Driver Outputs
8, 13	10, 17	R_IN	RS-232 Receiver Outputs
9, 12	12, 15	R_OUT	RS-232 Receiver Outputs
10, 11	13, 14	T_IN	RS-232 Driver Inputs
15	19	GND	Ground
16	20	V _{CC}	+4.5V to +5.5V Supply-Voltage Input
—	1, 6, 11, 16	N.C.	No Connect—not internally connected.

MAX203E

PIN		NAME	FUNCTION
DIP	SO		
1, 2	1, 2	T_IN	RS-232 Driver Inputs
3, 20	3, 20	R_OUT	RS-232 Receiver Outputs
4, 19	4, 19	R_IN	RS-232 Receiver Inputs
5, 18	5, 18	T_OUT	RS-232 Transmitter Outputs
6, 9	6, 9	GND	Ground
7	7	V _{CC}	+4.5V to +5.5V Supply-Voltage Input
8	13	C1+	Make no connection to this pin.
10, 16	11, 16	C2-	Connect pins together.
12, 17	10, 17	V-	-2V _{CC} voltage generated by the charge pump. Connect pins together.
13	14	C1-	Make no connection to this pin.
14	8	V+	+2V _{CC} voltage generated by the charge pump
11, 15	12, 15	C2+	Connect pins together.

MAX205E

PIN	NAME	FUNCTION
1-4, 19	T_OUT	RS-232 Driver Outputs
5, 10, 13, 18, 24	R_IN	RS-232 Receiver Inputs
6, 9, 14, 17, 23	R_OUT	1TTL/CMOS Receiver Outputs. All receivers are inactive in shutdown.
7, 8, 15, 16, 22	T_IN	1TTL/CMOS Driver Inputs. Internal pull-ups to V _{CC} .
11	GND	Ground
12	V _{CC}	+4.75V to +5.25V Supply Voltage
20	\overline{EN}	Receiver Enable—active low
21	SHDN	Shutdown Control—active high

±15kV ESD-Protected, +5V RS-232 Transceivers

Pin Descriptions (continued)

MAX206E

PIN	NAME	FUNCTION
1, 2, 3, 24	T_OUT	RS-232 Driver Outputs
4, 16, 23	R_IN	RS-232 Receiver Inputs
5, 17, 22	R_OUT	TTL/CMOS Receiver Outputs. All receivers are inactive in shutdown.
6, 7, 18, 19	T_IN	TTL/CMOS Driver Inputs. Internal pull-ups to V _{CC} .
8	GND	Ground
9	V _{CC}	+4.5V to +5.5V Supply Voltage
10, 12	C1+, C1-	Terminals for positive charge-pump capacitor
11	V+	+2V _{CC} generated by the charge pump
13, 14	C2+, C2-	Terminals for negative charge-pump capacitor
15	V-	-2V _{CC} generated by the charge pump
20	EN	Receiver Enable—active low
21	SHDN	Shutdown Control—active high

MAX207E

PIN	NAME	FUNCTION
1, 2, 3, 20, 24	T_OUT	RS-232 Driver Outputs
4, 16, 23	R_IN	RS-232 Receiver Inputs
5, 17, 22	R_OUT	TTL/CMOS Receiver Outputs. All receivers are inactive in shutdown.
6, 7, 18, 19, 21	T_IN	TTL/CMOS Driver Inputs. Internal pull-ups to V _{CC} .
8	GND	Ground
9	V _{CC}	+4.75V to +5.25V Supply Voltage
10, 12	C1+, C1-	Terminals for positive charge-pump capacitor
11	V+	+2V _{CC} generated by the charge pump
13, 14	C2+, C2-	Terminals for negative charge-pump capacitor
15	V-	-2V _{CC} generated by the charge pump

MAX208E

PIN	NAME	FUNCTION
1, 2, 20, 24	T_OUT	RS-232 Driver Outputs
3, 7, 16, 23	R_IN	RS-232 Receiver Inputs
4, 6, 17, 22	R_OUT	TTL/CMOS Receiver Outputs. All receivers are inactive in shutdown.
5, 18, 19, 21	T_IN	TTL/CMOS Driver Inputs. Internal pull-ups to V _{CC} .
8	GND	Ground
9	V _{CC}	+4.5V to +5.5V Supply Voltage
10, 12	C1+, C1-	Terminals for positive charge-pump capacitor
11	V+	+2V _{CC} generated by the charge pump
13, 14	C2+, C2-	Terminals for negative charge-pump capacitor
15	V-	-2V _{CC} generated by the charge pump

MAX202E-MAX213E, MAX232EMAX241E

±15kV ESD-Protected, +5V RS-232 Transceivers

Pin Descriptions (continued)

MAX211E/MAX213E/MAX241E

PIN	NAME	FUNCTION
1, 2, 3, 28	T_OUT	RS-232 Driver Outputs
4, 9, 18, 23, 27	R_IN	RS-232 Receiver Inputs
5, 8, 19, 22, 26	R_OUT	TTU/CMOS Receiver Outputs. For the MAX213E, receivers R4 and R5 are active in shutdown mode when EN = 1. For the MAX211E and MAX241E, all receivers are inactive in shutdown.
6, 7, 20, 21	T_IN	TTU/CMOS Driver Inputs. Only the MAX211E, MAX213E, and MAX241E have internal pull-ups to V _{CC} .
10	GND	Ground
11	V _{CC}	+4.5V to +5.5V Supply Voltage
12, 14	C1+, C1-	Terminals for positive charge-pump capacitor
13	V+	+2V _{CC} voltage generated by the charge pump
15, 16	C2+, C2-	Terminals for negative charge-pump capacitor
17	V-	-2V _{CC} voltage generated by the charge pump
24	EN	Receiver Enable—active low (MAX211E, MAX241E)
	EN	Receiver Enable—active high (MAX213E)
25	SHDN	Shutdown Control—active high (MAX211E, MAX241E)
	SHDN	Shutdown Control—active low (MAX213E)

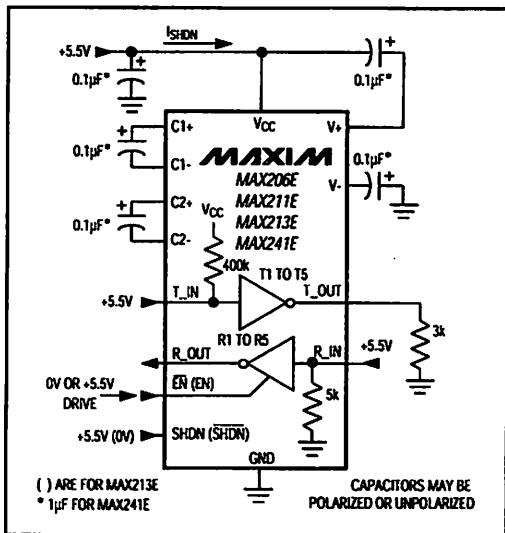


Figure 1. Shutdown-Current Test Circuit (MAX206E, MAX211E/MAX213E/MAX241E)

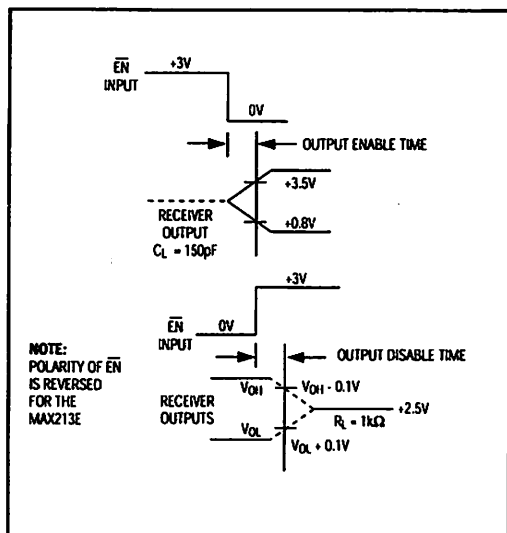


Figure 2. Receiver Output Enable and Disable Timing (MAX205E/MAX206E/MAX211E/MAX213E/MAX241E)

±15kV ESD-Protected, +5V RS-232 Transceivers

MAX202E-MAX213E, MAX232E/MAX241E

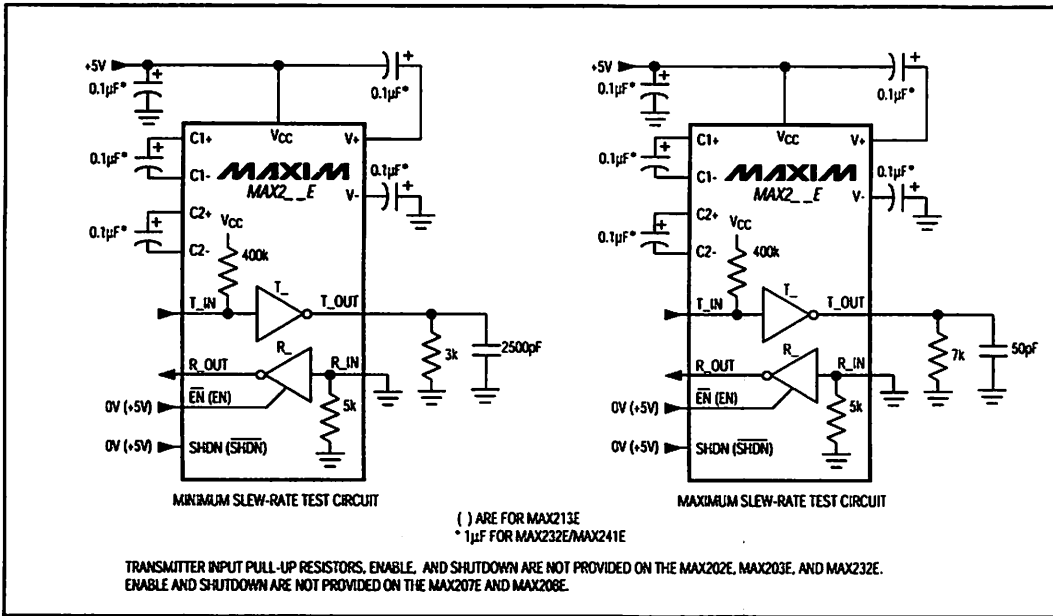


Figure 3. Transition Slew-Rate Circuit

Detailed Description

The MAX202E-MAX213E, MAX232E/MAX241E consist of three sections: charge-pump voltage converters, drivers (transmitters), and receivers. These E versions provide extra protection against ESD. They survive ±15kV discharges to the RS-232 inputs and outputs, tested using the Human Body Model. When tested according to IEC1000-4-2, they survive ±8kV contact-discharges and ±15kV air-gap discharges. The rugged E versions are intended for use in harsh environments or applications where the RS-232 connection is frequently changed (such as notebook computers). The standard (non-"E") MAX202, MAX203, MAX205-MAX208, MAX211, MAX213, MAX232, and MAX241 are recommended for applications where cost is critical.

+5V to ±10V Dual Charge-Pump Voltage Converter

The +5V to ±10V conversion is performed by dual charge-pump voltage converters (Figure 4). The first charge-pump converter uses capacitor C1 to double the +5V into +10V, storing the +10V on the output filter capacitor, C3. The second uses C2 to invert the +10V

into -10V, storing the -10V on the V- output filter capacitor, C4.

In shutdown mode, V+ is internally connected to VCC by a 1kΩ pull-down resistor, and V- is internally connected to ground by a 1kΩ pull-up resistor.

RS-232 Drivers

With VCC = 5V, the typical driver output voltage swing is ±8V when loaded with a nominal 5kΩ RS-232 receiver. The output swing is guaranteed to meet EIA/TIA-232E and V.28 specifications that call for ±5V minimum output levels under worst-case conditions. These include a 3kΩ load, minimum VCC, and maximum operating temperature. The open-circuit output voltage swings from (V+ - 0.6V) to V-.

Input thresholds are CMOS/TTL compatible. The unused drivers' inputs on the MAX205E-MAX208E, MAX211E, MAX213E, and MAX241E can be left unconnected because 400kΩ pull-up resistors to VCC are included on-chip. Since all drivers invert, the pull-up resistors force the unused drivers' outputs low. The MAX202E, MAX203E, and MAX232E do not have pull-up resistors on the transmitter inputs.

±15kV ESD-Protected, +5V RS-232 Transceivers

When in low-power shutdown mode, the MAX205E/MAX206E/MAX211E/MAX213E/MAX241E driver outputs are turned off and draw only leakage currents—even if they are back-driven with voltages between 0V and 12V. Below -0.5V in shutdown, the transmitter output is diode-clamped to ground with a 1kΩ series impedance.

RS-232 Receivers

The receivers convert the RS-232 signals to CMOS-logic output levels. The guaranteed 0.8V and 2.4V receiver input thresholds are significantly tighter than the ±3V thresholds required by the EIA/TIA-232E specification. This allows the receiver inputs to respond to TTL/CMOS-logic levels, as well as RS-232 levels.

The guaranteed 0.8V input low threshold ensures that receivers shorted to ground have a logic 1 output. The 5kΩ input resistance to ground ensures that a receiver with its input left open will also have a logic 1 output.

Receiver inputs have approximately 0.5V hysteresis. This provides clean output transitions, even with slow rise/fall-time signals with moderate amounts of noise and ringing.

In shutdown, the MAX213E's R4 and R5 receivers have no hysteresis.

Shutdown and Enable Control (MAX205E/MAX206E/MAX211E/ MAX213E/MAX241E)

In shutdown mode, the charge pumps are turned off, V+ is pulled down to VCC, V- is pulled to ground, and the transmitter outputs are disabled. This reduces supply current typically to 1μA (15μA for the MAX213E). The time required to exit shutdown is under 1ms, as shown in Figure 5.

Receivers

All MAX213E receivers, except R4 and R5, are put into a high-impedance state in shutdown mode (see Tables 1a and 1b). The MAX213E's R4 and R5 receivers still function in shutdown mode. These two awake-in-shutdown receivers can monitor external activity while maintaining minimal power consumption.

The enable control is used to put the receiver outputs into a high-impedance state, to allow wire-OR connection of two EIA/TIA-232E ports (or ports of different types) at the UART. It has no effect on the RS-232 drivers or the charge pumps.

Note: The enable control pin is active low for the MAX211E/MAX241E (EN), but is active high for the MAX213E (EN). The shutdown control pin is active high for the MAX205E/MAX206E/MAX211E/MAX241E (SHDN), but is active low for the MAX213E (SHDN).

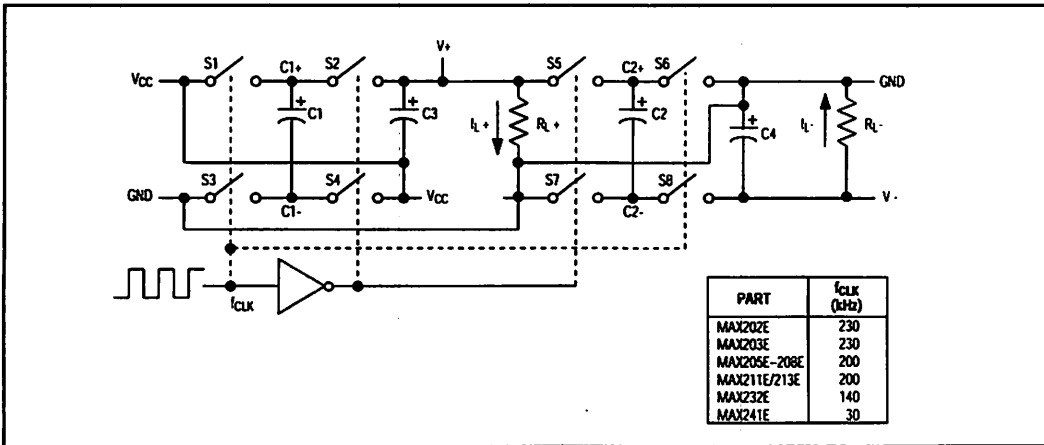


Figure 4. Charge-Pump Diagram

±15kV ESD-Protected, +5V RS-232 Transceivers

MAX202E-MAX213E, MAX232E/MAX241E

The MAX213E's receiver propagation delay is typically 0.5µs in normal operation. In shutdown mode, propagation delay increases to 4µs for both rising and falling transitions. The MAX213E's receiver inputs have approximately 0.5V hysteresis, except in shutdown, when receivers R4 and R5 have no hysteresis.

When entering shutdown with receivers active, R4 and R5 are not valid until 80µs after SHDN is driven low. When coming out of shutdown, all receiver outputs are invalid until the charge pumps reach nominal voltage levels (less than 2ms when using 0.1µF capacitors).

±15kV ESD Protection

As with all Maxim devices, ESD-protection structures are incorporated on all pins to protect against electrostatic discharges encountered during handling and assembly. The driver outputs and receiver inputs have extra protection against static electricity. Maxim's engineers developed state-of-the-art structures to protect these pins against ESD of ±15kV without damage. The ESD structures withstand high ESD in all states: normal operation, shutdown, and powered down. After an ESD event, Maxim's E versions keep working without latchup, whereas competing RS-232 products can latch and must be powered down to remove latchup.

ESD protection can be tested in various ways; the transmitter outputs and receiver inputs of this product family are characterized for protection to the following limits:

- 1) ±15kV using the Human Body Model
- 2) ±8kV using the contact-discharge method specified in IEC1000-4-2
- 3) ±15kV using IEC1000-4-2's air-gap method.

ESD Test Conditions

ESD performance depends on a variety of conditions. Contact Maxim for a reliability report that documents test set-up, test methodology, and test results.

Human Body Model

Figure 6a shows the Human Body Model, and Figure 6b shows the current waveform it generates when discharged into a low impedance. This model consists of a 100pF capacitor charged to the ESD voltage of interest, which is then discharged into the test device through a 1.5kΩ resistor.

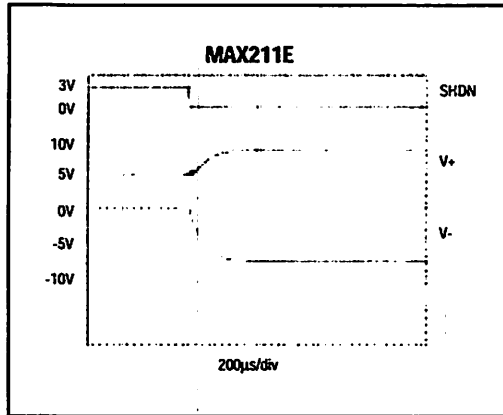


Figure 5. MAX211E V+ and V- when Exiting Shutdown (0.1µF capacitors)

Table 1a. MAX205E/MAX206E/MAX211E/MAX241E Control Pin Configurations

SHDN	EN	OPERATION STATUS	Tx	Rx
0	0	Normal Operation	All Active	All Active
0	1	Normal Operation	All Active	All High-Z
1	X	Shutdown	All High-Z	All High-Z

X = Don't Care

Table 1b. MAX213E Control Pin Configurations

SHDN	EN	OPERATION STATUS	Tx 1-4	Rx	
				1-3	4, 5
0	0	Shutdown	All High-Z	High-Z	High-Z
0	1	Shutdown	All High-Z	High-Z	Active*
1	0	Normal Operation	All Active	High-Z	High-Z
1	1	Normal Operation	All Active	Active	Active

*Active = active with reduced performance

±15kV ESD-Protected, +5V RS-232 Transceivers

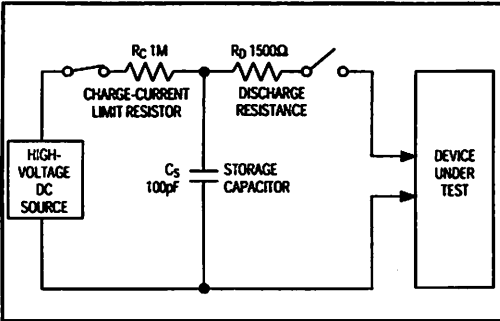


Figure 6a. Human Body ESD Test Model

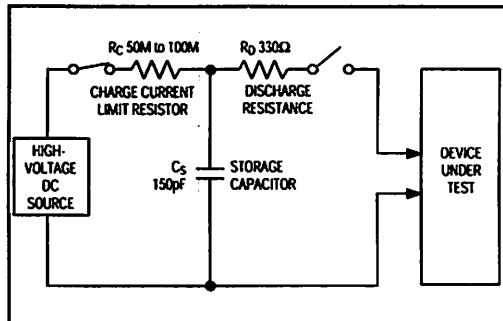


Figure 7a. IEC1000-4-2 ESD Test Model

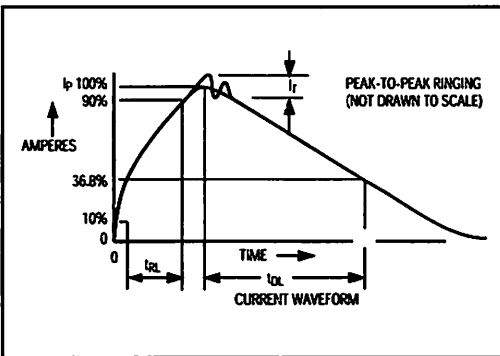


Figure 6b. Human Body Model Current Waveform

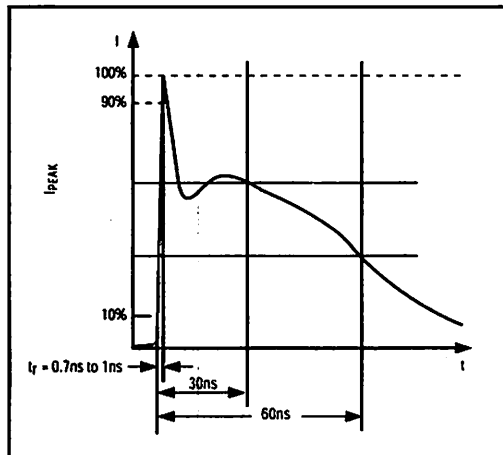


Figure 7b. IEC1000-4-2 ESD Generator Current Waveform

IEC1000-4-2

The IEC1000-4-2 standard covers ESD testing and performance of finished equipment; it does not specifically refer to integrated circuits. The MAX202E/MAX203E-MAX213E, MAX232E/MAX241E help you design equipment that meets level 4 (the highest level) of IEC1000-4-2, without the need for additional ESD-protection components.

The major difference between tests done using the Human Body Model and IEC1000-4-2 is higher peak current in IEC1000-4-2, because series resistance is lower in the IEC1000-4-2 model. Hence, the ESD withstand voltage measured to IEC1000-4-2 is generally lower than that measured using the Human Body Model. Figure 7b shows the current waveform for the 8kV IEC1000-4-2 level-four ESD contact-discharge test.

The air-gap test involves approaching the device with a charged probe. The contact-discharge method connects the probe to the device before the probe is energized.

Machine Model

The Machine Model for ESD tests all pins using a 200pF storage capacitor and zero discharge resistance. Its objective is to emulate the stress caused by contact that occurs with handling and assembly during manufacturing. Of course, all pins require this protection during manufacturing, not just RS-232 inputs and outputs. Therefore, after PC board assembly, the Machine Model is less relevant to I/O ports.

±15kV ESD-Protected, +5V RS-232 Transceivers

MAX202E-MAX213E, MAX232E/MAX241E

Applications Information

Capacitor Selection

The capacitor type used for C1-C4 is not critical for proper operation. The MAX202E, MAX206-MAX208E, MAX211E, and MAX213E require 0.1µF capacitors, and the MAX232E and MAX241E require 1µF capacitors, although in all cases capacitors up to 10µF can be used without harm. Ceramic, aluminum-electrolytic, or tantalum capacitors are suggested for the 1µF capacitors, and ceramic dielectrics are suggested for the 0.1µF capacitors. When using the minimum recommended capacitor values, make sure the capacitance value does not degrade excessively as the operating temperature varies. If in doubt, use capacitors with a larger (e.g., 2x) nominal value. The capacitors' effective series resistance (ESR), which usually rises at low temperatures, influences the amount of ripple on V+ and V-.

Use larger capacitors (up to 10µF) to reduce the output impedance at V+ and V-. This can be useful when "stealing" power from V+ or from V-. The MAX203E and MAX205E have internal charge-pump capacitors.

Bypass VCC to ground with at least 0.1µF. In applications sensitive to power-supply noise generated by the charge pumps, decouple VCC to ground with a

capacitor the same size as (or larger than) the charge-pump capacitors (C1-C4).

V+ and V- as Power Supplies

A small amount of power can be drawn from V+ and V-, although this will reduce both driver output swing and noise margins. Increasing the value of the charge-pump capacitors (up to 10µF) helps maintain performance when power is drawn from V+ or V-.

Driving Multiple Receivers

Each transmitter is designed to drive a single receiver. Transmitters can be paralleled to drive multiple receivers.

Driver Outputs when Exiting Shutdown

The driver outputs display no ringing or undesirable transients as they come out of shutdown.

High Data Rates

These transceivers maintain the RS-232 ±5.0V minimum driver output voltages at data rates of over 120kbps. For data rates above 120kbps, refer to the Transmitter Output Voltage vs. Load Capacitance graphs in the *Typical Operating Characteristics*. Communication at these high rates is easier if the capacitive loads on the transmitters are small; i.e., short cables are best.

Table 2. Summary of EIA/TIA-232E, V.28 Specifications

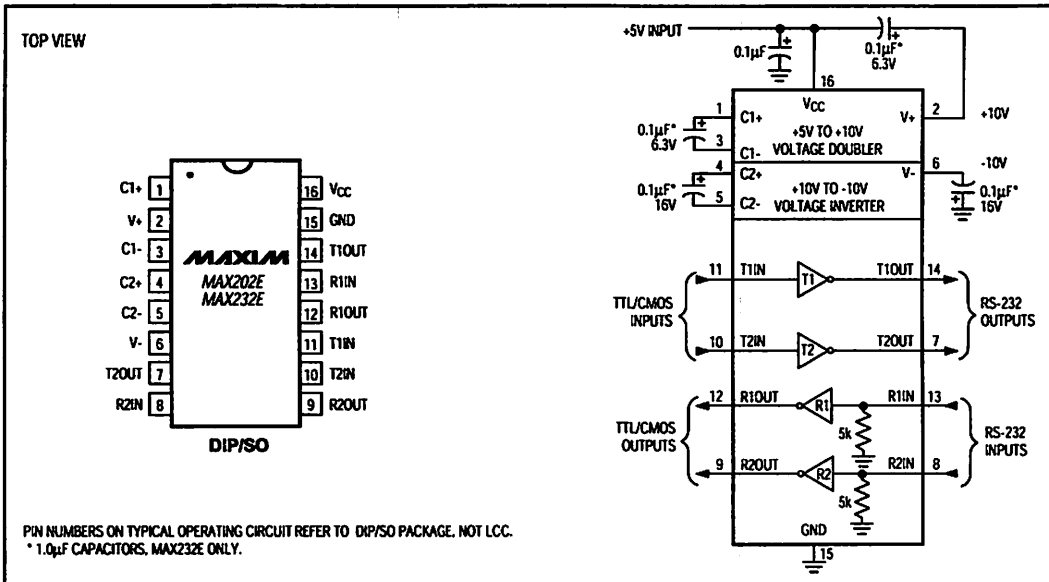
PARAMETER		CONDITIONS	EIA/TIA-232E, V.28 SPECIFICATIONS
Driver Output Voltage	0 Level	3kΩ to 7kΩ load	+5V to +15V
	1 Level	3kΩ to 7kΩ load	-5V to -15V
Driver Output Level, Max		No load	±25V
Data Rate		3kΩ ≤ R _L ≤ 7kΩ, C _L ≤ 2500pF	Up to 20kbps
Receiver Input Voltage	0 Level		+3V to +15V
	1 Level		-3V to -15V
Receiver Input Level			±25V
Instantaneous Slew Rate, Max		3kΩ ≤ R _L ≤ 7kΩ, C _L ≤ 2500pF	30V/µs
Driver Output Short-Circuit Current, Max			100mA
Transition Rate on Driver Output		V.28	1ms or 3% of the period
		EIA/TIA-232E	4% of the period
Driver Output Resistance		-2V < V _{OUT} < +2V	300Ω

±15kV ESD-Protected, +5V RS-232 Transceivers

Table 3. DB9 Cable Connections Commonly Used for EIA/TIAE-232E and V.24 Asynchronous Interfaces

PIN	CONNECTION	
1	Received Line Signal Detector (sometimes called Carrier Detect, DCD)	Handshake from DCE
2	Receive Data (RD)	Data from DCE
3	Transmit Data (TD)	Data from DTE
4	Data Terminal Ready	Handshake from DTE
5	Signal Ground	Reference point for signals
6	Data Set Ready (DSR)	Handshake from DCE
7	Request to Send (RTS)	Handshake from DTE
8	Clear to Send (CTS)	Handshake from DCE
9	Ring Indicator	Handshake from DCE

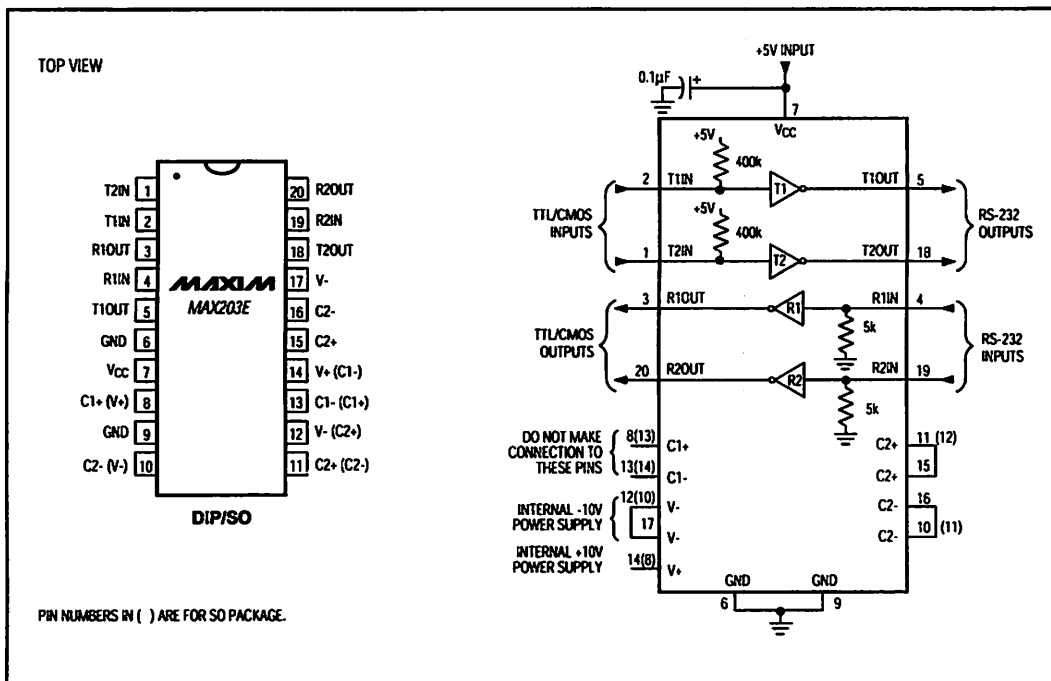
Pin Configurations and Typical Operating Circuits (continued)



±15kV ESD-Protected, +5V RS-232 Transceivers

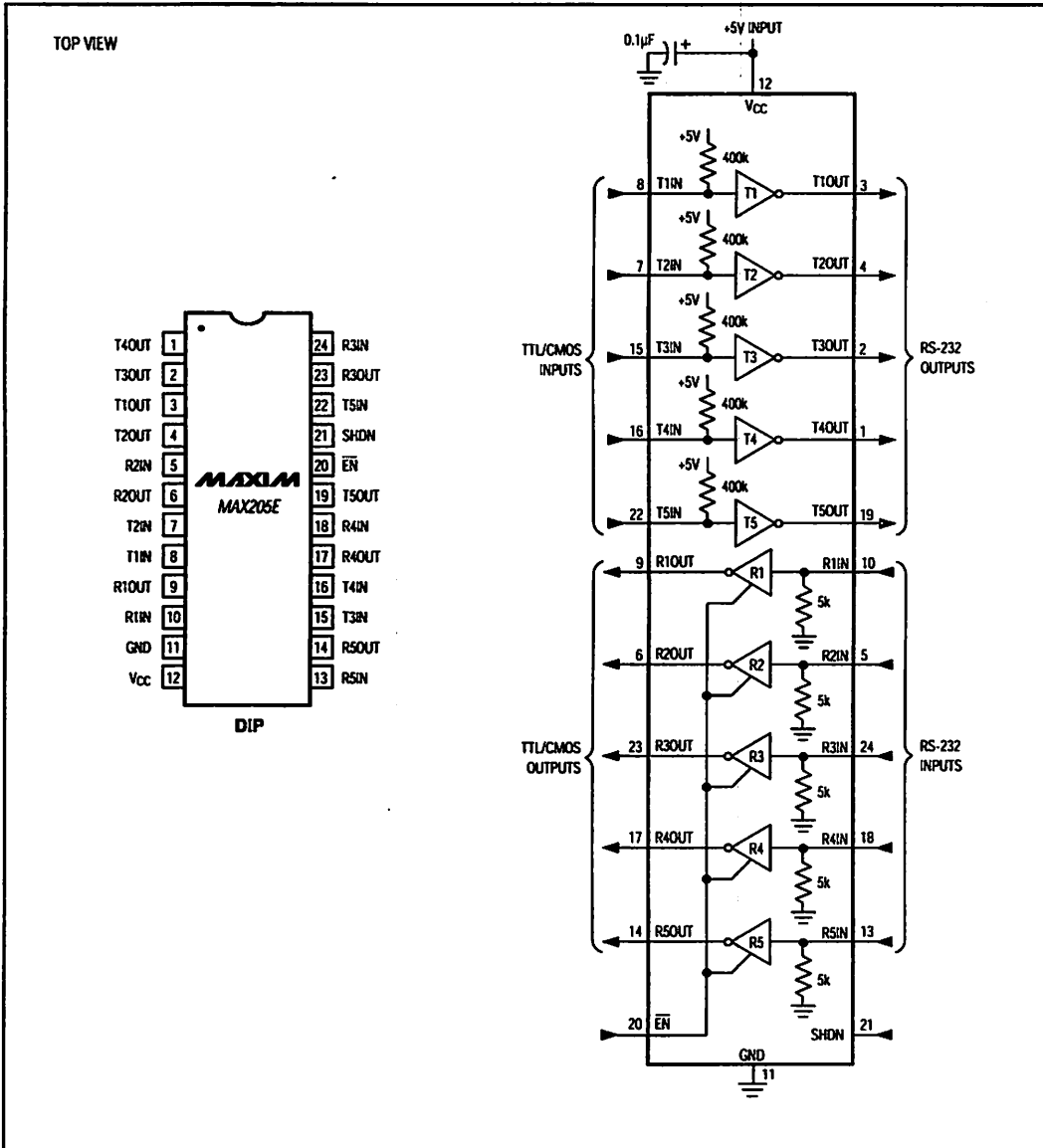
Pin Configurations and Typical Operating Circuits (continued)

MAX202E-MAX213E, MAX232E/MAX241E



±15kV ESD-Protected, +5V RS-232 Transceivers

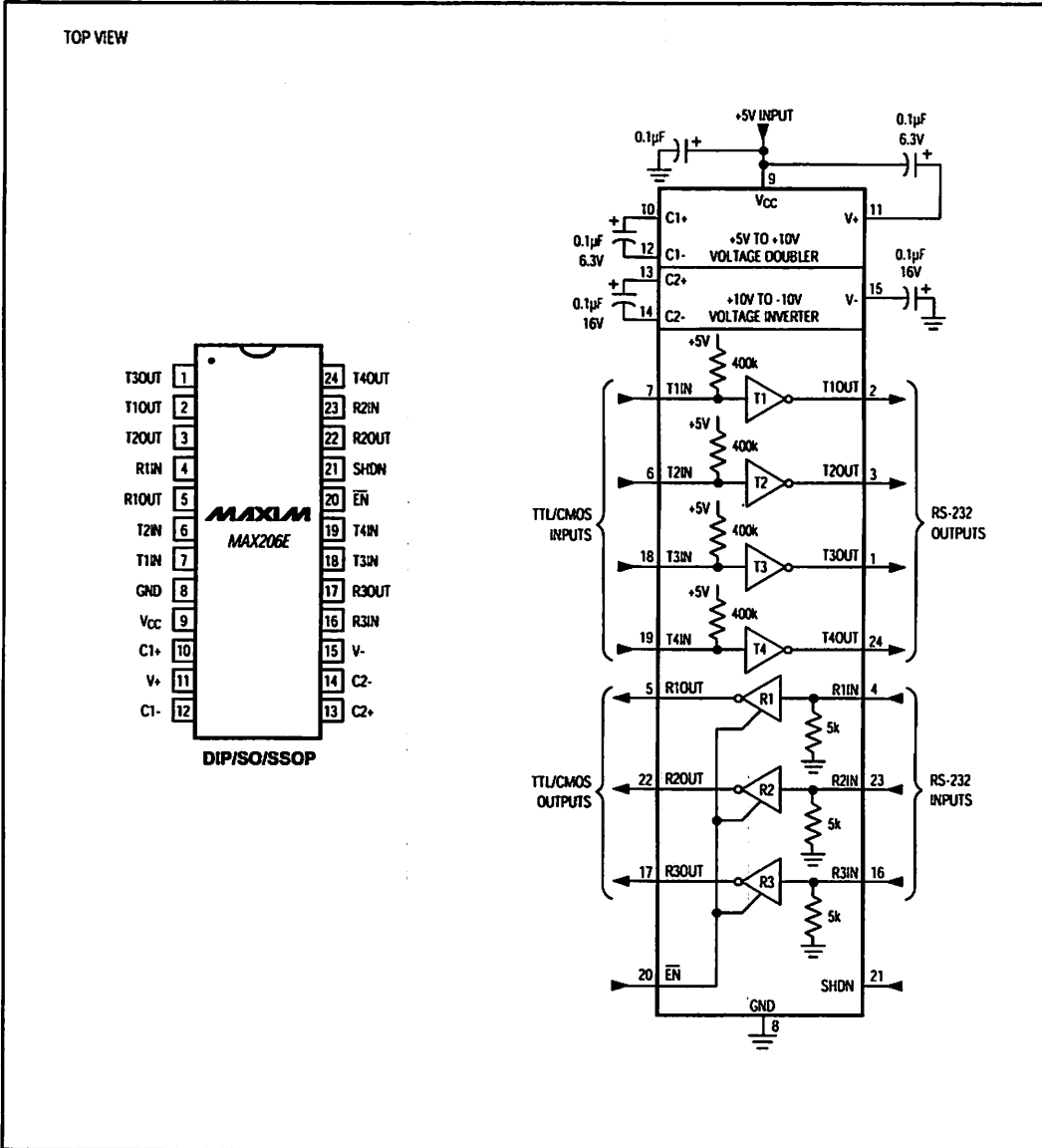
Pin Configurations and Typical Operating Circuits (continued)



±15kV ESD-Protected, +5V RS-232 Transceivers

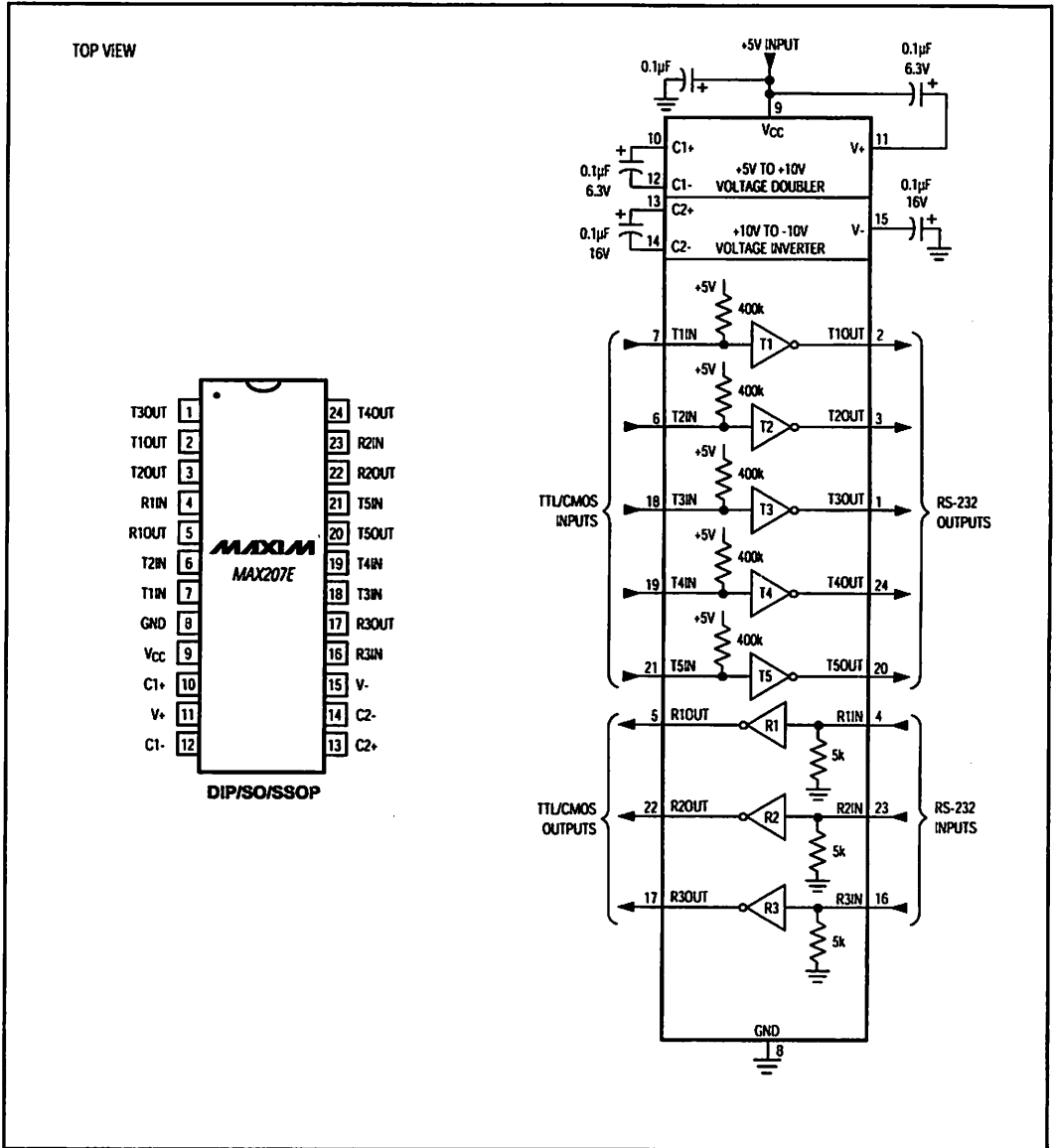
Pin Configurations and Typical Operating Circuits (continued)

MAX202E-MAX213E, MAX232EMAX241E



±15kV ESD-Protected, +5V RS-232 Transceivers

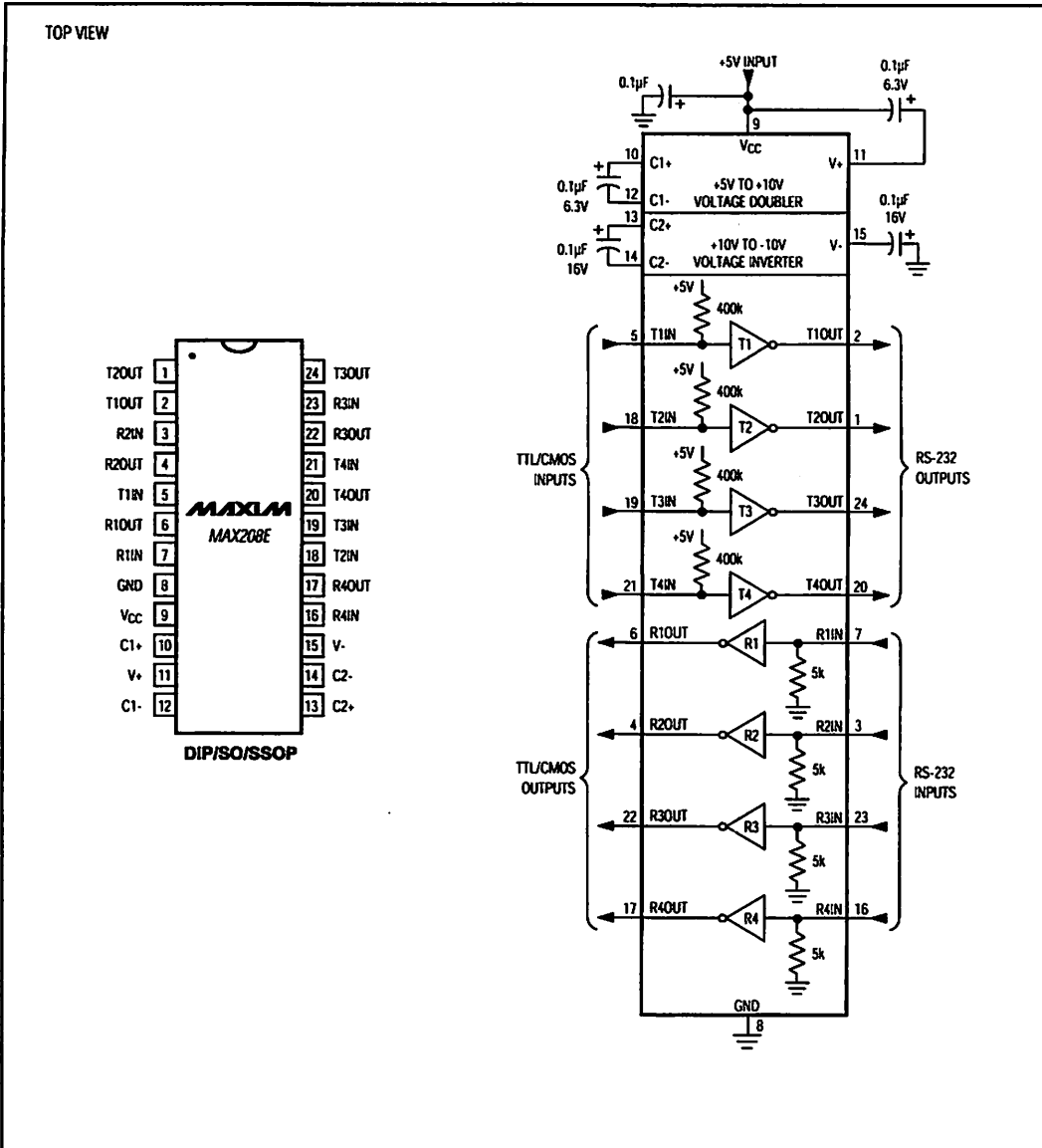
Pin Configurations and Typical Operating Circuits (continued)



±15kV ESD-Protected, +5V RS-232 Transceivers

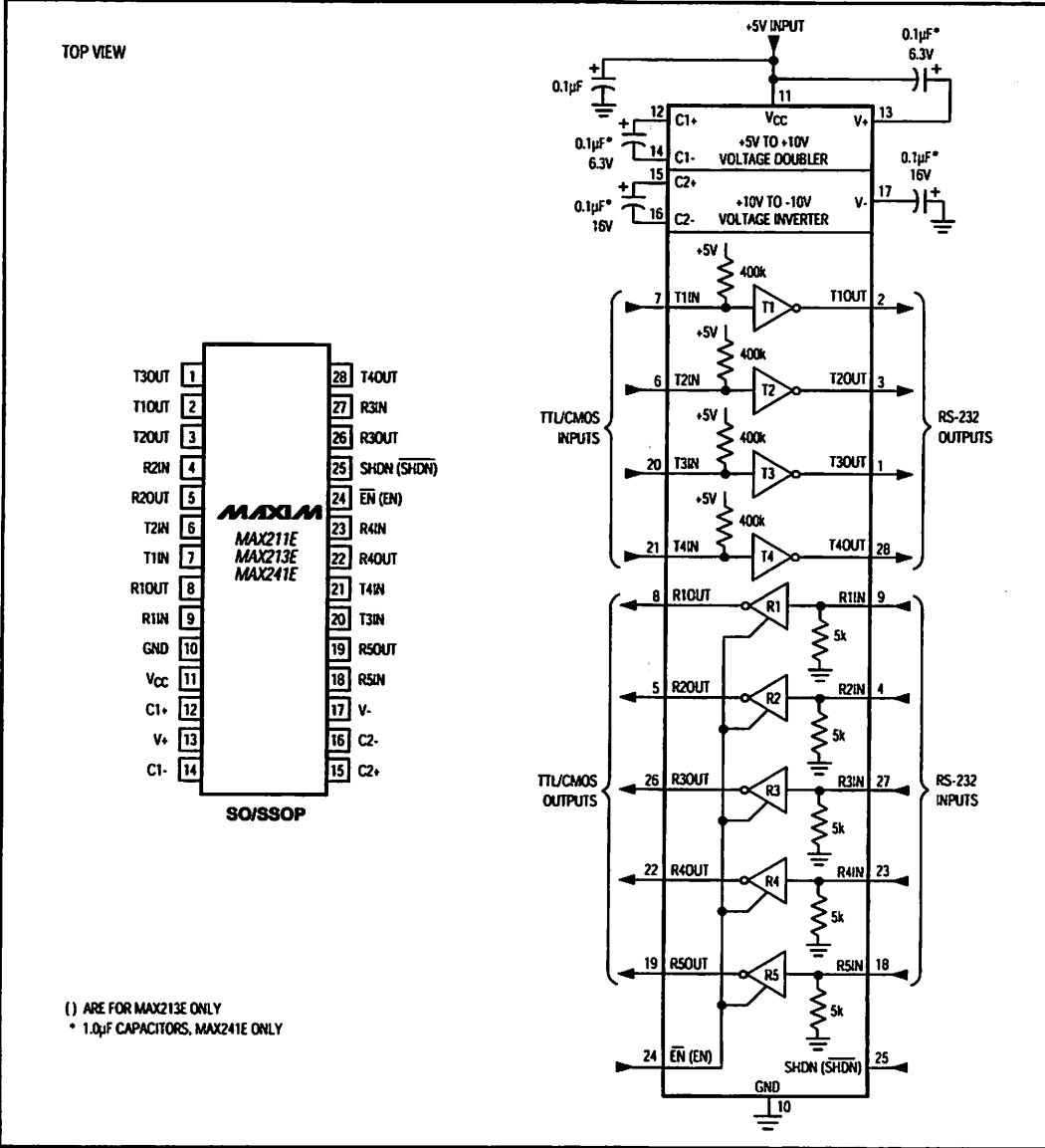
Pin Configurations and Typical Operating Circuits (continued)

MAX202E-MAX213E, MAX232E/MAX241E



±15kV ESD-Protected, +5V RS-232 Transceivers

Pin Configurations and Typical Operating Circuits (continued)



±15kV ESD-Protected, +5V RS-232 Transceivers

Ordering Information

PART	TEMP. RANGE	PIN-PACKAGE
MAX202ECPE	0°C to +70°C	16 Plastic DIP
MAX202ECSE	0°C to +70°C	16 Narrow SO
MAX202ECWE	0°C to +70°C	16 Wide SO
MAX202EC/D	0°C to +70°C	Dice*
MAX202EEPE	-40°C to +85°C	16 Plastic DIP
MAX202EESE	-40°C to +85°C	16 Narrow SO
MAX202EEWE	-40°C to +85°C	16 Wide SO
MAX203ECPP	0°C to +70°C	20 Plastic DIP
MAX203ECWP	0°C to +70°C	20 SO
MAX203EPPP	-40°C to +85°C	20 Plastic DIP
MAX203EPPW	-40°C to +85°C	20 SO
MAX205ECPG	0°C to +70°C	24 Wide Plastic DIP
MAX205EEPG	-40°C to +85°C	24 Wide Plastic DIP
MAX206ECNG	0°C to +70°C	24 Narrow Plastic DIP
MAX206ECWG	0°C to +70°C	24 SO
MAX206ECAG	0°C to +70°C	24 SSOP
MAX206EENG	-40°C to +85°C	24 Narrow Plastic DIP
MAX206EEWG	-40°C to +85°C	24 SO
MAX206EEAG	-40°C to +85°C	24 SSOP
MAX207ECNG	0°C to +70°C	24 Narrow Plastic DIP
MAX207ECWG	0°C to +70°C	24 SO
MAX207ECAG	0°C to +70°C	24 SSOP
MAX207EENG	-40°C to +85°C	24 Narrow Plastic DIP
MAX207EEWG	-40°C to +85°C	24 SO
MAX207EEAG	-40°C to +85°C	24 SSOP

PART	TEMP. RANGE	PIN-PACKAGE
MAX208ECNG	0°C to +70°C	24 Narrow Plastic DIP
MAX208ECWG	0°C to +70°C	24 SO
MAX208ECAG	0°C to +70°C	24 SSOP
MAX208EENG	-40°C to +85°C	24 Narrow Plastic DIP
MAX208EEWG	-40°C to +85°C	24 SO
MAX208EEAG	-40°C to +85°C	24 SSOP
MAX211ECWI	0°C to +70°C	28 SO
MAX211ECAI	0°C to +70°C	28 SSOP
MAX211EEWI	-40°C to +85°C	28 SO
MAX211EEAI	-40°C to +85°C	28 SSOP
MAX213ECWI	0°C to +70°C	28 SO
MAX213ECAI	0°C to +70°C	28 SSOP
MAX213EEWI	-40°C to +85°C	28 SO
MAX213EEAI	-40°C to +85°C	28 SSOP
MAX232ECPE	0°C to +70°C	16 Plastic DIP
MAX232ECSE	0°C to +70°C	16 Narrow SO
MAX232ECWE	0°C to +70°C	16 Wide SO
MAX232EC/D	0°C to +70°C	Dice*
MAX232EEPE	-40°C to +85°C	16 Plastic DIP
MAX232EESE	-40°C to +85°C	16 Narrow SO
MAX232EEWE	-40°C to +85°C	16 Wide SO
MAX241ECWI	0°C to +70°C	28 SO
MAX241ECAI	0°C to +70°C	28 SSOP
MAX241EEWI	-40°C to +85°C	28 SO
MAX241EEAI	-40°C to +85°C	28 SSOP

*Dice are specified at $T_A = +25^\circ\text{C}$.

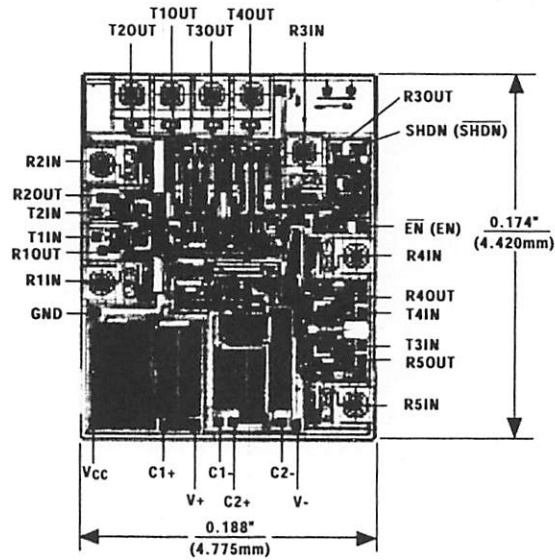
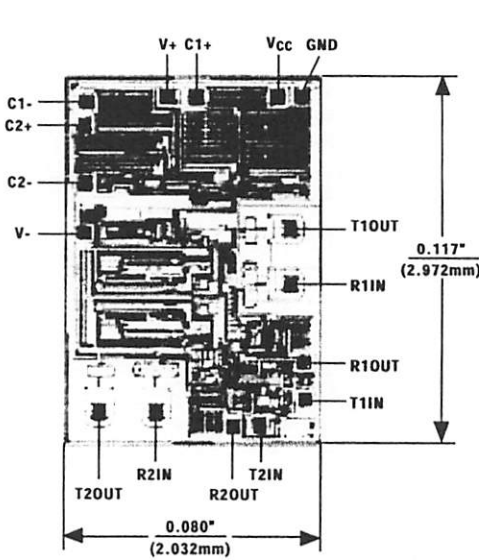
MAX202E-MAX213E, MAX232E/MAX241E

±15kV ESD-Protected, +5V RS-232 Transceivers

Chip Topographies

MAX202E/MAX232E

MAX211E/MAX213E/MAX241E



() ARE FOR MAX213E ONLY

TRANSISTOR COUNT: 123
SUBSTRATE CONNECTED TO GND

TRANSISTOR COUNT: 542
SUBSTRATE CONNECTED TO GND

Chip Information

MAX205E/MAX206E/MAX207E/MAX208E

TRANSISTOR COUNT: 328
SUBSTRATE CONNECTED TO GND

MAX202E-MAX213E, MAX232E-MAX241E

±15kV ESD-Protected, +5V RS-232 Transceivers

Package Information

MAX202E-MAX213E, MAX232E/MAX241E

**Plastic DIP
PLASTIC
DUAL-IN-LINE
PACKAGE
(0.300 in.)**

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	—	0.200	—	5.08
A1	0.015	—	0.38	—
A2	0.125	0.175	3.18	4.45
A3	0.055	0.080	1.40	2.03
B	0.016	0.022	0.41	0.56
B1	0.045	0.065	1.14	1.65
C	0.008	0.012	0.20	0.30
D1	0.005	0.080	0.13	2.03
E	0.300	0.325	7.62	8.26
E1	0.240	0.310	6.10	7.87
e	0.100	—	2.54	—
eA	0.300	—	7.62	—
eB	—	0.400	—	10.16
L	0.115	0.150	2.92	3.81

PKG.	DIM	PINS	INCHES		MILLIMETERS	
			MIN	MAX	MIN	MAX
P	D	8	0.348	0.390	8.84	9.91
P	D	14	0.735	0.765	18.67	19.43
P	D	16	0.745	0.765	18.92	19.43
P	D	18	0.885	0.915	22.48	23.24
P	D	20	1.015	1.045	25.78	26.54
N	D	24	1.14	1.265	28.96	32.13

21-0043A

**SSOP
SHRINK
SMALL-OUTLINE
PACKAGE**

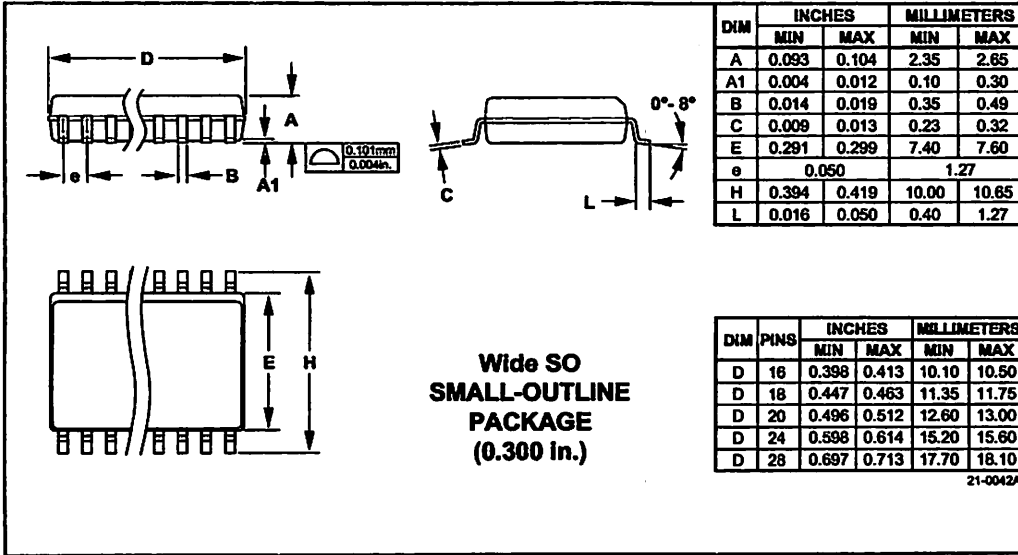
DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.068	0.078	1.73	1.99
A1	0.002	0.008	0.05	0.21
B	0.010	0.015	0.25	0.38
C	0.004	0.008	0.09	0.20
D	SEE VARIATIONS			
E	0.205	0.209	5.20	5.38
e	0.0256 BSC		0.65 BSC	
H	0.301	0.311	7.65	7.90
L	0.025	0.037	0.63	0.95
alpha	0°	8°	0°	8°

DIM	PINS	INCHES		MILLIMETERS	
		MIN	MAX	MIN	MAX
D	14	0.239	0.249	6.07	6.33
D	16	0.239	0.249	6.07	6.33
D	20	0.278	0.289	7.07	7.33
D	24	0.317	0.328	8.07	8.33
D	28	0.397	0.407	10.07	10.33

21-0056A

±15kV ESD-Protected, +5V RS-232 Transceivers

Package Information (continued)



Maxim cannot assume responsibility for use of any circuitry other than circuitry entirely embodied in a Maxim product. No circuit patent licenses are implied. Maxim reserves the right to change the circuitry and specifications without notice at any time.

24 Maxim Integrated Products, 120 San Gabriel Drive, Sunnyvale, CA 94086 (408) 737-7600

© 1996 Maxim Integrated Products

Printed USA

MAXIM is a registered trademark of Maxim Integrated Products.