

TUGAS AKHIR

PERANCANGAN APLIKASI MIKROKONTROLER SEBAGAI PENGENDALI SISTEM ANTRIAN DILENGKAPI DENGAN PANGGILAN SUARA



Disusun Oleh :

Nama : Rochmat Ariadi

NIM : 03.52.037

**KONSENTRASI TEKNIK ENERGI LISTRIK
JURUSAN TEKNIK ELEKTRO D-III
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG
September 2007**

TUGAS AKHIR

PERANCANGAN APLIKASI MONITORING DAN KONTROL SISTEM
PENGENDALI SISTEM ALIRAN DILAKUKAN DENGAN
PANGGILAN SUARA

KELOMPOK
1. ...
2. ...
3. ...
4. ...

Disusun oleh:

1. ...
2. ...

KEMENTERIAN RISET, TEKNOLOGI DAN INFORMATIKA
KEMENTERIAN SAINS DAN TEKNOLOGI
KEMENTERIAN PERENCANAAN DAN MANAJEMEN
KEMENTERIAN KEMAHKAMATAN
KEMENTERIAN KEHUTANAN DAN LINGKUNGAN
KEMENTERIAN KEMASYARAKATAN

**LEMBAR PERSETUJUAN
TUGAS AKHIR**

**PERANCANGAN APLIKASI MIKROKONTROLER SEBAGAI
PENGENDALI SISTEM ANTRIAN DILENGKAPI DENGAN
PANGGILAN SUARA**



Disusun Oleh :

Nama : Rochmat Ariadi

NIM : 03.52.037



Diperiksa dan Disetujui
Dosen Pembimbing



(Komang Somawinata, ST, MT)

**KONSENTRASI TEKNIK ENERGI LISTRIK
JURUSAN TEKNIK ELEKTRO D-III
FALKUTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG
2007**

REPUBLIC OF INDONESIA
MINISTRY OF EDUCATION

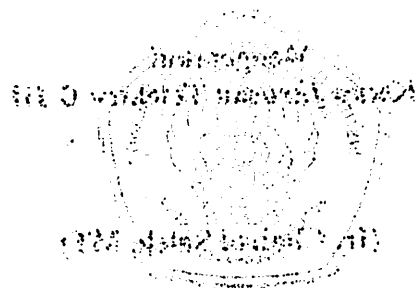
REPUBLIC OF INDONESIA
MINISTRY OF EDUCATION
JANUARY 1965



Director
General of Education
1965

Director of
Education

(Signature)



REPUBLIC OF INDONESIA
MINISTRY OF EDUCATION
JANUARY 1965

KATA PENGANTAR

Puji syukur kami panjatkan kehadiran Tuhan Yang Maha Esa dimana atas berkat dan rahmatnya yang selalu dilimpahkan kepada kita sehingga kita tidak kekurangan suatu apapun. Tidak lepas dari kehendak dan kemudahannya, maka penulis berhasil menyusun dan menyelesaikan laporan Tugas Akhir tepat pada waktunya. Tugas Akhir ini adalah sebagai salah satu syarat akademik untuk menyelesaikan studi di Fakultas Teknologi Industri Jurusan Energi Listrik D III Institut Teknologi Nasional Malang.

Kami menyadari bahwa tanpa ada bantuan dari berbagai pihak yang membantu atas terselesainya laporan Tugas Akhir ini. Dalam kesempatan ini penulis ingin menyampaikan terima kasih kepada :

1. Bapak Prof. DR. Abraham Lomi, MSEE, Selaku Rektor ITN Malang.
2. Bapak Ir. Choirul Saleh, MT. Selaku Ketua Jurusan Elektro D III.
3. Bapak Bambang Prio H, ST, MT, selaku sekertaris Jurusan Teknik Elektro D III.
4. Bapak Komang Somawinata,ST,MT, selaku Dosen pembimbing Tugas Akhir.
5. Bapak Ir. Abdul Hamid, MT. Selaku Dosen Wali Jurusan Teknik Energi Listrik D-III
6. Bapak, Ibu, dan adek yang telah membantu dalam hal segi moral dan materinya.

7. Semua teman-teman yang telah membantu dalam penyelesaian laporan ini.

Dengan terselesainya laporan ini besar harapan penulis agar apa yang tertulis dalam laporan ini, bisa memberikan sumbangan dan menjadi bahan masukan serta memberikan manfaat bagi semua pihak pada umumnya dan bagi mahasiswa pada umumnya.

Malang, September 2007

Penulis

ABSTRAK

“Perancangan Aplikasi Mikrokontroler Sebagai Pengendali Sistem Antrian Dilengkapi Dengan Panggilan Suara”, Rochmat Ariadi, 0352037, Tugas Akhir, Teknik Energi Listrik DIII, Institut Teknologi Nasional Malang, Pembimbing Komang Somawinata, ST, MT.

Saat ini masih banyak sistem antrian yang menggunakan operator secara manual, pengantri menunggu antrian sambil berdiri berjajar sehingga membuat pengantri tidak nyaman. Dari permasalahan tersebut maka kami mempunyai alternatif untuk merancang Pengendali Sistem Antrian. Dari sini timbul dua permasalahan, yaitu bagaimana merancang aplikasi Mikrokontroler sebagai pengendali sistem antrian dilengkapi panggilan suara dan bagaimana mencetak, menampilkan, serta memanggil nomer antrian. Sehingga antrian bisa lebih mudah, nyaman, dan aman..

Untuk merealisasikan sistem yang direncanakan maka diperlukan studi literature untuk mencari tinjauan pustaka mengenai sistem antrian. Perencanaan dan pembuatan yang membahas secara keseluruhan tentang perencanaan sistem mikrokontroler AT89S51, rangkaian pencetak kartu antrian, rangkaian pemutar suara ISD 25120 dan pembuatan perangkat lunak. Hasil pengujian berupa kartu antrian mulai 001-999, menampilkan *display* nomer antrian dan memanggil secara otomatis nomor antrian dengan ISD 25120 yang dikontrol secara keseluruhan menggunakan Mikrokontroler AT89S51. Serta membuat kesimpulan serta saran dari hasil pengujian aplikasi

Dari pengujian didapatkan sistem antrian yang dibuat ini dapat mempermudah sistem antrian yang telah ada (biasanya), pengantri tidak perlu berdiri berjajar melainkan bisa sambil duduk-duduk, sehingga pengantri bisa lebih nyaman. Ketika ada penekanan pada tombol antrian maka printer akan mencetak nomer antrian secara berurutan dari nomer 001 sampai dengan 999. Selanjutnya tombol pada lokel ditekan, maka data di tampilkan ke *display* antrian berupa *Seven Segment*. Kemudian ISD 25120 memanggil secara otomatis nomer antrian secara dinamis dari yang terkacil

Kata Kunci : Antrian, Mikrokontroler AT89S51, *display seven segment*, ISD 25120.

DAFTAR ISI

LEMBAR PERSETUJUAN	i
KATA PENGANTAR	ii
ABSTRAK	iii
DAFTAR ISI	iv
DAFTAR TABEL	vii
DAFTAR GAMBAR	viii
BAB I PENDAHULUAN	1
1.1 Latar belakang	1
1.2 Rumusan Masalah	2
1.3 Tujuan.....	2
1.4 Batasan Masalah.....	2
1.5 Metodologi	3
1.6 Sistematika Pembahasan	4
BAB II TEORI DASAR	5
2.1 Mikrokontroler AT89S51.....	5
2.1.1 Teori Umum	5
2.1.2 Arsitektur AT89S51	6
2.1.3 Konfigurasi Pin pada Mikrokontroler AT89S51	7
2.1.4 Osilator	9
2.1.5 Organisasi Memori	10
2.1.5.1 Program Memori Internal	11
2.1.5.2 Data Memori (RAM) Internal	11
2.1.5.3 SFR.....	13
2.2 Seven Segment	14
2.3 Tombol Akses	16
2.4 Transistor.....	17

2.5	Dioda	18
2.6	Kapasitor	19
2.7	Resistor	21
2.8	Printer Epson LX-800	24
2.9	Speak Call ISD 25120	27

BAB III PERENCANAAN DAN PEMBUATAN ALAT 32

3.1	Tinjauan Umum.....	32
3.2	Minimum Sistem Mikrokontroler	34
	3.2.1 Rangkaian Reset	37
3.3	Pengambilan Kartu Antrian.....	39
	3.3.1 Pencetak Karcis	39
	3.3.2 Tombol Antrian	40
3.4	Alat Antrian Pada Unit Pelayanan.....	41
	3.4.1 Tombol Panggil (<i>Call</i>)	41
3.5	Display Locket	42
3.6	Rangkaian Nada Panggil Dengan ISD 25120	44
	3.6.1 Rangkaian Pemutar Suara ISD 25120	44
3.7	Perancangan Perangkat Lunak (<i>Software</i>)	46
	3.7.1 Flow Chart Perencanaan Software	47

BAB IV PENGUJIAN DAN PEMBAHASAN 49

4.1.	Pengujian Alat dan Program	49
4.2	Pengujian Rangkaian Pencetak Nomer Antrian	49
	4.2.1 Tujuan.....	49
	4.2.2 Peralatan yang digunakan.....	50
	4.2.3 Prosedur pengujian	50
	4.2.4 Hasil Pengujian	51
	4.2.5 Analisa hasil pengujian	51

4.3	Pengujian <i>Shift Register</i> (Register Geser)	51
4.4	Pengujian <i>Seven Segment</i>	52
4.5	Pengujian Rangkaian Pemutar/Perekam Suara ISD 25120.....	53
4.5.1	Tujuan.....	53
4.5.2	Peralatan Yang Digunakan.....	54
4.5.3	Prosedur Pengujian.....	54
4.5.4	Hasil Pengujian	55
4.5.5	Analisis hasil pengujian	56
4.6	Pengujian Alat Keseluruhan	57
4.6.1	Tujuan	57
4.6.2	Peralatan Yang Digunakan.....	57
4.6.3	Prosedur pengujian.....	57
4.6.4	Hasil Pengujian dan Analisa	58
BAB V PENUTUP		61
5.1	Kesimpulan.....	61
5.2	Saran – Saran.....	61
DAFTAR PUSTAKA		62
LAMPIRAN.....		63

DAFTAR TABEL

2.1	Pengaturan RS0-RS1 Untuk Select Register Bank	12
2.2	128 Byte Special Function Register	13
2.3	Tabel Gelang Warna Resistor	21
2.4	Konfigurasi Pin Port Pararel DB25	24
3.1	Pemilihan Alamat untuk Merekam Suara	45
4.1	Tabel pengujian <i>Seven Segment</i>	57
4.2	Pemilihan Alamat untuk Merekam Suara	60

4.6	Minimum Sistem Mikrokontroler	59
4.7	Speake Call ISD 25120	59

DAFTAR GAMBAR

2.1	Diagram Blok AT89S51	5
2.2	Konfigurasi Pin-Pin AT89S51	7
2.3	Karakteristik Oscilator	10
2.4	Organisasi RAM Internal	12
2.5	Peraga <i>Seven Segment</i>	14
2.6	<i>Seven Segment Common Anode</i>	14
2.7	<i>Seven Segment Common Chatode</i>	15
2.8	Peraga Tombol / saklar	16
2.9	Transistor sebagai driver	17
2.10	Simbol Dioda.....	18
2.11	Simbol Kapasitor.....	19
2.12	ISD 25120	27
3.1	Blok Diagram Rangkaian Alat Antrian	32
3.2	Rangkaian Minimum Sistem AT89S51	35
3.3	Rangkaian Reset.....	37
3.4	Rangkaian Pencetak Kartu Antrian	40
3.5	Rangkaian Tombol Layanan	41
3.6	Rangkaian Tombol Panggil	42
3.7	Rangkaian Display Loket	43
3.8	Rangkaian Pemutar Suara ISD 25120	44
3.9	Flowcart Mikrokontroler 1	47
3.10	Flowcart Mikrokontroler 2	48
4.1	Rangkaian pencetak kartu antrian	50
4.2	Rangkaian Register Geser (<i>Shift Register</i>).....	51
4.3	Rangkaian Pengujian <i>Seven Segment</i>	52
4.4	Modul Pengujian IC ISD 25120.....	54
4.5	Blok Diagram Pengujian Alat Keseluruhan	58

BAB I

PENDAHULUAN

1.1. Latar Belakang

Mikrokontroler sebagai suatu terobosan teknologi mikroprosesor dan mikrokomputer hadir memenuhi kebutuhan pasar (*market need*) dan teknologi baru. Sebagai teknologi baru, yaitu teknologi semikonduktor dengan kandungan transistor yang lebih banyak namun hanya membutuhkan ruang yang kecil serta dapat digunakan sebagai pengendali utama dalam berbagai aplikasi-aplikasi pengontrolan, sistem kendali, otomatisasi, dan lain sebagainya.

Sebagai contoh dari aplikasi tersebut adalah alat untuk mengatasi antrian pada Kantor Bank. Dalam perkembangannya, alat untuk mengatasi antrian pada Kantor Bank saat ini masih banyak yang menggunakan operator secara manual. Berangkat dari permasalahan tersebut maka penulis mempunyai alternatif untuk merancang sistem antrian yang dilengkapi panggilan suara.

Dengan menggunakan alat ini, kartu antrian dapat langsung di ambil dari *print out* secara otomatis tanpa menggunakan operator. Dengan menggunakan panggilan suara, maka para pengantri dapat mendengar nomor urut antrian yang akan segera mendapat pelayanan. Selain *feature-feature* tersebut, alat ini juga dilengkapi seven segment sebagai *display* untuk memberikan kemudahan-kemudahan baik bagi para pengantri maupun pihak Bank.

Dalam merencanakan dan merealisasikan sistem antrian loket otomatis dengan menggunakan teknologi Mikrokontroler AT89S51 sebagai minimum sistem transmisi data, printer LX- 800, ISD 25120 (*Informasi Stroge Device*) serta perencanaan perangkat lunak (*software*).

1.2. Rumusan Masalah

Dari uraian tersebut diatas maka timbul beberapa permasalahan diantaranya adalah:

1. Bagaimana perancangan Aplikasi Mikrokontroler Sebagai Pengendali Sistem Antrian Dilengkapi Panggilan Suara ?
2. Bagaimana mencetak nomer menampilkan memanggil nomer antrian ?

1.3. Tujuan

Merancang dan membuat Aplikasi Mikrokontroler Sebagai Pengendali Sistem Antrian Dilengkapi Panggilan Suara, sehingga menghasilkan alat yang dapat mempermudah antrian.

1.4. Batasan Masalah

Pada perancangan alat ini penulis membuat batasan-batasan masalah untuk menghindari meluasnya permasalahan.

Adapun batasan-batasan sebagai berikut :

1. Penggunaan alat ini di aplikasikan pada 4 unit pelayanan (loket).

2. *Display* yang digunakan adalah *seven segment* sebanyak 3 digit dan maksimal antrian 999.
3. Kurang mendetail membahas tentang Printer Epson LX-800.

1.5. Metodologi

Langkah-langkah yang diperlukan untuk merealisasikan sistem yang direncanakan adalah :

1. Studi literatur

Studi literature ini bertujuan untuk mencari tinjauan pustaka mengenai Aplikasi Mikrokontroler Sebagai Pengendali Sistem Antrian Dilengkapi Panggilan Suara.

2. Perencanaan dan Pembuatan

Perencanaan dan pembuatan alat ini membahas secara keseluruhan tentang perencanaan sistem mikrokontroler AT89S51, rangkaian pencetak kartu antrian, rangkaian pemutar suara ISD 25120 dan pembuatan perangkat lunak.

3. Pengujian Alat

Hasil pengujian berupa kartu antrian mulai 001-999, menampilkan *display* nomer antrian dan memanggil secara otomatis nomor antrian dengan ISD 25120 yang dikontrol secara keseluruhan menggunakan Mikrokontroler AT89S51.

4. Membuat kesimpulan serta saran dari hasil pengujian aplikasi

1.6. Sistematika Pembahasan

Sistematika pembahasan laporan Tugas Akhir yang penulis susun di kerjakan dalam lima bab, terdiri dari :

BAB I PENDAHULUAN

Menguraikan tentang Latar Belakang, Batasan Masalah, Tujuan dan Sistematika Pembahasan.

BAB II TINJAUAN PUSTAKA

Menguraikan tentang teknologi Mikrokontroler AT89S51, *Display Seven segment*, printer yang di gunakan, ISD sebagai IC perekam suara serta teori-teori yang mendukung pembuatan alat.

BAB III PERANCANGAN DAN PEMBUATAN

Menguraikan tentang perencanaan dan pembuatan Aplikasi Mikrokontroler Sebagai Pengendali Sistem Antrian Dilengkapi Panggilan Suara.

BAB IV PENGUJIAN ALAT

Menjelaskan tentang pengujian dan analisa alat secara keseluruhan.

BAB V PENUTUP

Merupakan penjelasan mengenai kesimpulan dari apa yang dibahas dalam laporan Tugas Akhir dan saran-saran yang berguna untuk kesempurnaan laporan.



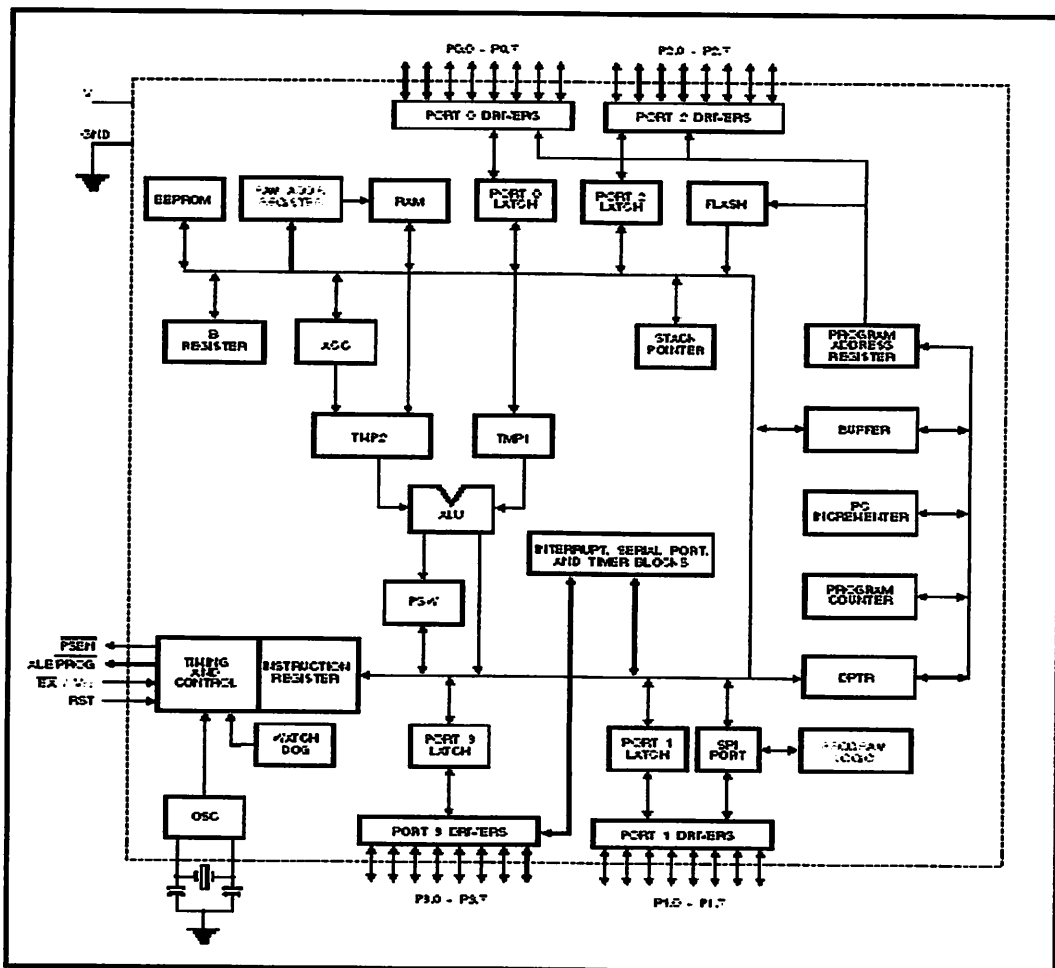
BAB II

TEORI DASAR

Bab ini akan menguraikan tentang dasar-dasar teori dasar yang menunjang dalam perancangan dan pembuatan alat. Uraian teori dalam bab ini meliputi teori IC AT89S51, *Seven segment*, ISD 25120 dan perangkat-perangkat pendukung lainnya.

2.1. Mikrokontroler AT89S51

2.1.1. Teori umum.



Gambar 2.1. Diagram Blok AT89S51 [4]

AT89S51 merupakan sebuah mikrokontroler 8-bit CMOS, *Low Power* dengan 4Kb *flash Programmable and Erasable Read Only Memory* (PEROM). IC ini dibuat sesuai dengan standart industri konfigurasi pin dan *intruction set* dari MCS-51.

- 4Kb *Flash Memory*.
- 128 *Byte Internal RAM*.
- 32 *I/O Lines*.
- 2 *Timer/Counter 16-Level*.
- 1 *Serial Port Full Duplex*.
- *On Chip Osilator*.

AT89S51 mempunyai dua buah *Power-Saving mode* yang dapat diatur melalui software, yaitu: *IDE Mode* yang akan menghentikan CPU sebagai RAM, *Timer/Counter*, *Serial Port* dan *Interrupsi system* tetap berfungsi. *Power Down Mode* yang akan menyimpan ini di RAM, tetapi menahan Osilator untuk tidak mengaktifkan *chip* yang lain sampai terjadi reset secara hardware.

2.1.2. Arsitektur AT89S51.

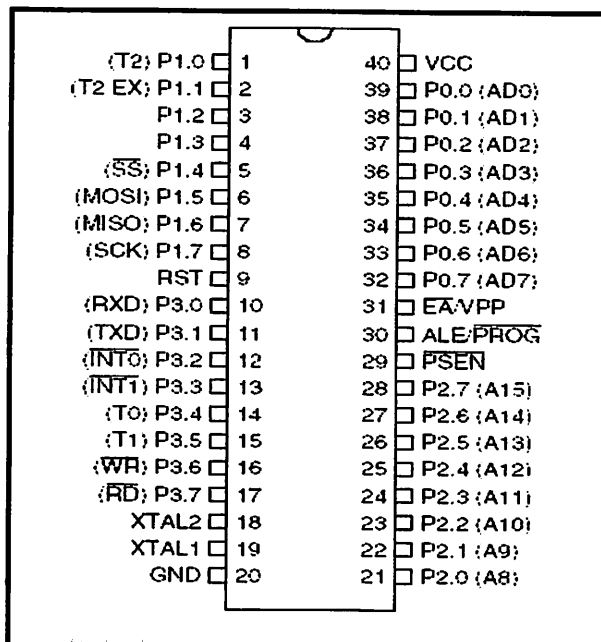
Arsitektur Mikrokontroler AT89S51 adalah sebagai berikut:

- CPU (*Central Processing Unit*) 8-bit dengan register A (*Accumulator*) dan B.
- 16-Bit *Program Counter* (PC) dan data pointer (DPTR).
- 8-Bit *Program status word* (PSW).
- 4-Bit *Stack pointer* (SP).
- 4 Kbyte internal EPROM
- 128 byte internal RAM.

- 4 bank register, masing-masing berisi 8 register.
- 16 Byte yang dapat dialamati pada bit level.
- 80 Byte *general purpose memory data*.
- 32 pin input-output tersusun atas P0-P3 masing-masing 8-bit.
 - 2 Buah 16-bit timer counter.
 - *Receiver Register*, yaitu : TCON, TMOP, SCON, IP, dan IE.
 - 5 Buah sumber interupt (2 buah sumber *interrupt eksternal* dan 3 buah sumber *interrupt internal*).
 - *Oscilator* dan *Clock internal*.

2.1.3. Konfigurasi Pin pada Mikrokontroler AT89S51.

Konfigurasi kaki-kaki mikrokontroler AT89S51 terdiri dari 40 pin, seperti terlihat pada gambar 2.2. sebagai berikut:



Gambar 2.2. Konfigurasi Pin-Pin AT89S51 ^[4]

Fungsi dari tiap-tiap pin adalah sebagai berikut:

1. VCC (Supply tegangan).
2. GND (Ground).
3. Port 0

Merupakan port input-output dua arah dan dikonfigurasi sebagai *multiplex* dua bus alamat rendah (A0 – A7) dan data selama pengaksesan program memory dan data memory internal.

4. Port 1

Merupakan port input-output dua arah dengan internal pull-up.

5. Port 2

Merupakan port input-output dua arah dengan *internal pull-up*. Mengeluarkan *address* tinggi selama pengambilan (*fetch*) program memory internal dan selama pengaksesan ke data memory port 2 mengeluarkan isi P2SFR (*Special Function Register*) menerima *address* tinggi dan beberapa sinyal kontrol selama pemrograman dan verifikasi.

6. Port 3.

Merupakan port input-output dua arah dengan internal pull-up. Port 3 juga memiliki fungsi khusus, yaitu:

- RXD (P3.0) : Port input serial.
- TXD (P3.1) : Port out-put serial.
- INTO (P3.2) : Interrup 0 external.
- INTI (P3.3) : Internal 1 external.
- TO (P3.4) : Input external timer 0.
- T1 (P3.5) : Input external timer 1.

- WR (P3.6) : Strobe tulis data *memory external*.
- RD (P3.7) : Strobe baca data *memory external*.

7. RST

Input reset.

8. ALE\PROG

Pulsa output ALE digunakan untuk proses “*latching*” *byte address* rendah (A0 - A7) selama pengaksesan ke *external memory*. Pin ini juga untuk memasukkan pulsa program selama pemrograman.

Pada operasi normal ALE mengeluarkan *rate konstant* yaitu 16 frekuensi osilasi dan boleh digunakan untuk *timing external*.

9. PSEN

Merupakan strobe baca ke program *memory external*.

10. EA\VPP

External address enable EA digroundkan jika mengakses *memory external*.

Untuk mengakses *memory internal* maka dihubungkan ke VCC.

11. XTAL 1 dan XTAL 2.

Kaki ini dihubungkan dengan kristal bila menggunakan osilator internal.

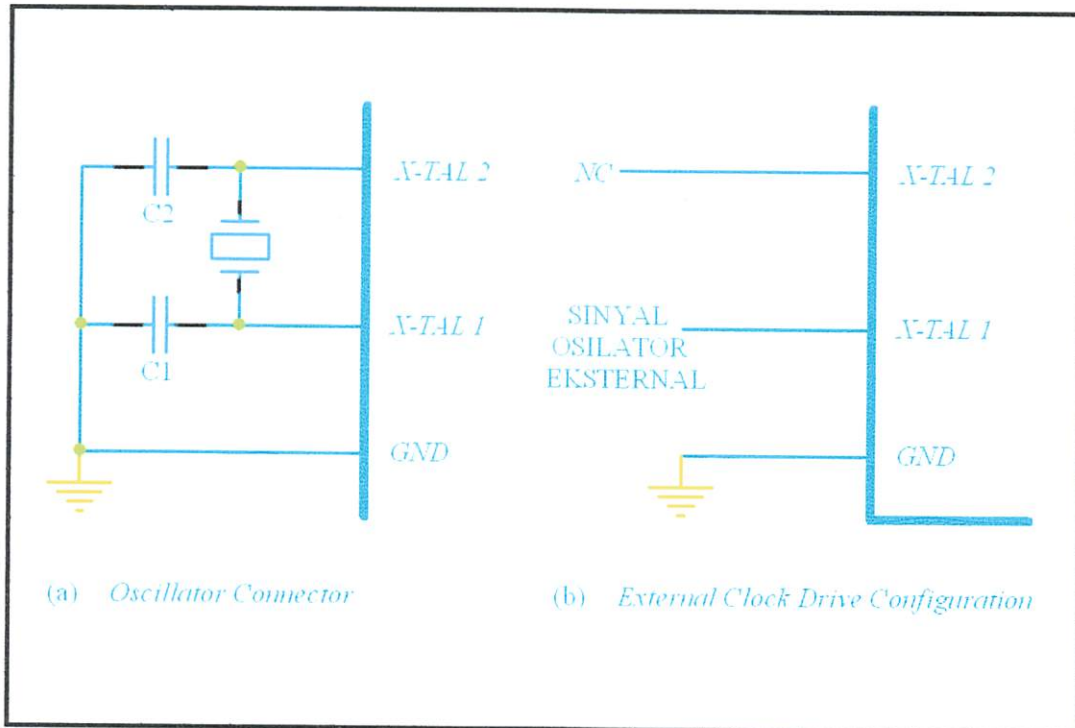
XTAL 1 merupakan input internal osilator amplifier sedangkan XTAL 2 merupakan out-put internal osilator amplifier.

2.1.4. Osillator

Rangkaian osillator internal ditunjukkan pada gambar 2-3a. X-TAL 1 dan X-TAL 2 ini dihubungkan ke sebuah kristal quartz dan kapasitor keramik.

Untuk memberikan AT89S51 dari sumber clock external. Maka pin X-TAL 2 dibiarkan tidak berhubungan dan X-TAL 1 dihubungkan dengan sumber

clock external seperti pada gambar 2-3b. Rangkaian ini tidak melakukan duty cycle dari setiap sinyal clock internal, karena input bagi masukan rangkaian clock internal dihubungkan ke flip-flop pembagi dua, tetapi spesifikasi nilai tegangan pada saat tinggi dan rendah, maksimum dan minimumnya harus diberikan.



Gambar 2.3. Karakteristik Oscilator ^[4]

2.1.5. Organisasi Memory.

Didalam AT89S51 memiliki ruangan alamat telah dibedakan untuk program memory dan data memory. Pemisahan memori program dan data tersebut membolehkan memori data diakses dengan alamat 8-bit, sehingga dapat dengan cepat dan mudah disimpan dan dimanipulasi oleh CPU 8-bit. Namun demikian, alamat memori data 16-bit bisa juga dihasilkan melalui register DPTR.

2.1.5.1. Program Memory Internal

AT89S51 memiliki program memory internal sebesar 4Kbyte dengan ruang alamat 0000H-0FFFH. Jika alamat-alamat program lebih tinggi daripada 0FFFH, yang melebihi kapasitas ROM/*Fash memory internal* menyebabkan AT89S51 secara otomatis mengambil *Code Byte* dari program memory external. *Code Byte* juga dapat diambil hanya dari *external memory* dengan alamat 0000H-FFFFH dengan cara menghubungkan Pin EA ke Ground.

2.1.5.2. Data Memory (RAM) Internal.

Ruang alamat bawah memory data (RAM) internal dengan kapasitas 128 byte yaitu 00H-7FH yang terbagi atas 3 daerah, yaitu :

- 4 Bank Register

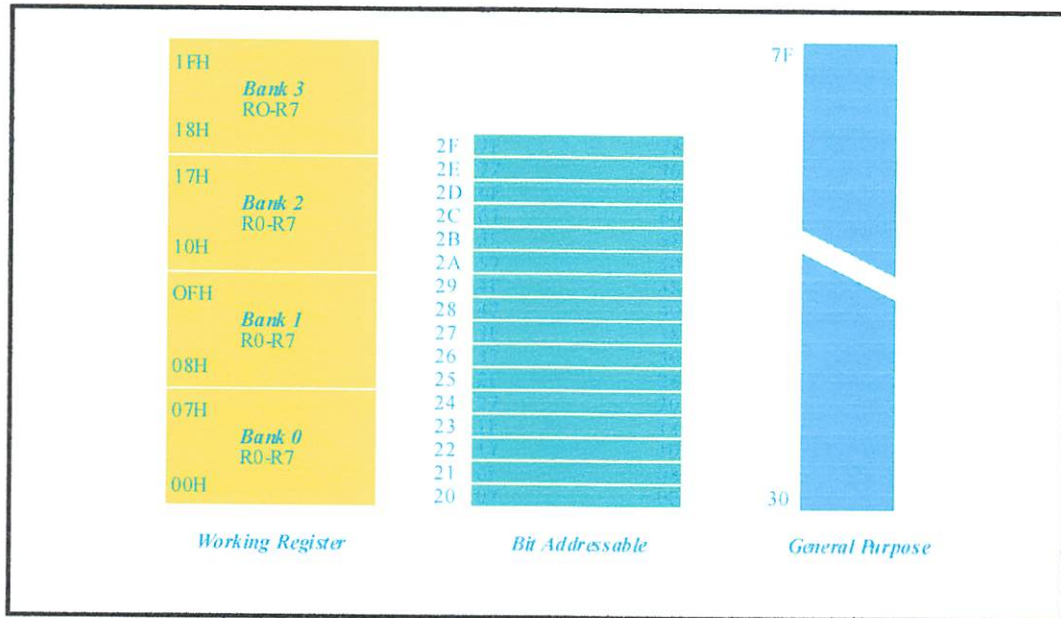
Setiap bank terdiri dari 8 register (R0-R7). Sehingga jumlah register untuk keempat bank register (bank 0 - bank 3) menjadi 32 buah register yang menempati ruang alamat 00H-1FH. Mengaktifkan salah satu bank register dapat dilakukan dengan mengatur RSO-RSI pada PSW (Program Status Word).

- Bit Addressable.

Terdiri dari 16 byte yang berada pada alamat 20H-2FH. Masing-masing 128 bit lokasi ini dapat di alamatkan secara langsung.

- General Purpose.

Terdiri dari 80 byte yang menempati alamat 30H-7FH. yang dapat dialamati secara langsung dan dapat digunakan untuk keperluan umum (General Purpose RAM). Misalkan digunakan untuk lokasi stack.



Gambar 2.4. Organisasi RAM Internal ^[4]

Tabel 2- 1. Pengaturan RS0-RS1 Untuk Select Register Bank ^[4]

RS1	RS0	Register Bank Select Bits
0	0	Bank 0
0	1	Bank 1
1	0	Bank 2
1	1	Bank 3

2.1.5.3. SFR (Special Function Register).

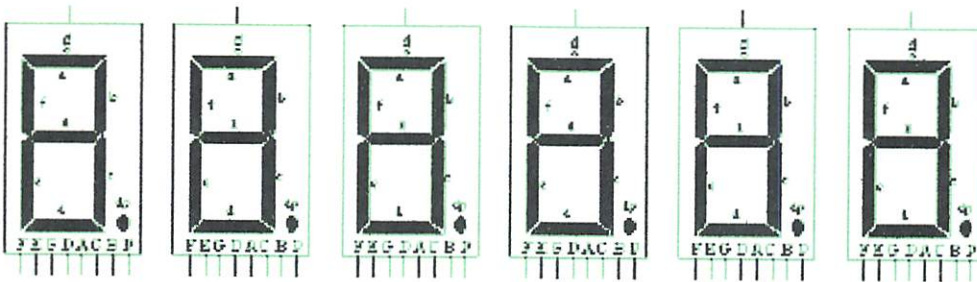
Untuk mengoperasikan AT89S51 yang tidak menggunakan alamat internal RAM (00-7FH) dilakukan oleh SFR yang beraddress 80H-FFH, tetapi tidak semua address tersebut digunakan sebagai SFR. Fungsi-fungsi SFR dijelaskan oleh tabel 2-2. sebagai berikut:

Tabel 2- 2. 128 Byte Special Function Register ^[4]

Simbol	Nama Register	Alamat
ACC	Accumulator	E0H
B	Register B	F0H
PSW	Program Status Word	D0H
SP	Stack Pointer	81H
DPL	Bit Rendah	82H
DPH	Bit Tinggi	83H
P0	Port 0	80H
P1	Port 1	90H
P2	Port 2	A0H
P3	Port 3	B0H
IP	Interrupt Peiority Control	D8H
IE	Interrupt Enable Control	A8H
TMOD	Timer/Counter Mode Control	89H
TCON	Timer/Counter Control	88H
TH0	Timer/Counter 0 High Control	8CH
TL0	Timer/Counter 0 Low Control	8AH
TH1	Timer/Counter 1 High Control	8DH
TL1	Timer/Counter 1 LowControl	8BH
SCON	Serial Control	98H
SBUF	Serial Data Buffer	99H
PCON	Power Control	87H

2.2. Seven Segment

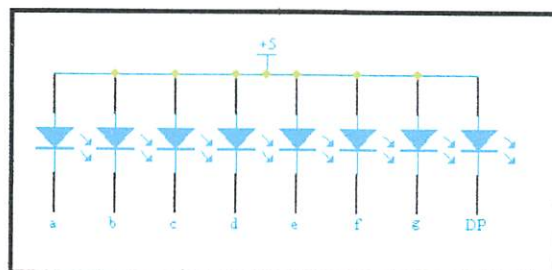
Peralatan *output* yang biasa digunakan untuk menampilkan bilangan desimal adalah peraga tujuh segmen (*Seven Segment Display*), yang ditunjukkan pada gambar 2.5. *Seven segment* tersebut dilabelkan dengan huruf a sampai g yang menyatakan digit desimal dari 0 sampai 9.



Gambar 2.5. Peraga *Seven Segment* ^[2]

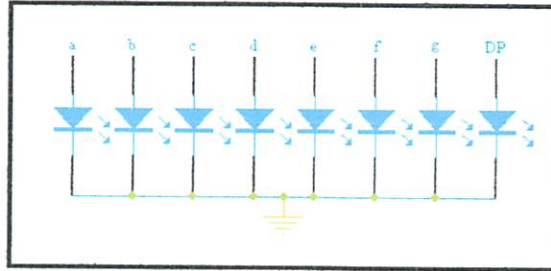
Pada dasarnya, *seven segment* merupakan kumpulan dari 7 LED yang disusun sedemikian rupa sehingga membentuk sebuah angka. *Seven segment* dapat di bedakan berdasarkan pin LED yang disatukan, yaitu:

1. *Seven Segment Common Anode*, Anoda dari semua LED disatukan sehingga *seven segment* akan menyala jika *commonnya* dihubungkan dengan positif (VCC) dan yang lainnya dihubungkan dengan nol (atau negatif)



Gambar 2.6. *Seven Segment Common Anode* ^[2]

2. *Seven Segment Common Cathode*, Katoda dari semua LED disatukan sehingga *seven segment* akan menyala jika *commonnya* dihubungkan dengan negatif (0 volt) dan pin yang lainnya dihubungkan dengan positif.



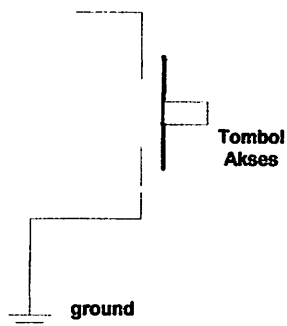
Gambar 2.7. *Seven Segment Common Cathode* ^[2]

Display *seven segment* dapat dibuat dengan beberapa cara. Tiap *seven segment* tersebut dapat berupa filamen tipis yang berpijar. Jenis peraga ini disebut peraga pijar (*incandescent display*), dan sama dengan bola lampu biasa. Peraga jenis lain adalah tabung pelepas gas (*gas discharge*) yang beroperasi pada tegangan tinggi. Unit ini menghasilkan sinar jingga. Tabung yang berpendar (*fluorescent*) akan menghasilkan sinar hijau bila menyala dan beroperasi pada tegangan rendah. Dioda pemancar cahaya (LED) merupakan satu peraga *seven segment* yang dapat menampilkan beberapa warna. Oleh karena berupa dioda, LED sensitif terhadap polaritas. Katoda (K) harus dihubungkan ke negatif (GND) dari catu daya. Anoda (A) harus dihubungkan ke positif dari catu daya.

2.3. Tombol Akses (Push-button)

Tombol atau saklar digunakan sebagai tombol kontrol masukan untuk mikrokontroller. Tombol atau saklar berfungsi sebagai penghantar aliran arus pada suatu rangkaian. Jika kondisi saklar atau tombol terbuka (tidak ditekan), maka akan berlogika 1, sebaliknya apabila tombol ditekan maka akan berlogika 0.

Hal ini dikarenakan rangkaian akan terhubung dengan ground pada gambar 2.8.



Gambar 2.8. Peraga Tombol / saklar ^[1]

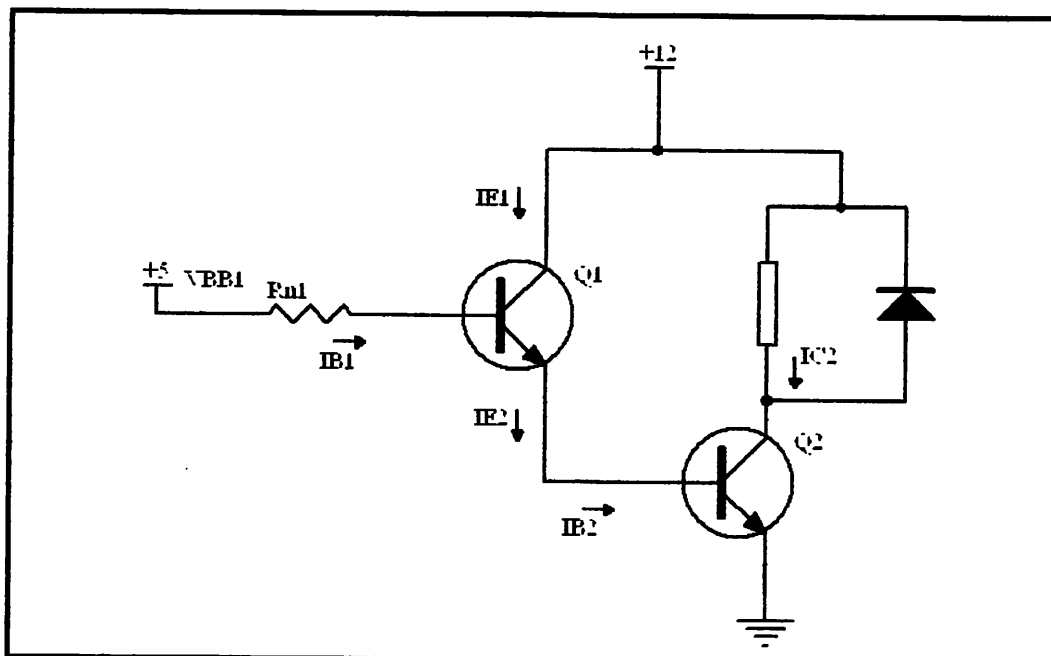
2.4. Transistor

Transistor adalah salah satu monokristal semikonduktor dimana terjadi dua pertemuan P-N dengan tiga elektroda. Emitor (E), Basis (B), dan Kolektor (C), penyusun semikonduktor ini memiliki dua kemungkinan. Jenis transistor yaitu :

1. Transistor jenis PNP
2. Transistor jenis NPN

Dimana PNP tersusun 2 buah lapisan P dan 1 buah lapisan N yang disisipkan diantaranya. Untuk NPN 2 buah lapisan N dan 1 buah P yang disisipkan.

Syarat transistor akan menghantarkan arus dari kolektor ke emitor (saturation) apabila pada basisnya ada arus yang nilainya sepersepuluh ($1/10$) arus kolektor, dan akan terputus antara kolektor dan emitor (cut off), hal ini untuk jenis NPN kebalikannya.

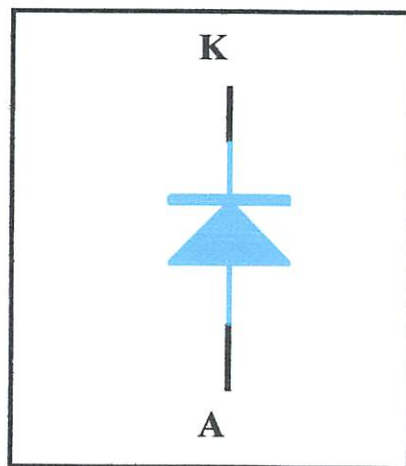


Gambar 2.10. Transistor sebagai driver ^[5]

2.5. Dioda

Semua dioda prinsip kerjanya adalah sebagai penyearah. Tetapi karena proses pembuatan, bahan dan penerapannya yang berbeda-beda, maka namanya pun berbeda-beda serta memiliki karakteristik yang berbeda pula. Macam-macam dioda antara lain: Dioda Penyearah, Dioda Zener dan Dioda Photo.

Kebanyakan dioda penyearah dibuat dari bahan silicon, mengingat kemampuan dan keandalannya yang tinggi. Mampu dilewati arus yang besar dan dapat bekerja pada suhu yang tinggi. Keuntungan ini dimungkinkan karena elektron tersebut baru bias terlepas dari intinya oleh kekuatan atau energi yang sangat besar. Penyearah disini berarti merubah arus bolak-balik (AC) menjadi arus searah (DC) yang berfrekuensi rendah. Gambar simbol dioda seperti dibawah ini:



Gambar 2.11. Simbol Dioda ^[5]

2.6. Kapasitor

Kapasitor adalah komponen elektronika yang terdiri dari plat konduktor yang satu disekat terhadap yang lainnya dengan isolator (dielektrik) dan berfungsi sebagai pelawan untuk arus bolak-balik, filter, tuning, kopel antar rangkaian, pembangkit gelombang sinus dan konduktor khusus. Untuk menentukan banyaknya muatan listrik yang dapat disimpan oleh kapasitor, dapat dirumuskan sebagai berikut:

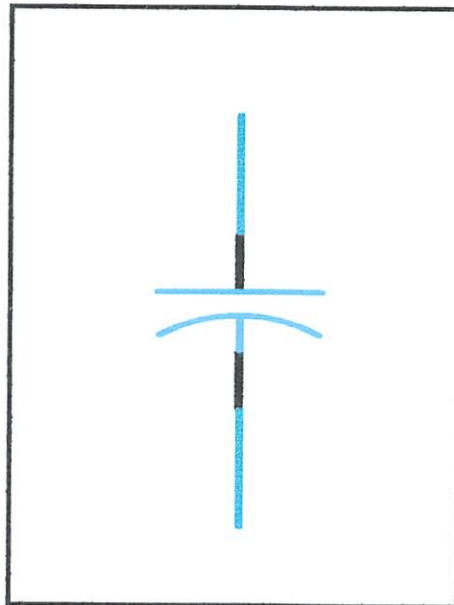
$$Q = C \times V \dots \dots \dots (2-1)$$

Dimana :

Q = Banyaknya muatan dalam Coulomb

C = Kapasitor dalam farad

V = Tegangan yang ada diantara keping keping dalam Volt



Gambar 2.12. Simbol Kapasitor ^[5]

Sebuah kapasitor dikatakan mempunyai kapasitas satu farad apabila muatan sebesar satu coulomb membuat tegangan naik sebesar satu volt, apabila farad ternyata terlampau besar sehingga digunakan mikrofarad dan satuan lainnya yaitu nano farad dan pikofarad. Kapasitor yang berfungsi sebagai penyimpan tenaga listrik dalam praktek dapat digunakan untuk pewaktu, untuk pewaktu kapasitor dengan resistor yang disebut sebagai rangkaian sebagai rangkaian RC.

Dalam kapasitor terdapat reaktansi kapasitor, jika kapasitor tersebut diterapkan pada arus bolak balik sinus, tegangan akan tertinggal sejauh 90° .

Untuk menentukan besarnya nilai reaktansi adalah:

$$X_c = \frac{1}{3,14.FC} \dots \dots \dots (2-2)$$

Dimana:

X_c = Reaktansi kapasitor

F = Frekuensi dalam ohm

C = kapasitas dalam farad

2.7. Resistor

Pada dasarnya semua bahan memiliki sifat resistif namun beberapa bahan seperti tembaga, perak, emas dan bahan metal umumnya memiliki resistansi yang sangat kecil. Bahan-bahan tersebut menghantar arus listrik dengan baik, sehingga dinamakan konduktor. Kebalikan dari bahan yang konduktif, bahan material seperti karet, gelas, karbon memiliki resistansi yang lebih besar menahan aliran elektron dan disebut sebagai insulator.

Tabel 2- 3. Tabel Gelang Warna Resistor ^[5]

Warna	Nilai	Faktor Pengali	Toleransi
Hitam	0	1	
Coklat	1	10	1%
Merah	2	100	2%
Jingga	3	1.000	
Kuning	4	10.000	
Hijau	5	100.000	
Biru	6	10^6	
Violet	7	10^7	
Abu-abu	8	10^8	
Putih	9	10^9	
Emas	-	0.1	5%
Perak	-	0.01	10%

Resistor adalah komponen dasar elektronika yang digunakan untuk membatasi jumlah arus yang mengalir dalam satu rangkaian. Sesuai dengan namanya resistor bersifat resistif dan umumnya terbuat dari bahan karbon. Dari hukum Ohm diketahui, resistansi berbanding terbalik dengan jumlah arus yang mengalir melaluinya. Satuan resistansi dari suatu resistor disebut Ohm atau dilambangkan dengan simbol Ω (Omega).

Tipe resistor yang umum adalah berbentuk tabung dengan dua kaki tembaga di kiri dan kanan. Pada badannya terdapat lingkaran membentuk gelang kode warna untuk memudahkan pemakai mengenali besar resistansi tanpa mengukur besarnya dengan Ohm meter. Kode warna tersebut adalah standar manufaktur yang dikeluarkan oleh EIA (Electronic Industries Association) seperti yang ditunjukkan pada tabel 2-3.

Resistansi dibaca dari warna gelang yang paling depan ke arah gelang toleransi berwarna coklat, merah, emas atau perak. Biasanya warna gelang toleransi ini berada pada badan resistor yang paling pojok atau juga dengan lebar yang lebih menonjol, sedangkan warna gelang yang pertama agak sedikit ke dalam. Dengan demikian pemakai sudah langsung mengetahui berapa toleransi dari resistor tersebut. Kalau kita telah bisa menentukan mana gelang yang pertama selanjutnya adalah membaca nilai resistansinya.

Jumlah gelang yang melingkar pada resistor umumnya sesuai dengan besar toleransinya. Biasanya resistor dengan toleransi 5%, 10% atau 20% memiliki 3 gelang (tidak termasuk gelang toleransi). Tetapi resistor dengan toleransi 1% atau 2% (toleransi kecil) memiliki 4 gelang (tidak termasuk gelang

toleransi). Gelang pertama dan seterusnya berturut-turut menunjukkan besar nilai satuan, dan gelang terakhir adalah faktor pengalinya.

Spesifikasi lain yang perlu diperhatikan dalam memilih resistor pada suatu rancangan selain besar resistansi adalah besar watt-nya. Karena resistor bekerja dengan dialiri arus listrik, maka akan terjadi disipasi daya berupa panas sebesar $W = I^2R$ watt. Semakin besar ukuran fisik suatu resistor bisa menunjukkan semakin besar kemampuan disipasi daya resistor tersebut.

Umumnya di pasar tersedia ukuran 1/8, 1/4, 1, 2, 5, 10 dan 20 watt. Resistor yang memiliki disipasi daya 5, 10 dan 20 watt umumnya berbentuk kubik memanjang persegi empat berwarna putih, namun ada juga yang berbentuk silinder. Tetapi biasanya untuk resistor ukuran jumbo ini nilai resistansi dicetak langsung dibadannya, misalnya 100 Ω 5W.

2.8. Pencetak (printer) EPSON LX-800

Pencetak Epson LX-800 ini adalah jenis pencetak dot-matrix yang menggunakan mode pengiriman data paralel. Penggunaan mode komunikasi paralel pada pencetak jenis ini diadaptasi dari standart *Centronics untuk printer adapter IBM*.

Tabel 2- 4. Konfigurasi Pin Port Paralel DB25 ^[7]

PIN	SINYAL	ARAH	KETERANGAN
1	$\overline{\text{STROBE}}$	Masuk	Sinyal ini digunakan oleh printer untuk membaca sinyal data yang telah dikirimkan. Lebar pulsa harus lebih dari 0,5 μs pada terminal penerima.
2	DATA1	Masuk	Sinyal-sinyal ini berturut-turut mewakili informasi bit ke-1 sampai ke bit-8 data paralel. Tiap-tiap sinyal akan bertingkat tinggi untuk data logika 1 dan bertingkat rendah untuk data logika 0
3	DATA2	Masuk	
4	DATA3	Masuk	
5	DATA4	Masuk	
6	DATA5	Masuk	
7	DATA6	Masuk	
8	DATA7	Masuk	
9	DATA8	Masuk	
10	$\overline{\text{ACKNLG}}$	Keluar	Sinyal ini menunjukkan bahwa data sudah diterima printer siap menerima data baru. Lebar pulsa $\pm 5\mu\text{s}$

11	BUSY	Keluar	<p>Sinyal ini menunjukkan bahwa printer tidak dapat menerima data. Sinyal ini aktif jika :</p> <ul style="list-style-type: none"> ▪ Printer sedang menerima data ▪ Printer sedang dalam proses mencetak ▪ Printer dalam kondisi off line <p>Printer dalam kondisi error</p>
12	PE	Keluar	Sinyal ini menunjukkan printer kehabisan kertas
13	SLCT	Keluar	Sinyal ini menunjukkan printer sedang dalam kondisi pemilihan (selected scale)
14	$\overline{\text{AUTOFEED}}$	Masuk	Sinyal ini membuat printer menambah satu baris lagi setelah pencetakan selesai
15	$\overline{\text{ERROR}}$	Keluar	Sinyal ini aktif jika kondisi-kondisi printer PAPER END, OFFLINE dan ERROR
16	$\overline{\text{INIT}}$	Masuk	Sinyal ini akan mereset printer dan membersihkan buffer printer. Lebar pulsa harus lebih dari 5 μs pada terminal penerima

17	$\overline{\text{SLCTIN}}$	Masuk	Pemilihan printer hanya dapat terjadi bila sinyal ini aktif
18-25	GND	-	Ground

Berikut ini spesifikasi pensinyalan pengiriman data paralel printer Epson LX-800 (standart centronics):

- ✓ Sinyal sinkronisasi : sinyal $\overline{\text{STROBE}}$
- ✓ Sinyal jabat-tangan : sinyal $\overline{\text{ACKNLG}}$ BUSY
- ✓ Semua tingkatan keluaran dan masukan koimpatibel dengan tingkat TTL
- ✓ Pengiriman data harus dilakukan dengan memperhatikan sinyal $\overline{\text{ACKNLG}}$ atau BUSY. Data yang dikirimkan oleh printer hanya jika sinyal $\overline{\text{ACKNLG}}$ telah diterima atau saat sinyal BUSY dalam keadaan rendah (LOW)
- ✓ Tabel 2.4 menunjukkan konfigurasi pin pada port paralel DB25.

2.9. Speak Call ISD 25120 (IC Data Perekam Suara)

Pada perancangan alat ini selain menggunakan tampilan *seven segment* kita juga menggunakan tampilan berupa suara, yang akan membunyikan suara nomor antri dan nomor loket. Komponen untuk menyimpan informasi ISD 25120, memberikan solusi rekaman atau putar ulang dalam chip tunggal untuk durasi penyimpanan 120 detik. Di dalam komponen ini dilengkapi dengan chip osilator, pre-amplifier, microphone, kontrol gain otomatis, filter penghalus, dan amplifier speaker. Pada IC ini kompatibel penuh dengan mikrokontroler sehingga pesan-pesan alamatnya yang kompleks bisa dicapai. Perekaman disimpan dalam sel memori non-volatif sehingga menghasilkan penyimpanan pesan tanpa daya (*Zero Power*). Sinyal suara dan audio disimpan secara langsung dalam bentuk analog seperti aslinya di dalam memori. Komponen ini juga mempunyai penyetabil suhu sendiri dengan menggunakan osilator. Komponen ini juga dapat dihubungkan dengan rangkaian antar muka dengan pengalamatan pesan pada alamat A0-A7 dan kontrol pesan untuk mode pengalamatan data rekam dan putar ulang dapat dipahami dengan melihat gambar 2.13.

1	A0	VCCD	25
2	A1	REC	1
3	A2	XCLK	1
4	A3	VSSD	12
5	A4	PLAYE	24
6	A5	VSSA	13
7	NC	NC	22
8	NC	ANA OUT	21
9	A6	ANA IN	20
10	A7	AGC	14
11	NC	MIC Ref	15
12	PLAYL	MIC	16
13	RECLED	Vcca	19
14	SP+	SP-	18

Gambar 2.13. ISD 25120 [6]

Gambaran mengenai fungsi masing-masing pin pada IC ISD 25120 sebagai berikut :

Record (\overline{REC})

Input *REC* mempunyai *signal* rekaman aktif rendah (*LOW*). Pin ini akan merekam pada saat *REC* aktif *LOW* selama durasi perekaman *REC*. harus didahulukan dari pada sinyal *playback* (baik *PLAYE* dan *PLAYL*). Jika *REC* ditarik *LOW* selama putaran *palyback* (tidak *LOW*), *playback* segera berhenti dan perekaman mulai. Putaran rekaman selesai daat *REC* ditarik *HIGH*. Penanda berakhirnya pesan direkam didalam, memungkinkan putaran *playback* berikutnya untuk mengakhiri dengan tepat. Secara otomatis *power down* menjadi *mode standby*.

Playback Edge Activated (\overline{PLAYE})

Ketika transmisi ke *LOW* terdeteksi pada signal ini, mulailah putaran *playback*. *Playback* berlangsung secara terus menerus sampai penunda akhir pesan bertemu atau jarak akhir memori dicapai. Saat selesainya putaran *playback*, secara otomatis *power down* menjadi *mode standby*. Pengambilan *PLAYE* yang *HIGH* selama putaran *playback* tidak akan menghentikan putaran arus.

Playback Level Activated (\overline{PLAYL})

Pada saat sinyal input bertransisi dari *HIGH* ke *LOW* inilah putaran *playback* berawal. *Playback* berlangsung terus sampai *PLAYL* ditarik *HIGH*, terdeteksinya penanda berakhirnya pesan atau jarak atau ruang dicapai secara otomatis *power down* menjadi *mode standby* tanda terselesainya putaran *playback*.

Record LED Output (RECLEL)

Keluaran *RECLEL LOW* selama putaran rekaman, bisa digunakan untuk membuat LED menghasilkan saklar arus bolak-balik, selama putaran rekaman dalam proses. Untuk catatan, *RECLEL* kemudian berubah *LOW* saat penanda akhir pesan bertemu dalam putaran *playback*.

Microphone inpet (MIC)

Microphone eksternal dikopling AC ke pin ini menggunakan kapasitor seri . harga input kapasitor seri dapat dipilih bersama dengan tahanan dalam sebesar 10 K ohm, menentukan besar frekuensi *cut-off* rendah untuk band frekuensi input IC ISD 25120.

Microphone Referensi Input (MICREF)

Dengan menggunakan pin ini ke V_{SSA} (*ground analog*) lewat sebuah kapasitor seri noise dapat dicegah pada pre-amplifier. Harga kapasitor sama dengan kapasitor kopling yang digunakan pendekatan ini akan mengurangi noise sebesar 10dB.

Output Analog (ANA OUT)

Pin ini menyediakan output pre-amplifier. Gain pre-amplifier ini ditentukan oleh tingkat tegangan pada pin AGC. ANA OUT ini memiliki gain maksimum sekitar 24 dB untuk tingkat sinyal yang kecil.

Input Analag (ANA IN)

Pin input analog memindahkan sinyalnya ke chip untuk direkam. Untuk inpiut microphone, pin ANA OUT dihubungkan lewat kapasitor eksternal pada pin ANA IN. Harga kapsitor ini bersama-sama dengan impedansi input 3 KOhm

dan ANA IN, dapat dipilih untuk memberikan *cut off* tambahan pada frekuensi rendah dari band frekuensi suara.

Automatic Gain Control (AGC)

AGC secara dinamis mengatur gain pre-amplifier untuk menghasilkan jangkauan yang lebar pada tingkat *microphone*. AGC dapat merubah suara yang lemah menjadi lebih kuat untuk dapat direkam untuk distorsi minimal. Waktu pengaktifan ditentukan oleh konstanta waktu tahanan dalam sebesar 5 KOhm dan kapasitorluar (C2) yang dihubungkan dari pin AGC ke ground analoag V_{SSA} . Harga nominal 470 KOhm dan 4,7 μ F untuk memberikan hasil yang ideal. Untuk tegangan AGC 15 V dan dibawahnya. Pre-Amplifier akan berkurang apabila tegangannya sekitar 1,8 V.

Output Speaker (SP+/SP-)

Pin SP+ dan SP- memeberikan saluran pergerakan langsung ke *loudspeaker* dengan impedansi serendah 16 ohm. Akan tetapi satu output tunggal dapat digunakan untuk memberikan peningkatan daya empat kali lipat dibandingkan dengan satu output saja. Untuk satu output saja diperlukan penghubung kapasitor kopling AC antara pin SP dan speaker. Bila hubungan kaki kai SP+ dan SP- digunakan kapasitor, maka kopling tidak diperlukan. Output speaker ditahan pada V_{SSA} selama perekaman dan pepadaman daya.

Operasional Eksternal Clock (XCLK)

Signal ini diikat ke dasar dalam rangkaian aplikasi, jika pemilihan ketelitian waktu yang lebih besar diinginkan (jam internal memiliki kurang lebih 25% toleransi terhadap temperatur dan jaringan voltase). Jika XCLK tidak digunakan input ini harus dihubungkan ke ground.

Input Tegangan (V_{CCA} dan V_{CCD})

Untuk meminimalkan *noise*, rangkaian analog dan digital dalam ISD 25120 menggunakan bus bus data terpisah. Bus-bus +5V dialirkan pada kaki-kaki yang terpisah dan hendaknya dibuat sedekat mungkin dengan suplainya.

Input-Input ground (V_{SSA} dan V_{SSD})

Komponen ISD 25120 ini menggunakan bus-bus ground analog dan digital yang terpisah.

Input-Input Alamat ($A_0 - A_7$)

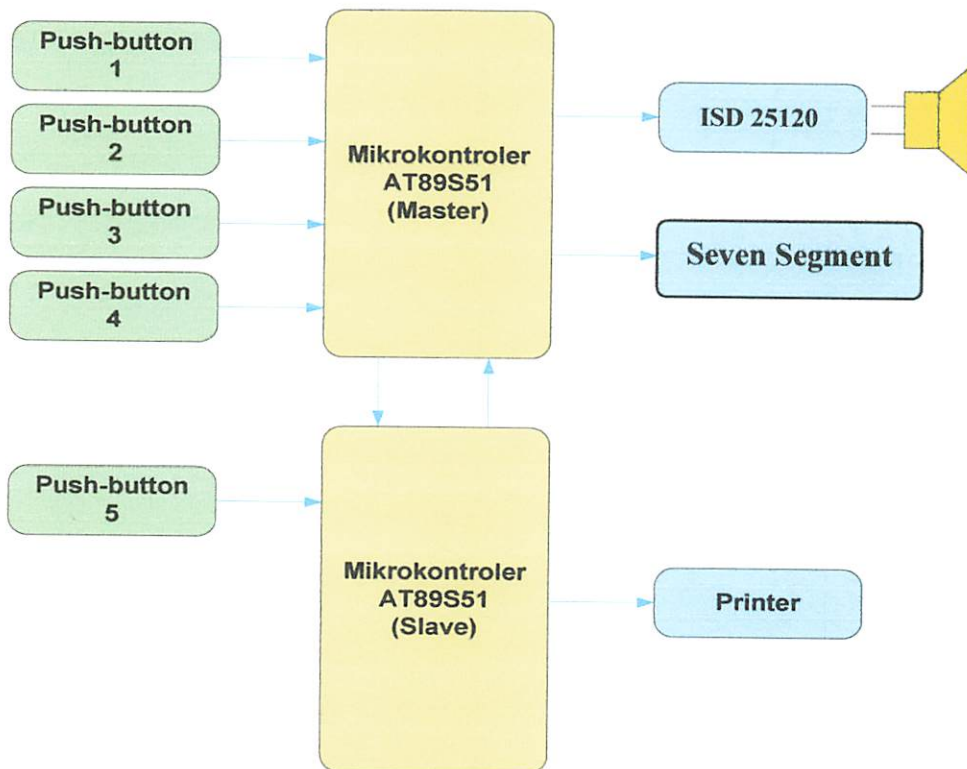
Dalam IC ISD 25120 input-input / mode memeberikan fungsi alamat pesan . untuk menentukan lokasi memori dari IC ISD 25120 cukup dengan menambahkan *dipswitch* yang berisi 8 pin yang dihubungkan dengan kaki-kaki address $A_0 - A_7$. Sehingga dengan cara seperti ini maka ada sebanyak $2^8 = 256$ alamat yang berbeda.

BAB III

PERENCANAAN DAN PEMBUATAN ALAT

3.1 Tinjauan Umum

Pada bab ini akan dibahas mengenai alat antrian loket otomatis dilakukan bertahap blok demi blok untuk memudahkan penganalisaan setiap bagian sistem maupun sistem secara keseluruhan. Sistem ini terdiri dari dua tahap, pertama yaitu tahap perencanaan perangkat keras yang meliputi minimum sistem mikrokontroler AT89S51, rangkaian tombol pemilih layanan, rangkaian tombol pada unit pelayanan, rangkaian pencetak kartu antrian, rangkaian display, rangkaian pemutar suara ISD 25120 dan tahap kedua yaitu perencanaan perangkat lunak. Adapun blok diagramnya seperti gambar 3.1.



Gambar 3.1 Blok Diagram Rangkaian Alat Antrian

Adapun Prinsip Kerja Rangkaian adalah :

Dalam pembuatan alat antrian loket otomatis ini dikontrol oleh dua mikrokontroler. Mikrokontroler yang pertama mengontrol dalam pengambilan kartu antrian. Mikrokontroler yang kedua mengontrol pada unit pelayanan. Pengantri akan mendapat nomor antri dengan menekan tombol antrian. Data yang masuk akan diproses oleh mikrokontroler dan dihubungkan ke mikrokontroler satu pada Port 1.0 sampai Port 1.7. Dengan penekanan tombol antrian pengantri akan mendapat kartu antri sebagai bukti bahwa pengantri mempunyai nomor antrian. Kartu antrian secara otomatis akan dikeluarkan oleh printer tanpa bantuan operator sehingga sangat efektif untuk memudahkan pengantri dalam memperoleh layanan. Tombol antrian ini sebagai alat mendaftarkan diri sebagai pengantri, sehingga antara kartu yang dimiliki pengantri harus sesuai dengan tampilan display *seven segment* yang ada ketika ada panggilan.

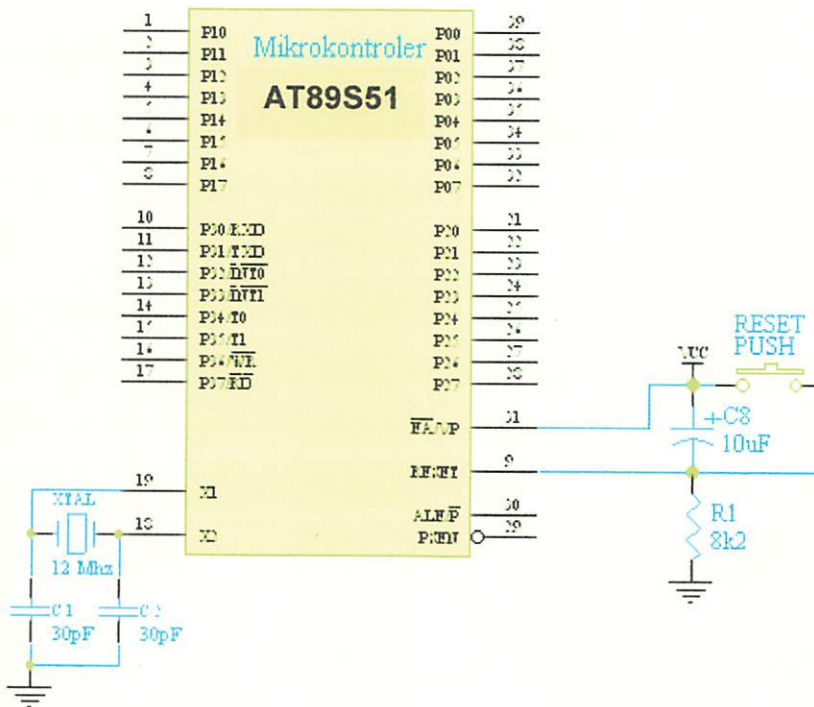
Proses selanjutnya masukan data pada unit pelayanan . Pada unit pelayanan terdapat data masukan dari tombol untuk melayani antrian. Masukan data tersebut dari tombol panggil (*call*) yang dihubungkan dengan mikrokontroler AT89S51 pada port 3.2 sampai port 3.7. Selanjutnya di keluarkan kembali mikrokontroler ke ISD 25120 sebagai tampilan suara untuk memanggil antrian. Display *seven segment* terdiri dari tiga digit yang akan berubah angka ketika terjadi masukan data pada unit layanan. Tombol pada unit pelayanan berfungsi sebagai pengubah display *seven segment* dan identitas loket juga indikator membunyikan suara panggilan. Ketika ada penekanan loket hampir bersamaan maka tiap data penekanan tombol akan disimpan dalam memori mikrokontroler

kemudian data akan dikeluarkan dengan mendahulukan loket yang menekan lebih dulu, kemudian dilanjutkan pada loket berikutnya.

Dengan tampilan display antrian sebanyak tiga digit maka perbandingan data yang masuk dan data yang dikeluarkan mikrokontroler harus berbeda. Sehingga ketika data pada loket masukan sama dengan data yang dikeluarkan sama, maka sebagai tanda pengantri telah terlayani pada waktu itu maka akan berhenti berhenti untuk memproses antrian berikutnya. Alat akan bekerja setelah adanya perbedaan nilai daftar hadir dengan data pada unit pelayanan.

3.2 Minimum Sistem Mikrokontroler

Pada rangkaian ini pengontrolan dilakukan mikrokontroler AT89S51. rangkaian ini komponen utamanya unit mikrokontroler tipe AT89S51 *kompatible* dengan keluarga MCS-51. Komponen ini merupakan sebuah chip tunggal sebagai pengolah data dan pengontrolan alat. Sedangkan pemilihan AT89S51 karena mudah diperoleh dipasaran dengan harga relatif rendah dibandingkan dengan *kompatible* keluarga MCS-51 lainnya. Praktis dalam pemograman karena memiliki program memori tipe EEPROM. Sebagai otak dari pengolahan data dan pengontrolan alat, pin-pin mikrokontroler AT89S51 dihubungkan pada rangkaian pendukung sehingga membentuk sistem minimum. Sistem minimum seperti pada gambar 3.2.



Gambar 3.2 Rangkaian Minimum Sistem AT89S51 ^[3]

Penggunaan pin-pin yang digunakan yaitu :

Rangkaian Mikrokontroler 1 (Slave)

➤ Port 0

P0.4-P0.7 dihubungkan ke printer sebagai data yang di keluarkan untuk mencetak kartu antrian

➤ Port 1

P1.0-P1.7 dihubungkan ke printer sbagai data masukan

➤ Port 3

P3.0 (TXD) dihubungkan ke rangkaian mikrokontroler 2 ke pin P3.0 (RXD)

P3.1 (RXD) dihubungkan rangkaian mikrokontroler ke pin P3.0 (TXD)

P3.2-P3.3 dihubungkan ke tombol antrian.

- Sedangkan pin 18 dan 19 digunakan sebagai input dari rangkaian osilator krista. Rangkaian osilator kristal terdiri dari kristal osilator 11,059 Mhz, kapasitor C1 dan C2 masing-masing 30 pF akan membangkitkan pulsa clock yang akan menjadi penggerak seluruh operasi internal mikrokontroler.

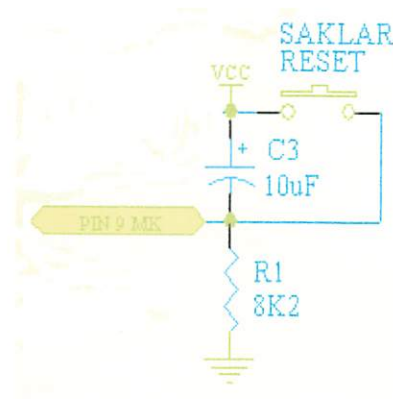
Rangkaian Mikrokontroler 2 (*Master*)

- Port 0
P0.0-P0.7 dihubungkan ke ISD 25120 (A0-A7)
- Port 1
P1.0-P1.7 dihubungkan ke rangkaian ke display *seven segment*
- Port 2
P2.0 dihubungkan ke pin PLAYE pada unit ISD 25120
P2.1 dihubungkan ke pin PLAYL pada unit ISD 25120
- Port 3
P3.0 (RXD) dihubungkan ke port 3.1 (TXD) mikrokontroler 1.
P3.1 (TXD) dihubungkan ke port 3.0(RXD) mikrokontroler 1.
P3.2-P3.7 dihubungkan ke rangkaian tombol layanan loket.
- Sedangkan pin 18 dan 19 digunakan sebagai input dari rangkaian osilator krista. Rangkaian osilator kristal terdiri dari kristal osilator 11,059 Mhz, kapasitor C1 dan C2 masing-masing 30 pF akan membangkitkan pulsa clock yang akan menjadi penggerak seluruh operasi internal mikrokontroler.

3.2.1 Rangkaian Reset

Untuk mereset mikrokontroler AT89S51, pin RST harus diberi logika tinggi selama sekurangnya dua siklus mesin (24 periode osilator). Untuk membangkitkan sinyal reset, kapasitor dihubungkan dengan V_{CC} dan sebuah resistor dihubungkan ke ground. Selain itu diantara kapasitor dipasang sebuah

Saklar untuk memberikan sinyal reset secara manual. Rangkaian reset ditunjukkan dalam Gambar 3.3.



Gambar 3.3 Rangkaian Reset ^[3]

Karena kristal yang digunakan mempunyai frekuensi sebesar 11,059 MHz, maka satu periode membutuhkan waktu sebesar :

$$T_{OSC} = \frac{1}{f_{XTAL}} = \frac{1}{11,059 \times 10^6} \text{ s} = 9,04 \times 10^{-8} \text{ s}$$

Sehingga waktu minimal logika tinggi yang dibutuhkan untuk mereset mikrokontroler adalah :

$$\begin{aligned} t_{\text{reset}(\text{min})} &= T_{OSC} \times \text{periode yang dibutuhkan} \\ &= 9,04 \times 10^{-8} \text{ s} \times 24 = 2,17 \mu\text{s} \end{aligned}$$

Jadi mikrokontroler membutuhkan waktu minimal 2,17 μ s untuk mereset. Waktu minimal inilah yang dijadikan pedoman untuk menentukan nilai R dan C. Pada saat catu daya diaktifkan, proses reset secara otomatis akan dijalankan oleh mikrokontroler. Mula-mula tegangan pada kapasitor adalah 0 volt kemudian kapasitor terisi sampai tegangan pada kapasitor mencapai Vcc. Pada saat tegangan di kapasitor 0 volt maka besar tegangan pada RST sebesar 5 volt kemudian tegangan pada RST ini akan berkurang akibat bertambahnya tegangan pada kapasitor. Pada saat tegangan pada kapasitor sebesar vcc maka besar tegangan pada RST adalah 0 volt. Proses reset akan dijalankan oleh mikrokontroler pada saat kapasitor mulai mengisi hingga tegangan dikapasitor mencapai $0,3 \times V_{cc}$. Hal tersebut dikarenakan besar tegangan logika nominal yang diijinkan oleh pin RST (Atmel, 1997: 4-37) adalah sebesar $0,7 \times V_{cc}$. Sehingga dengan menentukan nilai dari $R = 8,2 \text{ k}\Omega$, dan $C = 10 \text{ }\mu\text{F}$, maka didapatkan:

$$t = RC \operatorname{Ln} \frac{5}{V_o(t)}$$

dengan nilai V_o adalah tegangan logika nominal yang diijinkan oleh pin RST (Atmel, 1997: 4-37).

$$V_o = 0,7 \times V_{CC} = 0,7 \times 5 \text{ volt} = 3,5 \text{ volt.}$$

$$t = RC \operatorname{Ln} \frac{5}{3,5}$$

$$t = 0,357 RC = 0,357 \times 8200\Omega \times 10 \cdot 10^{-6} = 29,274 \text{ ms}$$

Jadi dengan nilai komponen $R = 8,2 \text{ k}\Omega$, dan $C = 10 \text{ }\mu\text{F}$ dapat memenuhi syarat minimal untuk waktu yang dibutuhkan oleh mikrokontroler

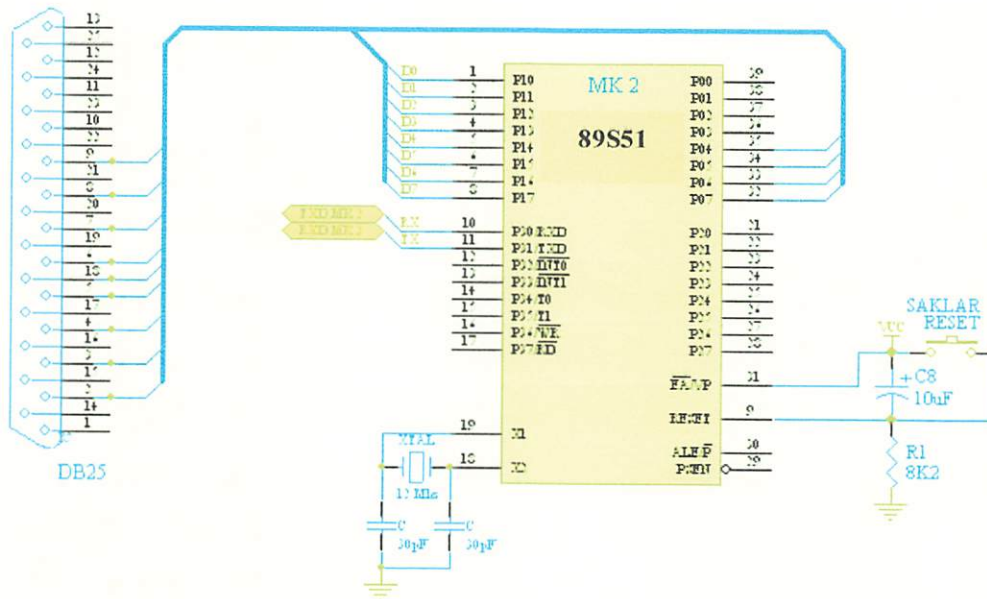
Sedangkan pada saat saklar ditekan, reset akan bekerja secara manual. Aliran arus akan mengalir dari Vcc melalui R1 menuju ke kaki RST. Sehingga tegangan pada RST akan berubah yaitu :

$$\begin{aligned}
 V_{RST} &= \frac{R_2}{R_1 + R_2} \cdot V_{cc} \\
 &= \frac{8.2K}{1K + 8.2K} \cdot 5V \\
 &= 4,46V
 \end{aligned}$$

3.3 Pengambilan Kartu Antrian

3.3.1 Pencetak Karcis

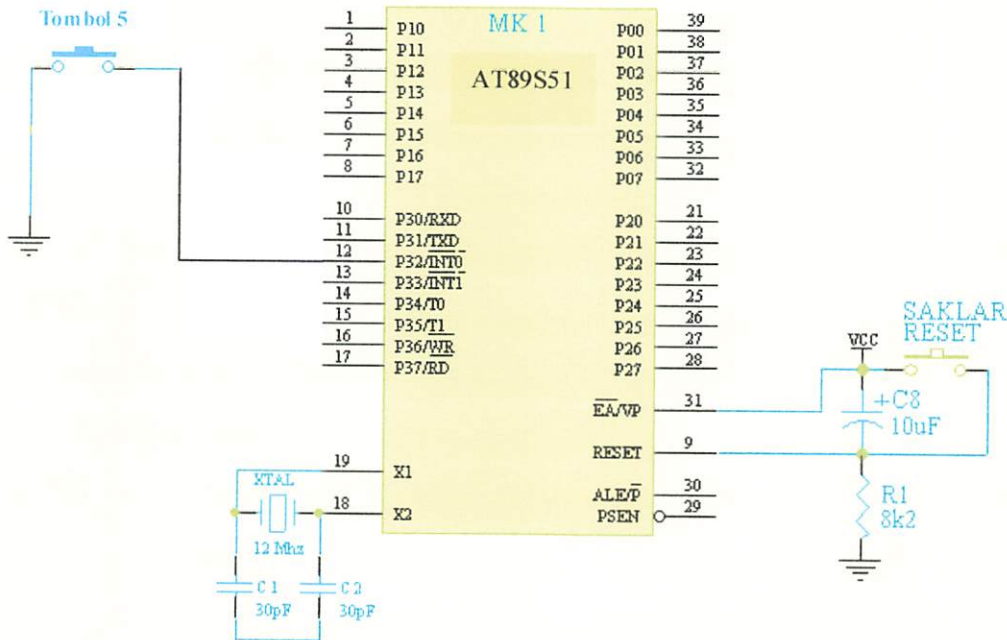
Pada alat antrian otomatis loket ini akan dibantu oleh alat pencetak karcis berupa printer. Printer yang digunakan adalah printer LX-800, printer jenis ini memiliki 25 pin ini memiliki 25 pin port paralel yang akan dihubungkan dengan mikrokontroler satu pada Port 1.0-Port 1.7 dan pada Port 0.4-Port 0.7. Pengantri harus menekan tombol antrian maka secara otomatis mikrikontroler memproses data dan di keluarkan kembali ke printer untuk mencetak kartu antrian.



Gambar 3.4. Rangkaian Pencetak Kartu Antrian (Perencanaan)

3.3.2 Tombol Antrian

Pada alat ini, untuk mengetahui banyaknya pengantri menggunakan masukan data digunakan tombol antrian. Dengan menghubungkan tombol masukan pada Port 3.2 dan Port 3.3 pada mikrokontroler AT89S51 seperti terlihat pada gambar 3.5. Ketika pengantri datang maka akan harus menekan tombol antrian. Layanan ini untuk memberikan data masukan pada mikrokontroler bahwa ada pengantri yang datang. Data ini difungsikan juga untuk mengetahui daftar antrian yang datang, jika data daftar hadir sama dengan data yang ada pada unit pelayanan (*loket*) maka proses antrian akan berhenti dan menunggu data selanjutnya. Data yang masuk akan ditampilkan akan di simpan ke mikrokontroler. Rangkaian pencetak karcis terlihat pada gambar 3.5.



Gambar 3.5 Rangkaian Tombol Layanan (Perencanaan)

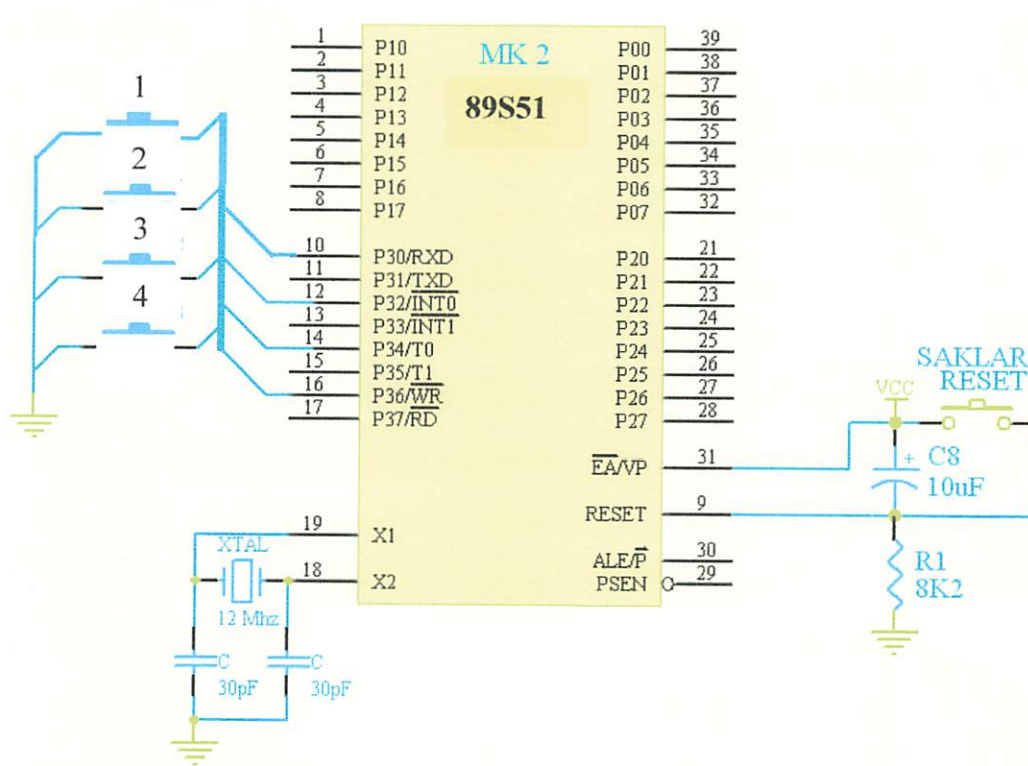
3.4 Alat Antrian Pada Unit Pelayanan

3.4.1 Tombol Panggil (*Call*)

Rangkaian pada gambar 3.6 merupakan gabungan dari rangkaian untuk empat loket pelayanan pada masing-masing loket memiliki saklar panggil (*call*) dihubungkan pada mikrokontroler pada Port 3.0 loket 1, Port 3.2 loket 2, Port 3.4 loket 3 dan Port 3.6 loket 4. Dengan penggabungan rangkaian saklar panggil, salah satu saklar ditekan maka data akan masuk ke Mikrokontroler. Untuk menghindari data yang masuk secara bersamaan setiap penekanan saklar diberi *delay time* untuk satu intruksi data.

Prinsip kerja dari rangkaian pada gambar 3.6 sebagai berikut, ketika ada penekanan saklar pada loket maka mikrokontroler menerima data apakah ada data

yang harus di panggil. Jika ada maka mikrokontroler akan memilih data dan memanggil untuk menuju loket yang kosong.



Gambar 3.6. Rangkaian Tombol Panggil (Perencanaan)

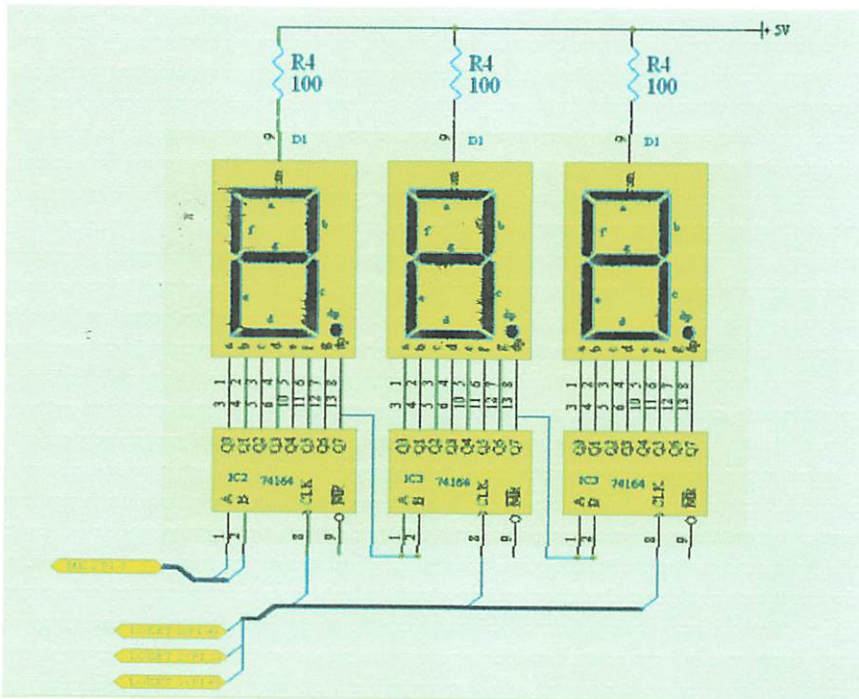
3.5 Display Loket

Tampilan display loket yang akan direncanakan berupa tiga digit *seven segment* yang terdiri dari bilangan satuan, puluhan dan ratusan. Untuk mengurangi penggunaan port pada mikrokontroler penulis menggunakan IC 74LS164 yang hanya menggunakan dua port. Satu untuk masukan data, dan satu untuk memberikan clock. Untuk tampilan display akan dihubungkan pada Port 1.0 sampai Port 1.7. Tampilan display yang di rencanakan terlihat pada gambar 3.7.

... ..



... ..



Gambar 3.7 Rangkaian Display Loket ^[3]

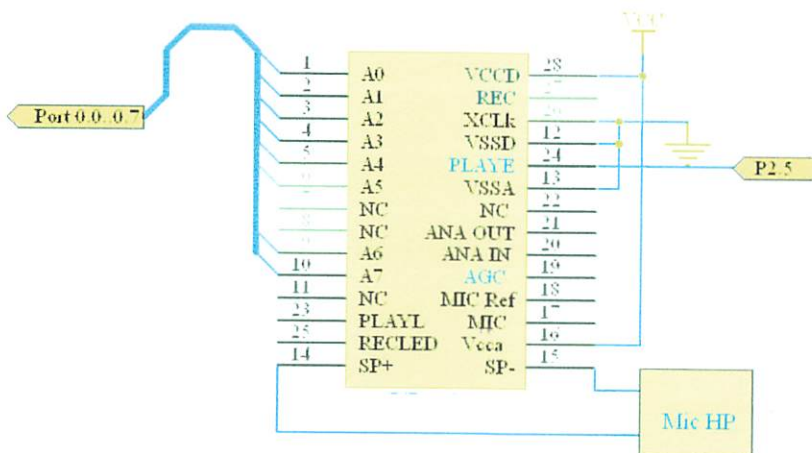
Prinsip kerja rangkaian display loket menggunakan tiga digit *seven segment* yang dikontrol oleh *shift register* 74LS164. Fungsi dari shift register ini untuk menyimpan data yang di berikan oleh mikrokontroler dan menampilkan data setelah pemberian *clock* ke *seven segment*. Data yang di keluarkan akan mengubah tampilan *seven segment* dari bilangan satuan, puluhan, ratusan secara berurutan.

Keluaran data paralel akan dihubungkan dengan *seven-segment* yang pada alat ini digunakan untuk menampilkan nomer loket antrian nomer antrian pada masing-masing loket yang akan di panggil.

3.6 Rangkaian Nada Panggil Dengan ISD 25120

3.6.1 Rangkaian Pemutar Suara ISD 25120

Rangkaian antarmuka ISD 25120 dengan mikrokontroler AT89S51 untuk memutar suara ditunjukkan dalam Gambar 3.10. Pin alamat A_0 sampai A_7 ISD 25120 di hubungkan dengan port 0 mikrokontroler. Untuk memutar suara informasi maka mikrokontroler mengirimkan data lokasi alamat tempat penyimpanan suara informasi tersebut ke ISD 25120 dengan mengirimkan logika rendah pada pin $\overline{\text{PLAYE}}$ atau pin $\overline{\text{PLAYL}}$. Saat *playback cycle*, alamat input menetapkan mulainya alamat dan memutar suara secara kontinyu sampai alamat $\overline{\text{EOM}}$ (*End Of Message*) ditemukan ($\overline{\text{EOM}}$ berlogika rendah) dan ditandai dengan keluaran dari *Record Led Output* ($\overline{\text{RECLEL}}$) yang akan berlogika rendah ketika operasi *playback cycle* berakhir atau adanya transisi tinggi dari $\overline{\text{PLAYL}}$ (apabila digunakan pin $\overline{\text{PLAYL}}$ untuk pemutaran suara).



Gambar 3.8 Rangkaian Pemutar Suara ISD 25120 (perencanaan)

Rangkaian pemutar/perekam suara ISD 25120 digunakan untuk memberi informasi bagian sensor yang aktif. IC yang digunakan adalah ISD 25120 yang memiliki durasi penyimpanan selama 120 detik. Sebelumnya suara informasi jadwal kunjungan direkam atau disimpan dalam IC ini. Sebagaimana diketahui durasi penyimpanan IC ini selama 120 detik, maka kata-kata yang akan disimpan tidak boleh melebihi dari durasi yang diijinkan, Tabel 3.1 memperlihatkan pemilihan alamat yang digunakan untuk merekam suara. ISD 25120 memiliki 8 bit jalur alamat atau memiliki lokasi alamat sampai 256 bit. Jadi tiap detiknya membutuhkan jumlah alamat sebanyak

$$\text{Jumlah alamat perdetik} = \frac{256 \text{ bit}}{120\text{s}} = 12.8 \text{ bit}$$

Sehingga untuk lebih amannya dalam penyimpanan kata-kata, perdetiknya digunakan jumlah alamat yang dibutuhkan sebanyak 16 bit agar kata yang akan direkam tidak masuk ke lokasi alamat berikutnya.

Tabel 3.1 Pemilihan Alamat untuk Merekam Suara

Alamat Awal	Durasi (detik)	Kata yang Direkam
0000 0000	2	Satu
0000 1010	2	Dua
0001 0100	2	Tiga
0001 1110	2	Empat
0010 1000	2	Lima
0011 0010	2	Enam
0011 1100	2	Tujuh
0100 0110	2	Delapan
0101 0000	2	Sembilan
0101 1010	2	Se
0110 0100	2	Puluh
0110 1110	2	Belas
0111 1000	2	Ratus
0111 1010	3	Nomer Antrian
0111 0100	3	Silahkan ke loket
Total durasi:	32	

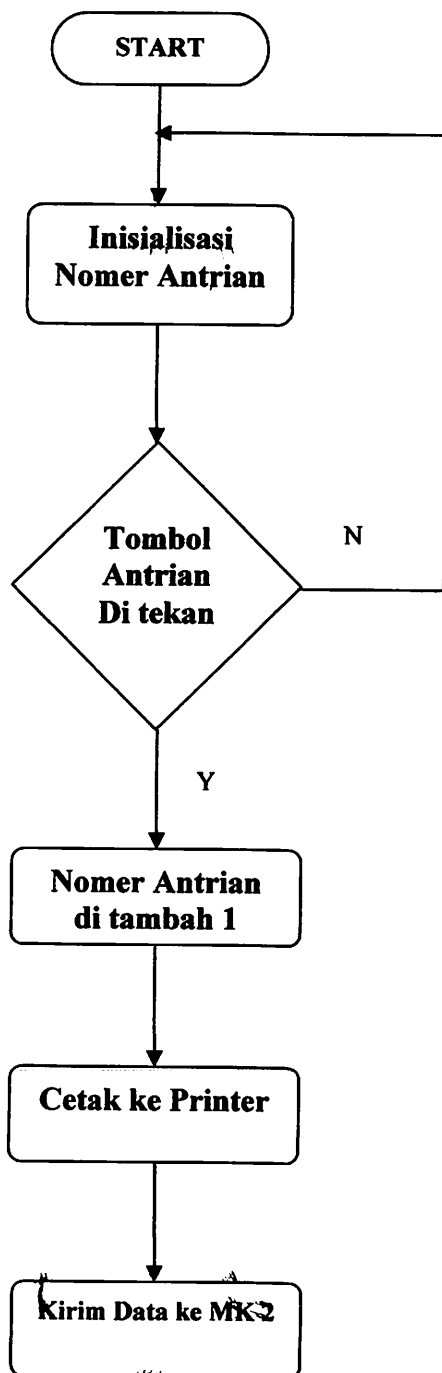
3.7 Perancangan Perangkat Lunak (*Software*)

Sebuah program diperlukan untuk mengendalikan setiap proses yang akan dikerjakan oleh sebuah mikrokontroler. Program (*software*) ditulis dengan sembarang pengolah kata (teks), dan disimpan dengan ekstensi H51 atau ASM. Untuk mengubah program menjadi bahasa mesin, maka program di-*compile* dan dimasukkan pada ROM mikrokontroler.

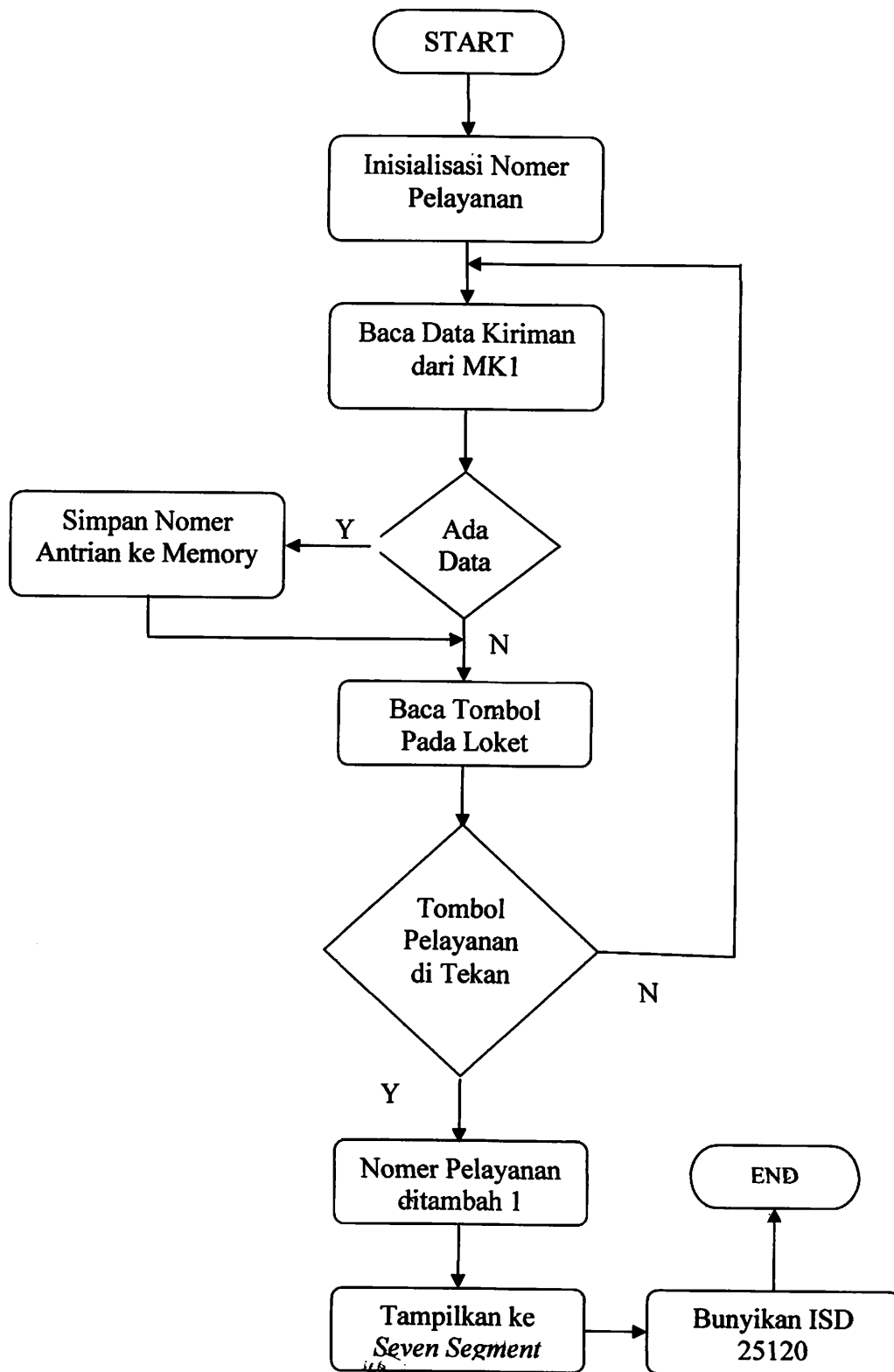
Compiler yang digunakan adalah MCS51 *Macro Assembler*. Program ini akan menghasilkan file dengan ekstensi OBJ dan LST. File dengan ekstensi OBJ akan diubah menjadi file heksadesimal (berekstensi HEX) dan kemudian diubah ke file biner. Proses konversi tersebut dilakukan oleh *Sunshine Extended Hex To Binary Converter V2.2*. File inilah yang akan dimasukkan ke dalam ROM mikrokontroler dengan menggunakan EPROM programmer. File berekstensi LST, berisi laporan *compile Macro Assembler* termasuk *error* program.

Untuk melihat gambaran aliran program yang digunakan maka perlu dibuat *Flowchart* program secara keseluruhan.

3.7.1 Flow Chart Perencanaan Software



Gambar 3.9 Flowcart Mikrokontroler 1



Gambar 3.10 Flowcart Mikrokontrler 2

BAB IV

PENGUJIAN DAN PEMBAHASAN

4.1. Pengujian Alat dan Program

Pengujian alat dan program ini dilakukan dengan menguji per bagian dari alat dan program yang telah dibuat, untuk mengetahui apakah alat tersebut dapat berjalan dengan baik atau tidak. Pengujian per bagian dari alat dan program meliputi pengujian rangkaian pencetak nomer antrian, pengujian *shift register* (register geser) dan pengujian *seven segment*, serta pengujian ISD 25120. Setelah dilakukan pengujian per bagian alat, selanjutnya dilakukan pengujian alat secara keseluruhan untuk melihat hasil akhir dari alat yang telah dibuat, dan mengetahui cara kerja dari masing-masing sub sistem alat. Langkah selanjutnya adalah melakukan pembahasan untuk menarik kesimpulan dari hasil pengujian dan pembahasan.

4.2 Pengujian Rangkaian Pencetak Nomer Antrian

4.2.1 Tujuan

Pengujian rangkaian pencetak nomer antrian ini bertujuan untuk mengetahui apakah Mikrokontroler dapat memproses data dan mengeluarkan ke Printer LX-800 untuk mencetak nomer antrian.

4.2.4 Hasil Pengujian

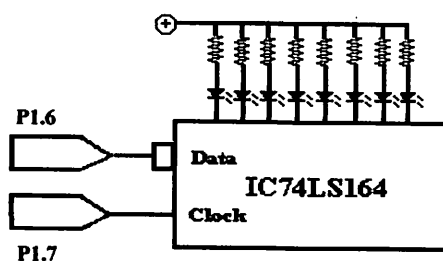
Ketika tombol antrian ditekan akan memberikan data masukan pada mikrokontroler bahwa ada pengantri yang datang. Data ini untuk mengetahui daftar antrian yang datang, data kemudian di proses dan dikeluarkan ke printer untuk dicetak. Data yang masuk akan di simpan ke mikrokontroler serta dikirimkan ke Mikrokontroler 2.

4.2.5 Analisa Hasil Pengujian

Dari hasil pengujian dapat ditarik kesimpulan bahwa ketika tombol ditekan maka printer akan mencetak nomer antrian secara berurutan dari nomer yang terkecil 001 sampai batas maksimal 999.

4.3 Pengujian *Shift Register* (Register Geser)

Dalam pengujian ini, dijelaskan tentang bagaimana data masukan dari port P1.6 mikrokontroler melewati kaki data pada IC74LS164 bergeser satu-satu. Bergesernya data-data tersebut ditunjukkan oleh mati nyalanya LED. Jika ada data yang masuk, maka data yang ada, satu-persatu langsung diletakkan di kaki 8 kemudian proses *clock* dijalankan. Jika data berikutnya datang, maka data lama bergeser ke kanan dan data baru menggeser data lama. Begitu seterusnya sampai data yang terakhir.



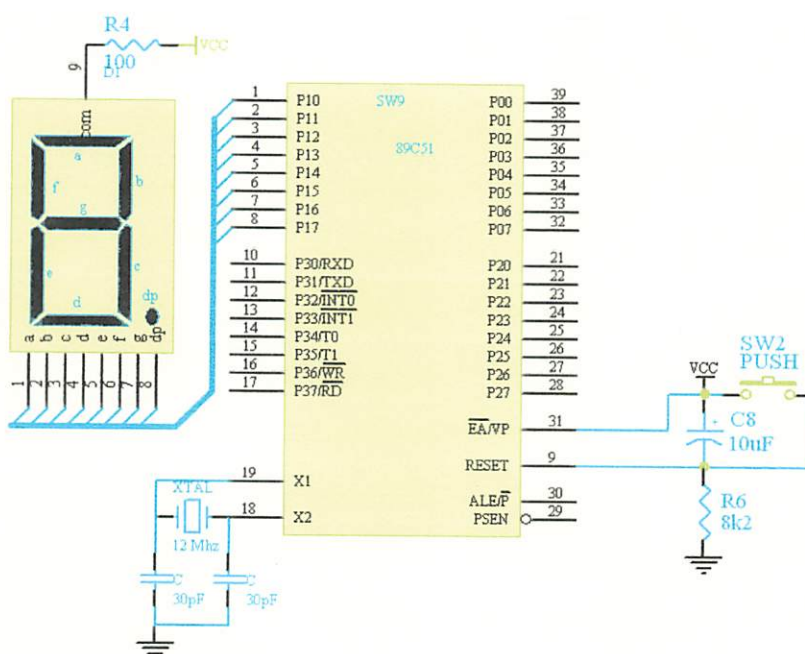
Gambar 4.2. Rangkaian Register Geser (*Shift Register*) [3]

4.4 Pengujian *Seven Segment*

Pengujian ini bertujuan untuk mengetahui perubahan data pada *seven segment* pada Port 1.

Langkah - langkah untuk melakukan pengujian *display* (tampilan) *seven segment* adalah sebagai berikut:

- Rangkaian *Display seven segment* di hubungkan ke Port 1 (0-7) pada Mikrokontroler.
- Keluaran data paralel dari Mikrokontroler mulai a sampai h dihubungkan ke *seven segment* a sampai g.
- Membuat program dan menjalankannya untuk menghasilkan tampilan di *seven segment*.



Gambar 4.3 Rangkaian Pengujian *Seven Segment* ^[3]

Tabel 4.1 Tabel pengujian *Seven Segment*

Pengujian	Data	Seven Segment Display Pada Port 1
1	01111001	1
2	00100100	2
3	00110000	3
4	00011001	4
5	00010010	5
6	00000010	6
7	01111000	7
8	00000000	8
9	00010000	9
10	01000000	0

4.5 Pengujian Rangkaian Pemutar/Perekam Suara ISD 25120

4.5.1 Tujuan

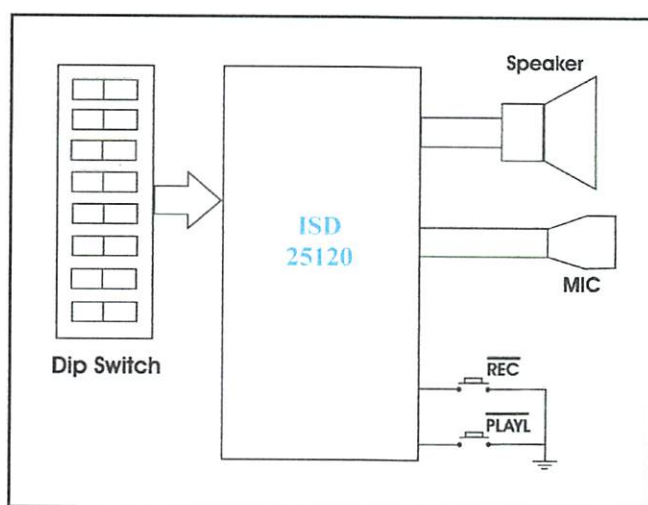
Pengujian Rangkaian Pemutar/Perekam Suara ISD 25120 dilakukan untuk mengetahui apakah IC ISD 25120 dapat dioperasikan untuk menyimpan suara dan memutar suara yang telah direkam.

4.5.2 Peralatan Yang Digunakan

- Modul IC ISD 25120
- Mikrokontroler AT89S51
- Catu daya 5 volt

4.5.3 Prosedur Pengujian

1. Merangkai rangkaian pengujian pemutar/perekam suara ISD 25120 seperti ditunjukkan dalam Gambar 5.3.
2. Alamat penyimpanan suara yang akan direkam diset terlebih dahulu.
3. Untuk merekam suara, tekan tombol \overline{REC} . Setelah selesai merekam, tombol tersebut langsung dilepaskan.
4. Untuk memutar suara, tekan tombol \overline{PLAYL} hingga akhir perekaman (ditandai dengan keluaran sinyal \overline{RECLED} yang berlogika rendah) atau tombol \overline{PLAYE} .
5. Menguji memutar suara ISD1420 dengan program.



Gambar 4.4 Modul Pengujian IC ISD 25120 (Perencanaan)

4.5.4 Hasil Pengujian

Hasil pengujian Rangkaian Pemutar/Perekam Suara ISD 25120 dapat dilihat pada Tabel 4.5 dibawah ini:

Tabel 4.2 Pemilihan Alamat untuk Merekam Suara

Alamat Awal	Durasi (detik)	Kata yang Direkam
0000 0000	2	Satu
0000 1010	2	Dua
0001 0100	2	Tiga
0001 1110	2	Empat
0010 1000	2	Lima
0011 0010	2	Enam
0011 1100	2	Tujuh
0100 0110	2	Delapan
0101 0000	2	Sembilan
0101 1010	2	Se
0110 0100	2	Puluh
0110 1110	2	Belas
0111 1000	2	Ratus
0111 1010	3	Nomer Antrian
0111 0100	3	Silahkan ke loket
Total durasi:	32	

Tabel 4.5 menunjukkan pemilihan alamat untuk merekam suara serta durasi penyimpanannya. Pengujian rangkaian pemutar/perekam ISD 25120 diperoleh suara yang telah direkam memiliki kualitas suara yang bagus. Untuk memutar suara yang telah direkam maka tombol \overline{PLAYL} atau \overline{PLAYE} diberi logika rendah dan pada waktu suara selesai diputar maka secara otomatis sinyal \overline{RECLD} akan berlogika rendah dan ditandai menyalnya lampu LED.

4.5.5 Analisis hasil pengujian

Lamanya perekaman akan menentukan banyaknya alamat yang dipakai oleh ISD 25120 semakin lama merekam maka alamat yang dipakai semakin banyak. Jika IC ISD 25120 dipakai untuk merekam suara lebih dari satu maka lamanya perekaman tidak boleh melebihi atau masuk pada alamat suara berikutnya, karena suara yang telah direkam akan terdengar pada alamat suara berikutnya dan otomatis suara yang telah direkam akan terpotong.

Penggunaan program pada mikrokontroler akan memperdengarkan kembali suara yang terekam pada ISD 25120 secara berurutan mulai dari alamat awal penyimpanan, dengan memberi logika 0 (rendah) pada port 3.6.

Berdasarkan hasil pengujian, rangkaian perekam/pemutar ulang suara menunjukkan bahwa rangkaian telah mampu memperdengarkan kembali suara yang telah direkam selama 32 detik.

4.6 Pengujian Alat Keseluruhan

4.6.1 Tujuan

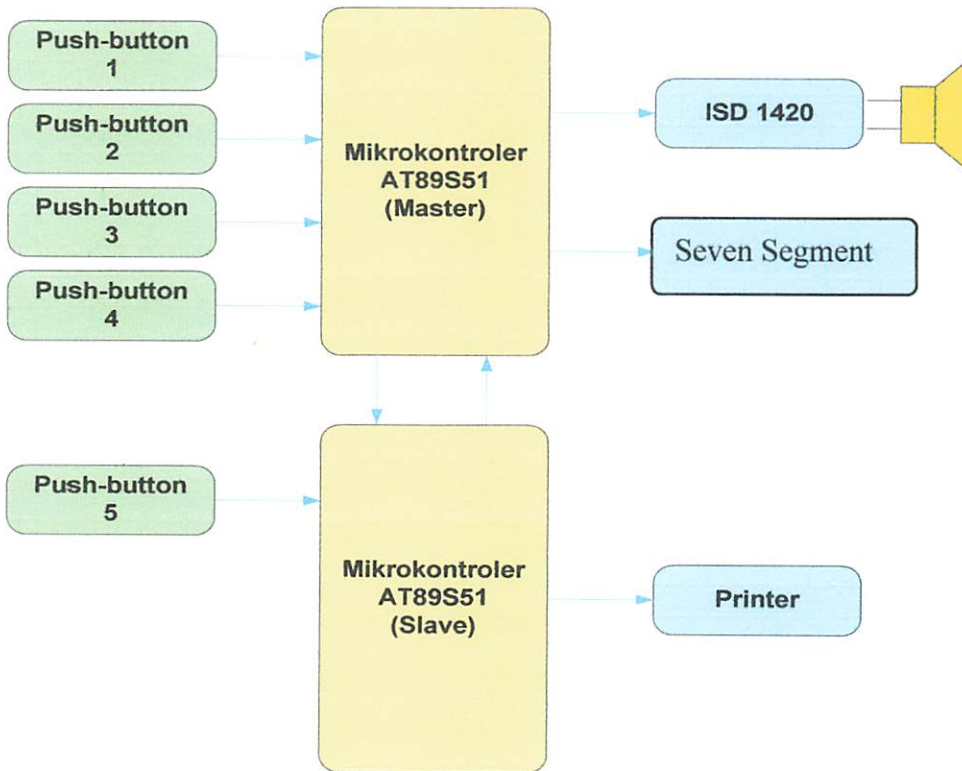
Untuk mengetahui hasil perancangan alat dan menguji kinerja alat secara keseluruhan.

4.6.2 Peralatan yang digunakan.

1. Power Supply 5 Volt dan 15 Volt.
2. Sistem Mikrokontroler AT89S51
3. Shift Register 74LS164
4. Display Seven Segment 3 buah.
5. Printer LX-800
6. Speake Call ISD 25120.

4.6.3 Prosedur pengujian.

1. Menyusun rangkaian seperti dalam gambar 4.6.
2. Menjalankan program untuk mendeteksi kinerja alat keseluruhan.
3. Memberikan masukan data pada Mikrokontroler untuk tombol antrian.
4. Mengamati hasil prinout kartu antrian pada printer.
5. Memberikan masukan data pada tombol loket layanan. Berupa layanan panggil (*call*).
6. Mengamati keluaran pada *display seven segment*.
7. Mengamati suara panggilan yang dikeluarkan oleh ISD 25120.



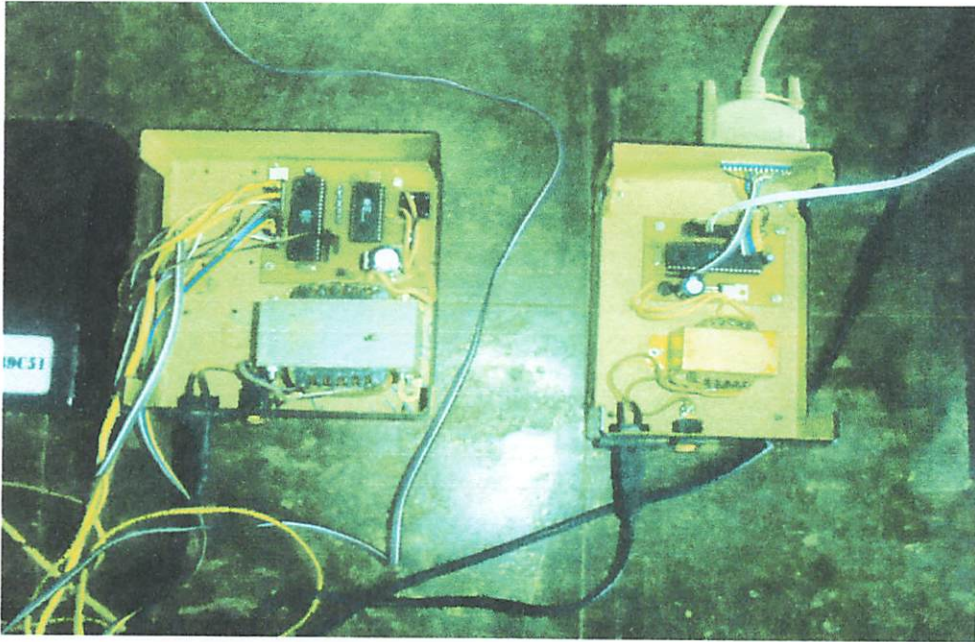
Gambar 4.5 Blok Diagram Pengujian Alat Keseluruhan

4.6.4 Hasil Pengujian dan Analisa

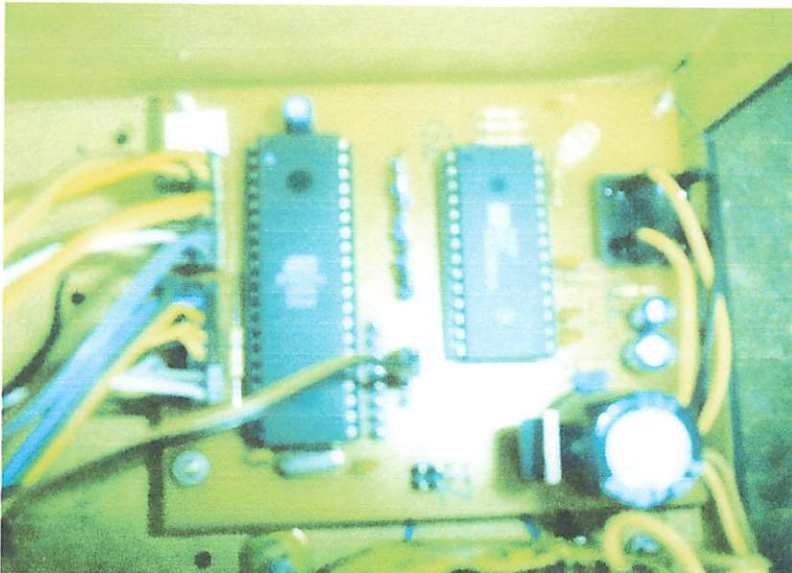
1. Data masukan dari penekanan tombol antrian (tombol 5).
2. Printer mengeluarkan kartu antrian secara otomatis dengan berurutan dari nomor terkecil 001.
3. Data di terima Mikrokontroler *Master* dari Mikrokontroler *Slave* ketika tombol layanan loket ditekan nomor antrian ditampilkan ke *display Seven Segment*.
4. ISD 25120 membunyikan suara panggilan pada tiap masukan data.
5. Data akan terus berganti ketika ada penambahan data atau penekanan pada tombol pilhan layanan.

Maka di dapatkan hasil Pengujian :

Foto Hasil Perancangan



Gambar 4.6 Minimum Sistem Mikrokontroler (Perencanaan)



Gambar 4.7 Speake Call ISD 25120 (Perencanaan)

Dari hasil pengujian dapat ditarik kesimpulan bahwa ketika penekanan pada tombol antrian maka printer yang di kontrol oleh Mikrokontroler 1 mengeluarkan kartu antrian secara berurutan dari yang terkecil nomor 001 maksimal 999. data masuk ke Mikrokontroler 2 selanjutnya tombol pada loket layanan ditekan, maka data di tampilkan ke *display* antrian berupa *seven segment*. Kemudian ISD 25120 memanggil secara otomatis nomor antrian yang secara dinamis dari nomor terkecil. Dari hasil pengujian ketika data pada tombol antrian lebih besar dari data pada loket layanan maka data akan terus di panggil secara dinamis. Pemanggilan data akan berhenti ketika data pada tombol antrian lebih kecil atau sama dengan data pada loket layanan.

BAB V

PENUTUP

5.1 Kesimpulan

Setelah dilakukan pengujian hasil perancangan Aplikasi Mikrokontroler Sebagai Pengendali Sistem Antrian Dilengkapi Panggilan Suara, dapat diambil kesimpulan:

1. Sistem antrian ini dapat mempermudah sistem antrian yang telah ada (biasanya), pengantri tidak perlu berdiri berjajar melainkan bisa sambil duduk-duduk, sehingga pengantri bisa lebih nyaman.
2. Ketika ada penekanan pada tombol antrian maka printer akan mencetak nomer antrian secara berurutan dari nomer 001 sampai dengan 999. Selanjutnya tombol pada loket ditekan, maka data di tampilkan ke *display* antrian berupa *Seven Segment*. Kemudian ISD 25120 memanggil secara otomatis nomer antrian secara dinamis dari yang terkacil.

5.2 Saran

Sebagai langkah untuk mendapatkan kesempurnaan dan pengembangan lebih lanjut dari alat yang telah dibuat, maka disarankan :

1. Penggunaan display *Seven Segment* dapat dibuat pada tiap loket untuk mengatasi antrian yang lebih banyak.
2. Kartu nomor pengantri dapat memuat informasi untuk memperkirakan berapa lama dia harus menunggu antrian.

DAFTAR PUSTAKA

1. Andi Pratomo K. 2004. *Rangkaian elektronika Praktis*. Purwa Swara.
2. KF Ibrahim. 1996. *Teknik Digital*. Yogyakarta: Andi.
3. Marsudi Juwono. 2002. "Diktat Kursus Mikrokontroler 89xxx". JNN Computer.
4. Muh. Nurul Huda. 2006. *Implementasi Antrian Loker Otomatis Dengan Menggunakan Teknologi MC AT89C51*. Politeknik Malang.
5. www.atmel.com
6. [www. Standard Combinational Circuits.com](http://www.StandardCombinationalCircuits.com)

A decorative border in light blue/grey tones surrounds the central text. It features alternating graduation caps (mortarboards) and rolled-up scrolls tied with ribbons, connected by flowing, wavy lines.

LAMPIRAN



Lembar Asistensi Bimbingan Tugas Akhir

Nama : Rochmat Ariadi
NIM : 0352037
Waktu Bimbingan : 26/07/2007 s/d 26/10/2007
Judul : Perancangan Aplikasi MK sebagai pengendali system Antrian
Dilengkapi dengan Panggilan Suara

No	Tanggal	Materi	Paraf
1	30/07 /08	Konultasi Pmb I & II	
2	10/07 /08	Revisi Pmb I & Pmb II	
3	19/07 /08	Revisi Pmb. III & IV	
4		Pmb V Di Revisi	
5	08/07 /08	Revisi Laporan TA.	
6			
7			
8			

Mengetahui
Dosen Pembimbing

(Komang Somawinata,ST,MT)



LEMBAR PERBAIKAN TUGAS AKHIR

Nama : Rochmat Ariadi
NIM : 0352037
JURUSAN : T.ELEKTRO D III
KONSENTRASI : T.ENERGI LISTRIK
HARI / TANGGAL : RABU, 26 September 2007

NO	Materi Perbaikan	Paraf
1.	Perbaiki Abstraknya	
2.	Sempurnakan latar belakang dan Rumusan masalah	
3.	Tambahkan pecobaan Printer	
4.	Perbaiki kesimpulan	

Telah Diperiksa dan Disetujui

Penguji

(Bambang Prio H, ST, MT)

Dosen Pembimbing

(Komang Somawirata, ST, MT)



BERITA ACARA UJIAN TUGAS AKHIR
FAKULTAS TEKNOLOGI INDUSTRI

Nama : Rochmat Ariadi
NIM : 0352037
JURUSAN : T.ELEKTRO D III
KONSENTRASI : T.ENERGI LISTRIK
Judul TA : Perancangan Aplikasi MK Sebagai Pengendali Sistem
Antrian Dilengkapi Dengan Pangilan Suara

Di Pertahankan Di Hadapan Team Penguji Tugas Akhir Jenjang Diploma (D III)

Pada :

Hari : RABU

Tanggal : 26 September 2007

Dengan Nilai : 72 (B+)

Panitia Ujian tugas Akhir



(Ir. Mochtar Asroni, MSME)

Sekretaris

(Ir. H. Choirul Saleh, MT)

Anggota Penguji

(Bambang Prio H, ST, MT)

Features

- Compatible with MCS-51[™] Products
- 4K Bytes of In-System Programmable (ISP) Flash Memory
 - Endurance: 1000 Write/Erase Cycles
- 1.0V to 5.5V Operating Range
- Fully Static Operation: 0 Hz to 33 MHz
- Three-level Program Memory Lock
- 128 x 8-bit Internal RAM
- 32 Programmable I/O Lines
- Two 16-bit Timer/Counters
- Six Interrupt Sources
- Full Duplex UART Serial Channel
- Low-power Idle and Power-down Modes
- Interrupt Recovery from Power-down Mode
- Watchdog Timer
- Dual Data Pointer
- Power-off Flag
- Fast Programming Time
- Flexible ISP Programming (Byte and Page Mode)

Description

The AT89S51 is a low-power, high-performance CMOS 8-bit microcontroller with 4K bytes of in-system programmable Flash memory. The device is manufactured using Atmel's high-density nonvolatile memory technology and is compatible with the industry-standard 80C51 instruction set and pinout. The on-chip Flash allows the program memory to be reprogrammed in-system or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with in-system programmable Flash on a monolithic chip, the Atmel AT89S51 is a powerful microcontroller which provides a highly-flexible and cost-effective solution to many embedded control applications.

The AT89S51 provides the following standard features: 4K bytes of Flash, 128 bytes of internal RAM, 32 I/O lines, Watchdog timer, two data pointers, two 16-bit timer/counters, a five-vector two-level interrupt architecture, a full duplex serial port, on-chip oscillator, and reset circuitry. In addition, the AT89S51 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port, and interrupt system to continue functioning. The Power-down mode saves the RAM contents but freezes the oscillator, disabling all other chip functions until the next external interrupt or hardware reset.



8-bit Microcontroller with 4K Bytes In-System Programmable Flash

AT89S51

Preliminary





Pin Configurations

PDIP

P1.0	1	40	VCC
P1.1	2	39	P0.0 (AD0)
P1.2	3	38	P0.1 (AD1)
P1.3	4	37	P0.2 (AD2)
P1.4	5	36	P0.3 (AD3)
(MOSI) P1.5	6	35	P0.4 (AD4)
(MISO) P1.6	7	34	P0.5 (AD5)
(SCK) P1.7	8	33	P0.6 (AD6)
RST	9	32	P0.7 (AD7)
(RXD) P3.0	10	31	EA/VPP
(TXD) P3.1	11	30	ALE/PROG
(INT0) P3.2	12	29	PSEN
(INT1) P3.3	13	28	P2.7 (A15)
(T0) P3.4	14	27	P2.6 (A14)
(T1) P3.5	15	26	P2.5 (A13)
(WR) P3.6	16	25	P2.4 (A12)
(RD) P3.7	17	24	P2.3 (A11)
XTAL2	18	23	P2.2 (A10)
XTAL1	19	22	P2.1 (A9)
GND	20	21	P2.0 (A8)

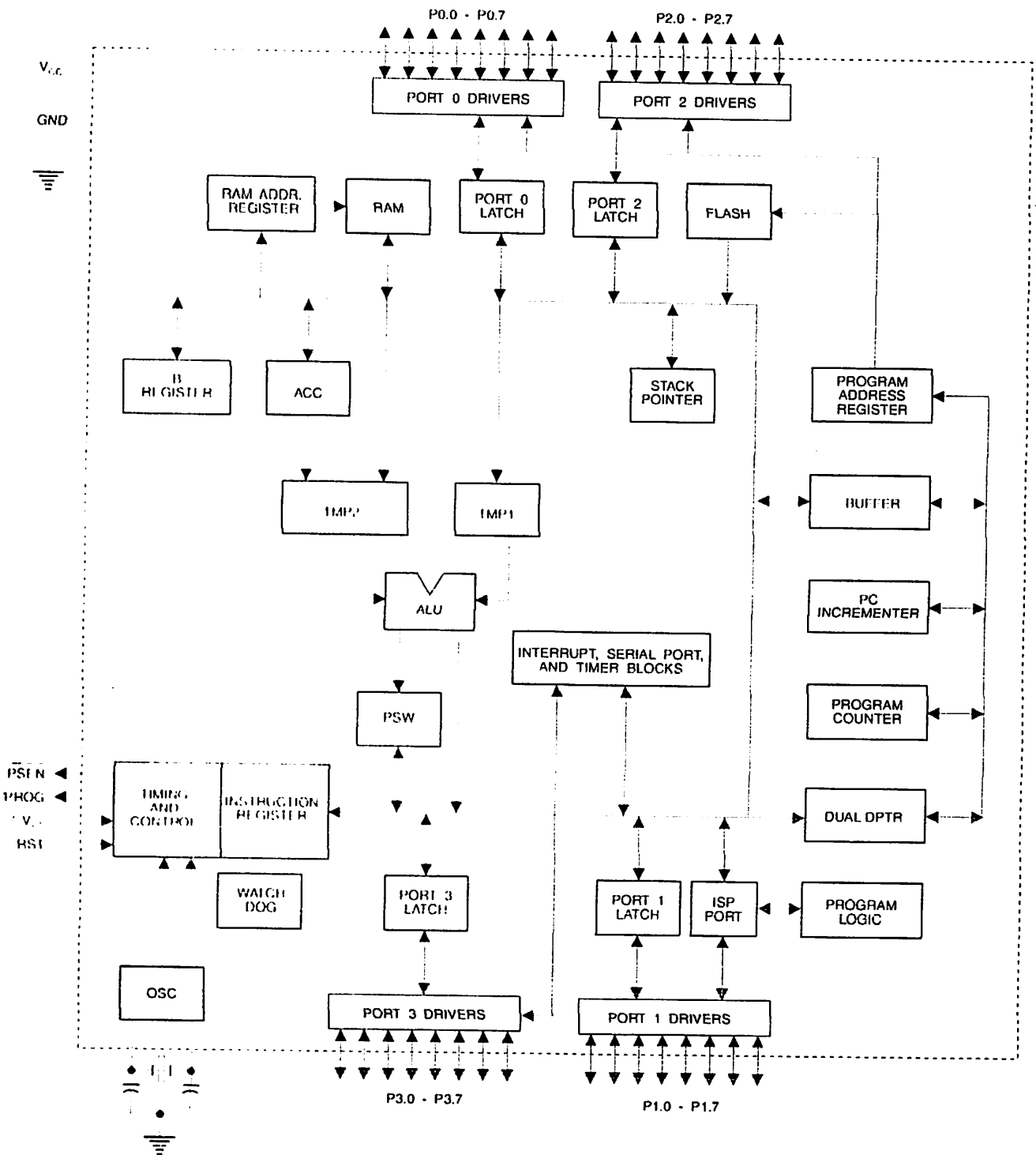
PLCC

6	P1.4	39	P0.4 (AD4)
5	P1.3	38	P0.5 (AD5)
4	P1.2	37	P0.6 (AD6)
3	P1.1	36	P0.7 (AD7)
2	P1.0	35	EA/VPP
1	NC	34	NC
44	VCC	33	ALE/PROG
43	P0.0 (AD0)	32	PSEN
42	P0.1 (AD1)	31	P2.7 (A15)
41	P0.2 (AD2)	30	P2.6 (A14)
40	P0.3 (AD3)	29	P2.5 (A13)
39	P0.4 (AD4)	28	NC
38	P0.5 (AD5)	27	ALE/PROG
37	P0.6 (AD6)	26	PSEN
36	P0.7 (AD7)	25	P2.7 (A15)
35	EA/VPP	24	P2.6 (A14)
34	NC	23	P2.5 (A13)
33	ALE/PROG	22	P2.4 (A12)
32	PSEN	21	P2.3 (A11)
31	P2.7 (A15)	20	P2.2 (A10)
30	P2.6 (A14)	19	P2.1 (A9)
29	P2.5 (A13)	18	P2.0 (A8)
17	(T1) P3.5	17	(T1) P3.5
16	(T0) P3.4	16	(T0) P3.4
15	(INT1) P3.3	15	(INT1) P3.3
14	(INT0) P3.2	14	(INT0) P3.2
13	(TXD) P3.1	13	(TXD) P3.1
12	NC	12	NC
11	(RXD) P3.0	11	(RXD) P3.0
10	RST	10	RST
9	(SCK) P1.7	9	(SCK) P1.7
8	(MISO) P1.6	8	(MISO) P1.6
7	(MOSI) P1.5	7	(MOSI) P1.5
20	XTAL1	20	XTAL1
19	(RD) P3.7	19	(RD) P3.7
18	(WR) P3.6	18	(WR) P3.6
22	GND	22	GND
23	NC	23	NC
24	(A8) P2.0	24	(A8) P2.0
25	(A9) P2.1	25	(A9) P2.1
26	(A10) P2.2	26	(A10) P2.2
27	(A11) P2.3	27	(A11) P2.3
28	(A12) P2.4	28	(A12) P2.4

TQFP

44	P1.4	33	P0.4 (AD4)
43	P1.3	32	P0.5 (AD5)
42	P1.2	31	P0.6 (AD6)
41	P1.1	30	P0.7 (AD7)
40	P1.0	29	EA/VPP
39	NC	28	NC
38	VCC	27	ALE/PROG
37	P0.0 (AD0)	26	PSEN
36	P0.1 (AD1)	25	P2.7 (A15)
35	P0.2 (AD2)	24	P2.6 (A14)
34	P0.3 (AD3)	23	P2.5 (A13)
12	(WR) P3.6	12	(WR) P3.6
13	(RD) P3.7	13	(RD) P3.7
14	XTAL2	14	XTAL2
15	XTAL1	15	XTAL1
16	GND	16	GND
17	GND	17	GND
18	(A8) P2.0	18	(A8) P2.0
19	(A9) P2.1	19	(A9) P2.1
20	(A10) P2.2	20	(A10) P2.2
21	(A11) P2.3	21	(A11) P2.3
22	(A12) P2.4	22	(A12) P2.4

Block Diagram





Port Description

Port C Supply voltage.

Port D Ground.

Port 0 is an 8-bit open drain bidirectional I/O port. As an output port, each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 can also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode, P0 has internal pull-ups.

Port 0 also receives the code bytes during Flash programming and outputs the code bytes during program verification. **External pull-ups are required during program verification.**

Port 1 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I_{IL}) because of the internal pull-ups.

Port 1 also receives the low-order address bytes during Flash programming and verification.

Port Pin	Alternate Functions
P1.5	MOSI (used for In-System Programming)
P1.6	MISO (used for In-System Programming)
P1.7	SCK (used for In-System Programming)

Port 2 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (I_{IL}) because of the internal pull-ups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application, Port 2 uses strong internal pull-ups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

Port 3 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pull-ups.

Port 3 receives some control signals for Flash programming and verification.

Port 3 also serves the functions of various special features of the AT89S51, as shown in the following table.

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{\text{INT0}}$ (external interrupt 0)
P3.3	$\overline{\text{INT1}}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	WR (external data memory write strobe)
P3.7	$\overline{\text{RD}}$ (external data memory read strobe)

Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device. This pin drives High for 98 oscillator periods after the Watchdog times out. The DISRTO bit in SFR AUXR (address 8EH) can be used to disable this feature. In the default state of bit DISRTO, the RESET HIGH out feature is enabled.

Address Latch Enable (ALE) is an output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input ($\overline{\text{PROG}}$) during Flash programming.

In normal operation, ALE is emitted at a constant rate of 1/6 the oscillator frequency and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external data memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

Program Store Enable ($\overline{\text{PSEN}}$) is the read strobe to external program memory.

When the AT89S51 is executing code from external program memory, $\overline{\text{PSEN}}$ is activated twice each machine cycle, except that two $\overline{\text{PSEN}}$ activations are skipped during each access to external data memory.

External Access Enable. $\overline{\text{EA}}$ must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed, $\overline{\text{EA}}$ will be internally latched on reset.

$\overline{\text{EA}}$ should be strapped to V_{CC} for internal program executions.

This pin also receives the 12-volt programming enable voltage (V_{PP}) during Flash programming.

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

Output from the inverting oscillator amplifier



Special Function Registers

A map of the on-chip memory area called the Special Function Register (SFR) space is shown in Table 1.

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return random data, and write accesses will have an indeterminate effect.

Table 1. AT89S51 SFR Map and Reset Values

FFH										0FFH	
FEH	B 00000000										0F7H
FDH											0EFH
FDH	ACC 00000000										0E7H
FDH											0DFH
FDH	PSW 00000000										0D7H
FDH											0CFH
FDH											0C7H
FDH	IP XX000000										0BFH
FDH	P3 11111111										0B7H
FDH	IE 0X000000										0AFH
FDH	P2 11111111		AUXR1 XXXXXXXX0				WDTRST XXXXXXXXX				0A7H
FDH	SCON 00000000	SBUF XXXXXXXXX									9FH
FDH	P1 11111111										97H
FDH	TCON 00000000	IMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TH1 00000000	AUXR XXX00XX0				8FH
FDH	P0 11111111	SP 00000111	DP0L 00000000	DP0H 00000000	DP1L 00000000	DP1H 00000000			PCON 0XXX0000		87H

User software should not write 1s to these unlisted locations, since they may be used in future products to invoke new features. In that case, the reset or inactive values of the new bits will always be 0.

Interrupt Registers: The individual interrupt enable bits are in the IE register. Two priorities can be set for each of the five interrupt sources in the IP register.

Table 2. AUXR: Auxiliary Register

AUXR		Address = 8EH					Reset Value = XXX00XX0B		
Not Bit Addressable		-	-	-	WDIDLE	DISRTO	-	-	DISALE
Bit		7	6	5	4	3	2	1	0
-		Reserved for future expansion							
DISALE		Disable/Enable ALE							
		DISALE							
		Operating Mode							
	0	ALE is emitted at a constant rate of 1/6 the oscillator frequency							
	1	ALE is active only during a MOVX or MOVC instruction							
DISRTO		Disable/Enable Reset out							
		DISRTO							
	0	Reset pin is driven High after WDT times out							
	1	Reset pin is input only							
WDIDLE		Disable/Enable WDT in IDLE mode							
		WDIDLE							
	0	WDT continues to count in IDLE mode							
	1	WDT halts counting in IDLE mode							

Dual Data Pointer Registers: To facilitate accessing both internal and external data memory, two banks of 16-bit Data Pointer Registers are provided: DP0 at SFR address locations 82H-83H and DP1 at 84H-85H. Bit DPS = 0 in SFR AUXR1 selects DP0 and DPS = 1 selects DP1. The user should always initialize the DPS bit to the appropriate value before accessing the respective Data Pointer Register.



Power Off Flag: The Power Off Flag (POF) is located at bit 4 (PCON.4) in the PCON SFR. POF is set to "1" during power up. It can be set and reset under software control and is not affected by reset.

Table 3. AUXR1: Auxiliary Register 1

AUXR1								
Address = A2H								
								Reset Value = XXXXXX0B
Not Bit Addressable								
Bit	7	6	5	4	3	2	1	DPS
	-	-	-	-	-	-	-	
- Reserved for future expansion								
DPS	Data Pointer Register Select							
DPS								
	0	Selects DPTR Registers DP0L, DP0H						
	1	Selects DPTR Registers DP1L, DP1H						

Memory Organization

MCS-51 devices have a separate address space for Program and Data Memory. Up to 64K bytes each of external Program and Data Memory can be addressed.

Program Memory

If the EA pin is connected to GND, all program fetches are directed to external memory.

On the AT89S51, if EA is connected to V_{CC}, program fetches to addresses 0000H through FFFH are directed to internal memory and fetches to addresses 1000H through FFFFH are directed to external memory.

Data Memory

The AT89S51 implements 128 bytes of on-chip RAM. The 128 bytes are accessible via direct and indirect addressing modes. Stack operations are examples of indirect addressing, so the 128 bytes of data RAM are available as stack space.

Watchdog Timer (WDT) (Reset-out)

The WDT is intended as a recovery method in situations where the CPU may be subjected to software upsets. The WDT consists of a 14-bit counter and the Watchdog Timer Reset (WDTRST) SFR. The WDT is defaulted to disable from exiting reset. To enable the WDT, a user must write 01EH and 0E1H in sequence to the WDTRST register (SFR location 0A6H). When the WDT is enabled, it will increment every machine cycle while the oscillator is running. The WDT timeout period is dependent on the external clock frequency. There is no way to disable the WDT except through reset (either hardware reset or WDT overflow reset). When WDT overflows, it will drive an output RESET HIGH pulse at the RST pin.

Enabling the WDT

To enable the WDT, a user must write 01EH and 0E1H in sequence to the WDTRST register (SFR location 0A6H). When the WDT is enabled, the user needs to service it by writing 01EH and 0E1H to WDTRST to avoid a WDT overflow. The 14-bit counter overflows when it reaches 16383 (3FFFH), and this will reset the device. When the WDT is enabled, it will increment every machine cycle while the oscillator is running. This means the user must reset the WDT at least every 16383 machine cycles. To reset the WDT the user must write 01EH and 0E1H to WDTRST. WDTRST is a write-only register. The WDT counter cannot be read or written. When WDT overflows, it will generate an output RESET pulse at the RST pin. The RESET pulse duration is 98xTOSC, where TOSC=1/FOSC. To make the best use of the WDT, it

should be serviced in those sections of code that will periodically be executed within the time required to prevent a WDT reset.

WDT During Power-down and Idle

In Power-down mode the oscillator stops, which means the WDT also stops. While in Power-down mode, the user does not need to service the WDT. There are two methods of exiting Power-down mode: by a hardware reset or via a level-activated external interrupt, which is enabled prior to entering Power-down mode. When Power-down is exited with hardware reset, servicing the WDT should occur as it normally does whenever the AT89S51 is reset. Exiting Power-down with an interrupt is significantly different. The interrupt is held low long enough for the oscillator to stabilize. When the interrupt is brought high, the interrupt is serviced. To prevent the WDT from resetting the device while the interrupt pin is held low, the WDT is not started until the interrupt is pulled high. It is suggested that the WDT be reset during the interrupt service for the interrupt used to exit Power-down mode.

To ensure that the WDT does not overflow within a few states of exiting Power-down, it is best to reset the WDT just before entering Power-down mode.

Before going into the IDLE mode, the WDIDLE bit in SFR AUXR is used to determine whether the WDT continues to count if enabled. The WDT keeps counting during IDLE (WDIDLE bit = 0) as the default state. To prevent the WDT from resetting the AT89S51 while in IDLE mode, the user should always set up a timer that will periodically exit IDLE, service the WDT, and reenter IDLE mode.

With WDIDLE bit enabled, the WDT will stop to count in IDLE mode and resumes the count upon exit from IDLE.

UART

The UART in the AT89S51 operates the same way as the UART in the AT89C51. For further information on the UART operation, refer to the ATMEL Web site (<http://www.atmel.com>). From the home page, select 'Products', then '8051-Architecture Flash Microcontroller', then 'Product Overview'.

Timer 0 and 1

Timer 0 and Timer 1 in the AT89S51 operate the same way as Timer 0 and Timer 1 in the AT89C51. For further information on the timers' operation, refer to the ATMEL Web site (<http://www.atmel.com>). From the home page, select 'Products', then '8051-Architecture Flash Microcontroller', then 'Product Overview'.

Interrupts

The AT89S51 has a total of five interrupt vectors: two external interrupts ($\overline{INT0}$ and $\overline{INT1}$), two timer interrupts (Timers 0 and 1), and the serial port interrupt. These interrupts are all shown in Figure 1.

Each of these interrupt sources can be individually enabled or disabled by setting or clearing a bit in Special Function Register IE. IE also contains a global disable bit, EA, which disables all interrupts at once.

Note that Table 4 shows that bit position IE.6 is unimplemented. In the AT89S51, bit position IE.5 is also unimplemented. User software should not write 1s to these bit positions, since they may be used in future AT89 products.

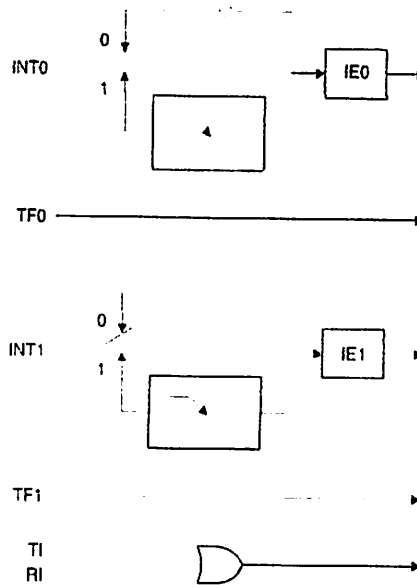
The Timer 0 and Timer 1 flags, TF0 and TF1, are set at S5P2 of the cycle in which the timers overflow. The values are then polled by the circuitry in the next cycle



Table 4. Interrupt Enable (IE) Register

(MSB)		(LSB)					
EA	-	-	ES	ET1	EX1	ET0	EX0
Enable Bit = 1 enables the interrupt.							
Enable Bit = 0 disables the interrupt.							
Symbol	Position	Function					
EA	IE.7	Disables all interrupts. If EA = 0, no interrupt is acknowledged. If EA = 1, each interrupt source is individually enabled or disabled by setting or clearing its enable bit.					
-	IE.6	Reserved					
-	IE.5	Reserved					
ES	IE.4	Serial Port interrupt enable bit					
ET1	IE.3	Timer 1 interrupt enable bit					
EX1	IE.2	External interrupt 1 enable bit					
ET0	IE.1	Timer 0 interrupt enable bit					
EX0	IE.0	External interrupt 0 enable bit					
User software should never write 1s to reserved bits, because they may be used in future AT89 products.							

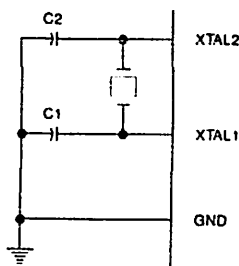
Figure 1. Interrupt Sources



Oscillator Characteristics

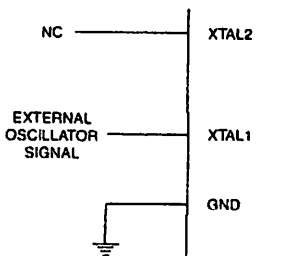
XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier that can be configured for use as an on-chip oscillator, as shown in Figure 2. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven, as shown in Figure 3. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

Figure 2. Oscillator Connections



Note: C1, C2 = 30 pF ± 10 pF for Crystals = 40 pF ± 10 pF for Ceramic Resonators

Figure 3. External Clock Drive Configuration



Idle Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special function registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

Note that when idle mode is terminated by a hardware reset, the device normally resumes program execution from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when idle mode is terminated by a reset, the instruction following the one that invokes idle mode should not write to a port pin or to external memory.

Power-down Mode

In the Power-down mode, the oscillator is stopped, and the instruction that invokes Power-down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the Power-down mode is terminated. Exit from Power-down mode can be initiated either by a hardware reset or by activation of an enabled external Interrupt into $\overline{INT0}$ or $\overline{INT1}$. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before V_{CC} is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.



Table 5. Status of External Pins During Idle and Power-down Modes

Mode	Program Memory	ALE	PSEN	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power-down	Internal	0	0	Data	Data	Data	Data
Power-down	External	0	0	Float	Data	Data	Data

The AT89S51 has three lock bits that can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the following table.

Table 6. Lock Bit Protection Modes

	Program Lock Bits			Protection Type
	LB1	LB2	LB3	
1	U	U	U	No program lock features
2	P	U	U	MOV _C instructions executed from external program memory are disabled from fetching code bytes from internal memory, \overline{EA} is sampled and latched on reset, and further programming of the Flash memory is disabled
3	P	P	U	Same as mode 2, but verify is also disabled
4	P	P	P	Same as mode 3, but external execution is also disabled

When lock bit 1 is programmed, the logic level at the \overline{EA} pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random value and holds that value until reset is activated. The latched value of \overline{EA} must agree with the current logic level at that pin in order for the device to function properly.

The AT89S51 is shipped with the on-chip Flash memory array ready to be programmed. The programming interface needs a high-voltage (12-volt) program enable signal and is compatible with conventional third-party Flash or EPROM programmers.

The AT89S51 code memory array is programmed byte-by-byte.

Programming Algorithm: Before programming the AT89S51, the address, data, and control signals should be set up according to the Flash programming mode table and Figures 13 and 14. To program the AT89S51, take the following steps:

1. Input the desired memory location on the address lines.
2. Input the appropriate data byte on the data lines.
3. Activate the correct combination of control signals.
4. Raise \overline{EA}/V_{PP} to 12V.
5. Pulse ALE/PROG once to program a byte in the Flash array or the lock bits. The byte-write cycle is self-timed and typically takes no more than 50 μ s. Repeat steps 1 through 5, changing the address and data for the entire array or until the end of the object file is reached.

Data Polling: The AT89S51 features Data Polling to indicate the end of a byte write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written data on P0.7. Once the write cycle has been completed, true data is valid on all outputs, and the next cycle may begin. Data Polling may begin any time after a write cycle has been initiated.

Ready/Busy: The progress of byte programming can also be monitored by the RDY/ $\overline{\text{BSY}}$ output signal. P3.0 is pulled low after ALE goes high during programming to indicate $\overline{\text{BUSY}}$. P3.0 is pulled high again when programming is done to indicate READY.

Program Verify: If lock bits LB1 and LB2 have not been programmed, the programmed code data can be read back via the address and data lines for verification. The status of the individual lock bits can be verified directly by reading them back.

Reading the Signature Bytes: The signature bytes are read by the same procedure as a normal verification of locations 000H, 100H, and 200H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows.

(000H) = 1EH indicates manufactured by Atmel
 (100H) = 51H indicates 89S51
 (200H) = 06H

Chip Erase: In the parallel programming mode, a chip erase operation is initiated by using the proper combination of control signals and by pulsing ALE/PROG low for a duration of 200 ns - 500 ns.

In the serial programming mode, a chip erase operation is initiated by issuing the Chip Erase instruction. In this mode, chip erase is self-timed and takes about 500 ms.

During chip erase, a serial read from any address location will return 00H at the data output.

Programming Flash – Serial Mode

The Code memory array can be programmed using the serial ISP interface while RST is pulled to V_{CC} . The serial interface consists of pins SCK, MOSI (input) and MISO (output). After RST is set high, the Programming Enable instruction needs to be executed first before other operations can be executed. Before a reprogramming sequence can occur, a Chip Erase operation is required.

The Chip Erase operation turns the content of every memory location in the Code array into FFH.

Either an external system clock can be supplied at pin XTAL1 or a crystal needs to be connected across pins XTAL1 and XTAL2. The maximum serial clock (SCK) frequency should be less than 1/16 of the crystal frequency. With a 33 MHz oscillator clock, the maximum SCK frequency is 2 MHz.

Serial Programming Algorithm

To program and verify the AT89S51 in the serial programming mode, the following sequence is recommended:

1. Power-up sequence:
 Apply power between VCC and GND pins.
 Set RST pin to "H".
 If a crystal is not connected across pins XTAL1 and XTAL2, apply a 3 MHz to 33 MHz clock to XTAL1 pin and wait for at least 10 milliseconds.
2. Enable serial programming by sending the Programming Enable serial instruction to pin MOSI/P1.5. The frequency of the shift clock supplied at pin SCK/P1.7 needs to be less than the CPU clock at XTAL1 divided by 16.
3. The Code array is programmed one byte at a time in either the Byte or Page mode. The write cycle is self-timed and typically takes less than 0.5 ms at 5V.
4. Any memory location can be verified by using the Read instruction that returns the content at the selected address at serial output MISO/P1.6.
5. At the end of a programming session, RST can be set low to commence normal device operation.



Power-off sequence (if needed):

Set XTAL1 to "L" (if a crystal is not used).

Set RST to "L".

Turn V_{CC} power off.

Data Polling: The Data Polling feature is also available in the serial mode. In this mode, during a write cycle an attempted read of the last byte written will result in the complement of the MSB of the serial output byte on MISO.

The Instruction Set for Serial Programming follows a 4-byte protocol and is shown in Table 8 on page 18.

Serial
Programming
Instruction Set

Programming
Interface –
Parallel Mode

Every code byte in the Flash array can be programmed by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

Table 7. Flash Programming Modes

Mode	V _{CC}	RST	PSEN	ALE/ PROG	EA/ V _{PP}	P2.6	P2.7	P3.3	P3.6	P3.7	P0.7-0 Data	P2.3-0	P1.7-0
												Address	
Write Code Data	5V	H	L	(2)	12V	L	H	H	H	H	D _{IN}	A11-8	A7-0
Read Code Data	5V	H	L	H	H	L	L	L	H	H	D _{OUT}	A11-8	A7-0
Write Lock Bit 1	5V	H	L	(3)	12V	H	H	H	H	H	X	X	X
Write Lock Bit 2	5V	H	L	(3)	12V	H	H	H	L	L	X	X	X
Write Lock Bit 3	5V	H	L	(3)	12V	H	L	H	H	L	X	X	X
Write Lock Bits 1-3	5V	H	L	H	H	H	H	L	H	L	P0.2, P0.3, P0.4	X	X
Chip Erase	5V	H	L	(1)	12V	H	L	H	L	L	X	X	X
Read Atmel ID	5V	H	L	H	H	L	L	L	L	L	1EH	0000	00H
Read Device ID	5V	H	L	H	H	L	L	L	L	L	51H	0001	00H
Read Device ID	5V	H	L	H	H	L	L	L	L	L	06H	0010	00H

1. Each PROG pulse is 200 ns - 500 ns for Chip Erase.
2. Each PROG pulse is 200 ns - 500 ns for Write Code Data.
3. Each PROG pulse is 200 ns - 500 ns for Write Lock Bits.
4. RDY/BSY signal is output on P3.0 during programming.
5. X = don't care.

Figure 4. Programming the Flash Memory (Parallel Mode)

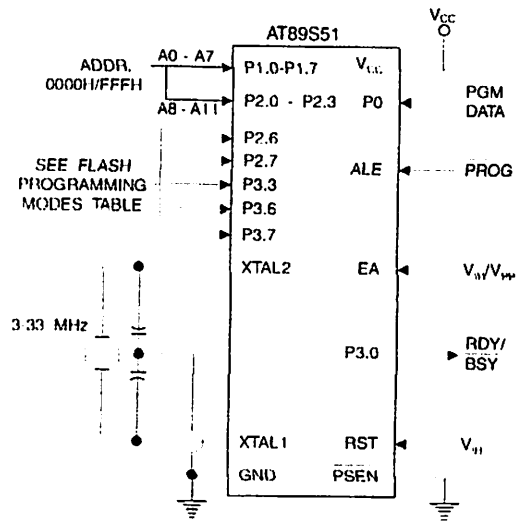
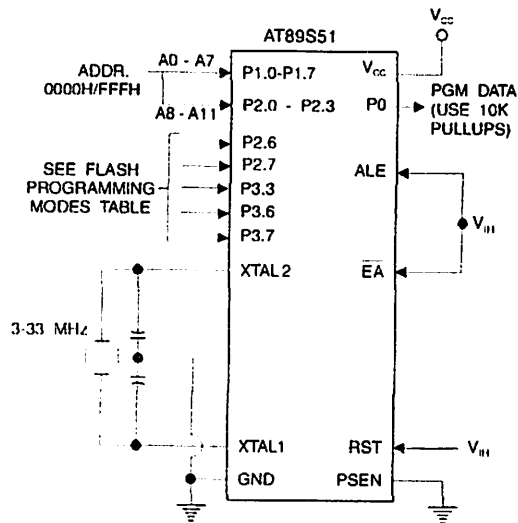


Figure 5. Verifying the Flash Memory (Parallel Mode)





Flash Programming and Verification Characteristics (Parallel Mode)

$T_A = 20^\circ\text{C}$ to 30°C , $V_{CC} = 4.5$ to 5.5V

Symbol	Parameter	Min	Max	Units
V_{PP}	Programming Supply Voltage	11.5	12.5	V
I_{PP}	Programming Supply Current		10	mA
I_{CC}	V_{CC} Supply Current		30	mA
f_{OSC}	Oscillator Frequency	3	33	MHz
t_{AVGL}	Address Setup to PROG Low	$48t_{CLCL}$		
t_{GHAX}	Address Hold After PROG	$48t_{CLCL}$		
t_{DVGL}	Data Setup to PROG Low	$48t_{CLCL}$		
t_{GHDX}	Data Hold After PROG	$48t_{CLCL}$		
t_{EHS1}	P2.7 (ENABLE) High to V_{PP}	$48t_{CLCL}$		
t_{SHGL}	V_{PP} Setup to PROG Low	10		μs
t_{GLGH}	V_{PP} Hold After PROG	10		μs
t_{GLGH}	PROG Width	0.2	1	μs
t_{AVQV}	Address to Data Valid		$48t_{CLCL}$	
t_{ELOV}	ENABLE Low to Data Valid		$48t_{CLCL}$	
t_{EHOZ}	Data Float After $\overline{\text{ENABLE}}$	0	$48t_{CLCL}$	
t_{GHBL}	PROG High to BUSY Low		1.0	μs
t_{WC}	Byte Write Cycle Time		50	μs

Figure 6. Flash Programming and Verification Waveforms – Parallel Mode

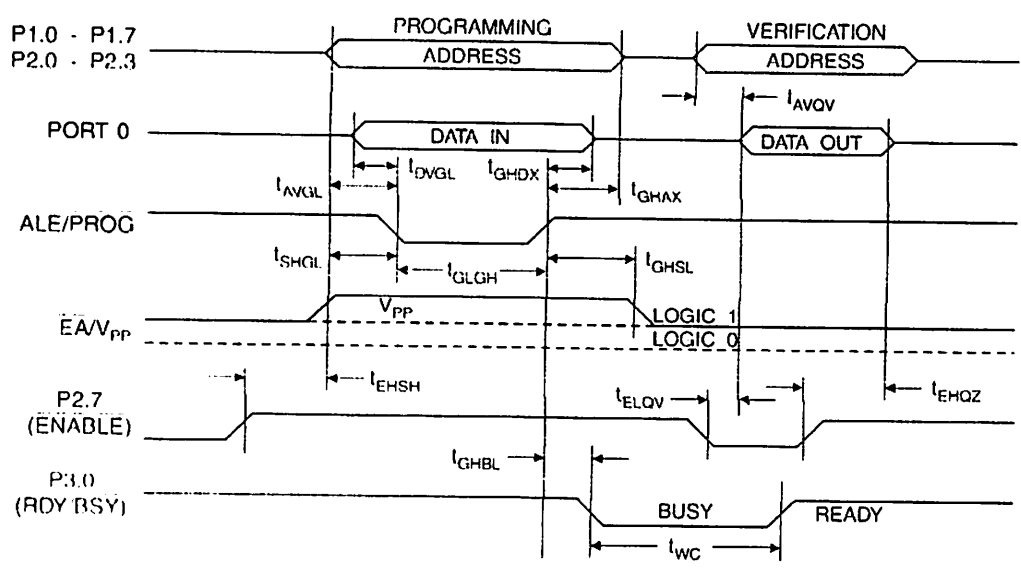
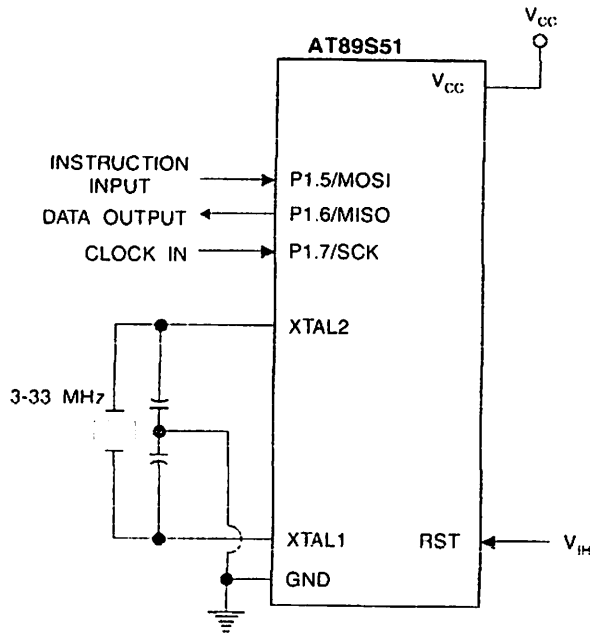


Figure 7. Flash Memory Serial Downloading



Flash Programming and Verification Waveforms – Serial Mode

Figure 8. Serial Programming Waveforms

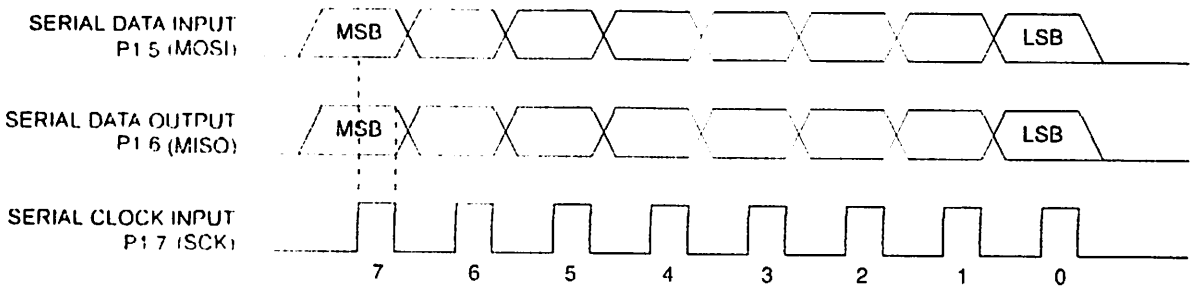




Table 8. Serial Programming Instruction Set

Instruction	Instruction Format		Byte 2	Byte 3	Byte 4	Operation
	Byte 1	Byte 1				
Programming Enable	1010	1100	0101 0011	xxxx xxxx	xxxx xxxx 0110 1001 (Output)	Enable Serial Programming while RST is high
Chip Erase	1010	1100	100x xxxx	xxxx xxxx	xxxx xxxx	Chip Erase Flash memory array
Read Program Memory (Byte Mode)	0010	0000	xxxx A11 A10 A9 A8	A7 A6 A5 A4 A3 A2 A1 A0	D7 D6 D5 D4 D3 D2 D1 D0	Read data from Program memory in the byte mode
Write Program Memory (Byte Mode)	0100	0000	xxxx A11 A10 A9 A8	A7 A6 A5 A4 A3 A2 A1 A0	D7 D6 D5 D4 D3 D2 D1 D0	Write data to Program memory in the byte mode
Write Lock Bits ⁽²⁾	1010	1100	1110 00 B1 B2	xxxx xxxx	xxxx xxxx	Write Lock bits. See Note (2).
Read Lock Bits	0010	0100	xxxx xxxx	xxxx xxxx	xx LB3 LB2 LB1 xx	Read back current status of the lock bits (a programmed lock bit reads back as a "1")
Read Signature Bytes ⁽¹⁾	0010	1000	xxx A5 A4 A3 A2 A1	A0 xxx xxxx	Signature Byte	Read Signature Byte
Read Program Memory (Page Mode)	0011	0000	xxxx A11 A10 A9 A8	Byte 0	Byte 1... Byte 255	Read data from Program memory in the Page Mode (256 bytes)
Write Program Memory (Page Mode)	0101	0000	xxxx A11 A10 A9 A8	Byte 0	Byte 1... Byte 255	Write data to Program memory in the Page Mode (256 bytes)

Notes: 1. The signature bytes are not readable in Lock Bit Modes 3 and 4.

- 2. B1 = 0, B2 = 0 → Mode 1, no lock protection
- B1 = 0, B2 = 1 → Mode 2, lock bit 1 activated
- B1 = 1, B2 = 0 → Mode 3, lock bit 2 activated
- B1 = 1, B2 = 1 → Mode 4, lock bit 3 activated



Each of the lock bits needs to be activated sequentially before Mode 4 can be executed.

After Reset signal is high, SCK should be low for at least 64 system clocks before it goes high to clock in the enable data bytes. No pulsing of Reset signal is necessary. SCK should be no faster than 1/16 of the system clock at XTAL1.

For Page Read/Write, the data always starts from byte 0 to 255. After the command byte and upper address byte are latched, each byte thereafter is treated as data until all 256 bytes are shifted in/out. Then the next instruction will be ready to be decoded.

Serial Programming Characteristics

Figure 9. Serial Programming Timing

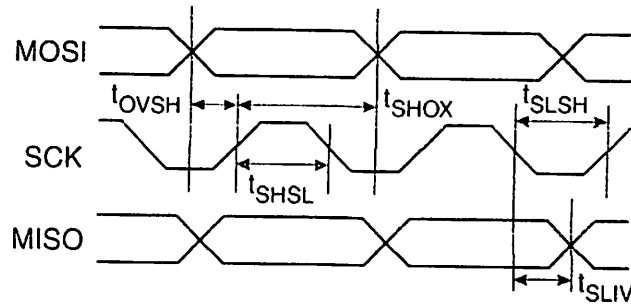


Table 9. Serial Programming Characteristics, $T_A = -40^\circ\text{C}$ to 85°C , $V_{CC} = 4.0 - 5.5\text{V}$ (Unless Otherwise Noted)

Symbol	Parameter	Min	Typ	Max	Units
$1/t_{CLCL}$	Oscillator Frequency	0		33	MHz
t_{CLCL}	Oscillator Period	30			ns
t_{SHSL}	SCK Pulse Width High	$8 t_{CLCL}$			ns
t_{SLSH}	SCK Pulse Width Low	$8 t_{CLCL}$			ns
t_{OVSH}	MOSI Setup to SCK High	t_{CLCL}			ns
t_{SHOX}	MOSI Hold after SCK High	$2 t_{CLCL}$			ns
t_{SLIV}	SCK Low to MISO Valid	10	16	32	ns
t_{ERASE}	Chip Erase Instruction Cycle Time			500	ms
t_{SWC}	Serial Byte Write Cycle Time			$64 t_{CLCL} + 400$	μs



Absolute Maximum Ratings*

Operating Temperature.....	-55°C to +125°C
Storage Temperature.....	-65°C to +150°C
Voltage on Any Pin with Respect to Ground.....	-1.0V to +7.0V
Maximum Operating Voltage.....	6.6V
DC Output Current.....	15.0 mA

*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC Characteristics

The values shown in this table are valid for $T_A = -40^\circ\text{C}$ to 85°C and $V_{CC} = 4.0\text{V}$ to 5.5V , unless otherwise noted.

Symbol	Parameter	Condition	Min	Max	Units
V_{IL}	Input Low Voltage	(Except \overline{EA})	-0.5	$0.2 V_{CC} - 0.1$	V
V_{IL1}	Input Low Voltage (\overline{EA})		-0.5	$0.2 V_{CC} - 0.3$	V
V_{IH}	Input High Voltage	(Except XTAL1, RST)	$0.2 V_{CC} + 0.9$	$V_{CC} + 0.5$	V
V_{IH1}	Input High Voltage	(XTAL1, RST)	$0.7 V_{CC}$	$V_{CC} + 0.5$	V
V_{OL}	Output Low Voltage ⁽¹⁾ (Ports 1,2,3)	$I_{OL} = 1.6 \text{ mA}$		0.45	V
V_{OL1}	Output Low Voltage ⁽¹⁾ (Port 0, ALE, PSEN)	$I_{OL} = 3.2 \text{ mA}$		0.45	V
V_{OH}	Output High Voltage (Ports 1,2,3, ALE, PSEN)	$I_{OH} = -60 \mu\text{A}$, $V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -25 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -10 \mu\text{A}$	$0.9 V_{CC}$		V
V_{OH1}	Output High Voltage (Port 0 in External Bus Mode)	$I_{OH} = -800 \mu\text{A}$, $V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -300 \mu\text{A}$	$0.75 V_{CC}$		V
I_{IL}	Logical 0 Input Current (Ports 1,2,3)	$V_{IN} = 0.45\text{V}$		-50	μA
				-650	μA
I_{II}	Logical 1 to 0 Transition Current (Ports 1,2,3)	$V_{IN} = 2\text{V}$, $V_{CC} = 5\text{V} \pm 10\%$			μA
I_{I1}	Input Leakage Current (Port 0, FA)	$0.45 < V_{IN} < V_{CC}$		± 10	μA
RRST	Reset Pulldown Resistor		50	300	$\text{K}\Omega$
C_{P1}	Pin Capacitance	Test Freq. = 1 MHz, $T_A = 25^\circ\text{C}$		10	pF
I_{CS}	Power Supply Current	Active Mode, 12 MHz		25	mA
		Idle Mode, 12 MHz		6.5	mA
I_{CD}	Power-down Mode ⁽²⁾	$V_{CC} = 5.5\text{V}$		50	μA

Notes: 1. Under steady state (non-transient) conditions, I_{OL} must be externally limited as follows:

Maximum I_{OL} per port pin: 10 mA

Maximum I_{OL} per 8-bit port:

Port 0: 26 mA Ports 1, 2, 3: 15 mA

Maximum total I_{OL} for all output pins: 71 mA

If I_{OL} exceeds the test condition, V_{OL} may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.

2. Minimum V_{CC} for Power-down is 2V.

AC Characteristics

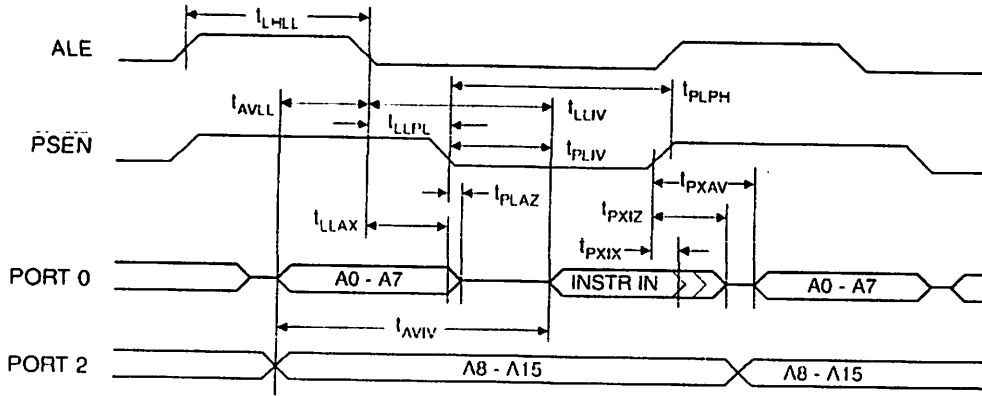
Under operating conditions, load capacitance for Port 0, ALE/ $\overline{\text{PROG}}$, and $\overline{\text{PSEN}}$ = 100 pF; load capacitance for all other outputs = 80 pF.

External Program and Data Memory Characteristics

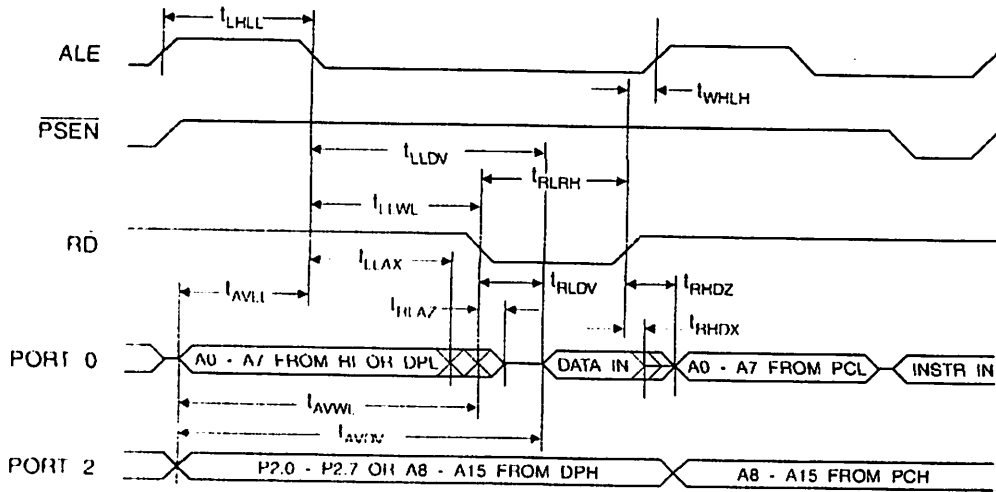
Symbol	Parameter	12 MHz Oscillator		Variable Oscillator		Units
		Min	Max	Min	Max	
$1/t_{\text{CLCL}}$	Oscillator Frequency			0	33	MHz
t_{CHL}	ALE Pulse Width	127		$2t_{\text{CLCL}}-40$		ns
t_{AVLL}	Address Valid to ALE Low	43		$t_{\text{CLCL}}-25$		ns
t_{CLAX}	Address Hold After ALE Low	48		$t_{\text{CLCL}}-25$		ns
t_{LEV}	ALE Low to Valid Instruction In		233		$4t_{\text{CLCL}}-65$	ns
t_{LPL}	ALE Low to $\overline{\text{PSEN}}$ Low	43		$t_{\text{CLCL}}-25$		ns
t_{PWH}	$\overline{\text{PSEN}}$ Pulse Width	205		$3t_{\text{CLCL}}-45$		ns
t_{PLE}	$\overline{\text{PSEN}}$ Low to Valid Instruction In		145		$3t_{\text{CLCL}}-60$	ns
t_{PIH}	Input Instruction Hold After $\overline{\text{PSEN}}$	0		0		ns
t_{PIF}	Input Instruction Float After $\overline{\text{PSEN}}$		59		$t_{\text{CLCL}}-25$	ns
t_{PAV}	$\overline{\text{PSEN}}$ to Address Valid	75		$t_{\text{CLCL}}-8$		ns
t_{PIV}	Address to Valid Instruction In		312		$5t_{\text{CLCL}}-80$	ns
t_{PLF}	$\overline{\text{PSEN}}$ Low to Address Float		10		10	ns
t_{RPH}	$\overline{\text{RD}}$ Pulse Width	400		$6t_{\text{CLCL}}-100$		ns
t_{WPH}	$\overline{\text{WR}}$ Pulse Width	400		$6t_{\text{CLCL}}-100$		ns
t_{RDV}	$\overline{\text{RD}}$ Low to Valid Data In		252		$5t_{\text{CLCL}}-90$	ns
t_{RHF}	Data Hold After $\overline{\text{RD}}$	0		0		ns
t_{RDV}	Data Float After $\overline{\text{RD}}$		97		$2t_{\text{CLCL}}-28$	ns
t_{LDV}	ALE Low to Valid Data In		517		$8t_{\text{CLCL}}-150$	ns
t_{ADV}	Address to Valid Data In		585		$9t_{\text{CLCL}}-165$	ns
t_{LLWL}	ALE Low to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	200	300	$3t_{\text{CLCL}}-50$	$3t_{\text{CLCL}}+50$	ns
t_{AVWL}	Address to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	203		$4t_{\text{CLCL}}-75$		ns
t_{QVWX}	Data Valid to $\overline{\text{WR}}$ Transition	23		$t_{\text{CLCL}}-30$		ns
t_{QVWH}	Data Valid to $\overline{\text{WR}}$ High	433		$7t_{\text{CLCL}}-130$		ns
t_{WHOX}	Data Hold After $\overline{\text{WR}}$	33		$t_{\text{CLCL}}-25$		ns
t_{RLAZ}	$\overline{\text{RD}}$ Low to Address Float		0		0	ns
t_{WHLH}	$\overline{\text{RD}}$ or $\overline{\text{WR}}$ High to ALE High	43	123	$t_{\text{CLCL}}-25$	$t_{\text{CLCL}}+25$	ns



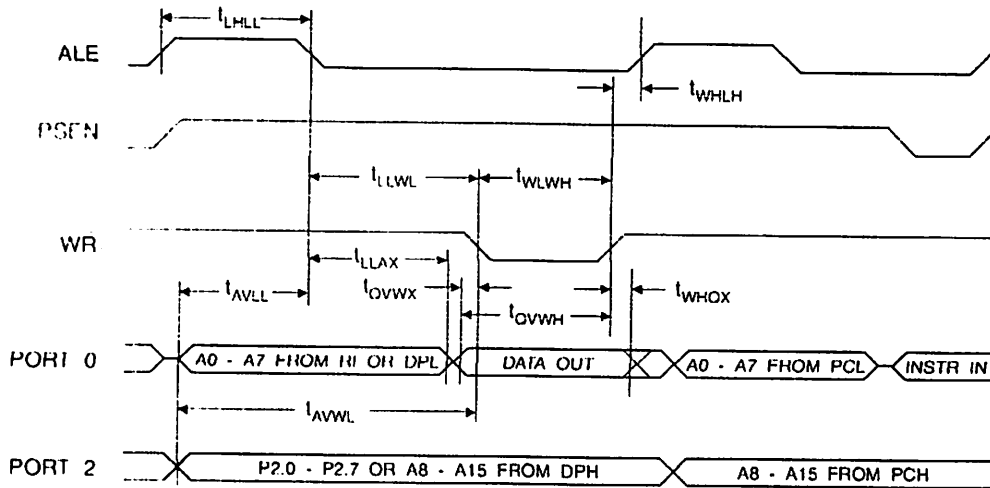
External Program Memory Read Cycle



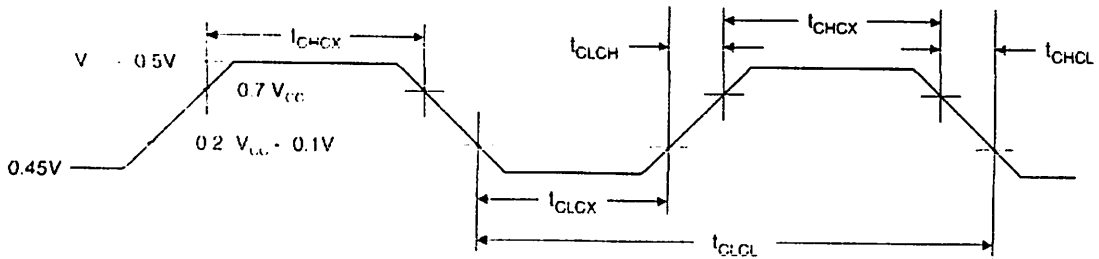
External Data Memory Read Cycle



External Data Memory Write Cycle



External Clock Drive Waveforms



External Clock Drive

Symbol	Parameter	Min	Max	Units
$1/t_{CLCL}$	Oscillator Frequency	0	33	MHz
t_{CLCL}	Clock Period	30		ns
t_{CHCX}	High Time	12		ns
t_{CLCX}	Low Time	12		ns
t_{CLCH}	Rise Time		5	ns
t_{CHCL}	Fall Time		5	ns

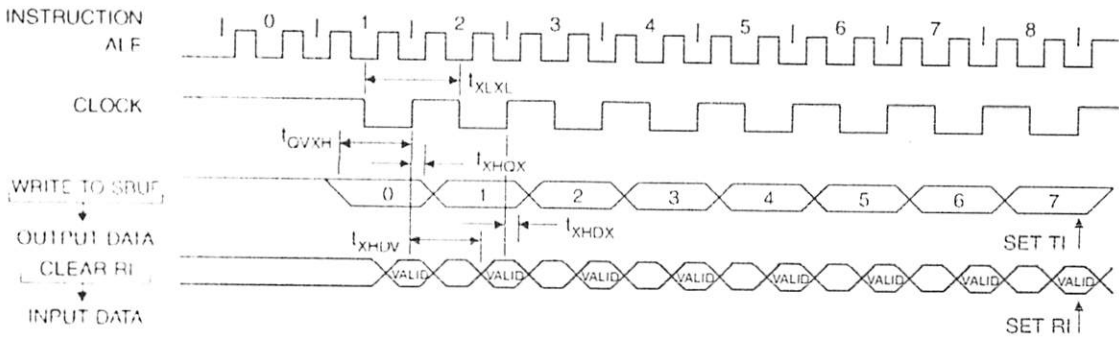


Serial Port Timing: Shift Register Mode Test Conditions

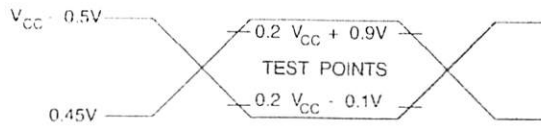
The values in this table are valid for $V_{CC} = 4.0V$ to $5.5V$ and Load Capacitance = 80 pF .

Symbol	Parameter	12 MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
t_{XLXL}	Serial Port Clock Cycle Time	1.0		$12t_{CLCL}$		μs
t_{QVXH}	Output Data Setup to Clock Rising Edge	700		$10t_{CLCL} - 133$		ns
t_{XHGX}	Output Data Hold After Clock Rising Edge	50		$2t_{CLCL} - 80$		ns
t_{XHDX}	Input Data Hold After Clock Rising Edge	0		0		ns
t_{XHDV}	Clock Rising Edge to Input Data Valid		700		$10t_{CLCL} - 133$	ns

Shift Register Mode Timing Waveforms

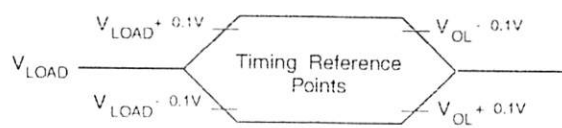


AC Testing Input/Output Waveforms⁽¹⁾



Note: 1. AC Inputs during testing are driven at $V_{CC} - 0.5V$ for a logic 1 and $0.45V$ for a logic 0. Timing measurements are made at $V_{IH\text{ min}}$ for a logic 1 and $V_{IL\text{ max}}$ for a logic 0.

Float Waveforms⁽¹⁾



Note: 1. For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when a 100 mV change from the loaded V_{OH}/V_{OL} level occurs.

Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
24	4.0V to 5.5V	AT89S51-24AC	44A	Commercial (0°C to 70°C)
		AT89S51-24JC	44J	
		AT89S51-24PC	40P6	
		AT89S51-24AI	44A	Industrial (-40°C to 85°C)
		AT89S51-24JI	44J	
		AT89S51-24PI	40P6	
33	4.5V to 5.5V	AT89S51-33AC	44A	Commercial (0°C to 70°C)
		AT89S51-33JC	44J	
		AT89S51-33PC	40P6	

= Preliminary Availability

Package Type

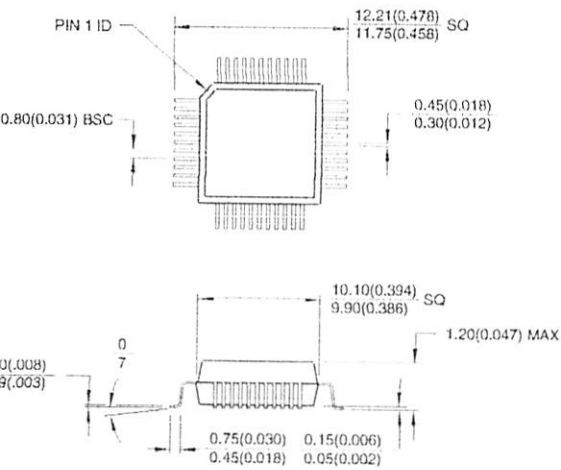
44A	44-lead, Thin Plastic Gull Wing Quad Flatpack (TQFP)
44J	44-lead, Plastic J-leaded Chip Carrier (PLCC)
40P6	40-pin, 0.600" Wide, Plastic Dual Inline Package (PDIP)





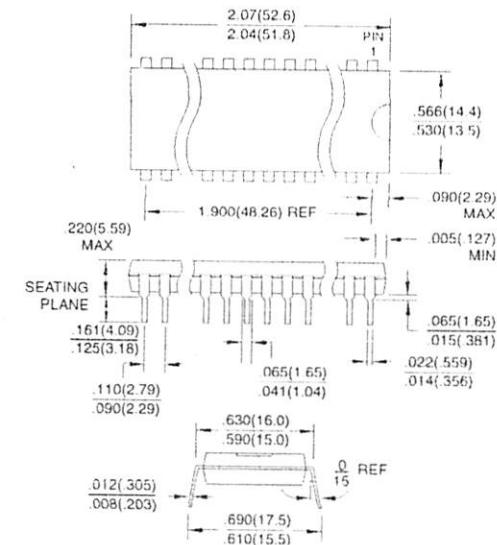
Packaging Information

44A, 44-lead, Thin (1.0 mm) Plastic Gull Wing Quad Flat Package (TQFP)
 Dimensions in Millimeters and (Inches)*

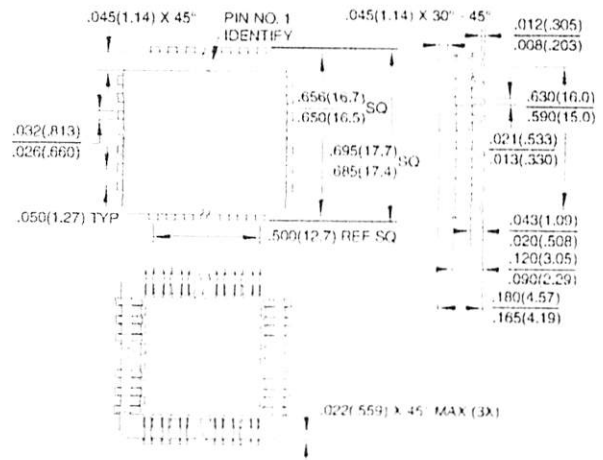


Controlling dimension: millimeters

P6, 40-pin, 0.600" Wide, Plastic Dual In-line Package (PDIP)
 Dimensions in Inches and (Millimeters)
 DEC STANDARD MS-011 AC



44J, 44-lead, Plastic J-leaded Chip Carrier (PLCC)
 Dimensions in Inches and (Millimeters)





Atmel Headquarters

Corporate Headquarters
2325 Orchard Parkway
San Jose, CA 95131
TEL (408) 441-0311
FAX (408) 487-2600

Europe
Atmel SarL
Route des Arsenaux 41
Casa Postale 80
CH-1705 Fribourg
Switzerland
TEL (41) 26-426-5555
FAX (41) 26-426-5500

Asia
Atmel Asia, Ltd
Room 1219
Chinachem Golden Plaza
77 Mody Road Tsimshatsui
East Kowloon
Hong Kong
TEL (852) 2721-9778
FAX (852) 2722-1369

Japan
Atmel Japan K.K.
9F, Tonetsu Shinkawa Bldg.
1-24-8 Shinkawa
Chuo-ku, Tokyo 104-0033
Japan
TEL (81) 3-3523-3551
FAX (81) 3-3523-7581

Atmel Product Operations

Atmel Colorado Springs
1150 E. Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906
TEL (719) 576-3300
FAX (719) 540-1759

Atmel Grenoble
Avenue de Rochepleine
BP 123
38521 Saint-Egreve Cedex, France
TEL (33) 4-7658-3000
FAX (33) 4-7658-3480

Atmel Heilbronn
Theresienstrasse 2
POB 3535
D-74025 Heilbronn, Germany
TEL (49) 71 31 67 25 94
FAX (49) 71 31 67 24 23

Atmel Nantes
La Chantrerie
BP 70602
44306 Nantes Cedex 3, France
TEL (33) 0 2 40 18 18 18
FAX (33) 0 2 40 18 19 60

Atmel Rousset
Zone Industrielle
13106 Rousset Cedex, France
TEL (33) 4-4253-6000
FAX (33) 4-4253-6001

Atmel Smart Card ICs
Scottish Enterprise Technology Park
East Kilbride, Scotland G75 0QR
TEL (44) 1355-357-000
FAX (44) 1355-242-743

e-mail
literature@atmel.com

Web Site
<http://www.atmel.com>

© Atmel Corporation 2001.

Atmel Corporation makes no warranty for the use of its products, other than those expressly contained in the Company's standard warranty which is detailed in Atmel's Terms and Conditions located on the Company's web site. The Company assumes no responsibility for any errors which may appear in this document, reserves the right to change devices or specifications detailed herein at any time without notice, and does not make any commitment to update the information contained herein. No licenses to patents or other intellectual property of Atmel are granted by the Company in connection with the sale of Atmel products, expressly or by implication. Atmel's products are not authorized for use as critical components in life support devices or systems.

ATMEL[®] is the registered trademark of Atmel.

ICS-51[®] is the registered trademark of Intel Corporation. Terms and product names in this document may be trademarks of others.



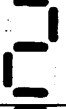









Printed on recycled paper.

2487A-10/01/xM

Topics

- IC Specifications
- Switch Interfacing: SPST, DIP, BCD
- 7 Segment Displays & Drivers
- Adders
- Comparators
- Experiment #2

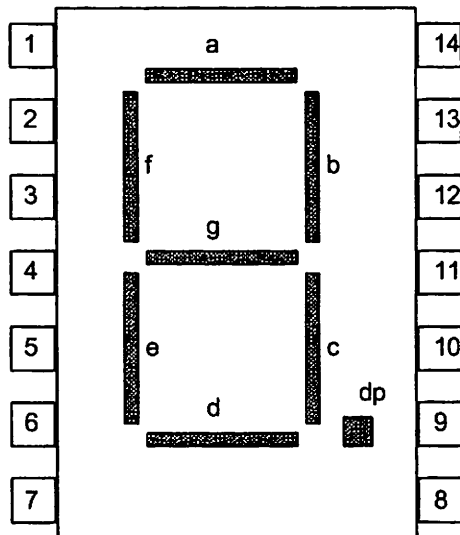
Decimal	4-bit binary w x y z		seven-segment a b c d e f g
0	0 0 0 0		1 1 1 1 1 1 0
1	0 0 0 1		0 1 1 0 0 0 0
2	0 0 1 0		1 1 0 1 1 0 1
3	0 0 1 1		1 1 1 1 0 0 1
4	0 1 0 0		0 1 1 0 0 1 1
5	0 1 0 1		1 0 1 1 0 1 1
6	0 1 1 0		1 0 1 1 1 1 1
7	0 1 1 1		1 1 1 0 0 0 0
8	1 0 0 0		1 1 1 1 1 1 1
9	1 0 0 1		1 1 1 0 0 1 1

Seven Segment Displays

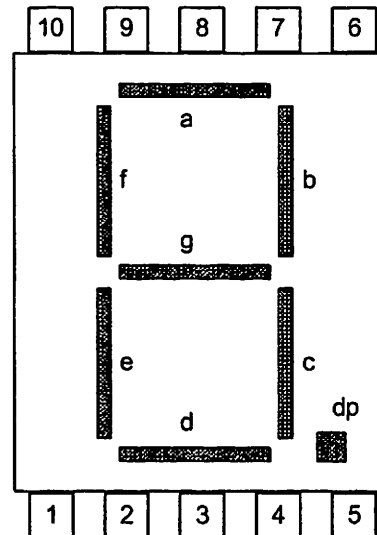
Seven-segment displays are used for decimal numeric displays. Seven light-emitting diodes are arranged so that all ten digits (0 - 9) can roughly be displayed.

0 1 2 3 4 5 6 7 8 9

Two Main IC Packages



14 pin DIP



10 pin wide DIP

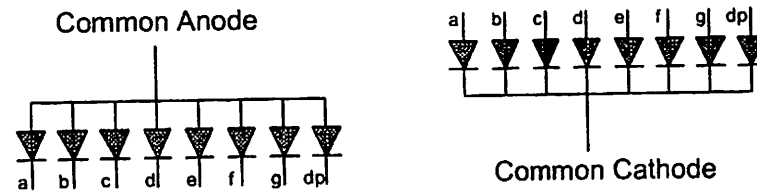
7-Segment Pinouts (typical)

part#	FND507	
segment	14-pin	10-pin
ca/cc	14	3,8
a	1	7
b	13	6
c	10	4
d	8	2
e	7	1
f	2	9
g	11	10
dp	9	5

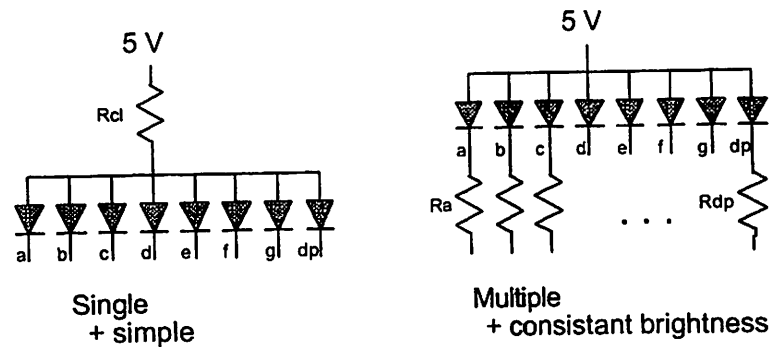
7-Segment Display Information

Common Cathode / Common Anode

To save pins on 7-seg packages, all LEDs typically share one pin for a common anode, or common cathode.



Current Limiting Resistors



Decimal Points

Seven-segment displays come with both right handed (RHDP), and left handed (LHDP) decimal points.

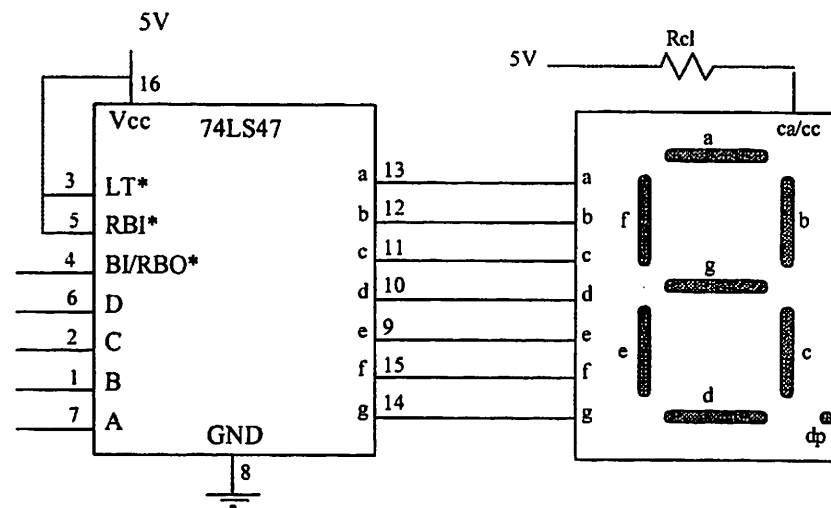
Multi-Segment Displays

Seven-segment displays are available in multiple segment packages. Two, or four digits are packaged together. Sometimes segment drive lines are multiplexed.

74LS47 BCD-to-7 Segment Decoder

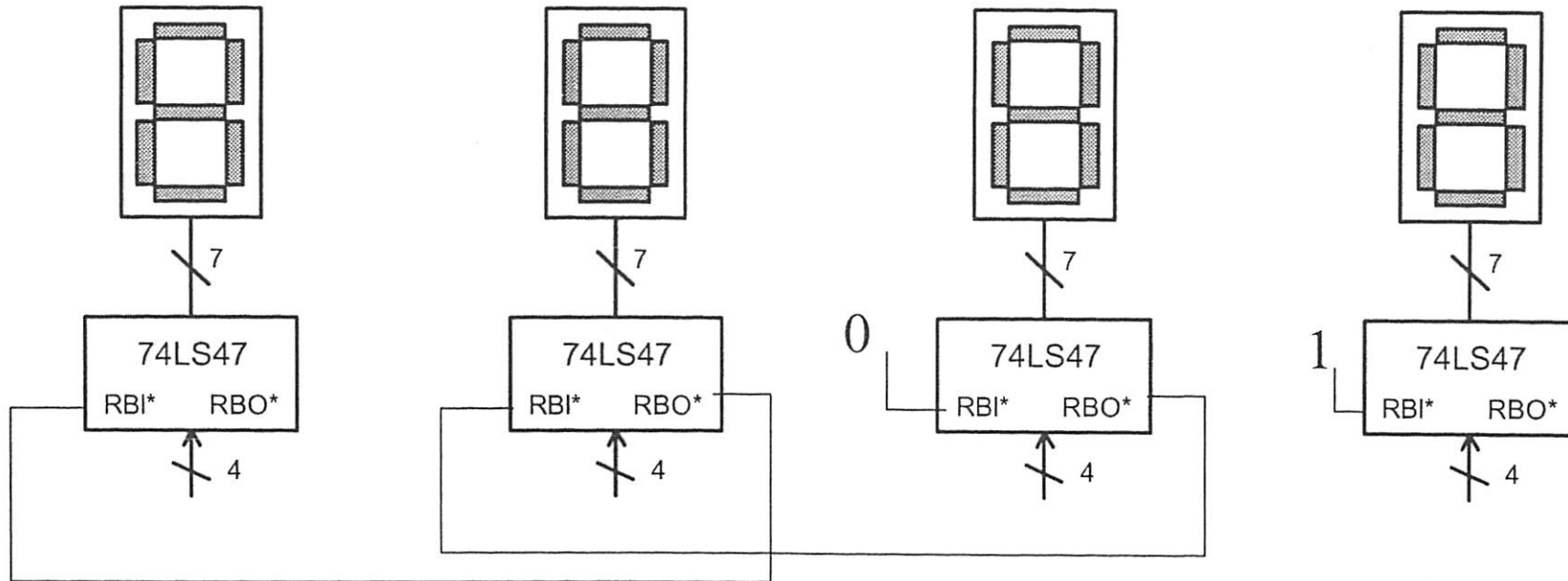
74LS47 BCD-to-7-Segment Decoder/Driver

Converts BCD data (digits 0 - 9, (4-bits)) into a 7-bit code used to drive 7-segment LED displays. Illegal BCD inputs are translated into indiscriminate, yet distinct display patterns. Data inputs to the code converter are: D, C, B, and A (lsb). Data outputs are: a, b, c, d, e, f, g; corresponding to the standard segment names of a 7-seg. display. Outputs are active-low, open-collector. The IC is designed to interface to common anode 7-segment displays. The 74LS47 has control inputs to test the segments, and blank leading zeros. Decimal points are not affected by the 74LS47.



Blanking Most Significant Digits

Multi-digit displays can be made where leading zeros are blanked. RBO* and RBI* control signals are daisy-chained to selectively blank digits. Any digit(s) that should always be displayed (with at least "0") should have the 74LS47 driver's RBI* set to 1. Any digit(s) that should be blanked when data is zero should have the driver's RBI* set to 0. Additional digits can be blanked when data is zero, and previous data is blanked (data is zero) by chaining the previous 74LS47 driver's RBO* to the present driver's RBI*.



What if I want to use multiple displays and have only ONE 74LS47 driver?

MULTIPLEXED DISPLAYS

Multi-digit displays require a large number of signals (≈ 7 signals per digit). Multiplexing LED drive lines is one way of reducing the signal count. This method can reduce the number of drive signals to $7 + N$. Where N is the number of digits.

The procedure sends 7 drive signals (a - g) to each of N digits' 7 cathodes (a - g). The common anodes of each N digits are driven one at a time while the correct data is presented to the cathodes. Precise timing is needed. The total number of signals is reduced.

