

SKRIPSI

PERANCANGAN DAN PEMBUATAN ALAT PENGATURAN KECEPATAN MOTOR DC MENGGUNAKAN PID KONTROLLER BERBASIS MIKROKONTROLLER AT89S51



Disusun Oleh :

HENDRA MULYONO

01.12.107

MILIK
PERPUSTAKAAN
ITN MALANG

**JURUSAN TEKNIK ELEKTRO S1
KONSENTRASI TEKNIK ENERGI LISTRIK
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG**

SEPTEMBER 2008

1391112

WISITAMENY TALA NATAUSMENY KAD WADAKAMAREY
OFI HADJALOGOMIA OG RAYON NATAPEOM
: 0202TA HILANTYKONOMIA SIKAMEN SILLORTION

: 0202 WADAKAMAREY

WADAKAMAREY
TOT. ST. TO

TO ONTAMEE KUMMET WADAKAMAREY
WADAKAMAREY KUMMET WADAKAMAREY
WADAKAMAREY KUMMET WADAKAMAREY
WADAKAMAREY KUMMET WADAKAMAREY

WADAKAMAREY

LEMBAR PERSETUJUAN
PERANCANGAN DAN PEMBUATAN ALAT PENGATURAN
KECEPATAN MOTOR DC MENGGUNAKAN PID KONTROLLER
BERBASIS MIKROKONTROLLER AT89S51

SKRIPSI

*Disusun dan Dajukan Untuk Melengkapi dan
Memenuhi Syarat-Syarat Guna Mencapai Gelar Sarjana Teknik*

Disusun Oleh :

HENDRA MULYONO

01.12.107

Diperiksa dan Disetujui ,

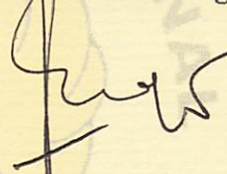
Dosen Pembimbing I



Ir. Widodo Pudji M, MT
NIP. Y. 1028700171

Diperiksa dan Disetujui ,

Dosen Pembimbing II



Ir. Eko Nurcahyo
NIP. 1028700172

Mengetahui ,

Ketua Jurusan Teknik Elektro



Ir. F. YUDI LIMPRAPTONO, M.T
NIP. Y. 1039500274

JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ENERGI LISTRIK
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG

2008

A B S T R A K S I

PERANCANGAN DAN PEMBUATAN ALAT PENGATURAN KECEPATAN MOTOR DC MENGGUNAKAN PID KONTROLLER BERBASIS MIKROKONTROLLER AT89S51

Hendra Mulyono, ST
Ir. Widodo Pudji M, MT
Ir. Eko Nurcahyo

Kata Kunci : PID, Mikrokontroller AT89S51

Kemajuan teknologi dalam bidang teknik elektro khususnya yang berhubungan dengan pengontrolan putaran motor DC telah banyak diaplikasikan dalam kehidupan sehari – hari. Sistem elektrik adalah sistem yang dipergunakan sebagai penggerak dalam hal ini Motor DC dengan catu daya atau sumber dari baterai. Sedangkan elektronik adalah sistem kontrol yang dipergunakan sebagai pengontrol kerja dari putaran motor DC selama proses berlangsung.

Motor DC yang digunakan tugas akhir ini adalah motor DC magnet permanen. Motor ini termasuk jenis motor DC penguat terpisah. Alasan pemilihan motor DC jenis ini adalah kemudahan dalam pengontrolan kecepatan dengan mengatur tegangan DC yang diberikan pada lilitan jangkarnya (V_a) sementara fluks magnetnya dibuat konstan (tetap). Untuk mengontrol kecepatan motor DC magnet permanen yang dipergunakan penggerak dipergunakan kontrol PID analog sebagai kontrol kecepataannya, Sehingga performansi dari sistem yang dikendalikannya sesuai dengan performansi yang diinginkan.

Kontroller PID (proportional - plus - integral - plus - derivative) merupakan gabungan dari tiga jenis kontroller. Jika dari masing – masing ketiga kontroller tersebut berdiri sendiri – sendiri, akan memberikan aksi kontrol yang kurang bagus, karena masing – masing mempunyai kelemahan dan kelebihan. Sehingga dengan mengkombinasikan ketiga jenis controller tersebut kedalam satu system controller, diharapkan mampu saling melengkapi kelebihan dan kekurangannya. Sebagai pengendali atau penggerak control PID digunakan mikrokontroller AT89S51. Dalam pembahasan skripsi ini mikrokontroller berfungsi sebagai setting point untuk menentukan putaran motor DC pada Display 7Segment.

Skripsi ini menjelaskan masalah pengontrolan kecepatan motor DC dengan seting point 1000 rpm sampai pada putaran maximal 2500 rpm. Perbandingan pengukuran pada software dengan memakai tachometer dihasilkan error yang tidak begitu besar. Error putaran motor DC dari hasil analisa pada saat pembebanan sesudah pengontrolan 0%. Kecepatan baik sebelum dan sesudah menggunakan pengontrolan apabila di beri beban arus sampai mencapai arus 1A maka kecepatan motor akan turun drastis, error putaran mencapai 100%.

KATA PENGANTAR

Dengan mengucapkan puji syukur kehadirat ALLAH SWT, atas rahmat dan karunia-Nya memungkinkan penulis dapat menyelesaikan skripsi yang berjudul, “ **PERANCANGAN DAN PEMBUATAN ALAT PENGATURAN KECEPATAN MOTOR DC MENGGUNAKAN PID KONTROLLER BERBASIS MIKROKONTROLLER AT89S51**”.

Skripsi ini bertujuan untuk memenuhi kurikulum akademik yang harus ditempuh oleh setiap mahasiswa ITN Malang guna menyelesaikan pendidikan pada jenjang strata satu jurusan Teknik Elektro konsentrasi Teknik Energi Listrik di Institut Teknologi Nasional Malang.

Atas segala bimbingan, pengarahan dan bantuan yang diberikan, sehingga tersusunnya skripsi ini, maka penulis menyampaikan terima kasih kepada :

1. **ALLAH SWT**, selaku sang pemilik alam ini.
2. **Nabi Muhammad SAW**, selaku junjungan saya.
3. **Sugeng Mulyono dan Hanifah**, selaku kedua orang tua saya beserta seluruh keluarga.
4. **DR. Ir. Abraham Lomi, MSEE**, selaku Rektor ITN Malang.
5. **Ir. Mochtar Asroni, MSME**, selaku Dekan FTI ITN Malang.
6. **Ir. F Yudi Limpraptono, MT**, selaku Ketua Jurusan Teknik Elektro (S1) ITN Malang.
7. **Yusuf Ismail Nakhoda, ST. MT**, selaku Sekretaris Jurusan Teknik Elektro (S1) ITN Malang.
8. **Ir. Widodo Pudji M, MT**, selaku bapak dan dosen pembimbing I.

9. Ir. Eko Nurcahyo, selaku dosen pembimbing II.

10. Seluruh dosen yang ada di jurusan elektro khususnya.

11. Seluruh rekan mahasiswa ITN jurusan Elektro khususnya angkatan 2001.

Akhirnya penulis mengharapkan skripsi ini dapat berguna dan bermanfaat bagi rekan-rekan mahasiswa khususnya pada jurusan Teknik Elektro S-1 konsentrasi Teknik Energi Listrik.

Malang, September 2008

Penulis

DAFTAR ISI

LEMBAR JUDUL.....	i
LEMBAR PERSETUJUAN.....	ii
ABSTRAK.....	iii
KATA PENGANTAR.....	iv
DAFTAR ISI.....	v
DAFTAR GAMBAR.....	viii
DAFTAR TABEL	x
DAFTAR GRAFIK.....	xi

BAB I PENDAHULUAN

1.1 Latar Belakang	1
1.2 Rumusan Masalah	2
1.3 Tujuan	3
1.4 Batasan Masalah	3
1.5 Metode Penelitian	4
1.6 Sistematika Penulisan	5

BAB II TINJAUAN PUSTAKA

2. Motor Arus Searah (DC).....	7
2.1. Prinsip Kerja Motor DC.....	7
2.2. Pemodelan Motor DC	9
2.3. Kontroler	14
2.3.1. Alat Kontrol	15
2.3.2. Spesifikasi Kontrol.....	15
2.3.3. Alat Kontrol Tipe P (Proportional Control).....	17
2.3.4. Alat Kontrol Tipe D (Diffeensial Control).....	19
2.3.5. Alat Kontrol Tipe I (Integral Control).....	22
2.3.6. Alat Kontrol Tipe P+I+D	24

2.3.7. Desain Kontrol PID.....	25
2.4. Tahapan Perancangan PID	28
2.5 Tuning Kontroler	29
2.5.1. Metode Zeigler-Nichols	29
2.6 Driver	31
2.6.1. Transistor Sebagai Saklar.....	31
2.7 Op-Amp (Operational Amplifier)	32
2.8 Komparator	35

BAB III PERANCANGAN DAN PEMBUATAN ALAT

3. Perencanaan Alat.....	37
3.1. Perancangan Perangkat Keras	38
3.2. Perencanaan Hardware	39
3.3. Minimum Sistem Mikrokontroler AT89S51.....	40
3.4. Rangkaian DAC0808 dengan LM741	41
3.5. Rangkaian Reset.....	42
3.6. Rangkaian ADC0804	43
3.7. Rangkaian Driver Motor DC	44
3.8. Rangkaian Sensor Kecepatan.....	46
3.9. Rangkaian Rpm to Voltage.....	47
3.10. Rangkaian Keypad.....	48
3.11. Rangkaian Display 7Segment.....	49
3.12. Identifikasi Plant	50
3.12.1. Kurva Identifikasi Motor DC Sebelum Dikontrol	51
3.13. Hasil Kurva Motor Dengan P Kontroller.....	52
3.14. Hasil Kurva Motor Dengan PI Kontroller.....	55
3.15. Cara Kerja Alat	56

BAB IV PENGUJIAN DAN ANALISA

4.. Pengujian dan Analisa	58
4.1. Pengujian Hardware.....	58

4.2. Pengujian Power supply	59
4.3. Pengujian Sensor Kecepatan.....	59
4.4. Pengujian Motor Gurinda	61
4.4.1. Pengujian Motor Sebelum Dikontrol	61
4.4.2. Pengujian Motor Sebelum Dikontrol PID.....	64
4.4.3. Hubungan Antara Mekanik Saat Gurinda Terbebani....	66

BAB V PENUTUP

5.1. Kesimpulan	71
5.2. Saran.....	72

DAFTAR PUSATAKA..... 73

LAMPIRAN

DAFTAR GAMBAR

Gambar	Halaman
2.1. Prinsip Dasar Elektromagnetik	8
2.2. Rangkaian Ekuivalen Motor DC Dengan Pengontrolan Tegangan Jangkar.....	10
2.3. Diagram Blok Motor DC Magnet Permanent Dengan Pengontrolan Tegangan Jangkar.....	13
2.4. Kontroller Dalam Sistem Pengaturan	15
2.5. Kurva Karakteristik Respon Motor.....	17
2.6. Penguat Gabungan Yang Ideal Untuk Kontroller.....	19
2.7. Alat Kontrol Tipe P + D.....	20
2.8. Alat Kontrol Tipe P + I.....	22
2.9. Alat Kontrol Jenis Elektrik Tipe P + I +D	25
2.10. Sistem <i>Close Loop</i> Kontroller PID	26
2.11. Kurva Respon Berbentuk S.....	30
2.12. Transistor Sebagai Swicth.....	31
2.13. Simbol OP AMP	33
2.14. OP AMP 8 Lead Tampak Atas	34
2.15. Karakteristik Ideal Komparator	35
2.16. Rangkaian Komparator	36
3.1. Mekanik gurinda	37
3.2. Blok Diagram.....	38
3.3. Alur Diagram Sistem Kendali Motor.....	38
3.4. Perancangan Hardware	39
3.5. Minimum Sistem Mikrokontroler AT89S51	40
3.6. Hubungan AT89S51 dengan DAC0808.....	42
3.7. Rangkaian Reset.....	42
3.8. Rangkaian ADC0804.....	44
3.9. Rangkaian Driver Motor DC	46
3.10 Rangkaian Sensor Kecepatan.....	46

3.11. Rangkain Rpm to Voltage.....	47
3.12. Konfigurasi Keypad 3x4.....	48
3.13. Rangkaian Display 7Seg untuk Rpm Motor DC.....	49
3.14. Osicloscope Perekam Data Identifikasi Motor DC.....	51
3.15. Blok Diagram Proses Identifikasi Motor.....	51
3.16. Kurva S Hasil Identifikasi.....	52
3.17. Diagram Alir Cara Kerja.....	57
4.1. Pengambilan Data U.Out (Volt) Rpm to Voltage.....	60
4.2. Pengambilan Data U.Out (Volt) Rpm to Voltage.....	60
4.3. Data sebelum pengontrolan set point 1000 rpm	63
4.4. Data sebelum Pengontrolan set point 2500 rpm	63
4.5. Data sesudah pengontrolan set point 1000 rpm	64
4.6. Data sesudah pengontrolan set point 2500 rpm	64
4.7. Blok Pengujian Motor.....	65

DAFTAR TABEL

Tabel	Halaman
2.1. Efek Dari Setiap Kontroller (Kp, Ki, Kd) Dalam <i>Loop</i> Tertutup	28
4.1. Hasil Pengujian Power Supply Amper Untuk Tegangan 24V, 12V, 5V.	59
4.2. Data Hasil Pengukuran Rpm to Voltage	60
4.3. Hasil Pengujian Kecepatan Motor Sebelum Dikontrol.....	62
4.4. Hasil Pengujian Kecepatan Motor Setelah Dikontrol	64
4.5. Hasil Pengujian Motor Saat Terbebani Gesekan Pada Batu Gurinda Setting Point 1000 Rpm I = 141 mA.....	67
4.6. Hasil Pengujian Motor Saat Terbebani Gesekan Pada Batu Gurinda Setting Point 2500 Rpm I = 170 mA.....	69

DAFTAR GRAFIK

Grafik	Halaman
3.1. Kurva Respon Motor Dengan P Kontroller	53
3.2. Kurva Respon Motor Dengan PI Kontroller.....	54
3.3. Kurva Respon Motor Dengan PID Kontroller	55
4.1. Motor Saat Terbebani Gesekan Pada Batu Gurinda Setting Point 1000 Rpm I = 141 mA.....	67
4.2. Motor Saat Terbebani Gesekan Pada Batu Gurinda Setting Point 2500 Rpm I = 170 mA.....	69

BAB I

PENDAHULUAN

1.1. Latar Belakang

Dewasa ini, gerakan otomatisasi khususnya di dunia industri sudah tidak dapat dielakkan lagi dan merupakan suatu kewajiban untuk meningkatkan efisiensi kerja. Efisiensi produksi dapat ditingkatkan dengan otomatisasi karena mesin bisa bekerja lebih cepat dan tepat, sehingga mesin dapat bekerja lebih akurat dengan tingkat ketelitian tinggi.

Motor DC adalah motor yang mudah dikendalikan (kontrol), dalam suatu rentang kecepatan yang lebar dan pengontrolannya sederhana serta biayanya murah. Disamping itu, torsi awalnya besar dan banyak dipakai sebagai penggerak tarikan beban (traction drivers). Namun demikian, kelemahan motor DC adalah kecepatannya berubah bila terjadi perubahan beban. Oleh karena itu, dibutuhkan pengontrol kecepatan motor DC bila ada perubahan beban.

Salah satu sarana yang cukup vital adalah pengendalian putaran dan kecepatan motor yang dapat diaplikasikan dalam berbagai kebutuhan seperti pada dunia industri, yaitu *konveyor*, *ventilator*, *gurinda*, kontrol posisi antena parabola untuk mentukan arah dan lain sebagainya. Sebagai salah satu contoh, *konveyor* digunakan sebagai alat transportasi barang.

Motor DC yang digunakan pada tugas akhir ini adalah motor DC magnet permanent. Motor DC ini termasuk jenis motor DC penguat terpisah. Medan stator motor ini dihasilkan oleh magnet permanen bukan secara elektromagnet.

Berarti tidak membutuhkan daya listrik untuk menghasilkan medan stator, sehingga daya pendingin yang diperlukan lebih rendah dibanding motor DC yang menggunakan elektromagnet.

Alasan penulis memilih motor DC ini adalah kemudahan dalam pengontrolan kecepatan dengan mengatur tegangan DC yang diberikan pada lilitan jangkarnya (V_a) sementara fluks magnetnya di buat konstan (tetap). Untuk mengontrol kecepatan motor DC magnet permanen yang digunakan sebagai penggerak digunakan kontrol PID sebagai kontrol kecepatannya, sehingga performasi dari sistem yang dikendalikan sesuai dengan performasi yang diinginkan.

Kontrol PID (*Proportional Integral Derivatif*) merupakan gabungan dari tiga jenis kontrol. Jika masing – masing dari tiga jenis kontroler tersebut berdiri sendiri – sendiri, akan memberikan aksi kontrol yang kurang bagus. Karena masing – masing mempunyai kelemahan dan kelebihan, sehingga mengkombinasikan ketiga jenis kontroler tersebut kedalam suatu sistem kontroler, diharapkan mampu saling melengkapi kelebihan dan kekurangannya.

Sebagai pengendali atau penggerak kontrol PID penulis menggunakan Mikrokontroler AT89S51. Mikrokontroler disini berfungsi sebagai setting point yang menentukan putaran motor DC dan sebagai informasi kecepatan Mikrokontroler akan menampilkan data Rpm pada display & Segment.

1.2. Rumusan Masalah

Berdasarkan latar belakang yang telah kami bahas di atas sebelumnya, maka permasalahan dapat dirumuskan sebagai berikut:

1. Bagaimana proses mengidentifikasi Plant (Motor DC) yang digunakan sebagai penggerak utama.
2. Bagaimana menentukan parameter kontrol PID yang sesuai untuk perbaikan performasi kinerja motor DC yang digunakan.
3. Bagaimana Penggunaan perangkat keras Mikrokontrollerunit yang berperan untuk memperoleh data yang diterima dari masing – masing input berupa data tegangan dikonversikan menjadi data biner yang diolah dengan metode PID.
4. Bagaimana hasil analisa yang dibuktikan dengan data hasil pengukuran yang dibandingkan saat sebelum dan sesudah di pasang control PID dengan beban

1.3. Tujuan

Tujuan dari pembuatan tugas akhir ini adalah bagaimana merancang dan merealisasikan sistem pengendali putaran motor pada gurinda dengan menggunakan PID kontroller yang terkendali oleh mikrokontroller AT89S51.

1.4. Batasan Masalah

Untuk memberikan penekanan khusus agar isi dari tugas akhir ini tidak terlalu melebar maka penyusun membatasi permasalahan yang dibahas dalam tema yang diangkat. Adapun batasan masalahnya adalah sebagai berikut :

- ▶ *Plant* yang digunakan adalah motor DC magnet permanent , motor ini termasuk motor DC tipe penguat terpisah dengan pengontrolan tegangan jangkar. Dengan spesifikasi tegangan 24 Volt Putaran maximal 3100 rpm.
- ▶ Dalam mendesain kontroler (mengatur konstanta K_p , K_i , dan K_d), penulis menggunakan PID sedangkan untuk mendapatkan ketiga parameter PID penulis menggunakan metode Zeigler-Nichols.
- ▶ Tidak membahas secara detail performa pengendali PID.
- ▶ Menentukan *setting point* sebagai parameter dalam kecepatan putaran motor pada batu gurinda.
- ▶ Pembebanan arus gesekan pada batu gurinda dibatasi sampai 1A (1000mA).

1.5. Metode Penelitian

Metode yang digunakan dalam penyusunan skripsi ini adalah :

1. Study Literatur, yaitu kajian pustaka untuk mempelajari teori-teori yang terkait melalui literatur yang ada, yang berhubungan dengan permasalahan.
2. Pengumpulan Data

Bentuk data yang digunakan :

- Data Kuantitatif, yaitu data yang dapat dihitung atau data yang berbentuk angka-angka.
- Data Kualitatif, yaitu data yang terbentuk diagram, dalam hal ini *single line diagram*.

3. Perancangan hardware

Pada tahap ini merupakan tahap pembuatan kontrol yang didapat dari beberapa referensi yang meliputi:

- Pembuatan sensor kecepatan yang menggunakan IC LM2917 untuk mengkonversi dari putaran motor DC menjadi tegangan sebagai umpan balik (*feed back*) control PID berbasis Mikrokontroler AT89S51.
- Pembuatan Driver motor DC satu arah putaran menggunakan TIP 3055.
- Pembuatan kontrol PID sesuai dengan identifikasi motor yang dipergunakan dalam hal ini motor DC magnet permanent yang memiliki data spesifikasi tegangan 30 Volt DC, Arus 2 Amper dan Encoder 1/200p.

1.6. Sistematika Penulisan

Sistematika dari pembahasan di dalam skripsi ini adalah sebagai berikut:

BAB I Pendahuluan

Pada pendahuluan ini akan dibahas mengenai latar belakang, tujuan, rumusan masalah, batasan masalah, metode penelitian dan sistematika penulisan.

BAB II Kajian Pustaka

Pada kajian pustaka ini akan dibahas mengenai teori motor, PID, *Microcontroller*, Op-amp LM741.

BAB III Metodologi Perancangan

Memuat perencanaan dan pembuatan alat, yaitu bagian PID PC berbasis Mikrokontroler AT89S51, dengan rangkaian kendali, dan *driver* motor.

BAB IV Hasil Pengujian dan Analisis

Memuat hasil pengujian dan analisis rangkaian sistem kendali motor DC.

BAB V Penutup

Berisi kesimpulan dan saran.

BAB II

TEORI DASAR

2. Motor DC (*Direct Current*)

Suatu mesin listrik berfungsi sebagai motor listrik apabila terjadi proses konversi energi listrik menjadi energi mekanik didalamnya. Motor DC adalah motor yang memerlukan suplai tegangan searah pada kumparan jangkar dan kumparan medan untuk diubah menjadi energi mekanik. Berdasarkan karakteristik yang dimiliki oleh motor DC banyak cara yang dapat dipergunakan untuk mengatur putaran motornya untuk itulah motor DC banyak dipergunakan sebagai motor penggerak tarikan beban (*traction drives*).

2.1. Prinsip Kerja Motor DC (*Direct current*)

Prinsip kerja motor DC terjadi jika suatu lilitan jangkar dialiri arus listrik searah dengan arah i didalam medan magnet B , maka akan terbangkit gaya F sebesar¹⁾ :

$$F = B \cdot i \cdot l \dots\dots\dots(2.1)$$

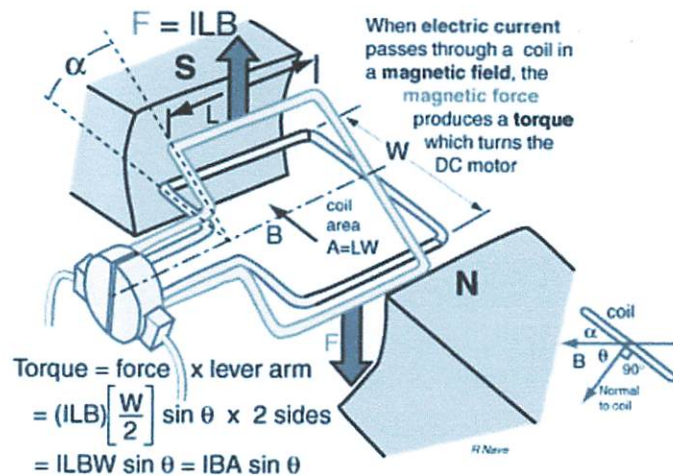
Bila jari-jari rotor adalah r , maka torsi yang akan dibangkitkan adalah:

$$\begin{aligned} T &= F \cdot r \\ &= B \cdot i \cdot l \cdot r \dots\dots\dots(2.2) \end{aligned}$$

dimana l = panjang penghantar .

Pada saat gaya F dibangkitkan, konduktor bergerak didalam medan magnet dan akan menimbulkan gaya gerak listrik (GGL) yang merupakan reaksi

(lawan) terhadap tegangan penyebabnya. Agar proses konversi energi listrik menjadi energi mekanik(motor) dapat berlangsung, tegangan sumber harus lebih besar dari gaya gerak listrik lawan Torsi akan memutar rotor bila yang terbangkit telah memiliki torsi lawan dari motor dan beban. Penjelasan diatas dapat diilustrasikan melalui gambar 2.1 dibawah ini:



Gambar 2.1 Prinsip Dasar Elektromagnetik¹⁾

Seperti diketahui bahwa untuk motor arus searah dapat diturunkan dari persamaan sebagai berikut:

$$V_a = e_a + I_a R_a \dots\dots\dots (2.3)$$

$$e_a = K_e \cdot \phi \cdot \omega_m \dots\dots\dots (2.4)$$

Keterangan rumus 2.3 dan 2.4

V_a = Tegangan jangkar (V)

e_a = Gaya gerak listrik lawan (V)

I_a = Arus Jangkar (A)

R_a = Tahanan jangkar (Ω)

n = Putaran (RPM)

ϕ = Fluks / kutub

K_e = Konstanta

p = Jumlah kutub

a = Jalur parallel konduktor jangkar

Z = Jumlah konduktor jangkar

Berdasarkan persamaan 2.3 dan 2.4 diatas dapat diturunkan persamaan kecepatan putar (n), yaitu:

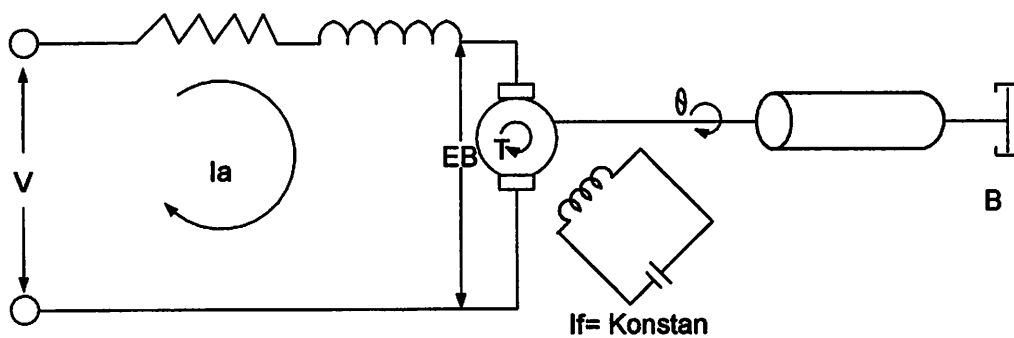
$$n = \frac{V_t - I_a R_a}{C \cdot \phi} \dots\dots\dots(2.5)$$

Dari persamaan diatas, dapat dilihat bahwa kecepatan putaran (ω_m) motor DC dapat diatur dengan mengubah-ubah besarnya V_t (tegangan jangkar), R_a (Tahanan Jangkar), dan ϕ (*fluks magnet*)².

2.2. Pemodelan Motor DC

Terdapat banyak jenis motor yang digunakan sebagai plant pengontrolan. Salah satu diantaranya adalah motor DC magnet permanen. Motor ini termasuk jenis motor DC penguat terpisah, dimana *fluks magnetnya* tidak tergantung pada arus jangkarnya, sehingga *fluks magnet konstan*³) Jadi motor ini tidak memerlukan sumber tegangan dari luar untuk membangkitkan *fluks magnet*. Berikut ini akan dijelaskan pengatur kecepatan motor DC dengan mengatur tegangan jangkar.

Dengan mengatur tegangan jangkar dan *fluks* magnetnya tetap, diharapkan dapat menghasilkan torsi yang diinginkan agar menghasilkan output motor mendekati *setting point*. Untuk mengetahui rangkaian ekuivalen motor DC diperlihatkan pada gambar 2.2 dibawah ini.



Gambar 2.2 Rangkaian Ekuivalen Motor DC Dengan Pengontrolan Tegangan Jangkar

Keterangan gambar 2.2

- V = Tegangan jangkar (V)
- E_b = Gaya gerak listrik (V)
- i_a = Arus Jangkar (A)
- R_a = Tahanan kumparan jangkar (Ω)
- L_a = Induksi kumparan jangkar (henry)
- N = Kecepatan jangkar
- θ = fluks magnet per kutub (webers)
- ω_m = Kecepatan jangkar (rad/sec)
- J = momen inersia total dari motor dan beban pada poros motor (kg.m²)
- B = Koefisien gesekan *viskos* ekuivalen dari motor dan beban

Pada poros motor (N.m(rad/sec)^{-1})

T_M = Torsi yang diberikan oleh motor (N.m)

Besar *GGL lawan* (e) yang dibangkitkan oleh motor adalah :

$$E = K_e \phi \cdot \omega_m \dots \dots \dots (2.6)$$

Dan *tegangan jangkar* (V) adalah :

$$V = e + R_a \cdot i_a \dots \dots \dots (2.7)$$

Serta *torsi motor* (T_M) yang diberikan adalah

$$T_M = K_e \cdot \phi \cdot i_a \dots \dots \dots (2.8)$$

Dari persamaan (2.6), (2.7) dan (2.8) dapat ditentukan persamaan *kecepatan jangkar* (ω_m), yaitu:

$$\omega_m = \frac{V}{K_e \phi} - \frac{R_a \cdot I_a}{K_e \phi} = \frac{1}{K_e \phi} (V - R_a \cdot I_a) \dots \dots \dots (2.9)$$

$$\omega_m = \frac{V}{K_e \phi} - \frac{R_a \cdot T_M}{(K_e \phi)^2} \dots \dots \dots (2.10)$$

Persamaan tegangan (V) dari rangkaian jangkar pada kondisi dinamik diberikan dalam bentuk :

$$V = R_a \cdot I_a + L_a \frac{dI_a}{dt} + e \dots \dots \dots (2.11)$$

karena, $e = K_e \cdot \phi \cdot \omega_m \dots \dots \dots (2.12)$

dan $K_e \cdot \phi = K_B \dots \dots \dots (2.13)$

dimana, K_B konstanta gaya gerak listrik balik

maka : $e = K_B \cdot \omega_m \dots \dots \dots (2.14)$

Sehingga $V = R_a \cdot I_a + L_a \frac{dI_a}{dt} + K_B \cdot \omega_m \dots \dots \dots (2.15)$

Dalam bentuk transformasi Laplace dapat ditulis :

$$V(s) = R_a I_a(s) + L_a S I_a(s) + K_B \cdot \omega_m(s) \dots \dots \dots (2.16)$$

Berdasarkan persamaan (2.16) dapat diturunkan persamaan arus jangkar (I_a), yaitu :

$$I_a(s) = \frac{1}{R_a + L_a S} [V(s) - K_B \cdot \omega_m(s)] \dots \dots \dots (2.17)$$

Karena time konstan rangkaian jangkar rotor adalah:

$$\tau_a = \frac{L_a}{R_a} \dots \dots \dots (2.18)$$

Maka

$$I_a(s) \frac{1}{R_a + (1 + S\tau_a)} [V(s) - K_B \cdot \omega_m(s)] \dots \dots \dots (2.19)$$

Sehingga

$$I_a(s) \frac{1/R_a}{(1 + S\tau_a)} [V(s) - K_B \cdot \omega_m(s)] \dots \dots \dots (2.20)$$

Persamaan sistem motor berbeban dalam kondisi dinamik diberikan dalam bentuk:

$$J \frac{d\omega_m}{dt} = T_M - T_L - B \cdot \omega_m \dots \dots \dots (2.21)$$

$$\text{Maka torsi } T_M = J \frac{d\omega_m}{dt} + B \cdot \omega_m + T_L \dots \dots \dots (2.22)$$

$$T_M - T_L = J \frac{d\omega_m}{dt} + B \cdot \omega_m \dots \dots \dots (2.23)$$

Dalam bentuk transformasi Laplace dapat ditulis :

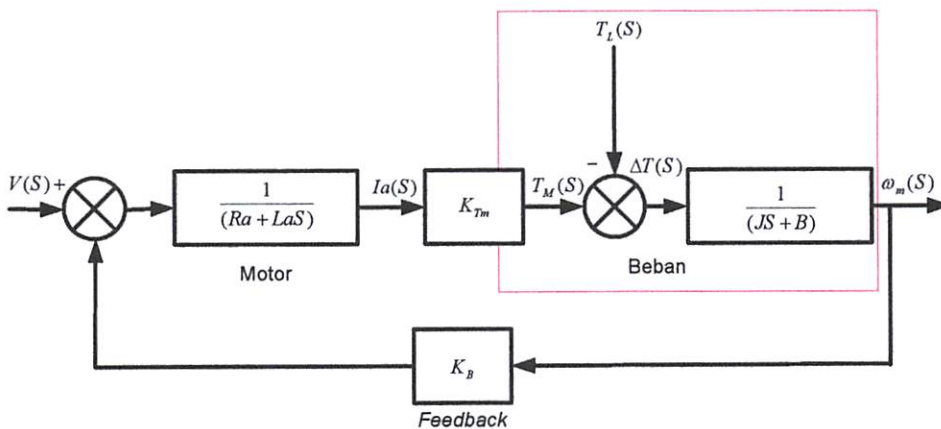
$$T_M(s) - T_L(s) = J \cdot S \cdot \omega_m(s) + B \cdot \omega_m(s) \dots \dots \dots (2.24)$$

$$T_M(s) - T_L(s) = (J.S + B) \cdot \omega_m(s) \dots \dots \dots (2.25)$$

Berdasarkan persamaan (2.25) dapat diturunkan persamaan *kecepatan jangkar* (ω_m), yaitu :

$$\omega_m(s) = \frac{1}{J.S + B} [T_M(s) - T_L(s)] \dots \dots \dots (2.26)$$

$$\omega_m(s) = \frac{1}{J.S + B} [T_M(s) - T_L(s)] \quad (2.27)$$



Gambar 2.3

Diagram Blok Motor DC Magnet Pemanen Dengan Pengontrolan Tegangan Jangkar

Dari rangkaian *loop* diatas dapat diketahui bahwa motor berkarakteristik seperti sebuah sistem *closed loop*. Dengan demikian dapat dikatakan bahwa pengontrolan motor DC dengan pengaturan tegangan jangkar menjadikan motor tersebut sistemnya *closed loop*.

2.3. Kontroller

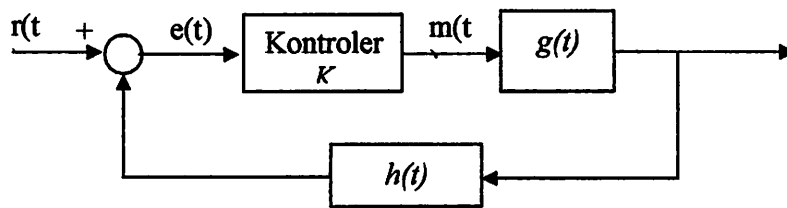
Dalam perencanaan sebuah sistem kontrol, hal pertama yang harus dilakukan adalah mendefinisikan struktur sistem tersebut secara tepat. Perencanaan ini biasanya dilakukan agar memenuhi terhadap spesifikasi berikut :

- ketelitian (*accuracy*)
- Kecepatan memberi jawaban (*speed of response*)
- Lonjakan yang diijinkan
- *Settling time* paling lama
- Stabilitas, yang dinyatakan oleh *gain margin* dan *phase margin*.

Jika sebuah sistem kontrol stabil dan hanya memerlukan perbaikan respons (misalnya mengurangi atau menghilangkan e_{ss} (*error steady state*) atau memperbesar kecepatan respons) maka yang dilakukan adalah penggunaan alat-alat kontrol jenis P (*proportional*), I (*Integral*) dan D (*differential*). Sebaliknya jika pada perencanaan permulaan telah membuktikan ketidak stabilan atau mendekati tidak stabil, atau kecenderungan ke keadaan tidak stabil sewaktu mencoba memperbaiki respons sistem tersebut, maka pada sistem harus ditambahkan peralatan kompensasi. Peralatan ini berfungsi untuk mengubah (modifikasi) penguatan dan sudut fasa agar dapat menghasilkan perbaikan terhadap *gain margin* dan *phase margin*. Dengan demikian perbaikan sistem kontrol dilakukan dengan dua cara yaitu menggunakan kontroler dan teknik kompensasi.

2.3.1. Alat-Alat Kontrol

Alat-alat kontrol (kontroler) menghasilkan konfigurasi bertingkat (*cascade*) yakni dengan menyisipkan-nya pada *loop* yang sudah ada sehingga merupakan bagian dari penguatan dalam arah maju (*forward gain*) seperti yang ditunjukkan pada gambar 2.4



Gambar 2.4 Kontroler dalam Sistem Pengaturan

Alat kontrol ini terdiri dari kombinasi dua atau tiga dari jenis berikut :

- a. Jenis kesebandingan [*Proportional Control (P)*]
- b. Jenis integral [*Integral Control (I)*]
- c. Jenis diferensial [*Differential Control (D)*]

Masukan ke alat pengontrol ini adalah $e(t)$. Dengan mengatur alat pengontrol, maka $m(t)$ yang disebut sinyal penggerak (*actuating signal*) dapat dimodifikasi sehingga menghasilkan respons sistem yang diinginkan.

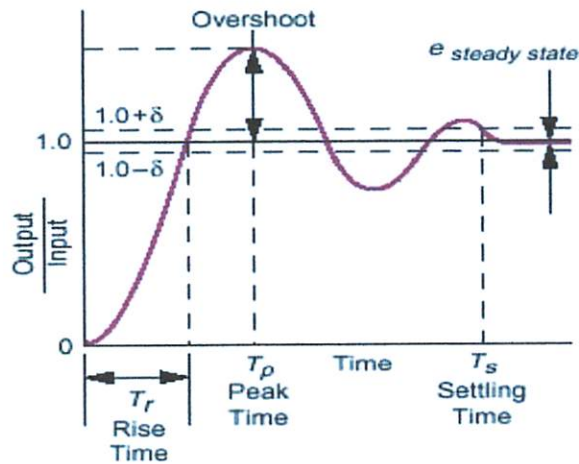
2.3.2. Spesifikasi Kontrol

Dalam setiap perancangan kontroler, diperlukan suatu spesifikasi kontrol yang akan digunakan sebagai acuan perancangan. Pada perancangan kontroler untuk pengaturan kecepatan motor DC dengan mengatur tegangan

jangkar, digunakan spesifikasi *performans* untuk respon *transient* sebagai acuan untuk mendapat suatu kontroller yang baik. Respon *transient* suatu sistem kontrol secara praktek selalu menunjukkan osilasi teredam sebelum mencapai keadaan mantap (*steady state*). Menurut *Ogata*, parameter-parameter yang diperlukan untuk menganalisa karakteristik performans sistem kontrol adalah sebagai berikut:

1. Waktu tunda (*delay time*), t_d : adalah waktu yang diperlukan oleh respon untuk mencapai setengah nilai akhir untuk waktu yang pertama.
2. Waktu naik (*rise time*), t_r : adalah waktu yang diperlukan oleh respon untuk naik dari 10% menjadi 90%, 5% menjadi 95%, atau 0% menjadi 100% dari nilai akhir yang biasa digunakan. Untuk sistem atas redaman waktu naik yang biasa digunakan 10% menjadi 90%.
3. Waktu puncak (*peak time*), t_p : adalah waktu yang diperlukan oleh respon untuk mencapai puncak pertama lewatan (*overshoot*).
Maksimum (persen) *overshoot* (*overshoot maximum*), M_p : adalah nilai puncak kurva respon diukur dari satuan. Besarnya persen lewatan maksimum menunjukkan kestabilan relative dari sistem.
4. Waktu penetapan atau waktu turun (*settling time*), t_s : adalah waktu yang diperlukan untuk merespon kurva agar dapat mencapai dan tetap berada dalam gugus nilai akhir ukuran yang disederhanakan dengan persentase mutlak harga akhirnya (biasanya 2% atau 5%).
5. Respon *steady state* diamati mulai saat respon masuk dalam keadaan “*steady state*” sampai waktu tak terbatas.

Spesifikasi daerah waktu menjadi penting karena kebanyakan sistem kontrol merupakan sistem daerah waktu yaitu : dapat menerima respon waktu. Ini berarti bahwa sistem kontrol harus dimodifikasi sampai respon *transient* terpenuhi. Kurva respon *transient* secara virtual dapat diperoleh dengan menentukan harga-harga t_d , t_p , t_s , dan M_p yang dapat dilihat pada gambar 2.5.



Gambar 2.5 Kurva Karakteristik Respon Motor

Perlu diperhatikan bahwa semua spesifikasi diatas tidak dapat diterapkan untuk semua kasus. Sebagai contoh, untuk sistem atas redaman maka waktu puncak dan *overshoot* maksimum tidak dapat diterapkan⁴⁾.

2.3.3. Alat Kontrol Tipe Proporsional (*Proportional Control*)

Kontroler jenis ini terdapat hubungan kesebandingan antara keluaran terhadap kesalahan yaitu :

$$m(t) = Ke(t) \dots\dots\dots (2.27)$$

dimana K disebut konstanta kesebandingan.

Pertambahan harga K akan menaikkan penguatan sistem sehingga dapat digunakan untuk memperbesar kecepatan respon dan mengurangi e_{ss} [penyimpangan dalam keadaan mantap(*error steady state*)]. Pemakaian alat kontrol jenis ini saja sering tidak memuaskan karena penambahan K selain akan membuat sistem lebih sensitif, tetapi juga cenderung mengakibatkan ketidak stabilan. Disamping itu pertambahan K adalah terbatas dan tidak cukup untuk mencapai respons sampai suatu harga yang diinginkan.

Kenyataan dalam usaha mengatur harga K terdapat keadaan-keadaan yang bertentangan. Di satu pihak diinginkan mengurangi e_{ss} sebanyak mungkin; tetapi hal ini akan mengakibatkan osilasi bagi respons yang berarti memperlama "*settling-time*"; sedang di pihak lain respons terhadap setiap perubahan masukan harus terjadi secepat mungkin tetapi dengan lonjakan dan osilasi sekecil mungkin. Respons yang cepat memang dapat diperoleh dengan memperbesar K , tetapi hal ini juga akan mengakibatkan ketidak stabilan sistem.

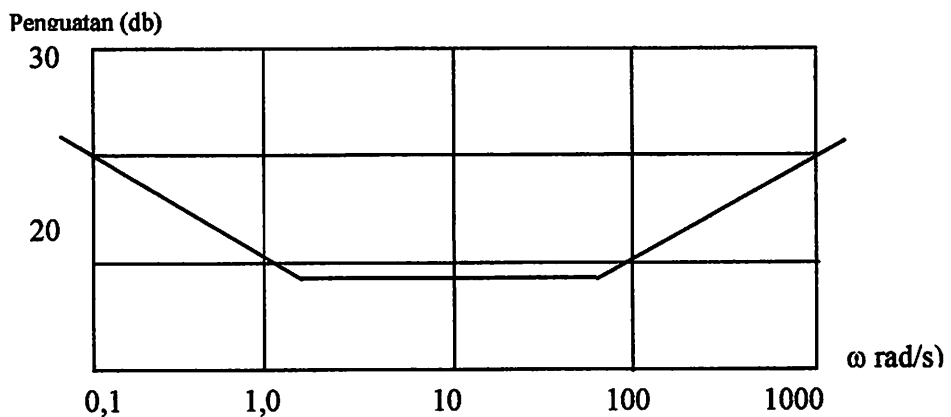
Untuk mengatasi masalah-masalah ini, alat kontrol yang akan digunakan harus mempunyai persyaratan berikut :

- a. Penguatan yang tinggi pada frekuensi-frekuensi yang sangat rendah (untuk mengurangi kesalahan-kesalahan).
- b. Penguatan yang tinggi pada frekuensi-frekuensi tinggi (yakni dengan secepatnya mengikuti perubahan masukan bila laju perubahan transien adalah yang paling cepat). Hal ini penting untuk menjamin respons yang cepat.
- c. Pada frekuensi-frekuensi menengah(yakni dalam bagian terakhir respons transien dan sebelum "*on set*" (kondisi-kondisi mantap) penguatan sebaiknya

cukup rendah agar terjamin respons yang tidak mengalami lonjakan yang berlebihan dan juga setiap kecenderungan berosilasi akan direndam dengan cepat.

Diagram Bode untuk keadaan yang diinginkan ini ditunjukkan pada Gambar

2.6 :



Gambar 2.6 Penguatan gabungan yang ideal untuk kontroler

M.

masalah yang muncul adalah bagaimana menggambarkan diagram seperti ini.

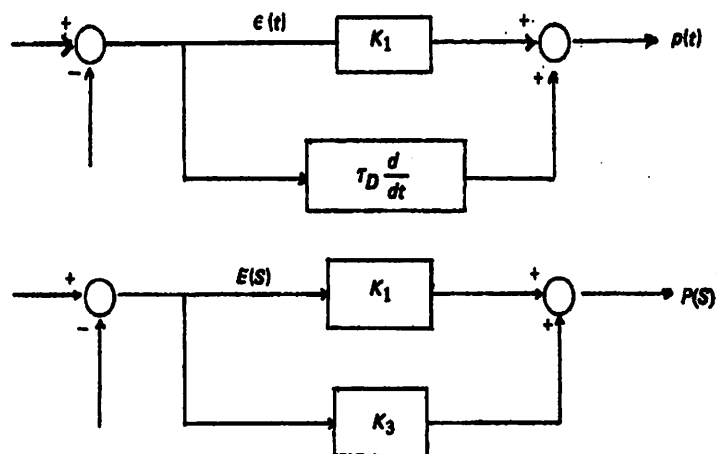
Dari pengujian-pengujian ternyata bahwa kondisi demikian dapat dicapai dengan menambahkan alat kontrol lainnya (yakni I dan D) terhadap alat kontrol dari jenis P .

2.3.4 Kontroler Tipe D (DIFFERENSIAL)

Alat kontrol jenis ini (disebut juga "*rate-control*") digunakan untuk memperbaiki/ mempercepat prestasi respons *transient* sebuah sistem kontrol. Alat ini selalu disertai oleh tipe P , sedang tipe I hanya digunakan apabila diperlukan.

Diikutsertakan-nya tipe D ini sebagai alat kontrol memberikan efek menstabilkan sistem dengan cara memperbesar “*phase-lead*” terhadap penguatan *loop control* yakni dengan mengurangi “*phase lag*” penguatan tersebut.

Alat kontrol tipe D sangat bermanfaat sebab responnya terhadap laju perubahan kesalahan ($m = k \frac{de_i}{dt}$) menghasilkan koreksi yang berarti sebelum kesalahan tersebut bertambah besar; jadi efeknya adalah menghasilkan tindakan pengontrolan yang cepat. Hal ini sangat penting bagi sistem kontrol yang perubahan bebannya terjadi secara tiba-tiba, karena dapat menghasilkan sinyal pengontrol selama kesalahan (*error*) berubah. Karena tipe D ini melawan perubahan-perubahan yang terjadi dalam keluaran yang dikontrol, efeknya adalah menstabilkan sistem loop tertutup dan ini dapat meredam osilasi yang mungkin terjadi.



Gambar 2.7 Alat Kontrol P + D

Penting diperhatikan bahwa tipe *D* ini tidak dapat dipakai secara tersendiri karena tidak akan memberi jawaban (respons) terhadap suatu kesalahan dalam kondisi mantap. Dengan demikian alat ini harus digabung dengan tipe *P*

atau $P + I$, sehingga konfigurasi/ bentuknya adalah $P + D$ atau $P + I$. Sebuah contoh tipe $P + D$ ditunjukkan pada gambar 2.7.

Karena penguatan yang nilainya mendekati tak berhingga diperlukan pada frekuensi-frekuensi tinggi, maka bentuk $P + D$ tidak dapat direalisasikan dalam praktek. Selain itu tipe D memperkuat derau (*noise*) atau sinyal-sinyal palsu (*spurious*) yang sering bergabung ke dalam sinyal yang salah (*error signal*), sehingga hal ini dapat mengakibatkan kelebihan beban atau kejenuhan (saturasi) alat pengontrol. Terjadinya saturasi ini secara efektif akan memblokir tindakan pengontrolan; sehingga dengan demikian yang lebih diinginkan dalam praktek kira-kira adalah pemakaian fungsi D

Jika persamaan (2.29) diubah ke wawasan frekuensi (ω) fungsi alih menjadi :

$$G(j\omega) = \frac{M(j\omega)}{E(j\omega)} \equiv K_p \dots\dots\dots(2.28)$$

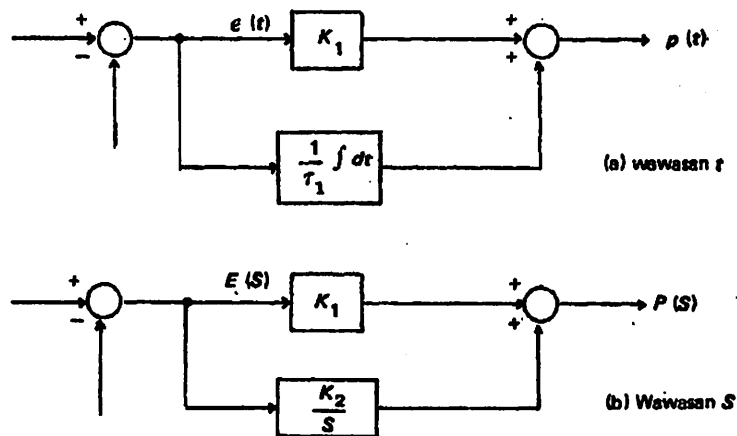
yang berarti bahwa karakteristik respons frekuensi alat kontrol tipe P memiliki harga $G(j\omega)$ yang konstan dengan sudut fasa nol. Secara tersendiri alat kontrol jenis ini tidak dapat menghilangkan kesalahan secara sempurna pada keluaran yang dikontrol, dan ini merupakan suatu kekurangan (kerugian) yang serius. Untuk memelihara agar keluaran berada pada suatu harga yang diinginkan, diperlukan suatu kesalahan (dalam keadaan mantap) yang disebut "*proportional offset*". Walaupun diinginkan harga K setinggi mungkin tetapi karena hal ini dapat mengakibatkan penambahan ketidak stabilan.

2.3.5 Kontroler Tipe I (INTEGRAL)

Alat kontrol jenis ini (*integral control*, I) dimaksudkan untuk menghilangkan kesalahan posisi dalam kondisi mantap (“*steady position errors*”) tanpa mengubah karakteristik-karakteristik frekuensi tinggi dan hal ini dapat dicapai dengan memberikan penguatan tak terhingga pada frekuensi nol yakni pada kondisi mantap.

Alat kontrol ini biasanya digunakan bersama tipe *P* dan *D* ; namun dalam hal-hal dimana kecepatan respons dan ketidakstabilan bukan merupakan masalah, tipe *P+I* adalah cukup. Walaupun demikian, penambahan tipe *P* perlu mendapat perhatian karena efeknya mengurangi kestabilan yakni karena mengakibatkan bertambahnya keterlambatan fase (*phase – lag*”).

Dari sini dapat dilihat bahwa persamaan (2.34) terdiri dari bagian yang sebanding (proporsional), $K_1 V_I$ dan bagian integral, $K_2 \int V_I dt$; dan ini merupakan manifestasi dari alat kontrol tipe *P* ($=K_I V_I$) dan tipe *I* ($=K_2 \int V_I dt$).



Gambar 2.8 alat control tipr P+I

Bagian integral (I) menunjukkan bahwa tindakan pengontrolan akan terus bertambah selama terjadi kesalahan dan bila sinyal penggerak (*actuating signal*, $m(t)$) yang cukup telah terakumulir, maka sinyal $e(t)$ akan menurun menuju nol.

Dari gambar juga dapat ditentukan bahwa fungsi alih adalah :

$$G(S) = \frac{M(S)}{E(S)} = K_1 + \frac{K_2}{S} = \frac{K_1}{S} \left(S + \frac{K_2}{K_1} \right) \dots\dots\dots(2.29)$$

atau dalam wawasan frekuensi menjadi :

$$G(j\omega) = \frac{K_1}{(j\omega)} \left(j\omega + \frac{K_2}{K_1} \right) \dots\dots\dots(2.30)$$

Melalui pemilihan komponen rangkaian yang tepat, lokasi frekuensi nol dan frekuensi pojok dapat direncanakan agar pengontrolan secara integral (I) hanya efektif pada frekuensi rendah sedang tipe P nya memiliki penguatan yang konstan serta menghasilkan kestabilan pada frekuensi menengah dan frekuensi yang lebih tinggi. Selanjutnya dari diagram Bode pada gambar 2.11 dapat dilihat bahwa dengan memperbesar harga K_2 (yakni dengan memperkecil $R_1 C$) efek alat kontrol I dapat diperbesar agar dapat menghasilkan pertambahan ω_c ; dengan demikian hal ini akan menaikkan nilai efektif penguatan *loop* pada frekuensi-frekuensi yang lebih tinggi serta menambah *keterlambatan fasa (phase - lag)* yang mengakibatkan pengurangan ketidak stabilan.

Melalui diagram tempat kedudukan (*root locus*) penambahan K_2 mengakibatkan pergeseran harga nol lebih menjauhi (sepanjang sumbu nyata) harga kutub yang berada pada titik nol; dengan demikian berarti mengurangi atau menghilangkan pengaruh harga nol terhadap harga kutub.

2.3.6. Alat Kontrol Tipe P + D + I

Alat ini banyak digunakan untuk mengontrol respons sebuah katup pengatur jenis pneumatik dan respons aktuator hidraulik. Tipe D berfungsi untuk mempertinggi kecepatan respon, sedang tipe I mencegah terjadinya kesalahan (dalam keadaan mantap) yang mungkin disebabkan oleh laju aliran atau posisi aktuator.

Bagian integral (I) biasanya digunakan bila alat kontrol akan dipakai untuk mempertahankan variabel proses agar tetap pada nilai kerja nominalnya, dan juga dalam keadaan dimana perubahan-perubahan variabel hanya disebabkan oleh perubahan beban. Jika masukan ke sebuah alat kontrol PID diubah secara berarti (misalnya pada *start-up* atau sewaktu perintah membuka katup agar mencapai posisi aliran nominalnya), maka alat kontrol jenis integral biasanya ditiadakan atau diperkecil sampai variabel proses mencapai nilai nominalnya. Jika hal ini tidak dilakukan, maka perubahan masukan yang besar ke alat kontrol jenis I menyebabkan osilasi yang menumpuk pada respon sistem kontrol. Respon dari osilasi ini akan berinteraksi terhadap kedua elemen kontrol yang lain (yaitu P dan D) dan menghasilkan respon yang berputar dengan "*settling time*" yang sangat panjang.

Aturan umum adalah sebagai berikut : tipe I sebaiknya hanya digunakan bila e_{ss} yang terjadi tidak dapat ditolerir ; tetapi jika e_{ss} tidak ada atau dapat ditolerir, tipe P + D ternyata cukup baik diterapkan. Sebagai contoh alat kontrol PID ditunjukkan pada Gambar 2.9. Dari gambar tersebut dapat dilihat bahwa tegangan keluar adalah :

$$e_0 = -\frac{R_1 C_1 + R_f C_f}{R_1 C_f} e_i + \frac{1}{R_1 C_f} \int e_i dt + R_f C_1 \frac{de_i}{dt} \dots\dots\dots(2.31)$$

dimana : $K_1 = \frac{R_1 C_1 + R_f C_f}{R_1 C_f}$ adalah tipe P(2.32)

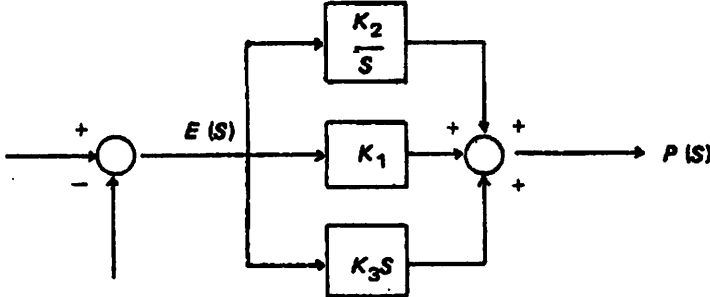
$$K_2 = \frac{1}{\tau_1} = \frac{1}{R_1 C_f} \text{ adalah tipe I.....(2.33)}$$

$$K_3 = \tau_D = R_f C_1 \text{ adalah tipe D.....(2.34)}$$

dan fungsi adalah :

$$\frac{P(S)}{E(S)} = \frac{K_3 S^2 + K_1 S + K_2}{S} = \frac{K_3}{S} (S + a)(S + b) \dots\dots\dots(2.35)$$

2.3.7 Desain Kontrol PID



(b) Diagram balok

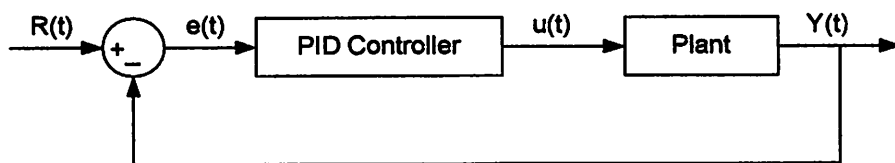
Gambar 2.9 Alat Kontrol Jenis Elektrik Tipe P+I+D.

Kontrol otomatis yaitu membandingkan harga sebenarnya dari keluaran *plant* dengan harga yang diinginkan, menentukan deviasi, dan menghasilkan suatu sinyal kontrol yang akan memperkecil deviasi sampai nol atau sampai harga yang kecil. Kontroler otomatis akan menghasilkan sinyal kontrol yang disebut aksi pengontrolan (*control action*).

Kontroler dapat didefinisikan sebagai berikut :

- 1) Kontroler adalah suatu komponen dalam sistem yang berfungsi mengolah sinyal *error* (selisih dari *setling point* dengan keluaran *feedback*) menjadi sinyal kontrol sedemikian, sehingga respon keluaran pada $t \rightarrow \infty$ (keadaan *steady state*) mendekati *setling-point* atau dengan kata lain pada keadaan *steady state* $\varepsilon(\infty) = \text{minimal} (\approx 0)$.
- 2) Kontroler adalah suatu komponen dalam sistem yang mempunyai dua masukan yaitu *set-point* dan keluaran *feed-back*, dengan satu keluaran yaitu sinyal kontrol yang bekerja sedemikian, sehingga selisih sinyal *set-point* (*reference*) dengan keluaran *feed-back* pada $t \rightarrow \infty$ (*steady state*) akan menuju nol (*error steady state minimal*)

Blok diagram *system close loop controller PID* dapat dilihat pada gambar 2.12.



Gambar 2.10 Sistem Close Loop Kontroler PID

Plant = suatu sistem yang akan dikendalikan.

Ada tiga macam pengendali atau controller yang sering digunakan, yaitu Proporsional, Integral dan Derivatif. Dengan $R(t)$ adalah masukan kendali dan $Y(t)$ adalah keluarannya.

Kontroler PID (*Proporsional + Integral + Diferensial*) adalah merupakan gabungan dari tiga jenis kontroler, yaitu kontroler tipe P (*Proporsional*), tipe I (*Integral*), dan tipe D (*Diferensial*). Jika masing-masing dari ketiga kontroler tersebut berdiri sendiri-sendiri akan memberikan aksi kontrol

yang kurang bagus. Karena selain sifat ketiga kontroler tersebut saling bebas ketiganya juga saling mempunyai kelemahan dan kelebihan. Dengan mengkombinasikan ketiga jenis kontroler tersebut ke dalam satu kontroler diharapkan akan mampu memberikan performansi *output* sesuai yang yang diinginkan.

Persamaan dinamik kontroler PID dapat diberikan sebagai berikut :

$$U(t) = U_p(t) + U_I(t) + U_D(t)$$

$$U(t) = K_p \cdot e(t) + \frac{K_p}{\tau_i} \int e(t) dt + K_p \tau_d \frac{d}{dt} e(t)$$

$$U(t) = K_p [e(t) + \frac{1}{\tau_i} \int e(t) dt + \tau_d \frac{d}{dt} e(t)] \dots\dots\dots(2.36)$$

Dalam bentuk fungsi alih, dapat di formulasikan sebagai berikut:

$$U(s) = K_p e(s) [1 + \frac{1}{\tau_i \cdot s} + \tau_d \cdot s] ; \text{ atau}$$

$$\frac{U(s)}{E(s)} = \frac{K_p(\tau_i \tau_d \cdot s^2 + \tau_i \cdot s + 1)}{\tau_i \cdot s} \dots\dots\dots(2.37)$$

Proporsional kontroler (K_p) akan memberikan efek mengurangi waktu naik, tetapi tidak menghapus kesalahan keadaan tunak, Integral kontroler (K_i) akan memberikan efek menghapus keadaan tunak, tetapi berakibat memburuknya respon transien, Diferensial kontroler (K_d) akan memberikan efek meningkatnya stabilitas sistem, mengurangi *over-shoot*, dan menaikkan respon transfer. Efek dari setiap kontroler (K_p, K_i, K_d) dalam sistem loop tertutup diperlihatkan pada tabel 2.1 :

Tabel 2.1
Efek Dari Setiap Kontroler (Kp, Ki, Kd) Dalam Loop Tertutup.

Respon Loop tertutup	Waktu naik	Over-shoot	Waktu turun	Kesalahan keadaan tunak
Kp	Menurun	Meningkat	Perubahan kecil	Menurun
Ki	Menurun	Meningkat	Meningkat	Hilang
Kd	Perubahan Kecil	Menurun	Menurun	Perubahan kecil

Perhatikan bahwa hubungan korelasi tersebut mungkin tidak sepenuhnya akurat, karena K_p , K_i , dan K_d saling bebas. Pada kenyataannya, mengubah salah satu variabel dapat mengubah dua yang lainnya. Karena alasan tersebut, tabel hanya dapat digunakan sebagai referensi saat kita menentukan nilai untuk K_p , K_i , dan K_d .

Untuk memenuhi sistem yang diinginkan, maka ketiga parameter PID harus ditetapkan secara *optimal*. Ada beberapa cara (metode) untuk menentukan parameter tersebut diantaranya adalah :

- Metode coba-coba (*cut and try methode*)
- Metode *Ziegler-Nichols*.
- Metode tanggapan tangga (*step respon*).

2.4. Tahapan Perancangan Kontroler PID

Secara analitik, tahapan perancangan kontroler PID adalah sebagai berikut:

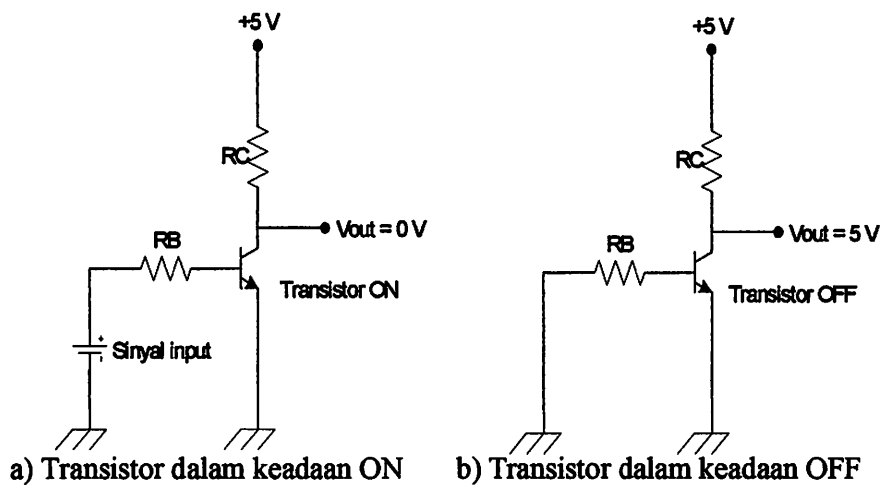
2.6. DRIVER

2.6.1. Transistor sebagai saklar

Salah satu penggunaan transistor adalah sebagai sebuah switch, artinya bahwa kita mengoperasikan transistor pada salah satu dari saturasi atau titik sumbat, tetapi tidak di tempat-tempat sepanjang garis beban. Jika sebuah transistor berada dalam keadaan saturasi, transistor tersebut seperti sebuah switch yang tertutup dari kolektor ke emitter. Jika transistor tersumbat (cut-off), transistor seperti sebuah *switch* yang terbuka.

Tiga daerah yang terdapat dalam transistor adalah : emitter, basis dan kolektor yang dapat dikombinasikan menjadi material tipe NPN atau tipe PNP yang digabung sebagai peralatan tiga terminal

Gambar dibawah ini memperlihatkan bagaimana sebuah transistor NPN berfungsi sebagai sebuah switch dalam rangkaian elektronika :



Gambar 2.12 Transistor sebagai switch

Dalam rangkaian elektronika sinyal input (1 atau 0) biasanya diberikan ke basis transistor, yang menyebabkan sambungan kolektor-emitor menjadi short atau open. Kaidah switching adalah sebagai berikut :

1. Pada transistor NPN, dengan memberikan tegangan positif dari basis ke emitor akan menyebabkan sambungan kolektor-emitor menjadi short (dinamakan *turning on*). Dengan memberi tegangan negatif atau 0 V dari basis ke emitor akan menyebabkan sambungan kolektor-emitor *open* (dinamakan *turning off*).
2. Pada transistor NPN, dengan memberikan tegangan negatif dari basis ke emitor, transistor akan *ON*. Dengan memberikan tegangan positif atau 0V dari basis ke emitor, transistor akan *OFF*.

Dalam gambar resistor RB dan RC digunakan untuk membatasi arus basis arus kolektor. Dalam gambar a transistor *ON* karena basis lebih positif dibandingkan emitor. Ini menyebabkan sambungan kolektor-emitor menjadi *short*.

Dalam gambar b sinyal input diubah, menyebabkan sambungan basis-emitor menjadi 0 V, dan transistor *OFF*, sehingga tidak ada arus yang melewati RC, dengan demikian $V_{out} = 5 \text{ V} - (0 \text{ A} \times RC) = 5 \text{ V}$.

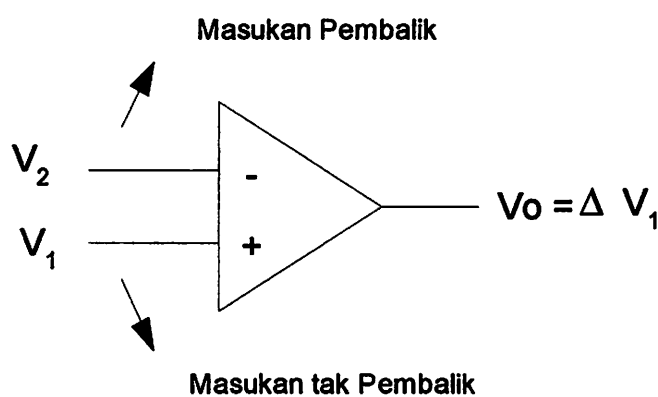
2.7. Op-Amp (Operational Amplifier)

Penguat Operasional (OP AMP) merupakan suatu penguat berperolehan tinggi dikopel langsung, kemana umpan balik ditambahkan untuk mengendalikan karakteristik tanggapan keseluruhannya. OP AMP digunakan untuk membentuk

fungsi-fungsi linear yang bermacam-macam (dan juga operasi tak linear) dan sering juga disebut rangkaian terpadu linear dasar (analog). Penguat OP AMP telah memperoleh tanggapan yang luas sebagai blok pembangun sistem yang andal, dapat diperkirakan dan ekonomis. Ia menjamin semua keuntungan dari rangkaian terpadu monolitik yakni: ukuran kecil, keandalan tinggi, harga lebih murah, kebal temperatur, dan tegangan serta arus penggangutnya (*offset*) yang rendah.

Penguat Operasional yang ideal memiliki sifat-sifat :

1. Resistansi masukan $R_i = \infty$
2. Resistansi keluaran $R_o = 0$
3. Perolehan tegangan $A_v = -\infty$
4. Lebar pita = ∞
5. $V_o = 0$ kalau $V_1 = V_2$, tidak tergantung pada besar V
6. Karakteristiknya tidak tergantung pada temperatur.

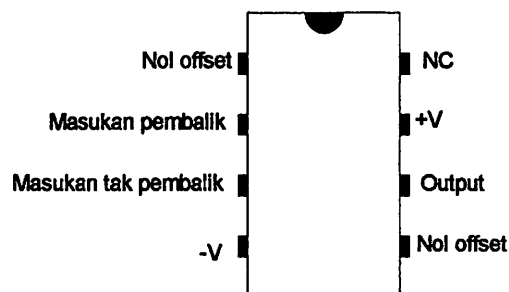


Gambar 2.13 Simbol OP AMP⁷

Rangkaian OP AMP sering juga disebut penguat *linear* sering digunakan dalam proses-proses perhitungan seperti penjumlahan, pengurangan atau sebagai pembandingan anatar beberapa sinyal *input*

Pada dasarnya Op – Amp mempunyai lima terminal dasar yaitu : dua untuk mensuplai daya, dua untuk isyarat masukan dan satu untuk keluaran. Dan kaki pada Op – Amp adalah :

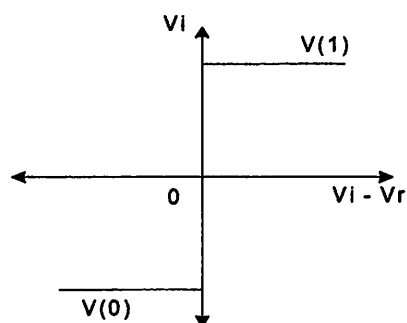
- Kaki 1 adalah Nol offset
- Kaki 2 adalah masukan pembalik
- Kaki 3 adalah masukan tak pembali
- Kaki 4 adalah masukan $-V$
- Kaki 5 adalah nol offset
- Kaki 6 adalah kekuaran
- Kaki 7 adalah $+V$
- Kaki 8 adalah NC atau No Connection atau juga tanpa hubungan maksudnya pasak-pasaknya tidak mempunyai hubungan dalam dan terminal-terminal Op – Amp dapat digunakan sebagai terminal pengganti.



Gambar 2.14 Op – Amp 8 Lead tampak atas

2.8. Komparator

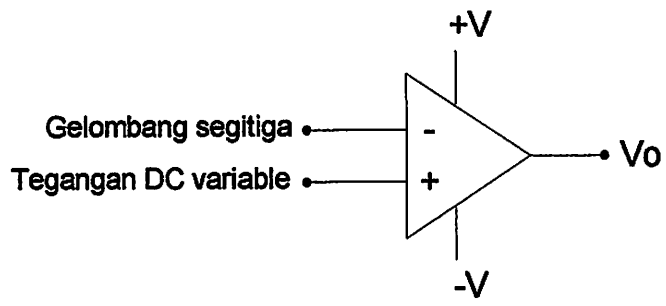
Suatu komparator atau detektor analog mempunyai dua masukan (satunya biasanya tegangan acuan V_r konstan dan yang lain adalah merupakan sinyal yang mempunyai perubahan menurut waktu V_i) dan satu keluaran V_o . Komparator ideal, yang karakteristiknya ditunjukkan pada gambar 2.17 mempunyai sebuah keluaran yang konstan dengan $V_o = V(0)$ jika $V_i < V_r$ dan mempunyai harga konstan lain $V_o = V(1)$ jika $V_i > V_r$. Jelas masukan dibandingkan dengan suatu acuan dan keluaran didigitalkan menurut dua harga kemungkinan yaitu pada tingkat nol (0) dari tegangan $V(0)$ dan pada tingkat satu (1) dari tegangan $V(1)$



Gambar 2.15 Karakteristik ideal Komparator

Rangkaian komparator atau pembanding merupakan rangkaian yang terdiri dari satu penguat operasional (OP AMP), rangkaian ini adalah rangkaian yang berfungsi untuk membandingkan dua buah sinyal

inputan yang akan diperbandingkan untuk mendapatkan suatu hasil tertentu. Dalam hal ini sinyal gelombang yang dibandingkan atau ditetapkan adalah gelombang segitiga dengan tegangan DC referensi yang telah ditentukan besarnya untuk menghasilkan pulsa-pulsa tertentu.



Gambar 2.16 Rangkaian komparator.

BAB III

PERENCANAAN DAN PEMBUATAN ALAT

3. Perencanaan Alat

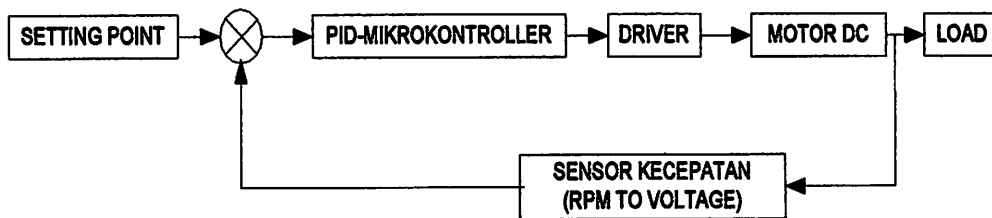
Sistem Mekanik

- Kerangka alat : Berfungsi sebagai tempat pemegang poros dan motor yang terbuat dari besi siku dan fiber dengan ukuran panjang 18cm, lebar 15, tinggi 20cm.
- Diameter batu gurinda 3" (9 cm).
- Poros : Yang berfungsi untuk menghubungkan motor DC dengan batu gurinda.
- Motor penggerak : Dimana motor penggerak ini menggunakan motor DC dengan kecepatannya yang dikontrol menggunakan PID controller berbasis Mikrokontroler AT89S51.
- Keypad : Yang berfungsi sebagai inputan (set. point) putaran motor.
- Display 7segment : Yang berfungsi sebagai tampilan putaran motor (rpm).

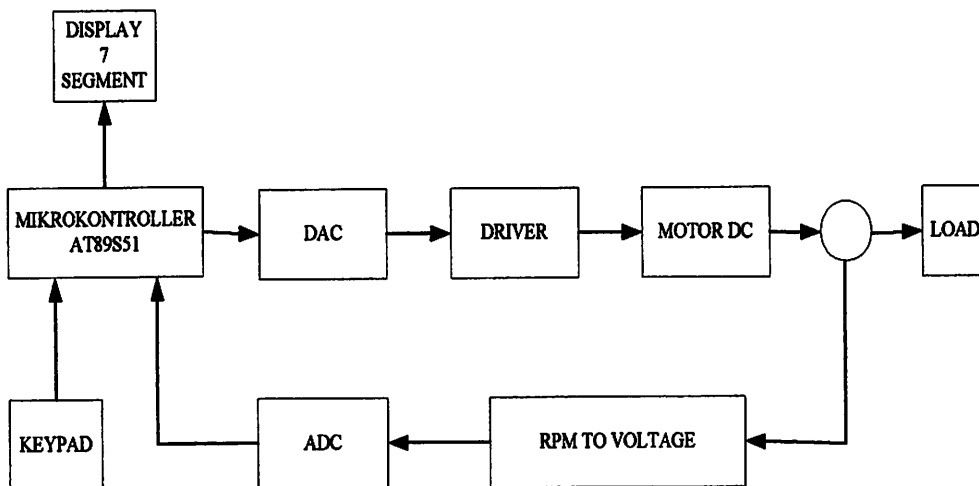


Gambar 3.1
Mekanik Gurinda

3.1. Perancangan Perangkat Keras



Gambar 3.2. Diagram Blok



Gambar 3.3. Alur Diagram Sistem Kendali Motor

Penjelasan untuk setiap block :

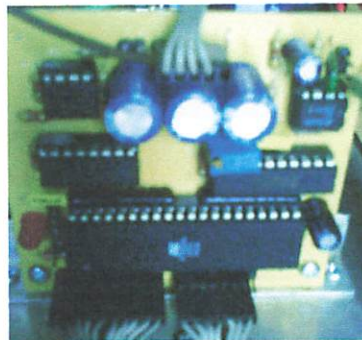
1. Keypad sebagai inputan kecepatan motor DC (rpm).
2. Mikrokontroller AT89S51 sebagai pengendali system.
3. DAC (*Digital to Analog Converter*) untuk mengubah sinyal keluaran Mikrokontroller yang berupa sinyal digital menjadi sinyal analog agar dapat dibaca oleh driver motor.
4. Driver terdiri anatar rangkaian penguat untuk menggerakkan motor DC.
5. Sensor kecepatan Rpm to Voltage untuk mendeteksi kecepatan putaran motor.

6. ADC (*Analog to Digital Converter*) Untuk merubah sinyal keluaran dari sensor RPM to VOLTAGE yang berupa signal analog menjadi signal digital agar dapat di baca oleh mikrokontoller.
7. Display 7Segment sebagai tampilan kecepatan motor.

3.2. Perencanaan Hardware

Hardware terdiri dari rangkaian - rangkaian yang tersusun dari komponen- komponen linear. Rangkaian hardware tersebut terdiri dari :

- Minimum Sistem Mikrokontoler AT89S51
- Rangkaian DAC0808.
- Rangkaian ADC0804.
- Rangkaian Driver Motor DC.
- Rangkaian Sensor Kecepatan.
- Rangkaian Rpm to Voltage.
- Rangkaian Keypad 3x4.
- Rangkaian display 7Segment.

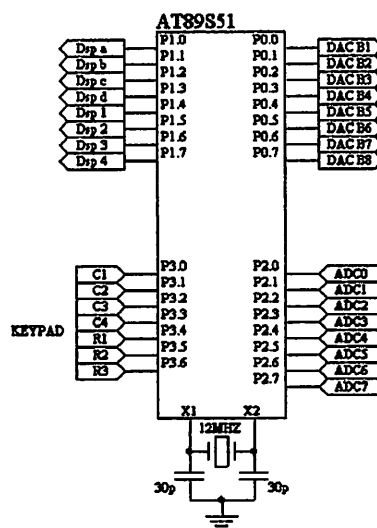


Gambar 3.4.
Perancangan Hardware

3.3. Minimum Sistem Mikrokontroler AT89S51

Minimum system dengan basis mikrokontroler AT89S51, tidak membutuhkan memori luar yaitu ROM sebagai penyimpan program dan RAM sebagai memori tambahan. Karena Mikrokontroler AT89S51 sudah difasilitasi dengan ROM dan RAM didalamnya. Mikrokontroler AT89S51 dapat langsung mengakses peralatan luar tanpa membutuhkan interface decoder sebagai I/O.

Hubungan antar kesemua komponen tersebut untuk lebih jelasnya akan digambarkan sebagai berikut :



Gambar 3.5. Minimum Sistem Mikrokontroler AT89S51

Untuk mempermudah pembuatan program, disetiap *port* didefinisikan sebagai masukan dan keluaran. Port0 sebagai keluaran ke DAC0808. Port1 sebagai masukan dari Keypad. Port2 sebagai masukan dari ADC0804. Port3.3 Port3.4 dan Port3.5 sebagai keluaran ke display 7Segment. Sedangkan Port3.0 Port3.1 Port3.2 sebagai kontrol ADC0804.

3.4. Rangkaian DAC0808 dengan LM741

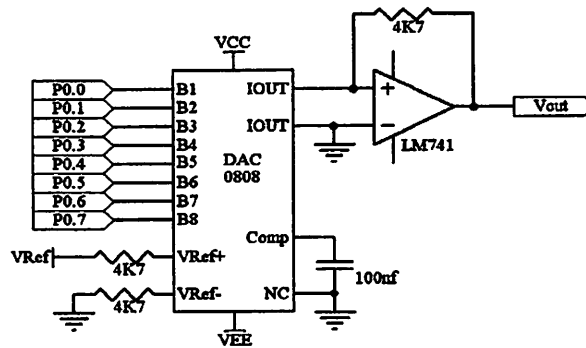
Besaran digital keluaran dari MK AT89S51 diumpankan ke **B1** sampai **B7** (kaki 5 sampai 12) IC DAC0808, karena pada P0.0 s/d P0.7 mikrokontroler tidak terdapat Rpack internal maka sebelum masuk DAC P0.0 s/d P0.7 dipasang Rpack 10 K Ω yang disusun secara paralel. Bobot biner dari besaran digital ini dirubah menjadi besaran analog berupa arus pada **IOUT** (kaki 4 DAC0808) dan **IOUT*** (kaki 2 DAC0808), oleh IC Operational Amplifier LM741 arus tersebut dirubah menjadi tegangan.

Selain tergantung pada bobot besaran digital yang diumpankan, tegangan ini tergantung pula pada besarnya **Vref** (kaki 14 DAC0808). **C3 100nF** yang dipasang pada kaki 16 dan ground berguna untuk menstabilkan tegangan yang dihasilkan. DAC0808 dan LM741 memakai sumber tegangan +12 Volt dan -12 Volt. (sumber: <http://www.atmel.com>). Vout dihasilkan dari perhitungan sebagai berikut:

$$V_{out} = V_{ref} \cdot \frac{255 + 2 \cdot x}{256} \dots\dots\dots (3.1)$$

x = nilai biner

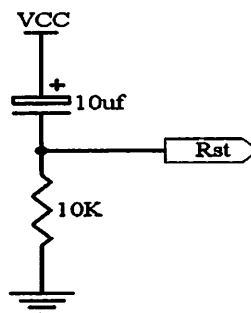
$$\begin{aligned} V_{out} &= 12 \frac{225 + 2 \cdot 1}{256} \\ &= 10,6 \text{ mV} \end{aligned}$$



Gambar 3.6. Hubungan AT89S51 dengan DAC0808

3.5. Rangkaian Reset

Rangkaian reset disini digunakan untuk mereset mikrokontroler AT89S51, yaitu mengawali eksekusi program pada alamat paling rendah. Rangkaian ini direncanakan agar mempunyai kemampuan power on reset, yaitu reset terjadi saat power diaktifkan.



Gambar 3.7. Rangkaian Reset

Dengan mengasumsikan lama waktu starup dari oscilasi pada waktu power di on kan adalah $10 \mu s$ dan kristal yang dipakai pada mikrokontroler adalah 12 Mhz, maka lebar pulsa pada saat rest harus lebih besar dari :

$$T = \frac{2 \times 12}{12 \times 10^6} + 10 \times 10^{-6} = 12 \mu s$$

Tegangan tipikal dikaki reset adalah setengah dari V_{cc} yaitu 2.5 volt. Untuk memenuhi kriteria diatas dalam perencanaan dipakai nilai $R=10\text{ k}\Omega$ dan $C=10\text{ }\mu\text{F}$, sehingga waktu pulsa pada reset adalah :

$$\begin{aligned} T_{\text{reset}} &= 10 \cdot 10^3 \times 10 \cdot 10^{-6} \\ &= 0.1\text{ s.} \end{aligned}$$

3.6. Rangkaian ADC0804

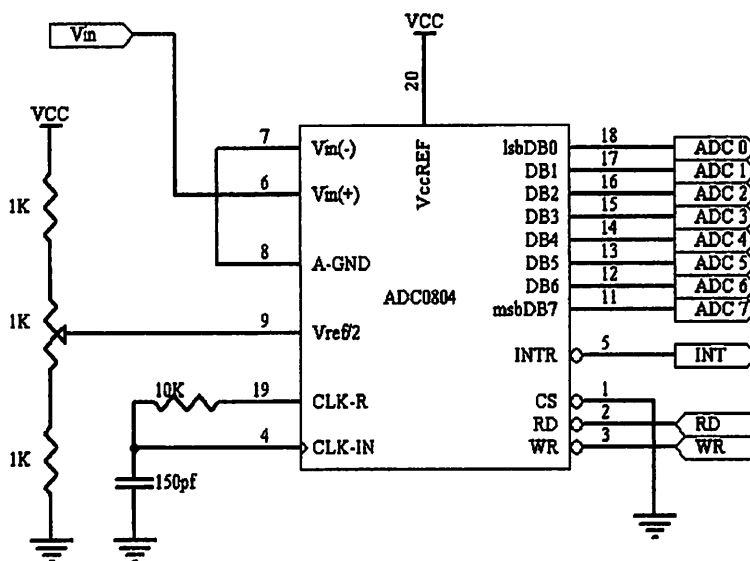
ADC yang digunakan pada sistem ini adalah ADC 0804 yaitu ADC paralel 8 bit dengan 1 channel masukan. Keuntungan dari penggunaan ADC 0804 ini adalah ADC 0804 memiliki clock internal serta ADC ini dapat dioperasikan pada mode kontinyu ataupun mode jabat tangan (hand shaking). ADC0804 memiliki range frekuensi clock antara 100 kHz–1460 kHz dengan frekuensi tipikal 460 kHz. ADC 0804 memiliki clock generator internal yang harus diaktifkan dengan menghubungkan sebuah resistor eksternal (R) antara pin CLK OUT dan CLK IN serta sebuah kapasitor eksternal (C) antara CLK IN dan ground. dengan menggunakan resistror dengan nilai $10\text{ k}\Omega$ dan kapasitor dengan nilai 150 pF , maka diperoleh frekuensi clock :

$$\begin{aligned} F &= \frac{1}{1,1 \cdot R \cdot C} \\ &= \frac{1}{1,1 \times 10\text{ K} \times 150 \cdot 10^{-12}} = 606\text{ kHz} \end{aligned}$$

Nilai frekuensi yang diperoleh masih berada pada range frekuensi dari ADC 0804 yaitu 100-1460 kHz. Karena tegangan keluaran dari rangkaian pengkondisi sinyal memiliki jangkauan 0-5 Volt. Untuk itu tegangan refrensi yang digunakan pada ADC 0804 ini adalah 5 Volt Dimana :

$$V_{In(\text{untuk referensi})} = \frac{V_{Rev}}{2} = \frac{5}{2} = 2,5\text{Volt}$$

Pada sistem ini direncanakan penggunaan ADC 0804 menggunakan mode operasi kontinyu dimana data-data akan dikeluarkan secara terus menerus. Untuk memulai pertama kali konversi, dibutuhkan sinyal rendah (low) untuk mereset WR yang yang diberikan oleh mikrokontroller. Dan untuk selanjutnya dapat memanfaatkan sinyal yang berasal dari INTR untuk mereset WR perencanaan rangkaian ADC ditunjuk dalam gambar berikut ini.



Gambar 3.8. Rangkaian ADC0804

3.7. Rangkaian Driver Motor DC

Rangkaian driver pada alat yang dirancang berupa motor DC dengan power supply 24V. Besarnya kecepatan putar dari motor diatur melalui keypad dimana prosesnya sebagai berikut. Melalui port pada mikrokontroller akan

mengeluarkan perintah berupa data biner 8byte atau dalam desimal 0 sampai 225. Perintah ini akan diubah oleh ADDA menjadi perubahan tegangan analog.

Dimana perubahan arus yang melalui basis ini akan mempengaruhi besarnya arus yang masuk dari motor DC ke kolektor. Dimana besarnya arus kolektor (IC₁) sama dengan arus basis (IB₁) dilakukan dengan hfe₁, dimana hfe₁ adalah penguat transistor.

Perubahan arus kolektor inilah yang menyebabkan kecepatan motor DC dapat berubah dimana kecepatannya berbanding lurus dengan arus kolektor, dimana besarnya arus basis bergantung pada besarnya resistor dengan rumus sebagai berikut :

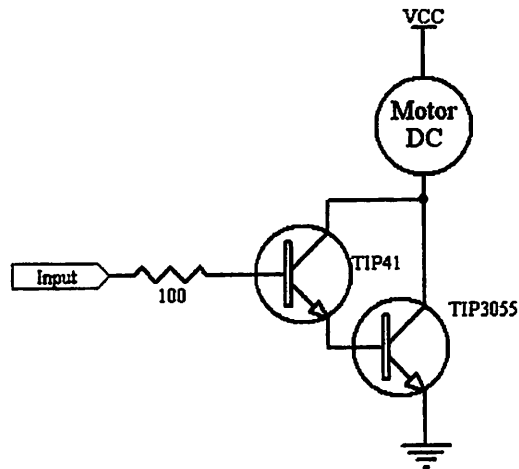
$$R_{B'E'} = 2hfe \frac{VT}{IC'} \dots\dots\dots(3.1)$$

Besarnya arus yang melalui basis akan mempengaruhi besarnya arus yang masuk dari motor DC ke kaki kolektor dimana besarnya dapat diketahui dengan rumus sebagai berikut :

$$\begin{aligned} IC_1 &= IB_1 \cdot hfe_1 \\ IC_2 &= hfe_2 \cdot IB_2 = hfe_2 \cdot IC_1 = hfe_2 \cdot hfe_1 \cdot IB_1 \\ IC' &= hfe_2 \cdot hfe_1 \cdot IB' \dots\dots\dots(3.2) \end{aligned}$$

keterangan :

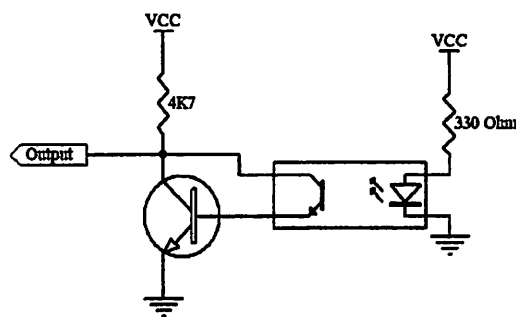
- I_b = Arus basis.
- I_c = Arus colector.
- hfe = Faktor penguat transistor



Gambar 3.9. Rangkaian Driver Motor DC

3.8. Rangkaian Sensor Kecepatan

Dalam hal ini rangkaian sensor kecepatan sudah terdapat dalam motor DC itu sendiri, dapat kita gambarkan seperti gambar berikut :



Gambar 3.10. Rangkaian sensor kecepatan

Besarnya nilai R yang dipakai untuk rangkaian Optocoupler pada led adalah sebagai berikut:

$$R_D = \frac{V_{CC} - V_{LED}}{I_{LED}} \dots\dots\dots (3.1)$$

$$= \frac{5 - 1,2}{20mA}$$

$$= 190 \Omega$$

$$= \pm 180 \Omega$$

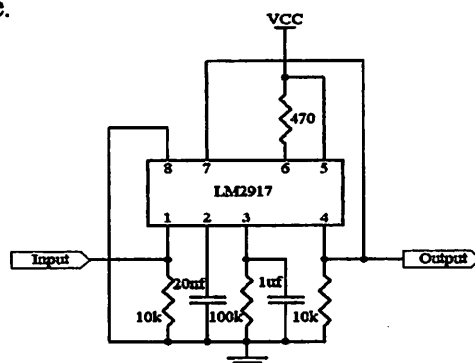
Sensor kecepatan akan menghasilkan pulsa *high* terdapat lubang pada piringan yang dipasang pada motor. Pada piringan terdapat lubang kecil-kecil yang nantinya akan menentukan berapa kecepatan putaran motor sesuai dengan rumus:

$$\frac{\text{jumlah pulsa/dtk}}{\text{jumlah lubang}} \times 60 = \text{rpm} \dots\dots\dots (3.2)$$

Optocoupler dipasang sedemikian rupa untuk menyensor lubang tersebut, setiap lubang akan menghasilkan pulsa *high*, banyaknya pulsa dihitung dalam 1 detik putaran.

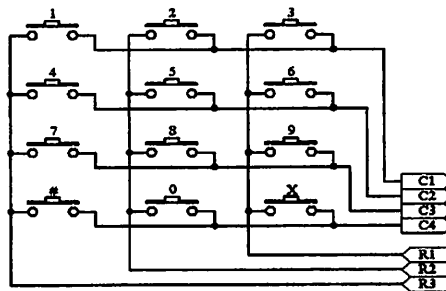
3.9. Rangkaian *Rpm to Voltage*

Rangkaian *Rpm to voltage* berfungsi sebagai umpan balik (Feed back) dari kecepatan Motor DC yang sedang berjalan. Rangkaian *Rpm to voltage* ini mendapatkan inputan dari sensor kecepatan yang terangkai dalam motor DC yang di pakai. Semakin banyak pulsa yang dibangkitkan dari sensor kecepatan maka semakin besar pula Rpm yang di konversikan ke tegangan. Berikut ini adalah rangkaian Rpm to voltage.



Gambar 3.11. Rangkaian Rpm to Voltage

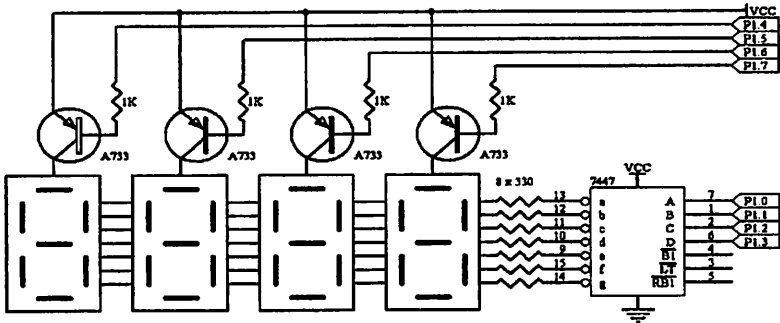
3.10. Rangkaian Keypad



Gambar 3.12. Konfigurasi Keypad 3x4

Rangkaian keypad diatas digunakan sebagai inputan kecepatan Motor DC (Rpm Motor). Dimana system kerja keypad diatas menggunakan system scan bit atau dengan cara memberikan logic pada masing-masing saluran Row (R1,R2,R3) selanjutnya akan membaca kondisi pada masing-masing saluran Colom (C1,C2,C3,C4). Pembacaan keypad disini dengan mendeteksi kondisi LOW. Jika R1=Low R2=High R3=High, maka kemungkinan tombol yang akan dibaca adalah tombol 3,6,9 dan *. Jika R1=High R2=Low R3=High, maka kemungkinan tombol yang akan dibaca adalah tombol 2,5,8 dan 0. Jika R1=High R2=High R3=Low, maka kemungkinan tombol yang akan dibaca adalah tombol 1,4,7 dan #.

3.11. Rangkaian Display 7Segment



Gambar 3.13. Rangkaian Display 7Seg untuk Rpm Motor DC

Pada gambar rangkaian di atas menunjukkan untuk menghemat penggunaan bit port, maka digunakan komponen IC 74LS47 sebagai dekoder untuk pengubah dari kode biner ke decimal pada display 7Segment. System penampilan data displaynya menggunakan scan bit dimana masing-masing 7Segment akan menyala bergantian dengan mengaktifkan basis pada transistor PNP. sehingga yang dibutuhkan hanya 4 bit saluran data decoder dan 4 saluran scan bit untuk masing-masing display. Tegangan catu yang digunakan untuk mensuplay seven segmen adalah 1,7 – 2Volt dan arus kerja LED seven segmen 5 – 20mA. Sedangkan dalam perencanaan $I_{LED} = 10mA$.

Harga-harga diatas menentukan nilai resistor yang digunakan untuk mengamankan IC 74LS47 dari arus yang mengalir dari Vcc 5 volt.

$$R_{segmen} = \frac{V_{CC} - V_{LED} - V_{OL}}{I_{LED}}$$

$$= \frac{5 - 1.7 - 0.4}{10mA}$$

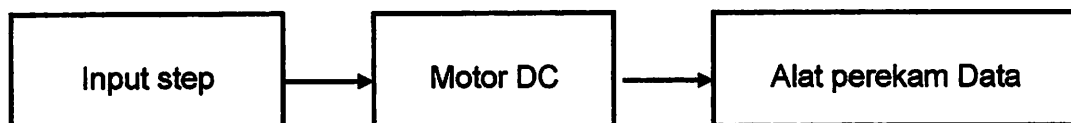
=290 Ω

=330 Ω (harga standart)

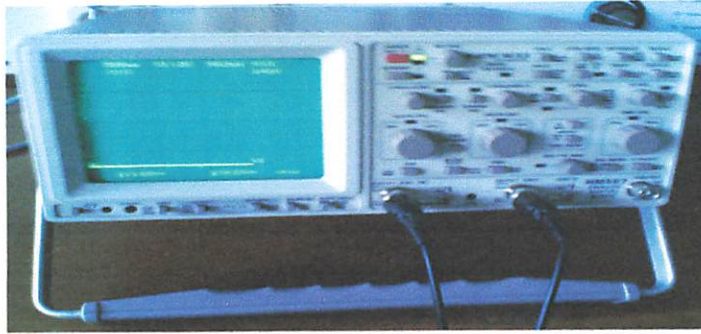
Pada aplikasi yang digunakan, nilai tahanan (R) sebesar 330 Ω karena merupakan yang tersedia dipasaran dan mendekati hasil perhitungan.

3.12. Identifikasi Plant

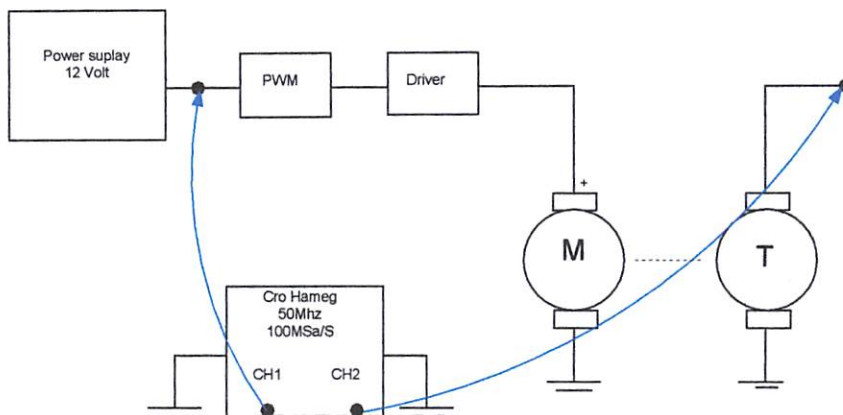
Proses identifikasi motor bertujuan untuk menentukan harga parameter dari Kp, Ki, Kd yang dipergunakan untuk memperbaiki sistem kerja dari motor DC magnet permanent yang dipergunakan sebagai penggerak otopad. Pada proses identifikasi penentuan parameter ini menggunakan metode Ziegler-Nichols. Pada metode Ziegler-Nichols identifikasi motor harus bisa menampilkan kurva reaksi yang berbentuk S sehingga nantinya dapat diketahui dua konstanta yang diharapkan yaitu waktu mati (*Dead time*) L dan waktu tunda T. Dari dua konstanta ini didapat dari data percobaan/eksperimen dengan mengukur sinyal masukan dan keluaran. Identifikasi yang dilakukan berikut adalah metode identifikasi Strejc yang merupakan salah satu contoh dari metode eksperimental. Berikut ini setup peralatan untuk identifikasi.



Alat perekam data yang dipergunakan sebagai identifikasi motor dc ini menggunakan *osiloscope* Hameg 500Mhz 100MSa/S yang diperlihatkan pada gambar berikut ini,



Gambar 3.14. Osiloscope perekam data identifikasi motor DC



Gambar 3.15. Blok diagram proses identifikasi motor

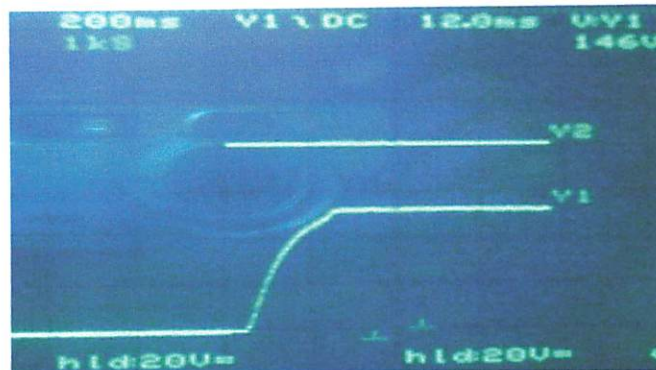
3.13. Kurva Identifikasi Motor DC Sebelum Dikontrol

Kurva respon berbentuk S dapat dihasilkan secara eksperimen, oleh karena itu perlu sekali dilakukan proses identifikasi motor DC yang nantinya akan saling bersangkutan paut dengan Metode Zighler-Nichols.

Karakteristik kurva yang dihasilkan dari proses identifikasi dapat diberikan dua konstanta yakni waktu tunda dan waktu mati yang ditentukan dengan menggambarkan garis singgung pada titik oerubahan kurva berbentuk S.

Dari proses identifikasi diatas maka didapat kurva S dari motor DC magnet permanent yang dipergunakan dalam tugas akhir ini dengan data $V/D=5$ v

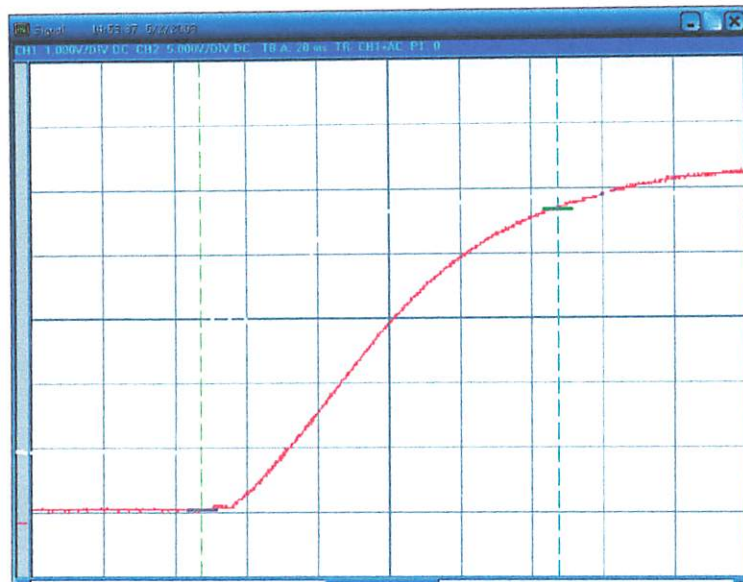
T/D=200ms. Gambar kurva S hasil identifikasi diperlihatkan pada gambar berikut ini,



Gambar 3.16. Kurva S hasil identifikasi

3.14. Hasil Kurva Motor Dengan P Kontroller

pengujian respon motor yang telah dilengkapi dengan controller P ini bertujuan untuk mengetahui bagaimana bentuk kurva dari respon motor apakah setelah dikontrol dengan proporsional ini nantinya ada perubahan yang lebih baik di bandingkan dengan kurva sebelum dikontrol. hal ini dapat dilihat dengan hasil rekaman data yang didapat dari *osiloskop* yang diprgunakan sebagai alat perekam\man respon motor.



Grafik 3.1 Kurva Respon Motor Dengan P Kontroller

Dari gambar diatas dapat kita liat bahwa data hasil pengujian pada P controller yang menggunakan osiloskop dengan parameter $V/D = 5V$ dan $T/D = 200ms$ maka didapat :

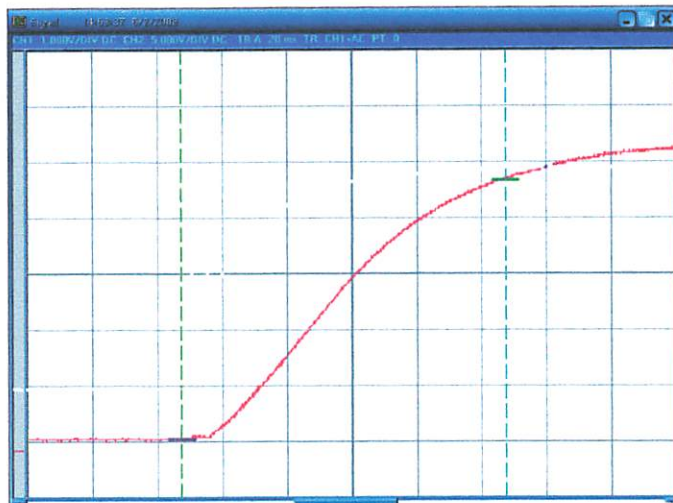
$$L = 0,2 \times 200ms = 40ms$$

$$T = 0,6 \times 200ms = 120ms$$

jika dilihat dari hasil kurva respon motor pada gambar 4.4. dengan menggunakan control proporsional ini didapat harga L adalah 40ms sedangkan untuk T adalah 120ms maka jika dibandingkan dengan sebelum dikontrol, control proporsional ini dapat mengurangi *rise time* menjadi lebih kecil, akan tetapi akan lebih lama untuk mencapai *steady state*. Oleh karena itu, supaya motor lebih cepat lagi untuk mencapai *steady state* diperlukan I control, karena sifat dari controller I ini dapat memperbaiki respon system hingga mempunyai kesalahan mantap 0.

3.13. Hasil kurva Motor Dengan PI Kontroller

Pengujian respon motor yang telah dilengkapi dengan controller PI ini bertujuan untuk mengetahui bagaimana bentuk kurva dari respon motor apakah setelah di control dengan proporsional ditambah dengan integral ini nantinya ada perubahan yang lebih baik dibandingkan dengan kurva sebelum dikontrol maupun hasil kurva hanya dengan menggunakan control proporsional saja. Hal ini dapat dilihat dengan hasil rekaman data yang didapat dari *osiloskop* yang dipergunakan sebagai alat perekaman respon motor.



Grafik 3.2. Kurva Respon Motor Dengan PI Kontroller

Dari gambar diatas dapat kita analisa bahwa data hasil pengujian pada PI controller yang menggunakan osiloskop dengan parameter $V/D = 5V$ dan $T/D = 200ms$ maka didapat :

$$L = 0,1 \times 200ms = 20ms$$

$$T = 0,25 \times 200ms = 50ms$$

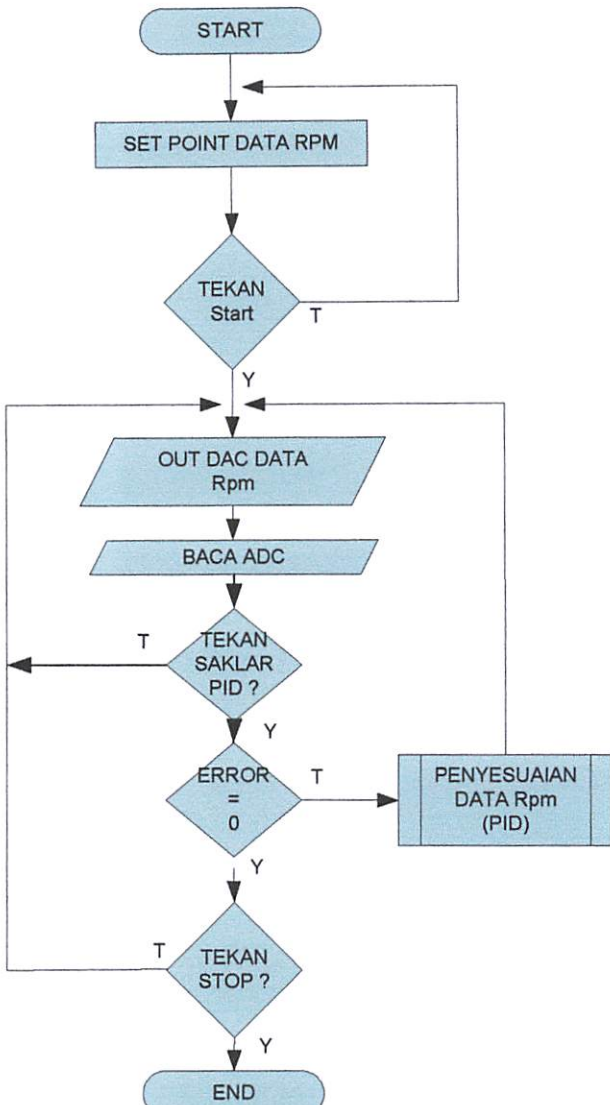
Apabila kita lihat dari hasil kurva respon motor pada gambar 4.6. dengan menggunakan control proporsional dan integral maka kita dapatkan L adalah

Dari perhitungan ini membuktikan bahwa kontroller PID yang dipergunakan dalam skripsi ini mampu menguarngi waktu tunda (T) sehingga tanggapan respon motor semakin cepat untuk mencapai *steady state* yang mendekati *setting point* yang ditetapkan.

Dapat kita lihat bahwa kurva memiliki *rise time* yang lebih kecil dibanding sebelumnya, akan tetapi memiliki sedikit *overshot*. Dengan control PID dapat respon terlihat berbanding lurus dengan setting point yang ditentukan. Pada saat motor start, motor akan sedikit ada lonjakan akan tetapi lebih cepat stabil. Hal ini menandakan bahwa PID merupakan suatu metode yang bagus dalam pengaturan kecepatan motor.

3.15. Cara Kerja Alat

Cara kerja dari alat ini adalh sebagai berikut : Start awal adalah dengan menggunakan tombol manual, yang kemudian dulanjut dengan mengeset kecepatan (setting point) berapa yang kita inginkan melalui keypad lalu kita jalankan. Data pengesetan melalui keypad akan diproses oleh mikrokontroller menggunakan control PID untuk mencapai hasil yng diinginkan yaitu putaran motor yang stabil. Berikut cara yang dapat kita lihat pada diagram alir atau flowchard.



Gambar. 3.17.
Diagram Alir cara kerja

BAB IV

HASIL DAN ANALISA

4. Pengujian Dan Analisa

4.1. Pengujian *Hardware*

Pengujian *hardware* bertujuan untuk mengetahui kinerja sistem yang telah dirancang berjalan sesuai dengan perencanaan dan analisa. Pada bab ini akan dibahas secara keseluruhan tahap-tahap dari pengujian *hardware* yang telah terintegrasi menjadi satu sistem kontrol. Pada proses pengukuran *hardware* yang telah menjadi satu system control ini menggunakan multi meter digital untuk melihat tegangan keluaran yang dihasilkan oleh setiap blok kontrol. Sedangkan untuk mengetahui jumlah putaran motor yang digunakan sebagai penggerak utama dalam skripsi ini menggunakan tachometer dan tampilan pada display 7Segment. Sementara untuk melihat gelombang hasil kinerja kontrol digunakan *osiloskop* sebagai alat bantu. Dalam pengujian *hardware* ini meliputi :

1. Pengujian power supply.
2. Pengujian sensor kecepatan.
3. Pengujian motor saat terbebani sesudah dikontrol.
4. Pengujian kurva respon motor sebelum dikontrol.
5. Pengujian kurva respon motor setelah dilengkapi dengan PID.

4.2. Pengujian power supply.

Sebelum kita melakukan pengujian hasil secara keseluruhan, kita perlu melakukan pengetesan *hardware* terlebih dahulu. Hal ini bertujuan untuk menghindari terjadi kesalahan pada hasil data yang diproses nantinya. Pengetesan *hardware* dilakukan sesuai urutan dari pada blok diagramnya. Yang pertama adalah memastikan bahwa suplai PLN bertegangan 220 Volt. Kedua yaitu memastikan *rectifier* dan DC power supplay input dan output hasilnya seperti pada table 4.1. dengan ketentuan ini didapatkan hasil pengujian DC power supplay seperti berikut ini:

Tabel 4.1.
Hasil Pengujian Power Supply Amper untuk Tegangan 24V, 12V, 5V

No	Tegangan out 24 V	Tegangan out 12 V	Tegangan out 5 V
1	24,5	11,85	5,1

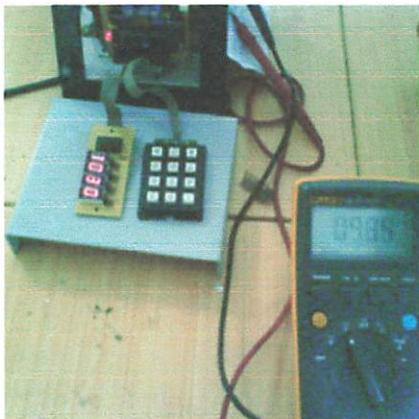
Dari pengujian power supplay pada table 4.1 dapat dianalisa bahwa untuk tegangan yang diinginkan sesuai dengan yang diharapkan. Untuk tegangan 24 V di gunakan untuk motor, sedangkan tegangan 12 V digunakan untuk tegangan referensi rangkaian dan tegangan 5 V adalah untuk mikrokontroller.

4.3. Pengujian sensor kecepatan

Rangkaian frekuensi to voltage adalah rangkaian yang dipergunakan sebagai *feedback* atau umpan balik dari kinerja motor yang digunakan. Rangkaian ini berfungsi untuk mengubah Rpm dari putaran motor yang kemudian diubah menjadi tegangan. Dengan bantuan rangkaian Rpm to Voltage ini mampu membaca beberapa kecepatan putaran motor tertentu. Pengujian dan pengukuran Rpm to voltage menggunakan digital.

Tabel 4.2.
Data Hasil Pengukuran Rpm to Voltage

U.IN (Volt)	PUTARAN MOTOR DC (Rpm) DISPLAY	U.OUT (Volt)
9,85	1000	1,086
10,81	1100	1,103
11,59	1200	1,213
12,37	1300	1,307
13,17	1400	1,381
14,10	1500	1,461
15,07	1600	1,549
16,76	1700	1,626
17,67	1800	1,763
18,56	1900	1,959
19,66	2000	2,088
20,43	2100	2,191
20,61	2200	2,326
21,88	2300	2,461
22,89	2400	2,698
23,71	2500	2,794



Gambar.4.1.
Pengambilan Data U.In (Volt)



Gambar. 4.2.
Pengambilan Data U.Out (Volt)

Dengan melihat hasil pengukuran pada table diatas terlihat bahwa data sensor kecepatan pada motor berbentuk piringan dengan memakai optokopler tersebut berfungsi atau dapat bekerja. Jika tegangan referensi dinaikan, maka U out akan ikut naik juga. Melihat dari hasil tersebut diatas bahwa, tegangan tertinggi dihasilkan oleh rangkaian *Rpm to voltage* adalah 1830 mVolt atau 1,830 Volt. Jadi, dari hasil tegangan tersebut harus dikuatkan untuk mencapai tegangan yang diinginkan. Jika tegangan tersebut tidak di kuatkan, maka hasil keluaran dari *Rpm to voltage* tersebut tidak dapat mengontrol kecepatan motor (dalam hal ini adalah *feedback*).

4.4. Pengujian Motor Gurinda

Ada beberapa data yang dapat kami ambil dari pengujian motor baik menggunakan beban maupun tidak menggunakan beban. Dalam pengujian ini yang kami gunakan adalah beberapa Rpm motor saat di bebani secara berubah – ubah maupun sebelum dibebani.

4.4.1. Pengujian kecepatan motor sebelum dikontrol

Pada pengujian kecepatan motor sebelum pengontrolan selalu berubah - ubah. Data dari data ini sangat terlihat jelas perbedaan pada saat sebelum pengontrolan dan sebelum pengontrolan. Berikut ini merupakan perbandingan antara sebelum pengontrolan dan sesudah pengontrolan.

Tabel 4.3.
Hasil Pengujian Kecepatan Motor Sebelum Dikontrol

NO	Sett Point (Rpm)	U – Ref (Volt)	Putaran Motor (Rpm)		
			Display		Tacho
			Terendah	Tertinggi	
1	1000	11,29	970	980	978
2	1100	12,09	1060	1070	1071
3	1200	13,11	1180	1190	1189
4	1300	14,06	1280	1290	1189
5	1400	14,99	1380	1390	1387
6	1500	16,04	1400	1410	1406
7	1600	16,70	1570	1580	1579
8	1700	17,70	1670	1680	1686
9	1800	18,48	1700	1710	1692
10	1900	19,29	1790	1800	1780
11	2000	20,21	1890	1900	1875
12	2100	20,95	1950	1960	1958
13	2200	21,95	2040	2050	2048
14	2300	22,93	2320	2330	2331
15	2400	23,75	2380	2390	2393
16	2500	24,54	2460	2470	2458



Gambar 4.3.
Data sebelum pengontrolan
set. point 1000rpm



Gambar 4.4.
Data sebelum pengontrolan
set. point 2500rpm

Tabel 4.4
Hasil Pengujian Kecepatan Motor Setelah Dikontrol

NO	Sett Point (Rpm)	U Ref (Volt)	Putaran Motor (Rpm)		
			Display		Tacho
			Terendah	tertinggi	
1	1000	9,6	1010	1020	1008
2	1100	10,3	1110	1120	1108
3	1200	11,5	1210	1220	1209
4	1300	12,2	1310	1320	1310
5	1400	12,9	1410	1420	1410
6	1500	13,6	1510	1520	1507
7	1600	14,2	1610	1620	1605
8	1700	15,1	1710	1720	1704
9	1800	16,7	1810	1820	1810
10	1900	17,8	1910	1920	1910

11	2000	18,5	2010	2020	2010
12	2100	19,8	2110	2120	2111
13	2200	20,5	2210	2220	2200
14	2300	22,0	2310	2320	2307
15	2400	22,6	2410	2420	2406
16	2500	23,5	2510	2520	2501



Gambar 4.5.

**Data sesudah pengontrolan
set. point 1000rpm**



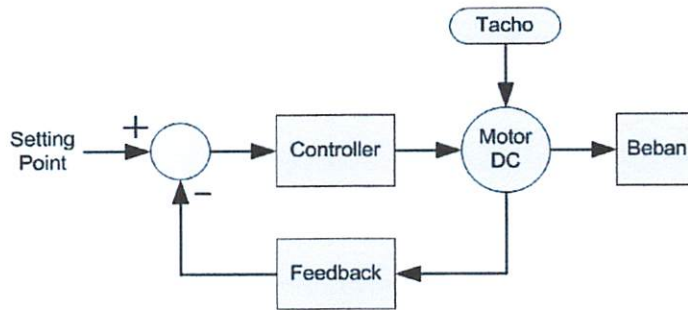
Gambar 4.6.

**Data sesudah pengontrolan
set. point 2500rpm**

Dari data pengujian diatas ternyata kondisi motor pada saat sebelum pengontrolan sangat berbeda dengan setelah menggunakan pengontrolan. Jika motor tersebut rusak maka tidak dapat di kontrol lagi atau bisa saja di kontrol akan tetapi tidak sesuai lagi dengan yang kita harapkan.

4.4.2. Pengujian kecepatan motor gurinda dengan PID

Tujuan melakukan pengujian ini adalah untuk mengetahui berapa besar perubahan kecepatan motor saat motor di beri beban.



Gambar 4.3. Blok Pengujian Motor

Hasil pengujian menunjukkan bahwa ketika kecepatan diberi setting 1000 rpm, kecepatan motor mencapai 1010 rpm dan jika diberi beban gesek 50mA maka kecepatan motor akan bertahan hingga 1000 rpm kecuali pada saat diberi beban sampai mencapai arus 1A maka kecepatan motor akan turun drastis. Sehingga untuk mencapai kecepatan sesuai dengan setting point akan melambat. Pada perancangan putaran motor DC untuk mesin gurinda dibatasi sampai beban gesek dengan arus 1A.

Untuk mendapatkan data Error dapat diperoleh dengan menggunakan rumus sebagai berikut :

$$Error = \frac{Put.tertinggi - set.point}{Set.point} \times 100\%$$

Hasil pengujian motor dengan menggunakan pengontrolan menunjukkan bahwa jika kecepatan putaran gurinda dengan setting point kecepatan 1000 rpm diberi beban gesek hingga arus motor mencapai 300mA, kecepatan motor sesuai dengan set.point yang kita masukan yaitu 1000 rpm. Kecuali pada saat dibebani dengan gesekan yang mencapai arus motor 1Ampere maka kecepatan motor akan turun drastis error. Hal ini menunjukkan bahwa kestabilan putaran motor DC

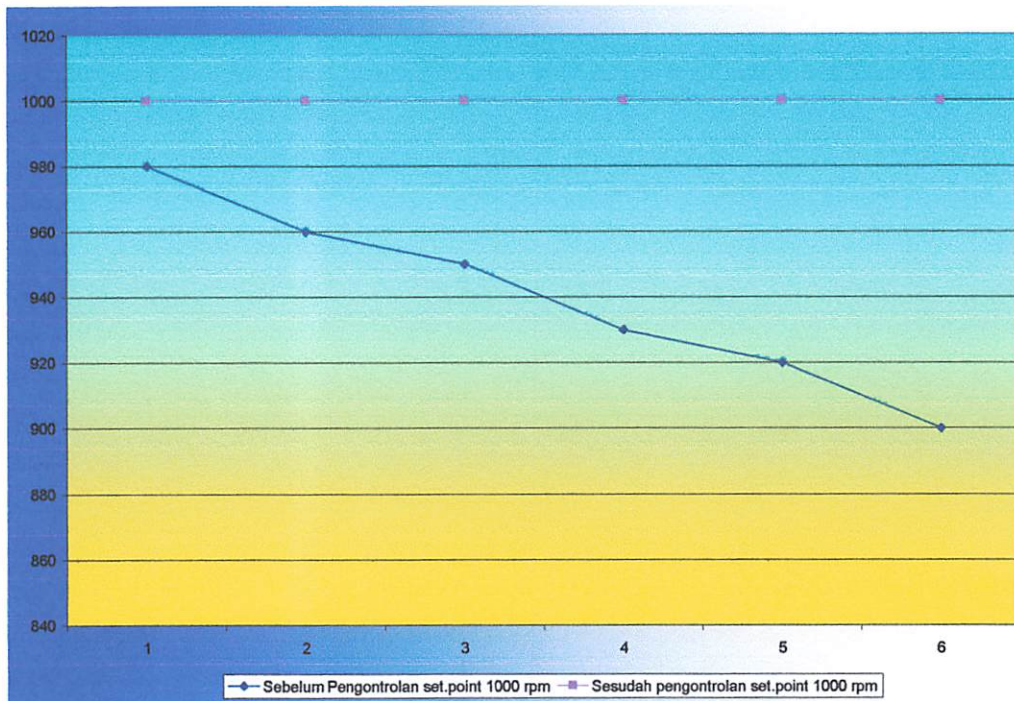
pada saat terbebani hanya mencapai arus motor dibawah 1 Ampere, jika arus motor mencapai 1 Ampere atau lebih maka dianggap motor over load.

4.4.3. Hubungan antar mekanik saat Gurinda terbebani :

Tabel 4.4. menunjukkan bahwa pada saat motor gurinda terbebani hingga 300mA maka putaran motor DC akan menyesuaikan kecepatan dengan setting point.yang kita masukan Ketika motor pada kondisi setting point kecepatan maksimal rpm 2500, putaran motor pada display menunjukkan 2510 rpm sampai 2520 rpm. Akan tetapi jika beban bertambah hingga arus motor mencapai 1Ampere maka kecepatan motor DC akan turun drastis (0rpm). Pada pengujian putaran motor DC ini di mulai dengan penambahan arus 50mA pada Imotor. Dimana arus motor pada saat tanpa beban pada seting point 1000 rpm mencapai 141 mA sedangkan pada saat seting poit maximal 2500 rpm arus motor tanpa beban mencapai 170 mA. Berikut ini adalah tabel hail pengujian pada seting point terendah 1000 rpm sampai pada seting point tertinggi 2500 rpm baik sebelum menggunakan pengontrolan maupun sesudah menggunakan pengontrolan.

Tabel. 4.5.
Hasil Pengujian Motor Saat Terbebani Gesekan Pada Batu Gurinda Setting Point 1000 Rpm I = 141mA

No	I motor (mA)	Set.point (rpm)	Putaran Gurinda (Rpm)		
			Display Sebelum Pengontrolan (rpm)	Display Sesudah pengontrolan (rpm)	Error (%)
1	191	1000	980	1000	0
2	241	1000	960	1000	0
3	291	1000	950	1000	0
4	341	1000	930	1000	0
5	391	1000	920	1000	0
6	441	1000	900	1000	0



Graik. 4.1. Motor Saat Terbebani Gesekan Pada Batu Gurinda Setting Point 1000 Rpm I = 141mA

Untuk mendapatkan data Error pada saat setelah dikontrol dengan set. point terendah 1000 rpm dapat diperoleh dengan menggunakan rumus sebagai berikut :

$$Error = \frac{Set.point - put.tertinggi}{Set.point} \times 100\%$$

$$Error \text{ pada saat Imotor } 191mA = \frac{1000 - 1000}{1000} \times 100\% = 0 \%$$

$$Error \text{ pada saat Imotor } 241mA = \frac{1000 - 1000}{1000} \times 100\% = 0 \%$$

$$Error \text{ pada saat Imotor } 291mA = \frac{1000 - 1000}{1000} \times 100\% = 0 \%$$

$$Error \text{ pada saat Imotor } 341mA = \frac{1000 - 1000}{1000} \times 100\% = 0 \%$$

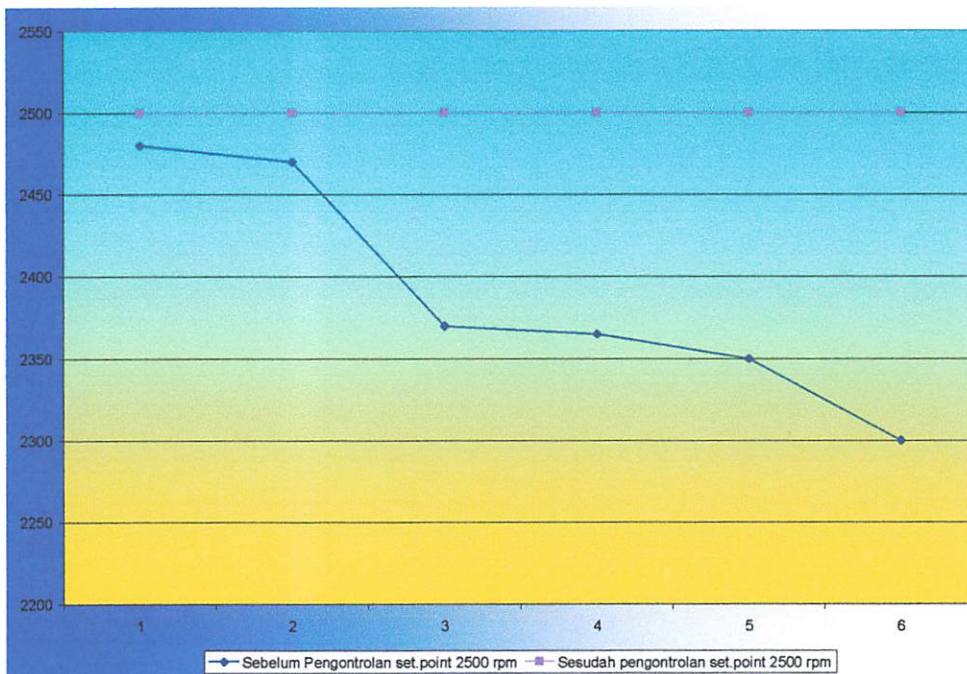
$$Error \text{ pada saat Imotor } 391mA = \frac{1000 - 1000}{1000} \times 100\% = 0 \%$$

$$Error \text{ pada saat Imotor } 441mA = \frac{1000 - 1000}{1000} \times 100\% = 0 \%$$

Dari hasil analisa data pada tabel diatas, maka dapat di simpulkan bahwa error pada tiap – tiap tingkatan penambahan 50mA pada setting point 1000 Rpm rata – rata 0 %. Maka dapat dikatakan bahwa putaran motor sesudah pengontrolan sama dengan set.point yang kita masukan.

Tabel. 4.6.
Hasil Pengujian Motor Saat Terbebani Gesekan Pada Batu Gurinda Setting Point 2500 Rpm I = 170mA

No	Imotor (mA)	Set.point (rpm)	Putaran Gurinda (Rpm)		
			Display Sebelum Pengontrolan (rpm)	Display Sesudah pengontrolan (rpm)	Error (%)
1	220	2500	2480	2500	0
2	270	2500	2470	2500	0
3	320	2500	2370	2500	0
4	370	2500	2365	2500	0
5	420	2500	2350	2500	0
6	470	2500	2300	2500	0



Grafik 4.2. Motor Saat Terbebani Gesekan Pada Batu Gurinda Setting Point 2500 Rpm I = 170mA

Untuk mendapatkan data Error pada saat setelah dikontrol dengan set. point tertinggi 2500 rpm dapat diperoleh dengan menggunakan rumus sebagai berikut :

$$\text{Error} = \frac{\text{Set.point} - \text{put.tertinggi}}{\text{Set.po int}} \times 100\%$$

$$\text{Error pada saat Imotor 220mA} = \frac{2500 - 2500}{2500} \times 100\% = 0 \%$$

$$\text{Error pada saat Imotor 270mA} = \frac{2500 - 2500}{2500} \times 100\% = 0 \%$$

$$\text{Error pada saat Imotor 320mA} = \frac{2500 - 2500}{2500} \times 100\% = 0 \%$$

$$\text{Error pada saat Imotor 370mA} = \frac{2500 - 2500}{2500} \times 100\% = 0 \%$$

$$\text{Error pada saat Imotor 420mA} = \frac{2500 - 2500}{2500} \times 100\% = 0 \%$$

$$\text{Error pada saat Imotor 470mA} = \frac{2500 - 2500}{2500} \times 100\% = 0 \%$$

Dari hasil analisa data pada tabel diatas, maka dapat di simpulkan bahwa error pada tiap – tiap tingkatan penambahan beban 50mA pada setting point 2500 rpm 0% . Putaran pada saat menggunakan pengontrolan motor akan berputar sesuai dengan seting point yang kita masukan yaitu 2500 rpm. Maka dapat disimpulkan bahwa selisih putaran motor setelah pengontrolan berbeda dengan sebelum menggunakan pengontrolan. Putaran motor DC akan mencapai putaran error 100% apa bila diberi arus beban mencapai 1A (1000mA). Yang dimaksud dengan putaran error adalah motor tidak sanggup berputar pada saat pembebanan 1A.

BAB V

PENUTUP

Bab ini berisi kesimpulan dan saran dari keseluruhan perancangan dan isi laporan pada pembahasan sebelumnya.

5.1 Kesimpulan

Dari hasil perancangan dan pengujian dapat diambil beberapa kesimpulan sebagaimana berikut:

1. Ketika kecepatan motor berputar, perbandingan pengukuran pada *software* dibandingkan dengan pengukuran memakai tachometer dihasilkan error yang fatal. Error putaran motor DC dari hasil analisa pada saat pembebanan sesudah di kontrol 0% yaitu sesuai dengan set.point yang kita masukan.
2. Pada saat sebelum pengontrolan dengan set. point sebesar 1000 rpm pada display menunjukkan 930 – 940 rpm sedangkan pada tacho menunjukkan putaran motor 935 rpm, sedangkan setelah menggunakan pengontrolan pada display menunjukkan 1010 -1020 rpm dan pada tacho 1008 rpm.
3. Pada percobaan tanpa menggunakan pengontrolan putaran motor dapat selalu berubah – ubah tidak selalu sama. Pada display dengan set point 1000 rpm putaran motor bisa mencapai 980 rpm bahkan bisa mencapai 930 rpm. Sedangkan pada saat menggunakan pengontrolan motor akan slalu konstan 1000 rpm pada display saat set point 1000 rpm.
4. Pada saat set point 1000 rpm tampilan pada display akan menunjukkan 1010 – 1020 rpm. tampilan pada display motor tidak dapat menunjukkan putaran

yang konstan dikarenakan proses PID. Dimana PID akan menambah kecepatan apa bila putaran motor kurang dari set point yang kita masukan, begitu juga PID akan mengurangi putaran pada saat putaran motor putaran motor lebih dari set point yang kita masukan. Jadi kita dapat melakukan perbandingan putaran motor dengan menggunakan tachometer sebagai referensi putaran motor.

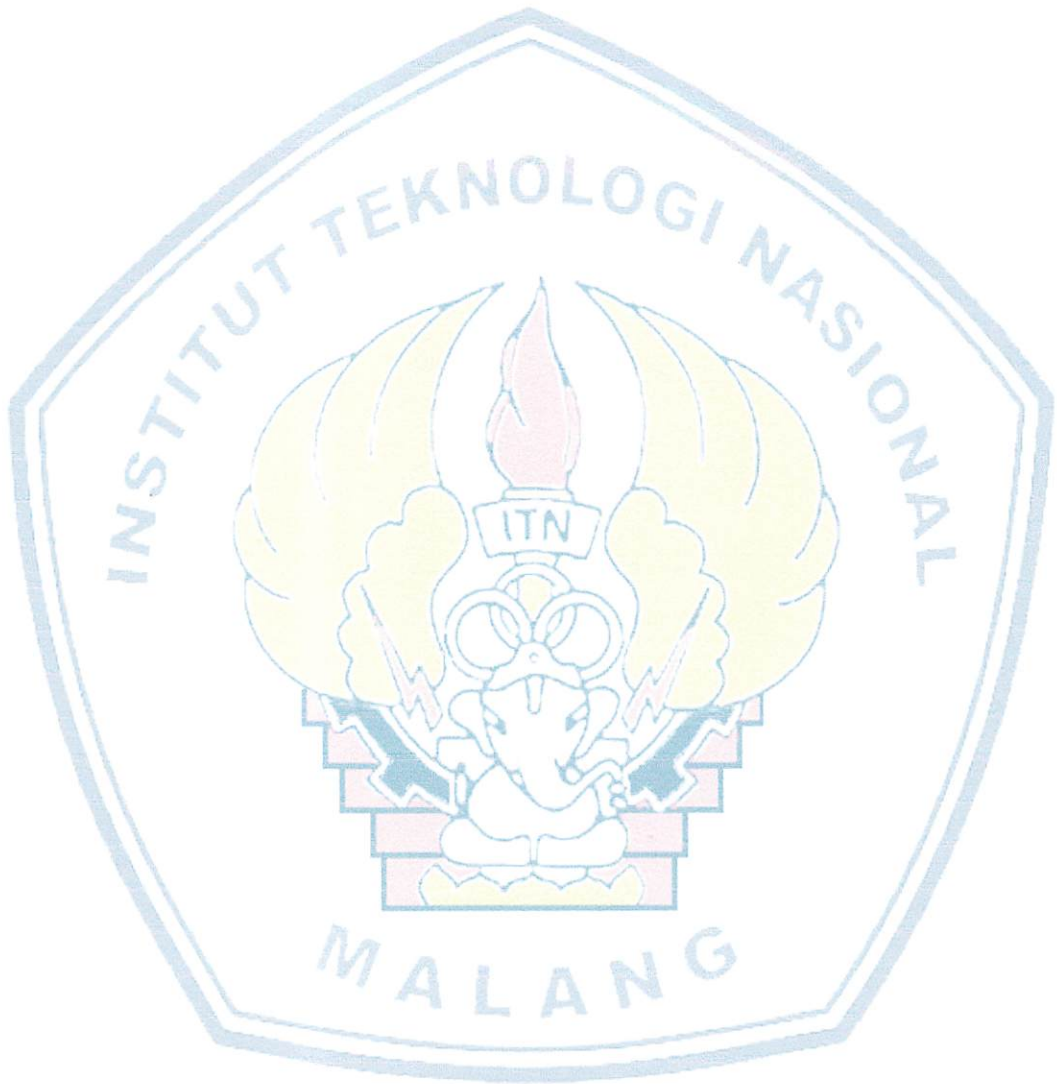
5. Arus beban adalah arus yang dipengaruhi oleh gesekan benda pada batu gurinda yang nantinya akan mempengaruhi torque motor. Sehingga terjadi perubahan torque yang akan mempengaruhi kecepatan dan arus motor tersebut. Pembacaan perubahan arus beban dimaksudkan agar tidak terjadi over load yang dapat mengakibatkan kerusakan pada motor.

5.2 Saran

Dengan melihat hasil yang telah dicapai dalam perancangan dan pembuatan alat serta kesimpulan yang ada, untuk pengembangan lebih lanjut disarankan:

1. Untuk pengembangan alat selanjutnya, trainer dapat digunakan untuk motor-motor besar atau tidak hanya motor DC tapi juga untuk motor AC.
2. Untuk pengembangan alat pada segi kecepatan, kecepatan putaran motor dapat mencapai diatas 1000 rpm atau bahkan mencapai 5000 rpm.
3. Pengendalian motor DC tidak hanya untuk dunia industri, tapi dapat juga untuk aplikasi umum pada rumah tangga atau home industri.

PROGRAM



Listning Program BASCOM

```
Config Timer0 = Timer , Gate = Internal , Mode = 1
Config Timer1 = Counter , Gate = Internal , Mode = 1
```

```
Dim Keypad_in As Byte
Dim X(3) As Byte
Dim Digit As Byte
Dim Number As Byte
Dim Enter As Byte
Dim Rst As Byte
```

```
Dim Set_pnt As Integer , Kp As Integer , Ki As Integer , Kd As Integer , Var As
Integer
Dim Error As Integer
Dim Acc_error As Long , Intgrl_term As Long
Dim Prev_error As Integer , Error_diff As Long , Derv_term As Long
Dim Sum As Long , Control As Long
Dim Pulse As Word
Dim Pwm As Byte
```

```
Const Upper_limit = 10000
Const Lower_limit = -10000
```

```
Declare Sub Keypad(number As Byte , Enter As Byte)
Declare Sub Inp_var(var As Integer)
```

```
'MAIN PROGRAM
```

```
Restart:
Counter1 = 0
Start Counter1
Wait 1
Pulse = Counter1
Pulse = Pulse / 116

Out Portc , &H00
Do
  Keypad_in = Inp(portc)
```

```
Keypad_in = Keypad_in And &H07
Loop Until Keypad_in <> &H07
```

```
Wait 1
```

```
Call Inp_var(var)
Set_pnt = Var
```

```
Call Inp_var(var)
Kp = Var
Ki = Var
Ki = Ki / 20
```

```
'Ki = Ki * T = Ki * 0.05 = Ki / 20
```

```
Call Inp_var(var)
Kd = Var
Kd = Kd * 20
```

```
'Kd = Kd / T = Kd / 0.05 = Kd * 20
```

```
Prev_error = 0
Acc_error = 0
```

```
Enable Interrupts
Enable Timer0
```

```
Counter0 = 19455
Counter1 = 0
Start Timer0
Start Counter1
```

```
On Timer0 Pid Nosave
```

```
Out Portc , &H00
Do
  If Rst = 1 Then
    Rst = 0
  Exit Do
End If
Loop
```

```
Goto Restart
```

'INPUT VARIABLE ROUTINE

Sub Inp_var(var As Integer)

Digit = 0

Enter = 0

Do

Call Keypad(number , Enter)

If Enter = 1 Then

Exit Do

End If

Digit = Digit + 1

X(digit) = Number

Waitms 200

Loop Until Digit = 3

Var = X(digit)

Digit = Digit - 1

If Digit > 0 Then

X(digit) = X(digit) * 10

Var = Var + X(digit)

Digit = Digit - 1

End If

If Digit > 0 Then

X(digit) = X(digit) * 100

Var = Var + X(digit)

End If

Waitms 100

End Sub

' KEYPAD ROUTINE

Sub Keypad(number As Byte , Enter As Byte)

```

Do
  Out Portc , &HE0
  Keypad_in = Inp(portc)
  Keypad_in = Keypad_in And &H07
  If Keypad_in = &H06 Then
    Lcd 1
    Number = 1
    Exit Do
  ElseIf Keypad_in = &H05 Then
    Lcd 2
    Number = 2
    Exit Do
  ElseIf Keypad_in = &H03 Then
    Lcd 3
    Number = 3
    Exit Do
  End If
  Out Portc , &HD0
  Keypad_in = Inp(portc)
  Keypad_in = Keypad_in And &H07
  If Keypad_in = &H06 Then
    Lcd 4
    Number = 4
    Exit Do
  ElseIf Keypad_in = &H05 Then
    Lcd 5
    Number = 5
    Exit Do
  ElseIf Keypad_in = &H03 Then
    Lcd 6
    Number = 6
    Exit Do
  End If
  Out Portc , &HB0
  Keypad_in = Inp(portc)
  Keypad_in = Keypad_in And &H07
  If Keypad_in = &H06 Then
    Lcd 7
    Number = 7
    Exit Do
  ElseIf Keypad_in = &H05 Then
    Lcd 8
    Number = 8

```

```
Exit Do
Elseif Keypad_in = &H03 Then
  Lcd 9
  Number = 9
  Exit Do
End If
Out Portc , &H70
Keypad_in = Inp(portc)
Keypad_in = Keypad_in And &H07
If Keypad_in = &H06 Then
  Enter = 1
  Exit Do
Elseif Keypad_in = &H05 Then
  Lcd 0
  Number = 0
  Exit Do
Elseif Keypad_in = &H03 Then
  Enter = 1
  Exit Do
End If
Loop Until Keypad_in <> &H07
End Sub
```

'PID ROUTINE

Pid:

```
Pulse = Counter1
Counter0 = 19455
Counter1 = 0
Start Timer0
Start Counter1
```

```
Pulse = Pulse * 20
Pulse = Pulse / 116
```

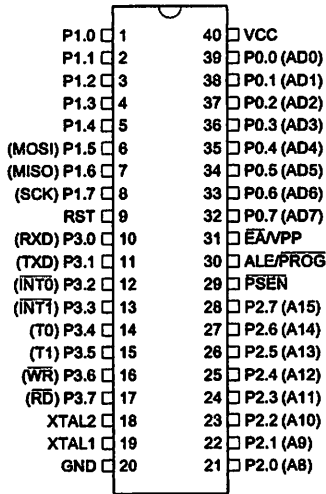
```
Error = Set_pnt - Pulse
```

```
If Error >= -1 And Error <= 1 Then
```

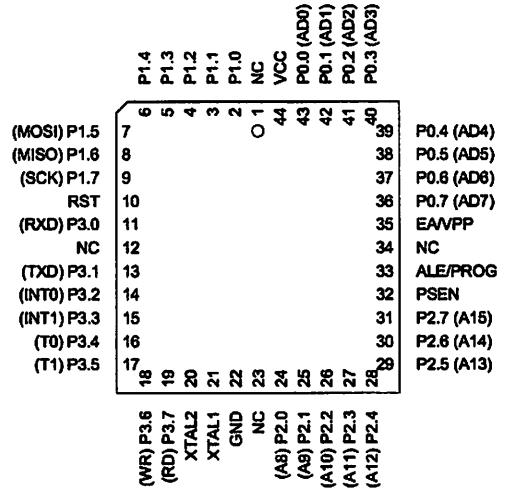



Configurations

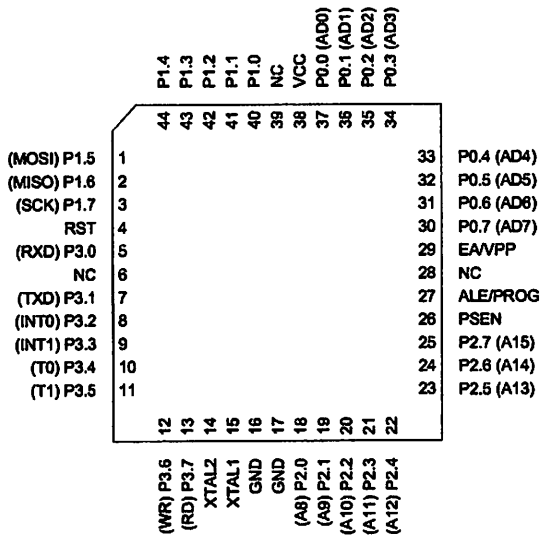
PDIP



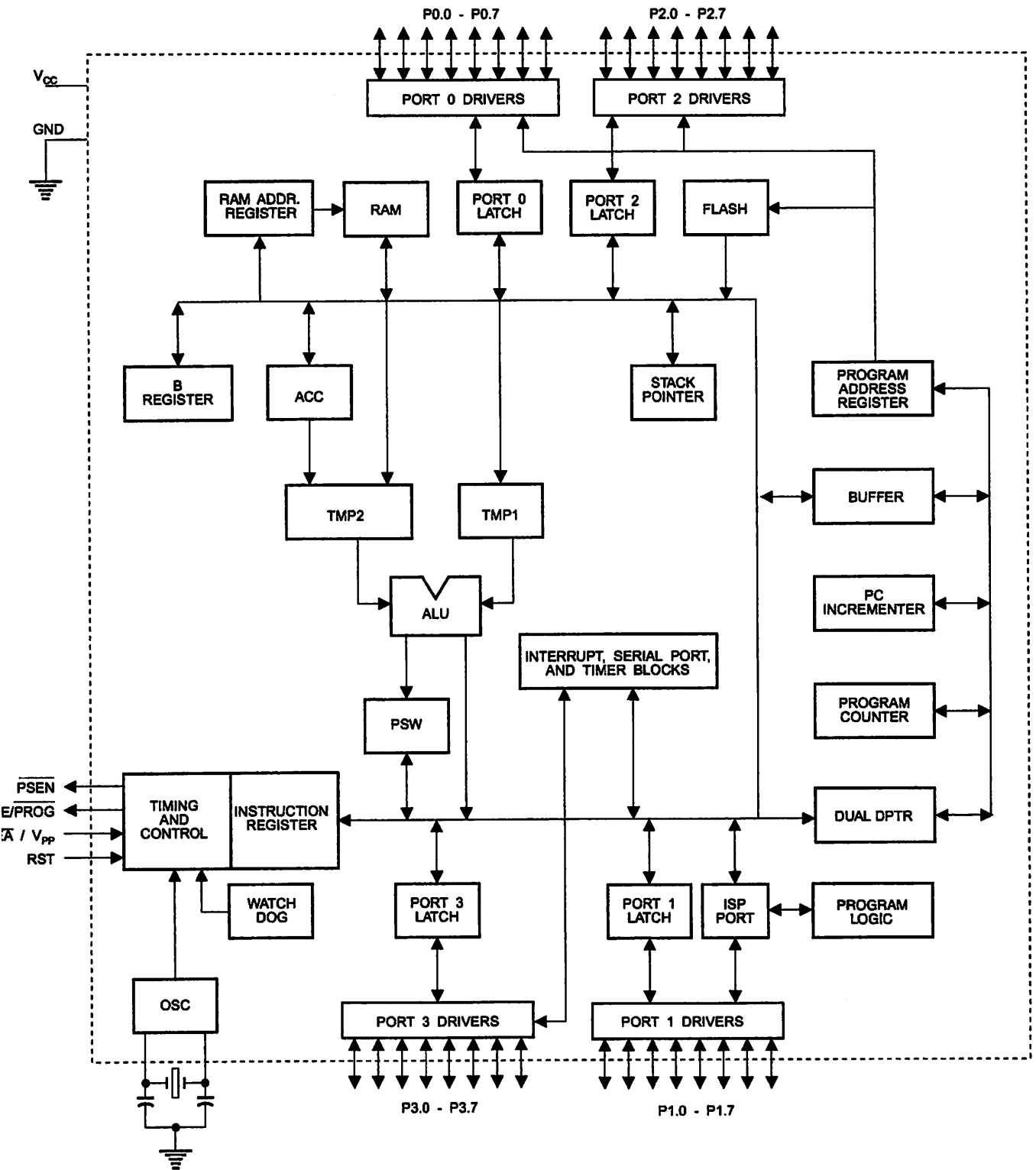
PLCC



TQFP



Block Diagram





Description

C

Supply voltage.

D

Ground.

Port 0

Port 0 is an 8-bit open drain bidirectional I/O port. As an output port, each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 can also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode, P0 has internal pull-ups.

Port 0 also receives the code bytes during Flash programming and outputs the code bytes during program verification. **External pull-ups are required during program verification.**

Port 1

Port 1 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I_{IL}) because of the internal pull-ups.

Port 1 also receives the low-order address bytes during Flash programming and verification.

Port Pin	Alternate Functions
P1.5	MOSI (used for In-System Programming)
P1.6	MISO (used for In-System Programming)
P1.7	SCK (used for In-System Programming)

Port 2

Port 2 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (I_{IL}) because of the internal pull-ups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application, Port 2 uses strong internal pull-ups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

Port 3

Port 3 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pull-ups.

Port 3 receives some control signals for Flash programming and verification.

Port 3 also serves the functions of various special features of the AT89S51, as shown in the following table.

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{\text{INT0}}$ (external interrupt 0)
P3.3	$\overline{\text{INT1}}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	$\overline{\text{WR}}$ (external data memory write strobe)
P3.7	$\overline{\text{RD}}$ (external data memory read strobe)

RESET
Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device. This pin drives High for 98 oscillator periods after the Watchdog times out. The DISRTO bit in SFR AUXR (address 8EH) can be used to disable this feature. In the default state of bit DISRTO, the RESET HIGH out feature is enabled.

ALE/PROG
Address Latch Enable (ALE) is an output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input (**PROG**) during Flash programming.

In normal operation, ALE is emitted at a constant rate of 1/6 the oscillator frequency and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external data memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

PSEN
Program Store Enable ($\overline{\text{PSEN}}$) is the read strobe to external program memory.

When the AT89S51 is executing code from external program memory, $\overline{\text{PSEN}}$ is activated twice each machine cycle, except that two $\overline{\text{PSEN}}$ activations are skipped during each access to external data memory.

VPP
External Access Enable. $\overline{\text{EA}}$ must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed, $\overline{\text{EA}}$ will be internally latched on reset.

$\overline{\text{EA}}$ should be strapped to V_{CC} for internal program executions.

This pin also receives the 12-volt programming enable voltage (V_{PP}) during Flash programming.

AL1
Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

AL2
Output from the inverting oscillator amplifier





Special Function Registers

A map of the on-chip memory area called the Special Function Register (SFR) space is shown in Table 1.

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return random data, and write accesses will have an indeterminate effect.

Table 1. AT89S51 SFR Map and Reset Values

F8H								0FFH
F0H	B 00000000							0F7H
E8H								0EFH
E0H	ACC 00000000							0E7H
D8H								0DFH
D0H	PSW 00000000							0D7H
C8H								0CFH
C0H								0C7H
B8H	IP XX000000							0BFH
B0H	P3 11111111							0B7H
A8H	IE 0X000000							0AFH
A0H	P2 11111111		AUXR1 XXXXXXXX0				WDTRST XXXXXXXXX	0A7H
98H	SCON 00000000	SBUF XXXXXXXXX						9FH
90H	P1 11111111							97H
88H	TCON 00000000	TMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TH1 00000000	AUXR XXX00XX0	8FH
80H	P0 11111111	SP 00000111	DP0L 00000000	DP0H 00000000	DP1L 00000000	DP1H 00000000	PCON 0XX00000	87H

User software should not write 1s to these unlisted locations, since they may be used in future products to invoke new features. In that case, the reset or inactive values of the new bits will always be 0.

Interrupt Registers: The individual interrupt enable bits are in the IE register. Two priorities can be set for each of the five interrupt sources in the IP register.

Table 2. AUXR: Auxiliary Register

AUXR	Address = 8EH							Reset Value = XXX00XX0B
Not Bit Addressable	-	-	-	WDIDLE	DISRTO	-	-	DISALE
Bit	7	6	5	4	3	2	1	0
-	Reserved for future expansion							
DISALE	Disable/Enable ALE							
	DISALE							
	Operating Mode							
	0	ALE is emitted at a constant rate of 1/6 the oscillator frequency						
	1	ALE is active only during a MOVX or MOVC instruction						
DISRTO	Disable/Enable Reset out							
	DISRTO							
	0	Reset pin is driven High after WDT times out						
	1	Reset pin is input only						
WDIDLE	Disable/Enable WDT in IDLE mode							
	WDIDLE							
	0	WDT continues to count in IDLE mode						
	1	WDT halts counting in IDLE mode						

Dual Data Pointer Registers: To facilitate accessing both internal and external data memory, two banks of 16-bit Data Pointer Registers are provided: DP0 at SFR address locations 82H-83H and DP1 at 84H-85H. Bit DPS = 0 in SFR AUXR1 selects DP0 and DPS = 1 selects DP1. The user should always initialize the DPS bit to the appropriate value before accessing the respective Data Pointer Register.





Power Off Flag: The Power Off Flag (POF) is located at bit 4 (PCON.4) in the PCON SFR. POF is set to "1" during power up. It can be set and rest under software control and is not affected by reset.

Table 3. AUXR1: Auxiliary Register 1

AUXR1							
Address = A2H							
Reset Value = XXXXXXX0B							
Not Bit Addressable							
	-	-	-	-	-	-	DPS
Bit	7	6	5	4	3	2	1
-	Reserved for future expansion						
DPS	Data Pointer Register Select						
	DPS						
	0	Selects DPTR Registers DP0L, DP0H					
	1	Selects DPTR Registers DP1L, DP1H					

Memory Organization

MCS-51 devices have a separate address space for Program and Data Memory. Up to 64K bytes each of external Program and Data Memory can be addressed.

Program Memory

If the \overline{EA} pin is connected to GND, all program fetches are directed to external memory.

On the AT89S51, if \overline{EA} is connected to V_{CC} , program fetches to addresses 0000H through FFFH are directed to internal memory and fetches to addresses 1000H through FFFFH are directed to external memory.

Data Memory

The AT89S51 implements 128 bytes of on-chip RAM. The 128 bytes are accessible via direct and indirect addressing modes. Stack operations are examples of indirect addressing, so the 128 bytes of data RAM are available as stack space.

Watchdog Timer (enabled with reset-out)

The WDT is intended as a recovery method in situations where the CPU may be subjected to software upsets. The WDT consists of a 14-bit counter and the Watchdog Timer Reset (WDTRST) SFR. The WDT is defaulted to disable from exiting reset. To enable the WDT, a user must write 01EH and 0E1H in sequence to the WDTRST register (SFR location 0A6H). When the WDT is enabled, it will increment every machine cycle while the oscillator is running. The WDT timeout period is dependent on the external clock frequency. There is no way to disable the WDT except through reset (either hardware reset or WDT overflow reset). When WDT overflows, it will drive an output RESET HIGH pulse at the RST pin.

Using the WDT

To enable the WDT, a user must write 01EH and 0E1H in sequence to the WDTRST register (SFR location 0A6H). When the WDT is enabled, the user needs to service it by writing 01EH and 0E1H to WDTRST to avoid a WDT overflow. The 14-bit counter overflows when it reaches 16383 (3FFFH), and this will reset the device. When the WDT is enabled, it will increment every machine cycle while the oscillator is running. This means the user must reset the WDT at least every 16383 machine cycles. To reset the WDT the user must write 01EH and 0E1H to WDTRST. WDTRST is a write-only register. The WDT counter cannot be read or written. When WDT overflows, it will generate an output RESET pulse at the RST pin. The RESET pulse duration is $98 \times TOSC$, where $TOSC = 1/FOSC$. To make the best use of the WDT, it

AT89S51

should be serviced in those sections of code that will periodically be executed within the time required to prevent a WDT reset.

WDT During Power-down and Idle

In Power-down mode the oscillator stops, which means the WDT also stops. While in Power-down mode, the user does not need to service the WDT. There are two methods of exiting Power-down mode: by a hardware reset or via a level-activated external interrupt, which is enabled prior to entering Power-down mode. When Power-down is exited with hardware reset, servicing the WDT should occur as it normally does whenever the AT89S51 is reset. Exiting Power-down with an interrupt is significantly different. The interrupt is held low long enough for the oscillator to stabilize. When the interrupt is brought high, the interrupt is serviced. To prevent the WDT from resetting the device while the interrupt pin is held low, the WDT is not started until the interrupt is pulled high. It is suggested that the WDT be reset during the interrupt service for the interrupt used to exit Power-down mode.

To ensure that the WDT does not overflow within a few states of exiting Power-down, it is best to reset the WDT just before entering Power-down mode.

Before going into the IDLE mode, the WDIDLE bit in SFR AUXR is used to determine whether the WDT continues to count if enabled. The WDT keeps counting during IDLE (WDIDLE bit = 0) as the default state. To prevent the WDT from resetting the AT89S51 while in IDLE mode, the user should always set up a timer that will periodically exit IDLE, service the WDT, and reenter IDLE mode.

With WDIDLE bit enabled, the WDT will stop to count in IDLE mode and resumes the count upon exit from IDLE.

UART

The UART in the AT89S51 operates the same way as the UART in the AT89C51. For further information on the UART operation, refer to the ATMEL Web site (<http://www.atmel.com>). From the home page, select 'Products', then '8051-Architecture Flash Microcontroller', then 'Product Overview'.

Timer 0 and 1

Timer 0 and Timer 1 in the AT89S51 operate the same way as Timer 0 and Timer 1 in the AT89C51. For further information on the timers' operation, refer to the ATMEL Web site (<http://www.atmel.com>). From the home page, select 'Products', then '8051-Architecture Flash Microcontroller', then 'Product Overview'.

Interrupts

The AT89S51 has a total of five interrupt vectors: two external interrupts ($\overline{INT0}$ and $\overline{INT1}$), two timer interrupts (Timers 0 and 1), and the serial port interrupt. These interrupts are all shown in Figure 1.

Each of these interrupt sources can be individually enabled or disabled by setting or clearing a bit in Special Function Register IE. IE also contains a global disable bit, EA, which disables all interrupts at once.

Note that Table 4 shows that bit position IE.6 is unimplemented. In the AT89S51, bit position IE.5 is also unimplemented. User software should not write 1s to these bit positions, since they may be used in future AT89 products.

The Timer 0 and Timer 1 flags, TF0 and TF1, are set at S5P2 of the cycle in which the timers overflow. The values are then polled by the circuitry in the next cycle



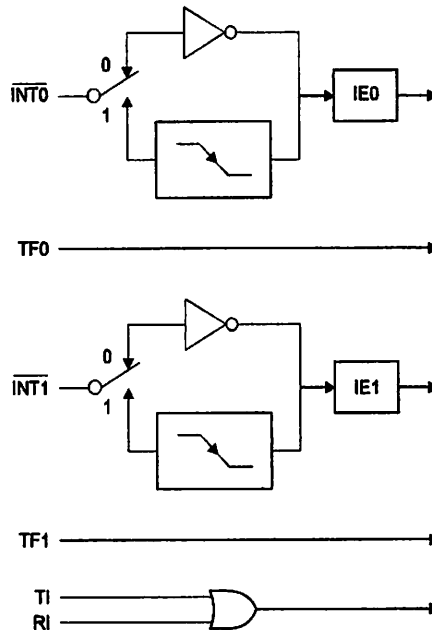
Table 4. Interrupt Enable (IE) Register

	(MSB)				(LSB)		
	EA	-	-	ES	ET1	EX1	ET0 EX0
Enable Bit = 1 enables the interrupt. Enable Bit = 0 disables the interrupt.							

Symbol	Position	Function
EA	IE.7	Disables all interrupts. If EA = 0, no interrupt is acknowledged. If EA = 1, each interrupt source is individually enabled or disabled by setting or clearing its enable bit.
-	IE.6	Reserved
-	IE.5	Reserved
ES	IE.4	Serial Port interrupt enable bit
ET1	IE.3	Timer 1 interrupt enable bit
EX1	IE.2	External interrupt 1 enable bit
ET0	IE.1	Timer 0 interrupt enable bit
EX0	IE.0	External interrupt 0 enable bit

User software should never write 1s to reserved bits, because they may be used in future AT89 products.

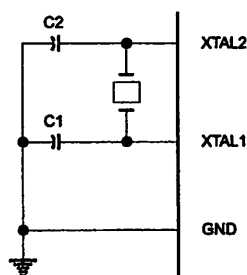
Figure 1. Interrupt Sources



Oscillator Characteristics

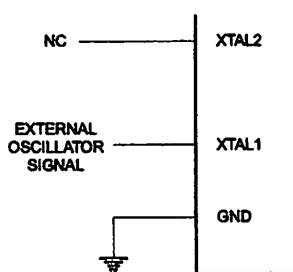
XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier that can be configured for use as an on-chip oscillator, as shown in Figure 2. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven, as shown in Figure 3. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

Figure 2. Oscillator Connections



Note: C1, C2 = 30 pF ± 10 pF for Crystals = 40 pF ± 10 pF for Ceramic Resonators

Figure 3. External Clock Drive Configuration



Idle Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special function registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

Note that when idle mode is terminated by a hardware reset, the device normally resumes program execution from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when idle mode is terminated by a reset, the instruction following the one that invokes idle mode should not write to a port pin or to external memory.

Power-down Mode

In the Power-down mode, the oscillator is stopped, and the instruction that invokes Power-down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the Power-down mode is terminated. Exit from Power-down mode can be initiated either by a hardware reset or by activation of an enabled external interrupt into $\overline{INT0}$ or $\overline{INT1}$. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before V_{CC} is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.





Table 5. Status of External Pins During Idle and Power-down Modes

Mode	Program Memory	ALE	PSEN	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power-down	Internal	0	0	Data	Data	Data	Data
Power-down	External	0	0	Float	Data	Data	Data

The AT89S51 has three lock bits that can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the following table.

Table 6. Lock Bit Protection Modes

Program Lock Bits				Protection Type
	LB1	LB2	LB3	
1	U	U	U	No program lock features
2	P	U	U	MOVC instructions executed from external program memory are disabled from fetching code bytes from internal memory, \overline{EA} is sampled and latched on reset, and further programming of the Flash memory is disabled
3	P	P	U	Same as mode 2, but verify is also disabled
4	P	P	P	Same as mode 3, but external execution is also disabled

When lock bit 1 is programmed, the logic level at the \overline{EA} pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random value and holds that value until reset is activated. The latched value of \overline{EA} must agree with the current logic level at that pin in order for the device to function properly.

The AT89S51 is shipped with the on-chip Flash memory array ready to be programmed. The programming interface needs a high-voltage (12-volt) program enable signal and is compatible with conventional third-party Flash or EPROM programmers.

The AT89S51 code memory array is programmed byte-by-byte.

Programming Algorithm: Before programming the AT89S51, the address, data, and control signals should be set up according to the Flash programming mode table and Figures 13 and 14. To program the AT89S51, take the following steps:

1. Input the desired memory location on the address lines.
2. Input the appropriate data byte on the data lines.
3. Activate the correct combination of control signals.
4. Raise \overline{EA}/V_{pp} to 12V.
5. Pulse ALE/PROG once to program a byte in the Flash array or the lock bits. The byte-write cycle is self-timed and typically takes no more than 50 μ s. Repeat steps 1 through 5, changing the address and data for the entire array or until the end of the object file is reached.

Data Polling: The AT89S51 features Data Polling to indicate the end of a byte write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written data on P0.7. Once the write cycle has been completed, true data is valid on all outputs, and the next cycle may begin. Data Polling may begin any time after a write cycle has been initiated.

Ready/Busy: The progress of byte programming can also be monitored by the RDY/ $\overline{\text{BSY}}$ output signal. P3.0 is pulled low after ALE goes high during programming to indicate $\overline{\text{BUSY}}$. P3.0 is pulled high again when programming is done to indicate READY.

Program Verify: If lock bits LB1 and LB2 have not been programmed, the programmed code data can be read back via the address and data lines for verification. The status of the individual lock bits can be verified directly by reading them back.

Reading the Signature Bytes: The signature bytes are read by the same procedure as a normal verification of locations 000H, 100H, and 200H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows.

(000H) = 1EH indicates manufactured by Atmel
 (100H) = 51H indicates 89S51
 (200H) = 06H

Chip Erase: In the parallel programming mode, a chip erase operation is initiated by using the proper combination of control signals and by pulsing ALE/ $\overline{\text{PROG}}$ low for a duration of 200 ns - 500 ns.

In the serial programming mode, a chip erase operation is initiated by issuing the Chip Erase instruction. In this mode, chip erase is self-timed and takes about 500 ms.

During chip erase, a serial read from any address location will return 00H at the data output.

Programming Flash – Serial Mode

The Code memory array can be programmed using the serial ISP interface while RST is pulled to V_{CC} . The serial interface consists of pins SCK, MOSI (input) and MISO (output). After RST is set high, the Programming Enable instruction needs to be executed first before other operations can be executed. Before a reprogramming sequence can occur, a Chip Erase operation is required.

The Chip Erase operation turns the content of every memory location in the Code array into FFH.

Either an external system clock can be supplied at pin XTAL1 or a crystal needs to be connected across pins XTAL1 and XTAL2. The maximum serial clock (SCK) frequency should be less than 1/16 of the crystal frequency. With a 33 MHz oscillator clock, the maximum SCK frequency is 2 MHz.

Serial Programming Algorithm

To program and verify the AT89S51 in the serial programming mode, the following sequence is recommended:

1. Power-up sequence:
 Apply power between VCC and GND pins.
 Set RST pin to "H".
 If a crystal is not connected across pins XTAL1 and XTAL2, apply a 3 MHz to 33 MHz clock to XTAL1 pin and wait for at least 10 milliseconds.
2. Enable serial programming by sending the Programming Enable serial instruction to pin MOSI/P1.5. The frequency of the shift clock supplied at pin SCK/P1.7 needs to be less than the CPU clock at XTAL1 divided by 16.
3. The Code array is programmed one byte at a time in either the Byte or Page mode. The write cycle is self-timed and typically takes less than 0.5 ms at 5V.
4. Any memory location can be verified by using the Read instruction that returns the content at the selected address at serial output MISO/P1.6.
5. At the end of a programming session, RST can be set low to commence normal device operation.





Power-off sequence (if needed):

Set XTAL1 to "L" (if crystal is not used).

Set RST to "L".

Turn V_{CC} power off.

Data Polling: The Data Polling feature is also available in the serial mode. In this mode, during a write cycle an attempted read of the last byte written will result in the complement of the MSB of the serial output byte on MISO.

The Instruction Set for Serial Programming follows a 4-byte protocol and is shown in Table 8 on page 18.

Serial Programming Instruction Set

Programming Interface – Parallel Mode

Every code byte in the Flash array can be programmed by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

Table 7. Flash Programming Modes

Mode	V _{CC}	RST	PSEN	ALE/ PROG	EA/ V _{PP}	P2.6	P2.7	P3.3	P3.6	P3.7	P0.7-0 Data	P2.3-0	P1.7-0
												Address	
Write Code Data	5V	H	L		12V	L	H	H	H	H	D _{IN}	A11-8	A7-0
Read Code Data	5V	H	L	H	H	L	L	L	H	H	D _{OUT}	A11-8	A7-0
Write Lock Bit 1	5V	H	L		12V	H	H	H	H	H	X	X	X
Write Lock Bit 2	5V	H	L		12V	H	H	H	L	L	X	X	X
Write Lock Bit 3	5V	H	L		12V	H	L	H	H	L	X	X	X
Read Lock Bits 2, 3	5V	H	L	H	H	H	H	L	H	L	P0.2, P0.3, P0.4	X	X
Chip Erase	5V	H	L		12V	H	L	H	L	L	X	X	X
Read Atmel ID	5V	H	L	H	H	L	L	L	L	L	1EH	0000	00H
Read Device ID	5V	H	L	H	H	L	L	L	L	L	51H	0001	00H
Read Device ID	5V	H	L	H	H	L	L	L	L	L	06H	0010	00H

- Notes:
1. Each **PROG** pulse is 200 ns - 500 ns for Chip Erase.
 2. Each **PROG** pulse is 200 ns - 500 ns for Write Code Data.
 3. Each **PROG** pulse is 200 ns - 500 ns for Write Lock Bits.
 4. RDY/BSY signal is output on P3.0 during programming.
 5. X = don't care.

Figure 4. Programming the Flash Memory (Parallel Mode)

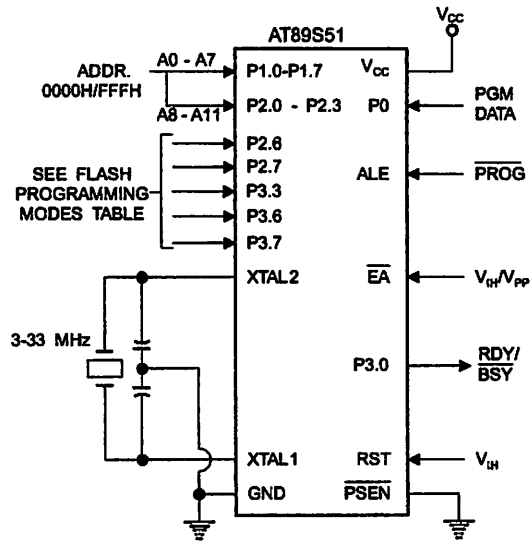
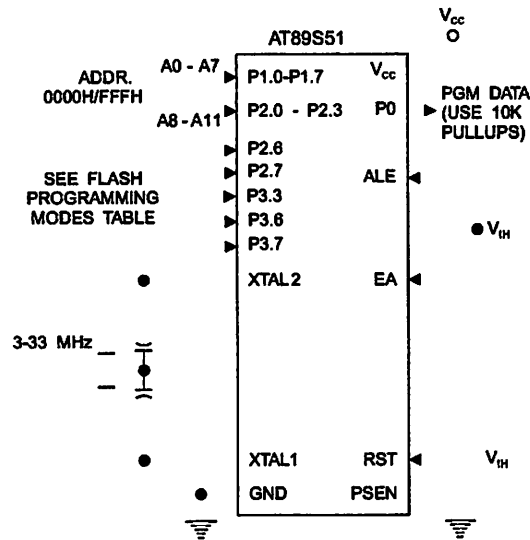


Figure 5. Verifying the Flash Memory (Parallel Mode)

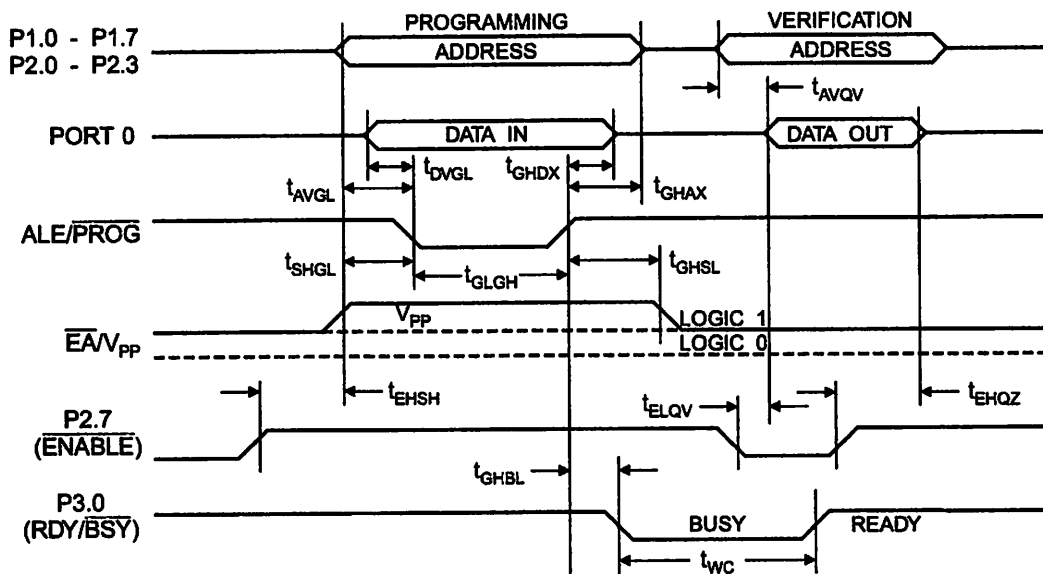


Flash Programming and Verification Characteristics (Parallel Mode)

20°C to 30°C, $V_{CC} = 4.5$ to $5.5V$

Symbol	Parameter	Min	Max	Units
V_{PP}	Programming Supply Voltage	11.5	12.5	V
I_{PP}	Programming Supply Current		10	mA
I_{CC}	V_{CC} Supply Current		30	mA
f_{CLCL}	Oscillator Frequency	3	33	MHz
t_{AVGL}	Address Setup to \overline{PROG} Low	$48t_{CLCL}$		
t_{GHAX}	Address Hold After \overline{PROG}	$48t_{CLCL}$		
t_{DVGL}	Data Setup to \overline{PROG} Low	$48t_{CLCL}$		
t_{GHDX}	Data Hold After \overline{PROG}	$48t_{CLCL}$		
t_{SHGL}	P2.7 (\overline{ENABLE}) High to V_{PP}	$48t_{CLCL}$		
t_{VPP}	V_{PP} Setup to \overline{PROG} Low	10		μs
t_{VPP}	V_{PP} Hold After \overline{PROG}	10		μs
t_{GH}	\overline{PROG} Width	0.2	1	μs
t_{AVQV}	Address to Data Valid		$48t_{CLCL}$	
t_{AVQV}	\overline{ENABLE} Low to Data Valid		$48t_{CLCL}$	
t_{EHQZ}	Data Float After \overline{ENABLE}	0	$48t_{CLCL}$	
t_{GHBL}	\overline{PROG} High to \overline{BUSY} Low		1.0	μs
t_{WC}	Byte Write Cycle Time		50	μs

Figure 6. Flash Programming and Verification Waveforms – Parallel Mode



ADC0801/ADC0802/ADC0803/ADC0804/ADC0805 8-Bit μ P Compatible A/D Converters

General Description

The ADC0801, ADC0802, ADC0803, ADC0804 and ADC0805 are CMOS 8-bit successive approximation A/D converters that use a differential potentiometric ladder—similar to the 256R products. These converters are designed to allow operation with the NSC800 and INS8080A derivative control bus with TRI-STATE[®] output latches directly driving the data bus. These A/Ds appear like memory locations or I/O ports to the microprocessor and no interfacing logic is needed.

Differential analog voltage inputs allow increasing the common-mode rejection and offsetting the analog zero input voltage value. In addition, the voltage reference input can be adjusted to allow encoding any smaller analog voltage span to the full 8 bits of resolution.

Features

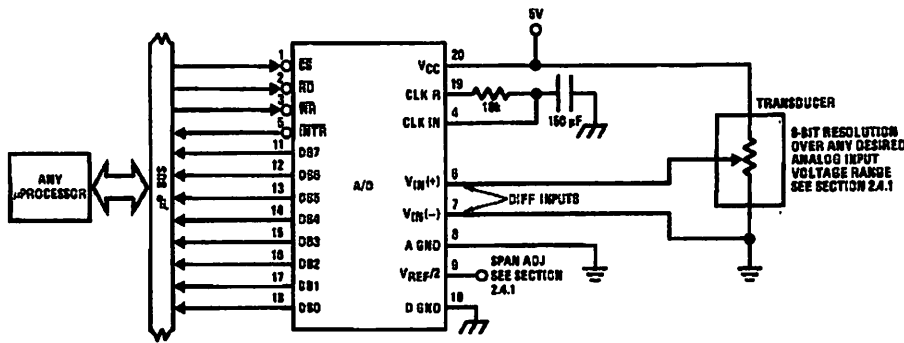
- Compatible with 8080 μ P derivatives—no interfacing logic needed - access time - 135 ns
- Easy interface to all microprocessors, or operates "stand alone"

- Differential analog voltage inputs
- Logic inputs and outputs meet both MOS and TTL voltage level specifications
- Works with 2.5V (LM336) voltage reference
- On-chip clock generator
- 0V to 5V analog input voltage range with single 5V supply
- No zero adjust required
- 0.3" standard width 20-pin DIP package
- 20-pin molded chip carrier or small outline package
- Operates ratiometrically or with 5 V_{DC}, 2.5 V_{DC}, or analog span adjusted voltage reference

Key Specifications

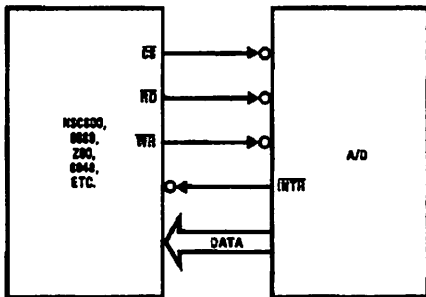
- Resolution 8 bits
- Total error $\pm 1/4$ LSB, $\pm 1/2$ LSB and ± 1 LSB
- Conversion time 100 μ s

Typical Applications



TL/H/5671-1

8080 Interface



TL/H/5671-31

Error Specification (Includes Full-Scale, Zero Error, and Non-Linearity)

Part Number	Full-Scale Adjusted	V _{REF/2} = 2.500 V _{DC} (No Adjustments)	V _{REF/2} = No Connection (No Adjustments)
ADC0801	$\pm 1/4$ LSB		
ADC0802		$\pm 1/2$ LSB	
ADC0803	$\pm 1/2$ LSB		
ADC0804		± 1 LSB	
ADC0805			± 1 LSB

TRI-STATE[®] is a registered trademark of National Semiconductor Corp.
Z-80[®] is a registered trademark of Zilog Corp.

Absolute Maximum Ratings (Notes 1 & 2)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage (V_{CC}) (Note 3)	6.5V
Voltage	
Logic Control Inputs	-0.3V to +18V
At Other Input and Outputs	-0.3V to ($V_{CC} + 0.3V$)
Lead Temp. (Soldering, 10 seconds)	
Dual-In-Line Package (plastic)	260°C
Dual-In-Line Package (ceramic)	300°C
Surface Mount Package	
Vapor Phase (60 seconds)	215°C
Infrared (15 seconds)	220°C

Storage Temperature Range	-65°C to +150°C
Package Dissipation at $T_A = 25^\circ\text{C}$	875 mW
ESD Susceptibility (Note 10)	800V

Operating Ratings (Notes 1 & 2)

Temperature Range	$T_{MIN} \leq T_A \leq T_{MAX}$
ADC0801/02LJ, ADC0802LJ/883	$-55^\circ\text{C} \leq T_A \leq +125^\circ\text{C}$
ADC0801/02/03/04LCJ	$-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$
ADC0801/02/03/05LCN	$-40^\circ\text{C} \leq T_A \leq +85^\circ\text{C}$
ADC0804LCN	$0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$
ADC0802/03/04LCV	$0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$
ADC0802/03/04LCWM	$0^\circ\text{C} \leq T_A \leq +70^\circ\text{C}$
Range of V_{CC}	$4.5 V_{DC}$ to $6.3 V_{DC}$

Electrical Characteristics

The following specifications apply for $V_{CC} = 5 V_{DC}$, $T_{MIN} \leq T_A \leq T_{MAX}$ and $f_{CLK} = 640$ kHz unless otherwise specified.

Parameter	Conditions	Min	Typ	Max	Units
ADC0801: Total Adjusted Error (Note 8)	With Full-Scale Adj. (See Section 2.5.2)			$\pm 1/4$	LSB
ADC0802: Total Unadjusted Error (Note 8)	$V_{REF}/2 = 2.500 V_{DC}$			$\pm 1/2$	LSB
ADC0803: Total Adjusted Error (Note 8)	With Full-Scale Adj. (See Section 2.5.2)			$\pm 1/2$	LSB
ADC0804: Total Unadjusted Error (Note 8)	$V_{REF}/2 = 2.500 V_{DC}$			± 1	LSB
ADC0805: Total Unadjusted Error (Note 8)	$V_{REF}/2$ -No Connection			± 1	LSB
$V_{REF}/2$ Input Resistance (Pin 9)	ADC0801/02/03/05 ADC0804 (Note 9)	2.5 0.75	8.0 1.1		k Ω k Ω
Analog Input Voltage Range	(Note 4) $V(+)$ or $V(-)$	Gnd-0.05		$V_{CC} + 0.05$	V_{DC}
DC Common-Mode Error	Over Analog Input Voltage Range		$\pm 1/16$	$\pm 1/8$	LSB
Power Supply Sensitivity	$V_{CC} = 5 V_{DC} \pm 10\%$ Over Allowed $V_{IN}(+)$ and $V_{IN}(-)$ Voltage Range (Note 4)		$\pm 1/16$	$\pm 1/8$	LSB

AC Electrical Characteristics

The following specifications apply for $V_{CC} = 5 V_{DC}$ and $T_A = 25^\circ\text{C}$ unless otherwise specified.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
T_C	Conversion Time	$f_{CLK} = 640$ kHz (Note 6)	103		114	μs
T_C	Conversion Time	(Note 5, 6)	66		73	$1/f_{CLK}$
f_{CLK}	Clock Frequency Clock Duty Cycle	$V_{CC} = 5V$, (Note 5) (Note 5)	100 40	640	1460 60	kHz %
CR	Conversion Rate in Free-Running Mode	\overline{INTR} tied to \overline{WR} with $\overline{CS} = 0 V_{DC}$, $f_{CLK} = 640$ kHz	8770		9708	conv/s
$t_{W(WR)L}$	Width of \overline{WR} Input (Start Pulse Width)	$\overline{CS} = 0 V_{DC}$ (Note 7)	100			ns
t_{ACC}	Access Time (Delay from Falling Edge of \overline{RD} to Output Data Valid)	$C_L = 100$ pF		135	200	ns
t_{1H}, t_{0H}	TRI-STATE Control (Delay from Rising Edge of \overline{RD} to Hi-Z State)	$C_L = 10$ pF, $R_L = 10k$ (See TRI-STATE Test Circuits)		125	200	ns
t_{W}, t_{RI}	Delay from Falling Edge of \overline{WR} or \overline{RD} to Reset of \overline{INTR}			300	450	ns
C_{IN}	Input Capacitance of Logic Control Inputs			5	7.5	pF
C_{OUT}	TRI-STATE Output Capacitance (Data Buffers)			5	7.5	pF

CONTROL INPUTS [Note: CLK IN (Pin 4) is the input of a Schmitt trigger circuit and is therefore specified separately]

$V_{IN}(1)$	Logical "1" Input Voltage (Except Pin 4 CLK IN)	$V_{CC} = 5.25 V_{DC}$	2.0		15	V_{DC}
-------------	---	------------------------	-----	--	----	----------

AC Electrical Characteristics (Continued)

The following specifications apply for $V_{CC} = 5V_{DC}$ and $T_{MIN} \leq T_A \leq T_{MAX}$, unless otherwise specified.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
CONTROL INPUTS [Note: CLK IN (Pin 4) is the input of a Schmitt trigger circuit and is therefore specified separately]						
$V_{IN(0)}$	Logical "0" Input Voltage (Except Pin 4 CLK IN)	$V_{CC} = 4.75 V_{DC}$			0.8	V_{DC}
$I_{IN(1)}$	Logical "1" Input Current (All Inputs)	$V_{IN} = 5 V_{DC}$		0.005	1	μA_{DC}
$I_{IN(0)}$	Logical "0" Input Current (All Inputs)	$V_{IN} = 0 V_{DC}$	-1	-0.005		μA_{DC}
CLOCK IN AND CLOCK R						
V_{T+}	CLK IN (Pin 4) Positive Going Threshold Voltage		2.7	3.1	3.5	V_{DC}
V_{T-}	CLK IN (Pin 4) Negative Going Threshold Voltage		1.5	1.8	2.1	V_{DC}
V_H	CLK IN (Pin 4) Hysteresis (V_{T+}) - (V_{T-})		0.6	1.3	2.0	V_{DC}
$V_{OUT(0)}$	Logical "0" CLK R Output Voltage	$I_O = 360 \mu A$ $V_{CC} = 4.75 V_{DC}$			0.4	V_{DC}
$V_{OUT(1)}$	Logical "1" CLK R Output Voltage	$I_O = -360 \mu A$ $V_{CC} = 4.75 V_{DC}$	2.4			V_{DC}
DATA OUTPUTS AND \overline{INTR}						
$V_{OUT(0)}$	Logical "0" Output Voltage Data Outputs \overline{INTR} Output	$I_{OUT} = 1.6 mA, V_{CC} = 4.75 V_{DC}$ $I_{OUT} = 1.0 mA, V_{CC} = 4.75 V_{DC}$			0.4 0.4	V_{DC} V_{DC}
$V_{OUT(1)}$	Logical "1" Output Voltage	$I_O = -360 \mu A, V_{CC} = 4.75 V_{DC}$	2.4			V_{DC}
$V_{OUT(1)}$	Logical "1" Output Voltage	$I_O = -10 \mu A, V_{CC} = 4.75 V_{DC}$	4.5			V_{DC}
I_{OUT}	TRI-STATE Disabled Output Leakage (All Data Buffers)	$V_{OUT} = 0 V_{DC}$ $V_{OUT} = 5 V_{DC}$	-3		3	μA_{DC} μA_{DC}
I_{SOURCE}		V_{OUT} Short to Gnd, $T_A = 25^\circ C$	4.5	6		mA_{DC}
I_{SINK}		V_{OUT} Short to V_{CC} , $T_A = 25^\circ C$	9.0	16		mA_{DC}
POWER SUPPLY						
I_{CC}	Supply Current (Includes Ladder Current) ADC0801/02/03/04LCJ/05 ADC0804LCN/LCV/LCWM	$f_{CLK} = 640 kHz$, $V_{REF/2} = NC, T_A = 25^\circ C$ and $\overline{CS} = 5V$			1.1 1.9	1.8 2.5 mA mA

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. DC and AC electrical specifications do not apply when operating the device beyond its specified operating conditions.

Note 2: All voltages are measured with respect to Gnd, unless otherwise specified. The separate A Gnd point should always be wired to the D Gnd.

Note 3: A zener diode exists, internally, from V_{CC} to Gnd and has a typical breakdown voltage of $7 V_{DC}$.

Note 4: For $V_{IN(-)} \geq V_{IN(+)}$ the digital output code will be 0000 0000. Two on-chip diodes are tied to each analog input (see block diagram) which will forward conduct for analog input voltages one diode drop below ground or one diode drop greater than the V_{CC} supply. Be careful, during testing at low V_{CC} levels (4.5V), as high level analog inputs (5V) can cause this input diode to conduct—especially at elevated temperatures, and cause errors for analog inputs near full-scale. The spec allows 50 mV forward bias of either diode. This means that as long as the analog V_{IN} does not exceed the supply voltage by more than 50 mV, the output code will be correct. To achieve an absolute 0 V_{DC} to 5 V_{DC} input voltage range will therefore require a minimum supply voltage of $4.950 V_{DC}$ over temperature variations, initial tolerance and loading.

Note 5: Accuracy is guaranteed at $f_{CLK} = 640 kHz$. At higher clock frequencies accuracy can degrade. For lower clock frequencies, the duty cycle limits can be extended so long as the minimum clock high time interval or minimum clock low time interval is no less than 275 ns.

Note 6: With an asynchronous start pulse, up to 8 clock periods may be required before the internal clock phases are proper to start the conversion process. The start request is internally latched, see Figure 2 and section 2.0.

Note 7: The \overline{CS} input is assumed to bracket the \overline{WR} strobe input and therefore timing is dependent on the \overline{WR} pulse width. An arbitrarily wide pulse width will hold the converter in a reset mode and the start of conversion is initiated by the low to high transition of the \overline{WR} pulse (see timing diagrams).

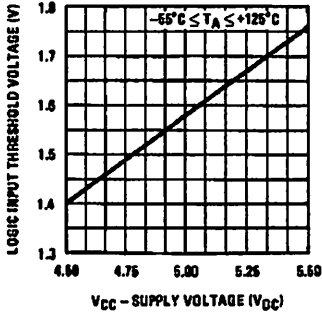
Note 8: None of these A/Ds requires a zero adjust (see section 2.5.1). To obtain zero code at other analog input voltages see section 2.5 and Figure 5.

Note 9: The $V_{REF/2}$ pin is the center point of a two-resistor divider connected from V_{CC} to ground. In all versions of the ADC0801, ADC0802, ADC0803, and ADC0805, and in the ADC0804LCJ, each resistor is typically 16 k Ω . In all versions of the ADC0804 except the ADC0804LCJ, each resistor is typically 2.2 k Ω .

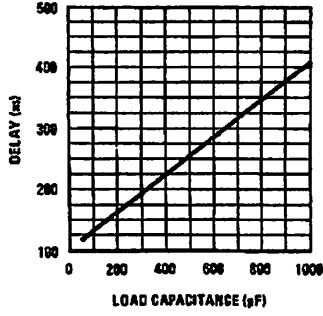
Note 10: Human body model, 100 pF discharged through a 1.5 k Ω resistor.

Typical Performance Characteristics

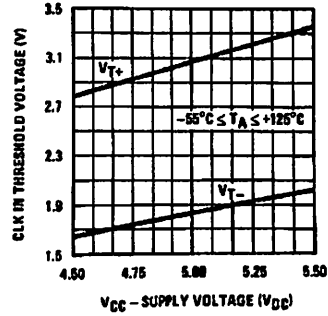
Logic Input Threshold Voltage vs. Supply Voltage



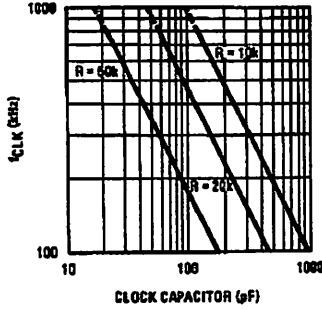
Delay From Falling Edge of RD to Output Data Valid vs. Load Capacitance



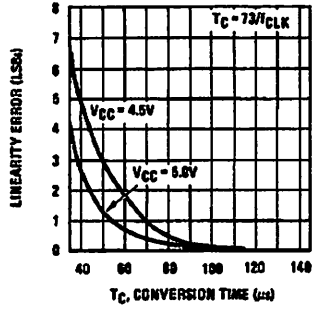
CLK IN Schmitt Trip Levels vs. Supply Voltage



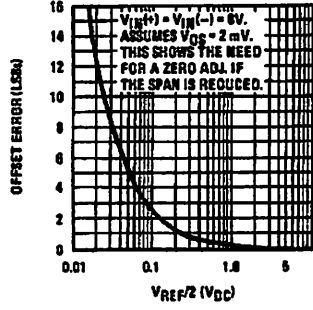
fCLK vs. Clock Capacitor



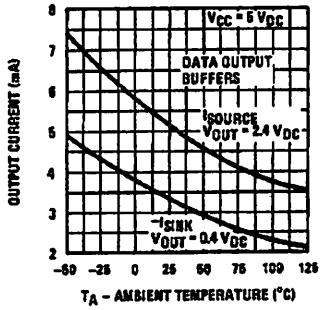
Full-Scale Error vs Conversion Time



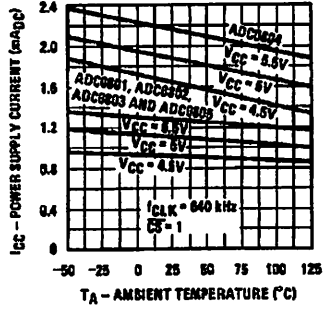
Effect of Unadjusted Offset Error vs. VREF/2 Voltage



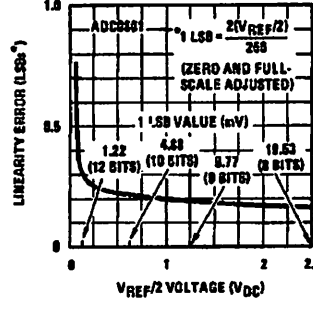
Output Current vs Temperature



Power Supply Current vs Temperature (Note 9)

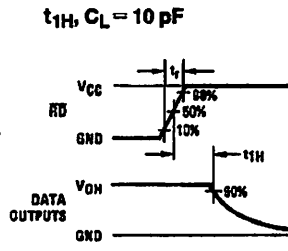
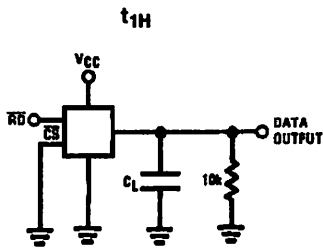


Linearity Error at Low VREF/2 Voltages

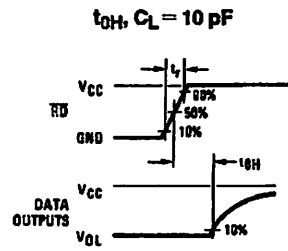
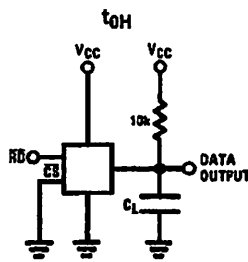


TL/H/5671-2

TRI-STATE Test Circuits and Waveforms



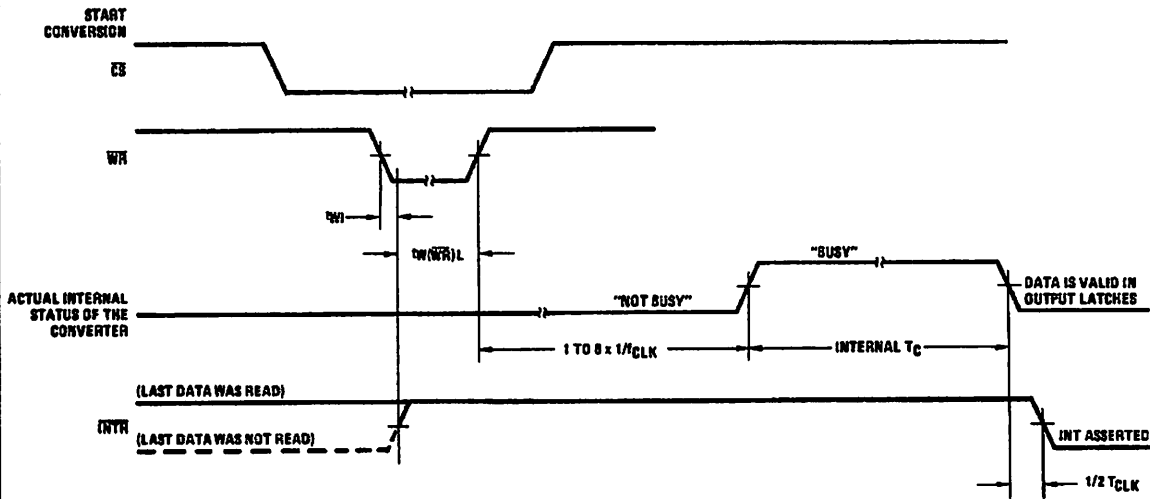
$t_f = 20\text{ ns}$



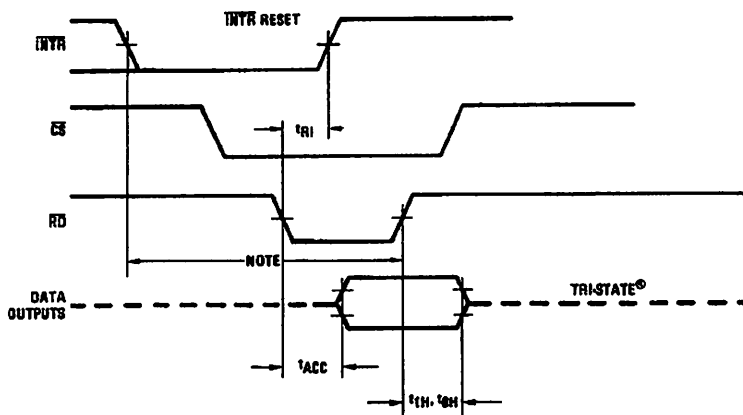
$t_f = 20\text{ ns}$

TL/H/5671-3

Timing Diagrams (All timing is measured from the 50% voltage points)



Output Enable and Reset \overline{INTR}

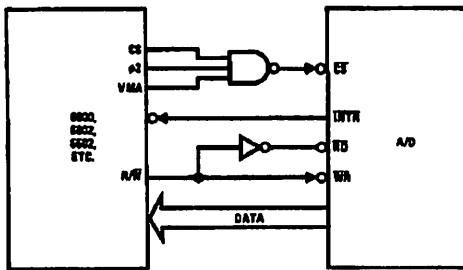


Note: Read strobe must occur 8 clock periods ($8/CLK$) after assertion of interrupt to guarantee reset of \overline{INTR} .

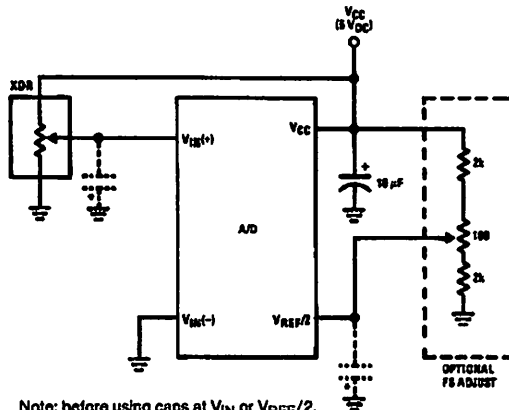
TL/H/5671-4

Typical Applications (Continued)

6800 Interface

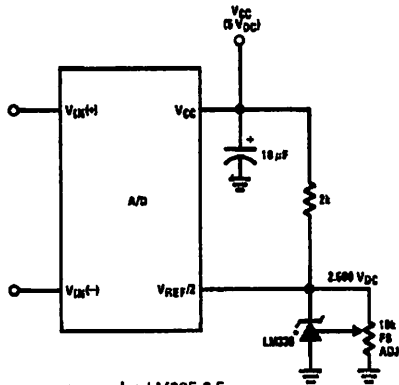


Ratiometric with Full-Scale Adjust



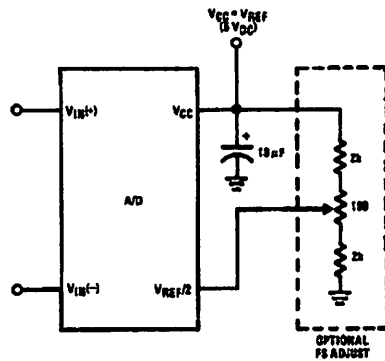
Note: before using caps at V_{IN} or $V_{REF/2}$, see section 2.3.2 Input Bypass Capacitors.

Absolute with a 2.500V Reference

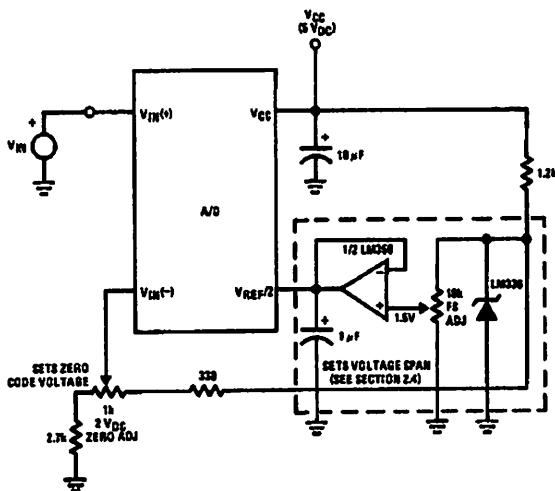


*For low power, see also LM385-2.5

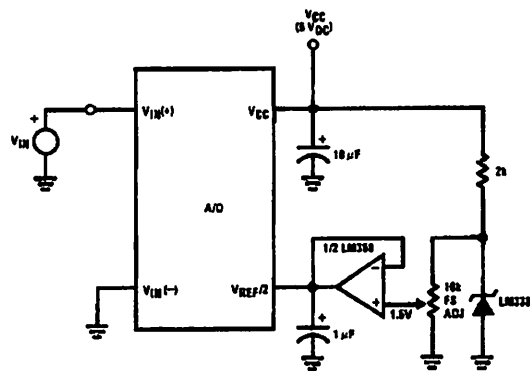
Absolute with a 5V Reference



Zero-Shift and Span Adjust: $2V \leq V_{IN} \leq 5V$



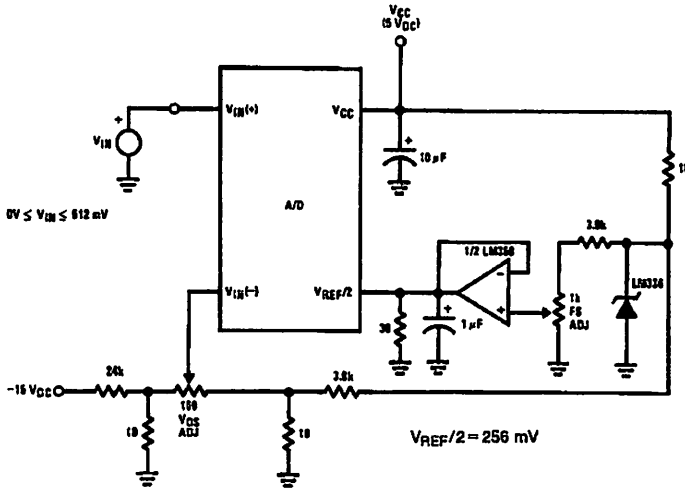
Span Adjust: $0V \leq V_{IN} \leq 3V$



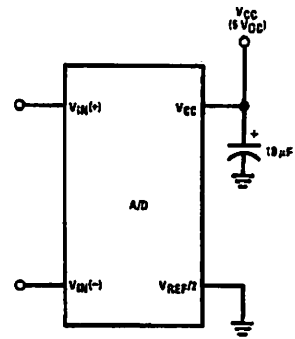
TL/H/5671-5

Typical Applications (Continued)

Directly Converting a Low-Level Signal

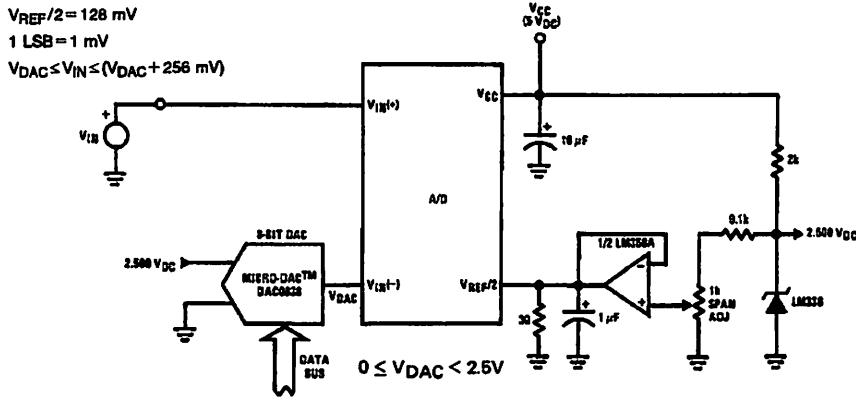


A μP Interfaced Comparator

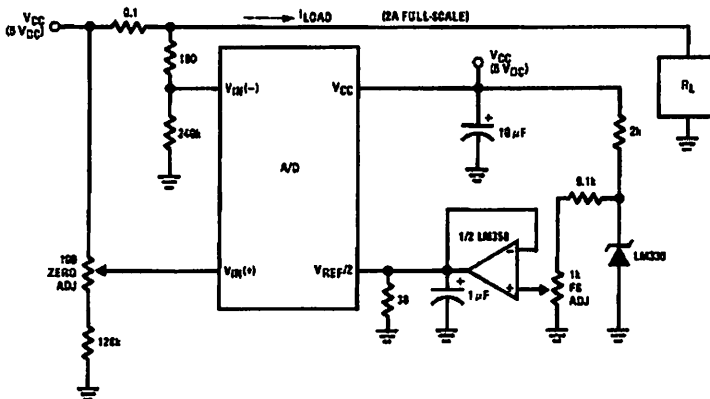


For: $V_{IN}(+) > V_{IN}(-)$
Output = FF_{HEX}
For: $V_{IN}(+) < V_{IN}(-)$
Output = 00_{HEX}

1 mV Resolution with μP Controlled Range



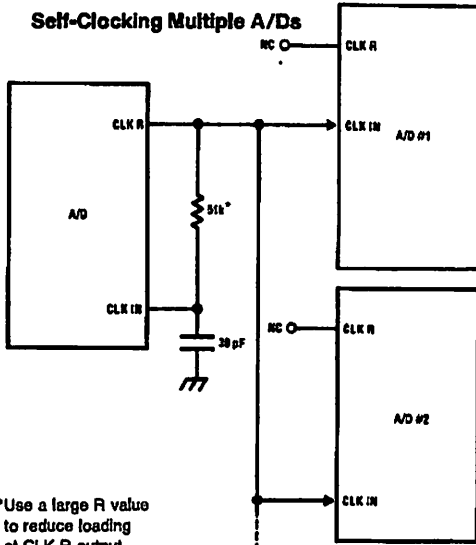
Digitizing a Current Flow



TL/H/5871-6

Typical Applications (Continued)

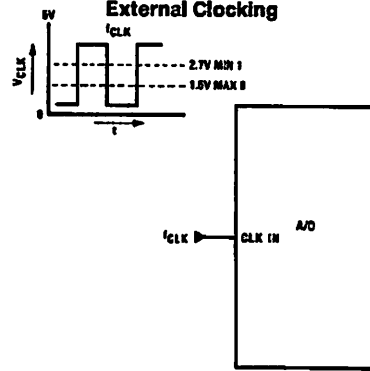
Self-Clocking Multiple A/Ds



*Use a large R value to reduce loading at CLK R output.

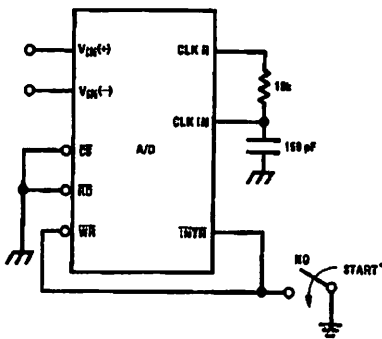
IF MORE THAN 8 ADDITIONAL A/Ds, USE A CMOS BUFFER (NOT 74L)

External Clocking



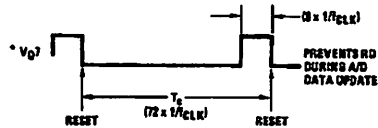
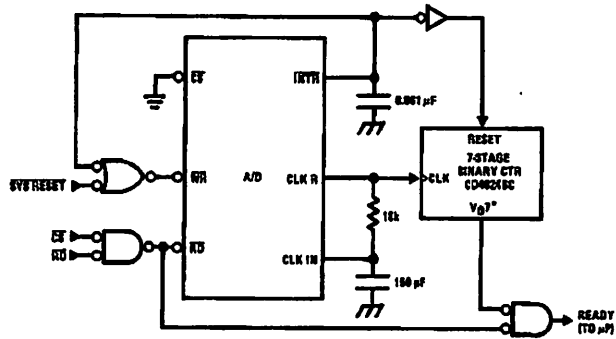
$$100 \text{ kHz} \leq f_{\text{CLK}} \leq 1460 \text{ kHz}$$

Self-Clocking in Free-Running Mode

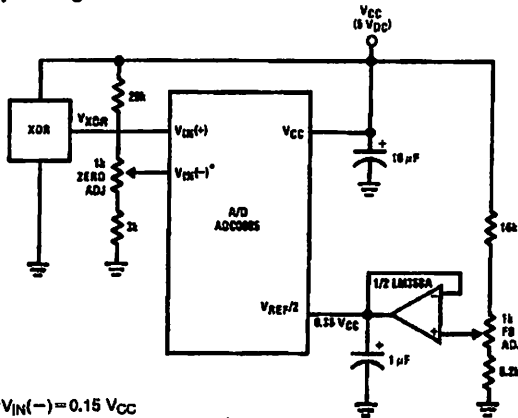


*After power-up, a momentary grounding of the WR input is needed to guarantee operation.

μP Interface for Free-Running A/D

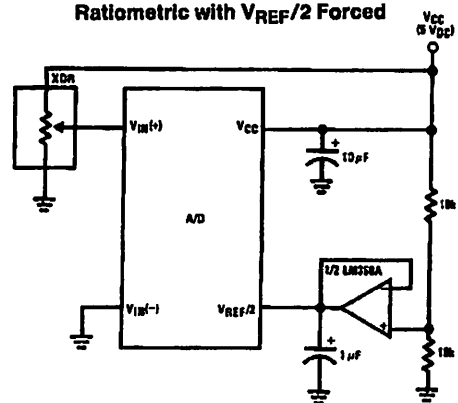


Operating with "Automotive" Ratiometric Transducers



* $V_{\text{IN}(-)} = 0.15 V_{\text{CC}}$
 $15\% \text{ of } V_{\text{CC}} \leq V_{\text{XDR}} \leq 85\% \text{ of } V_{\text{CC}}$

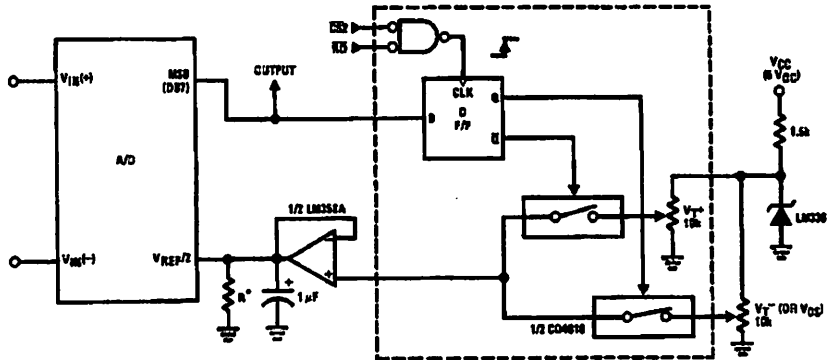
Ratiometric with $V_{\text{REF}}/2$ Forced



TL/H/5671-7

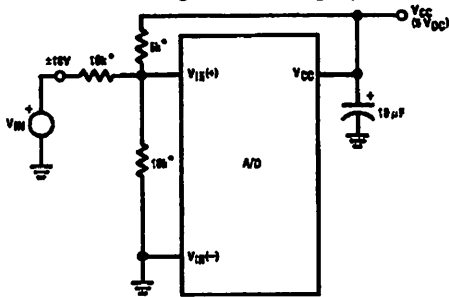
Typical Applications (Continued)

μ P Compatible Differential-Input Comparator with Pre-Set V_{OS} (with or without Hysteresis)



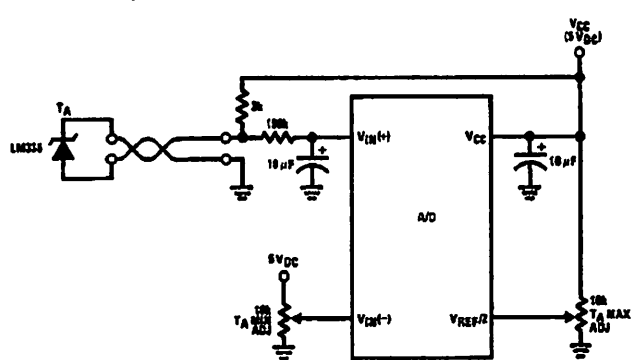
*See Figure 5 to select R value
 DB7 = "1" for $V_{IN(+)} > V_{IN(-)} + (V_{REF}/2)$
 Omit circuitry within the dotted area if hysteresis is not needed

Handling $\pm 10V$ Analog Inputs

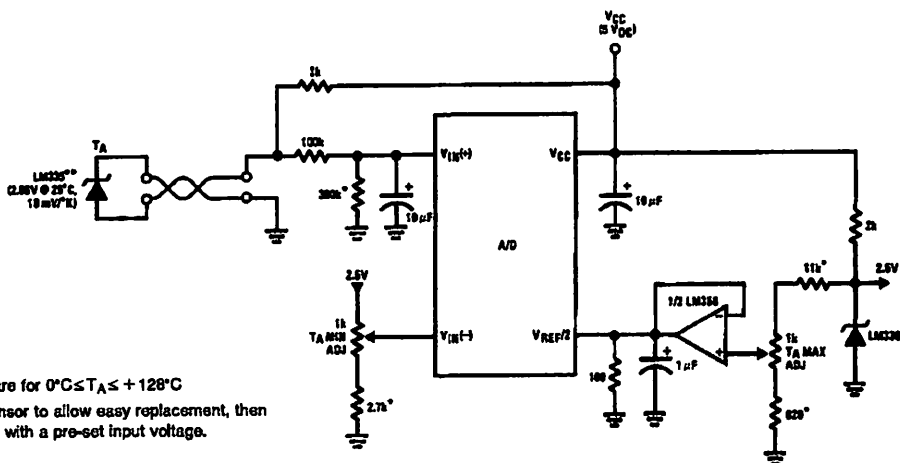


*Beckman Instruments #694-3-R10K resistor array

Low-Cost, μ P Interfaced, Temperature-to-Digital Converter



μ P Interfaced Temperature-to-Digital Converter



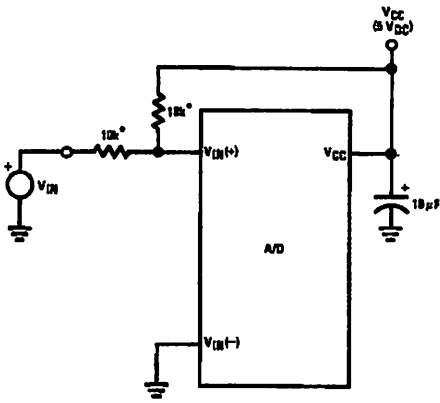
*Circuit values shown are for $0^\circ\text{C} \leq T_A \leq +128^\circ\text{C}$

**Can calibrate each sensor to allow easy replacement, then A/D can be calibrated with a pre-set input voltage.

TL/H/5671-8

Typical Applications (Continued)

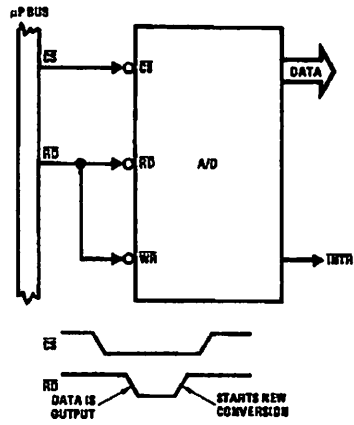
Handling $\pm 5V$ Analog Inputs



TL/H/5671-33

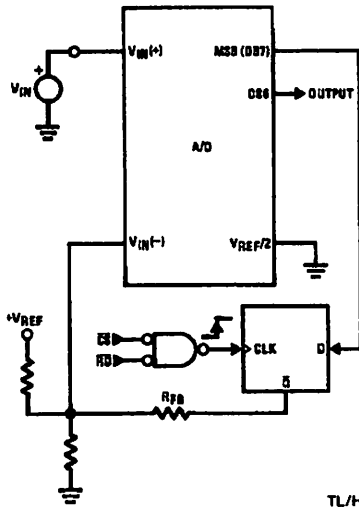
*Beckman Instruments #694-3-R10K resistor array

Read-Only Interface



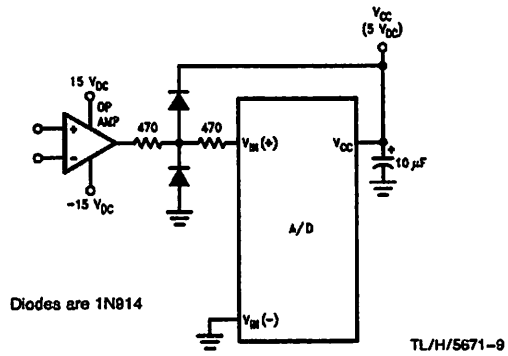
TL/H/5671-34

µP Interfaced Comparator with Hysteresis



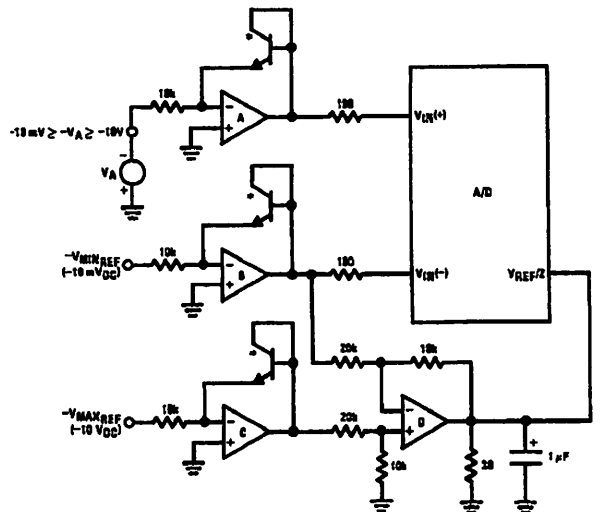
TL/H/5671-35

Protecting the Input



TL/H/5671-9

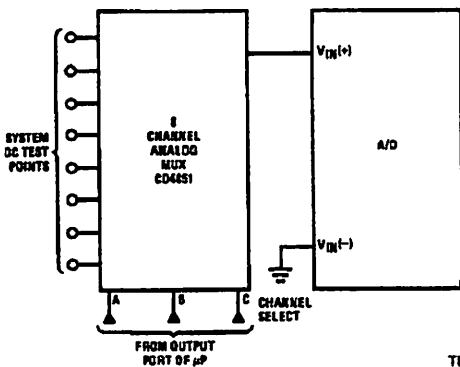
A Low-Cost, 3-Decade Logarithmic Converter



TL/H/5671-37

*LM399 transistors
A, B, C, D = LM324A quad op amp

Analog Self-Test for a System



TL/H/5671-38

Functional Description

1.0 UNDERSTANDING A/D ERROR SPECS

A perfect A/D transfer characteristic (staircase waveform) is shown in *Figure 1a*. The horizontal scale is analog input voltage and the particular points labeled are in steps of 1 LSB (19.53 mV with 2.5V tied to the $V_{REF}/2$ pin). The digital output codes that correspond to these inputs are shown as $D-1$, D , and $D+1$. For the perfect A/D, not only will center-value ($A-1$, A , $A+1$, . . .) analog inputs produce the correct output digital codes, but also each riser (the transitions between adjacent output codes) will be located $\pm 1/2$ LSB away from each center-value. As shown, the risers are ideal and have no width. Correct digital output codes will be provided for a range of analog input voltages that extend $\pm 1/2$ LSB from the ideal center-values. Each tread (the range of analog input voltage that provides the same digital output code) is therefore 1 LSB wide.

Figure 1b shows a worst case error plot for the ADC0801. All center-valued inputs are guaranteed to produce the correct output codes and the adjacent risers are guaranteed to be no closer to the center-value points than $\pm 1/4$ LSB. In

other words, if we apply an analog input equal to the center-value $\pm 1/4$ LSB, we guarantee that the A/D will produce the correct digital code. The maximum range of the position of the code transition is indicated by the horizontal arrow and it is guaranteed to be no more than $1/2$ LSB.

The error curve of *Figure 1c* shows a worst case error plot for the ADC0802. Here we guarantee that if we apply an analog input equal to the LSB analog voltage center-value the A/D will produce the correct digital code.

Next to each transfer function is shown the corresponding error plot. Many people may be more familiar with error plots than transfer functions. The analog input voltage to the A/D is provided by either a linear ramp or by the discrete output steps of a high resolution DAC. Notice that the error is continuously displayed and includes the quantization uncertainty of the A/D. For example the error at point 1 of *Figure 1a* is $+1/2$ LSB because the digital code appeared $1/2$ LSB in advance of the center-value of the tread. The error plots always have a constant negative slope and the abrupt upside steps are always 1 LSB in magnitude.

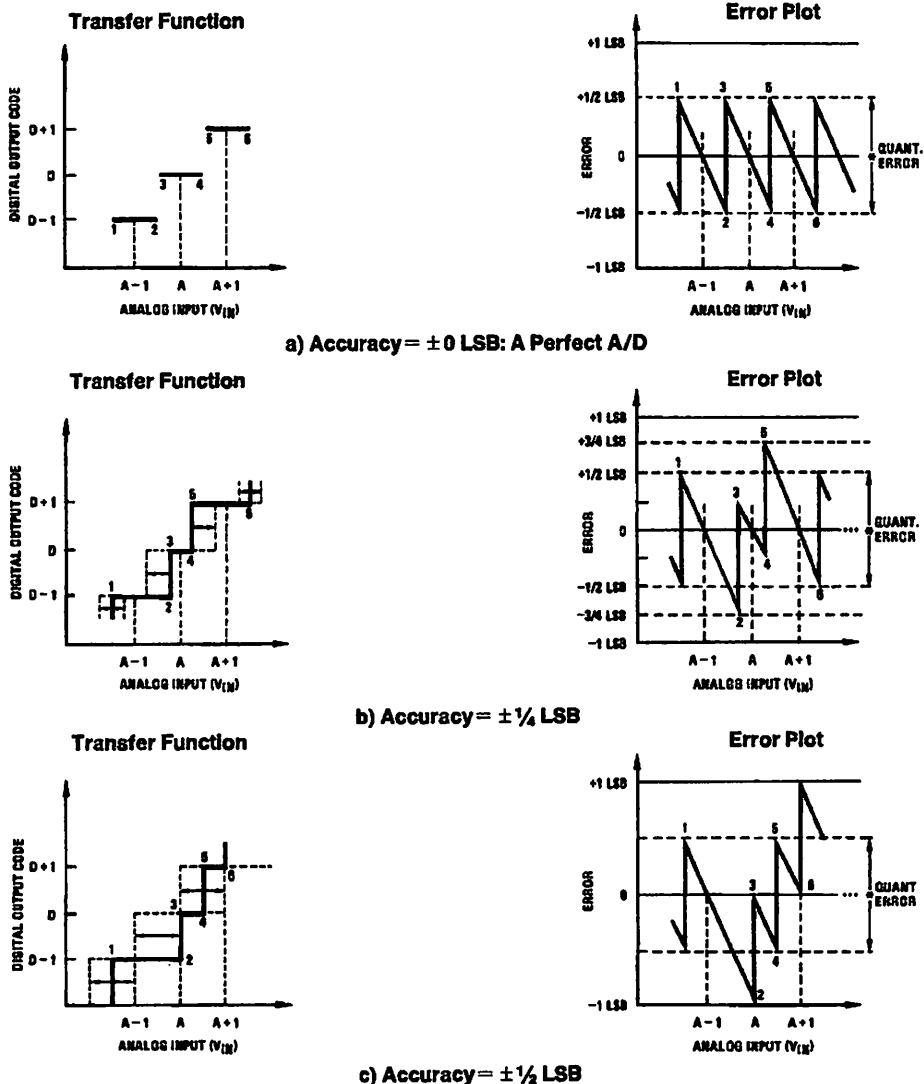


FIGURE 1. Clarifying the Error Specs of an A/D Converter

TL/H/5671-12

Functional Description (Continued)

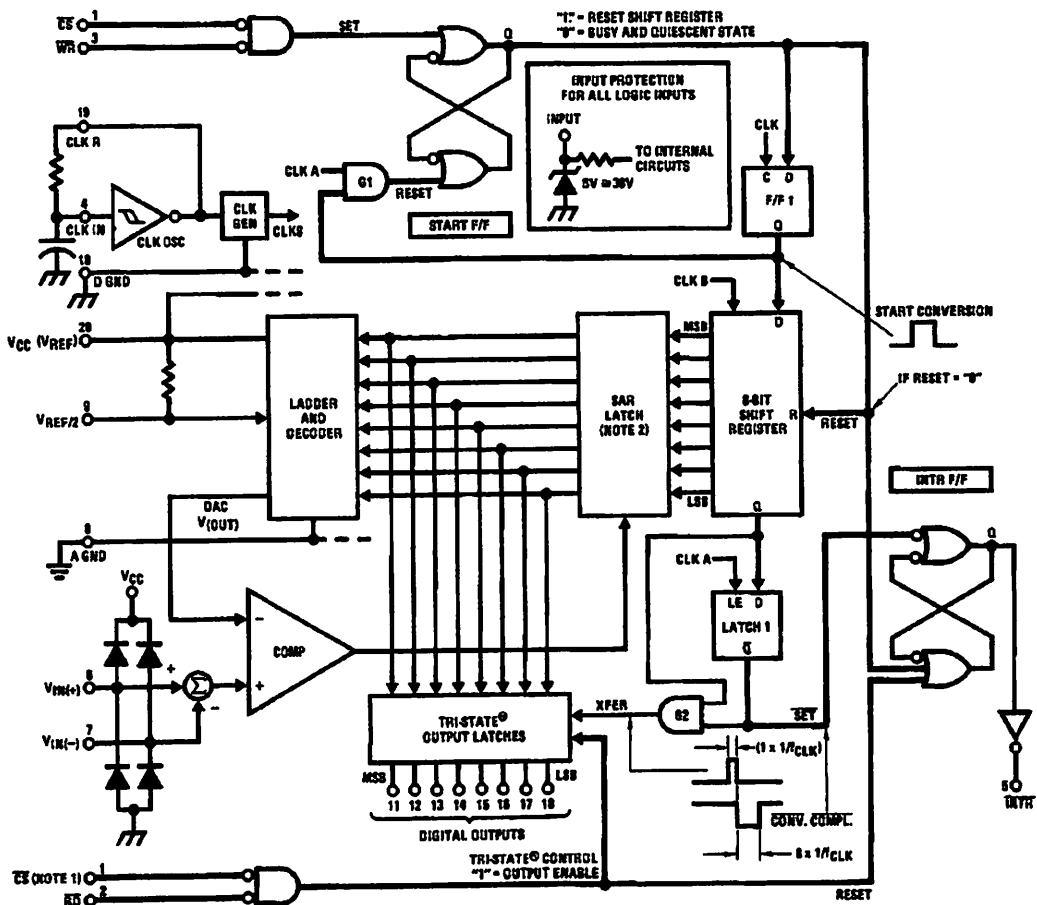
2.0 FUNCTIONAL DESCRIPTION

The ADC0801 series contains a circuit equivalent of the 256R network. Analog switches are sequenced by successive approximation logic to match the analog difference input voltage $[V_{IN}(+) - V_{IN}(-)]$ to a corresponding tap on the R network. The most significant bit is tested first and after 8 comparisons (64 clock cycles) a digital 8-bit binary code (1111 1111 = full-scale) is transferred to an output latch and then an interrupt is asserted (INTR makes a high-to-low transition). A conversion in process can be interrupted by issuing a second start command. The device may be operated in the free-running mode by connecting INTR to the \overline{WR} input with $\overline{CS} = 0$. To ensure start-up under all possible conditions, an external \overline{WR} pulse is required during the first power-up cycle.

On the high-to-low transition of the \overline{WR} input the internal SAR latches and the shift register stages are reset. As long as the \overline{CS} input and \overline{WR} input remain low, the A/D will remain in a reset state. Conversion will start from 1 to 8 clock periods after at least one of these inputs makes a low-to-high transition.

A functional diagram of the A/D converter is shown in Figure 2. All of the package pinouts are shown and the major logic control paths are drawn in heavier weight lines.

The converter is started by having \overline{CS} and \overline{WR} simultaneously low. This sets the start flip-flop (F/F) and the resulting "1" level resets the 8-bit shift register, resets the Interrupt (INTR) F/F and inputs a "1" to the D flop, F/F1, which is at the input end of the 8-bit shift register. Internal clock signals then transfer this "1" to the Q output of F/F1. The AND gate, G1, combines this "1" output with a clock signal to provide a reset signal to the start F/F. If the set signal is no longer present (either \overline{WR} or \overline{CS} is a "1") the start F/F is reset and the 8-bit shift register then can have the "1" clocked in, which starts the conversion process. If the set signal were to still be present, this reset pulse would have no effect (both outputs of the start F/F would momentarily be at a "1" level) and the 8-bit shift register would continue to be held in the reset mode. This logic therefore allows for wide \overline{CS} and \overline{WR} signals and the converter will start after at least one of these signals returns high and the internal clocks again provide a reset signal for the start F/F.



Note 1: \overline{CS} shown twice for clarity.

Note 2: SAR = Successive Approximation Register.

FIGURE 2. Block Diagram

Functional Description (Continued)

After the "1" is clocked through the 8-bit shift register (which completes the SAR search) it appears as the input to the D-type latch, LATCH 1. As soon as this "1" is output from the shift register, the AND gate, G2, causes the new digital word to transfer to the TRI-STATE output latches. When LATCH 1 is subsequently enabled, the Q output makes a high-to-low transition which causes the INTR F/F to set. An inverting buffer then supplies the $\overline{\text{INTR}}$ input signal.

Note that this $\overline{\text{SET}}$ control of the INTR F/F remains low for 8 of the external clock periods (as the internal clocks run at $\frac{1}{8}$ of the frequency of the external clock). If the data output is continuously enabled ($\overline{\text{CS}}$ and $\overline{\text{RD}}$ both held low), the $\overline{\text{INTR}}$ output will still signal the end of conversion (by a high-to-low transition), because the $\overline{\text{SET}}$ input can control the Q output of the INTR F/F even though the RESET input is constantly at a "1" level in this operating mode. This $\overline{\text{INTR}}$ output will therefore stay low for the duration of the $\overline{\text{SET}}$ signal, which is 8 periods of the external clock frequency (assuming the A/D is not started during this interval).

When operating in the free-running or continuous conversion mode ($\overline{\text{INTR}}$ pin tied to $\overline{\text{WR}}$ and $\overline{\text{CS}}$ wired low—see also section 2.8), the START F/F is SET by the high-to-low transition of the $\overline{\text{INTR}}$ signal. This resets the SHIFT REGISTER which causes the input to the D-type latch, LATCH 1, to go low. As the latch enable input is still present, the $\overline{\text{Q}}$ output will go high, which then allows the INTR F/F to be RESET. This reduces the width of the resulting $\overline{\text{INTR}}$ output pulse to only a few propagation delays (approximately 300 ns).

When data is to be read, the combination of both $\overline{\text{CS}}$ and $\overline{\text{RD}}$ being low will cause the INTR F/F to be reset and the TRI-STATE output latches will be enabled to provide the 8-bit digital outputs.

2.1 Digital Control Inputs

The digital control inputs ($\overline{\text{CS}}$, $\overline{\text{RD}}$, and $\overline{\text{WR}}$) meet standard T²L logic voltage levels. These signals have been renamed when compared to the standard A/D Start and Output Enable labels. In addition, these inputs are active low to allow an easy interface to microprocessor control busses. For non-microprocessor based applications, the $\overline{\text{CS}}$ input (pin 1) can be grounded and the standard A/D Start function is obtained by an active low pulse applied at the $\overline{\text{WR}}$ input (pin 3) and the Output Enable function is caused by an active low pulse at the $\overline{\text{RD}}$ input (pin 2).

2.2 Analog Differential Voltage Inputs and Common-Mode Rejection

This A/D has additional applications flexibility due to the analog differential voltage input. The $V_{\text{IN}}(-)$ input (pin 7) can be used to automatically subtract a fixed voltage value from the input reading (tare correction). This is also useful in 4 mA–20 mA current loop conversion. In addition, common-mode noise can be reduced by use of the differential input. The time interval between sampling $V_{\text{IN}}(+)$ and $V_{\text{IN}}(-)$ is $4\frac{1}{2}$ clock periods. The maximum error voltage due to this

slight time difference between the input voltage samples is given by:

$$\Delta V_e(\text{MAX}) = (V_p) (2\pi f_{\text{cm}}) \left(\frac{4.5}{f_{\text{CLK}}} \right),$$

where:

ΔV_e is the error voltage due to sampling delay

V_p is the peak value of the common-mode voltage

f_{cm} is the common-mode frequency

As an example, to keep this error to $\frac{1}{4}$ LSB (~ 5 mV) when operating with a 60 Hz common-mode frequency, f_{cm} , and using a 640 kHz A/D clock, f_{CLK} , would allow a peak value of the common-mode voltage, V_p , which is given by:

$$V_p = \frac{[\Delta V_e(\text{MAX})] (f_{\text{CLK}})}{(2\pi f_{\text{cm}}) (4.5)}$$

or

$$V_p = \frac{(5 \times 10^{-3}) (640 \times 10^3)}{(6.28) (60) (4.5)}$$

which gives

$$V_p \approx 1.9\text{V}.$$

The allowed range of analog input voltages usually places more severe restrictions on input common-mode noise levels.

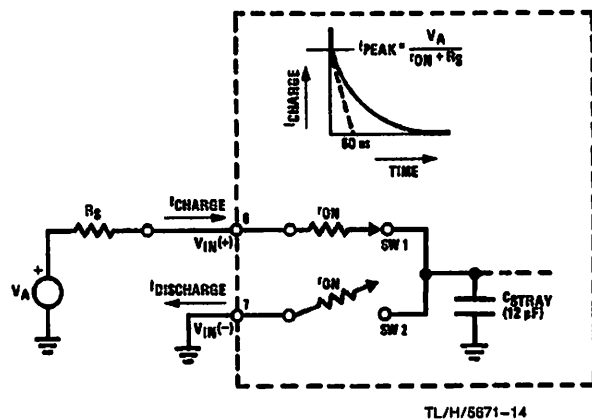
An analog input voltage with a reduced span and a relatively large zero offset can be handled easily by making use of the differential input (see section 2.4 Reference Voltage).

2.3 Analog Inputs

2.3.1 Input Current

Normal Mode

Due to the internal switching action, displacement currents will flow at the analog inputs. This is due to on-chip stray capacitance to ground as shown in Figure 3.



$$r_{\text{ON}} \text{ of SW 1 and SW 2} \approx 5 \text{ k}\Omega$$

$$t = r_{\text{ON}} C_{\text{STRAY}} = 5 \text{ k}\Omega \times 12 \text{ pF} = 60 \text{ ns}$$

FIGURE 3. Analog Input Impedance

Functional Description (Continued)

The voltage on this capacitance is switched and will result in currents entering the $V_{IN}(+)$ input pin and leaving the $V_{IN}(-)$ input which will depend on the analog differential input voltage levels. These current transients occur at the leading edge of the internal clocks. They rapidly decay and *do not cause errors* as the on-chip comparator is strobed at the end of the clock period.

Fault Mode

If the voltage source applied to the $V_{IN}(+)$ or $V_{IN}(-)$ pin exceeds the allowed operating range of $V_{CC} + 50$ mV, large input currents can flow through a parasitic diode to the V_{CC} pin. If these currents can exceed the 1 mA max allowed spec, an external diode (1N914) should be added to bypass this current to the V_{CC} pin (with the current bypassed with this diode, the voltage at the $V_{IN}(+)$ pin can exceed the V_{CC} voltage by the forward voltage of this diode).

2.3.2 Input Bypass Capacitors

Bypass capacitors at the inputs will average these charges and cause a DC current to flow through the output resistances of the analog signal sources. This charge pumping action is worse for continuous conversions with the $V_{IN}(+)$ input voltage at full-scale. For continuous conversions with a 640 kHz clock frequency with the $V_{IN}(+)$ input at 5V, this DC current is at a maximum of approximately 5 μ A. Therefore, *bypass capacitors should not be used at the analog inputs or the $V_{REF}/2$ pin for high resistance sources (> 1 k Ω)*. If input bypass capacitors are necessary for noise filtering and high source resistance is desirable to minimize capacitor size, the detrimental effects of the voltage drop across this input resistance, which is due to the average value of the input current, can be eliminated with a full-scale adjustment while the given source resistor and input bypass capacitor are both in place. This is possible because the average value of the input current is a precise linear function of the differential input voltage.

2.3.3 Input Source Resistance

Large values of source resistance where an input bypass capacitor is not used, *will not cause errors* as the input currents settle out prior to the comparison time. If a low pass filter is required in the system, use a low valued series resistor (≤ 1 k Ω) for a passive RC section or add an op amp RC active low pass filter. For low source resistance applications, (≤ 1 k Ω), a 0.1 μ F bypass capacitor at the inputs will prevent noise pickup due to series lead inductance of a long wire. A 100 Ω series resistor can be used to isolate this capacitor—both the R and C are placed outside the feedback loop—from the output of an op amp, if used.

2.3.4 Noise

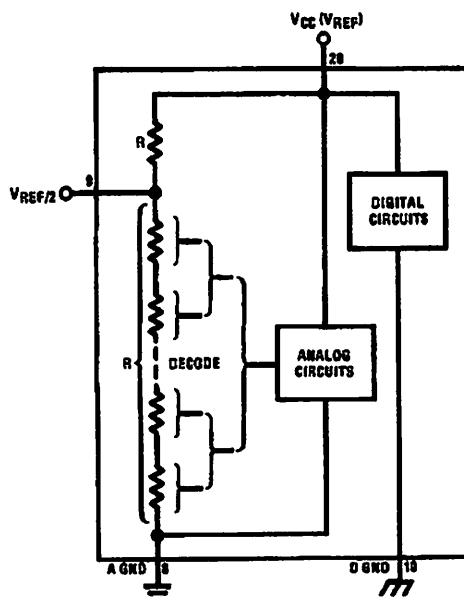
The leads to the analog inputs (pin 6 and 7) should be kept as short as possible to minimize input noise coupling. Both noise and undesired digital clock coupling to these inputs can cause system errors. The source resistance for these inputs should, in general, be kept below 5 k Ω . Larger values of source resistance can cause undesired system noise pickup. Input bypass capacitors, placed from the analog inputs to ground, will eliminate system noise pickup but can create analog scale errors as these capacitors will average the transient input switching currents of the A/D (see section 2.3.1.). This scale error depends on both a large source

resistance and the use of an input bypass capacitor. This error can be eliminated by doing a full-scale adjustment of the A/D (adjust $V_{REF}/2$ for a proper full-scale reading—see section 2.5.2 on Full-Scale Adjustment) with the source resistance and input bypass capacitor in place.

2.4 Reference Voltage

2.4.1 Span Adjust

For maximum applications flexibility, these A/Ds have been designed to accommodate a 5 V_{DC} , 2.5 V_{DC} or an adjusted voltage reference. This has been achieved in the design of the IC as shown in Figure 4.



TL/H/5671-15

FIGURE 4. The $V_{REFERENCE}$ Design on the IC

Notice that the reference voltage for the IC is either $1/2$ of the voltage applied to the V_{CC} supply pin, or is equal to the voltage that is externally forced at the $V_{REF}/2$ pin. This allows for a ratiometric voltage reference using the V_{CC} supply, a 5 V_{DC} reference voltage can be used for the V_{CC} supply or a voltage less than 2.5 V_{DC} can be applied to the $V_{REF}/2$ input for increased application flexibility. The internal gain to the $V_{REF}/2$ input is 2, making the full-scale differential input voltage twice the voltage at pin 9.

An example of the use of an adjusted reference voltage is to accommodate a reduced span—or dynamic voltage range of the analog input voltage. If the analog input voltage were to range from 0.5 V_{DC} to 3.5 V_{DC} , instead of 0V to 5 V_{DC} , the span would be 3V as shown in Figure 5. With 0.5 V_{DC} applied to the $V_{IN}(-)$ pin to absorb the offset, the reference voltage can be made equal to $1/2$ of the 3V span or 1.5 V_{DC} . The A/D now will encode the $V_{IN}(+)$ signal from 0.5V to 3.5 V with the 0.5V input corresponding to zero and the 3.5 V_{DC} input corresponding to full-scale. The full 8 bits of resolution are therefore applied over this reduced analog input voltage range.

Functional Description (Continued)

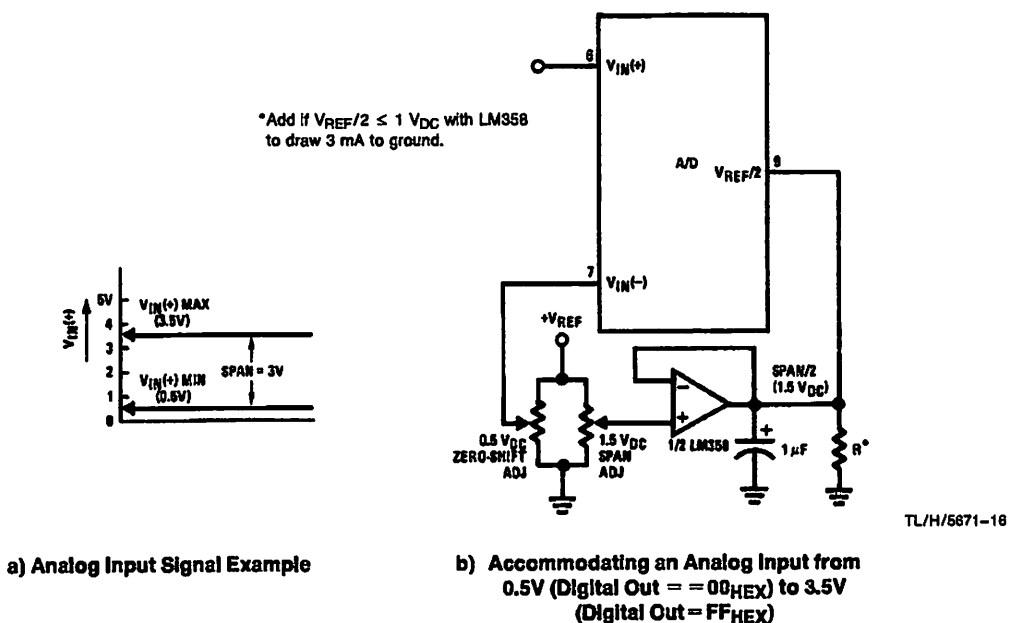


FIGURE 5. Adapting the A/D Analog Input Voltages to Match an Arbitrary Input Signal Range

2.4.2 Reference Accuracy Requirements

The converter can be operated in a ratiometric mode or an absolute mode. In ratiometric converter applications, the magnitude of the reference voltage is a factor in both the output of the source transducer and the output of the A/D converter and therefore cancels out in the final digital output code. The ADC0805 is specified particularly for use in ratiometric applications with no adjustments required. In absolute conversion applications, both the initial value and the temperature stability of the reference voltage are important factors in the accuracy of the A/D converter. For $V_{REF}/2$ voltages of 2.4 V_{DC} nominal value, initial errors of ± 10 mVDC will cause conversion errors of ± 1 LSB due to the gain of 2 of the $V_{REF}/2$ input. In reduced span applications, the initial value and the stability of the $V_{REF}/2$ input voltage become even more important. For example, if the span is reduced to 2.5V, the analog input LSB voltage value is correspondingly reduced from 20 mV (5V span) to 10 mV and 1 LSB at the $V_{REF}/2$ input becomes 5 mV. As can be seen, this reduces the allowed initial tolerance of the reference voltage and requires correspondingly less absolute change with temperature variations. Note that spans smaller than 2.5V place even tighter requirements on the initial accuracy and stability of the reference source.

In general, the magnitude of the reference voltage will require an initial adjustment. Errors due to an improper value of reference voltage appear as full-scale errors in the A/D transfer function. IC voltage regulators may be used for references if the ambient temperature changes are not excessive. The LM336B 2.5V IC reference diode (from National Semiconductor) has a temperature stability of 1.8 mV typ (6 mV max) over $0^{\circ}\text{C} \leq T_A \leq +70^{\circ}\text{C}$. Other temperature range parts are also available.

2.5 Errors and Reference Voltage Adjustments

2.5.1 Zero Error

The zero of the A/D does not require adjustment. If the minimum analog input voltage value, $V_{IN(MIN)}$, is not ground, a zero offset can be done. The converter can be made to output 0000 0000 digital code for this minimum input voltage by biasing the A/D $V_{IN(-)}$ input at this $V_{IN(MIN)}$ value (see Applications section). This utilizes the differential mode operation of the A/D.

The zero error of the A/D converter relates to the location of the first riser of the transfer function and can be measured by grounding the $V_{IN(-)}$ input and applying a small magnitude positive voltage to the $V_{IN(+)}$ input. Zero error is the difference between the actual DC input voltage that is necessary to just cause an output digital code transition from 0000 0000 to 0000 0001 and the ideal $\frac{1}{2}$ LSB value ($\frac{1}{2}$ LSB = 8.8 mV for $V_{REF}/2 = 2.500 V_{DC}$).

2.5.2 Full-Scale

The full-scale adjustment can be made by applying a differential input voltage that is $\frac{1}{2}$ LSB less than the desired analog full-scale voltage range and then adjusting the magnitude of the $V_{REF}/2$ input (pin 9 or the V_{CC} supply if pin 9 is not used) for a digital output code that is just changing from 1111 1110 to 1111 1111.

Functional Description (Continued)

2.5.3 Adjusting for an Arbitrary Analog Input Voltage Range

If the analog zero voltage of the A/D is shifted away from ground (for example, to accommodate an analog input signal that does not go to ground) this new zero reference should be properly adjusted first. A $V_{IN(+)}$ voltage that equals this desired zero reference plus $\frac{1}{2}$ LSB (where the LSB is calculated for the desired analog span, $1 \text{ LSB} = \text{analog span}/256$) is applied to pin 6 and the zero reference voltage at pin 7 should then be adjusted to just obtain the 00_{HEX} to 01_{HEX} code transition.

The full-scale adjustment should then be made (with the proper $V_{IN(-)}$ voltage applied) by forcing a voltage to the $V_{IN(+)}$ input which is given by:

$$V_{IN(+)} \text{ fs adj} = V_{MAX} - 1.5 \left[\frac{V_{MAX} - V_{MIN}}{256} \right],$$

where:

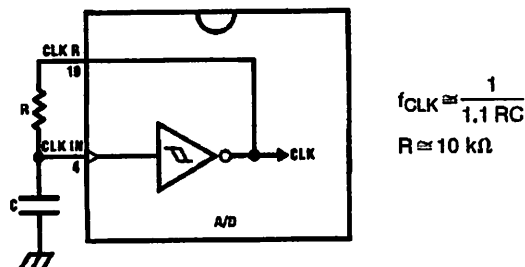
V_{MAX} = The high end of the analog input range
and

V_{MIN} = the low end (the offset zero) of the analog range.
(Both are ground referenced.)

The $V_{REF}/2$ (or V_{CC}) voltage is then adjusted to provide a code change from FE_{HEX} to FF_{HEX}. This completes the adjustment procedure.

2.6 Clocking Option

The clock for the A/D can be derived from the CPU clock or an external RC can be added to provide self-clocking. The CLK IN (pin 4) makes use of a Schmitt trigger as shown in Figure 6.



TL/H/5671-17

FIGURE 6. Self-Clocking the A/D

Heavy capacitive or DC loading of the clock R pin should be avoided as this will disturb normal converter operation. Loads less than 50 pF, such as driving up to 7 A/D converter clock inputs from a single clock R pin of 1 converter, are allowed. For larger clock line loading, a CMOS or low power TTL buffer or PNP input logic should be used to minimize the loading on the clock R pin (do not use a standard TTL buffer).

2.7 Restart During a Conversion

If the A/D is restarted (\overline{CS} and \overline{WR} go low and return high) during a conversion, the converter is reset and a new conversion is started. The output data latch is not updated if the

conversion in process is not allowed to be completed, therefore the data of the previous conversion remains in this latch. The \overline{INTR} output simply remains at the "1" level.

2.8 Continuous Conversions

For operation in the free-running mode an initializing pulse should be used, following power-up, to ensure circuit operation. In this application, the \overline{CS} input is grounded and the \overline{WR} input is tied to the \overline{INTR} output. This \overline{WR} and \overline{INTR} node should be momentarily forced to logic low following a power-up cycle to guarantee operation.

2.9 Driving the Data Bus

This MOS A/D, like MOS microprocessors and memories, will require a bus driver when the total capacitance of the data bus gets large. Other circuitry, which is tied to the data bus, will add to the total capacitive loading, even in TRI-STATE (high impedance mode). Backplane bussing also greatly adds to the stray capacitance of the data bus.

There are some alternatives available to the designer to handle this problem. Basically, the capacitive loading of the data bus slows down the response time, even though DC specifications are still met. For systems operating with a relatively slow CPU clock frequency, more time is available in which to establish proper logic levels on the bus and therefore higher capacitive loads can be driven (see typical characteristics curves).

At higher CPU clock frequencies time can be extended for I/O reads (and/or writes) by inserting wait states (8080) or using clock extending circuits (6800).

Finally, if time is short and capacitive loading is high, external bus drivers must be used. These can be TRI-STATE buffers (low power Schottky such as the DM74LS240 series is recommended) or special higher drive current products which are designed as bus drivers. High current bipolar bus drivers with PNP inputs are recommended.

2.10 Power Supplies

Noise spikes on the V_{CC} supply line can cause conversion errors as the comparator will respond to this noise. A low inductance tantalum filter capacitor should be used close to the converter V_{CC} pin and values of 1 μF or greater are recommended. If an unregulated voltage is available in the system, a separate LM340LAZ-5.0, TO-92, 5V voltage regulator for the converter (and other analog circuitry) will greatly reduce digital noise on the V_{CC} supply.

2.11 Wiring and Hook-Up Precautions

Standard digital wire wrap sockets are not satisfactory for breadboarding this A/D converter. Sockets on PC boards can be used and all logic signal wires and leads should be grouped and kept as far away as possible from the analog signal leads. Exposed leads to the analog inputs can cause undesired digital noise and hum pickup, therefore shielded leads may be necessary in many applications.

Functional Description (Continued)

A single point analog ground that is separate from the logic ground points should be used. The power supply bypass capacitor and the self-clocking capacitor (if used) should both be returned to digital ground. Any $V_{REF/2}$ bypass capacitors, analog input filter capacitors, or input signal shielding should be returned to the analog ground point. A test for proper grounding is to measure the zero error of the A/D converter. Zero errors in excess of $1/4$ LSB can usually be traced to improper board layout and wiring (see section 2.5.1 for measuring the zero error).

3.0 TESTING THE A/D CONVERTER

There are many degrees of complexity associated with testing an A/D converter. One of the simplest tests is to apply a known analog input voltage to the converter and use LEDs to display the resulting digital output code as shown in Figure 7.

For ease of testing, the $V_{REF/2}$ (pin 9) should be supplied with 2.560 V_{DC} and a V_{CC} supply voltage of 5.12 V_{DC} should be used. This provides an LSB value of 20 mV.

If a full-scale adjustment is to be made, an analog input voltage of 5.090 V_{DC} (5.120 - $1/2$ LSB) should be applied to the V_{IN(+)} pin with the V_{IN(-)} pin grounded. The value of the $V_{REF/2}$ input voltage should then be adjusted until the digital output code is just changing from 1111 1110 to 1111 1111. This value of $V_{REF/2}$ should then be used for all the tests.

The digital output LED display can be decoded by dividing the 8 bits into 2 hex characters, the 4 most significant (MS) and the 4 least significant (LS). Table I shows the fractional binary equivalent of these two 4-bit groups. By adding the voltages obtained from the "VMS" and "VLS" columns in Table I, the nominal value of the digital display (when

$V_{REF/2} = 2.560V$) can be determined. For example, for an output LED display of 1011 0110 or B6 (in hex), the voltage values from the table are $3.520 + 0.120$ or 3.640 V_{DC}. These voltage values represent the center-values of a perfect A/D converter. The effects of quantization error have to be accounted for in the interpretation of the test results.

For a higher speed test system, or to obtain plotted data, a digital-to-analog converter is needed for the test set-up. An accurate 10-bit DAC can serve as the precision voltage source for the A/D. Errors of the A/D under test can be expressed as either analog voltages or differences in 2 digital words.

A basic A/D tester that uses a DAC and provides the error as an analog output voltage is shown in Figure 8. The 2 op amps can be eliminated if a lab DVM with a numerical subtraction feature is available to read the difference voltage, "A-C", directly. The analog input voltage can be supplied by a low frequency ramp generator and an X-Y plotter can be used to provide analog error (Y axis) versus analog input (X axis).

For operation with a microprocessor or a computer-based test system, it is more convenient to present the errors digitally. This can be done with the circuit of Figure 9, where the output code transitions can be detected as the 10-bit DAC is incremented. This provides $1/4$ LSB steps for the 8-bit A/D under test. If the results of this test are automatically plotted with the analog input on the X axis and the error (in LSB's) as the Y axis, a useful transfer function of the A/D under test results. For acceptance testing, the plot is not necessary and the testing speed can be increased by establishing internal limits on the allowed error for each code.

4.0 MICROPROCESSOR INTERFACING

To discuss the interface with 8080A and 6800 microprocessors, a common sample subroutine structure is used. The microprocessor starts the A/D, reads and stores the results of 16 successive conversions, then returns to the user's program. The 16 data bytes are stored in 16 successive memory locations. All Data and Addresses will be given in hexadecimal form. Software and hardware details are provided separately for each type of microprocessor.

4.1 Interfacing 8080 Microprocessor Derivatives (8048, 8085)

This converter has been designed to directly interface with derivatives of the 8080 microprocessor. The A/D can be mapped into memory space (using standard memory address decoding for \overline{CS} and the \overline{MEMR} and \overline{MEMW} strobes) or it can be controlled as an I/O device by using the $\overline{I/O\overline{R}}$ and $\overline{I/O\overline{W}}$ strobes and decoding the address bits A0 → A7 (or address bits A8 → A15 as they will contain the same 8-bit address information) to obtain the \overline{CS} input. Using the I/O space provides 256 additional addresses and may allow a simpler 8-bit address decoder but the data can only be input to the accumulator. To make use of the additional memory reference instructions, the A/D should be mapped into memory space. An example of an A/D in I/O space is shown in Figure 10.

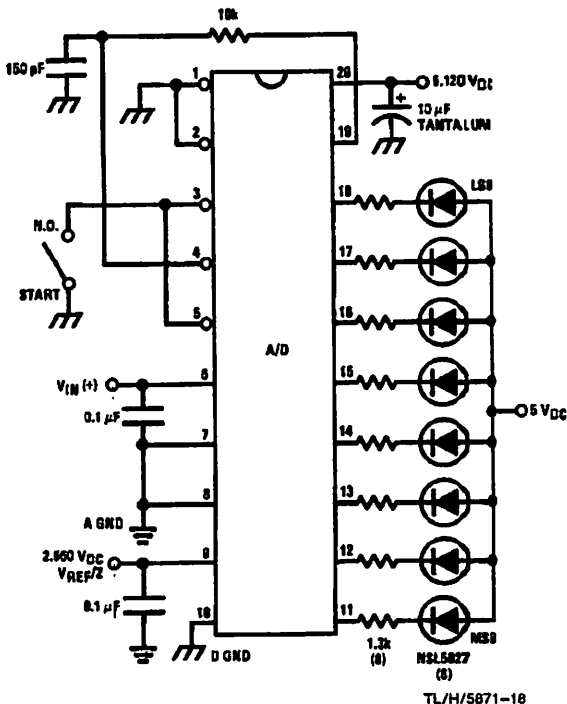


FIGURE 7. Basic A/D Tester

Functional Description (Continued)

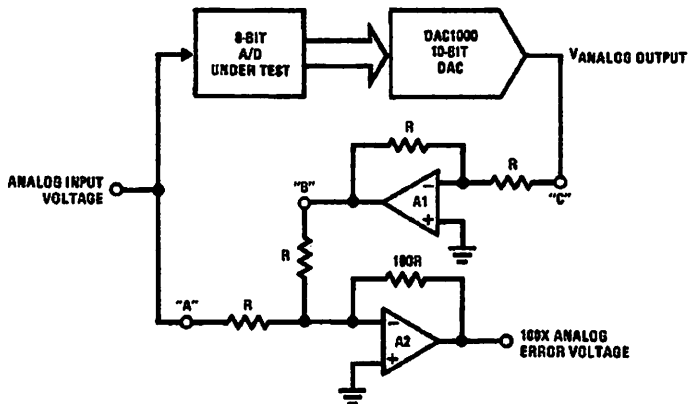


FIGURE 8. A/D Tester with Analog Error Output

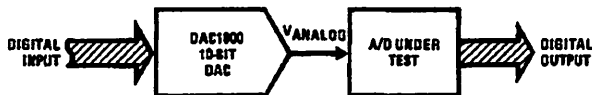


FIGURE 9. Basic "Digital" A/D Tester

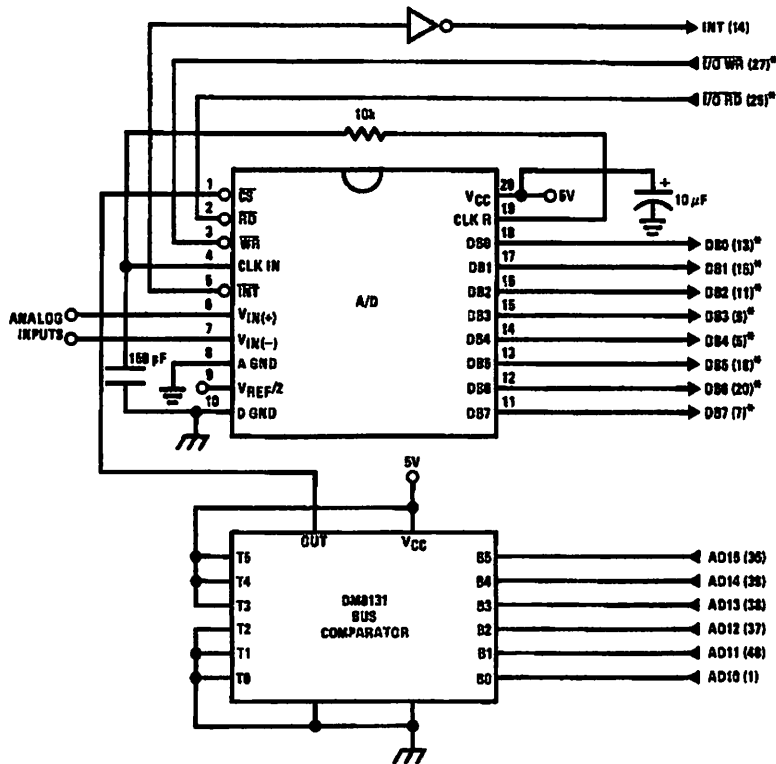
TL/H/5671-19

TABLE I. DECODING THE DIGITAL OUTPUT LEDs

HEX	BINARY	FRACTIONAL BINARY VALUE FOR		OUTPUT VOLTAGE CENTER VALUES WITH $V_{REF}/2 = 2.560 V_{DC}$	
		MS GROUP	LS GROUP	VMS GROUP*	VLS GROUP*
F	1 1 1 1	15/16	15/256	4.800	0.300
E	1 1 1 0	7/8	7/128	4.480	0.280
D	1 1 0 1	13/16	13/256	4.160	0.260
C	1 1 0 0	3/4	3/64	3.840	0.240
B	1 0 1 1	11/16	11/256	3.520	0.220
A	1 0 1 0	5/8	5/128	3.200	0.200
9	1 0 0 1	9/16	9/256	2/880	0.180
8	1 0 0 0	1/2	1/32	2/560	0.160
7	0 1 1 1	7/16	7/256	2.240	0.140
6	0 1 1 0	3/8	3/128	1.920	0.120
5	0 1 0 1	5/16	2/256	1.600	0.100
4	0 1 0 0	1/4	1/64	1/280	0.080
3	0 0 1 1	3/16	3/256	0.960	0.060
2	0 0 1 0	1/8	1/128	0.640	0.040
1	0 0 0 1	1/16	1/256	0.320	0.020
0	0 0 0 0			0	0

*Display Output = VMS Group + VLS Group

Functional Description (Continued)



TL/H/5671-20

Note 1: *Pin numbers for the DP8228 system controller, others are INS8080A.

Note 2: Pin 23 of the INS8228 must be tied to +12V through a 1 k Ω resistor to generate the RST 7 instruction when an interrupt is acknowledged as required by the accompanying sample program.

FIGURE 10. ADC0801-INS8080A CPU Interface

SAMPLE PROGRAM FOR FIGURE 10 ADC0801-INS8080A CPU INTERFACE

```

0038  C3 00 03  RST 7:          JMP    LD DATA
.
.
0100  21 00 02  START:          LXI H 0200H      ;HL pair will point to
.                               ;data storage locations
0103  31 00 04  RETURN:        LXI SP 0400H     ;Initialize stack pointer (Note 1)
0106  7D                MOV A, L        ;Test # of bytes entered
0107  FE 0F                CPI 0FH        ;If # = 16. JMP to
0109  CA 13 01           JZ CONT        ;user program
010C  D3 E0                OUT E0 H      ;Start A/D
010E  FB                EI                ;Enable interrupt
010F  00                LOOP:        NOP                ;Loop until end of
0110  C3 0F 01           JMP LOOP      ;conversion
0113  .                CONT:          .
.                               .
.                               .
.                               .
.                               .
.                               .
.                               .
0300  DB E0          LD DATA:    IN E0 H        ;Load data into accumulator
0302  77                MOV M, A      ;Store data
0303  23                INX H        ;Increment storage pointer
0304  C3 03 01           JMP RETURN

```

Note 1: The stack pointer must be dimensioned because a RST 7 instruction pushes the PC onto the stack.

Note 2: All address used were arbitrarily chosen.

Functional Description (Continued)

The standard control bus signals of the 8080 (\overline{CS} , \overline{RD} and \overline{WR}) can be directly wired to the digital control inputs of the A/D and the bus timing requirements are met to allow both starting the converter and outputting the data onto the data bus. A bus driver should be used for larger microprocessor systems where the data bus leaves the PC board and/or must drive capacitive loads larger than 100 pF.

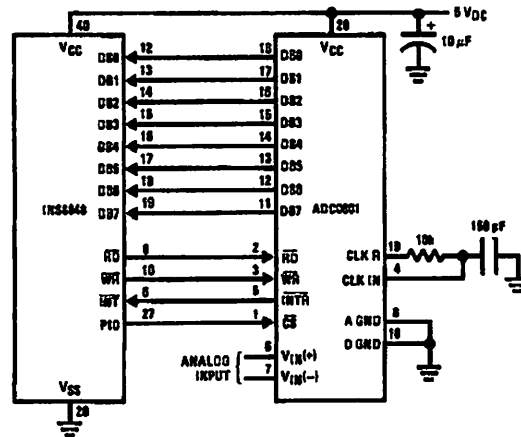
4.1.1 Sample 8080A CPU Interfacing Circuitry and Program

The following sample program and associated hardware shown in Figure 10 may be used to input data from the converter to the INS8080A CPU chip set (comprised of the INS8080A microprocessor, the INS8228 system controller and the INS8224 clock generator). For simplicity, the A/D is controlled as an I/O device, specifically an 8-bit bi-directional port located at an arbitrarily chosen port address, E0. The TRI-STATE output capability of the A/D eliminates the need for a peripheral interface device, however address decoding is still required to generate the appropriate \overline{CS} for the converter.

It is important to note that in systems where the A/D converter is 1-of-8 or less I/O mapped devices, no address decoding circuitry is necessary. Each of the 8 address bits (A0 to A7) can be directly used as \overline{CS} inputs—one for each I/O device.

4.1.2 INS8048 Interface

The INS8048 interface technique with the ADC0801 series (see Figure 11) is simpler than the 8080A CPU interface. There are 24 I/O lines and three test input lines in the 8048. With these extra I/O lines available, one of the I/O lines (bit 0 of port 1) is used as the chip select signal to the A/D, thus eliminating the use of an external address decoder. Bus control signals \overline{RD} , \overline{WR} and \overline{INTR} of the 8048 are tied directly to the A/D. The 16 converted data words are stored at on-chip RAM locations from 20 to 2F (Hex). The \overline{RD} and \overline{WR} signals are generated by reading from and writing into a dummy address, respectively. A sample interface program is shown below.



TL/H/5671-21

FIGURE 11. INS8048 Interface

SAMPLE PROGRAM FOR FIGURE 11 INS8048 INTERFACE

```

04 10          JMP          10H          ; Program starts at addr 10
              ORG          30H
04 50          JMP          50H          ; Interrupt jump vector
              ORG          10H          ; Main program
99 FE          ANL          P1, #0FEH   ; Chip select
81             MOVX        A, @R1      ; Read in the 1st data
              ; to reset the intr
89 01          START:    ORL          P1, #1      ; Set port pin high
B8 20          MOV          RO, #20H    ; Data address
B9 FF          MOV          R1, #0FFH   ; Dummy address
BA 10          MOV          R2, #10H    ; Counter for 16 bytes
23 FF          AGAIN:   MOV          A, #0FFH ; Set ACC for intr loop
99 FE          ANL          P1, #0FEH   ; Send CS (bit 0 of P1)
91             MOVX        @R1, A      ; Send WR out
05             EN          I          ; Enable interrupt
96 21          LOOP:    JNZ          LOOP    ; Wait for interrupt
EA 1B          DJNZ        R2, AGAIN    ; If 16 bytes are read
00             NOP
00             NOP
              ORG          50H
81             INDATA:   MOVX        A, @R1    ; Input data, CS still low
A0             MOV          @RO, A      ; Store in memory
18             INC          RO          ; Increment storage counter
89 01          ORL          P1, #1      ; Reset CS signal
27             CLR          A          ; Clear ACC to get out of
93             RETR         ; the interrupt loop
    
```

Functional Description (Continued)

4.2 Interfacing the Z-80

The Z-80 control bus is slightly different from that of the 8080. General \overline{RD} and \overline{WR} strobes are provided and separate memory request, \overline{MREQ} , and I/O request, \overline{IORQ} , signals are used which have to be combined with the generalized strobes to provide the equivalent 8080 signals. An advantage of operating the A/D in I/O space with the Z-80 is that the CPU will automatically insert one wait state (the \overline{RD} and \overline{WR} strobes are extended one clock period) to allow more time for the I/O devices to respond. Logic to map the A/D in I/O space is shown in Figure 13.

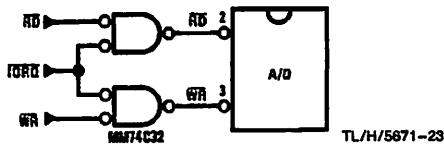


FIGURE 13. Mapping the A/D as an I/O Device for Use with the Z-80 CPU

Additional I/O advantages exist as software DMA routines are available and use can be made of the output data transfer which exists on the upper 8 address lines (A8 to A15) during I/O input instructions. For example, MUX channel selection for the A/D can be accomplished with this operating mode.

4.3 Interfacing 6800 Microprocessor Derivatives (6502, etc.)

The control bus for the 6800 microprocessor derivatives does not use the \overline{RD} and \overline{WR} strobe signals. Instead it employs a single R/W line and additional timing, if needed, can be derived from the $\phi 2$ clock. All I/O devices are memory mapped in the 6800 system, and a special signal, VMA, indicates that the current address is valid. Figure 14 shows an interface schematic where the A/D is memory mapped in the 6800 system. For simplicity, the \overline{CS} decoding is shown using $1/2$ DM8092. Note that in many 6800 systems, an al-

ready decoded $\overline{475}$ line is brought out to the common bus at pin 21. This can be tied directly to the \overline{CS} pin of the A/D, provided that no other devices are addressed at HX ADDR: 4XXX or 5XXX.

The following subroutine performs essentially the same function as in the case of the 8080A interface and it can be called from anywhere in the user's program.

In Figure 15 the ADC0801 series is interfaced to the M6800 microprocessor through (the arbitrarily chosen) Port B of the MC6820 or MC6821 Peripheral Interface Adapter, (PIA). Here the \overline{CS} pin of the A/D is grounded since the PIA is already memory mapped in the M6800 system and no \overline{CS} decoding is necessary. Also notice that the A/D output data lines are connected to the microprocessor bus under program control through the PIA and therefore the A/D \overline{RD} pin can be grounded.

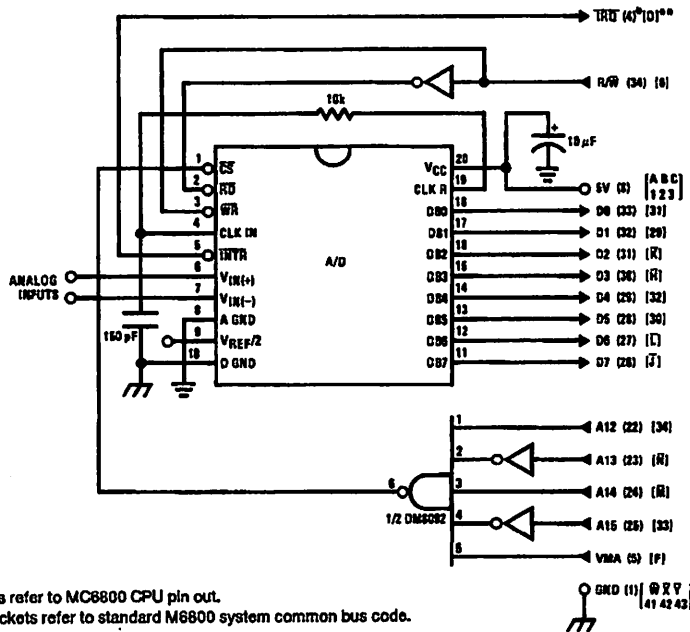
A sample interface program equivalent to the previous one is shown below Figure 15. The PIA Data and Control Registers of Port B are located at HEX addresses 8006 and 8007, respectively.

5.0 GENERAL APPLICATIONS

The following applications show some interesting uses for the A/D. The fact that one particular microprocessor is used is not meant to be restrictive. Each of these application circuits would have its counterpart using any microprocessor that is desired.

5.1 Multiple ADC0801 Series to MC6800 CPU Interface

To transfer analog data from several channels to a single microprocessor system, a multiple converter scheme presents several advantages over the conventional multiplexer single-converter approach. With the ADC0801 series, the differential inputs allow individual span adjustment for each channel. Furthermore, all analog input channels are sensed simultaneously, which essentially divides the microprocessor's total system servicing time by the number of channels, since all conversions occur simultaneously. This scheme is shown in Figure 16.



Note 1: Numbers in parentheses refer to MC6800 CPU pin out.

Note 2: Number or letters in brackets refer to standard M6800 system common bus code.

FIGURE 14. ADC0801-MC6800 CPU Interface

DAC0800/DAC0801/DAC0802 8-Bit Digital-to-Analog Converters

General Description

The DAC0800 series are monolithic 8-bit high-speed current-output digital-to-analog converters (DAC) featuring typical settling times of 100 ns. When used as a multiplying DAC, monotonic performance over a 40 to 1 reference current range is possible. The DAC0800 series also features high compliance complementary current outputs to allow differential output voltages of 20 V_{p-p} with simple resistor loads as shown in *Figure 1*. The reference-to-full-scale current matching of better than ±1 LSB eliminates the need for full-scale trims in most applications while the nonlinearities of better than ±0.1% over temperature minimizes system error accumulations.

The noise immune inputs of the DAC0800 series will accept TTL levels with the logic threshold pin, V_{LC}, grounded. Changing the V_{LC} potential will allow direct interface to other logic families. The performance and characteristics of the device are essentially unchanged over the full ±4.5V to ±18V power supply range; power dissipation is only 33 mW with ±5V supplies and is independent of the logic input states.

The DAC0800, DAC0802, DAC0800C, DAC0801C and DAC0802C are a direct replacement for the DAC-08, DAC-08A, DAC-08C, DAC-08E and DAC-08H, respectively.

Features

- Fast settling output current 100 ns
- Full scale error ±1 LSB
- Nonlinearity over temperature ±0.1%
- Full scale current drift ±10 ppm/°C
- High output compliance -10V to +18V
- Complementary current outputs
- Interface directly with TTL, CMOS, PMOS and others
- 2 quadrant wide range multiplying capability
- Wide power supply range ±4.5V to ±18V
- Low power consumption 33 mW at ±5V
- Low cost

Typical Applications

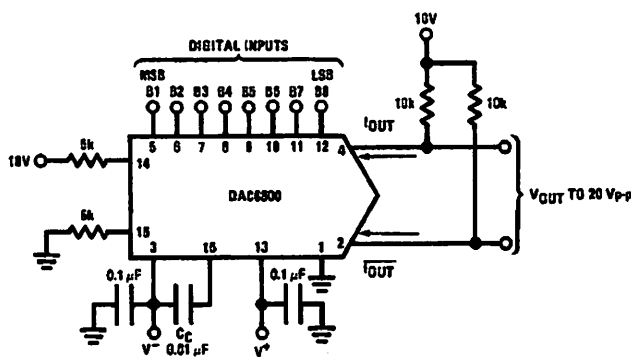


FIGURE 1. ±20 V_{p-p} Output Digital-to-Analog Converter (Note 4)

TL/H/5686-1

Ordering Information

Non-Linearity	Temperature Range	Order Numbers				
		J Package (J16A)*		N Package (N16A)*		SO Package (M16A)
±0.1% FS	0°C ≤ T _A ≤ +70°C	DAC0802LCJ	DAC-08HQ	DAC0802LCN	DAC-08HP	DAC0802LCM
±0.19% FS	-55°C ≤ T _A ≤ +125°C	DAC0800LJ	DAC-08Q			
±0.19% FS	0°C ≤ T _A ≤ +70°C	DAC0800LCJ	DAC-08EQ	DAC0800LCN	DAC-08EP	DAC0800LCM
±0.39% FS	0°C ≤ T _A ≤ +70°C			DAC0801LCN	DAC-08CP	DAC0801LCM

*Devices may be ordered by using either order number.

DAC0800/DAC0801/DAC0802 8-Bit Digital-to-Analog Converters

Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage ($V^+ - V^-$)	$\pm 18V$ or $36V$
Power Dissipation (Note 2)	500 mW
Reference Input Differential Voltage (V14 to V15)	V^- to V^+
Reference Input Common-Mode Range (V14, V15)	V^- to V^+
Reference Input Current	5 mA
Logic Inputs	V^- to V^- plus 36V
Analog Current Outputs ($V_S^- = -15V$)	4.25 mA
ESD Susceptibility (Note 3)	TBD V
Storage Temperature	$-65^\circ C$ to $+150^\circ C$

Lead Temp. (Soldering, 10 seconds)

Dual-In-Line Package (plastic)	$260^\circ C$
Dual-In-Line Package (ceramic)	$300^\circ C$
Surface Mount Package	
Vapor Phase (60 seconds)	$215^\circ C$
Infrared (15 seconds)	$220^\circ C$

Operating Conditions (Note 1)

	Min	Max	Units
Temperature (T_A)			
DAC0800L	-55	+125	$^\circ C$
DAC0800LC	0	+70	$^\circ C$
DAC0801LC	0	+70	$^\circ C$
DAC0802LC	0	+70	$^\circ C$

Electrical Characteristics The following specifications apply for $V_S = \pm 15V$, $I_{REF} = 2$ mA and $T_{MIN} \leq T_A \leq T_{MAX}$ unless otherwise specified. Output characteristics refer to both I_{OUT} and I_{OUT} .

Symbol	Parameter	Conditions	DAC0802LC			DAC0800L/ DAC0800LC			DAC0801LC			Units
			Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
	Resolution		8	8	8	8	8	8	8	8	8	Bits
	Monotonicity		8	8	8	8	8	8	8	8	8	Bits
	Nonlinearity				± 0.1			± 0.19			± 0.39	%FS
t_s	Settling Time	To $\pm 1/2$ LSB, All Bits Switched "ON" or "OFF", $T_A = 25^\circ C$ DAC0800L DAC0800LC		100	135					100	150	ns
							100	135				ns
							100	150				ns
tPLH, tPHL	Propagation Delay Each Bit All Bits Switched	$T_A = 25^\circ C$		35	60		35	60		35	60	ns
				35	60		35	60		35	60	ns
TCI _{FS}	Full Scale Tempo			± 10	± 50		± 10	± 50		± 10	± 80	ppm/ $^\circ C$
V _{OC}	Output Voltage Compliance	Full Scale Current Change $< 1/2$ LSB, $R_{OUT} > 20$ M Ω Typ	-10		18	-10		18	-10		18	V
I _{FS4}	Full Scale Current	$V_{REF} = 10.000V$, $R_{14} = 5.000$ k Ω $R_{15} = 5.000$ k Ω , $T_A = 25^\circ C$	1.984	1.992	2.000	1.94	1.99	2.04	1.94	1.99	2.04	mA
I _{FS5}	Full Scale Symmetry	$I_{FS4} - I_{FS2}$		± 0.5	± 4.0		± 1	± 8.0		± 2	± 16	μA
I _{ZS}	Zero Scale Current			0.1	1.0		0.2	2.0		0.2	4.0	μA
I _{FSR}	Output Current Range	$V^- = -5V$ $V^- = -8V$ to $-18V$	0	2.0	2.1	0	2.0	2.1	0	2.0	2.1	mA
			0	2.0	4.2	0	2.0	4.2	0	2.0	4.2	mA
V _{IL} V _{IH}	Logic Input Levels Logic "0" Logic "1"	$V_{LC} = 0V$			0.8			0.8			0.8	V
			2.0			2.0			2.0			V
I _{IL} I _{IH}	Logic Input Current Logic "0" Logic "1"	$V_{LC} = 0V$ $-10V \leq V_{IN} \leq +0.8V$ $2V \leq V_{IN} \leq +18V$		-2.0	-10		-2.0	-10		-2.0	-10	μA
				0.002	10		0.002	10		0.002	10	μA
V _{IS}	Logic Input Swing	$V^- = -15V$	-10		18	-10		18	-10		18	V
V _{THR}	Logic Threshold Range	$V_S = \pm 15V$	-10		13.5	-10		13.5	-10		13.5	V
I _{IS}	Reference Bias Current			-1.0	-3.0		-1.0	-3.0		-1.0	-3.0	μA
di/dt	Reference Input Slew Rate	(Figure 12)	4.0	8.0		4.0	8.0		4.0	8.0		mA/ μs
PSSI _{FS+} PSSI _{FS-}	Power Supply Sensitivity	$4.5V \leq V^+ \leq 18V$ $-4.5V \leq V^- \leq 18V$ $I_{REF} = 1mA$		0.0001	0.01		0.0001	0.01		0.0001	0.01	%/%
				0.0001	0.01		0.0001	0.01		0.0001	0.01	%/%
I _{I+} I _{I-}	Power Supply Current	$V_S = \pm 5V$, $I_{REF} = 1$ mA		2.3	3.8		2.3	3.8		2.3	3.8	mA
				-4.3	-5.8		-4.3	-5.8		-4.3	-5.8	mA
I _{I+} I _{I-}		$V_S = 5V$, $-15V$, $I_{REF} = 2$ mA		2.4	3.8		2.4	3.8		2.4	3.8	mA
				-6.4	-7.8		-6.4	-7.8		-6.4	-7.8	mA
I _{I+} I _{I-}		$V_S = \pm 15V$, $I_{REF} = 2$ mA		2.5	3.8		2.5	3.8		2.5	3.8	mA
				-6.5	-7.8		-6.5	-7.8		-6.5	-7.8	mA

Electrical Characteristics (Continued)

The following specifications apply for $V_S = \pm 15V$, $I_{REF} = 2\text{ mA}$ and $T_{MIN} \leq T_A \leq T_{MAX}$ unless otherwise specified. Output characteristics refer to both I_{OUT} and $\overline{I_{OUT}}$.

Symbol	Parameter	Conditions	DAC0802LC			DAC0800L/ DAC0800LC			DAC0801LC			Units
			Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
P_D	Power Dissipation	$\pm 5V, I_{REF} = 1\text{ mA}$		33	48		33	48		33	48	mW
		$5V, -15V, I_{REF} = 2\text{ mA}$		108	136		108	136		108	136	mW
		$\pm 15V, I_{REF} = 2\text{ mA}$		135	174		135	174		135	174	mW

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. DC and AC electrical specifications do not apply when operating the device beyond its specified operating conditions.

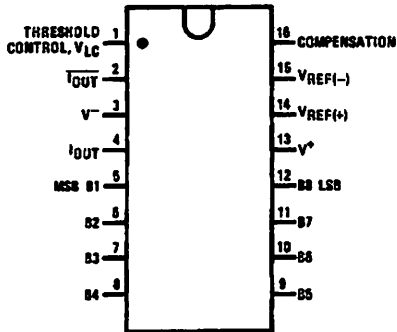
Note 2: The maximum junction temperature of the DAC0800, DAC0801 and DAC0802 is 125°C. For operating at elevated temperatures, devices in the Dual-In-Line J package must be derated based on a thermal resistance of 100°C/W, junction-to-ambient, 175°C/W for the molded Dual-In-Line N package and 100°C/W for the Small Outline M package.

Note 3: Human body model, 100 pF discharged through a 1.5 kΩ resistor.

Note 4: Pin-out numbers for the DAC080X represent the Dual-In-Line package. The Small Outline package pin-out differs from the Dual-In-Line package.

Connection Diagrams

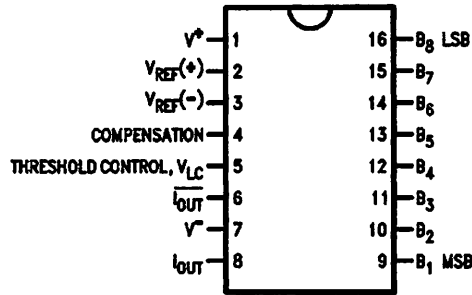
Dual-In-Line Package



Top View

TL/H/5686-13

Small Outline Package

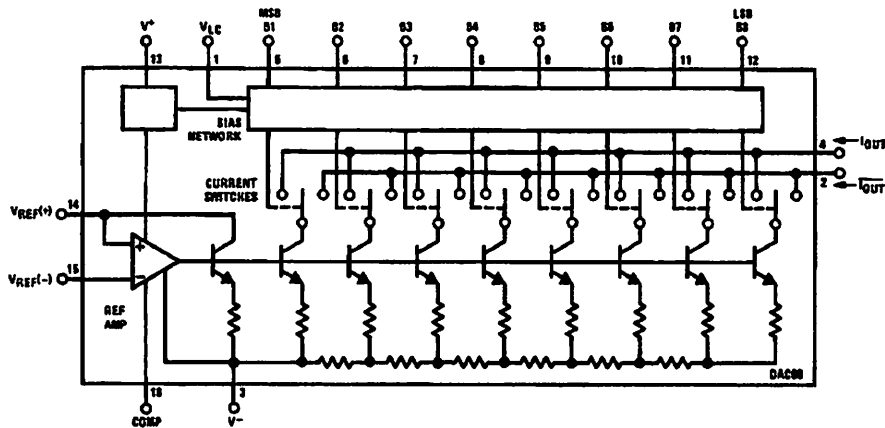


Top View

TL/H/5686-14

See Ordering Information

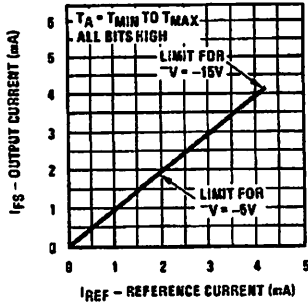
Block Diagram (Note 4)



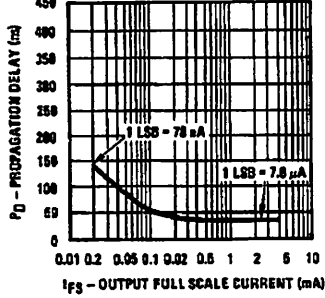
TL/H/5686-2

Typical Performance Characteristics

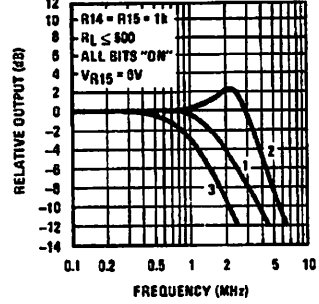
Full Scale Current vs Reference Current



LSB Propagation Delay vs I_{FS}

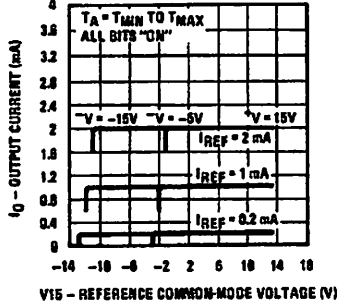


Reference Input Frequency Response



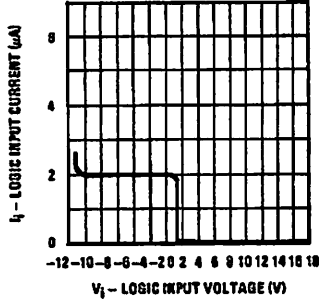
Curve 1: $C_C = 15 \text{ pF}$, $V_{IN} = 2 \text{ Vp-p}$ centered at 1V.
 Curve 2: $C_C = 15 \text{ pF}$, $V_{IN} = 50 \text{ mVp-p}$ centered at 200 mV.
 Curve 3: $C_C = 0 \text{ pF}$, $V_{IN} = 100 \text{ mVp-p}$ at 0V and applied through 50Ω connected to pin 14. 2V applied to R14.

Reference Amp Common-Mode Range

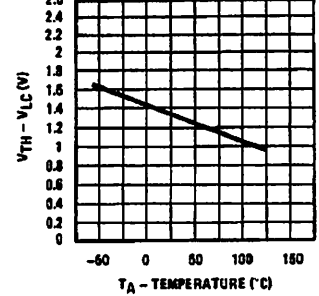


Note, Positive common-mode range is always (V+) - 1.5V

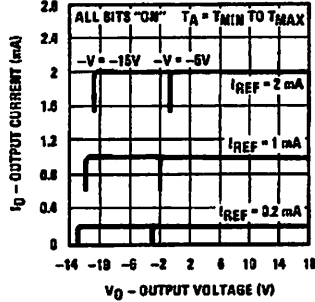
Logic Input Current vs Input Voltage



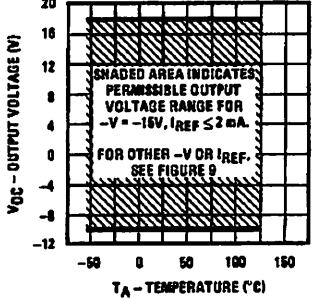
V_{TH} - V_{LC} vs Temperature



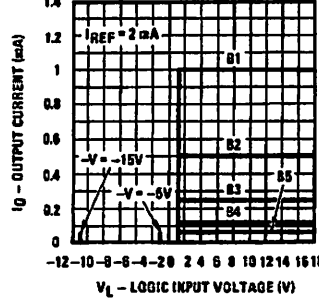
Output Current vs Output Voltage (Output Voltage Compliance)



Output Voltage Compliance vs Temperature



Bit Transfer Characteristics

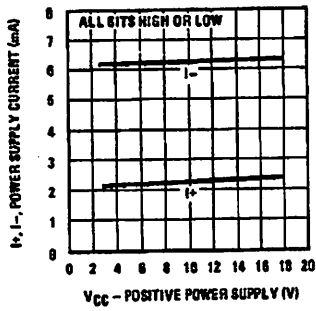


TL/H/5688-3

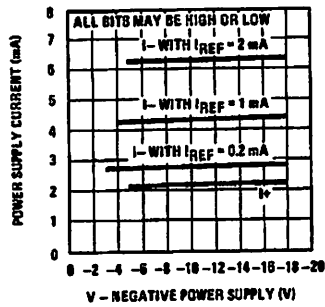
Note, B1-B8 have identical transfer characteristics. Bits are fully switched with less than 1/2 LSB error, at less than ±100 mV from actual threshold. These switching points are guaranteed to lie between 0.8 and 2V over the operating temperature range ($V_{LC} = 0V$).

Typical Performance Characteristics (Continued)

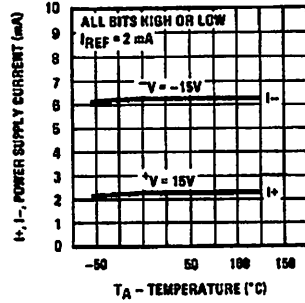
Power Supply Current vs +V



Power Supply Current vs -V

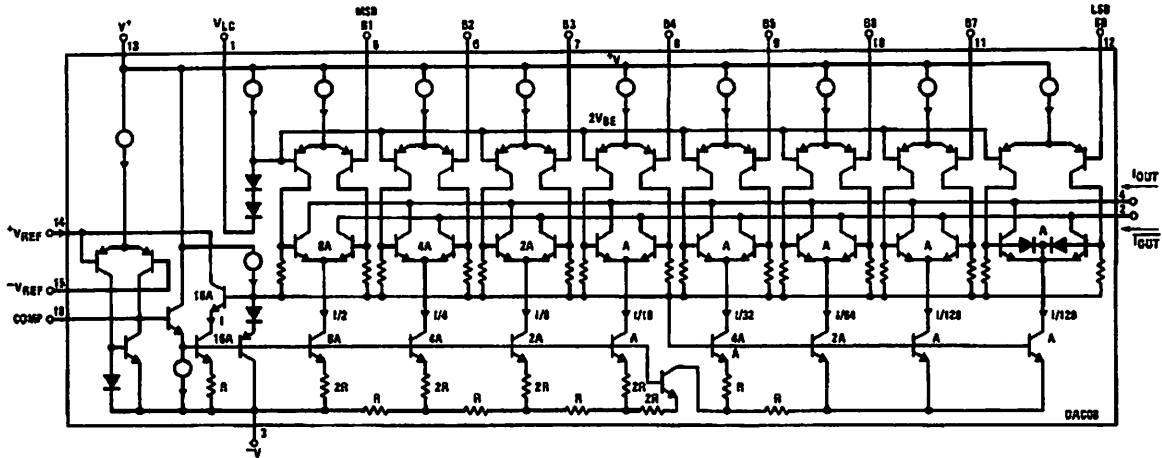


Power Supply Current vs Temperature



TL/H/5686-4

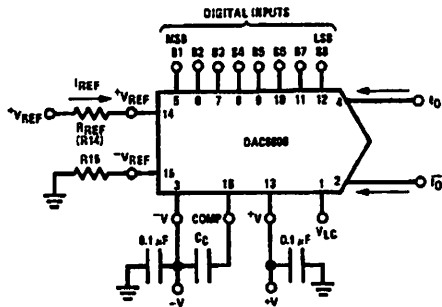
Equivalent Circuit



TL/H/5686-15

FIGURE 2

Typical Applications (Continued)



TL/H/5686-5

FIGURE 3. Basic Positive Reference Operation (Note 4)

$$I_{FS} \approx \frac{+V_{REF}}{R_{REF}} \times \frac{255}{256}$$

$$I_O + \bar{I}_O = I_{FS} \text{ for all logic states}$$

For fixed reference, TTL operation, typical values are:

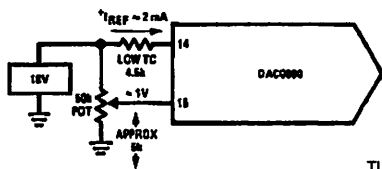
$$V_{REF} = 10.000V$$

$$R_{REF} = 5.000k$$

$$R_{15} \approx R_{REF}$$

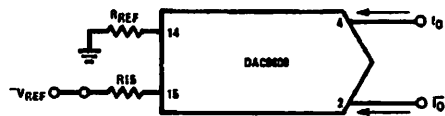
$$C_C = 0.01 \mu F$$

$$V_{LC} = 0V \text{ (Ground)}$$



TL/H/5686-21

FIGURE 4. Recommended Full Scale Adjustment Circuit (Note 4)



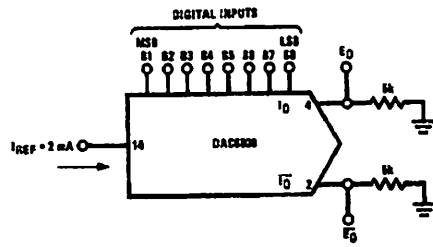
TL/H/5686-16

$$I_{FS} \approx \frac{-V_{REF}}{R_{REF}} \times \frac{255}{256}$$

Note: R_{REF} sets I_{FS} ; R_{15} is for bias current cancellation

FIGURE 5. Basic Negative Reference Operation (Note 4)

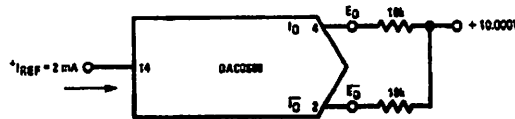
Typical Applications (Continued)



TL/H/5686-17

	B1	B2	B3	B4	B5	B6	B7	B8	I_O mA	\bar{I}_O mA	E_O	\bar{E}_O
Full Scale	1	1	1	1	1	1	1	1	1.992	0.000	-9.960	0.000
Full Scale - LSB	1	1	1	1	1	1	1	0	1.984	0.008	-9.920	-0.040
Half Scale + LSB	1	0	0	0	0	0	0	1	1.008	0.984	-5.040	-4.920
Half Scale	1	0	0	0	0	0	0	0	1.000	0.992	-5.000	-4.960
Half Scale - LSB	0	1	1	1	1	1	1	1	0.992	1.000	-4.960	-5.000
Zero Scale + LSB	0	0	0	0	0	0	0	1	0.008	1.984	-0.040	-9.920
Zero Scale	0	0	0	0	0	0	0	0	0.000	1.992	0.000	-9.960

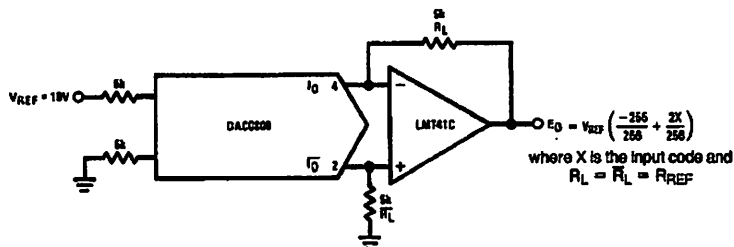
FIGURE 6. Basic Unipolar Negative Operation (Note 4)



TL/H/5686-6

	B1	B2	B3	B4	B5	B6	B7	B8	E_O	\bar{E}_O
Pos. Full Scale	1	1	1	1	1	1	1	1	-9.920	+10.000
Pos. Full Scale - LSB	1	1	1	1	1	1	1	0	-9.840	+9.920
Zero Scale + LSB	1	0	0	0	0	0	0	1	-0.080	+0.160
Zero Scale	1	0	0	0	0	0	0	0	0.000	+0.080
Zero Scale - LSB	0	1	1	1	1	1	1	1	+0.080	0.000
Neg. Full Scale + LSB	0	0	0	0	0	0	0	1	+9.920	-9.840
Neg. Full Scale	0	0	0	0	0	0	0	0	+10.000	-9.920

FIGURE 7. Basic Bipolar Output Operation (Note 4)



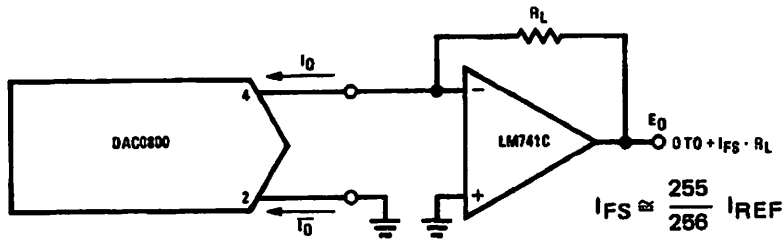
TL/H/5686-18

If $R_L = \bar{R}_L$ within $\pm 0.05\%$, output is symmetrical about ground

	B1	B2	B3	B4	B5	B6	B7	B8	E_O
Pos. Full Scale	1	1	1	1	1	1	1	1	+9.960
Pos. Full Scale - LSB	1	1	1	1	1	1	1	0	+9.880
(+)Zero Scale	1	0	0	0	0	0	0	0	+0.040
(-)Zero Scale	0	1	1	1	1	1	1	1	-0.040
Neg. Full Scale + LSB	0	0	0	0	0	0	0	1	-9.880
Neg. Full Scale	0	0	0	0	0	0	0	0	-9.960

FIGURE 8. Symmetrical Offset Binary Operation (Note 4)

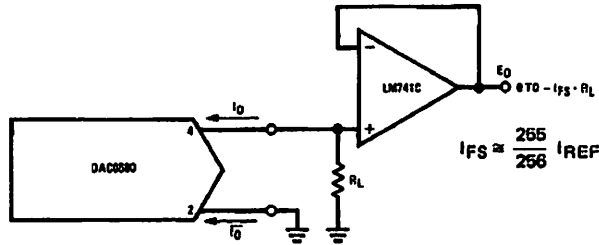
Typical Applications (Continued)



TL/H/5688-19

For complementary output (operation as negative logic DAC), connect inverting input of op amp to \bar{I}_O (pin 2); connect I_O (pin 4) to ground.

FIGURE 9. Positive Low Impedance Output Operation (Note 4)



TL/H/5688-20

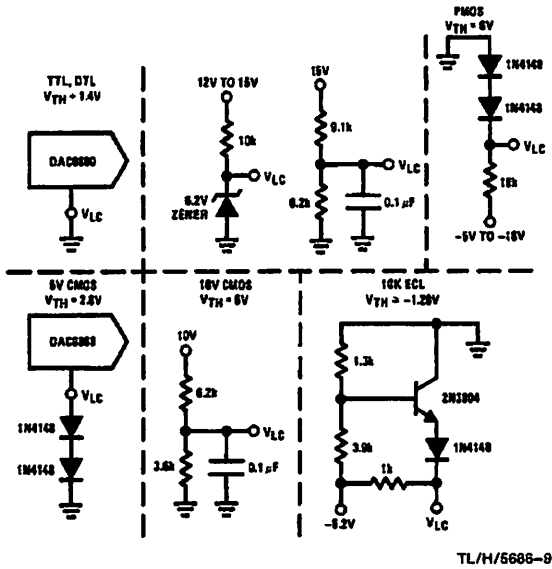
For complementary output (operation as a negative logic DAC) connect non-inverting input of op amp to \bar{I}_O (pin 2); connect I_O (pin 4) to ground.

FIGURE 10. Negative Low Impedance Output Operation (Note 4)

$$V_{TH} = V_{LC} + 1.4V$$

15V CMOS, HTL, HNIL

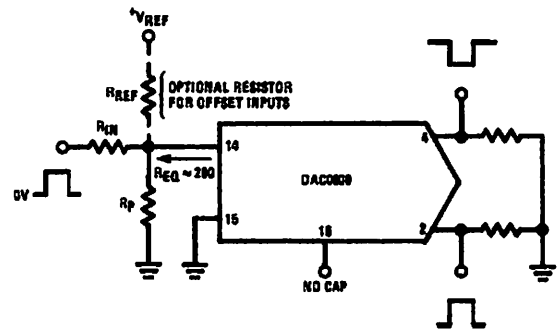
$$V_{TH} = 7.6V$$



TL/H/5688-9

Note. Do not exceed negative logic input range of DAC.

FIGURE 11. Interfacing with Various Logic Families



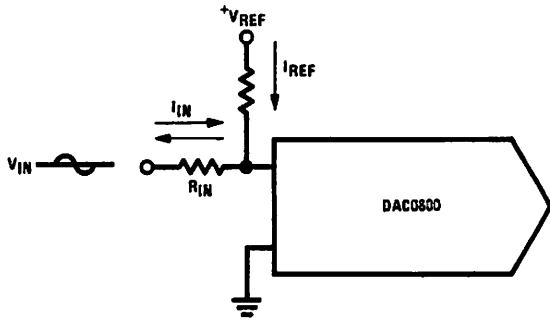
TL/H/5688-10

Typical values: $R_{IN} = 5k$, $V_{IN} = 10V$

FIGURE 12. Pulsed Reference Operation (Note 4)

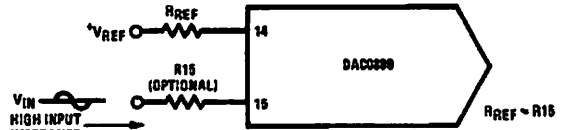
Typical Applications (Continued)

(a) $I_{REF} \geq \text{peak negative swing of } I_{IN}$



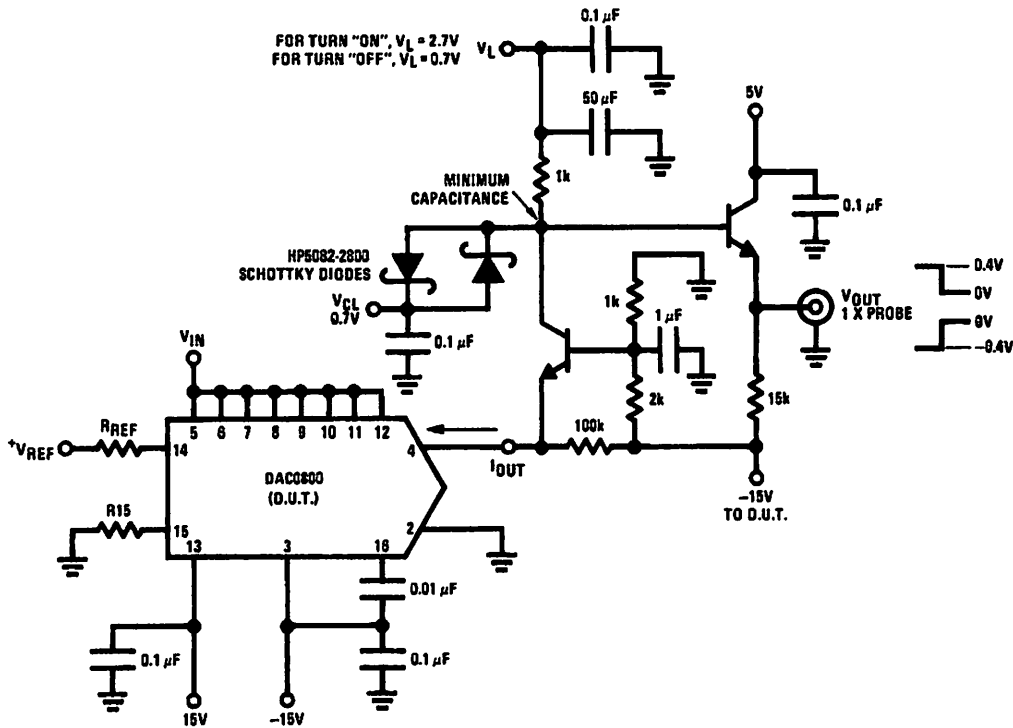
TL/H/5686-11

(b) $+V_{REF}$ must be above peak positive swing of V_{IN}



TL/H/5686-12

FIGURE 13. Accommodating Bipolar References (Note 4)

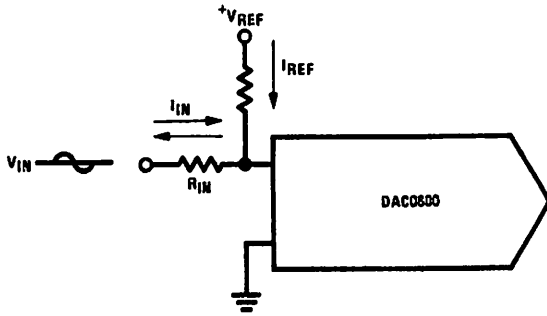


TL/H/5686-7

FIGURE 14. Settling Time Measurement (Note 4)

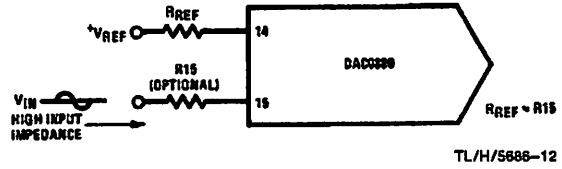
Typical Applications (Continued)

(a) $I_{REF} \geq \text{peak negative swing of } I_{IN}$



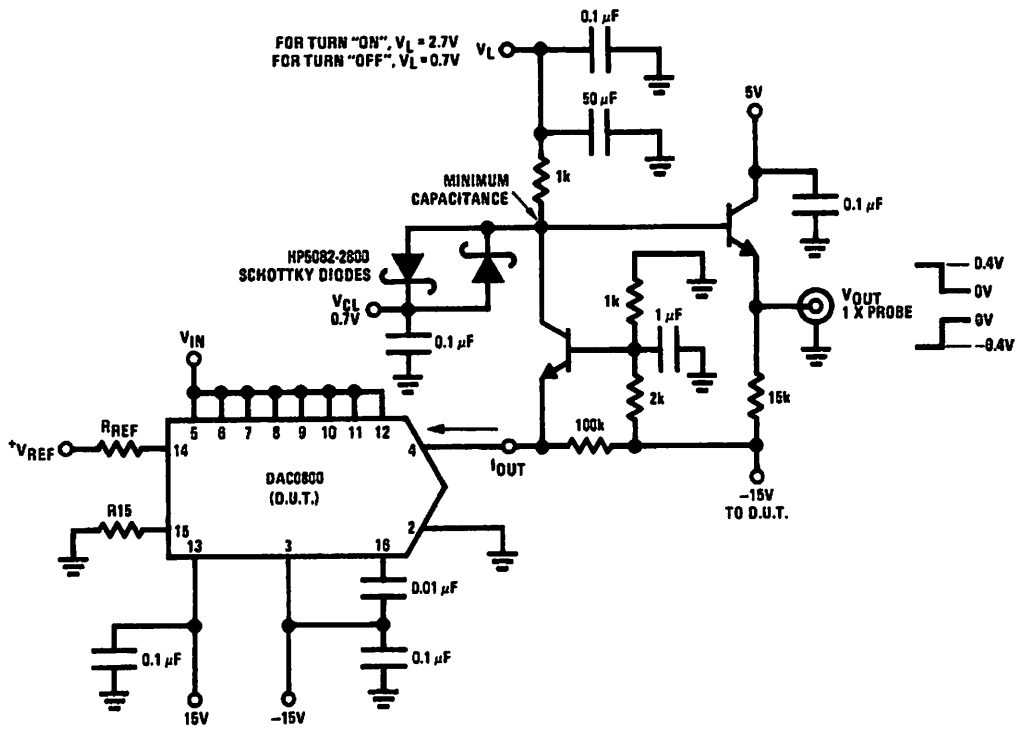
TL/H/5688-11

(b) $+V_{REF}$ must be above peak positive swing of V_{IN}



TL/H/5688-12

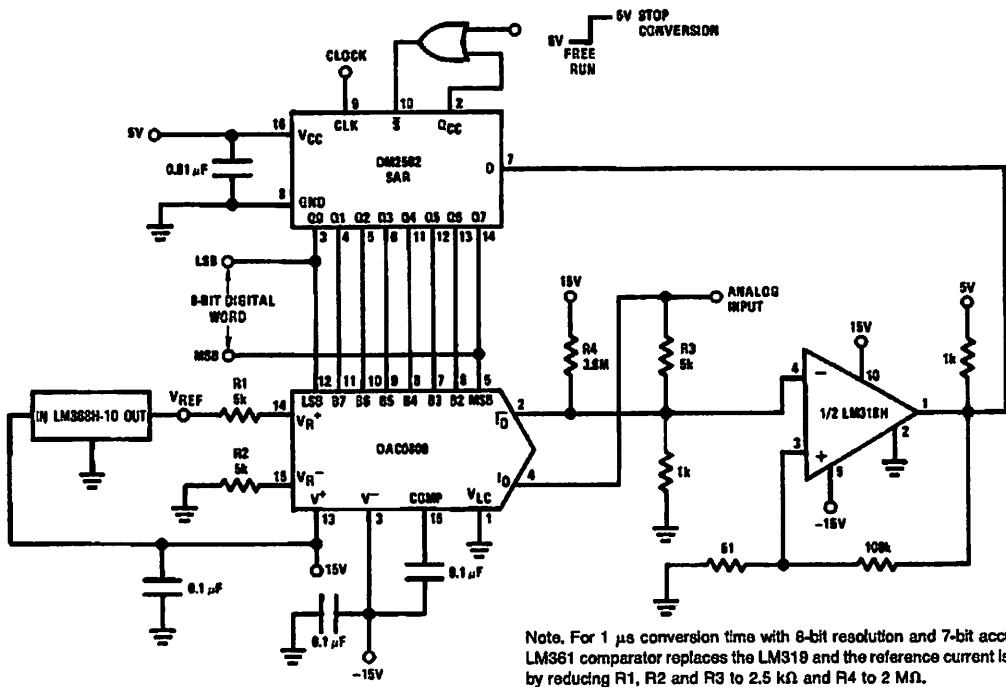
FIGURE 13. Accommodating Bipolar References (Note 4)



TL/H/5688-7

FIGURE 14. Settling Time Measurement (Note 4)

Typical Applications (Continued)

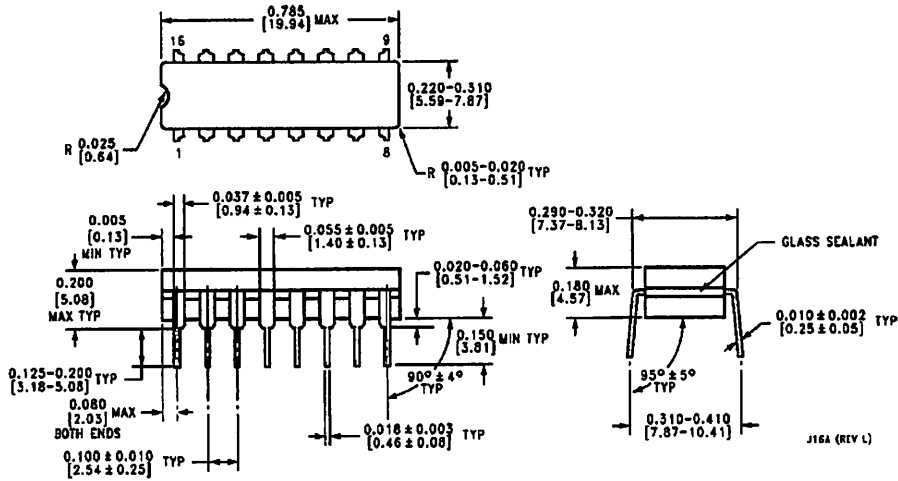


Note. For 1 μ s conversion time with 8-bit resolution and 7-bit accuracy, an LM381 comparator replaces the LM318 and the reference current is doubled by reducing R1, R2 and R3 to 2.5 k Ω and R4 to 2 M Ω .

TL/H/5686-B

FIGURE 15. A Complete 2 μ s Conversion Time, 8-Bit A/D Converter (Note 4)

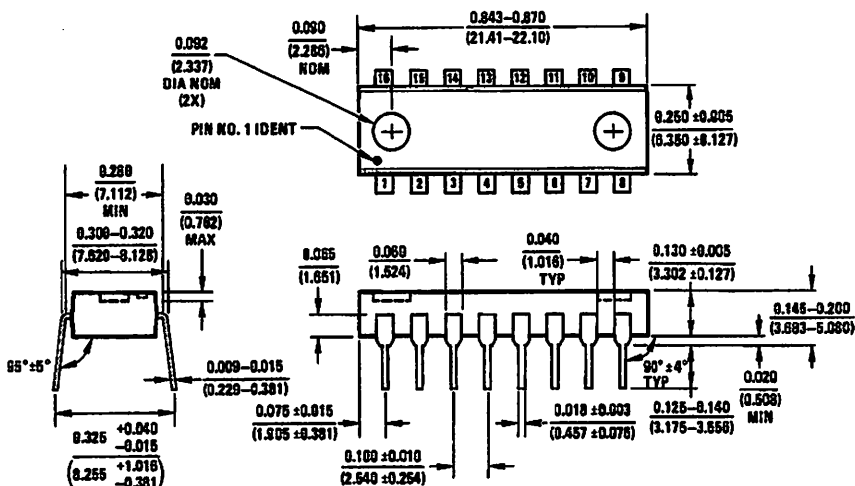
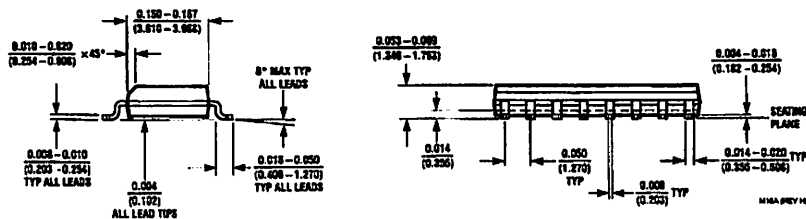
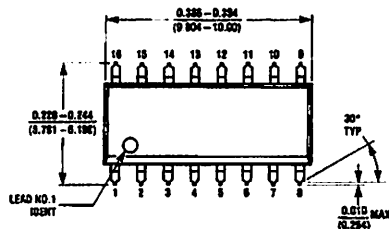
Physical Dimensions inches (millimeters)



Moulded Dual-In-Line Package
Order Numbers DAC0800 or DAC0802
NS Package Number J16A

Physical Dimensions inches (millimeters) (Continued)

Molded Small Outline Package (SO)
Order Numbers DAC0800LCM,
DAC0801LCM or DAC0802LCM
NS Package Number M16A



Molded Dual-In-Line Package
Order Numbers DAC0800, DAC0801, DAC0802
NS Package Number N16A

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform, when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.



National Semiconductor Corporation
 1111 West Bardin Road
 Arlington, TX 76017
 Tel: 1(800) 272-8859
 Fax: 1(800) 737-7018

National Semiconductor Europe
 Fax: (+49) 0-160-530 85 86
 Email: onjwgo@tovm2.nsc.com
 Deutsch Tel: (+49) 0-160-530 85 85
 English Tel: (+49) 0-160-532 76 32
 Français Tel: (+49) 0-160-532 83 58
 Italiano Tel: (+49) 0-160-534 16 60

National Semiconductor Hong Kong Ltd.
 13th Floor, Straight Block,
 Ocean Centre, 5 Canton Rd.
 Tsimshatsui, Kowloon
 Hong Kong
 Tel: (852) 2737-1600
 Fax: (852) 2736-6960

National Semiconductor Japan Ltd.
 Tel: 81-043-289-2309
 Fax: 81-043-289-2408

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

LM78XX Series Voltage Regulators

General Description

The LM78XX series of three terminal regulators is available with several fixed output voltages making them useful in a wide range of applications. One of these is local on card regulation, eliminating the distribution problems associated with single point regulation. The voltages available allow these regulators to be used in logic systems, instrumentation, HiFi, and other solid state electronic equipment. Although designed primarily as fixed voltage regulators these devices can be used with external components to obtain adjustable voltages and currents.

The LM78XX series is available in an aluminum TO-3 package which will allow over 1.0A load current if adequate heat sinking is provided. Current limiting is included to limit the peak output current to a safe value. Safe area protection for the output transistor is provided to limit internal power dissipation. If internal power dissipation becomes too high for the heat sinking provided, the thermal shutdown circuit takes over preventing the IC from overheating.

Considerable effort was expended to make the LM78XX series of regulators easy to use and minimize the number

of external components. It is not necessary to bypass the output, although this does improve transient response. Input bypassing is needed only if the regulator is located far from the filter capacitor of the power supply.

For output voltage other than 5V, 12V and 15V the LM117 series provides an output voltage range from 1.2V to 57V.

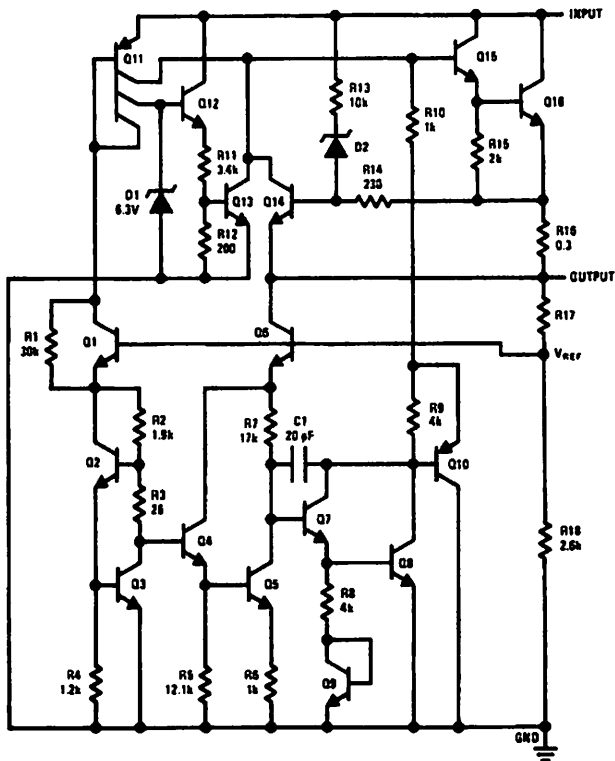
Features

- Output current in excess of 1A
- Internal thermal overload protection
- No external components required
- Output transistor safe area protection
- Internal short circuit current limit
- Available in the aluminum TO-3 package

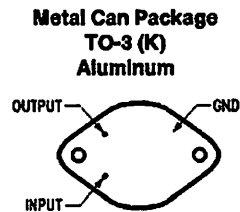
Voltage Range

LM7805C	5V
LM7812C	12V
LM7815C	15V

Schematic and Connection Diagrams



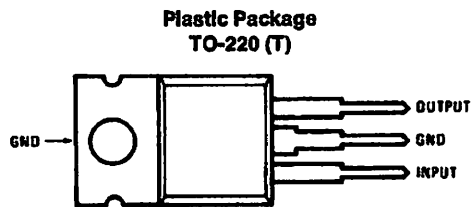
TL/H/7746-1



TL/H/7746-2

Bottom View

Order Number LM7805CK,
LM7812CK or LM7815CK
See NS Package Number KC02A



TL/H/7746-3

Top View

Order Number LM7805CT,
LM7812CT or LM7815CT
See NS Package Number T03B

Absolute Maximum Ratings

Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.
 Input Voltage ($V_O = 5V, 12V$ and $15V$) 35V
 Thermal Power Dissipation (Note 1) Internally Limited
 Operating Temperature Range (T_A) 0°C to $+70^\circ\text{C}$

Maximum Junction Temperature
 (K Package) 150°C
 (T Package) 150°C
 Storage Temperature Range -65°C to $+150^\circ\text{C}$
 Lead Temperature (Soldering, 10 sec.)
 TO-3 Package K 300°C
 TO-220 Package T 230°C

Electrical Characteristics LM78XXC (Note 2) $0^\circ\text{C} \leq T_J \leq 125^\circ\text{C}$ unless otherwise noted.

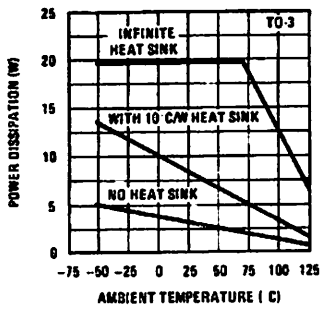
Output Voltage		5V			12V			15V			Units
Input Voltage (unless otherwise noted)		10V			19V			23V			
Parameter	Conditions	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Output Voltage	$T_J = 25^\circ\text{C}, 5\text{ mA} \leq I_O \leq 1\text{ A}$	4.8	5	5.2	11.5	12	12.5	14.4	15	15.6	V
	$P_D \leq 15\text{ W}, 5\text{ mA} \leq I_O \leq 1\text{ A}$	4.75		5.25	11.4		12.6	14.25		15.75	V
	$V_{MIN} \leq V_{IN} \leq V_{MAX}$	(7.5 $\leq V_{IN} \leq 20$)			(14.5 $\leq V_{IN} \leq 27$)			(17.5 $\leq V_{IN} \leq 30$)			V
Line Regulation	$I_O = 500\text{ mA}$	$T_J = 25^\circ\text{C}$	3	50	4	120	4	150			mV
		ΔV_{IN}	(7 $\leq V_{IN} \leq 25$)		(14.5 $\leq V_{IN} \leq 30$)		(17.5 $\leq V_{IN} \leq 30$)			V	
		$0^\circ\text{C} \leq T_J \leq +125^\circ\text{C}$		50		120		150			mV
	$I_O \leq 1\text{ A}$	$T_J = 25^\circ\text{C}$		50		120		150			mV
		ΔV_{IN}	(7.5 $\leq V_{IN} \leq 20$)		(14.6 $\leq V_{IN} \leq 27$)		(17.7 $\leq V_{IN} \leq 30$)			V	
		$0^\circ\text{C} \leq T_J \leq +125^\circ\text{C}$		25		60		75			mV
	ΔV_{IN}	(8 $\leq V_{IN} \leq 12$)		(16 $\leq V_{IN} \leq 22$)		(20 $\leq V_{IN} \leq 26$)			V		
Load Regulation	$T_J = 25^\circ\text{C}$	$5\text{ mA} \leq I_O \leq 1.5\text{ A}$	10	50	12	120	12	150			mV
		$250\text{ mA} \leq I_O \leq 750\text{ mA}$		25		60		75			mV
	$5\text{ mA} \leq I_O \leq 1\text{ A}, 0^\circ\text{C} \leq T_J \leq +125^\circ\text{C}$		50		120		150			mV	
Quiescent Current	$I_O \leq 1\text{ A}$	$T_J = 25^\circ\text{C}$		8		8		8			mA
		$0^\circ\text{C} \leq T_J \leq +125^\circ\text{C}$		8.5		8.5		8.5			mA
Quiescent Current Change	$5\text{ mA} \leq I_O \leq 1\text{ A}$			0.5		0.5		0.5			mA
	$T_J = 25^\circ\text{C}, I_O \leq 1\text{ A}$	$V_{MIN} \leq V_{IN} \leq V_{MAX}$		1.0		1.0		1.0			mA
		$I_O \leq 500\text{ mA}, 0^\circ\text{C} \leq T_J \leq +125^\circ\text{C}$		1.0		1.0		1.0			mA
	$V_{MIN} \leq V_{IN} \leq V_{MAX}$	(7 $\leq V_{IN} \leq 25$)		(14.5 $\leq V_{IN} \leq 30$)		(17.5 $\leq V_{IN} \leq 30$)				V	
Output Noise Voltage	$T_A = 25^\circ\text{C}, 10\text{ Hz} \leq f \leq 100\text{ kHz}$		40		75		80			μV	
Ripple Rejection	$f = 120\text{ Hz}$	$I_O \leq 1\text{ A}, T_J = 25^\circ\text{C}$ or $I_O \leq 500\text{ mA}$	62	80	55	72	54	70			dB
		$0^\circ\text{C} \leq T_J \leq +125^\circ\text{C}$	62		55		54				dB
		$V_{MIN} \leq V_{IN} \leq V_{MAX}$	(8 $\leq V_{IN} \leq 18$)		(15 $\leq V_{IN} \leq 25$)		(18.5 $\leq V_{IN} \leq 28.5$)				V
Dropout Voltage	$T_J = 25^\circ\text{C}, I_{OUT} = 1\text{ A}$		2.0		2.0		2.0			V	
Output Resistance	$f = 1\text{ kHz}$		8		18		19			m Ω	
Short-Circuit Current	$T_J = 25^\circ\text{C}$		2.1		1.5		1.2			A	
Peak Output Current	$T_J = 25^\circ\text{C}$		2.4		2.4		2.4			A	
Average TC of V_{OUT}	$0^\circ\text{C} \leq T_J \leq +125^\circ\text{C}, I_O = 5\text{ mA}$		0.6		1.5		1.8			mV/ $^\circ\text{C}$	
Input Voltage Required to Maintain Line Regulation	$T_J = 25^\circ\text{C}, I_O \leq 1\text{ A}$		7.5		14.6		17.7			V	

Note 1: Thermal resistance of the TO-3 package (K, KC) is typically $4^\circ\text{C}/\text{W}$ junction to case and $35^\circ\text{C}/\text{W}$ case to ambient. Thermal resistance of the TO-220 package (T) is typically $4^\circ\text{C}/\text{W}$ junction to case and $50^\circ\text{C}/\text{W}$ case to ambient.

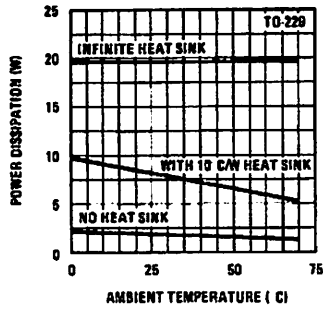
Note 2: All characteristics are measured with capacitor across the input of $0.22\ \mu\text{F}$, and a capacitor across the output of $0.1\ \mu\text{F}$. All characteristics except noise and ripple rejection ratio are measured using pulse techniques ($t_w \leq 10\text{ ms}$, duty cycle $\leq 5\%$). Output voltage changes due to changes in internal temperature must be taken into account separately.

Typical Performance Characteristics

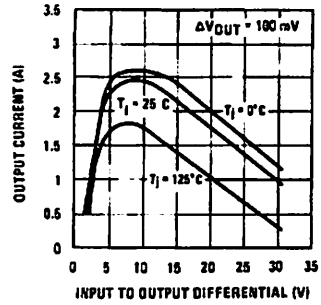
Maximum Average Power Dissipation



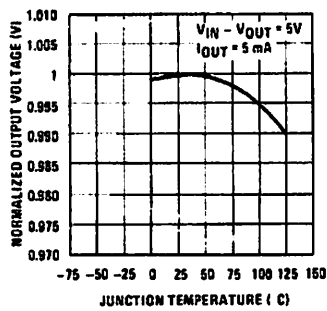
Maximum Average Power Dissipation



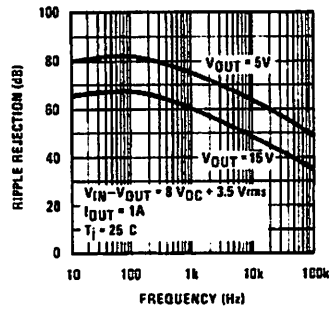
Peak Output Current



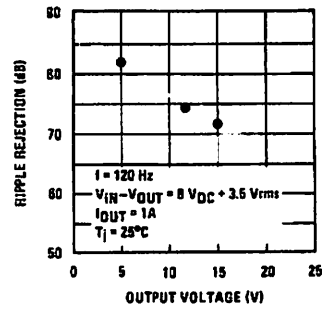
Output Voltage (Normalized to 1V at $T_j = 25^\circ\text{C}$)



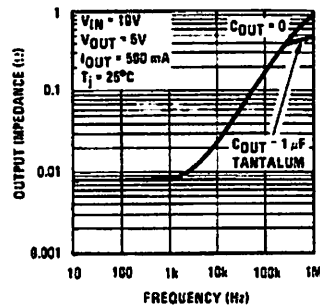
Ripple Rejection



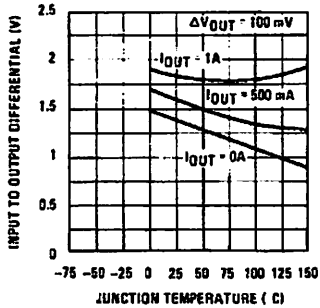
Ripple Rejection



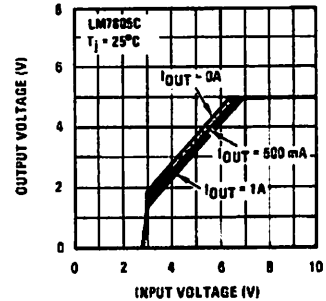
Output Impedance



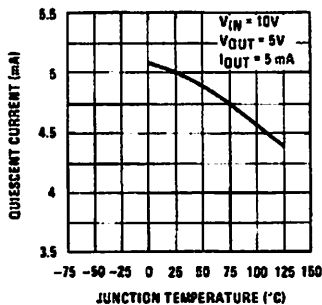
Dropout Voltage



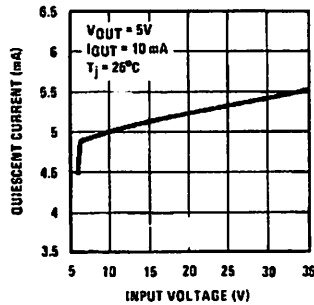
Dropout Characteristics

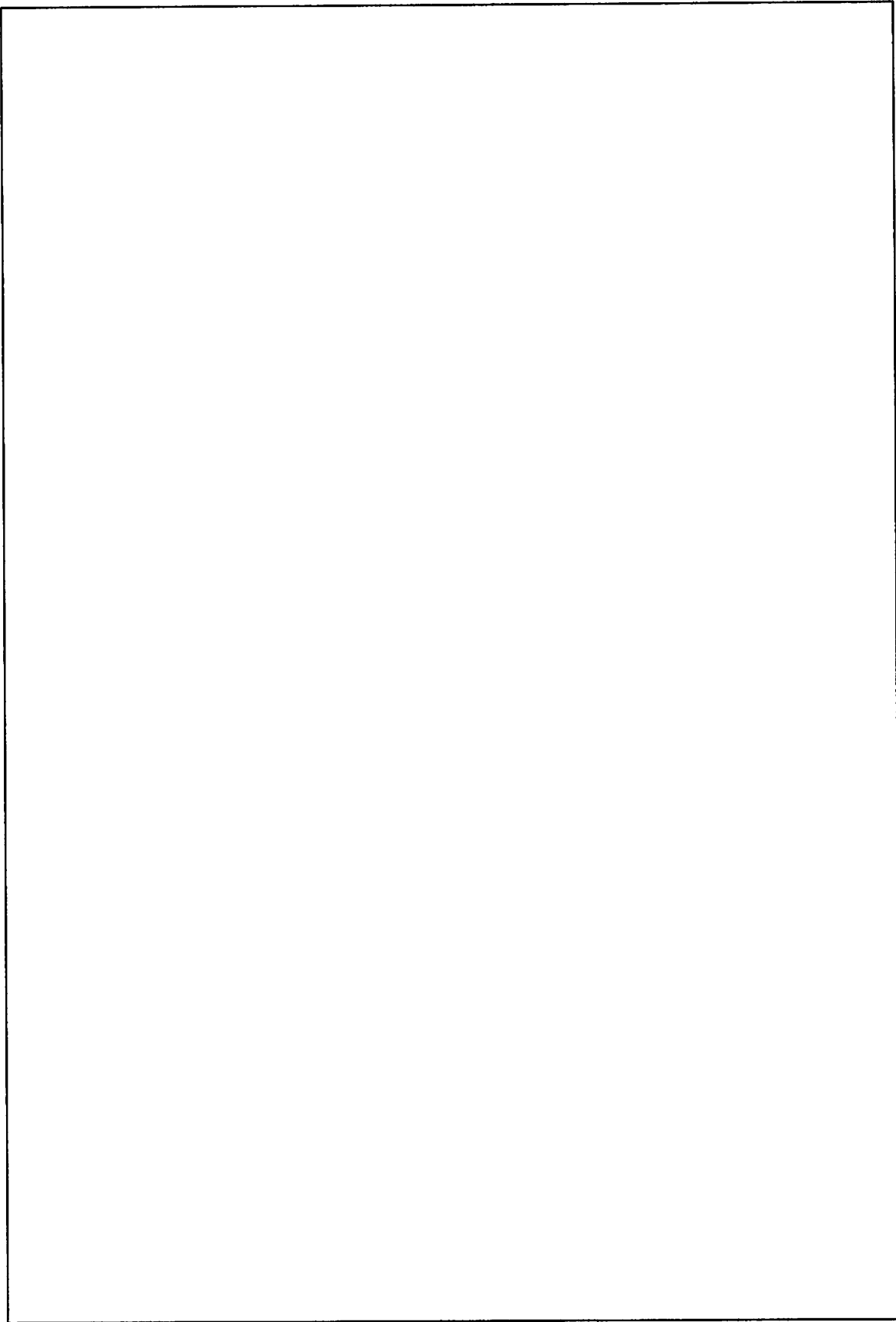


Quiescent Current

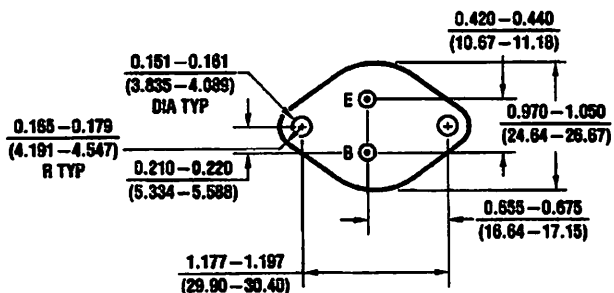
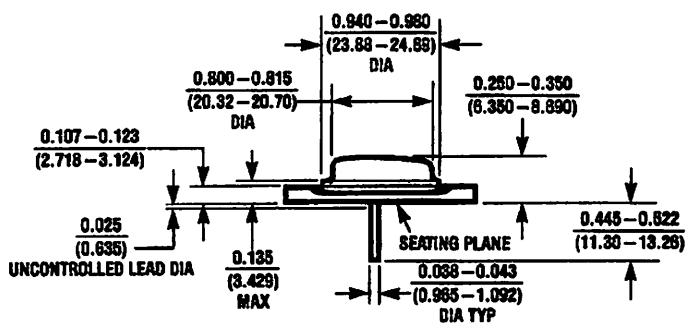


Quiescent Current





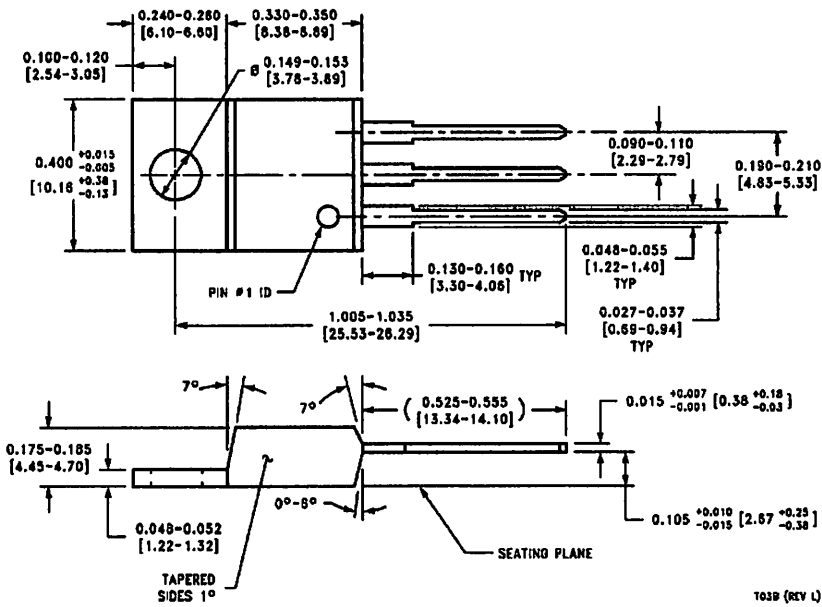
Physical Dimensions inches (millimeters)



KC02A (REV C)

Aluminum Metal Can Package (KC)
Order Number LM7805CK, LM7812CK or LM7815CK
NS Package Number KC02A

Physical Dimensions inches (millimeters) (Continued)



TO-220 Package (T)
Order Number LM7805CT, LM7812CT or LM7815CT
NS Package Number T03B

T03B (REV I)

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform, when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.



National Semiconductor Corporation
 1111 West Bardin Road
 Arlington, TX 78017
 Tel: 1(800) 272-9959
 Fax: 1(800) 737-7018

National Semiconductor Europe
 Fax: (+49) 0-180-530 85 86
 Email: cnjwge@toy2.nsc.com
 Deutsch Tel: (+49) 0-180-530 85 85
 English Tel: (+49) 0-180-532 78 32
 Français Tel: (+49) 0-180-532 93 58
 Italiano Tel: (+49) 0-180-534 16 80

National Semiconductor Heng Keng Ltd.
 13th Floor, Straight Block,
 Ocean Centre, 5 Canton Rd.
 Tsimshatsui, Kowloon
 Hong Kong
 Tel: (852) 2737-1600
 Fax: (852) 2736-9850

National Semiconductor Japan Ltd.
 Tel: 81-043-299-2309
 Fax: 81-043-299-2408

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

LM2907/LM2917 Frequency to Voltage Converter

General Description

The LM2907, LM2917 series are monolithic frequency to voltage converters with a high gain op amp/comparator designed to operate a relay, lamp, or other load when the input frequency reaches or exceeds a selected rate. The tachometer uses a charge pump technique and offers frequency doubling for low ripple, full input protection in two versions (LM2907-8, LM2917-8) and its output swings to ground for a zero frequency input.

Advantages

- Output swings to ground for zero frequency input
- Easy to use; $V_{OUT} = f_{IN} \times V_{CC} \times R1 \times C1$
- Only one RC network provides frequency doubling
- Zener regulator on chip allows accurate and stable frequency to voltage or current conversion (LM2917)

Features

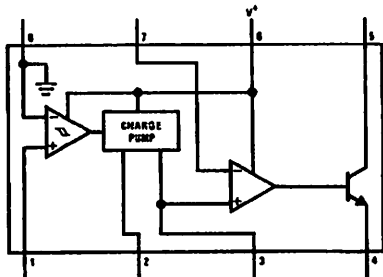
- Ground referenced tachometer input interfaces directly with variable reluctance magnetic pickups
- Op amp/comparator has floating transistor output
- 50 mA sink or source to operate relays, solenoids, meters, or LEDs

- Frequency doubling for low ripple
- Tachometer has built-in hysteresis with either differential input or ground referenced input
- Built-in zener on LM2917
- $\pm 0.3\%$ linearity typical
- Ground referenced tachometer is fully protected from damage due to swings above V_{CC} and below ground

Applications

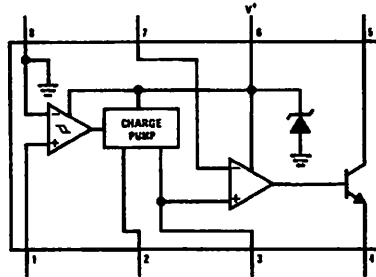
- Over/under speed sensing
- Frequency to voltage conversion (tachometer)
- Speedometers
- Breaker point dwell meters
- Hand-held tachometer
- Speed governors
- Cruise control
- Automotive door lock control
- Clutch control
- Horn control
- Touch or sound switches

Block and Connection Diagrams Dual-In-Line and Small Outline Packages, Top Views



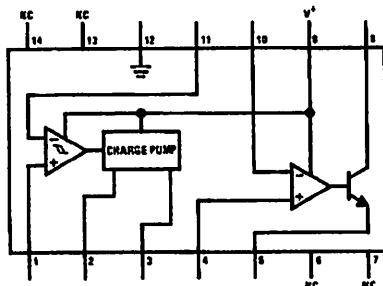
TL/H/7942-1

Order Number LM2907M-8 or LM2907N-8
See NS Package Number M08A or N08E



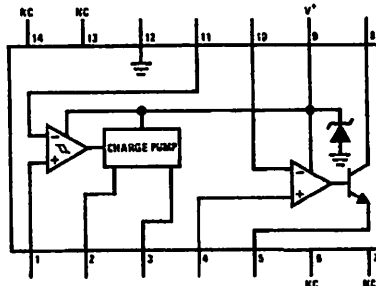
TL/H/7942-2

Order Number LM2917M-8 or LM2917N-8
See NS Package Number M08A or N08E



TL/H/7942-3

Order Number LM2907N
See NS Package Number N14A



TL/H/7942-4

Order Number LM2917M or LM2917N
See NS Package Number M14A or N14A

Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage	28V
Supply Current (Zener Options)	25 mA
Collector Voltage	28V
Differential Input Voltage	
Tachometer	28V
Op Amp/Comparator	28V
Input Voltage Range	
Tachometer LM2907-8, LM2917-8	±28V
LM2907, LM2917	0.0V to +28V
Op Amp/Comparator	0.0V to +28V

Power Dissipation	
LM2907-8, LM2917-8	1200 mW
LM2907-14, LM2917-14	1580 mW
(See Note 1)	
Operating Temperature Range	-40°C to +85°C
Storage Temperature Range	-65°C to +150°C
Soldering Information	
Dual-In-Line Package	
Soldering (10 seconds)	260°C
Small Outline Package	
Vapor Phase (60 seconds)	215°C
Infrared (15 seconds)	220°C
See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.	

Electrical Characteristics $V_{CC} = 12 V_{DC}$, $T_A = 25^\circ C$, see test circuit

Symbol	Parameter	Conditions	Min	Typ	Max	Units
TACHOMETER						
	Input Thresholds	$V_{IN} = 250 \text{ mV}_{p-p} @ 1 \text{ kHz}$ (Note 2)	±10	±25	±40	mV
	Hysteresis	$V_{IN} = 250 \text{ mV}_{p-p} @ 1 \text{ kHz}$ (Note 2)		30		mV
	Offset Voltage	$V_{IN} = 250 \text{ mV}_{p-p} @ 1 \text{ kHz}$ (Note 2)		3.5	10	mV
	LM2907/LM2917			5	15	mV
	LM2907-8/LM2917-8					
	Input Bias Current	$V_{IN} = \pm 50 \text{ mV}_{DC}$		0.1	1	μA
V_{OH}	Pin 2	$V_{IN} = +125 \text{ mV}_{DC}$ (Note 3)		8.3		V
V_{OL}	Pin 2	$V_{IN} = -125 \text{ mV}_{DC}$ (Note 3)		2.3		V
I_2, I_3	Output Current	$V_2 = V_3 = 6.0V$ (Note 4)	140	180	240	μA
I_3	Leakage Current	$I_2 = 0, V_3 = 0$			0.1	μA
K	Gain Constant	(Note 3)	0.9	1.0	1.1	
	Linearity	$f_{IN} = 1 \text{ kHz}, 5 \text{ kHz}, 10 \text{ kHz}$ (Note 5)	-1.0	0.3	+1.0	%
OP/AMP COMPARATOR						
V_{OS}		$V_{IN} = 6.0V$		3	10	mV
I_{BIAS}		$V_{IN} = 6.0V$		50	500	nA
	Input Common-Mode Voltage		0		$V_{CC} - 1.5V$	V
	Voltage Gain			200		V/mV
	Output Sink Current	$V_C = 1.0$	40	50		mA
	Output Source Current	$V_E = V_{CC} - 2.0$		10		mA
	Saturation Voltage	$I_{SINK} = 5 \text{ mA}$		0.1	0.5	V
		$I_{SINK} = 20 \text{ mA}$			1.0	V
		$I_{SINK} = 50 \text{ mA}$		1.0	1.5	V

Electrical Characteristics $V_{CC} = 12 V_{DC}$, $T_A = 25^\circ C$, see test circuit (Continued)

Symbol	Parameter	Conditions	Min	Typ	Max	Units
ZENER REGULATOR						
	Regulator Voltage	$R_{DROP} = 470\Omega$		7.56		V
	Series Resistance			10.5	15	Ω
	Temperature Stability			+1		mV/ $^\circ C$
	TOTAL SUPPLY CURRENT			3.8	6	mA

Note 1: For operation in ambient temperatures above $25^\circ C$, the device must be derated based on a $150^\circ C$ maximum junction temperature and a thermal resistance of $101^\circ C/W$ junction to ambient for LM2907-9 and LM2917-8, and $79^\circ C/W$ junction to ambient for LM2907-14 and LM2917-14.

Note 2: Hysteresis is the sum $+V_{TH} - (-V_{TH})$, offset voltage is their difference. See test circuit.

Note 3: V_{OH} is equal to $\frac{1}{4} \times V_{CC} - 1 V_{BE}$. V_{OL} is equal to $\frac{1}{4} \times V_{CC} - 1 V_{BE}$ therefore $V_{OH} - V_{OL} = V_{CC}/2$. The difference, $V_{OH} - V_{OL}$, and the mirror gain, I_2/I_3 , are the two factors that cause the tachometer gain constant to vary from 1.0.

Note 4: Be sure when choosing the time constant $R1 \times C1$ that $R1$ is such that the maximum anticipated output voltage at pin 3 can be reached with $I_3 \times R1$. The maximum value for $R1$ is limited by the output resistance of pin 3 which is greater than $10 M\Omega$ typically.

Note 5: Nonlinearity is defined as the deviation of V_{OUT} (@ pin 3) for $f_{IN} = 6 kHz$ from a straight line defined by the V_{OUT} @ 1 kHz and V_{OUT} @ 10 kHz. $C1 = 1000 pF$, $R1 = 68k$ and $C2 = 0.22 mF$.

General Description (Continued)

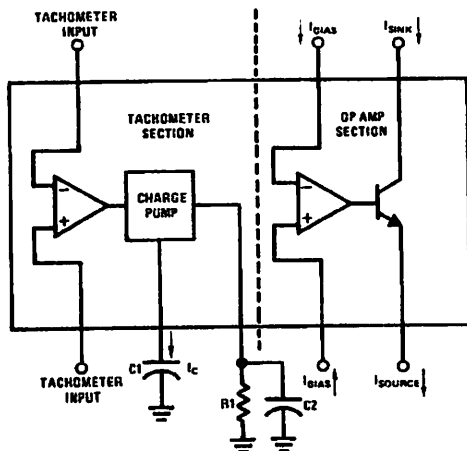
The op amp/comparator is fully compatible with the tachometer and has a floating transistor as its output. This feature allows either a ground or supply referred load of up to 50 mA. The collector may be taken above V_{CC} up to a maximum V_{CE} of 28V.

The two basic configurations offered include an 8-pin device with a *ground referenced tachometer* input and an internal connection between the tachometer output and the op amp non-inverting input. This version is well suited for single speed or frequency switching or fully buffered frequency to voltage conversion applications.

The more versatile configurations provide differential tachometer input and uncommitted op amp inputs. With this version the tachometer input may be floated and the op amp becomes suitable for active filter conditioning of the tachometer output.

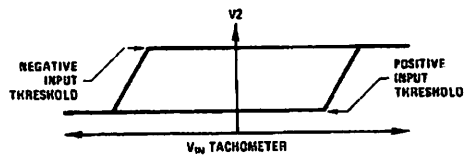
Both of these configurations are available with an active shunt regulator connected across the power leads. The regulator clamps the supply such that stable frequency to voltage and frequency to current operations are possible with any supply voltage and a suitable resistor.

Test Circuit and Waveform



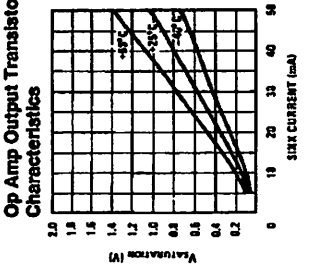
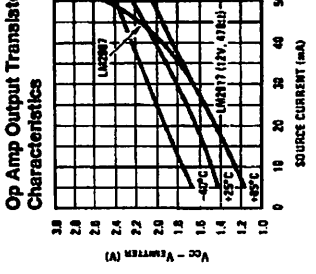
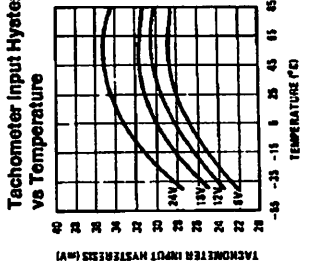
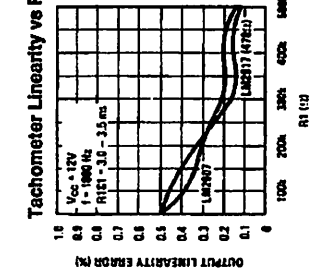
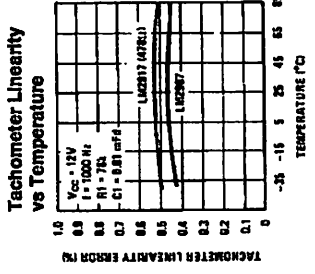
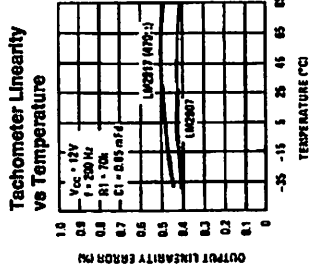
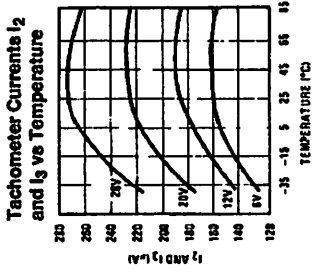
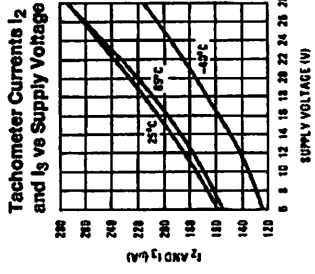
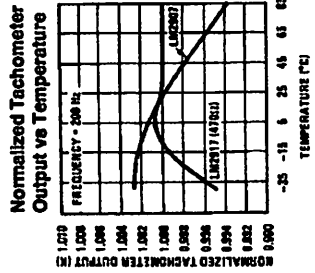
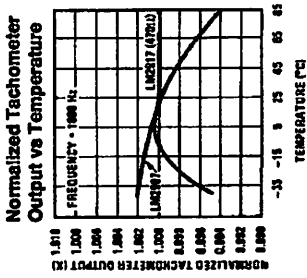
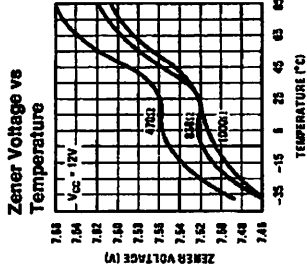
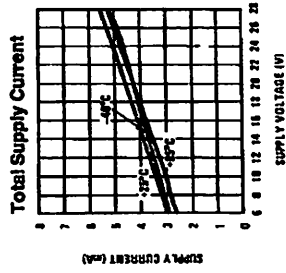
TL/H/7942-6

Tachometer Input Threshold Measurement



TL/H/7942-7

Typical Performance Characteristics



TU/H/7842-5

Applications Information

The LM2907 series of tachometer circuits is designed for minimum external part count applications and maximum versatility. In order to fully exploit its features and advantages let's examine its theory of operation. The first stage of operation is a differential amplifier driving a positive feedback flip-flop circuit. The input threshold voltage is the amount of differential input voltage at which the output of this stage changes state. Two options (LM2907-8, LM2917-8) have one input internally grounded so that an input signal must swing above and below ground and exceed the input thresholds to produce an output. This is offered specifically for magnetic variable reluctance pickups which typically provide a single-ended ac output. This single input is also fully protected against voltage swings to $\pm 25V$, which are easily attained with these types of pickups.

The differential input options (LM2907, LM2917) give the user the option of setting his own input switching level and still have the hysteresis around that level for excellent noise rejection in any application. Of course in order to allow the inputs to attain common-mode voltages above ground, input protection is removed and neither input should be taken outside the limits of the supply voltage being used. It is very important that an input not go below ground without some resistance in its lead to limit the current that will then flow in the epi-substrate diode.

Following the input stage is the charge pump where the input frequency is converted to a dc voltage. To do this requires one timing resistor, one output resistor, and an integrating or filter capacitor. When the input stage changes state (due to a suitable zero crossing or differential voltage on the input) the timing capacitor is either charged or discharged linearly between two voltages whose difference is $V_{CC}/2$. Then in one half cycle of the input frequency or a time equal to $1/2 f_{IN}$ the change in charge on the timing capacitor is equal to $V_{CC}/2 \times C1$. The average amount of current pumped into or out of the capacitor then is:

$$\frac{\Delta Q}{T} = I_C(AVG) = C1 \times \frac{V_{CC}}{2} \times (2f_{IN}) = V_{CC} \times f_{IN} \times C1$$

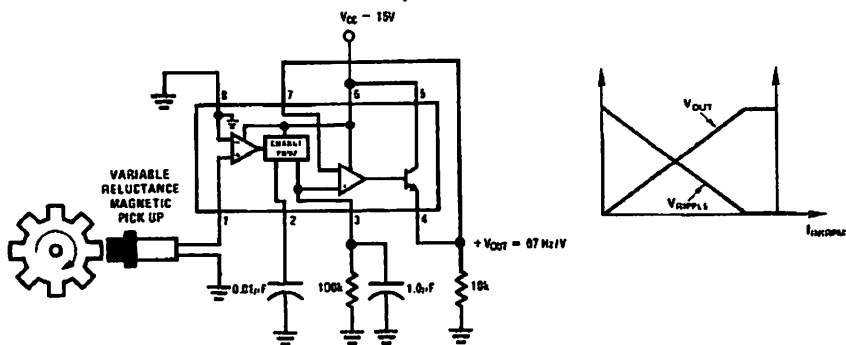
The output circuit mirrors this current very accurately into the load resistor R1, connected to ground, such that if the pulses of current are integrated with a filter capacitor, then $V_O = I_C \times R1$, and the total conversion equation becomes:

$$V_O = V_{CC} \times f_{IN} \times C1 \times R1 \times K$$

Where K is the gain constant—typically 1.0.

Typical Applications

Minimum Component Tachometer



TL/H/7942-8

The size of C2 is dependent only on the amount of ripple voltage allowable and the required response time.

CHOOSING R1 AND C1

There are some limitations on the choice of R1 and C1 which should be considered for optimum performance. The timing capacitor also provides internal compensation for the charge pump and should be kept larger than 500 pF for very accurate operation. Smaller values can cause an error current on R1, especially at low temperatures. Several considerations must be met when choosing R1. The output current at pin 3 is internally fixed and therefore $V_O/R1$ must be less than or equal to this value. If R1 is too large, it can become a significant fraction of the output impedance at pin 3 which degrades linearity. Also output ripple voltage must be considered and the size of C2 is affected by R1. An expression that describes the ripple content on pin 3 for a single R1C2 combination is:

$$V_{RIPPLE} = \frac{V_{CC}}{2} \times \frac{C1}{C2} \times \left(1 - \frac{V_{CC} \times f_{IN} \times C1}{I_2} \right) \text{ pk-pk}$$

It appears R1 can be chosen independent of ripple, however response time, or the time it takes V_{OUT} to stabilize at a new voltage increases as the size of C2 increases, so a compromise between ripple, response time, and linearity must be chosen carefully.

As a final consideration, the maximum attainable input frequency is determined by V_{CC} , C1 and I_2 :

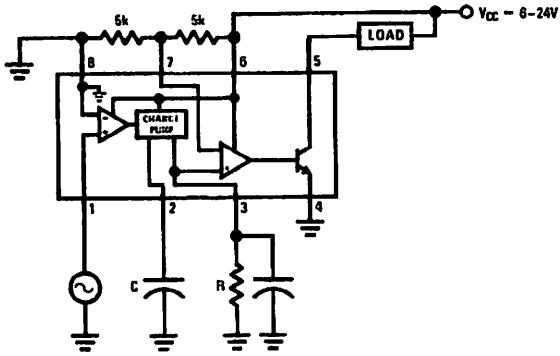
$$f_{MAX} = \frac{I_2}{C1 \times V_{CC}}$$

USING ZENER REGULATED OPTIONS (LM2917)

For those applications where an output voltage or current must be obtained independent of supply voltage variations, the LM2917 is offered. The most important consideration in choosing a dropping resistor from the unregulated supply to the device is that the tachometer and op amp circuitry alone require about 3 mA at the voltage level provided by the zener. At low supply voltages there must be some current flowing in the resistor above the 3 mA circuit current to operate the regulator. As an example, if the raw supply varies from 9V to 16V, a resistance of 470 Ω will minimize the zener voltage variation to 160 mV. If the resistance goes under 400 Ω or over 600 Ω the zener variation quickly rises above 200 mV for the same input variation.

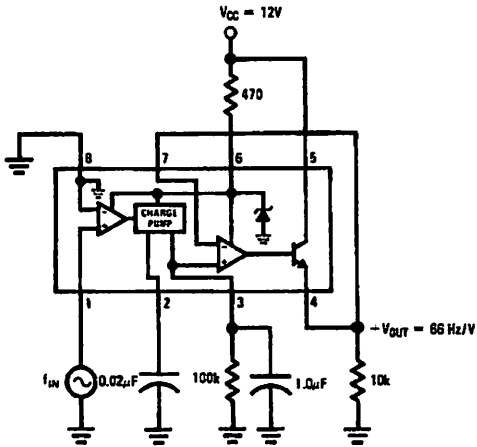
Typical Applications (Continued)

"Speed Switch" Load Is Energized When $f_{IN} \geq \frac{1}{2RC}$



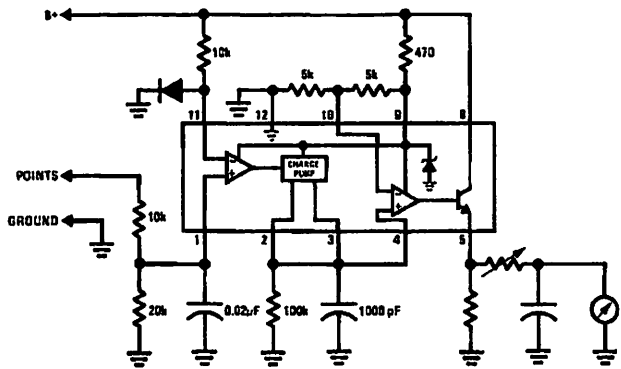
TL/H/7942-9

Zener Regulated Frequency to Voltage Converter



TL/H/7942-10

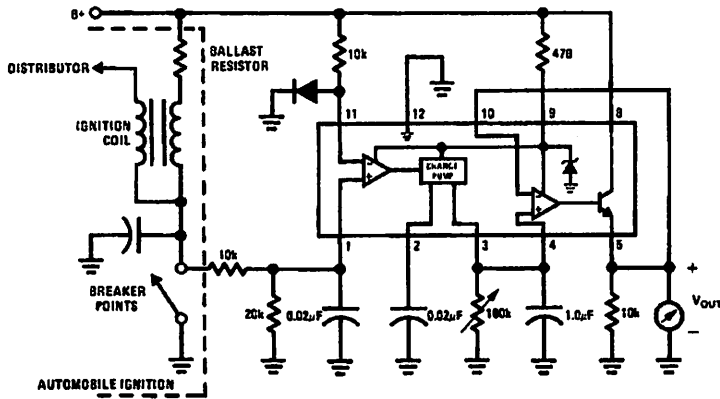
Breaker Point Dwell Meter



TL/H/7942-11

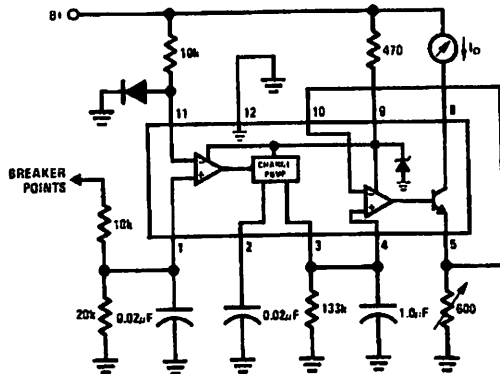
Typical Applications (Continued)

Voltage Driven Meter Indicating Engine RPM
 $V_O = 6V @ 400 \text{ Hz or } 6000 \text{ ERPM (6 Cylinder Engine)}$



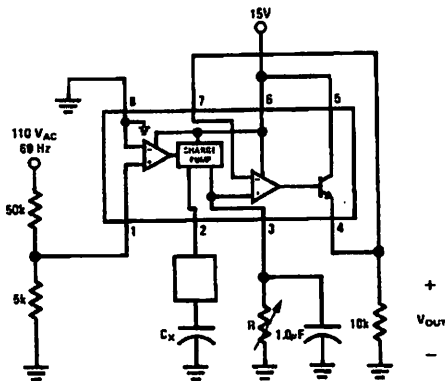
TL/H/7942-12

Current Driven Meter Indicating Engine RPM
 $I_O = 10 \text{ mA @ } 300 \text{ Hz or } 6000 \text{ ERPM (6 Cylinder Engine)}$



TL/H/7942-13

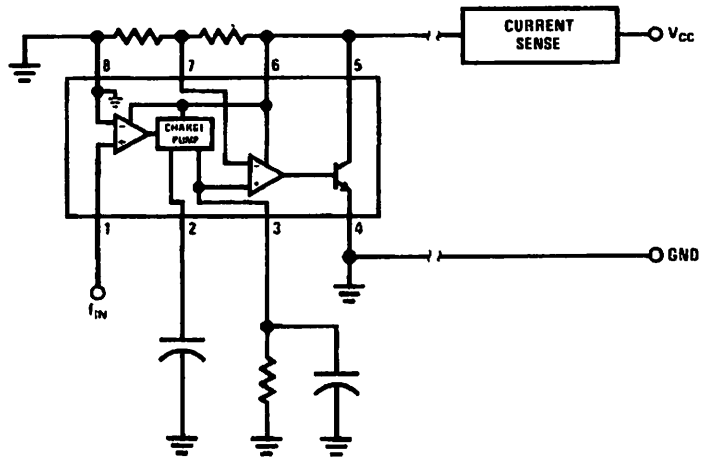
Capacitance Meter
 $V_{OUT} = 1V-10V \text{ for } C_X = 0.01 \text{ to } 0.1 \text{ mFd}$
 $(R = 111k)$



TL/H/7942-14

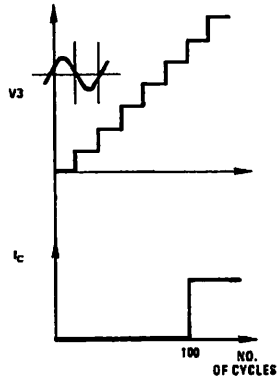
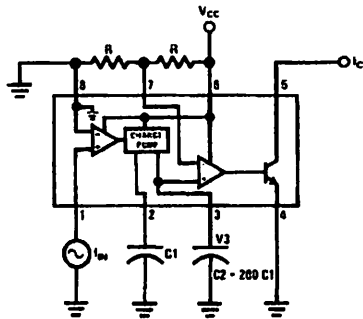
Typical Applications (Continued)

Two-Wire Remote Speed Switch



TL/H/7942-15

100 Cycle Delay Switch



TL/H/7942-16

V_3 steps up in voltage by the amount $\frac{V_{CC} \times C_1}{C_2}$
for each complete input cycle (2 zero crossings)

Example:

If $C_2 = 200 C_1$ after 100 consecutive input cycles,
 $V_3 = 1/2 V_{CC}$

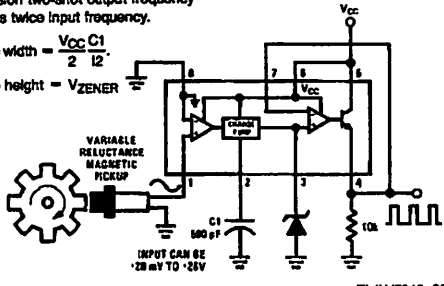
Typical Applications (Continued)

Variable Reluctance Magnetic Pickup Buffer Circuits

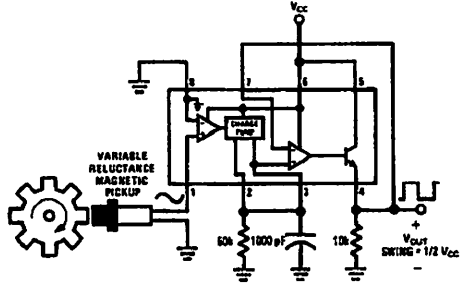
Precision two-shot output frequency equals twice input frequency.

$$\text{Pulse width} = \frac{V_{CC} C_1}{2 I_2}$$

$$\text{Pulse height} = V_{ZENER}$$

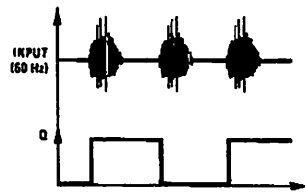
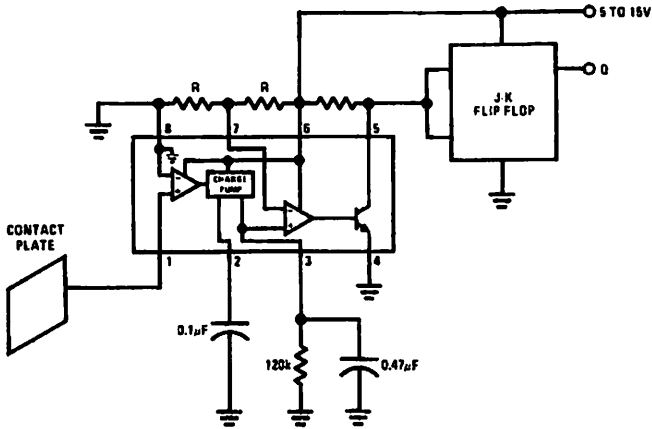


TL/H/7942-39



TL/H/7942-17

Finger Touch or Contact Switch

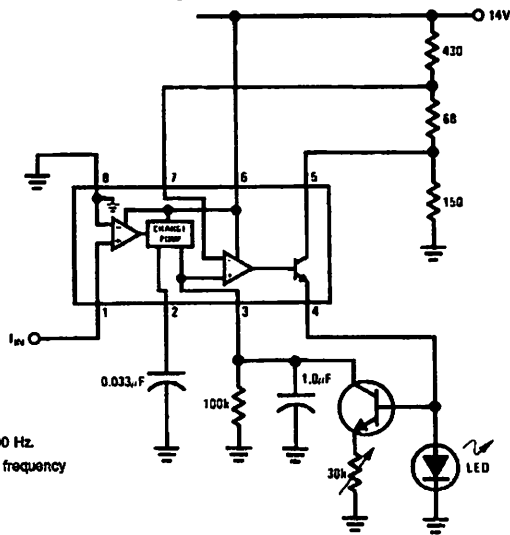


TL/H/7942-18

TL/H/7942-18

Flashing LED Indicates Overspeed

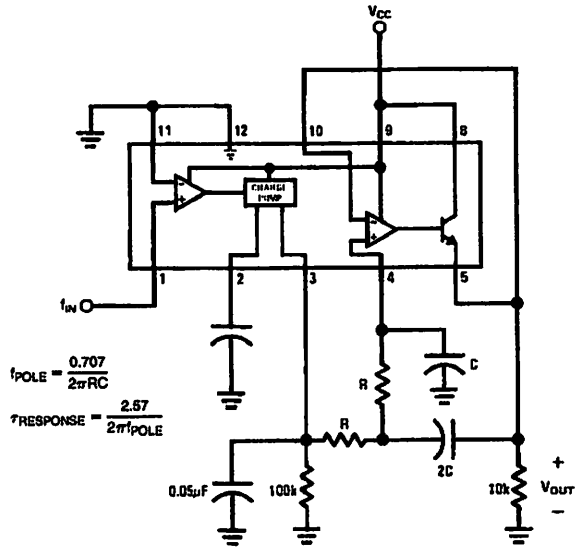
Flashing begins when $f_{IN} \geq 100$ Hz.
Flash rate increases with input frequency increase beyond trip point.



TL/H/7942-20

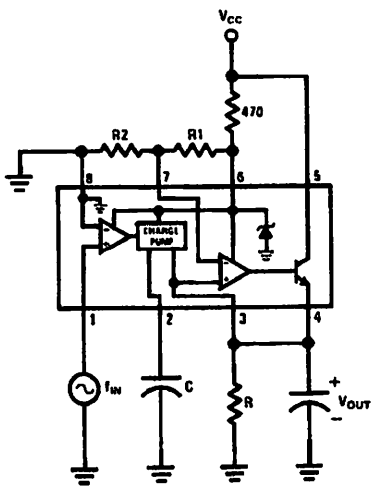
Typical Applications (Continued)

Frequency to Voltage Converter with 2 Pole Butterworth Filter to Reduce Ripple

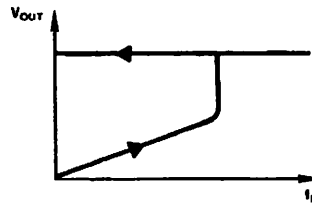


TL/H/7942-21

Overspeed Latch



TL/H/7942-22



Output latches when

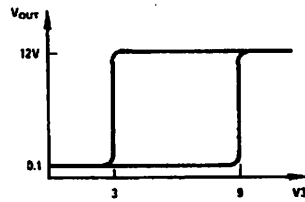
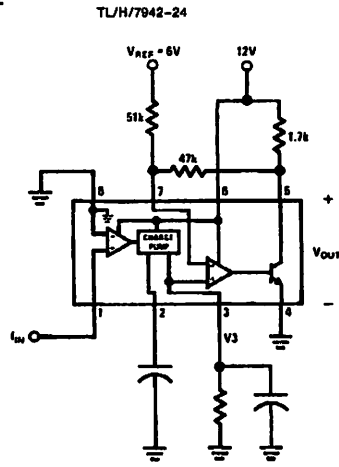
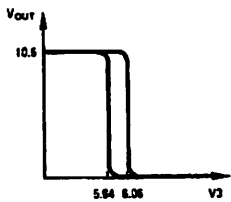
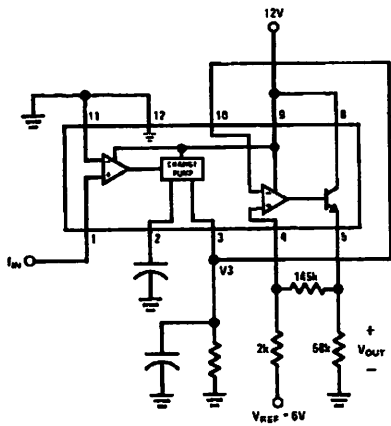
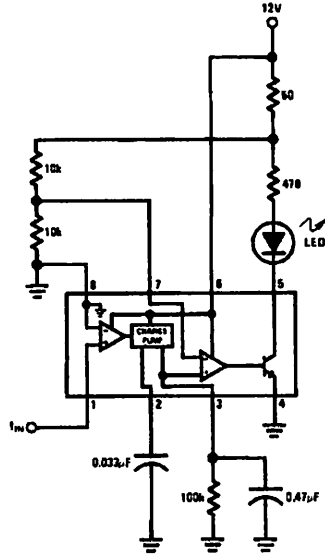
$$f_{IN} = \frac{R2}{R1 + R2 RC}$$

Reset by removing Vcc.

TL/H/7942-23

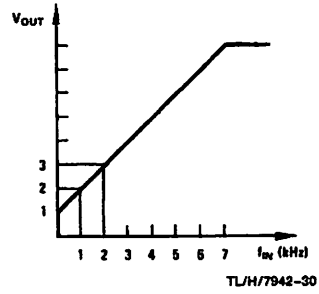
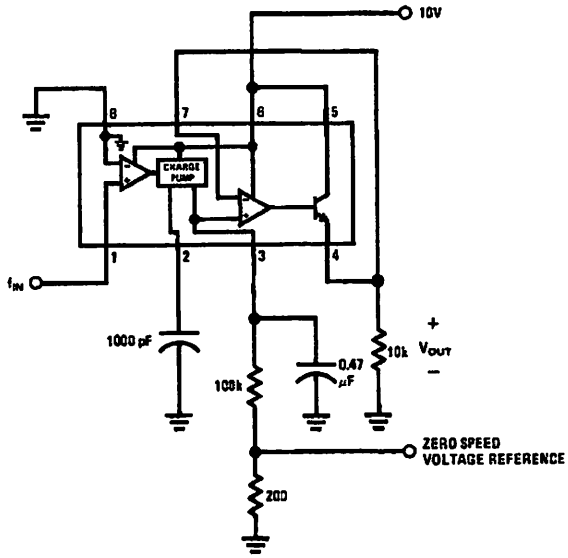
Typical Applications (Continued)

Some Frequency Switch Applications May Require Hysteresis in the Comparator Function Which can be Implemented in Several Ways:



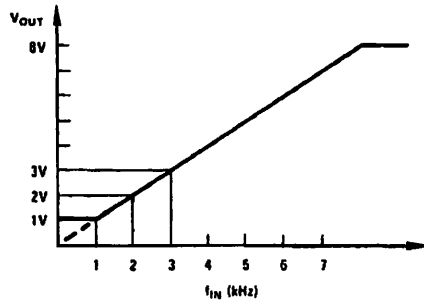
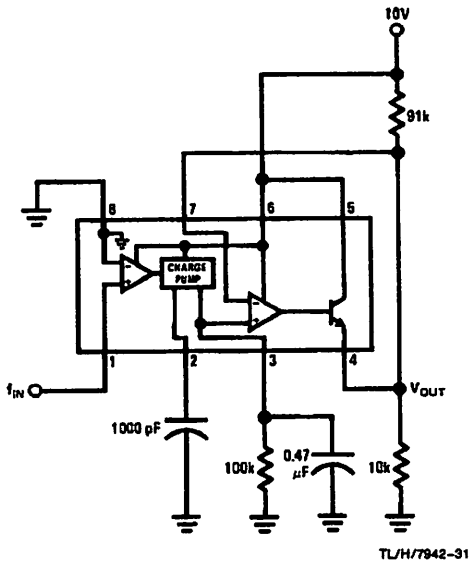
Typical Applications (Continued)

Changing the Output Voltage for an Input Frequency of Zero



TL/H/7942-29

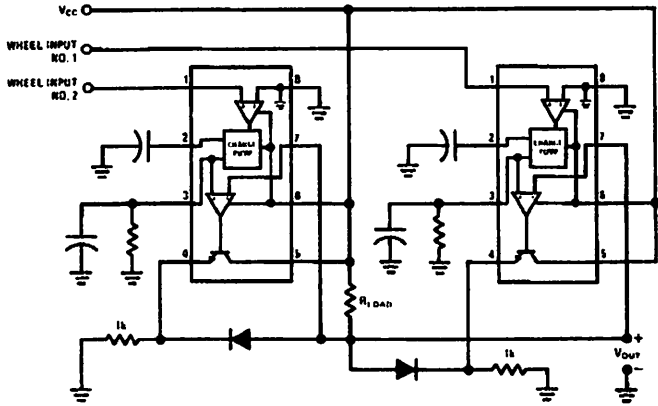
Changing Tachometer Gain Curve or Clamping the Minimum Output Voltage



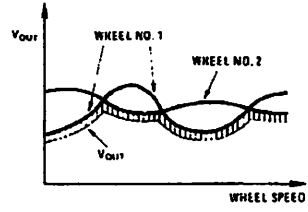
TL/H/7942-31

Anti-Skid Circuit Functions

"Select-Low" Circuit



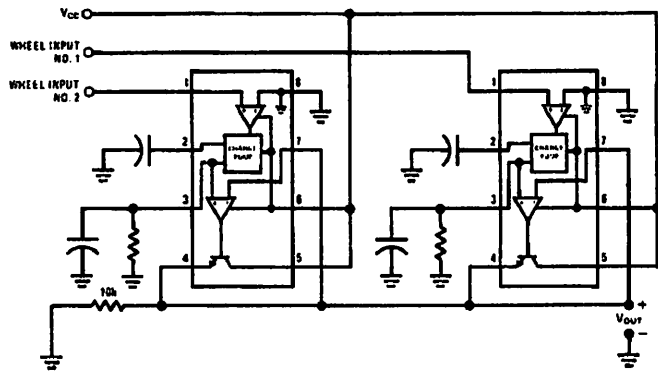
TL/H/7942-33



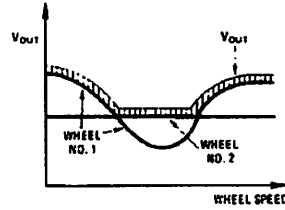
TL/H/7942-34

V_{OUT} is proportional to the lower of the two input wheel speeds.

"Select-High" Circuit



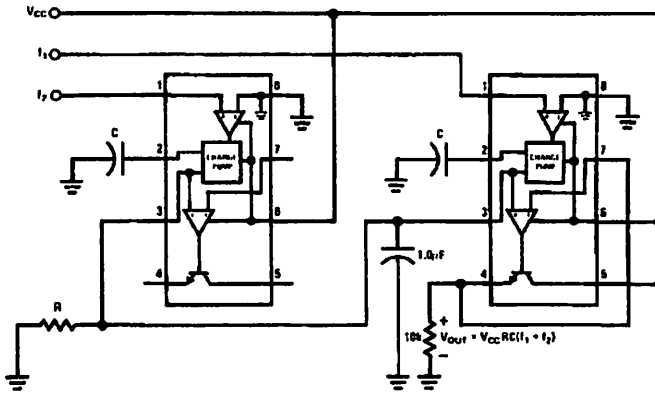
TL/H/7942-35



TL/H/7942-36

V_{OUT} is proportional to the higher of the two input wheel speeds.

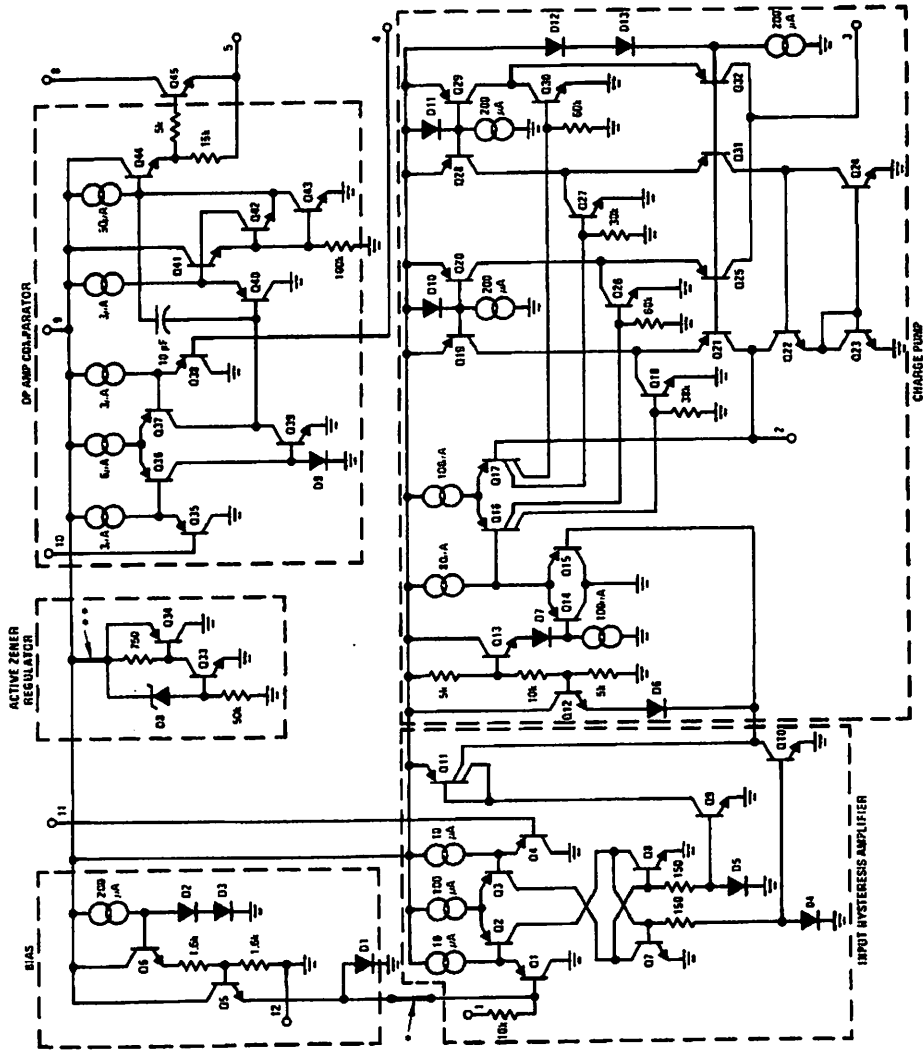
"Select-Average" Circuit



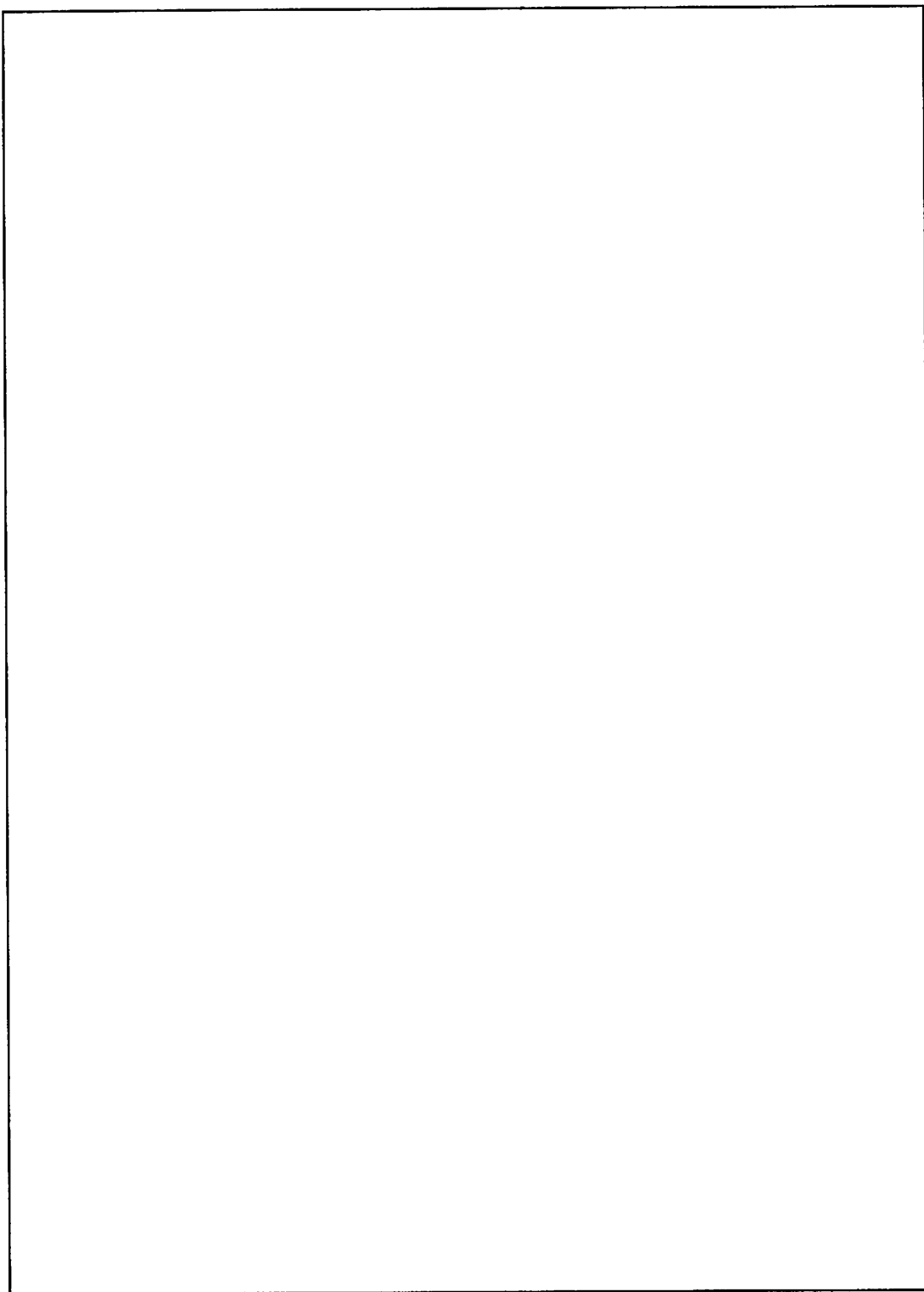
TL/H/7942-37

Equivalent Schematic Diagram

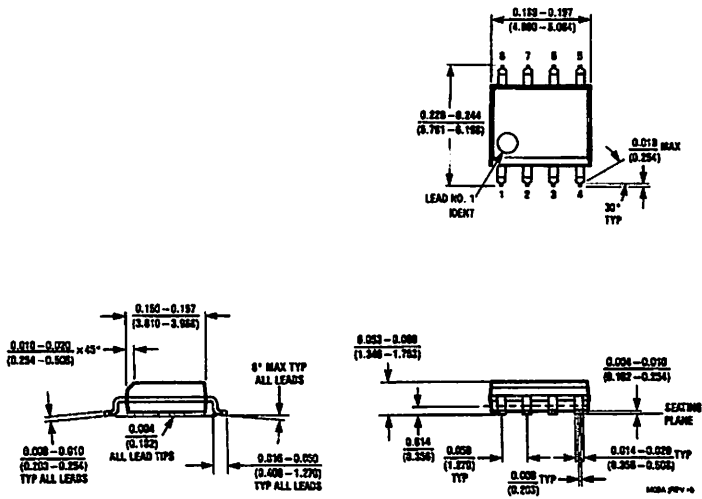
TL/H7942-38



*This connection made on LM2807-8 and LM2817-8 only.
 **This connection made on LM2817 and LM2817-9 only.

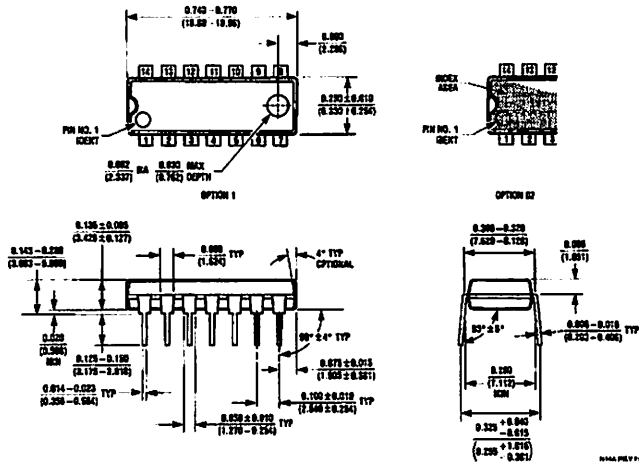


Physical Dimensions inches (millimeters)



**8-Lead (0.150" Wide) Molded Small Outline Package, JEDEC
Order Number LM2907M-8 or LM2917M-8
NS Package Number M08A**

Physical Dimensions inches (millimeters) (Continued)



Molded Dual-In-Line Package (N)
Order Number LM2907N or LM2917N
NS Package Number N14A

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform, when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

National Semiconductor Corporation
 1111 West Bardin Road
 Arlington, TX 76017
 Tel: 1(800) 272-9989
 Fax: 1(800) 737-7018

National Semiconductor Europe
 Fax: (+49) 0-180-530 85 85
 Email: europe@lsm2.nsc.com
 Deutsch Tel: (+49) 0-180-530 85 85
 English Tel: (+49) 0-180-532 78 32
 Français Tel: (+49) 0-180-532 63 68
 Italiano Tel: (+49) 0-180-534 16 80

National Semiconductor Hong Kong Ltd.
 19th Floor, Straigt Block,
 Ocean Centre, 5 Canton Rd.
 Tsimshatsui, Kowloon
 Hong Kong
 Tel: (852) 2737-1800
 Fax: (852) 2738-9960

National Semiconductor Japan Ltd.
 Tel: 81-043-298-2309
 Fax: 81-043-298-2408

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.



**INSTITUT TEKNOLOGI NASIONAL MALANG
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ENERGI LISTRIK**

**BERITA ACARA UJIAN SKRIPSI
FAKULTAS TEKNOLOGI INDUSTRI**

Nama Mahasiswa : Hendra Mulyono
Nim : 01.12.107
Jurusan : Teknik Elektro S-1
Konsentrasi : Teknik Energi Listrik
Judul Skripsi : Perencanaan Dan Pembuatan Alat Pengaturan kecepatan
Motor DC Menggunakan PID Kontroller Berbasis
Mikrokontroller AT89S51

Dipertahankan dihadapan team penguji jenjang sarjana (S-1) pada :

Hari : Kamis
Tanggal : 25 September 2008
Dengan Hasil : 74,15 (B+) *BY*

PANITIA UJIAN SKRIPSI



Ir. Mochtar Asroni, MSME
NIP.Y. 1018100036

Sekretaris

Ir. F. Yudi Limpraptono, MT
NIP.Y. 1039500274

ANGGOTA PENGUJI

Penguji I

Irrine Budi Sulistiawati, ST, MT
NIP. Y. 1018800188

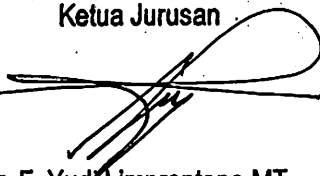
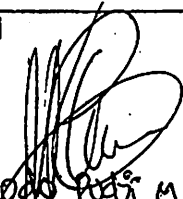
Penguji II

Ir. M. Abdul Hamid, MT
NIP. 132314400



LEMBAR PENGAJUAN JUDUL SKRIPSI JURUSAN TEKNIK ELEKTRO S-1

Konsentrasi : Teknik Energi Listrik/~~Teknik Elektronika~~*

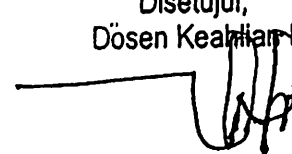
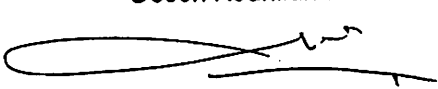

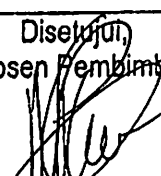
1.	Nama Mahasiswa: <u>HENDRA MULYONO</u>	Nim: <u>0112107</u>
2.	Waktu Pengajuan	Tanggal: <u>16</u> Bulan: <u>APRIL</u> Tahun: <u>2008</u>
3.	Spesifikasi Judul (berilah tanda silang)**)	
	a. Sistem Tenaga Elektrik b. Energi & Konversi Energi c. Tegangan Tinggi & Pengukuran <input checked="" type="checkbox"/> d. Sistem Kendali Industri	e. Elektronika & Komponen f. Elektronika Digital & Komputer g. Elektronika Komunikasi h. lainnya
4.	Konsultasikan judul sesuai materi bidang ilmu kepada Dosen*) <u>Ir. Widodo Puji M, MT</u>	Ketua Jurusan  <u>Ir. F. Yudi Limpraptono.MT</u> NIP. P. 1039500274
5.	Judul yang diajukan mahasiswa:	<u>PERAKAAN DAN PEMBUATAN ALAT PENGATURAN KECEPATAN MOTOR DC MENGGUNAKAN PID KONTROLLER BERBASIS MIKROKONTROLLER AT89C51</u>
6.	Perubahan judul yang disetujui Dosen sesuai materi bidang ilmu
7.	Catatan:	Disetujui Dosen 200  <u>Ir. Widodo Puji M, MT</u> NIP. <u>1028700171</u>

Perhatian:

1. Formulir pengajuan ini harap dikembalikan kepada jurusan paling lambat satu minggu setelah disetujui kelompok dosen keahlian dengan dilampirkan proposal skripsi beserta persyaratan skripsi sesuai form S-1
2. Keterangan: *) Coret yang tidak perlu
 **) dilingkari a, b, c, atau g sesuai bidang keahlian

BERITA ACARA SEMINAR PROPOSAL SKRIPSI JURUSAN TEKNIK ELEKTRO S-1

Konsentrasi : Teknik Energi Listrik/Teknik Elektronika*)

1.	Nama Mahasiswa: <u>HEXDA MULYANI</u>	Nim: <u>0112107</u>		
2.	Keterangan	Tanggal	Waktu	Tempat
	Pelaksanaan	<u>30 Mei 2008</u>	<u>MEI</u>	Ruang:
Spesifikasi Judul (berilah tanda silang)**)				
3.	a. Sistem Tenaga Elektrik		e. Elektronika & Komponen	
	b. Energi & Konversi Energi		f. Elektronika Digital & Komputer	
	c. Tegangan Tinggi & Pengukuran		g. Elektronika Komunikasi	
	<input checked="" type="checkbox"/> d. Sistem Kendali Industri		h. lainnya	
4.	Judul Proposal yang diseminarkan Mahasiswa	<u>PERENCANAAN DAN PEMBUATAN PLAT PENGATURAN KECEPATAN MOTOR DC MENGGUNAKAN PIC KOMPILER BERBASIS MIKROKONTROLER AT89S51</u>		
5.	Perubahan Judul yang diusulkan oleh Kelompok Dosen Keahlian		
6.	Catatan:		
Catatan:				
.....				
Persetujuan Judul Skripsi				
7.	Disetujui, Dosen Keahlian	Disetujui, Dosen Keahlian II		
				
	Mengetahui, Ketua Jurusan.	Disetujui, Calon Dosen Pembimbing ybs		
				
	<u>Ir. F. Yudi Limpraptono, MT</u> NIP. P. 1039500274	<u>Ir. Widada Budji M. MT</u> NIP. Y. 102307760171		

Perhatian:

1. Keterangan: *) Coret yang tidak perlu
**) dilingkari a, b, c, atau g sesuai bidang keahlian



INSTITUT TEKNOLOGI NASIONAL MALANG
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO

Malang, 30 April 2008

Lampiran : 1 (Satu) Berkas
Perihal : **Kesediaan Sebagai
Dosen Pembimbing I**

Kepada : Yth. Bapak/Ibu. Ir. Widodo Pudji M. MT
Dosen Jurusan Elektro S-1/ T.Energi Listrik
Institut Teknologi Nasional Malang
di-
Malang

Yang bertandatangan di bawah ini :

Nama : HENDRA MULYONO
Nim : 01.12.107
Semester : XIV (EMPAT BELAS)
Jurusan : TEKNIK ELEKTRO
Konsentrasi : ENERGI LISTRIK S-1

Dengan ini mengajukan permohonan, kiranya Bapak/Ibu bersedia menjadi Dosen Pembimbing Utama, untuk penyusunan Skripsi dengan judul :

“ PERENCANAAN DAN PEMBUATAN ALAT
PENGATURAN KECEPATAN MOTOR DC
MENGUNAKAN PID KONTROLLER BERBASIS
MIKROKONTROLLER AT89S51 “

Seperti proposal terlampir.


Adapun Tugas tersebut sebagai salah satu syarat untuk mendapatkan gelar Sjana Teknik pada jurusan Teknik Elektro.


Demikian permohonan kami, atas kesediaan Bapak / ibu kami ucapkan terimakasih.

Mengetahui,
Ketua Jurusan
Teknik Elektro

Malang, 30 APRIL 2008

Pemohon,


Ir.F.Yudi Limpraptono,MT
Nip.P.1039500274


Hendra Mulyono
Nim : 01.12.107

Form S-3a



PERNYATAAN KESEDIAAN SEBAGAI DOSEN PEMBIMBING SKRIPSI

Sesuai dengan Permohonan Mahasiswa :

Nama : HENDRA MULYONO
Nim : 01.12.107
Semester : XIV (EMPAT BELAS)
Jurusan : TEKNIK ELEKTRO
Konsentrasi : ENERGI LISTRIK S-1

Dengan ini menyatakan bersedia / tidak bersedia^{*)} menjadi Dosen Pembimbing Utama / Pendamping^{*)}, untuk penyusunan Skripsi Mahasiswa tersebut dengan judul :

“ PERENCANAAN DAN PEMBUATAN ALAT PENGATURAN KECEPATAN MOTOR DC MENGGUNAKAN PID KONTROLLER BERBASIS MIKROKONTROLLER AT89S51 “

Demikian pernyataan ini kami buat untuk dapat dipergunakan sebagaimana mestinya.

Malang, 30 APRIL 2008
Yang Membuat Pernyataan,

Ir. Widodo Pudji M, MT
NIP. Y. 102387700171

Catatan :

1. Setelah disetujui agar formulir ini diserahkan mahasiswa/I yang bersangkutan kepada jurusan untuk diproses lebih lanjut.
2. ^{*)} Coret yang tidak perlu



INSTITUT TEKNOLOGI NASIONAL MALANG
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO

Malang, 21 Maret 2007

Lampiran : 1 (Satu) Berkas
Perihal : **Kesediaan Sebagai
Dosen Pembimbing II**

Kepada : Yth. Bapak/Ibu. Ir. Eko Nurcahyo
Dosen Jurusan Elektro S-1/ T.Energi Listrik
Institut Teknologi Nasional Malang
di-
Malang

Yang bertandatangan di bawah ini :

Nama : Hendra Mulyono
Nim : 01.12.107
Semester : XIV (Empatbelas)
Jurusan : TEKNIK ELEKTRO
Konsentrasi : ENERGI LISTRIK S-1

Dengan ini mengajukan permohonan, kiranya Bapak/Ibu bersedia menjadi Dosen Pembimbing Pendamping, untuk penyusunan Skripsi dengan judul :

**“PERENCANAAN DAN PEMBUATAN ALAT
PENGATURAN KECEPATAN MOTOR DC
MENGUNAKAN PID KONTROLLER BERBASIS
MIKROKONTROLLER”**

Seperti proposal terlampir.

Adapun Tugas tersebut sebagai salah satu syarat untuk mendapatkan gelar Sjana Teknik pada jurusan Teknik Elektro.


Demikian permohonan kami, atas kesediaan Bapak / ibu kami ucapkan terimakasih.

Mengetahui,
Ketua Jurusan
Teknik Elektro

Malang, 30 April 2008

Pemohon,


Ir. F. Yudi Limpraptono, MT
Nip. P. 1039500274


Hendra Mulyono
Nim : 01.12.107

Form S-3a



PERNYATAAN KESEDIAAN SEBAGAI DOSEN PEMBIMBING SKRIPSI

Sesuai dengan Permohonan Mahasiswa :

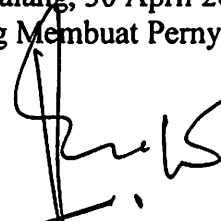
Nama : HENDRA MULYONO
Nim : 01.12.107
Semester : XIV (EMPAT BELAS)
Jurusan : TEKNIK ELEKTRO
Konsentrasi : ENERGI LISTRIK S-1

Dengan ini menyatakan bersedia / tidak bersedia *) menjadi Dosen Pembimbing Utama / Pendamping *) , untuk penyusunan Skripsi Mahasiswa tersebut dengan judul :

“ PERENCANAAN DAN PEMBUATAN ALAT PENGATURAN KECEPATAN MOTOR DC MENGGUNAKAN PID KONTROLLER BERBASIS MIKROKONTROLLER AT89S51 “

Demikian pernyataan ini kami buat untuk dapat dipergunakan sebagaimana mestinya.

Malang, 30 April 2008
Yang Membuat Pernyataan,


Ir. Eko Nurcahyo
NIP. Y. 102870172

Catatan :

1. Setelah disetujui agar formulir ini diserahkan mahasiswa/I yang bersangkutan kepada jurusan untuk diproses lebih lanjut.
2. *) Coret yang tidak perlu



PERKUMPULAN PENGELOLA PENDIDIKAN UMUM DAN TEKNOLOGI NASIONAL MALANG
INSTITUT TEKNOLOGI NASIONAL MALANG

FAKULTAS TEKNOLOGI INDUSTRI
FAKULTAS TEKNIK SIPIL DAN PERENCANAAN
PROGRAM PASCASARJANA MAGISTER TEKNIK

BNI (PERSERO) MALANG
BANK NIAGA MALANG

Kampus I : Jl. Bendungan Sigura-gura No. 2 Telp. (0341) 551431 (Hunting), Fax. (0341) 553015 Malang 65145
Kampus II : Jl. Raya Karanglo, Km 2 Telp. (0341) 417636 Fax. (0341) 417634 Malang

Malang, 2 Juni 2008

Nomor : ITN-013/1.TA/2/08
Lampiran : -
Perihal : BIMBINGAN SKRIPSI

Kepada : Yth. Sdr. Ir. **WIDODO PUDJI M, MT**
Dosen Institut Teknologi Nasional

Dosen Pembimbing
Jurusan Teknik Elektro S-1
di
Malang

Dengan hormat
Sesuai dengan permohonan dan persetujuan dalam Proposal Skripsi
Untuk Mahasiswa :

Nama : HENDRA MULYONO
Nim : 0112107
Fakultas : Teknologi Industri
Jurusan : Teknik Elektro S-1
Konsentrasi : Teknik Energi Listrik

Maka dengan ini pembimbingan tersebut kami serahkan sepenuhnya
kepada Saudara/I selama masa waktu (enam) bulan, terhitung mulai
tanggal :

2 Juni 2008 s-d 2 Nopember 2008

Sebagai satu syarat untuk menempuh Ujian Sarjana Teknik,
Jurusan Teknik Elektro S-1

Demikian agar maklum atas perhatian serta bantuannya kami sampaikan
terima kasih.



Ketua Jurusan
Teknik Elektro S-1

Ir. F. Yudi Lampraptono, MT
NIP. Y. 1039500274

Tindakan Kepada Yth :

1. Mahasiswa yang bersangkutan
2. Arsip
3. *) coret yang tidak perlu



PERKUMPULAN PENGELOLA PENDIDIKAN UMUM DAN TEKNOLOGI NASIONAL MALANG
INSTITUT TEKNOLOGI NASIONAL MALANG

FAKULTAS TEKNOLOGI INDUSTRI
FAKULTAS TEKNIK SIPIL DAN PERENCANAAN
PROGRAM PASCASARJANA MAGISTER TEKNIK

BNI (PERSERO) MALANG
BANK NIAGA MALANG

Kampus I : Jl. Bendungan Sigura-gura No. 2 Telp. (0341) 551431 (Hunting), Fax. (0341) 553015 Malang 65145
Kampus II : Jl. Raya Karanglo, Km 2 Telp. (0341) 417636 Fax. (0341) 417634 Malang

Malang, 2 Juni 2008

Nomor : ITN-014/1.TA/2/08
Lampiran : -
Perihal : BIMBINGAN SKRIPSI
Kepada : Yth. Sdr. **Ir. EKO NURCAHYO**
Dosen Institut Teknologi Nasional

Dosen Pembimbing
Jurusan Teknik Elektro S-1
di
Malang

Dengan hormat
Sesuai dengan permohonan dan persetujuan dalam Proposal Skripsi
Untuk Mahasiswa :

Nama : HENDRA MULYONO
Nim : 0112107
Fakultas : Teknologi Industri
Jurusan : Teknik Elektro S-1
Konsentrasi : Teknik Energi Listrik

Maka dengan ini pembimbingan tersebut kami serahkan sepenuhnya
kepada Saudara/I selama masa waktu (enam) bulan, terhitung mulai
tanggal :

2 Juni 2008 s-d 2 Nopember 2008

Sebagai satu syarat untuk menempuh Ujian Sarjana Teknik,
Jurusan Teknik Elektro S-1
Demikian agar maklum atas perhatian serta bantuannya kami sampaikan
terima kasih.



Ketua Jurusan
Teknik Elektro S-1

Ir. F. Yudi Limpraptono, MT
NIP. Y. 1039500274

- Tindakan Kepada Yth :
1. Mahasiswa yang bersangkutan
 2. Arsip
 3. *) coret yang tidak perlu



FORMULIR BIMBINGAN SKRIPSI

Nama : HENDRA MULYONO
Nim : 01.12.107
Masa Bimbingan : 2 Juni 2008 s/d 2 Nopember 2008
Judul Skripsi : PERENCANAAN DAN PEMBUATAN ALAT PENGATURAN
KECEPATAN MOTOR DC MENGGUNAKAN PID
KONTROLLER BERBASIS MIKROKONTROLLER
AT 89S51

No.	Tanggal	Uraian	Pafap Pembimbing
1.	5/06/08	Revisi Latar belakang	
2.	10/06/08	Revisi BAB I.	
3.	15/07/08	Revisi BAB III.	
4.	25/07/08	Revisi BAB III.	
5.	10/08/08	Revisi BAB IV.	
6.	15/08/08	Latar Belakang	
7.	20/09/08	Kesimpulan	
8.			
9.			
10.			

Malang, 2008
Dosen Pembimbing,

Ir. Widodo Pudji M, MT
NIP. Y. 10238700171



FORMULIR BIMBINGAN SKRIPSI

Nama : HENDRA MULYONO
Nim : 01.12.107
Masa Bimbingan : 2 Juni 2008 s/d 2 Nopember 2008
Judul Skripsi : **PERENCANAAN DAN PEMBUATAN ALAT PENGATURAN KECEPATAN MOTOR DC MENGGUNAKAN PID KONTROLLER BERBASIS MIKROKONTROLLER AT 89S51**

No.	Tanggal	Uraian	Parap Pembimbing
1.	10/06 08.	Revisi BAB I.	
2.	13/06 08.	Revisi BAB II.	
3.	20/06 08.	Revisi BAB III.	
4.	22/06 08.	Tabel BAB IV.	
5.	30/06 08.	Revisi BAB IV.	
6.	20/07 08.	Revisi BAB IV.	
7.	28/07 08.	Kesimpulan.	
8.	18/08 08.	Latar belakang.	
9.	20/09 08.	Daftar pustaka.	
10.	22/09 08.	Kesimpulan.	

Malang, 2008
Dosen Pembimbing,

Ir. Eko Nurcahyo
NIP. Y. 102870172



INSTITUT TEKNOLOGI NASIONAL MALANG
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ENERGI LISTRIK

PERSETUJUAN PERBAIKAN SKRIPSI

Dari hasil ujian skripsi Jurusan Teknik Elektro jenjang strata satu (S-1) yang diselenggarakan pada :

Hari : Kamis
Tanggal : 25 September 2008

Telah dilakukan perbaikan skripsi oleh :

1. Nama : HENDRA MULYONO
2. NIM : 01.12.107
3. Jurusan : Teknik Elektro
4. Konsentrasi : Teknik Energi Listrik
5. Judul Skripsi : PERENCANAAN DAN PEMBUATAN ALAT PENGATURAN KECEPATAN MOTOR DC MENGGUNAKAN PID KONTROLLER BERBASIS MIKROKONTROLLER AT89S51

Perbaikan meliputi :

No	Materi Perbaikan	Ket
1.	Tabel 4.6 dibetulkan	
2.	Apa yang dimaksud I beban	

Anggota Penguji

Ir. M. Abdul Hamid, MT
NIP. Y. 1018800188

Dosen Pembimbing I

Ir. Widodo Pudji M, MT
NIP. Y. 1028700171

Dosen Pembimbing II

Ir. Eko Nurcahyo
NIP. Y. 1028700172



INSTITUT TEKNOLOGI NASIONAL MALANG
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ENERGI LISTRIK

PERSETUJUAN PERBAIKAN SKRIPSI

Dari hasil ujian skripsi Jurusan Teknik Elektro jenjang strata satu (S-1) yang diselenggarakan pada :

Hari : Kamis
Tanggal : 25 September 2008

Telah dilakukan perbaikan skripsi oleh :

1. Nama : HENDRA MULYONO
2. NIM : 01.12.107
3. Jurusan : Teknik Elektro
4. Konsentrasi : Teknik Energi Listrik
5. Judul Skripsi : PERENCANAAN DAN PEMBUATAN ALAT PENGATURAN KECEPATAN MOTOR DC MENGGUNAKAN PID KONTROLLER BERBASIS MIKROKONTROLLER AT89S51

Perbaikan meliputi :

No	Materi Perbaikan	Ket
1.	Penulisan tabel memakai bahasa Indonesia	
2.	Perhitungan Error salah	
3.	Analisa error tidak sesuai dengan flowchart	

Anggota Penguji

Irrine Budi Sulistiawati, ST, MT
NIP. 132314400

Dosen Pembimbing I

Ir. Widodo Pudji M, MT
NIP. Y. 1028700171

Dosen Pembimbing II

Ir. Eko Nurcahyo
NIP. Y. 1028700172