

SKRIPSI

PERENCANAAN DAN PEMBUATAN ALAT SISTEM MONITORING INFUS MENGGUNAKAN KOMUNIKASI TCP/IP ANTARA KOMPUTER DENGAN MIKROKONTROLER ATMEGA16



Disusun oleh :

SONNY PRASETIO

NIM : 0317009

**JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI ELEKTRONIKA
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG**

SEPTEMBER 2007

СЕРТИФИКАТ

МАШИНА ЛЕКАРСТВЕНА ИНДУСТРИА
БЪЛГАРСКА ЛЕКАРСТВЕНА ИНДУСТРИА
КОМБИНОВАНА ПРЕДПРИЯТИЕ
УПРАВЛЕНИЕ ЛЕКАРНА ПРЕДПРИЯТИЕ

№ 1000000000
ПОСЛАНИЕ

СЕРТИФИКАТ

КОМПАНИА ДЕНЕЖНА ИНДУСТРИАЛНА ПРЕДПРИЯТИЕ
ИЛИ ПРЕДПРИЯТИЕ КОМПАНИА ДЕНЕЖНА ПРЕДПРИЯТИЕ
ПРЕДПРИЯТИЕ ДЕНЕЖНА ПРЕДПРИЯТИЕ ДЕНЕЖНА ПРЕДПРИЯТИЕ

СЕРТИФИКАТ

LEMBAR PERSETUJUAN

PERENCANAAN DAN PEMBUATAN ALAT SISTEM MONITORING INFUS MENGGUNAKAN KOMUNIKASI TCP/IP ANTARA KOMPUTER DENGAN MIKROKONTROLER ATMEGA16

SKRIPSI

*Disusun dan Diajukan Sebagai Salah Satu Syarat Untuk Memperoleh
Gelar Sarjana Teknik Elektronika Strata Satu (S-1)*

Disusun Oleh :

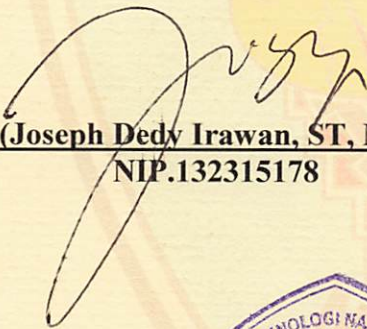
SONNY PRASETIO

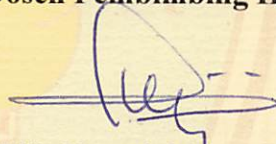
NIM : 03.17.009

Diperiksa dan Disetujui

Dosen Pembimbing I

Dosen Pembimbing II


(Joseph Dedy Irawan, ST, MT.)
NIP.132315178


(Ir. Sidik Noertjahjono, MT.)
NIP.Y.1028700167



Mengetahui

Ketua Jurusan Teknik Elektro S-1


(Ir. F. Yudi Limpraptono, MT.)
NIP.Y. 1039500274



**JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ELEKTRONIKA
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG
2007**



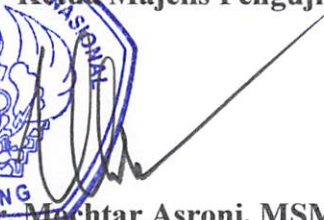
INSTITUT TEKNOLOGI NASIONAL
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ELEKTRONIKA

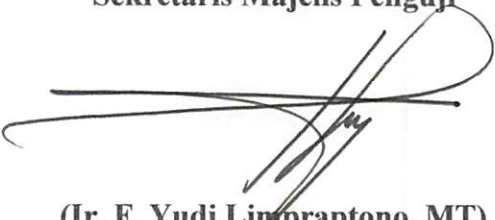
BERITA ACARA UJIAN SKRIPSI
FAKULTAS TEKNOLOGI INDUSTRI

Nama : Sonny Prasetyo
NIM : 03.17.009
Jurusan : Teknik Elektro S-1
Konsentrasi : Teknik Elektronika
Judul Skripsi : Perancangan Dan Pembuatan Alat Sistem Monitoring Infus
Menggunakan Komunikasi TCP/IP Antara Komputer Dengan
ATMega16 .

Dipertahankan di hadapan majelis penguji Skripsi jenjang Strata satu (S-1) pada :

Hari : Senin
Tanggal : 4 September 2007
Dengan Nilai : 92,12 (A) *Bay*


Ketua Majelis Penguji
(Ir. Mochtar Asroni, MSME)
NIP.Y.1018100036


Sekretaris Majelis Penguji
(Ir. F. Yudi Limpraptono, MT)
NIP.Y.1039500274


Penguji I
(Ir. Widodo Pudji Mulyanto, MT)
NIP. Y.1028700171


Penguji II
(I Komang Somawirata, ST, MT)
NIP. P.1030100361

PERANCANGAN DAN PEMBUATAN ALAT SISTEM MONITORING INFUS MENGGUNAKAN KOMUNIKASI TCP/IP ANTARA KOMPUTER DENGAN MIKROKONTROLER ATMEGA 16

Sonny Prasetyo

Jurusan Teknik Elektro
Institut Teknologi Nasional Malang
Jl.Raya Karanglo Km.2
frame1bit@yahoo.com

Abstrak

Sistem monitoring infus akan sangat berguna bagi pasien yang menjalani suatu perawatan pada rumah sakit atau rumah rawat inap. Sering dijumpai adanya keterlambatan penggantian infus dan ketidak lancaran infus yang diakibatkan karena sulitnya melakukan monitoring pada setiap infus yang digunakan oleh pasien. Pada perancangan ini akan dirancang sistem monitoring infus dengan menggunakan web sebagai wahana penyajian informasi.

Webserver akan dibangun pada mikrokontroler ATMegal6, maka dari itu diperlukan modul antarmuka/interface untuk melakukan komunikasi antara computer dengan ATMegal6 menggunakan standart *TCP/IP(Transport Control Protocol)*.Sistem ini akan memungkinkan pengguna dapat melihat hasil monitoring infus melalui browser(Internet Explorer,Mozilla Firefox,dll) pada PC, dengan cara mengetikkan alamat dari webserver yang telah dibangun.

Hasil dari monitoring infus akan diupdate setiap 5 detik. Pada alat ini monitoring dapat dilakukan dari jarak yang cukup jauh, serta konfigurasi alat lebih mudah karena tidak ada setting server pada PC Hal ini lebih baik dari perancangan sistem monitoring infus yang menggunakan paralel port untuk komunikasi data .

KATA PENGANTAR

Dengan memanjatkan puji syukur kepada Tuhan Yang Maha Esa, atas berkat, rahmat dan karunia-Nya sehingga dapat menyelesaikan skripsi yang berjudul “Perencanaan dan Pembuatan Alat Sistem Monitoring Infus Menggunakan Komunikasi TCP/IP Antara Komputer dengan ATmega 16” ini dengan lancar. Skripsi ini merupakan persyaratan kelulusan studi di jurusan Teknik Elektro S-1 konsentrasi Teknik Elektronika ITN Malang dan untuk mencapai gelar sarjana teknik.

Keberhasilan penyelesaian laporan skripsi ini tidak lepas dari dukungan dan bantuan berbagai pihak. Untuk itu penyusun menyampaikan terima kasih kepada :

1. Bapak Prof. Dr. Eng. Ir. Abraham Lomi, MSEE selaku Rektor ITN Malang.
2. Bapak Ir. Mochtar Asroni, MSME selaku Dekan Fakultas Teknologi Industri.
3. Bapak Ir. F. Yudi Limpraptono, MT selaku Ketua Jurusan Teknik Elektro S-1.
4. Bapak Joseph Dedy Irawan, ST, MT selaku Dosen Pembimbing I.
5. Bapak Ir. Sidik Noertjahjono, MT selaku Dosen Pembimbing II.
6. Bapak Ir. Widodo Pudji Mulyanto, MT selaku Penguji I.
7. Bapak I Komang Somawirata, ST, MT selaku Penguji II.
8. Orangtua serta saudara-saudara kami yang telah memberikan doa restu, dorongan, semangat dan biaya.
9. Teman-teman instruktur Laboratorium Perancangan Elektronika yang telah membantu.
10. Semua yang telah membantu dalam penyelesaian penyusunan skripsi ini.

Penyusun telah berusaha semaksimal mungkin dan menyadari sepenuhnya akan keterbatasan pengetahuan dalam menyelesaikan laporan ini, untuk itu penyusun mengharapkan saran dan kritik yang membangun dari pembaca demi kesempurnaan laporan ini.

Harapan penyusun semoga laporan ini memberikan manfaat bagi perkembangan ilmu pengetahuan bagi pembaca.

Malang, September 2007

Penulis

DAFTAR ISI

Halaman

HALAMAN JUDUL	i
LEMBAR PERSETUJUAN	ii
BERITA ACARA UJIAN SKRIPSI.....	iii
ABSTRAK.....	iv
KATA PENGANTAR	v
DAFTAR ISI.....	vii
DAFTAR GAMBAR	x
DAFTAR TABEL.....	xii
DAFTAR LAMPIRAN	xiii
BAB I PENDAHULUAN.....	1
1.1 Latar Belakang	1
1.2 Rumusan Masalah	2
1.3 Tujuan.....	2
1.4 Batasan Masalah.....	3
1.5 Metodologi Perancangan.....	4
1.6 Sistematika Penulisan.....	5
BAB II DASAR TEORI	7
2.1 Pendahuluan	7
2.2 LED Infra red	7
2.3 Photodiode.....	8
2.4 Operational Amplifier (Op Amp).....	11
2.4.1 Penguat Non Inverting	11
2.4.2 Komparator Op Amp.....	12
2.5 Kabel Transmisi	13
2.6 Schmitt trigger	15
2.7 TCP/IP	18
2.8 Model Referensi OSI 7 Layer	23

2.9 HTTP(Hypertext Transfer Protocol)	25
2.10 Mikrokontroler ATmega16.....	27
2.10.1 Arsitektur ATmega16	28
2.10.2 Fitur ATmega16.....	29
2.10.3 Konfigurasi Pin ATmega16	29
2.10.4 Peta Memori	30
2.10.5 Status Register(SREG).....	32
2.11 Wiznet EG-SR-7150MJ	33
BAB III PERANCANGAN DAN PEMBUATAN ALAT	37
3.1 Perancangan Perangkat Keras	38
3.1.1 Blok Diagram Alat	38
3.1.2 Detektor Isi Botol Infus dan Tetesan Infus	43
3.1.2.1 Infra Merah.....	43
3.1.2.2 Photodiode.....	44
3.1.3 Pengkondisi Sinyal	46
3.1.4 Panel Switch 1-6.....	47
3.1.5 Perancangan Minimum Sistem ATmega16	48
3.1.6 Rangkaian RS232 pada minimum sistem ATmega16 dan modul Wiznet EG-SR-7150MJ	51
3.1.7 Perancangan koneksi dan konfigurasi modul EG-SR-7150MJ	52
3.2 Perancangan Perangkat Lunak	54
3.2.1 Diagram Alir Perancangan	54
BAB IV PENGUJIAN DAN HASIL ANALISA.....	60
4.1 Pengujian Hardware	60
4.1.1 Pengujian Rangkaian Detektor Tetesan Infus	60
4.1.2 Pengujian Rangkaian Detektor Isi Botol Infus.....	62
4.1.3 Pengujian Kabel Penghubung	64
4.1.4 Pengujian Rangkaian Pengkondisi Sinyal.....	65
4.1.5 Pengujian Modul Wiznet EG-SR-7150MJ.....	68
4.1.6 Konsumsi Daya Panel Box Sistem Monitoring Infus	70
4.2 Perangkat Lunak (Software).....	71

4.2.1 Pengujian Program Pada Mikrokontroler..... 71

BAB V PENUTUP 78

5.1 Kesimpulan..... 78

5.2 Saran..... 79

Daftar Pustaka..... 80

DAFTAR GAMBAR

Halaman

Gambar 2.1. Simbol LED Infra Merah	8
Gambar 2.2. Simbol Photodiode	9
Gambar 2.3. Rangkaian Op Amp Non Inverting dengan Ei Positif dihubungkan pada input Pembalik.....	11
Gambar 2.4. Rangkaian komparator op amp.....	12
Gambar 2.5. Schmitt trigger untuk Pembentukan Gelombang	16
Gambar 2.6. Karakteristik Schmitt Trigger.....	16
Gambar 2.7. Karakteristik Inverter Schmitt Trigger	17
Gambar 2.8. Inverter Schmitt Trigger IC 74LS14	17
Gambar 2.9. Blok Diagram Fungsional ATmega16	28
Gambar 2.10. Pin ATmega16	30
Gambar 2.11. Konfigurasi Memori Data AVR ATmega16.....	31
Gambar 2.12. Memory Program ATmega16	32
Gambar 2.13. Wiznet EG-SR-7150MJ	33
Gambar 2.14. Operasi Server Mode.....	35
Gambar 2.15. Operasi Client Mode	35
Gambar 3.1. Blok Diagram Sistem Monitoring Infus Menggunakan Komunikasi TCP/IP Antara Komputer Dengan ATmega16	38
Gambar 3.2. Rangkaian Detektor	45
Gambar 3.3. Rangkaian Pengkondisi Sinyal	46
Gambar 3.4. Rangkaian Switch Pada Panel Box	47
Gambar 3.5. Rangkaian Minimum Sistem ATmega16.....	48
Gambar 3.6. Rangkaian Reset ATmega16.....	50
Gambar 3.7. Rangkaian RS232 Menggunakan IC MAX232.....	51
Gambar 3.8. Rangkaian RS232 Menggunakan IC MAX3232.....	52
Gambar 3.9. Koneksi Modul EG-SR-7150MJ	52
Gambar 3.10. Tampilan Program Konfigurasi EG-SR-7150MJ.....	53
Gambar 3.11. Koneksi EG-SR-7150MJ ke Mikrokontroler ATmega16.....	54
Gambar 3.12. Flowchart Sistem Bagian-1	55
Gambar 3.13. Flowchart Sistem Bagian-2	56

Gambar 3.14. Flowchart Sistem Bagian-3	57
Gambar 3.15. Flowchart Sistem Bagian-4	58
Gambar 4.1. Rangkaian Detektor Tetesan Infus	61
Gambar 4.2. Pengujian Rangkaian Detektor Saat Tidak Ada Tetesan Infus	61
Gambar 4.3. Pengujian Rangkaian Detektor Saat Terhalang Tetesan Infus	62
Gambar 4.4. Rangkaian Detektor Isi Botol Infus	63
Gambar 4.5. Pengujian Rangkaian Detektor Saat Isi Cairan Pada Botol Infus Masih Ada.....	63
Gambar 4.6. Pengujian Rangkaian Detektor Saat Isi Botol Infus Hampir Habis.....	64
Gambar 4.7. Rangkaian Pengkondisi Sinyal	66
Gambar 4.8. Diagram Pengujian Wiznet EG-SR-7150MJ	68
Gambar 4.9. Karakter yang Dikirim Oleh Browser	70
Gambar 4.10. Diagram blok pengujian konsumsi daya pada panel box	71
Gambar 4.11. Diagram Pengujian Software Pada Sistem Secara Keseluruhan..	72
Gambar 4.12. Tampilan pada saat infus 1, infus 4 dan infus 3 dalam kondisi macet	72
Gambar 4.13. Tampilan pada saat infus 1, infus 4 dalam kondisi macet dan infus 2 dalam kondisi infus lancar	73
Gambar 4.14. Tampilan program ketika infus 3 dan infus 5 tidak dipakai	74
Gambar 4.15. Tiang infus dan panel box	77

DAFTAR TABEL

Halaman

Tabel 2.1. Kondisi Input dan Output Op-Amp.....	13
Tabel 2.2. Nilai Tahanan Jenis Bahan.....	15
Tabel 2.3. Klasifikasi IP berdasarkan <i>range</i> -nya	20
Tabel 2.4. Osi 7 Layer	24
Tabel 2.5. Contoh Respon GET	27
Tabel 2.6. Tabel metode request pada HTTP.....	27
Tabel 2.7. Spesifikasi Wiznet EG-SR-7150MJ.....	34
Tabel 4.1. Pengujian tegangan output pada detektor tetesan infus mengacu pada rangkaian gambar 4.1	62
Tabel 4.2. Pengujian tegangan output pada detektor isi botol infus mengacu pada rangkaian gambar 4.4.....	64
Tabel 4.3. Hasil Pengujian Kabel.....	65
Tabel 4.4. Tabel hasil pengujian rangkaian penguat tegangan output detektor tetesan infus pada saat tidak ada tetesan infus.....	66
Tabel 4.5. Tabel hasil pengujian rangkaian penguat tegangan output detektor tetesan infus pada saat ada tetesan infus.....	67
Tabel 4.6. Hasil Pengujian Konsumsi Daya.....	71

DAFTAR LAMPIRAN

1. Gambar Skematik Rangkaian Keseluruhan
2. Listing Program
3. Lembar Bimbingan Skripsi
4. Formulir Bimbingan Skripsi
5. Formulir Perbaikan Ujian Skripsi
6. Formulir Perbaikan Skripsi
7. Datasheet *Infrared, Photodiode, Inverter Schmitt Trigger 74LS14, Wiznet EG-SR-7150MJ, AIC1722-33L, ATMega16.*



BAB I

PENDAHULUAN

1.1 Latar Belakang

Sehubungan dengan perkembangan pola pikir manusia ilmu pengetahuan dan teknologi ternyata mengalami kemajuan terus menerus. Perbaikan terhadap teknologi yang sudah ada terus dilakukan agar menjadi lebih mudah. Salah satu bidang teknologi yang mengalami perkembangan lebih pesat adalah teknologi elektronika yang tidak terlepas dari tuntutan masyarakat yang terus – menerus berkembang sesuai dengan kondisi dan situasi yang dihadapi.

Seiring dengan perkembangan teknologi yang semakin berkembang, maka pemanfaatan teknologi dapat diterapkan dalam berbagai bidang, salah satunya pada bidang medis. Sering kita melihat pada rumah sakit terdapat pasien yang memerlukan perawatan dengan menggunakan infus. Tentunya infus yang digunakan setiap pasien disesuaikan dengan jenis penyakit yang diderita. Ada hal yang sangat penting yaitu ketinggian/isi infus harus dikontrol setiap saat, serta kelancaran dari infus tersebut, dan kalau seandainya infus tersebut habis maka perlu adanya penggantian dengan infus yang baru apabila infus tersebut tetap diperlukan oleh pasien. Untuk itu penulis mencoba untuk memberikan solusi dalam proses monitoring infus dengan memanfaatkan komunikasi data menggunakan *TCP/IP(Transport Control Protocol/Internet Protokol)* sebagai protokol komunikasi data antara komputer dan mikrokontroler ATMegal6.

Penggunaan sistem komunikasi *TCP/IP* ini memiliki keuntungan yaitu kecepatan pengiriman data relatif tinggi. Komunikasi antara *client* dan *server* dapat dilakukan dengan jarak yang jauh. Sehingga dapat menjangkau jarak dari ruang perawat dengan ruang pasien.

1.2 Rumusan Masalah

Dalam perencanaan dan pembuatan sistem monitoring infus menggunakan komunikasi *TCP/IP* antara mikrokontroler ATmega16 dan komputer maka dapat dirumuskan beberapa masalah yang akan dibahas yaitu:

1. Bagaimana merancang dan membuat sistem komunikasi *server client* dari komputer ke mikrokontroler menggunakan *TCP/IP* ?
2. Bagaimana merancang dan membuat detektor level ketinggian infus dan detektor dari tetesan infus ?
3. Bagaimana merancang dan membuat perangkat keras dan perangkat lunak atau *software* pada mikrokontroler sebagai *webserver* ?

1.3 Tujuan

Tujuan yang hendak dicapai dalam pembuatan alat sistem monitoring infus dengan menggunakan komunikasi *TCP/IP* antara komputer dengan mikrokontroler ATmega16 adalah sebagai berikut:

1. Merancang dan membuat detektor isi botol infus dan detektor untuk kondisi infus.

2. Merancang dan membuat rangkaian *interface* untuk dapat berkomunikasi menggunakan *TCP/IP*.
3. Merancang dan membuat program pada mikrokontroler ATMega16 sehingga dapat berfungsi sebagai *webserver* yang digunakan sebagai *display* sistem monitoring infus.

1.4 Batasan Masalah

Agar pembahasan dari perancangan dan pembuatan sistem monitoring infus ini tidak terlalu meluas maka penyusun perlu membuat batasan-batasan masalah yang meliputi :

1. Tidak membahas tentang jenis-jenis infus.
2. Sistem monitoring ini hanya berlangsung satu arah yaitu level ketinggian infus dapat dimonitoring pada komputer melalui jaringan *TCP/IP*.
3. Membahas sistem kerja dari komunikasi antara mikrokontroler ATMega16 dengan modul *serial to ethernet gateway* dan kerja dari sensor ketinggian level infus.
4. Tidak membahas catu daya.
5. Yang diinformasikan adalah isi botol infus apabila infus hampir habis dan apabila infus macet.
6. Mikrokontroler yang digunakan ialah ATMega16 dan modul *serial to ethernet gateway* yang digunakan ialah EG-SR-7150MJ.
7. Tampilan *web* hasil monitoring dapat diakses menggunakan *browser* yaitu *internet explorer*, *mozilla firefox*, dan *opera*.

8. Operating sistem yang digunakan ialah *Windows XP*.

1.5 Metodologi Perancangan

Metodologi yang digunakan dalam perancangan dan pembuatan sistem monitoring infus menggunakan komunikasi *TCP/IP* antara komputer dan mikrokontroler ATmega16 adalah sebagai berikut :

- a. Studi literatur untuk memahami webserver dan *HTTP(Hypertext Transfer Protocol)* sebagai sarana untuk dapat menyajikan informasi/tampilan melalui *web*. Selain itu juga ditambah dengan memahami sistem dan rangkaian elektronika yang mendukung untuk merealisasikan alat secara keseluruhan.
- b. Percobaan dan eksperimen dilakukan untuk memperoleh data-data yang diperlukan dalam membuat rancangan sistem elektronika.
- c. Pada tahap realisasi alat yang dibuat, dilakukan perancangan alat yang meliputi merancang rangkaian untuk tiap-tiap blok dan rancangan rangkaian keseluruhan sistem, pembuatan PCB, dan perakitan hasil rancangan.
- d. Untuk mengetahui cara kerja alat, maka dilakukan pengujian tiap blok dan pengujian secara keseluruhan. Pengujian tiap blok meliputi pengujian : (1).Detektor tetesan infus & Detektor isi botol infus, (2).Pengkondisi Sinyal, (3).Modul *Ethernet To Serial Gateway*, (4).Minimum Sistem Mikrokontroler ATmega16, (5).Program pada saat sistem monitoring infus dijalankan, (6).Pengujian keseluruhan

sistem dilakukan dengan menggabungkan seluruh rangkaian elektronik, mekanik alat dan program.

- e. Menganalisis hasil pengujian untuk membuat kesimpulan.

1.6 Sistematika Penulisan

Sistematika pembahasan dari skripsi ini terdiri dari pokok pembahasan yang saling berkaitan antara satu dengan lainnya, yaitu :

BAB I. PENDAHULUAN

Pada bab ini dibahas tentang latar belakang permasalahan, rumusan masalah, batasan masalah, sistematika pembahasan dari alat yang direncanakan.

BAB II. TINJAUAN PUSTAKA

Pada bab ini dibahas tentang teori-teori yang mendukung dalam perencanaan dan pembuatan alat ini yang meliputi *infrared*, *photodiode*, *schmitt trigger*, *op amp* sebagai komparator, *op amp* sebagai *non inverting amplifier*, komunikasi *TCP/IP*, model referensi *OSI 7 layer*, rangkaian pengkondisi sinyal, *HTTP(Hypertext Transfer Protocol)* dan mikrokontroler ATmega16.

BAB III. PERENCANAAN DAN PEMBUATAN ALAT

Pada bab ini dibahas tentang perencanaan dan pembuatan keseluruhan sistem perangkat keras yaitu blok diagram rangkaian, prinsip kerja, perancangan setiap komponen yang digunakan, dan perancangan perangkat lunak yaitu *flowchart* kerja dari program yang dibuat.

BAB IV. PENGUJIAN ALAT DAN ANALISIS HASIL PENGUJIAN

Pada bab ini dibahas tentang proses serta hasil dari pengujian alat, yang didasarkan oleh pengukuran-pengukuran. Pengujian dilakukan pada tiap blok rangkaian yang digunakan meliputi, rangkaian detektor isi botol infus dan detektor tetesan infus, rangkaian pengkondisi sinyal, rangkaian minimum sistem mikrokontroler ATMEGA 16, modul rangkaian *ethernet to serial gateway* EG-SR-7150MJ, serta analisis data dari pengujian dari semua pengujian dan program yang telah dibuat.

BAB V. PENUTUP

Pada bab ini akan disampaikan kesimpulan dari perencanaan dan pembuatan sistem ini.



BAB II

DASAR TEORI

2.1. Pendahuluan

Pada bab ini akan dibahas mengenai teori penunjang dari peralatan yang direncanakan. Teori penunjang ini akan membahas tentang komponen dan peralatan pendukung pada alat yang dibuat. Pokok pembahasan pada bab ini adalah :

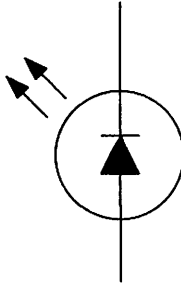
1. *Infra red* dan *photodiode*
2. *Operasional Amplifier* (OP-AMP)
3. Kabel transmisi
4. *Schmitt Trigger*
5. *TCP/IP*(*Transport Control Protocol/Internet Protocol*)
6. *HTTP*(*Hypertext Transfer Protocol*)
7. *OSI 7 Layer*
8. Mikrokontroler ATMEGA 16
9. Wiznet EG-SR-7150MJ

2.2. LED *Infra red*

LED *infra red* digunakan untuk menghasilkan sinar *infra* merah. Prinsip kerja dari *infra* merah adalah pada waktu LED *infra* merah dibias *forward*, elektron dari pita konduksi melewati *junction* jatuh ke dalam *hole* pita valensi, sehingga elektron tersebut memancarkan energi. Pada dioda penyearah biasa,

energi ini dipancarkan sebagai energi panas, sedangkan pada LED *infra* merah energi ini dipancarkan sebagai cahaya.

Simbol LED *infra* merah yang sering digunakan adalah :



Gambar 2.1. Simbol LED *Infra* Merah
Sumber: www.innovativeelectronics.com

LED *infra* merah merupakan *pin junction* yang memancarkan radiasi *infra* merah yang tidak kelihatan oleh mata kita. Apabila pada anoda diberi tegangan dan katoda ke *ground* maka LED menjadi *ON* dan arus akan mengalir dari anoda ke katoda. Pada reaksi semikonduktor, suatu dioda akan terjadi perpindahan elektron dari tipe N ke tipe P. Proses rekombinasi antara elektron dan *hole* menghasilkan pelepasan energi berupa pancaran cahaya.

Efisiensi pancaran cahaya akan berkurang seiring dengan berkurangnya arus input dan kenaikan suhu. Pada LED *infra* merah, cahaya yang dipancarkan mempunyai panjang gelombang 0,1 mm – 1 μm sehingga pancaran gelombang tersebut tidak tertangkap oleh mata manusia.

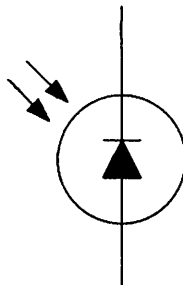
2.3. Photodiode

Photodiode merupakan dioda yang peka terhadap cahaya. Suatu sumber cahaya menghasilkan energi panas begitu pula dengan spektrum *infra* merah.

Karena spektrum *infra* merah mempunyai energi panas yang lebih besar dari cahaya tampak, maka photodiode lebih peka menangkap radiasi dari *infra* merah.

Komponen ini akan mengubah energi cahaya, dalam hal ini energi cahaya *infra* merah menjadi sinyal listrik. Komponen ini harus mampu mengumpulkan sinyal cahaya sebanyak mungkin sehingga sinyal listrik yang dihasilkan kualitasnya cukup baik. Semakin besar intensitas cahaya yang diterima maka sinyal pulsa listrik yang dihasilkan akan baik jika sinyal cahaya diterima intensitasnya lemah maka penerima tersebut harus mempunyai pengumpul cahaya (*light collector*) yang cukup baik dan sinyal pulsa yang dihasilkan oleh sensor cahaya ini harus dikuatkan.

Simbol dari *photodiode* adalah :



Gambar 2.2. Simbol Photodiode
Sumber: www.innovativeelectronics.com

Pada fotodioda ini terdapat suatu jendela kecil yang memungkinkan cahaya luar dapat masuk mengenai *pin junction*. Pada keadaan normal *photodiode* berlaku sebagai dioda biasa yang dapat menghantarkan listrik dari *anoda* ke *katoda*, namun mempunyai tahanan balik yang besar. Bila cahaya luar mengenai *pin junction* fotodioda, maka tahanan balik akan mengecil dan menimbulkan arus balik, sehingga *photodiode* berlaku sebagai dioda yang dibalik atau dibias *reverse*.

Semakin besar intensitas cahaya yang diterima maka semakin besar pula arus balik yang ditimbulkannya. Bila energi *foton* diserap dalam suatu semikonduktor maka akan dihasilkan pasangan *electron hole* pada lapisan yang telah dibangkitkan oleh *foton* yang saling memisahkan diri karena pengaruh medan listrik, dimana elektron–elektron akan menuju ke sisi N dan *hole* menuju ke sisi P, sehingga dihasilkan arus dari katoda menuju *anoda*. Karena pengaruh suhu *junction* yang lebih tinggi, menciptakan lebih banyak pasangan *electron hole*, sehingga mengakibatkan arus balik yang melewati *junction* bertambah.

Sebuah *photodiode* biasanya dikemas dengan plastik transparan yang juga berfungsi sebagai lensa *fresnel*. Lensa ini merupakan lensa cembung yang mempunyai sifat mengumpulkan cahaya. Walaupun demikian cahaya yang tampakpun masih bisa mengganggu kerja dari *photodiode* karena tidak semua cahaya nampak bisa difilter dengan baik. Oleh karena itu sebuah penerima laser harus mempunyai filter kedua yaitu rangkaian filter yang berfungsi untuk memfilter sinyal *carrier* yang terbawa oleh cahaya laser tersebut.

Faktor lain yang juga berpengaruh pada kemampuan penerima infra merah adalah ‘*active area*’ dan ‘*respond time*’. Semakin besar area penerimaan suatu *photodiode* maka semakin besar pula intensitas cahaya yang dikumpulkannya sehingga arus bocor yang diharapkan pada teknik ‘*reversed bias*’ semakin besar. Selain itu semakin besar area penerimaan maka sudut penerimaannya juga semakin besar. Kelemahan area penerimaan yang semakin besar ini adalah *noise* yang dihasilkan juga semakin besar pula. Begitu juga dengan respon terhadap frekuensi, semakin besar area penerimaannya maka respon frekuensinya turun

dan sebaliknya jika area penerimaannya kecil maka respon terhadap sinyal frekuensi tinggi cukup baik.

Respond time dari suatu photodiode (penerima) mempunyai waktu respon yang biasanya dalam satuan nano detik. *Respond time* ini mendefinisikan lama agar *photodiode* merespon cahaya *infra* merah yang datang pada area penerima. Sebuah *photodiode* yang baik paling tidak mempunyai *respond time* sebesar 500 *nano* detik atau kurang. Jika *respond time* terlalu besar maka *photodiode* ini tidak dapat merespon sinyal cahaya yang dimodulasi dengan sinyal *carrier* frekuensi tinggi dengan baik, hal ini akan mengakibatkan adanya *data loss*.

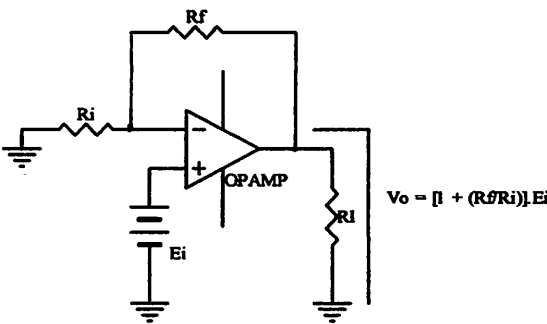
2.4 Operasional Amplifier (Op-Amp)

2.4.1. Penguat *Non Inverting*

- 1. Penguat operasional dengan tegangan positif dihubungkan pada input tak membalik.

Tegangan V_o memiliki polaritas yang sama seperti masukan R_i .

Tahanan masukan dari penguat pembalik adalah R_i .



**Gambar 2.3. Rangkaian *Op Amp Non Inverting* dengan E_i Positif
dihubungkan pada input pembalik**
Sumber : Penguat Operasional dan Rangkaian Terpadu Linier

Untuk tahanan masukan dari penguat tak membalik nilainya sangat besar, biasanya melebihi 100MΩ. Karena tegangan antara inputan (+) dan inputan (-) itu secara praktis 0, maka kedua inputan tersebut berada pada potensial Ei yang sama.

❖ Arus yang mengalir melalui Ri adalah:

$$I = \frac{Ei}{Ri} \dots\dots\dots(2-12)$$

❖ Untuk tegangan output Vo dapat dicari dengan rumus :

$$Vo = (1 + \frac{Rf}{Ri}) Ei \dots\dots\dots(2-13)$$

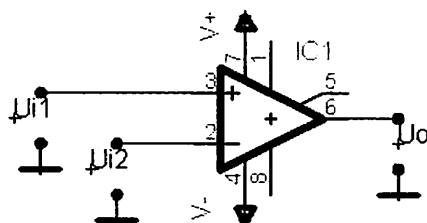
❖ Untuk penguatan Tegangan output Vo adalah:

$$A_{CL} = \frac{Vo}{Ei} = 1 + \frac{Rf}{Ri} \dots\dots\dots(2-14)$$

2.4.2 Komparator Op Amp

Penguat operasional (*Op-Amp*) adalah salah satu dasar dari sistem pengaturan, salah satunya sebagai komparator.

Open Loop (tanpa *feedback*) :



Gambar 2.4. Rangkaian komparator *op amp*
Sumber : Panduan *Op Amp*

Pada rangkaian komparator, semua masukan pada penguat op-amp dipakai. Cara kerjanya adalah membandingkan 2 buah tegangan

pada masukannya. Dimana salah satu masukan tersebut dijadikan tegangan referensi / pembatas.

Tabel 2.1. Kondisi Input dan Output *Op-Amp*

Ui1	Ui2	Uo
0	0	0
0	1	-1 (saturasi -)
1	0	+1 (saturasi +)
1	1	0

Sumber : Panduan *Op Amp*

Pada perancangan alat kami menggunakan *Op Amp* yang dicatu tunggal (+ dan 0), sehingga pada kondisi -1 (saturasi -) *Vout* akan sebesar 0 volt dan dari empat kondisi diatas berubah menjadi dua kondisi seperti tabel dibawah. Begitu juga pada input inverting dipasang variabel resistor untuk mengatur (adjust) perbandingan tegangan terhadap input *non-inverting*. Karena menggunakan input non inverting maka *Vo* akan sefasa dengan input.

$$V_o = (V_A - V_B) AOL$$

$$V_o = V_A . AOL \qquad \{V_B = 0\}$$

AOL : Penguatan *open loop*

2.5 Kabel Transmisi

Kabel transmisi adalah sarana untuk menghubungkan dan menyalurkan suatu data dari satu kabel penghantar kabel ke penghantar yang lain. Beberapa contoh dari jenis kabel transmisi yaitu: *Pair Cable*(kabel berpasangan), *Coaxial Cable* (kabel koaksial), dan *Fiber Optic* (serat optic).

- *Pair Cable* (kabel berpasangan)

Kabel berpasangan ini dihimpun dalam satu kabel biasanya berisi banyak kabel. Masing-masing kabel berpasangan ini diberi pembungkus (isolator) agar tidak terjadi induksi.

- *Coaxial Cable* (kabel koaksial)

Kabel koaksial terdiri dari 2 buah konduktor (penghantar). Kabel jenis ini biasanya berkapasitas besar.

- *Fiber Optic* (serat optic)

Kabel ini mampu memperkecil kerugian-kerugian pada bengkokan dan dapat mengatur batas bengkokan yang dikehendaki.

Arus listrik yang mengalir pada kabel-kabel penghantar selalu mengalami hambatan yang ditentukan dari penghantar itu sendiri. Besar hambatan tergantung dari beberapa faktor yang ditentukan oleh jenis bahan. Tahanan jenis bahan adalah tahanan bahan pada penghantar dengan panjang 1m dan mempunyai luas penampang 1mm^2 .

Besar tahanan suatu kawat penghantar tergantung dari tahanan jenis, panjang dan luas penampangnya. Semakin kecil nilai tahanan jenis suatu penghantar maka semakin baik pula bahan tersebut digunakan sebagai penghantar.

$$R = \rho \frac{l}{A} \dots\dots\dots(2.1)$$

Dimana: R = tahanan penghantar (ohm)

ρ = tahanan jenis penghantar (ohm-mm²/m)

l = panjang kabel dalam m

A = luas penampang dalam mm²

Dalam rangkaian berlaku juga hokum ohm dengan rumus :

$$R = \frac{V}{I} \dots\dots\dots(2.2)$$

Besar nilai tahanan jenis dari beberapa macam bahan dapat dilihat pada tabel 2.2.

Tabel 2.2 Nilai Tahanan Jenis Bahan

Bahan	Tahanan Jenis (ohm-mm ² /m)
Air Raksa	0,957
Aluminium	0,03
Arang	100-1000
Besi	0,13
Bismuth	1,2
Emas	0,022
Konstantan	0,5
Kuningan	0,08
Mangan	0,42
Nikel	0,12
Nikrom	1
Perak	0,16
Platina	0,1-0,25
Seng	0,06
Tembaga	0,0175
Timah	0,13
Timbel	0,21

Sumber: www.electroniclab.com, artikel tahanan jenis bahan

2.6 Schmitt trigger

Bentuk gelombang yang buruk dan mempunyai waktu naik turun yang sangat lambat seperti dalam Gambar 2.5, dapat mengakibatkan operasi yang tidak dapat diandalkan, apabila dihubungkan langsung ke penghitung, gerbang, atau rangkaian lainnya. *Schmitt trigger* digunakan untuk mempersegikan sinyal input dan membuat sinyal menjadi lebih baik.

mempersiapkan sinyal input dan membuat sinyal menjadi baik.

gebang, atau rangkaian lainnya. Sebagai wujud digunakan untuk tidak dapat diandalkan apabila dihubungkan langsung ke bus digital, sangat lambat seperti dalam Gambar 2.2, dapat mengakibatkan operasi yang bentuk gelombang yang buruk dan memperparah waktu naik turun yang 2.6 Schmitt trigger

Sumber: www.electronicshub.com, artikel tentang jenis bahan

Bahan	Tahanan Jenis (ohm-mm ² /m)
Timbel	0.21
Timah	0.13
Tempaga	0.0175
Seang	0.06
Platina	0.1-0.25
Perak	0.16
Nikrom	1
Nikel	0.12
Mangan	0.42
Kuningan	0.08
Konstantan	0.5
Emas	0.022
Bismuth	1.2
Besi	0.13
Arang	100-1000
Aluminium	0.03
Air Raksa	0.987

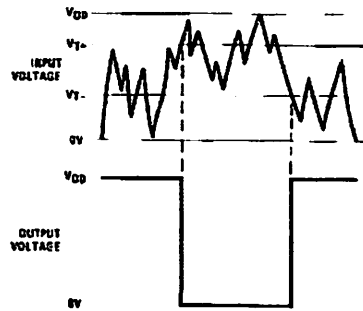
Tabel 2.2 Nilai Tahanan Jenis Bahan

2.2.

Besar nilai tahanan jenis dari beberapa material bahan dapat dilihat pada tabel

$$R = \frac{\rho}{A} \quad (2.2)$$

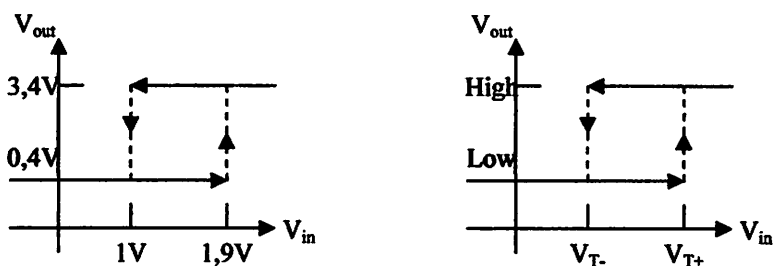
Dalam rangkaian berikut juga hukum ohm dengan rumus :



Gambar 2.5 Schmitt Trigger untuk pembentukan gelombang
Sumber : Datasheet Inverter Schmitt Trigger 74LS14

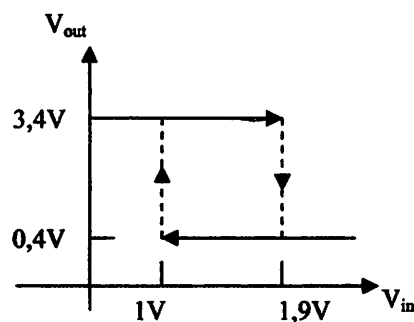
Gambar 2.6 (a) menunjukkan cara kerja sebuah *schmitt trigger*. Tegangan keluaran antara logika 0 dan 1 ialah 0,4V atau 3,4V. Bila V_{out} berada pada keadaan rendah, maka diperlukan untuk menaikkan V_{in} sedikit diatas 1,9V guna menghasilkan suatu perpindahan. Setelah berada pada keadaan tinggi, V_{out} tetap pada 3,4V dan V_{in} turun sedikit dibawah 1V. Pada saat ini, keluaran akan kembali ke keadaan rendah, yaitu 0,4V. Perpindahan yang cepat ini ditunjukkan oleh garis titik-titik.

Gambar 2.6 (b) menunjukkan grafik bagi setiap *schmitt trigger*. Nilai V_m yang mengakibatkan keluaran meloncat dari keadaan rendah ke tinggi disebut tegangan ambang menuju positif, yang dilambangkan sebagai V_{T+} . Demikian pula, V_{in} yang mengakibatkan keluaran berpindah dari keadaan tinggi ke keadaan rendah disebut tegangan ambang menuju negatif, yang dilambangkan sebagai V_{T-} .



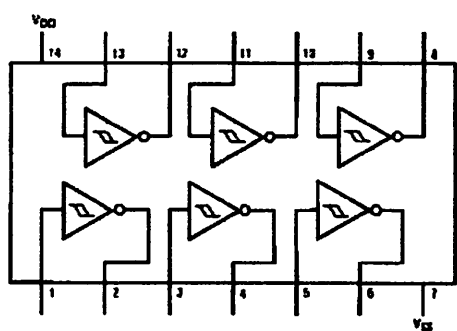
Gambar 2.6 Karakteristik schmitt trigger
Sumber : Datasheet Inverter Schmitt Trigger 74LS14

Sebagai contoh *inverter schmitt trigger* adalah IC TTL 74LS14 yang berisi 6 buah *inverter schmitt trigger*. Untuk V_{cc} sebesar 5V, tegangan ambang secara umum adalah V_T sebesar umum adalah V_{OL} sebesar 0,4V dan V_{OH} sebesar 3,4V. Grafik masukan dan keluaran IC TTL 74LS14 ditunjukkan pada Gambar 2.7.



Gambar 2.7 Karakteristik *Inverter Schmitt Trigger*
Sumber : *Datasheet Inverter Schmitt Trigger 74LS14*

Akibat adanya inversi, maka histerisis IC TTL 74LS14 menjadi terbalik. Bila masukan melampaui 1,9V, keluaran berpindah ke keadaan rendah. Bila masukan kurang dari 1V, keluaran berpindah kembali ke keadaan tinggi. Keluaran dari inverter schmitt trigger ialah kebalikan dari masukannya. *Schmitt trigger* dengan gerbang not yang dikemas dalam bentuk IC TTL 74LS14 diperlihatkan dalam gambar 2.8.



Gambar 2.8 *Inverter Schmitt Trigger IC 74LS14*
Sumber : *Datasheet Inverter Schmitt Trigger 74LS14*

2.7. TCP/IP

TCP/IP mempunyai empat lapisan yang sesuai dengan model referensi OSI sehingga menjadi model komunikasi terbanyak dipakai. Konsep lapisan ini memudahkan programmer dalam membuat aplikasi jaringan. Tiga lapisan terbawah diatur oleh sistem operasi, tepatnya oleh kernel. Dan layer yang paling atas berupa program atau aplikasi yang dijalankan oleh *user* pada sistem operasi. Penjelasan fungsi masing-masing lapisan adalah sebagai berikut :

- *Application Layer*

Disini aplikasi jaringan berjalan dengan memanfaatkan lapisan dibawahnya. Aplikasi jaringan akan memilih jenis protokol transport apa yang akan digunakan. Contoh beberapa jaringan yang berjalan pada protokol *TCP/IP* antara lain :

- *Telnet*, untuk *remote login*
- *FTP(File Transfer Protocol)*, untuk transfer file
- *SMTP(Simple Mail Transfer Protocol)*, untuk email
- *SNMP(Simple Network Management Protocols)*,
untuk manajemen jaringan

- *Transport Layer*

Lapisan ini memecah data yang dikirim dari layer diatasnya menjadi unit-unit data yang lebih kecil. Tugas lain layer ini adalah membuka dan menutup komunikasi diantara dua komputer. Pada layer ini terdapat dua pilihan protokol yang dapat digunakan.

TCP(Transmission Control Protocol) dan UDP(User Datagram Protocol).

- ***Network Layer***

Tugas utama layer ini adalah bertanggung jawab dalam proses pengiriman paket ke alamat yang benar. Seperti pemilihan rute pengiriman. Macam protokolnya, yaitu *IP(Internet Protocol)*, *ARP(Address Resolution Protocol)*, *ICMP(Internet Control Messages Protocol)* dan *IGMP(Internet Group Management Protocols)*.

- ***Link Layer***

Layer terbawah ini berfungsi mengirim dan menerima data dari dan ke media jaringan. Dengan kata lain merubah data digital menjadi sinyal listrik atau cahaya dan sebaliknya.

a. *Klasifikasi Internet Protocol (IP)*

TCP/IP melihat semua *IP address* sebagai dua bagian, jaringan *network(network part)* dan bagian *host (host part)* :

- *Network part* dari *address* mengidentifikasi jaringan dimana mesin terkoneksi.
- Bagian lain dari *address-host part*– mengidentifikasi mesin tertentu pada jaringan tersebut

Berikut adalah tabel klasifikasi *IP* berdasarkan *range*-nya :

Tabel 2.3. Klasifikasi *IP* berdasarkan *range*-nya

Class	Range
A	0.0.0.0 to 127.255.255.255
B	128.0.0.0 to 191.255.255.255
C	192.0.0.0 to 223.255.255.255
D	224.0.0.0 to 239.255.255.255
E	240.0.0.0 to 255.255.255.255

**Sumber : www.atmel.com, *Application Note AVR 460*,
*Microcontroler Embedded Webserver***

Ada dua fungsi dasar fungsi *IP* yaitu *addressing*(pengalamatan) dan *fragmentation*(pemecahan datagram menjadi unit-unit kecil). *IP* menggunakan field dalam *internet header* untuk melakukan pemecahan (*fragment*) dan merangkai kembali datagram tersebut.

INTERNET HEADER

4 bit	4 bit	4 bit	4 bit	4 bit	4 bit	4 bit	4 bit
VER	IHL	TOS		Total Length			
ID 16 bits				Flag 3 bits	Fragment Offset 13 bit		
TTL 8 bits		Protokol 8 bits		Header Checksum 16 bits			
Source IP Address 32 bits							
Destination IP Address 32 bits							
Options				Padding			

Sumber : www.ilmukomputer.com, artikel jaringan komputer

Keterangan :

Level 1

- VER(sion) – 4 bits

Menunjukkan versi dari format header yang ada.

- IHL (*Internet Header Length*) – 4 bits

Adalah panjang dari internet header dalam 32 bit word (1 byte = 8 bits, 1 word = 32 bits), IHL ini merupakan tanda awal dari mulainya data dan minimum dari sebuah header adalah 5.

- *TOS (Type Of Service) – 8 bits*

Merupakan indikator dari parameter tentang kualitas layanan yang dikehendaki, spesifikasi melalui :

- *precedence*
- *delay*
- *throughput*
- parameter – parameter reliabilitas

- *Total Length – 16 bits*

Adalah panjang datagram yang diukur oleh oktet termasuk *internet header* dan panjang data yang diijinkan dalam sebuah datagram.

Panjang data maksimum adalah 65.535 oktet.

Level 2

- *Identification – 16 bits*

Ditentukan oleh pengirim data untuk menambah fungsi dalam “merakit”.

- *Flag – 3 bits*

Bit 0 berstatus reserved dan harus 0

Bit 1, DF 0 = May Fragment 1 = Don't Fragment

Bit 2, MF 1 = Last Fragment 1 = More Fragment

- *Fragment Offset – 13 bits*

Merupakan indikator dimana datagram – datagram ini menjadi anggota, ditentukan oleh 8 oktet (64 bits), *fragment* pertama mempunyai offset 0.

Level 3

- **TTL (*Time To Live*) – 8 bits**

Menentukan waktu maksimum dari suatu datagram dapat berada dalam sistem internet. Jika *field* ini berisi nilai 0, maka datagram harus ‘dihancurkan’. Satuan waktunya adalah dalam detik, standar waktu maksimum yang dapat diberikan adalah 255 detik.

- ***Protocol* – 8 bits**

Menentukan level selanjutnya protocol yang digunakan dalam bagian data dari datagram, yang umum dikenal :

- 1 ICMP(*Internet Control Message Protocol*)
- 3 Gateway to Gateway Protocol
- 6 Transmission Control Protocol (TCP)
- 8 Exterior Gateway Protocol (RGP)
- 17 UDP(*User Datagram Protocol*)

- ***Header Checksum* – 16 bit**

Menentukan jumlah data pada header.

Level 4

- ***Source IP Address* 32 bits**

Level 5

- ***Destination IP Address* 32 bits**

Level 6

- ***Option (Variable)***

Dapat digunakan dalam datagram. Jenis operasi yang digunakan :

- *Security*

- *Loose Source Routing*
- *Strict Source Routing*
- *Record route* (untuk tracing)
- *Stream ID dan Internet Time Stamp*
- *Padding* (Variabel)

Digunakan untuk menentukan batas dari internet header sebanyak 32 bit.

2.8 Model referensi OSI 7 Layer

Untuk menyelenggarakan komunikasi berbagai macam *vendor* komputer diperlukan sebuah aturan baku yang standar dan disetujui berbagai pihak. Seperti halnya dua orang yang berlainan bangsa, maka untuk berkomunikasi memerlukan penerjemah/*interpreter* atau satu bahasa yang dimengerti kedua belah pihak. Dalam dunia komputer dan telekomunikasi *interpreter* identik dengan protokol. Untuk itu maka badan dunia yang menangani masalah standarisasi ISO (*International Standardization Organization*) membuat aturan baku yang dikenal dengan nama model referensi OSI (*Open System Interconnection*). Dengan demikian diharapkan semua *vendor* perangkat telekomunikasi haruslah berpedoman dengan model referensi ini dalam mengembangkan protokolnya. Model referensi OSI terdiri dari 7 lapisan, mulai dari lapisan fisik sampai dengan aplikasi.

Model referensi ini tidak hanya berguna untuk produk-produk LAN saja, tetapi dalam membangun jaringan internet sekalipun sangat diperlukan. Hubungan antara model referensi OSI dengan protokol Internet bisa dilihat dalam Tabel 2.2.

Tabel 2.4. Osi 7 Layer

Model OSI			TCP/IP	Protokol TCP/IP	
No	Lapisan			Nama Protokol	Kegunaan
7	Aplikasi		Aplikasi	DHCP (Dynamic Host Configuration Protocol)	Protokol untuk distribusi IP pada jaringan dengan jumlah IP yang
				DNS (Domain Name Server)	Data base nama domain mesin dan nomer IP
				FTP (File Transfer Protocol)	Protokol untuk transfer file
				HTTP (HyperText Transfer Protocol)	Protokol untuk transfer file HTML dan Web
				MIME (Multipurpose Internet Mail Extention)	Protokol untuk mengirim file binary dalam bentuk teks
				NNTP (Networ News Transfer Protocol)	Protokol untuk menerima dan mengirim newsgroup
				POP (Post Office Protocol)	Protokol untuk mengambil mail dari server
6	Presentasi	SMB (Server Message Block)		Protokol untuk transfer berbagai server file DOS dan Windows	
		SMTP (Simple Mail Transfer Protocol)		Protokol untuk pertukaran mail	
		SNMP (Simple Network Management Protocol)		Protokol untuk manajemen jaringan	
		Telnet		Protokol untuk akses dari jarak jauh	
5	Sessi	TFIP (Trivial FTP)		Protokol untuk transfer file	
		NETBIOS (Network Basic Input Output System)		BIOS jaringan standar	
		RPC (Remote Procedure Call)		Prosedur pemanggilan jarak jauh	
4	Transport	SOCKET		Input Output untuk network jenis BSD-UNIX	
		TCP (Transmission Control Protocol)	Protokol pertukaran data berorientasi (connection oriented)		
3	Network	UDP (User Datagram Protocol)	Protokol pertukaran data non-orientasi (connectionless)		
		IP (Internet Protocol)	Protokol untuk menetapkan routing		
		RIP (Routing Information Protocol)	Protokol untuk memilih routing		
		ARP (Address Resolution Protocol)	Protokol untuk mendapatkan informasi hardware dari nomer IP		
2	Datalink	Network Interface	RARP (Reverse ARP)	Protokol untuk mendapatkan informasi nomer IP dari hardware	
			PPP (Point to Point Protocol)	Protokol untuk point ke point	
LLC	SLIP (Serial Line Internet Protocol)		Protokol dengan menggunakan sambungan serial		
MAC					
1	Fisik			Ethernet, FDDI, ISDN, ATM	

Sumber : www.ilmukomputer.com, artikel jaringan komputer

2.9 HTTP(*Hypertext Transfer Protocol*)

HTTP, yang merupakan singkatan dari *Hypertext Transfer Protocol* adalah protokol application level (dalam OSI 7 layer) untuk sistem informasi yang terdistribusi, kolaboratif dan *hypermedia*. Definisi *hypermedia* sendiri merujuk pada suatu media yang merupakan kombinasi dari berbagai media lainnya. *HTTP* telah digunakan dalam *World Wide Web(web)* sejak tahun 1990. Versi pertamanya, HTTP/0.9 adalah protokol 'sederhana' yang memperbolehkan *transfer* data secara *raw* melalui internet. Spesifikasi protokol ini didefinisikan oleh Tim Bernerslee dalam RFC (Request For Comment -) 1945 dan digunakan di internet sejak tahun 1990.

HTTP/1.0, yang didefinisikan di RFC 1945 melengkapinya dengan memperbolehkan pesan yang terkirim dalam format *MIME(Multipurpose Internet Mail Extensions)*, yang mengandung meta informasi tentang data yang ditransfer dan pengubahnya. Sesuai dokumentasi IETF, HTTP/1.0 sendiri tidaklah cukup untuk menangani *proxy*(analogikan *proxy* dengan pintu keluar masuk koneksi dalam jaringan yang memiliki banyak komputer dengan koneksi internet tunggal) bertingkat, *caching*(tempat penyimpanan sementara, biasanya program akan mencari ke sini terlebih dahulu untuk informasi yang diminta), kebutuhan untuk koneksi persistem dan *virtual host*(host yang secara nyata tidak ada, biasanya hanya merupakan semacam alias). Hal ini kemudian disempurnakan oleh versi berikutnya dari HTTP, yakni HTTP/1.1 (RFC 2068), yang kita gunakan sekarang.

HTTP sendiri juga digunakan sebagai protokol umum untuk komunikasi diantara berbagai *user agent*(*user agent* adalah istilah yang

2.2 HTTP(Hypertext Transfer Protocol)

HTTP yang merupakan singkatan dari Hypertext Transfer Protocol adalah protokol aplikasi level (dalam OSI 7 layer) untuk sistem informasi yang terdistribusi, kolaboratif dan hipermedia. Definisi hipermedia sendiri merujuk pada suatu media yang merupakan kombinasi dari berbagai media lainnya. WWW telah digunakan dalam World Wide Web (WWW) sejak tahun 1990. Versi pertamanya, HTTP/0.9 adalah protokol 'sederhana' yang membolehkan browser www data secara real time melalui internet. Spesifikasi protokol ini didefinisikan oleh Tim Berners-Lee dalam RFC (Request For Comment -) 1945 dan digunakan di internet sejak tahun 1990.

HTTP/1.0 yang didefinisikan di RFC 1945 melengkapinya dengan membolehkan pesan yang dikirim dalam format MIME(Multipurpose Internet Mail Extension) yang mengandung meta informasi tentang data yang dikirim dan penggunaannya. Sesuai dokumentasi HTTP, HTTP/1.0 sendiri tidaklah cukup untuk menangani web(analogikan web dengan pinin keluar masuk koneksi dalam jaringan yang memiliki banyak komputer dengan koneksi internet tunggal) bertingkat(caching) tempat penyimpanan sementara. Biasanya program akan mencari ke sini terlebih dahulu untuk informasi yang diminta) kebutuhan untuk koneksi persistent dan www(host yang secara nyata tidak ada biasanya hanya merupakan semacam alias). Hal ini kemudian diperbaiki oleh versi berikutnya dari HTTP yakni HTTP/1.1 (RFC 2068) yang kita gunakan sekarang.

HTTP sendiri juga digunakan sebagai protokol umum untuk komunikasi diantara berbagai user agent(web browser adalah salah satu

digunakan untuk program yang dijalankan di sisi client, seperti *web browser* misalnya dalam konteks *HTTP*) dan *proxy/gateway* dengan sistem internet lain seperti *SMTP*(*Simple Mail Transfer Protocol* – RFC 821), *NNTP*(*Network News Transfer Protocol* - RFC 977), *FTP*(*File Transfer Protocol* - RFC 959), *Gopher*(RFC 1436) dan *WAIS*(*Wide Area Information Servers*). Dengan demikian, *HTTP* memungkinkan akses pada sumber daya yang tersedia pada aplikasi yang berbeda.

2.9.1 Format HTTP

Kita mengenal protokol *HTTP* menggunakan format *URL*(*Universal Resource Locator*) *HTTP* dalam bentuk ***:http://host[:port][abs_path]*** host adalah nama domain internet yang legal port adalah bilangan yang menunjukkan port *HTTP* di host jika port tidak disebutkan maka port *HTTP* diasumsikan sebagai 80 *abs_path* menyatakan lokasi *resource* di dalam host. Contoh : ***http://www.itn.ac.id/home.html***

Jika kita mengisikan URL tersebut ke *browser*, *browser* bertugas untuk mengartikan URL tersebut dan menerjemahkannya dalam komunikasi protokol *HTTP*. Aturan dalam mengartikan format URL *HTTP* mengikuti aturan umum URI, yaitu *case sensitive*, kecuali nama dan skema URL *case insensitive*. Komunikasi protokol *HTTP* terdiri atas pesan *request* yang diberikan oleh *user agent* dan *response* yang dikeluarkan oleh server. Setiap request dan response *HTTP* menggunakan format pesan generic seperti yang didefinisikan oleh RFC 822. Pesan

HTTP terdiri atas baris mulai, header pesan dan isi pesan dipisahkan oleh sebuah baris kosong, yaitu hanya berisi karakter CRLF.

Tabel 2.5 Contoh Respon GET

Status-line	HTTP/1.0 200 OK
Response-headers	Server: Atmel AVR EWS
Entity-headers	Content-type: image/gif
	Content-length: 1340
CRLF	Carriage Return, Line Feed
Entity-body	<file contents comes here>

Sumber : www.atmel.com, *Application Note AVR 460, Microcontroller Embedded Webserver*

Kata pertama pada *request line* ialah nama untuk metode yang akan direspon. Selama metode yang dijelaskan sesuai dengan aturan HTTP, maka akan dijalankan sesuai aplikasinya. Berikut ialah tabel metode *request* pada umumnya.

Tabel 2.6. Tabel metode *request* pada HTTP

Method	Description
GET	Request to read a web page or whatever information is identified by the Request-URI.
POST	Append to a named resource (e.g. a Web page), or provide a block of data to a data-handling process at the server.
HEAD	Request to read a web page's header.
PUT	Request to store a web page.
DELETE	Remove a web page.
LINK	Connects two existing resources.
UNLINK	Breaks an existing connection between two resources.

Sumber : www.atmel.com, *Application Note AVR 460, Microcontroller Embedded Webserver*

2.10. Mikrokontroler ATMEGA 16

Mikrokontroler AVR memiliki arsitektur RISC 8 bit, dimana semua instruksi dikemas dalam kode 16-bit (16-bit word) dan sebagian besar instruksi dieksekusi dalam 1 (satu) siklus clock. Secara umum, AVR dapat dikelompokkan menjadi 4 kelas, yaitu ATtiny, keluarga AT90Sxx, keluarga ATmega, dan AT86RFxx. Pada dasarnya yang membedakan masing-masing

HTTP terdiri atas banyak metode, header, pesan dan isi pesan. Digambarkan oleh sebuah basis kosong, yaitu banyak berisi karakter CRLF.

Tabel 2.2 Contoh Respon GET

200 OK	HTTP/1.1 200 OK
Content-Type: text/html	Content-Type: text/html
Content-Length: 1234	Content-Length: 1234
Server: Apache/2.0.46	Server: Apache/2.0.46

Sumber : www.mitel.com, Application Note 41 R 400, Microsoft Embedded Webserver

Kita pertama pada request dan inilah untuk metode yang akan diproses. Selama metode yang dijelaskan sesuai dengan standar HTTP, maka akan dilakukan sesuai aplikasinya. Berikut ialah tabel metode request pada umumya.

Tabel 2.4 Tabel metode request pada HTTP

Metode	Deskripsi
GET	Request for a specific resource. The response is a representation of the resource.
POST	Request to submit data to a specific resource. The response is a representation of the resource.
HEAD	Request for the header information of a specific resource. The response is the header information.
PUT	Request to store a specific resource. The response is a representation of the resource.
DELETE	Request to delete a specific resource. The response is a representation of the resource.
TRACE	Request to trace the path of a request. The response is the request message.

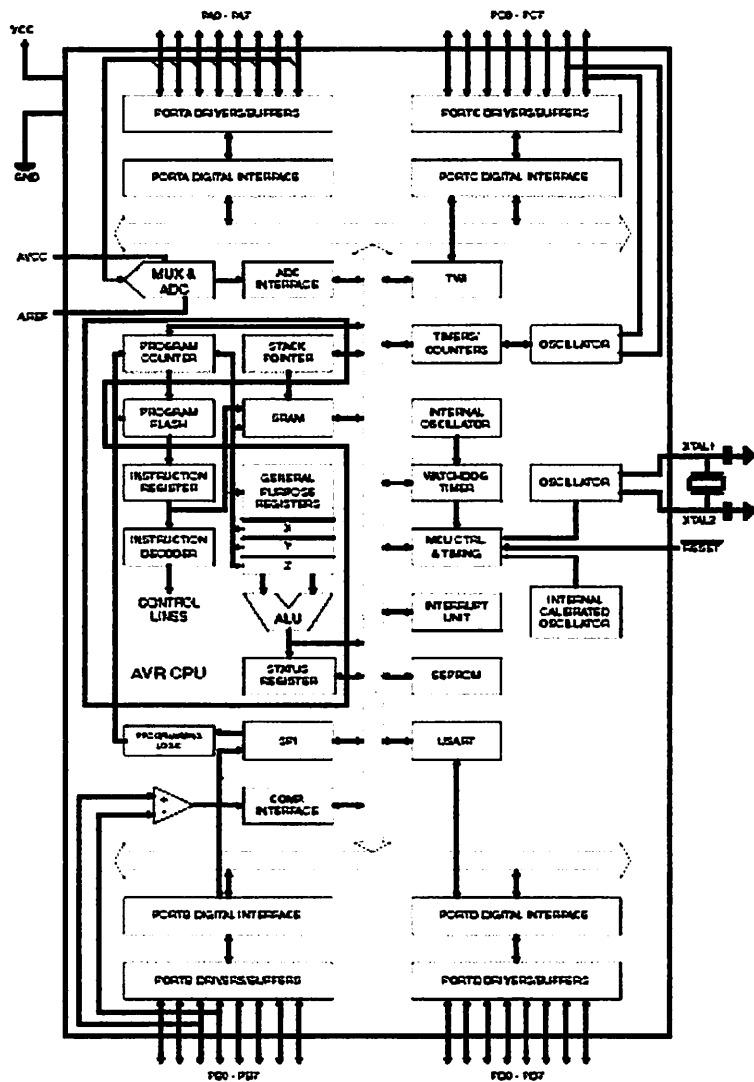
Sumber : www.mitel.com, Application Note 41 R 400, Microsoft Embedded Webserver

2.10. Mikrokontroler ATmega 16

Mikrokontroler AVR memiliki arsitektur RISC 8 bit dimana semua instruksi dikemas dalam kode 16-bit (16-bit word) dan sebagian besar instruksi dieksekusi dalam 1 (satu) siklus clock. Semua unit AVR dapat dikelompokkan menjadi 4 kelas yaitu ATtiny, keluarga AT90xxx, keluarga ATmega dan AT80xxx. Pada dasarnya yang membedakan masing-masing

kelas adalah memori, peripheral, dan fungsinya. Dari segi arsitektur dan instruksi yang digunakan, mereka bisa dikatakan hampir sama.

2.10.1. Arsitektur ATmega16



Gambar 2.9 Blok diagram fungsional ATmega16
Sumber : www.atmel.com, *datasheet* ATmega16

Dari gambar tersebut dapat dilihat bahwa ATmega16 memiliki bagian sebagai berikut :

- 1. Saluran I/O sebanyak 32 buah, yaitu Port A, Port B, Port C, dan Port D.
- 2. ADC 10 bit sebanyak 8 saluran.

3. Tiga buah *Timer/Counter* dengan kemampuan pembandingan.
4. CPU yang terdiri atas 32 buah register.
5. *Watchdog Timer* dengan osilator internal.
6. SRAM sebesar 512 byte.
7. Memori Flash sebesar 16 kb dengan kemampuan *Read While Write*.
8. Unit interupsi internal dan eksternal.
9. Port antarmuka SPI.
10. EEPROM sebesar 512 byte yang dapat diprogram saat operasi.
11. Antarmuka komparator analog.
12. Port USART untuk komunikasi serial.

2.10.2. Fitur ATmega16

Kapabilitas detail dari ATmega16 adalah sebagai berikut :

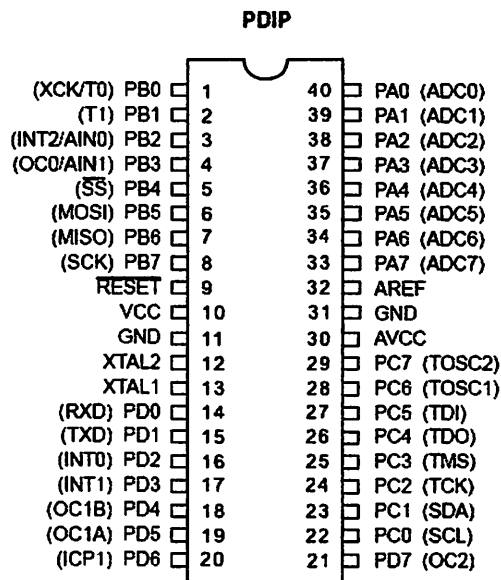
1. Sistem mikroprosesor 8 bit berbasis *RISC* dengan kecepatan maksimal 16 MHz.
2. Kapabilitas memori *flash* 8 KB, *SRAM* sebesar 512 byte, dan *EEPROM* (*Electrically Erasable Programmable Read Only Memory*) sebesar 512 byte.
3. *ADC* internal dengan fidelitas 10 bit sebanyak 8 *channel*.
4. Portal komunikasi serial (*USART*) dengan kecepatan maksimal 2,5 Mbps.
5. Enam pilihan mode *sleep* menghemat penggunaan daya listrik.

2.10.3. Konfigurasi Pin ATmega16

Konfigurasi pin ATmega16 bisa dilihat pada gambar 1.2. Dari gambar tersebut dapat dijelaskan secara fungsional konfigurasi pin ATmega16 sebagai berikut :

- A. VCC merupakan pin yang berfungsi sebagai pin masukan catu daya.
- B. GND merupakan pin *ground*.
- C. Port A (PA0..PA7) merupakan pin I/O dua arah dan pin masukan ADC.

- D. Port B (PB0..PB7) merupakan pin I/O dua arah dan pin fungsi khusus, yaitu Timer/Counter, komparator analog, dan SPI.
- E. Port C (PC0..PC7) merupakan pin I/O dua arah dan pin fungsi khusus, yaitu TWI, komparator analog, dan *Timer Oscillator*.
- F. Port D (PD0..PD7) merupakan pin I/O dua arah dan pin fungsi khusus, yaitu komparator analog, interupsi eksternal, dan komunikasi serial.
- G. RESET merupakan pin yang digunakan untuk me-reset mikrokontroler.
- H. XTAL1 dan XTAL2 merupakan pin masukan *clock* eksternal.
- I. AVCC merupakan pin masukan tegangan untuk ADC.
- J. AREF merupakan pin masukan tegangan referensi ADC.

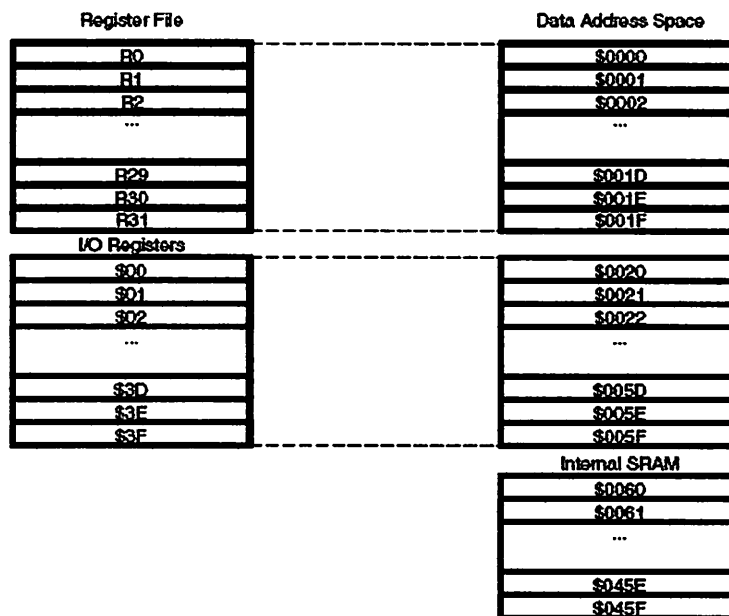


Gambar 2.10 Pin ATmega16
Sumber : www.atmel.com, *datasheet* ATmega16

2.10.4. Peta Memori

AVR ATmega16 memiliki ruang pengamatan memori data dan memori program yang terpisah. Memori data terbagi menjadi 3 bagian, yaitu 32 buah register umum, 64 buah register I/O, dan 512 *byte* SRAM *Internal*.

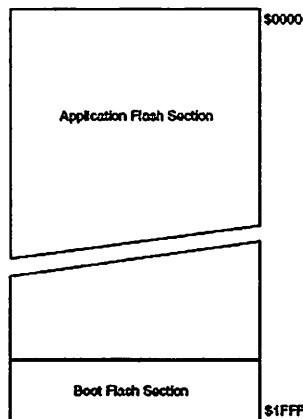
Register keperluan umum menempati space data pada alamat terbawah, yaitu \$00 sampai \$1F. Sementara itu, register khusus untuk menangani I/O dan control terhadap mikrokontroler menempati 64 alamat berikutnya, yaitu mulai dari \$20 hingga \$5F. Register tersebut merupakan register yang khusus digunakan untuk mengatur fungsi terhadap berbagai *peripheral* mikrokontroler, seperti control register, *timer/counter*, fungsi-fungsi I/O, dan sebagainya. Alamat memori berikutnya digunakan untuk SRAM 512 byte, yaitu pada lokasi \$60 sampai dengan \$25F. Konfigurasi memori data ditunjukkan pada gambar dibawah ini.



Gambar 2.11. Konfigurasi Memori Data AVR ATmega16
Sumber : www.atmel.com, *datasheet* ATmega16

Memori program yang terletak dalam *Flash PEROM* tersusun dalam word atau 2 byte karena setiap instruksi memiliki lebar 16-bit atau 32-bit. AVR ATmega16 memiliki 4KByteX16-bit *Flash PEROM* dengan alamat mulai dari \$000 sampai \$FFF. AVR tersebut

memiliki 12-bit *Program Counter* (PC) sehingga mampu mengamati isi *Flash*.



Gambar 2.12. Memory Program AVR ATmega16
Sumber : www.atmel.com, *datasheet* ATmega16

Selain itu, AVR ATmega16 juga memiliki memori data berupa EEPROM 8-bit sebanyak 512 *byte*. Alamat EEPROM dimulai dari \$000 sampai \$1FF.

2.10.5. Status Register (SREG)

Status register adalah register berisi status yang dihasilkan pada setiap operasi yang dilakukan ketika suatu instruksi dieksekusi. SREG merupakan bagian dari inti CPU mikrokontroler.

a. Bit 7 – I : *Global Interrupt Enable*

Bit harus diset untuk meng-enable interupsi. Setelah itu, anda dapat mengaktifkan interupsi mana yang akan anda gunakan dengan cara meng-enable bit control register yang bersangkutan secara individu. Bit akan di-clear apabila terjadi suatu interupsi yang dipicu oleh hardware, dan bit tidak akan mengizinkan terjadinya interupsi, serta akan diset kembali oleh instruksi RETI.

b. Bit 6 – T : *Bit Copy Storage*

Instruksi BLD dan BST menggunakan bit-T sebagai sumber atau tujuan dalam operasi bit. Suatu bit dalam sebuah register GPR dapat disalin ke bit menggunakan instruksi BST, dan sebaliknya bit-T dapat disalin kembali ke suatu bit dalam register GPR menggunakan instruksi BLD.

c. Bit 5 – H : *Half Carry Flag*

d. Bit 4 – S : *Sign Bit*

Bit-S merupakan hasil operasi EOR antara flag-N (negatif) dan flag V (komplemen dua overflow).

e. Bit 3 – V : *Two's Complement Overflow Flag*

Bit berguna untuk mendukung operasi aritmatika.

f. Bit 2 – N : *Negative Flag*

Apabila suatu operasi menghasilkan bilangan negatif, maka *flag-N* akan diset.

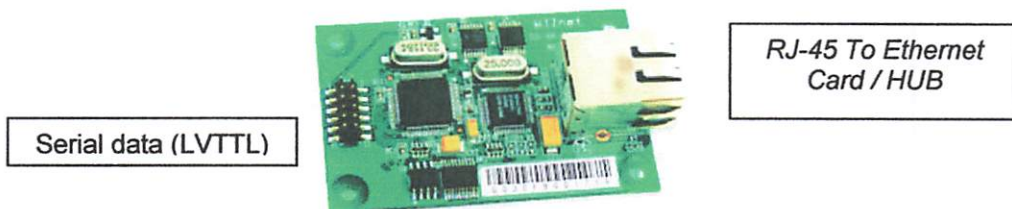
g. Bit 1 – Z : *Zero Flag*

Bit akan diset bila hasil operasi yang diperoleh adalah nol.

h. Bit 0 – C : *Carry Flag*

Apabila suatu operasi menghasilkan *carry*, maka bit akan diset.

2.11. Wiznet EG-SR-7150MJ



Gambar 2.13. Wiznet EG-SR-7150MJ

Sumber : www.wiznet.com, databook Wiznet EG-SR-7150MJ

Modul ini berfungsi untuk mengkonversi data serial menjadi tipe data *TCP/IP* dan sebaliknya. Penggunaan modul ini memungkinkan mikrokontroler ATmega 16 dapat berkomunikasi dengan *ethernet card*. Fitur yang terdapat pada modul ini antara lain RJ-45 konektor, konektor/pin antarmuka serial, kecepatan maximal komunikasi serial ialah 230kbps, dan kecepatan maximal pada antarmuka ethernet ialah 100 Mbps. Protocol yang didukung pada modul ini ialah TCP, UDP, IP, ARP, ICMP, MAC, (IGMP, PPPoE). Proses pengkonversian data TCP/IP ke data serial ditangani oleh program yang ada di dalam IC AT89C51RC2 yang terpasang pada modul EG-SR-7150MJ. Spesifikasi dari Wiznet EG-SR-7150MJ ada pada Tabel 2.7.

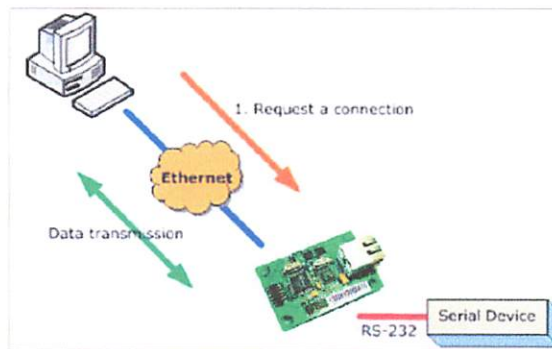
Tabel 2.7. Spesifikasi Wiznet EG-SR-7150MJ

Category	Specifications
Form Factor	2mm Pitch 2x6 pins, 62x40 mm
LAN Interface	10/100 Mbps auto-sensing, RJ-45 connector
Protocol	TCP, UDP, IP, ARP, ICMP, MAC, (IGMP, PPPoE)
CPU	AT89C51RC2 (8bit MCU and 32K Flash)
Serial Interface	RS 232 (LVTTTL)
Serial Signals	TXD, RXD, RTS, CTS, GND
Serial Parameters	Parity : None, Even, Odd Data bits : 7, 8 Flow control : RTS/CTS, XON/XOFF Speed : up to 230Kbps
Management	Configuration utility based on Windows
Temperature	0℃~70℃ (Operating), -40℃~85℃ (Storage)
Humidity	10~90%
Power	150mA @ 3.3V (max)
Size	40mm x 62mm x 17mm

Sumber : www.wiznet.com, *databook* Wiznet EG-SR-7150MJ

Mode operasi yang dapat diterapkan pada modul ini ialah *server mode* dan *client mode*. Pada mode operasi server mode PC menjadi *client*

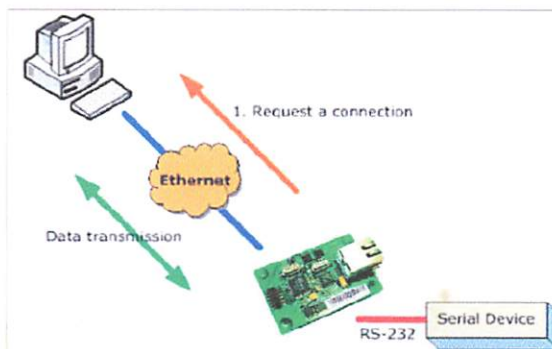
dan modul EG-SR-7150MJ menjadi *server* yang terhubung pada peralatan yang mempunyai komunikasi serial RS232. Untuk menjalankan aplikasinya, PC harus terlebih dahulu memberikan *request* dan setelah itu respon akan terjadi pada transmisi data. Berikut ialah gambar hubungan operasi *server mode*.



Gambar 2.14. Operasi *server mode*

Sumber : www.wiznet.com, databook Wiznet EG-SR-7150MJ

Untuk mode operasi *client mode* berlaku hubungan sebaliknya. PC menjadi server dan modul EG-SR-7150MJ menjadi client dimana *request* akan dikirimkan ke PC dan PC akan merespon melalui transmisi data. Berikut ialah gambar hubungan operasi *client mode*.



Gambar 2.15. Operasi *client mode*

Sumber : www.wiznet.com, databook Wiznet EG-SR-7150MJ

Pada kedua mode operasi ini hal yang perlu diperhatikan ialah setting *ip address, subnet, gateway, dan local port*.

Untuk melakukan setting pada modul EG-SR-7150MJ dapat juga dilakukan melalui perintah serial. Metode perintah serial dibagi menjadi 2 yaitu *hardware trigger* dan *software trigger*. Pada *hardware trigger* pemberian perintah dilakukan dengan memberi logika low pada pin *H/W Trigger* pada modul EG-SR-7150MJ. Sedangkan pada *software trigger* pemberian perintah dilakukan dengan mengawali karakter yang dikirim dengan 3 karakter untuk *trigger* yang dapat disetting manual.



BAB III

PERANCANGAN DAN PEMBUATAN ALAT

Dalam bab ini akan dibahas perancangan dan pembuatan alat. Pembahasan akan dilakukan pada setiap blok rangkaian, cara kerja masing-masing blok rangkaian, perhitungan dan fungsi masing-masing blok rangkaian tersebut. Secara garis besar terdapat dua bagian perangkat yang ada yaitu :

- ❖ Perancangan perangkat keras (*Hardware*).
- ❖ Perancangan perangkat lunak (*Software*).

Pada perancangan perangkat keras akan meliputi seluruh *peripheral* yang digunakan pada sistem ini. Pada perancangan perangkat lunak akan meliputi diagram alir dan *software* secara umum. Akan tetapi kedua perangkat ini dalam kerjanya akan saling menunjang satu sama lain.

Perangkat keras sendiri terdiri dari rangkaian detektor isi infus dan tetesan infus yaitu rangkaian *infra* merah dan *photodiode*, pengkondisi sinyal, *schmitt trigger*, minimum sistem ATmega16, modul EG-SR-7150MJ dan komputer yang digunakan untuk menampilkan data ke monitor. Pada mikrokontroler menggunakan bahasa pemrograman *basic* untuk mikrokontroler keluarga AVR.

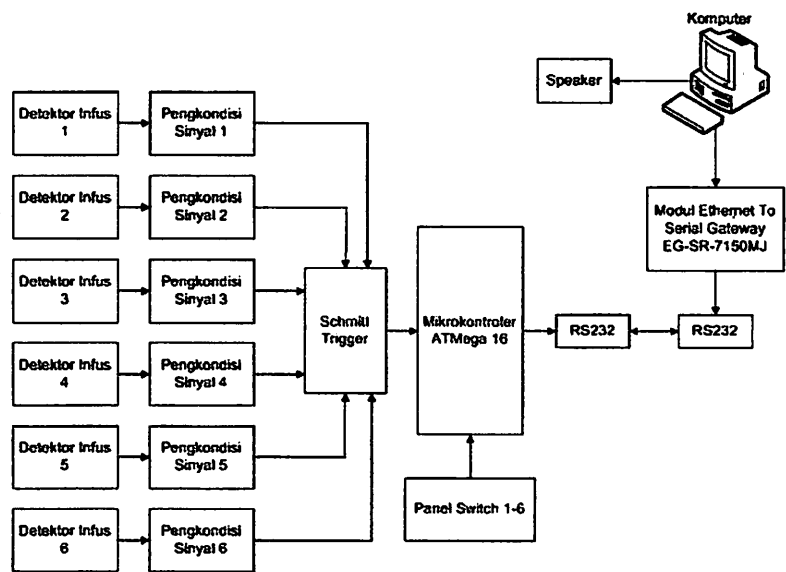
Secara umum gambar sistem kerja keseluruhan adalah infus diletakan pada tiang infus yang dirancang dengan menempatkan rangkaian detektor tetesan infus dan detektor isi botol infus. Sinyal yang dihasilkan dari rangkaian detektor akan diteruskan oleh bagian pengkondisi sinyal. Setelah sinyal sudah berada dalam range level tegangan TTL maka sinyal akan dapat diterima sebagai sinyal input pada mikrokontroler ATmega 16. Mikrokontroler akan melakukan *counting*

tetesan infus dan akan membaca kondisi isi botol infus berdasarkan dari sinyal yang dikirim oleh detektor isi botol infus. Hasil dari sistem monitoring infus dapat diakses sesuai dengan alamat web yang telah ditentukan dengan menggunakan *browser* yang ada pada komputer. Halaman *web* yang telah tampil akan selalu *ter-update* secara otomatis. Bila terdapat kondisi infus macet dan infus habis maka pada monitor akan tampak perubahan warna gambar dan *alarm* pada komputer akan berbunyi.

3.1. Perancangan Perangkat Keras

Perancangan perangkat keras yang direncanakan meliputi: pembuatan mekanik, blok diagram keseluruhan dan prinsip kerja alat, pembuatan skema seluruh rangkaian yang direncanakan, penghitungan nilai komponen yang digunakan, pembuatan PCB, dan perakitan seluruh komponen.

3.1.1. Blok Diagram Alat



Gambar 3.1. Blok diagram sistem monitoring infus menggunakan komunikasi *TCP/IP* antara komputer dengan mikrokontroler ATmega 16.

Penjelasan tiap blok :

1. Detektor isi botol infus dan tetesan infus.

Rangkaian detektor infus ini terdiri dari *infra* merah dan *photodiode*.

Infra merah :digunakan sebagai pemancar yang akan mamancarkan cahaya *infra* merah untuk dideteksi oleh *photodiode*. Sinyal ini digunakan untuk mendeteksi ada tidaknya isi cairan pada botol infus dan tetesan infus.

Photodiode :digunakan sebagai penerima yang akan dikirimkan oleh inframerah. Jika cahaya inframerah pada detektor isi infus diterima oleh *photodiode* maka isi cairan pada botol infus hampir habis, dan jika cahaya *infra* merah diterima oleh *photodiode* pada detektor tetesan infus maka infus dalam kondisi macet.

2. Pengkondisi Sinyal :

Pada rangkaian pengkondisi sinyal terdiri dari rangkaian *Op Amp Non-Inverting Amplifier*, rangkaian *Op Amp* sebagai komparator dan *schmitt trigger*.

Non Inverting Amplifier :

- Berfungsi sebagai penguat sinyal input yang diperoleh dari detektor. Sinyal dari detektor tetesan infus sangatlah kecil sehingga memerlukan rangkaian penguat yang kemudian sinyal itu akan diteruskan ke bagian komparator.

Rangkaian komparator :

- Berfungsi sebagai pembanding tegangan. Bila kondisi input *inverting* dan input *non inverting* mempunyai nilai tegangan referensi yang sama atau tegangan input *inverting* lebih besar dari pada tegangan input *non inverting* maka output *op amp* akan berlogika *low*/sama dengan 0, tetapi bila tegangan input *inverting* lebih rendah dari tegangan input *non inverting* maka output *op amp* akan berlogika *high*/sama dengan *Vcc Op Amp*.

Schmitt trigger :

- Berfungsi sebagai pengkondisi sinyal yang membuat sinyal menjadi mantap, yaitu sinyal benar-benar dalam kondisi "*high*" atau "*low*".

3. Minimum sistem ATMegal6

Rangkaian ini berfungsi sebagai pengolah sinyal digital yang diperoleh dari rangkaian pengkondisi sinyal. Kemudian hasil pengolahan data yang dilakukan oleh mikrokontroler akan dikomunikasikan secara serial ke modul *interface ethernet to serial gateway*.

4. Panel *switch* 1-6

Berfungsi untuk memberikan logika bila ada pemakaian tiang infus yang digunakan untuk monitoring. *Switch* ini terhubung pada panel box dan terkoneksi pada port B dari ATMegal6. Bila ada tiang infus yang digunakan maka *switch* harus diset ke kondisi logika 0 dan led hijau pada panel akan menyala.

band akan menyala.

digunakan maka switch harus diset ke kondisi logika 0 dan led hijau pada terkoneksi pada port 16 dari ATmega16. Bila ada nilai yang digunakan untuk monitoring. Switch ini terhubung pada panel box dan Bertugas untuk memberikan logika bila ada pemakaian uang yang

4. Panel switch 1-0

modul interface elevator to serial gateway.

dilakukan oleh mikrokontroler akan dikomunikasikan secara serial ke dan rangkaian pengkondisi sinyal. Kemudian hasil pengolahan data yang Rangkaian ini bertugas sebagai pengolah sinyal digital yang diperoleh

3. Minimum sistem ATmega16

misalnya "satu sinyal benar-benar dalam kondisi "high" atau "low".

- Bertugas sebagai pengkondisi sinyal yang membuat sinyal menjadi

Schmitt trigger :

Vcc Op Amp.

non inverting maka output op amp akan berlogika logis sama dengan input tapi bila tegangan input inverting lebih rendah dari tegangan input non inverting maka output op amp akan berlogika logis sama dengan 0. atau tegangan input inverting lebih besar dari pada tegangan input non dan input non inverting mempunyai nilai tegangan referensi yang sama - Bertugas sebagai perbandingan tegangan. Bila kondisi input inverting

Rangkaian komparator :

5. Modul *ethernet to serial gateway*

Modul ini digunakan untuk antarmuka antara mikrokontroler dengan komputer melalui *ethernet card*.

6. Komputer :

Berfungsi sebagai *display* sistem monitoring infus. Pada komputer digunakan *browser* sebagai sarana untuk menampilkan hasil monitoring infus.

Prinsip Kerja :

Rangkaian detektor isi botol infus akan mendeteksi kondisi botol infus pada pasien, jika isi botol infus hampir habis atau sinar *infra* merah mengenai *photodiode*, detektor ini akan memberikan sinyal keluaran, tetapi jika antara sensor *infra* merah dan *photodiode* ini terhalang oleh cairan infus maka sinyal yang diterima oleh *photodiode* akan semakin kecil dan kondisi ini berarti bahwa botol infus masih ada. Pada detektor tetesan infus juga terjadi hal yang sama jika tetesan infus menghalangi pancaran *infra* merah ke *photodiode* maka akan memperkecil sinyal yang diterima oleh *photodiode*.

Sinyal dari detektor tetesan infus yang diterima oleh *photodiode* akan dikuatkan terlebih dahulu. Penguatan sinyal ini dilakukan karena *range* tegangan antara kondisi ada tetesan dan tidak ada tetesan sangat kecil, maka dengan adanya penguatan *range* tegangan dapat lebih besar. Setelah keluar dari penguat sinyal diteruskan ke bagian komparator, kemudian keluaran dari komparator ialah sinyal digital dengan level 0V untuk low level dan 5V untuk high level. Bila ada tetesan maka keluaran komparator *high* dan bila tidak ada

tetes keluaran komparator adalah *low*. Level tegangan keluaran dari rangkaian komparator sudah memenuhi syarat level tegangan TTL. Sebelum di transmisikan ke bagian panel minimum sistem sinyal ini dilewatkan pada *inverter schmitt trigger* agar sinyal lebih mantap.

Sinyal yang ditransmisikan akan diterima pada port minimum sistem, akan tetapi sinyal tersebut akan diterima terlebih dahulu oleh *inverter schmitt trigger*. Hal ini bertujuan untuk dapat memantapkan sinyal yang ditransmisikan oleh rangkaian pengkondisi sinyal, dengan demikian sinyal yang masuk ke port mikrokontroler akan lebih baik dan terjaga di level tegangan TTL. Kemudian mikrokontroler akan melakukan *counting* pada setiap sinyal yang diterima oleh port C mikrokontroler. Bila *counting* masih berjalan berarti menandakan bahwa infus dalam kondisi lancar, lalu setelah itu dilanjutkan dengan scanning pada port A yang digunakan sebagai penerima sinyal input dari detektor isi infus. Port B digunakan untuk mendeteksi tiang infus yang digunakan.

Mikrokontroler ATMega16 akan berkomunikasi dengan komputer menggunakan komunikasi TCP/IP. Untuk itu diperlukan modul *interface* yang dapat memungkinkan untuk dapat berkomunikasi melalui *ethernet card*. Modul yang dipakai yaitu *ethernet to serial gateway* EG-SR-7150MJ buatan Wiznet. Modul ini mempunyai pin untuk komunikasi serial dengan level tegangan *LVTTTL*(*Low Voltage TTL*) yaitu 3,3V. Sedangkan pada mikrokontroler mempunyai level tegangan komunikasi serial TTL yaitu 5V. Adanya kondisi level tegangan serial yang berbeda ini maka diperlukan *device* untuk dapat menyamakan level tegangan serial, untuk itu pada modul EG-SR-

7150MJ digunakan IC MAX3232 untuk dapat mengkonversi level tegangan serial *LVTTL* 3,3V menjadi standart *EIA232* dan pada mikrokontroler ATmega 16 dipasang IC MAX232 untuk dapat mengkonversi level tegangan serial TTL 5V menjadi standart *EIA232*. Bila level tegangan serial telah sama maka dapat dilakukan koneksi/sambungan agar mikrokontroler dapat berkomunikasi dengan PC melalui *ethernet card*.

Untuk dapat menampilkan informasi pada *browser* mengenai hasil monitoring infus dapat dilakukan dengan mengetik alamat/IP dari modul *ethernet to serial gateway*. Mikrokontroler akan menerima data melalui port serial, dengan demikian mikrokontroler harus melakukan seleksi dari karakter yang diterima. Pada hal ini *browser* akan mengirim *request* berupa karakter GET, yang berarti ada permintaan untuk membaca halaman *web* pada alamat yang kita akses. Kemudian mikrokontroler akan merespon dengan mengirim *HTTP1.0/200 OK* yang berarti halaman *web* ada dan siap untuk dikirimkan lalu dilanjutkan dengan mengirim *Content Type:TEXT/HTM* yang berarti bahwa isi halaman *web* berupa text. Terakhir akan dikirimkan body dari halaman *web* yang berisi kondisi infus(lancar/macet) dan ketinggian level infus.

Untuk dapat melakukan *update* pada tampilan halaman *web* pada *browser* maka dapat digunakan program/*script* pada halaman *web* untuk melakukan *auto refresh* dengan periode yang dapat ditentukan. Mikrokontroler akan terlebih dahulu menyiapkan data yang diupdate dengan melakukan pembacaan pada port-port yang terhubung pada detektor botol infus.

3.1.2. Detektor Isi Botol Infus dan Tetesan Infus

3.1.2.1. *Infra* Merah

Led *infra* merah merupakan dioda yang mampu memancarkan cahaya *infra* merah. Berdasarkan data yang diperoleh dari *databook* terdapat penurunan tegangan LED IR (V_F)=1,5 volt, arus forward(I_F)=20mA, dan V_{cc} yang digunakan ialah 5 volt, maka R_{LIR} dapat diperoleh dengan menggunakan persamaan (3.1).

$$R_{LIR} = \frac{(V_{cc} - V_F)}{I_F} \dots\dots\dots(3.1)$$
$$= \frac{(5 - 1,5)}{20 \cdot 10^{-3}} = 175\Omega = 180\Omega$$

3.1.2.2. Photodiode

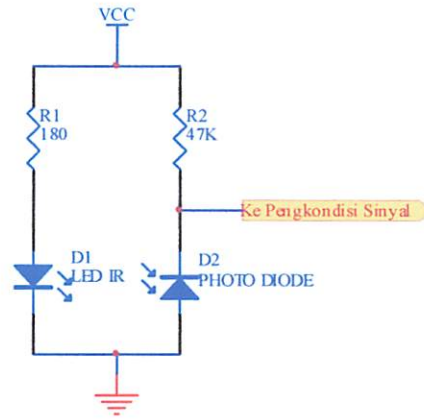
Pada saat menerima sinar *infra* merah dari pemancar, *photodiode* akan mempunyai resistansi yang rendah dan arus yang besar, sehingga tegangan output(V_{out}) pada kanota terhadap *ground* bernilai nol, sebaliknya apabila *photodiode* tidak menerima sinar *infra* merah, maka photodiode seperti dioda yang di-bias mundur dan *photodiode* seperti dalam keadaan terbuka (*reverse*).

Berdasarkan data yang diperoleh dari *databook*, arus *reverse* pada saat ada cahaya yang mengenai *photodiode*(I_R) = 100μA dengan V_{cc} yang digunakan adalah 5 volt, maka nilai R_{LPD} dapat diperoleh dengan menggunakan persamaan(3.2).

$$R_{LPD} = \frac{(V_{cc} - V_D)}{I_L} \dots\dots\dots(3.2)$$
$$= (5 - 0,7)/1 \times 10^{-6}$$

$$= 43000 \, \Omega = 43 \, \text{k}\Omega \approx 47 \, \text{k}\Omega$$

Rangkaian detektor *infra* merah dan *photodiode* ditunjukkan dalam gambar 3.2 dibawah ini.



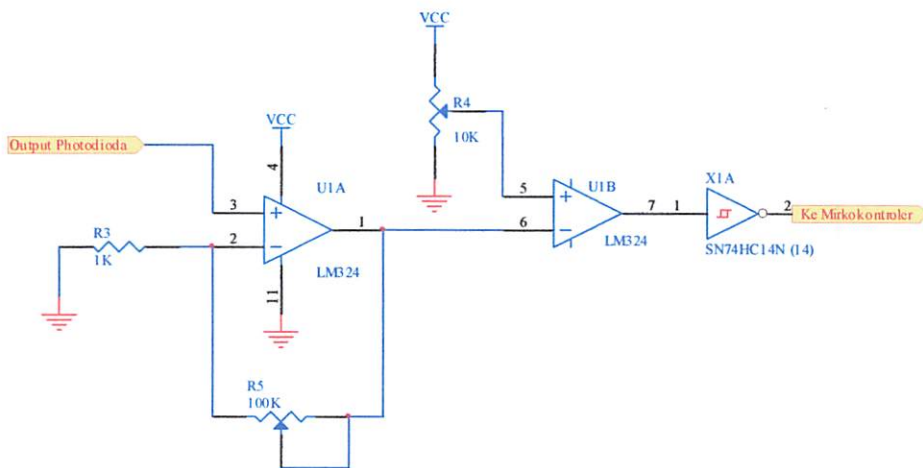
Gambar 3.2. Rangkaian detektor

Prinsip kerja dari rangkaian *infra* merah adalah bila *photodiode* terhalang maka tahanan/resistansi dari *photodiode* akan bertambah besar dan arus yang dihasilkan adalah kecil sehingga tegangan output pada *photodiode* (pada katoda) ialah 5 volt. Apabila *photodiode* tidak terhalang sehingga sinar *infra* merah mengenai *photodiode*, maka tahanan/resistansi *photodiode* semakin kecil, dan arus yang dihasilkan semakin besar mengakibatkan tegangan output pada *photodiode* (pada katoda) ialah 0 volt.

Jarak maksimal sinar inframerah dapat diterima oleh *photodiode* adalah ± 21 cm. Pada pembuatan dan perancangan pada *prototype* alat jarak detektor *infra* merah dan *photodiode* dibuat sekitar 2 cm untuk detektor tetesan infus dan 3 cm untuk detektor isi cairan pada botol infus. Jadi dapat dikatakan jarak ini sudah masuk dalam lingkup kerja dari detektor *infra* merah dan *photodiode*.

Pada masing-masing output detektor masuk pada rangkaian pengkondisi sinyal. Hal ini bertujuan untuk dapat menyesuaikan range tegangan yang didapat pada saat rangkaian tercatu sesuai dengan tegangan yang diharapkan yaitu 0V untuk level rendah dan 5V untuk level tinggi.

3.1.3. Pengkondisi Sinyal

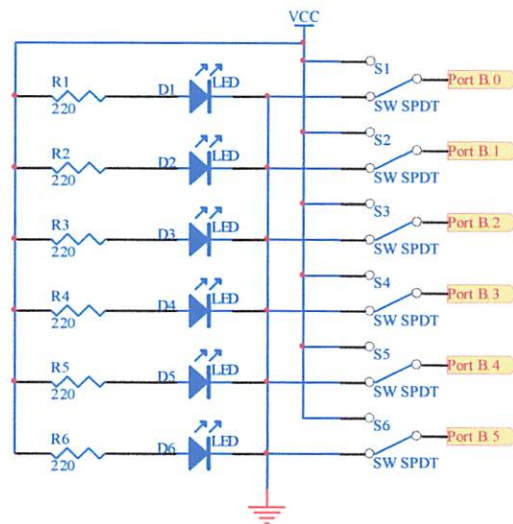


Gambar 3.3. Rangkaian pengkondisi sinyal

Rangkaian pengkondisi sinyal dibangun dari rangkaian *op amp* sebagai *non-inverting amplifier*, rangkaian *op-amp* sebagai komparator, dan *schmitt trigger*. Pada perancangan pengkondisi sinyal ada rangkaian penguat yang bertujuan untuk menguatkan sinyal input yang berasal keluaran *photodiode*. Penguatan yang digunakan untuk keluaran dari detektor tetesan infus mencapai 30x, dengan demikian sinyal keluaran *photodiode* yang aslinya berada dalam *ordo mV* dapat berada pada *ordo volt*. Setelah itu sinyal dimasukkan dalam rangkaian komparator. Rangkaian komparator akan mengeluarkan tegangan 5 volt untuk level tingginya dan 0 volt

untuk level rendahnya. Agar sinyal yang akan masuk ke mikrokontroler dapat terhindar dari *noise*, maka sebelumnya sinyal dilewatkan melalui inverter *schmitt trigger*.

3.1.4. Panel Switch 1-6

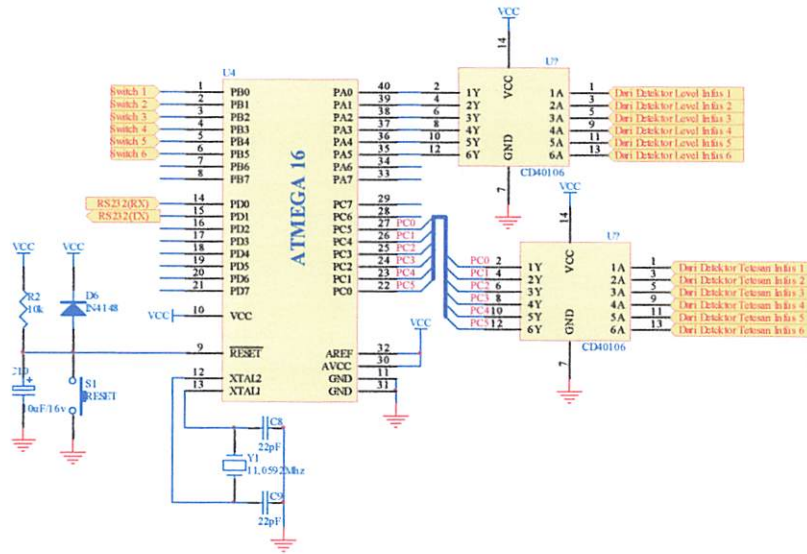


Gambar 3.4. Rangkaian switch pada panel box

Switch pada panel box berfungsi untuk memberikan logika pada Port B mikrokontroler ATmega 16. Perubahan logika ini digunakan untuk penanda bahwa ada tiang infus yang akan digunakan. Jika Port B berlogika 0(*low*) maka tiang infus berada dalam kondisi siap untuk digunakan. Tetapi bila logika Port B adalah 1(*high*) berarti tiang infus berada dalam kondisi tidak digunakan.

Adanya perubahan logika yang dapat terjadi pada port B ini akan digunakan sebagai syarat pada program untuk mengetahui tiang infus yang sedang digunakan. Jika tidak ada tiang infus yang digunakan maka tampilan akan berubah warna.

3.1.5. Perancangan minimum sistem ATmega 16



Gambar 3.5. Rangkaian minimum sistem ATmega 16

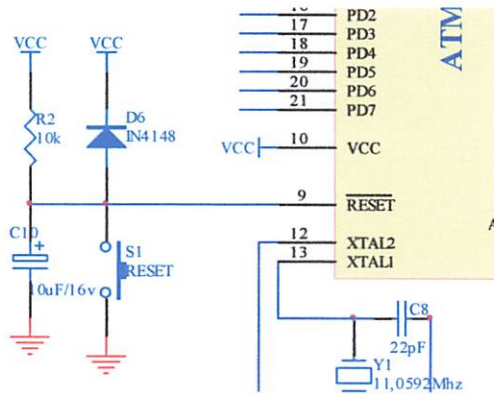
Mikrokontroler yang digunakan ialah mikrokontroler keluarga AVR ATmega 16 yang mempunyai arsitektur *RISC* (*Reduce Instruction Set*). ATmega 16 mempunyai *memory flash ROM* sebesar 16KB, sehingga memungkinkan untuk mengaplikasikannya sebagai *webserver*. Data yang diperoleh dari detektor akan diolah dan dikeluarkan sebagai dalam bentuk format HTML. Untuk dapat berkomunikasi dengan PC melalui ethernet card maka diperlukan modul *ethernet to serial gateway*. Modul ini terhubung pada port serial mikrokontroler ATmega 16.

Alokasi penggunaan pin mikrokontroler :

- PA.0-PA.5 digunakan sebagai port input yang akan menerima sinyal digital dari inverter *schmitt trigger* yang terhubung pada detektor isi cairan botol infus.

- PC.0-PC.5 digunakan sebagai port input yang akan menerima sinyal digital dari *inverter schmitt trigger* yang terhubung pada detektor tetesan infus.
- PB.0-PB.5 digunakan sebagai port input untuk mendeteksi tiang yang digunakan. Pada Port B ini terhubung pada rangkaian switch yang berfungsi untuk mengubah logika pada Port B.
- PD.0 difungsikan sebagai pin RX untuk komunikasi data serial.
- PD.1 difungsikan sebagai pin TX untuk komunikasi data serial.
- Pin no.9 ialah pin reset mikrokontroler ATmega 16, reset terjadi bila pin ini diberi logika *low* dengan level tegangan 0 volt selama 1,5 μ s atau lebih.
- X₁ dan X₂ sebagai masukan dari rangkaian osilator kristal. Rangkaian osilator kristal terdiri atas osilator 11,0592 MHz, kapasitor C₁ dan C₂ yang masing-masing bernilai 22 pF yang akan membangkitkan pulsa *clock* yang digunakan sebagai penggerak bagi sejumlah operasi internal CPU.

Perancangan rangkaian reset pada mikrokontroler ATmega 16 ialah dengan memberikan logika low pada pin reset mikrokontroler ATmega 16. Rangkaian reset ini diperoleh dari *application note AVR Design Consideration* dari ATMEL. Berikut ialah gambar rancangan rangkaian reset pada ATmega 16 :



Gambar 3.6. Rangkaian reset pada ATmega 16

Osilator pada rangkaian minimum sistem ATmega 16 menggunakan kristal 11,0592 MHz dan kapasitor 22 pF. Nilai kapasitor ini diperoleh dari tabel datasheet tentang penggunaan kapasitor untuk rangkaian osilator / sistem clock pada ATmega 16. Penggunaan kristal 11,0592 MHz ini bertujuan agar perhitungan baudrate tidak mengalami error yang disebabkan karena selisih perhitungan. Perhitungan baudrate pada ATmega 16 dengan menggunakan kristal 11,0592 MHz :

Baudrate yang diinginkan ialah 38400 bps, maka nilai pada UBRR(USART Baud Rate Register) dapat ditentukan dengan perhitungan :

$$UBRR = \frac{f_{osc}}{16 \cdot Baud} - 1$$

$$UBRR = \frac{11059200}{16 \cdot 38400} - 1$$

$$UBRR = \frac{11059200}{614400} - 1$$

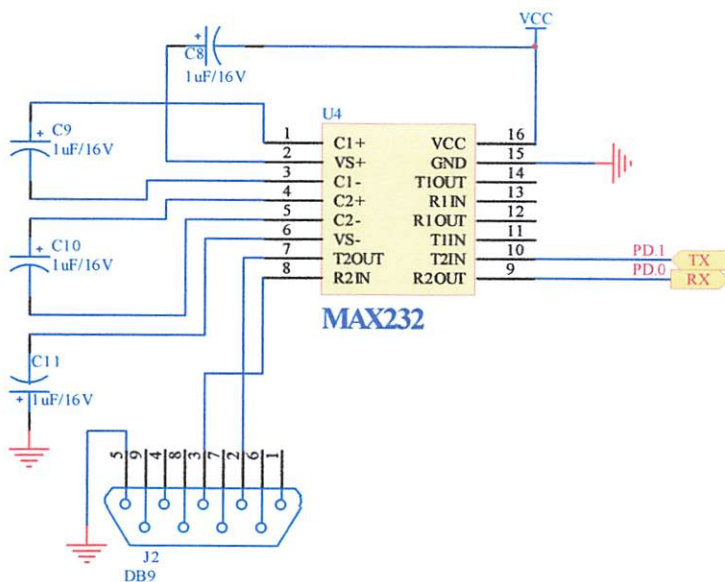
$$UBRR = 18 - 1 = 17 = 11H$$

Penggunaan kristal 11,0592 MHz memungkinkan hasil perhitungan baudrate tidak sisa dan error dari selisih perhitungan tidak ada.

3.1.6. Rangkaian RS232 pada minimum sistem ATmega 16 dan modul *ethernet to serial gateway* Wiznet EG-SR-7150MJ

Level tegangan pada sinyal data serial yang ada pada mikrokontroler dan modul *ethernet to serial gateway* tidaklah sama. Pada mikrokontroler level tegangan untuk sinyal data serial ialah 5V(Level TTL) sedangkan pada modul *ethernet to serial gateway* memiliki tegangan untuk sinyal data serial sebesar 3,3V(Level LVTTTL). Untuk itu diperlukan rangkaian RS232 untuk dapat mengkonversi level tegangan sinyal data serial TTL dan LVTTTL menjadi level tegangan RS232.

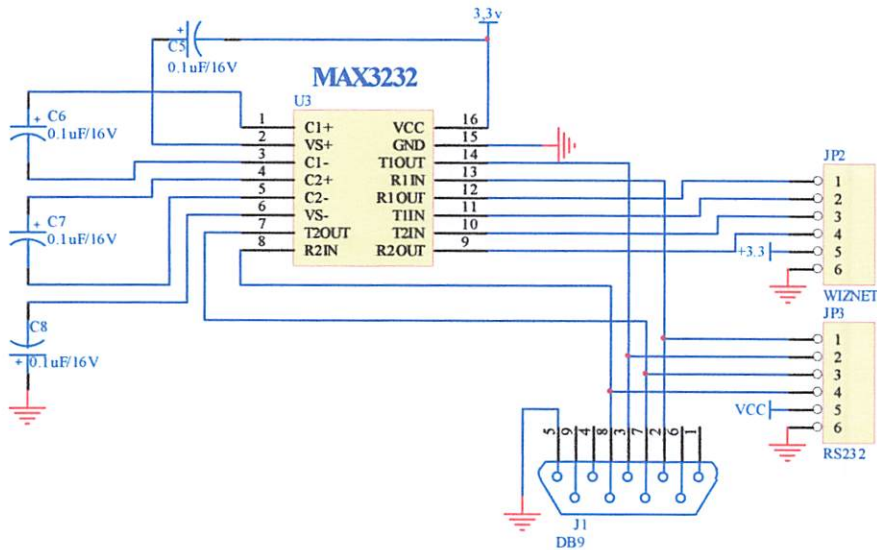
Rangkaian RS232 yang digunakan pada mikrokontroler ATmega16 menggunakan IC MAX232 yang dapat digunakan untuk mengkonversi level tegangan sinyal data serial TTL menjadi level RS232. Berikut ialah gambar rangkaian RS232 menggunakan IC MAX232 :



Gambar 3.7. Rangkaian RS232 menggunakan IC MAX232

Rangkaian RS232 yang digunakan pada modul *ethernet to serial gateway* menggunakan IC MAX3232 yang dapat digunakan untuk

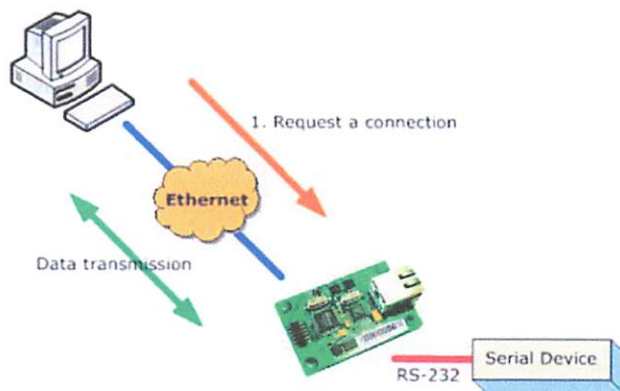
mengkonversi level tegangan sinyal data serial LVTTTL menjadi level RS232. Berikut ialah gambar rangkaian RS232 menggunakan IC MAX3232 :



Gambar 3.8. Rangkaian RS232 menggunakan IC MAX3232

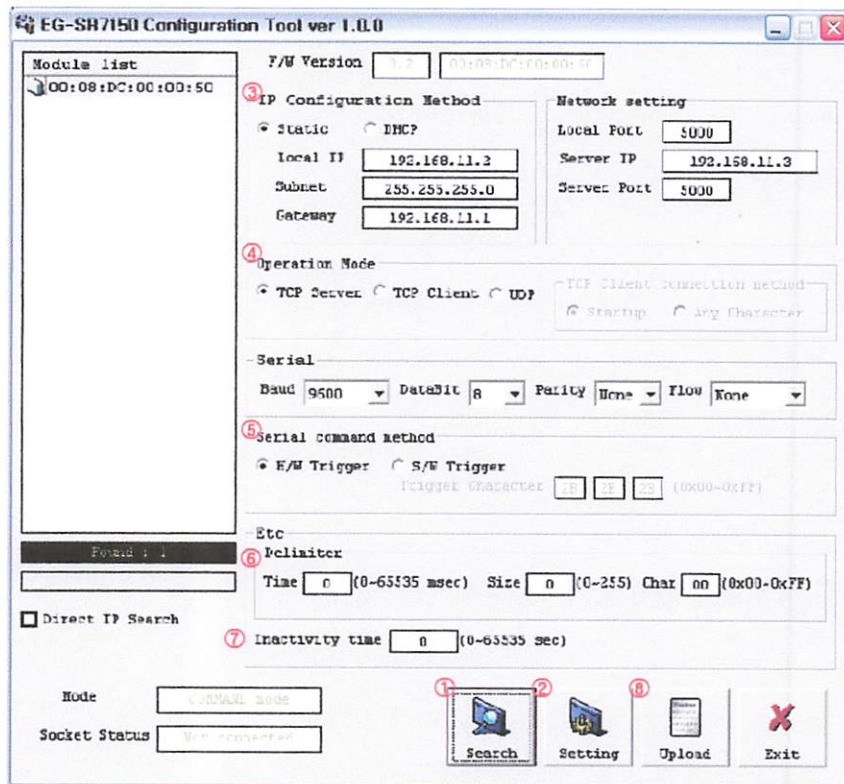
Bila level tegangan sudah sama maka dapat dilakukan komunikasi serial antara mikrokontroler ATmega 16 dengan modul *ethernet to serial gateway EG-SR-7150MJ*.

3.1.7. Perancangan koneksi dan konfigurasi modul *ethernet to serial gateway EG-SR-7150MJ*



Gambar 3.9. Koneksi modul EG-SR-7150MJ

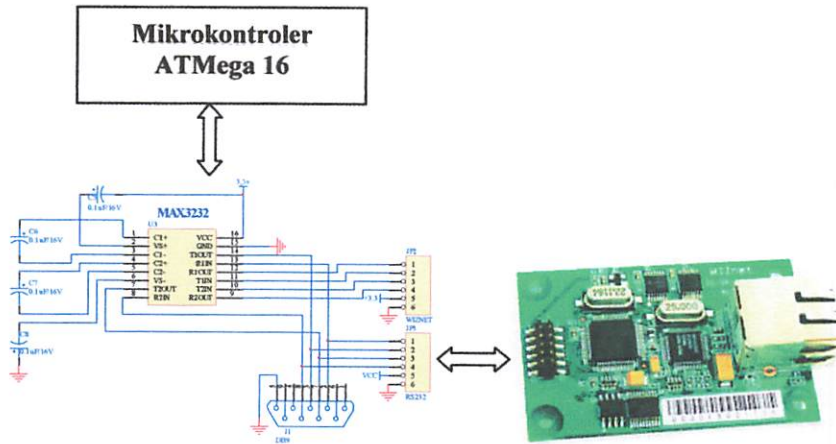
Modul *ethernet to serial gateway* difungsikan sebagai *server*, PC akan mengirimkan *request* dan modul EG-SR-7150MJ akan melakukan transmisi data. Pada modul dapat dilakukan setting *IP address*, *operation mode*, konfigurasi serial dan metode perintah serial menggunakan program dari modul Wiznet EG-SR-7150MJ. Berikut ialah tampilan program konfigurasi dari EG-SR-7150MJ.



Gambar 3.10. Tampilan program konfigurasi EG-SR-7150MJ

Modul ini disetting dengan IP 192.168.11.2, subnet 255.255.255.0, *local port* 80 dan *baut rate* serialnya 115200 bps. Bila setting IP pada modul EG-SR-7150MJ maka pada ethernet card PC dapat diberikan setting IP 192.168.11.10, subnet 255.255.255.0. Aplikasi yang akan dijalankan ialah *HTTP* maka *local port* yang digunakan ialah 80.

Koneksi modul EG-SR-7150MJ dengan mikrokontroler dapat dilakukan dengan menghubungkan pada modul RS232 yang dirancang dengan IC MAX3232. Berikut ialah gambar koneksi modul EG-SR-7150MJ ke mikrokontroler ATmega 16.



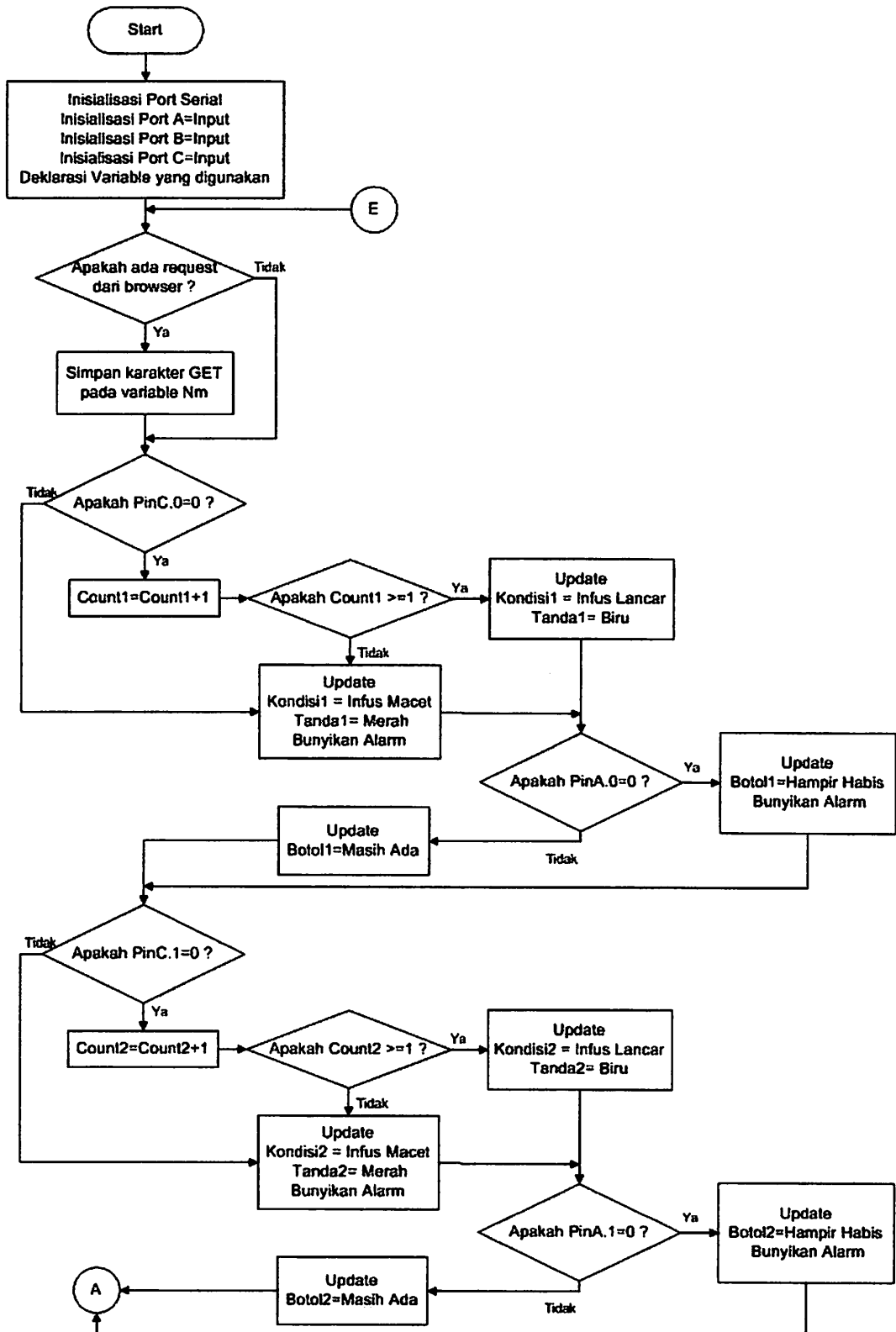
Gambar 3.11. Koneksi EG-SR-7150MJ ke mikrokontroler ATmega 16

3.2. Perancangan Perangkat Lunak

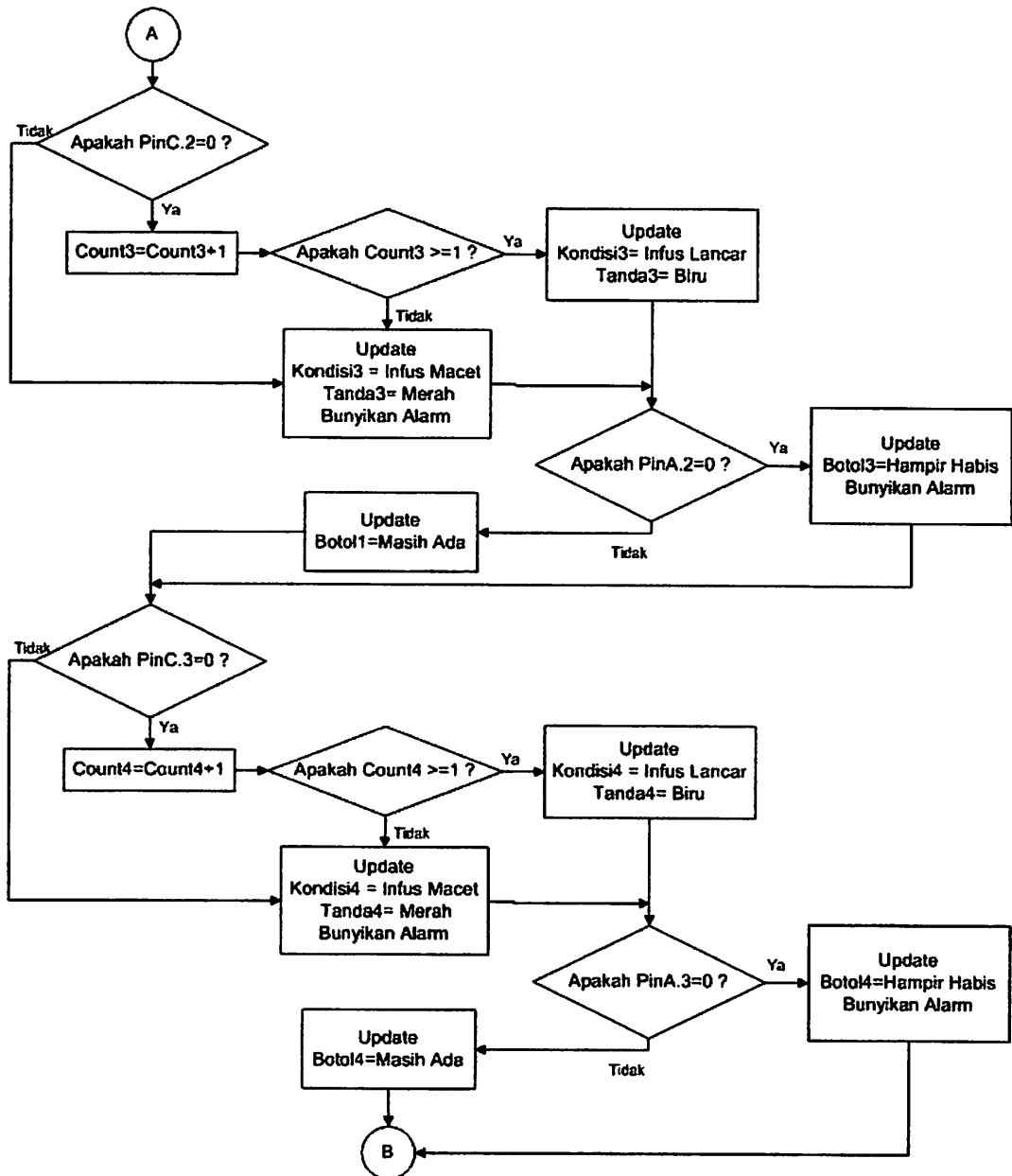
Perancangan perangkat lunak(*software*) yang digunakan dalam perencanaan dan pembuatan alat sistem monitoring infus menggunakan standart komunikasi *TCP/IP* antara komputer dengan mikrokontroler ATmega 16 akan dipaparkan dalam *flowchart* sistem secara keseluruhan. Pembuatan software hanya dilakukan pada mikrokontroler menggunakan bahasa pemrograman Basic dengan bantuan *compiler BASCOM AVR*.

3.2.1. Diagram Alir Perancangan :

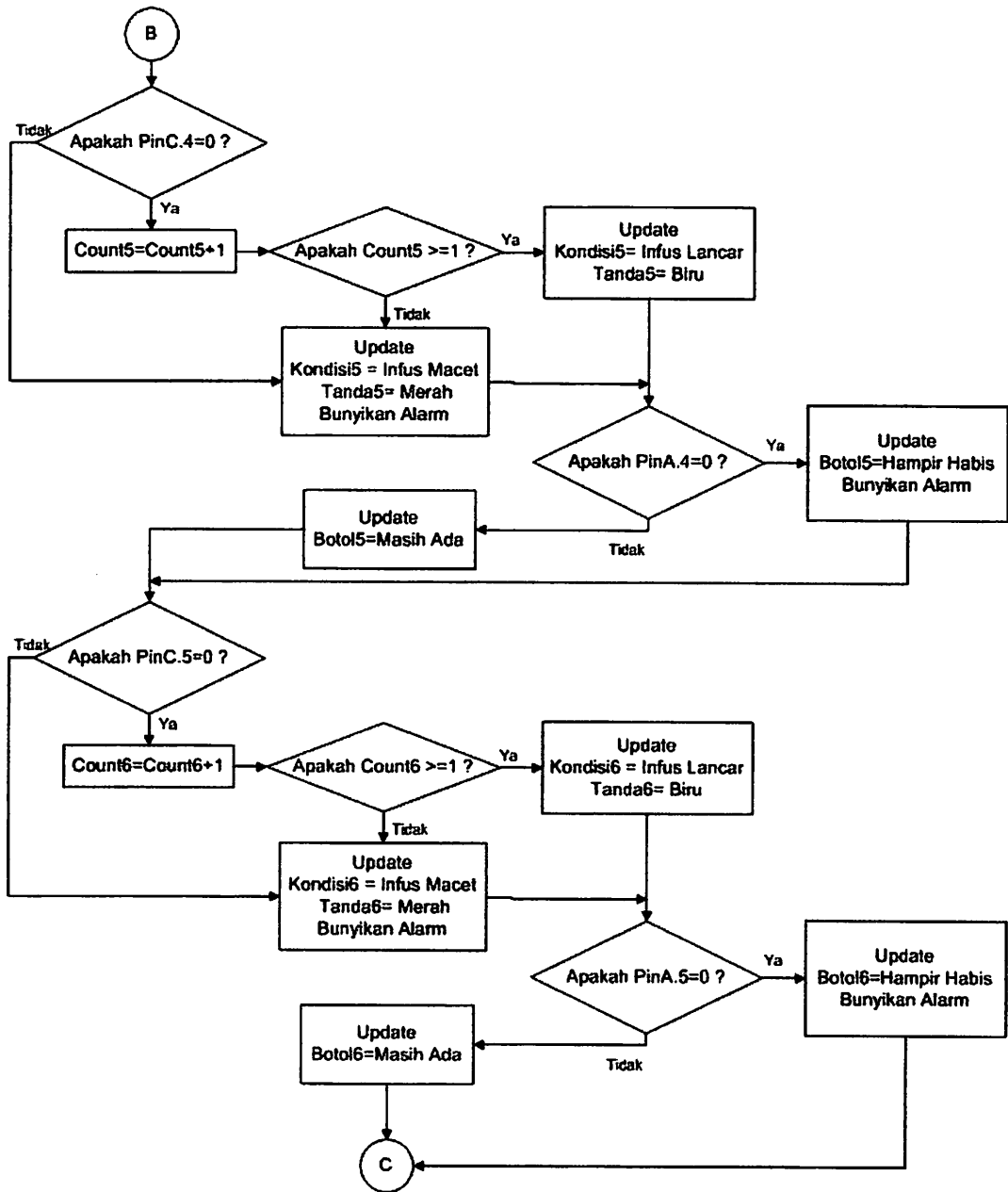
Flowchart rangkaian secara keseluruhan sebagai berikut :



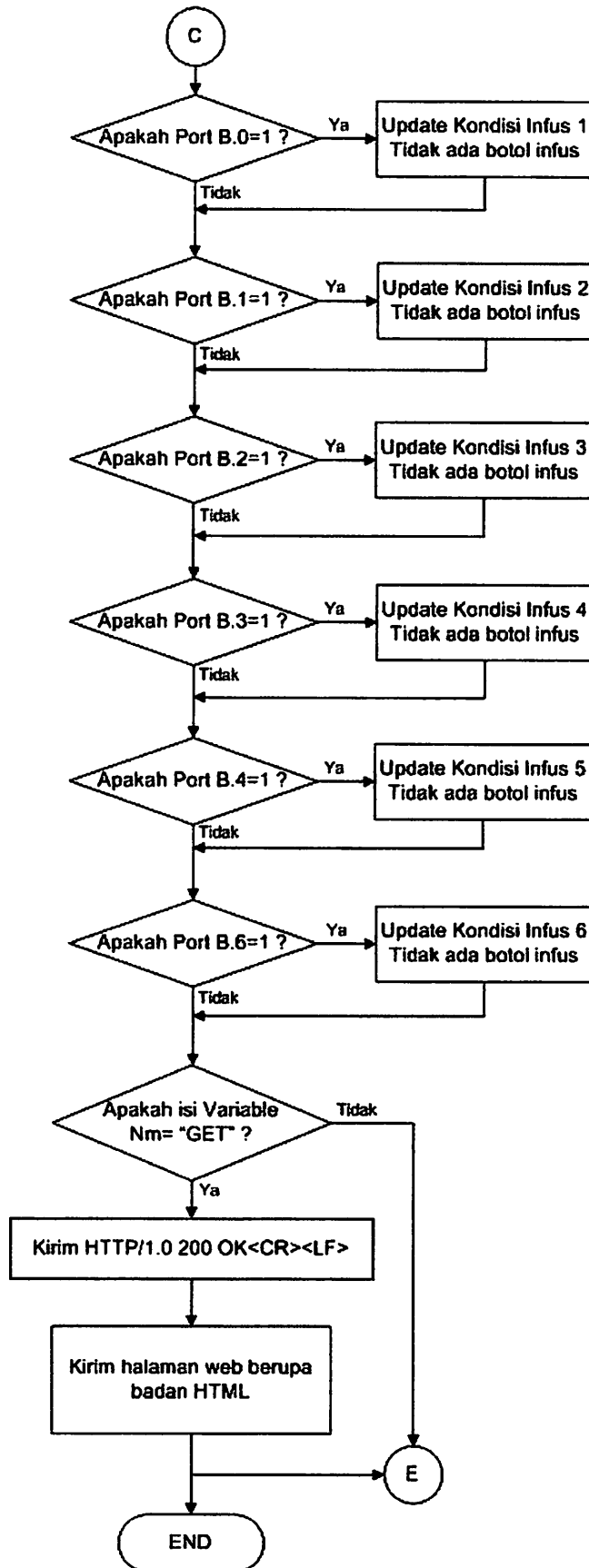
Gambar 3.12. Flow chart sistem bagian ke-1



Gambar 3.13. Flow chart sistem bagian ke-2



Gambar 3.14. Flow chart sistem bagian ke-3



Gambar 3.15. Flow chart sistem bagian ke-4

Penjelasan *flowchart* secara keseluruhan :

Pertama kali software akan melakukan inisialisasi serial *port* yang diperlukan untuk melakukan komunikasi serial dengan modul EG-SR-7150MJ. Setelah itu software akan melakukan counting tetesan infus *counting* akan dilakukan untuk 6 unit tiang infus, kemudian dilanjutkan pada program *scanning* untuk mengetahui isi botol infus. Hasil dari *counting* dan *scanning* akan ditampung sementara pada variabel yang telah ditetapkan pada program. Setelah mikrokontroler melakukan proses *scanning* dan *counting* maka mikrokontroler akan melakukan pengecekan untuk tiang infus yang sedang digunakan. *Scanning* untuk mengetahui tiang infus yang digunakan dilakukan dengan membaca kondisi logika pada 6 *switch* yang terhubung pada Port B. Bila ada tiang infus yang sedang tidak digunakan maka tampilan pada web hasil monitoring akan berwarna putih dan tidak ada keterangan. Variabel ini akan digunakan untuk nilai yang nantinya dikirimkan ke *browser*. Mikrokontroler akan mengirimkan *script HTML* melalui port serial disertai dengan penyisipan *java script* agar browser dapat melakukan *auto refresh*. Data hasil monitoring pada browser akan terupdate sesuai dengan kondisi infus setiap 5 detik.



BAB IV

PENGUJIAN DAN HASIL ANALISA

Pengujian dilakukan untuk mengetahui sejauh mana perlatan dapat bekerja sesuai dengan perencanaan. Langkah pengujian dilakukan melalui 2 tahap, yakni pengujian pada setiap blok dan pengujian pada sistem keseluruhan. Tahap pertama dimaksudkan untuk mengetahui sejauh mana blok-blok rangkaian dapat berjalan, sedangkan tahap kedua dilakukan setelah diperoleh kepastian bahwa tiap blok rangkaian telah berjalan sesuai rencana. Pada tahap ini setiap blok rangkaian diintegrasikan menjadi sebuah sistem monitoring infus yang kemudian dilakukan pengujian secara menyeluruh.

4.1. Pengujian *Hardware*

4.1.1 Pengujian rangkaian detektor tetesan infus

1. Alat yang digunakan :

- Rangkaian sensor *infra* merah dan *photodiode*
- Multimeter Digital SANWA CD800a
- Catu daya 5 volt

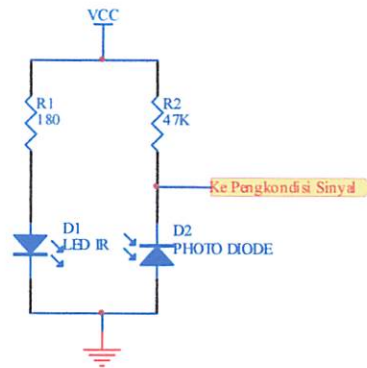
2. Metode Pengujian :

Gambar 4.1 menunjukkan rangkaian detektor yang terdiri dari LED *infra* merah dan *photodiode*.

3. Langkah Pengujian :

- Merangkai rangkaian detektor seperti pada gambar 4.1
- Memasang catu daya DC 5V pada rangkaian.

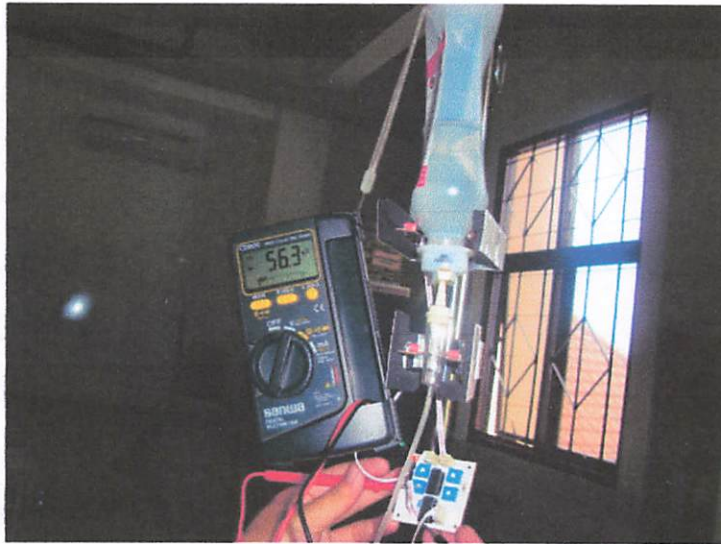
- Mengukur tegangan keluaran *photodiode* dengan *AVO meter* apabila pancaran sinar *infra* merah dihalangi oleh tetesan infus dan pada tidak tetesan infus.



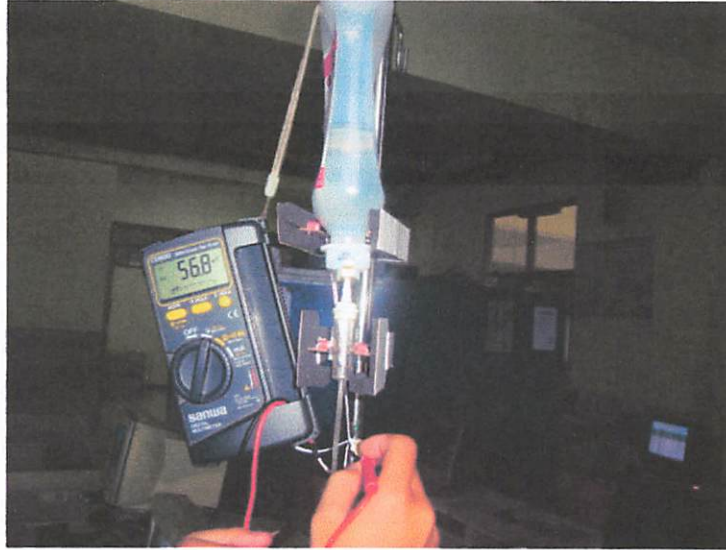
Gambar 4.1. Rangkaian detektor tetesan infus

4. Hasil dan Analisa Pengujian Detektor

Hasil pengujian detektor ditunjukkan dalam gambar 4.2, 4.3 dibawah ini.



Gambar 4.2 Pengujian rangkaian detektor saat tidak ada tetesan infus



Gambar 4.3 Pengujian rangkaian detektor saat terhalang oleh tetesan infus

Berikut ialah tabel hasil pengujian detektor tetesan infus :

Tabel 4.1 Pengujian tegangan output pada detektor tetesan infus mengacu pada rangkaian gambar 4.1

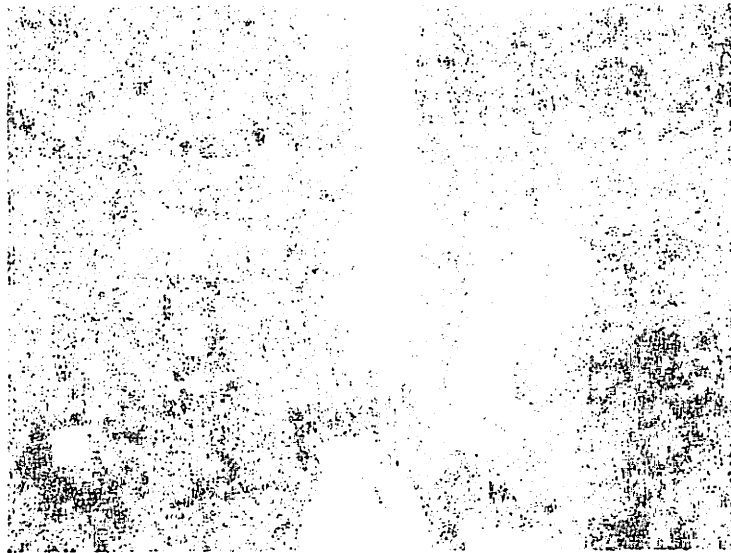
Infus	Tegangan Output	
	Tidak ada tetesan (mV)	Ada tetesan infus (mV)
1	56,2	56,6
2	58,5	61,2
3	57,8	58,4
4	61,3	62,1
5	57,4	58,4
6	56,6	57,4
Rata-rata	57,96	59.01

4.1.2 Pengujian rangkaian detektor isi botol infus

1. Alat yang digunakan :

- Rangkaian sensor *infra* merah dan *photodiode*
- Multimeter Digital SANWA CD800a
- Catu daya 5 volt

2. Metode Pengujian :



Gambar 4.3 Pengujian rangkaian detector saat terdapat oleh
 tesaran infus
 Berikut tabel hasil dari pengujian detector tesaran infus :

Tabel 4.1 Pengujian tegangan output pada detector tesaran infus
 rangkaian pada rangkaian gambar 4.1

Input	Output Voltage (V)	Output Voltage (V)
1	2.5	2.5
2	4.5	4.5
3	6.5	6.5
4	8.5	8.5
5	10	10
6	10	10
7	10	10
8	10	10
9	10	10
10	10	10

4.1.2 Pengujian rangkaian detector isi botol infus

1. Alat yang digunakan :

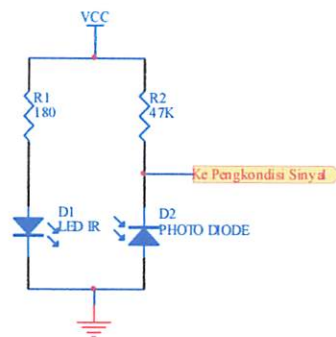
- Rangkaian sensor WMA modul dan PowerSupply
- Arduino Digital 2 / NWA C13003
- Cera Jaga 2 volt

2. Metode Pengujian :

Gambar 4.5 menunjukkan rangkaian detektor yang terdiri dari LED *infra* merah dan *photodiode*.

3. Langkah Pengujian :

- Merangkai rangkaian detektor seperti pada gambar 4.5
- Memasang catu daya DC 5V pada rangkaian.
- Mengukur tegangan keluaran *photodiode* dengan *AVO meter* apabila pancaran sinar *infra* merah dihalangi oleh tetesan infus dan pada tidak tetesan infus.



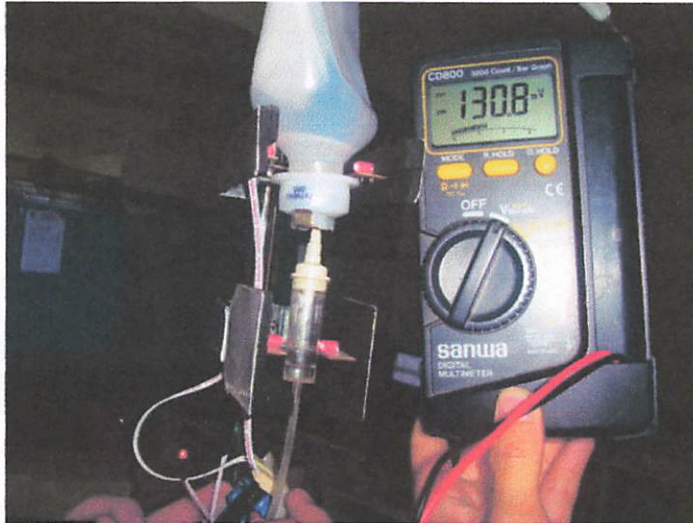
Gambar 4.4. Rangkaian detektor isi botol infus

4. Hasil dan Analisa Pengujian Detektor

Hasil pengujian detektor ditunjukkan dalam gambar 4.5, 4.6 dibawah ini.



Gambar 4.5 Pengujian rangkaian detektor saat cairan dalam botol infus masih ada.



Gambar 4.6 Pengujian rangkaian detektor saat isi botol infus hampir habis

Berikut ialah tabel hasil pengujian detektor tetesan infus :

Tabel 4.2 Pengujian tegangan output pada detektor isi botol infus mengacu pada rangkaian gambar 4.4

Infus	Tegangan Output	
	Isi Infus	Isi infus
	masih ada (mV)	Hampir habis (mV)
1	303.8	130.8
2	314.2	129.8
3	305.4	130.6
4	304.6	129.6
5	302.3	127.9
6	306.2	131.3
Rata-rata	306,1	130

4.1.3 Pengujian Kabel Penghubung

1. Alat yang digunakan :

- Kabel telepon dengan panjang yang berbeda-beda yaitu 1 meter sampai dengan 5 meter.
- Multimeter digital merek SANWA CD800a

2. Metode Pengujian :

Kabel yang digunakan dalam pengujian ini adalah kabel telepon, yang terdiri dari 4 isi dengan panjang mulai dari 1 meter sampai dengan 5 meter.

3. Langkah Pengujian :

- Meletakkan probe multimeter pada kedua ujung kabel telepon dengan panjang 1 meter.
- Mengukur tegangan keluaran dengan multimeter.
- Mengulangi langkah pengujian diatas untuk kabel dengan panjang 1 sampai dengan 5 meter.

4. Hasil dan Analisis pengujian kabel

Tabel 4.3 Hasil Pengujian Tahanan Kabel

Percobaan	Panjang Kabel	Tahanan Kabel (Ω)
1	1 meter	0
2	2 meter	0,1
3	3 meter	0,13
4	4 meter	0,15
5	5 meter	0,17

Hasil pengujian tahanan kabel ditunjukkan oleh tabel 4.3

4.1.4. Pengujian Rangkaian Pengkondisi Sinyal

1. Alat Yang Digunakan :

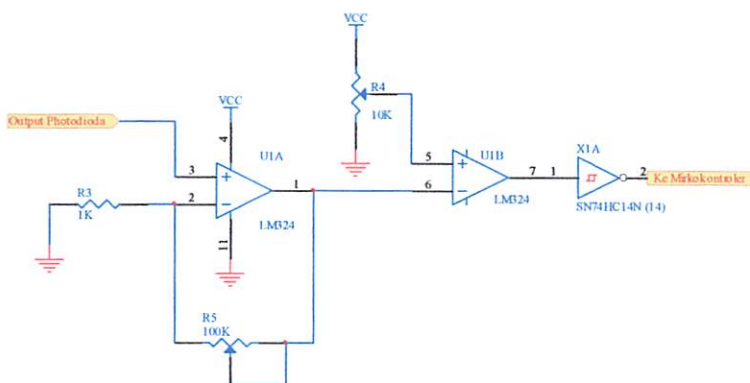
- Rangkaian sensor dan Schmitt trigger
- Multimeter digital merek SANWA CD800a
- Catu Daya 5.

2. Metode Pengujian :

Gambar 4.5 menunjukkan rangkaian pengkondisi sinyal yang terdiri dari *non inverting amplifier*, komparator *op amp* dan IC *schmitt trigger* 74LS14 agar *output*-nya berupa sinyal digital.

3. Langkah Pengujian :

- Merangkai rangkaian pengkondisi sinyal seperti gambar 4.5
- Memasang catu daya DC 5 volt.
- Mengukur tegangan keluaran dengan *AVO meter*.



Gambar 4.7. Rangkaian pengkondisi sinyal

4. Hasil dan analisa pengujian

Hasil pengujian setelah sinyal input melewati rangkaian *non inverting amplifier* dengan penguatan 30x akan ditunjukkan dalam tabel sebagai berikut :

Tabel 4.4. Tabel hasil pengujian rangkaian penguat tegangan output detektor tetesan infus pada saat tidak ada tetesan infus

No Infus	Tegangan Input (mV)	Tegangan setelah penguatan 30x (volt)
Infus 1	56,2	1,787
Infus 2	58,5	1,965
Infus 3	57,8	1,791
Infus 4	61,3	1,839
Infus 5	57,4	1,722
Infus 6	56,6	1,754

Tabel 4.5. Tabel hasil pengujian rangkaian penguat tegangan output detektor tetesan infus pada saat ada tetesan infus

No Infus	Tegangan Input (mV)	Tegangan setelah penguatan 30x (volt)
Infus 1	56,6	1,873
Infus 2	61,2	1.897
Infus 3	58,4	1,885
Infus 4	62,1	1,986
Infus 5	58,4	1,844
Infus 6	57,4	1,866

Pada perhitungan penguatan didapat hasil sebagai berikut :

- Pada rancangan diketahui $R_f = 29 \text{ K}\Omega$, $R_i = 1 \text{ K}\Omega$

$$A_{CL} = 1 + \frac{R_f}{R_i}$$

$$A_{CL} = 1 + \frac{29}{1}$$

$$A_{CL} = 30 \text{ kali}$$

Jadi V_{out} yang diperoleh bila $V_{in} = 56,2 \text{ mV}$ ialah

$$V_{out} = V_{in} \cdot A_{CL}$$

$$V_{out} = 56,2 \times 10^{-3} \cdot 30 = 1,686 \text{ volt}$$

Setelah mengetahui tegangan output dari rangkaian non-inverting amplifier maka dapat dijadikan acuan untuk menentukan tegangan referensi pada rangkaian komparator op-amp. Tegangan referensi dapat disetting pada tegangan 1,75 volt. Output dari rangkaian komparator berupa tegangan sudah berada dalam level TTL karena catu daya pada op amp yang digunakan pada rangkaian komparator ialah 5 volt.

Untuk dapat membuat sinyal yang lebih baik output dari rangkaian komparator dimasukkan pada IC *schmitt trigger* 74LS14. Sinyal yang dihasilkan dari *output schmitt trigger* akan ditransmisikan pada panel box, sinyal ini lah yang kemudian digunakan sebagai sinyal input dari mikrokontroler ATmega 16 dan kemudian diolah pada program mikrokontroler ATmega 16.

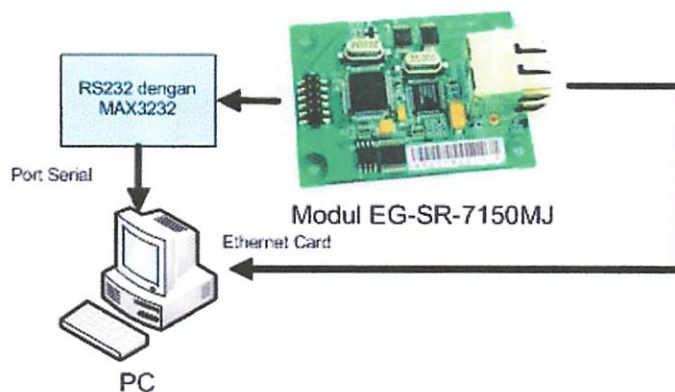
4.1.5. Pengujian Modul Wiznet EG-SR-7150MJ

1. Peralatan yang digunakan :

- Komputer
- Modul Wiznet EG-SR-7150MJ
- Modul RS232 dengan IC MAX3232
- Browser dan hyper terminal pada PC
- RG-45 dengan konfigurasi kabel *Cross*
- Kabel serial untuk koneksi ke *port* serial komputer
- Catu daya DC 3,3 volt

2. Metode Pengujian :

Diagram blok pengujian modul Wiznet EG-SR-7150MJ ditunjukkan dalam gambar 4.8.



Gambar 4.8. Diagram blok pengujian Wiznet EG-SR-7150MJ

3. Langkah Pengujian

Prosedur pengujian Wiznet EG-SR-7150MJ ialah sebagai berikut :

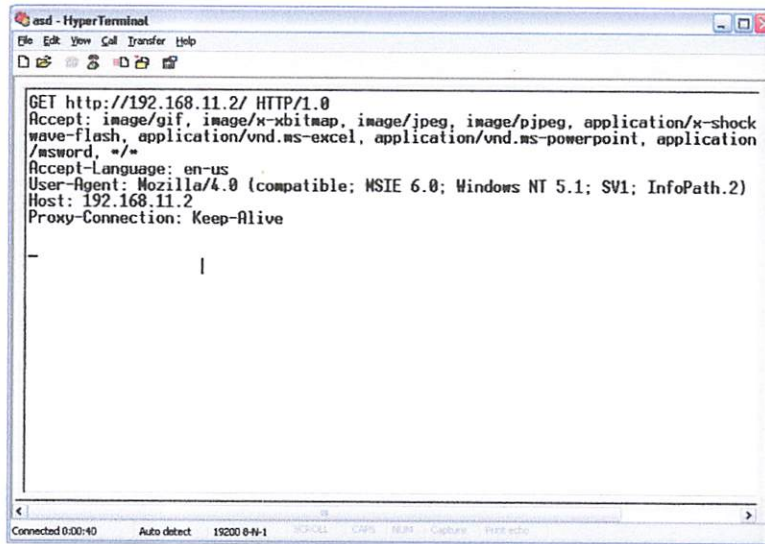
- Memasang rangkaian RS232 dengan IC MAX3232 pada pin serial yang terdapat pada Wiznet EG-SR-7150MJ.
- Memberikan catu daya 3,3 volt
- Memasang koneksi antara Wiznet EG-SR-7150MJ dengan Ethernet card pada komputer dengan menggunakan RG-45 dengan konfigurasi kabel *cross*.
- Memasang koneksi antara modul MAX3232 dengan port serial komputer menggunakan kabel dengan konektor DB-9.
- Melakukan ping pada modul EG-SR-7150MJ dengan menggunakan command prompt ke alamat 192.168.11.2 yang mana merupakan *default setting* dari modul EG-SR-7150MJ.
- Mengubah *local port* yang digunakan pada EG-SR-7150MJ dari 5000 menjadi 80, karena *local port* yang digunakan ialah *local port* untuk HTTP. Pengubahan ini dilakukan menggunakan program bawaan dari modul EG-SR-7150MJ.
- Menjalankan program hyper terminal pada komputer dengan menggunakan setting *baudrate* 9600 bps, *databit* 8, *parity* = *none* dan *flow control* = *none*.
- Menjalankan *browser(Internet Explorer)* kemudian melakukan koneksi ke *http://192.168.11.2* , kemudian mengamati karakter yang dikirim oleh *browser* melalui *hyper terminal* yang sebelumnya telah dijalankan.

3. Langkah Pengujian

- Prosedur pengujian WiXnet EG-2R-V150M11 ialah sebagai berikut :
- Memasang rangkaian RS232 dengan IC MAX3232 pada pin serial yang terdapat pada WiXnet EG-2R-V150M11.
 - Memberikan catu daya 5.2 volt
 - Memasang kabel seri antara WiXnet EG-2R-V150M11 dengan Ethernet card pada komputer dengan menggunakan RG-45 dengan konfigurasi kabel cross.
 - Memasang koneksi antara modul MAX3232 dengan port serial komputer menggunakan kabel dengan konektor DB-9.
 - Melakukan ping pada modul EG-2R-V150M11 dengan menggunakan command prompt ke alamat 192.168.1.12 yang mana merupakan alamat setting dari modul EG-2R-V150M11.
 - Mengubah local ip yang digunakan pada EG-2R-V150M11 dari 2000 menjadi 801 karena local ip yang digunakan ialah local ip untuk HTTP. Pengubahan ini dilakukan menggunakan program
 - Memasukkan program hyper terminal pada komputer dengan menggunakan setting baudrate 9600 bit, data 8, parity - none dan flow control - none.
 - Menjalankan browser (Internet Explorer) kemudian melakukan koneksi ke http://192.168.1.12, kemudian mengamati karakter yang dikirim oleh browser melalui hyper terminal yang sebelumnya telah dijalankan.

4. Hasil dan Analisa Pengujian :

Hasil dari pengujian modul Wiznet EG-SR-7150MJ akan didapat karakter yang dikirim oleh *browser* pada saat ada request *http://192.168.11.2* seperti pada gambar di bawah ini :



Gambar 4.9. Karakter yang dikirim oleh *browser*

Setelah mengetahui data yang dikirim oleh *browser* maka dapat diketahui *browser* akan mengirim perintah GET pada awal data bila kita melakukan request *http://192.168.11.2*. Karakter GET ini akan dijadikan syarat pada program mikrokontroler ATmega16 untuk melakukan respon bila terjadi pengaksesan halaman *web*.

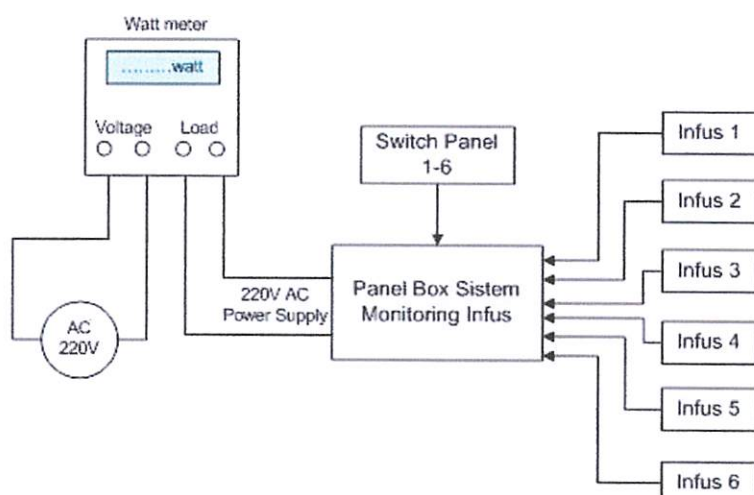
4.1.6 Konsumsi Daya Panel Box Sistem Monitoring Infus

1. Peralatan yang digunakan

- *Wattmeter*
- Rangkaian panel box dan 6 tiang infus.

2. Metode Pengujian

Diagram blok pengujian konsumsi daya panel box secara keseluruhan dengan ditunjukkan dalam gambar 4.10.



Gambar 4.10. Diagram blok pengujian konsumsi daya pada *panel box*

3. Langkah Pengujian

- Menghubungkan 6 tiang infus dengan panel box.
- Memberikan catu daya pada panel box.
- Mengukur daya dengan menggunakan *wattmeter*.

4. Hasil

Dari hasil pengujian konsumsi daya didapat hasil pada tabel dibawah ini :

Tabel 4.6. Hasil Pengujian Konsumsi Daya

Tegangan	Konsumsi Daya
220 volt	10 watt

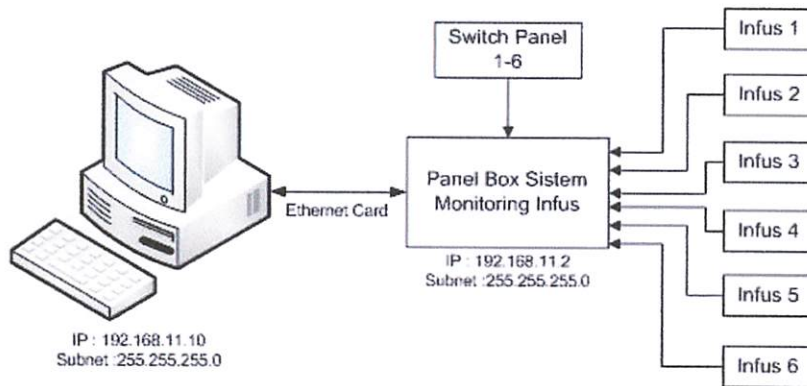
4.2. Perangkat Lunak (Software)

4.2.1 Pengujian Program pada mikrokontroler

1. Peralatan yang digunakan :

- PC dengan operating sistem *Windows XP*.
- Rangkaian panel box secara keseluruhan dan telah di program

2. Metode Pengujian :



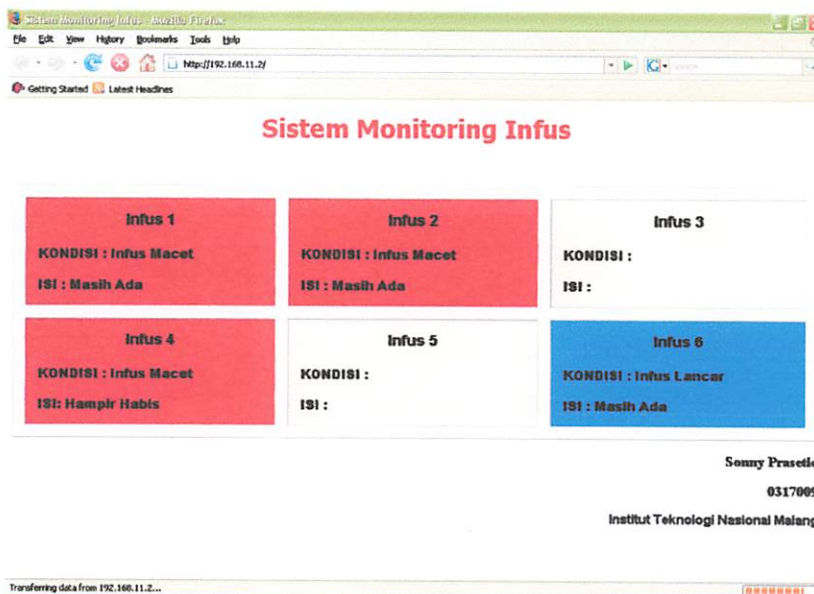
Gambar 4.11. Diagram blok pengujian *software* pada sistem secara keseluruhan

3. Langkah Pengujian

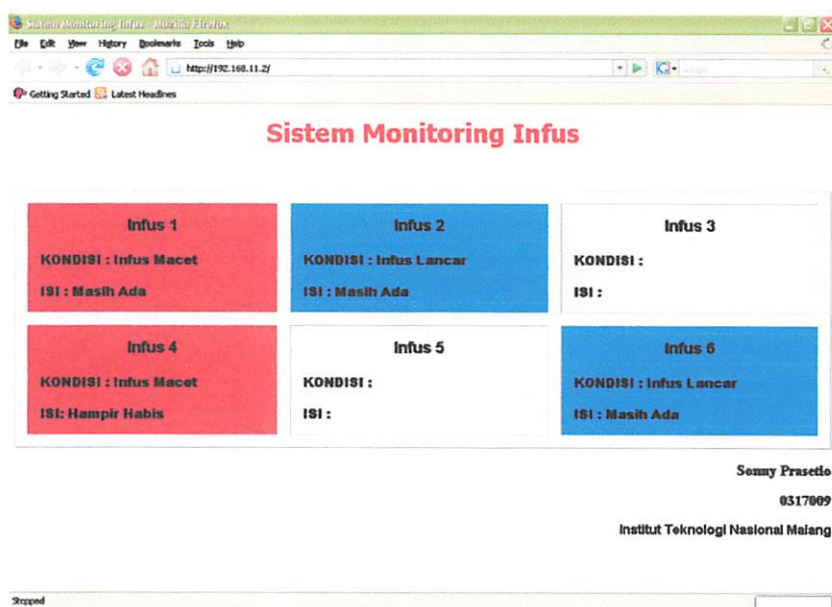
- Menghubungkan panel box pada komputer melalui *ethernet card*.
- Mengakses halaman *web* dengan menggunakan *browser* dengan alamat <http://192.168.11.2>.
- Memasang koneksi dari infus ke panel box.

4. Hasil dan Analisa Pengujian

Hasil pengujian keseluruhan sistem setelah dijalankan ialah pada Gambar 4.12 dan pada Gambar 4.13.



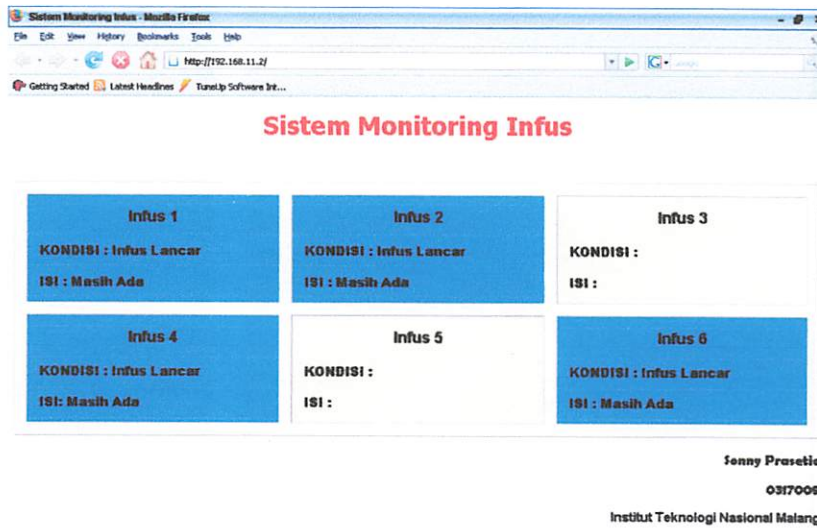
Gambar 4.12. Tampilan pada saat infus 1, infus 4 dan infus 3 dalam kondisi macet



Gambar 4.13 Tampilan pada saat infus 1, infus 4 dalam kondisi macet dan infus 2 dalam kondisi infus lancar

Hasil pengujian alat dan program memberikan tampilan sesuai dengan kondisi isi botol infus yang ada pada pasien. Jika ada botol infus yang isinya hampir habis maka akan menampilkan tampilan informasi di ruang perawat berupa isi hampir habis dan jika tetesan infus macet maka akan diinformasikan bahwa infus macet, *alarm* pada komputer akan berbunyi sehingga perawat akan dapat mengetahui bila ada infus yang harus diganti atau bila infus yang macet.

Bila tidak ada tiang infus yang digunakan maka *switch* pada panel harus di posisikan ke logika *high*(1). Kondisi ini berkaitan dengan kondisi Port B pada mikrokontroler yang digunakan sebagai penanda bahwa *line* infus ingin digunakan. Maka pada *browser* akan ditampilkan warna putih dan tidak ada keterangan pada kondisi infus. Tampilan bila ada *line* infus yang tidak digunakan ditunjukkan pada gambar 4.16.



Gambar 4.14 Tampilan program ketika infus 3 dan infus 5 tidak dipakai.

Analisa program dalam mikrokontroler dapat dilakukan dengan mengikuti alur *flowchart* yang telah dibuat. Program pada mikrokontroler dibuat menggunakan bahasa *basic* dengan *Basic Compiler* untuk *AVR*. Berikut ialah penjelasan mengenai program yang terdapat pada mikrokontroler *ATMega 16*.

1. Bagian awal program terdiri dari pendefinisian mikrokontroler yang digunakan, kristal yang digunakan sebagai osilator mikrokontroler, dan baudrate yang akan digunakan.

```
$regfile = "m16def.dat"
$crystal = 11059200
$baud = 38400
```

2. Selanjutnya dilakukan dengan proses inisialisasi yang berkaitan dengan fasilitas atau fitur yang digunakan pada mikrokontroler *ATMega 16*. Inisialisasi yang dilakukan ialah inisialisasi serial port, inisialisasi port yang digunakan sebagai jalur input, dan deklarasi variabel yang digunakan pada program.


```

Config Com1 = Dummy , Synchron = 0 , Parity = None , Stopbits = 1 , Databits
= 8 , Clockpol = 0
Config Serialin = Buffered , Size = 20
Config Portc = Input
Config Porta = Input
Dim Nm As String * 3
Dim Suara As String * 37
Dim Count1 As Byte , Count2 As Byte , Count3 As Byte , Count4 As Byte
Dim Count5 As Byte , Count6 As Byte
Dim Kondisi1 As String * 12 , Kondisi2 As String * 12 , Kondisi3 As String * 12
Dim Kondisi4 As String * 12 , Kondisi5 As String * 12 , Kondisi6 As String * 12
Dim Tanda1 As String * 7 , Tanda2 As String * 7 , Tanda3 As String * 7
Dim Tanda4 As String * 7 , Tanda5 As String * 7 , Tanda6 As String * 7
Dim Botol1 As String * 12 , Botol2 As String * 12 , Botol3 As String * 12
Dim Botol4 As String * 12 , Botol5 As String * 12 , Botol6 As String * 12
Open "com1:" For Binary As #1

```

- Setelah proses inisialisasi selesai akan dilakukan dengan pengecekan terhadap karakter yang diterima oleh mikrokontroler. Bila ada karakter yang diterima akan karakter tersebut akan ditampung sementara pada variable Nm, yang nantinya akan digunakan untuk proses selanjutnya.

```

If Ischarwaiting(#1) = 1 Then
Nm = Waitkey(#1) + Nm
End If

```

- Kemudian dilanjutkan dengan proses scanning pada port yang digunakan sebagai input yaitu Port A, Port B, dan Port C. Pada perancangan Port C digunakan sebagai input dari keluaran detektor tetesan infus, Port A digunakan sebagai input dari keluaran detektor isi botol infus dan Port B digunakan untuk mengetahui *line*/jalur tiang yang sedang digunakan.

```

If Pinc.0 = 0 Then      'Bila pada botol infus1 ada tetesan maka PinC.0 =0
    Count1 = Count1 + 1  'Nilai variable Count1 yang lalu ditambah 1
End If
If Count1 >= 1 Then     'Bila nilai count1>=1 berarti infus tidak macet
    Kondisi1 = "Infus Lancar"      'Isi Kondisi1 dengan Infus Lancar
    Tanda1 = "#0099FF"             'Warna tampilan pada layar ialah biru
    Suara = " "
Else                             'Jika tidak berarti infus macet
    Kondisi1 = "Infus Macet"        'Isi Kondisi1 dengan Infus Macet
    Tanda1 = "#FF0000"             'Warna tampilan pada layar ialah merah
    Call Alarm
    Count1 = 0                     'Variabel count1=0
End If

```

```

If Pina.0 = 0 Then           'Bila Pina.0 =0 berarti botol isi infus masih ada
    Botol1 = "Masih Ada"
    Suara = " "
Else                       'Bila Pina.0 =1 berarti botol isi infus hampir habis
    Botol1 = "Hampir Habis"
    Call Alarm
If Pinb.5 = 1 Then         'Bila Pinb.5=1 berarti tiang 1 tidak ada botol infus
    Kondisi1 = " "
    Tanda1 = "#FFFFF "
    Botol1 = " "
    Suara1 = " "
End If

```

Proses scanning ini akan dilakukan pada pin yang lain untuk mengecek kondisi pada botol infus.

5. Setelah proses scanning selesai dilanjutkan dengan pembacaan pada variabel Nm. Jika variabel Nm berisi karakter GET maka mikrokontroler akan membalas dengan mengirimkan karakter *HTTP/1.0 200 OK* yang menandakan bahwa halaman web telah siap. Kemudian dilanjutkan dengan pengiriman *script* halaman web yang telah disisipkan perintah untuk dapat melakukan *auto refresh* dengan periode yang ditentukan dan juga disisipkan variabel yang berisi tentang kondisi infus yang terbaru.

Berikut ialah foto alat secara keseluruhan :



Gambar 4.15. Tiang infus dan *panel box*



. BAB V

PENUTUP

Berdasarkan perancangan, pembuatan, pengujian dan analisis alat sistem monitoring infus menggunakan komunikasi *TCP/IP* antara komputer dengan mikrokontroler ATmega 16.

5.1 Kesimpulan

1. Dari hasil percobaan rangkaian detektor tetesan infus, jika antara photodiode dan inframerah dihalangi oleh tetesan infus maka tegangan keluaran rata-rata untuk detektor tetesan infus ialah 59,01 mV dan bila tidak terhalang oleh tetesan infus output tegangan pada detektor tetesan infus ialah 57,96 mV.
2. Hasil percobaan rangkaian detektor isi botol infus, jika cairan pada botol infus hampir habis dan cairan melewati detektor isi botol infus maka tegangan keluaran rata-rata ialah 130 mV dan jika isi cairan pada botol infus masih ada maka tegangan keluaran rata-rata detektor cairan pada botol infus ialah 306,1 mV.
3. Mikrokontroler akan mengirimkan data berupa halaman web setelah mikrokontroler menerima karakter GET.
4. Penggunaan modul antarmuka Wiznet EG-SR-7150MJ memungkinkan hasil sistem monitoring infus dapat diakses melalui *browser(Internet Explorer)*, sehingga komputer dengan operating sistem *Windows XP* tidak memerlukan program tambahan lagi untuk dapat melihat output sistem.

5.2 Saran

Pada alat hasil perancangan ini masih mempunyai kekurangan-kekurangan, untuk itu ada beberapa hal yang dapat dilakukan untuk melakukan pengembangan :

1. Tampilan pada komputer di ruang perawat hendaknya ditambah dengan jumlah tetesan permenit. Agar perawat dapat mengetahui bila tetesan infus pada pasien tidak sesuai.
2. Hendaknya sistem monitoring infus ini dapat terhubung pada database sehingga jumlah penggantian botol infus dapat tercatat pada komputer.
3. Pada display hendaknya dapat lebih diperbaiki dengan memasukkan gambar pada program mikrokontroler.



DAFTAR PUSTAKA

1. W. Hughes, Fredick. 1990. *Panduan OP-AMP*. Jakarta: Penerbit PT Elex Media Komputindo.
2. Rodriques, Adolfo. 2001. *TCP/IP Tutorial and Technical Overview*. IBM Corporation.
3. *Application Note AVR 460: Embedded Web Server*. 2002. ATMEL Corporation.
4. Bascom AVR. 2005 . MCS Electronic



LAMPIRAN

tidak
di copy.

LAMPYRAN



INSTITUT TEKNOLOGI NASIONAL
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ELEKTRONIKA

FORMULIR PERBAIKAN SKRIPSI

Nama : Sonny Prasetyo
NIM : 03.17.009
Jurusan : Teknik Elektro S-1
Konsentrasi : Teknik Elektronika
Judul : Perancangan Dan Pembuatan Alat Sistem
Monitoring Infus Menggunakan Komunikasi
TCP/IP Antara Komputer Dengan ATMega16.
Hari / Tanggal Ujian Skripsi : Selasa / 4 September 2007

No	Tanggal	Uraian	Paraf
1	4/9/2007	Flow Chart (simbol penghubung diringkas)	
2	4/9/2007	Bab dengan isi diberi spasi(enter)	
3	4/9/2007	Font untuk gambar	

Disetujui,
Penguji II

(I Komang Somawirata, ST, MT)
NIP.P.1039800324

Mengetahui,

Dosen Pembimbing I

Dosen Pembimbing II

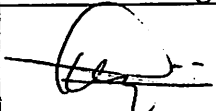
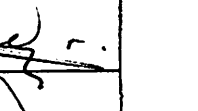
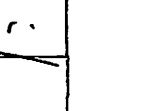
(Joseph Dedy Irawan, ST, MT)
NIP.132315178

(Ir. Sidik Noertjahjono, MT)
NIP.Y. 1028700167

FORMULIR BIMBINGAN SKRIPSI

Bimbingan
Skripsi

: SONNY PRASETIO
: 0317009
: 29 Mei 2007 s/d 29 November 2007
: Perencanaan dan Pembuatan Alat Sistem Monitoring Infus
Menggunakan Komunikasi TCP/IP Antara Komputer
Dengan Mikrokontroler ATmega16

Tanggal	Uraian	Paraf Pembimbing
20 5 07.	Konsultasi judul	
2 8 07.	Konsultasi rangkaiannya & lay out komponen, realisasikan dem. rangkaiannya	
22 6 07.	Dit. hasil pengujian, tulis di Bab IV dan Bab I, susun modul	
2 7 07.	Bab IV, pada perencanaan masukkan teori tly photonic device, hitung gain efektif	
17 9 07.	Bab IV, perencanaan soft ware, pasang browser atau independent software?	
18 8 07.	Bab I, tegaskan tly rumusan modul	
24 8 07.	Bab I, pada batasan modul	
29 8 07.	Ace Cap. Skripsi, susun ulang	

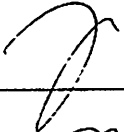
Malang,
Dosen Pembimbing II


Ir. Sidik Noertjahjono, MT
NIP. Y.1028700167

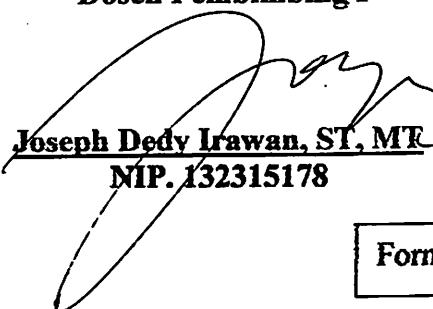
FORMULIR BIMBINGAN SKRIPSI

bimbingan
skripsi

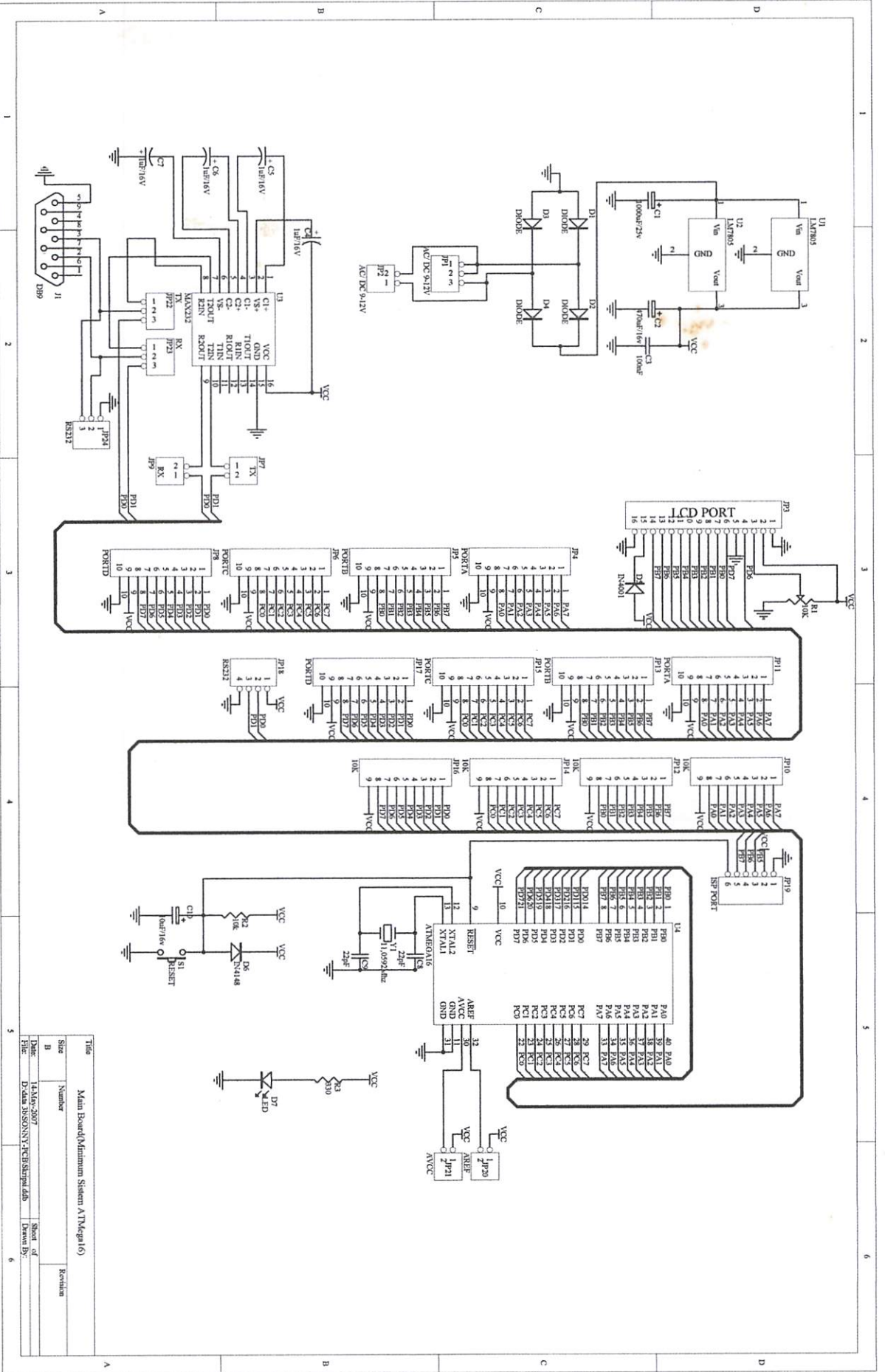
: SONNY PRASETIO
: 0317009
: 29 Mei 2007 s/d 29 November 2007
: Perencanaan dan Pembuatan Alat Sistem Monitoring Infus
Menggunakan Komunikasi TCP/IP Antara Komputer
Dengan Mikrokontroler ATMega16

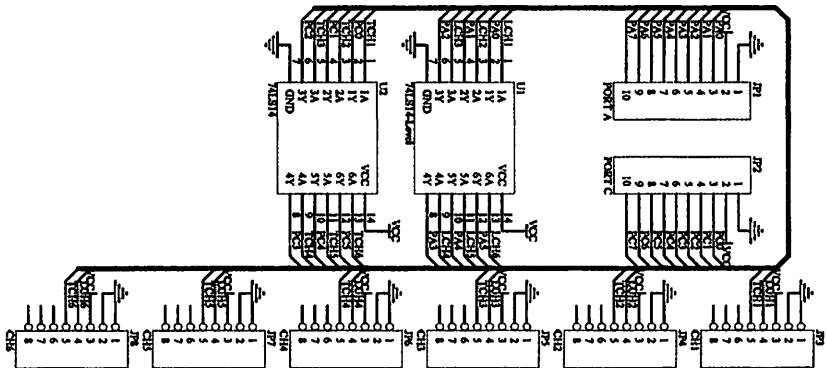
Tanggal	Uraian	Paraf Pembimbing
2/07	Bab III Revisi Flow Chart	
8/07	Bab I Penambahan Dasar Teori TCP/IP, BAB III Ace	
21/07	Bab III Tampilan Program Pada Browser	
23/07	Bab IV Analisa Program	
27/07	Bab V Kesimpulan dari pengujian, Bab VI Ace	
24/07	Bab VI Ace, Bab I Ace, Bab II Ace	
31/07	Ace 100% 100%	

Malang,
Dosen Pembimbing I

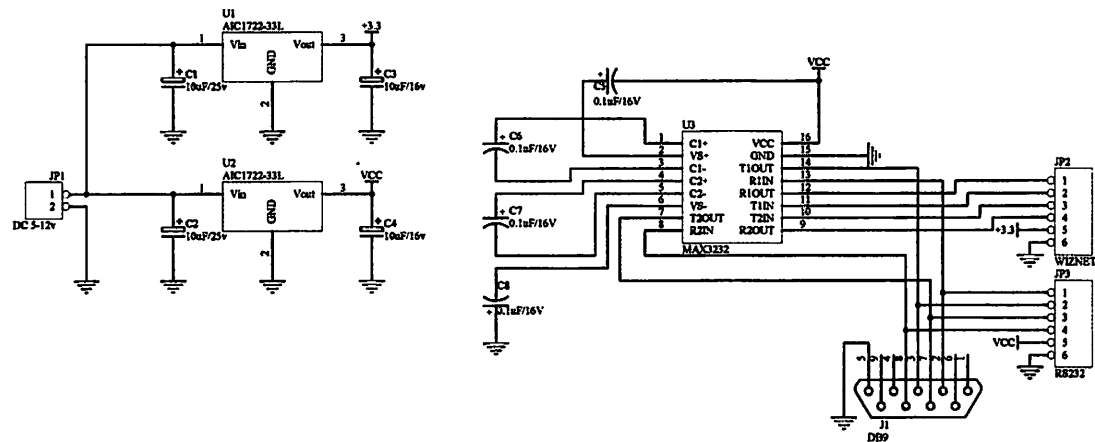

Joseph Dedy Irawan, ST, MT
NIP. 132315178

SKEMATIK RANGKAIAN

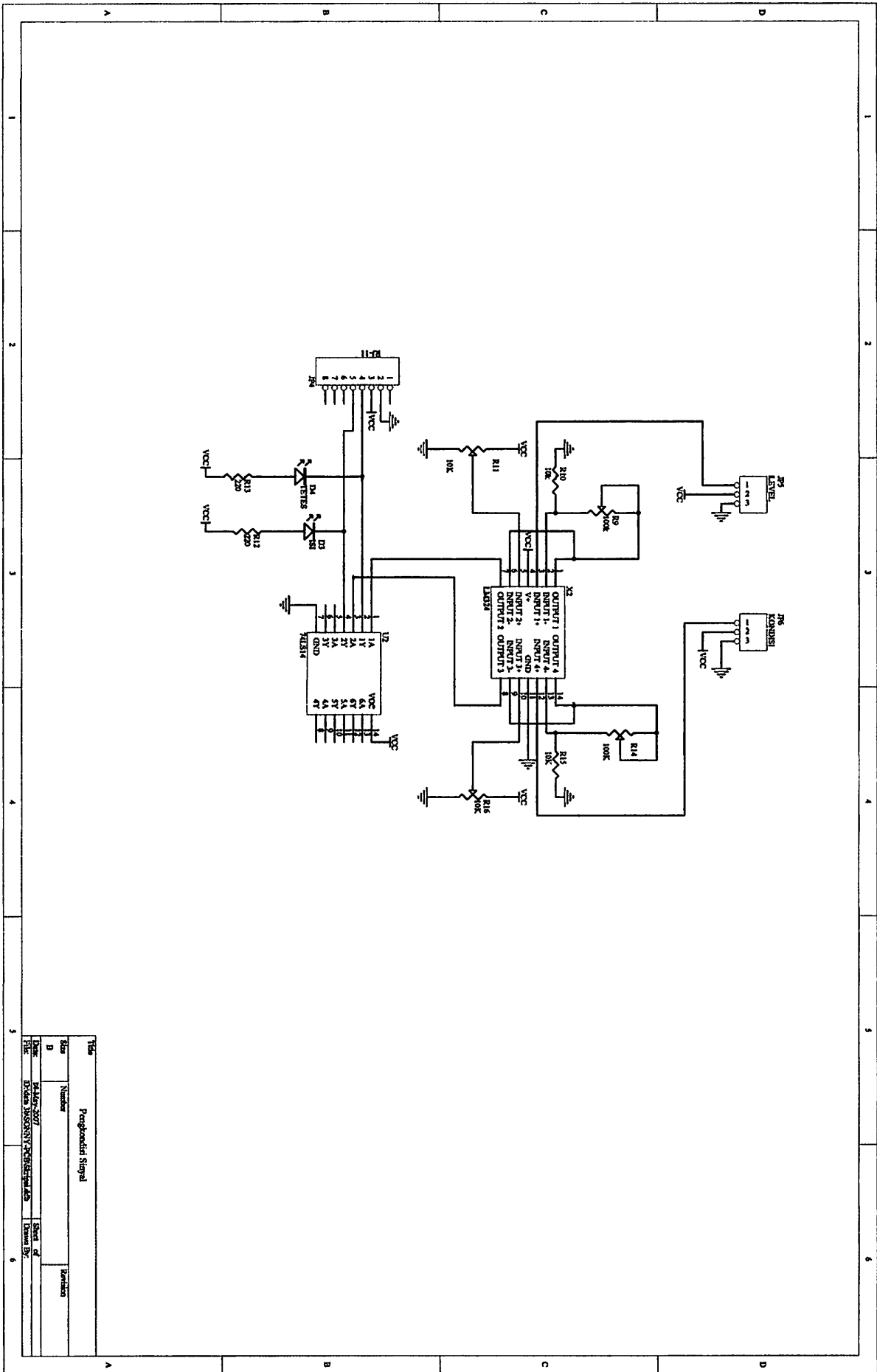




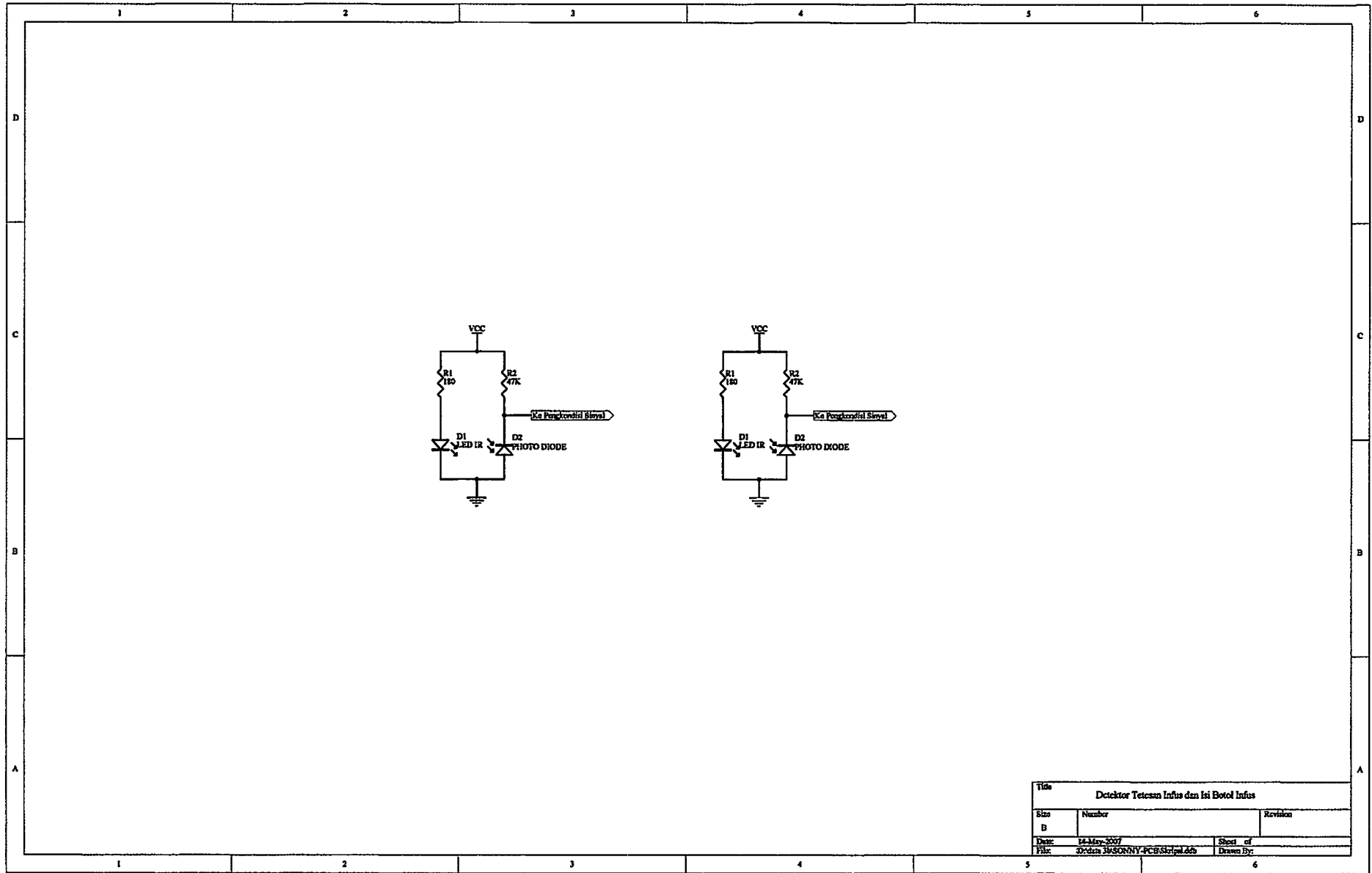
Title			
RQ-11 Solar Connector			
Step	Number	Revision	
B			
Date	11-15-2007	Drawn by	
File	DATA100017-PCB-001.dwg	Drawn By	



Title		
RS232 - IC MAX3232		
Size	Number	Revision
B		
Date:	14-May-2007	Sheet of
File:	RS232-IC MAX3232.dds	Drawn By:



Tipe		Penggunaan Simbol	
Batas	Number		Simbol
1	1	1	1
2	2	2	2
3	3	3	3
4	4	4	4
5	5	5	5
6	6	6	6



LISTING PROGRAM

LISTING PROGRAM

webserver4.bas

Program Alat Sistem Monitoring Infus

Menggunakan TCP/IP (Modul Wiznet EG-SR-7150MJ) sebagai interface ke komputer
Browser yang di support ialah: Mozilla Firefox, Internet Explorer, Opera

SONNY PRASETIO
NIM : 0317009

```
regfile = "m16def.dat"
crystal = 11059200
baud = 38400
hwstack = 32
swstack = 10
framesize = 40

Declare Sub Alarm

Onconfig Com1 = Dummy , Synchron = 0 , Parity = None , Stopbits = 1 , Databits = 8
Clockpol = 0
Onconfig Serialin = Buffered , Size = 20
Onconfig Portc = Input
Onconfig Porta = Input
Onconfig Portb = Input

Dim Nm As String * 3
Dim Suara1 As String * 37 , Suara2 As String * 37 , Suara5 As String * 37
Dim Suara3 As String * 37 , Suara4 As String * 37 , Suara6 As String * 37
Dim Count1 As Byte , Count2 As Byte , Count3 As Byte , Count4 As Byte
Dim Count5 As Byte , Count6 As Byte , Cek1 As Byte
Dim A As Byte , B As Byte , C As Byte
Dim Kondisi1 As String * 12 , Kondisi2 As String * 12 , Kondisi3 As String * 12
Dim Kondisi4 As String * 12 , Kondisi5 As String * 12 , Kondisi6 As String * 12
Dim Tanda1 As String * 7 , Tanda2 As String * 7 , Tanda3 As String * 7
Dim Tanda4 As String * 7 , Tanda5 As String * 7 , Tanda6 As String * 7
Dim Botol1 As String * 12 , Botol2 As String * 12 , Botol3 As String * 12
Dim Botol4 As String * 12 , Botol5 As String * 12 , Botol6 As String * 12
Open "com1:" For Binary As #1

Enable Interrupts
Count1 = 0
Count2 = 0
Count3 = 0
Count4 = 0
Count5 = 0
Count6 = 0
)
If IsCharwaiting(#1) = 1 Then
Nm = Waitkey(#1) + Nm
End If
If Pinc.0 = 0 Then
Count1 = Count1 + 1
End If
If Count1 >= 1 Then
Kondisi1 = "Infus Lancar"
Tanda1 = "#0099FF"
Suara1 = " "
Else
Kondisi1 = "Infus Macet"
Tanda1 = "#FF0000"
Suara1 = "C:\WINDOWS\Media\windows XP Error.wav"
Count1 = 0
End If
If Pina.0 = 0 Then
Botol1 = "Masih Ada"
Else
Botol1 = "Hampir Habis"
Suara1 = "C:\WINDOWS\Media\windows XP Error.wav"
End If
```

webserver4.bas

```

If Pinc.1 = 0 Then
    Count2 = Count2 + 1
End If
If Count2 >= 1 Then
    Kondisi2 = "Infus Lancar"
    Tanda2 = "#0099FF"
    Suara2 = " "
Else
    Kondisi2 = "Infus Macet"
    Tanda2 = "#FF0000"
    Suara2 = "C:\WINDOWS\Media\windows XP Error.wav"
    Count2 = 0
End If
If Pina.1 = 0 Then
    Boto12 = "Masih Ada"
Else
    Boto12 = "Hampir Habis"
    Suara2 = "C:\WINDOWS\Media\windows XP Error.wav"
End If
If Pinc.2 = 0 Then
    Count3 = Count3 + 1
End If
If Count3 >= 1 Then
    Kondisi3 = "Infus Lancar"
    Tanda3 = "#0099FF"
    Suara3 = " "
Else
    Kondisi3 = "Infus Macet"
    Tanda3 = "#FF0000"
    Suara3 = "C:\WINDOWS\Media\windows XP Error.wav"
    Count3 = 0
End If
If Pina.0 = 0 Then
    Boto13 = "Masih Ada"
Else
    Boto13 = "Hampir Habis"
    Suara3 = "C:\WINDOWS\Media\windows XP Error.wav"
End If
If Pinc.3 = 0 Then
    Count4 = Count4 + 1
End If
If Count4 >= 1 Then
    Kondisi4 = "Infus Lancar"
    Tanda4 = "#0099FF"
    Suara4 = " "
Else
    Kondisi4 = "Infus Macet"
    Tanda4 = "#FF0000"
    Suara4 = "C:\WINDOWS\Media\windows XP Error.wav"
    Count4 = 0
End If
If Pina.3 = 0 Then
    Boto14 = "Masih Ada"
Else
    Boto14 = "Hampir Habis"
    Suara4 = "C:\WINDOWS\Media\windows XP Error.wav"
End If
If Pinc.4 = 0 Then
    Count5 = Count5 + 1
End If
If Count5 >= 1 Then
    Kondisi5 = "Infus Lancar"
    Tanda5 = "#0099FF"
    Suara5 = " "
Else
    Kondisi5 = "Infus Macet"
    Tanda5 = "#FF0000"

```

'Boto1 2

'Boto1 3

'Boto1 4

'Boto1 5

```

                                webserver4.bas
Suara5 = "C:\WINDOWS\Media\windows XP Error.wav"
Count5 = 0
End If
If Pina.4 = 0 Then
    Boto15 = "Masih Ada"
Else
    Boto15 = "Hampir Habis"
Suara5 = "C:\WINDOWS\Media\windows XP Error.wav"
End If
If Pinc.5 = 0 Then
    Count6 = Count6 + 1
End If
If Count6 >= 1 Then
    Kondisi6 = "Infus Lancar"
    Tanda6 = "#0099FF"
    Suara6 = " "
Else
    Kondisi6 = "Infus Macet"
    Tanda6 = "#FF0000"
    Suara6 = "C:\WINDOWS\Media\windows XP Error.wav"
    Count6 = 0
End If
If Pina.5 = 0 Then
    Boto16 = "Masih Ada"
Else
    Boto16 = "Hampir Habis"
Suara6 = "C:\WINDOWS\Media\windows XP Error.wav"
End If
If Pinb.0 = 1 Then
    Kondisi1 = " "
    Tanda1 = "#FFFFFF "
    Boto11 = " "
    Suara1 = " "
End If
If Pinb.1 = 1 Then
    Kondisi2 = " "
    Tanda2 = "#FFFFFF"
    Boto12 = " "
    Suara2 = " "
End If
If Pinb.2 = 1 Then
    Kondisi3 = " "
    Tanda3 = "#FFFFFF"
    Boto13 = " "
    Suara3 = " "
End If
If Pinb.3 = 1 Then
    Kondisi4 = " "
    Tanda4 = "#FFFFFF"
    Boto14 = " "
    Suara4 = " "
End If
If Pinb.4 = 1 Then
    Kondisi5 = " "
    Tanda5 = "#FFFFFF"
    Boto15 = " "
    Suara5 = " "
End If
If Pinb.5 = 1 Then
    Kondisi6 = " "
    Tanda6 = "#FFFFFF"
    Boto16 = " "
    Suara6 = " "
End If
If Nm = "TEG" Then
    Print #1 , "HTTP/1.0 200 OK{013}{010}"
    Print #1 , " "

```

```
Print #1, "<!DOCTYPE HTML PUBLIC '-//W3C//DTD HTML 4.01
 Transitional//EN'>"
Print #1, "<script
 language='JavaScript'>window.setTimeout('location.reload();',5000);</script>"
Print #1, "<html><head><title>Sistem Monitoring Infus</title>"
Print #1, "<meta http-equiv='Content-Type' content='text/html;
 charset=iso-8859-1'></head>"
Print #1, "<body><label>"
Print #1, "<p align='center'><font color='#FF0000' size='6'
 face='Tahoma'><strong>Sistem Monitoring Infus</strong></font></p>"
Print #1, "<p>&nbsp;</p>"
Print #1, "<table width='100%' border='1' cellpadding='15'
 cellspacing='15'>"
Print #1, "<tr><td height='60' bgcolor=''"
Print #1, Tanda1
Print #1, "'><h3 align='center'><font face='Arial'>Infus 1</font></h3>"
Print #1, "<p align='left'><font face='Arial Black'>KONDISI :'"
Print #1, Kondisi1
Print #1, "</font></p>"
Print #1, "<p align='left'><font face='Arial Black'>ISI :'"
Print #1, Botol1
Print #1, "</font></p></td><bgsound src=''"
Print #1, Suara1
Print #1, "' loop='-1'>"
Print #1, "<td bgcolor=''"
Print #1, Tanda2
Print #1, "'><h3 align='center'><font face='Arial'>Infus 2</font></h3>"
Print #1, "<p align='left'><font face='Arial Black'>KONDISI :'"
Print #1, Kondisi2
Print #1, "</font></p>"
Print #1, "<p align='left'><font face='Arial Black'>ISI :'"
Print #1, Botol2
Print #1, "</font></p></td>"
Print #1, "<td bgcolor=''"
Print #1, Tanda3
Print #1, "'><h3 align='center'><font face='Arial'>Infus 3</font></h3>"
Print #1, "<p align='left'><font face='Arial Black'>KONDISI :'"
Print #1, Kondisi3
Print #1, "</font></p>"
Print #1, "<p align='left'><font face='Arial Black'>ISI :'"
Print #1, Botol3
Print #1, "</font></p></td></tr>"
Print #1, "<tr><td height='60' bgcolor=''"
Print #1, Tanda4
Print #1, "'><h3 align='center'><font face='Arial'>Infus 4</font></h3>"
Print #1, "<p align='left'><font face='Arial Black'>KONDISI :'"
Print #1, Kondisi4
Print #1, "</font></p>"
Print #1, "<p align='left'><font face='Arial Black'>ISI :'"
Print #1, Botol4
Print #1, "</font></p></td>"
Print #1, "<td bgcolor=''"
Print #1, Tanda5
Print #1, "'><h3 align='center'><font face='Arial'>Infus 5</font></h3>"
Print #1, "<p align='left'><font face='Arial Black'>KONDISI :'"
Print #1, Kondisi5
Print #1, "</font></p>"
Print #1, "<p align='left'><font face='Arial Black'>ISI :'"
Print #1, Botol5
Print #1, "</font></p></td>"
Print #1, "<td bgcolor=''"
Print #1, Tanda6
Print #1, "'><h3 align='center'><font face='Arial'>Infus 6</font></h3>"
Print #1, "<p align='left'><font face='Arial Black'>KONDISI :'"
Print #1, Kondisi6
Print #1, "</font></p>"
Print #1, "<p align='left'><font face='Arial Black'>ISI :"
```

[illegible]

```

                                webserver4.bas
Print #1 , Boto16
Print #1 , "</font></p></td></tr></table></label>"
Print #1 , "<p align='right'><strong><font size='4' face='Berlin Sans FB
emi'>Sonny Prasetio</font></strong></p>"
Print #1 , "<p align='right'><font size='4' face='Berlin Sans FB
emi'><strong>0317009</strong></font></p>"
Print #1 , "<p align='right'><strong><font face='Arial'>Institut Teknologi
asional Malang</font></strong></p>"
Print #1 , "<bgsound src='"
Print #1 , Suara2
Print #1 , "'loop='-1'>"
Print #1 , "<bgsound src='"
Print #1 , Suara3
Print #1 , "'loop='-1'>"
Print #1 , "<bgsound src='"
Print #1 , Suara4
Print #1 , "'loop='-1'>"
Print #1 , "<bgsound src='"
Print #1 , Suara5
Print #1 , "'loop='-1'>"
Print #1 , "<bgsound src='"
Print #1 , Suara6
Print #1 , "'loop='-1'>"
Print #1 , "</body></html>"
Print #1 , ""
Nm = ""
End If
op Until Nm = ""
lose #1

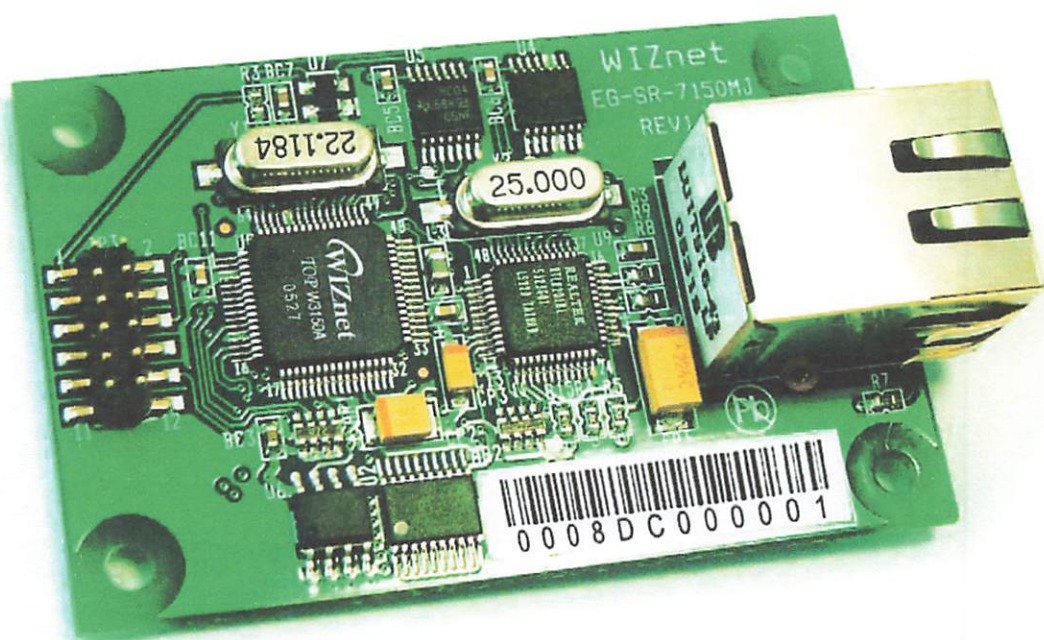
```


DATASHEET

EG-SR-7150MJ

User's Manual

(V 1.1)



WIZnet

©2006 WIZnet Inc. All Rights Reserved.

For more information, visit our website at <http://www.wiznet.co.kr>

1. Introduction

The EG-SR-7150MJ is a gateway module that converts serial data into TCP/IP data type. It transmits the data sent by a serial equipment to the Internet and TCP/IP data to the equipment.

With the EG-SR-7150MJ mounted with an RJ-45 connector, users can have an easier and quicker interface with the Ethernet.

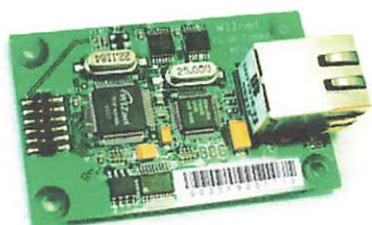
The EG-SR-7150MJ provides serial commands, with which the developers of any serial device can add local configuration capability to their products. For example, a card reader developer can program the keypad on a card reader to configure serial or network on-site without the use of a laptop or PC.

1.1. Key Features

- Ready-to-go serial to Ethernet gateway module mounted with an RJ-45 connector
- Serial Command Support
 - Simple command frame format
 - Comprehensive & readable command set for network and serial settings
 - On-site configuration without PC
- High stability & reliability by using a W3150A WIZnet Chip, a fully-hardwired TCP/IP stack
- Easy and powerful configuration program
- 10/100Mbps Ethernet interface, Max. 230Kbps Serial interface
- RoHS compliant

1.2. Products Contents (EG-SR-7150MJ-EVB)

The EG-SR-7150MJ-EVB, the evaluation kit for the EG-SR-7150MJ contains the following items;



EG-SR-7150MJ Module

3. Specifications of the EG-SR-7150MJ

Category	Specifications
Form Factor	2mm Pitch 2x6 pins, 62x40 mm
LAN Interface	10/100 Mbps auto-sensing, RJ-45 connector
Protocol	TCP, UDP, IP, ARP, ICMP, MAC, (IGMP, PPPoE)
CPU	AT89C51RC2 (8bit MCU and 32K Flash)
Serial Interface	RS 232 (LVTTL)
Serial Signals	TXD, RXD, RTS, CTS, GND
Serial Parameters	Parity : None, Even, Odd Data bits : 7, 8 Flow control : RTS/CTS, XON/XOFF Speed : up to 230Kbps
Management	Configuration utility based on Windows
Temperature	0℃~70℃ (Operating), -40℃~85℃ (Storage)
Humidity	10~90%
Power	150mA @ 3.3V (max)
Size	40mm x 62mm x 17mm

2. Getting Started

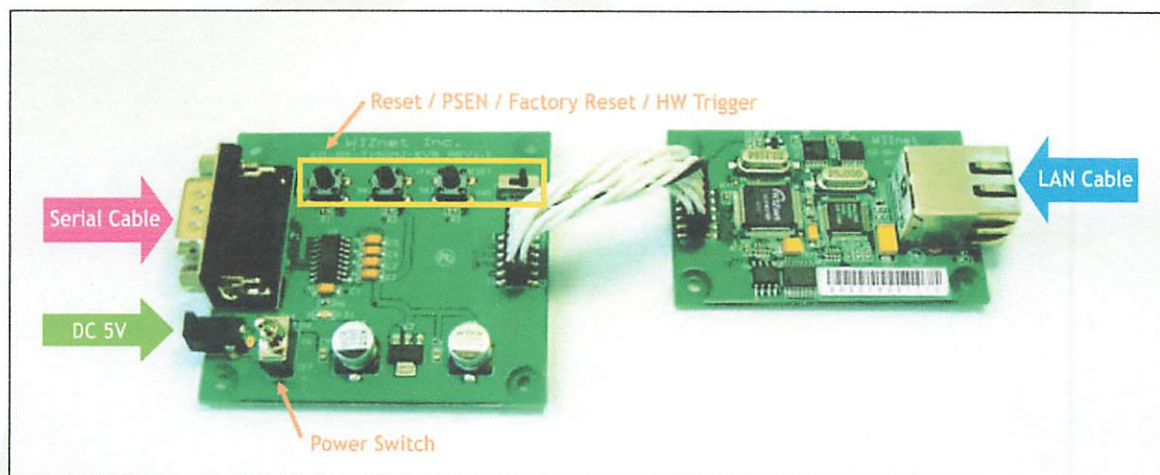
This Chapter describes how to set up and configure the EG-SR-7150MJ.

The following items are required to get started.

- Power Cable (included in the EG-SR-7150MJ-EVB package)
- Serial and Ethernet Cables (included in the of EG-SR-7150MJ-EVB package)
- PC or Laptop with Network Interface Card (hereafter, NIC) and/or one RS232 serial port

2.1. Hardware Installation procedure

Follow steps below to prepare the module and evaluation board for testing.



STEP 1: Connect the EG-SR-7150MJ module to the test board by using the 12pin cable.

STEP 2: Connect the 5V DC power line to the power jack of the test board.

STEP 3: Use the RJ45 Ethernet cable in order to connect the module to an Ethernet network.

STEP 4: Use the serial data cable to connect the test board to a serial device.

2.2. Configuration Tool

2.2.1. Configuration tool features

EG-SR7150 Configuration Tool ver 1.0.0

Module list
00:08:DC:00:00:50

F/W Version 0.2 00:08:DC:00:00:50

③ IP Configuration Method
☒ Static ☐ DHCP
 Local IP 192.168.11.2
 Subnet 255.255.255.0
 Gateway 192.168.11.1

Network setting
 Local Port 5000
 Server IP 192.168.11.3
 Server Port 5000

④ Operation Mode
☒ TCP Server ☐ TCP Client ☐ UDP
 TCP Client connection method
☒ Startup ☐ Any Character

Serial
 Baud 9600 DataBit 8 Parity None Flow None

⑤ Serial command method
☒ H/W Trigger ☐ S/W Trigger
 Trigger Character 2B 2B 2B (0x00-0xFF)

Etc
 ⑥ Delimiter
 Time 0 (0~65535 msec) Size 0 (0~255) Char 00 (0x00-0xFF)

⑦ Inactivity time 0 (0~65535 sec)

☐ Direct IP Search

Mode COMMAND mode
 Socket Status Not connected

① Search ② Setting ⑧ Upload Exit

① Search

The Search function is used to search all modules existing on the same Subnet. The UDP broadcast is used for searching modules on a LAN.

The MAC address for a searched module will be listed in the "Module list".

If **Direct IP Search** is checked, TCP will be used for searching instead of UDP. This mode is used more for searching the EG-SR-7150MJ modules on remote networks than local networks with the same subnet. An IP address assigned to the module will be required.

② Setting

If you select one of the MAC addresses listed in the "**Module list**", the configuration value of the selected module will be displayed. After changing each value in the configuration program, click the "**Setting**" button to complete the configuration.

The module will be initialized with the new configurations.

③ IP Configuration method: Static, DHCP

Static: The IP address can be manually assigned by users.

DHCP: The module assigns IP, subnet and gateway addresses by acquiring them from the DHCP server

Other configurations should be set manually except for the IP configuration of DHCP.

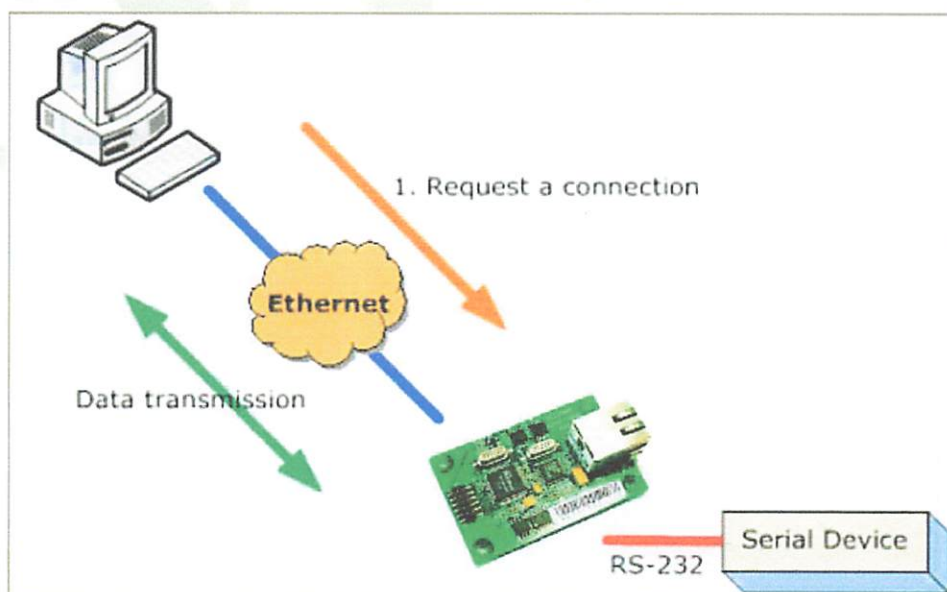
④ Operation mode: TCP server, TCP client, UDP

Three different operation modes are supported — TCP Server, TCP Client, and UDP.

The main difference between the TCP and UDP protocols is that TCP guarantees the delivery of data by requesting the recipient to send an acknowledgement to the sender. On the other hand, UDP does not require this type of verification, so data can be delivered quicker, but its delivery can not be guaranteed.

The TCP Server and TCP Client mode are related to the first step of connection establishment. Once the connection is established, data will be transparently transmitted in both directions (from Server to Client or from Client to Server).

TCP server mode

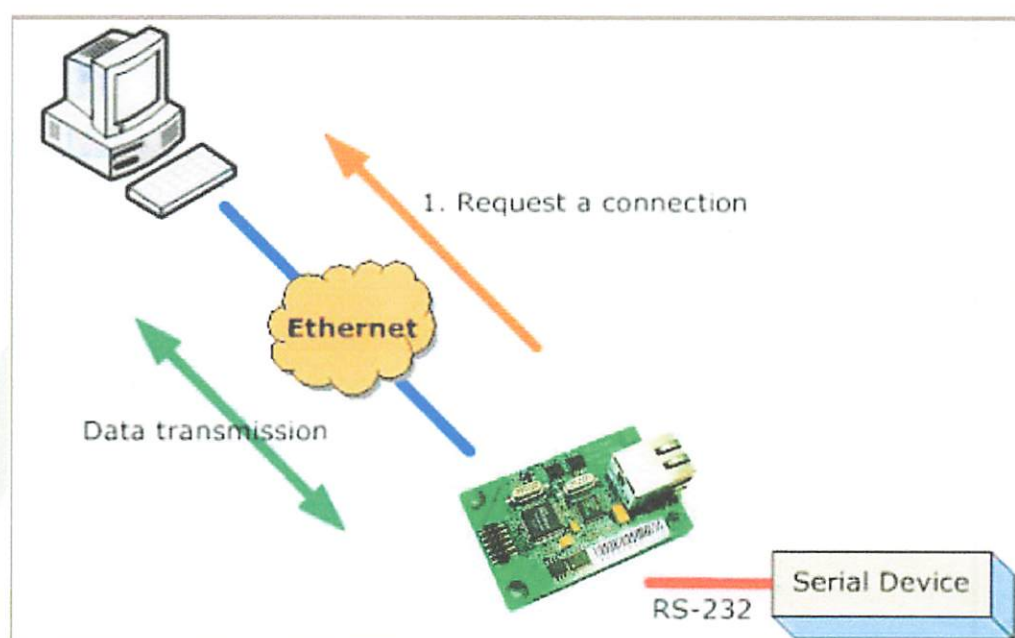


To operate this mode, the **Local IP, Subnet, gateway address and local port number** should be configured. The EG-SR-7150MJ waits to be connected by the host computer, allowing the host computer to establish a connection and get data from the serial device.

As illustrated in the figure above, the data transmission is as follows:

1. The host connects to the EG-SR-7150MJ which is configured as TCP Server Mode.
2. Once the connection is established, data can be transmitted in both directions - from the host to the EG-SR-7150MJ, and from the EG-SR-7150MJ to the host.

TCP client mode

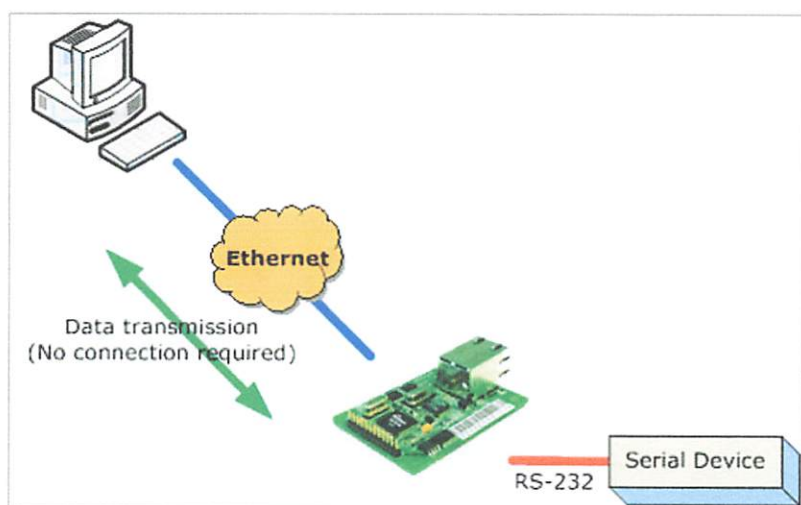


To operate this mode, the **Local IP, Subnet, gateway address, server IP, server port number** should be set. In the **TCP Client mode**, the EG-SR-7150MJ proceeds active open for establishing a TCP connection to a host computer.

As illustrated in the figure above, data transmission is as follows:

1. The EG-SR-7150MJ operating as TCP Client Mode establishes a connection based on the condition set in the **TCP client connection method (Startup, Any character)**. i.e. the EG-SR-7150MJ can try to connect as soon as one starts up(**Startup**), or later when data from serial device arrives. (**Any character**).
2. After the connection is established, data can be transmitted in both directions - from the host to the EG-SR-7150-MJ, and from the EG-SR-7150-MJ to the host.

UDP mode

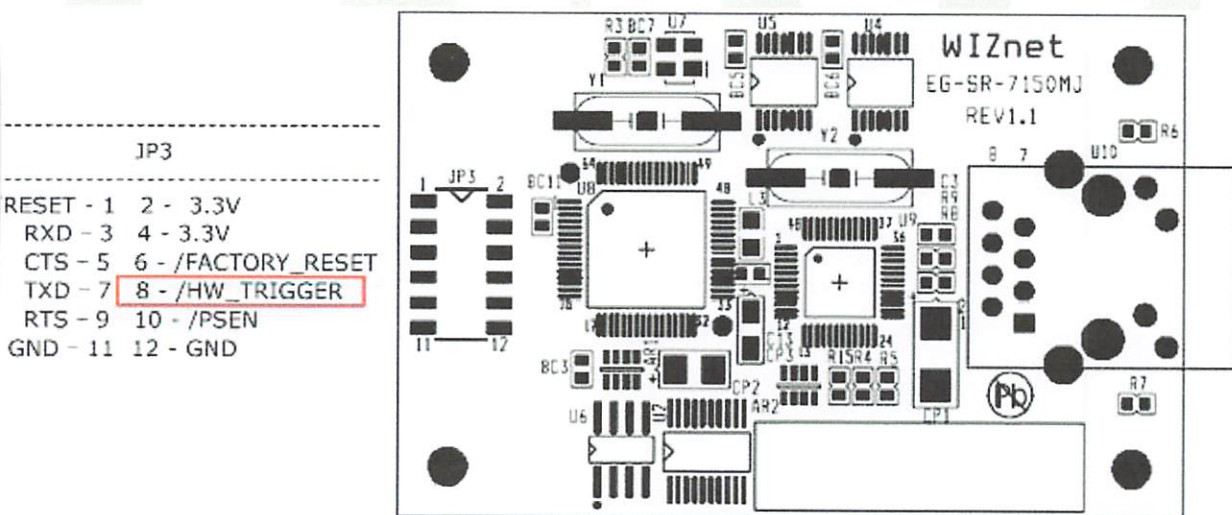


In UDP mode, any TCP/IP connection procedure is not required.

⑤ Serial command method: H/W trigger, S/W trigger

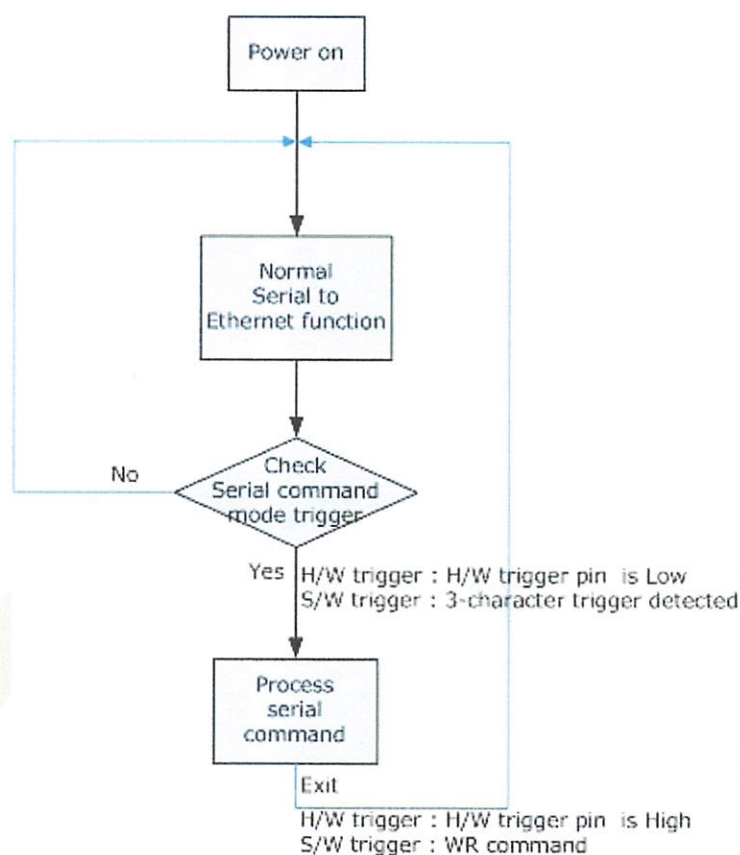
With this menu, you can designate how the Serial command mode can be entered. Two types are supported - H/W Trigger and S/W Trigger.

H/W trigger: Serial command mode can be triggered by pulling H/W trigger pin to low. It can be exited by pulling it to high.



S/W trigger: Serial command mode can be triggered when 3 user-defined characters are detected. It can be exited by using the WR command.

2.4. Operation Flow



2.5. Factory Default

While the Factory Reset is low and the /Reset is applied, the module is initialized with the factory default value.

IP configuration	Static
Local IP address	192.168.11.2
Subnet mask	255.255.255.0
Gateway address	192.168.11.1
Local port number	5000
Server IP address	192.168.11.3
Server port number	5000
Operation mode	TCP server mode
Serial port	9600 bps 8-N-1
Serial command method	H/W trigger

3. Demonstration and Test

In this chapter, three examples are given to show how functions of the EG-SR-7150MJ can be tested. The testing environment is as follows:

Hardware

- ◆ PC having RS-232 serial port.
- ◆ EG-SR-7150MJ & Test board

Software

- ◆ Windows operating system installed on testing PC.
- ◆ EG-SR-7150MJ Configuration tool
- ◆ Hyper Terminal Program

Testing Structure

- ◆ Ethernet cross cable to connect the LAN ports of PC and EG-SR-7150MJ.
- ◆ RS-232 cable to connect the COM port of PC (usually COM1 or COM2) and serial port of EG-SR-7150MJ-EVB.

3.1. Case 1: Getting IP address using H/W trigger

STEP1: Configure the trigger mode as "H/W trigger" in the Configuration Tool.

STEP2: Check the serial port setting such as baud rate of the module.

STEP3: Start HyperTerminal program and set the serial port of PC to the setting of module checked in STEP2.

STEP4: Pull H/W trigger pin to low to enter the serial command mode.

STEP5: Use HyperTerminal program to send "<RI>" (command to request IP address)

STEP6: HyperTerminal program displays "<S192.168.11.2>"

(It indicates that the command was successfully executed and IP address is 192.168.11.2)

STEP7: Pull H/W trigger pin to high to exit the serial command mode

3.2. Case 2: Changing IP address using H/W trigger

STEP1: Configure the trigger mode as "H/W trigger" in the Configuration Tool.

STEP2: Check the serial port setting such as baud rate of the module.

STEP3: Start HyperTerminal program and set the serial port of PC to the setting of module checked in STEP2.

STEP4: Pull H/W trigger pin to low to enter serial command mode.

STEP5: Use HyperTerminal program to send "<WI192.168.11.10>"

(command to change the IP address as 192.168.11.10)

STEP6: HyperTerminal program displays "<S>"

(Indicates the command was successfully executed)

STEP7: Use HyperTerminal program to send "<RI>" (command to request IP address)

STEP8: HyperTerminal program displays "<S192.168.11.10>"

(Indicates the command was executed successfully and IP address is 192.168.11.10)

STEP9: Pull H/W trigger pin to high to exit serial command mode

 All changes are applied after exit the serial command mode

3.3. Case 3: Changing IP address using S/W trigger

STEP1: Configure the trigger mode as S/W trigger at the Configuration program, and check the three trigger characters. For example, assume the trigger is "25 25 25"

STEP2: Check the serial port setting such as baud rate of the module.

STEP3: Start HyperTerminal program and set the serial port of the PC to the serial setting of the module checked in STEP2.

STEP4: Use HyperTerminal program to send three trigger characters to enter the serial command mode; %%% (in hex :0x25 0x25 0x25) in this case.

STEP5: Use HyperTerminal program to send "<WI192.168.11.10>"

(command to change the IP address as 192.168.11.10)

STEP6: HyperTerminal program displays "<S>"

(Indicate the command was executed successfully)

STEP7: Use HyperTerminal program to send "<RI>" (command to request IP address)

STEP8: HyperTerminal program displays "<S192.168.11.10>"

(Indicate the command was executed successfully and IP address is 192.168.11.10)

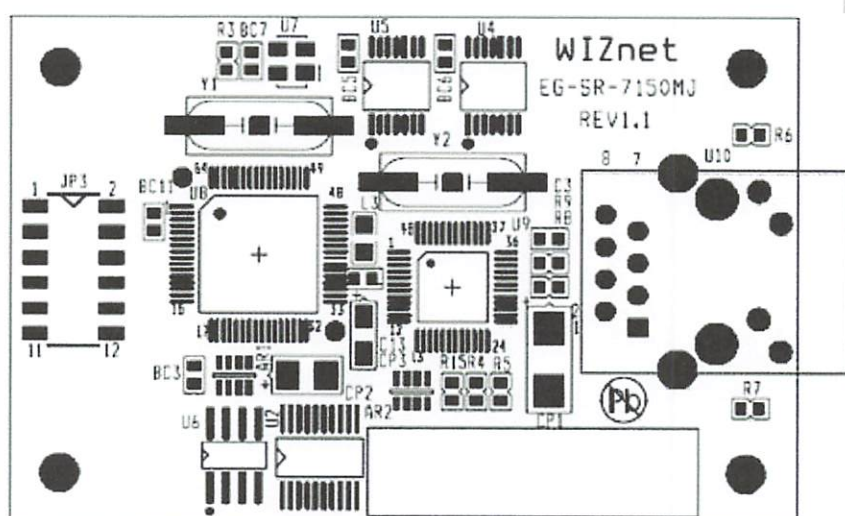
STEP9: Use HyperTerminal program to send "<WR>"

(command to exit serial command mode)

 All changes are applied after exiting the serial command mode.

4. PIN Assignment and Dimensions

JP3	
/RESET - 1	2 - 3.3V
RXD - 3	4 - 3.3V
CTS - 5	6 - /FACTORY_RESET
TXD - 7	8 - /HW_TRIGGER
RTS - 9	10 - /PSEN
GND - 11	12 - GND



Name	Functions	I/O	
3.3V	Power		
/RESET	Low active reset Minimum 1.2 usec is required.	Input	
RXD	RS-232 Data Input	Input	
CTS	RS-232 Clear To Send	Input	Optional
TXD	RS-232 Data Output	Output	
RTS	RS-232 Request To Send	Output	Optional
Factory Reset	Pull Factory Reset to low and if /RESET is activated, the configuration is changed to factory default.	Input	
H/W Trigger	Pull H/W Trigger to low, enter the serial command mode	Input	
/PSEN	Pull /PSEN to low and if /RESET is activated, the module enter the bootloader for FLIP connection	Input	

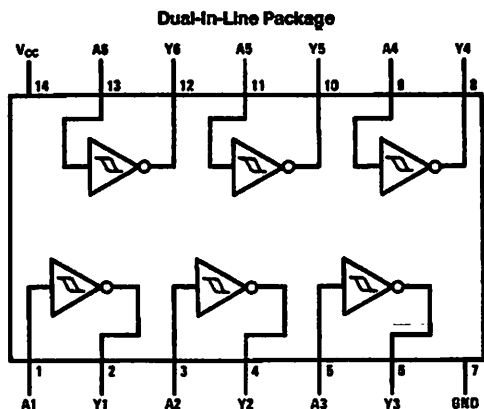
☞ All signal levels are 3.3V LVTTTL.

54LS14/DM74LS14 Hex Inverters with Schmitt Trigger Inputs

General Description

This device contains six independent gates each of which performs the logic INVERT function. Each input has hysteresis which increases the noise immunity and transforms a slowly changing input signal to a fast changing, jitter free output.

Connection Diagram



TL/F/0353-1

Order Number 54LS14DMQB, 54LS14FMQB,
54LS14LMQB, DM74LS14M or DM74LS14N
See NS Package Number E20A, J14A, M14A, N14A or W14B

Function Table

$$Y = \overline{A}$$

Input	Output
A	Y
L	H
H	L

H = High Logic Level
L = Low Logic Level

54LS14/DM74LS14 Hex Inverters with Schmitt Trigger Inputs

Absolute Maximum Ratings (Note)
If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/Distributors for availability and specifications.

Supply Voltage	7V
Input Voltage	7V
Operating Free Air Temperature Range	
54LS	−55°C to +125°C
DM74LS	0°C to +70°C
Storage Temperature Range	−65°C to +150°C

Note: The "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. The device should not be operated at these limits. The parametric values defined in the "Electrical Characteristics" table are not guaranteed at the absolute maximum ratings. The "Recommended Operating Conditions" table will define the conditions for actual device operation.

Recommended Operating Conditions

Symbol	Parameter	54LS14			DM74LS14			Units
		Min	Nom	Max	Min	Nom	Max	
V _{CC}	Supply Voltage	4.5	5	5.5	4.75	5	5.25	V
V _{T+}	Positive-Going Input Threshold Voltage (Note 1)	1.5	1.6	2.0	1.4	1.6	1.9	V
V _{T−}	Negative-Going Input Threshold Voltage (Note 1)	0.6	0.8	1.1	0.5	0.8	1	V
HYS	Input Hysteresis (Note 1)	0.4	0.8		0.4	0.8		V
I _{OH}	High Level Output Current			−0.4			−0.4	mA
I _{OL}	Low Level Output Current			4			8	mA
T _A	Free Air Operating Temperature	−55		125	0		70	°C

Electrical Characteristics over recommended operating free air temperature range (unless otherwise noted)

Symbol	Parameter	Conditions	Min	Typ (Note 2)	Max	Units
V _I	Input Clamp Voltage	V _{CC} = Min, I _I = −18 mA			−1.5	V
V _{OH}	High Level Output Voltage	V _{CC} = Min, I _{OH} = Max V _{IL} = Max	54LS 2.5 DM74 2.7	3.4 3.4		V
V _{OL}	Low Level Output Voltage	V _{CC} = Min, I _{OL} = Max V _{IH} = Min	54LS DM74	0.25 0.35	0.4 0.5	V
		V _{CC} = Min, I _{OL} = 4 mA	DM74	0.25	0.4	
I _{T+}	Input Current at Positive-Going Threshold	V _{CC} = 5V, V _I = V _{T+}	DM74	−0.14		mA
I _{T−}	Input Current at Negative-Going Threshold	V _{CC} = 5V, V _I = V _{T−}	DM74	−0.18		mA
I _I	Input Current @ Max Input Voltage	V _{CC} = Max, V _I = 7V V _{CC} = Max, V _I = 10.0V	DM74 54LS		0.1	mA
I _{IH}	High Level Input Current	V _{CC} = Max, V _I = 2.7V			20	μA
I _{IL}	Low Level Input Current	V _{CC} = Max, V _I = 0.4V			−0.4	mA
I _{OS}	Short Circuit Output Current	V _{CC} = Max (Note 3)	54LS DM74	−20 −20	−100 −100	mA
I _{CCH}	Supply Current with Outputs High	V _{CC} = Max		8.6	16	mA
I _{CCL}	Supply Current with Outputs Low	V _{CC} = Max		12	21	mA

Note 1: V_{CC} = 5V.
Note 2: All typicals are at V_{CC} = 5V, T_A = 25°C.
Note 3: Not more than one output should be shorted at a time, and the duration should not exceed one second.

Switching Characteristics at $V_{CC} = 5V$ and $T_A = 25^{\circ}C$ (See Section 1 for Test Waveforms and Output Load)

Symbol	Parameter	R _L = 2 kΩ				Units
		C _L = 15 pF		C _L = 50 pF		
		Min	Max	Min	Max	
t _{PLH}	Propagation Delay Time Low to High Level Output	5	22	8	25	ns
t _{PHL}	Propagation Delay Time High to Low Level Output	5	22	10	33	ns



MOTOROLA

Quad Low Power Operational Amplifiers

The LM324 series are low-cost, quad operational amplifiers with true differential inputs. They have several distinct advantages over standard operational amplifier types in single supply applications. The quad amplifier can operate at supply voltages as low as 3.0 V or as high as 32 V with quiescent currents about one-fifth of those associated with the MC1741 (on a per amplifier basis). The common mode input range includes the negative supply, thereby eliminating the necessity for external biasing components in many applications. The output voltage range also includes the negative power supply voltage.

- Short Circuited Protected Outputs
- True Differential Input Stage
- Single Supply Operation: 3.0 V to 32 V
- Low Input Bias Currents: 100 nA Maximum (LM324A)
- Four Amplifiers Per Package
- Internally Compensated
- Common Mode Range Extends to Negative Supply
- Industry Standard Pinouts
- ESD Clamps on the Inputs Increase Ruggedness without Affecting Device Operation

MAXIMUM RATINGS ($T_A = +25^\circ\text{C}$, unless otherwise noted.)

Rating	Symbol	LM224 LM324, LM324A	LM2902, LM2902V	Unit
Power Supply Voltages Single Supply Split Supplies	V_{CC} V_{CC}, V_{EE}	32 ± 16	26 ± 13	Vdc
Input Differential Voltage Range (See Note 1)	V_{IDR}	± 32	± 26	Vdc
Input Common Mode Voltage Range	V_{ICR}	-0.3 to 32	-0.3 to 26	Vdc
Output Short Circuit Duration	t_{SC}	Continuous		
Junction Temperature	T_J	150		$^\circ\text{C}$
Storage Temperature Range	T_{stg}	-65 to +150		$^\circ\text{C}$
Operating Ambient Temperature Range	T_A	-25 to +85 0 to +70	-40 to +105 -40 to +125	$^\circ\text{C}$

NOTE: 1. Split Power Supplies.

Order this document by LM324/D

LM324, LM324A, LM224, LM2902, LM2902V

QUAD DIFFERENTIAL INPUT OPERATIONAL AMPLIFIERS

SEMICONDUCTOR TECHNICAL DATA

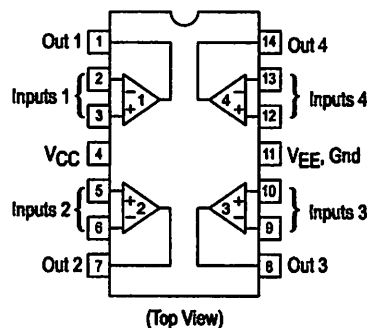


N SUFFIX
PLASTIC PACKAGE
CASE 646
(LM224, LM324,
LM2902 Only)



D SUFFIX
PLASTIC PACKAGE
CASE 751A
(SO-14)

PIN CONNECTIONS



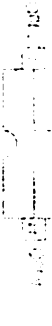
ORDERING INFORMATION

Device	Operating Temperature Range	Package
LM2902D	$T_A = -40^\circ$ to $+105^\circ\text{C}$	SO-14
LM2902N		Plastic DIP
LM2902VD	$T_A = -40^\circ$ to $+125^\circ\text{C}$	SO-14
LM2902VN		Plastic DIP
LM224D	$T_A = -25^\circ$ to $+85^\circ\text{C}$	SO-14
LM224N		Plastic DIP
LM324AD	$T_A = 0^\circ$ to $+70^\circ\text{C}$	SO-14
LM324AN		Plastic DIP
LM324D		SO-14
LM324N		Plastic DIP

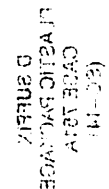
5

[illegible]

401



2142



THOMSON Optical
FIBER OPTICS
CABLES
FIBER OPTIC SYSTEMS
AND
ACCESSORIES

SECRET
REF ID: A670105

OPERATION AMSTELBERG
TUGAN LATER FIELD CAUD

3.68. 2014. 11. 26. 11:55

[illegible]

Order the Journal at £3.75/\$5.40

LM324, LM324A, LM224, LM2902, LM2902V

ELECTRICAL CHARACTERISTICS (V_{CC} = 5.0 V, V_{EE} = Gnd, T_A = 25°C, unless otherwise noted.)

Characteristics	Symbol	LM224			LM324A			LM324			LM2902			LM2902V			Unit
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage V _{CC} = 5.0 V to 30 V (26 V for LM2902, V), V _{ICR} = 0 V to V _{CC} -1.7 V, V _O = 1.4 V, R _S = 0 Ω T _A = 25°C T _A = T _{high} ⁽¹⁾ T _A = T _{low} ⁽¹⁾	V _{IO}	-	2.0	5.0	-	2.0	3.0	-	2.0	7.0	-	2.0	7.0	-	2.0	7.0	mV
Average Temperature Coefficient of Input Offset Voltage T _A = T _{high} to T _{low} ⁽¹⁾	ΔV _{IO} /ΔT	-	7.0	-	-	7.0	30	-	7.0	-	-	7.0	-	-	7.0	-	μV/°C
Input Offset Current T _A = T _{high} to T _{low} ⁽¹⁾	I _{IO}	-	3.0	30	-	5.0	30	-	5.0	50	-	5.0	50	-	5.0	50	nA
Average Temperature Coefficient of Input Offset Current T _A = T _{high} to T _{low} ⁽¹⁾	ΔI _{IO} /ΔT	-	10	-	-	10	300	-	10	-	-	10	-	-	10	-	pA/°C
Input Bias Current T _A = T _{high} to T _{low} ⁽¹⁾	I _{IB}	-	-90	-150	-	-45	-100	-	-80	-250	-	-90	-250	-	-90	-250	nA
Input Common Mode Voltage Range ⁽²⁾ V _{CC} = 30 V (26 V for LM2902, V) V _{CC} = 30 V (26 V for LM2902, V), T _A = T _{high} to T _{low}	V _{ICR}	0	-	28.3	0	-	28.3	0	-	28.3	0	-	24.3	0	-	24.3	V
Differential Input Voltage Range	V _{IDR}	-	-	V _{CC}	-	-	V _{CC}	-	-	V _{CC}	-	-	V _{CC}	-	-	V _{CC}	V
Large Signal Open Loop Voltage Gain R _L = 2.0 kΩ, V _{CC} = 15 V, for Large V _O Swing, T _A = T _{high} to T _{low} ⁽¹⁾	A _{VOL}	50 25	100 -	- -	25 15	100 -	- -	25 15	100 -	- -	25 15	100 -	- -	25 15	100 -	- -	V/mV
Channel Separation 10 kHz ≤ f ≤ 20 kHz, Input Referenced	CS	-	-120	-	-	-120	-	-	-120	-	-	-120	-	-	-120	-	dB
Common Mode Rejection, R _S ≤ 10 kΩ	CMR	70	85	-	65	70	-	65	70	-	50	70	-	50	70	-	dB
Power Supply Rejection	PSR	65	100	-	65	100	-	65	100	-	50	100	-	50	100	-	dB
Output Voltage—High Limit (T _A = T _{high} to T _{low}) ⁽¹⁾ V _{CC} = 5.0 V, R _L = 2.0 kΩ, T _A = 25°C V _{CC} = 30 V (26 V for LM2902, V), R _L = 2.0 kΩ V _{CC} = 30 V (26 V for LM2902, V), R _L = 10 kΩ	V _{OH}	3.3 26 27	3.5 - 28	- - -	3.3 26 27	3.5 - 28	- - -	3.3 26 27	3.5 - 28	- - -	3.3 22 23	3.5 - 24	- - -	3.3 22 23	3.5 - 24	- - -	V

NOTES: 1. T_{low} = -25°C for LM224
= 0°C for LM324, A
= -40°C for LM2902
= -40°C for LM2902V
T_{high} = +85°C for LM224
= +70°C for LM324, A
= +105°C for LM2902
= +125°C for LM2902V
2. The input common mode voltage or either input signal voltage should not be allowed to go negative by more than 0.3 V. The upper end of the common mode voltage range is V_{CC} -1.7 V.

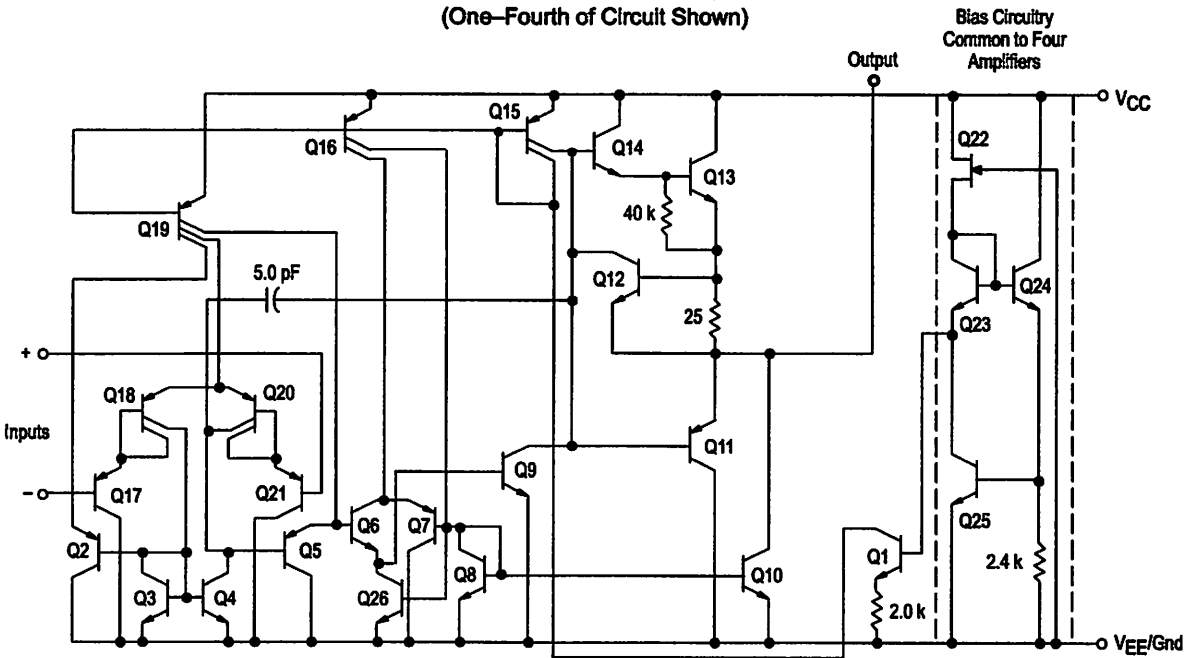
LM324, LM324A, LM224, LM2902, LM2902V

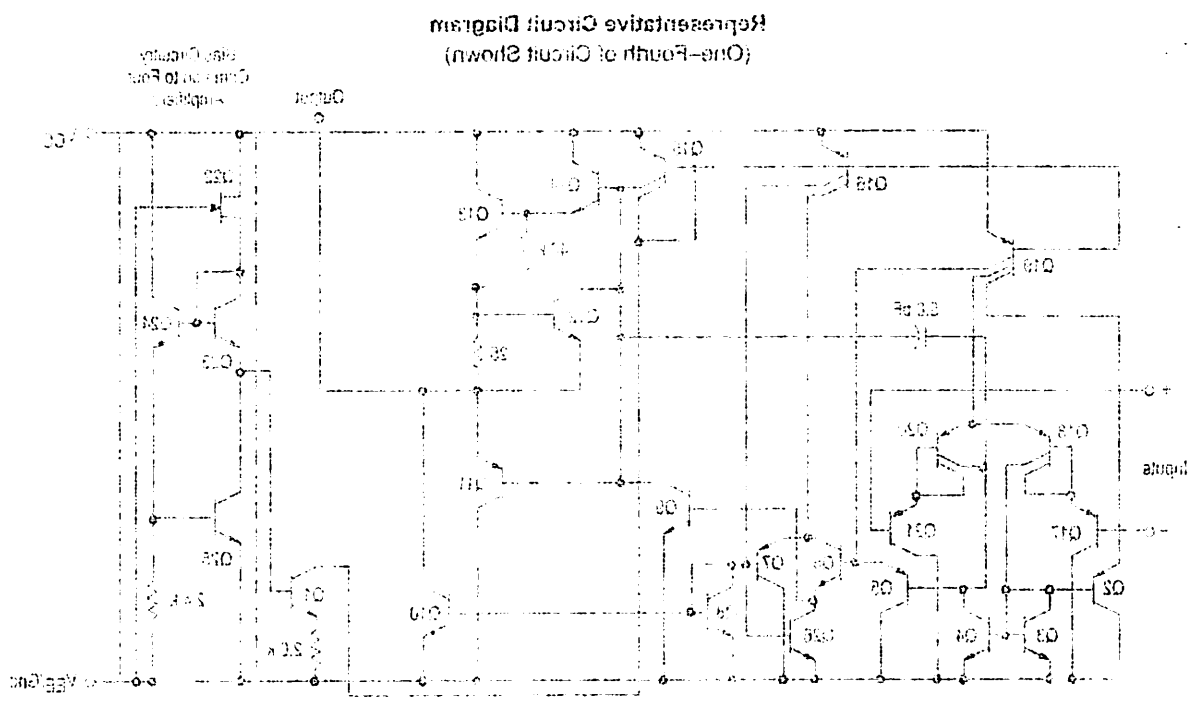
ELECTRICAL CHARACTERISTICS (VCC = 5.0 V, VEE = Gnd, TA = 25°C, unless otherwise noted.)

Characteristics	Symbol	LM224			LM324A			LM324			LM2902			LM2902V			Unit
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Output Voltage – Low Limit, VCC = 5.0 V, RL = 10 kΩ, TA = T _{high} to T _{low} (1)	VOL	–	5.0	20	–	5.0	20	–	5.0	20	–	5.0	100	–	5.0	100	mV
Output Source Current (VID = +1.0 V, VCC = 15 V) TA = 25°C TA = T _{high} to T _{low} (1)	IO +																mA
		20	40	–	20	40	–	20	40	–	20	40	–	20	40	–	
		10	20	–	10	20	–	10	20	–	10	20	–	10	20	–	
Output Sink Current (VID = –1.0 V, VCC = 15 V) TA = 25°C TA = T _{high} to T _{low} (1) (VID = –1.0 V, VO = 200 mV, TA = 25°C)	IO –	10	20	–	10	20	–	10	20	–	10	20	–	10	20	–	mA
		5.0	8.0	–	5.0	8.0	–	5.0	8.0	–	5.0	8.0	–	5.0	8.0	–	μA
		12	50	–	12	50	–	12	50	–	–	–	–	–	–	–	
Output Short Circuit to Ground(3)	ISC	–	40	60	–	40	60	–	40	60	–	40	60	–	40	60	mA
Power Supply Current (TA = T _{high} to T _{low})(1) VCC = 30 V (26 V for LM2902, V), VO = 0 V, RL = ∞ VCC = 5.0 V, VO = 0 V, RL = ∞	ICC																mA
		–	–	3.0	–	1.4	3.0	–	–	3.0	–	–	3.0	–	–	3.0	
		–	–	1.2	–	0.7	1.2	–	–	1.2	–	–	1.2	–	–	1.2	

NOTES: 1. T_{low} = –25°C for LM224
= 0°C for LM324, A
= –40°C for LM2902
= –40°C for LM2902V
T_{high} = +85°C for LM224
= +70°C for LM324, A
= +105°C for LM2902
= +125°C for LM2902V
2. The input common mode voltage or either input signal voltage should not be allowed to go negative by more than 0.3 V. The upper end of the common mode voltage range is VCC – 1.7 V.

Representative Circuit Diagram
(One-Fourth of Circuit Shown)





NOTES: 1. T_{low} = -55°C for LM334, -50°C for LM334A, -40°C for LM334S, -40°C for LM334Z, -40°C for LM334ZV, -40°C for LM334ZV.
2. The input common mode voltage or differential input signal voltage should not be allowed to go negative or more than 0.5 V. The upper end of the common mode voltage range is $V_{CC} - 1.5$ V.

Characteristics	Symbol	LM334				LM334A				LM334Z				LM334ZV				Unit
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	Min	
Output Voltage - Low Limit, $V_{CC} = 5.0$ V, $I_L = 10$ mA, $T_A = \text{High to } T_{low}$ (1)	V_{OL}	-	2.0	2.0	-	2.0	2.0	-	2.0	2.0	-	2.0	2.0	-	2.0	2.0	-	mV
Output Source Current ($V_{in} = +1.0$ V, $V_{CC} = 5.0$ V) $T_A = 25^\circ\text{C}$ $T_A = \text{High to } T_{low}$ (1)	I_O	50	40	10	50	40	10	50	40	10	50	40	10	50	40	10	50	mA
Output Sink Current ($V_{in} = -1.0$ V, $V_{CC} = 5.0$ V) $T_A = 25^\circ\text{C}$ $T_A = \text{High to } T_{low}$ (1)	I_{OS}	10	20	10	10	20	10	10	20	10	10	20	10	10	20	10	10	mA
Input Offset Current ($V_{in} = 0$ V, $V_{CC} = 5.0$ V) $T_A = 25^\circ\text{C}$ $T_A = \text{High to } T_{low}$ (1)	I_{IO}	15	20	15	15	20	15	15	20	15	15	20	15	15	20	15	15	nA
Input Bias Current ($V_{in} = 0$ V, $V_{CC} = 5.0$ V) $T_A = 25^\circ\text{C}$ $T_A = \text{High to } T_{low}$ (1)	I_{BI}	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	nA
Power Supply Current ($T_A = \text{High to } T_{low}$ (1)) $V_{CC} = 5.0$ V, $I_L = 10$ mA LM334ZV $V_{OL} = 0.1$ V, $R_L = 100$ Ω $V_{CC} = 5.0$ V $V_{OL} = 0.1$ V, $R_L = 100$ Ω	I_{CC}	-	-	3.0	-	-	3.0	-	-	3.0	-	-	3.0	-	-	3.0	-	mA

LM334, LM334A, LM334Z, LM334ZV

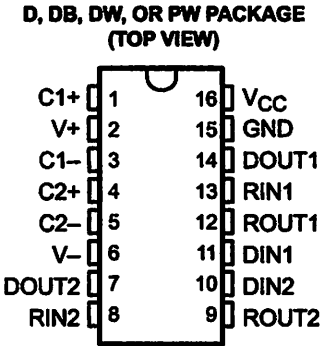
ELECTRICAL CHARACTERISTICS ($V_{CC} = 5.0$ V, $I_L = 10$ mA, $T_A = 25^\circ\text{C}$, unless otherwise noted)

MAX3232

3-V TO 5.5-V MULTICHANNEL RS-232 LINE DRIVER/RECEIVER

SLLS410F – JANUARY 2000 – REVISED AUGUST 2002

- Meets or Exceeds the Requirements of TIA/EIA-232-F and ITU v.28 Standards
- Operates With 3-V to 5.5-V V_{CC} Supply
- Operates up to 250 kbit/s
- Two Drivers and Two Receivers
- Low Supply Current . . . 300 μ A Typical
- External Capacitors . . . $4 \times 0.1 \mu$ F
- Accepts 5-V Logic Input With 3.3-V Supply
- Designed to Be Interchangeable With Maxim MAX3232
- RS-232 Bus-Pin ESD Protection Exceeds ± 15 kV Using Human-Body Model (HBM)
- Applications
 - Battery-Powered Systems, PDAs, Notebooks, Laptops, Palmtop PCs, and Hand-Held Equipment



description/ordering information

The MAX3232 device consists of two line drivers, two line receivers, and a dual charge-pump circuit with ± 15 -kV ESD protection pin to pin (serial-port connection pins, including GND). The device meets the requirements of TIA/EIA-232-F and provides the electrical interface between an asynchronous communication controller and the serial-port connector. The charge pump and four small external capacitors allow operation from a single 3-V to 5.5-V supply. The devices operate at data signaling rates up to 250 kbit/s and a maximum of 30-V/ μ s driver output slew rate.

ORDERING INFORMATION

TA	PACKAGE†		ORDERABLE PART NUMBER	TOP-SIDE MARKING
-0°C to 70°C	SOIC – D	Tube	MAX3232CD	MAX3232C
		Tape and reel	MAX3232CDR	
	SOIC – DW	Tube	MAX3232CDW	MAX3232C
		Tape and reel	MAX3232CDWR	
	SSOP – DB	Tape and reel	MAX3232CDBR	MA3232C
-40°C to 85°C	TSSOP – PW	Tape and reel	MAX3232CPWR	MA3232C
	SOIC – D	Tube	MAX3232ID	MAX3232I
		Tape and reel	MAX3232IDR	
	SOIC – DW	Tube	MAX3232IDW	MAX3232I
		Tape and reel	MAX3232IDWR	
	SSOP – DB	Tape and reel	MAX3232IDBR	MB3232I
	TSSOP – PW	Tape and reel	MAX3232IPWR	MB3232I

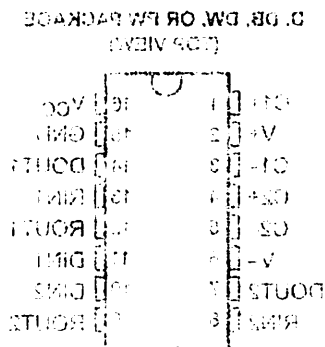
† Package drawings, standard packing quantities, thermal data, symbolization, and PCB design guidelines are available at www.ti.com/sc/package.



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

MAX3332 3-V TO 5.5-V MULTICHANNEL RS-232 LINE DRIVER/RECEIVER

MAX3332



- Meets or Exceeds the Requirements of EIA-232-F and TIA-232-F
- Operates With 3-V to 5.5-V VCC Supply
- Operates up to 250 kbaud
- Two Drivers and Two Receivers
- Low Supply Current . . . 300 nA Typical
- External Capacitors . . . 1 nF
- Accepts 3-V Logic Input With 3.3-V Supply
- Designed to Be Interchangeable With Maxim MAX3332
- RS-232 Bus Pin ESD Protection Exceeds 15 kV Using Human-Body Model (HBM)
- Applications
 - Battery-Powered Systems, PDAs, Notebooks, Laptop, Palmtop PCs, and Hand-Held Equipment

Ordering Information

The MAX3332 device consists of two line drivers, two line receivers, and a dual charge-pump circuit with 15-kV ESD protection pin to pin (serial-port connection pins, including GND). The device meets the requirements of EIA-232-F and provides the electrical interface between an asynchronous communication controller and the serial-port connector. The charge pump and four small external capacitors allow operation from a single 3-V to 5.5-V supply. The devices operate at data signaling rates up to 250 kbaud and a maximum of 30-Vpps driver output slew rate.

ORDERING INFORMATION

TA	PACKAGE	PART NUMBER	TOP-SIDE MARKING
-40°C to 70°C	SOIC - D	MAX3332D	MAX3332D
	SOIC - DW	MAX3332DW	MAX3332D
	SOIC - DB	MAX3332DB	MAX3332D
	SOIC - FW	MAX3332FW	MAX3332D
-40°C to 85°C	SOIC - D	MAX3332D	MAX3332D
	SOIC - DW	MAX3332DW	MAX3332D
	SOIC - DB	MAX3332DB	MAX3332D
	SOIC - FW	MAX3332FW	MAX3332D

1 Package dimensions, pin 1 location, and PCB design features are available at www.maxim-ic.com

Please be aware that an important notice concerning availability, standard warranty, and other information is contained at the end of this data sheet.



Copyright © 2005, Texas Instruments Incorporated



PRODUCTION DATA: This document is production data. Product specifications are subject to change without notice. This document is provided for informational purposes only. It is not intended to be used as a substitute for the actual product data sheet. For more information, please contact your local sales office.

POST OFFICE BOX 655309, DALLAS, TEXAS 75265

X3232

TO 5.5-V MULTICHANNEL RS-232 LINE DRIVER/RECEIVER

410F – JANUARY 2000 – REVISED AUGUST 2002

Function Tables

EACH DRIVER

INPUT DIN	OUTPUT DOUT
L	H
H	L

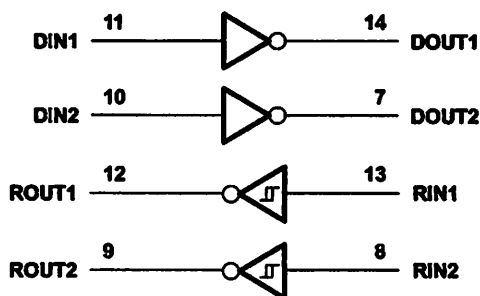
H = high level, L = low level

EACH RECEIVER

INPUT RIN	OUTPUT ROUT
L	H
H	L
Open	H

H = high level, L = low level, Open = input disconnected or connected driver off

ic diagram (positive logic)



**TEXAS
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

TO 5-V MULTICHANNEL RS-232 LINE DRIVER/RECEIVER

X3538

100-10000-0000 - REVISED AUGUST 1973

Function Tables

EACH DRIVER

INPUT DIN	OUTPUT DOU
1	1
0	0

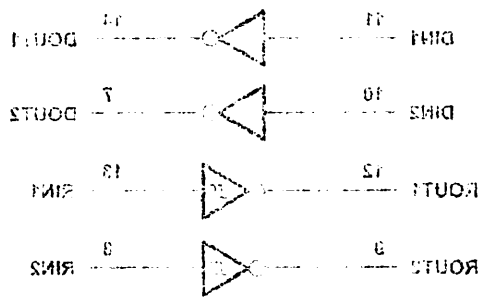
1 = high level, 0 = low level

EACH RECEIVER

INPUT RIN	OUTPUT ROUT
1	1
0	0
Open	0

1 = high level, 0 = low level, Open = input disconnected or connected through pull-down resistor

ic diagram (positive logic)



MAX3232
3-V TO 5.5-V MULTICHANNEL RS-232 LINE DRIVER/RECEIVER

SLLS410F – JANUARY 2000 – REVISED AUGUST 2002

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)†

Supply voltage range, V _{CC} (see Note 1)	–0.3 V to 6 V
Positive output supply voltage range, V ₊ (see Note 1)	–0.3 V to 7 V
Negative output supply voltage range, V _– (see Note 1)	0.3 V to –7 V
Supply voltage difference, V ₊ – V _– (see Note 1)	13 V
Input voltage range, V _I : Drivers	–0.3 V to 6 V
Receivers	–25 V to 25 V
Output voltage range, V _O : Drivers	–13.2 V to 13.2 V
Receivers	–0.3 V to V _{CC} + 0.3 V
Package thermal impedance, θ _{JA} (see Note 2): D package	73°C/W
DB package	82°C/W
DW package	57°C/W
PW package	108°C/W
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds	260°C
Storage temperature range, T _{stg}	–65°C to 150°C

† Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

- NOTES: 1. All voltages are with respect to network GND.
2. The package thermal impedance is calculated in accordance with JESD 51-7.

recommended operating conditions (see Note 3 and Figure 4)

				MIN	NOM	MAX	UNIT
Supply voltage		V _{CC} = 3.3 V	DIN	3	3.3	3.6	V
				4.5	5	5.5	
V _{IH}	Driver high-level input voltage	V _{CC} = 3.3 V	DIN	2			V
		V _{CC} = 5 V		2.4			
V _{IL}	Driver low-level input voltage	DIN				0.8	V
V _I	Driver input voltage	DIN		0		5.5	V
	Receiver input voltage			–25		25	
T _A	Operating free-air temperature	MAX3232C		0		70	°C
		MAX3232I		–40		85	

NOTE 3: Test conditions are C1–C4 = 0.1 μF at V_{CC} = 3.3 V ± 0.3 V; C1 = 0.047 μF, C2–C4 = 0.33 μF at V_{CC} = 5 V ± 0.5 V.

electrical characteristics over recommended ranges of supply voltage and operating free-air temperature (unless otherwise noted) (see Note 3 and Figure 4)

PARAMETER	TEST CONDITIONS	MIN	TYP‡	MAX	UNIT
I _{CC} Supply current	No load, V _{CC} = 3.3 V or 5 V		0.3	1	mA

‡ All typical values are at V_{CC} = 3.3 V or V_{CC} = 5 V, and T_A = 25°C.
NOTE 3: Test conditions are C1–C4 = 0.1 μF at V_{CC} = 3.3 V ± 0.3 V; C1 = 0.047 μF, C2–C4 = 0.33 μF at V_{CC} = 5 V ± 0.5 V.

3-V TO 5-V MULTICHANNEL RS-232 LINE DRIVER/RECEIVER

MAX3232C

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage range, V_{CC} (see Note 1)	-0.5 V to 5 V
Positive output supply voltage range, V_+ (see Note 1)	-0.5 V to 7 V
Negative output supply voltage range, V_- (see Note 1)	-0.5 V to -7 V
Supply voltage difference, $V_+ - V_-$ (see Note 1)	15 V
Input voltage range, V_I (see Note 1)	-0.5 V to 5 V
Output voltage range, V_O (see Note 1)	-0.5 V to 5 V
Package thermal impedance, θ_{JA} (see Note 2)	73°C/W
Lead temperature, 1.6 mm (1/16 inch) from case for 10 seconds	260°C
Storage temperature range, T_{STG}	-65°C to 150°C

NOTES: 1. All voltages are with respect to network GND.
2. The package thermal impedance is calculated in accordance with JEDEC J-15.

recommended operating conditions (see Note 3 and Figure 4)

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
Supply current	Notated, $V_{CC} = 3.3$ V or 5 V	0.3			mA

NOTE 3: Test conditions are $C_1 = 0.1 \mu\text{F}$ at $V_{CC} = 3.3$ V or 5 V, $C_2 = 0.047 \mu\text{F}$ at $V_{CC} = 3.3$ V or 5 V, and $T_A = 25^\circ\text{C}$.
† All typical values are at $V_{CC} = 3.3$ V or 5 V, and $T_A = 25^\circ\text{C}$.

electrical characteristics over recommended ranges of supply voltage and operating free-air temperature (unless otherwise noted) (see Note 3 and Figure 4)

NOTE 3: Test conditions are $C_1 = 0.1 \mu\text{F}$ at $V_{CC} = 3.3$ V or 5 V, $C_2 = 0.047 \mu\text{F}$ at $V_{CC} = 3.3$ V or 5 V, and $T_A = 25^\circ\text{C}$.

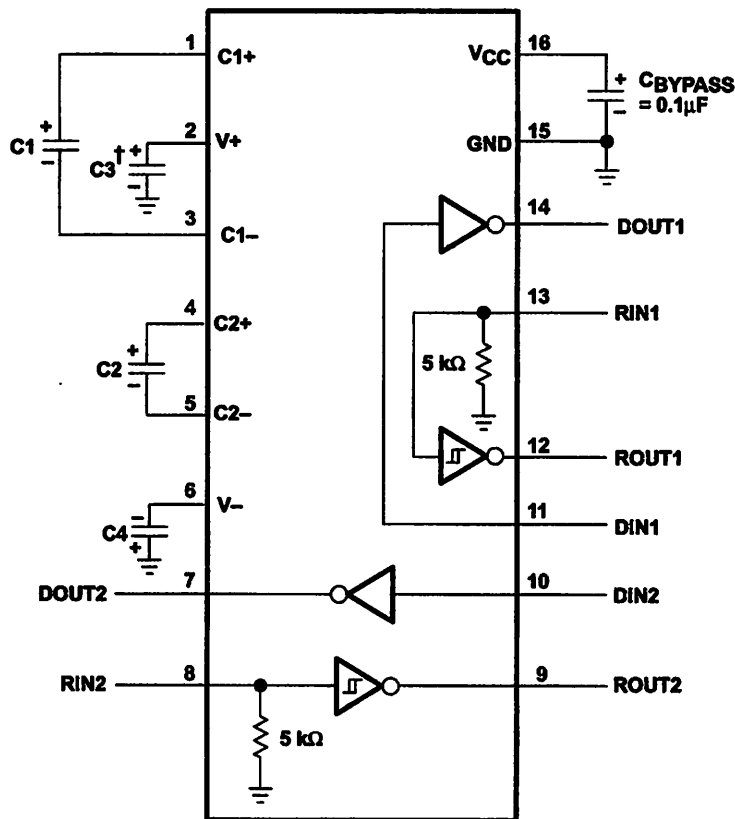
† All typical values are at $V_{CC} = 3.3$ V or 5 V, and $T_A = 25^\circ\text{C}$.

MAX3232

3-V TO 5.5-V MULTICHANNEL RS-232 LINE DRIVER/RECEIVER

SLLS410F – JANUARY 2000 – REVISED AUGUST 2002

APPLICATION INFORMATION



† C3 can be connected to VCC or GND.

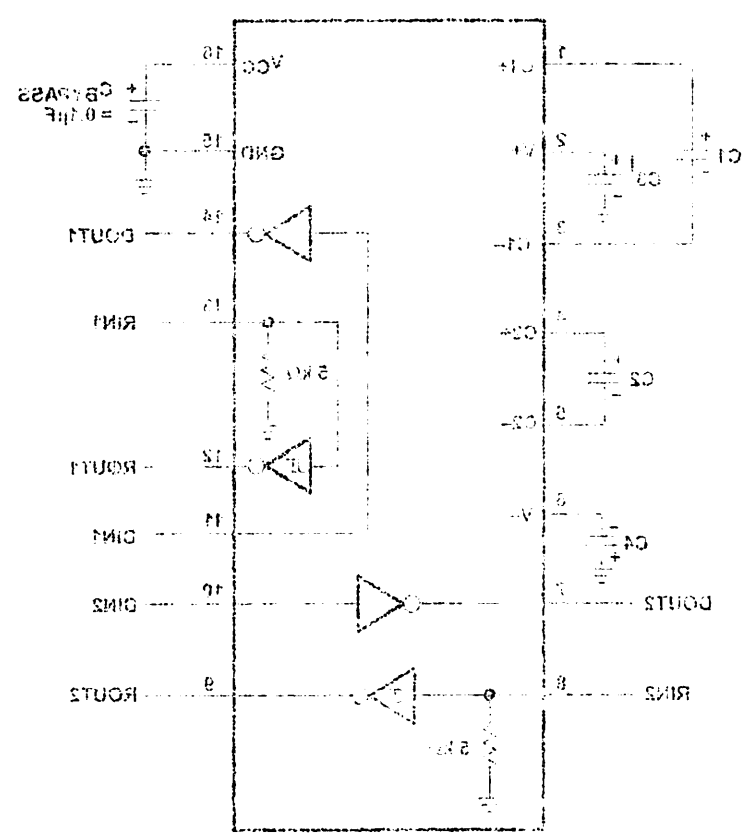
VCC vs CAPACITOR VALUES		
VCC	C1	C2, C3, C4
3.3 V ± 0.3 V	0.1 μF	0.1 μF
5 V ± 0.5 V	0.047 μF	0.33 μF
3 V to 5.5 V	0.1 μF	0.47 μF

Figure 4. Typical Operating Circuit and Capacitor Values

MAX3332 3-V TO 5.5-V MULTICHANNEL RS-232 LINE DRIVER/RECEIVER

20-BIT/8-BIT - MAX3332 RS-232 LINE DRIVER/RECEIVER

APPLICATION INFORMATION



Pin 18 can be connected to VCC or GND.

VCC vs CAPACITOR VALUES

VCC	C1	C2, C3, C4
3.0 V to 3.3 V	0.1 μF	0.1 μF
3.3 V to 3.6 V	0.047 μF	0.22 μF
3.6 V to 5.5 V	0.1 μF	0.1 μF

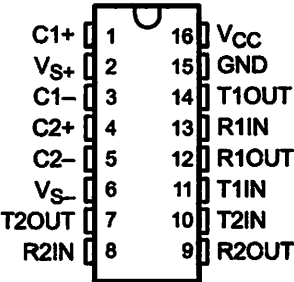
Figure 4. Typical Operating Circuit and Capacitor Values

MAX232, MAX232I
DUAL EIA-232 DRIVERS/RECEIVERS

SLLS0471 – FEBRUARY 1989 – REVISED OCTOBER 2002

- Meet or Exceed TIA/EIA-232-F and ITU Recommendation V.28
- Operate With Single 5-V Power Supply
- Operate Up to 120 kbit/s
- Two Drivers and Two Receivers
- ± 30 -V Input Levels
- Low Supply Current . . . 8 mA Typical
- Designed to be Interchangeable With Maxim MAX232
- ESD Protection Exceeds JESD 22 – 2000-V Human-Body Model (A114-A)
- Applications
 - TIA/EIA-232-F
 - Battery-Powered Systems
 - Terminals
 - Modems
 - Computers

MAX232 . . . D, DW, N, OR NS PACKAGE
MAX232I . . . D, DW, OR N PACKAGE
(TOP VIEW)



description/ordering information

The MAX232 is a dual driver/receiver that includes a capacitive voltage generator to supply EIA-232 voltage levels from a single 5-V supply. Each receiver converts EIA-232 inputs to 5-V TTL/CMOS levels. These receivers have a typical threshold of 1.3 V and a typical hysteresis of 0.5 V, and can accept ± 30 -V inputs. Each driver converts TTL/CMOS input levels into EIA-232 levels. The driver, receiver, and voltage-generator functions are available as cells in the Texas Instruments LinASIC™ library.

ORDERING INFORMATION

TA	PACKAGE†		ORDERABLE PART NUMBER	TOP-SIDE MARKING
0°C to 70°C	PDIP (N)	Tube	MAX232N	MAX232N
	SOIC (D)	Tube	MAX232D	MAX232
		Tape and reel	MAX232DR	
	SOIC (DW)	Tube	MAX232DW	MAX232
		Tape and reel	MAX232DWR	
–40°C to 85°C	SOP (NS)	Tape and reel	MAX232NSR	MAX232
	PDIP (N)	Tube	MAX232IN	MAX232IN
	SOIC (D)	Tube	MAX232ID	MAX232I
		Tape and reel	MAX232IDR	
	SOIC (DW)	Tube	MAX232IDW	MAX232I
		Tape and reel	MAX232IDWR	

† Package drawings, standard packing quantities, thermal data, symbolization, and PCB design guidelines are available at www.ti.com/sc/package.

 Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

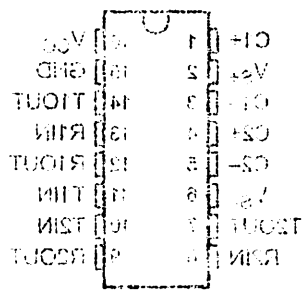
LinASIC is a trademark of Texas Instruments.

PRODUCTION DATA Information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

DUAL EIA-232 DRIVERS/RECEIVERS

MAX332, MAX333

MAX332, MAX333, D, DW, M, OR MS PACKAGE
MAX332, MAX333, D, DW, OR M PACKAGE
(TOP VIEW)



- Applications
- TIA/EIA-232-F
- Battery-Powered Systems
- Terminals
- Modems
- Computers
- ESD Protection Exceeds JEDEC 22 - 2000-V Human-Body Model (A171-A)
- Maxim MAX332
- Designed to be Interchangeable With
- Low Supply Current . . . 8 mA Typical
- -30-V Input Levels
- Two Drivers and Two Receivers
- Operate Up to 150 kbaud
- Operate With Single 5-V Power Supply
- Recommendation V.28
- Meet or Exceed TIA/EIA-232-F and ITU

Ordering Information

The MAX332 is a dual driver/receiver that includes a capacitive voltage generator to supply EIA-232 voltage levels from a single 5-V supply. Each receiver converts EIA-232 inputs to 5-V TTL/CMOS levels. These receivers have a typical threshold of 1.3 V and a typical hysteresis of 0.6 V and can accept -30-V inputs. Each driver converts TTL/CMOS input levels into EIA-232 levels. The driver/receiver and voltage-generator functions are available as cells in the Texas Instruments LINASIC library.

ORDERING INFORMATION

TA	PACKAGE	PART NUMBER	TOP-SIDE MARKING
0°C to 70°C	PDP (16)	MAX332	MAX332
	SOIC (16)	MAX332	MAX332
		MAX332DR	MAX332
	SOIC (DW)	MAX332DW	MAX332
	SOIC (MS)	MAX332MS	MAX332
	PDP (16)	MAX333	MAX333
-40°C to 85°C	SOIC (16)	MAX333	MAX333
	SOIC (DW)	MAX333DR	MAX333
		MAX333DW	MAX333
	SOIC (16)	MAX333	MAX333

† Package drawings standard including pinout, terminal data, symbolization, and PCB design guidelines are available at www.ti.com/packages

Please be aware that an important notice concerning availability, standards, and use in critical applications of Texas Instruments semiconductor products and associated risks is located at www.ti.com/quality



X232, MAX232I
AL EIA-232 DRIVERS/RECEIVERS

0471 – FEBRUARY 1989 – REVISED OCTOBER 2002

Function Tables

EACH DRIVER

INPUT TIN	OUTPUT TOUT
L	H
H	L

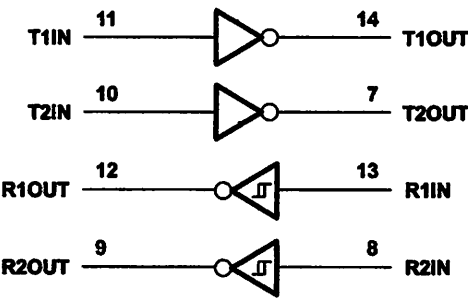
H = high level, L = low level

EACH RECEIVER

INPUT RIN	OUTPUT ROUT
L	H
H	L

H = high level, L = low level

ic diagram (positive logic)



**TEXAS
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

Function Tables

EACH DRIVER

INPUT TIN	OUTPUT TOUT
L	H
H	L

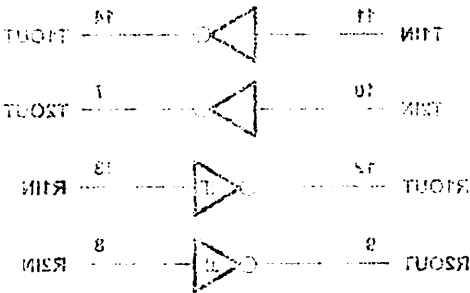
H = high level, L = low level

EACH RECEIVER

INPUT RIN	OUTPUT ROUT
L	L
H	H

H = high level, L = low level

ic diagram (positive logic)



MAX232, MAX232I
DUAL EIA-232 DRIVERS/RECEIVERS

SLLS0471 – FEBRUARY 1989 – REVISED OCTOBER 2002

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)†

Input supply voltage range, V_{CC} (see Note 1)	–0.3 V to 6 V
Positive output supply voltage range, V_{S+}	$V_{CC} - 0.3$ V to 15 V
Negative output supply voltage range, V_{S-}	–0.3 V to –15 V
Input voltage range, V_I : Driver	–0.3 V to $V_{CC} + 0.3$ V
Receiver	±30 V
Output voltage range, V_O : T1OUT, T2OUT	$V_{S-} - 0.3$ V to $V_{S+} + 0.3$ V
R1OUT, R2OUT	–0.3 V to $V_{CC} + 0.3$ V
Short-circuit duration: T1OUT, T2OUT	Unlimited
Package thermal impedance, θ_{JA} (see Note 2): D package	73°C/W
DW package	57°C/W
N package	67°C/W
NS package	64°C/W
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds	260°C
Storage temperature range, T_{stg}	–65°C to 150°C

† Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

NOTE 1: All voltage values are with respect to network ground terminal.

2. The package thermal impedance is calculated in accordance with JESD 51-7.

recommended operating conditions

		MIN	NOM	MAX	UNIT
V_{CC}	Supply voltage	4.5	5	5.5	V
V_{IH}	High-level input voltage (T1IN, T2IN)	2			V
V_{IL}	Low-level input voltage (T1IN, T2IN)			0.8	V
R1IN, R2IN	Receiver input voltage			±30	V
T_A	Operating free-air temperature	MAX232	0	70	°C
		MAX232I	–40	85	

electrical characteristics over recommended ranges of supply voltage and operating free-air temperature (unless otherwise noted) (see Note 3 and Figure 4)

PARAMETER	TEST CONDITIONS	MIN	TYP‡	MAX	UNIT
I_{CC} Supply current	$V_{CC} = 5.5$ V, All outputs open, $T_A = 25^\circ\text{C}$		8	10	mA

‡ All typical values are at $V_{CC} = 5$ V and $T_A = 25^\circ\text{C}$.

NOTE 3: Test conditions are C1–C4 = 1 μF at $V_{CC} = 5$ V $\pm$ 0.5 V.

DUAL EIA-232 DRIVER/RECEIVERS

MAX332, MAX333

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Input supply voltage range, V_{CC} (see Note 1)	-0.3 V to 8 V
Positive output supply voltage range, V_{G+}	$V_{CC} - 0.3$ V to 15 V
Negative output supply voltage range, V_{G-}	-0.3 V to -15 V
Input voltage range, V_I , Driver	-0.3 V to $V_{CC} + 0.3$ V
Receiver	-130 V
Output voltage range, V_O , T1OUT, T2OUT	$V_{G+} - 0.3$ V to $V_{G-} + 0.3$ V
R1OUT, R2OUT	-0.3 V to $V_{CC} + 0.3$ V
Short-circuit duration: T1OUT, T2OUT	Unlimited
Package thermal impedance, θ_{JA} (see Note 2), D package	73°C/W
DW package	87°C/W
N package	84°C/W
Lead temperature 1.8 mm (1/16 inch) from case for 10 seconds	260°C
Storage temperature range, T_{stg}	-65°C to 180°C

Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

NOTE 1: All voltage values are with respect to network ground terminal.

2: The package thermal impedance is calculated in accordance with JEDEC 51-7.

recommended operating conditions

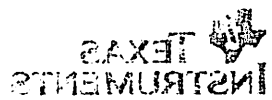
PARAMETER	MIN	NOM	MAX	UNIT
V_{CC} Supply voltage	4.5	5	5.5	V
V_{IH} High-level input voltage (T1IN, T2IN)	3			V
V_{IL} Low-level input voltage (T1IN, T2IN)	0.8			V
R1IN, R2IN Receiver input voltage	130			V
T_A Operating free-air temperature	MAX332	0	70	°C
	MAX333	-10	85	

electrical characteristics over recommended ranges of supply voltage and operating free-air temperature (unless otherwise noted) (see Note 3 and Figure 4)

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
I_{CC} Supply current	$V_{CC} = 5.5$ V $T_A = 25^\circ\text{C}$ All outputs open		0	10	mA

Typical values are at $V_{CC} = 5$ V and $T_A = 25^\circ\text{C}$.

NOTE 3: Test conditions are $C_L = 1$ pF at $V_{CC} = 5$ V ± 0.3 V.



POST OFFICE BOX 6555, DALLAS, TEXAS 75265

X232, MAX232I
AL EIA-232 DRIVERS/RECEIVERS

0471 – FEBRUARY 1989 – REVISED OCTOBER 2002

DRIVER SECTION

Electrical characteristics over recommended ranges of supply voltage and operating free-air temperature range (see Note 3)

PARAMETER		TEST CONDITIONS	MIN	TYP†	MAX	UNIT
H	High-level output voltage	T1OUT, T2OUT $R_L = 3\text{ k}\Omega$ to GND	5	7		V
L	Low-level output voltage‡	T1OUT, T2OUT $R_L = 3\text{ k}\Omega$ to GND		-7	-5	V
	Output resistance	T1OUT, T2OUT $V_{S+} = V_{S-} = 0$, $V_O = \pm 2\text{ V}$	300			Ω
S	Short-circuit output current	T1OUT, T2OUT $V_{CC} = 5.5\text{ V}$, $V_O = 0$		± 10		mA
	Short-circuit input current	T1IN, T2IN $V_I = 0$			200	μA

† Typical values are at $V_{CC} = 5\text{ V}$, $T_A = 25^\circ\text{C}$.

‡ Algebraic convention, in which the least positive (most negative) value is designated minimum, is used in this data sheet for logic voltage levels only.

† More than one output should be shorted at a time.

E 3: Test conditions are C1–C4 = $1\text{ }\mu\text{F}$ at $V_{CC} = 5\text{ V} \pm 0.5\text{ V}$.

Switching characteristics, $V_{CC} = 5\text{ V}$, $T_A = 25^\circ\text{C}$ (see Note 3)

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
	Driver slew rate	$R_L = 3\text{ k}\Omega$ to $7\text{ k}\Omega$, See Figure 2			30	V/ μs
t)	Driver transition region slew rate	See Figure 3		3		V/ μs
	Data rate	One TOUT switching		120		kbit/s

E 3: Test conditions are C1–C4 = $1\text{ }\mu\text{F}$ at $V_{CC} = 5\text{ V} \pm 0.5\text{ V}$.

RECEIVER SECTION

Electrical characteristics over recommended ranges of supply voltage and operating free-air temperature range (see Note 3)

PARAMETER		TEST CONDITIONS	MIN	TYP†	MAX	UNIT
H	High-level output voltage	R1OUT, R2OUT $I_{OH} = -1\text{ mA}$	3.5			V
L	Low-level output voltage‡	R1OUT, R2OUT $I_{OL} = 3.2\text{ mA}$			0.4	V
+	Receiver positive-going input threshold voltage	R1IN, R2IN $V_{CC} = 5\text{ V}$, $T_A = 25^\circ\text{C}$		1.7	2.4	V
-	Receiver negative-going input threshold voltage	R1IN, R2IN $V_{CC} = 5\text{ V}$, $T_A = 25^\circ\text{C}$	0.8	1.2		V
S	Input hysteresis voltage	R1IN, R2IN $V_{CC} = 5\text{ V}$	0.2	0.5	1	V
	Receiver input resistance	R1IN, R2IN $V_{CC} = 5$, $T_A = 25^\circ\text{C}$	3	5	7	$\text{k}\Omega$

† Typical values are at $V_{CC} = 5\text{ V}$, $T_A = 25^\circ\text{C}$.

‡ Algebraic convention, in which the least positive (most negative) value is designated minimum, is used in this data sheet for logic voltage levels only.

E 3: Test conditions are C1–C4 = $1\text{ }\mu\text{F}$ at $V_{CC} = 5\text{ V} \pm 0.5\text{ V}$.

Switching characteristics, $V_{CC} = 5\text{ V}$, $T_A = 25^\circ\text{C}$ (see Note 3 and Figure 1)

PARAMETER		TYP	UNIT
H(R)	Receiver propagation delay time, low- to high-level output	500	ns
L(R)	Receiver propagation delay time, high- to low-level output	500	ns

E 3: Test conditions are C1–C4 = $1\text{ }\mu\text{F}$ at $V_{CC} = 5\text{ V} \pm 0.5\text{ V}$.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

DRIVER SECTION

typical characteristics over recommended ranges of supply voltage and operating free-air temperature range (see Note 3)

PARAMETER		TEST CONDITIONS		MIN	TYP	MAX	UNIT
High-level output voltage	T _{OUT} (H) = 1	R _L = 3 kΩ to GND	V _{CC} = 5 V, T _A = 25°C	2	3	4	V
Low-level output voltage	T _{OUT} (L) = 1	R _L = 3 kΩ to GND	V _{CC} = 5 V, T _A = 25°C	-2	-3	-4	V
Output resistance	T _{OUT} (H) = 1	V _{CC} = 5 V, T _A = 25°C	V _{OUT} = 0	300			Ω
Short-circuit output current	T _{OUT} (H) = 1	V _{CC} = 5 V, T _A = 25°C	V _{OUT} = 0	-10			mA
Short-circuit input current	T _{IN} (H) = 1	V _{CC} = 5 V, T _A = 25°C	V _{IN} = 0	200			μA

Typical values are at V_{CC} = 5 V, T_A = 25°C.
A negative convention, in which the least positive (most negative) value is designated minimum, is used in this data sheet for logic voltage levels only.
More than one output should be shorted at a time.
E-3: Test conditions are 0.1-μA = 1 pF at V_{CC} = 5 V, 0.5 V.

Typical characteristics, V_{CC} = 5 V, T_A = 25°C (see Note 3)

PARAMETER		TEST CONDITIONS		MIN	TYP	MAX	UNIT
Driver rise time		R _L = 3 kΩ to V _{CC} See figure 1	V _{CC} = 5 V, T _A = 25°C			10	ns
Driver transition region slew rate		See figure 2	V _{CC} = 5 V, T _A = 25°C		1		V/μs
Driver delay		See figure 3	V _{CC} = 5 V, T _A = 25°C		100		ns

E-3: Test conditions are 0.1-μA = 1 pF at V_{CC} = 5 V, 0.5 V.

RECEIVER SECTION

typical characteristics over recommended ranges of supply voltage and operating free-air temperature range (see Note 3)

PARAMETER		TEST CONDITIONS		MIN	TYP	MAX	UNIT
High-level output voltage	R _{OUT} (H) = 1	V _{CC} = 5 V, T _A = 25°C	V _{IN} = 1 mA	2.4			V
Low-level output voltage	R _{OUT} (L) = 1	V _{CC} = 5 V, T _A = 25°C	V _{IN} = 0.5 mA	-2.4			V
Receiver positive-going input threshold voltage	R _{IN} (H) = 1	V _{CC} = 5 V, T _A = 25°C	V _{IN} = 0.5 V	1.7	2.4		V
Receiver negative-going input threshold voltage	R _{IN} (L) = 1	V _{CC} = 5 V, T _A = 25°C	V _{IN} = 0.5 V	-0.9	-1.5		V
Input threshold voltage	R _{IN} (H) = 1	V _{CC} = 5 V, T _A = 25°C	V _{IN} = 0.5 V	0.5	0.9		V
Receiver input resistance	R _{IN} (H) = 1	V _{CC} = 5 V, T _A = 25°C	V _{IN} = 0.5 V	3	5	7	kΩ

Typical values are at V_{CC} = 5 V, T_A = 25°C.
A negative convention, in which the least positive (most negative) value is designated minimum, is used in this data sheet for logic voltage levels only.
E-3: Test conditions are 0.1-μA = 1 pF at V_{CC} = 5 V, 0.5 V.

Typical characteristics, V_{CC} = 5 V, T_A = 25°C (see Note 3 and Figure 1)

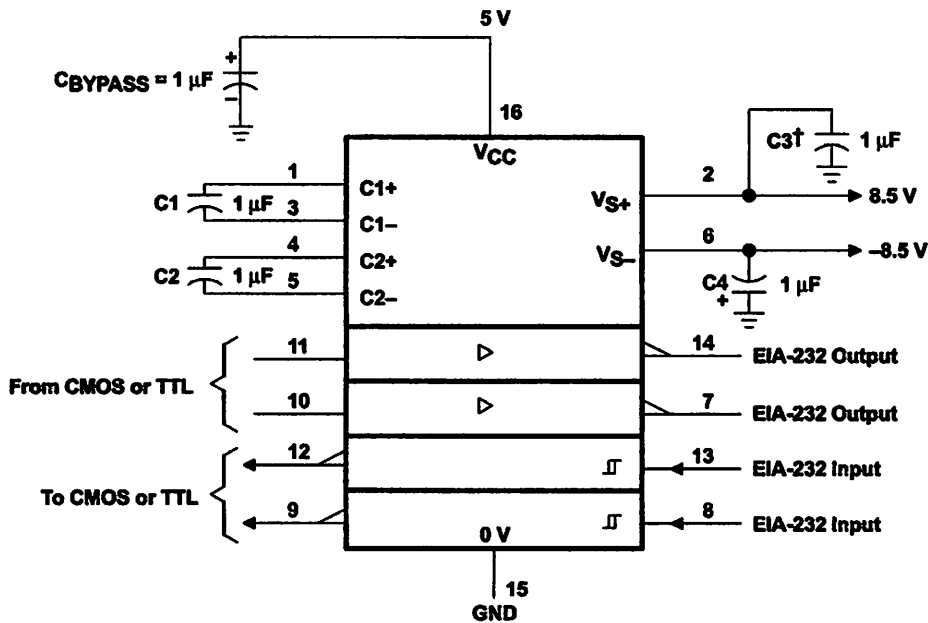
PARAMETER		TYP	UNIT
Receiver propagation delay time, low-to-high-level output	t _{PLH}	300	ns
Receiver propagation delay time, high-to-low-level output	t _{PLH}	300	ns

E-3: Test conditions are 0.1-μA = 1 pF at V_{CC} = 5 V, 0.5 V.

MAX232, MAX232I
DUAL EIA-232 DRIVERS/RECEIVERS

SLLS0471 – FEBRUARY 1989 – REVISED OCTOBER 2002

APPLICATION INFORMATION

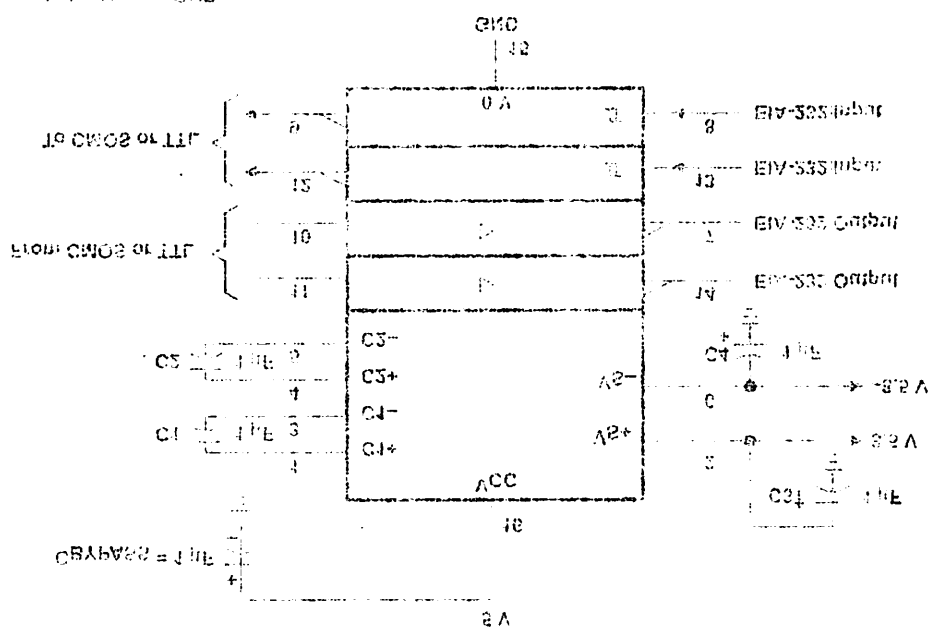


† C3 can be connected to V_{CC} or GND.

Figure 4. Typical Operating Circuit

INDEPENDENT
TEXAS

103 94 84 66 47 29 10 ACS of EMD



APPLICATION INFORMATION

201-234-1560 FAX 201-234-1563 HEARTED COMPANY 3013

DATA FILE-335 DRIVE/RECEIVER
MAX335 MAX335

Technical Data Sheet

5mm Infrared LED , T-1 3/4

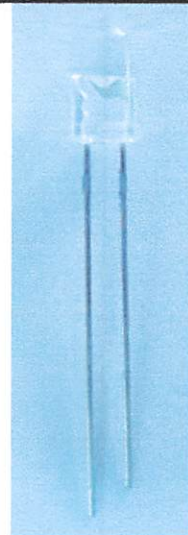
IR333C/H0/L10

Features

- High reliability
- High radiant intensity
- Peak wavelength $\lambda_p=940\text{nm}$
- 2.54mm Lead spacing
- Low forward voltage
- Pb free
- The product itself will remain within RoHS compliant version.

Descriptions

- EVERLIGHT'S Infrared Emitting Diode(IR333C/H0/L10) is a high intensity diode , molded in a water clear plastic package.
- The device is spectrally matched with phototransistor , photodiode and infrared receiver module.



Applications

- Free air transmission system
- Infrared remote control units with high power requirement
- Smoke detector
- Infrared applied system

Device Selection Guide

LED Part No.	Chip	Lens Color
	Material	
IR	GaAlAs	Water clear

IR	OS/VIA	Material
FED Part No.	Material	Long Color
	Chip	

Device Selection Guide

- Infrared applied system
- Smoke detector
- Infrared remote control units with high power requirement
- Free air transmission system

Applications

- and infrared receiver module
- The device is specially matched with photomultiplier, photodiode, high intensity diode, molded in a water clear plastic package
- EFFICIENT 2 infrared emitting diode (IR3333CAH0110) in a

Descriptions

- The product itself will contain within 100Hz continuous vibration
- IR free
- Low forward voltage
- 2.24mm lead spacing
- Lead length 1.27mm
- High output intensity
- High reliability

Features

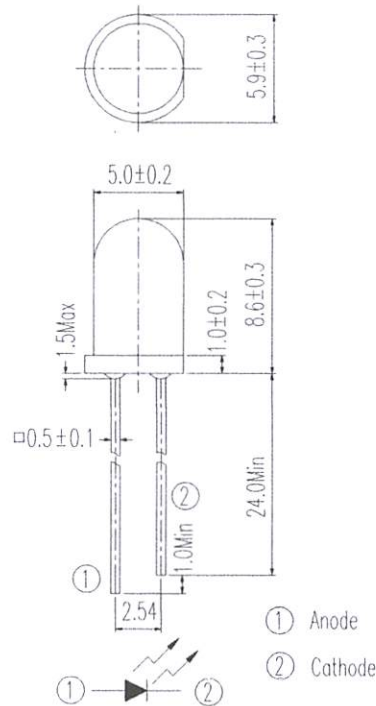
IR3333CAH0110

2mm Infrared FED, T-1 3M

Technical Data Sheet



Package Dimensions



- Notes:** 1.All dimensions are in millimeters
2.Tolerances unless dimensions $\pm 0.25\text{mm}$

Absolute Maximum Ratings ($T_a=25^\circ\text{C}$)

Parameter	Symbol	Rating	Units
Continuous Forward Current	I_F	100	mA
Peak Forward Current	I_{FP}	1.0	A
Reverse Voltage	V_R	5	V
Operating Temperature	T_{opr}	$-40 \sim +85$	$^\circ\text{C}$
Storage Temperature	T_{stg}	$-40 \sim +85$	$^\circ\text{C}$
Soldering Temperature	T_{sol}	260	$^\circ\text{C}$
Power Dissipation at(or below) 25 $^\circ\text{C}$ Free Air Temperature	P_d	150	mW

Notes: *1: I_{FP} Conditions--Pulse Width $\leq 100 \mu\text{s}$ and Duty $\leq 1\%$.

*2:Soldering time ≤ 5 seconds.

Electro-Optical Characteristics (Ta=25°C)

Parameter	Symbol	Condition	Min.	Typ.	Max.	Units
Radiant Intensity	Ee	I _F =20mA	7.8	10	--	mW/sr
		I _F =100mA Pulse Width ≤ 100 μs ,Duty ≤ 1%	--	45	--	
		I _F =1A Pulse Width ≤ 100 μs ,Duty ≤ 1%.	--	450	--	
Peak Wavelength	λ _p	I _F =20mA	--	940	--	nm
Spectral Bandwidth	Δλ	I _F =20mA	--	45	--	nm
Forward Voltage	V _F	I _F =20mA		1.2	1.5	V
		I _F =100mA Pulse Width ≤ 100 μs ,Duty ≤ 1%	--	1.4	1.8	
		I _F =1A Pulse Width ≤ 100 μs ,Duty ≤ 1%.	--	2.6	4.0	
Reverse Current	I _R	V _R =5V	--	--	10	μA
View Angle	2θ 1/2	I _F =20mA	--	40	--	deg

Rank

 Condition : I_F=20mA

Unit : mW/sr

Bin Number	M	N
Min	7.80	11.0
Max	12.5	17.6

Device No : DHB-032-083
Electro-Optics Co., Ltd

Reference price : 03-30-3002
http://www.electro-optics.com

Reference pz : Japan, USA
K91 3 10561 3 013

Max	15.2	13.0
Min	3.80	11.0
Bin Number	M	N

Unit : mW/cm²

Condition : 1m30mV

Rank

View Angle	50°±5	I _p =50mV	--	40	--	deg
Reverse Current	I _R	V _R =2V	--	--	10	μA
Forward Voltage	V _F	Pulse Width ≤ 100 μs, Duty ≤ 1%	--	0.5	0.0	V
		I _F =1A	--	--	--	
		Pulse Width ≤ 100 μs, Duty ≤ 1%	--	1.4	1.1	
		A _{nom} 01=1A	--	--	--	
		A _{nom} 5=1A		1.3	1.2	
Bandwidth	7.5	I _p =50mV	--	42	--	nm
Wavelength	9.0	I _p =50mV	--	0.0	--	nm
Irradiance Intensity	E _e	Pulse Width ≤ 100 μs, Duty ≤ 1%	--	0.20	--	mW/cm ²
		I _F =1A	--	--	--	
		Pulse Width ≤ 100 μs, Duty ≤ 1%	--	42	--	
		A _{nom} 01=1A	--	--	--	
		I _p =50mV	2.5	0.1	--	
Parameter	Symbol	Condition	Unit	Min	Max	Unit

Electro-Optics Characteristics (T_a=25°C)

IK333C/H0710

Reliability Test Item And Condition

The reliability of products shall be satisfied with items listed below.

Confidence level : 90%

LTPD : 10%

NO.	Item	Test Conditions	Test Hours/ Cycles	Sample Sizes	Failure Judgement Criteria	Ac/Re
1	Solder Heat	TEMP. : $260^{\circ}\text{C} \pm 5^{\circ}\text{C}$	10secs	22pcs	$I_R \geq U \times 2$ $E_e \leq L \times 0.8$ $V_F \geq U \times 1.2$ U : Upper Specification Limit L : Lower Specification Limit	0/1
2	Temperature Cycle	H : $+100^{\circ}\text{C}$ 15mins $\updownarrow$ 5mins L : -40°C 15mins	300Cycles	22pcs		0/1
3	Thermal Shock	H : $+100^{\circ}\text{C}$ 5mins $\updownarrow$ 10secs L : -10°C 5mins	300Cycles	22pcs		0/1
4	High Temperature Storage	TEMP. : $+100^{\circ}\text{C}$	1000hrs	22pcs		0/1
5	Low Temperature Storage	TEMP. : -40°C	1000hrs	22pcs		0/1
6	DC Operating Life	$I_F = 20\text{mA}$	1000hrs	22pcs		0/1
7	High Temperature/ High Humidity	85°C / 85% R.H	1000hrs	22pcs		0/1

1	High Humidity	82°C \ 82% R.H	1000hrs	55hrs		0V
2	DC Operating Life	I _F =50mA	1000hrs	55hrs		0V
3	Low Temperature	TEMP : -40°C	1000hrs	55hrs	Limit Specification	0V
4	High Temperature	TEMP : +100°C	1000hrs	55hrs	Limit Specification	0V
5	Thermal Shock	L : -10°C ↓ 10secs ↑ H : +100°C ↓ 2mins	300Cycles	55hrs	Limit Specification	0V
6	Temperature Cycle	L : -40°C ↓ 12mins ↑ H : +100°C ↓ 12mins	300Cycles	55hrs	A ₁ ≤ 0.1 E ₆ ≤ 0.8 R ₆ ≤ 0.5	0V
7	Solder Heat	TEMP : 360°C±2°C	10secs	55hrs		0V
NO.	Item	Test Conditions	Cycles	Times	Criteria Judgement	Value

FLPD : 10%

Confidence level : 90%

The reliability of products shall be satisfied with items listed below.

Reliability Test Item And Condition

HB333C\H0VLT0



Technical Data Sheet

5mm Silicon PIN Photodiode , T-1 3/4

PD333-3C/H0/L2

Features

- Fast response time
- High photo sensitivity
- Small junction capacitance
- Pb free
- The product itself will remain within RoHS compliant version.

Descriptions

PD333-3C/H0/L2 is a high speed and high sensitive PIN photodiode in a standard 5 ϕ plastic package. Due to its water clear epoxy the device is sensitive to visible and infrared radiation.



Applications

- High speed photo detector
- Security system
- Camera

Device Selection Guide

LED Part No.	Chip	Lens Color
	Material	
PD	Silicon	Water clear

PD	Silicon	Wavelength
LED Part No.	Material	Lens Color
	Chip	

Device Selection Guide

- Camera
- Security system
- High speed photo detector

Applications

The device is sensitive to visible and infrared radiation in a standard 2-φ plastic package. Due to its water clear epoxy

BD333-3C\H0\G3 is a high speed and high sensitive PIN photodiode

Description

- The product itself will remain within RoHS compliant version
- 1P dice
- Small junction capacitance
- High photo sensitivity
- Fast response time

Features

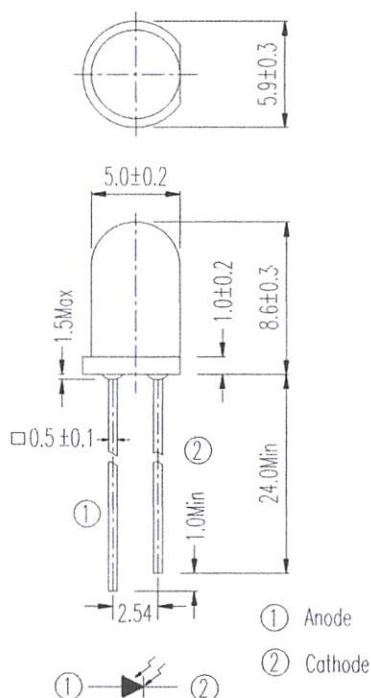
BD333-3C\H0\G3

3mm Silicon PIN Photodiode , T-1 3/4

Technical Data Sheet



Package Dimensions



- Notes:** 1.All dimensions are in millimeters
2.Tolerances unless dimensions $\pm 0.25\text{mm}$

Absolute Maximum Ratings ($T_a=25^\circ\text{C}$)

Parameter	Symbol	Rating	Units
Reverse Voltage	V_R	32	V
Power Dissipation	P_d	150	mW
Lead Soldering Temperature	T_{sol}	260	$^\circ\text{C}$
Operating Temperature	T_{opr}	-25 ~ +85	$^\circ\text{C}$
Storage Temperature	T_{stg}	-40 ~ +85	$^\circ\text{C}$

Notes: *1:Soldering time ≤ 5 seconds.

PD333-3011015

Package Dimensions

2. Tolerances unless otherwise specified are in millimeters.

Absolute Maximum Ratings (T_a=25°C)

Parameter	Symbol	Rating	Units
Storage Temperature	T _{stg}	-40 ~ +25	°C
Operating Temperature	T _{opr}	-55 ~ +85	°C
Lead Soldering Temperature	T _{sol}	260	°C
Power Dissipation	P _d	150	mW
Reverse Voltage	V _r	35	V

Notes: * 1: Solving time ≥ 2 seconds.

Electro-Optical Characteristics (Ta=25°C)

Parameter	Symbol	Condition	Min.	Typ.	Max.	Units
Rang of Spectral Bandwidth	$\lambda_{0.5}$	-----	400	---	1100	nm
Wavelength of Peak Sensitivity	λ_p	-----	---	940	---	nm
Open-Circuit Voltage	V_{oc}	Ee=5m W/cm ² $\lambda_p=940nm$	---	0.39	---	V
Short- Circuit Current	I_{sc}	Ee=1m W/cm ² $\lambda_p=940nm$	---	40	---	μA
Reverse Light Current	I_L	Ee=1m W/cm ² $\lambda_p=940nm$ $V_R=5V$	36	40	---	
Dark Current	I_d	Ee=0m W/cm ² $V_R=10V$	---	5	30	nA
Reverse Breakdown	BV_R	Ee=0m W/cm ² $I_R=100 \mu A$	32	170	---	V
Total Capacitance	C_t	Ee=0m W/cm ² $V_R=5V$ $f=1MHZ$	---	18	---	pF
Rise/Fall Time	t_r/t_f	$V_R=10V$ $R_L=1K\Omega$	---	45/45	---	nS
View Angle	$2\theta_{1/2}$	$I_F=20mA$	--	80	--	deg

Electro-Optical Characteristics (T=25℃)

Parameter	Symbol	Condition	Min.	Typ.	Max.	Units
View Angle	2θ1/2	Ir=20mA	--	80	--	deg
Rise/Fall Time	tR/tF	RL=1KΩ VR=10V	---	42ns	---	ns
Total Capacitance	Ct	f=1MHz VR=2V IR=0mA	---	18	---	pf
Reverse Breakdown	BVR	IR=100μA IR=0mA	25	170	---	V
Dark Current	Id	VR=10V IR=0mA	---	2	30	nA
Reverse Light Current	Ir	VR=0V IR=0mA	30	40	---	μA
Short-Circuit Current	Isc	VR=0V IR=0mA	---	40	---	μA
Open-Circuit Voltage	Voc	IR=0mA λp=40nm	---	0.72	---	V
Sensitivity	λp	---	---	400	---	nm
Wavelength of Peak	λp	---	---	400	---	nm
Bandwidth	λm	---	400	---	1100	nm

Reliability Test Item And Condition

The reliability of products shall be satisfied with items listed below.

Confidence level : 90%

LTPD : 10%

NO.	Item	Test Conditions	Test Hours/ Cycles	Sample Sizes	Failure Judgement Criteria	Ac/R e
1	Solder heat	TEMP. : $260^{\circ}\text{C} \pm 5^{\circ}\text{C}$	10secs	22pcs	$I_L \leq L \times 0.8$ L : Lower Specification Limit	0/1
2	Temperature Cycle	H : $+100^{\circ}\text{C}$ 15mins ↓ 5mins L : -40°C 15mins	300Cycles	22pcs		0/1
3	Thermal Shock	H : $+100^{\circ}\text{C}$ 5mins ↓ 10secs L : -10°C 5mins	300Cycles	22pcs		0/1
4	High Temperature Storage	TEMP. : $+100^{\circ}\text{C}$	1000hrs	22pcs		0/1
5	Low Temperature Storage	TEMP. : -40°C	1000hrs	22pcs		0/1
6	DC Operating Life	$V_R = 5\text{V}$	1000hrs	22pcs		0/1
7	High Temperature/ High Humidity	85°C / 85% R.H	1000hrs	22pcs		0/1

Device No : B033-033-021
 Everpin Electronics Co., Ltd

Prepared date : 01-30-2002
 pinpin@everpin.com

Prepared by : Jinhua Tang
 Rev: 3 Page: 0 of 3

1	High Humidity					
1	High Temperature	82°C / 8200 K/H	1000hrs	55hrs		OK
2	DC Operating Life	V ^B =2V	1000hrs	55hrs		OK
2	Storage					
2	Low Temperature	TEMP : -40 C	1000hrs	55hrs		OK
4	Storage					
4	High Temperature	TEMP : +100 C	1000hrs	55hrs		OK
3	Thermal Shock	L : -10 C 2mins ↑ 10secs ↓ 2mins H : +100 C	300Cycles	55hrs	High Specification	OK
3	Temperature Cycle	L : -40 C 12mins ↑ 2mins ↓ 12mins H : +100 C	300Cycles	55hrs	L : Lower	
3	Temperature Cycle	H : +100 C	300Cycles	55hrs	L : 1x0.8	OK
1	Solder Heat	TEMP : 200 C±2 C	10secs	55hrs		OK
NO	Item	Test Conditions	Cycles	Time	Criteria	Accept

TTBD : 1000

Confidence level : 80%

The reliability of products shall be satisfied with items listed below

Reliability Test Item And Condition

B0333-3C/H0003

300mA Low Dropout Linear Regulator

FEATURES

- Low Dropout Voltage of 130mV at 100mA Output Current (5.2V Output Version).
- Guaranteed 300mA Output Current.
- Internal 1.3Ω P-MOSFET Draws no Base Current.
- Low Ground Current at 55μA.
- 2% Accuracy Output Voltage of 3.3V/ 3.5V/ 3.7V/ 3.8V/ 5.0V/ 5.2V.
- Input Voltage Range up to 12V.
- Needs only 1μF for Stability.
- Current and Thermal Limiting.

APPLICATIONS

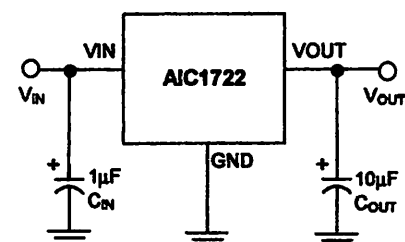
- Voltage Regulator for CD-ROM Drivers.
- Voltage Regulator for LAN Cards.
- Voltage Regulator for Microprocessor.
- Wireless Communication Systems.
- Battery Powered Systems.

DESCRIPTION

The AIC1722 is a 3-pin low dropout linear regulator. The superior characteristics of the AIC1722 include zero base current loss, very low dropout voltage, and 2% accuracy output voltage. Typical ground current remains approximately 55μA, from no load to maximum loading conditions. Dropout voltage at 100mA output current is exceptionally low: 130mV for the AIC1722-50 and AIC1722-52, 180mV for the AIC1722-33, AIC1722-35, and AIC1722-37 AIC1722-38. Output current limiting and thermal limiting are built in to provide maximal protection to the AIC1722 against fault conditions.

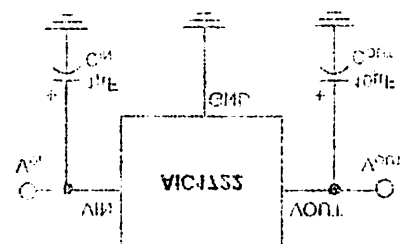
The AIC1722 comes in the popular 3-pin SOT-89 and TO-92 packages.

TYPICAL APPLICATION CIRCUIT



Low Dropout Linear Regulator

Low Dropout Linear Regulator



TYPICAL APPLICATION CIRCUIT

- Battery Powered Systems
- Wireless Communication Systems
- Voltage Regulator for Microprocessor
- Voltage Regulator for RAM Cache
- Voltage Regulator for CD-ROM Drives

APPLICATIONS

- Current and Thermal Limiting
- Needs only 1µF for stability
- Input Voltage Range up to 15V
- 3.3V, 3.8V, 5.0V, 5.2V
- 5% Accuracy Output Voltage of 3.3V, 3.8V
- Low Ground Current at 25°C
- Current
- Internal 1.5V P-MOSFET draws no base
- Guaranteed 300mA Output Current
- Output Current (5.2V Output Version)
- Low Dropout Voltage of 130mV at 100mA

FEATURES

201-88 and 10-88 packages

The MIC1133 comes in the popular 3-pin configuration

protection to the MIC1133 against fault loading are built in to provide maximum MIC1133-33, output current limiting and thermal the MIC1133-33, MIC1133-38, and MIC1133-33 the MIC1133-30 and MIC1133-25, 180mA for output current is exceptionally low, 130mV for loading conditions. Dropout voltage is 100mV approximately 25°C, from no load to maximum voltage. Typical ground current remains low dropout voltage, and 5% accuracy output MIC1133 include zero pass current loss, low regulation. The superior characteristics of the The MIC1133 is a 3-pin low dropout linear

DESCRIPTION

300mA Low Dropout Linear Regulator

155-01

MIC1133

ORDERING INFORMATION

AIC1722-XXXXX

PACKAGING TYPE

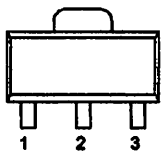
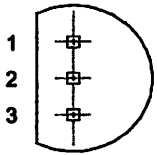
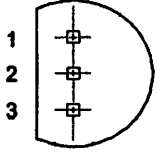
X : SOT-89
ZT : TO-92
ZL : TO-92

TEMPERATURE RANGE

C: 0°C~70°C

OUTPUT VOLTAGE

33: 3.3V
35: 3.5V
37: 3.7V
38: 3.8V
50: 5.0V
52: 5.2V

ORDER NUMBER	PIN CONFIGURATION
AIC1722-33CX AIC1722-35CX AIC1722-37CX AIC1722-38CX AIC1722-50CX AIC1722-52CX (SOT-89)	FRONT VIEW 1: VOUT 2: GND 3: VIN 
AIC1722-33CZT AIC1722-35CZT AIC1722-37CZT AIC1722-38CZT AIC1722-50CZT AIC1722-52CZT (TO-92 T TYPE)	TOP VIEW 1: GND 2: VIN 3: VOUT 
AIC1722-33CZL AIC1722-35CZL AIC1722-37CZL AIC1722-38CZL AIC1722-50CZL AIC1722-52CZT (TO-92 L TYPE)	TOP VIEW 1: VIN 2: GND 3: VOUT 

ABSOLUTE MAXIMUM RATINGS

Input Supply Voltage	-0.3~12V
Operating Junction Temperature Range	-40°C~ 125°C
Storage Temperature Range	-65°C~150°C
Power Dissipation	SOT-89 Package 0.5W TO-92 Package 0.5W

TEST CIRCUIT

Refer to the TYPICAL APPLICATION CIRCUIT

ELECTRICAL CHARACTERISTICS (Ta=25°C, C_{IN}=1μF, C_{OUT}=10μF, unless otherwise specified.)

PARAMETER	TEST CONDITIONS		MIN.	TYP.	MAX.	UNIT
Output Voltage	No Load					V
	AIC1722-52	V _{IN} =5.5~12V	5.100	5.2	5.300	
	AIC1722-50	V _{IN} =5.5~12V	4.900	5.0	5.100	
	AIC1722-38	V _{IN} =4.1~12V	3.725	3.8	3.875	
	AIC1722-37	V _{IN} =4.0~12V	3.625	3.7	3.775	
	AIC1722-35	V _{IN} =4.0~12V	3.430	3.5	3.570	
	AIC1722-33	V _{IN} =3.6~12V	3.235	3.3	3.365	

Output Voltage	VIC1155-33	$V^{in}=3.8-15V$	3.332	3.3	3.332	V
	VIC1155-32	$V^{in}=4.0-15V$	3.430	3.2	3.430	
	VIC1155-31	$V^{in}=4.0-15V$	3.432	3.1	3.432	
	VIC1155-30	$V^{in}=4.1-15V$	3.532	3.8	3.532	
	VIC1155-20	$V^{in}=2.2-15V$	2.000	2.0	2.100	
	VIC1155-25	$V^{in}=2.2-15V$	2.400	2.5	2.300	
	No Load					
PARAMETER		TEST CONDITIONS	MIN.	TYP.	MAX.	UNIT

otherwise specified.)

ELECTRICAL CHARACTERISTICS ($T_a=25^{\circ}C$, $C^{in}=1\mu F$, $C^{out}=10\mu F$, unless

Refer to the TYPICAL APPLICATION CIRCUIT

TEST CIRCUIT

Power Dissipation	10-85 Packages	0.2W
	201-80 Packages	0.2W
Storage Temperature Range		-60°C-170°C
Operating Junction Temperature Range		-40°C-125°C
Input Supply Voltage		0.3-15V

ABSOLUTE MAXIMUM RATINGS

25° 2.5A

30° 2.0A

38° 3.8A

31° 3.1A

32° 3.2A

33° 3.3A

OUTPUT VOLTAGE

C 0.0-10.0

TEMPERATURE RANGE

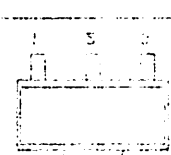
Σ 10-85

Σ 1 10-85

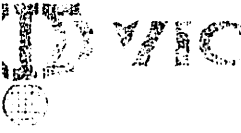
X 201-80

PACKAGING TYPE

VIC1155-XXXXX

(10-85 TABLE)	VIC1155-25CXL	3.400L	3	
	VIC1155-20CXL	3.400L	3	
	VIC1155-38CXL	3.400L	3	
	VIC1155-31CXL	3.400L	3	
	VIC1155-32CXL	3.400L	3	
	VIC1155-33CXL	3.400L	3	
(10-85 TABLE)	VIC1155-25CXL	3.400L	3	
	VIC1155-20CXL	3.400L	3	
	VIC1155-38CXL	3.400L	3	
	VIC1155-31CXL	3.400L	3	
	VIC1155-32CXL	3.400L	3	
	VIC1155-33CXL	3.400L	3	
(201-80)	VIC1155-25CX	3.400L	3	
	VIC1155-20CX	3.400L	3	
	VIC1155-38CX	3.400L	3	
	VIC1155-31CX	3.400L	3	
	VIC1155-32CX	3.400L	3	
	VIC1155-33CX	3.400L	3	
ORDER NUMBER		PIN CONFIGURATION		

ORDERING INFORMATION

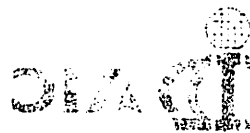


VIC1155

ELECTRICAL CHARACTERISTICS (Continued)

PARAMETER	TEST CONDITIONS		MIN.	TYP.	MAX.	UNIT
Output Voltage Temperature Coefficient	(Note 1)			50	150	PPM/°C
Line Regulation	$I_L=1\text{mA}$					mV
	AIC1722-52	$V_{IN}=5.5\sim 12\text{V}$		3	10	
	AIC1722-50	$V_{IN}=5.5\sim 12\text{V}$		3	10	
	AIC1722-38	$V_{IN}=4.1\sim 12\text{V}$		3	10	
	AIC1722-37	$V_{IN}=4.0\sim 12\text{V}$		3	10	
	AIC1722-35	$V_{IN}=4.0\sim 12\text{V}$		3	10	
	AIC1722-33	$V_{IN}=3.6\sim 12\text{V}$		3	10	
Load Regulation (Note 2)	AIC1722-52	$V_{IN}=7\text{V}, I_L=0.1\sim 300\text{mA}$		7	25	mV
	AIC1722-50	$V_{IN}=7\text{V}, I_L=0.1\sim 300\text{mA}$		7	25	
	AIC1722-38	$V_{IN}=5\text{V}, I_L=0.1\sim 300\text{mA}$		7	25	
	AIC1722-37	$V_{IN}=5\text{V}, I_L=0.1\sim 300\text{mA}$		7	25	
	AIC1722-35	$V_{IN}=5\text{V}, I_L=0.1\sim 300\text{mA}$		7	25	
	AIC1722-33	$V_{IN}=5\text{V}, I_L=0.1\sim 300\text{mA}$		7	25	
Current Limit (Note 3)	AIC1722-52	$V_{IN}=7\text{V}, V_{OUT}=0\text{V}$	320	440		mA
	AIC1722-50	$V_{IN}=7\text{V}, V_{OUT}=0\text{V}$	320	440		
	AIC1722-38	$V_{IN}=7\text{V}, V_{OUT}=0\text{V}$	320	440		
	AIC1722-37	$V_{IN}=5\text{V}, V_{OUT}=0\text{V}$	320	440		
	AIC1722-35	$V_{IN}=5\text{V}, V_{OUT}=0\text{V}$	320	440		
	AIC1722-33	$V_{IN}=5\text{V}, V_{OUT}=0\text{V}$	320	440		
Dropout Voltage (Note 4)	AIC1722s	$I_L=0.1\text{mA}$		0.2	10	mV
	AIC1722-52	$I_L=300\text{mA}$		400	500	
	AIC1722-50	$I_L=300\text{mA}$		400	500	
	AIC1722-38	$I_L=300\text{mA}$		540	640	
	AIC1722-37	$I_L=300\text{mA}$		540	640	
	AIC1722-35	$I_L=300\text{mA}$		540	640	
	AIC1722-33	$I_L=300\text{mA}$		540	640	
Ground Current	$I_O=0.1\text{mA}\sim I_{MAX}$					μA
	AIC1722-52	$V_{IN}=5.5\sim 12\text{V}$		55	80	
	AIC1722-50	$V_{IN}=5.5\sim 12\text{V}$		55	80	
	AIC1722-38	$V_{IN}=4\sim 12\text{V}$		55	80	
	AIC1722-37	$V_{IN}=4\sim 12\text{V}$		55	80	
	AIC1722-35	$V_{IN}=4\sim 12\text{V}$		55	80	
	AIC1722-33	$V_{IN}=4\sim 12\text{V}$		55	80	

Note 1: Guaranteed by design.
 Note 2: Regulation is measured at constant junction temperature, using pulse testing with a low ON time.
 Note 3: Current limit is measured by pulsing a short time.
 Note 4: Dropout voltage is defined as the input to output differential at which the output voltage drops 100mV below the value measured with a 1V differential.



ELECTRICAL CHARACTERISTICS (continued)

PARAMETER	TEST CONDITIONS	MIN.	TYP.	MAX.	UNIT
Output Voltage	(Note 1)		50	150	PPM/°C
Temperature Coefficient					
Line Regulation	$I_L = 1\text{mA}$ AIC1732-33 $V_{IN} = 3.6\text{--}12\text{V}$ AIC1732-36 $V_{IN} = 4.0\text{--}12\text{V}$ AIC1732-37 $V_{IN} = 4.0\text{--}12\text{V}$ AIC1732-38 $V_{IN} = 4.1\text{--}12\text{V}$ AIC1732-50 $V_{IN} = 5.5\text{--}12\text{V}$ AIC1732-52 $V_{IN} = 5.5\text{--}12\text{V}$	3	3	10	V_m
Load Regulation (Note 2)	AIC1732-33 $V_{IN} = 3.6\text{V}, I_L = 0\text{--}1\text{--}300\text{mA}$ AIC1732-36 $V_{IN} = 4.0\text{V}, I_L = 0\text{--}1\text{--}300\text{mA}$ AIC1732-37 $V_{IN} = 4.0\text{V}, I_L = 0\text{--}1\text{--}300\text{mA}$ AIC1732-38 $V_{IN} = 4.1\text{V}, I_L = 0\text{--}1\text{--}300\text{mA}$ AIC1732-50 $V_{IN} = 5.5\text{V}, I_L = 0\text{--}1\text{--}300\text{mA}$ AIC1732-52 $V_{IN} = 5.5\text{V}, I_L = 0\text{--}1\text{--}300\text{mA}$	7	7	25	V_m
Current Limit (Note 3)	AIC1732-33 $V_{IN} = 3.6\text{V}, V_{OUT} = 0\text{V}$ AIC1732-36 $V_{IN} = 4.0\text{V}, V_{OUT} = 0\text{V}$ AIC1732-37 $V_{IN} = 4.0\text{V}, V_{OUT} = 0\text{V}$ AIC1732-38 $V_{IN} = 4.1\text{V}, V_{OUT} = 0\text{V}$ AIC1732-50 $V_{IN} = 5.5\text{V}, V_{OUT} = 0\text{V}$ AIC1732-52 $V_{IN} = 5.5\text{V}, V_{OUT} = 0\text{V}$	320	320	440	A_m
Dropout Voltage (Note 4)	AIC1732-33 $I_L = 300\text{mA}$ AIC1732-36 $I_L = 300\text{mA}$ AIC1732-37 $I_L = 300\text{mA}$ AIC1732-38 $I_L = 300\text{mA}$ AIC1732-50 $I_L = 300\text{mA}$ AIC1732-52 $I_L = 300\text{mA}$	240	240	300	V_m
Ground Current	$I_L = 0.1\text{mA--}1\text{A}$ AIC1732-33 $V_{IN} = 4\text{--}12\text{V}$ AIC1732-36 $V_{IN} = 4\text{--}12\text{V}$ AIC1732-37 $V_{IN} = 4\text{--}12\text{V}$ AIC1732-38 $V_{IN} = 4\text{--}12\text{V}$ AIC1732-50 $V_{IN} = 5.5\text{--}12\text{V}$ AIC1732-52 $V_{IN} = 5.5\text{--}12\text{V}$	25	25	80	I_{GND}

Note 1: Load used by design.
Note 2: Regulation is measured at constant junction temperature using pulse testing with a low ON time.
Note 3: Current limit is measured by pulsing a short time.
Note 4: Dropout voltage is defined as the input to output differential at which the output voltage drops 100mV below the value measured with a 1V differential.

Features

High-performance, Low-power AVR® 8-bit Microcontroller
Advanced RISC Architecture
131 Powerful Instructions – Most Single-clock Cycle Execution
32 x 8 General Purpose Working Registers
Fully Static Operation
Up to 16 MIPS Throughput at 16 MHz
On-chip 2-cycle Multiplier
Volatile Program and Data Memories
16K Bytes of In-System Self-Programmable Flash
Endurance: 10,000 Write/Erase Cycles
Optional Boot Code Section with Independent Lock Bits
In-System Programming by On-chip Boot Program
True Read-While-Write Operation
512 Bytes EEPROM
Endurance: 100,000 Write/Erase Cycles
1K Byte Internal SRAM
Programming Lock for Software Security
JTAG (IEEE std. 1149.1 Compliant) Interface
Boundary-scan Capabilities According to the JTAG Standard
Extensive On-chip Debug Support
Programming of Flash, EEPROM, Fuses, and Lock Bits through the JTAG Interface
Peripheral Features
Two 8-bit Timer/Counters with Separate Prescalers and Compare Modes
One 16-bit Timer/Counter with Separate Prescaler, Compare Mode, and Capture Mode
Real Time Counter with Separate Oscillator
Four PWM Channels
8-channel, 10-bit ADC
8 Single-ended Channels
7 Differential Channels in TQFP Package Only
2 Differential Channels with Programmable Gain at 1x, 10x, or 200x
Byte-oriented Two-wire Serial Interface
Programmable Serial USART
Master/Slave SPI Serial Interface
Programmable Watchdog Timer with Separate On-chip Oscillator
On-chip Analog Comparator
Additional Microcontroller Features
Power-on Reset and Programmable Brown-out Detection
Internal Calibrated RC Oscillator
External and Internal Interrupt Sources
Six Sleep Modes: Idle, ADC Noise Reduction, Power-save, Power-down, Standby and Extended Standby
Pins and Packages
32 Programmable I/O Lines
40-pin PDIP, 44-lead TQFP, and 44-pad QFN/MLF
Operating Voltages
2.7 - 5.5V for ATmega16L
4.5 - 5.5V for ATmega16
Speed Grades
0 - 8 MHz for ATmega16L
0 - 16 MHz for ATmega16
Power Consumption @ 1 MHz, 3V, and 25°C for ATmega16L
Active: 1.1 mA
Idle Mode: 0.35 mA
Power-down Mode: < 1 µA



8-bit AVR® Microcontroller with 16K Bytes In-System Programmable Flash

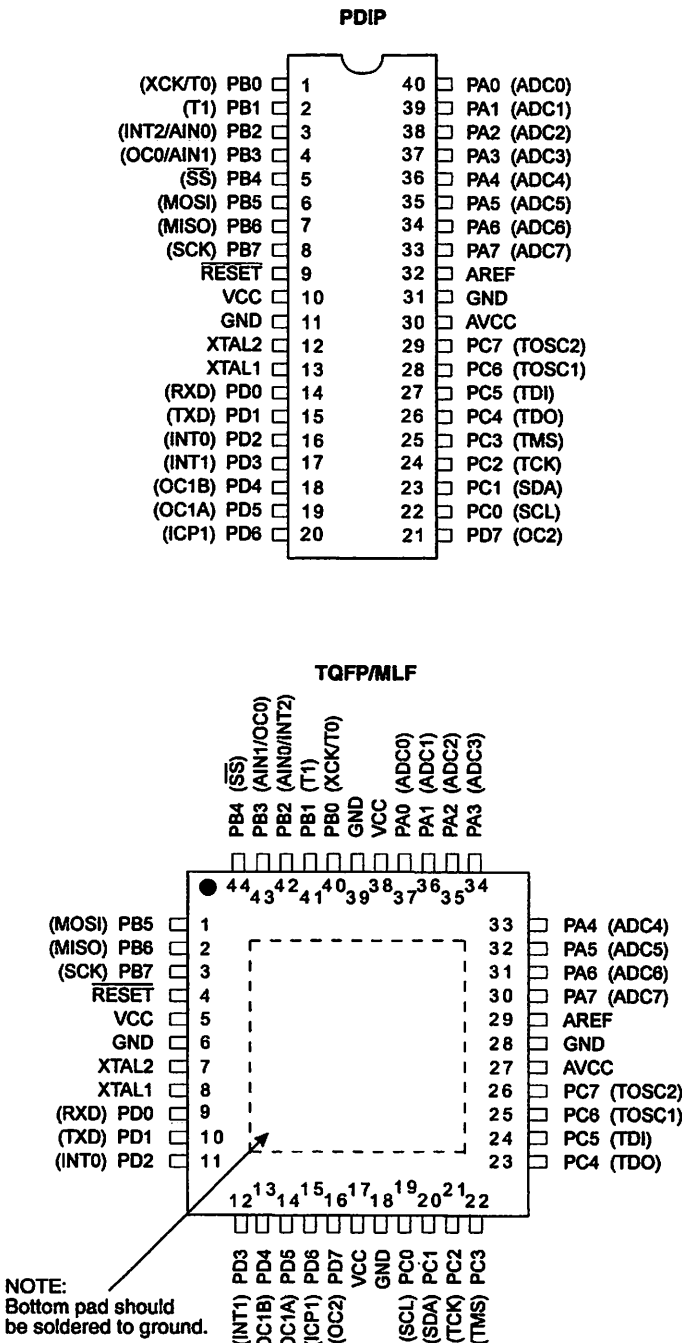
ATmega16
ATmega16L





Configurations

Figure 1. Pinout ATmega16



Disclaimer

Typical values contained in this datasheet are based on simulations and characterization of other AVR microcontrollers manufactured on the same process technology. Min and Max values will be available after the device is characterized.

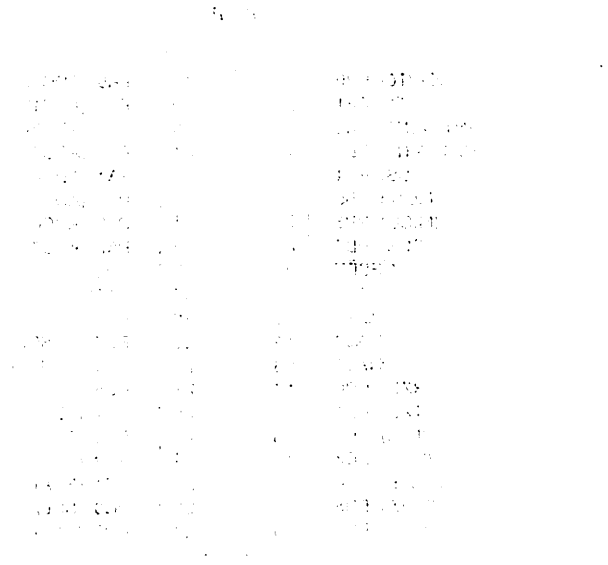


FIGURE 1

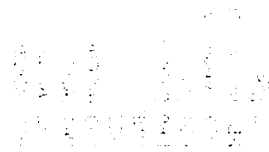


FIGURE 2

The ATmega16 is a 16-bit microcontroller with 16KB of flash memory, 1KB of SRAM, and 1KB of EEPROM. It features a 16-bit timer/counter, a 16-bit timer/counter, and a 16-bit timer/counter. The ATmega16 is available in a 40-pin DIP package and a 40-pin QFN package.

The ATmega16 is a 16-bit microcontroller with 16KB of flash memory, 1KB of SRAM, and 1KB of EEPROM. It features a 16-bit timer/counter, a 16-bit timer/counter, and a 16-bit timer/counter. The ATmega16 is available in a 40-pin DIP package and a 40-pin QFN package.

Typical values are based on the latest data sheet and are not guaranteed. The values are for the ATmega16 and are not guaranteed for other AVR microcontrollers. The values are for the ATmega16 and are not guaranteed for other AVR microcontrollers.



The AVR core combines a rich instruction set with 32 general purpose working registers. All the 32 registers are directly connected to the Arithmetic Logic Unit (ALU), allowing two independent registers to be accessed in one single instruction executed in one clock cycle. The resulting architecture is more code efficient while achieving throughputs up to ten times faster than conventional CISC microcontrollers.

The ATmega16 provides the following features: 16K bytes of In-System Programmable Flash Program memory with Read-While-Write capabilities, 512 bytes EEPROM, 1K byte SRAM, 32 general purpose I/O lines, 32 general purpose working registers, a JTAG interface for Boundary-scan, On-chip Debugging support and programming, three flexible Timer/Counters with compare modes, Internal and External Interrupts, a serial programmable USART, a byte oriented Two-wire Serial Interface, an 8-channel, 10-bit ADC with optional differential input stage with programmable gain (TQFP package only), a programmable Watchdog Timer with Internal Oscillator, an SPI serial port, and six software selectable power saving modes. The Idle mode stops the CPU while allowing the USART, Two-wire interface, A/D Converter, SRAM, Timer/Counters, SPI port, and interrupt system to continue functioning. The Power-down mode saves the register contents but freezes the Oscillator, disabling all other chip functions until the next External Interrupt or Hardware Reset. In Power-save mode, the Asynchronous Timer continues to run, allowing the user to maintain a timer base while the rest of the device is sleeping. The ADC Noise Reduction mode stops the CPU and all I/O modules except Asynchronous Timer and ADC, to minimize switching noise during ADC conversions. In Standby mode, the crystal/resonator Oscillator is running while the rest of the device is sleeping. This allows very fast start-up combined with low-power consumption. In Extended Standby mode, both the main Oscillator and the Asynchronous Timer continue to run.

The device is manufactured using Atmel's high density nonvolatile memory technology. The On-chip ISP Flash allows the program memory to be reprogrammed in-system through an SPI serial interface, by a conventional nonvolatile memory programmer, or by an On-chip Boot program running on the AVR core. The boot program can use any interface to download the application program in the Application Flash memory. Software in the Boot Flash section will continue to run while the Application Flash section is updated, providing true Read-While-Write operation. By combining an 8-bit RISC CPU with In-System Self-Programmable Flash on a monolithic chip, the Atmel ATmega16 is a powerful microcontroller that provides a highly-flexible and cost-effective solution to many embedded control applications.

The ATmega16 AVR is supported with a full suite of program and system development tools including: C compilers, macro assemblers, program debugger/simulators, in-circuit emulators, and evaluation kits.

Descriptions

Digital supply voltage.

Ground.

A (PA7..PA0)

Port A serves as the analog inputs to the A/D Converter.

Port A also serves as an 8-bit bi-directional I/O port, if the A/D Converter is not used. Port pins can provide internal pull-up resistors (selected for each bit). The Port A output buffers have symmetrical drive characteristics with both high sink and source capability. When pins PA0 to PA7 are used as inputs and are externally pulled low, they will source current if the internal pull-up resistors are activated. The Port A pins are tri-stated when a reset condition becomes active, even if the clock is not running.

ATmega16(L)

The AVR core combines a rich instruction set with 32 general purpose working registers. All the 32 registers are directly connected to the Arithmetic Logic Unit (ALU), allowing two independent registers to be accessed in one single instruction executed in one clock cycle. The resulting architecture is more code efficient while achieving throughputs up to ten times faster than conventional CISC microcontrollers.

The ATmega16 provides the following features: 16K bytes of In-System Programmable Flash Program memory with Read-While-Write capabilities, 8192 bytes EEPROM, 1K bytes SRAM, 32 general purpose 16-bit registers, 32 general purpose working registers, 32-bit timer/counters for boundary-scan, On-chip Debugging support and programming, three 8-bit timers/counters with compare modes, internal and external interrupts, a serial programmable USART, a byte-oriented two-wire serial interface, an 8-bit serial port, 10-bit ADC with optional differential input stage with programmable gain (TQFP package only), a programmable Watchdog Timer with internal Oscillator, an SPI serial port, and a software selectable power saving mode. The Idle mode stops the CPU while allowing the USART, two-wire interface, A/D Converter, SRAM, Timer/Counter, SPI port, and the system to continue functioning. The Power-down mode saves the register contents but freezes the Oscillator, disabling all other chip functions until the next External Interrupt or Hardware Reset. In Power-save mode, the Asynchronous Timer continues to run, allowing the user to maintain a time base while the rest of the device is sleeping. The ADC Noise Reduction mode stops the CPU and all I/O modules except Asynchronous Timer and ADC, to minimize switching noise during ADC conversions. In Standby mode, the system oscillator Oscillator is running while the rest of the device is sleeping. This allows very fast start-up compared with low-power consumption. In Extended Standby mode, both the main Oscillator and the Asynchronous Timer continue to run.

The device is manufactured using Atmel's high density non-volatile memory technology. The On-chip 128 Flash allows the program memory to be reprogrammed in-system through an SPI serial interface, by a conventional non-volatile memory programmer, or by an On-chip Boot program running on the AVR core. The Boot program can use any interface to download the application program in the Application Flash section. A write in the Boot Flash section will cause a reset while the Application Flash section is updated, providing true Read-While-Write operation. By combining an 8-bit HISC CPU with In-System Self-Programmable Flash on a monolithic chip, the Atmel ATmega16 is a powerful microcontroller that provides a highly-flexible and cost-effective solution to many embedded control applications.

The ATmega16 AVR is supported with a full suite of program and system development tools including C compilers, macro assemblers, program debuggers/emulators, in-circuit emulators, and evaluation kits.

Port A serves as the serial output to the A/D Converter. Port A also serves as an 8-bit bidirectional I/O port. If the A/D Converter is not used, Port A can provide internal pull-up resistors (selected for each bit). The Port A output buffers have a symmetrical drive characteristic with both high sink and source capability. When pins PA0 to PA7 are used as inputs and are externally pulled-up, they will source current if the internal pull-up resistors are not selected. The Port A pins are labeled with a reset condition: powered down, even if the clock is not running.

3 (PB7..PB0)

Port B is an 8-bit bi-directional I/O port with internal pull-up resistors (selected for each bit). The Port B output buffers have symmetrical drive characteristics with both high sink and source capability. As inputs, Port B pins that are externally pulled low will source current if the pull-up resistors are activated. The Port B pins are tri-stated when a reset condition becomes active, even if the clock is not running.

Port B also serves the functions of various special features of the ATmega16 as listed on page 56.

C (PC7..PC0)

Port C is an 8-bit bi-directional I/O port with internal pull-up resistors (selected for each bit). The Port C output buffers have symmetrical drive characteristics with both high sink and source capability. As inputs, Port C pins that are externally pulled low will source current if the pull-up resistors are activated. The Port C pins are tri-stated when a reset condition becomes active, even if the clock is not running. If the JTAG interface is enabled, the pull-up resistors on pins PC5(TDI), PC3(TMS) and PC2(TCK) will be activated even if a reset occurs.

Port C also serves the functions of the JTAG interface and other special features of the ATmega16 as listed on page 59.

D (PD7..PD0)

Port D is an 8-bit bi-directional I/O port with internal pull-up resistors (selected for each bit). The Port D output buffers have symmetrical drive characteristics with both high sink and source capability. As inputs, Port D pins that are externally pulled low will source current if the pull-up resistors are activated. The Port D pins are tri-stated when a reset condition becomes active, even if the clock is not running.

Port D also serves the functions of various special features of the ATmega16 as listed on page 61.

RESET

Reset Input. A low level on this pin for longer than the minimum pulse length will generate a reset, even if the clock is not running. The minimum pulse length is given in Table 15 on page 36. Shorter pulses are not guaranteed to generate a reset.

1

Input to the inverting Oscillator amplifier and input to the internal clock operating circuit.

2

Output from the inverting Oscillator amplifier.

;

AVCC is the supply voltage pin for Port A and the A/D Converter. It should be externally connected to V_{CC} , even if the ADC is not used. If the ADC is used, it should be connected to V_{CC} through a low-pass filter.

:

AREF is the analog reference pin for the A/D Converter.

sources

A comprehensive set of development tools, application notes and datasheets are available for download on <http://www.atmel.com/avr>.

out Code
mples

This documentation contains simple code examples that briefly show how to use various parts of the device. These code examples assume that the part specific header file is included before compilation. Be aware that not all C Compiler vendors include bit definitions in the header files and interrupt handling in C is compiler dependent. Please confirm with the C Compiler documentation for more details.

Port B is an 8-bit bidirectional I/O port with internal pull-up resistors (enabled for each bit). The Port B output buffers have symmetrical drive characteristics with both high sink and source capability. As inputs, Port B pins that are externally pulled up will source current if the pull-up resistors are not used. The Port B pins are tristated when a reset condition becomes active, even if the clock is not running.

Port B also serves the functions of various special features of the ATmega162 as listed on page 65.

Port C is an 8-bit bidirectional I/O port with internal pull-up resistors (enabled for each bit). The Port C output buffers have symmetrical drive characteristics with both high sink and source capability. As inputs, Port C pins that are externally pulled up will source current if the pull-up resistors are not used. The Port C pins are tristated when a reset condition becomes active, even if the clock is not running. If the JTAG interface is enabled, the pull-up resistors on pins PC0(TDI), PC1(TMS) and PC2(TCK) will be activated even if a reset occurs.

Port C also serves the functions of the JTAG interface and other special features of the ATmega162 as listed on page 65.

Port D is an 8-bit bidirectional I/O port with internal pull-up resistors (enabled for each bit). The Port D output buffers have symmetrical drive characteristics with both high sink and source capability. As inputs, Port D pins that are externally pulled up will source current if the pull-up resistors are not used. The Port D pins are tristated when a reset condition becomes active, even if the clock is not running.

Port D also serves the functions of various special features of the ATmega162 as listed on page 65.

Reset Input: A low level on this pin for longer than the minimum pulse for it will generate a reset. If the clock is not running, the minimum pulse length is 100 ns. If the clock is running, the minimum pulse length is 100 ns. If the clock is running, the minimum pulse length is 100 ns. If the clock is running, the minimum pulse length is 100 ns.

Input to the Inverting Oscillator Amplifier and Input to the Internal Clock Operating Circuit.

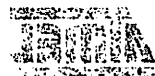
Output from the Inverting Oscillator Amplifier.

V_{CC} is the supply voltage pin for Port A and the A/D Converter. It should be externally connected to V_{CC}, even if the A/D is not used. If the A/D is used, it should be connected to V_{CC} through a low-pass filter.

AREF is the analog reference pin for the A/D Converter.

A comprehensive set of development tools, application notes and datasheets are available for download on <http://www.atmel.com>.

This document contains sample code to illustrate the use of the ATmega162. The sample code is provided for informational purposes only. The user is responsible for ensuring that the code is suitable for their application. The user is also responsible for ensuring that the code is compliant with all applicable laws and regulations. The user is also responsible for ensuring that the code is secure and reliable.

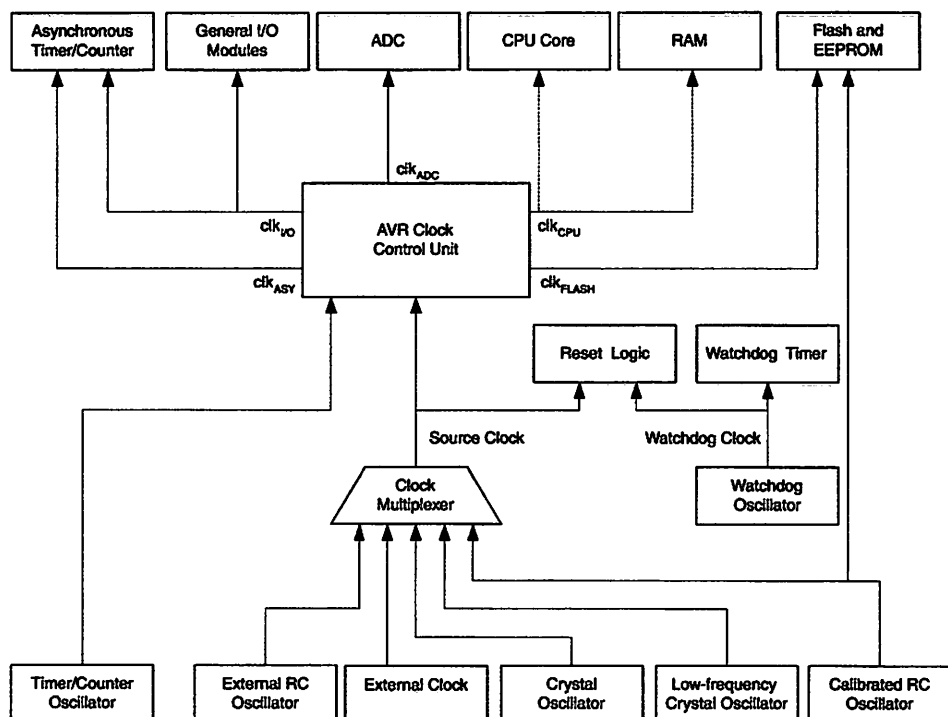


System Clock and Clock Options

Clock Systems and their Distribution

Figure 11 presents the principal clock systems in the AVR and their distribution. All of the clocks need not be active at a given time. In order to reduce power consumption, the clocks to modules not being used can be halted by using different sleep modes, as described in “Power Management and Sleep Modes” on page 30. The clock systems are detailed Figure 11.

Figure 11. Clock Distribution



Clock – clk_{CPU}

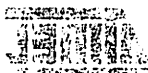
The CPU clock is routed to parts of the system concerned with operation of the AVR core. Examples of such modules are the General Purpose Register File, the Status Register and the data memory holding the Stack Pointer. Halting the CPU clock inhibits the core from performing general operations and calculations.

Clock – $clk_{I/O}$

The I/O clock is used by the majority of the I/O modules, like Timer/Counters, SPI, and USART. The I/O clock is also used by the External Interrupt module, but note that some external interrupts are detected by asynchronous logic, allowing such interrupts to be detected even if the I/O clock is halted. Also note that address recognition in the TWI module is carried out asynchronously when $clk_{I/O}$ is halted, enabling TWI address reception in all sleep modes.

Clock – clk_{FLASH}

The Flash clock controls operation of the Flash interface. The Flash clock is usually active simultaneously with the CPU clock.



ons kloot met
aandig te

clocks to modules not being used can be halted by using different sleep modes, as described in "Power Management and Sleep Modes" on page 39. The clock system is also detailed in Figure 1-1.

Figure 11. Clock Distribution

The CPU also must be aware of the system components with which it interacts. Examples include modules such as the General Purpose Register File, the State Processor, and the Data Memory holding the State Register. The CPU also includes the core from which general registers and all other

The WTC clock is used by the majority of the WTC modules. The TMR Counter 281, and USART. The WTC clock is also used by the External Interrupt module, but note that some external interrupts are detected by asynchronous logic, allowing such interrupts to be detected even if the WTC clock is halted. Also note that address recognition in the WTC module is carried out asynchronously when clock is halted (enabling WTC address recog-

The Flash block controls operation of the Flash interface. The Flash block is usually
 always simultaneously with the CPU block.

Asynchronous Timer Clock – The Asynchronous Timer clock allows the Asynchronous Timer/Counter to be clocked directly from an external 32 kHz clock crystal. The dedicated clock domain allows using this Timer/Counter as a real-time counter even when the device is in sleep mode.

ADC Clock – clk_{ADC} The ADC is provided with a dedicated clock domain. This allows halting the CPU and I/O clocks in order to reduce noise generated by digital circuitry. This gives more accurate ADC conversion results.

Clock Sources The device has the following clock source options, selectable by Flash Fuse bits as shown below. The clock from the selected source is input to the AVR clock generator, and routed to the appropriate modules.

Table 2. Device Clocking Options Select⁽¹⁾

Device Clocking Option	CKSEL3..0
External Crystal/Ceramic Resonator	1111 - 1010
External Low-frequency Crystal	1001
External RC Oscillator	1000 - 0101
Calibrated Internal RC Oscillator	0100 - 0001
External Clock	0000

Note: 1. For all fuses “1” means unprogrammed while “0” means programmed.

The various choices for each clocking option is given in the following sections. When the CPU wakes up from Power-down or Power-save, the selected clock source is used to time the start-up, ensuring stable Oscillator operation before instruction execution starts. When the CPU starts from Reset, there is as an additional delay allowing the power to reach a stable level before commencing normal operation. The Watchdog Oscillator is used for timing this real-time part of the start-up time. The number of WDT Oscillator cycles used for each time-out is shown in Table 3. The frequency of the Watchdog Oscillator is voltage dependent as shown in “ATmega16 Typical Characteristics” on page 299.

Table 3. Number of Watchdog Oscillator Cycles

Typ Time-out (V _{CC} = 5.0V)	Typ Time-out (V _{CC} = 3.0V)	Number of Cycles
4.1 ms	4.3 ms	4K (4,096)
65 ms	69 ms	64K (65,536)

Default Clock Source The device is shipped with CKSEL = “0001” and SUT = “10”. The default clock source setting is therefore the 1 MHz Internal RC Oscillator with longest startup time. This default setting ensures that all users can make their desired clock source setting using an In-System or Parallel Programmer.

Internal Oscillator XTAL1 and XTAL2 are input and output, respectively, of an inverting amplifier which can be configured for use as an On-chip Oscillator, as shown in Figure 12. Either a quartz crystal or a ceramic resonator may be used. The CKOPT Fuse selects between two different Oscillator amplifier modes. When CKOPT is programmed, the Oscillator output will oscillate with a full rail-to-rail swing on the output. This mode is suitable when operating in a very noisy environment or when the output from XTAL2 drives a second clock buffer. This mode has a wide frequency range. When CKOPT is unprogrammed, the Oscillator has a smaller output swing. This reduces power consumption considerably.

The Asynchronous Timer clock divides the Asynchronous Timer Counter to be clocked directly from an external 32 KHz clock crystal. The included clock domain allows using this TimerCounter as a real-time counter even when the device is in sleep mode.

The ADC is provided with a dedicated clock domain. This allows halting the CPU and I/O clocks in order to reduce noise generated by digital circuitry. This gives more accurate ADC conversion results.

The device has the following clock sources: optional, selectable by fuses, internal 1 MHz clock, the clock from the selected source is input to the AVR clock generator and routed to the appropriate module.

Table 2. Device Clocking Options Summary

Device Clocking Option	CKSEL3:0
External Crystal/Quartz Resonator	1111 - 1010
External Low-frequency crystal	1001
External RC Oscillator	1000 - 0100
Calibrated Internal RC Oscillator	0100 - 0001
External Clock	0000

Notes: 1. For all listed fuses, the optimum value is 0, unless indicated.

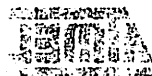
The various choices for each clocking option are given in the following sections. When the CPU wakes up from Power-down or Power-save, the selected clock source is used to time the start-up sequencing. Oscillator operation before instruction execution starts. When the CPU starts from Reset, there is an additional delay allowing the power to reach a stable level before command and normal operation. The Watchdog Oscillator is used for timing this start-up period. The number of WDT Oscillator cycles used for each start-up is shown in Table 3. The frequency of the Watchdog Oscillator is always dependent as shown in ATmega16(L) Typical Characteristics, on page 299.

Table 3. Number of Watchdog Oscillator Cycles

Typ. Time-out ($V_{DD} = 5.0V$)	Typ. Time-out ($V_{DD} = 3.0V$)	Number of Cycles
4.1 ms	4.2 ms	10K (4.00K)
65 ms	66 ms	10K (4.00K)

The device is shipped with CKSEL3:0 = 100011 and SUT = 101. The default clock source setting is therefore the 1 MHz Internal RC Oscillator with fastest startup time. This default setting ensures that all users can make their desired clock source setting using an in-System or Parallel Programmer.

XTAL1 and XTAL2 are input and output, respectively, of an oscillating amplifier which can be configured for use as an On-chip Oscillator, as shown in Figure 15. Either a quartz crystal or a ceramic resonator may be used. The CKOPT fuse selects between the two. Inherent Oscillator amplifier modes. When CKOPT is programmed, the Oscillator output will oscillate with a full rail-to-rail swing on the output. This mode is suitable when operating in a very noisy environment or when the output from XTAL2 drives a second clock output. This mode has a wide frequency range. When CKOPT is unprogrammed, the Oscillator has a smaller output swing. This reduces power consumption and thereby

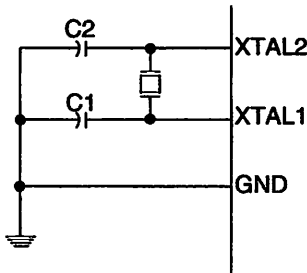




This mode has a limited frequency range and it can not be used to drive other clock buffers.

For resonators, the maximum frequency is 8 MHz with CKOPT unprogrammed and 16 MHz with CKOPT programmed. C1 and C2 should always be equal for both crystals and resonators. The optimal value of the capacitors depends on the crystal or resonator in use, the amount of stray capacitance, and the electromagnetic noise of the environment. Some initial guidelines for choosing capacitors for use with crystals are given in Table 4. For ceramic resonators, the capacitor values given by the manufacturer should be used.

Figure 12. Crystal Oscillator Connections

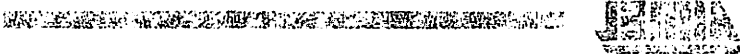


The Oscillator can operate in three different modes, each optimized for a specific frequency range. The operating mode is selected by the fuses CKSEL3..1 as shown in Table 4.

Table 4. Crystal Oscillator Operating Modes

CKOPT	CKSEL3..1	Frequency Range (MHz)	Recommended Range for Capacitors C1 and C2 for Use with Crystals (pF)
1	101 ⁽¹⁾	0.4 - 0.9	–
1	110	0.9 - 3.0	12 - 22
1	111	3.0 - 8.0	12 - 22
0	101, 110, 111	1.0 ≤	12 - 22

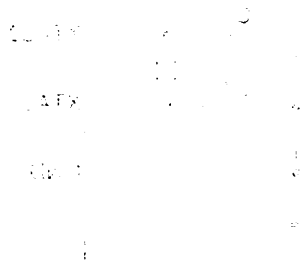
Note: 1. This option should not be used with crystals, only with ceramic resonators.



This mode has a limited frequency range and it can not be used to drive other clock outputs.

For resonators, the maximum frequency is 2 MHz with CKOPT programmed and 16 MHz with CKOPT programmed. CK and C2 should always be equal for both crystals and resonators. The optimal value of the capacitor depends on the crystal or resonator to use, the amount of stray capacitance, and the electrostatic noise of the environment. Some initial guidelines for choosing capacitors for use with crystals are given in Table 4. For ceramic resonators, the capacitor values given by the manufacturer should be used.

Figure 12. Crystal Oscillator Connection



The Oscillator can operate in three different modes optimized for a specific frequency range. The operating mode is selected by the ICRSSEL3 bit as shown in Table 4.

Table 4. Crystal Oscillator Operating Modes

CKOPT	CKSSEL3	Frequency Range (MHz)	Recommended Range for Capacitors C1 and C2 for Use with Crystals (pF)
0	000	0.4 - 0.8	12 - 22
1	010	0.8 - 3.0	12 - 22
1	111	0.3 - 1.0	12 - 22
0	101, 110, 111	1.0	19 - 22

Note: 1. This option should not be used with crystals, only with ceramic resonators.



UART

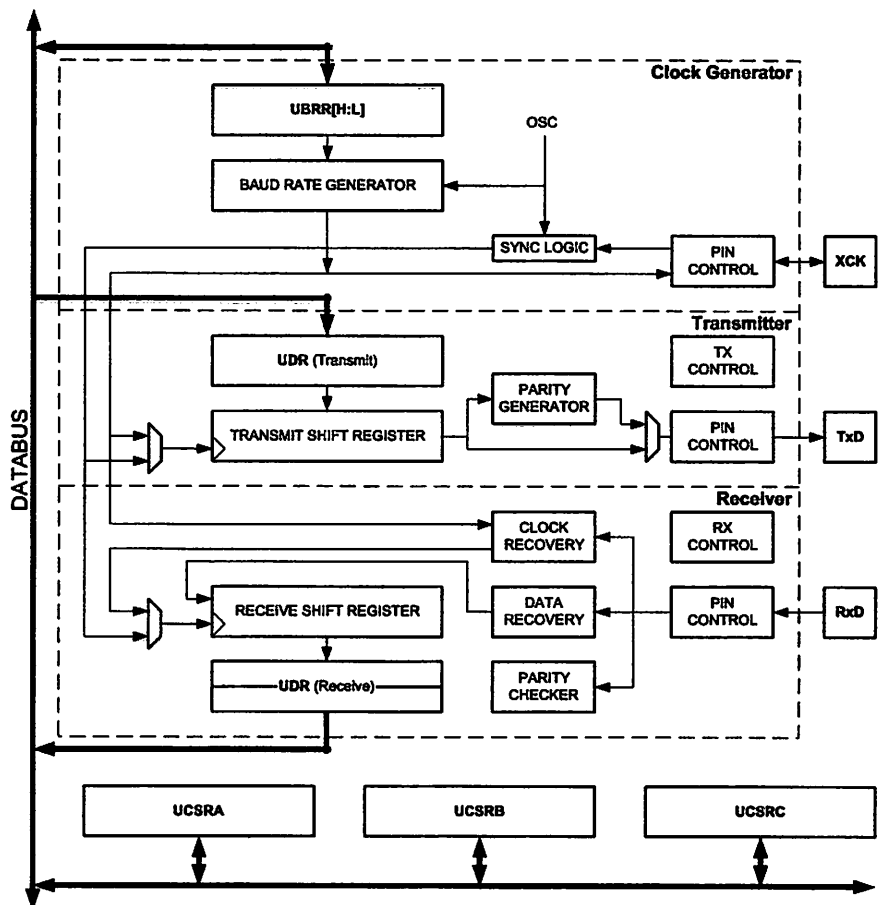
The Universal Synchronous and Asynchronous serial Receiver and Transmitter (USART) is a highly flexible serial communication device. The main features are:

- Full Duplex Operation (Independent Serial Receive and Transmit Registers)
- Asynchronous or Synchronous Operation
- Master or Slave Clocked Synchronous Operation
- High Resolution Baud Rate Generator
- Supports Serial Frames with 5, 6, 7, 8, or 9 Data Bits and 1 or 2 Stop Bits
- Odd or Even Parity Generation and Parity Check Supported by Hardware
- Data OverRun Detection
- Framing Error Detection
- Noise Filtering Includes False Start Bit Detection and Digital Low Pass Filter
- Three Separate Interrupts on TX Complete, TX Data Register Empty, and RX Complete
- Multi-processor Communication Mode
- Double Speed Asynchronous Communication Mode

view

A simplified block diagram of the USART transmitter is shown in Figure 69. CPU accessible I/O Registers and I/O pins are shown in bold.

Figure 69. USART Block Diagram⁽¹⁾



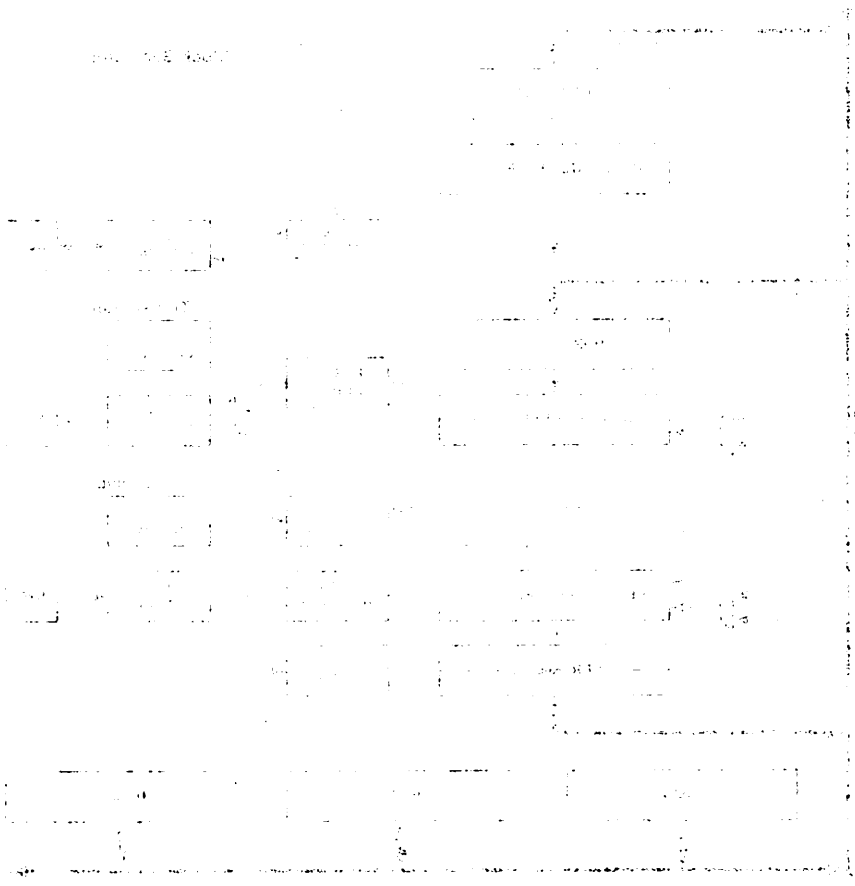
Note: 1. Refer to Figure 1 on page 2, Table 33 on page 63, and Table 27 on page 58 for USART pin placement.

- Full Duplex Operation (Independent Serial Receive and Transmit Registers)
- US247T is a fully flexible serial communication device. (The main feature of the Universal Asynchronous and Synchronous Serial Receiver is its full duplex operation.)

- * Double Speed Asynchronous Communication Mode
- * Multi-processor Communication Mode
- * Three Separate Interrupts on TX Complete, TX Data Register Empty, and RX Complete
- * Noise Filtering Includes False Start Bit Detection and Digital Low-Pass Filter
- * Framing Error Detection
- * Data Overrun Detection
- * Odd or Even Parity Generation and Parity Check Supported by Hardware
- * Supports Serial Names with 2, 3, 4, 8, or 9 Data Bits and 1 or 2 Stop Bits
- * High Resolution Band Rate Generator
- * Master or Slave Clock Synchronous Operation
- * Asynchronous or Synchronous Operation
- * Full Duplex Operation (Independent Serial Receive and Transmit Registers)

A simplified block diagram of the USAT translator is shown in Figure 68. CPU control signals to Registers and I/O pins are shown in bold.

Principal Axis 1: 48.5%

[illegible]

The dashed boxes in the block diagram separate the three main parts of the USART (listed from the top): Clock Generator, Transmitter and Receiver. Control Registers are shared by all units. The clock generation logic consists of synchronization logic for external clock input used by synchronous Slave operation, and the baud rate generator. The XCK (Transfer Clock) pin is only used by Synchronous Transfer mode. The Transmitter consists of a single write buffer, a serial Shift Register, parity generator and control logic for handling different serial frame formats. The write buffer allows a continuous transfer of data without any delay between frames. The Receiver is the most complex part of the USART module due to its clock and data recovery units. The recovery units are used for asynchronous data reception. In addition to the recovery units, the receiver includes a parity checker, control logic, a Shift Register and a two level receive buffer (UDR). The receiver supports the same frame formats as the transmitter, and can detect frame error, data overrun and parity errors.

USART vs. AVR UART – Compatibility

The USART is fully compatible with the AVR UART regarding:

- Bit locations inside all USART Registers
- Baud Rate Generation
- Transmitter Operation
- Transmit Buffer Functionality
- Receiver Operation

However, the receive buffering has two improvements that will affect the compatibility in some special cases:

- A second Buffer Register has been added. The two Buffer Registers operate as a circular FIFO buffer. Therefore the UDR must only be read once for each incoming data! More important is the fact that the Error Flags (FE and DOR) and the 9th data bit (RXB8) are buffered with the data in the receive buffer. Therefore the status bits must always be read before the UDR Register is read. Otherwise the error status will be lost since the buffer state is lost.
- The receiver Shift Register can now act as a third buffer level. This is done by allowing the received data to remain in the serial Shift Register (see Figure 69) if the Buffer Registers are full, until a new start bit is detected. The USART is therefore more resistant to Data OverRun (DOR) error conditions.

The following control bits have changed name, but have same functionality and register location:

- CHR9 is changed to UCSZ2
- OR is changed to DOR

Clock Generation

The clock generation logic generates the base clock for the Transmitter and Receiver. The USART supports four modes of clock operation: Normal Asynchronous, Double Speed Asynchronous, Master Synchronous and Slave Synchronous mode. The UMSEL bit in USART Control and Status Register C (UCSRC) selects between asynchronous and synchronous operation. Double Speed (Asynchronous mode only) is controlled by the U2X found in the UCSRA Register. When using Synchronous mode (UMSEL = 1), the Data Direction Register for the XCK pin (DDR_XCK) controls whether the clock source is internal (Master mode) or external (Slave mode). The XCK pin is only active when using Synchronous mode.

Figure 70 shows a block diagram of the clock generation logic.

The dashed boxes in the block diagram as shown the three main parts of the USART (listed from the top): Clock Generator, Transmitter and Receiver. Control Registers are shared by all units. The clock generator logic consists of synchronization logic for external clock input used by synchronous, a divide operation and the baud rate generator. The XCK (Transfer Clock) pin is only used by Synchronous Transmitter mode. The Transmitter consists of a single shift register, a serial shift register, parity generator and control logic for handling different serial frame formats. The write buffer allows a continuous transfer of data without any delay between frames. The Receiver is the most complex part of the USART module due to its clock and data recovery units. The recovery units are used for asynchronous data reception. In addition to the recovery unit, the receiver includes parity checker, control logic, a Shift Register and a two-level receive buffer (UDR). The receiver supports the same frame formats as the transmitter, and can detect frame error, data overrun and parity error.

USART vs AVR USART - Compatibility

The USART is fully compatible with the AVR USART regarding:

- Bit locations inside the USART Registers
- Baud Rate Generation
- Transmitter Operation
- Transmitter Buffer Functionality
- Receiver Operation

However, the receive buffering has two improvements that will affect the compatibility in some special cases:

- A second Buffer Register has been added. The two Buffer Registers operate as a circular FIFO buffer. Therefore the UDR must only be read once for each incoming data. More important is the fact that the Error Flags (FE and DOR) and the Shift Register (RXB8) are buffered with the data in the receive buffer. Therefore the status bits must always be read before the UDR Register is read. Otherwise the error status will be lost since the buffer state is lost.
- The receiver Shift Register can now act as a third buffer level. This is done by allowing the received data to remain in the serial Shift Register (see Figure 60) if the Buffer Registers are full until a new start bit is detected. The USART is therefore more resistant to Data Overrun (DOR) error conditions.

The following control pins have changed names, but have same functionality and register location:

- CHB is changed to UCSZ
- CHA is changed to DOR

The clock generation logic generates the base clock for the Transmitter and Receiver. The USART supports four modes of clock operation: Normal Asynchronous, Double Speed Asynchronous, Master Synchronous and Slave Synchronous mode. The USART bit in USART Control and Status Register C (UCSR0C) selects between asynchronous and synchronous operation. Double Speed (Asynchronous mode only) is controlled by the USX found in the UCSRA Register. When using Synchronous mode (UMSEL = 1), the Data Direction Register for the XCK pin (DDR_XCK) controls whether the clock source is internal (Master mode) or external (Slave mode). The XCK pin is only active when using Synchronous mode.

Figure 10 shows a block diagram of the clock generation logic.

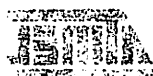
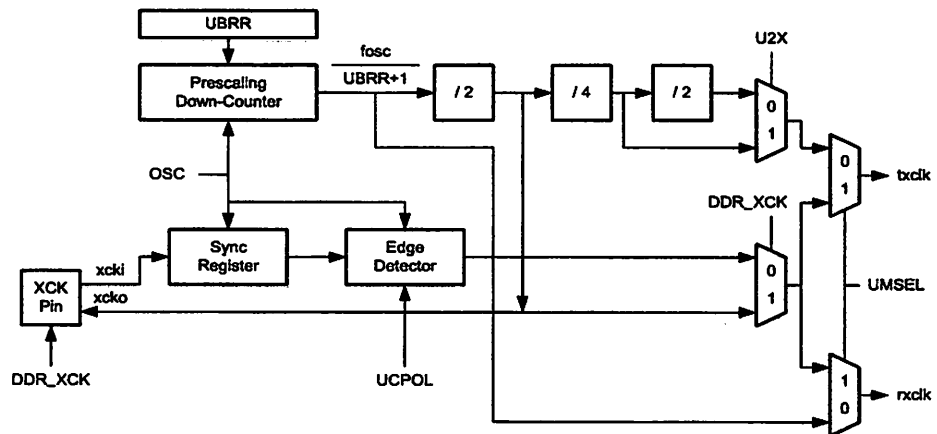


Figure 70. Clock Generation Logic, Block Diagram



Signal description:

- txclk** Transmitter clock (Internal Signal).
- rxclk** Receiver base clock (Internal Signal).
- xckl** Input from XCK pin (Internal Signal). Used for synchronous Slave operation.
- xcko** Clock output to XCK pin (Internal Signal). Used for synchronous Master operation.
- fosc** XTAL pin frequency (System Clock).

Internal Clock Generation – Baud Rate Generator

Internal clock generation is used for the asynchronous and the synchronous Master modes of operation. The description in this section refers to Figure 70.

The USART Baud Rate Register (UBRR) and the down-counter connected to it function as a programmable prescaler or baud rate generator. The down-counter, running at system clock (fosc), is loaded with the UBRR value each time the counter has counted down to zero or when the UBRR Register is written. A clock is generated each time the counter reaches zero. This clock is the baud rate generator clock output ($= fosc/(UBRR+1)$). The Transmitter divides the baud rate generator clock output by 2, 8 or 16 depending on mode. The baud rate generator output is used directly by the receiver's clock and data recovery units. However, the recovery units use a state machine that uses 2, 8 or 16 states depending on mode set by the state of the UMSEL, U2X and DDR_XCK bits.

Table 60 contains equations for calculating the baud rate (in bits per second) and for calculating the UBRR value for each mode of operation using an internally generated clock source.

The USBRT Band Rate Register (UBRR) and the down counter are located at 0x00000000. The UBRR is a 16-bit register that contains the baud rate divisor. The down counter is a 16-bit register that contains the baud rate divisor. The baud rate divisor is calculated as follows:

land Rate Generator
- not a clock generator -

11/11/2011 10:12

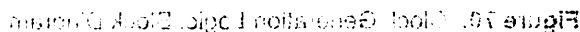


Table 60. Equations for Calculating Baud Rate Register Setting

Operating Mode	Equation for Calculating Baud Rate ⁽¹⁾	Equation for Calculating UBRR Value
Asynchronous Normal Mode (U2X = 0)	$BAUD = \frac{f_{OSC}}{16(UBRR + 1)}$	$UBRR = \frac{f_{OSC}}{16BAUD} - 1$
Asynchronous Double Speed Mode (U2X = 1)	$BAUD = \frac{f_{OSC}}{8(UBRR + 1)}$	$UBRR = \frac{f_{OSC}}{8BAUD} - 1$
Synchronous Master Mode	$BAUD = \frac{f_{OSC}}{2(UBRR + 1)}$	$UBRR = \frac{f_{OSC}}{2BAUD} - 1$

Note: 1. The baud rate is defined to be the transfer rate in bit per second (bps).

BAUD Baud rate (in bits per second, bps)

f_{osc} System Oscillator clock frequency

UBRR Contents of the UBRRH and UBRRL Registers, (0 - 4095)

Some examples of UBRR values for some system clock frequencies are found in Table 68 (see page 166).

le Speed Operation

The transfer rate can be doubled by setting the U2X bit in UCSRA. Setting this bit only has effect for the asynchronous operation. Set this bit to zero when using synchronous operation.

Setting this bit will reduce the divisor of the baud rate divider from 16 to 8, effectively doubling the transfer rate for asynchronous communication. Note however that the receiver will in this case only use half the number of samples (reduced from 16 to 8) for data sampling and clock recovery, and therefore a more accurate baud rate setting and system clock are required when this mode is used. For the Transmitter, there are no downsides.

nal Clock

External clocking is used by the synchronous Slave modes of operation. The description in this section refers to Figure 70 for details.

External clock input from the XCK pin is sampled by a synchronization register to minimize the chance of meta-stability. The output from the synchronization register must then pass through an edge detector before it can be used by the Transmitter and receiver. This process introduces a two CPU clock period delay and therefore the maximum external XCK clock frequency is limited by the following equation:

$$f_{XCK} < \frac{f_{OSC}}{4}$$

Note that f_{osc} depends on the stability of the system clock source. It is therefore recommended to add some margin to avoid possible loss of data due to frequency variations.



Assembly Code Example⁽¹⁾

```
USART_Init;
; Set baud rate
out  UBRRH, r17
out  UBRL, r16
; Enable receiver and transmitter
ldi  r16, (1<<RXEN) | (1<<TXEN)
out  UCSRB, r16
; Set frame format: 8data, 2stop bit
ldi  r16, (1<<URSEL) | (1<<USBS) | (3<<UCSZ0)
out  UCSRC, r16
ret
```

C Code Example⁽¹⁾

```
#define FOSC 1843200// Clock Speed
#define BAUD 9600
#define MYUBRR FOSC/16/BAUD-1
void main( void )
{
    ...
    USART_Init ( MYUBRR );
    ...
}

void USART_Init( unsigned int ubrr)
{
    /* Set baud rate */
    UBRRH = (unsigned char)(ubrr>>8);
    UBRL = (unsigned char)ubrr;
    /* Enable receiver and transmitter */
    UCSRB = (1<<RXEN) | (1<<TXEN);
    /* Set frame format: 8data, 2stop bit */
    UCSRC = (1<<USBS) | (3<<UCSZ0);
}
```

Note: 1. See "About Code Examples" on page 5.

More advanced initialization routines can be made that include frame format as parameters, disable interrupts and so on. However, many applications use a fixed setting of the Baud and Control Registers, and for these types of applications the initialization code can be placed directly in the main routine, or be combined with initialization code for other I/O modules.

Data Transmission – The USART Transmitter

The USART Transmitter is enabled by setting the *Transmit Enable* (TXEN) bit in the UCSRB Register. When the Transmitter is enabled, the normal port operation of the TxD pin is overridden by the USART and given the function as the transmitter's serial output. The baud rate, mode of operation and frame format must be set up once before doing any transmissions. If synchronous operation is used, the clock on the XCK pin will be overridden and used as transmission clock.

ing Frames with 5 to 8
Bit

A data transmission is initiated by loading the transmit buffer with the data to be transmitted. The CPU can load the transmit buffer by writing to the UDR I/O location. The

Q1: What is the main purpose of the study?

Figure 1. Schematic representation of the experimental design. The subjects were divided into two groups: a control group and an experimental group. The control group received a standard training program, while the experimental group received a training program with a focus on the specific skills required for the task. The results of the training program were compared between the two groups.

Code Extension

Designated on 10 January 1964

buffered data in the transmit buffer will be moved to the Shift Register when the Shift Register is ready to send a new frame. The Shift Register is loaded with new data if it is in idle state (no ongoing transmission) or immediately after the last stop bit of the previous frame is transmitted. When the Shift Register is loaded with new data, it will transfer one complete frame at the rate given by the Baud Register, U2X bit or by XCK depending on mode of operation.

The following code examples show a simple USART transmit function based on polling of the *Data Register Empty* (UDRE) Flag. When using frames with less than eight bits, the most significant bits written to the UDR are ignored. The USART has to be initialized before the function can be used. For the assembly code, the data to be sent is assumed to be stored in Register R16

Assembly Code Example⁽¹⁾

```
USART_Transmit:
    ; Wait for empty transmit buffer
    sbis UCSRA,UDRE
    rjmp USART_Transmit
    ; Put data (r16) into buffer, sends the data
    out UDR,r16
    ret
```

C Code Example⁽¹⁾

```
void USART_Transmit( unsigned char data )
{
    /* Wait for empty transmit buffer */
    while ( !( UCSRA & (1<<UDRE)) )
        ;
    /* Put data into buffer, sends the data */
    UDR = data;
}
```

Note: 1. See "About Code Examples" on page 5.

The function simply waits for the transmit buffer to be empty by checking the UDRE Flag, before loading it with new data to be transmitted. If the Data Register Empty Interrupt is utilized, the interrupt routine writes the data into the buffer.

buffered data in the transmit buffer will be moved to the Shift Register when the Shift Register is ready to send a new frame. The Shift Register is loaded with new data if it is in this state (no ongoing transmission) or immediately after the last bit of the previous frame is transmitted. When the Shift Register is loaded with new data, it will transmit one complete frame at the rate given by the Baud Register. USX bit of XCK depends on mode of operation.

The following code examples show a simple USART transmit function based on polling of the Data Register Empty (UDRE) flag. When send frames with less than eight data bits most significant bits written to the UDR are ignored. The USART has to be initialized before the function can be used. For the assembly code, the data to be sent is assumed to be stored in Register R16.

Assembly Code Example

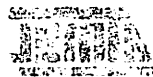
```
void USART_Transmit(char c)
{
    while ((UDRE & UDRF) == 0)
    {
        /* Wait for empty register, then load */
        UDR = c;
    }
}
```

C Code Example

```
void USART_Transmit(char c)
{
    while ((UDRE & UDRF) == 0)
    {
        /* Wait for empty register, then load */
        UDR = c;
    }
}
```

Note: See "About Code Examples" on page 5

The function simply waits for the transmit buffer to be empty by checking the UDRE flag. Before loading it with new data to be transmitted. If the Data Register Empty interrupt is utilized, the interrupt routine waits for data into the buffer.





Transmitting Frames with 9 Data

If 9-bit characters are used (UCSZ = 7), the ninth bit must be written to the TXB8 bit in UCSRB before the Low byte of the character is written to UDR. The following code examples show a transmit function that handles 9-bit characters. For the assembly code, the data to be sent is assumed to be stored in Registers R17:R16.

Assembly Code Example⁽¹⁾

```
USART_Transmit:
    ; Wait for empty transmit buffer
    sbis UCSRA,UDRE
    rjmp USART_Transmit
    ; Copy 9th bit from r17 to TXB8
    cbi UCSRB,TXB8
    sbrc r17,0
    sbi UCSRB,TXB8
    ; Put LSB data (r16) into buffer, sends the data
    out UDR,r16
    ret
```

C Code Example⁽¹⁾

```
void USART_Transmit( unsigned int data )
{
    /* Wait for empty transmit buffer */
    while ( !( UCSRA & (1<<UDRE)) )
        ;
    /* Copy 9th bit to TXB8 */
    UCSRB &= ~(1<<TXB8);
    if ( data & 0x0100 )
        UCSRB |= (1<<TXB8);
    /* Put data into buffer, sends the data */
    UDR = data;
}
```

Note: 1. These transmit functions are written to be general functions. They can be optimized if the contents of the UCSRB is static. (i.e., only the TXB8 bit of the UCSRB Register is used after initialization).

The ninth bit can be used for indicating an address frame when using multi processor communication mode or for other protocol handling as for example synchronization.

Transmitter Flags and Interrupts

The USART transmitter has two flags that indicate its state: USART Data Register Empty (UDRE) and Transmit Complete (TXC). Both flags can be used for generating interrupts.

The Data Register Empty (UDRE) Flag indicates whether the transmit buffer is ready to receive new data. This bit is set when the transmit buffer is empty, and cleared when the transmit buffer contains data to be transmitted that has not yet been moved into the Shift Register. For compatibility with future devices, always write this bit to zero when writing the UCSRA Register.

When the Data Register empty Interrupt Enable (UDRIE) bit in UCSRB is written to one, the USART Data Register Empty Interrupt will be executed as long as UDRE is set (provided that global interrupts are enabled). UDRE is cleared by writing UDR. When interrupt-driven data transmission is used, the Data Register Empty Interrupt routine

Notwithstanding the above, the Commission is not required to follow the instructions and directions of the U.S. Department of Justice in the event that the U.S. Department of Justice is not a party to the proceeding.

The USART transmit has two flags that indicate its status: USART Data Register Empty (UDRE) and Transmit Complete (TXC). Both flags can be used for generating interrupts.

When the Data Register Empty Interrupt Enable (UDRE) and USRB is written to one, the USART Data Register Empty Interrupt (UDREI) interrupt will be executed as long as UDRE is set one.

00-6-7-1342

AVR042: AVR Hardware Design Considerations

Features

- Providing robust supply voltage, digital and analog.
- Connection of RESET line.
- SPI interface for In-System Programming.
- Using external crystal or ceramic resonator oscillators.

Introduction

This application note has been written to provide answers to some of the questions and problems faced when starting designs involving AVR microcontrollers. The application note treats topics that are known to cause problems. The scope is to provide an introduction to potential design problems rather than being an exhaustive walk-through of how to design applications using the AVR microcontrollers. This document is thus a collection of information from existing Atmel AVR documents, combined with information that is not previously documented.

It is highly recommended to read the application note AVR040 - "EMC Design Considerations" – before initiating a new design, specially if the aim of the design is a commercial application that needs to meet the requirements of the EMC directive (and similar directives in countries outside Europe). The application note is available in the AVR section of the official Atmel website <http://www.atmel.com>.

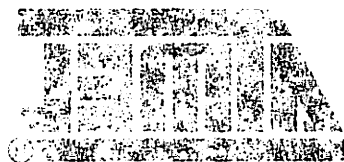


8-bit **AVR**[®]
Microcontrollers

Application Note

Rev.2521C-AVR-09/05





AVR
Microcontroller

Application Note

AVR Hardware Design Considerations

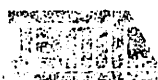
1998

AVR is a high performance, low power, 8-bit microcontroller. It is designed for use in a wide range of applications, from simple stand-alone devices to complex systems. The AVR is a single-chip solution for many applications, and its architecture is designed to be easy to use and to integrate with other components.

Introduction

This application note has been written to provide answers to some of the questions that arise when designing AVR microcontrollers. The note is intended to provide a starting point for design, and to help you to avoid common pitfalls. It is not intended to be a complete guide to AVR design, but it should provide you with the information you need to get started. The note is organized into sections, each of which deals with a specific aspect of AVR design. The sections are: 1. General Design Considerations, 2. Power Supply, 3. Clocking, 4. I/O, 5. Interrupts, 6. Debugging, and 7. Conclusion.

AVR is a high performance, low power, 8-bit microcontroller. It is designed for use in a wide range of applications, from simple stand-alone devices to complex systems. The AVR is a single-chip solution for many applications, and its architecture is designed to be easy to use and to integrate with other components. The AVR is a single-chip solution for many applications, and its architecture is designed to be easy to use and to integrate with other components.





2. To enter programming mode (for some parts also the PEN line is used to enter programming mode). Furthermore it is possible to enter high-voltage/parallel programming mode by drawing the RESET pin "very" high, where very high means 11.5 – 12.5V (refer to the datasheet of the device for more information).

The reset line has an internal pull-up resistor, but if the environment is noisy it can be insufficient and reset can therefore occur sporadically. Refer to datasheet for value of pull-up resistor on specific devices.

Different approaches can be used to connect the RESET pin so that unintentional reset of the AVR is avoided. External brown-out or supervisory circuit can be used to control the RESET pin. If an external brown-out circuit, like the ones described in application note AVR180, is applied one would not need to consider how to connect the RESET pin further. However, if the AVR device used in the application has built-in brown-out circuit, the external brown-out can be saved and a more simple solution can be chosen to control the state of the RESET pin.

Connecting the RESET so that it is possible to enter both high-voltage programming and ordinary low level reset can be achieved by applying a pull-up resistor to the RESET line. This pull-up resistor makes sure that reset does not go low unintended. The pull-up resistor can in theory be of any size, but if the AVR should be programmed from e.g. STK500/AVRISP the pull-up should not be so strong that the programmer cannot activate RESET by draw the RESET line low. The recommended pull-up resistor is 4.7kOhm or larger when using STK500 for programming.

To protect the RESET line further from noise, it is an advantage to connect a capacitor from the RESET pin to ground. This is not directly required since the AVR internally have a low-pass filter to eliminate spikes and noise that could cause reset. Applying an extra capacitor is thus an additional protection. If not using High Voltage Programming it is recommended to add an ESD protecting diode from RESET to Vcc, since this is not internally provided due to High Voltage Programming. The components should be located physically close to the RESET pin of the AVR. Figure 3-1 shows the recommended circuit on the RESET line.



5. To enter programming mode, the AVR must be held in reset. This is done by pulling the RESET pin to ground. If it is possible to enter high-voltage programming mode by driving the RESET pin "very" high, where very high means 1.5 – 12.5V (refer to the datasheet of the device for more information).

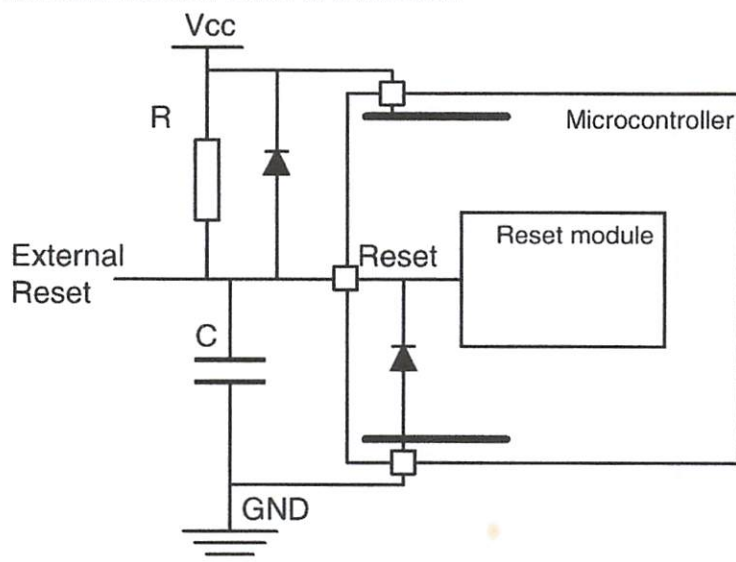
The reset time has an internal pull-up resistor, but if the environment is noisy it can be insufficient and reset can therefore occur sporadically. Refer to datasheet for value of pull-up resistor on specific devices.

Different approaches can be used to connect the RESET pin so that unintentional reset of the AVR is avoided. External brown-out or supervisory circuit can be used to control the RESET pin. If an external brown-out circuit like the ones described in application note AVR180 is applied one would not need to consider how to connect the RESET pin further. However, if the AVR device used in the application has built-in brown-out circuit, the external brown-out can be saved and a more simple solution can be chosen to control the state of the RESET pin.

Connecting the RESET so that it is possible to enter both high-voltage programming and ordinary low level reset can be achieved by applying a pull-up resistor to the RESET line. This pull-up resistor makes sure that reset does not go low unintended. The pull-up resistor can in theory be of any size, but if the AVR should be programmed from e.g. STK500/AVRISP the pull-up should not be so strong that the programmer cannot activate RESET by driving the RESET line low. The recommended pull-up resistor is 4.7kOhm or larger when using STK500 for programming.

To protect the RESET line further from noise, it is an advantage to connect a capacitor from the RESET pin to ground. This is not directly required since the AVR internally have a low-pass filter to eliminate spikes and noise that could cause reset. Applying an extra capacitor is thus an additional protection. If not using High Voltage Programming it is recommended to add an ESD protecting diode from RESET to Vcc. Since this is not internally provided due to High Voltage Programming. The components should be located physically close to the RESET pin of the AVR. Figure 3-1 shows the recommended circuit on the RESET line.

Figure 3-1. Recommended Reset Pin connection.



Connecting ISP lines

The In-System Programmable (ISP) lines are used for programming the Flash, EEPROM, Lock-bits and most Fuse-bits in all AVR (except the ATtiny11 and ATtiny28). This feature makes it possible to program the AVR on the last stage of production of a target application board, reprogram if SW bugs are identified late in the process, or even update the AVR in the field if required. It is therefore highly recommended to always design the target application board so that the ISP connectors can be accessed in some way, - just in case.

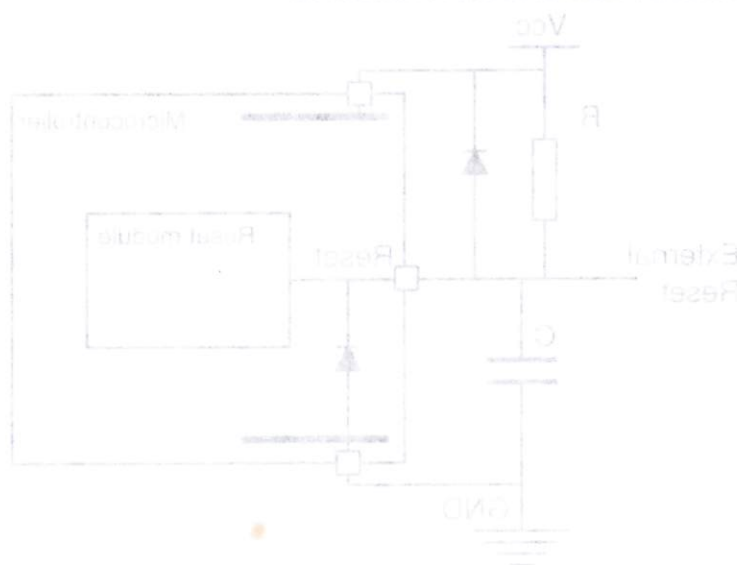
Two standard connectors are provided by the Atmel ISP programmers; A 6 pin and a 10 pin connector. These are seen in Figure 4-1. In addition to the data lines (MOSI and MISO) and the bus clock (SCK), target voltage VTG, GND and RESET (RST) are provided through these connectors.

Figure 4-1. Standard ISP connectors on STK500, AVR ISP and STK200/STK300



Some ISP programmers are supplied by the target power supply. In this way they easily adapt to the correct voltage level of the target board. Other ISP programmers, like STK500, can alternatively power the target board via the VTG line. In that case it

Figure 3-4. Recommended Reset Pin connection.

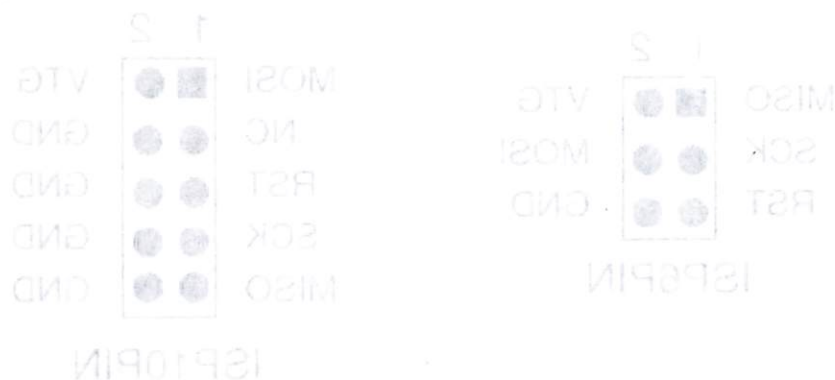


Connecting ISP lines

The In-System Programmable (ISP) lines are used for programming the Flash, EEPROM, Lock-bit and most Fuse-bits in all AVR (except the ATtiny1 and ATtiny28). This feature makes it possible to program the AVR on the last stage of production of a target application board, reprogram it SW bugs are identified late in the process, or even update the AVR in the field if required. It is therefore highly recommended to always design the target application board so that the ISP connectors can be accessed in some way, - just in case.

Two standard connectors are provided by the Atmel ISP programmer: A 6 pin and a 10 pin connector. These are seen in Figure 4-1 in addition to the data lines (MISO and MISO) and the bus clock (SCK), target voltage (V_{CC} and RESET, RST) are provided through these connectors.

Figure 4-1. Standard ISP connectors on STK500, AVR ISP and STK500/STK300



Some ISP programmers are supplied by the target power supply in this way they easily adapt to the correct voltage level of the target board. Other ISP programmers like STK500 can alternatively power the target board via the VCC line. In that case it