TUGAS AKHIR

PERENCANAAN DAN PEMBUATAN DIGITAL PROGRAMMABLE POWER SUPPLY DENGAN MIKROKONTROLER AT89S51

MILIK
PERPUSTAKAAN
ITN MALANG

Disusun Oleh :

Nama : Suryo Nugroho
NIM : 03.52.033

KONSENTRASI TEKNIK ENERGI LISTRIK
JURUSAN TEKNIK ELEKTRO D-III
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG
Maret 2007

Mikrokontroler Yazılımı
Programlama Dan Benzetim Dersleri
Lucas Akın

LEMBAR PERSETUJUAN
TUGAS AKHIR

PERENCANAAN DAN PEMBUATAN DIGITAL PROGRAMMABLE POWER SUPPLY DENGAN MIKROKONTROLER AT89S51

Disusun Oleh:

NAMA : Suryo Nugroho

NIM : 03.52. 033

Mengetahui	Diperiksa dan disetujui
Ketua JurusanTeknik Elektro D III	Dosen Pembimbing
(Ir. Choirul Saleh, MT)	(Ir. Choirul Saleh, MT)
NIP.Y : 1018800190	NIP.Y : 1018800190

KONSENTRASI ENERGI LISTRIK
JURUSAN TEKNIK ELEKTRO D-III
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG
Maret 2007

KATA PENGANTAR

Dengan memanjatkan puji syukur kepada Tuhan YME yang telah melimpahkan rahmat serta hidayah-Nya kepada kami, sehingga penulis dapat menyelesaikan Laporan Tugas Akhir ini dengan baik tanpa halangan satu apapun.

Penyusunan Laporan Tugas Akhir ini dimaksudkan agar mahasiswa Teknik Elektro dapat menerapkan teori yang didapatnya selama kuliah dan menuangkannya menjadi sebuah alat yang bermanfaat serta dapat dipertanggung jawabkan. Selain itu penyusunan Laporan Tugas Akhir ini juga merupakan syarat kelulusan Jurusan Teknik Elektro Program Studi Energi Listrik Diploma III di Institut Teknologi Nasional Malang.

Pada kesempatan ini tak lupa kami sampaikan rasa terima kasih yang sebesar-besarnya kepada :

1. Bapak Dr. Ir. Abraham Lomi, MSEE selaku Rektor ITN Malang.
2. Bapak Ir. Mochtar Asroni, MT selaku Dekan Fakultas Teknologi Industri ITN Malang.
3. Bapak Ir. Choirul Saleh, MT selaku Ketua Jurusan Teknik Elektro D-III ITN Malang dan selaku Dosen Pembimbing yang telah meluangkan waktunya hingga terselesaikannya Laporan Tugas Akhir ini..
4. Bapak Bambang Prio Hartono, ST,MT selaku Sekretaris Jurusan Teknik Elektro D-III ITN Malang.
5. Ayah dan bunda tercinta,Tante serta saudara-saudaraku yang telah memberikan dorongan moril dan materiil sehingga Tugas Akhir ini dapat terselesaikan.

6. Seluruh rekan-rekan Elektro D-III angkatan 2003 dan semua pihak yang telah membantu hingga terselesaikannya laporan Tugas Akhir ini.

Dalam penyusunan Laporan Tugas Akhir ini kami menyadari bahwa laporan ini masih jauh dari kesempurnaan, mengingat keterbatasan pengetahuan dan kemampuan yang penyusun miliki, sehingga penyusun mengharapkan kritik dan saran dari semua pihak yang sifatnya membangun sehingga akan semakin menyempurnakan Laporan Tugas Akhir ini.

Akhir kata semoga dengan terselesaikannya penyusunan Laporan Tugas Akhir ini bisa memberikan manfaat bagi penyusun khususnya dan pembaca pada umumnya.

Malang, Maret 2007

Penyusun

ABSTRAK

Perencanaan dan Pembuatan Digital Programmable Power Supply dengan Mikrokontroler AT89S51. Suryo Nugroho, NIM 03.52. 033,
Teknik Elektro D-3
Dosen Pembimbing : Ir. Choirul Saleh, MT

Kata Kunci : *Power suply*, LM317, Mikrokontroler.

Sebagian besar piranti elektronik membutuhkan tegangan DC untuk bekerja. Meskipun batere berguna dalam piranti yang bisa dibawa-bawa atau piranti yang berdaya rendah, akan tetapi waktu operasinya terbatas, kecuali bila batere tersebut diisi kembali atau diganti. Sumber daya yang paling mudah didapat adalah 220V AC dari PLN. Sedangkan rangkaian yang dapat mengubah tegangan AC ini menjadi suatu tegangan DC disebut power supply DC. Adapun tujuan dari penulisan Tugas Akhir ini adalah merencanakan dan membuat Digital Programmable Power Supply dengan Mikrokontroler AT89S51 sebagai pengembangan dari rangkaian power supply yang sudah ada, dengan alat ini dipermudah untuk mendapatkan output DC.

Alat ini menggunakan keypad matrik 4 x 4 sebagai input untuk seting output besaran tegangan DC yang diinginkan dan menggunakan *LCD* M1632 sebagai *display*. Inputan data digital dari *keypad* akan masuk dan diterima oleh mikrokontroller AT89S51 untuk selanjutnya diproses sebagai permintaan besaran tegangan output DC yang diinginkan. Mikrokontroler selanjutnya akan memerintahkan rangkaian driver untuk meng-adjust regulator LM317 untuk menghasilkan tegangan output DC yang diinginkan tersebut. Tegangan output DC yang dapat disediakan adalah berkisar antara 1.5V-25V dengan batas arus beban maksimal 1.5A/37,5 Watt

DAFTAR ISI

Halaman

LEMBAR PERSETUJUAN i

KATA PENGANTAR ii

ABSTRAK iv

DAFTAR ISI v

DAFTAR TABEL viii

DAFTAR GAMBAR ix

BAB I PENDAHULUAN

1.1. Latar Belakang 1

1.2. Rumusan masalah 2

1.3. Tujuan Penulisan 2

1.4. Batasan Masalah 2

1.5. Metodologi 3

1.6. Sistematika Pembahasan 3

BAB II LANDASAN TEORI

2.1. Catu Daya *(Power Supply)* 4

2.1.1. Penyearah *(Rectifier)* 4

2.1.2. Regulator Tegangan 9

2.2. Pendahuluan 14

2.2.1. Teori Umum Mikrokontroller AT89S51 14

2.2.2. Arsitektur Mikrokontroller AT89S51 15

2.2.3. Konfigurasi *Pin* Pada Mikrokontroller AT89S51 16

2.2.4. Karakteristik *Oscillator Inverting* 18

2.2.5. Organisasi *Memory* 19

2.2.5.1. Program *Memory Internal* 20

2.2.5.2. Data *Memory* (RAM) *Internal* 20

2.2.5.3. SFR (*Special Function Register*) 21

2.3. Transistor Bipolar 22

2.3.1. Transistor Sebagai Saklar 24

2.3.2. Transistor Sebagai Penguat 26

2.7 *Dioda* 29

2.8 Kapasitor 32

2.9. *Resistor* 33

2.10. *LCD (Liquid Crystal Display)* M1632 37

2.6.1. Sinyal *Interface* M1632 37

2.6.2. *Interface* Ke MCS-51 39

2.6.3. Mengatur Tampilan M1632 42

2.8. *Transformator* 47

BAB III PERANCANGAN DAN PEMBUATAN ALAT

3.1. Diagram Blok 50

3.2. Prinsip Kerja Alat 52

3.3. Mikrokontroler AT89S51 52

3.3.1. Pemetaan *Memory* 53

3.3.2. Rangkaian *Clock* 53

3.3.3. Hubungan *Pin* pada AT89S51 54

3.4. Rangkaian *Power Supply* 55

3.5. Rangkaian *Driver* 57

3.6. Perancangan Rangkaian Modul Keypad 59

3.7. Perancangan Rangkaian *LCD* 60

3.8. Perangkat Lunak *(software)* 64

BAB IV PENGUJIAN ALAT

4.1. Pengujian Terhadap Outut 5 Volt (Vcc) 67

4.2. Pengujian Terhadap Rangkaian *Keypad* 70

4.3. Pengujian Rangkaian Driver 73

4.4. Pengujian Tegangan Output Variable 1,5V-25V 74

BAB V PENUTUP

5.1. Kesimpulan 87

5.2. Saran 87

DAFTAR PUSTAKA

LAMPIRAN

DAFTAR TABEL

Halaman

BAB II TEORI DASAR

1. Pengaturan RS0-RS1 Untuk *Select Register Bank* 21
2. *Byte Special Funtion Register* 22
3. Gelang Warna *Resistor* 34
4. Fungsi Pin – Pin LCD 45

BAB III PERANCANGAN DAN PEMBUATAN ALAT

BAB IV PENGUJIAN ALAT

1. Hasil Pengukuran tegangan output Vcc..... 69
2. Hasil Scanning baris 1 71
3. Hasil Scanning baris 2 71
4. Hasil Scanning baris 3 72
5. Hasil Scanning baris 4 72
6. Hasil Pengujian *Output Variable* 1,5V-25V..... 75

DAFTAR GAMBAR

Halaman

BAB II TEORI DASAR

1. Rangkaian Penyearah Sederhana 5
2. Rangkaian Penyearah Gelombang Penuh 5
3. Rangkaian Penyearah Setengah Gelombang dengah Filter C 6
4. Bentuk Gelombang dengan Filter Kapasitor 6
5. Rangkaian Penyearah Gelombang Penuh dengan Filter C 8
6. Regulator Zener 10
7. Regulator Zener Follower 11
8. Regulator dengan Op-amp 12
9. Regulator dengan IC 78XX / 79XX 13
10. Diagram Blok AT89S51 14
11. Konfigurasi *Pin-Pin* AT89S51 16
12. Karakteristik *Oscillator* 19
13. Organisasi RAM *Internal* 21
14. a. Penggabungan Semikonduktor NPN dan PNP 23

    b. Simbol Transistor Tipe NPN dan PNP 23
15. Karakteristik Transistor 24
16. Rangkaian Transistor Sebagai Saklar 25
17. Rangkaian Ideal yang Digerakkan pada Basis 26
18. Simbol dan Struktur Dioda 29
19. Dioda dengan Bias Maju 30
20. Dioda dengan Bias Negatif 31

21. Grafik Arus Dioda 32

22. Prinsip Dasar Kapasitor 33

23. Mengirim/Mengambil Data Ke/Dari M1632 38

24. Hubungan M1632 ke MCS'51 39

25. Rangkaian *LCD* M1632 44

26. (a). Bagian *Transformator* 48

(b). Simbol *Transformator* 48

BAB III PERANCANGAN DAN PEMBUATAN ALAT

1. Blok Diagram 50
2. Rangkaian *Clock* AT89S51 54
3. Hubungan *Pin* pada AT89S51 54
4. Rangkaian *Power Supply* 56
5. Rangkaian *Driver* 57
6. Rangkaian Keypad 4x4 60
7. Rangkaian *LCD* Pada Mikrokontroler 63
8. *Flowchart* Keseluruhan Alat 65
9. Rangkaian Keseluruhan Alat 66

BAB IV PENGUJIAN ALAT

1. Rangkaian Pengujian Terhadap Outut 5 Volt (Vcc) 68
2. Foto Hasil Pengukuran Tegangan Output Vcc 69
3. Rangkaian Pengujian Modul Keypad 70
4. Rangkaian Pengujian Rangkaian *Driver* 73
5. Foto Hasil Pengujian Rangkaian *Driver* 74

6. Rangkaian Pengujian *Output Variable* 1,5V-25V 74
7. Foto Hasil Pengukuran pada Output 1,5 Volt..... 78
8. Foto Hasil Pengukuran pada Output 3 Volt..... 78
9. Foto Hasil Pengukuran pada Output 4,5 Volt..... 79
10. Foto Hasil Pengukuran pada Output 5 Volt..... 79
11. Foto Hasil Pengukuran pada Output 6 Volt..... 80
12. Foto Hasil Pengukuran pada Output 7,5 Volt..... 80
13. Foto Hasil Pengukuran pada Output 9 Volt..... 81
14. Foto Hasil Pengukuran pada Output 12 Volt..... 81
15. Foto Hasil Pengukuran pada Output 13,5 Volt..... 82
16. Foto Hasil Pengukuran pada Output 15 Volt..... 82
17. Foto Hasil Pengukuran pada Output 18 Volt..... 83
18. Foto Hasil Pengukuran pada Output 22 Volt..... 83
19. Foto Hasil Pengukuran pada Output 24 Volt..... 84
20. Foto Hasil Pengukuran pada Output 25 Volt..... 84
21. Foto Hasil Pengujian Rangkaian *Display LCD M1632* 85
22. Foto Alat Tampak Atas..... 85
23. Foto Alat Tampak Dalam 86

PENDAHULUAN

1.1. Latar Belakang

Kemajuan pengetahuan dan teknologi dewasa ini berkembang cepat sekali dan berpengaruh dalam pembuatan alat-alat canggih, yaitu alat yang dapat bekerja secara otomatis dan memiliki ketelitian tinggi dengan bantuan mikrokontroler. Dengan adanya perkembangan teknologi inilah manusia semakin dipermudah dalam segala aspek kehidupan dan dituntut untuk lebih jeli dalam menyikapinya.

Sebagian besar piranti elektronik membutuhkan tegangan DC untuk bekerja. Meskipun batere berguna dalam piranti yang bisa dibawa-bawa atau piranti yang berdaya rendah, akan tetapi waktu operasinya terbatas, kecuali bila batere tersebut diisi kembali atau diganti. Sumber daya yang paling mudah didapat adalah 220V AC dari PLN. Sedangkan rangkaian yang dapat mengubah tegangan AC ini menjadi suatu tegangan DC disebut power supply DC.

Power supply yang baik harus mampu memberikan tegangan regulasi yang baik serta mampu memberikan arus yang cukup kepada beban. Tegangan yang tidak terregulasi pada output power supply dapat menyebabkan peralatan elektronika yang menggunakan power supply tersebut akan rusak terutama bagian regulasi tegangan (jika ada), tetapi jika peralatan tersebut tidak membunyai rangkaian regulasi tegangan internal maka dapat dipastikan peralatan elektronik tersebut akan rusak

Untuk mengembangkan rangkaian power supply DC yang sudah ada maka penulis merencanakan dan membuat, Digital Programmable Power Supply dengan Mikrokontroler AT89S51. Alat ini menggunakan keypad untuk seting tegangan

output yang diinginkan dan dilengkapi dengan LCD sebagai display. Output DC yang dihasilkan dapat memberikan daya hingga 37,5 Watt (1.5V-25V/1.5Amp).

1.2. Rumusan masalah

Berdasarkan hal tersebut diatas maka timbul permasalahan yaitu:

- Bagaimana merencanakan dan membuat hardware dan software untuk Digital Programmable Power Supply dengan Mikrokontroler AT89S51 ?
- Bagaimana menampilkan hasil kerja rangkaian pada LCD ?

1.3. Tujuan Penulisan

Adapun tujuan dari penulisan Tugas Akhir ini adalah merencanakan dan membuat Digital Programmable Power Supply dengan Mikrokontroler AT89S51 sebagai pengembangan dari rangkaian power supply yang sudah ada, dengan alat ini dipermudah untuk mendapatkan output DC.

1.4. Batasan Masalah

Untuk menghindari meluasnya pembahasan masalah yang ada, maka penulis membatasinya sebagai berikut:

- Alat ini digunakan untuk mensupply tegangan DC dari 1,5V-25V dengan arus maksimal 1.5Amp/37,5Watt.
- Sebagai controller digunakan mikrokontroller AT89S51.
- Sebagai seting digunakan keypad.
- Sebagai display digunakan LCD.

1.5. Metodologi Penelitian

Dalam penulisan Tugas Akhir ini penulis menggunakan metode-metode yang sering digunakan. Adapun metode tersebut adalah sebagai berikut:

1. Kajian pustaka, meliputi konsep dasar dan teori yang digunakan.
2. Perancangan hardware dan software disertai diagram alurnya.
3. Pengujian tentang aplikasi yang sedang dibuat.
4. Membuat kesimpulan serta saran dari hasil pengujian aplikasi.

1.6. Sistematika Pembahasan

Dalam perencanaan dan penyusunan laporan Tugas Akhir ini akan terdiri dari lima bab yang antara lain adalah :

BAB I : Pendahuluan.

Berisi tentang latar belakang, permasalahan, tujuan, batasan masalah, metodeologi penulisan dan sistematika pembahasan.

BAB II : Landasan Teori.

Berisi tentang landasan teori *hardware* dan *software* yang digunakan.

BAB III : Perencanaan dan Pembuatan alat.

Berisi tentang perencanaan dan pembuatan Alat.

BAB IV : Pengujian dan Analisa Kerja Alat.

Berisi tentang pengujian dan analisa kerja perancangan dan pembuatan Digital Programmable Power Supply dengan Mikrokon troler AT89S51 secara diagram blok maupun secara keseluruhan.

BAB V : Penutup.

Berisi tentang kesimpulan dan saran.

BAB II

TEORI DASAR

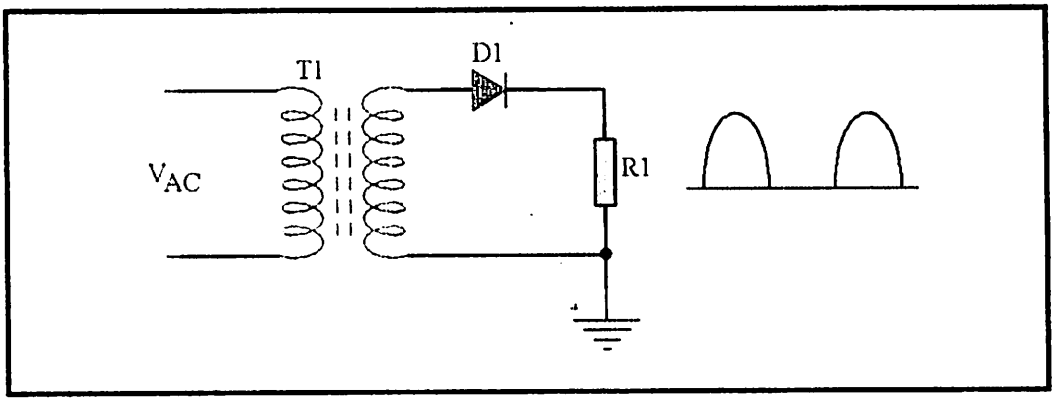
Bab ini akan menguraikan tentang dasar-dasar teori dasar yang menunjang dalam perancangan dan pembuatan alat. Uraian teori dalam bab ini meliputi teori Catu Daya, IC AT89S51, LCD M1632 dan perangkat-perangkat pendukung lainnya.

2.1. Catu Daya *(Power Supply)*

Perangkat elektronika mestinya dicatu oleh suplai arus searah DC (*direct current*) yang stabil agar dapat dengan baik. Baterai atau accu adalah sumber catu daya DC yang paling baik. Namun untuk aplikasi yang membutuhkan catu daya lebih besar, sumber dari baterai tidak cukup. Sumber catu daya yang besar adalah sumber bolak-balik AC (*alternating current*) dari pembangkit tenaga listrik. Untuk itu diperlukan suatu perangkat catu daya yang dapat mengubah arus AC menjadi DC. Berikut ini disajikan prinsip rangkaian catu daya (*power supply*) linier mulai dari rangkaian penyearah yang paling sederhana sampai pada catu daya yang ter-regulasi.

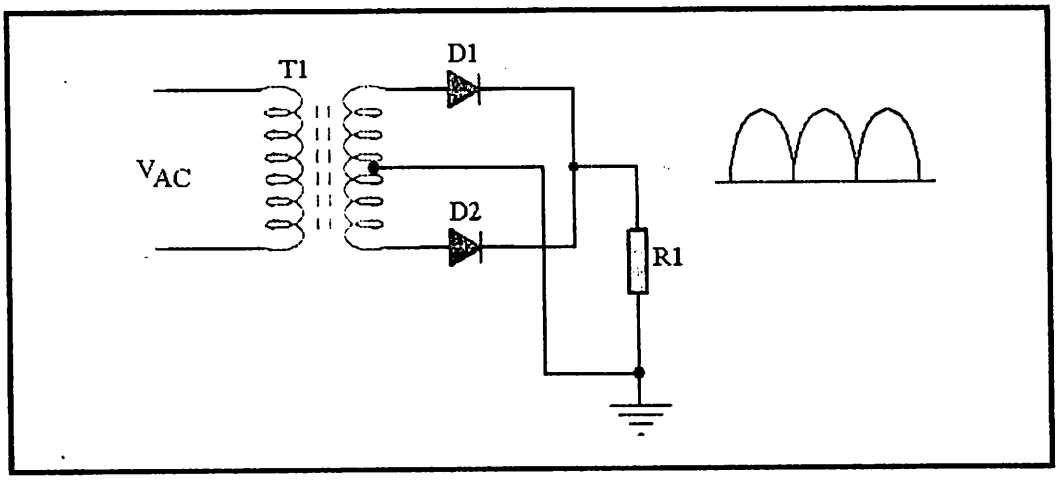
2.1.1. Penyearah *(Rectifier)*

Prinsip penyearah (*rectifier*) yang paling sederhana ditunjukkan pada gambar 2.1 berikut ini. Transformator diperlukan untuk menurunkan tegangan AC dari jala-jala listrik pada kumparan primernya menjadi tegangan AC yang lebih kecil pada kumparan sekundernya.



Gambar 2.1. Rangkaian Penyearah Sederhana [10]

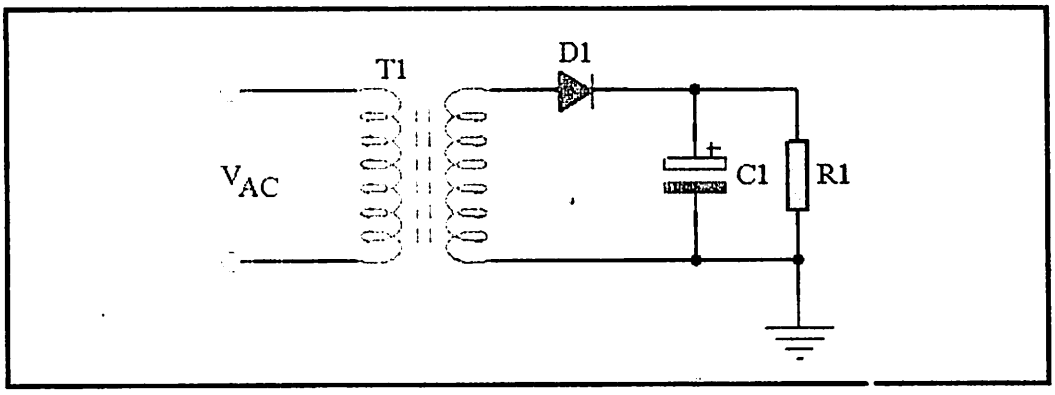
Pada rangkaian ini, dioda berperan untuk hanya meneruskan tegangan positif ke beban RL. Ini yang disebut dengan penyearah setengah gelombang (half wave). Untuk mendapatkan penyearah gelombang penuh (*full wave*) diperlukan transformator dengan *center tap* (CT) seperti pada gambar 2.2.



Gambar 2.2. Rangkaian Penyearah Gelombang Penuh [10]

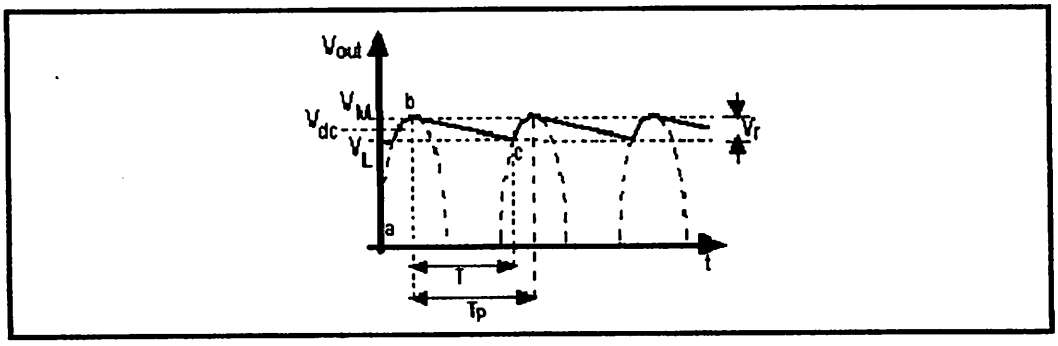
Tegangan positif phasa yang pertama diteruskan oleh D1 sedangkan phasa yang berikutnya dilewatkan melalui D2 ke beban R1 dengan CT transformator sebagai *common ground*.. Dengan demikian beban R1 mendapat suplai tegangan gelombang penuh seperti gambar di atas. Untuk beberapa aplikasi seperti misalnya untuk men-catu motor dc yang kecil atau lampu pijar dc, bentuk

tegangan seperti ini sudah cukup memadai. Walaupun terlihat di sini tegangan *ripple* dari kedua rangkaian di atas masih sangat besar.



Gambar 2.3. Rangkaian Penyearah Setengah Gelombang dengah Filter C [10]

Gambar 2.3 adalah rangkaian penyearah setengah gelombang dengan filter kapasitor C yang paralel terhadap beban R. Ternyata dengan filter ini bentuk gelombang tegangan keluarnya bisa menjadi rata. Gambar 2.4 menunjukkan bentuk keluaran tegangan DC dari rangkaian penyearah setengah gelombang dengan filter kapasitor. Garis b-c adalah garis lurus dengan kemiringan tertentu, dimana pada keadaan ini arus untuk beban R1 dicatu oleh tegangan kapasitor. Sebenarnya garis b-c bukanlah garis lurus tetapi eksponensial sesuai dengan sifat pengosongan kapasitor.



Gambar 2.4. Bentuk Gelombang dengan Filter Kapasitor [10]

Kemiringan kurva b-c tergantung dari besar arus I yang mengalir ke beban R. Jika arus I = 0 (tidak ada beban) maka kurva b-c akan membentuk garis horizontal. Namun jika beban arus semakin besar, kemiringan kurva b-c akan semakin tajam. Tegangan yang keluar akan berbentuk gigi gergaji dengan tegangan *ripple* yang besarnya adalah :

$V_r = V_M - V_L$ 2-1

dan tegangan dc ke beban adalah:

$V_{dc} = V_M + V_r/2$ 2-2

Rangkaian penyearah yang baik adalah rangkaian yang memiliki tegangan *ripple* paling kecil. V_L adalah tegangan *discharge* atau pengosongan kapasitor C, sehingga dapat ditulis :

$V_L = V_M e^{-T/RC}$ 2-3

Jika persamaan (2-3) disubsitusi ke rumus (2-1), maka diperoleh :

$V_r = V_M (1 - e^{-T/RC})$ 2-4

Jika $T << RC$, dapat ditulis :

$e^{-T/RC} \approx 1 - T/RC$ 2-5

sehingga jika ini disubsitusi ke rumus (2-4) dapat diperoleh persamaan yang lebih sederhana :

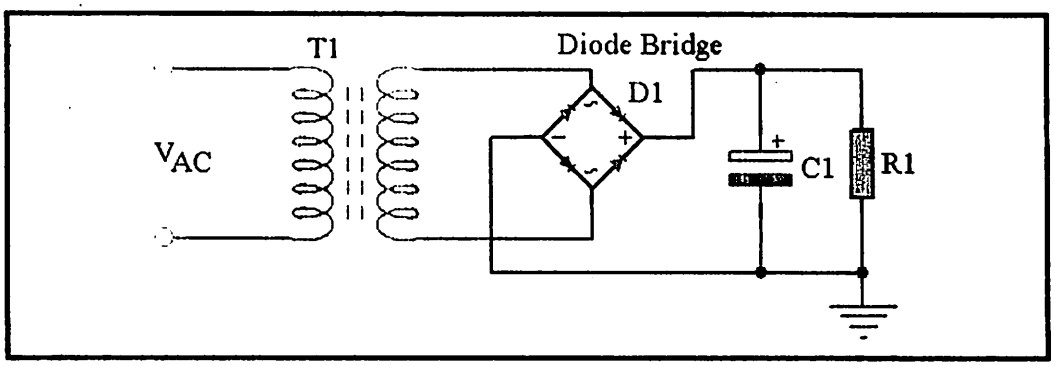
$V_r = V_M(T/RC)$ 2-6

V_M/R tidak lain adalah beban I, sehingga dengan ini terlihat hubungan antara beban arus I dan nilai kapasitor C terhadap tegangan *ripple* V_r. Perhitungan ini efektif untuk mendapatkan nilai tengangan ripple yang diinginkan.

$V_r = I\ T/C$ 2-7

Rumus ini mengatakan, jika arus beban I semakin besar, maka tegangan *ripple* akan semakin besar. Sebaliknya jika kapasitansi C semakin besar, tegangan *ripple* akan semakin kecil. Untuk penyederhanaan biasanya dianggap **T=Tp**, yaitu periode satu gelombang sinus dari jala-jala listrik yang frekuensinya 50Hz atau 60Hz. Jika frekuensi jala-jala listrik 50Hz, maka T = Tp = 1/f = 1/50 = 0.02 det. Ini berlaku untuk penyearah setengah gelombang. Untuk penyearah gelombang penuh, tentu saja fekuensi gelombangnya dua kali lipat, sehingga T = 1/2 Tp = 0.01 det.

Penyearah gelombang penuh dengan filter C dapat dibuat dengan menambahkan kapasitor pada rangkaian gambar 2. Bisa juga dengan menggunakan transformator yang tanpa CT, tetapi dengan merangkai 4 dioda seperti pada gambar 2.5 berikut ini.



Gambar 2.5. Rangkaian Penyearah Gelombang Penuh dengan Filter C [10]

Sebagai contoh, kita mendisain rangkaian penyearah gelombang penuh dari catu jala-jala listrik 220V/50Hz untuk mensuplai beban sebesar 0.5 A. Berapa nilai kapasitor yang diperlukan sehingga rangkaian ini memiliki tegangan *ripple* yang tidak lebih dari 0.75 Vpp. Jika rumus (2-7) dibolak-balik maka diperoleh.

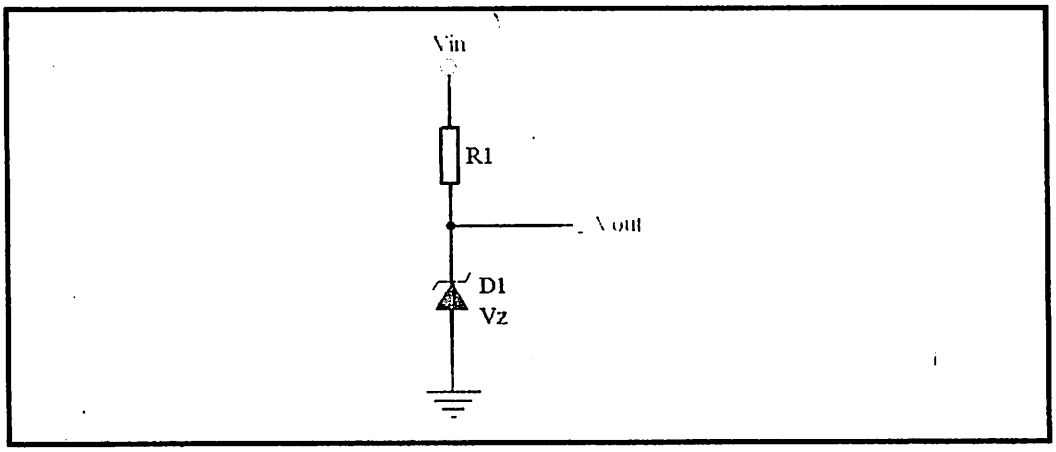
$C = I.T/V_r = (0.5)\ (0.01)/0.75 = 6600$ uF.

Untuk kapasitor yang sebesar ini banyak tersedia tipe elco yang memiliki polaritas dan tegangan kerja maksimum tertentu. Tegangan kerja kapasitor yang digunakan harus lebih besar dari tegangan keluaran catu daya. Anda barangkali sekarang paham mengapa rangkaian audio yang anda buat mendengung, coba periksa kembali rangkaian penyearah catu daya yang anda buat, apakah tegangan *ripple* ini cukup mengganggu. Jika dipasaran tidak tersedia kapasitor yang demikian besar, tentu bisa dengan memparalel dua atau tiga buah kapasitor.

2.1.2. Regulator Tegangan

Rangkaian penyearah sudah cukup bagus jika tegangan *ripple*-nya kecil, namun ada masalah stabilitas. Jika tegangan PLN naik/turun, maka tegangan outputnya juga akan naik/turun. Seperti rangkaian penyearah di atas, jika arus semakin besar ternyata tegangan dc keluarnya juga ikut turun. Untuk beberapa aplikasi perubahan tegangan ini cukup mengganggu, sehingga diperlukan komponen aktif yang dapat meregulasi tegangan keluaran ini menjadi stabil.

Rangkaian regulator yang paling sederhana ditunjukkan pada gambar 2.6. Pada rangkaian ini, zener bekerja pada daerah *breakdown*, sehingga menghasilkan tegangan output yang sama dengan tegangan zener atau **Vout = Vz**. Namun rangkaian ini hanya bermanfaat jika arus beban tidak lebih dari 50mA.



Gambar 2.6. Regulator Zener [10]

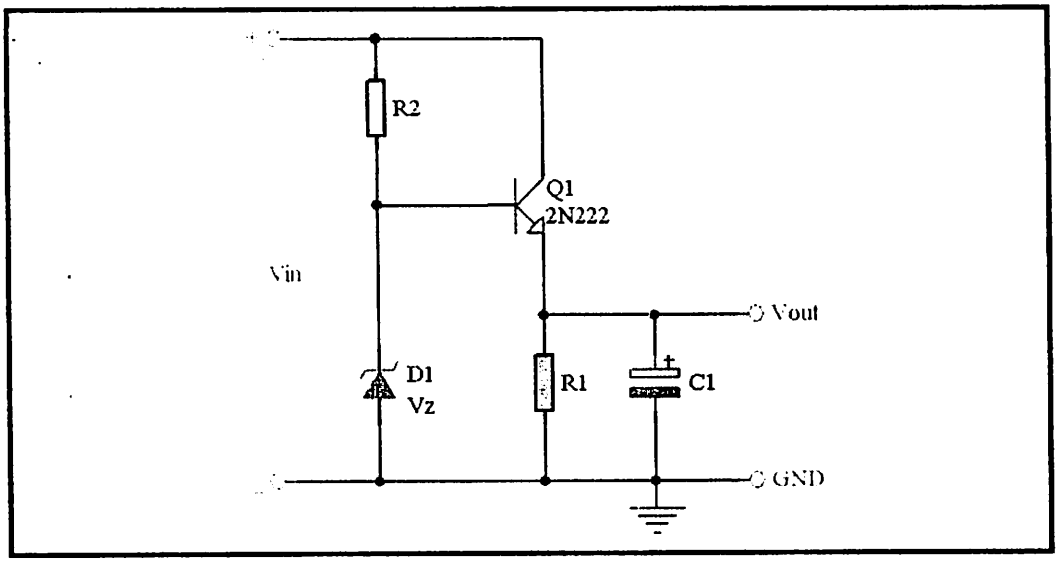
Prinsip rangkaian catu daya yang seperti ini disebut *shunt regulator*, salah satu ciri khasnya adalah komponen regulator yang paralel dengan beban. Ciri lain dari shunt regulator adalah, rentan terhadap *short-circuit*. Perhatikan jika Vout terhubung singkat (*short-circuit*) maka arusnya tetap I = Vin/R1. Disamping *regulator shunt*, ada juga yang disebut dengan *regulator seri*. Prinsip utama regulator seri seperti rangkaian pada gambar 2.7 berikut ini. Pada rangkaian ini tegangan keluarannya adalah :

$$V_{out} = V_Z + V_{BE} \quad \text{..... 2-8}$$

V_{BE} adalah tegangan *base-emitor* dari transistor Q1 yang besarnya antara 0.2 - 0.7 volt tergantung dari jenis transistor yang digunakan. Dengan mengabaikan arus I_B yang mengalir pada base transistor, dapat dihitung besar tahanan R2 yang diperlukan adalah :

$$R2 = (V_{in} - V_z)/I_z \quad \text{..... 2-9}$$

I_z adalah arus minimum yang diperlukan oleh dioda zener untuk mencapai tegangan *breakdown* zener tersebut. Besar arus ini dapat diketahui dari *datasheet* yang besarnya lebih kurang 20 mA.



Gambar 2.7. Regulator Zener Follower [10]

Jika diperlukan catu arus yang lebih besar, tentu perhitungan arus base I_B pada rangkaian di atas tidak bisa diabaikan lagi. Dimana seperti yang diketahui, besar arus IC akan berbanding lurus terhadap arus IB atau dirumuskan dengan $I_C = \beta . I_B$ Untuk keperluan itu, transistor Q1 yang dipakai bisa diganti dengan tansistor *darlington* yang biasanya memiliki nilai β yang cukup besar. Dengan transistor *darlington*, arus base yang kecil bisa menghasilkan arus IC yang lebih besar.

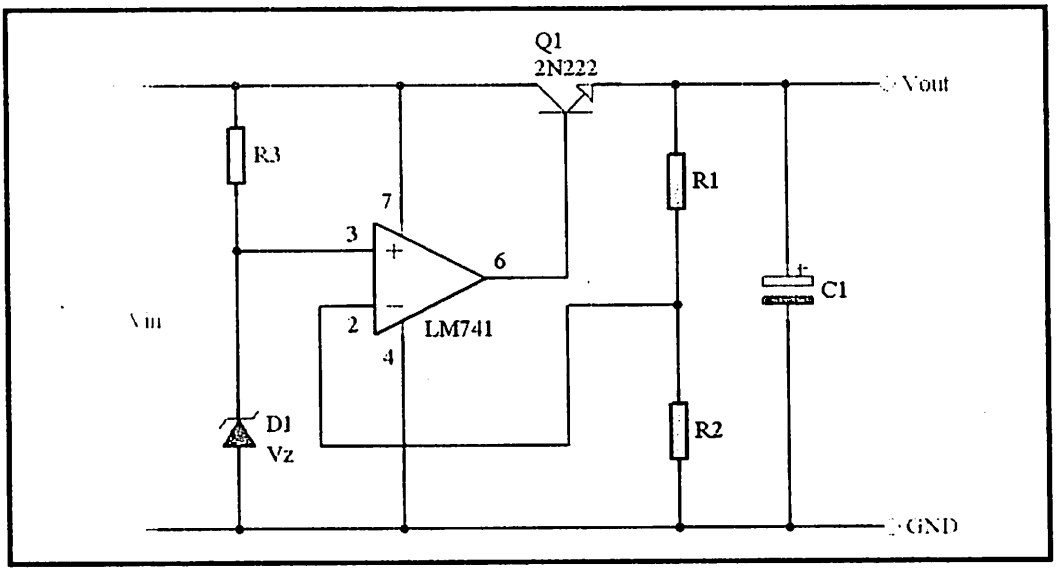
Teknik regulasi yang lebih baik lagi adalah dengan menggunakan Op-Amp untuk men-drive transistor Q, seperti pada rangkaian gambar 2.8. Dioda zener disini tidak langsung memberi umpan ke transistor Q, melainkan sebagai tegangan referensi bagi Op-Amp IC1. Umpan balik pada pin negatif Op-amp adalah cuplikan dari tegangan keluar regulator, yaitu :

$$V_{in(-)} = (R2/(R1+R2))\ V_{out} \quad \text{.....2-10}$$

Jika tegangan keluar V_{out} menaik, maka tegangan $V_{in(-)}$ juga akan menaik sampai tegangan ini sama dengan tegangan referensi Vz. Demikian sebaliknya

jika tegangan keluar V_{out} menurun, misalnya karena suplai arus ke beban meningkat, Op-amp akan menjaga kestabilan di titik referensi V_z dengan memberi arus I_B ke transistor Q1. Sehingga pada setiap saat Op-amp menjaga kestabilan :

$V_{in(-)} = V_z$ 2-11



Gambar 2.8. Regulator dengan Op-amp [10]

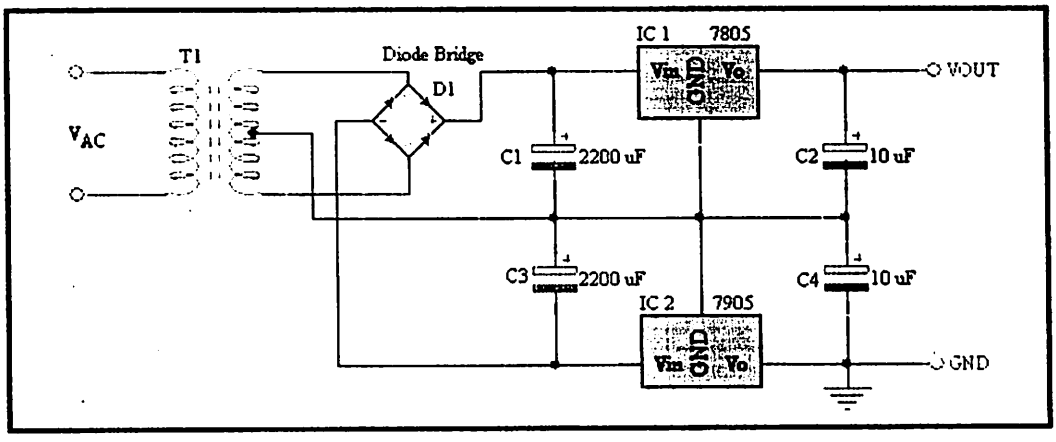
Dengan mengabaikan tegangan V_{BE} transistor Q1 dan mensubsitusi rumus (2-11) ke dalam rumus (2-10) maka diperoleh hubungan matematis :

$V_{out} = ((R1+R2)/R2) V_z$ 2-12

Pada rangkaian ini Vout dapat diatur dengan mengatur besar R1 dan R2.

Sekarang mestinya tidak perlu susah payah lagi mencari op-amp, transistor dan komponen lainnya untuk merealisasikan rangkaian regulator seperti di atas. Karena rangkaian semacam ini sudah dikemas menjadi satu IC regulator tegangan tetap. Saat ini sudah banyak dikenal komponen seri **78XX** sebagai regulator tegangan tetap positif dan seri **79XX** yang merupakan regulator untuk tegangan tetap negatif. Bahkan komponen ini biasanya sudah dilengkapi dengan

pembatas arus (*current limiter*) dan juga pembatas suhu (*thermal shutdown*). Komponen ini hanya tiga pin dan dengan menambah beberapa komponen saja sudah dapat menjadi rangkaian catu daya yang ter-regulasi dengan baik.



Gambar 2.9. Regulator dengan IC 78XX / 79XX [10]

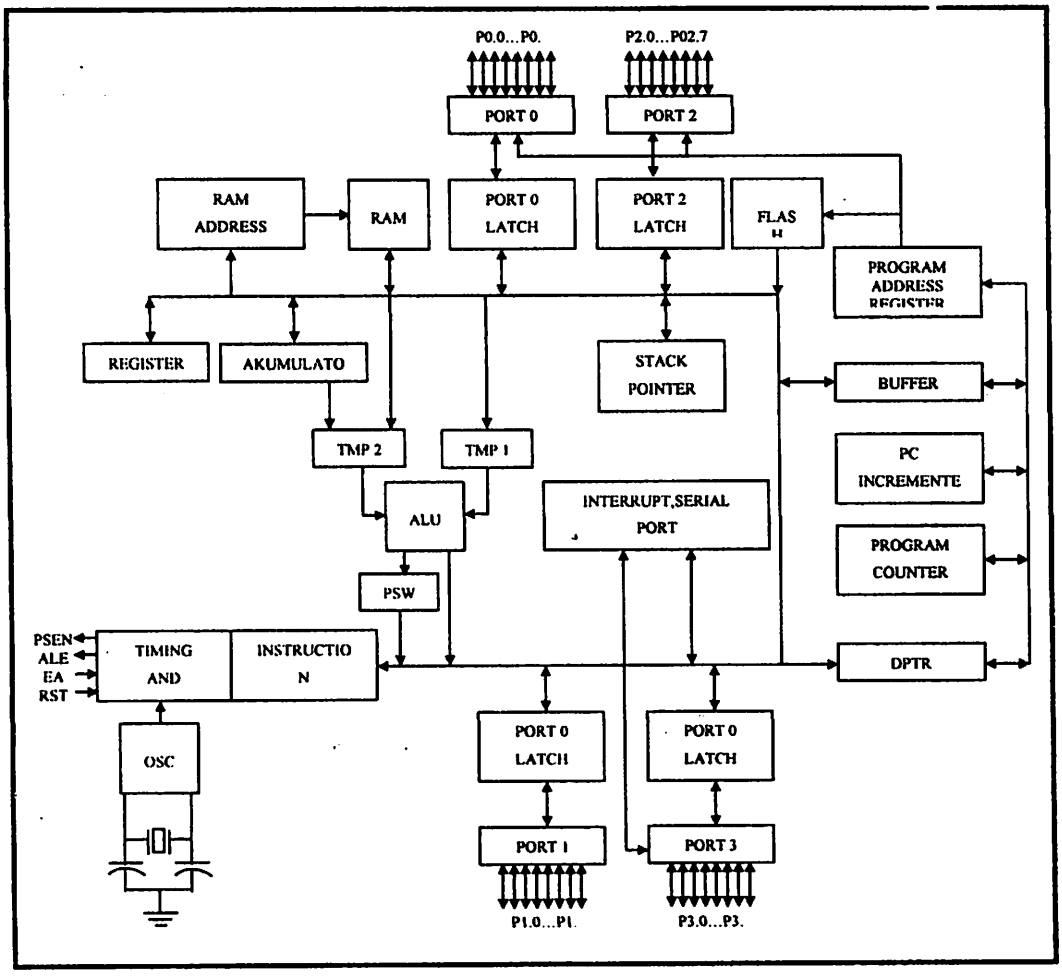
Misalnya 7805 adalah regulator untuk mendapat tegangan 5 volt, 7812 regulator tegangan 12 volt dan seterusnya. Sedangkan seri 79XX misalnya adalah 7905 dan 7912 yang berturut-turut adalah regulator tegangan negatif 5 dan 12 V. Selain dari regulator tegangan tetap ada juga IC regulator yang tegangannya dapat diatur. Prinsipnya sama dengan regulator ΘP-amp yang dikemas dalam satu IC misalnya LM317 untuk regulator variable positif dan LM337 untuk regulator variable negatif. Bedanya resistor R1 dan R2 ada di luar IC, sehingga tegangan keluaran dapat diatur melalui resistor eksternal tersebut.

Hanya saja perlu diketahui supaya rangkaian regulator dengan IC tersebut bisa bekerja, tengangan input harus lebih besar dari tegangan output regulatornya. Biasanya perbedaan tegangan V_{in} terhadap V_{out} yang direkomendasikan ada di dalam datasheet komponen tersebut. Pemakaian *heatshink* (aluminium pendingin)

dianjurkan jika komponen ini dipakai untuk men-catu arus yang besar. Di dalam datasheet, komponen seperti ini maksimum bisa dilewati arus mencapai 1 A.

2.2. Mikrokontroler AT89S51

2.2.1. Teori umum.



Gambar 2.10. Diagram Blok AT89S51 [7]

AT89S51 merupakan sebuah mikrokontroller 8-*bit CMOS, Low Power* dengan 4Kb *flash Programmable and Erasable Read Only Memory (PEROM).* IC ini dibuat sesuai dengan *standart* industri konfigurasi pin dan *intruction set* dari *MCS-51.*

- 4*Kb Flash Memory.*
- 128 *Byte Internal RAM.*
- 32 *I/O Lines.*
- 2 *Timer/Counter* 16-*Level.*
- 1 *Serial Port Full Duplex.*
- *On Chip Osilator.*

AT89S51 mempunyai dua buah *Power-Saving mode* yang dapat diatur melalui *software*, yaitu: *IDE Mode* yang akan menghentikan *CPU* sebagai *RAM, Timer/Counter, Serial Port* dan *Interrupsi system* tetap berfungsi. *Power Down Mode* yang akan menyimpan ini di *RAM*, tetapi menahan *Oscilator* untuk tidak mengaktifkan *chip* yang lain sampai terjadi *reset* secara *hardware.*

2.2.2. Arsitektur AT89S51.

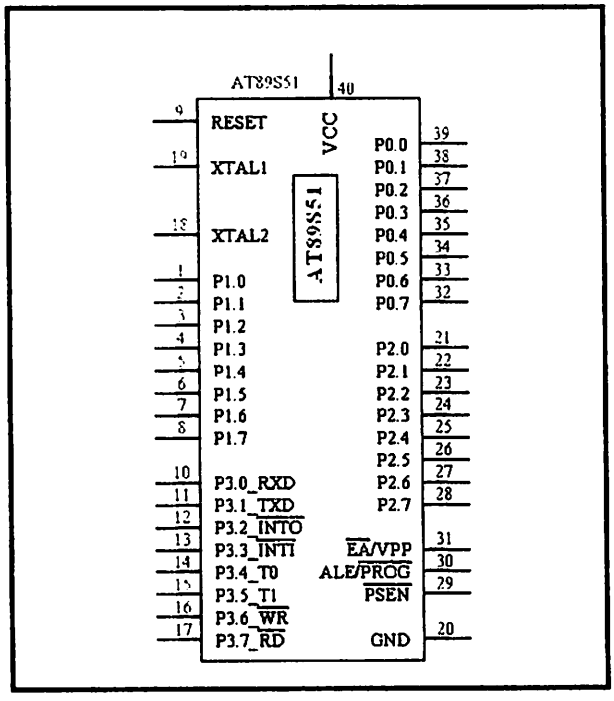
Arsitektur Mikrokontroler AT89S51 adalah sebagai berikut:

- *CPU (Central Processing Unit)* 8-*bit* dengan *register A (Accumulator)* dan *B.*
- 16-*Bit Program Counter (PC)* dan *data pointer (DPTR).*
- 8-*Bit Program status word* (PSW).
- 4-*Bit Stack pointer (SP).*
- 4 *Kbyte internal EPROM*
- 128 *byte internal RAM.*
  - 4 *bank register*, masing-masing berisi 8 *register.*
  - 16 *Byte* yang dapat dialamati pada *bit level.*
  - 80 *Byte general purpose memory* data.
- 32 *pin input-output* tersusun atas P0-P3 masing-masing 8-*bit.*

- 2 Buah 16-*bit timer counter.*
- *Receiver Register*, yaitu : TCON, TMOP, SCON, IP, dan IE.
- 5 Buah sumber *interupt* (2 buah sumber *interupt eksternal* dan 3 buah sumber *interupt internal*).
- *Oscilator* dan *Clock internal.*

2.2.3. Konfigurasi *Pin* pada Mikrokontroler AT89S51.

Konfigurasi kaki-kaki mikrokontroler AT89S51 terdiri dari 40 pin, seperti terlihat pada gambar 2.2 sebagai berikut.



Gambar 2.11. Konfigurasi *Pin-Pin* AT89S51 [7]

Fungsi dari tiap-tiap *pin* adalah sebagai berikut:

1. *VCC (Supply* tegangan*).*
2. *GND (Ground).*
3. *Port* 0

Merupakan *port input-output* dua arah dan dikonfigurasikan sebagai *multiplex* dua *bus* alamat rendah (A0 – A7) dan data selama pengaksesan program *memory* dan data *memory internal.*

4. *Port* 1

   Merupakan *port input-output* dua arah dengan *internal pull-up.*

5. *Port* 2

   Merupakan *port input-output* dua arah dengan *internal pull-up.* Mengeluarkan *address* tinggi selama pengambilan (*fetch*) program *memory internal* dan selama pengaksesan ke data *memory port* 2 mengeluarkan isi *P2SFR (Special Function Register*) menerima *addres* tinggi dan beberapa sinyal kontrol selama pemograman dan *veritifikasi.*

6. *Port* 3.

   Merupakan *port input-output* dua arah dengan *internal pull-up. Port* 3 juga memiliki fungsi khusus, yaitu:

   - *RXD (P3.0)* : *Port input serial.*
   - *TXD (P3.1)* : *Port out-put serial.*
   - *INTO (P3.2)* : *Interrup 0 external.*
   - *INTI (P3.3)* : *Internal 1 external.*
   - *TO (P3.4)* : *Input external timer 0.*
   - *TXD (P3.1)* : *Port out-put serial.*
   - *INTO* (P3.2) : *Interrupt 0 external.*
   - *INTI* (P3.3) : *Interrupt 1 external.*
   - *TO* (P3.4) : *Input external timer 0.*
   - *T1 (P3.5)* : *Input external timer 1.*

- *WR (P3.6)* : *Strobe* tulis data *memory external.*
- *RD (P3.7)* : *Strobe* baca data *memory external.*

7. *RST*

   Input reset.

8. *ALE\PROG*

   Pulsa *output ALE* digunakan untuk proses *"latching" byte addres* rendah (A0 - A7) selama pengaksesan ke *external memory. Pin* ini juga untuk memasukkan pulsa program selama pemrograman.

   Pada operasi normal *ALE* mengeluarkan *rate konstant* yaitu 16 frekuensi osilasi dan boleh digunakan untuk *timing external.*

9. *PSEN*

   Merupakan *strobe* baca ke program *memory external.*

10. *EA\VPP*

    External addres enable EA digroundkan jika mengakses *memory external.* Untuk mengakses *memory internal* maka dihubungkan ke *VCC.*

11. *XTAL* 1 dan *XTAL* 2.

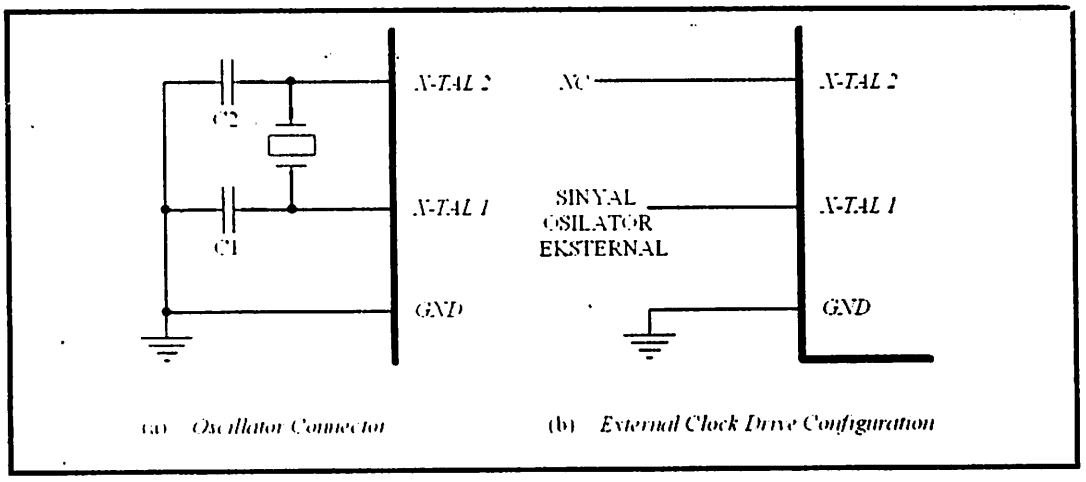
    Kaki ini dihubungkan dengan kristal bila menggunakan *osilator internal. XTAL* 1 merupakan *input inverting osilator amplifier* sedangkan *XTAL* 2 merupakan *out-put inverting osilator amplifier.*

2.2.4. Karakteristik *Oscillator Inverting.*

X-TAL 1 dan *X-TAL 2* secara berurutan merupakan *input dan output* dari sebuah *inverting amplifier* yang dapat dikonfigurasikan penggunaannya sebagai

on chip oscillator seperti yang ditunjukkan pada gambar 2-3a. *X-TAL 1* dan *X-TAL 2* ini dapat menggunakan sebuah *kristal quartz* maupun *resonator* keramik.

Untuk memberikan AT89S51 dari sumber *clock external*. Maka *pin X-TAL 2* dibiarkan tidak berhubungan dan *X-TAL 1* dihubungkan dengan sumber *clock external* seperti pada gambar 2-3b. Rangkaian ini tidak melakukan *duty cycle* dari setiap sinyal *clock internal*, karena *input* bagi masukan rangkaian *clock internal* dihubungkan ke *flip-flop* pembagi dua, tetapi spesifikasi nilai tegangan pada saat tinggi dan rendah, maksimum dan minimumnya harus diberikan.



Gambar 2.12. Karakteristik *Oscilator* [7]

2.2.5. Organisasi *Memory*.

Didalam AT89S51 memiliki ruangan alamat telah dibedakan untuk program *memory* dan data *memory*. Pemisahan memori program dan data tersebut membolehkan memori data diakses dengan alamat 8-*bit*, sehingga dapat dengan cepat dan mudah disimpan dan dimanipulasi oleh *CPU* 8-*bit*. Namun demikian, alamat memori data 16-*bit* bisa juga dihasilkan melalui register *DPTR*.

2.2.5.1. *Program Memory Internal*

AT89S51 memiliki program *memory internal* sebesar 4K*byte* dengan ruang alamat 0000H-0FFFH. Jika alamat-alamat program lebih tinggi daripada 0FFFH, yang melebihi kapasitas *ROM\Fash memory internal* menyebabkan AT89S51 secara otomatis mengambil *Code Byte* dari program *memory external*. *Code Byte* juga dapat diambil hanya dari *external memory* dengan alamat 0000H-FFFFH dengan cara menghubungkan *Pin EA* ke *Ground*.

2.2.5.2. Data *Memory (RAM) Internal*.

Ruang alamat bawah *memory* data *(RAM) internal* dengan kapasitas 128 *byte* yaitu 00H-7FH yang terbagi atas 3 daerah, yaitu :

- *4 Bank Register*

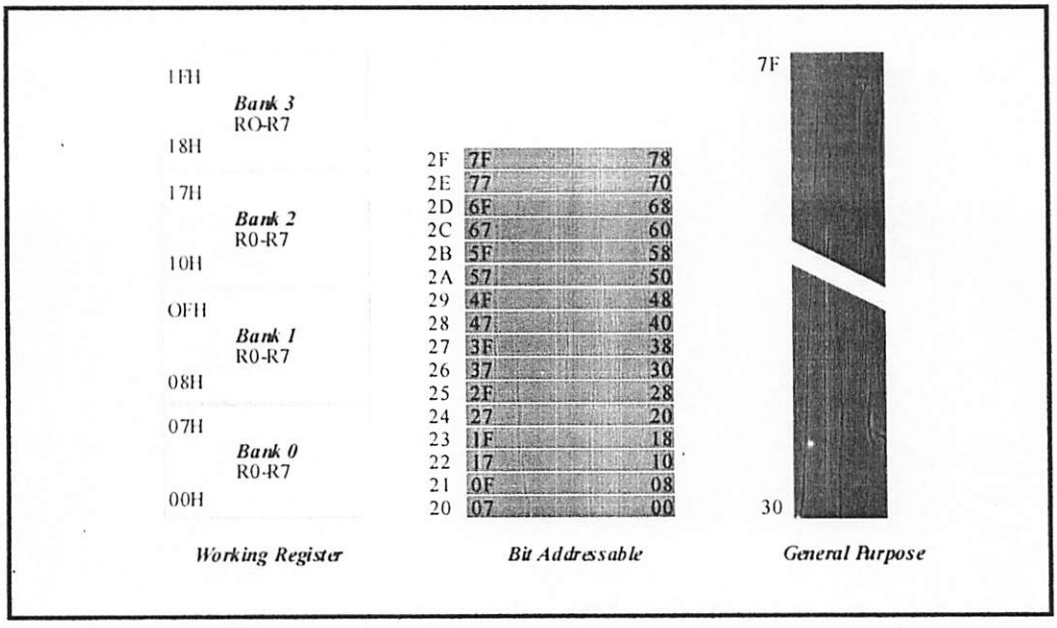
  Setiap *bank* terdiri dari 8 *register* (R0-R7). Sehingga jumlah *register* untuk keempat *bank register* (*bank 0 - bank 3*) menjadi 32 buah *register* yang menempati ruang alamat 00H-1FH. Mengaktifkan salah satu *bank register* dapat dilakukan dengan mengatur RSO-RSI pada *PSW (Program Status Word)*.

- *Bit Addressable.*

  Terdiri dari 16 *byte* yang berada pada alamat 20H-2FH. Masing-masing 128 *bit* lokasi ini dapat di alamatkan secara langsung.

- *General Purpose.*

  Terdiri dari 80 *byte* yang menempati alamat 30H-7FH. yang dapat dialamati secara langsung dan dapat digunakan untuk keperluan umum *(General Purpose RAM)*. Misalkan digunakan untuk lokasi *stack*.



Gambar 2.13. Organisasi *RAM Internal* [7]

Tabel 2-1. Pengaturan RS0-RS1 Untuk *Select Register Bank* [7]

RS1	RSO	*Select Register Bank*
0	0	*Bank 0*
0	1	*Bank 1*
1	0	*Bank 2*
1	1	*Bank 3*

2.2.5.3. SFR *(Special Function Register).*

Untuk mengoperasikan AT89S51 yang tidak menggunakan alamat *internal RAM* (00-7FH) dilakukan oleh *SFR* yang ber*addres* 80H-FFH, tetapi tidak semua *address* tersebut digunakan sebagai *SFR*. Fungsi-fungsi *SFR* dijelaskan oleh tabel 2-2 sebagai berikut.

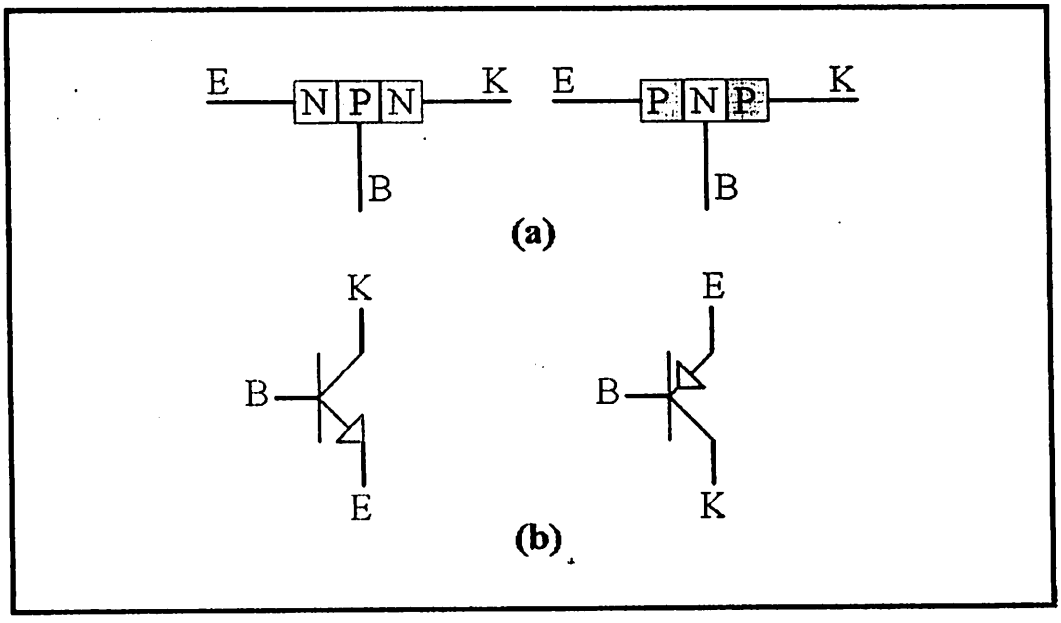
Tabel 2-2. 128 *Byte Special Function Register* [7]

SYMBOL	*NAME*	*ADDRESS*
ACC	*ACCUMULATOR*	0E0H
B	*B REGISTER*	0F0H
PSW	*PROGRAM STATUS WORD*	0D0H
SP	*STACK POINTER*	81H
DPTR	*DATA POINTER 2 BYTE*	
DPL	*LOW BYTE*	82H
DPH	*HIGH BYTE*	83H
P0	*PORT 0*	80H
P1	*PORT 1*	90H
P2	*PORT 2*	0A0H
P3	*PORT 3*	080H
IP	*INTERUPT PERIORITY CONTROL*	088H
IE	*INTERUPT ENABLE CONTROL*	0ABH
TMOD	*TIMER / COUNTER MODE CONTROL*	89H
TCON	*TIMER/COUNTER CONTROL*	88H
TH0	*TIMER/COUNTER 0 HIGH CONTROL*	8CH
TL0	*TIMER/COUNTER 0 LOW CONTROL*	8DH
TH1	*TIMER/COUNTER 1 HIGH CONTROL*	8DH
TL1	*TIMER/COUNTER 1 LOW CONTROL*	8CH
SCON	*SERIAL CONTROL*	98H
SBUF	*SERIAL DATA BUFFER*	99H
PCON	*POWER CONTROL*	87H

2.3. Transistor Bipolar

Transistor berasal dari perkataan "transfer dan resistor" yang artinya perpindahan atau perubahan perlawanan. Arus yang mengalir berupa arus lubang *(hole)* dan arus elektron atau berupa pembawa mayoritas dan minoritas. Oleh karena itu Transistor ini dinamakan "Transistor Bipolar ".

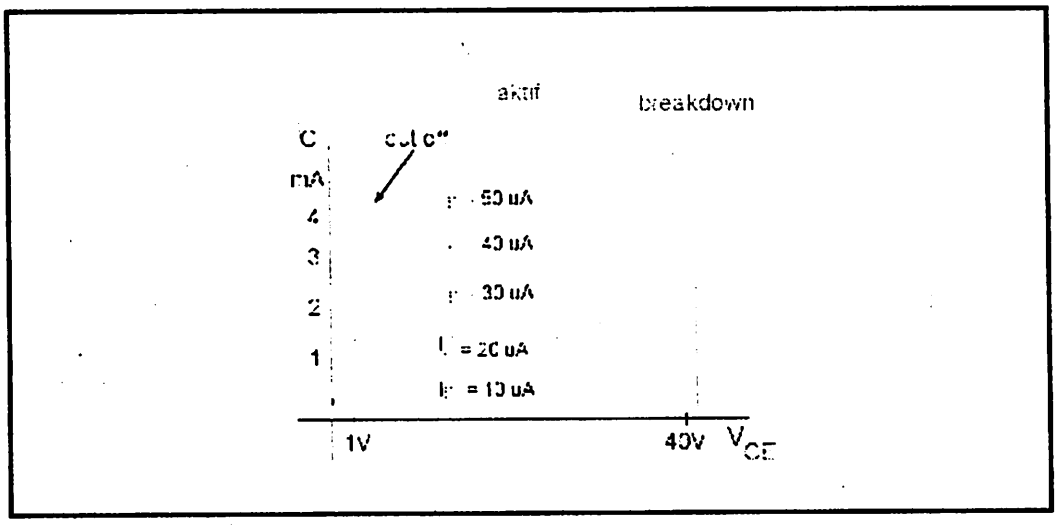
Transistor merupakan salah satu komponen aktif yang mempunyai tiga kaki yang disebut dengan kolektor, basis dan emitor. Pada umumnya untuk memudahkan dalam menentukan kaki-kaki tersebut pada badan Transistor diberi tanda tertentu. Berdasarkan pada tipenya, Transistor terdiri dari dua macam type yaitu type NPN dan PNP.



Gambar 2.14. a. Penggabungan Semikonduktor NPN dan PNP
b. Simbol Transistor Tipe NPN dan PNP [10]

Fungsi dari Transistor dapat dipakai sebagai saklar otomatis, penguat tegangan, arus maupun daya. Ditinjau dari macam dan konstruksinya yang demikian banyak tergantung kebutuhan. Sedangkan untuk pemberian tegangan pada Transistor adalah agar Transistor tersebut dapat mencapai suatu kondisi menghantar atau menyumbat. Baik Transistor NPN maupun PNP, tegangan antara emitor dan basis adalah *forward* bias, sedang antara basis – kolektor tegangan *reverse* bias. Hanya beda polaritasnya saja. Tegangan muka (bias), didapatkan dua

kondisi yaitu menghantar dan menyumbat. Misalnya pada Transistor NPN, sedang pada Transistor PNP berlaku sebaliknya.



Gambar 2.15. Karakteristik Transistor [10]

2.3.1. Transistor Sebagai Saklar

Transistor dapat digunakan sebagai suatu saklar *(switch)* yaitu dengan cara mengoperasikan Transistor pada titik tersumbat *(cut-off)* dan titik jenuh *(saturation)*. Jika Transistor berada pada titik tersumbat, maka Transistor berfungsi sebagai saklar terbuka dan jika Transistor berada pada titik jenuh, maka Transistor berfungsi sebagai saklar tertutup.

Seperti terlihat pada gambar 2.15, penjumlahan tegangan pada *loop input* adalah:

$$Vin = (Ib \times Rb) + Vbe \quad \text{.....2-13}$$

Sehingga arus basis:

$$Ib = \frac{Vin - Vbe}{Rb} \text{ (Ampere) } \quad \text{.....2-14}$$

Dimana:

Ib= Arus basis (Ampere) 2-15

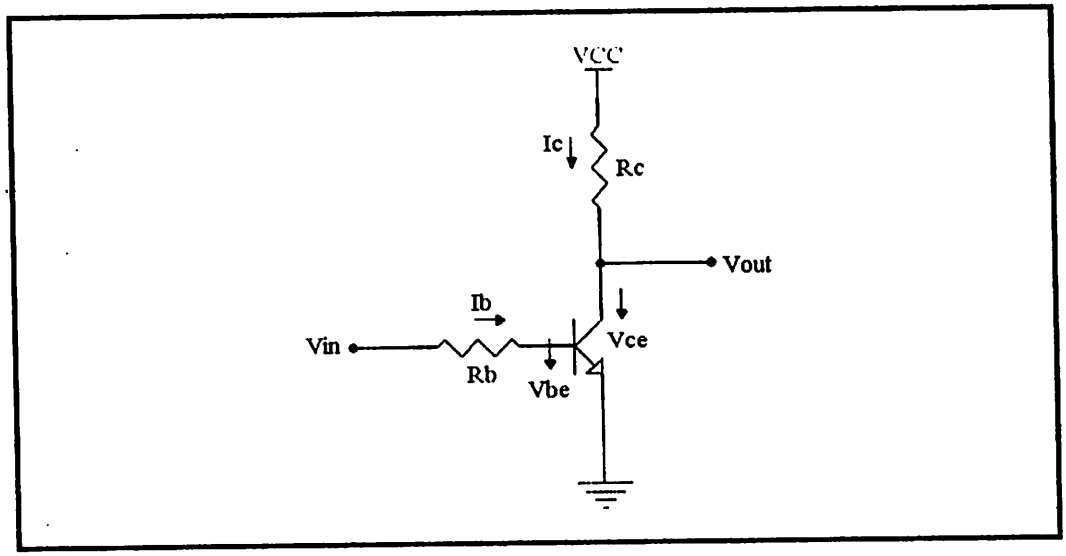
Vin = Tegangan input (Volt)

Vbe = Tegangan basis emitor (Volt)

Rb = Tahanan pada basis (Ohm)

Jika Vb = 0, Transistor akan tersumbat karena Ib = 0. Arus kolektor Ic = 0, sehingga tegangan kolektor emitor menjadi tinggi (Vce = 1). Dalam hal ini Transistor berfungsi sebagai saklar terbuka dimana dengan tidak adanya arus Ib, maka tegangan output (Vout) sama dengan tegangan *supply* (Vcc). Sebaliknya Transistor akan berfungsi sebagai saklar tertutup apabila basis diberi tegangan sehingga Ic dilalui arus dan tegangan kolektor emitor menjadi rendah (Vce = 0).

Dalam penggunaan Transistor sebagai saklar agar Transistor benar-benar dalam keadaan saturasi maka arus basis (Ib) harus lebih besar dari hasil bagi arus kolektor dan pembesaran arus dari Transistor (hfe).



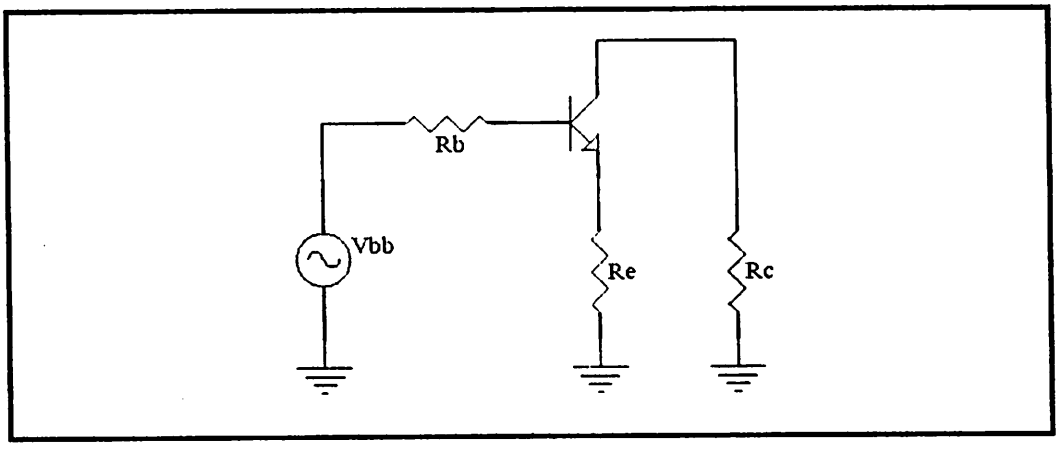
Gambar 2.16. Rangkaian Transistor Sebagai Saklar [10]

2.3.2. Transistor Sebagai Penguat

Selain sebagai saklar Transistor juga digunakan sebagai penguat. Setelah membias Transistor dalam daerah aktif, kita dapat memasang tegangan AC pada diode emitor untuk menimbulkan fluktuasi dalam arus kolektor. Jika arus kolektor ini mengalir melalui resistor luar, maka menimbulkan sinyal output yang lebih besar dari sinyal input, pembesaran sinyal ini disebut penguatan.

Jika menggunakan Transistor sebagai penguat untuk mengukur tegangan Transistor ke tanah sering digunakan Voltmeter. Karena alasan ini maka harus memperkirakan berapa tegangan AC yang ada dalam penguat. Tiga tegangan AC dasar dalam penguat Transistor adalah tegangan kolektor ke tanah Vc, tegangan emitor ke tanah Ve dan tegangan basis ke tanah Vb. Dengan mengacu pada gambar didapat rumus untuk masing-masing dalam hubungan dengan Ie.

Mulai dari Vc, tegangan AC dari kolektor ke tanah harus sama dengan tegangan pada Rc. Karena arus mengalir melalui Rc selama setengah siklus positif dari tegangan input. Vc mempunyai polaritas minus-plus ditunjukan pada gambar berikut di bawah ini.



Gambar 2.17. Rangkaian Ideal yang Digerakkan pada Basis [10]

Besar dari Vc adalah :

$Vc \cong Ie \cdot Rc$ 2-16

Jika tegangan sumber berbalik polaritasnya, yaitu selama setengah periode negatif dari tegangan sumber, tegangan pada Rc berarti polaritasnya yang membuat kolektor positif terhadap pertanahan AC. Karena itu tegangan kolektor AC berbeda fasa 180° dengan tegangan basis. Pembalikan fasa antara basis dan kolektor ini terjadi dalam semua penguat yang digerakkan pada basisnya.

Kemudian dengan mengacu pada gambar kita dapat melihat bahwa Ie mengalir kebawah melalui Re selama setengah siklus positif dari tegangan input. Karena itu tegangan emitor ke tanah adalah:

$Vc \cong Ic \cdot \mathrm{Re}$ 2-17

Karena tegangan pada Re adalah plus-minus, fasa dari tegangan emitor sama dengan fase tegangan basis. Tegangan ketiga adalah tegangan basis ke tanah Vb, pada gambar Vb identik dengan tegangan AC pada r'_e+r_E. Karena itu didapat:

$Vb = Ie(r'_e+r_E)$ 2-18

Maksud dari penguat ini adalah untuk menaikkan sinyal puncak-puncak, yaitu penguat yang menaikkan sinyal penguat tegangan dari titik x ketitik y didefinisikan sebagai berikut:

$$A = \frac{Vy}{Vx}$$ 2-19

Dimana Vy adalah tegangan AC dari titik y ke tanah dan titik Vx tegangan dari x ke tanah. Salah satu penguat tegangan yang paling penting dalam sebuah penguat adalah pengantar tegangan dari basis ke kolektor, yaitu Rasio dari tegangan kolektor AC terhadap tegangan basis AC. Dalam simpul penguat tegangan dari basis ke kolektor sama dengan :

$$A = \frac{Vc}{Vb} \quad \text{.....2-20}$$

Apabila Vc dan Vb diukur maka akan didapat bahwa Vc biasanya jauh lebih besar dari Vb karena penguat dari basis ke kolektor sangat penting.
Maka dari persamaan 2-19 dan 2-20 didapatkan rumus untuk mencari penguatan dari Transistor:

$$A = \frac{Vc}{Vb} \cong \frac{Ie' \cdot rc}{Ie(r'_e + r_c)} \quad \text{.....2-21}$$

$$A = \frac{rc}{r_E + r'_e} \quad \text{.....2-22}$$

Dalam jangkauan *(range)* normal sebuah penguat, dimana kapasitor kopling dan bypass tampak seperti hubungan singkat AC dan semua reaktansi lain dapat diabaikan, impedansi input AC dapat didefinisikan sebagai berikut:

$$Z_{in} = \frac{V_{in}}{I_{in}} \quad \text{.....2-23}$$

Dimana V_{in} dan I_{in} adalah harga puncak, harga R_{ms} atau tiap pasang harga yang cocok. Agar penguat bekerja harus mempunyai tegangan AC, V_{in} pada terminal input. Sumber AC memberikan arus AC, I_{in} ke penguat. Rasio dari V_{in} terhadap I_{in} adalah impedansi input dari penguat. Untuk V_{in} tertentu, makin sedikit

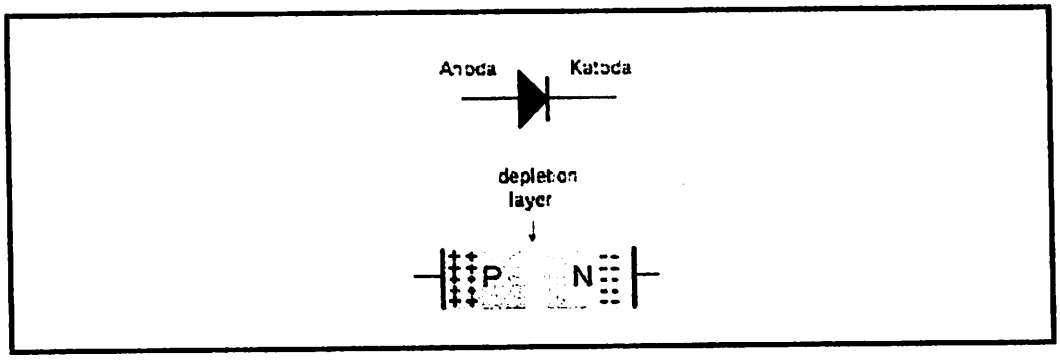
penguat menarik arus, maka impedansi input semakin tinggi. Jadi rumus untuk impedansi input dari basis adalah:

$$Z_{in}(basis) = \frac{V_b}{I_b} \cong \frac{I_e(r'_e + r_E)}{U_e / \beta} \quad \text{.....2-24}$$

$$Z_{in}(basis) \cong \beta(r_E + r'_e) \quad \text{.....2-25}$$

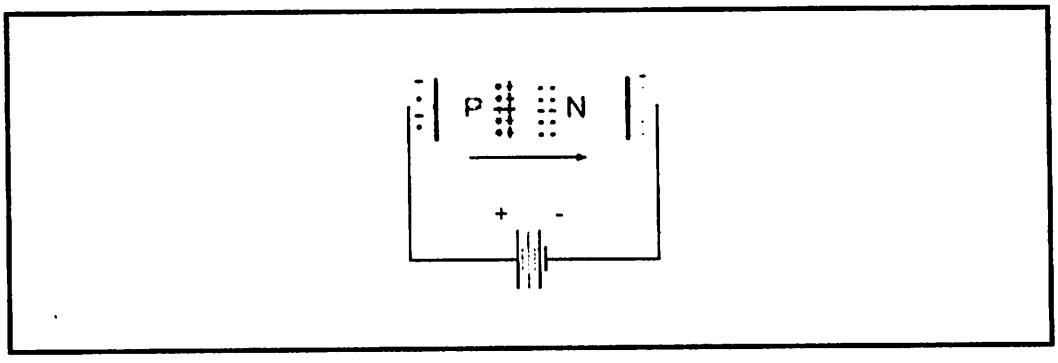
2.4. Dioda

Dioda termasuk komponen elektronika yang terbuat dari bahan semikonduktor. Beranjak dari penemuan dioda, para ahli menemukan juga komponen turunan lainnya yang unik. Dioda memiliki fungsi yang unik yaitu hanya dapat mengalirkan arus satu arah saja. Struktur dioda tidak lain adalah sambungan semikonduktor P dan N. Satu sisi adalah semikonduktor dengan tipe P dan satu sisinya yang lain adalah tipe N. Dengan struktur demikian arus hanya akan dapat mengalir dari sisi P menuju sisi N.



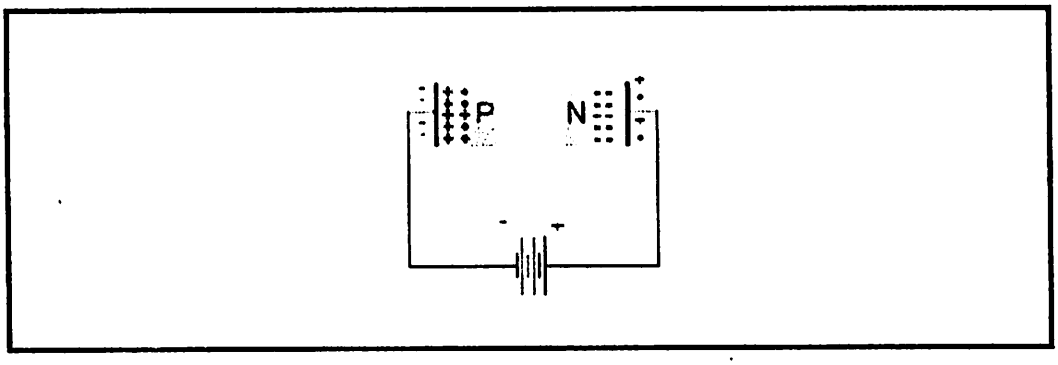
Gambar 2.18. Simbol dan Struktur Dioda [10]

Gambar ilustrasi di atas menunjukkan sambungan PN dengan sedikit porsi kecil yang disebut lapisan deplesi (*depletion layer*), dimana terdapat keseimbangan *hole* dan elektron. Seperti yang sudah diketahui, pada sisi P banyak terbentuk *hole-hole* yang siap menerima elektron sedangkan di sisi N banyak terdapat elektron-elektron yang siap untuk bebas merdeka. Lalu jika diberi bias positif, dengan arti kata memberi tegangan potensial sisi P lebih besar dari sisi N, maka elektron dari sisi N dengan serta merta akan tergerak untuk mengisi *hole* di sisi P. Tentu kalau elektron mengisi *hole* disisi P, maka akan terbentuk *hole* pada sisi N karena ditinggal elektron. Ini disebut aliran *hole* dari P menuju N, Kalau mengunakan terminologi arus listrik, maka dikatakan terjadi aliran listrik dari sisi P ke sisi N.



Gambar 2.19. Dioda dengan Bias Maju [10]

Sebalikya apakah yang terjadi jika polaritas tegangan dibalik yaitu dengan memberikan bias negatif (*reverse bias*). Dalam hal ini, sisi N mendapat polaritas tegangan lebih besar dari sisi P.

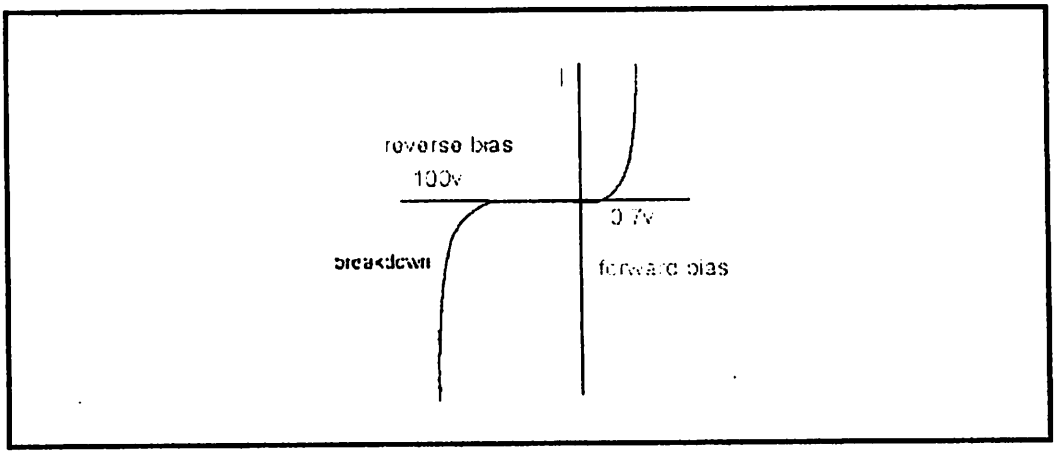


Gambar 2.20. Dioda dengan Bias Negatif [10]

Tentu jawabanya adalah tidak akan terjadi perpindahan elektron atau aliran *hole* dari P ke N maupun sebaliknya. Karena baik *hole* dan elektron masing-masing tertarik ke arah kutup berlawanan. Bahkan lapisan deplesi (*depletion layer*) semakin besar dan menghalangi terjadinya arus.

Demikianlah sekelumit bagaimana dioda hanya dapat mengalirkan arus satu arah saja. Dengan tegangan bias maju yang kecil saja dioda sudah menjadi konduktor. Tidak serta merta diatas 0 volt, tetapi memang tegangan beberapa volt diatas nol baru bisa terjadi konduksi. Ini disebabkan karena adanya dinding deplesi (*deplesion layer*). Untuk dioda yang terbuat dari bahan Silikon tegangan konduksi adalah diatas 0.7 volt. Kira-kira 0.2 volt batas minimum untuk dioda yang terbuat dari bahan Germanium.

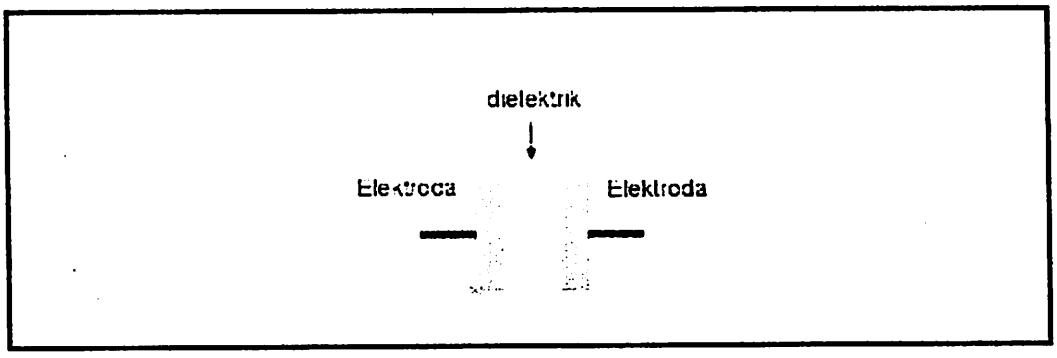
Sebaliknya untuk bias negatif dioda tidak dapat mengalirkan arus, namun memang ada batasnya. Sampai beberapa puluh bahkan ratusan volt baru terjadi *breakdown*, dimana dioda tidak lagi dapat menahan aliran elektron yang terbentuk di lapisan deplesi.



Gambar 2.21. Grafik Arus Dioda [10]

2.5. Kapasitor

Kapasitor adalah komponen elektronika yang dapat menyimpan muatan listrik. Struktur sebuah kapasitor terbuat dari 2 buah plat metal yang dipisahkan oleh suatu bahan dielektrik. Bahan-bahan dielektrik yang umum dikenal misalnya udara vakum, keramik, gelas dan lain-lain. Jika kedua ujung plat metal diberi tegangan listrik, maka muatan-muatan positif akan mengumpul pada salah satu kaki (elektroda) metalnya dan pada saat yang sama muatan-muatan negatif terkumpul pada ujung metal yang satu lagi. Muatan positif tidak dapat mengalir menuju ujung kutup negatif dan sebaliknya muatan negatif tidak bisa menuju ke ujung kutup positif, karena terpisah oleh bahan dielektrik yang non-konduktif. Muatan elektrik ini "tersimpan" selama tidak ada konduksi pada ujung-ujung kakinya. Di alam bebas, phenomena kapasitor ini terjadi pada saat terkumpulnya muatan-muatan positif dan negatif di awan.



Gambar 2.22. Prinsip Dasar Kapasitor [10]

Kapasitansi didefenisikan sebagai kemampuan dari suatu kapasitor untuk dapat menampung muatan elektron. Coulombs pada abad 18 menghitung bahwa 1 coulomb = 6.25 x 10^{18} elektron. Kemudian Michael Faraday membuat postulat bahwa sebuah kapasitor akan memiliki kapasitansi sebesar 1 farad jika dengan tegangan 1 volt dapat memuat muatan elektron sebanyak 1 coulombs. Dengan rumus dapat ditulis :

$Q = CV$ 2-26

Q = muatan elektron dalam C (coulombs)

C = nilai kapasitansi dalam F (farads)

V = besar tegangan dalam V (volt)

2.6. Resistor

Pada dasarnya semua bahan memiliki sifat resistif namun beberapa bahan seperti tembaga, perak, emas dan bahan metal umumnya memiliki resistansi yang sangat kecil. Bahan-bahan tersebut menghantar arus listrik dengan baik, sehingga dinamakan konduktor. Kebalikan dari bahan yang konduktif, bahan material seperti karet, gelas, karbon memiliki resistansi yang lebih besar menahan aliran *elektron* dan disebut sebagai *insulator*.

Tabel 2-3. Tabel Gelang Warna *Resistor* [10]

Warna	Nilai	Faktor Pengali	Toleransi
Hitam	0	1	
Coklat	1	10	1%
Merah	2	100	2%
Jingga	3	1.000	
Kuning	4	10.000	
Hijau	5	100.000	
Biru	6	10^6	
Violet	7	10^7	
Abu-abu	8	10^8	
Putih	9	10^9	
Emas	-	0.1	5%
Perak	-	0.01	10%
Tanpa warna	-	-	20%

Resistor adalah komponen dasar elektronika yang digunakan untuk membatasi jumlah arus yang mengalir dalam satu rangkaian. Sesuai dengan namanya resistor bersifat resistif dan umumnya terbuat dari bahan karbon. Dari hukum Ohm diketahui, resistansi berbanding terbalik dengan jumlah arus yang mengalir melaluinya. Satuan resistansi dari suatu resistor disebut Ohm atau dilambangkan dengan simbol Ω (Omega).

Tipe resistor yang umum adalah berbentuk tabung dengan dua kaki tembaga di kiri dan kanan. Pada badannya terdapat lingkaran membentuk gelang kode warna untuk memudahkan pemakai mengenali besar resistansi tanpa mengukur besarnya dengan Ohm meter. Kode warna tersebut adalah standar manufaktur yang dikeluarkan oleh *EIA (Electronic Industries Association)* seperti yang ditunjukkan pada tabel 2-3.

Resistansi dibaca dari warna gelang yang paling depan ke arah gelang toleransi berwarna coklat, merah, emas atau perak. Biasanya warna gelang toleransi ini berada pada badan resistor yang paling pojok atau juga dengan lebar yang lebih menonjol, sedangkan warna gelang yang pertama agak sedikit ke dalam. Dengan demikian pemakai sudah langsung mengetahui berapa toleransi dari resistor tersebut. Kalau kita telah bisa menentukan mana gelang yang pertama selanjutnya adalah membaca nilai resistansinya.

Jumlah gelang yang melingkar pada resistor umumnya sesuai dengan besar toleransinya. Biasanya *resistor* dengan toleransi 5%, 10% atau 20% memiliki 3 gelang (tidak termasuk gelang toleransi). Tetapi *resistor* dengan toleransi 1% atau 2% (toleransi kecil) memiliki 4 gelang (tidak termasuk gelang toleransi). Gelang pertama dan seterusnya berturut-turut menunjukkan besar nilai satuan, dan gelang terakhir adalah faktor pengalinya.

Misalnya resistor dengan gelang kuning, *violet,* merah dan emas. Gelang berwarna emas adalah gelang toleransi. Dengan demikian urutan warna gelang resitor ini adalah, gelang pertama berwarna kuning, gelang kedua berwana *violet* dan gelang ke tiga berwarna merah. Gelang ke empat tentu saja yang berwarna emas dan ini adalah gelang toleransi. Dari tabel 2-3 diketahui jika gelang

toleransi berwarna emas, berarti resitor ini memiliki toleransi 5%. Nilai resistansisnya dihitung sesuai dengan urutan warnanya. Pertama yang dilakukan adalah menentukan nilai satuan dari resistor ini. Karena resitor ini resistor 5% (yang biasanya memiliki tiga gelang selain gelang toleransi), maka nilai satuannya ditentukan oleh gelang pertama dan gelang kedua.

Masih dari tabel 2-3 diketahui gelang kuning nilainya = 4 dan gelang violet nilainya = 7. Jadi gelang pertama dan kedua atau kuning dan *violet* berurutan, nilai satuannya adalah 47. Gelang ketiga adalah faktor pengali, dan jika warna gelangnya merah berarti faktor pengalinya adalah 100. Sehingga dengan ini diketahui nilai resistansi resistor tersebut adalah nilai satuan x faktor pengali atau 47 x 100 = 4.7K Ohm dan toleransinya adalah 5%.

Spesifikasi lain yang perlu diperhatikan dalam memilih resitor pada suatu rancangan selain besar resistansi adalah besar watt-nya. Karena resistor bekerja dengan dialiri arus listrik, maka akan terjadi disipasi daya berupa panas sebesar $W=I^2R$ watt. Semakin besar ukuran fisik suatu resistor bisa menunjukkan semakin besar kemampuan disipasi daya resistor tersebut.

Umumnya di pasar tersedia ukuran 1/8, 1/4, 1, 2, 5, 10 dan 20 watt. Resistor yang memiliki disipasi daya 5, 10 dan 20 watt umumnya berbentuk kubik memanjang persegi empat berwarna putih, namun ada juga yang berbentuk silinder. Tetapi biasanya untuk resistor ukuran jumbo ini nilai resistansi dicetak langsung dibadannya, misalnya 100 Ω 5W.

2.7. *LCD (Liquid Crystal Display)* M1632

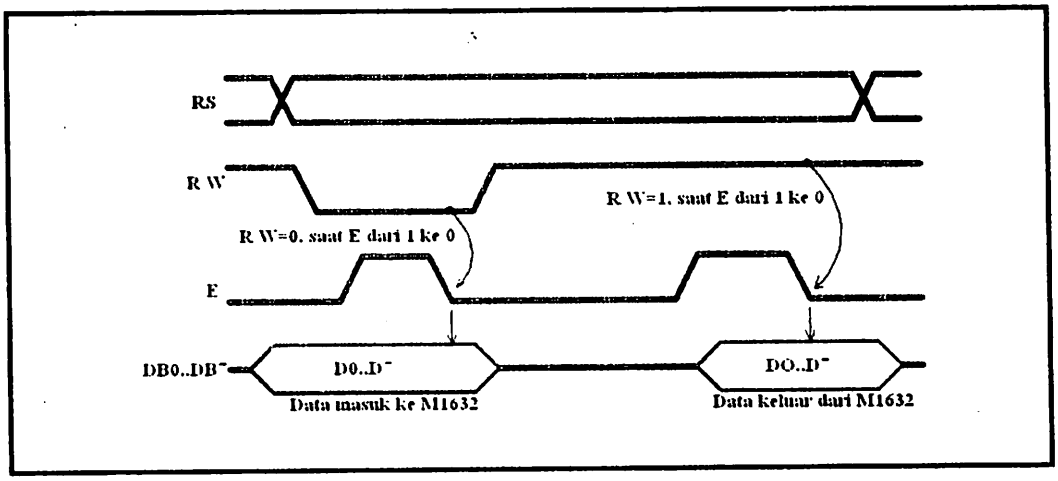
LCD Display Module M1632 buatan *Seiko Instrument Inc.* terdiri dari dua bagian, yang pertama merupakan panel *LCD* sebagai media penampil informasi dalam bentuk huruf/angka dua baris, masing-masing baris bisa menampung 16 huruf/angka. Bagian kedua merupakan sebuah sistem yang dibentuk dengan mikrokontroler yang ditempelkan dibalik pada panel *LCD*, berfungsi mengatur tampilan informasi serta berfungsi mengatur komunikasi M1632 dengan mikrokontroler yang memakai tampilan *LCD* itu. Dengan demikian pemakaian M1632 menjadi sederhana, sistem lain yang M1632 cukup mengirimkan kode-kode *ASCII* dari informasi yang ditampilkan seperti layaknya memakai sebuah *printer*.

2.7.1. Sinyal *interface* M1632

Untuk berhubungan dengan mikrokontroler pemakai, M1632 dilengkapi dengan 8 jalur data (**DB0..DB7**) yang dipakai untuk menyalurkan kode *ASCII* maupun perintah pengatur kerjanya M1632. Selain itu dilengkapi pula dengan **E**, **R/W** dan **RS** seperti layaknya komponen yang kompatibel dengan mikroprosesor. Kombinasi lainya **E** dan **R/W** merupakan sinyal standar pada komponen buatan Motorola. Sebaliknya sinyal-sinyal dari MCS51 merupakan sinyal khas *Intel* dengan kombinasi sinyal **WR** dan **RD**..

RS, singkatan dari *Register Select,* dipakai untuk membedakan jenis data yang dikirim ke M1632, kalau **RS=0** data yang dikirim adalah perintah untuk mengatur kerja M1632, sebaliknya kalau **RS=1** data yang dikirim adalah kode *ASCII* yang ditampilkan. Demikian pula saat pengambilan data, saat **RS=0** data

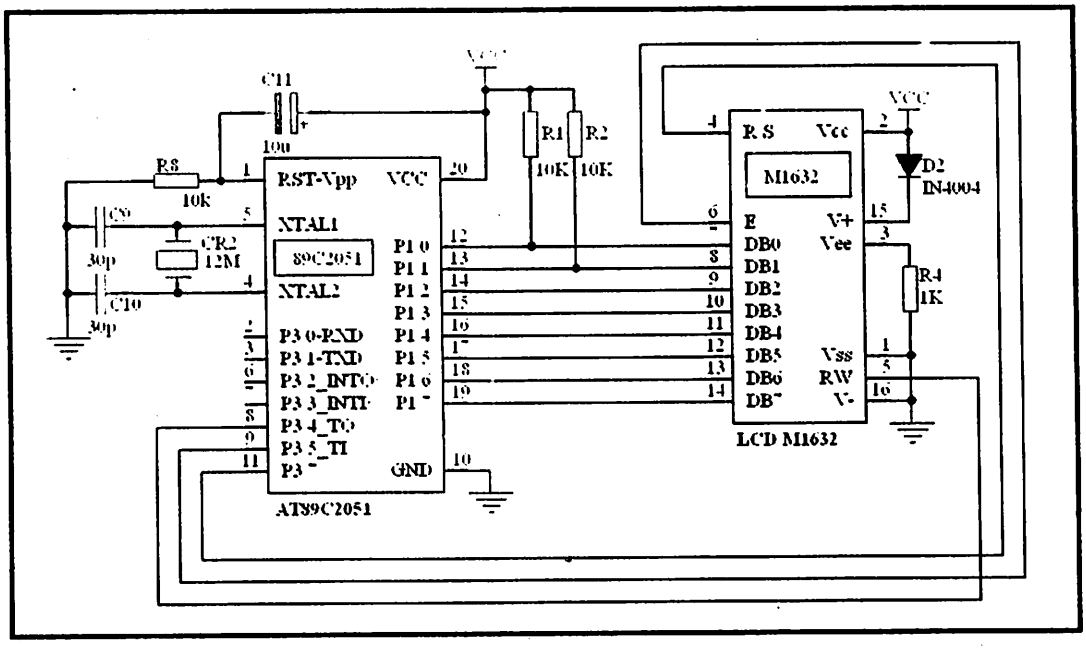
yang diambil dari M1632 merupakan data status yang mewakili aktivitas M1632, dan saat **RS=1** maka data yang diambil merupakan kode *ASCII* dari data yang ditampilkan. Proses mengirim/mengambil data ke/dari M1632 digambarkan dalam gambar 2.24 bisa dijabarkan sebagai berikut :



Gambar 2.23. Mengirim/Mengambil Data Ke/Dari M1632 [8]

1. **RS** harus dipersiapkan dulu, untuk menentukan jenis data seperti yang telah dibicarakan di atas.
2. **R/W** di-nol-kan untuk menandakan akan diadakan pengiriman data ke M1632. Data yang akan dikirim disiapkan di **DB0..DB7**, sesaat kemudian sinyal **E** di-satu-kan dan di-nol-kan kembali. Sinyal **E** merupakan sinyal sinkronisasi, saat **E** berubah dari 1 menjadi 0 data di **DB0 .. DB7** diterima oleh M1632.
3. Untuk mengambil data dari M1632 sinyal **R/W** di-satu-kan, menyusul sinyal **E** di-satu-kan. Pada saatu **E** menjadi 1, M1632 akan meletakkan datanya di **DB0 .. DB7**, data ini harus diambil sebelum sinyal **E** di-nol-kan kembali.

2.7.2. Interface Ke MCS-51



Gambar 2.24. Hubungan M1632 ke MCS'51 [8]

Sinyal-sinyal M1632 yang mengikuti standar teknik *interface Motorola*, tidak sesuai dengan sinyal dari MC-S51, dengan demikian sinyal-sinyal itu disimulasikan melalui port MCS51. Sebagai contoh gambar 2-25 memperlihatkan hubungan AT89C2051 dengan M1632, dalam gambar tersebut **P3.7** dipakai untuk mensimulasikan sinyal **RS**, **P3.5** sebagai **R/W** dan **P3.4** sebagai **E**. Lewat program dibangkitkan sinyal-sinyal pada ketiga kaki Port 3 ini, sesuai dengan pesyaratan yang dikehendaki M1632.

Potongan Program 1 merupakan sub-rutin untuk mengendalikan M1632 yang dihubungkan ke AT89C2051 seperti terlihat di gambar 2-25, sebelum sub-rutin ini dipakai, tepatnya pada saat setelah *reset* harus dikirimkan perintah ***CLR E***. Potongan program 1 terdiri dari dua bagian, yakni bagian mengirim data ke M1632 yang terdiri dari sub-rutin **Kirim Perintah** dan sub-rutin **Kirim *ASCII***,

sedangkan bagian mengambil data dari M1632 terdiri dari sub-rutin **Ambil Status** dan sub-rutin **Ambil *ASCII***.

Sebelum mengiriman data, Akumulator A sudah terlebih dulu diisi dengan data yang akan dikirim. Data yang dikirim dengan sub-rutin **Kirim Perintah** akan diterima M1632 sebagai perintah untuk mengatur kerja M1632, dan data yang dikirim dengan sub-rutin **Kirim *ASCII*** akan ditampilkan di *panel LCD*.

Setelah M1632 menerima data, M1632 memerlukan waktu antara 40 sampai 1640 mikro-detik untuk mengolahnya, selama waktu itu M1632 untuk sementara tidak bisa menerima data, hal ini ditandai dengan bit 7 dari Register Status = '**1**'.

Proses pengiriman data ke M1632 dijelaskan sebagai berikut :

1. Perbedaan sub-rutin **Kirim Perintah** dan **Kirim *ASCII*** terletak pada nilai **RS** pada saat sub-rutin itu bekerja. Sub-rutin **Kirim Perintah** bekerja dengan **RS='0'** (baris 6), data yang dikirim AT89C2051 diterima M1632 sebagai perintah untuk mengatur kerja M1632. Sub-rutin **Kirim *ASCII*** bekerja dengan **RS='1'** (baris 10), data yang dikirim AT89C2051 diterima M1632 sebagai kode *ASCII* yang akan ditampilkan
2. Sinyal **RW** di-nol-kan agar M1632 siap menerima data (baris 12), setelah itu data di akumulator **A** diletakkan di **D0..D7** (Port 1 dari AT89C2051) di baris 13, baris 14 dan 15 membangkitkan sinyal sinkronisasi **E** dengan cara membuat **P3.4** menjadi '1' dan kemudian kembali menjadi '**0**'. Saat sinyal **E** kembali menjadi '**0**' data di Port 1 akan diterima oleh M1632.
3. Selesai mengirim data, program harus menunggu sampai M1632 siap menerima data lagi. Hal ini dilakukan dengan cara mengambil Status M1632

(baris 18), dan memeriksa bit 7-nya (baris 19), selama bit 7 bernilai '1' berarti M1632 masih sibuk mengurus diri, dan program menunggunya di Tunggu Dulu.

Proses pengambilan data dari M1632 dijelaskan sebagai berikut :

1. Seperti bahasan di atas, **RS** dipakai untuk memilih Register Perintah/Status, sub-rutin **Ambil Status** bekerja dengan **RS=0** dan sub-rutin **Ambil *ASCII*** bekerja dengan **RS='1'**.
2. Sinyal **RW** di-satu-kan agar M1632 siap memberi data (baris 29), setelah sinyal **E** menjadi '1' (baris 30) M1632 akan meletakkan data di **D0 .. D7**, setelah data ini diambil (baris 31) sinyal **E** dikembalikan menjadi '0'

Berikut adalah Potongan Program 1 AT89C2051 dengan M1632 :

```
01:     E       bit     P3.4        ; sinyal E   di P3.4
02:     RW      bit     P3.5        ; sinyal R/W di P3.5
03:     RS      bit     P3.7        ; sinyal RS  di P3.7
04:     ;Comment In Here
05:     KirimPerintah:
06:     CLR   RS                    ; RS=0 : register perintah
07:     SJMP  OutByte
08:     ;
09:     KirimASCII:
10:     SETB  RS                    ; RS=1 : Display Data RAM
11:     OutByte:
12:     CLR   RW                    ; RW = '0', kirim data
13:     MOV   P1,A                  ; siapkan data di D0..D7
```

```
14:     SETB  E                 ; buat pulsa positip
15:     CLR   E                 ; sesaat
16:     ;
17:     TungguDulu:
18:     ACALL AmbilStatus
19:     JB    A.7,TungguDulu
20:     RET
21:     AmbilStatus:
22:     CLR   RS                ; RS=0 : register status
24:     SJMP  InByte
26:     AmbilASCII:
27:     SETB  RS                ; RS=1 : Display Data RAM
28:     InByte:
29:     SETB  RW                ; RW = '1', ambil data
30:     SETB  E                 ; minta data pada M1632
31:     MOV   A,P1              ; ambil data
32:     CLR   E                 ; kembalikan E ke '0'
33:     RET
```

2.7.3. Mengatur tampilan M1632

M1632 mempunyai seperangkat perintah untuk mengatur tata kerjanya, perangkat perintah tersebut meliputi perintah untuk menghapus tampilan, meletakkan kembali *cursor* pada baris huruf pertama baris pertama,

menghidup/matikan tampilan dan lain sebagainya, semua itu dibahas secara terperinci dalam lembar data M1632.

Setelah diberi sumber daya, ada beberapa langkah persiapan yang harus dikerjakan dulu agar M1632 bisa dipakai, langkah-langkah tersebut antara lain adalah:

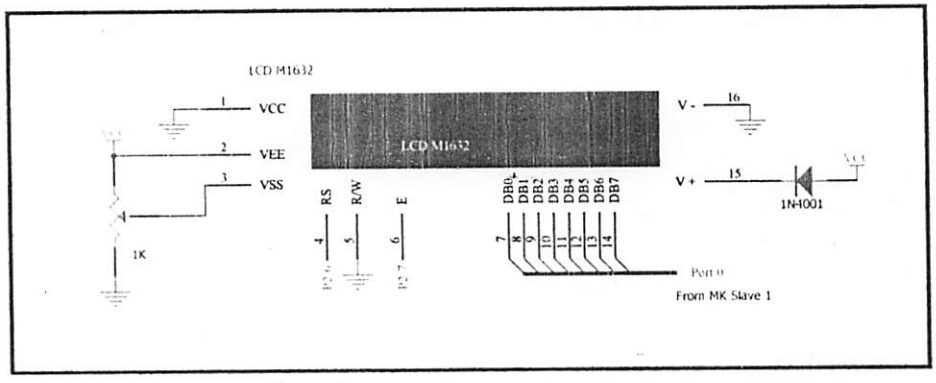
1. Tunggu dulu selama 15 mili-detik atau lebih.
2. Kirimkan perintah 30h, artinya trasfer data antar M1632 dan mikrokontroler dilakukan dengan *mode* 8 *bit*
3. Tunggu selama 4.1 mili-detik
4. Kirimkan sekali lagi perintah 30h
5. Tunggu lagi selama 100 mikro-detik

Setelah langkah-langkah tersebut di atas M1632 barulah bisa menerima data dan menampilkannya dengan baik. Pada awalnya tampilan akan nampak kacau, dengan demikian perlu segera dikirim perintah menghapus tampilan dan lain sebagainya, sesuai dengan petunjuk yang ada di Lembar Data.

Di atas dipakai AT89C2051 sebagai contoh, meskipun demikian semua yang dibahas di atas sepenuhnya bisa dipakai pada mikrokontroler MCS 51. Dalam pemakaiannya karena berbagai macam alasan, bisa saja sinyal **E**; **RW** dan **RS** tidak disimulasikan di **P3.4**; **P3.5** dan **P3.7**. Hal ini bisa diselesaikan dengan melakukan beberapa penyesuaian, yakni tentukan dulu perubahan rangkaian sesuai dengan keadaan yang ada, dan perubahan rangkaian itu harus di sesuaikan di baris 1 sampai 3 pada potongan program di atas.

M1632 mempunyai 8 jalur data dan memerlukan 3 jalur kontrol, dalam suatu rangkaian yang memakai banyak *port* dari MC-S51, bisa terjadi kekurangan *port* untuk menghubungkan MCS51 ke M1632. Jika sampai terjadi hal semacam ini bisa ditempuh hal hal berikut :

1. M1632 dipakai dalam mode data 4 *bit*, yakni hanya memakai jalur data **D0..D3**
2. Dengan sedikit tambahan rangkaian sinyal **WR** dan **RD** diubah menjadi sinyal **E** dan **R/W** gaya Motorola, sehingga tidak perlu menyediakan *port* untuk men-simulasikan sinyal-sinyal tersebut. Berikut adalah gambar rangkaian *LCD* dengan komponen-komponen pendukung dengan *pin-pin* yang akan dihubungkan pada mikrokontroler MCS 51 :



Gambar 2.25. Rangkaian *LCD* M1632 [8]

LCD M1632 mempunyai spesifikasi sebagai berikut :

1. Memiliki 16 karakter dan dua baris tampilan yang terdiri dari 5 x 7 dot matrik ditambah dengan kursor.
2. Pembangkit karakter *ROM* untuk 192 jenis karakter.
3. Pembangkit karakter *RAM* untuk 8 jenis karakter.

4. 80 x 8 *display* data *RAM* (*max* 80 karakter).
5. Isolator didalam modul.
6. Memerlukan catu daya ± 5 volt.
7. Otomatis *reset* saat catu daya dinyalakan.

Tabel 2-4. Fungsi *Pin – Pin LCD* [12]

No. *PIN*	Nama *PIN*	Fungsi
1	Vss	Terminal *Ground*
2	Vcc	Tegangan Catu + 5 volt
3	Vee	Mengendalikan kecerahan *LCD*
4	RS	Sinyal pemilihan *register* 0 = Tulis 1 = Baca
5	R/W	Sinyal seleksi tulis atau baca 0 = Tulis 1 = Baca
6	E	Sinyal operasi awal yang mengaktif kan data tulis atau baca
7 - 14	DB0 – DB7	Merupakan saluran data berisi perin tah data yang akan ditampilkan
15	V + BL	*Back Light Supply* 5 Volt (Volt)
16	V - BL	*Back Ligth Supply* 0 *(Ground)*

Pada *LCD* juga terdapat instruksi – instruksi sebagai berikut :

- *Display clear* : membersihkan tampilan yang ada pada *LCD.*
- *Cursor home* : hanya membersihkan tampilan dan kursor kembali ke semula.
- *Empty mode Set* : layar beraksi sebagai tampilan tulis.

  S : 1/0 = menggeser layar.

  1/0 : 1 = kursor bergerak ke kanan dan layar bergerak ke kiri.

- *Display On/Off* kontrol.

  D : 1 = layar *on*

  D : 0 = layar *off*

  C : 1 = kursor *on*

  C : 0 = kursor *off*

  B : 1 = kursor berkedip-kedip

  B : 0 = kursor tidak berkedip – kedip

- *Cursor Display Shift*

  S/C : 1 = LCD diidentifikasikan sebagai layar

  S/C : 0 = LCD diidentifikasikan sebagai kursor

  R/L : 1 = menggeser satu spasi ke kanan

  R/L : 0 = menggeser satu spasi ke kiri

- *Fuction Set*

  DL : 1 = panjang data *LCD* pada 8 *bit*

  DL : 0 = panjang data *LCD* pada 4 *bit*

  Bit upper ditransfer terlebih dahulu kemudian diikuti dengan 4 *bit lower*.

  N : 1/0 = *LCD* menggunakan 2 atau 1 baris karakter

  P : 1/0 = *LCD* menggunakan 5 x 10 dot matrik

- *CG RAM address set* : menulis alamat *RAM* ke karakter

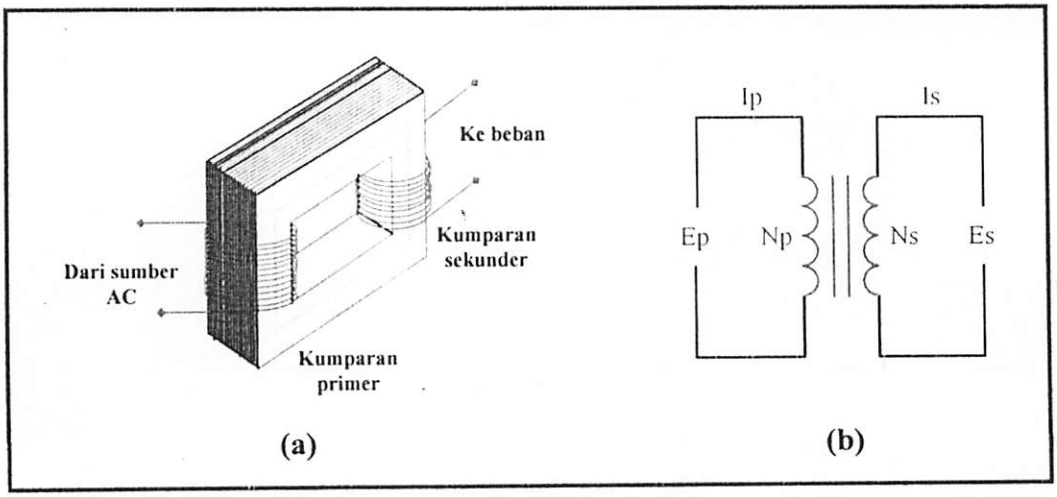
- *DD RAM address set* : menulis alamat *RAM* ke tampilan

- *BF/address set* : BF = 1/0, *LCD* dalam keadaan sibuk atau tidak sibuk.

- *Data write to CG RAM or DD RAM* : membaca *byte* dari alamat terakhir *RAM* yang dipilih.

2.8. Transformator

Transformator adalah alat yang dapat memindahkan energi listrik dari suatu rangkaian ke rangkaian lain. Dengan transformator tegangan AC dapat diubah dengan mudah. Setiap transformator atau disebut "trafo" tidak dapat digunakan pada rangkaian arus searah. Tegangan arus searah tidak dapat dinaikkan dengan trafo, karena tegangan arus searah tidak dapat menghasilkan tegangan induksi pada trafo.



Gambar 2.26. a. Bagian Transformator
b. Simbol Transformator [10]

Kumparan primer dihubungkan pada sumber tegangan yang mengakibatkan arus primer membentuk medan bolak-balik dalam inti besi. Menurut gejala induksi akan terjadi suatu tegangan induksi pada kumparan sekunder, yang juga merupakan tegangan bolak-balik. Tegangan yang di induksikan selalu berbanding lurus dengan banyaknya lilitan pada kumparan yang tegangannya diinduksikan, sehingga:

$$E_P : E_S = n_p : n_s atau \frac{E_P}{E_S} = \frac{n_p}{n_s} \quad \text{.....2-27}$$

E_P = Tegangan pada kumparan primer

E_S = Tegangan pada kumparan sekunder

n_P = Jumlah lilitan pada kumparan primer

n_S = Jumlah lilitan pada kumparan sekunder

Jika lilitan sekunder dihubungkan pada suatu hambatan (beban) maka terjadilah arus sekunder I_S, sehingga:

Np . Ip = Ns . Is atau $\frac{I_P}{I_S} = \frac{N_S}{N_P}$ 2-28

Dimana:

Ip = Arus pada kumparan primer

Is = Arus pada kumparan sekunder

Seperti dijelaskan keberadaan transformator diatas, maka transformator disini difungsikan sebagai penurun tegangan yang diperuntukkan untuk memberi tegangan pada komponen-komponen pengontrol.

Setiap trafo memiliki prinsip kerja yang sama yaitu:

- Arus bolak-bolik dalam lilitan primer membangkitkan fiuks dalam intinya.
- Garis-garis gaya magnet memotong lilitan primer dan lilitan sekunder.
- Tegangan (ggl) diinduksier dalam lilitan primer dan sekunder.
- Ep = 4,44. Ø.Np.f.10^{-8} : Es = 4,44.Ø.Ns.f.10^{-8} Volt.....2-29

Ep = tegangan yang diinduksier pada lilitan primer

Es = tegangan yang diinduksier pada lilitan sekunder

Ø = fluk (garis-garis gaya magnet).....Maxwell

Np = lilitan primer

Ns = lilitan sekunder

F = frekuensi abb.....Hz

Sesuai dengan fungsinya transformator dapat dibedakan antara lain :

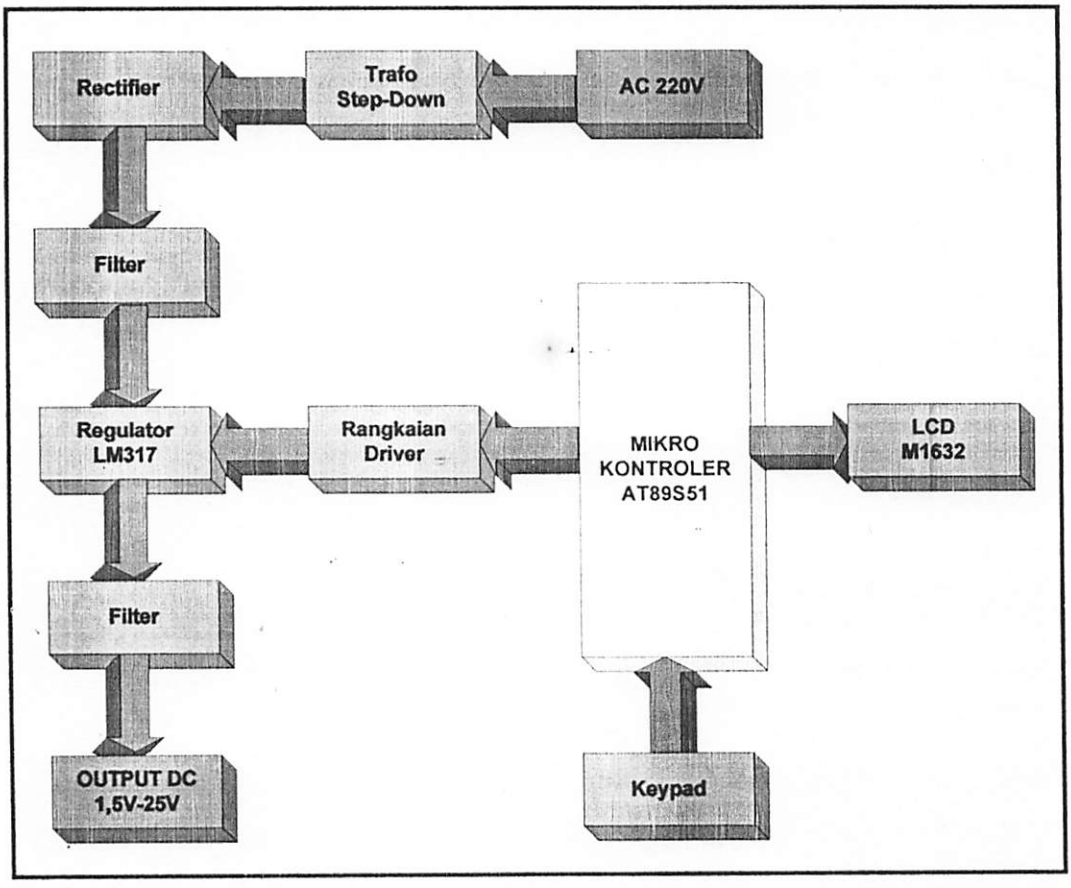
- *Step-Up* Transformator
- *Step-Down* Transformator
- Trafo dengan bermacam-macam tegangan sekunder
- Trafo Kopling

BAB III

PERANCANGAN DAN PEMBUATAN ALAT

3.1. Diagram Blok

Secara umum perancangan dan pembuatan Digital Programmable Power Supply dengan Mikrokontroler AT89S51 yang akan dibuat, digambarkan secara diagram blok sebagai berikut :



Gambar 3.1. Blok Diagram

- **Rangkaian Mikrokontroler AT89S51**

  Berfungsi sebagai pusat pengendali alat sesuai dengan program yang telah tersimpan di dalamnya.

- **Trafo Step Down**

  Transformator diperlukan untuk menurunkan tegangan AC dari jala-jala listrik pada kumparan primernya menjadi tegangan AC yang lebih kecil pada kumparan sekundernya.

- ***Rectifier***

  Berfungsi sebagai penyearah tegangan AC yang di hasilkan oleh trafo.

- ***Filter***

  Berfungsi untuk meratakan denyutan-denyutan *(ripple)* yang masih ada pada tegangan DC yang di hasilkan dari rectifier.

- **Rangkaian Regulator LM317**

  Untuk mendapatkan tegangan output yang bisa diatur *(Adjustable)*.

- **Rangkaian *Driver***

  Berfungsi sebagai saklar pemilih tegangan output berdasarkan perintah mikrokontroler.

- **Rangkaian *LCD***

  Berfungsi sebagai *display*.

- **Rangkaian *Keypad***

  Sebagai input untuk seting tegangan output yang diinginkan.

3.2. Prinsip Kerja Alat

Alat ini menggunakan keypad matrik 4 x 4 sebagai input untuk seting output besaran tegangan DC yang diinginkan. Inputan data digital dari *keypad* akan masuk dan diterima oleh mikrokontroller AT89S51 untuk selanjutnya diproses sebagai permintaan besaran tegangan output DC yang diinginkan. Mikrokontroler selanjutnya akan memerintahkan rangkaian driver untuk meng-adjust regulator LM317 untuk menghasilkan tegangan output DC tersebut. Tegangan output DC yang dapat dipilih adalah berkisar antara 1.5V-25V dengan batas arus beban maksimal 1.5A.

3.3. Mikrokontroler AT89S51

Mikrokontroller AT89S51 dirancangkan untuk dapat berdiri sendiri, karena sudah terdapat *EPROM, RAM* serta *Port I/O internal.* Untuk berhubungan dengan peralatan luar *chip* dibutuhkan 3 *Bus* yaitu :

1. *Data Bus*

   Yaitu jalur untuk *input - output* data yang lebarnya sesuai dengan data yang diolah oleh mikrokontroler, yaitu 8 *bit.*

2. *Address Bus*

   Yaitu jalur *input - output* atau dari *memori* yang dihubungi, sehingga pada suatu saat hanya ada satu *device* yang berhubungan dengan *CPU.* Lebar *address bus* mikrokontroler AT89S51 adalah 16 *bit* (A0 - A15).

3. *Control Bus*

   Berfungsi sebagai pengatur *sinkronisasi* hubungan antara CPU dengan *device* Luar.

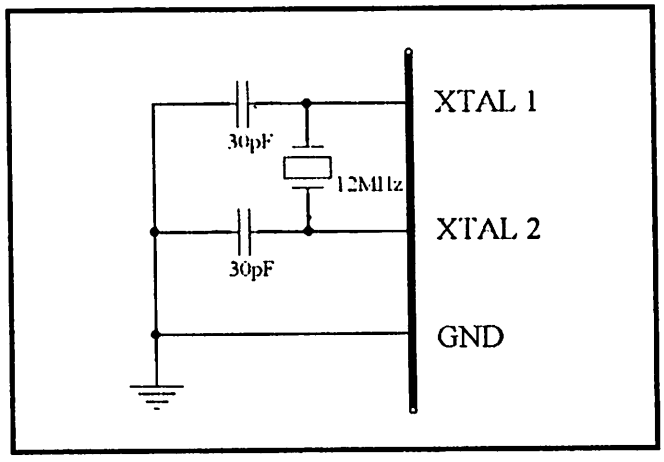
3.3.1. Pemetaan *Memori*

Mikrokontroller AT89S51 memiliki 16 *bit address* (A0 - A15) dengan demikian kapasitas maksimumnya adalah 2^{16} = 65536 *byte* = 64 *Kbyte* dengan alamat 0000H-FFFFH. Jika alamat-alamat program lebih tinggi dari 0FFFH, yang melebihi kapasitas *RAM internal* menyebabkan mikrokontroler secara otomatis mengambil *code byte* dari program *memori* eksternal. *Code byte* juga hanya diambil dari *memori* eksternal dengan alamat 0000H-0FFFH dengan menghubungkan *Pin* EA ke *ground.*

Dalam perancangan ini hanya menggunakan 4 *Kbyte*, karena program sudah mencukupi, sehingga *pin* EA dihubungkan ke *VCC.* Mikrokontroler AT89S51 memiliki 4 *Kbyte memori internal* yang dapat diprogram dan dihapus sesuai dengan keinginan, dan bersifat *non volatile* (tidak hilang pada saat catu daya terputus).

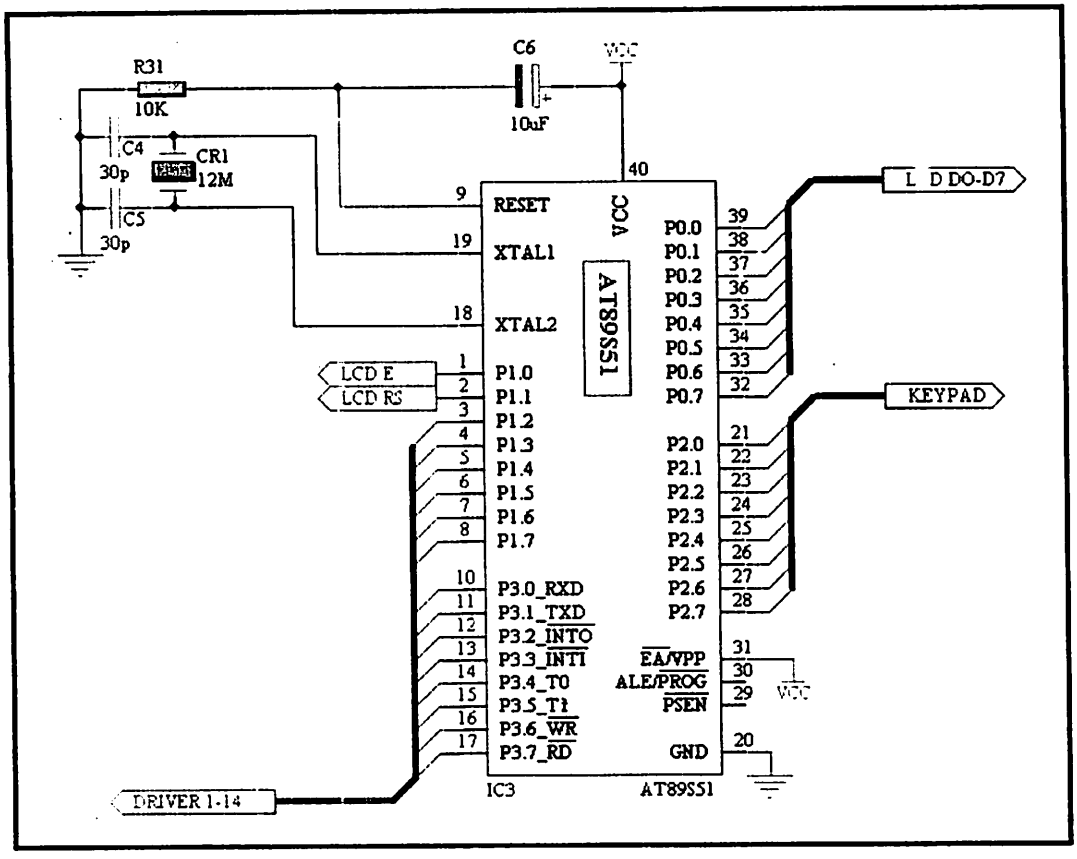
3.3.2. Rangkaian *Clock*

Mikrokontroler AT89S51 ini memiliki *internal clock*, yang berfungsi sebagai sumber *clock*, tapi masih diperlukan rangkaian tambahan untuk membangkitkan *clock* yang diperlukan. Rangkaian ini terdiri dari 2 buah kapasitor dan sebuah kristal dengan ketentuan seperti gambar berikut :



Gambar 3.2. Rangkaian *Clock* AT89S51

3.3.3. Hubungan *Pin* Pada AT89S51



Gambar 3.3. Hubungan *Pin* Pada AT89S51

Diskripsi konfigurasi *Pin-Pin* AT89S51

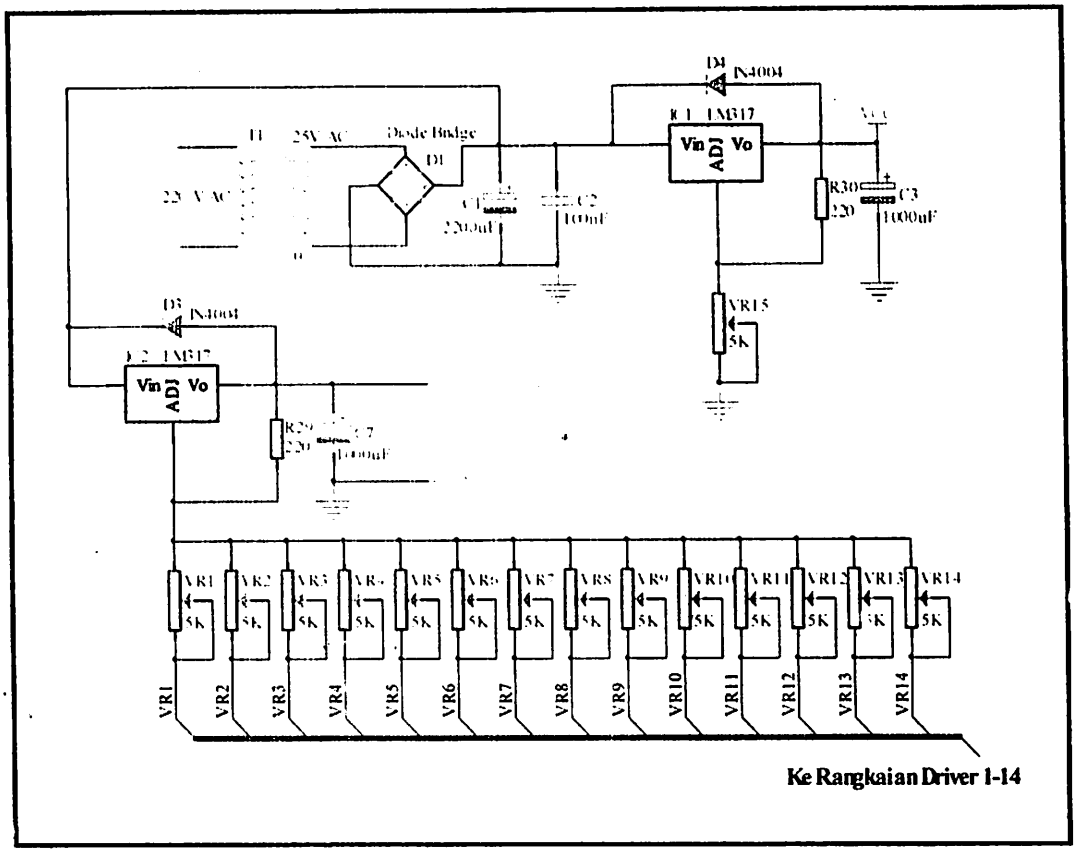
- *Pin* 1 dan 2 : dihubungkan ke *LCD* E dan RS
- *Pin* 3- 8 : dihubungkan ke rangkaian driver 1-6
- *Pin* 9 : dihubungkan *Push-button (reset)*
- Pin 10-17 : dihubungkan ke rangkaian driver 7-14
- *Pin* 18-19 : dihubungkan *X-tal* 12 MHz
- *Pin* 20 : dihubungkan ke *ground*
- *Pin* 21-28 : dihubungkan ke keypad 4x4
- *Pin* 32-39 : dihubungkan ke *LCD* D0-D7
- *Pin* 31 dan 40 : dihubungkan ke *VCC*

3.4. Rangkaian *Power Supply*

Pada perancangan *Digital Programmable Power Supply* dengan Mikrokontroler AT89S51 ini digunakan dua buah IC LM317. Rangkaian IC LM317 pertama dirancang untuk dapat mengeluarkan output 5 V *(Vcc)* yang digunakan untuk mensupply rangkaian mikrokontroler, rangkaian driver, dan rangkaian LCD. Sedangkan IC LM317 kedua digunakan sebagai pengatur tegangan yang bisa disetel *(Adjustable)* melalui rangkaian driver yang keaktifannya dikontrol oleh mikrokontroler AT89S51 dengan tegangan keluaran dalam jangkah antara 1,5 V hingga 25 V.

IC LM317 adalah sebuah regulator tegangan positif yang dapat disetel, memiliki 3 terminal dan mampu untuk mencatu 1,5 A. Kelebihan penggunaan IC

LM317 adalah dapat melindungi diri sendiri terhadap pemanasan berlebih, penyerapan daya dalam yang terlalu banyak, dan arus yang terlalu besar



Gambar 3.4. Rangkaian *Power Supply*

Rangkaian *power supply* mendapatkan sumber tegangan dari tegangan jala-jala PLN sebesar 220V/AC. Tegangan 220V/AC ini kemudian diturunkan menjadi 15V/AC melalui transformator penurun tegangan. Tegangan AC 15V kemudian disearahkan oleh *dioda bridge* menjadi tegangan DC. Keluaran dari *dioda bridge* ini kemudian masuk ke *IC regulator* LM317. Kapsitor C1,C2,C3, dan C7 adalah digunakan sebagai filter. VR15 digunakan sebagai seting untuk mendapatkan output Vcc (5 V) yang dibutuhkan untuk mensupply keseluruhan

rangkaian , sedangkan VR1-VR14 digunakan untuk mendapatkan tegangan output programmable 1,5 V-25 V. Dengan mengatur besarnya VR maka akan didapatkan tegangan output yang diinginkan.

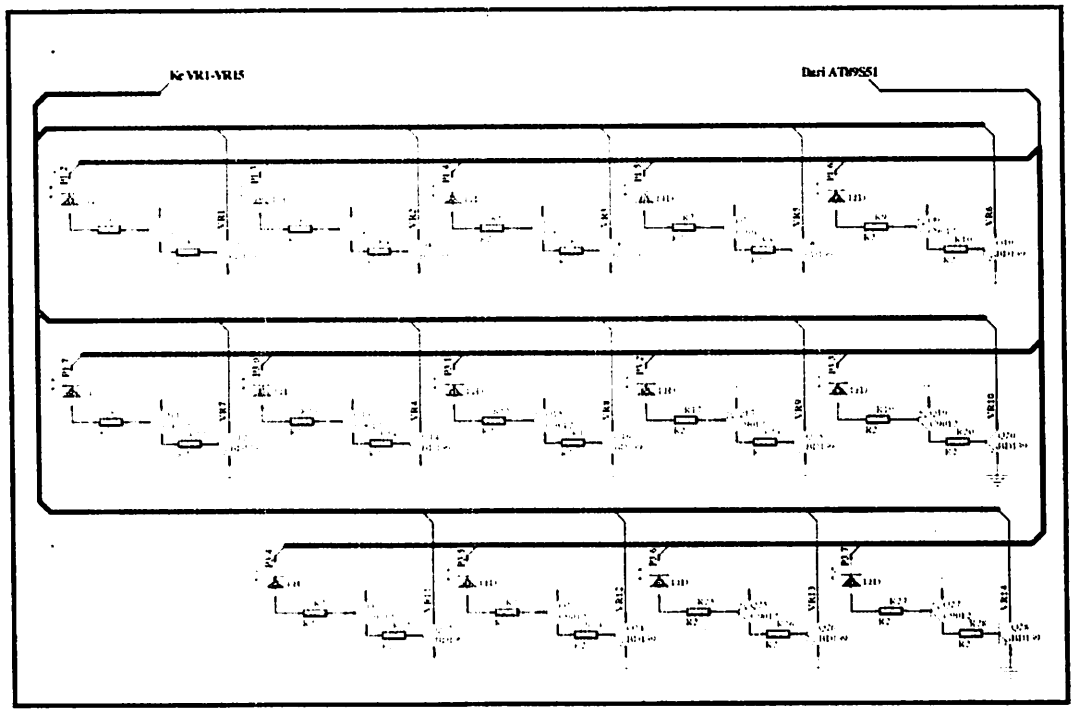
$$Vo = \left(1 + \frac{VR}{220\Omega}\right)$$

$$I \text{ pada Vref LM317} = \frac{1{,}2V}{220\Omega}$$

$$= 5 \text{ mA}$$

3.5. Rangkaian *Driver*

Untuk mendapatkan tegangan output yang *programmable* maka pada perancangan ini digunakan rangkaian driver yang berupa konfigurasi antara transistor tipe PNP C9012 dan transistor NPN BD139.



Gambar 3.5. Rangkaian *Driver*

Berikut adalah perhitungan perancangan pada rangkaian *driver*

Diketahui :

Q1 adalah transistor PNP C9012 dengan h_{FE} 125

Q2 adalah transistor NPN BD139 dengan h_{FE} 100

Perhitungan pada Q2:

Ic_{sat} = arus pada Vref LM317

= 5 mA

$$Ib_{sat} = \frac{Ic_{sat}}{h_{FE}}$$

$$= \frac{5mA}{100}$$

= 0,05mA

$$Rb = \frac{Vb - Vbe}{Ib}$$

$$= \frac{5V - 0,7V}{0,05mA}$$

= 86 K

Agar Transistor BD139 dapat bekerja dengan baik, perbedaan antara Ib dan Ib_{sar} harus lebih besar dari 1, Oleh karena itu pada perancangan ini besar Rb pada Q2 yang digunakan adalah sebesar 2K2. Sehingga besar arus Ib menjadi:

$$Ib = \frac{Vb - Vbe}{Rb}$$

$$= \frac{5 - 0,7}{2K2}$$

= 1,954 mA

Perhitungan pada Q1:

$Ic_{sat} = Ib_{Q2}$

$= 1{,}954$ mA

$$Ib_{sat} = \frac{Ic}{h_{FE}}$$

$$= \frac{1{,}954}{125}$$

$= 0{,}015$ mA

$$Rb = \frac{Vb - Vbe}{Ib}$$

$$= \frac{5 - 0{,}7}{0{,}015}$$

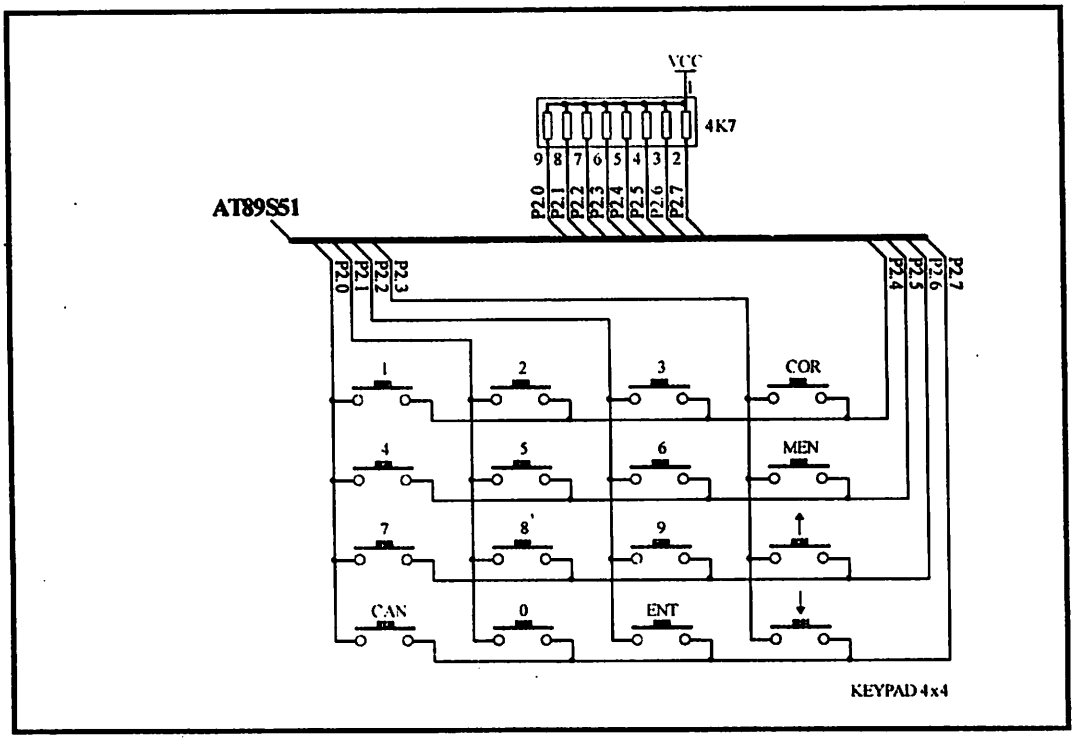
$= 286K6$

Agar transistor Q1 dapat bekerja dengan baik dalam mensaklar transistor Q2, maka perbedaan antara Ib dan Ib_{sat} harus lebih besar dari 1, dan selain itu arus Ib pada Q1 supaya dapat digunakan untuk menyalakan LED sebagai lampu indikator bahwa rangkaian driver yang dirancang dapat bekerja dengan baik, maka pada perancangan ini besar Rb pada Q1 yang digunakan adalah sebesar 330Ω.

3.6. Perancangan Rangkaian Modul Keypad

Sebagai input untuk seting output tegangan yang diinginkan , maka pada perancangan ini menggunakan keypad 4x4 tanpa common di mana proses pengambilan data dilakukan dengan metode scanning. Modul ini berupa antar muka keypad 4x4 yang telah dilengkapi resistor pull up dan konektor.

Metode scanning ini dilakukan dengan memberikan logika 0 secara bergantian pada bagian kolom *(column scanning)*. Bila kita bongkar dalamnya, maka kita akan mendapatkan digram persambungan 16 switch yang tersusun dari 4 baris dan 4 kolom sebagaimana diperlihatkan pada gambar berikut dibawah ini.



Gambar 3.6. Rangkaian Keypad 4x4

3.7. Perancangan Rangkaian *LCD*

LCD Display Module M1632 buatan *Seiko Instrument Inc.* terdiri dari dua bagian, yang pertama merupakan panel *LCD* sebagai media penampil informasi dalam bentuk huruf/angka dua baris, masing-masing baris bisa menampung 16 huruf/angka. Bagian kedua merupakan sebuah sistem yang dibentuk dengan mikrokontroler yang ditempelkan dibalik pada panel *LCD*, berfungsi mengatur

tampilan informasi serta berfungsi mengatur komunikasi M1632 dengan mikrokontroler yang memakai tampilan *LCD* itu..

Untuk berhubungan dengan mikrokontroler pemakai, M1632 dilengkapi dengan 8 jalur data (**DB0..DB7**) yang dipakai untuk menyalurkan kode *ASCII* maupun perintah pengatur kerjanya M1632. Selain itu dilengkapi pula dengan **E**, **R/W** dan **RS** seperti layaknya komponen yang kompatibel dengan mikroprosesor. Kombinasi lainya **E** dan **R/W** merupakan sinyal standar pada komponen buatan Motorola. Sebaliknya sinyal-sinyal dari MCS51 merupakan sinyal khas *Intel* dengan kombinasi sinyal **WR** dan **RD.**

RS, singkatan dari *Register Select*, dipakai untuk membedakan jenis data yang dikirim ke M1632, kalau **RS=0** data yang dikirim adalah perintah untuk mengatur kerja M1632, sebaliknya kalau **RS=1** data yang dikirim adalah kode *ASCII* yang ditampilkan. Demikian pula saat pengambilan data, saat **RS=0** data yang diambil dari M1632 merupakan data status yang mewakili aktifitas M1632, dan saat **RS=1** maka data yang diambil merupakan kode *ASCII* dari data yang ditampilkan. Proses mengirim/mengambil data ke/dari M1632 bisa dijabarkan sebagai berikut :

1. **RS** harus dipersiapkan dulu, untuk menentukan jenis data seperti yang telah dibicarakan di atas.
2. **R/W** di-nol-kan untuk menandakan akan diadakan pengiriman data ke M1632. Data yang akan dikirim disiapkan di **DB0..DB7**, sesaat kemudian sinyal **E** di-satu-kan dan di-nol-kan kembali. Sinyal **E** merupakan sinyal

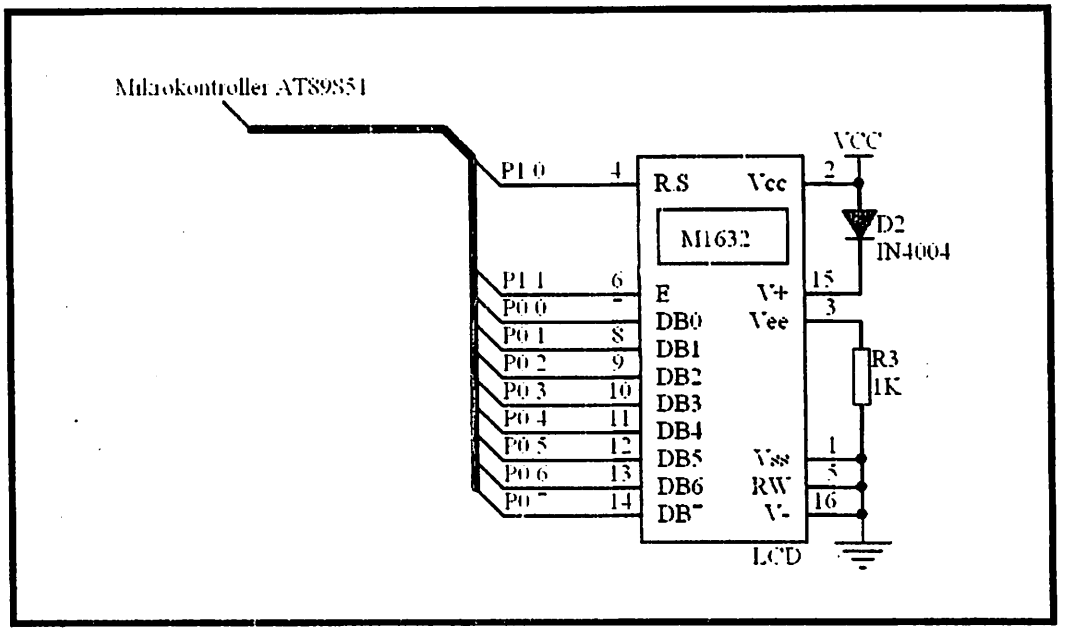
sinkronisasi, saat **E** berubah dari 1 menjadi 0 data di **DB0 .. DB7** diterima oleh M1632.

3. Untuk mengambil data dari M1632 sinyal **R/W** di-satu-kan, menyusul sinyal **E** di-satu-kan. Pada saatu **E** menjadi 1, M1632 akan meletakkan datanya di **DB0 .. DB7**, data ini harus diambil sebelum sinyal **E** di-nol-kan kembali.

M1632 mempunyai seperangkat perintah untuk mengatur tata kerjanya, perangkat perintah tersebut meliputi perintah untuk menghapus tampilan, meletakkan kembali cursor pada baris huruf pertama baris pertama, menghidup/matikan tampilan dan lan sebagainya, semua itu dibahas secara terperinci dalam lembar data M1632. Setelah diberi sumber daya, ada beberapa langkah persiapan yang harus dikerjakan dulu agar M1632 bisa dipakai, langkah-langkah tersebut antara lain adalah :

1. Tunggu dulu selama 15 mili-detik atau lebih.
2. Kirimkan perintah 30h, artinya trasfer data antar M1632 dan mikrokontroler dilakukan dengan mode 8 *bit*
3. Tunggu selama 4.1 mili-detik
4. Kirimkan sekali lagi perintah 30h
5. Tunggu lagi selama 100 mikro-detik

Setelah langkah-langkah tersebut di atas M1632 barulah bisa menerima data dan menampilkannya dengan baik. Pada awalnya tampilan akan nampak kacau, dengan demikian perlu segera dikirim perintah menghapus tampilan dan lain sebagainya, sesuai dengan petunjuk yang ada di lembar data.



Gambar 3.7. Rangkaian *LCD* Pada Mikrokontroler

Diskripsi konfigurasi *Pin-Pin* pada *LCD*:

- *Pin* 1,3,5 dan 16 : dihubungkan dengan *ground*
- *Pin* 2 : dihubungkan dengan *VCC*
- *Pin* 4 : dihubungkan dengan P1.0 AT89S51
- *Pin* 6 : dihubungkan dengan P1.1 AT89S51
- *Pin* 7-14 : dihubungkan dengan AT89S51 (P0.0-P0.7)

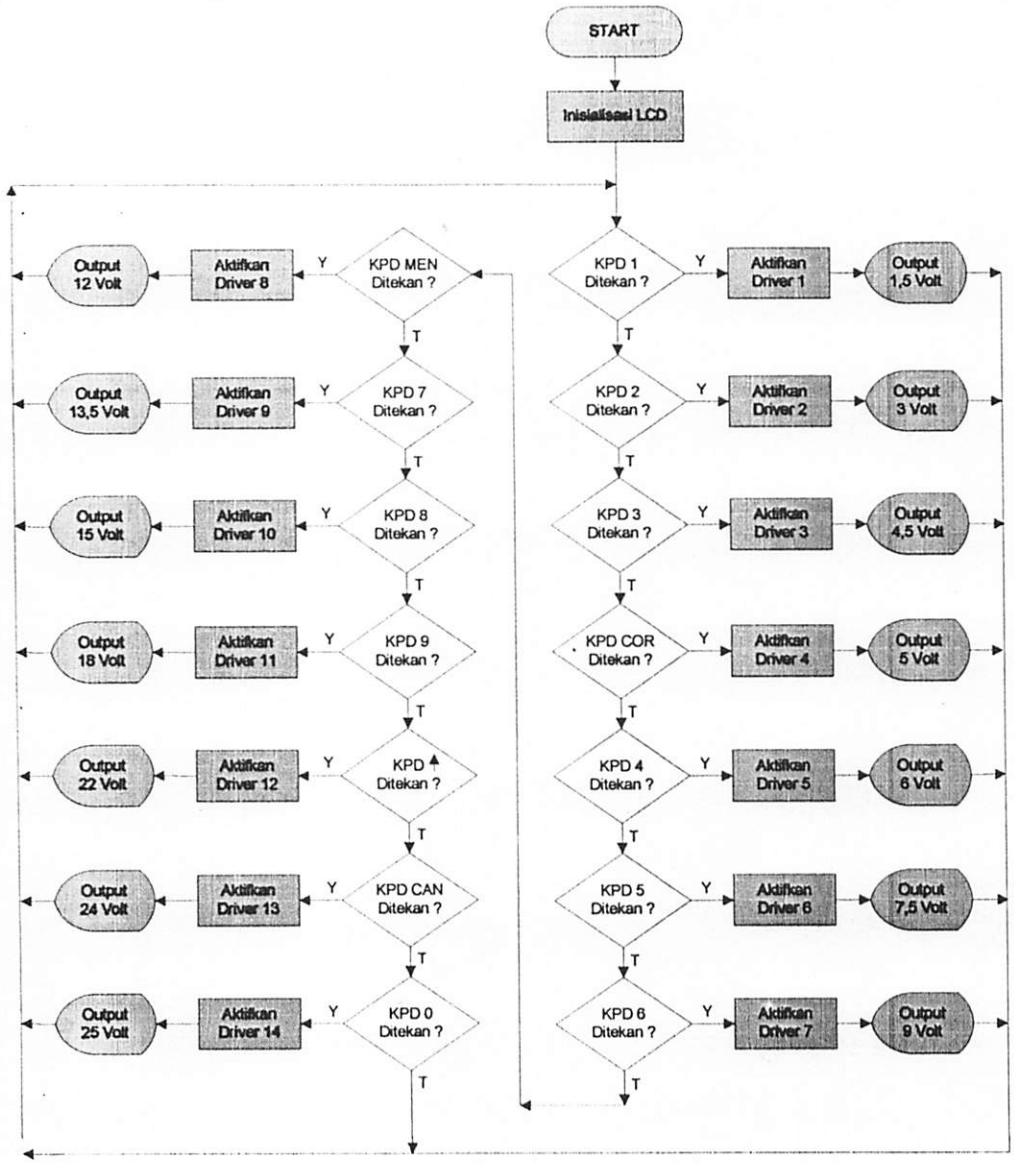
Untuk tampilan dipergunakan *LCD* Dot Matrik 2 x 16 karakter. Sinyal-sinyal yang diperlukan oleh *LCD* adalah RS dan *Enable*, sinyal RS dan *Enable* dipergunakan sebagai *input* yang outputnya dipakai untuk mengaktifkan *LCD*. *LCD* akan aktif apabila mikrokontroler memberikan instruksi tulis pada LCD. Saat kondisi RS *don't care* dan *Enable* 0 maka *LCD* tetap pada kondisi semula, pengiriman data ke *LCD* dilakukan saat RS berlogika 0 dan *enable* berlogika 1.

Instruksi dikirim pada *LCD* bila keadaan RS 1 dan *Enable* 1. Pin *LCD* ini untuk data terkoneksi pada *Port 0* mikrokontoler AT89S51. Kemudian untuk RS dihubungkan pada *Port* 1.0, tulis/baca (*Read/Write)* diberikan logika *low* karena disini LCD bersifat menulis data, dan yang terakhir *Enable* (E) dikendalikan dengan *Port 1.1*.

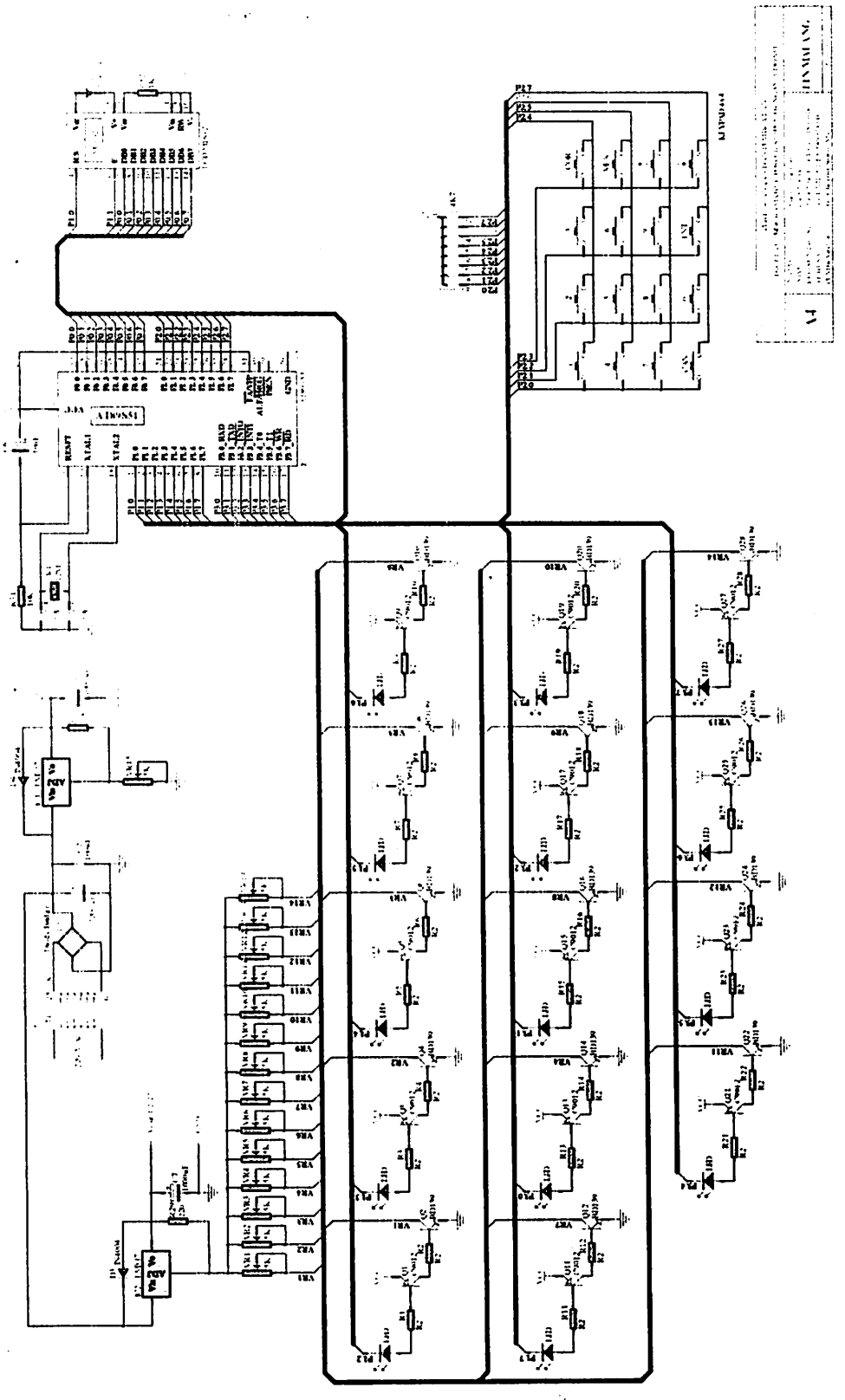
3.8. Perangkat Lunak *(software)*

Perencanaan perangkat lunak sangat diperlukan untuk menjalankan *sistem* seperti yang diinginkan. Mikrokontroler AT89S51 tidak akan bisa dijalankan tanpa adanya *software*. Didalam perencanaan perangkat lunak ini di buat perintah-perintah yang berfungsi untuk mengatur urutan dan tata kerja dari keseluruhan sistem.

Flowchart



Gambar 3.8. *Flowchart* Keseluruhan Alat



Gambar 3.9. Rangkaian Keseluruhan Alat

BAB IV

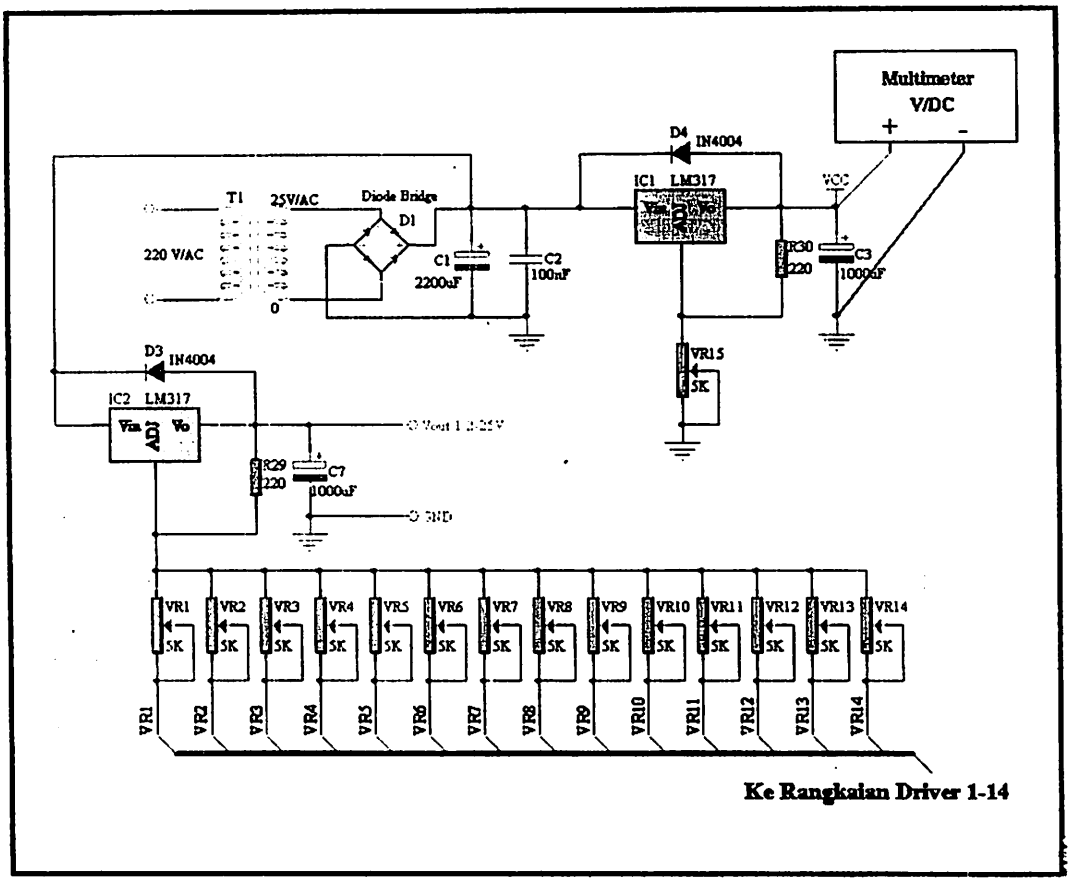
PENGUJIAN ALAT

Setelah melakukan perancangan atau pembuatan sistem kontrol ini, maka kita perlu melakukan suatu pengujian sistem. Yang mana pengujian sistem ini bertujuan antara lain :

1. Mengetahui sejauh mana aplikasi Digital Programmable Power Supply dengan Mikrokontroler AT89S51 ini berfungsi sebagaimana yang kita harapkan.
2. Mencari dan menemukan berbagai kendala yang mungkin timbul pada saat aplikasi Digital Programmable Power Supply dengan Mikrokontroler AT89S51 beroperasi untuk kemudian diperbaiki sampai pada tingkat kesalahan sistem yang sekecil mungkin sehingga didapatkan hasil yang sebaik-baiknya.

4.1. Pengujian Terhadap Output 5 Volt (Vcc)

Pada Alat ini tegangan supply 5 Volt digunakan untuk memberikan sumber catuan untuk seluruh rangkaian agar dapat bekerja dengan baik. Dengan begitu dapat diketahui apakah terjadi kesalahan terhadap rangkaian *power supply* 5V atau tidak. Tegangan yang dibutuhkan untuk memberikan tegangan kerja untuk rangkaian keseluruhan adalah 5V. Untuk mengukur besarnya tegangan pada rangkaian *power supply* maka pada pengujian rangkaian *power supply* ini menggunakan Multimeter Digital. Berikut cara pengukuran untuk pengambilan data besarnya tegangan pada rangkaian *power supply*.



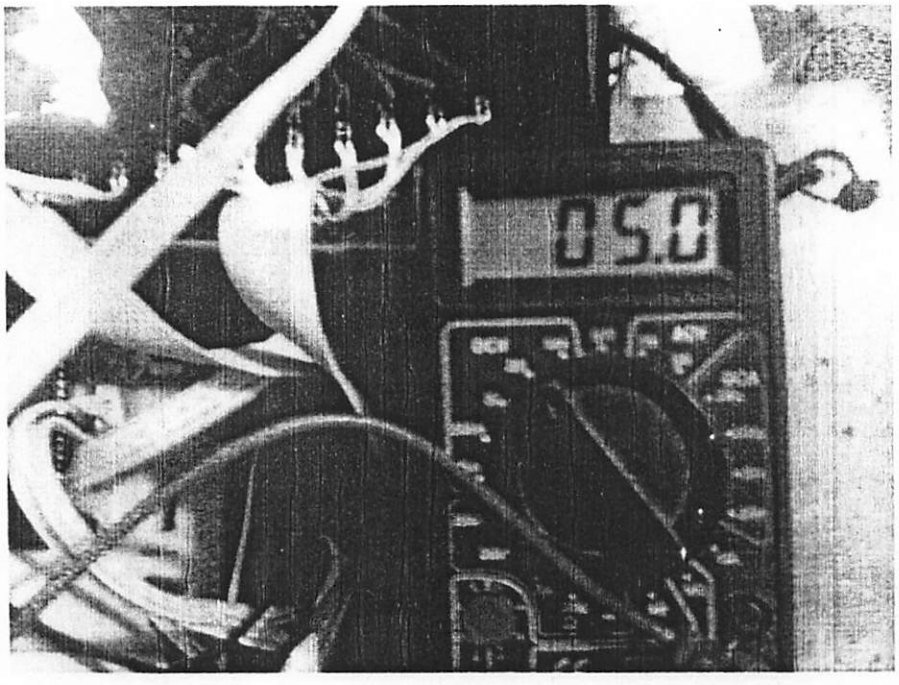
Gambar 4.1. Rangkaian Pengujian Terhadap Outut 5 Volt (Vcc)

Untuk mengukur besarnya tegangan keluaran rangkaian *power supply* maka tegangan masukan pada rangkaian *power supply* juga harus tersambung dengan sumber tegangannya yaitu tegangan jala-jala dari PLN sebesar 220V/AC. Multimeter digital di-seting pada *DC Volt* dengan batas maksimal pengukuran yaitu 20 *Volt DC*. Pengukuran tegangan dilakukan pada *output* keluaran dari *regulator* tegangan LM317 IC1. Dari hasil pengukuran yang dilakukan seperti pada gambar 4.1 tersebut diatas maka diperoleh data seperti pada tabel berikut ini.

Tabel 4-1. Hasil Pengukuran tegangan output Vcc

Regulator tegangan	*Vout* (V)
IC1 LM317	5,0

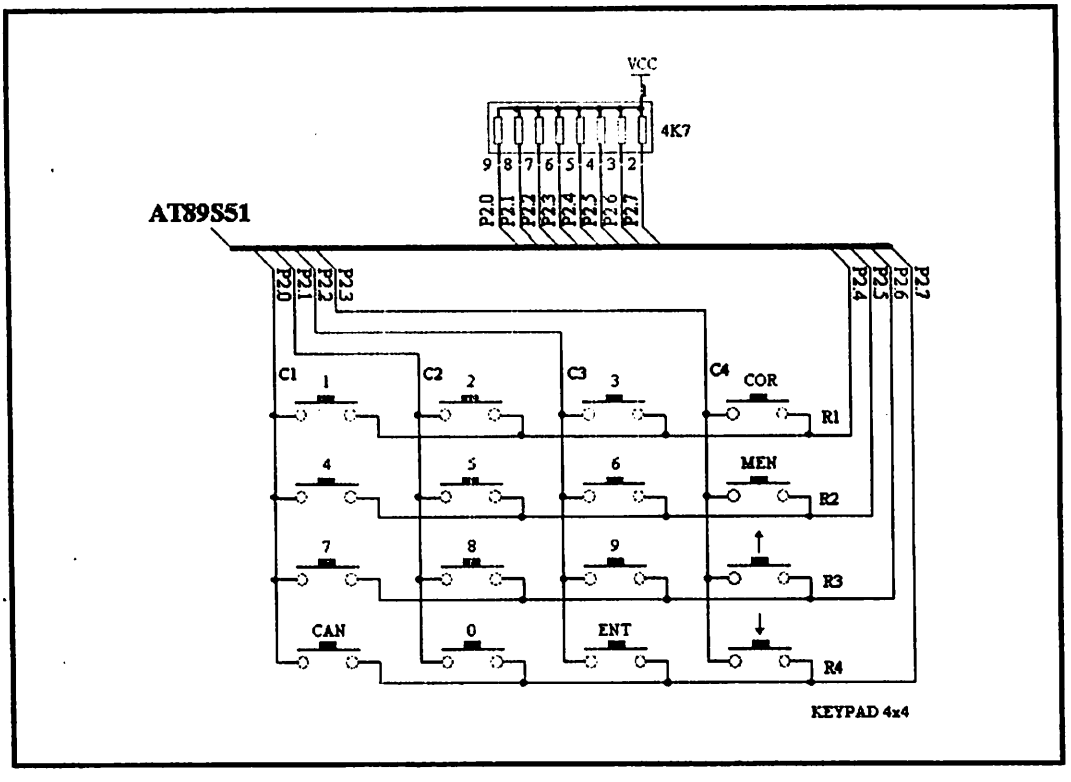
Dari hasil pengukuran yang diperoleh dapat diketahui bahwa *power supply* ini dapat memberikan tegangan kerja untuk rangkaian kseluruhan sesuai dengan tegangan kerja yang dibutuhkan. Hasil tersebut, dikarenakan oleh adanya beberapa faktor yang mempengaruhi, diantaranya kualitas dari tiap-tiap komponen yang digunakan nilainya tidak murni. Selain itu, tegangan jala-jala listrik yang digunakan tidak stabil.



Gambar 4.2. Foto Hasil Pengukuran Tegangan Output Vcc

4.2. Pengujian Terhadap Rangkaian *Keypad*

Rangkaian *keypad* berfungsi sebagai inputan mikrokontroler untuk men-seting waktu, set timer dan set alarm untuk tiap-tiap peralatan listrik yang dikontrol. Pengujian rangkaian keypad dilakukan dengan cara memberikan serangkaian logic 'high' dan 'low' (5V dan 0V) pada *coulumb* C1-C4 dan *rows* R1-R4 pin *keypad* dan kemudian membacanya dengan multimeter sehingga didapatkan tabel logika kebenaran *keypad* yang digunakan seperti berikut dibawah ini.



Gambar 4.3. Rangkaian Pengujian Modul Keypad

- C1-C2-C3-C4 diberi kombinasi logic "1111" dan R1-R2-R3-R4 diberi kombinasi logic **"0111"**, lalu dibaca kombinasi logic C1..C4. Jika logic C1..C4. berubah (Tidak "1111" lagi) maka berarti terjadi penekanan tombol. Kombinasi logic yang muncul untuk penekanan masing-masing tombol bisa dilihat pada tabel 4-2 berikut di bawah ini.

Tabel 4-2. Hasil Scanning baris 1

Tombol yang ditekan	Kombinasi logic pada C1..C4.
1	0111
2	1011
3	1101
COR	1110

- C1-C2-C3-C4 diberi kombinasi logic "1111" dan R1-R2-R3-R4 diberi kombinasi logic **"1011",** lalu dibaca kombinasi logic C1..C4. Jika logic C1..C4 berubah (Tidak "1111" lagi) maka berarti terjadi penekanan tombol. Kombinasi logic yang muncul untuk penekanan masing-masing tombol bisa dilihat pada tabel 4-3 berikut di bawah ini.

Tabel 4-3. Hasil Scanning baris 2

Tombol yang ditekan	Kombinasi logic pada C1..C4.
4	0111
5	1011
6	1101
MEN	1110

- C1-C2-C3-C4 diberi kombinasi logic "1111" dan R1-R2-R3-R4 diberi kombinasi logic **"1101"**, lalu dibaca kombinasi logic C1..C4. Jika logic C1..C4 berubah (Tidak "1111" lagi) maka berarti terjadi penekanan tombol. Kombinasi logic yang muncul untuk penekanan masing-masing tombol bisa dilihat pada tabel 4-4 berikut di bawah ini.

Tabel 4-4. Hasil Scanning baris 3

Tombol yang ditekan	Kombinasi logic pada C1..C4.
7	0111
8	1011
9	1101
↑	1110

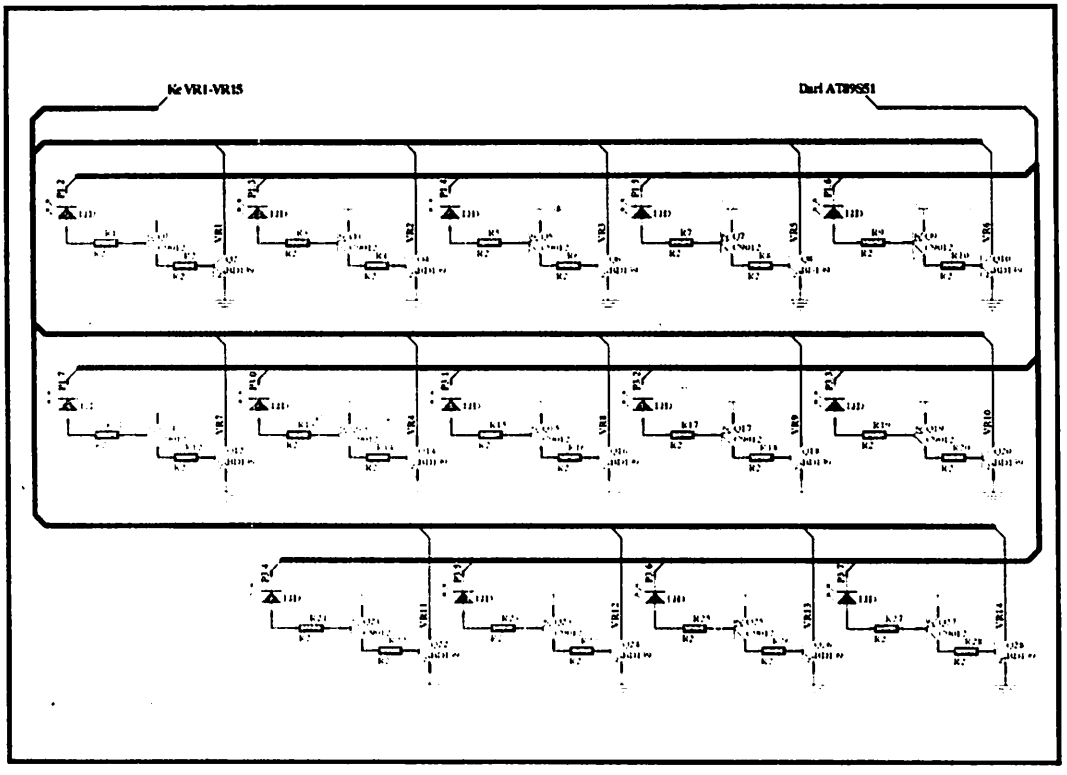
- C1-C2-C3-C4 diberi kombinasi logic "1111" dan R1-R2-R3-R4 diberi kombinasi logic **"1110"**, lalu dibaca kombinasi logic C1..C4. Jika logic C1..C4 berubah (Tidak "1111" lagi) maka berarti terjadi penekanan tombol. Kombinasi logic yang muncul untuk penekanan masing-masing tombol bisa dilihat pada tabel 4-4 berikut di bawah ini.

Tabel 4-4. Hasil Scanning baris 4

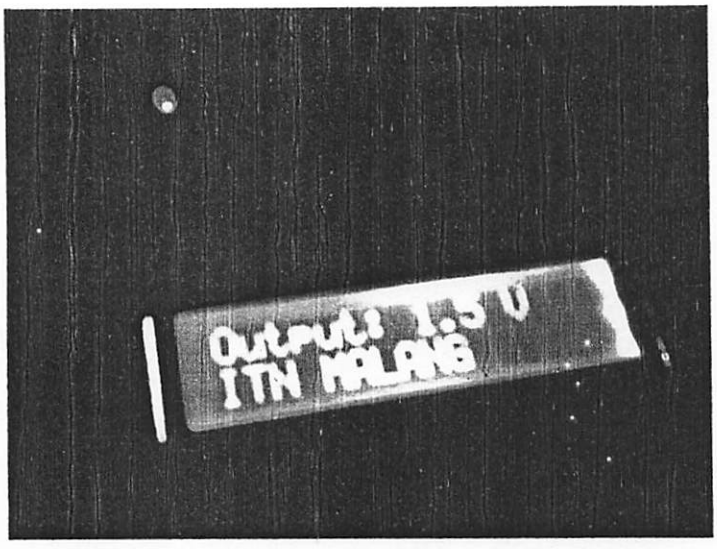
Tombol yang ditekan	Kombinasi logic pada C1..C4.
CAN	0111
0	1011
ENT	1101
↓	1110

4.3. Pengujian Rangkaian Driver

Rangkaian *driver* berfungsi sebagai saklar yang menghubungkan dan memutuskan antara VR1-VR14 dengan pin adjust IC2 LM317 yang berfungsi untuk pengaturan tegangan output 1,5V-25V. Pengujian rangkaian *driver* dilakukan dengan cara memberikan suatu kondisi *'low'* (0 *Volt*) dan *'high'* (5 Volt) pada *input rangkaian driver* 1-14, dan kemudian mengamati nyala LED1-LED14.



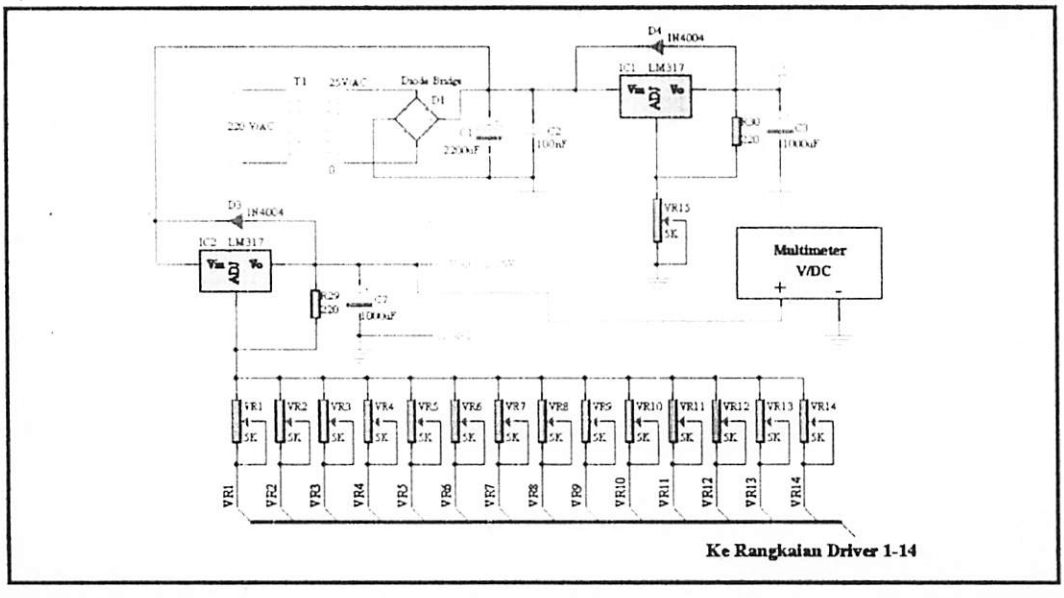
Gambar 4.4. Rangkaian Pengujian Rangkaian *Driver*



Gambar 4.5. Foto Hasil Pengujian Rangkaian *Driver*

4.4. Pengujian Tegangan Output Variable 1,5V-25V

Pengujian ini bertujuan untuk mengetahui apakah IC2 regulator LM317 dapat memberikan tegangan sesuai dengan yang direncanakan, Pengujian tersebut dilakukan dengan cara mengukur tegangan output pada IC2 LM317.



Gambar 4.6. Rangkaian Pengujian *Output Variable* 1,5V-25V

Tabel 4-5. Hasil Pengujian *Output Variable* 1,5V-25V

Keypad Yang Ditekan	Vout Variable (V/DC)	Hasil Ukur (V/DC)
1	1,5	1,4
2	3	3,1
3	4,5	4,4
COR	5	5,0
4	6	6,0
5	7,5	7,6
6	9	9,0
MEN	12	12,1
7	13,5	13,6
8	15	15,1
9	18	18,1
↑	22	22,0
CAN	24	24,2
0	25	25,1

Output Variable tersebut diatas didapatkan dari pengaturan besarnya nilai VR1-VR14 *(Variable Resistor)* yang berfungsi untuk menyetel tegangan keluaran dari IC2 LM317. LM317 mempertahankan tepat 1,25V antara terminal penyetelan (Pin Adjust). Sebuah resistor (R29) sebesar 220Ω yang dihubungkan diantara terminal-terminal ini mengalirkan arus sebesar 1,25V/220Ω = 5mA.Arus 5mA ini mengalir melalui VR1-VR14 tergantung rangkaian driver mana yang sedang aktif.

Vout = 1,25 (1+ VR/R29)

VR = ((Vout/1,25) - 1) * R29

Perhitungan besarnya penentuan nilai VR untuk tiap-tiap output adalah sebagai berikut:

- Untuk mendapatkan Output 1,5V maka: **VR1 = ((Vout/1,25) - 1) * R29**

  VR1 = ((1,5/1,25)-1) * 220

  = 44 Ω

- Untuk mendapatkan Output 3V maka: **VR2 = ((Vout/1,25) - 1) *R29**

  VR2 = ((3/1,25)-1) * 220

  = 308 Ω

- Untuk mendapatkan Output 4,5V maka: **VR3 = ((V[out]/1,25) - 1) * R1**

  VR3 = ((4,5/1,25)-1) * 220

  = 572 Ω

- Untuk mendapatkan Output 5V maka: **VR4 = ((Vout/1,25) - 1) * R29**

  VR4 = ((5/1,25)-1) * 220

  = 660 Ω

- Untuk mendapatkan Output 6V maka: **VR5 = ((Vout/1,25) - 1) * R29**

  VR5 = ((6/1,25)-1) * 220

  = 836 Ω

- Untuk mendapatkan Output 7,5V maka: **VR6 = ((Vout/1,25) - 1) * R29**

  VR6 = ((7,5/1,25)-1) * 220

  = 1,1 KΩ

- Untuk mendapatkan Output 9V maka: **VR7 = ((Vout/1,25) - 1) * R29**

  VR7 = ((9/1,25)-1) * 220

  = 1,364 KΩ

- Untuk mendapatkan Output 12V maka: **VR8 = ((Vout/1,25) - 1) * R29**

  VR8 = ((12/1,25)-1) * 220

  = 1,892 KΩ

- Untuk mendapatkan Output 13,5V maka: **VR9 = ((Vout/1,25) - 1) * R29**

  VR9 = ((13,5/1,25)-1) * 220

  = 2,156 KΩ

- Untuk mendapatkan Output 15V maka: **VR10 = ((Vout/1,25) - 1) * R29**

  VR10 = ((15/1,25)-1) * 220

  = 2,42 KΩ

- Untuk mendapatkan Output 18V maka: **VR11 = ((Vout/1,25) - 1) * R29**

  VR11 = ((18/1,25)-1) * 220

  = 2,948 KΩ

- Untuk mendapatkan Output 22V maka: **VR12 = ((Vout/1,25) - 1) * R29**

  VR12 = ((22/1,25)-1) * 220

  = 3,652 KΩ

- Untuk mendapatkan Output 24V maka: **VR13 = ((Vout/1,25) - 1) * R29**

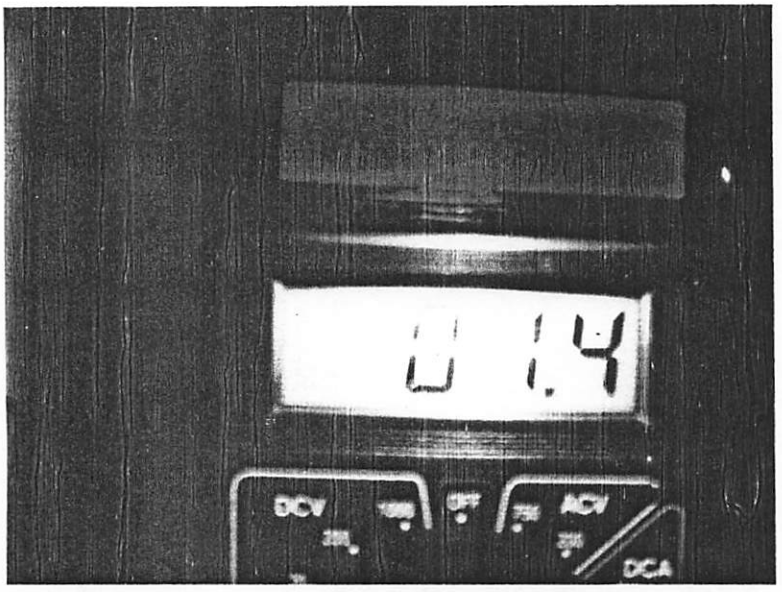
  VR13 = ((24/1,25)-1) * 220

  = 4,004KΩ

- Untuk mendapatkan Output 25V maka: **VR14 = ((Vout/1,25) - 1) * R29**

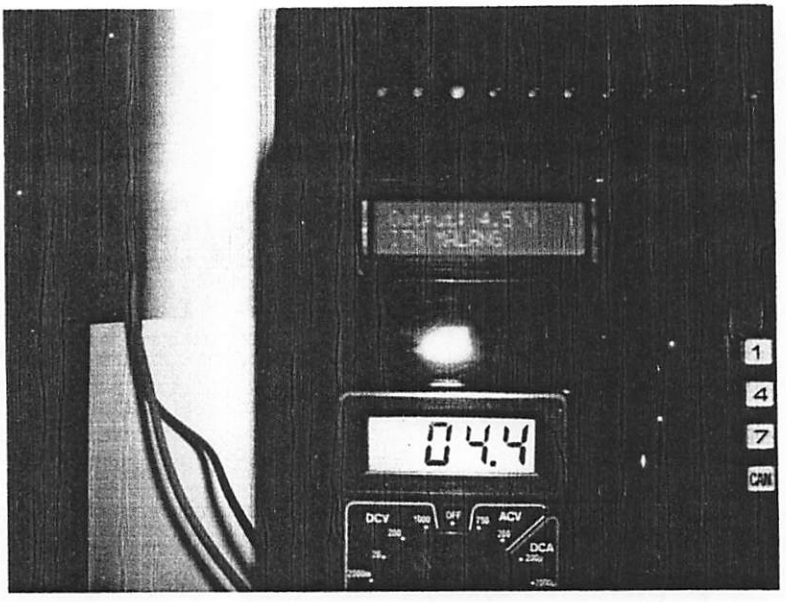
  VR14 = ((25/1,25)-1) * 220

  = 4,18KΩ

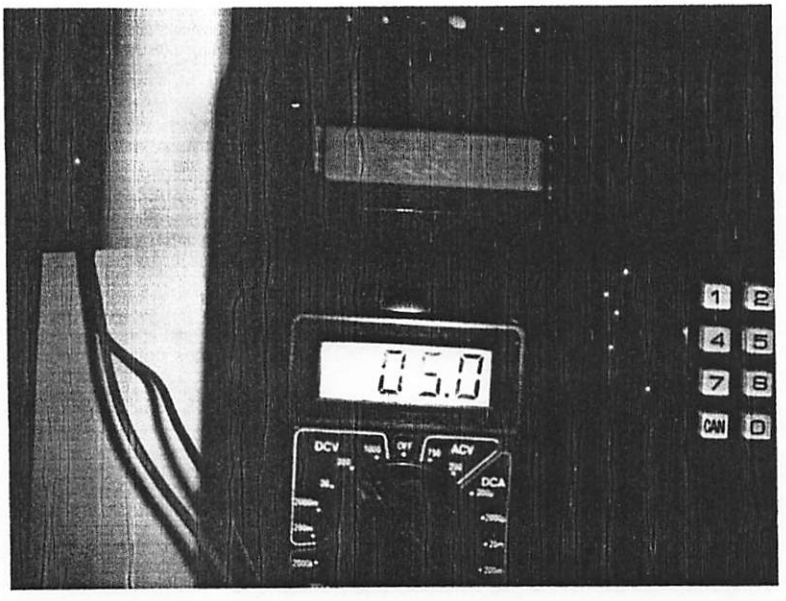


Gambar 4.7. Foto Hasil Pengukuran pada Output 1,5 Volt

Gambar 4.8. Foto Hasil Pengukuran pada Output 3 Volt

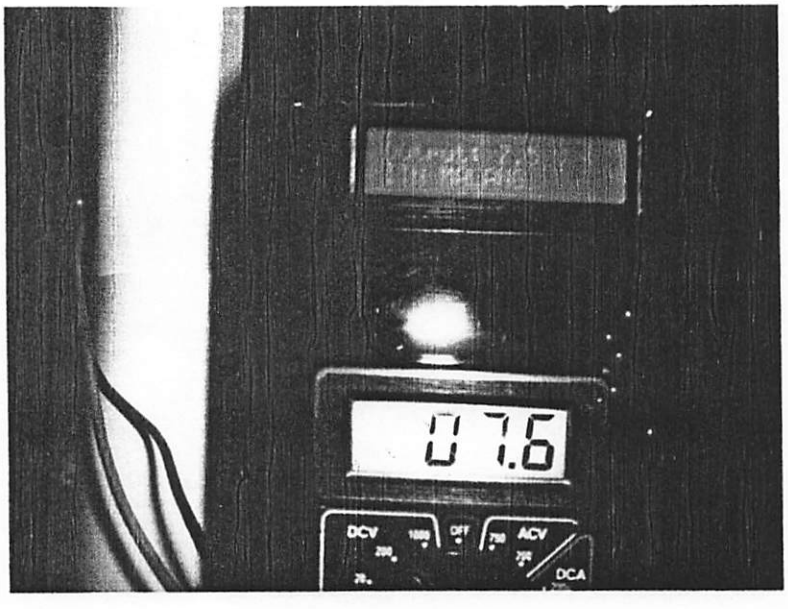


Gambar 4.9. Foto Hasil Pengukuran pada Output 4,5 Volt

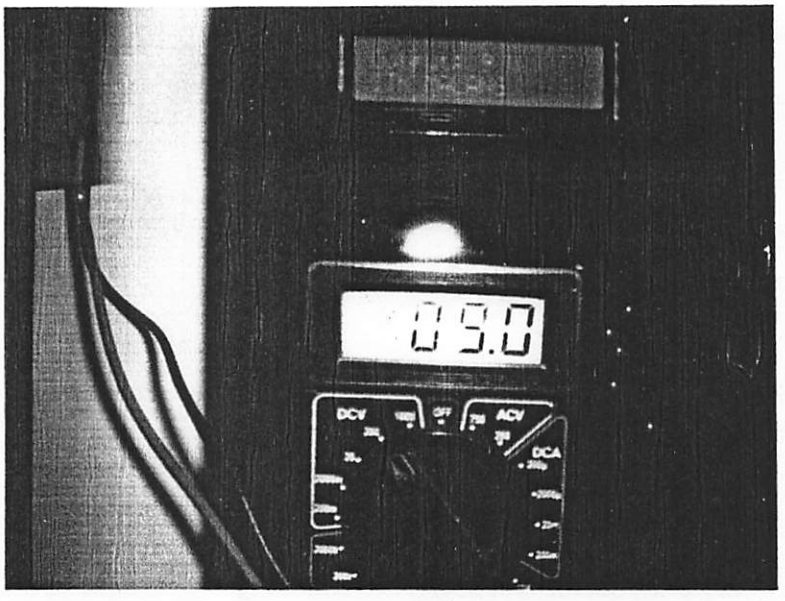


Gambar 4.10. Foto Hasil Pengukuran pada Output 5 Volt

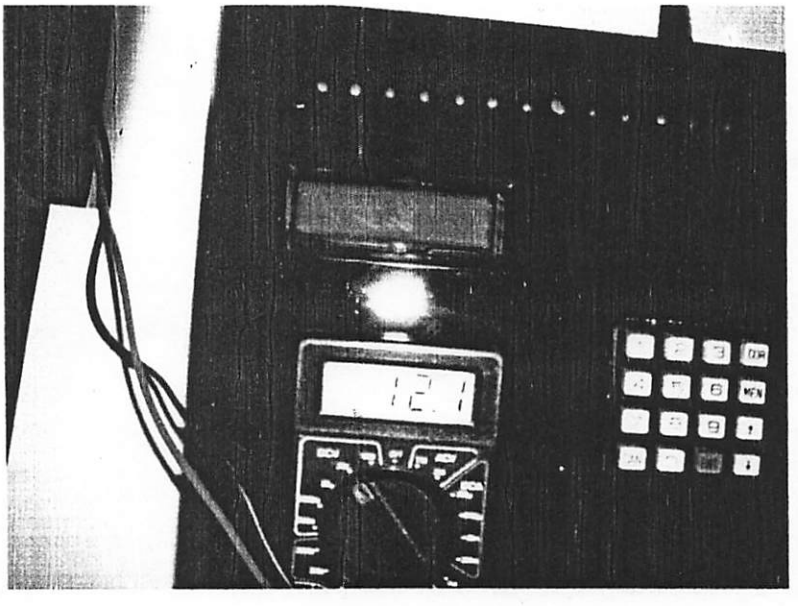
Gambar 4.11. Foto Hasil Pengukuran pada Output 6 Volt



Gambar 4.12. Foto Hasil Pengukuran pada Output 7,5 Volt



Gambar 4.13. Foto Hasil Pengukuran pada Output 9 Volt



Gambar 4.14. Foto Hasil Pengukuran pada Output 12 Volt

Gambar 4.15. Foto Hasil Pengukuran pada Output 13,5 Volt

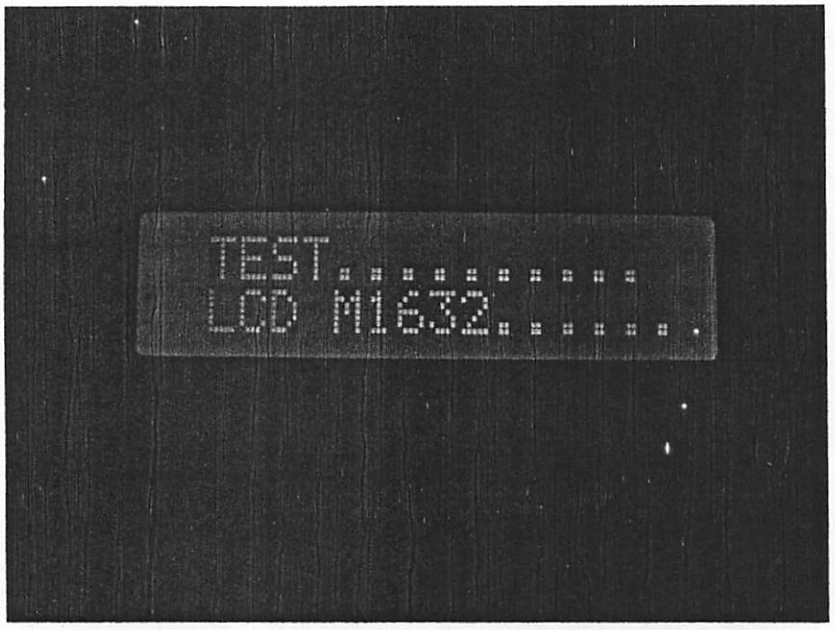
Gambar 4.16. Foto Hasil Pengukuran pada Output 15 Volt

Gambar 4.17. Foto Hasil Pengukuran pada Output 18 Volt

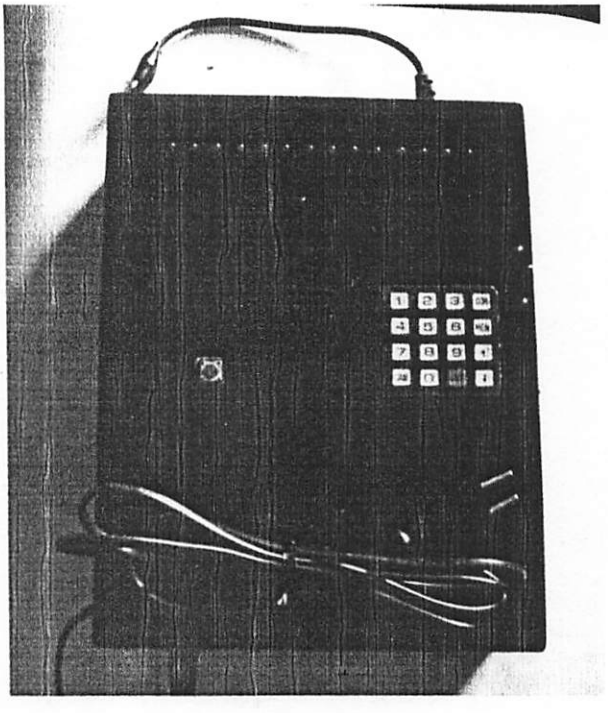
Gambar 4.18. Foto Hasil Pengukuran pada Output 22 Volt

Gambar 4.19. Foto Hasil Pengukuran pada Output 24 Volt

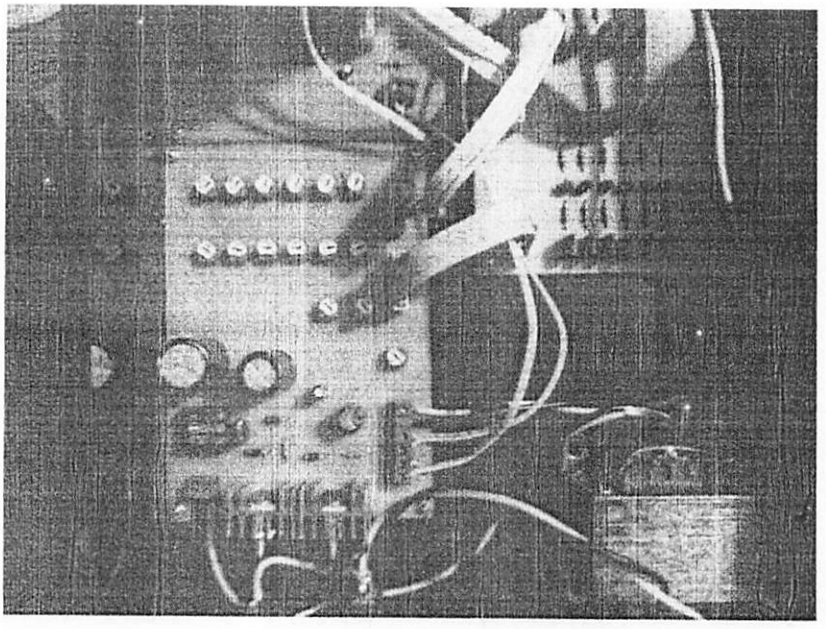
Gambar 4.20. Foto Hasil Pengukuran pada Output 25 Volt



Gambar 4.21. Foto Hasil Pengujian Rangkaian *Display LCD M1632*



Gambar 4.22. Foto Alat Tampak Atas



Gambar 4.23. Foto Alat Tampak Dalam

BAB V

PENUTUP

5.1. Kesimpulan

Pada bab ini akan dibahas mengenai kesimpulan dari hasil laporan Tugas Akhir ini. Kesimpulan yang dibuat tentu saja berdasarkan dari hasil perencanaan dan pembuatan alat seperti yang dibahas pada bab-bab sebelumnya. Kesimpulan yang didapat adalah sebagai berikut:

1. Digital Programmable Power Supply dengan Mikrokontroler AT89S51 yang telah dibuat dapat memberikan output 1,5 V-25 V/DC dengan beban maksimal 1,5 A / 37,5 Watt).
2. Alat ini mudah dalam pengoperasiannya dengan menggunakan keypad 4x4 untuk seting output tegangan DC yang diinginkan.
3. Dengan mengatur besarnya VR *(Variable resistor)* yang terhubung pada pin *adjust* LM317 maka di dapatkan output tegangan yang *variable* yaitu dengan rumus Vout = 1,25 (1+ VR/R29) sehingga perhitungan penentuan besarnya pengaturan VR yang sesuai agar didapatkan output yang diinginkan menjadi VR = ((Vout/1,25) - 1) * R29.

5.2. Saran

1. Bila dibutuhkan arus keluaran yang lebih besar dari 1,5 A, maka pada alat ini dapat di tambahkan Transistor penguat daya tipe 2N955 dan 2N3055 atau dapat juga dengan tipe yang lain sesuai kebutuhan yang diinginkan.

DAFTAR PUSTAKA

1. Nalwan Paulus Andi, (2003) "*Teknik Antar Muka Dan Pemrograman Mikrokontroler AT89C51*", PT. Elex Media Komputindo, Jakarta.
2. Diktat Kuliah "*Dasar Elektronika*".
3. Prasetyono Dwi Sunar, (2003) "*Belajar Sistim Cepat Elektronika*".
4. Kf Ibrahim, (1996) "*Teknik Digital*", Andi Off set, Yogyakarta.
5. Malvino, Gunawan Hanafi, (1992) *"Prinsip-prinsip Elektronika"*, Edisi Kedua, Erlangga, Jakarta.
6. Wasito S, (2001) *"Vademekum Elektronika"*, Edisi II, PT. Gramedia Pustaka Utama, Jakarta.
7. www.Atmel.com
8. www.alds.stts.edu
9. www.Dalsemi.com
10. www. Electroniclab.com
11. www.Nasional Semikonductor.com
12. www.Seiko Instruments Inc.com

LAMPIRAN

INSTITUT TEKNOLOGI NASIONAL
Jl. Karanglo KM 2
Malang

LEMBAR ASISTENSI TUGAS AKHIR

Nama	:	Suryo Nugroho
N . I . M	:	03.52. 033
Program Studi	:	Teknik Elektro ST D-III
Konsentrasi	:	Energi Listrik
Judul	:	**PERENCANAAN DAN PEMBUATAN DIGI TAL PROGRAMMABLE POWER SUPPLY DENGAN MIKROKONTROL LER AT89S51**

NO	TANGGAL	BIMBINGAN	PARAF
1	5-01-2007	Konsultasi BAB I	
2	11-01-2007	ACC BAB I dan Revisi BAB II	
3	17-01-2007	ACC BAB II	
4	23-01-2007	Revisi Gambar BAB III	
5	8-02-2007	ACC BAB III	
6	16-02-2007	Revisi uji alat BAB IV, Revisi Kesimpulan BAB V	
7	23-02-2007	ACC BAB IV dan BAB V	
8	12-03-2007	ACC Ujian Tugas Akhir	

Dosen Pembimbing,

(Ir. Choirul Saleh, MT)
NIP.Y : 1018800190

```
        CALL    DELAY3

        MOV     A,#080H
        CALL    LCDINS
        MOV     DPTR,#ABOUT_3
        CALL    LCDSTRING
        MOV     A,#0C0H
        CALL    LCDINS
        MOV     DPTR,#ABOUT_4
        CALL    LCDSTRING

        MOV     A,#03
        CALL    DELAY3

        MOV     A,#080H
        CALL    LCDINS
        MOV     DPTR,#ABOUT_5
        CALL    LCDSTRING
        MOV     A,#0C0H
        CALL    LCDINS
        MOV     DPTR,#ABOUT_6
        CALL    LCDSTRING

        MOV     A,#03
        CALL    DELAY3

        MOV     A,#080H
        CALL    LCDINS
        MOV     DPTR,#ABOUT_7
        CALL    LCDSTRING
        MOV     A,#0C0H
        CALL    LCDINS
        MOV     DPTR,#ABOUT_8
        CALL    LCDSTRING

        MOV     A,#03
        CALL    DELAY3
        MOV     A,#080H
        CALL    LCDINS
        MOV     DPTR,#TEXT_1
        CALL    LCDSTRING
        MOV     A,#0C0H
        CALL    LCDINS
        MOV     DPTR,#TEXT_2
        CALL    LCDSTRING


AIN0:
K1
VR1
        MOV     P2,#11111110B
        JB      P2.4,K2
        CLR     VR1
        SETB    VR2
        SETB    VR3
        SETB    VR4
        SETB    VR5
        SETB    VR6
        SETB    VR7
        SETB    VR8
        SETB    VR9
        SETB    VR10
        SETB    VR11
```

```
        SETB    VR12
        SETB    VR13
        SETB    VR14
        MOV     A,#080H
        CALL    LCDINS
        MOV     DPTR,#TEXT_1
        CALL    LCDSTRING
        MOV     A,#0C0H
        CALL    LCDINS
        MOV     DPTR,#TEXT_2
        CALL    LCDSTRING
        JMP     MAIN0

2:
VR2
        JB      P2.5,K3
        CLR     VR2
        SETB    VR1
        SETB    VR3
        SETB    VR4
        SETB    VR5
        SETB    VR6
        SETB    VR7
        SETB    VR8
        SETB    VR9
        SETB    VR10
        SETB    VR11
        SETB    VR12
        SETB    VR13
        SETB    VR14
        MOV     A,#080H
        CALL    LCDINS
        MOV     DPTR,#TEXT_3
        CALL    LCDSTRING
        MOV     A,#0C0H
        CALL    LCDINS
        MOV     DPTR,#TEXT_4
        CALL    LCDSTRING
        JMP     MAIN0

3:
VR3
        JB      P2.6,K4
        CLR     VR3
        SETB    VR1
        SETB    VR2
        SETB    VR4
        SETB    VR5
        SETB    VR6
        SETB    VR7
        SETB    VR8
        SETB    VR9
        SETB    VR10
        SETB    VR11
        SETB    VR12
        SETB    VR13
        SETB    VR14
        MOV     A,#080H
        CALL    LCDINS
        MOV     DPTR,#TEXT_5
        CALL    LCDSTRING
        MOV     A,#0C0H
        CALL    LCDINS
```

```
        MOV     DPTR,#TEXT_6
        CALL    LCDSTRING
        JMP     MAIN0

4:
VR4
        JB      P2.7,K5
        CLR     VR4
        SETB    VR1
        SETB    VR2
        SETB    VR3
        SETB    VR5
        SETB    VR6
        SETB    VR7
        SETB    VR8
        SETB    VR9
        SETB    VR10
        SETB    VR11
        SETB    VR12
        SETB    VR13
        SETB    VR14
        MOV     A,#080H
        CALL    LCDINS
        MOV     DPTR,#TEXT_7
        CALL    LCDSTRING
        MOV     A,#0C0H
        CALL    LCDINS
        MOV     DPTR,#TEXT_8
        CALL    LCDSTRING
        JMP     MAIN0

5:
VR5
        MOV     P2,#11111101B
        JB      P2.4,K6
        CLR     VR5
        SETB    VR2
        SETB    VR3
        SETB    VR4
        SETB    VR1
        SETB    VR6
        SETB    VR7
        SETB    VR8
        SETB    VR9
        SETB    VR10
        SETB    VR11
        SETB    VR12
        SETB    VR13
        SETB    VR14
        MOV     A,#080H
        CALL    LCDINS
        MOV     DPTR,#TEXT_9
        CALL    LCDSTRING
        MOV     A,#0C0H
        CALL    LCDINS
        MOV     DPTR,#TEXT_10
        CALL    LCDSTRING
        JMP     MAIN0

6:
VR6
        JB      P2.5,K7
```

```
        CLR     VR6
        SETB    VR1
        SETB    VR3
        SETB    VR4
        SETB    VR5
        SETB    VR2
        SETB    VR7
        SETB    VR8
        SETB    VR9
        SETB    VR10
        SETB    VR11
        SETB    VR12
        SETB    VR13
        SETB    VR14
        MOV     A,#080H
        CALL    LCDINS
        MOV     DPTR,#TEXT_11
        CALL    LCDSTRING
        MOV     A,#0C0H
        CALL    LCDINS
        MOV     DPTR,#TEXT_12
        CALL    LCDSTRING
        JMP     MAIN0

:7:
VR7
        JB      P2.6,K8
        CLR     VR7
        SETB    VR1
        SETB    VR2
        SETB    VR4
        SETB    VR5
        SETB    VR6
        SETB    VR3
        SETB    VR8
        SETB    VR9
        SETB    VR10
        SETB    VR11
        SETB    VR12
        SETB    VR13
        SETB    VR14
        MOV     A,#080H
        CALL    LCDINS
        MOV     DPTR,#TEXT_13
        CALL    LCDSTRING
        MOV     A,#0C0H
        CALL    LCDINS
        MOV     DPTR,#TEXT_14
        CALL    LCDSTRING
        JMP     MAIN0

:8:
:VR8
        JB      P2.7,K9
        CLR     VR8
        SETB    VR1
        SETB    VR2
        SETB    VR3
        SETB    VR5
        SETB    VR6
        SETB    VR7
        SETB    VR4
        SETB    VR9
```

```
        SETB    VR10
        SETB    VR11
        SETB    VR12
        SETB    VR13
        SETB    VR14
        MOV     A,#080H
        CALL    LCDINS
        MOV     DPTR,#TEXT_15
        CALL    LCDSTRING
        MOV     A,#0C0H
        CALL    LCDINS
        MOV     DPTR,#TEXT_16
        CALL    LCDSTRING
        JMP     MAIN0

):
/R9
        MOV     P2,#11111011B
        JB      P2.4,K10
        CLR     VR9
        SETB    VR2
        SETB    VR3
        SETB    VR4
        SETB    VR5
        SETB    VR6
        SETB    VR7
        SETB    VR8
        SETB    VR1
        SETB    VR10
        SETB    VR11
        SETB    VR12
        SETB    VR13
        SETB    VR14
        MOV     A,#080H
        CALL    LCDINS
        MOV     DPTR,#TEXT_17
        CALL    LCDSTRING
        MOV     A,#0C0H
        CALL    LCDINS
        MOV     DPTR,#TEXT_18
        CALL    LCDSTRING
        JMP     MAIN0

10:
VR10
        JB      P2.5,K11
        CLR     VR10
        SETB    VR1
        SETB    VR3
        SETB    VR4
        SETB    VR5
        SETB    VR6
        SETB    VR7
        SETB    VR8
        SETB    VR9
        SETB    VR11
        SETB    VR2
        SETB    VR12
        SETB    VR13
        SETB    VR14
        MOV     A,#080H
        CALL    LCDINS
        MOV     DPTR,#TEXT_19
```

```
        CALL    LCDSTRING
        MOV     A,#0C0H
        CALL    LCDINS
        MOV     DPTR,#TEXT_20
        CALL    LCDSTRING
        JMP     MAIN0

l1:
/R11
        JB      P2.6,K12
        CLR     VR11
        SETB    VR1
        SETB    VR2
        SETB    VR4
        SETB    VR5
        SETB    VR6
        SETB    VR7
        SETB    VR8
        SETB    VR9
        SETB    VR10
        SETB    VR12
        SETB    VR3
        SETB    VR13
        SETB    VR14
        MOV     A,#080H
        CALL    LCDINS
        MOV     DPTR,#TEXT_21
        CALL    LCDSTRING
        MOV     A,#0C0H
        CALL    LCDINS
        MOV     DPTR,#TEXT_22
        CALL    LCDSTRING
        JMP     MAIN0

12:
VR12
        JB      P2.7,K13
        CLR     VR12
        SETB    VR1
        SETB    VR2
        SETB    VR3
        SETB    VR5
        SETB    VR6
        SETB    VR7
        SETB    VR8
        SETB    VR9
        SETB    VR10
        SETB    VR11
        SETB    VR13
        SETB    VR4
        SETB    VR14
        MOV     A,#080H
        CALL    LCDINS
        MOV     DPTR,#TEXT_23
        CALL    LCDSTRING
        MOV     A,#0C0H
        CALL    LCDINS
        MOV     DPTR,#TEXT_24
        CALL    LCDSTRING
        JMP     MAIN0

13:
```

```
'R13
        MOV     P2,#11110111B
        JB      P2.4,K14
        CLR     VR13
        SETB    VR2
        SETB    VR3
        SETB    VR4
        SETB    VR5
        SETB    VR6
        SETB    VR7
        SETB    VR8
        SETB    VR1
        SETB    VR10
        SETB    VR11
        SETB    VR12
        SETB    VR9
        SETB    VR14
        MOV     A,#080H
        CALL    LCDINS
        MOV     DPTR,#TEXT_25
        CALL    LCDSTRING
        MOV     A,#0C0H
        CALL    LCDINS
        MOV     DPTR,#TEXT_26
        CALL    LCDSTRING
        JMP     MAIN0

L4:
/R14
        JB      P2.5,K15
        CLR     VR14
        SETB    VR1
        SETB    VR3
        SETB    VR4
        SETB    VR5
        SETB    VR6
        SETB    VR7
        SETB    VR8
        SETB    VR9
        SETB    VR11
        SETB    VR2
        SETB    VR12
        SETB    VR13
        SETB    VR10
        MOV     A,#080H
        CALL    LCDINS
        MOV     DPTR,#TEXT_27
        CALL    LCDSTRING
        MOV     A,#0C0H
        CALL    LCDINS
        MOV     DPTR,#TEXT_28
        CALL    LCDSTRING
        JMP     MAIN0

15:

        JB      P2.6,K16
        JMP     MAIN0

16:

        JB      P2.7,K17
        JMP     MAIN0
```

```
17:
        JMP     MAIN0

=======PROSEDUR CETAK STRING=========
RINTSTRINGLOOP:
        CALL    LCDDAT
        INC     DPTR
.CDSTRING:
        CLR     A
        MOVC    A,@A+DPTR
        JNZ     PRINTSTRINGLOOP
        RET

=======PROSEDUR KONTROL BYTE OPERASI PADA LCD
.CDINS:
        MOV     PLCD,A
        CLR     LCDRS
        SJMP    LCDOUT
.CDDAT:
        MOV     PLCD,A
        SETB    LCDRS
.CDOUT:
        SETB    LCDE
        CALL    DELAY
        CLR     LCDE
        CALL    DELAY
        RET

;=======PROSEDUR INISIALISASI LCD
INITLCD:
        MOV     A,#DISPCLR
        CALL    LCDINS
        CALL    DELAY
        MOV     A,#FUNCSET
        CALL    LCDINS
        CALL    DELAY
        MOV     A,#DISPON
        CALL    LCDINS
        CALL    DELAY
        MOV     A,#ENTRMOD
        CALL    LCDINS
        CALL    DELAY
        MOV     A,#DISPCLR
        CALL    LCDINS
        CALL    DELAY2
        RET

;=======PROSEDUR DELAY=========
DELAY4:
        MOV     R7,#0250
DELAY4_1:
        DJNZ    R7,DELAY4_1
        RET

DELAY3:
        MOV     PUTR,A
MUTERZ:
        CALL    DELAY2
        DJNZ    PUTR,MUTERZ
        RET
DELAY2:
        MOV     R5,#130
```

```
UTERX:
        MOV     R6,#250
        CALL    DELAY
        DJNZ    R6,$
        DJNZ    R5,MUTERX
        RET
ELAY:
        MOV     R3,#08
UTER:
        MOV     R4,#0255
        DJNZ    R4,$
        DJNZ    R3,MUTER
        RET

============
TEXT SECTION
============
BOUT_1 : DB '  POWER SUPPLY  ',0
BOUT_2 : DB '     DIGITAL    ',0
BOUT_3 : DB ' DENGAN AT89S51 ',0
BOUT_4 : DB '    DAN LM317   ',0
BOUT_5 : DB '  Suryo Nugroho ',0
BOUT_6 : DB ' NIM:03.52. 033 ',0
BOUT_7 : DB 'DOSEN PEMBIMBING',0
BOUT_8 : DB 'Ir.Choirul S, MT',0

EXT_1  : DB 'Output: 1.5 V   ',0
EXT_2  : DB 'ITN MALANG      ',0
EXT_3  : DB 'Output: 3 V     ',0
EXT_4  : DB 'ITN MALANG      ',0
EXT_5  : DB 'Output: 4.5 V   ',0
EXT_6  : DB 'ITN MALANG      ',0
EXT_7  : DB 'Output: 5 V     ',0
EXT_8  : DB 'ITN MALANG      ',0
EXT_9  : DB 'Output: 6 V     ',0
EXT_10 : DB 'ITN MALANG      ',0
EXT_11 : DB 'Output: 7.5 V   ',0
EXT_12 : DB 'ITN MALANG      ',0
EXT_13 : DB 'Output: 9 V     ',0
EXT_14 : DB 'ITN MALANG      ',0
EXT_15 : DB 'Output: 12 V    ',0
EXT_16 : DB 'ITN MALANG      ',0
EXT_17 : DB 'Output: 13.5 V  ',0
EXT_18 : DB 'ITN MALANG      ',0
EXT_19 : DB 'Output: 15 V    ',0
EXT_20 : DB 'ITN MALANG      ',0
EXT_21 : DB 'Output: 18 V    ',0
EXT_22 : DB 'ITN MALANG      ',0
EXT_23 : DB 'Output: 22 V    ',0
EXT_24 : DB 'ITN MALANG      ',0
EXT_25 : DB 'Output: 24 V    ',0
EXT_26 : DB 'ITN MALANG      ',0
EXT_27 : DB 'Output: 25 V    ',0
EXT_28 : DB 'ITN MALANG      ',0


END
```

atures

ompatible with MCS-51® Products
K Bytes of In-System Programmable (ISP) Flash Memory
– Endurance: 1000 Write/Erase Cycles
.0V to 5.5V Operating Range
ully Static Operation: 0 Hz to 33 MHz
hree-level Program Memory Lock
28 x 8-bit Internal RAM
2 Programmable I/O Lines
wo 16-bit Timer/Counters
ix Interrupt Sources
ull Duplex UART Serial Channel
ow-power Idle and Power-down Modes
nterrupt Recovery from Power-down Mode
Vatchdog Timer
ual Data Pointer
ower-off Flag
ast Programming Time
lexible ISP Programming (Byte and Page Mode)

escription

e AT89S51 is a low-power, high-performance CMOS 8-bit microcontroller with 4K
es of in-system programmable Flash memory. The device is manufactured using
nel's high-density nonvolatile memory technology and is compatible with the indus-
-standard 80C51 instruction set and pinout. The on-chip Flash allows the program
mory to be reprogrammed in-system or by a conventional nonvolatile memory pro-
mmer. By combining a versatile 8-bit CPU with in-system programmable Flash on a
nolithic chip, the Atmel AT89S51 is a powerful microcontroller which provides a
hly-flexible and cost-effective solution to many embedded control applications.

e AT89S51 provides the following standard features: 4K bytes of Flash, 128 bytes of
M, 32 I/O lines, Watchdog timer, two data pointers, two 16-bit timer/counters, a five-
ctor two-level interrupt architecture, a full duplex serial port, on-chip oscillator, and
ck circuitry. In addition, the AT89S51 is designed with static logic for operation
wn to zero frequency and supports two software selectable power saving modes.
e Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port, and
errupt system to continue functioning. The Power-down mode saves the RAM con-
nts but freezes the oscillator, disabling all other chip functions until the next external
errupt or hardware reset.

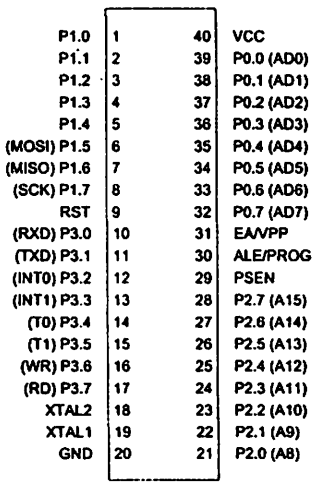
8-bit Microcontroller with 4K Bytes In-System Programmable Flash

AT89S51

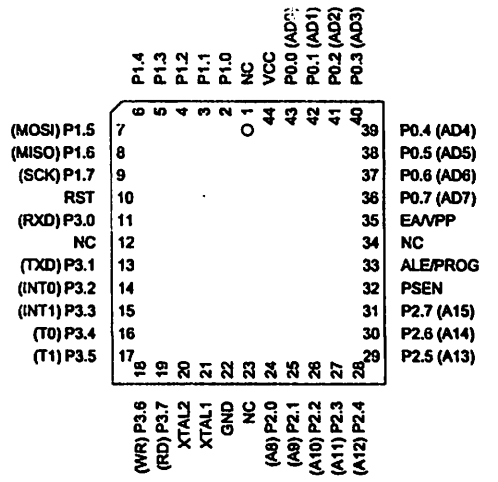
Rev. 2487A–10/01

n Configurations

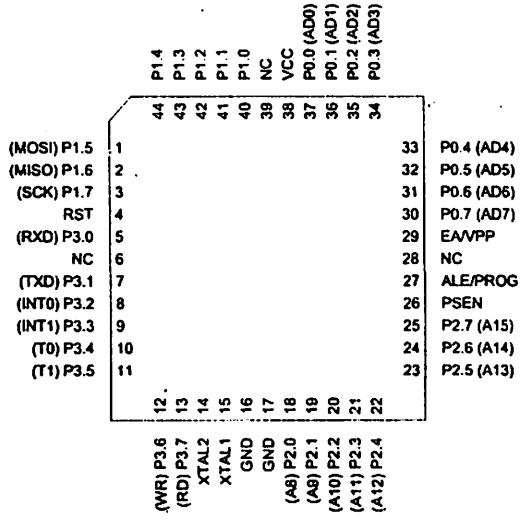
PDIP



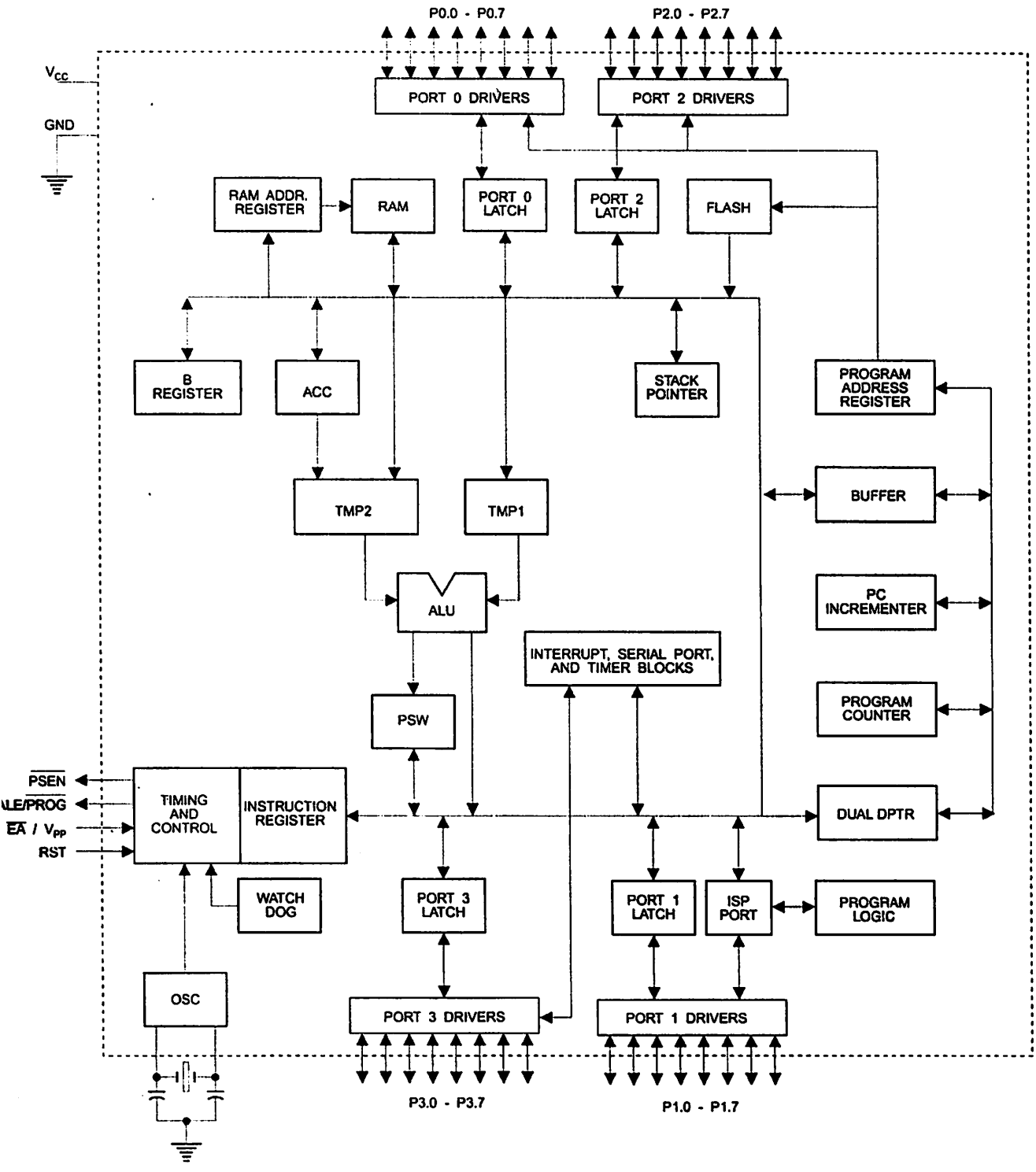
PLCC



TQFP



lock Diagram



n Description

:C

Supply voltage.

ND

Ground.

rt 0

Port 0 is an 8-bit open drain bidirectional I/O port. As an output port, each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 can also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode, P0 has internal pull-ups.

Port 0 also receives the code bytes during Flash programming and outputs the code bytes during program verification. **External pull-ups are required during program verification.**

rt 1

Port 1 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I_{IL}) because of the internal pull-ups.

Port 1 also receives the low-order address bytes during Flash programming and verification.

Port Pin	Alternate Functions
P1.5	MOSI (used for In-System Programming)
P1.6	MISO (used for In-System Programming)
P1.7	SCK (used for In-System Programming)

rt 2

Port 2 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (I_{IL}) because of the internal pull-ups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application, Port 2 uses strong internal pull-ups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

rt 3

Port 3 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pull-ups.

Port 3 receives some control signals for Flash programming and verification.

Port 3 also serves the functions of various special features of the AT89S51, as shown in the following table.

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{INT0}$ (external interrupt 0)
P3.3	$\overline{INT1}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	$\overline{WR}$ (external data memory write strobe)
P3.7	$\overline{RD}$ (external data memory read strobe)

ST

Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device. This pin drives High for 98 oscillator periods after the Watchdog times out. The DISRTO bit in SFR AUXR (address 8EH) can be used to disable this feature. In the default state of bit DISRTO, the RESET HIGH out feature is enabled.

LE/$\overline{PROG}$

Address Latch Enable (ALE) is an output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input ($\overline{PROG}$) during Flash programming.

In normal operation, ALE is emitted at a constant rate of 1/6 the oscillator frequency and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external data memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

$\overline{SEN}$

Program Store Enable ($\overline{PSEN}$) is the read strobe to external program memory.

When the AT89S51 is executing code from external program memory, $\overline{PSEN}$ is activated twice each machine cycle, except that two $\overline{PSEN}$ activations are skipped during each access to external data memory.

$\overline{A}$/VPP

External Access Enable. $\overline{EA}$ must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed, $\overline{EA}$ will be internally latched on reset.

$\overline{EA}$ should be strapped to V_{CC} for internal program executions.

This pin also receives the 12-volt programming enable voltage (V_{PP}) during Flash programming.

TAL1

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

TAL2

Output from the inverting oscillator amplifier

pecial
unction
egisters

A map of the on-chip memory area called the Special Function Register (SFR) space is shown in Table 1.

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return random data, and write accesses will have an indeterminate effect.

ble 1. AT89S51 SFR Map and Reset Values

0F8H								0FFH
0F0H	B 00000000							0F7H
0E8H								0EFH
0E0H	ACC 00000000							0E7H
0D8H								0DFH
0D0H	PSW 00000000							0D7H
0C8H								0CFH
0C0H								0C7H
0B8H	IP XX000000							0BFH
0B0H	P3 11111111							0B7H
0A8H	IE 0X000000							0AFH
0A0H	P2 11111111		AUXR1 XXXXXXX0				WDTRST XXXXXXXX	0A7H
98H	SCON 00000000	SBUF XXXXXXXX						9FH
90H	P1 11111111							97H
88H	TCON 00000000	TMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TH1 00000000	AUXR XXX00XX0	8FH
80H	P0 11111111	SP 00000111	DP0L 00000000	DP0H 00000000	DP1L 00000000	DP1H 00000000	PCON 0XXX0000	87H

User software should not write 1s to these unlisted locations, since they may be used in future products to invoke new features. In that case, the reset or inactive values of the new bits will always be 0.

Interrupt Registers: The individual interrupt enable bits are in the IE register. Two priorities can be set for each of the five interrupt sources in the IP register.

Table 2. AUXR: Auxiliary Register

AUXR Address = 8EH Reset Value = XXX00XX0B

Not Bit Addressable

Bit	7	6	5	4	3	2	1	0
	–	–	–	WDIDLE	DISRTO	–	–	DISALE

– Reserved for future expansion

DISALE Disable/Enable ALE

DISALE Operating Mode

0 ALE is emitted at a constant rate of 1/6 the oscillator frequency

1 ALE is active only during a MOVX or MOVC instruction

DISRTO Disable/Enable Reset out

DISRTO

0 Reset pin is driven High after WDT times out

1 Reset pin is input only

WDIDLE Disable/Enable WDT in IDLE mode

WDIDLE

0 WDT continues to count in IDLE mode

1 WDT halts counting in IDLE mode

Dual Data Pointer Registers: To facilitate accessing both internal and external data memory, two banks of 16-bit Data Pointer Registers are provided: DP0 at SFR address locations 82H-83H and DP1 at 84H-85H. Bit DPS = 0 in SFR AUXR1 selects DP0 and DPS = 1 selects DP1. The user should always initialize the DPS bit to the appropriate value before accessing the respective Data Pointer Register.

Power Off Flag: The Power Off Flag (POF) is located at bit 4 (PCON.4) in the PCON SFR. POF is set to "1" during power up. It can be set and rest under software control and is not affected by reset.

Table 3. AUXR1: Auxiliary Register 1

AUXR1

Address = A2H

Reset Value = XXXXXXX0B

Not Bit Addressable

	–	–	–	–	–	–	–	DPS
Bit	7	6	5	4	3	2	1	0

– Reserved for future expansion

DPS Data Pointer Register Select

DPS	
0	Selects DPTR Registers DP0L, DP0H
1	Selects DPTR Registers DP1L, DP1H

emory rganization

MCS-51 devices have a separate address space for Program and Data Memory. Up to 64K bytes each of external Program and Data Memory can be addressed.

ogram Memory

If the $\overline{EA}$ pin is connected to GND, all program fetches are directed to external memory.

On the AT89S51, if $\overline{EA}$ is connected to V_{CC}, program fetches to addresses 0000H through FFFH are directed to internal memory and fetches to addresses 1000H through FFFFH are directed to external memory.

ıta Memory

The AT89S51 implements 128 bytes of on-chip RAM. The 128 bytes are accessible via direct and indirect addressing modes. Stack operations are examples of indirect addressing, so the 128 bytes of data RAM are available as stack space.

atchdog mer ne-time abled with set-out)

The WDT is intended as a recovery method in situations where the CPU may be subjected to software upsets. The WDT consists of a 14-bit counter and the Watchdog Timer Reset (WDTRST) SFR. The WDT is defaulted to disable from exiting reset. To enable the WDT, a user must write 01EH and 0E1H in sequence to the WDTRST register (SFR location 0A6H). When the WDT is enabled, it will increment every machine cycle while the oscillator is running. The WDT timeout period is dependent on the external clock frequency. There is no way to disable the WDT except through reset (either hardware reset or WDT overflow reset). When WDT overflows, it will drive an output RESET HIGH pulse at the RST pin.

sing the WDT

To enable the WDT, a user must write 01EH and 0E1H in sequence to the WDTRST register (SFR location 0A6H). When the WDT is enabled, the user needs to service it by writing 01EH and 0E1H to WDTRST to avoid a WDT overflow. The 14-bit counter overflows when it reaches 16383 (3FFFH), and this will reset the device. When the WDT is enabled, it will increment every machine cycle while the oscillator is running. This means the user must reset the WDT at least every 16383 machine cycles. To reset the WDT the user must write 01EH and 0E1H to WDTRST. WDTRST is a write-only register. The WDT counter cannot be read or written. When WDT overflows, it will generate an output RESET pulse at the RST pin. The RESET pulse duration is 98xTOSC, where TOSC=1/FOSC. To make the best use of the WDT, it

should be serviced in those sections of code that will periodically be executed within the time required to prevent a WDT reset.

/DT During ɔwer-down ıd Idle

In Power-down mode the oscillator stops, which means the WDT also stops. While in Power-down mode, the user does not need to service the WDT. There are two methods of exiting Power-down mode: by a hardware reset or via a level-activated external interrupt, which is enabled prior to entering Power-down mode. When Power-down is exited with hardware reset, servicing the WDT should occur as it normally does whenever the AT89S51 is reset. Exiting Power-down with an interrupt is significantly different. The interrupt is held low long enough for the oscillator to stabilize. When the interrupt is brought high, the interrupt is serviced. To prevent the WDT from resetting the device while the interrupt pin is held low, the WDT is not started until the interrupt is pulled high. It is suggested that the WDT be reset during the interrupt service for the interrupt used to exit Power-down mode.

To ensure that the WDT does not overflow within a few states of exiting Power-down, it is best to reset the WDT just before entering Power-down mode.

Before going into the IDLE mode, the WDIDLE bit in SFR AUXR is used to determine whether the WDT continues to count if enabled. The WDT keeps counting during IDLE (WDIDLE bit = 0) as the default state. To prevent the WDT from resetting the AT89S51 while in IDLE mode, the user should always set up a timer that will periodically exit IDLE, service the WDT, and reenter IDLE mode.

With WDIDLE bit enabled, the WDT will stop to count in IDLE mode and resumes the count upon exit from IDLE.

ART

The UART in the AT89S51 operates the same way as the UART in the AT89C51. For further information on the UART operation, refer to the ATMEL Web site (http://www.atmel.com). From the home page, select 'Products', then '8051-Architecture Flash Microcontroller', then 'Product Overview'.

imer 0 and 1

Timer 0 and Timer 1 in the AT89S51 operate the same way as Timer 0 and Timer 1 in the AT89C51. For further information on the timers' operation, refer to the ATMEL Web site (http://www.atmel.com). From the home page, select 'Products', then '8051-Architecture Flash Microcontroller', then 'Product Overview'.

ıterrupts

The AT89S51 has a total of five interrupt vectors: two external interrupts ($\overline{INT0}$ and $\overline{INT1}$), two timer interrupts (Timers 0 and 1), and the serial port interrupt. These interrupts are all shown in Figure 1.

Each of these interrupt sources can be individually enabled or disabled by setting or clearing a bit in Special Function Register IE. IE also contains a global disable bit, EA, which disables all interrupts at once.

Note that Table 4 shows that bit position IE.6 is unimplemented. In the AT89S51, bit position IE.5 is also unimplemented. User software should not write 1s to these bit positions, since they may be used in future AT89 products.

The Timer 0 and Timer 1 flags, TF0 and TF1, are set at S5P2 of the cycle in which the timers overflow. The values are then polled by the circuitry in the next cycle

Table 4. Interrupt Enable (IE) Register

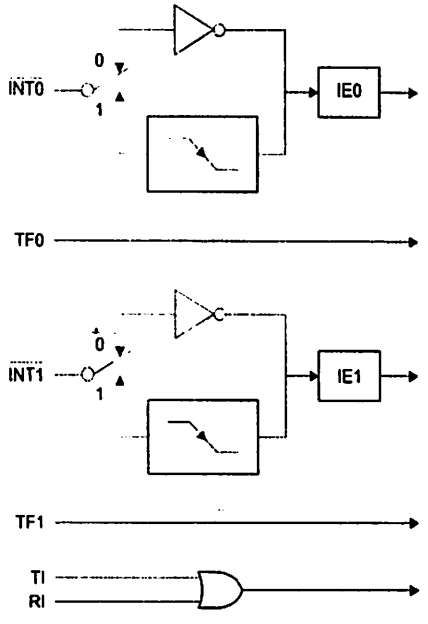
(MSB)							(LSB)
EA	–	–	ES	ET1	EX1	ET0	EX0

Enable Bit = 1 enables the interrupt.

Enable Bit = 0 disables the interrupt.

Symbol	Position	Function
EA	IE.7	Disables all interrupts. If EA = 0, no interrupt is acknowledged. If EA = 1, each interrupt source is individually enabled or disabled by setting or clearing its enable bit.
–	IE.6	Reserved
–	IE.5	Reserved
ES	IE.4	Serial Port interrupt enable bit
ET1	IE.3	Timer 1 interrupt enable bit
EX1	IE.2	External interrupt 1 enable bit
ET0	IE.1	Timer 0 interrupt enable bit
EX0	IE.0	External interrupt 0 enable bit
User software should never write 1s to reserved bits, because they may be used in future AT89 products.		

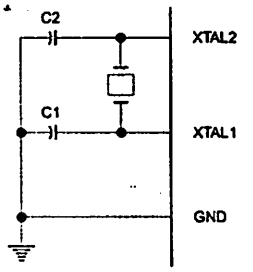
Figure 1. Interrupt Sources



scillator haracteristics

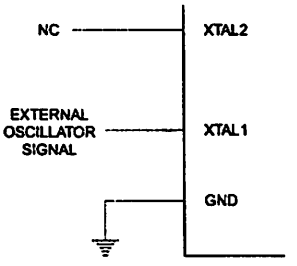
XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier that can be configured for use as an on-chip oscillator, as shown in Figure 2. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven, as shown in Figure 3. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

Figure 2. Oscillator Connections



Note: C1, C2 = 30 pF ± 10 pF for Crystals = 40 pF ± 10 pF for Ceramic Resonators

Figure 3. External Clock Drive Configuration



le Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special function registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

Note that when idle mode is terminated by a hardware reset, the device normally resumes program execution from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when idle mode is terminated by a reset, the instruction following the one that invokes idle mode should not write to a port pin or to external memory.

ower-down ode

In the Power-down mode, the oscillator is stopped, and the instruction that invokes Power-down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the Power-down mode is terminated. Exit from Power-down mode can be initiated either by a hardware reset or by activation of an enabled external interrupt into $\overline{INT0}$ or $\overline{INT1}$. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before V_{CC} is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.

Table 5. Status of External Pins During Idle and Power-down Modes

Mode	Program Memory	ALE	$\overline{PSEN}$	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power-down	Internal	0	0	Data	Data	Data	Data
Power-down	External	0	0	Float	Data	Data	Data

rogram emory Lock its

The AT89S51 has three lock bits that can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the following table.

Table 6. Lock Bit Protection Modes

Program Lock Bits				Protection Type
	LB1	LB2	LB3	
1	U	U	U	No program lock features
2	P	U	U	MOVC instructions executed from external program memory are disabled from fetching code bytes from internal memory, $\overline{EA}$ is sampled and latched on reset, and further programming of the Flash memory is disabled
3	P	P	U	Same as mode 2, but verify is also disabled
4	P	P	P	Same as mode 3, but external execution is also disabled

When lock bit 1 is programmed, the logic level at the $\overline{EA}$ pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random value and holds that value until reset is activated. The latched value of $\overline{EA}$ must agree with the current logic level at that pin in order for the device to function properly.

rogramming ıe Flash – arallel Mode

The AT89S51 is shipped with the on-chip Flash memory array ready to be programmed. The programming interface needs a high-voltage (12-volt) program enable signal and is compatible with conventional third-party Flash or EPROM programmers.

The AT89S51 code memory array is programmed byte-by-byte.

Programming Algorithm: Before programming the AT89S51, the address, data, and control signals should be set up according to the Flash programming mode table and Figures 13 and 14. To program the AT89S51, take the following steps:

1. Input the desired memory location on the address lines.
2. Input the appropriate data byte on the data lines.
3. Activate the correct combination of control signals.
4. Raise $\overline{EA}/V_{PP}$ to 12V.
5. Pulse ALE/$\overline{PROG}$ once to program a byte in the Flash array or the lock bits. The byte-write cycle is self-timed and typically takes no more than 50 µs. Repeat steps 1 through 5, changing the address and data for the entire array or until the end of the object file is reached.

$\overline{Data}$ Polling: The AT89S51 features $\overline{Data}$ Polling to indicate the end of a byte write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written data on P0.7. Once the write cycle has been completed, true data is valid on all outputs, and the next cycle may begin. $\overline{Data}$ Polling may begin any time after a write cycle has been initiated.

Ready/Busy: The progress of byte programming can also be monitored by the RDY/$\overline{BSY}$ output signal. P3.0 is pulled low after ALE goes high during programming to indicate $\overline{BUSY}$. P3.0 is pulled high again when programming is done to indicate READY.

Program Verify: If lock bits LB1 and LB2 have not been programmed, the programmed code data can be read back via the address and data lines for verification. The status of the individual lock bits can be verified directly by reading them back.

Reading the Signature Bytes: The signature bytes are read by the same procedure as a normal verification of locations 000H, 100H, and 200H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows.

(000H) = 1EH indicates manufactured by Atmel
(100H) = 51H indicates 89S51
(200H) = 06H

Chip Erase: In the parallel programming mode, a chip erase operation is initiated by using the proper combination of control signals and by pulsing ALE/$\overline{PROG}$ low for a duration of 200 ns - 500 ns.

In the serial programming mode, a chip erase operation is initiated by issuing the Chip Erase instruction. In this mode, chip erase is self-timed and takes about 500 ms.

During chip erase, a serial read from any address location will return 00H at the data output.

Programming the Flash – Serial Mode

The Code memory array can be programmed using the serial ISP interface while RST is pulled to V_{CC}. The serial interface consists of pins SCK, MOSI (input) and MISO (output). After RST is set high, the Programming Enable instruction needs to be executed first before other operations can be executed. Before a reprogramming sequence can occur, a Chip Erase operation is required.

The Chip Erase operation turns the content of every memory location in the Code array into FFH.

Either an external system clock can be supplied at pin XTAL1 or a crystal needs to be connected across pins XTAL1 and XTAL2. The maximum serial clock (SCK) frequency should be less than 1/16 of the crystal frequency. With a 33 MHz oscillator clock, the maximum SCK frequency is 2 MHz.

Serial Programming Algorithm

To program and verify the AT89S51 in the serial programming mode, the following sequence is recommended:

1. Power-up sequence:
   Apply power between VCC and GND pins.
   Set RST pin to "H".
   If a crystal is not connected across pins XTAL1 and XTAL2, apply a 3 MHz to 33 MHz clock to XTAL1 pin and wait for at least 10 milliseconds.
2. Enable serial programming by sending the Programming Enable serial instruction to pin MOSI/P1.5. The frequency of the shift clock supplied at pin SCK/P1.7 needs to be less than the CPU clock at XTAL1 divided by 16.
3. The Code array is programmed one byte at a time in either the Byte or Page mode. The write cycle is self-timed and typically takes less than 0.5 ms at 5V.
4. Any memory location can be verified by using the Read instruction that returns the content at the selected address at serial output MISO/P1.6.
5. At the end of a programming session, RST can be set low to commence normal device operation.

Power-off sequence (if needed):

Set XTAL1 to "L" (if a crystal is not used).

Set RST to "L".

Turn V_{CC} power off.

Data Polling: The Data Polling feature is also available in the serial mode. In this mode, during a write cycle an attempted read of the last byte written will result in the complement of the MSB of the serial output byte on MISO.

erial rogramming nstruction Set

The Instruction Set for Serial Programming follows a 4-byte protocol and is shown in Table 8 on page 18.

rogramming nterface – arallel Mode

Every code byte in the Flash array can be programmed by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

able 7. Flash Programming Modes

Mode	V_{CC}	RST	PSEN	ALE/ PROG	EA/ V_{PP}	P2.6	P2.7	P3.3	P3.6	P3.7	P0.7-0 Data	P2.3-0 Address	P1.7-0 Address
Write Code Data	5V	H	L	(2)	12V	L	H	H	H	H	D_{IN}	A11-8	A7-0
Read Code Data	5V	H	L	H	H	L	L	L	H	H	D_{OUT}	A11-8	A7-0
Write Lock Bit 1	5V	H	L	(3)	12V	H	H	H	H	H	X	X	X
Write Lock Bit 2	5V	H	L	(3)	12V	H	H	H	L	L	X	X	X
Write Lock Bit 3	5V	H	L	(3)	12V	H	L	H	H	L	X	X	X
Read Lock Bits 1, 2, 3	5V	H	L	H	H	H	H	L	H	L	P0.2, P0.3, P0.4	X	X
Chip Erase	5V	H	L	(1)	12V	H	L	H	L	L	X	X	X
Read Atmel ID	5V	H	L	H	H	L	L	L	L	L	1EH	0000	00H
Read Device ID	5V	H	L	H	H	L	L	L	L	L	51H	0001	00H
Read Device ID	5V	H	L	H	H	L	L	L	L	L	06H	0010	00H

lotes:
1. Each PROG pulse is 200 ns - 500 ns for Chip Erase.
2. Each PROG pulse is 200 ns - 500 ns for Write Code Data.
3. Each PROG pulse is 200 ns - 500 ns for Write Lock Bits.
4. RDY/BSY signal is output on P3.0 during programming.
5. X = don't care.

Figure 4. Programming the Flash Memory (Parallel Mode)

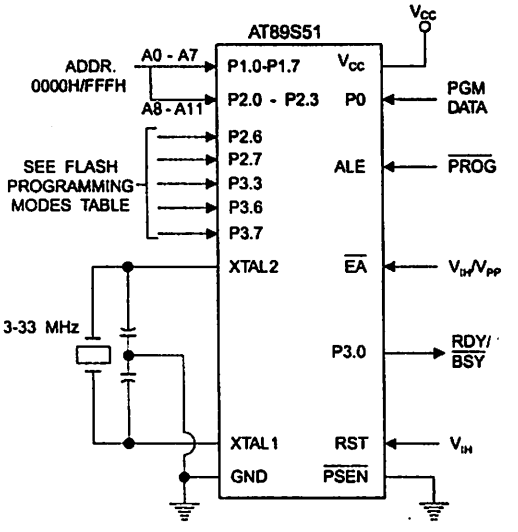
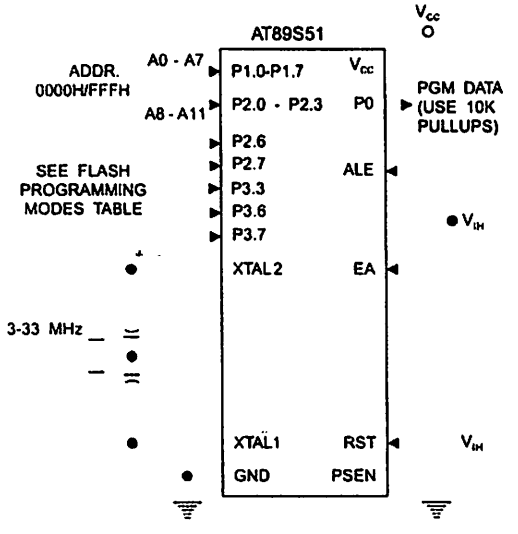


Figure 5. Verifying the Flash Memory (Parallel Mode)

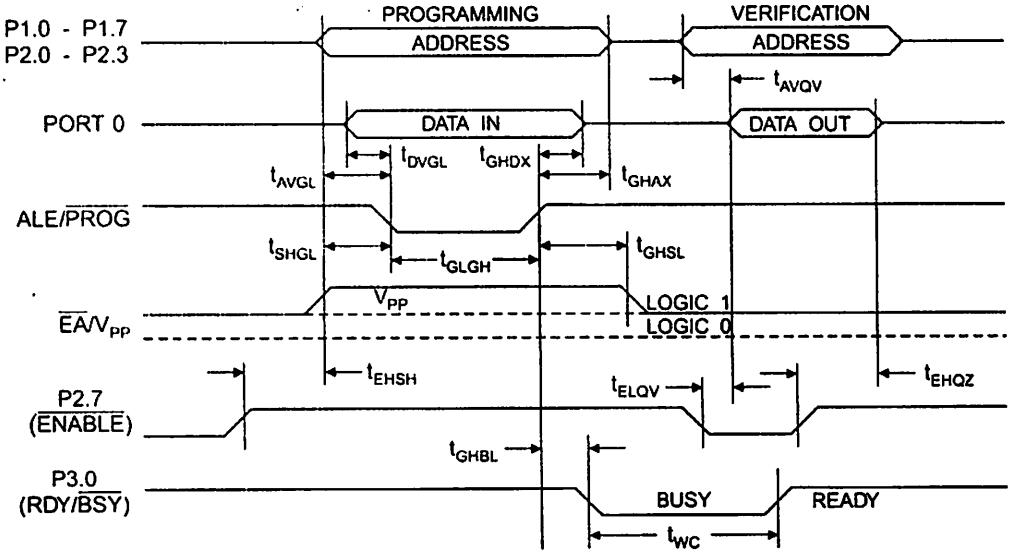


lash Programming and Verification Characteristics (Parallel Mode)

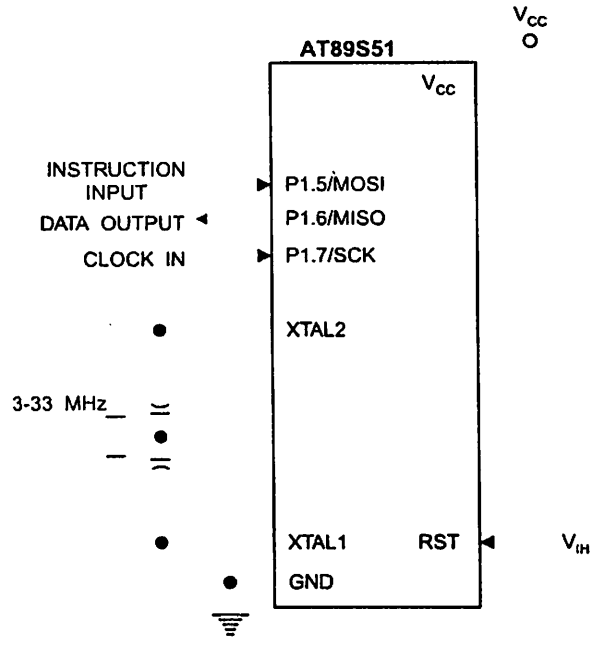
= 20°C to 30°C, V_{CC} = 4.5 to 5.5V

Symbol	Parameter	Min	Max	Units
V_{PP}	Programming Supply Voltage	11.5	12.5	V
PP	Programming Supply Current		10	mA
CC	V_{CC} Supply Current		30	mA
$1/t_{CLCL}$	Oscillator Frequency	3	33	MHz
AVGL	Address Setup to $\overline{PROG}$ Low	$48t_{CLCL}$		
GHAX	Address Hold After $\overline{PROG}$	$48t_{CLCL}$		
DVGL	Data Setup to $\overline{PROG}$ Low	$48t_{CLCL}$		
GHDX	Data Hold After $\overline{PROG}$	$48t_{CLCL}$		
EHSH	P2.7 ($\overline{ENABLE}$) High to V_{PP}	$48t_{CLCL}$		
SHGL	V_{PP} Setup to $\overline{PROG}$ Low	10		µs
GHSL	V_{PP} Hold After $\overline{PROG}$	10		µs
GLGH	$\overline{PROG}$ Width	0.2	1	µs
AVQV	Address to Data Valid		$48t_{CLCL}$	
ELQV	$\overline{ENABLE}$ Low to Data Valid		$48t_{CLCL}$	
EHQZ	Data Float After $\overline{ENABLE}$	0	$48t_{CLCL}$	
GHBL	$\overline{PROG}$ High to $\overline{BUSY}$ Low		1.0	µs
WC	Byte Write Cycle Time		50	µs

igure 6. Flash Programming and Verification Waveforms – Parallel Mode



igure 7. Flash Memory Serial Downloading



Flash Programming and Verification Waveforms – Serial Mode

Figure 8. Serial Programming Waveforms

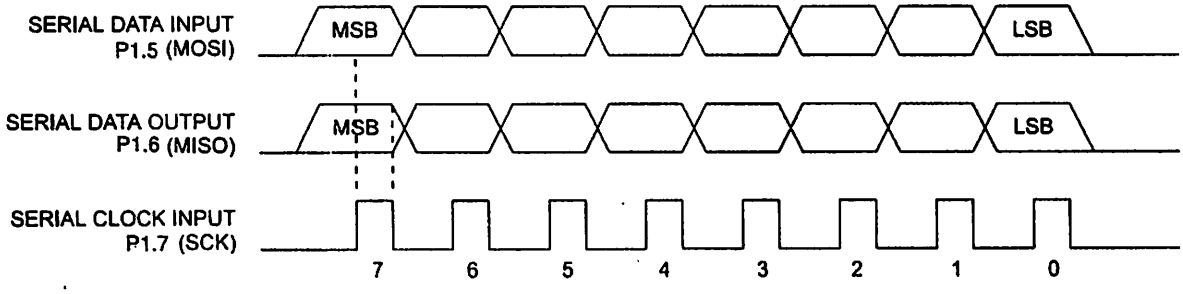


Table 8. Serial Programming Instruction Set

Instruction	Instruction Format Byte 1	Byte 2	Byte 3	Byte 4	Operation
Programming Enable	1010 1100	0101 0011	xxxx xxxx	xxxx xxxx 0110 1001 (Output)	Enable Serial Programming while RST is high
Chip Erase	1010 1100	100x xxxx	xxxx xxxx	xxxx xxxx	Chip Erase Flash memory array
Read Program Memory (Byte Mode)	0010 0000	xxxx A11 A10 A9 A8	A7 A6 A5 A4 A3 A2 A1 A0	D7 D6 D5 D4 D3 D2 D1 D0	Read data from Program memory in the byte mode
Write Program Memory (Byte Mode)	0100 0000	xxxx A11 A10 A9 A8	A7 A6 A5 A4 A3 A2 A1 A0	D7 D6 D5 D4 D3 D2 D1 D0	Write data to Program memory in the byte mode
Write Lock Bits[2]	1010 1100	1110 00 B1 B2	xxxx xxxx	xxxx xxxx	Write Lock bits. See Note (2).
Read Lock Bits	0010 0100	xxxx xxxx	xxxx xxxx	xx LB3 LB2 LB1 xx	Read back current status of the lock bits (a programmed lock bit reads back as a "1")
Read Signature Bytes[1]	0010 1000	xxx A5 A4 A3 A2 A1	A0 xxx xxxx	Signature Byte	Read Signature Byte
Read Program Memory (Page Mode)	0011 0000	xxxx A11 A10 A9 A8	Byte 0	Byte 1... Byte 255	Read data from Program memory in the Page Mode (256 bytes)
Write Program Memory (Page Mode)	0101 0000	xxxx A11 A10 A9 A8	Byte 0	Byte 1... Byte 255	Write data to Program memory in the Page Mode (256 bytes)

Notes: 1. The signature bytes are not readable in Lock Bit Modes 3 and 4.

2. B1 = 0, B2 = 0 → Mode 1, no lock protection
   B1 = 0, B2 = 1 → Mode 2, lock bit 1 activated
   B1 = 1, B2 = 0 → Mode 3, lock bit 2 activated
   B1 = 1, B1 = 1 → Mode 4, lock bit 3 activated

   } Each of the lock bits needs to be activated sequentially before Mode 4 can be executed.

After Reset signal is high, SCK should be low for at least 64 system clocks before it goes high to clock in the enable data bytes. No pulsing of Reset signal is necessary. SCK should be no faster than 1/16 of the system clock at XTAL1.

For Page Read/Write, the data always starts from byte 0 to 255. After the command byte and upper address byte are latched, each byte thereafter is treated as data until all 256 bytes are shifted in/out. Then the next instruction will be ready to be decoded.

Serial Programming Characteristics

Figure 9. Serial Programming Timing

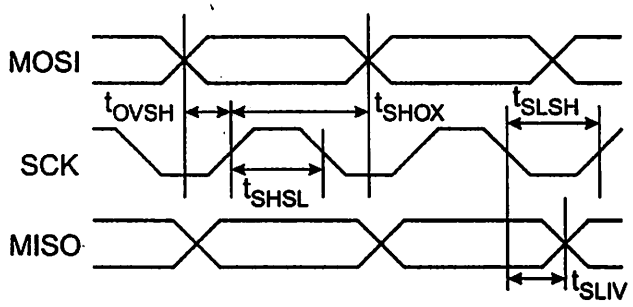


Table 9. Serial Programming Characteristics, T_A = -40° C to 85° C, V_{CC} = 4.0 - 5.5V (Unless Otherwise Noted)

Symbol	Parameter	Min	Typ	Max	Units
$1/t_{CLCL}$	Oscillator Frequency	0		33	MHz
t_{CLCL}	Oscillator Period	30			ns
t_{SHSL}	SCK Pulse Width High	8 t_{CLCL}			ns
t_{SLSH}	SCK Pulse Width Low	8 t_{CLCL}			ns
t_{OVSH}	MOSI Setup to SCK High	t_{CLCL}			ns
t_{SHOX}	MOSI Hold after SCK High	2 t_{CLCL}			ns
t_{SLIV}	SCK Low to MISO Valid	10	16	32	ns
t_{ERASE}	Chip Erase Instruction Cycle Time			500	ms
t_{SWC}	Serial Byte Write Cycle Time			64 t_{CLCL} + 400	µs

Absolute Maximum Ratings*

Operating Temperature	-55°C to +125°C
Storage Temperature	-65°C to +150°C
Voltage on Any Pin with Respect to Ground	-1.0V to +7.0V
Maximum Operating Voltage	6.6V
DC Output Current	15.0 mA

*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC Characteristics

The values shown in this table are valid for T_A = -40°C to 85°C and V_{CC} = 4.0V to 5.5V, unless otherwise noted.

Symbol	Parameter	Condition	Min	Max	Units
V_{IL}	Input Low Voltage	(Except $\overline{EA}$)	-0.5	0.2 V_{CC}-0.1	V
V_{IL1}	Input Low Voltage ($\overline{EA}$)		-0.5	0.2 V_{CC}-0.3	V
V_{IH}	Input High Voltage	(Except XTAL1, RST)	0.2 V_{CC}+0.9	V_{CC}+0.5	V
V_{IH1}	Input High Voltage	(XTAL1, RST)	0.7 V_{CC}	V_{CC}+0.5	V
V_{OL}	Output Low Voltage[1] (Ports 1,2,3)	I_{OL} = 1.6 mA		0.45	V
V_{OL1}	Output Low Voltage[1] (Port 0, ALE, $\overline{PSEN}$)	I_{OL} = 3.2 mA		0.45	V
V_{OH}	Output High Voltage (Ports 1,2,3, ALE, $\overline{PSEN}$)	I_{OH} = -60 µA, V_{CC} = 5V ±10%	2.4		V
		I_{OH} = -25 µA	0.75 V_{CC}		V
		I_{OH} = -10 µA	0.9 V_{CC}		V
V_{OH1}	Output High Voltage (Port 0 in External Bus Mode)	I_{OH} = -800 µA, V_{CC} = 5V ±10%	2.4		V
		I_{OH} = -300 µA	0.75 V_{CC}		V
		I_{OH} = -80 µA	0.9 V_{CC}		V
I_{IL}	Logical 0 Input Current (Ports 1,2,3)	V_{IN} = 0.45V		-50	µA
I_{TL}	Logical 1 to 0 Transition Current (Ports 1,2,3)	V_{IN} = 2V, V_{CC} = 5V ±10%		-650	µA
I_{LI}	Input Leakage Current (Port 0, $\overline{EA}$)	0.45 < V_{IN} < V_{CC}		±10	µA
RRST	Reset Pulldown Resistor		50	300	KΩ
C_{IO}	Pin Capacitance	Test Freq. = 1 MHz, T_A = 25°C		10	pF
I_{CC}	Power Supply Current	Active Mode, 12 MHz		25	mA
		Idle Mode, 12 MHz		6.5	mA
	Power-down Mode[2]	V_{CC} = 5.5V		50	µA

Notes:
1. Under steady state (non-transient) conditions, I_{OL} must be externally limited as follows:
   Maximum I_{OL} per port pin: 10 mA
   Maximum I_{OL} per 8-bit port:
   Port 0: 26 mA Ports 1, 2, 3: 15 mA
   Maximum total I_{OL} for all output pins: 71 mA
   If I_{OL} exceeds the test condition, V_{OL} may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.
2. Minimum V_{CC} for Power-down is 2V.

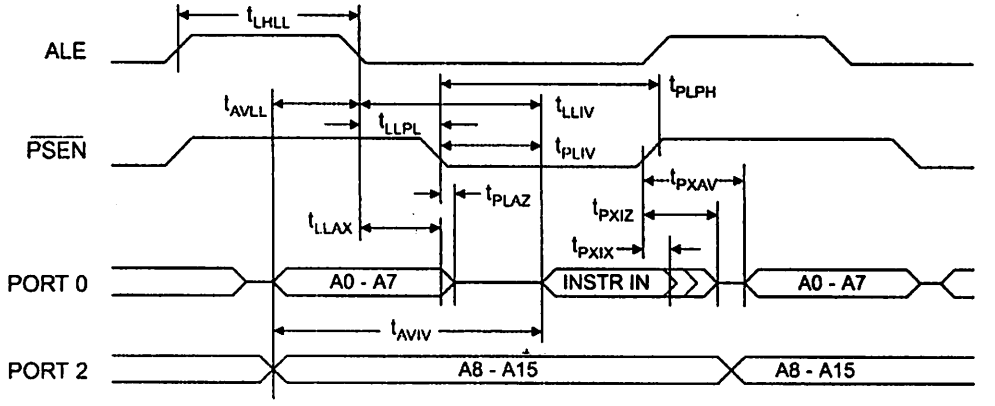
AC Characteristics

Under operating conditions, load capacitance for Port 0, ALE/$\overline{PROG}$, and $\overline{PSEN}$ = 100 pF; load capacitance for all other outputs = 80 pF.

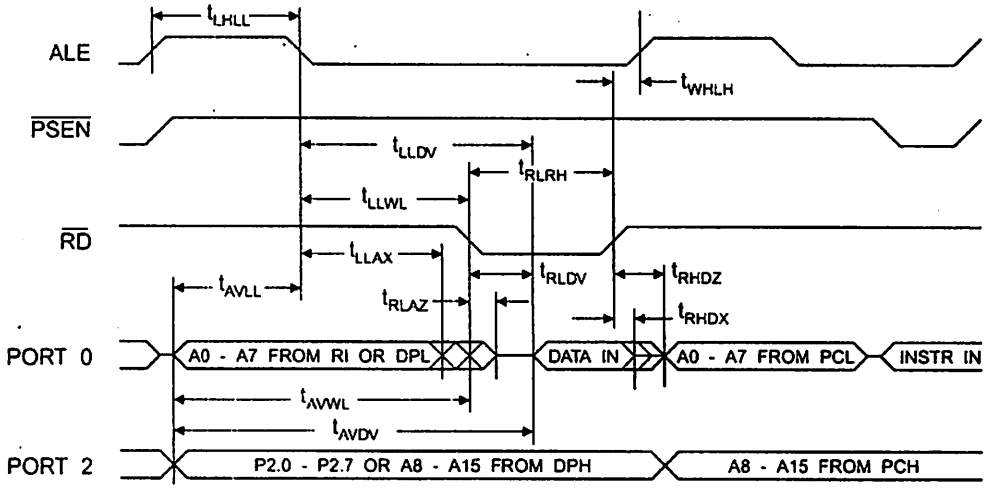
External Program and Data Memory Characteristics

Symbol	Parameter	12 MHz Oscillator		Variable Oscillator		Units
		Min	Max	Min	Max	
$1/t_{CLCL}$	Oscillator Frequency			0	33	MHz
t_{LHLL}	ALE Pulse Width	127		$2t_{CLCL}$-40		ns
t_{AVLL}	Address Valid to ALE Low	43		t_{CLCL}-25		ns
t_{LLAX}	Address Hold After ALE Low	48		t_{CLCL}-25		ns
t_{LLIV}	ALE Low to Valid Instruction In		233		$4t_{CLCL}$-65	ns
t_{LLPL}	ALE Low to $\overline{PSEN}$ Low	43		t_{CLCL}-25		ns
t_{PLPH}	$\overline{PSEN}$ Pulse Width	205		$3t_{CLCL}$-45		ns
t_{PLIV}	$\overline{PSEN}$ Low to Valid Instruction In		145		$3t_{CLCL}$-60	ns
t_{PXIX}	Input Instruction Hold After $\overline{PSEN}$	0		0		ns
t_{PXIZ}	Input Instruction Float After $\overline{PSEN}$		59		t_{CLCL}-25	ns
t_{PXAV}	$\overline{PSEN}$ to Address Valid	75		t_{CLCL}-8		ns
t_{AVIV}	Address to Valid Instruction In		312		$5t_{CLCL}$-80	ns
t_{PLAZ}	$\overline{PSEN}$ Low to Address Float		10		10	ns
t_{RLRH}	$\overline{RD}$ Pulse Width	400		$6t_{CLCL}$-100		ns
t_{WLWH}	$\overline{WR}$ Pulse Width	400		$6t_{CLCL}$-100		ns
t_{RLDV}	$\overline{RD}$ Low to Valid Data In		252		$5t_{CLCL}$-90	ns
t_{RHDX}	Data Hold After $\overline{RD}$	0		0		ns
t_{RHDZ}	Data Float After $\overline{RD}$		97		$2t_{CLCL}$-28	ns
t_{LLDV}	ALE Low to Valid Data In		517		$8t_{CLCL}$-150	ns
t_{AVDV}	Address to Valid Data In		585		$9t_{CLCL}$-165	ns
t_{LLWL}	ALE Low to $\overline{RD}$ or $\overline{WR}$ Low	200	300	$3t_{CLCL}$-50	$3t_{CLCL}$+50	ns
t_{AVWL}	Address to $\overline{RD}$ or $\overline{WR}$ Low	203		$4t_{CLCL}$-75		ns
t_{QVWX}	Data Valid to $\overline{WR}$ Transition	23		t_{CLCL}-30		ns
t_{QVWH}	Data Valid to $\overline{WR}$ High	433		$7t_{CLCL}$-130		ns
t_{WHQX}	Data Hold After $\overline{WR}$	33		t_{CLCL}-25		ns
t_{RLAZ}	$\overline{RD}$ Low to Address Float		0		0	ns
t_{WHLH}	$\overline{RD}$ or $\overline{WR}$ High to ALE High	43	123	t_{CLCL}-25	t_{CLCL}+25	ns

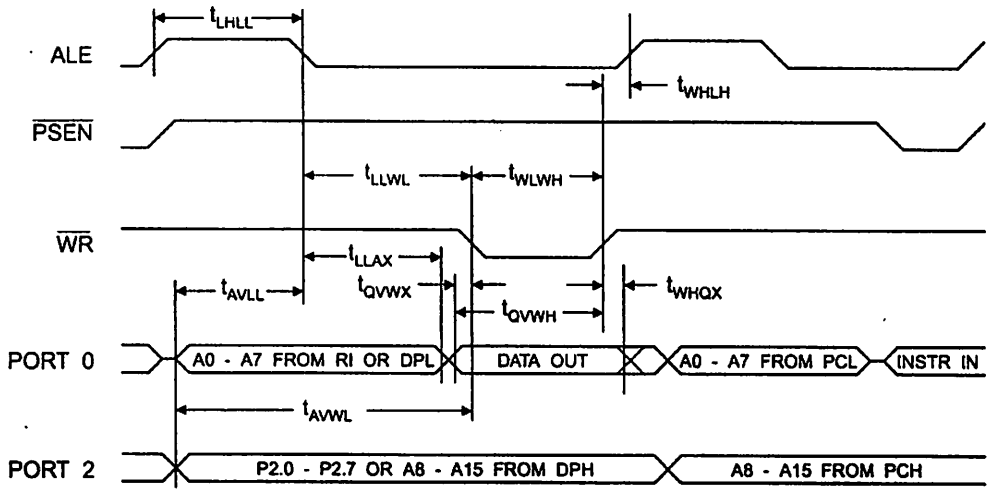
External Program Memory Read Cycle



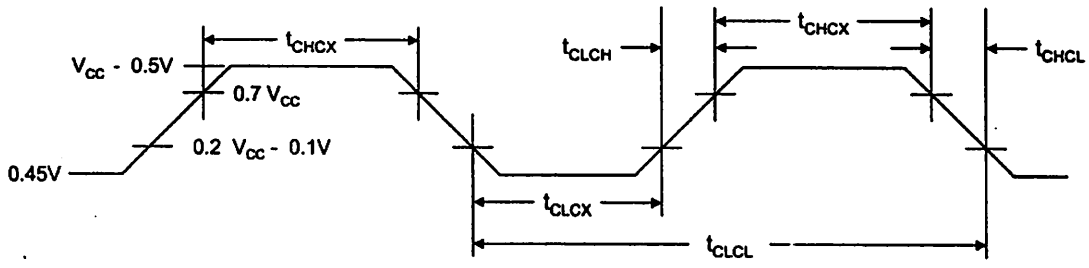
External Data Memory Read Cycle



External Data Memory Write Cycle



External Clock Drive Waveforms



External Clock Drive

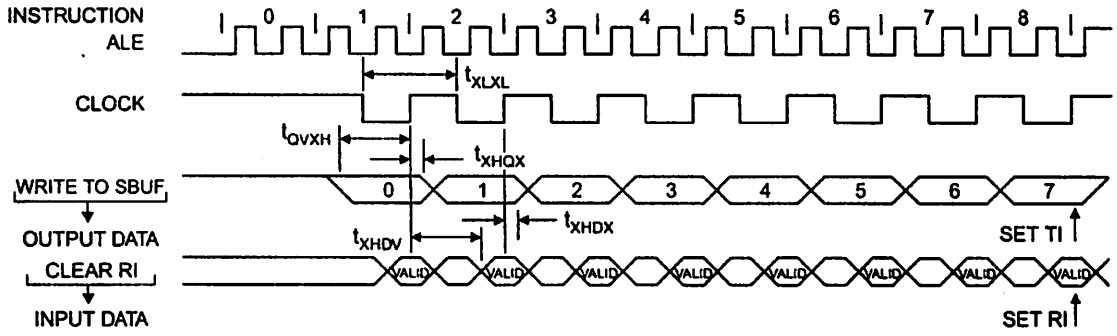
Symbol	Parameter	Min	Max	Units
$1/t_{CLCL}$	Oscillator Frequency	0	33	MHz
t_{CLCL}	Clock Period	30		ns
t_{CHCX}	High Time	12		ns
t_{CLCX}	Low Time	12		ns
t_{CLCH}	Rise Time		5	ns
t_{CHCL}	Fall Time		5	ns

Serial Port Timing: Shift Register Mode Test Conditions

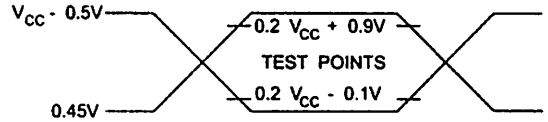
The values in this table are valid for V_{CC} = 4.0V to 5.5V and Load Capacitance = 80 pF.

Symbol	Parameter	12 MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
t_{XLXL}	Serial Port Clock Cycle Time	1.0		$12t_{CLCL}$		µs
t_{QVXH}	Output Data Setup to Clock Rising Edge	700		$10t_{CLCL}$-133		ns
t_{XHQX}	Output Data Hold After Clock Rising Edge	50		$2t_{CLCL}$-80		ns
t_{XHDX}	Input Data Hold After Clock Rising Edge	0		0		ns
t_{XHDV}	Clock Rising Edge to Input Data Valid		700		$10t_{CLCL}$-133	ns

Shift Register Mode Timing Waveforms

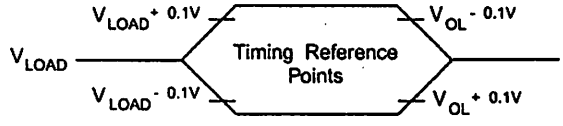


AC Testing Input/Output Waveforms(1)



Note: 1. AC Inputs during testing are driven at V_{CC} - 0.5V for a logic 1 and 0.45V for a logic 0. Timing measurements are made at V_{IH} min. for a logic 1 and V_{IL} max. for a logic 0.

Float Waveforms(1)



Note: 1. For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when a 100 mV change from the loaded V_{OH}/V_{OL} level occurs.

Ordering Information

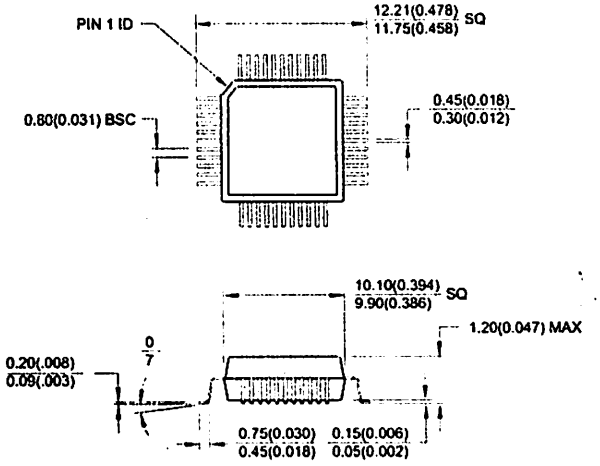
Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
24	4.0V to 5.5V	AT89S51-24AC AT89S51-24JC AT89S51-24PC	44A 44J 40P6	Commercial (0°C to 70°C)
		AT89S51-24AI AT89S51-24JI AT89S51-24PI	44A 44J 40P6	Industrial (-40°C to 85°C)
33	4.5V to 5.5V	AT89S51-33AC AT89S51-33JC AT89S51-33PC	44A 44J 40P6	Commercial (0°C to 70°C)

= Preliminary Availability

Package Type	
44A	44-lead, Thin Plastic Gull Wing Quad Flatpack (TQFP)
44J	44-lead, Plastic J-leaded Chip Carrier (PLCC)
40P6	40-pin, 0.600" Wide, Plastic Dual Inline Package (PDIP)

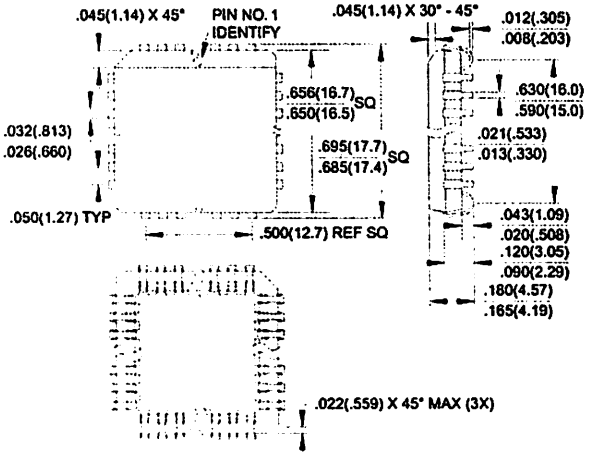
Packaging Information

44A, 44-lead, Thin (1.0 mm) Plastic Gull Wing Quad Flat Package (TQFP)
Dimensions in Millimeters and (Inches)*

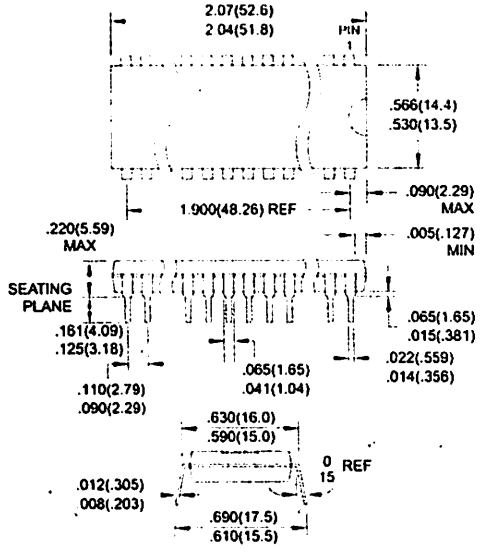


*Controlling dimension: millimeters

44J, 44-lead, Plastic J-leaded Chip Carrier (PLCC)
Dimensions in Inches and (Millimeters)



40P6, 40-pin, 0.600" Wide, Plastic Dual Inline Package (PDIP)
Dimensions in Inches and (Millimeters)
JEDEC STANDARD MS-011 AC



Atmel Headquarters

Corporate Headquarters
2325 Orchard Parkway
San Jose, CA 95131
TEL (408) 441-0311
FAX (408) 487-2600

Europe
Atmel SarL
Route des Arsenaux 41
Casa Postale 80
CH-1705 Fribourg
Switzerland
TEL (41) 26-426-5555
FAX (41) 26-426-5500

Asia
Atmel Asia, Ltd.
Room 1219
Chinachem Golden Plaza
77 Mody Road Tsimhatsui
East Kowloon
Hong Kong
TEL (852) 2721-9778
FAX (852) 2722-1369

Japan
Atmel Japan K.K.
9F, Tonetsu Shinkawa Bldg.
1-24-8 Shinkawa
Chuo-ku, Tokyo 104-0033
Japan
TEL (81) 3-3523-3551
FAX (81) 3-3523-7581

Atmel Product Operations

Atmel Colorado Springs
1150 E. Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906
TEL (719) 576-3300
FAX (719) 540-1759

Atmel Grenoble
Avenue de Rochepleine
BP 123
38521 Saint-Egreve Cedex, France
TEL (33) 4-7658-3000
FAX (33) 4-7658-3480

Atmel Heilbronn
Theresienstrasse 2
POB 3535
D-74025 Heilbronn, Germany
TEL (49) 71 31 67 25 94
FAX (49) 71 31 67 24 23

Atmel Nantes
La Chantrerie
BP 70602
44306 Nantes Cedex 3, France
TEL (33) 0 2 40 18 18 18
FAX (33) 0 2 40 18 19 60

Atmel Rousset
Zone Industrielle
13106 Rousset Cedex, France
TEL (33) 4-4253-6000
FAX (33) 4-4253-6001

Atmel Smart Card ICs
Scottish Enterprise Technology Park
East Kilbride, Scotland G75 0QR
TEL (44) 1355-357-000
FAX (44) 1355-242-743

---

e-mail
literature@atmel.com

Web Site
http://www.atmel.com

Atmel Corporation 2001.
tmel Corporation makes no warranty for the use of its products, other than those expressly contained in the Company's standard warranty hich is detailed in Atmel's Terms and Conditions located on the Company's web site. The Company assumes no responsibility for any errors hich may appear in this document, reserves the right to change devices or specifications detailed herein at any time without notice, and does ot make any commitment to update the information contained herein. No licenses to patents or other intellectual property of Atmel are granted y the Company in connection with the sale of Atmel products, expressly or by implication. Atmel's products are not authorized for use as critical omponents in life support devices or systems.

TMEL® is the registered trademark of Atmel.

ICS-51® is the registered trademark of Intel Corporation. Terms and product names in this document may be ademarks of others.

Printed on recycled paper.

2487A–10/01/xM

National Semiconductor

September 2001

LM117/LM317A/LM317
3-Terminal Adjustable Regulator

General Description

The LM117 series of adjustable 3-terminal positive voltage regulators is capable of supplying in excess of 1.5A over a 1.2V to 37V output range. They are exceptionally easy to use and require only two external resistors to set the output voltage. Further, both line and load regulation are better than standard fixed regulators. Also, the LM117 is packaged in standard transistor packages which are easily mounted and handled.

In addition to higher performance than fixed regulators, the LM117 series offers full overload protection available only in IC's. Included on the chip are current limit, thermal overload protection and safe area protection. All overload protection circuitry remains fully functional even if the adjustment terminal is disconnected.

Normally, no capacitors are needed unless the device is situated more than 6 inches from the input filter capacitors in which case an input bypass is needed. An optional output capacitor can be added to improve transient response. The adjustment terminal can be bypassed to achieve very high ripple rejection ratios which are difficult to achieve with standard 3-terminal regulators.

Besides replacing fixed regulators, the LM117 is useful in a wide variety of other applications. Since the regulator is "floating" and sees only the input-to-output differential voltage, supplies of several hundred volts can be regulated as long as the maximum input to output differential is not exceeded, i.e., avoid short-circuiting the output.

Also, it makes an especially simple adjustable switching regulator, a programmable output regulator, or by connecting a fixed resistor between the adjustment pin and output, the LM117 can be used as a precision current regulator. Supplies with electronic shutdown can be achieved by clamping the adjustment terminal to ground which programs the output to 1.2V where most loads draw little current.

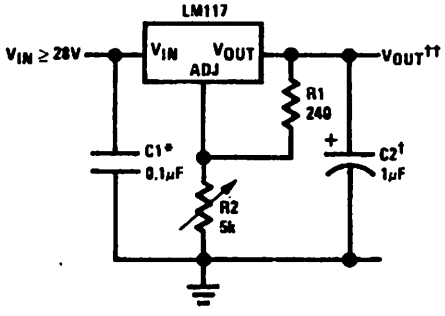
For applications requiring greater output current, see LM150 series (3A) and LM138 series (5A) data sheets. For the negative complement, see LM137 series data sheet.

Features

- Guaranteed 1% output voltage tolerance (LM317A)
- Guaranteed max. 0.01%/V line regulation (LM317A)
- Guaranteed max. 0.3% load regulation (LM117)
- Guaranteed 1.5A output current
- Adjustable output down to 1.2V
- Current limit constant with temperature
- P+ Product Enhancement tested
- 80 dB ripple rejection
- Output is short-circuit protected

Typical Applications

1.2V–25V Adjustable Regulator



00906301

Full output current not available at high input-output voltages

*Needed if device is more than 6 inches from filter capacitors.

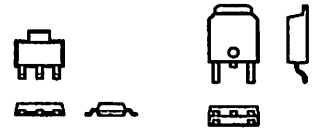
†Optional—improves transient response. Output capacitors in the range of 1 μF to 1000 μF of aluminum or tantalum electrolytic are commonly used to provide improved output impedance and rejection of transients.

$$\dagger\dagger V_{OUT} = 1.25V\left(1 + \frac{R2}{R1}\right) + I_{ADJ}(R_2)$$

LM117 Series Packages

Part Number Suffix	Package	Design Load Current
K	TO-3	1.5A
H	TO-39	0.5A
T	TO-220	1.5A
E	LCC	0.5A
S	TO-263	1.5A
EMP	SOT-223	1A
MDT	TO-252	0.5A

SOT-223 vs D-Pak (TO-252) Packages



00906354

Scale 1:1

© 2001 National Semiconductor Corporation

Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/ Distributors for availability and specifications.

Power Dissipation	Internally Limited
Input-Output Voltage Differential	+40V, −0.3V
Storage Temperature	−65°C to +150°C
Lead Temperature	
Metal Package (Soldering, 10 seconds)	300°C
Plastic Package (Soldering, 4 seconds)	260°C
ESD Tolerance (Note 5)	3 kV

Operating Temperature Range

LM117	$-55°C \le T_J \le +150°C$
LM317A	$-40°C \le T_J \le +125°C$
LM317	$0°C \le T_J \le +125°C$

Preconditioning

Thermal Limit Burn-In	All Devices 100%

Electrical Characteristics (Note 3)

Specifications with standard type face are for T_J = 25°C, and those with **boldface type** apply over **full Operating Temperature Range**. Unless otherwise specified, $V_{IN} - V_{OUT}$ = 5V, and I_{OUT} = 10 mA.

Parameter	Conditions	LM117 (Note 2)			Units
		Min	Typ	Max	
Reference Voltage					V
	$3V \le (V_{IN} - V_{OUT}) \le 40V$, $10\ mA \le I_{OUT} \le I_{MAX}$, $P \le P_{MAX}$	1.20	1.25	1.30	V
Line Regulation	$3V \le (V_{IN} - V_{OUT}) \le 40V$ (Note 4)		0.01	0.02	%/V
			0.02	0.05	%/V
Load Regulation	$10\ mA \le I_{OUT} \le I_{MAX}$ (Note 4)		0.1	0.3	%
			0.3	1	%
Thermal Regulation	20 ms Pulse		0.03	0.07	%/W
Adjustment Pin Current			50	100	µA
Adjustment Pin Current Change	$10\ mA \le I_{OUT} \le I_{MAX}$ $3V \le (V_{IN} - V_{OUT}) \le 40V$		0.2	5	µA
Temperature Stability	$T_{MIN} \le T_J \le T_{MAX}$		1		%
Minimum Load Current	$(V_{IN} - V_{OUT}) = 40V$		3.5	5	mA
Current Limit	$(V_{IN} - V_{OUT}) \le 15V$				
	K Package	1.5	2.2	3.4	A
	H Packages	0.5	0.8	1.8	A
	$(V_{IN} - V_{OUT}) = 40V$				
	K Package	0.3	0.4		A
	H Package	0.15	0.2		A
RMS Output Noise, % of V_{OUT}	10 Hz ≤ f ≤ 10 kHz		0.003		%
Ripple Rejection Ratio	V_{OUT} = 10V, f = 120 Hz, C_{ADJ} = 0 µF		65		dB
	V_{OUT} = 10V, f = 120 Hz, C_{ADJ} = 10 µF	66	80		dB
Long-Term Stability	T_J = 125°C, 1000 hrs		0.3	1	%
Thermal Resistance, Junction-to-Case	K Package		2.3	3	°C/W
	H Package		12	15	°C/W
	E Package				°C/W
Thermal Resistance, Junction-to-Ambient (No Heat Sink)	K Package		35		°C/W
	H Package		140		°C/W
	E Package				°C/W

Electrical Characteristics (Note 3)

Specifications with standard type face are for T_J = 25°C, and those with **boldface type** apply over **full Operating Temperature Range.** Unless otherwise specified, $V_{IN} - V_{OUT}$ = 5V, and I_{OUT} = 10 mA.

Parameter	Conditions	LM317A			LM317			Units
		Min	Typ	Max	Min	Typ	Max	
Reference Voltage		1.238	1.250	1.262				V
	3V ≤ ($V_{IN} - V_{OUT}$) ≤ 40V, 10 mA ≤ I_{OUT} ≤ I_{MAX}, P ≤ P_{MAX}	**1.225**	**1.250**	**1.270**	**1.20**	**1.25**	**1.30**	V
Line Regulation	3V ≤ ($V_{IN} - V_{OUT}$) ≤ 40V (Note 4)		0.005	0.01		0.01	0.04	%/V
			0.01	**0.02**		**0.02**	**0.07**	%/V
Load Regulation	10 mA ≤ I_{OUT} ≤ I_{MAX} (Note 4)		0.1	0.5		0.1	0.5	%
			0.3	**1**		**0.3**	**1.5**	%
Thermal Regulation	20 ms Pulse		0.04	0.07		0.04	0.07	%/W
Adjustment Pin Current			**50**	**100**		**50**	**100**	µA
Adjustment Pin Current Change	10 mA ≤ I_{OUT} ≤ I_{MAX} 3V ≤ ($V_{IN} - V_{OUT}$) ≤ 40V		**0.2**	**5**		**0.2**	**5**	µA
Temperature Stability	T_{MIN} ≤ T_J ≤ T_{MAX}		**1**			**1**		%
Minimum Load Current	($V_{IN} - V_{OUT}$) = 40V		**3.5**	**10**		**3.5**	**10**	mA
Current Limit	($V_{IN} - V_{OUT}$) ≤ 15V							
	K, T, S Packages	**1.5**	**2.2**	**3.4**	**1.5**	**2.2**	**3.4**	A
	H Package	**0.5**	**0.8**	**1.8**	**0.5**	**0.8**	**1.8**	A
	MP Package	**1.5**	**2.2**	**3.4**	**1.5**	**2.2**	**3.4**	A
	($V_{IN} - V_{OUT}$) = 40V							
	K, T, S Packages	0.15	0.4		0.15	0.4		A
	H Package	0.075	0.2		0.075	0.2		A
	MP Package	0.55	0.4		0.15	0.4		A
RMS Output Noise, % of V_{OUT}	10 Hz ≤ f ≤ 10 kHz		0.003			0.003		%
Ripple Rejection Ratio	V_{OUT} = 10V, f = 120 Hz, C_{ADJ} = 0 µF		**65**			**65**		dB
	V_{OUT} = 10V, f = 120 Hz, C_{ADJ} = 10 µF	**66**	**80**		**66**	**80**		dB
Long-Term Stability	T_J = 125°C, 1000 hrs		0.3	1		0.3	1	%
Thermal Resistance, Junction-to-Case	K Package					2.3	3	°C/W
	MDT Package					5		°C/W
	H Package		12	15		12	15	°C/W
	T Package		4	5		4		°C/W
	MP Package		23.5			23.5		°C/W
Thermal Resistance, Junction-to-Ambient (No Heat Sink)	K Package		35			35		°C/W
	MDT Package(Note 6)					92		°C/W
	H Package		140			140		°C/W
	T Package		50			50		°C/W
	S Package (Note 6)		50			50		°C/W

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is intended to be functional, but do not guarantee specific performance limits. For guaranteed specifications and test conditions, see the Electrical Characteristics. The guaranteed specifications apply only for the test conditions listed.

Note 2: Refer to RETS117H drawing for the LM117H, or the RETS117K for the LM117K military specifications.

Note 3: Although power dissipation is internally limited, these specifications are applicable for maximum power dissipations of 2W for the TO-39 and SOT-223 and 20W for the TO-3, TO-220, and TO-263. I_{MAX} is 1.5A for the TO-3, TO-220, and TO-263 packages, 0.5A for the TO-39 package and 1A for the SOT-223 Package. All limits (i.e., the numbers in the Min. and Max. columns) are guaranteed to National's AOQL (Average Outgoing Quality Level).

Note 4: Regulation is measured at a constant junction temperature, using pulse testing with a low duty cycle. Changes in output voltage due to heating effects are covered under the specifications for thermal regulation.

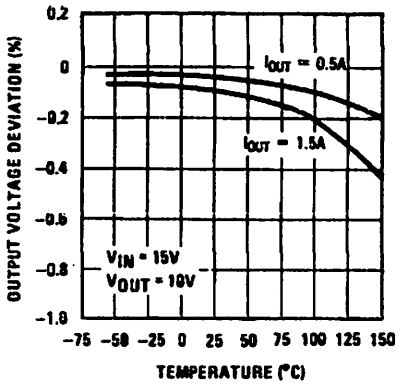
Note 5: Human body model, 100 pF discharged through a 1.5 kΩ resistor.

Note 6: If the TO-263 or TO-252 packages are used, the thermal resistance can be reduced by increasing the PC board copper area thermally connected to the package. Using 0.5 square inches of copper area, θ_{JA} is 50°C/W; with 1 square inch of copper area, θ_{JA} is 37°C/W; and with 1.6 or more square inches of copper area, θ_{JA} is 32°C/W. If the SOT 223 package is used, the thermal resistance can be reduced by increasing the PC board copper area (see applications hints for heatsinking).

Output Capacitor = 0 µF unless otherwise noted

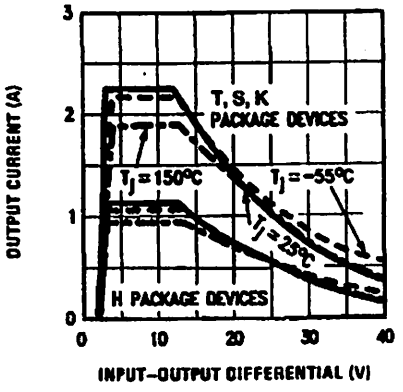
Typical Performance Characteristics

Load Regulation



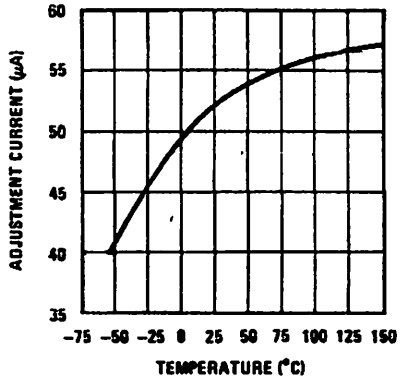
00908337

Current Limit



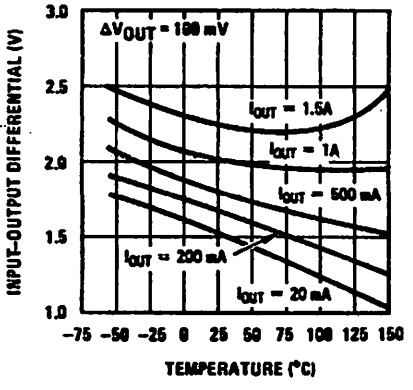
00908338

Adjustment Current



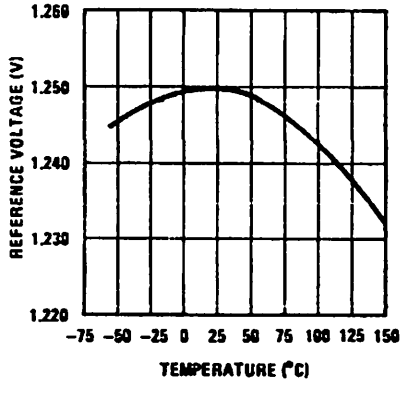
00908339

Dropout Voltage



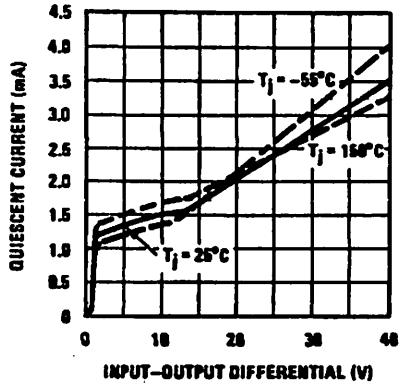
00908340

Temperature Stability



00908341

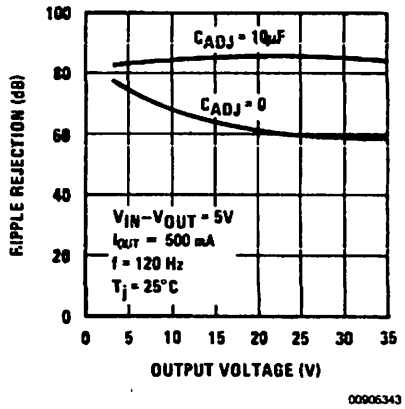
Minimum Operating Current



00908342

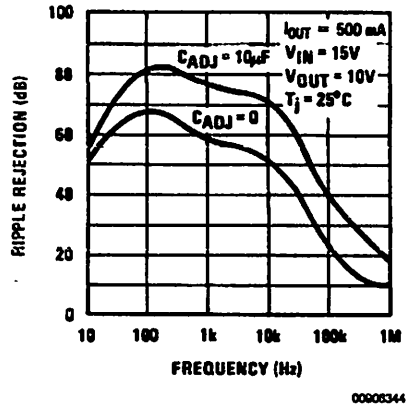
Typical Performance Characteristics (Continued)

Ripple Rejection



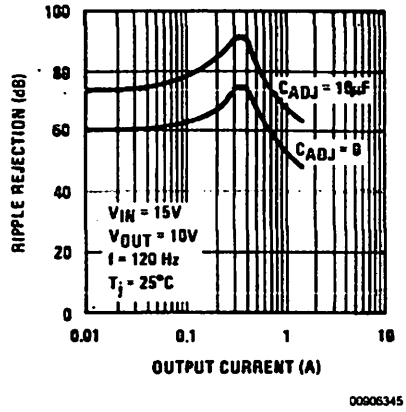
00906343

Ripple Rejection



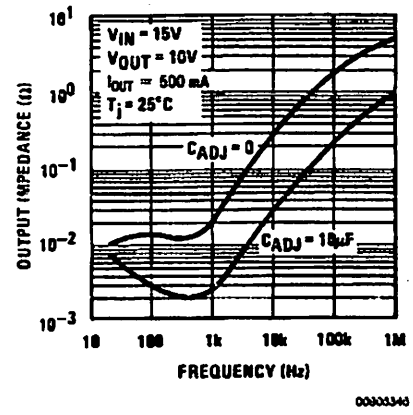
00906344

Ripple Rejection



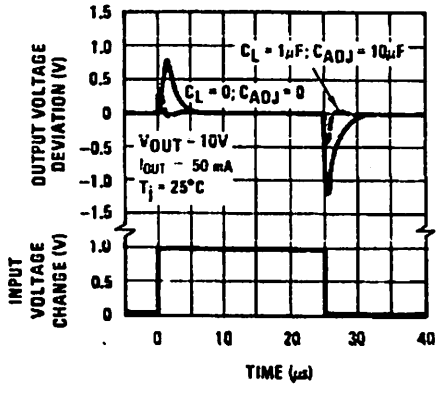
00906345

Output Impedance



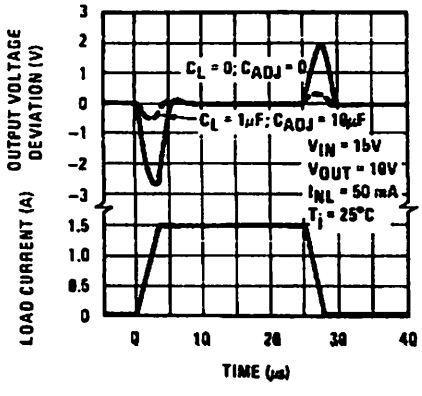
00906346

Line Transient Response



00906347

Load Transient Response



00906348

Application Hints

In operation, the LM117 develops a nominal 1.25V reference voltage, V_{REF}, between the output and adjustment terminal. The reference voltage is impressed across program resistor R1 and, since the voltage is constant, a constant current I_1 then flows through the output set resistor R2, giving an output voltage of

$$V_{OUT} = V_{REF}\left(1 + \frac{R2}{R1}\right) + I_{ADJ}R2$$

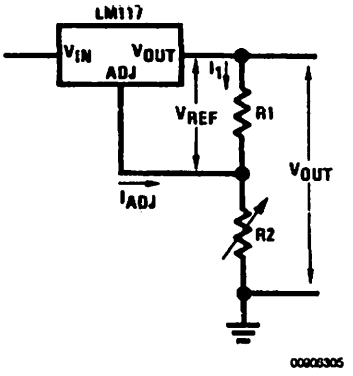


FIGURE 1.

Since the 100 µA current from the adjustment terminal represents an error term, the LM117 was designed to minimize I_{ADJ} and make it very constant with line and load changes. To do this, all quiescent operating current is returned to the output establishing a minimum load current requirement. If there is insufficient load on the output, the output will rise.

External Capacitors

An input bypass capacitor is recommended. A 0.1 µF disc or 1 µF solid tantalum on the input is suitable input bypassing for almost all applications. The device is more sensitive to the absence of input bypassing when adjustment or output capacitors are used but the above values will eliminate the possibility of problems.

The adjustment terminal can be bypassed to ground on the LM117 to improve ripple rejection. This bypass capacitor prevents ripple from being amplified as the output voltage is increased. With a 10 µF bypass capacitor 80 dB ripple rejection is obtainable at any output level. Increases over 10 µF do not appreciably improve the ripple rejection at frequencies above 120 Hz. If the bypass capacitor is used, it is sometimes necessary to include protection diodes to prevent the capacitor from discharging through internal low current paths and damaging the device.

In general, the best type of capacitors to use is solid tantalum. Solid tantalum capacitors have low impedance even at high frequencies. Depending upon capacitor construction, it takes about 25 µF in aluminum electrolytic to equal 1 µF solid tantalum at high frequencies. Ceramic capacitors are also good at high frequencies; but some types have a large decrease in capacitance at frequencies around 0.5 MHz. For this reason, 0.01 µF disc may seem to work better than a 0.1 µF disc as a bypass.

Although the LM117 is stable with no output capacitors, like any feedback circuit, certain values of external capacitance can cause excessive ringing. This occurs with values between 500 pF and 5000 pF. A 1 µF solid tantalum (or 25 µF aluminum electrolytic) on the output swamps this effect and insures stability. Any increase of the load capacitance larger than 10 µF will merely improve the loop stability and output impedance.

Load Regulation

The LM117 is capable of providing extremely good load regulation but a few precautions are needed to obtain maximum performance. The current set resistor connected between the adjustment terminal and the output terminal (usually 240Ω) should be tied directly to the output (case) of the regulator rather than near the load. This eliminates line drops from appearing effectively in series with the reference and degrading regulation. For example, a 15V regulator with 0.05Ω resistance between the regulator and load will have a load regulation due to line resistance of 0.05Ω x I_L. If the set resistor is connected near the load the effective line resistance will be 0.05Ω (1 + R2/R1) or in this case, 11.5 times worse.

Figure 2 shows the effect of resistance between the regulator and 240Ω set resistor.

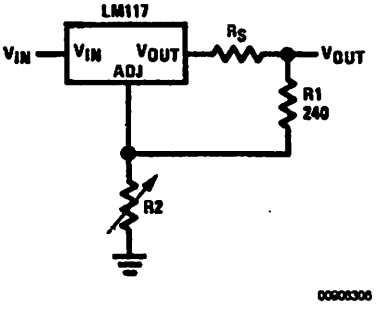


FIGURE 2. Regulator with Line Resistance in Output Lead

With the TO-3 package, it is easy to minimize the resistance from the case to the set resistor, by using two separate leads to the case. However, with the TO-39 package, care should be taken to minimize the wire length of the output lead. The ground of R2 can be returned near the ground of the load to provide remote ground sensing and improve load regulation.

Protection Diodes

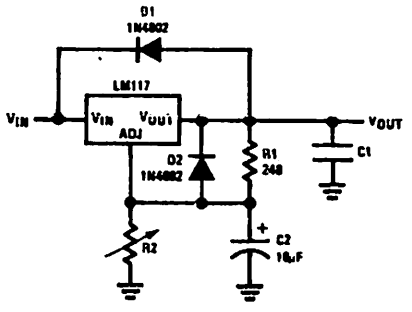
When external capacitors are used with *any* IC regulator it is sometimes necessary to add protection diodes to prevent the capacitors from discharging through low current points into the regulator. Most 10 µF capacitors have low enough internal series resistance to deliver 20A spikes when shorted. Although the surge is short, there is enough energy to damage parts of the IC.

When an output capacitor is connected to a regulator and the input is shorted, the output capacitor will discharge into the output of the regulator. The discharge current depends on the value of the capacitor, the output voltage of the regulator, and the rate of decrease of V_{IN}. In the LM117, this discharge path is through a large junction that is able to sustain 15A surge with no problem. This is not true of other types of positive regulators. For output capacitors of 25 µF or less, there is no need to use diodes.

The bypass capacitor on the adjustment terminal can discharge through a low current junction. Discharge occurs

Application Hints (Continued)

when *either* the input or output is shorted. Internal to the LM117 is a 50Ω resistor which limits the peak discharge current. No protection is needed for output voltages of 25V or less and 10 µF capacitance. *Figure 3* shows an LM117 with protection diodes included for use with outputs greater than 25V and high values of output capacitance.



$$V_{OUT} = 1.25V\left(1 + \frac{R2}{R1}\right) + I_{ADJ}R2$$

D1 protects against C1
D2 protects against C2

FIGURE 3. Regulator with Protection Diodes

When a value for $\theta_{(H-A)}$ is found using the equation shown, *a heatsink must be selected that has a value that is less than or equal to this number.*

$\theta_{(H-A)}$ is specified numerically by the heatsink manufacturer in the catalog, or shown in a curve that plots temperature rise vs power dissipation for the heatsink.

HEATSINKING TO-263, SOT-223 AND TO-252 PACKAGE PARTS

The TO-263 ("S"), SOT-223 ("MP") and TO-252 ("DT") packages use a copper plane on the PCB and the PCB itself as a heatsink. To optimize the heat sinking ability of the plane and PCB, solder the tab of the package to the plane.

Figure 4 shows for the TO-263 the measured values of $\theta_{(J-A)}$ for different copper area sizes using a typical PCB with 1 ounce copper *and no solder mask over the copper area used for heatsinking.*

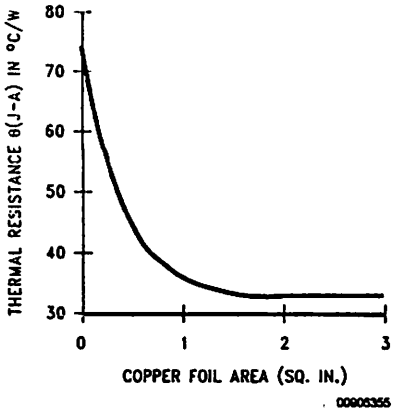


FIGURE 4. $\theta_{(J-A)}$ vs Copper (1 ounce) Area for the TO-263 Package

As shown in the figure, increasing the copper area beyond 1 square inch produces very little improvement. It should also be observed that the minimum value of $\theta_{(J-A)}$ for the TO-263 package mounted to a PCB is 32°C/W.

As a design aid, *Figure 5* shows the maximum allowable power dissipation compared to ambient temperature for the TO-263 device (assuming $\theta_{(J-A)}$ is 35°C/W and the maximum junction temperature is 125°C).

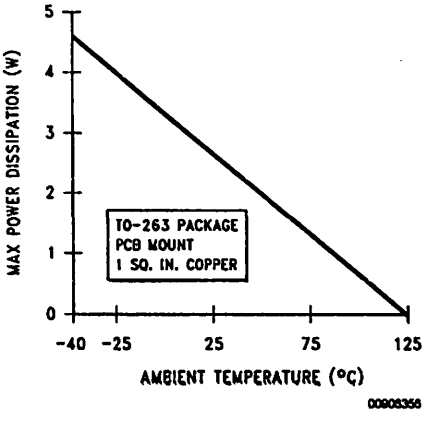


FIGURE 5. Maximum Power Dissipation vs T_{AMB} for the TO-263 Package

Figure 6 and *Figure 7* show the information for the SOT-223 package. *Figure 7* assumes a $\theta_{(J-A)}$ of 74°C/W for 1 ounce copper and 51°C/W for 2 ounce copper and a maximum junction temperature of 125°C.

Application Hints (Continued)

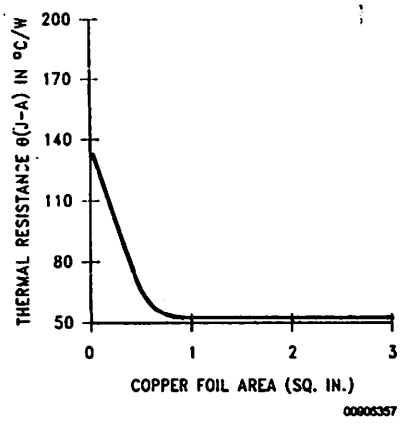


FIGURE 6. $\theta_{(J-A)}$ vs Copper (2 ounce) Area for the SOT-223 Package

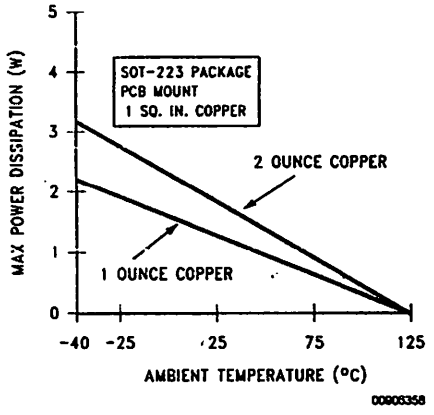


FIGURE 7. Maximum Power Dissipation vs T_{AMB} for the SOT-223 Package

The LM317 regulators have internal thermal shutdown to protect the device from over-heating. Under all possible operating conditions, the junction temperature of the LM317 must be within the range of 0°C to 125°C. A heatsink may be required depending on the maximum power dissipation and maximum ambient temperature of the application. To determine if a heatsink is needed, the power dissipated by the regulator, P_D, must be calculated:

$$I_{IN} = I_L + I_G$$

$$P_D = (V_{IN} - V_{OUT})\, I_L + V_{IN} I_G$$

Figure 8 shows the voltage and currents which are present in the circuit.

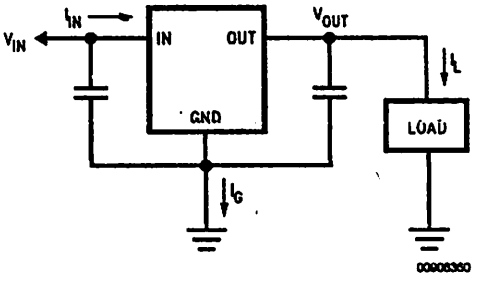


FIGURE 8. Power Dissipation Diagram

The next parameter which must be calculated is the maximum allowable temperature rise, $T_R(max)$:

$$T_R(max) = T_J(max) - T_A(max)$$

where $T_J(max)$ is the maximum allowable junction temperature (125°C), and $T_A(max)$ is the maximum ambient temperature which will be encountered in the application.

Using the calculated values for $T_R(max)$ and P_D, the maximum allowable value for the junction-to-ambient thermal resistance (θ_{JA}) can be calculated:

$$\theta_{JA} = T_R(max)/P_D$$

If the maximum allowable value for θ_{JA} is found to be ≥92°C/W (Typical Rated Value) for TO-252 package, no heatsink is needed since the package alone will dissipate enough heat to satisfy these requirements. If the calculated value for θ_{JA} falls below these limits, a heatsink is required.

As a design aid, *Table 1* shows the value of the θ_{JA} of TO-252 for different heatsink area. The copper patterns that we used to measure these θ_{JA}s are shown at the end of the Application Notes Section. *Figure 9* reflects the same test results as what are in the *Table 1*

Figure 10 shows the maximum allowable power dissipation vs. ambient temperature for the TO-252 device. *Figure 11* shows the maximum allowable power dissipation vs. copper area (in²) for the TO-252 device. Please see AN1028 for power enhancement techniques to be used with SOT-223 and TO-252 packages.

TABLE 1. θ_{JA} Different Heatsink Area

Layout	Copper Area		Thermal Resistance
	Top Side (in²)*	Bottom Side (in²)	(θ_{JA}°C/W) TO-252
1	0.0123	0	103
2	0.066	0	87
3	0.3	0	60
4	0.53	0	54
5	0.76	0	52
6	1	0	47
7	0	0.2	84
8	0	0.4	70
9	0	0.6	63

Application Hints (Continued)

TABLE 1. θ_{JA} Different Heatsink Area (Continued)

Layout	Copper Area		Thermal Resistance
10	0	0.8	57
11	0	1	57
12	0.066	0.066	89
13	0.175	0.175	72
14	0.284	0.284	61
15	0.392	0.392	55
16	0.5	0.5	53

Note: * Tab of device attached to topside of copper.

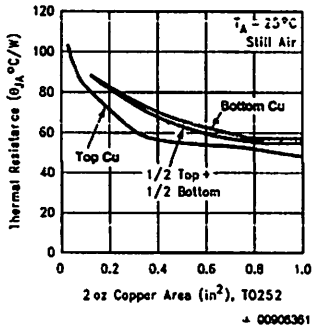


FIGURE 9. θ_{JA} vs 2oz Copper Area for TO-252

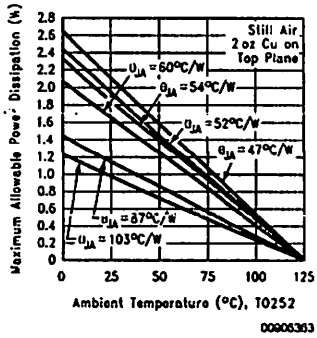


FIGURE 10. Maximum Allowable Power Dissipation vs. Ambient Temperature for TO-252

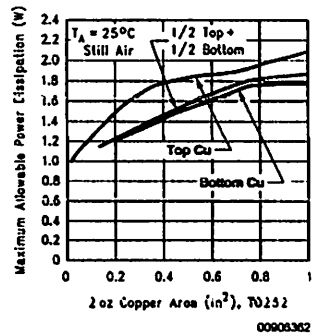


FIGURE 11. Maximum Allowable Power Dissipation vs. 2oz Copper Area for TO-252

Application Hints (Continued)

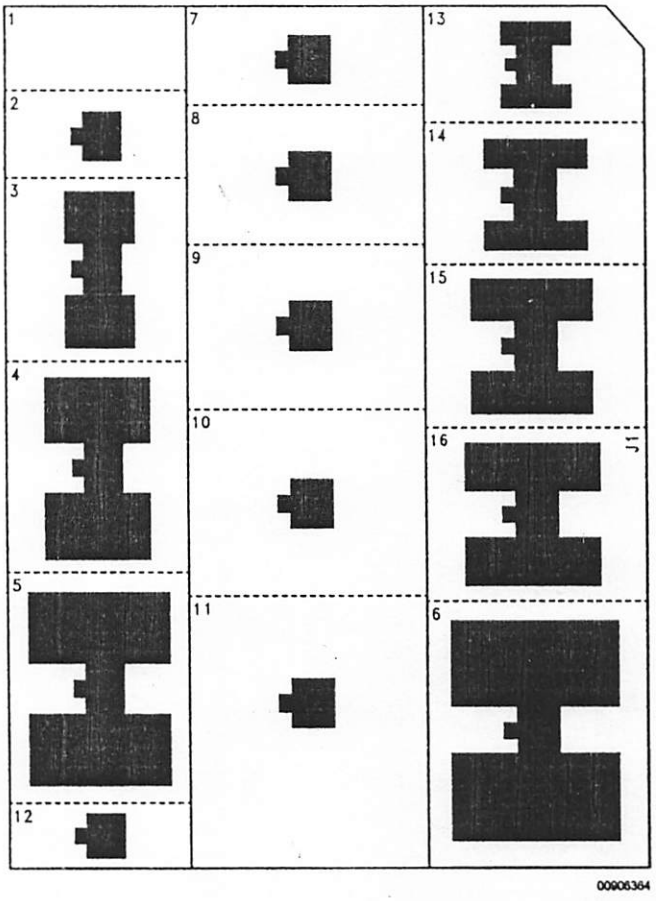


FIGURE 12. Top View of the Thermal Test Pattern in Actual Scale

Application Hints (Continued)

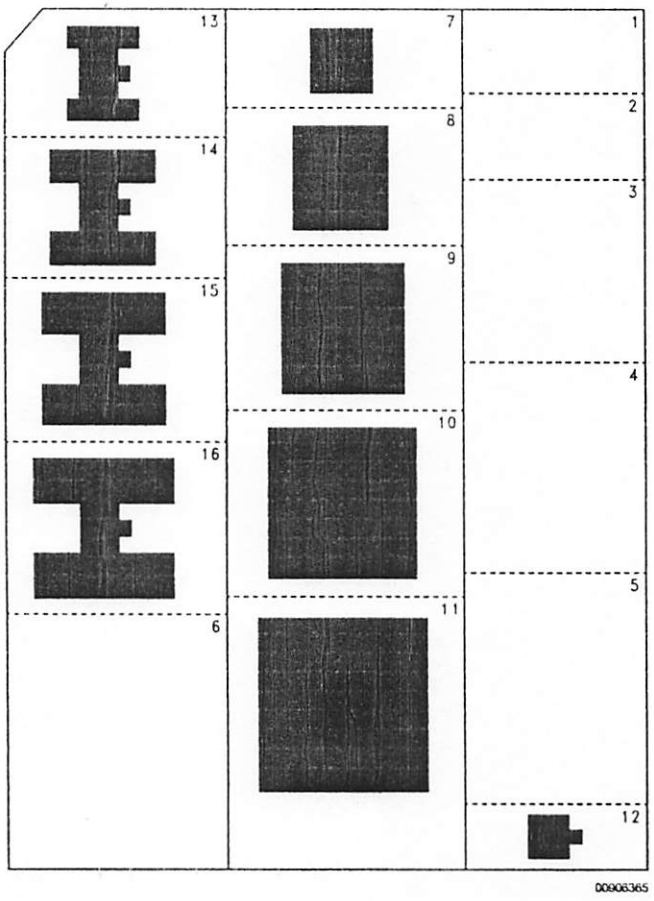
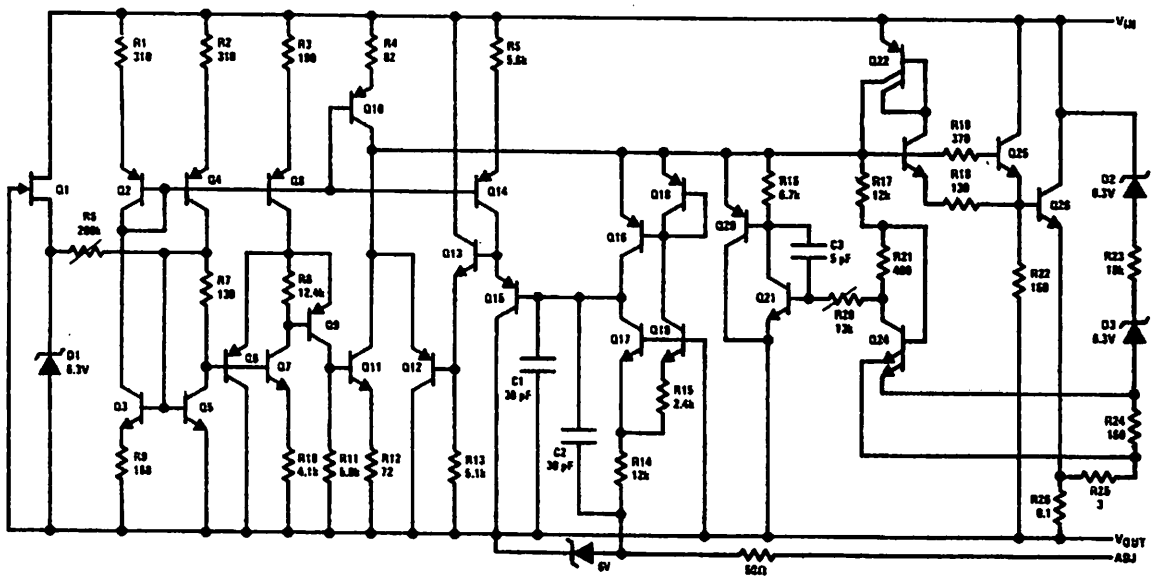


FIGURE 13. Bottom View of the Thermal Test Pattern in Actual Scale

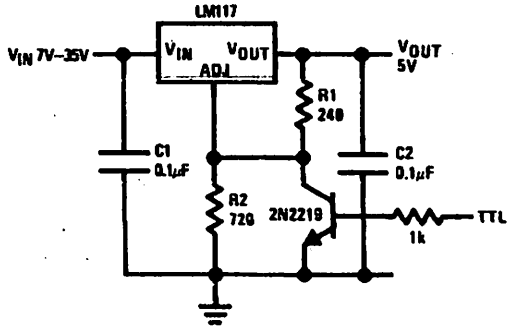
Schematic Diagram



00906306

Typical Applications

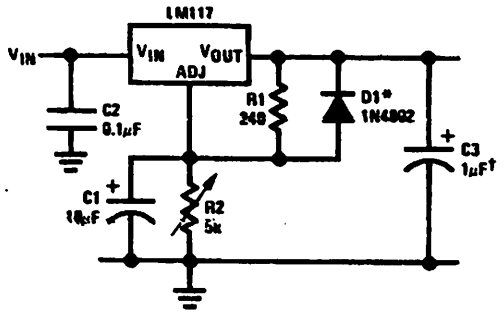
5V Logic Regulator with Electronic Shutdown*



00906303

*Min. output ≈ 1.2V

Adjustable Regulator with Improved Ripple Rejection

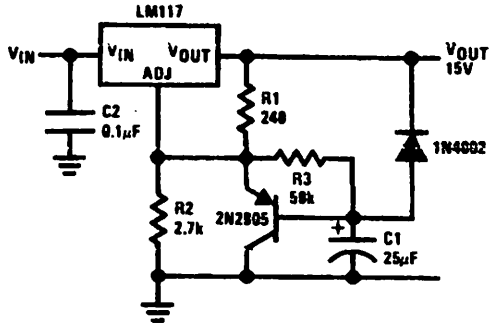


00906310

†Solid tantalum

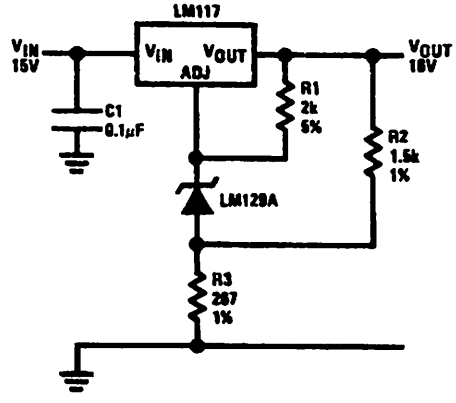
*Discharges C1 if output is shorted to ground

Slow Turn-On 15V Regulator



00906309

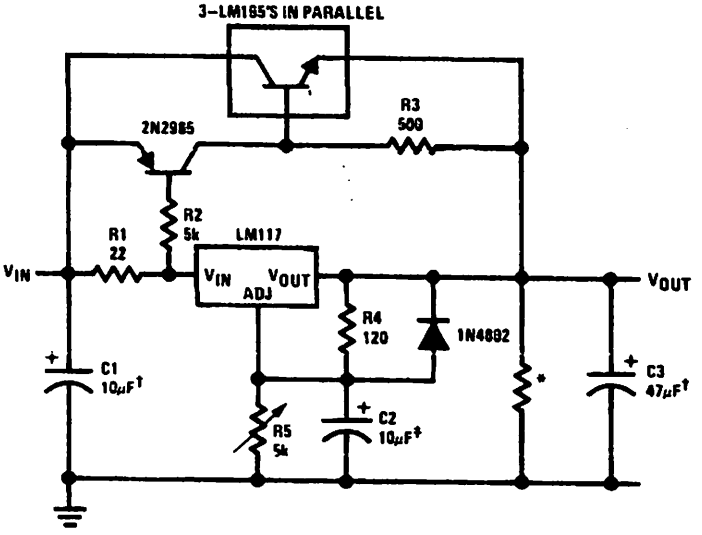
High Stability 10V Regulator



00906311

Typical Applications (Continued)

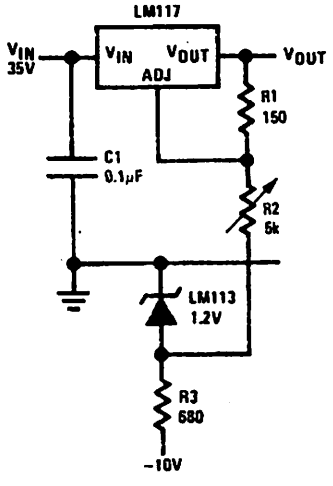
High Current Adjustable Regulator



00905312

†Optional—improves ripple rejection
‡Solid tantalum
*Minimum load current = 30 mA

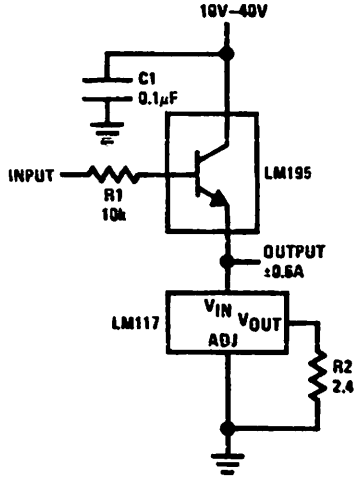
0 to 30V Regulator



00905313

Full output current not available at high input-output voltages

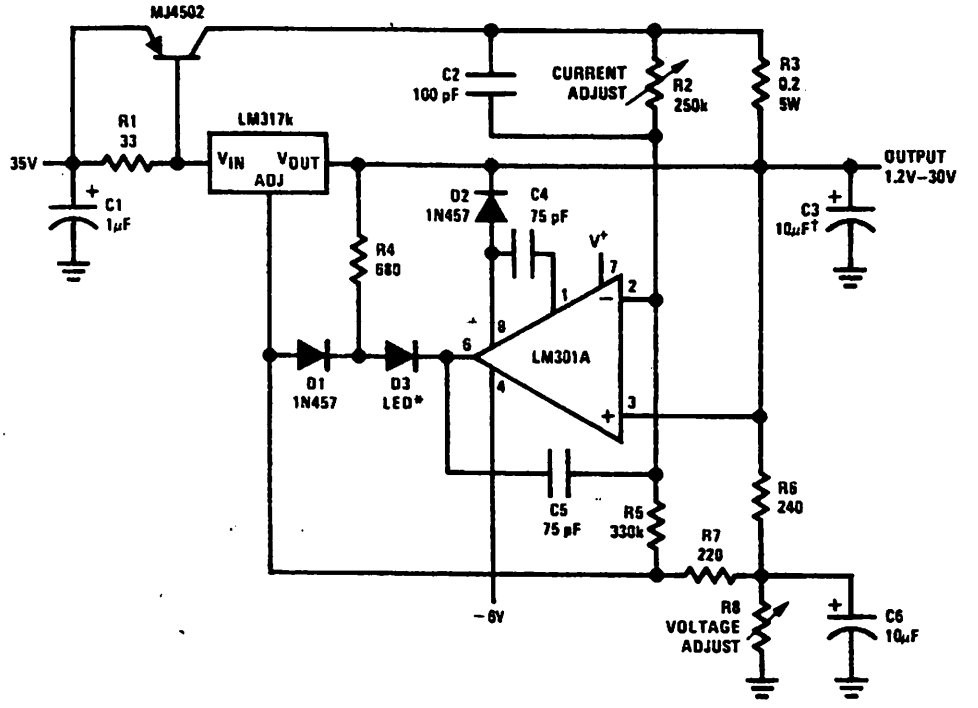
Power Follower



00905314

Typical Applications (Continued)

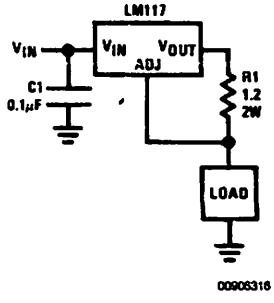
5A Constant Voltage/Constant Current Regulator



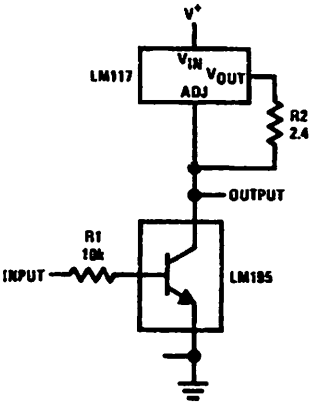
†Solid tantalum

*Lights in constant current mode

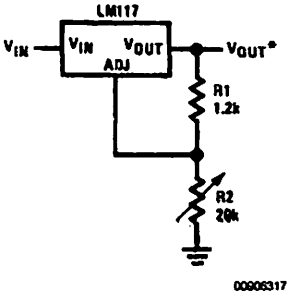
1A Current Regulator



High Gain Amplifier



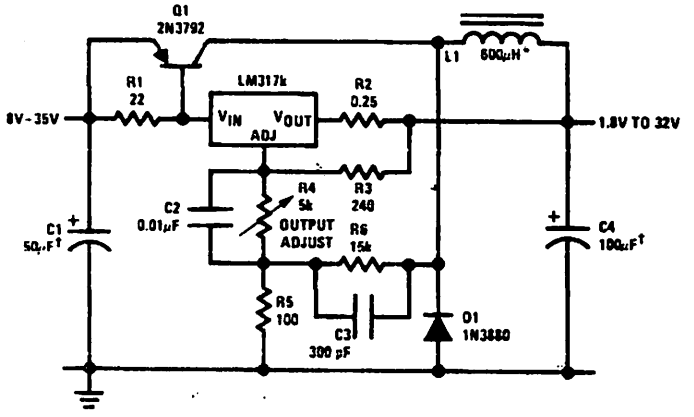
1.2V–20V Regulator with Minimum Program Current



*Minimum load current ≈ 4 mA

Typical Applications (Continued)

Low Cost 3A Switching Regulator

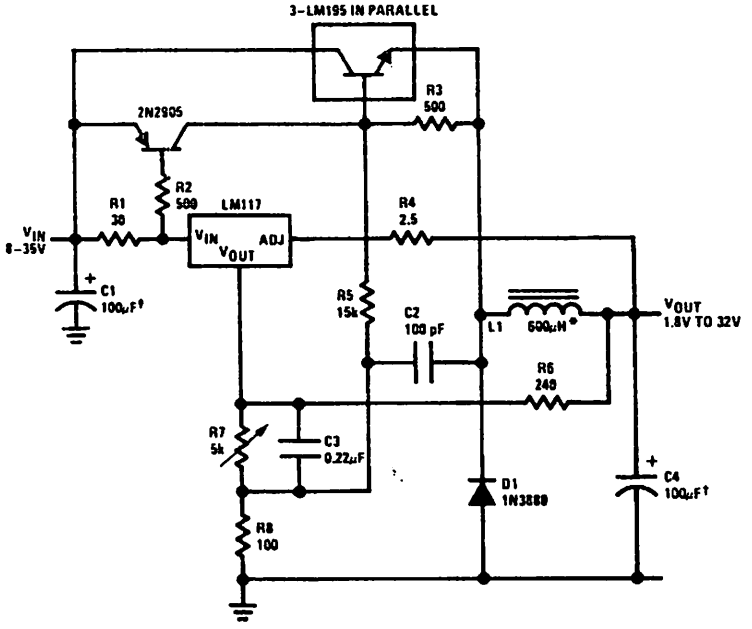


00906319

†Solid tantalum

*Core — Arnold A-254168-2 60 turns

4A Switching Regulator with Overload Protection

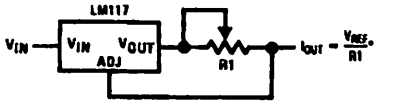


00906320

†Solid tantalum

*Core — Arnold A-254168-2 60 turns

Precision Current Limiter

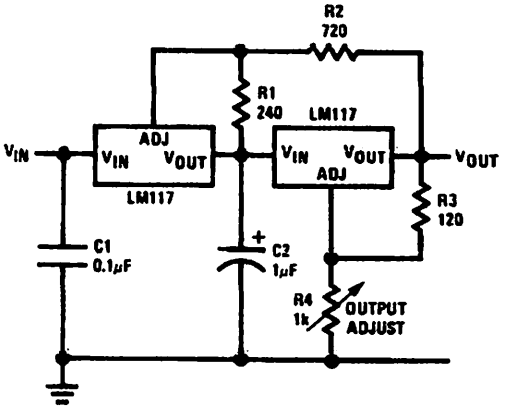


*0.8Ω ≤ R1 ≤ 120Ω

00906321

Typical Applications (Continued)

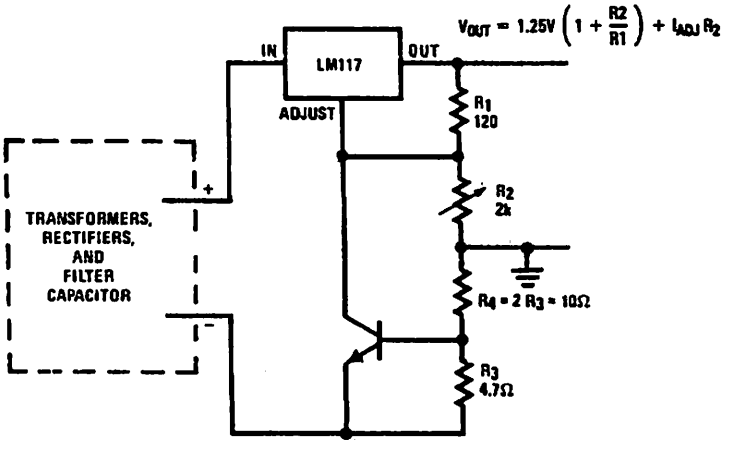
Tracking Preregulator



00900322

Current Limited Voltage Regulator

$$V_{OUT} = 1.25V\left(1 + \frac{R2}{R1}\right) + I_{ADJ}R_2$$



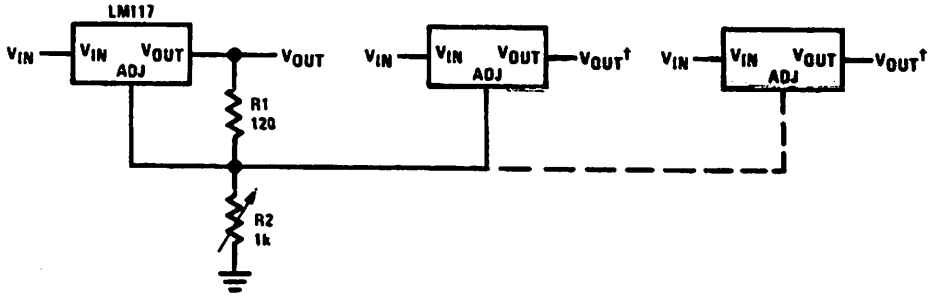
00900323

– Short circuit current is approximately $\frac{600\ mV}{R3}$, or 120 mA

(Compared to LM117's higher current limit)

— At 50 mA output only ¾ volt of drop occurs in R_3 and R_4

Adjusting Multiple On-Card Regulators with Single Control*



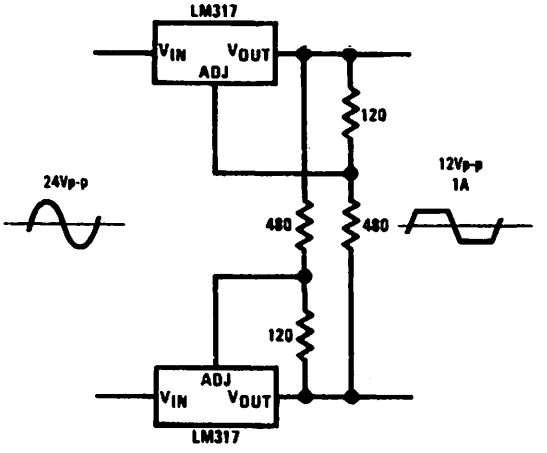
00900324

*All outputs within ±100 mV

†Minimum load — 10 mA

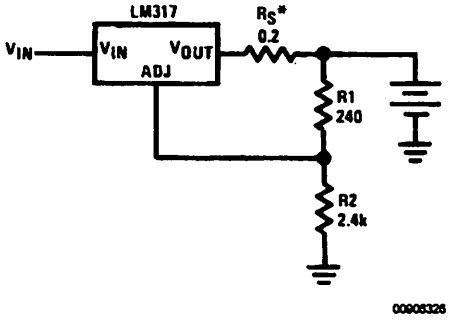
Typical Applications (Continued)

AC Voltage Regulator



00906325

12V Battery Charger

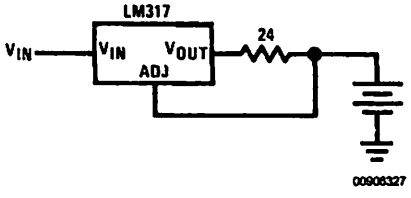


00906326

*R_S—sets output impedance of charger: $Z_{OUT} = R_S\left(1 + \frac{R2}{R1}\right)$

Use of R_S allows low charging rates with fully charged battery

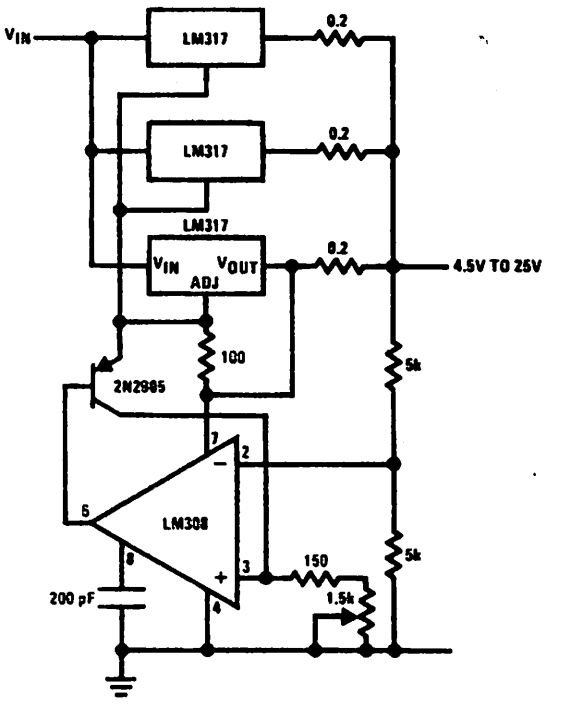
50 mA Constant Current Battery Charger



00906327

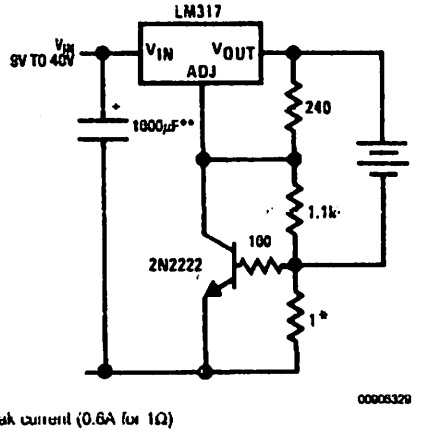
Typical Applications (Continued)

Adjustable 4A Regulator



00906328

Current Limited 6V Charger

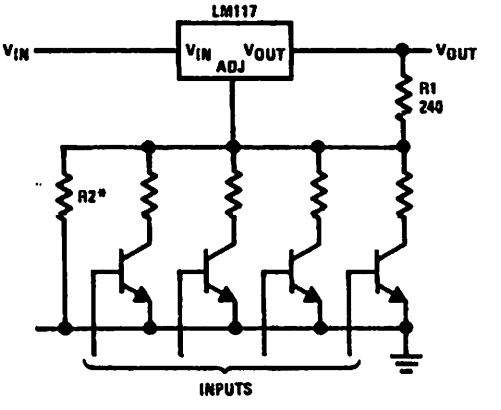


00906329

*Sets peak current (0.6A for 1Ω)

**The 1000 µF is recommended to filter out input transients

Digitally Selected Outputs

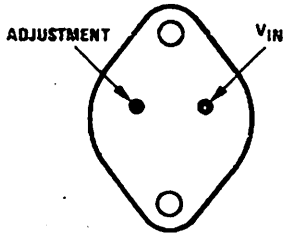


00906302

*Sets maximum V_{OUT}

Connection Diagrams

(TO-3)
Metal Can Package

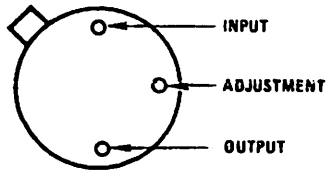


00906330

Bottom View
Steel Package
Order Number LM117K STEEL
or LM317K STEEL
See NS Package Number K02A
Order Number LM117K/883
See NS Package Number K02C

CASE IS OUTPUT

(TO-39)
Metal Can Package

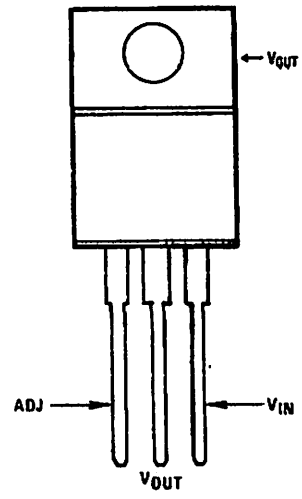


00906331

Bottom View
Order Number LM117H, LM117H/883,
LM317AH or LM317H
See NS Package Number H03A

CASE IS OUTPUT

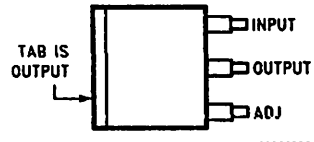
(TO-220)
Plastic Package



00906332

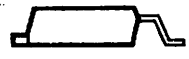
Front View
Order Number LM317AT or LM317T
See NS Package Number T03B

(TO-263) Surface-Mount Package



00906335

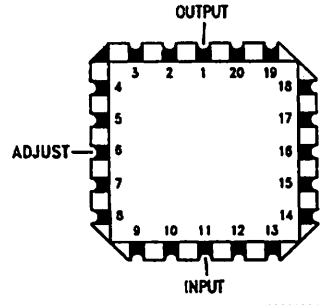
Top View



00906336

Side View
Order Number LM317S
See NS Package Number TS3B

Ceramic Leadless
Chip Carrier

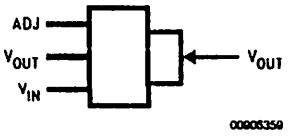


00906334

Top View
Order Number LM117E/883
See NS Package Number E20A

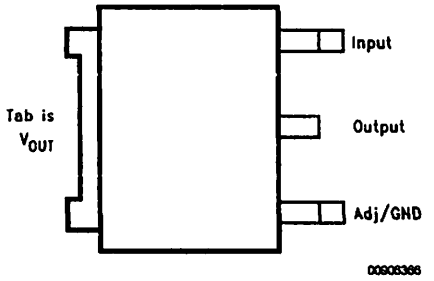
Connection Diagrams (Continued)

4-Lead SOT-223



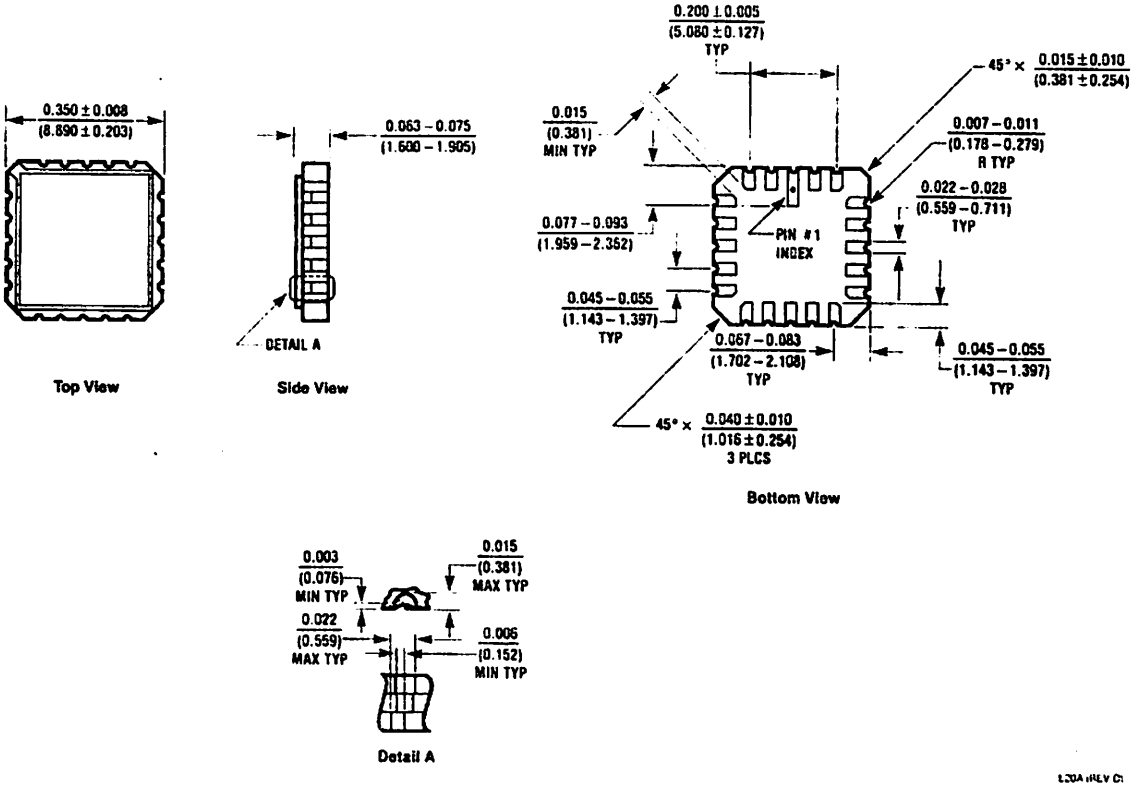
Front View
Order Part Number LM317EMP or LM317AEMP
See NSC Package Number MA04A

TO-252 (D-Pak)



Front View
Order Part Number LM317MDT
See NSC Package Number TD03B

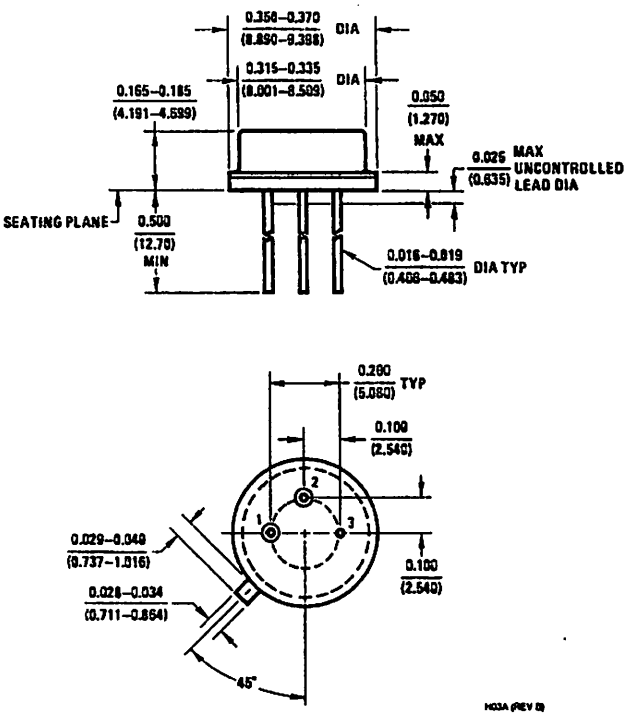
Physical Dimensions inches (millimeters)
unless otherwise noted



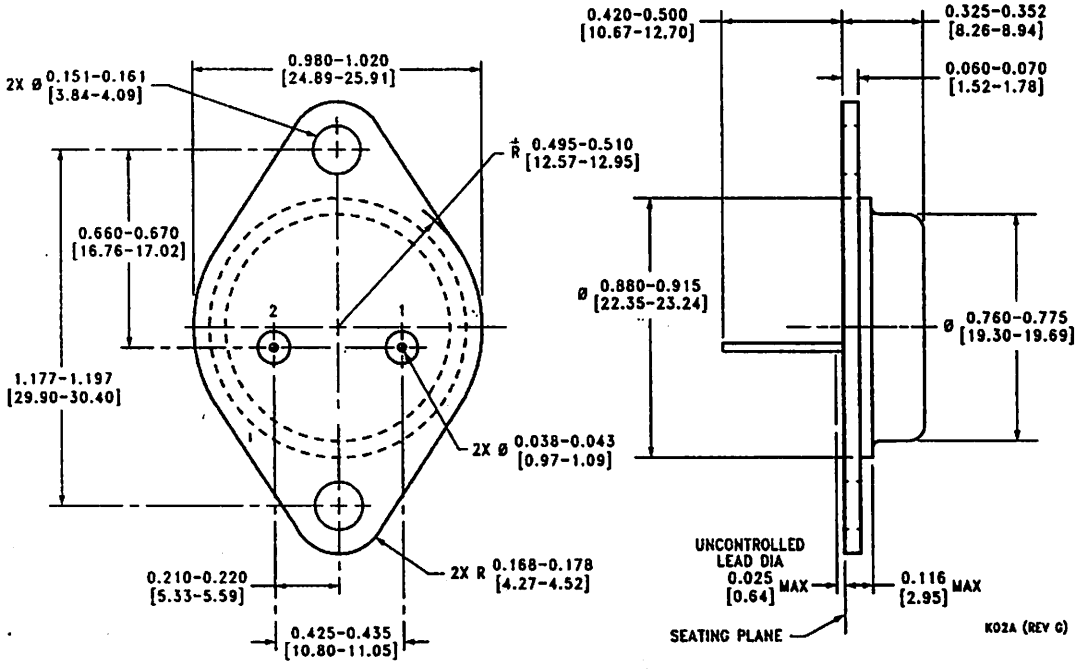
E20A (REV C)

Ceramic Leadless Chip Carrier
Order Number LM117E/883
NS Package Number E20A

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)

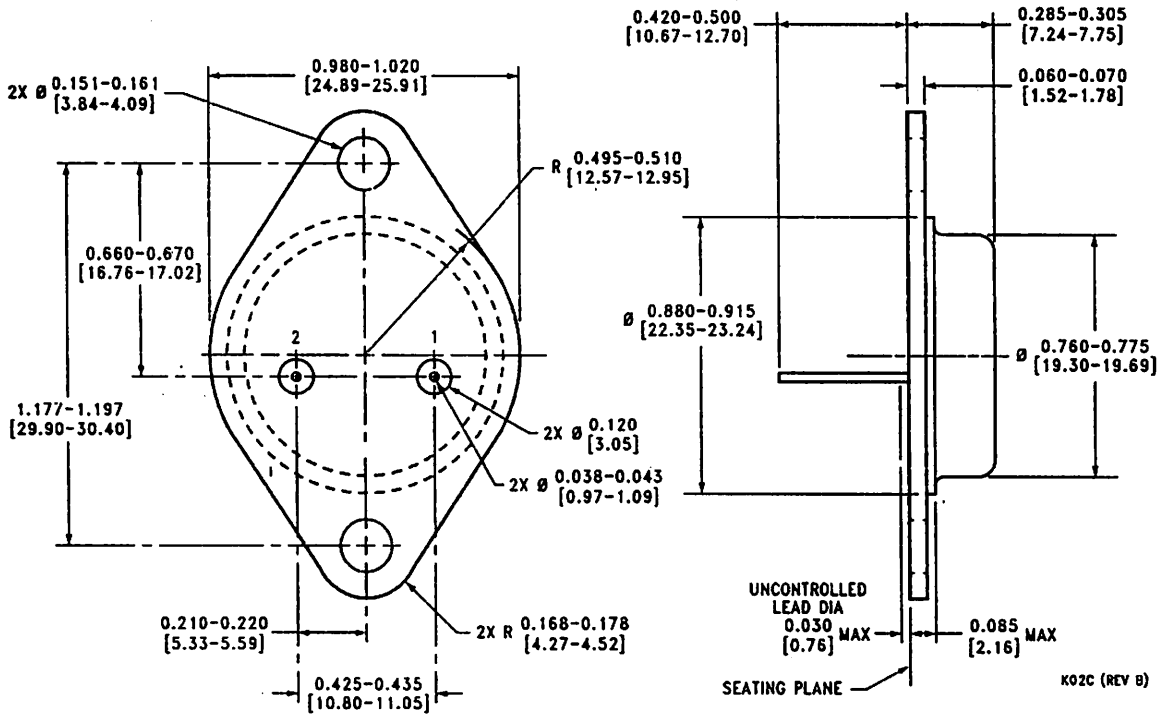


(TO-39) Metal Can Package
Order Number LM117H, LM117H/883, LM317AH or LM317H
NS Package Number H03A



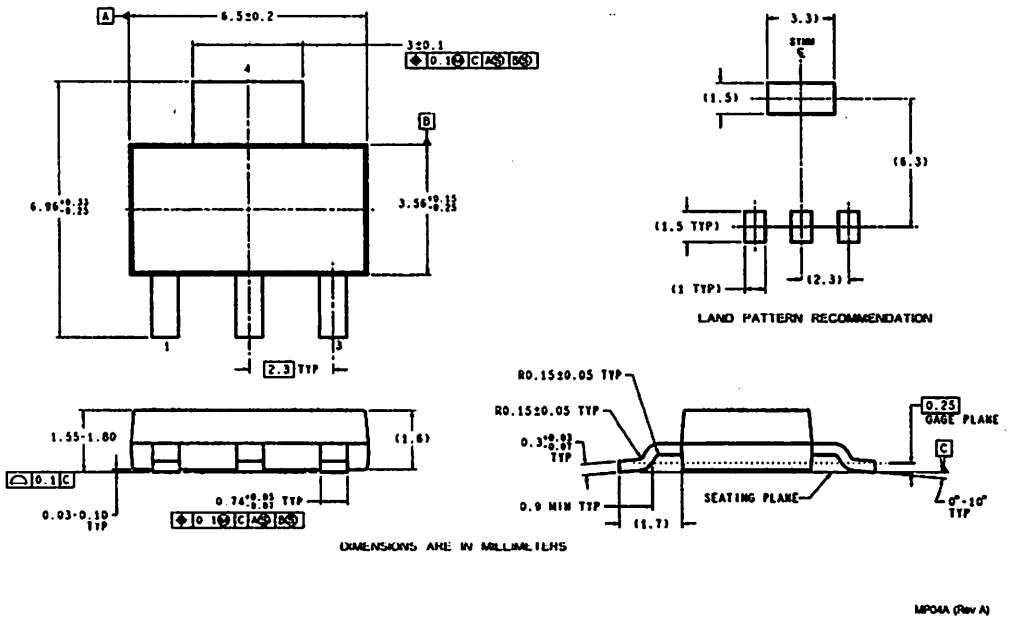
TO-3 Metal Can Package (K)
Order Number LM117K STEEL,
LM117K STEEL/883, or LM317K STEEL
NS Package Number K02A

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)

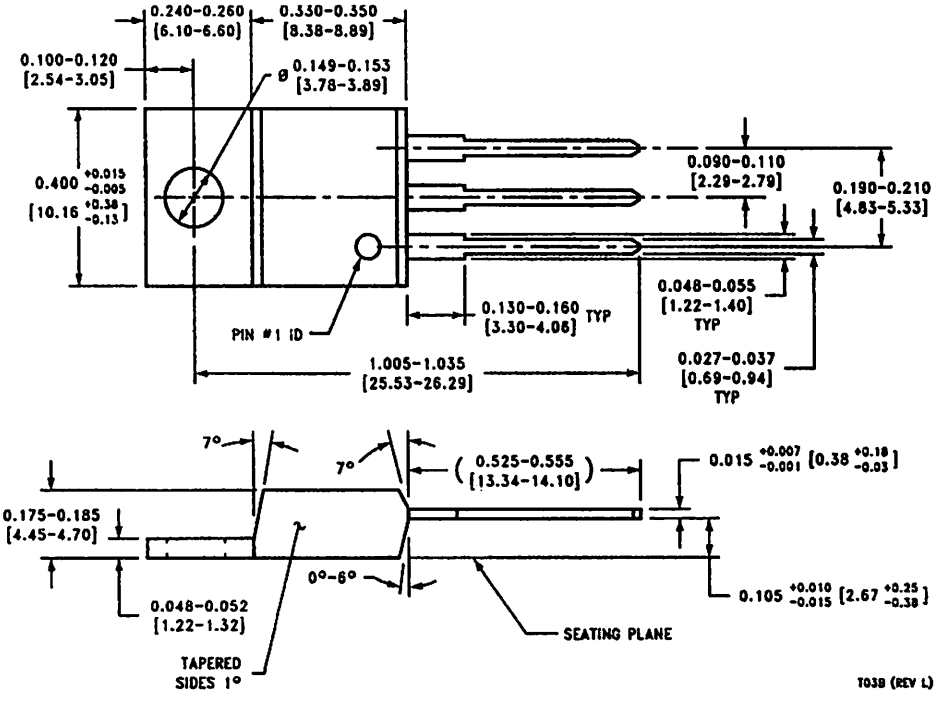


TO-3 Metal Can Package (K)
Mil-Aero Product
Order Number LM117K/883
NS Package Number K02C

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)

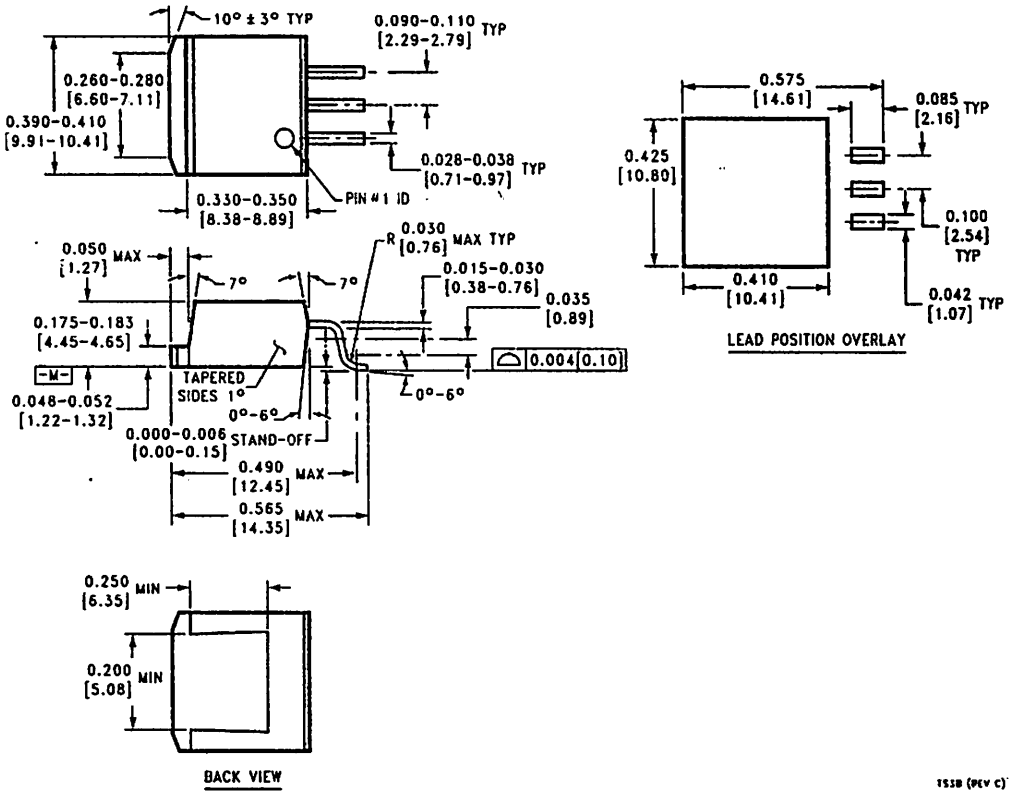


4-Lead SOT-223 Package
Order Number LM317AEMP or LM317EMP
NS Package Number MP04A

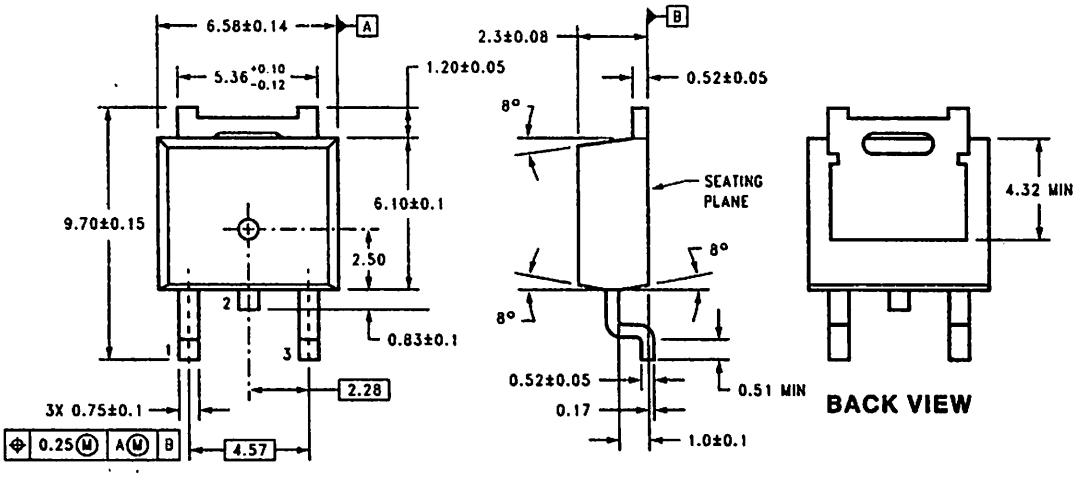


(TO-220) Outline Drawing
Order Number LM317AT or LM317T
NS Package Number T03B

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



Order Number LM317S
NS Package Number TS3B



Order Number LM317MDT
NS Package Number TD03B

Notes

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT AND GENERAL COUNSEL OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

National Semiconductor
Corporation
Americas
Email: support@nsc.com

www.national.com

National Semiconductor
Europe
Fax: +49 (0) 180-530 85 86
Email: europe.support@nsc.com
Deutsch Tel: +49 (0) 69 9508 6208
English Tel: +44 (0) 870 24 0 2171
Français Tel: +33 (0) 1 41 91 8790

National Semiconductor
Asia Pacific Customer
Response Group
Tel: 65-2544466
Fax: 65-2504466
Email: ap.support@nsc.com

National Semiconductor
Japan Ltd.
Tel: 81-3-5639-7560
Fax: 81-3-5639-7507

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

```
        SETB    VR10
        SETB    VR11
        SETB    VR12
        SETB    VR13
        SETB    VR14
        MOV     A,#080H
        CALL    LCDINS
        MOV     DPTR,#TEXT_15
        CALL    LCDSTRING
        MOV     A,#0C0H
        CALL    LCDINS
        MOV     DPTR,#TEXT_16
        CALL    LCDSTRING
        JMP     MAIN0

):
/R9
        MOV     P2,#11111011B
        JB      P2.4,K10
        CLR     VR9
        SETB    VR2
        SETB    VR3
        SETB    VR4
        SETB    VR5
        SETB    VR6
        SETB    VR7
        SETB    VR8
        SETB    VR1
        SETB    VR10
        SETB    VR11
        SETB    VR12
        SETB    VR13
        SETB    VR14
        MOV     A,#080H
        CALL    LCDINS
        MOV     DPTR,#TEXT_17
        CALL    LCDSTRING
        MOV     A,#0C0H
        CALL    LCDINS
        MOV     DPTR,#TEXT_18
        CALL    LCDSTRING
        JMP     MAIN0

10:
VR10
        JB      P2.5,K11
        CLR     VR10
        SETB    VR1
        SETB    VR3
        SETB    VR4
        SETB    VR5
        SETB    VR6
        SETB    VR7
        SETB    VR8
        SETB    VR9
        SETB    VR11
        SETB    VR2
        SETB    VR12
        SETB    VR13
        SETB    VR14
        MOV     A,#080H
        CALL    LCDINS
        MOV     DPTR,#TEXT_19
```

```
        CALL    LCDSTRING
        MOV     A,#0C0H
        CALL    LCDINS
        MOV     DPTR,#TEXT_20
        CALL    LCDSTRING
        JMP     MAIN0

L1:
VR11
        JB      P2.6,K12
        CLR     VR11
        SETB    VR1
        SETB    VR2
        SETB    VR4
        SETB    VR5
        SETB    VR6
        SETB    VR7
        SETB    VR8
        SETB    VR9
        SETB    VR10
        SETB    VR12
        SETB    VR3
        SETB    VR13
        SETB    VR14
        MOV     A,#080H
        CALL    LCDINS
        MOV     DPTR,#TEXT_21
        CALL    LCDSTRING
        MOV     A,#0C0H
        CALL    LCDINS
        MOV     DPTR,#TEXT_22
        CALL    LCDSTRING
        JMP     MAIN0

12:
VR12
        JB      P2.7,K13
        CLR     VR12
        SETB    VR1
        SETB    VR2
        SETB    VR3
        SETB    VR5
        SETB    VR6
        SETB    VR7
        SETB    VR8
        SETB    VR9
        SETB    VR10
        SETB    VR11
        SETB    VR13
        SETB    VR4
        SETB    VR14
        MOV     A,#080H
        CALL    LCDINS
        MOV     DPTR,#TEXT_23
        CALL    LCDSTRING
        MOV     A,#0C0H
        CALL    LCDINS
        MOV     DPTR,#TEXT_24
        CALL    LCDSTRING
        JMP     MAIN0

13:
```

```
R13
        MOV     P2,#11110111B
        JB      P2.4,K14
        CLR     VR13
        SETB    VR2
        SETB    VR3
        SETB    VR4
        SETB    VR5
        SETB    VR6
        SETB    VR7
        SETB    VR8
        SETB    VR1
        SETB    VR10
        SETB    VR11
        SETB    VR12
        SETB    VR9
        SETB    VR14
        MOV     A,#080H
        CALL    LCDINS
        MOV     DPTR,#TEXT_25
        CALL    LCDSTRING
        MOV     A,#0C0H
        CALL    LCDINS
        MOV     DPTR,#TEXT_26
        CALL    LCDSTRING
        JMP     MAIN0

L4:
/R14
        JB      P2.5,K15
        CLR     VR14
        SETB    VR1
        SETB    VR3
        SETB    VR4
        SETB    VR5
        SETB    VR6
        SETB    VR7
        SETB    VR8
        SETB    VR9
        SETB    VR11
        SETB    VR2
        SETB    VR12
        SETB    VR13
        SETB    VR10
        MOV     A,#080H
        CALL    LCDINS
        MOV     DPTR,#TEXT_27
        CALL    LCDSTRING
        MOV     A,#0C0H
        CALL    LCDINS
        MOV     DPTR,#TEXT_28
        CALL    LCDSTRING
        JMP     MAIN0

15:

        JB      P2.6,K16
        JMP     MAIN0

16:

        JB      P2.7,K17
        JMP     MAIN0
```

```
17:
        JMP     MAIN0

=======PROSEDUR CETAK STRING=========
RINTSTRINGLOOP:
        CALL    LCDDAT
        INC     DPTR
.CDSTRING:
        CLR     A
        MOVC    A,@A+DPTR
        JNZ     PRINTSTRINGLOOP
        RET

=======PROSEDUR KONTROL BYTE OPERASI PADA LCD
.CDINS:
        MOV     PLCD,A
        CLR     LCDRS
        SJMP    LCDOUT
.CDDAT:
        MOV     PLCD,A
        SETB    LCDRS
.CDOUT:
        SETB    LCDE
        CALL    DELAY
        CLR     LCDE
        CALL    DELAY
        RET

;=======PROSEDUR INISIALISASI LCD
INITLCD:
        MOV     A,#DISPCLR
        CALL    LCDINS
        CALL    DELAY
        MOV     A,#FUNCSET
        CALL    LCDINS
        CALL    DELAY
        MOV     A,#DISPON
        CALL    LCDINS
        CALL    DELAY
        MOV     A,#ENTRMOD
        CALL    LCDINS
        CALL    DELAY
        MOV     A,#DISPCLR
        CALL    LCDINS
        CALL    DELAY2
        RET

;=======PROSEDUR DELAY=========
DELAY4:
        MOV     R7,#0250
DELAY4_1:
        DJNZ    R7,DELAY4_1
        RET

DELAY3:
        MOV     PUTR,A
MUTERZ:
        CALL    DELAY2
        DJNZ    PUTR,MUTERZ
        RET
DELAY2:
        MOV     R5,#130
```

```
UTERX:
        MOV     R6,#250
        CALL    DELAY
        DJNZ    R6,$
        DJNZ    R5,MUTERX
        RET
ELAY:
        MOV     R3,#08
UTER:
        MOV     R4,#0255
        DJNZ    R4,$
        DJNZ    R3,MUTER
        RET

============
TEXT SECTION
============
BOUT_1 : DB '  POWER SUPPLY  ',0
BOUT_2 : DB '     DIGITAL    ',0
BOUT_3 : DB ' DENGAN AT89S51 ',0
BOUT_4 : DB '    DAN LM317   ',0
BOUT_5 : DB '  Suryo Nugroho ',0
BOUT_6 : DB ' NIM:03.52. 033 ',0
BOUT_7 : DB 'DOSEN PEMBIMBING',0
BOUT_8 : DB 'Ir.Choirul S, MT',0

EXT_1  : DB 'Output: 1.5 V   ',0
EXT_2  : DB 'ITN MALANG      ',0
EXT_3  : DB 'Output: 3 V     ',0
EXT_4  : DB 'ITN MALANG      ',0
EXT_5  : DB 'Output: 4.5 V   ',0
EXT_6  : DB 'ITN MALANG      ',0
EXT_7  : DB 'Output: 5 V     ',0
EXT_8  : DB 'ITN MALANG      ',0
EXT_9  : DB 'Output: 6 V     ',0
EXT_10 : DB 'ITN MALANG      ',0
EXT_11 : DB 'Output: 7.5 V   ',0
EXT_12 : DB 'ITN MALANG      ',0
EXT_13 : DB 'Output: 9 V     ',0
EXT_14 : DB 'ITN MALANG      ',0
EXT_15 : DB 'Output: 12 V    ',0
EXT_16 : DB 'ITN MALANG      ',0
EXT_17 : DB 'Output: 13.5 V  ',0
EXT_18 : DB 'ITN MALANG      ',0
EXT_19 : DB 'Output: 15 V    ',0
EXT_20 : DB 'ITN MALANG      ',0
EXT_21 : DB 'Output: 18 V    ',0
EXT_22 : DB 'ITN MALANG      ',0
EXT_23 : DB 'Output: 22 V    ',0
EXT_24 : DB 'ITN MALANG      ',0
EXT_25 : DB 'Output: 24 V    ',0
EXT_26 : DB 'ITN MALANG      ',0
EXT_27 : DB 'Output: 25 V    ',0
EXT_28 : DB 'ITN MALANG      ',0


END
```

atures

- Compatible with MCS-51® Products
- K Bytes of In-System Programmable (ISP) Flash Memory
  - Endurance: 1000 Write/Erase Cycles
- .0V to 5.5V Operating Range
- ully Static Operation: 0 Hz to 33 MHz
- hree-level Program Memory Lock
- 28 x 8-bit Internal RAM
- 2 Programmable I/O Lines
- wo 16-bit Timer/Counters
- ix Interrupt Sources
- ull Duplex UART Serial Channel
- ow-power Idle and Power-down Modes
- nterrupt Recovery from Power-down Mode
- Watchdog Timer
-)ual Data Pointer
- ower-off Flag
- ast Programming Time
- lexible ISP Programming (Byte and Page Mode)

escription

e AT89S51 is a low-power, high-performance CMOS 8-bit microcontroller with 4K tes of in-system programmable Flash memory. The device is manufactured using nel's high-density nonvolatile memory technology and is compatible with the indus--standard 80C51 instruction set and pinout. The on-chip Flash allows the program emory to be reprogrammed in-system or by a conventional nonvolatile memory pro-ammer. By combining a versatile 8-bit CPU with in-system programmable Flash on a onolithic chip, the Atmel AT89S51 is a powerful microcontroller which provides a ghly-flexible and cost-effective solution to many embedded control applications.

ie AT89S51 provides the following standard features: 4K bytes of Flash, 128 bytes of AM, 32 I/O lines, Watchdog timer, two data pointers, two 16-bit timer/counters, a five-ctor two-level interrupt architecture, a full duplex serial port, on-chip oscillator, and ock circuitry. In addition, the AT89S51 is designed with static logic for operation wn to zero frequency and supports two software selectable power saving modes. ie Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port, and errupt system to continue functioning. The Power-down mode saves the RAM con-nts but freezes the oscillator, disabling all other chip functions until the next external errupt or hardware reset.

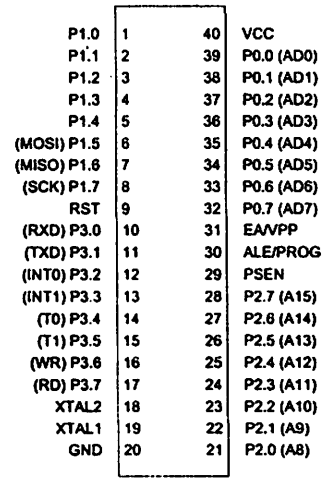
8-bit Microcontroller with 4K Bytes In-System Programmable Flash

AT89S51

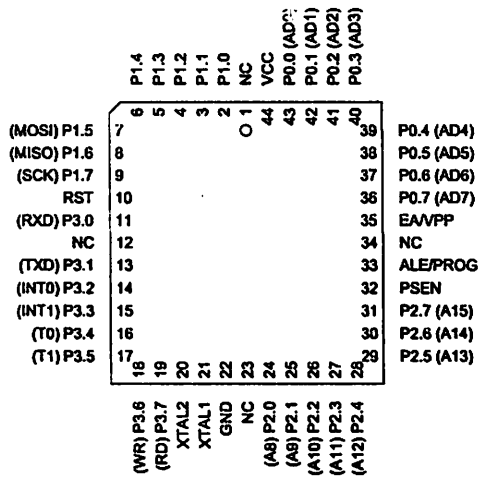
Rev. 2487A–10/01

n Configurations

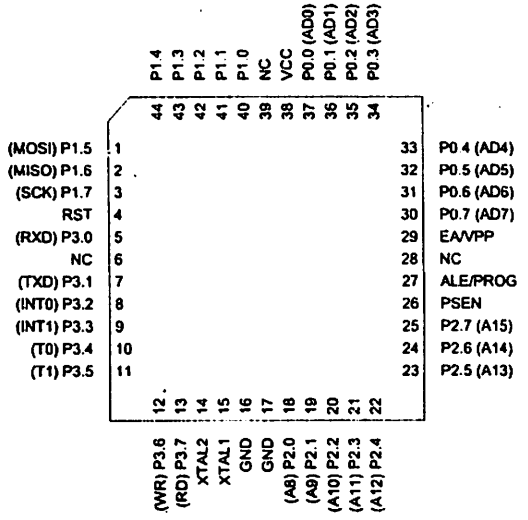
PDIP



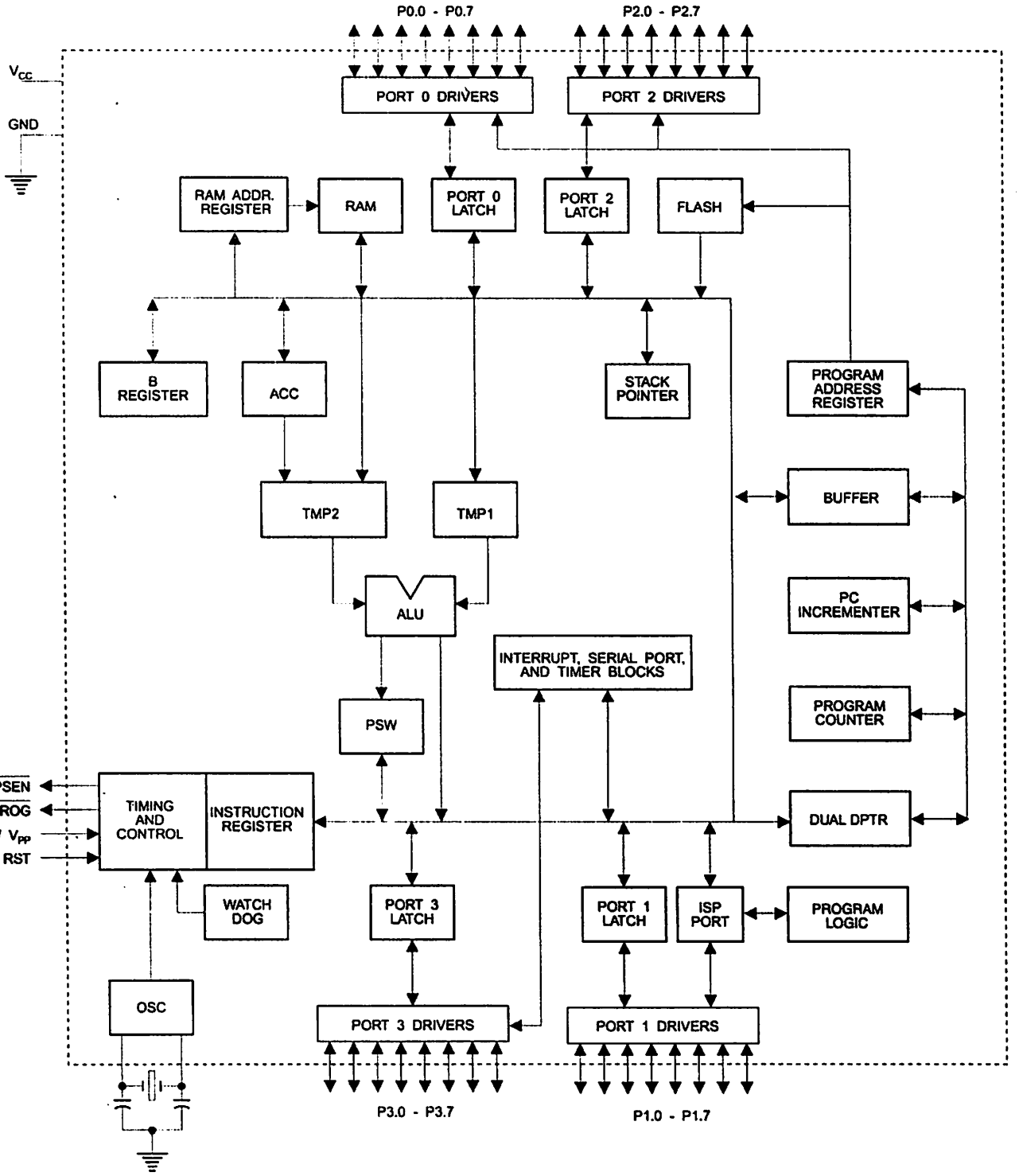
PLCC



TQFP



lock Diagram



n Description

:C Supply voltage.

ND Ground.

ort 0 Port 0 is an 8-bit open drain bidirectional I/O port. As an output port, each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 can also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode, P0 has internal pull-ups.

Port 0 also receives the code bytes during Flash programming and outputs the code bytes during program verification. **External pull-ups are required during program verification.**

ort 1 Port 1 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I_{IL}) because of the internal pull-ups.

Port 1 also receives the low-order address bytes during Flash programming and verification.

Port Pin	Alternate Functions
P1.5	MOSI (used for In-System Programming)
P1.6	MISO (used for In-System Programming)
P1.7	SCK (used for In-System Programming)

ort 2 Port 2 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (I_{IL}) because of the internal pull-ups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application, Port 2 uses strong internal pull-ups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

ort 3 Port 3 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pull-ups.

Port 3 receives some control signals for Flash programming and verification.

Port 3 also serves the functions of various special features of the AT89S51, as shown in the following table.

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{INT0}$ (external interrupt 0)
P3.3	$\overline{INT1}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	$\overline{WR}$ (external data memory write strobe)
P3.7	$\overline{RD}$ (external data memory read strobe)

ST

Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device. This pin drives High for 98 oscillator periods after the Watchdog times out. The DISRTO bit in SFR AUXR (address 8EH) can be used to disable this feature. In the default state of bit DISRTO, the RESET HIGH out feature is enabled.

ALE/$\overline{PROG}$

Address Latch Enable (ALE) is an output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input ($\overline{PROG}$) during Flash programming.

In normal operation, ALE is emitted at a constant rate of 1/6 the oscillator frequency and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external data memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

$\overline{PSEN}$

Program Store Enable ($\overline{PSEN}$) is the read strobe to external program memory.

When the AT89S51 is executing code from external program memory, $\overline{PSEN}$ is activated twice each machine cycle, except that two $\overline{PSEN}$ activations are skipped during each access to external data memory.

$\overline{EA}$/VPP

External Access Enable. $\overline{EA}$ must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed, $\overline{EA}$ will be internally latched on reset.

$\overline{EA}$ should be strapped to V_{CC} for internal program executions.

This pin also receives the 12-volt programming enable voltage (V_{PP}) during Flash programming.

XTAL1

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

XTAL2

Output from the inverting oscillator amplifier

ɔecial
ınction
ɛgisters

A map of the on-chip memory area called the Special Function Register (SFR) space is shown in Table 1.

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return random data, and write accesses will have an indeterminate effect.

ɔle 1. AT89S51 SFR Map and Reset Values

0F8H								0FFH
0F0H	B 00000000							0F7H
0E8H								0EFH
0E0H	ACC 00000000							0E7H
0D8H								0DFH
0D0H	PSW 00000000							0D7H
0C8H								0CFH
0C0H								0C7H
0B8H	IP XX000000							0BFH
0B0H	P3 11111111							0B7H
0A8H	IE 0X000000							0AFH
0A0H	P2 11111111		AUXR1 XXXXXXX0				WDTRST XXXXXXXX	0A7H
98H	SCON 00000000	SBUF XXXXXXXX						9FH
90H	P1 11111111							97H
88H	TCON 00000000	TMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TH1 00000000	AUXR XXX00XX0	8FH
80H	P0 11111111	SP 00000111	DP0L 00000000	DP0H 00000000	DP1L 00000000	DP1H 00000000	PCON 0XXX0000	87H

User software should not write 1s to these unlisted locations, since they may be used in future products to invoke new features. In that case, the reset or inactive values of the new bits will always be 0.

Interrupt Registers: The individual interrupt enable bits are in the IE register. Two priorities can be set for each of the five interrupt sources in the IP register.

Table 2. AUXR: Auxiliary Register

AUXR Address = 8EH Reset Value = XXX00XX0B

Not Bit Addressable

Bit	7	6	5	4	3	2	1	0
	–	–	–	WDIDLE	DISRTO	–	–	DISALE

– Reserved for future expansion

DISALE Disable/Enable ALE

DISALE Operating Mode

0 ALE is emitted at a constant rate of 1/6 the oscillator frequency

1 ALE is active only during a MOVX or MOVC instruction

DISRTO Disable/Enable Reset out

DISRTO

0 Reset pin is driven High after WDT times out

1 Reset pin is input only

WDIDLE Disable/Enable WDT in IDLE mode

WDIDLE

0 WDT continues to count in IDLE mode

1 WDT halts counting in IDLE mode

Dual Data Pointer Registers: To facilitate accessing both internal and external data memory, two banks of 16-bit Data Pointer Registers are provided: DP0 at SFR address locations 82H-83H and DP1 at 84H-85H. Bit DPS = 0 in SFR AUXR1 selects DP0 and DPS = 1 selects DP1. The user should always initialize the DPS bit to the appropriate value before accessing the respective Data Pointer Register.

Power Off Flag: The Power Off Flag (POF) is located at bit 4 (PCON.4) in the PCON SFR. POF is set to "1" during power up. It can be set and rest under software control and is not affected by reset.

Table 3. AUXR1: Auxiliary Register 1

AUXR1

Address = A2H

Reset Value = XXXXXXX0B

Not Bit Addressable

	–	–	–	–	–	–	–	DPS
Bit	7	6	5	4	3	2	1	0

– Reserved for future expansion

DPS Data Pointer Register Select

DPS	
0	Selects DPTR Registers DP0L, DP0H
1	Selects DPTR Registers DP1L, DP1H

Memory Organization

MCS-51 devices have a separate address space for Program and Data Memory. Up to 64K bytes each of external Program and Data Memory can be addressed.

Program Memory

If the $\overline{EA}$ pin is connected to GND, all program fetches are directed to external memory.

On the AT89S51, if $\overline{EA}$ is connected to V_{CC}, program fetches to addresses 0000H through FFFH are directed to internal memory and fetches to addresses 1000H through FFFFH are directed to external memory.

Data Memory

The AT89S51 implements 128 bytes of on-chip RAM. The 128 bytes are accessible via direct and indirect addressing modes. Stack operations are examples of indirect addressing, so the 128 bytes of data RAM are available as stack space.

Watchdog Timer (One-time Enabled with Reset-out)

The WDT is intended as a recovery method in situations where the CPU may be subjected to software upsets. The WDT consists of a 14-bit counter and the Watchdog Timer Reset (WDTRST) SFR. The WDT is defaulted to disable from exiting reset. To enable the WDT, a user must write 01EH and 0E1H in sequence to the WDTRST register (SFR location 0A6H). When the WDT is enabled, it will increment every machine cycle while the oscillator is running. The WDT timeout period is dependent on the external clock frequency. There is no way to disable the WDT except through reset (either hardware reset or WDT overflow reset). When WDT overflows, it will drive an output RESET HIGH pulse at the RST pin.

Using the WDT

To enable the WDT, a user must write 01EH and 0E1H in sequence to the WDTRST register (SFR location 0A6H). When the WDT is enabled, the user needs to service it by writing 01EH and 0E1H to WDTRST to avoid a WDT overflow. The 14-bit counter overflows when it reaches 16383 (3FFFH), and this will reset the device. When the WDT is enabled, it will increment every machine cycle while the oscillator is running. This means the user must reset the WDT at least every 16383 machine cycles. To reset the WDT the user must write 01EH and 0E1H to WDTRST. WDTRST is a write-only register. The WDT counter cannot be read or written. When WDT overflows, it will generate an output RESET pulse at the RST pin. The RESET pulse duration is 98xTOSC, where TOSC=1/FOSC. To make the best use of the WDT, it

should be serviced in those sections of code that will periodically be executed within the time required to prevent a WDT reset.

DT During ›wer-down ıd Idle

In Power-down mode the oscillator stops, which means the WDT also stops. While in Power-down mode, the user does not need to service the WDT. There are two methods of exiting Power-down mode: by a hardware reset or via a level-activated external interrupt, which is enabled prior to entering Power-down mode. When Power-down is exited with hardware reset, servicing the WDT should occur as it normally does whenever the AT89S51 is reset. Exiting Power-down with an interrupt is significantly different. The interrupt is held low long enough for the oscillator to stabilize. When the interrupt is brought high, the interrupt is serviced. To prevent the WDT from resetting the device while the interrupt pin is held low, the WDT is not started until the interrupt is pulled high. It is suggested that the WDT be reset during the interrupt service for the interrupt used to exit Power-down mode.

To ensure that the WDT does not overflow within a few states of exiting Power-down, it is best to reset the WDT just before entering Power-down mode.

Before going into the IDLE mode, the WDIDLE bit in SFR AUXR is used to determine whether the WDT continues to count if enabled. The WDT keeps counting during IDLE (WDIDLE bit = 0) as the default state. To prevent the WDT from resetting the AT89S51 while in IDLE mode, the user should always set up a timer that will periodically exit IDLE, service the WDT, and reenter IDLE mode.

With WDIDLE bit enabled, the WDT will stop to count in IDLE mode and resumes the count upon exit from IDLE.

ART

The UART in the AT89S51 operates the same way as the UART in the AT89C51. For further information on the UART operation, refer to the ATMEL Web site (http://www.atmel.com). From the home page, select 'Products', then '8051-Architecture Flash Microcontroller', then 'Product Overview'.

mer 0 and 1

Timer 0 and Timer 1 in the AT89S51 operate the same way as Timer 0 and Timer 1 in the AT89C51. For further information on the timers' operation, refer to the ATMEL Web site (http://www.atmel.com). From the home page, select 'Products', then '8051-Architecture Flash Microcontroller', then 'Product Overview'.

terrupts

The AT89S51 has a total of five interrupt vectors: two external interrupts ($\overline{INT0}$ and $\overline{INT1}$), two timer interrupts (Timers 0 and 1), and the serial port interrupt. These interrupts are all shown in Figure 1.

Each of these interrupt sources can be individually enabled or disabled by setting or clearing a bit in Special Function Register IE. IE also contains a global disable bit, EA, which disables all interrupts at once.

Note that Table 4 shows that bit position IE.6 is unimplemented. In the AT89S51, bit position IE.5 is also unimplemented. User software should not write 1s to these bit positions, since they may be used in future AT89 products.

The Timer 0 and Timer 1 flags, TF0 and TF1, are set at S5P2 of the cycle in which the timers overflow. The values are then polled by the circuitry in the next cycle

Table 4. Interrupt Enable (IE) Register

(MSB)							(LSB)
EA	–	–	ES	ET1	EX1	ET0	EX0

Enable Bit = 1 enables the interrupt.

Enable Bit = 0 disables the interrupt.

Symbol	Position	Function
EA	IE.7	Disables all interrupts. If EA = 0, no interrupt is acknowledged. If EA = 1, each interrupt source is individually enabled or disabled by setting or clearing its enable bit.
–	IE.6	Reserved
–	IE.5	Reserved
ES	IE.4	Serial Port interrupt enable bit
ET1	IE.3	Timer 1 interrupt enable bit
EX1	IE.2	External interrupt 1 enable bit
ET0	IE.1	Timer 0 interrupt enable bit
EX0	IE.0	External interrupt 0 enable bit
User software should never write 1s to reserved bits, because they may be used in future AT89 products.		

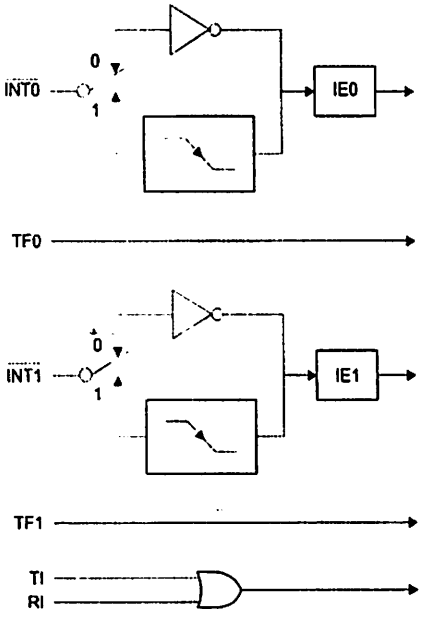



Figure 1. Interrupt Sources