

**INSTITUT TEKNOLOGI NASIONAL MALANG
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ELEKTRONIKA**



**PERENCANAAN DAN PEMBUATAN DOWNLOADER DAN TRAYNER
MIKROKONTROLLER ATmega8535 DAN ATmega8515**

SKRIPSI

**Disusun Oleh :
MOHAMAD HABIB AHSAN
00.17.172**

OKTOBER 2005



STATE DEPARTMENT OF JUSTICE
INTELLIGENCE INFORMATION REPORT
1-2 OFFICE OF THE ATTORNEY GENERAL
WASHINGTON, D.C. 20530

REPORT WAS RECLASSIFIED UNCLASSIFIED AND DECLASSIFIED
ON 08/21/2001 BY 60322/UCBAW/STP/STP

1 2 3 4 5 6

1-2 OFFICE OF THE ATTORNEY GENERAL
WASHINGTON, D.C. 20530
1-2 OFFICE OF THE ATTORNEY GENERAL

1-2 OFFICE OF THE ATTORNEY GENERAL

LEMBAR PENGESAHAN



PERENCANAAN DAN PEMBUATAN DOWNLOADER DAN TRAYNER
MIKROKONTROLLER ATmega8535, DAN ATmega8515

*Disusun dan Diajukan untuk Melengkapi dan Memenuhi Syarat
Guna Mencapai Gelar Sarjana Teknik*

Disusun Oleh :
MOHAMAD HABIB AHSAN
00.17.172



Mengetahui
Ketua Jurusan Teknik Elektro S-1

(Ir. F. Yudi Limpraptono, MT)
NIP.Y. 1039500274

Diperiksa dan Disetujui
Dosen Pembimbing

(Joseph Dedy Irawan, ST MT)
NIP.P. 1039800324

KONSENTRASI TEKNIK ELEKTRONIKA
JURUSAN TEKNIK ELEKTRO S-1
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG



INSTITUT TEKNOLOGI NASIONAL
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ELEKTRONIKA

BERITA ACARA UJIAN SKRIPSI
FAKULTAS TEKNOLOGI INDUSTRI

Nama : Mohamad Habib Ahsan
NIM : 00.17.172
Jurusan : Teknik Elektro S-1
Konsentrasi : Teknik Elektronika
Judul Skripsi : Perancangan Dan Pembuatan Downloader Dan Trayner
Mokrokontroller Atmega8535 Dan Atmega8515

Dipertahankan di hadapan majelis penguji Skripsi jenjang Strata satu (S-1)
pada :

Hari : Rabu
Tanggal : 5 Oktober 2005
Dengan Nilai : 76,3 (B+)

Panitia Ujian Skripsi



(Ir. Mochtar Asroni, MSME)

Ketua



(Ir. F. Yudi Limpraptono, MT)

Sekretaris

Anggota Penguji

(Ir. F. Yudi Limpraptono, MT)

Penguji I

(Cahyo Crysdian, MSc)

Penguji II



INSTITUT TEKNOLOGI NASIONAL
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ELEKTRONIKA

LEMBAR BIMBINGAN SKRIPSI

Nama : Mohamad Habib Ahsan
NIM : 00.17.172
Jurusan : Teknik Elektro S-1
Konsentrasi : Teknik Elektronika
Judul Skripsi : Perencanaan Dan Pembuatan Downloader Dan
Trayner Mikrokontroller Atmega8535 Dan
Atmega8515
Tanggal Pengajuan Skripsi : 20 Mei 2005
Selesai Penulisan Skripsi : 14 September 2005
Dosen Pembimbing : Joseph Dedy Irawan, ST MT
Telah Dievaluasi Dengan Nilai : 85 (A)



Mengetahui
Ketua Jurusan T. Elektro S-1

(Ir. F. Yudi Limpraptono, MT)

Diperiksa Dan Disetujui,
Dosen Pembimbing

(Joseph Dedy Irawan, ST MT)



FORMULIR PERBAIKAN SKRIPSI

Nama : Mohamad Habib Ahsan
NIM : 00.17.172
Masa Bimbingan : 18 Juli 2005 s/d 18 Januari 2006
Judul : Perancangan Dan Pembuatan Downloader Dan Trayner
Mokrokontroller Atmega8535 Dan Atmega8515

No	Tanggal	Uraian	Paraf
1	20 Oktober 2005	- Uji tingkat keberhasilan Alat - Kesimpulan harus benar hal-hal yang berhubungan dengan alat	
2	20 Oktober 2005	- Revise the complete schema	

Disetujui

Penguji I

(Ir. F. Yudi Limpraptono, MT)

Penguji II

(Cahyo Crys dian, MSc)

Mengetahui
Dosen Pembimbing

(Joseph Dedy Irawan, ST. MT)



Berjalan di air aku bisa
Terbang bila 'ku mau aku bisa
Bersinggasa sinar mentari aku bias
Dan 'ku awasi berputarnya dunia
Aku gunung dan aku samudra
'Ku tiupkan hidup dari nafasku
'Ku senyap dunia dipucuk jemariku
Mengalahkan maha duitas semua
Aku adalah 'ku yang kyalamba
Kloningku dari impianku
'Aku sebagai alam semua
Masa depan masa lalu
'Tubuhku dari bumi
'Jiwaku dari langit
'Hilangkanku dengan persembahkan pertiara
'Keremang laut bias 'ku dan bangsaku
'Melup adalah 'ku
'Sebagai angin, sebagai awan
'Tubuhku rela mengorok
'Jiwaku tiada usai
'Aku adalah keabadian
'Aku tak pernah sirna
'Aku adalah sesuatu
'Dari apa 'ku terjelma
'Berjalan di air aku bisa
'Terbang bila 'ku mau aku bisa
'Apapun 'ku bisa
'Hanya hanya mesti mencoba

Ku Persembahkan SKRIPSI Ini Untoek

1. My God Allah SWT b'coz of U I get the biggest spirit to finish this reseach
2. My Kanjeng Nabi Muhammad SAW, who the biggest man in the world b'coz of U I'm still walk in the right way yakni Islam
3. Kedua orang tuaku Bapakku (Moh. Fadlol), Ibu'ku (Siti Maesaroh) yang memberikan Semuanya kepadaku, Cinta, kasih sayang, Do'a dan segalanya kepadaku. Juga dukungan moral maupun materil yang tak ternilai harganya.
4. Kaka'ku (Moh. Syamsul Huda, AMd SPD.) dan Ade'ku (Annisau Nafi'ah, AMd) yang tlah memberikan semangat dan motivasi kepadaku, juga tlah berbagi sukma maupun duka bersama. SUKSES Untuk Kedua Saudaraku.....
5. My Sweet heart, Thank's for Ur kindly, friendly, and anything U have given to me, especially Ur biggest support and Ur LOVE.
" I Hope We Still Together Na' " (Ratna Agustina, C, ST)

TeRiMa KaSiH JuGa PaDa

❖ Organisasi yang menggedekku hingga aku tau segalanya....

- Keluarga Kerohanian IAIN Malang and sahabat' aktivis UKWU (Ikatan Mahasiswa Muslimah Indonesia) beserta sahabat' aktivis, 'Tanjung Tersepat Dan Baju Ke Muka'

- KEMAHasiswaan (Ikatan Mahasiswa Agunan Tulungagung)
Sapani Reek, B'ngantipal lagi.....?

- IICSP (Institute For Social And Culture Studies), Ayo discus
sempu page lagi.....?

- HUB (Himpunan Mahasiswa Elektro) IAIN Malang, Ent
Sangat keren Lec.....Siip lah...

- Perda Teman-Teman aktivis yang ada didalamnya yg blum
kascub, Brave smua and Semangat Terus Puanlang
Menyerah.....!

- My best Friend, Aan Hanafi Pamauna, Terima kasih smua nasihat,
cerita dan semuanya. Kapan kamoe Pulus.....? Cepel T'lunggu.

KATA PENGANTAR

Puji syukur penulis panjatkan kehadiran Allah SWT yang telah melimpahkan rahmad-Nya, sehingga penulis dapat menyelesaikan pembuatan alat dan penulisan laporan skripsi ini. Judul skripsi ini ” PERENCANAAN DAN PEMBUATAN DOWNLOADER DAN TRAYNER MIKROKONTROLLER ATmega8535, DAN ATmega8515 “.

Laporan ini disusun sebagai pemenuhan syarat untuk memperoleh Gelar Sarjana Strata Satu(S-1) Teknik Elektro Program Studi Elektronika, Fakultas Teknologi Industri, Institiut Teknologi Nasional Malang.

Sebelum, saat dan sesudahnya penulis dalam laporan ini telah memperoleh berbagai bimbingan, arahan dan bantuan berbagai pihak, karenanya penulis sampaikan ucapan terima kasih kepada:

1. Bapak Dr. Ir.Abraham Lomi, MSEE, selaku Rektor ITN Malang.
2. Bapak Ir. Mochtar Asroni, MSME, selaku Dekan FTI ITN Malang.
3. Bapak Ir. F.Yudi Limpraptno, MT selaku Ketua Jurusan Teknik Elektro ITN Malang.
4. Bapak Joseph Dedy Irawan, ST MT selaku dosen pembimbing skripsi.
5. Bapak dan Ibu dosen ITN Malang yang telah memberikan pendidikan kepada penulis.
6. Orang tua penulis yang telah memberikan dorongan, nasehat dan motivasi
7. Saudara, teman dan pihak lain yang menyumbangkan bantuannya kepada penulis selama ini.

Penulis membuat dan menulis laporan ini dengan sebaik-baiknya, namun jika dirasa masih kurang, segala kritik dan saran yang sifatnya menyempurnakan karya penulis yang akan datang, penulis terima dengan senang hati.

Dan semoga laporan ini bermanfaat bagi penulis, pembaca dan pendengarnya, Amien.....

Malang, September 2005

Penulis

DAFTAR ISI

LEMBAR PERSETUJUAN.....	i
KATA PENGANTAR.....	ii
ABSTRAKSI.....	iii
DAFTAR ISI	iv
DAFTAR GAMBAR	v
DAFTAR TABEL	vi
DAFTAR DIAGRAM	vii
BAB I PENDAHULUAN	
1. Latar Belakang	1
2. Tujuan	2
3. Rumusan Masalah	3
4. Batasan Masalah	3
5. Metodologi	3
6. Sistematika Pembahasan	4
BAB II TEORI PENUNJANG	
2.1. Pengisi Dan Penghapusan Program ATmega8535 Dan ATmega8515 .	6
2.2. Mikrokontroler ATmega8535L dan ATmega8515.....	6
2.2.1. Pendahuluan	6
2.2.1.1. Teori Dasar Mikrokontroller ATmega8535L	7
2.2.1.2. Susunan Kaki – kaki ATmega8535	10
2.2.2. Organisasi Memori	15

2.2.3. Sistem Reset	16
2.2.4. Analog Comparator	18
2.2.5. Analog To Digital Converter (ADC)	19
2.3. Mikrokontroler ATmega8515	24
2.3.1. Perangkat keras Mikrokontroler ATMEGA 8515	24
2.3.1.1. Arsitektur ATMEGA 8515	26
2.3.1.2. Konfigurasi Pin-pin Mikrokontroler	28
2.3.1.3. Organisasi Memori	33
2.3.1.4. Metode Pengalamatan	33
2.4. Generate Array Logic (GAL)	36
2.4.1 Konfigurasi Pin – Pin IC GAL 22V10	38
2.5. MAX 232	39
2.5.1. Gambaran Secara Umum	39
2.6. Tampilan LED 7 Segmen	40
2.7, Light Emitting Diode (LED)	41

BAB III PERENCANAAN DAN PEMBUATAN ALAT

3.1. Pendahuluan	42
3.2. Perencanaan Dan Pembuatan Perangkat Keras	42
3.2.1. Konfigurasi Pin – pin Mikrokontroler ATmega8535 dan	
ATmega8515	44
3.3. Rangkaian Reset	50
3.4. Generate Array Logic (GAL)	52

3.5. Port Pararel	53
3.6. MAX 232	55
3.7. LED (Light Emitting Diode) 7 Segmen	56
3.8. SWITCH	58
3.9. Catu Daya (Power Supply)	39

BAB IV PENGUJIAN ALAT

4.1. Pendahuluan	60
4.2. Perangkat Lunak	61
4.2.1. Menjalankan Menu Load file	62
4.2.2. Menjalan kan menu Write	64
4.2.3. Menjalankan Menu Read	65
4.2.4. Menjalankan Menu Lock	65
4.2.5. Menjalankan Menu Erase	66
4.2.6. Menjalankan Menu Signature	67
4.2.7. Menjalankan Menu Save as	68
4.2.8. Menjalankan Menu Abort	69
4.2.9. Menjalankan Menu Autolock	69
4.2.9. Menjalankan Menu Exit	70
4.3. Perangkat Keras Alat	70
4.4. Pengujian Dengan Mempergunakan LED	71

BAB V PENUTUP

5.1. Kesimpulan 72

5.2. Saran 73

Daftar Pustaka

Lampiran

Data Sheet

DAFTAR GAMBAR

Gambar 2.1	Block Diagram ATmega8535L	9
Gambar 2.2	Konfigurasi pin ATmega8535L	10
Gambar 2.3	Map Memori Program Flash Memori	15
Gambar 2.4	Memori Map Program Data Memori	16
Gambar 2.5	Logika Reset Mikrokontroler Atmega8535	17
Gambar 2.6	Blok Diagram Analog Comparator	18
Gambar 2.7	Blok Skematik ADC Internal	20
Gambar 2.8	Fungsi Linieritas ADC Dalam Bentuk Anak Tangga	21
Gambar 2.9	Timing Diagram Serial Programming	22
Gambar 2-10	Blok diagram Mikrokontroler ATMEGA 8515	25
Gambar 2-11	Konfigurasi pin-pin ATmega 8515	28
Gambar 2-12	KONFIGURASI PIN – PIN IC GAL 22V10	38
Gambar 2.13	MAX 232	39
Gambar 2.14	Logic symbol MAX 232	40
Gambar 2.15	LED 7 Segmen	40
Gambar 3-1	BLOK DIAGRAM ALAT	43
Gambar 3.2	KONFIGURASI PIN	44
Gambar 3.3	SERIAL PROGRAMMING ATmega8515	45
Gambar 3.4	SERIAL PROGRAMMING ATmega8535	45
Gambar 3-5	GAMBAR RANGKAIAN RESET	50
Gambar 3.9	Rangkaian MAX 232	56
Gambar 3.11	LED 7 Segment	57

Gambar 3.10 Konfigurasi pada LED 7 Segmen dengan uC	57
Gambar 3.12 Konfigurasi pada LED dengan Uc	58
Gambar 3.14 Switch pada papan downloader	58
Gambar 3-15 RANGKAIAN CATU DAYA	59
Gambar 4-1 DOWNLOADER IC MIKROKONTROLER ATmega8535 dan ATmega8515	60
Gambar 4-2 MENU UTAMA DOWNLOADER ATmega8535 dan ATmega8515	62
Gambar 4-3 TAMPILAN PADA SAAT MENU LOAD FILE DIAKTIFKAN	63
Gambar 4-4 TAMPILAN PENGAMBILAN DATA DARI KOMPUTER .	63
Gambar 4-5 TAMPILAN PROSES PENGISIAN TELAH SELESAI	64
Gambar 4-6 TAMPILAN TERJADI KESALAHAN PADA SAAT	64
Gambar 4-7 TAMPILAN SETELAH MENU READ DIAKTIFKAN	65
Gambar 4-8 TAMPILAN PADA SAAT MENU LOCK DIAKTIFKAN ...	66
Gambar 4-9 TAMPILAN PADA SAAT MENU ERASE DIAKTIFKAN ..	67
Gambar 4-10 TAMPILAN PADA SAAT MENU SIGNATURE DIAKTIFKAN	68
Gambar 4-11 TAMPILAN MENU SAVE AS PADA SAAT DIAKTIFKAN	68
Gambar 4-12 TAMPILAN PADA SAAT MENU AUTO LOCK DIAKTIFKAN	69
Gambar 4-13 TAMPILAN PADA SAAT MENGAKTIFKAN MENU EXIT	70

DAFTAR TABEL

Tabel 2.1 Fungsi Alternatif dari Pin Port A	11
Tabel 2.2 Fungsi Alternatif dari pin port B	12
Tabel 2.3 Fungsi Khusus Dari Port D	13
Tabel 2.4 Pin – Pin Serial Programming	22
Tabel 2.5 Serial Programming Instruksi Set	23
Tabel 2.6 Fungsi khusus port A	29
Tabel 2.7 Port D Pins Alternate Functions	31
Tabel 2.8 Port E Pins Alternate Functions	32
Tabel 3.1. Fungsi Alternatif dari Pin Port A	47
Tabel 3.2 Fungsi Alternatif dari pin port B	48
Tabel 3.3. Fungsi Khusus Dari Port D	49

DAFTAR DIAGRAM

Diagram 2-1. Fast PWM Mode, Timing Diagram	30
---	-----------

BAB I

PENDAHULUAN

1. Latar Belakang

Penggunaan instrumen elektronika yang menggunakan sistem mikrokontroler sebagai pengontrol umum dewasa ini sudah demikian luas didalam bidang kehidupan. Sistem mikrokontroler ini menggunakan komponen memori untuk penyimpanan data selama proses berlangsung, Selain itu komponen ini juga berguna untuk menyimpan program dan data untuk dapat memfungsikan sistem mikrokontroler tersebut.

Dalam menggunakan mikrokontroler biasanya, pemakai menggunakan IC mikrokontroler yang siap pakai dan belum terisi program dari pabrik pembuat IC mikrokontroler tersebut. IC mikrokontroler ini juga disebut IC SCM (Single Chip Microcomputer).

Aplikasi mikrokontroler sebagai pengontrol utama sangat membantu dalam mengotomatisasi suatu sistem kontrol untuk mempermudah dan mempercepat proses kinerja suatu alat yang digunakan, sehingga dewasa ini sudah banyak desain kontrol yang memakai mikrokontroler sebagai pengontrol utama. Penerapan mikrokontroler untuk berbagai sistem kontrol tentunya memerlukan software yang berbeda sesuai dengan alat yang akan dikontrol oleh mikrokontroler. Mikrokontroler ATMEGA8535, DAN ATMEGA8515 merupakan sebagian kecil dari beberapa mikrokomputer buatan ATMEL, dimana mikrokontroler ini sudah terdapat memori didalamnya yang dapat diisi aplikasi program yang diperlukan. Program di dalam memori tersebut dapat pula dihapus dan diisi kembali dengan aplikasi program yang baru karena mikrokontroller jenis

memiliki memori EEPROM (Elektrical Erasable and Programmable Read Only memori). Dengan menggunakan IC PLD sebagai alat bantu untuk interface dengan Paralell Port PC yang digunakan pada proses downloader lebih mudah dibandingkan dengan menggunakan IC TFI. dimana kita dapat menentukan pin-pin keluaran yang diinginkan, perancangan yang lebih mudah serta kemudahan dalam pembuatan route pada PCB.

Memperhatikan kenyataan ini muncul suatu ide atau gagasan untuk mewujudkan peralatan yang mampu mengisi program (software) pada IC mikrokontroler dengan program yang dapat diisi, dapat dihapus dan dapat diisi kembali dengan program yang baru dengan menggunakan IC SPLD (GAL 22V10) sebagai pengatur transfer data dan control pemrograman atau simulasi Dimana IC SPLD ini harus diisi terlebih dahulu dengan program sesuai dengan yang dikehendaki. Dengan demikian akan mempermudah pemakai mikrokontroler ini dalam penerapan berbagai alat yang akan di kontrol.

2. Tujuan

Adapun perancangan dan pembuatan rangkaian downloader ini bertujuan :

1. Digunakan sebagai alat downloader IC Mikrokontroler ATMEGA8535, dan ATMEGA8515
2. Pemanfaatan IC SPLD yang dapat diprogram dengan schematic rangkaian
3. Membuat rangkaian pengaturan transfer data dan control programming atau simulasi.

3. Rumusan Masalah

Permasalahan yang kami angkat dalam penyusunan skripsi ini, meliputi :

1. Proses yang dilakukan sebelum pembuatan alat, merencanakan alat bagaimana merancang rangkaian downloader IC Mikrokontroler ATMEGA8535, DAN ATMEGA8515 dalam satu rangkaian.
2. Perancangan program menggunakan schematic rangkaian IC SPLD sebagai pengaturan transfer data dan control programming atau simulasi.
3. Proses pembuatan software downloader menggunakan software Delphi.
4. Uji coba alat yang telah selesai melalui analisa data dan perhitungan.

4. Batasan Masalah

Sehubungan dengan masalah yang dihadapi dalam pembuatan skripsi ini, Permasalahan hanya dibatasi dengan tujuan untuk mencegah kemungkinan meluasnya masalah dan penyimpangan dari permasalahan. Pembatasan tersebut antara lain :

1. Perangkat keras IC Mikrokontroler ATMEGA8535, dan ATMEGA8515
2. Pararel port printer sebagai jalur pengisian program antara PC dengan IC Mikrokontroler. ATMEGA8535, dan ATMEGA8515
3. Perangkat keras dan perangkat lunak pengisi IC SPLD (GAL 22V10).

5. Metodologi

Dalam penulisan skripsi ini penulis menggunakan metode-metode yang sering digunakan. Adapun metode tersebut adalah sebagai berikut :

1. Kajian literature/referensi mengenai komponen-komponen yang digunakan dalam pembuatan alat.
2. Merancang dan membuat alat kemudian mencoba dalam papan percobaan dan seterusnya merakit alat tersebut dalam PCB.
3. Tanya jawab dengan dosen pembimbing tentang konsep teori/literature.

6. Sistematika Pembahasan

Dalam pengerjaan laporan skripsi ini kami menggunakan sistematika sebagai berikut :

BAB I Pendahuluan

Pada pendahuluan ini berisikan tentang latar belakang masalah, rumusan masalah, tujuan pembuatan alat, batasan masalah, metode pembahasan dan sistematika pembahasan dari skripsi ini.

BAB II Kajian Pustaka

Pada kajian pustaka ini akan dibahas mengenai teori-teori yang mendasari pembuatan alat ini.

BAB III Desain Proyek dan Implementasi

4. Menerangkan dan membahas masalah perencanaan dan pembuatan perangkat keras maupun cara pengisian IC Mikrokontroler ATMEGA8535 dan ATMEGA8515. dan perancangan serta pengisian IC GAL 22V10 sebagai rangkaian format rangkaian pengaturan transfer data dan control programming atau simulasi.

BAB IV Hasil Pengujian dan Analisa

Memuat hasil pengujian alat IC Mikrokontroler ATMEGA8535 dan ATMEGA8515.

pengujian dilakukan dengan menguji tiap blok rangkaian dan rangkaian secara keseluruhan.

BAB II

TEORI PENUNJANG

2.1. Pengisi Dan Penghapusan Program AT MEGA8535 Dan AT MEGA8515

Dengan menggunakan alat pengisi dan penghapus program mikrokontroler khususnya ATMEGA8535 Dan ATMEGA8515 ini, maka akan memudahkan bagi pengguna mikrokontroler ATMEGA8535 Dan ATMEGA8515 untuk bereksperimen dengan program yang berbeda – beda sesuai dengan yang diinginkan. Penggunaan mikrokontroler AT MEGA8535 Dan AT MEGA8515 menjadi lebih praktis karena proses pengisian dan penghapusan dapat dilakukan dengan cepat tanpa harus pergi ketempat – tempat yang menyediakan fasilitas pengisian pemrograman. Adapun media yang digunakan untuk pengisian software adalah Personal Computer, dan untuk menghubungkan PC dengan peralatan ini dipergunakan jalur paralel port.

2.2. Mikrokontroler ATmega8535L dan ATmega8515

2.2.1 Pendahuluan

Perbedaan mendasar antara mikrokontroler dengan mikroprosesor adalah mikrokontroler selain memiliki CPU juga dilengkapi memori dan input output yang merupakan kelengkapan dari sytem minimum mikrokomputer, sehingga sebuah mikrokontroler dapat dikatakan sebagai mikrokomputer dalam keping tunggal (Single Chip mikrocomputer) yang dapat berdiri sendiri.

Mikrokontroler ATMEGA8535 dan ATMEGA8515 mempunyai kelebihan diantaranya, membutuhkan daya yang rendah, memiliki performa yang tinggi, dan

merupakan mikrokomputer 8 bit yang dilengkapi 8 Kbyte EEPROM (Electrical Erasable and Programmable Read Only Memory) untuk ATMEGA8535 dan 8 Kbyte untuk ATMEGA8515. Program memory dapat diprogram ulang dalam system atau dengan menggunakan alat yang dibuat dalam skripsi ini.

Dalam mikrokontroler terdapat dua hal yang mendasar yaitu : Perangkat keras dan perangkat lunak yang keduanya saling terkait dan mendukung.

2.2.1.1. Teori Dasar Mikrokontroler ATmega8535L

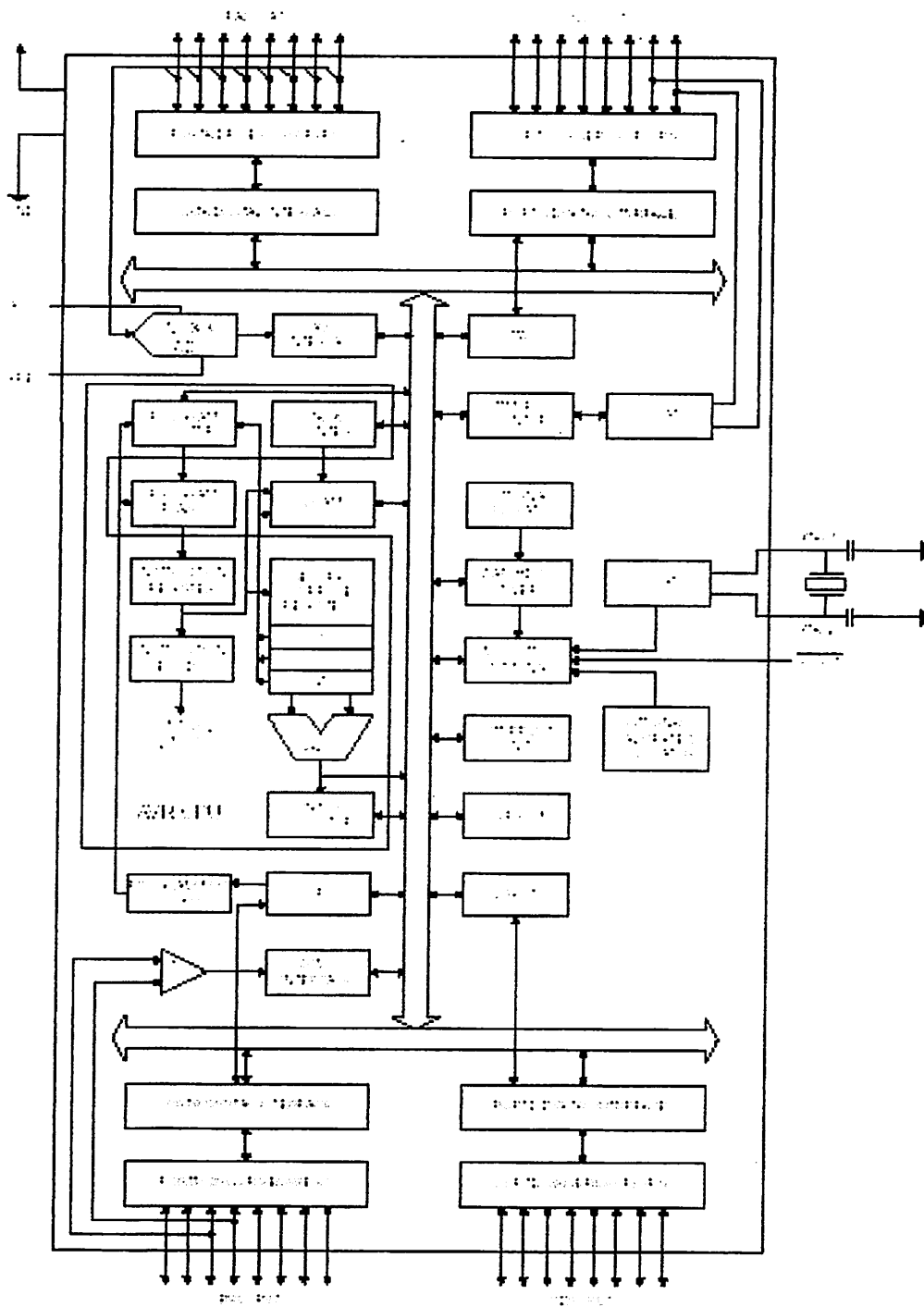
Secara sederhana mikrokontroler merupakan suatu IC yang didalamnya berisi CPU, ROM, RAM dan port I/O yang merupakan kelengkapan sebagai sistem minimum mikrokomputer sehingga sebuah mikrokontroler dapat dikatakan sebagai mikrokomputer dalam kepingan tunggal (*single chip microcomputer*) yang dapat berdiri sendiri.

Mikrokontroler ATmega8535L merupakan mikrokontroler buatan AMEL *Inc* yang merupakan mikrokontroler tipe terbaru buatan ATMEL dan memiliki beberapa kelebihan dari pada yang lainnya. Fitur-fitur yang ada pada ATmega8535L antara lain :

- 8 bit CPU (Central Processing Unit).
- 8 Kbyte self-programming flash program memory.
- SRAM berukuran 512 bytes.
- EEPROM berkapasitas 512 bytes.
- Memiliki 32 pin I/O.
- Memiliki 8 channel ADC 10 bit.

- Eksternal dan Internal sumber interrupt.
- Programming lock for software security.
- Tegangan operasi 2.7 – 5.5 Volt.
- Programmable serial USART.

Arsitektur dasar dari mikrokontroler ATmega8535L dapat dilihat pada gambar dibawah ini :



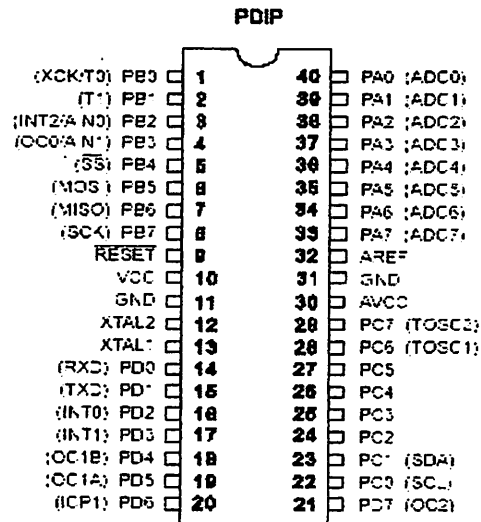
Gambar 2.1

Block Diagram ATmega8535L

Sumber: Data sheet 8-bit AVR Microcontroller With 8K Bytes In-System Programmable Flash ATmega8535, ATmega8535L

2.2.1.2. Susunan Kaki – kaki ATmega8535

Berikut ini adalah bentuk fisik dan susunan pin – pin dari ATmega8535L yang dapat dilihat pada gambar dibawah ini :



Gambar 2.2

Konfigurasi pin ATmega8535L

Sumber: Data sheet 8-bit AVR Microcontroller With 8K Bytes In-System Programmable Flash ATmega8535, ATmega8535L

Adapun fungsi dari tiap – tiap pin pada ATmega8535L berdasarkan gambar diatas adalah sebagai berikut :

1. VCC

Pin – pin ini merupakan pin catu daya dengan level tegangan + 2.7 – 5.5 Volt DC untuk VCC.

2. GND

Merupakan ground.

3. Port A (PA7 – PA0)

Port A merupakan input analog untuk ADC, jika ADC tidak digunakan maka port A dapat berfungsi sebagai port I/O dua jalur. Port A merupakan port I/O 8 bit yang dapat menyediakan *internal pull up resistors* dan *buffer* pada outputnya mempunyai *symmetrical drive characteristics*.

Jika PA₀ - PA₇ digunakan sebagai input dan *internal pull up resistors* dalam keadaan aktif maka *external pull low* port ini akan mengalirkan arus.

Selain fungsi diatas, port B juga mempunyai fungsi khusus yang lain seperti berikut :

Tabel 2.1

Fungsi Alternatif dari Pin Port A

Pin	Fungsi Alternatif
PA7	ADC7 (ADC Input Channel 7)
PA6	ADC6 (ADC Input Channel 6)
PA5	ADC5 (ADC Input Channel 5)
PA4	ADC4 (ADC Input Channel 4)
PA3	ADC3 (ADC Input Channel 3)
PA2	ADC2 (ADC Input Channel 2)
PA1	ADC1 (ADC Input Channel 1)
PA0	ADC0 (ADC Input Channel 0)

Sumber: Data sheet 8-bit AVR Microcontroller With 8K Bytes In-System Programmable Flash ATmega8535, ATmega8535L

4. Port B (PB7 – PB0)

Port B merupakan *bi-directional* port I/O 8 bit dengan *internal pull up resistors*, *buffer* pada output port ini juga memiliki *symmetrical drive characteristics*. Jika digunakan sebagai input dan jika resistor *pull up* dalam keadaan aktif, maka *external pull low* akan mengalirkan arus.

Selain fungsi diatas, port B juga mempunyai fungsi khusus yang lain seperti berikut :

Tabel 2.2

Fungsi Alternatif dari pin port B

Pin	Fungsi Alternatif
PB7	SCK (SPI Bus Serial Clock)
PB6	MISO (SPI Bus Master Input / Slave Output)
PB5	MOSI (SPI Bus Master Output / Slave Input)
PB4	SS (SPI Slave Select Input)
PB3	AIN1 (Analog Comparator Negative Input) OC0 (Time/Counter 0 Output Compare Match Output)
PB2	AIN0 (Analog Comparator Positive Input) INT1 (External Interrupt 2 Input)
PB1	T1 (Timer / Counter 1 External Counter Input) T0 (Timer / Counter 0 External Counter Input)
PB0	XCK (USART External Clock Input / Output)

Sumber: Data sheet 8-bit AVR Microcontroller With 8K Bytes In-System Programmable Flash ATmega8535,ATmega8535L

5. Port C (PC7 – PC0)

Port C merupakan port I/O 8 bit dengan *internal pull up resistor*. *buffer* pada output port ini juga memiliki *symmetrical drive characteristics*. Jika digunakan sebagai input, maka *external pull low* akan mengalirkan arus jika resistor *pull up* dalam keadaan aktif.

6. Port D (PD7 – PD0)

Port D merupakan port I/O 8 bit dengan *internal pull up resistor*. *buffer* pada output port ini juga memiliki *symmetrical drive characteristics*. Jika digunakan sebagai input, maka *external pull low* akan mengalirkan arus jika resistor *pull up* dalam keadaan aktif.

Selain fungsi diatas, port B juga mempunyai fungsi khusus yang lain seperti berikut :

Tabel 2.3

Fungsi Khusus Dari Port D

Pin	Alternative Function
PD7	OC2 (Timer/Counter2 Output Compare Match Output)
PD6	ICP1 (Timer/Counter1 Input Capture pin)
PD5	OC1A (Timer/Counter1 Output Compare A Match Output)
PD4	OC1B (Timer/Counter1 Output Compare B Match Output)
PD3	INT1 (External Interrupt 1 Input)
PD2	INT0 (External Interrupt 0 Input)

PD1	TXD (USART Output Pin)
PD0	RXD (USART Input Pin)

Sumber: Data sheet 8-bit AVR Microcontroller With 8K Bytes In-System Programmable Flash ATmega8535, ATmega8535L

7. RESET

Pin ini adalah untuk input RESET,

8. XTAL1

Merupakan input untuk oscillator *inverting amplifier* dan input untuk *clock* internal pada operasi rangkaian.

9. XTAL2

Output dari oscillator *inverting amplifier*.

10. AVCC

Merupakan pin tegangan untuk port A dan ADC. Tegangan ini harus berbeda dengan tegangan VCC, jika ADC tidak digunakan. Dan jika ADC digunakan maka tegangan ini harus disambunga dengan tegangan VCC melalui sebuah *low-pass filter*.

11. AREF

Merupakan pin referensi untuk ADC

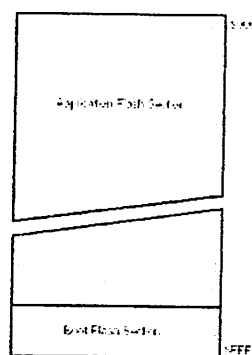
2.2.2. Organisasi Memori

Organisasi memori pada mikrokontroler ATmega8535L dibagi menjadi dua bagian utama yaitu memori program (Flash Memori) dan memori data. Pembagian tersebut didasarkan atas fungsi dari penyimpanan data maupun program. Mikrokontroler ATmega8535L telah dilengkapi dengan EEPROM yang digunakan sebagai media penyimpanan data.

Berikut ini adalah penjelasan memori pada Mikrokontroler ATmega8535L :

❖ Flash Memory

Mikrokontroler ATmega8535L memiliki 8Kb *System Reprogrammable Flash Memory* untuk penyimpanan data, selama semua instruksi pada MCU ini menggunakan data 16 atau 32 bit maka *Flash Memory* terorganisasi atas 4K x 16. Untuk pengamanan program, *Flash Memory* ini terbagi menjadi 2 bagian yaitu Boot Program dan Application Program.



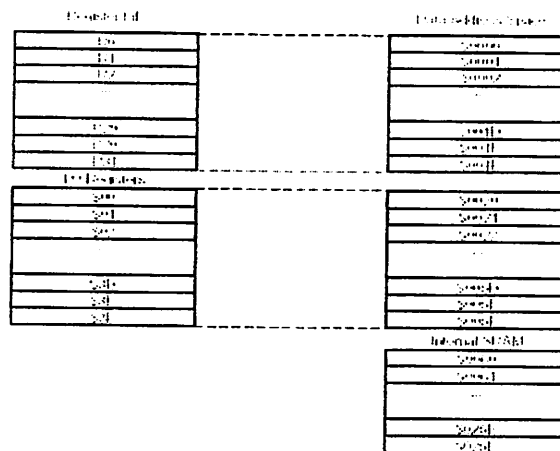
Gambar 2.3

Map Memori Program Flash Memori

Sumber: Data sheet 8-bit AVR Microcontroller With 8K Bytes In-System Programmable Flash ATmega8535, ATmega8535L

❖ Data Memory

Terdapat 608 lokasi data memori yang dialamatkan pada *register file*, *I/O memory* dan *internal data SRAM*, 96 lokasi memori tersebut terletak pada *register file* dan *I/O memory* sedangkan sisanya terdapat pada *internal data SRAM*.



Gambar 2.4

Memori Map Program Data Memori

Sumber: Data sheet 8-bit AVR Microcontroller With 8K Bytes In-System Programmable Flash ATmega8535, ATmega8535L

2.2.3. Sistem Reset

Mikrokontroler Atmega8535 mempunyai empat (4) sumber reset baik internal maupun eksternal, berikut ini adalah sumber reset dari Atmega8535 :

1. Eksternal Reset

MCU dalam kondisi reset apabila pin *reset* pada pin 9 diberikan sebuah input berupa pulsa low dalam waktu lama.

2. Power-On Reset

MCU akan mereset jika tegangan power supply menurun atau berada dibawah tegangan power-on reset.

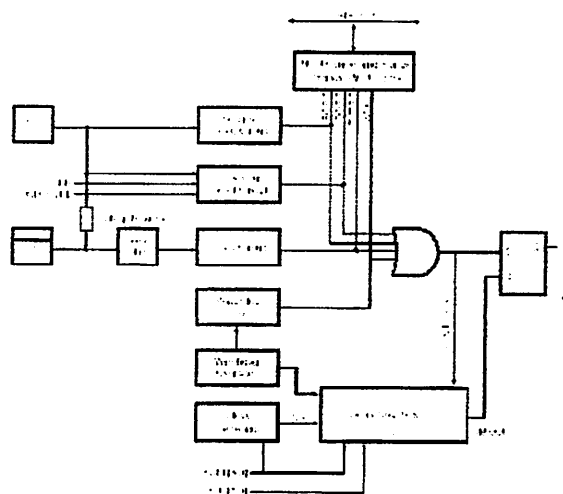
3. Watchdog Reset

MCU akan mereset apabila watchdog timer dalam kondisi enable dan periodenya telah habis.

4. Brown-Out Reset

MCU akan mereset apabila tegangan power supply Vcc berada dibawah atau mendekati tegangan brown-out reset dan ketika detector brown-out dalam keadaan enable.

Berikut ini akan menjelaskan sistem logika pe-reset-an mikrokontroller Atmega8535 :



Gamabar 2.5

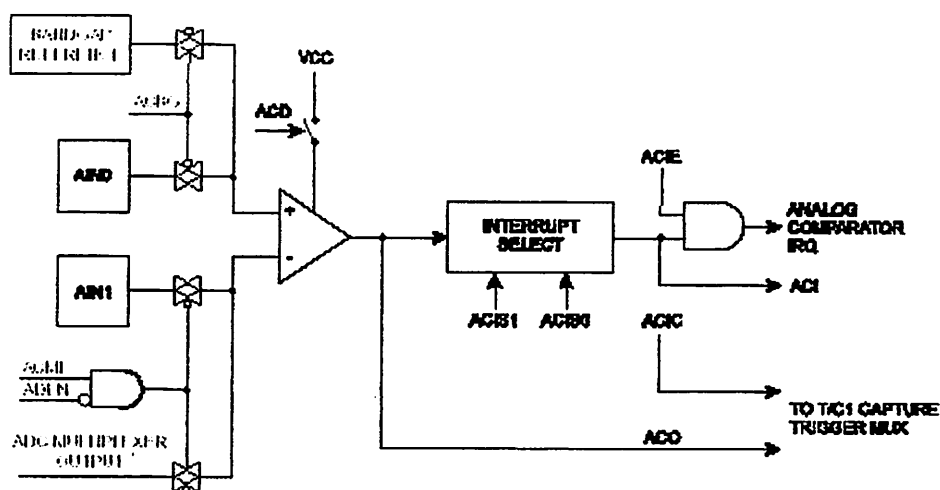
Logika Reset Mikrokontroller Atmega8535

Sumber: Data sheet 8-bit AVR Microcontroller With 8K Bytes In-System Programmable
Flash ATmega8535, ATmega8535L

2.2.4. Analog Comparator

Analog Comparator ini akan membandingkan harga input pada pin positif AIN0 dan pin negatif AIN1. Output *analog comparator* (ACO) akan berada dalam Kondisi *set* jika tegangan positif pada pin AIN0 lebih tinggi dari pada tegangan negatif pada pin AIN1.

Output Comparator dapat digunakan men-*set* trigger untuk timer atau counter. Sebagai fungsi tambahan, comparator juga dapat digunakan untuk men-*set* trigger sebuah interrupt secara terpisah. Pada proses *interrupt triggering*, user dapat memilih dua (2) pilihan yaitu *Fall* atau *Toggle* pada setiap kenaikan output dari comparator. Blok diagram analog comparator dapat dilihat pada gambar dibawah ini :



Gambar 2.6

Blok Diagram Analog Comparator

Sumber: Data sheet 8-bit AVR Microcontroller With 8K Bytes In-System Programmable Flash ATmega8535, ATmega8535L

2.2.5. Analog To Digital Converter (ADC)

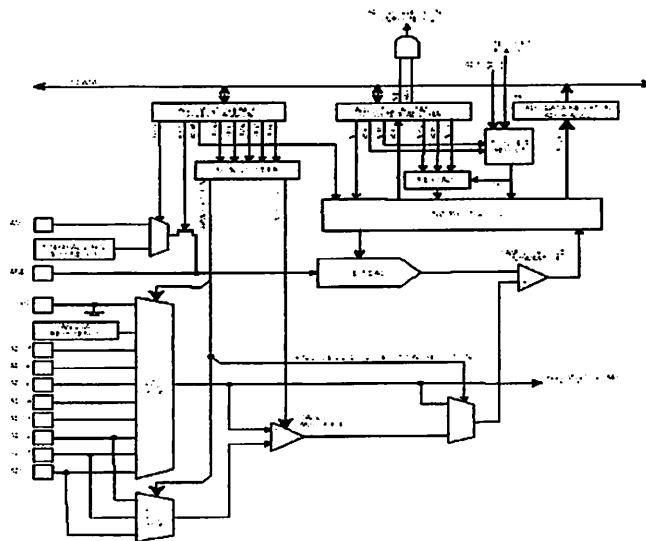
Agar dapat mengolah suatu variable fisik yang umumnya berupa besaran analog maka dibutuhkan suatu komponen yang dapat merubah besaran analog menjadi besaran digital supaya dapat diolah oleh mikrokontroller. Konversi ini dapat dilakukan oleh ADC yang merupakan konverter analog ke digital.

ADC internal pada MCU Atmega 8535 ini termasuk tipe SAC (Successive Approximation ADC).

Berikut ini adalah fitur – fitur yang dimiliki oleh ADC internal pada MCU ATmega 8535L :

- ❖ 10 bit resolusi
- ❖ Waktu konversi yang singkat yaitu 65 – 260 μ s
- ❖ 0.5 LSB Integral Non-Liniarity
- ❖ ± 2 LSB Absolute Accuracy
- ❖ 0 – Vcc Range Tegangan Input ADC
- ❖ Single conversion mode
- ❖ Resolusi maksimum 15 kSPS

Berikut ini adalah blok skematik system pengkonversian dari ADC internal Mikrokontroller ATmega8535L :



Gambar 2.7

Blok Skematik ADC Internal

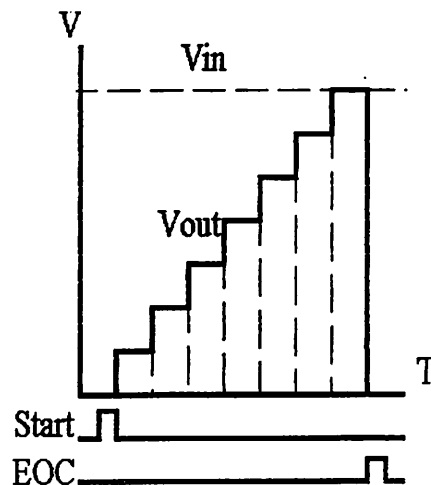
Sumber: Data sheet 8-bit AVR Microcontroller With 8K Bytes In-System Programmable Flash ATmega8535, ATmega8535L

Dalam proses konversi ADC, ada beberapa parameter yang perlu diperhatikan karena parameter ini yang akan menentukan mutu hasil dari pembacaan sebuah ADC, yaitu :

- Kesalahan kuantitatif
- Ketidaklinieran
- Kode tidak lengkap (*missing code*)
- Waktu konversi

Karakteristik yang linier didekati dengan karakteristik dalam bentuk anak tangga sehingga timbul kesalahan kuantitas sebesar setengah dari anak tangga. Karena tinggi anak tangga adalah sama dengan bit paling rendah (*least significant, LSB*) dalam bilangan biner, maka kesalahan tersebut sama dengan $\frac{1}{2}$ LSB. Kadang-kadang kombinasi bit-bit tertentu tidak tersedia, dengan perkataan

lain sebuah tangga dilompati. Kombinasi semacam itu disebut kode yang hilang (*missing code*). Kode hilang tidak akan terjadi bila kesalahan linieritas kurang dari $\pm \frac{1}{2}$ LSB.



Gambar 2.8

Fungsi Linieritas ADC Dalam Bentuk Anak Tangga

Sumber: Data sheet 8-bit AVR Microcontroller With 8K Bytes In-System Programmable Flash ATmega8535, ATmega8535L

Waktu konversi (*conversion time*) adalah waktu yang diperlukan oleh ADC untuk menghasilkan kode biner yang valid. Waktu konversi maksimum dari ADC dapat ditentukan dengan rumus sebagai berikut :

$$T = \frac{2^n}{f} \text{ detik}$$

$$f = \frac{1}{1,1RC} \text{ Hz}$$

dengan:

T : waktu konversi maksimum

n : bit konverter

f : frekwensi clock ADC

R : nilai tahanan pada rangkaian clock ADC

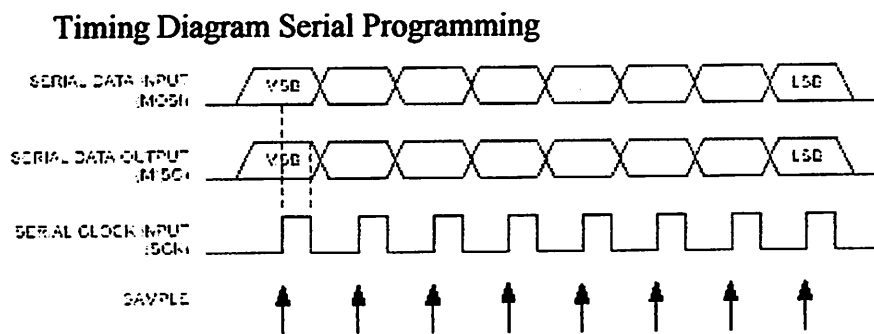
C : nilai kapasitansi pada rangkaian clock ADC

Tabel 2.4

Pin – Pin Serial Programming

Symbol	Pins	IO	Description
MOSI	PB5	I	Serial Data in
MISO	PB6	O	Serial Data out
SCK	PB7	I	Serial Clock

Sumber: Data sheet 8-bit AVR Microcontroller With 8K Bytes In-System Programmable Flash ATmega8535,ATmega8535L



Gambar 2. 9

Timing Diagram Serial Programming

Sumber: Data sheet 8-bit AVR Microcontroller With 8K Bytes In-System Programmable Flash ATmega8535,ATmega8535L

Tabel 2.5
Serial Programming Instruksi Set

a - address high bits, b - address low bits, H - C - Low byte, * - High Byte, o - data out, i - data in, x - don't care

Instruction	Instruction Format				Operation
	Byte 1	Byte 2	Byte 3	Byte 4	
Programming Enable	*010 1100	0101 0011	xxxx xxxx	xxxx xxxx	Enable Serial Programming after RESET goes low.
Chip Erase	*010 1100	100x xxxx	xxxx xxxx	xxxx xxxx	Chip Erase EEPROM and Flash
Read Program Memory	00*0 H000	000J aaaa	bbbb bbbb	0000 0000	Read H (high or low) data o from Program memory at word address a.b.
Load Program Memory Page	J*00 H000	000C xxxx	xxxx bbbb	iiii iii	Write H (high or low) data i to Program Memory page at word address b. Data low byte must be loaded before Data high byte is opened within the same address.
Write Program Memory Page	0*00 1100	000J aaaa	bbbb xxxx	xxxx xxxx	Write Program Memory Page at address a.b.
Read EEPROM Memory	*010 0000	000J aaaa	bbbb bbbb	0000 0000	Read data o from EEPROM memory at address a.b.
Write EEPROM Memory	*000 0000	000J aaaa	bbbb bbbb	iiii iii	Write data i to EEPROM memory at address a.b.
Read Lock Bits	0*01 1000	0000 0000	xxxx xxxx	xxxx 0000	Read Lock bits '0' = programmed, '1' = unprogrammed. See Table 96 on page 233 for details.
Write Lock Bits	*010 1100	111x xxxx	xxxx xxxx	1111 1111	Write Lock bits. Set bits = '0' to program Lock bits. See Table 96 on page 233 for details.
Read Signature Byte	0011 0000	000x xxxx	xxxx xxbb	0000 0000	Read Signature Byte o at address b.
Write Fuse Bits	*010 1100	*010 0000	xxxx xxxx	iiii iii	Set bits = '0' to program, '1' to unprogram. See Table 99 on page 235 for details.
Write Fuse High Bits	*010 1100	*010 *000	xxxx xxxx	iiii iii	Set bits = '0' to program, '1' to unprogram. See Table 98 on page 234 for details.
Read Fuse Bits	0*01 0000	0000 0000	xxxx xxxx	0000 0000	Read Fuse bits. '0' = programmed, '1' = unprogrammed. See Table 99 on page 235 for details.
Read Fuse High Bits	0*01 1000	0000 *000	xxxx xxxx	0000 0000	Read Fuse high bits '0' = programmed, '1' = unprogrammed. See Table 98 on page 234 for details.
Read Calibration Byte	00*1 1000	000x xxxx	0000 00bb	0000 0000	Read Calibration Byte

Sumber: Data sheet 8-bit AVR Microcontroller With 8K Bytes In-System Programmable
Flash ATmega8535, ATmega8535L

2.3. Mikrokontroler ATmega8515

Perbedaan mendasar antara mikrokontroler dan mikroprosesor adalah mikrokontroler selain memiliki CPU juga dilengkapi dengan memori I/O yang merupakan kelengkapan sebagai suatu *minimum system* mikrokomputer sehingga mikrokontroler dapat dikatakan sebagai mikrokomputer dalam keping tunggal (*single chip microcomputer*) yang dapat berdiri sendiri.

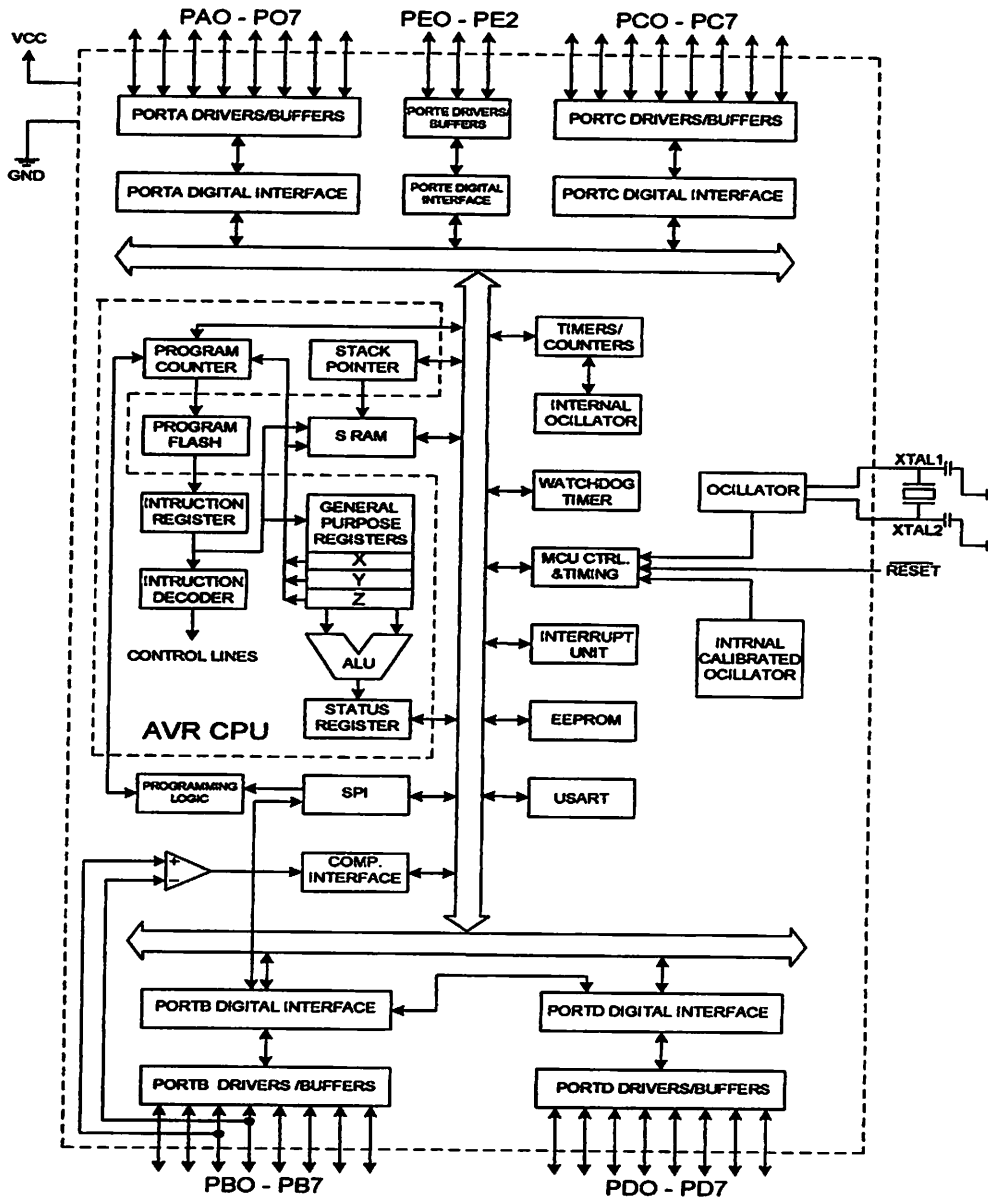
Mikrokontroler ATmega8515 adalah mikrokontroler ATMEL yang kompatibel, membutuhkan daya yang rendah, memiliki *performance* yang tinggi dan merupakan mikrokomputer yang dilengkapi 512 byte EEPROM (*Electrical Erasable Programmable Read Only Memory*) dan 512 Byte RAM internal.

Dalam sistem mikrokontroler terdapat dua hal yang mendasar, yaitu: perangkat keras dan perangkat lunak yang keduanya saling terkait dan mendukung.

2.3.1. Perangkat keras Mikrokontroler ATMEGA 8515

Mikrokontroler ATMEGA 8515 secara umum memiliki:

1. 35 buah I/O(*input output*)
2. 8 Kbyte memori program (*Flash EEPROM*).
3. 512 byte RAM internal.
4. 2 buah *timer* 16 bit & 8 bit.
5. 64 kbyte maksimum eksternal *memory address*.
6. 210 bit addressable memssslocation.
7. Terdapat *interface* untuk komunikasi serial.
8. jangkauan kecepatan 0-16 MHz



Gambar 2-10

Blok diagram Mikrokontroler ATMEGA 8515

Sumber: Data sheet 8-bit AVR Microcontroller With 8K Bytes In-System Programmable Flash ATmega8515, ATmega8515L

2.3.1.1. Arsitektur ATMEGA 8515

Arsitektur mikrokontroler ATMEGA 8515 adalah sebagai berikut :

1. Berkinerja tinggi, mikrokontroler 8-bit AVR bertenaga rendah
2. Arsitektur RISC
 - a. 130 instruksi bertenaga – Pelaksanaan siklus kunci tunggal terbanyak
 - b. 32 X 8 pencatat kerja dengan kegunaan umum
 - c. Pengoperasian sepenuhnya statis
 - d. Dapat mencapai 16 MIPS melalui 16 MHz
 - e. Pada pengganda dua siklus chip Program dan memori data tidak mudah rusak
 - f. 8K byte dalam cahaya yang dapat diprogram sendiri dalam sistem daya tahan : 10.000 tulisan siklus erase
 - g. Seksi Kode Boot opsional dengan Bit Kunci independen
 - h. Pemrograman di dalam sistem melalui program Boot on-chip
 - i. Membaca sembari Pengoperasian menulis. Daya tahan : 100.000 tulisan/siklus erase.
 - j. 512 byte EEPROM
 - k. 512 byte SRAM internal
 - l. dapat mencapai 64K byte ruang Memori eksternal opsional
 - m. Kunci pemrograman untuk pengaman *software*

3. Fitur Keliling

- a. Satu Pencatat waktu/counter 8 bit dengan Modde Prescaler dan Compare
- b. Satu Timer (pencatat waktu)/counter dengan mode prescaler terpisah, compare mode, dan mode penangkapan
- c. Tiga saluran PWM
- d. USART berangkaian seri yang dapat diprogram
- e. Tatap muka berangkaian SPI master (atasan) /slave(Bawahhan)
- f. Pencatat waktu *watchdog* yang dapat diprogram dengan oscillator *on-chip* terpisah
- g. Komparator Analog *on-chip*

4. Fitur Mikrokontroler khusus

- a. Pendeteksian *Power on reset* dan *Brown-out* yang dapat diprogram
- b. Oscilator RC yang memiliki kalibrasi(pengukuran) secara internal
- c. sumber-sumber Interupsi (pemutus arus)eksternal dan Internal.
- d. tiga Mode sleep : menganggur, selalu dihidupkan (power down), dan selalu jaga (stand by)

5. I/O dan Paket-paket

- a. 35 jalur I/O yang dapat diprogram
- b. PDIP 40 pin, TQFP 44-kawat sambung, PLCC 44 kawat sambung, dan MLF 44 bantalan

6. Voltase pengoperasian

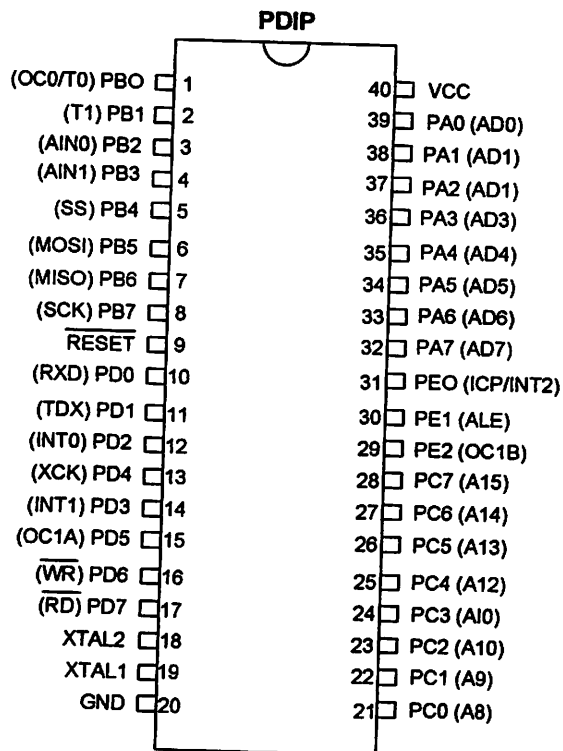
a. 2,7 – 5,5 V untuk ATmega8515L

b. 4,5 – 5,5 V untuk ATmega8515

7. Tingkatan kecepatan 0 – 8 MHz untuk ATmega8515

2.3.1.2. Konfigurasi Pin-pin Mikrokontroller

Konfigurasi kaki-kaki Mikrokontroller terdiri dari 40 pena (pin), seperti pada gambar dibawah ini :



Gambar 2-11

Konfigurasi pin-pin ATmega 8515

Sumber: Data sheet 8-bit AVR Microcontroller With 8K Bytes In-System Programmable Flash ATmega8515, ATmega8515L

Fungsi dari tiap-tiap pena adalah sebagai berikut :

1. VCC : Voltase suplai digital
2. GND : ground
3. Port A (PA7..PA0) : Port A merupakan suatu port I/O dengan dua arah 8 bit dengan *resistor pull-up* internal (dipilih untuk masing-masing bit). Penyangga-penyangga output Port A memiliki karakteristik pengarah simetris dengan kemampuan mencelup yang tinggi dan sumber tinggi. Ketika pin-pin PA0 hingga PA7 digunakan sebagai input dan ditarik secara eksternal rendah, itu semua akan merupakan arus sumber jika resistor *pull-up* internal diaktifkan. Pin-pin Port A dinyatakan dalam *tri*-ketika suatu kondisi reset menjadi aktif, bahkan jika kunci itu tidak berjalan.
4. Port A juga memberikan fungsi-fungsi berbagai fitur khusus dari ATmega8515.

Tabel 2.6
Fungsi khusus port A

Signal Name	PA3:AD3	PA2:AD2	PA1:AD1	PA0:AD0
PUCOE	SRE	SRE	SRE	SRE
PUCOV	$\sim\overline{WR} ADA_3 \cdot PORA3$	$\sim\overline{WR} ADA_2 \cdot PORA2$	$\sim\overline{WR} ADA_1 \cdot PORA1$	$\sim\overline{WR} ADA_0 \cdot PORA0$
DDOE	SRE	SRE	SRE	SRE
DDOV	$\overline{WR} ADA$	$\overline{WR} ADA$	$\overline{WR} ADA$	$\overline{WR} ADA$
PVDE	SRE	SRE	SRE	SRE
PVDOV	A3 · ADA E3 OUTPUT · \overline{WR}	A2 · ADA E2 OUTPUT · \overline{WR}	A1 · ADA E1 OUTPUT · \overline{WR}	A0 · ADA E0 OUTPUT · \overline{WR}
DICE	0	0	0	0
DICOV	0	0	0	0
DI	D3 INPUT	D2 INPUT	D1 INPUT	D0 INPUT
AIO	-	-	-	-

Sumber: Data sheet 8-bit AVR Microcontroller With 8K Bytes In-System Programmable Flash ATmega8515, ATmega8515L

5. Port B (PB7..PBO) : Port B merupakan suatu port I/O dua arah 8 bit dengan resistor pull-up internal (dipilih untuk masing-masing bit). Penyangga output Port B memiliki karakteristik pengarah simetris dengan kemampuan celup yang tinggi dan kemampuan sumber yang tinggi. Sebagai input, Pin-pin Port B yang ditarik dengan secara eksternal rendah akan merupakan arus sum ber jika resistor *pull-up* diaktifkan. Pin-pin port B dinyatakan dalam *tri-* ketika suatu kondisi reset menjadi aktif, bahkan jika kuncinya tidak sedang berjalan.
6. Port B juga memberikan fungsi-fungsi berbagai fitur khusus dari ATmega8515 .

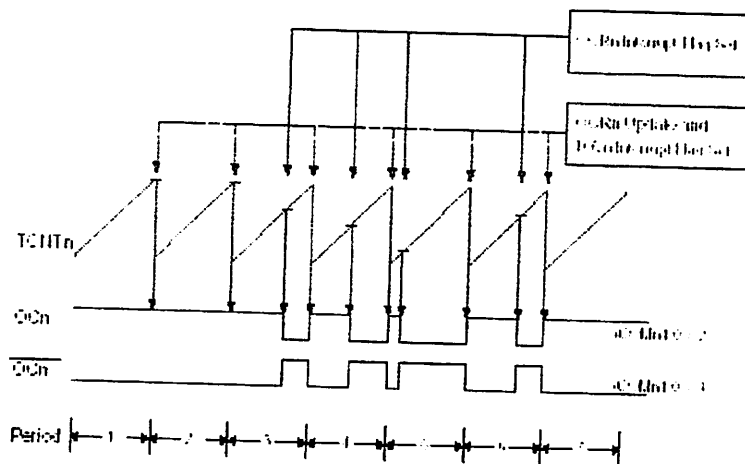


Diagram 2-1.

Fast PWM Mode, Timing Diagram

Sumber: Data sheet 8-bit AVR Microcontroller With 8K Bytes In-System Programmable Flash ATmega8515, ATmega8515L

7. Port C (PC7..PC0) : Port C merupakan suatu port I/O dua arah 8 bit dengan resistor *pull-up* internal (dipilih untuk masing-masing bit). Penyangga output Port C memiliki karakteristik pengarah simetris dengan kemampuan mencelup yang tinggi dan kemampuan sumber yang

tinggi. Sebagai input, Pin-pin Port C yang ditarik secara eksternal rendah akan merupakan arus sumber jika resistor *pull-up* diaktifkan. Pin-pin port C dinyatakan dalam *tri-* ketika suatu kondisi reset menjadi aktif, bahkan jika kuncinya tidak sedang berjalan.

8. Port D (PD7..PD0): Port D merupakan suatu port I/O dua arah 8 bit dengan resistor-resistor *pull-up* internal (dipilih untuk masing-masing bit). Penyangga output Port D memiliki karakteristik pengarah simetris dengan kemampuan mencelup yang tinggi dan kemampuan sumber tinggi. Sebagai input, Pin-pin Port D yang ditarik secara eksternal rendah akan merupakan arus sumber jika resistor-resistor *pull-up* diaktifkan. Pin-pin Port D dinyatakan dalam *tri-* ketika suatu kondisi reset menjadi aktif, bahkan jika kuncinya tidak sedang berjalan.
9. Port D juga memberikan fungsi-fungsi berbagai fitur khusus dari ATmega8515.

Tabel 2.7
Port D Pins Alternate Functions

Port Pin	Alternate Function
PD7	RD (Read Strobe to External Memory)
PD6	WR (Write Strobe to External Memory)
PD5	OC1A (Timer/Counter 1 Output Compare A Match Output)
PD4	XCK (USART External Clock Input/Output)
PD3	INT1 (External Interrupt 1 Input)
PD2	INT0 (External Interrupt 0 Input)
PD1	TXD (USART Output Pin)
PD0	RXD (USART Input Pin)

Sumber: Data sheet 8-bit AVR Microcontroller With 8K Bytes In-System Programmable Flash ATmega8515, ATmega8515L

10. Port E (PE2..PE0) Port E merupakan suatu port I/O dua arah 3 bit dengan resistor *pull-up* internal (dipilih untuk masing-masing bit). Penyangga output Port E memiliki karakteristik pengarah simetris dengan kemampuan mencelup tinggi dan kemampuan sumber tinggi. Sebagai input, Pin-pin port E yang ditarik secara eksternal rendah akan merupakan arus sumber jika resistor *pull-up* diaktifkan. Pin-pin port E dinyatakan dalam *tri-* ketika suatu kondisi reset menjadi aktif, bahkan jika kuncinya tidak sedang berjalan (aktif).
11. Port E juga memberikan fungsi-fungsi berbagai fitur khusus dari ATmega 8515.

Tabel 2.8
Port E Pins Alternate Functions

Port Pin	Alternate Function
PE2	OC1B (Timer/Counter 1 Output Compare B Match Output)
PE1	ALE (Address Latch Enable to External Memory)
PE0	ICP (Timer/Counter 1 Input Capture Pin) INT2 (External Interrupt 2 Input)

Sumber: Data sheet 8-bit AVR Microcontroller With 8K Bytes In-System Programmable Flash ATmega8515, ATmega8515L

12. RESET : Input reset. Suatu lapisan rendah pada pin ini untuk lebih lama daripada panjang pulsa minimum akan menghasilkan suatu reset, bahkan jika kuncinya tidak berjalan. Panjang pulsa minimum diberikan di dalam. Pulsa-pulsa yang lebih pendek tidak dijamin menghasilkan suatu reset.
13. XTAL1 : Input bagi amplifier oscilator yang membalikkan dan input bagi kunci internal yang mengoperasikan rangkaian.
14. XTAL2 : Output dari amplifier oscilator yang membalikkan.

2.3.1.3. Organisasi Memori

Organisasi memori pada mikrokontroler ATmega8515 dapat dibagi menjadi dua bagian besar yaitu memori program dan memori data. Pembagian tersebut didasarkan atas fungsi dari penyimpanan data maupun program. Memori program digunakan untuk menyimpan instruksi-instruksi yang akan diajarkan oleh mikrokontroler, sedangkan memori data digunakan sebagai tempat menyimpan instruksi-instruksi yang sedang diolah mikrokontroler.

Program mikrokontroler disimpan dalam memori program berupa ROM. Mikrokontroler ATmega8515 dilengkapi dengan ROM *internal*, sehingga untuk menyimpan program tidak digunakan ROM eksternal yang terpisah dari mikrokontroler. Agar tidak menggunakan memori program eksternal, EA (*Eksternal Address enable*) dihubungkan dengan Vcc.

Memori program mikrokontroler menggunakan alamat 16 bit mulai 0000_H-0FFF_H, sehingga kapasitas penyimpanan program maksimal adalah 4Kbyte. Sinyal / PSEN (*Program Strobe Enable*) tidak digunakan jika menggunakan memori *internal*.

2.3.1.4. Metode Pengalamatan

1). Pengalamatan Langsung

Pengalamatan langsung dilakukan dengan memberikan nilai ke suatu *register* secara langsung. Untuk melaksanakan pengalamatan langsung digunakan tanda #.

Contoh : MOV A, #0A

2). Pengalamatan Tak Langsung

Operand pengalamatan tak langsung menunjuk ke sebuah *register* yang berisi lokasi alamat memori yang akan digunakan dalam operasi. Lokasi yang nyata tergantung pada isi *register* saat instruksi dijalankan. Untuk melaksanakan pengalamatan tak langsung digunakan simbol @.

Contoh : ADD A, @RO

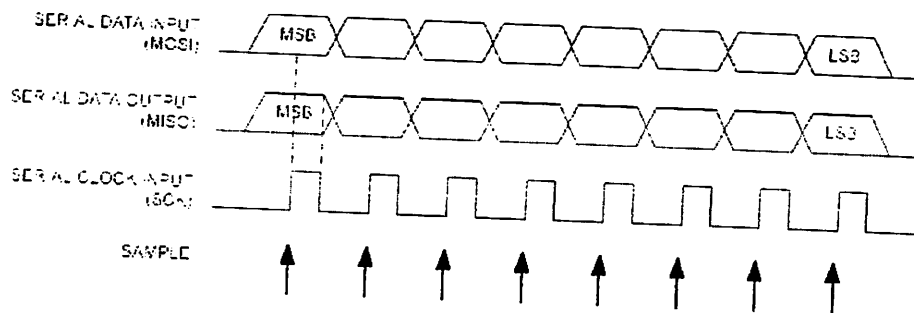
Serial Programming Instruction Set untuk ATmega8515 dan ATmega8535

Instruction	Instruction Format				Operation
	Byte 1	Byte 2	Byte 3	Byte 4	
Programming Enable					Enable Serial Programming after RESET goes low.
Chip Erase					Chip Erase EEPROM and Flash.
Read Program memory	H	aaaa	bbbb bbbb	oooo oooo	Read H (high or low) data o from Program memory at word address a:b.
Load Program memory Page	H		b bbbb	iiii iiii	Write H (high or low) data i to Program memory page at word address b. Data low byte must be oooo before Data high byte is applied with the same address.
Write Program memory Page		aaaa	bbb		Write Program memory Page at address a:b.
Read EEPROM Memory		a	bbbb bbbb	oooo oooo	Read data o from EEPROM memory at address a b.
Write EEPROM Memory		a	bbbb bbbb	iiii iiii	Write data i to EEPROM memory at address a:b.
Read Lock bits				...oo oooo	Read Lock bits. '0' = programmed, '1' = unprogrammed. See Table 80 on page 176 for details.
Write Lock bits				...ii iiii	Write Lock bits. Set bits = '0' to program Lock bits. See Table 80 on page 176 for details.
Read Signature Byte			...bb	oooo oooo	Read Signature Byte o at address b.
Write Fuse bits				iiii iiii	Set bits = '0' to program, '1' to unprogram. See Table 83 on page 178 for details.
Write Fuse High Bits				iiii iiii	Set bits = '0' to program, '1' to unprogram. See Table 82 on page 177 for details.
Read Fuse bits				oooo oooo	Read Fuse bits '0' = programmed, '1' = unprogrammed. See Table 83 on page 178 for details.
Read Fuse High Bits				oooo oooo	Read Fuse high bits '0' = programmed, '1' = unprogrammed. See Table 82 on page 177 for details.
Read Calibration Byte				oooo oooo	Read Calibration Byte

Note: a = address high bits
b = address low bits
H = 0 - Low byte, 1 - High Byte
o = data out
i = data in
x = don't care

Sumber: Data sheet 8-bit AVR Microcontroller With 8K Bytes In-System Programmable
Flash ATmega8515, ATmega8515L

Timing Diagram Serial Programming ATmega8515 dan ATmega8535



Sumber: Data sheet 8-bit AVR Microcontroller With 8K Bytes In-System Programmable Flash ATmega8515, ATmega8515L

2.4. Generate Array Logic (GAL)

GAL adalah gerbang-gerbang logic yang acak (Generate Array Logic). GAL juga termasuk dalam EEPLD (Electrically Erasable PLD), yaitu PLD yang dapat dihapus secara listrik. Pada GAL penghapusan ini terjadi dalam skala waktu milisekon (ms) atau atau lebih tepatnya sekitar 50 milisekon.

Ada beberapa keuntungan jika kita menggunakan komponen GAL ini, seperti :

- GAL difabrikasi dengan teknologi very high speed EECMOS (Electrically Erasable CMOS) yang mempunyai kemampuan tes dan keandalan tinggi.
- Konsumsi daya yang rendah.
- Mempunyai Output Logic Macro Cells (OLMC) sehingga perancang dapat membuat konfigurasi output yang diinginkan.
- Dapat mengganti fungsi PAL dalam semua jenis aplikasi (Emulsi PAL). Gal dalam penghapusannya lebih cepat bila dibandingkan dengan EPLD yang menggunakan sinar ultra violet. EPLD dengan teknologi UV CMOS (Ultra Violet CMOS) akan membutuhkan

waktu hapus sekitar 15 menit, sedangkan untuk GAL hanya membutuhkan waktu hapus sekitar 15 milisekon.

Terdapat beberapa jenis GAL sesuai dengan kapasitas dari susunan OLMC-nya, yaitu : GAL 16v8, GAL 22v10, GAL 20v8, GAL 16v6001, dan masih ada beberapa komponen yang lain. Perbedaan mendasar dari komponen GAL ini adalah terletak pada jumlah pin yang tersedia (baik yang digunakan sebagai input atau digunakan sebagai I / O), banyaknya susunan gerbang AND serta jumlah dari OLMCS yang disediakan.

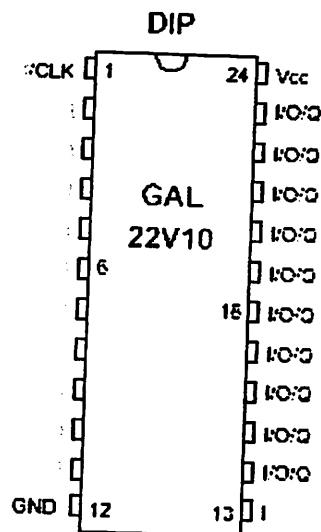
Di pasaran terdapat beberapa jenis IC GAL yang diproduksi oleh beberapa pabrik seperti AMD (Advance Micro Device), Cypress Semiconductor, Lattice Semiconductor, NS (National Semiconductor), Samsung , dan lainnya. Dalam penyusunan skripsi ini penulis menggunakan IC GAL keluaran Lattice dengan type GAL 22V10

GAL 22V10 memiliki beberapa spesifikasi antara lain :

- GAL 22V10 merupakan IC SPLD (Simple Programming Logic Device) yang terdiri dari EEPROM PLD dengan kinerja yang tinggi.
- Terdiri dari 22 input dan 10 output 1 jalur clock yang dapat dikombinasi dengan gerbang-gerbang logic dan flip-flop melalui software yang di programkan ke GAL secara efisien.

2.4.1 Konfigurasi Pin – Pin IC GAL 22V10

IC GAL 22V10 terdiri atas 24 pin, dengan konfigurasi sebagai berikut :



Gambar 2-12

KONFIGURASI PIN – PIN IC GAL 22V10

Sumber : Data Sheet Lattice Semiconductor Corp 2004

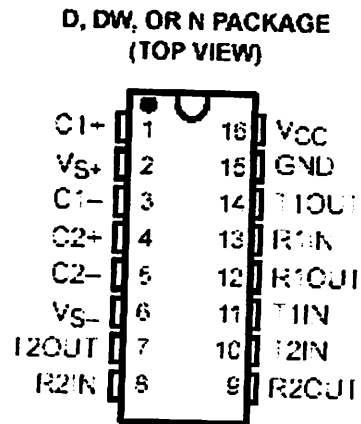
Fungsi dari tiap – tiap pin tersebut adalah:

1. Pin 1 sebagai clock GAL.
2. Pin 2 sampai pin 11 sebagai jalur input.
3. Pin 12 sebagai ground.
4. Pin 13 adalah jalur input dan OE
5. Pin 14 sampai pin 23 sebagai jalur input output.
6. Pin 24 sebagai Vcc.

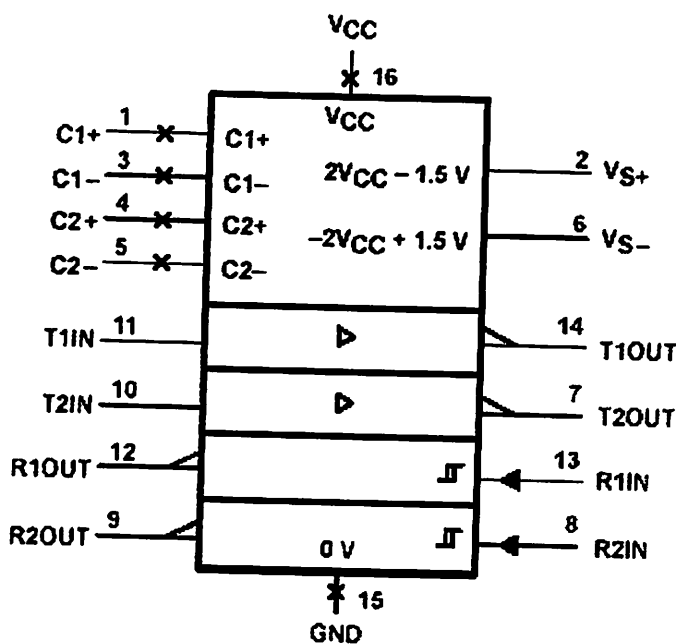
2.5. MAX 232

2.5.1. Gambaran Secara Umum

MAX 232 merupakan devais dual drive / receiver yang dipasangkan dengan sebuah kapasitor dengan power supplay dimana memiliki single voltage 5 V. MAX ini berfungsi debagai pengubah level EIA – 232 input ke 5 V atau level TTL / CMOS. MAX 232 mampu menerima inputan dalam level EIA 232 sampai ± 30 V.



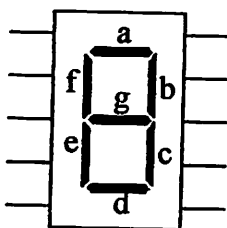
**Gambar 2.13
MAX 232**



Gambar 2.14
Logic symbol MAX 232

2.6. Tampilan LED 7 Segmen

Peralatan keluaran yang sangat umum digunakan untuk menampilkan bilangan desimal adalah peraga tujuh segmen. Suatu peraga tujuh segmen terdiri dari tujuh buah Light Emitting Diode/LED yang tersusun dari a sampai g seperti yang ditunjukkan dalam Gambar 2.7.



Gambar 2.15

LED 7 Segmen

Sumber: Elektro, 1985:190

2.7 Light Emitting Diode (LED)

Semua dioda semikonduktor menghasilkan pancaran ketika electron pada pita konduksi berekombinasi dengan hole pada pita valensi. Dioda silikon normal mempunyai panjang gelombang pancar yang panjang (dalam range sinar infra merah), dan pancarannya diserap disekitar bagian semikonduktor. Dalam sebuah LED, semikonduktor mempunyai energi gap yang tinggi dan terbentuk junction yang berarti pancaran dari junction dapat dilewatkan.

LED dibentuk dari substrat yang di dop-n (diinjeksi-n) yang dibuat dari GaP atau GaAsP. Sebuah lapisan tipis epitaksial yang di dop-p (diinjeksi-p) terdapat pada lapisan bagian atas dari substrat. Junction p-n, dimana sebagai tempat rekombinasi dan pancaran yang diteruskan, terdapat diantara kedua lapisan. Karena lapisan GaP jernih, aliran secara langsung ke bawah dapat disergap. Dengan substrat GaP yang jernih, sebuah lapisan pemantulan menambahi jumlah elektron yang ada dibawah untuk memperbaiki efisiensi sementara untuk LED infra merah di buat dai bahan GaAs untuk menyesuaikan panjang gelombangnya dengan spektrum infra merah. Panjang gelombang untuk LED infra merah umumnya 910nm sampai 940nm.

BAB III

PERENCANAAN DAN PEMBUATAN ALAT

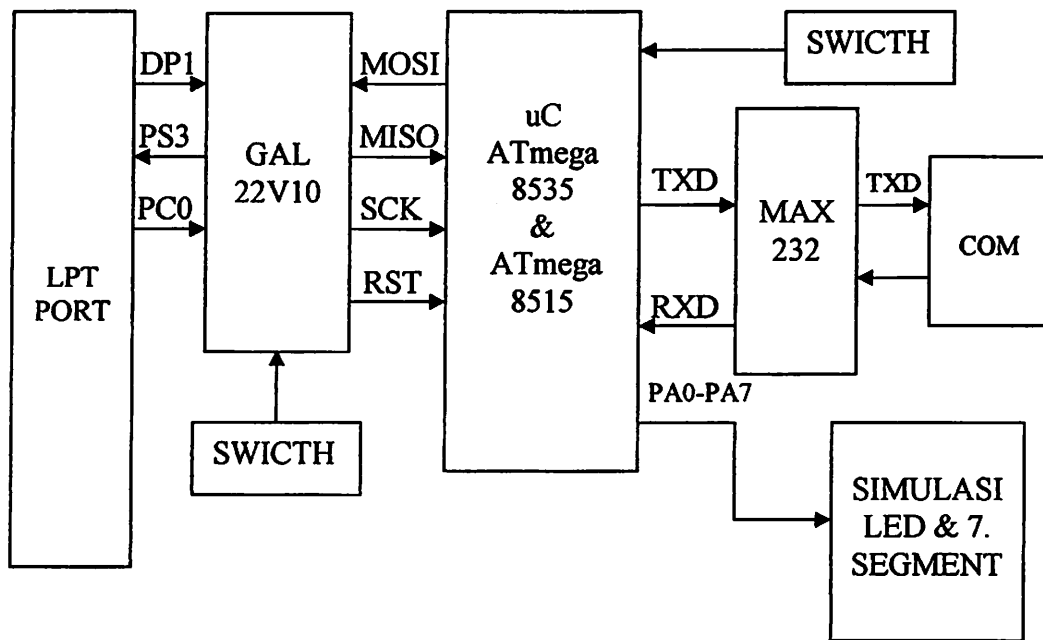
3.1. Pendahuluan

Pada bab ini akan dibahas mengenai perencanaan dan pembuatan alat yang dibagi dua bagian yaitu : bagian perencanaan dan pembuatan perangkat keras dan bagian perencanaan dan pembuatan perangkat lunak.

Dalam pembuatan alat downloader untuk IC ATmega8535 dan ATmega8515 diperlukan beberapa piranti penunjang yaitu : Reset control, clock external, Address data yang di dalamnya terdapat rangkaian Dekoder. Sedangkan IC Mikrokontroler ATmega8535 dan ATmega8515 merupakan target atau sasaran dari pengisian maupun penghapusan program yang nantinya akan dibuat. Program dibuat dalam bahasa pemrograman pada PC (Personal Computer) kemudian ditransfer ke hardware. Adapun jalur yang digunakan adalah melalui paralel port (LPT1).

3.2. Perencanaan Dan Pembuatan Perangkat Keras

Pada perencanaan dan pembuatan down loader ini targetnya adalah IC Mikrokontroler ATmega8535 dan ATmega8515itu sendiri. Adapun blok diagramnya adalah sebagai berikut.



Gambar 3-1
BLOK DIAGRAM ALAT

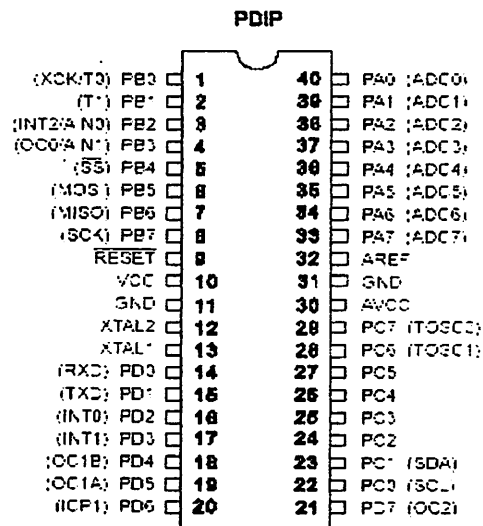
Gambar diatas menunjukkan bahwa IC Mikrokontroler IC Mikrokontroler ATmega8535 dan AmegaT8515 adalah merupakan target dari proses pengisian dan penghapusan program yang akan kita buat, sedangkan piranti yang lain sebagai penunjang. Adapun fungsi dari masing – masing blok dapat dijelaskan sebagai berikut :

1. IC Mikrokontroller ATmega8535 dan ATmega8515 adalah merupakan target pengisian program
2. Reset Control berfungsi untuk mengatur tegangan dari 0, 5, dan 12 Volt yang diperlukan pada saat pengisian atau penghapusan serta pembacaan data pada IC Mikrokontroler ATmega8535 dan AT8mega515
3. Clock eksternal sebagai pembangkit pulsa dari PC1 pada LPT1 dihubungkan pada pin XTAL1 pada mikrkontroler untuk menaikkan lokasi address yang diatur melalui software

4. Address Data sebagai latch data dan latch control setelah data dikirimkan melalui PC

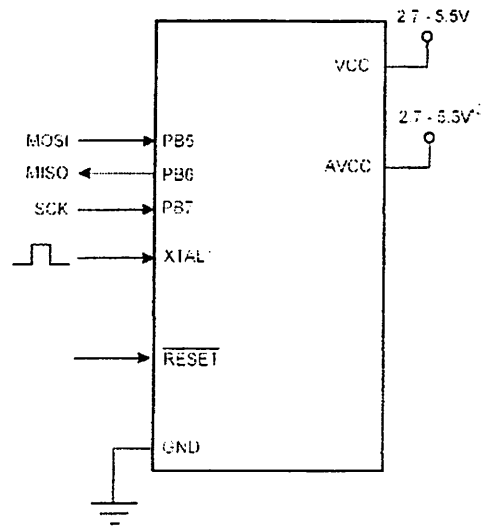
3.2.1. Konfigurasi Pin – pin Mikrokontroler ATmega8535 dan ATmega8515

Berikut ini adalah bentuk fisik dan susunan pin – pin dari ATmega8535 dan ATmega8515 yang dapat dilihat pada gambar dibawah ini :



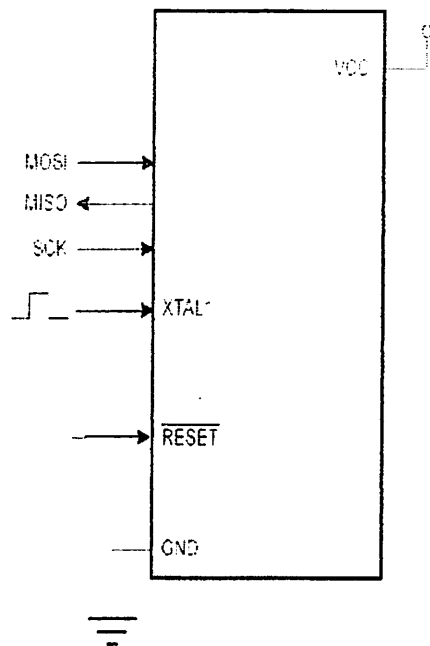
Gambar 3.2

KONFIGURASI PIN



Gambar 3.3

SERIAL PROGRAMMING ATmega8515



Gambar 3.4.

SERIAL PROGRAMMING ATmega8535

Adapun fungsi dari tiap – tiap pin pada ATmega berdasarkan gambar diatas adalah sebagai berikut :

1. VCC

Pin – pin ini merupakan pin catu daya dengan level tegangan + 2.7 – 5.5 Volt DC untuk VCC.

2. GND

Merupakan ground.

3. Port A (PA7 – PA0)

Port A merupakan input analog untuk ADC, jika ADC tidak digunakan maka port A dapat berfungsi sebagai port I/O dua jalur. Port A merupakan port I/O 8 bit yang dapat menyediakan *internal pull up resistors* dan *buffer* pada outputnya mempunyai *symmetrical drive characteristics*.

Jika PA₀ - PA₇ digunakan sebagai input dan *internal pull up resistors* dalam keadaan aktif maka *external pull low* port ini akan mengalirkan arus.

Selain fungsi diatas, port B juga mempunyai fungsi khusus yang lain seperti berikut :

Tabel 3.1.

Fungsi Alternatif dari Pin Port A

Pin	Fungsi Alternatif
PA7	ADC7 (ADC Input Channel 7)
PA6	ADC6 (ADC Input Channel 6)
PA5	ADC5 (ADC Input Channel 5)
PA4	ADC4 (ADC Input Channel 4)
PA3	ADC3 (ADC Input Channel 3)
PA2	ADC2 (ADC Input Channel 2)
PA1	ADC1 (ADC Input Channel 1)
PA0	ADC0 (ADC Input Channel 0)

4. Port B (PB7 – PB0)

Port B merupakan *bi-directional* port I/O 8 bit dengan *internal pull up resistors*, *buffer* pada output port ini juga memiliki *symmetrical drive characteristics*. Jika digunakan sebagai input dan jika resistor *pull up* dalam keadaan aktif, maka *external pull low* akan mengalirkan arus.

Selain fungsi diatas, port B juga mempunyai fungsi khusus yang lain seperti berikut :

Tabel 3.2

Fungsi Alternatif dari pin port B

Pin	Fungsi Alternatif
PB7	SCK (SPI Bus Serial Clock)
PB6	MISO (SPI Bus Master Input / Slave Output)
PB5	MOSI (SPI Bus Master Output / Slave Input)
PB4	SS (SPI Slave Select Input)
PB3	AIN1 (Analog Comparator Negative Input) OC0 (Time/Counter 0 Output Compare Match Output)
PB2	AIN0 (Analog Comparator Positive Input) INT1 (External Interrupt 2 Input)
PB1	T1 (Timer / Counter 1 External Counter Input) T0 (Timer / Counter 0 External Counter Input)
PB0	XCK (USART External Clock Input / Output)

5. Port C (PC7 – PC0)

Port C merupakan port I/O 8 bit dengan *internal pull up resistor*. *buffer* pada output port ini juga memiliki *symmetrical drive characteristics*. Jika digunakan sebagai input, maka *external pull low* akan mengalirkan arus jika resistor *pull up* dalam keadaan aktif.

6. Port D (PD7 – PD0)

Port D merupakan port I/O 8 bit dengan *internal pull up resistor*. *buffer* pada output port ini juga memiliki *symmetrical drive characteristics*. Jika

digunakan sebagai input, maka *external pull low* akan mengalirkan arus jika resistor *pull up* dalam keadaan aktif.

Selain fungsi diatas, port B juga mempunyai fungsi khusus yang lain seperti berikut :

Tabel 3.3.

Fungsi Khusus Dari Port D

Pin	Alternative Function
PD7	OC2 (Timer/Counter2 Output Compare Match Output)
PD6	ICP1 (Timer/Counter1 Input Capture pin)
PD5	OC1A (Timer/Counter1 Output Compare A Match Output)
PD4	OC1B (Timer/Counter1 Output Compare B Match Output)
PD3	INT1 (External Interrupt 1 Input)
PD2	INT0 (External Interrupt 0 Input)
PD1	TXD (USART Output Pin)
PD0	RXD (USART Input Pin)

RESET

Pin ini adalah untuk input RESET,

XTAL1

Merupakan input untuk oscillator *inverting amplifier* dan input untuk *clock* internal pada operasi rangkaian.

XTAL2

Output dari oscillator *inverting amplifier*.

AVCC

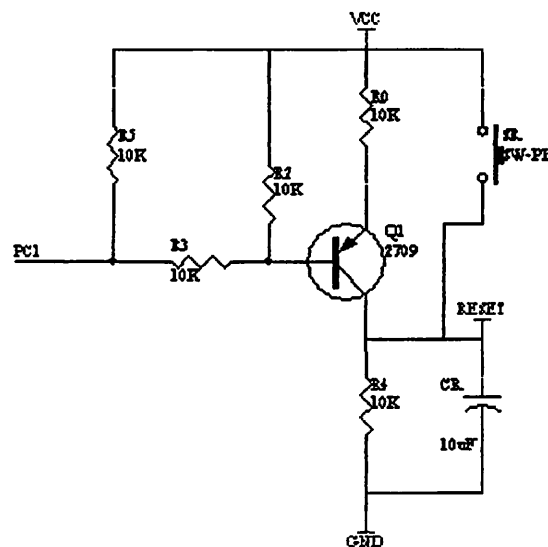
Merupakan pin tegangan untuk port A dan ADC. Tegangan ini harus berbeda dengan tegangan VCC, jika ADC tidak digunakan. Dan jika ADC digunakan maka tegangan ini harus disambungkan dengan tegangan VCC melalui sebuah *low-pass filter*.

AREF

Merupakan pin referensi untuk ADC

3.3. Rangkaian Reset

Rangkaian reset adalah yang berfungsi sebagai pengaturan reset pada saat pemrograman dan saat simulasi. Pada saat pemrograman pin reset pada Mikrokontroller berkondisi Low, sedangkan pada saat simulasi pin reset berkondisi High.



Gambar 3-5.

GAMBAR RANGKAIAN RESET

Rangkaian Reset adalah merupakan suatu rangkaian pengatur tegangan yang berfungsi memberikan kombinasi tegangan yang dibutuhkan penyemat Vpp pada Mikrokontroler, baik pada saat proses pemrograman maupun pada saat program dikerjakan oleh mikrokontroler. Pada saat pemrograman tegangan yang dibutuhkan 12V. Sedangkan pada waktu verifikasi, pembacaan data dan selama program dikerjakan mikrokontroler, tegangan untuk penyemat Vpp adalah 5V.

Pengaturan tegangan adalah rangkaian yang dapat menyuplai tegangan secara konstan tanpa terpengaruh dari perubahan tegangan masukan. Meskipun pengaturan dapat didesain menggunakan op-amp tetapi lebih mudah dan cepat jika menggunakan IC pengatur tegangan. IC yang digunakan adalah LM 317. LM 317 merupakan sebuah IC regulator tegangan dengan tiga terminal. Tegangan keluaran dari IC ini bisa bervariasi hanya dengan merubah kombinasi resistor. Resistor-resistor ini berfungsi sebagai pembagi tegangan dan terhubung dengan penyemat adjustment IC ini.

$$V_{out} = 1,25[1 + R_2/R_1] = I_{adj}R_2.$$

Nilai I_{adj} ini ditentukan dari data manual yang disediakan oleh National Semiconductor yaitu 100mA maksimum. Karena nilai adj sangat kecil maka dalam perencanaan dapat diabaikan.

Sehingga rumus V_{out} akan seperti dalam persamaan

$$V_{out} = 1,25[1 + R_2/R_1].$$

Pengaturan tegangan Vpp terdiri dari sinyal Vpp 5 Volt dan Vpp off

- Jika sinyal Vpp = off, Q1 dan Q2 dalam kondisi high, sehingga tegangan yang keluar dari LM 317 adalah 0 Volt

- Untuk sinyal $V_{pp} = 5$ Volt, Q1 dalam kondisi high, sedangkan Q2 dalam kondisi low
- Untuk sinyal $V_{pp} = 12$ Volt, Q1 dan Q2 dalam kondisi low

3.4. Generate Array Logic (GAL)

GAL 22V10 merupakan IC SPLD (Simple Programming Logic Device) dengan kinerja yang tinggi. Terdiri dari 22 input dan 10 output 1 jalur clock yang dapat dikombinasi dengan gerbang-gerbang logic dan flip-flop melalui software yang di programkan ke GAL.

- Pin no 1 dihubungkan PC 1 pada DB 25
digunakan sebagai saluran control reset dari DB 25 ke Mikrokontroller, dimana outputan dari IC GAL pada pin no 17 pada control reset
- Pin no 2 pada DB 25
Dihubungkan dengan saluran MISO pada mikrokontroller dimana saluran miso ini merupakan saluran output data dari mikrokontroller yang akan dikirim oleh IC GAL melalui pin no 14 ke PS 3 dari DB 25
- Pin no 3 dihubungkan PC 0 pada DB 25
Digunakan sebagai saluran clock melalui GAL pada pin no 23 sebagai outputannya yang dihubungkan dengan saluran SCK pada mikrokontroller
- Pin no 8
Dihubungkan dengan switch yang digunakan sebagai control saat simulasi atau download

- Pin no 10

Dihubungkan DP 1 pada DB 25 yang digunakan sebagai saluran data yang dikirim melalui GAL sebagai outputannya pin no 16 yang dihubungkan pada saluran MOSI pada mikrokontroler.

3.5. Port Pararel

Pada perencanaan alat ini menggunakan jalur pararel port untuk menghubungkan antara PC dengan alat yang kita buat. Pada pararel port data dikirim dalam format pararel (sekaligus 8 bit) sehingga data dapat dikirim dengan cepat. Kita menghubungkan alat dengan menggunakan jalur pararel port karena jarak antara PC dengan alat yang kita buat berdekatan. Disamping lebih cepat, pemrograman pararel port lebih mudah jika dibandingkan dengan pemrograman port serial. Kedelapan bit ini adalah DP0 – DP7.

Pin – Pin yang digunakan adalah

- DP1 dengan alamat 378H dihubungkan dengan pin 10 dari IC GAL
- PC0 dan PC1 dengan alamat 37AH dihubungkan dengan pin 3 dan pin 1
- PS 3 dengan alamat 379H dihubungkan dengan pin 14 dari IC GAL

ALAMAT REGISTER PORT PADA LPT1

LPTI	ALAMAT REGISTER
DP	378H
PC	37AH
PS	379H

Keterangan istilah:

- DP : Data Port
 PC : Printer Control
 PS : Printer Status

Definisi bit – bit printer control (PC) adalah sebagai berikut:

Printer control	Nama	Sifat
PC-0	Strobe	Inverting
PC-1	Autofeed	Inverting
PC-2	Init	Normal
PC-3	Select In	Inverting
PC-4	IRQ-7 Enable	Normal
PC-5...PC-6	Tidak Dipakai	

Sifat PC yang inverting berarti bila logika PC tinggi, pada konektor DB-25 akan berlogika rendah dan demikian juga sebaliknya. Definisi bit – bit dalam printer status (PS) adalah sebagai berikut:

Printer Status	Nama	Sifat
PS0...PS-2	Tidak dipakai	
PS-3	Error	Normal
PS-4	Select	Normal
PS-5	Paper End	Normal
PS-6	Acknowledge	Normal
PS-7	Tidak Dipakai	

Letak Data Port (DP), Printer Status (PS), dan Printer Control (PC) pada konektor DB-25 adalah sebagai berikut:

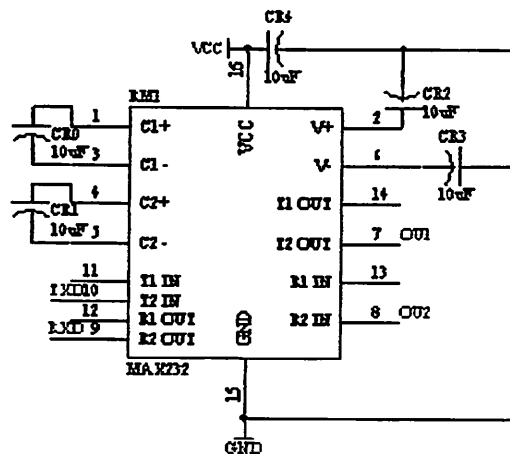
Nama	Letak pada DB-25
DP-0	2
DP-1	3
DP-2	4
DP-3	5
DP-4	6
DP-5	7
DP-6	8
DP-7	9
PS-3	15
PS-4	13
PS-5	12
PS-6	10
PS-7	11
PC-0	1
PC-1	14
PC-2	16
PC-3	17
Ground	18-25

3.6. MAX 232

MAX 232 merupakan devais dual drive / receiver yang dipasangkan dengan sebuah kapasitor dengan power supplay dimana memiliki single voltage 5 V. MAX ini berfungsi Sebagai pengubah level EIA – 232 input ke 5 V atau level TTL / CMOS. MAX 232 mampu menerima inputan dalam level EIA 232 sampai ± 30 V.

Pin – Pin yang digunakan adalah :

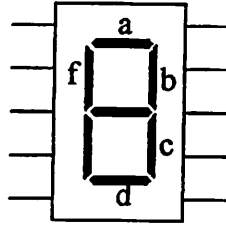
- Pin no 10 (T2 IN) dihubungkan dengan saluran TXD mikrokontroller
- Pin no 9 (R2 OUT) dihubungkan dengan saluran RXD mikrokontroller
- Pin no 7 (T2 OUT) dihubungkan dengan saluran RXD piranti lain
- Pin no 8 (R2 IN) dihubungkan dengan saluran TXD piranti lain.



Gambar 3.9
Rangkaian MAX 232

3.7. LED (Light Emitting Diode) 7 Segmen

Peralatan keluaran yang sangat umum digunakan untuk menampilkan bilangan desimal adalah peraga tujuh segmen. Suatu peraga tujuh segmen terdiri dari tujuh buah Light Emitting Diode/LED yang tersusun dari a sampai g seperti yang ditunjukkan dalam Gambar.



Gambar 3.11

LED 7 Segment

Hubungan mikrokontroller dengan 7 segment digambarkan sebagai berikut :

a	b	c	d	e	f	g	.
PA0	PA1	PA2	PA3	PA4	PA5	PA6	PA7

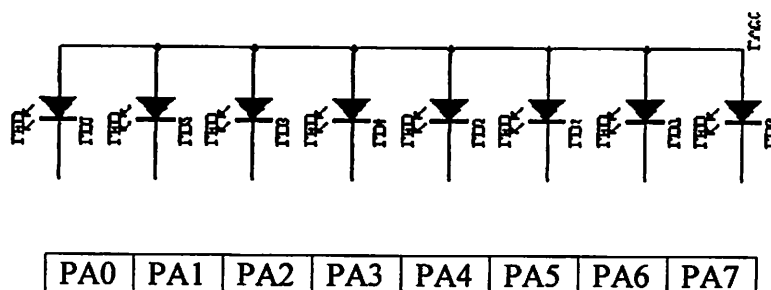
Gambar 3.10

Konfigurasi pada LED 7 Segmen dengan uC

Pada simulasi ini Led yang digunakan adalah :

- berupa common anoda dimana anodanya dihubungkan dengan VCC dan katodanya dihubungkan dengan saluran PA0-PA7,
- Led ini aktif low (artinya led akan menyala apabila keluaran dari port A berlogika low).

Hubungan mikrokontroller dengan 7 segment sebagai berikut :

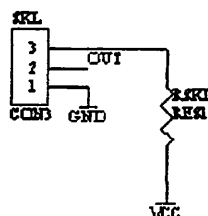


Gambar 3.12

Konfigurasi pada LED dengan Uc

3.8. SWITCH

Dihubungkan pada pin no 8 pada GAL22V10 yang digunakan sebagai saklar penselec (pemilih) keadaan programming atau simulasi.

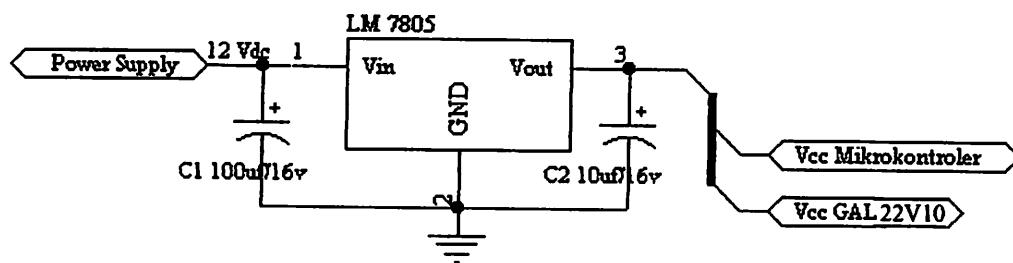


Gambar 3.14

Switch pada papan downloader

3.9. Catu Daya (Power Supply)

Catu Daya yang digunakan untuk mencatu seluruh system. Rangkaian catu daya dapat dibuat seringkas mungkin. Pada perencanaan catu daya dibuat dengan beberapa komponen antara lain : Sebuah Transformator Step Down, Rangkaian Jembatan, Kapasitor perata tegangan, sebuah pengatur tegangan (IC LM7805) untuk memperoleh tegangan 5Volt.



Gambar 3-15
RANGKAIAN CATU DAYA

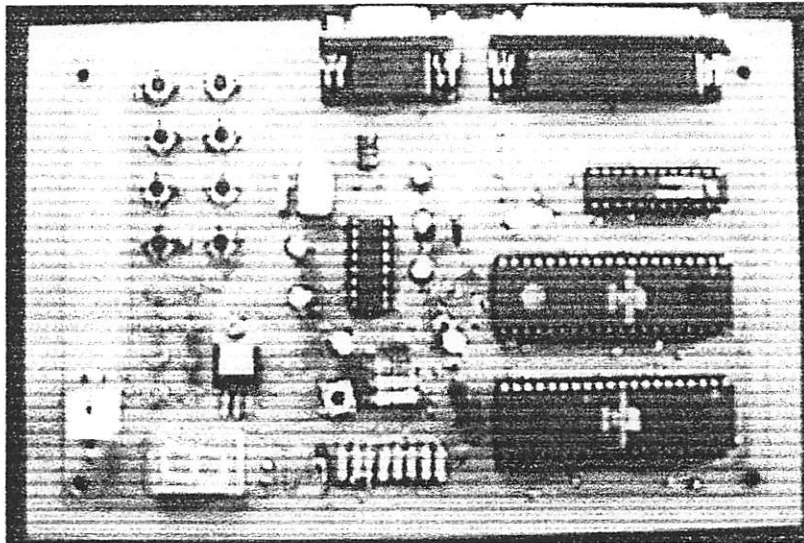
BAB IV

PENGUJIAN ALAT

4.1. Pendahuluan

Pada bab ini akan dibahas mengenai pengujian tentang alat yang kita buat. Hal ini dilakukan untuk mengetahui kekurangan unjuk kerja dari sistem yang telah kita buat. Pengujian dilakukan dengan cara melakukan tahapan – tahapan proses pengisian program pada IC mikrokontroler ATmega8535 dan ATmega8515 mulai dari pengambilan data dari komputer, sampai dengan membaca kembali data pengisian program apakah data yang dikirim sesuai dengan data yang nantinya telah disimpan dalam mikrokontroler. Selanjutnya pengujian juga dilakukan dengan membuat salah satu program yang hasilnya bisa ditampilkan pada rangkaian LED.

Adapun gambar dari alat yang kita buat adalah sebagai berikut :



Gambar 4-1

**DOWNLOADER IC MIKROKONTROLER ATmega8535 dan
ATmega8515**

4.2. Perangkat Lunak

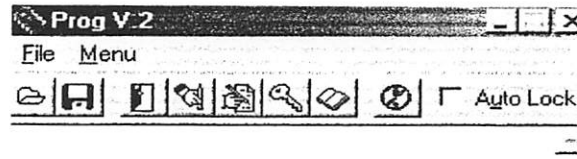
Pengujian pertama kali dilakukan terhadap perangkat lunak yang telah kita buat yang berisikan semua kebutuhan yang diperlukan dalam pengembangan mikrokontroler khususnya mikrokontroler ATmega8535 dan ATmega8515.

. Program telah dibuat dalam bahasa pemrograman dan telah menyediakan fasilitas – fasilitas yang akan kita butuhkan dalam proses pemrograman. Adapun fasilitas program tersebut terdiri atas:

- Label Load file digunakan untuk membuka file berekstensi .bin yang akan diisikan ke chip.
- Label Save as untuk menyimpan data yang telah kita baca dari chip.
- Label Signature digunakan untuk mengetahui jenis dari IC yang akan kita isi dengan program.
- Label Erase digunakan untuk menghapus isi dari IC.
- Label Write digunakan untuk mengisikan program data yang telah kita ambil dari computer.
- Label Read dipergunakan untuk membaca data dari IC.
- Label Lock unyuk mengunci program pada IC agar tidak bisa dibaca oleh orang lain.
- Label Abort untuk mengagalkan setiap proses yang sedang berjalan.
- Label Auto lock digunakan untuk melakukan penguncian data secara otomatis bersamaan dengan pengisian .

- Label Exit yang terdapat pada file menu untuk keluar dari program

Adapun tampilan menu utama dalam proses ini adalah sebagai berikut:



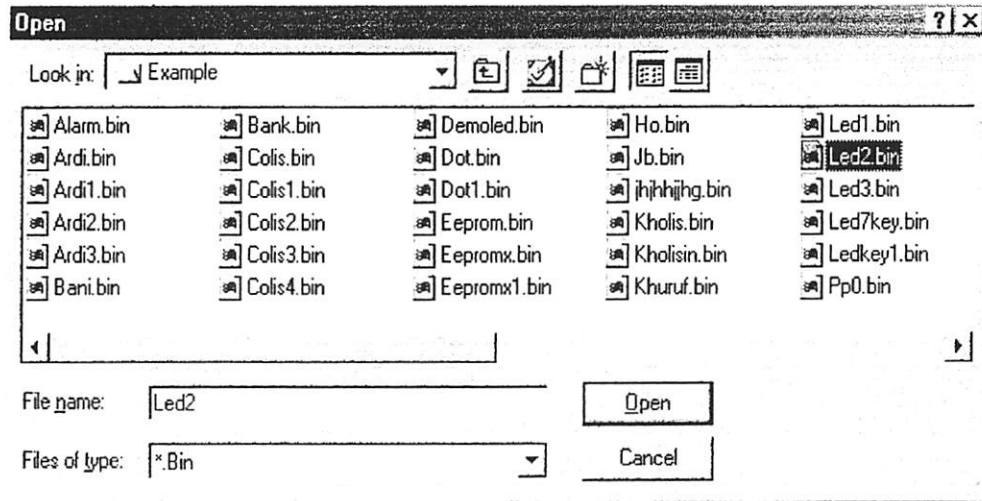
Gambar 4-2

MENU UTAMA DOWNLOADER ATmega8535 dan ATmega8515

4.2.1. Menjalankan Menu Load file

Menu ini berfungsi untuk mengambil nama file biner yang nantinya akan diisikan kedalam chip mikrokontroler ATmega8535 dan ATmega8515

Menu ini diaktifkan dengan menekan label Load file yang terdapat pada menu utama program alat.



Gambar 4-3

TAMPILAN PADA SAAT MENU LOAD FILE DIAKTIFKAN

Pada saat tampilan Open diaktifkan maka data akan terbaca pada tampilan menu utama data yang telah kita ambil.

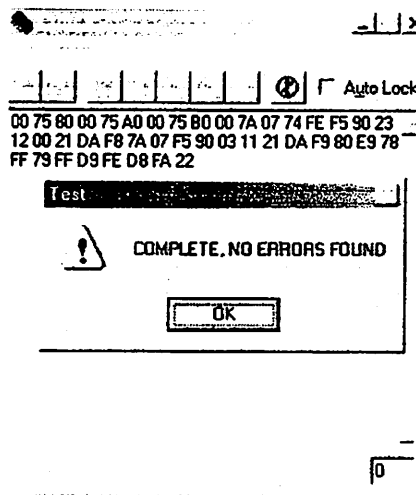


Gambar 4-4

TAMPILAN PENGAMBILAN DATA DARI KOMPUTER

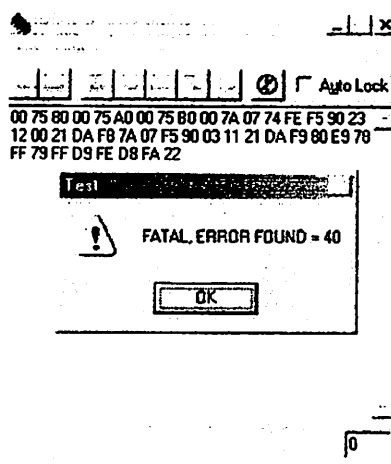
4.2.2. Menjalankan menu Write

Menu ini berfungsi untuk mengisi data yang telah diambil dari komputer ke chip mikrokontroler ATmega8535 dan ATmega8515 yang terbaca pada menu utama. Untuk mengaktifkan menu ini yaitu dengan menekan label Write, yang selanjutnya akan muncul pesan apakah terjadi kesalahan atau tidak.



Gambar 4-5

TAMPILAN PROSES PENGISIAN TELAH SELESAI

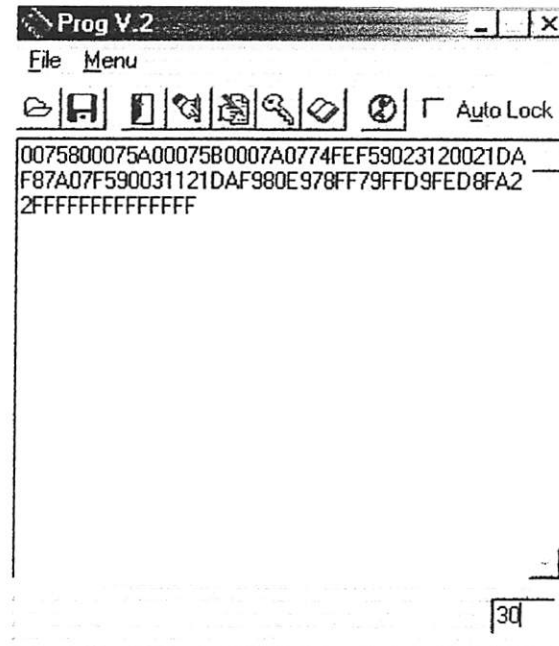


Gambar 4-6

TAMPILAN TERJADI KESALAHAN PADA SAAT PENGISIAN

4.2.3. Menjalankan Menu Read

Menu ini berfungsi untuk membaca isi dari chip mikrokontroler ATmega8535 dan ATmega8515 yang akan kita isikan program ataupun telah kita isikan program. Untuk menjalankan menu ini kita cukup menekan label Read yang telah tersedia dengan memberikan angka pada kolom sebelah bawah untuk menentukan jumlah data yang akan dibaca.

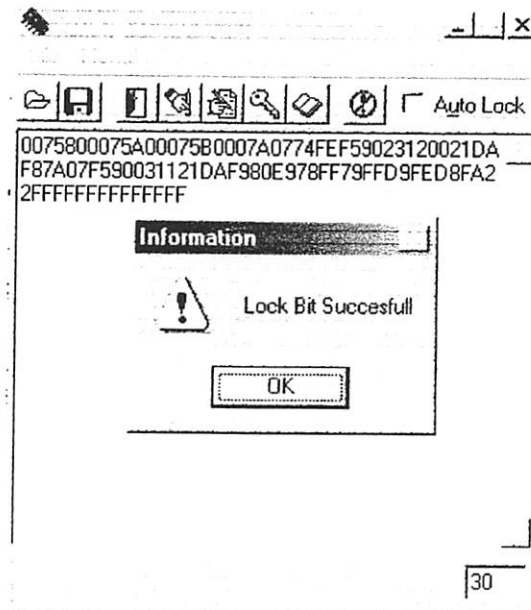


Gambar 4-7

TAMPILAN SETELAH MENU READ DIAKTIFKAN

4.2.4. Menjalankan Menu Lock

Lock berfungsi untuk mengunci program yang telah kita buat agar tidak bisa dibaca oleh orang lain. Software telah mengatur cara kerjanya dan kita cukup meng-klik label Lock yang tersedia pada menu utama. Selanjutnya akan muncul pesan bahwa program telah terkunci. Adapun tampilan pada saat menu ini diaktifkan adalah sebagai berikut:



Gambar 4-8

TAMPILAN PADA SAAT MENU LOCK DIAKTIFKAN

4.2.5. Menjalankan Menu Erase

Menu ini berfungsi untuk menghapus isi dari chip mikrokontroler. Penghapusan ini dilakukan agar chip bisa diisi program yang baru. Untuk mengaktifkannya kita menekan label Erase dan selanjutnya akan muncul pesan bahwa chip telah terhapus. Adapun tampilan pada saat menu ini diaktifkan adalah sebagai berikut:

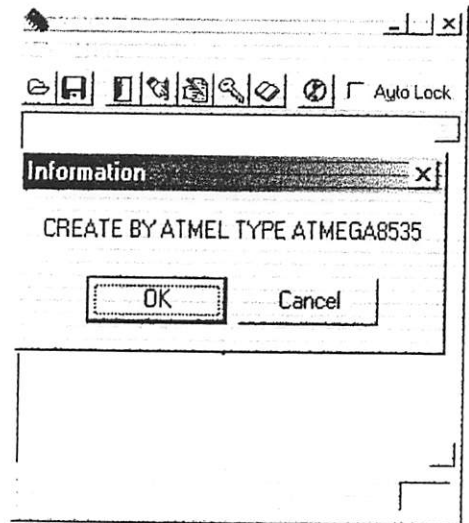


Gambar 4-9

TAMPILAN PADA SAAT MENU ERASE DIAKTIFKAN

4.2.6. Menjalankan Menu Signature

Menu ini berfungsi untuk mengetahui jenis IC mikrokontroler ATmega8535 dan ATmega8515 Untuk mengaktifkannya kita menekan label Signature dan selanjutnya akan muncul pesan jenis dari chip yang akan kita isi program. Adapun tampilan pada saat menu ini diaktifkan adalah sebagai berikut:

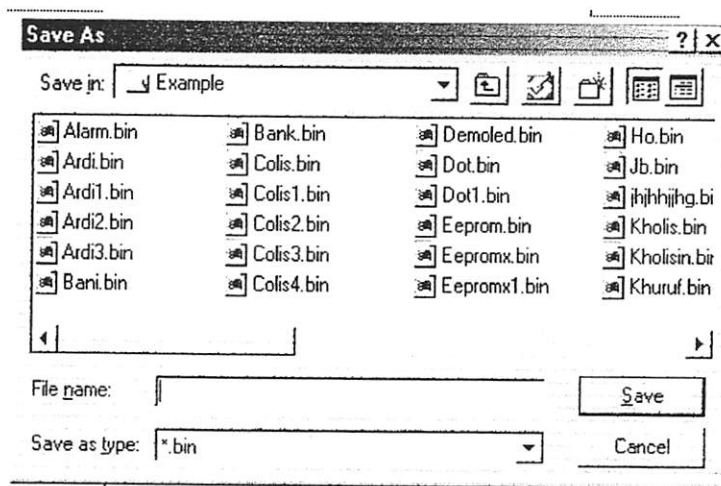


Gambar 4-10

TAMPILAN PADA SAAT MENU SIGNATURE DIAKTIFKAN

4.2.7. Menjalankan Menu Save as

Menu ini berfungsi untuk menyimpan data yang telah kita baca dari chip ke computer. Untuk mengaktifkannya kita menekan label Save as. Adapun tampilan pada saat menu ini diaktifkan adalah sebagai berikut:



Gambar 4-11

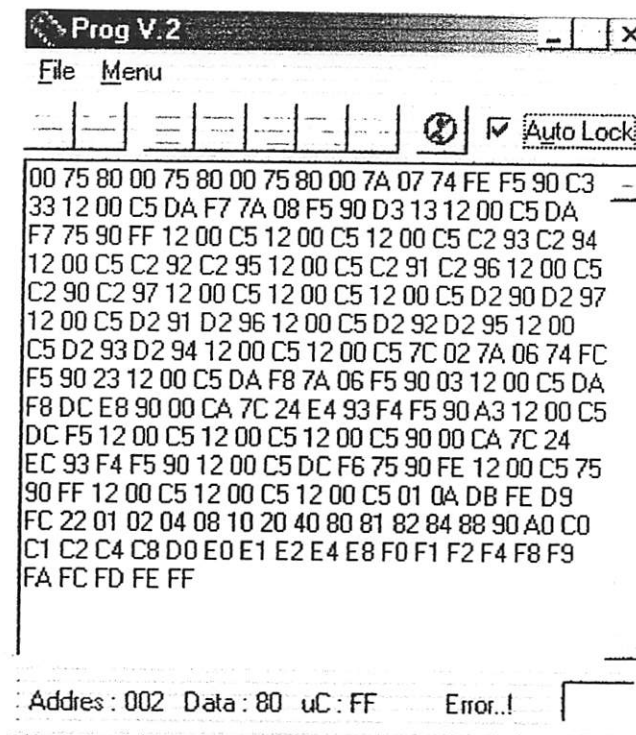
TAMPILAN MENU SAVE AS PADA SAAT DIAKTIFKAN

4.2.8. Menjalankan Menu Abort

Menu ini berfungsi untuk mengagalkan Proses yang sedang berjalan. Untuk mengaktifkannya kita menekan label Abort.

4.2.9. Menjalankan Menu Autolock

Menu ini berfungsi untuk melakukan penguncian data secara otomatis bersamaan dengan pengisian. Untuk mengaktifkannya kita cukup memberikan cawang pada label Auto lock. Adapun tampilan pada saat menu ini diaktifkan adalah sebagai berikut

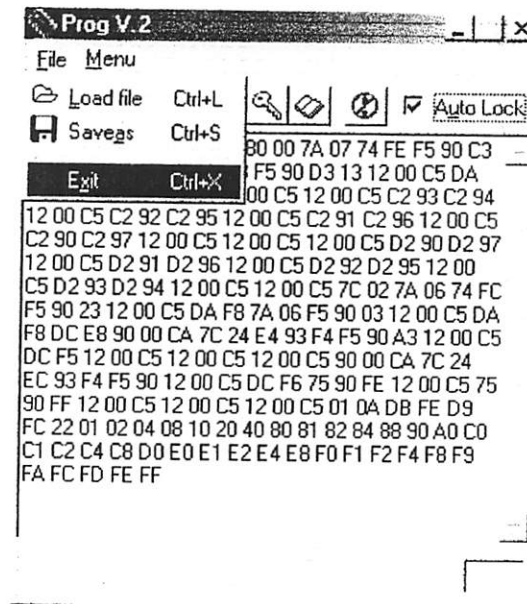


Gambar 4-12

TAMPILAN PADA SAAT MENU AUTO LOCK DIAKTIFKAN

4.2.9. Menjalankan Menu Exit

Label Exit yang terdapat pada file menu untuk keluar dari menu utama setelah kita selesai melakukan pemrograman. Untuk mengaktifkannya kita cukup menekan Menu file kemudian Exit. Adapun tampilan pada saat menu ini diaktifkan adalah sebagai berikut



Gambar 4-13

TAMPILAN PADA SAAT MENGAKTIFKAN MENU EXIT

4.3. Perangkat Keras Alat

Untuk menjalankan peralatan ini diperlukan catu daya yang sesuai dengan peralatan ini. Catu daya yang dipakai adalah catu daya yang mempunyai keluaran 12V dan 5V. Pada saat pemrograman hendaknya catu daya diatur pada posisi tepat 12 volt karena kalau tidak tepat mikrokontroler tidak akan bisa diisi program dan IC mikrokontroler ini akan cepat mengalami kerusakan.

Langkah – langkah yang harus dilakukan adalah sebagai berikut:

- Hubungkan perangkat keras alat dengan komputer melalui slot DB25.

- Hubungkan peralatan dengan Power Supply.
- Aktifkan label Signature untuk mengetahui jenis IC , bisa juga untuk mengetahui apakah peralatan sudah terpasang dengan benar.
- Aktifkan label Read apakah IC tersebut ada isinya atau tidak.
- Jika IC ada isinya maka aktifkan label Erase untuk menghapus isi IC.
- Aktifkan label Load file untuk mengambil file yang berekstensi .bin
- Setelah data yang diambil terbaca pada menu utama maka jalankan proses pengisian dengan mengaktifkan label Write.
- Kemudian agar program yang diisikan tidak bisa dibaca oleh orang lain maka aktifkan label Lock.
- Chip yang telah diisi program telah bisa dihubungkan dengan piranti yang hendak dijalankan.

4.4. Pengujian Dengan Mempergunakan LED

Untuk membuktikan bahwa alat dan program telah berfungsi dengan baik, kita harus membuktikannya dengan memberikan salah satu contoh pengisian program yang diinterfacekan dengan peralatan luar. Dalam hal ini kita mempergunakan LED sebagai media untuk menampilkan contoh pengisian programnya.

Langkah – langkah yang dilakukan adalah :

- Setelah program telah diisikan pada IC mikrokontroler, maka kita siap untuk melakukan simulasi dengan cara menekan tombol switch.
- Apabila program yang diisikan sesuai, maka alat simulasi akan berfungsi sesuai dengan yang diinginkan

BAB V

PENUTUP

5.1. Kesimpulan

Setelah melakukan perencanaan dan pembuatan dan pengujian alat Downloader IC ATmega8535 dan ATmega8515

ini, maka dapat ditarik kesimpulan sebagai berikut :

Alat Downloader ATmega8535 dan ATmega8515

1. Alat ini berfungsi dengan baik karena program yang kita buat setelah diisikan sesuai dengan yang kita inginkan.
2. Alat ini tidak dapat langsung melihat hasil simulasi setelah pengisian akan tetapi menghubungkan terlebih dahulu dengan simulasi yang kita gunakan.
3. Dari 50 percobaan pengisian prosentase kegagalan masuknya data 10%
4. Agar prosentase kegagalan masuknya data semakin kecil, sebelum proses dimulai sebaiknya catu daya dimatikan terlebih dahulu kemudian dinyalakan kembali

5.2. Saran

1. Dalam menggunakan alat ini, untuk melepas IC diusahakan untuk mematikan power supply terlebih dahulu, untuk menghindari adanya hubungan antar pin – pin IC mikrokontroler
2. Sebelum melakukan pengisian program hendaknya mematikan power supply terlebih dahulu lalu hidupkan kembali agar register-register yang masih tersimpan diRAM akibat pengisian sebelumnya dapat terhapus.

5. Alat ini menggunakan komputer under Windows 98
4. IC regulator cepat panas sehingga alat ini tidak bisa ditancapkan dengan power supply terlalu lama.
5. Sebelum menggunakan alat ini, periksa dahulu posisi power supply supaya pada kondisi 5V

DAFTAR PUSTAKA

Moh. Ibnu Malik & Anistardi, Bereksperimen dengan Mikrokontroller 8031,

PT.Elex Media Komputindo, Gramedia Jakarta.

Hafindo Electronic & Education, Pelatihan Pemrograman Dellphi dan

Aplikasi pada Teknik Interface.

Hafindo Electronic & Education, Pelatihan Microcontroller MCS-51

Programming and Interface.

[http:// www.ATMEL.com](http://www.ATMEL.com)

Antony Pranata, Pemrograman Borland Delphi 6 Edisi 4, Andi Yogyakarta

Uyless D Black, Data Communication and Distributed Network, Prentice-Hall

international Inc, 1993.

P.C. Den Heijer & R. Tolsman, Komunikasi Data, PT.Elex Media Komputindo,

Gramedia Jakarta.

Inge Martina, 36 Jam Belajar Komputer Turbo C++ Dengan Pemrograman

Berorientasi Obyek, PT. Elex Media Komputindo, Gramedia Jakarta.

LAMPIRAN



Formulir Perbaikan Ujian Skripsi

Dalam pelaksanaan Ujian Skripsi Janjang Strata 1 Jurusan Teknik Elektro Konsentrasi T. Energi Listrik / T. Elektronika, maka perlu adanya perbaikan skripsi untuk mahasiswa :

NAMA : Habib
NIM : 0017172
Perbaikan meliputi :

① Ujian tingkat kesulitan literatur alat

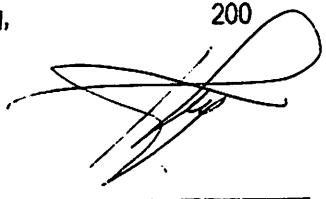
② Kesimpulan harus benar
sol: yg berhubung dgn alat

③ Cari / temukan
fungsi dari GM ?

④ Pelajari lagi tentang penggunaan
IC

Malang,

200

()



INSTITUT TEKNOLOGI NASIONAL MALANG
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO

Formulir Perbaikan Ujian Skripsi

Dalam pelaksanaan Ujian Skripsi Janjang Strata I Jurusan Teknik Elektro Konsentrasi T. Energi Listrik / T. Elektronika, maka perlu adanya perbaikan skripsi untuk mahasiswa :

NAMA : M. Habib Ahsan
NIM : 00.17.172
Perbaikan meliputi

① Review the Complete Scheme.

② RE-PRESENT your
Research → mandatory
work

Malang, 5 Oct 2005


Sahyo Suryo Sun

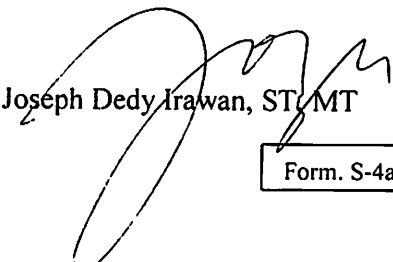


FORMULIR BIMBINGAN SKRIPSI

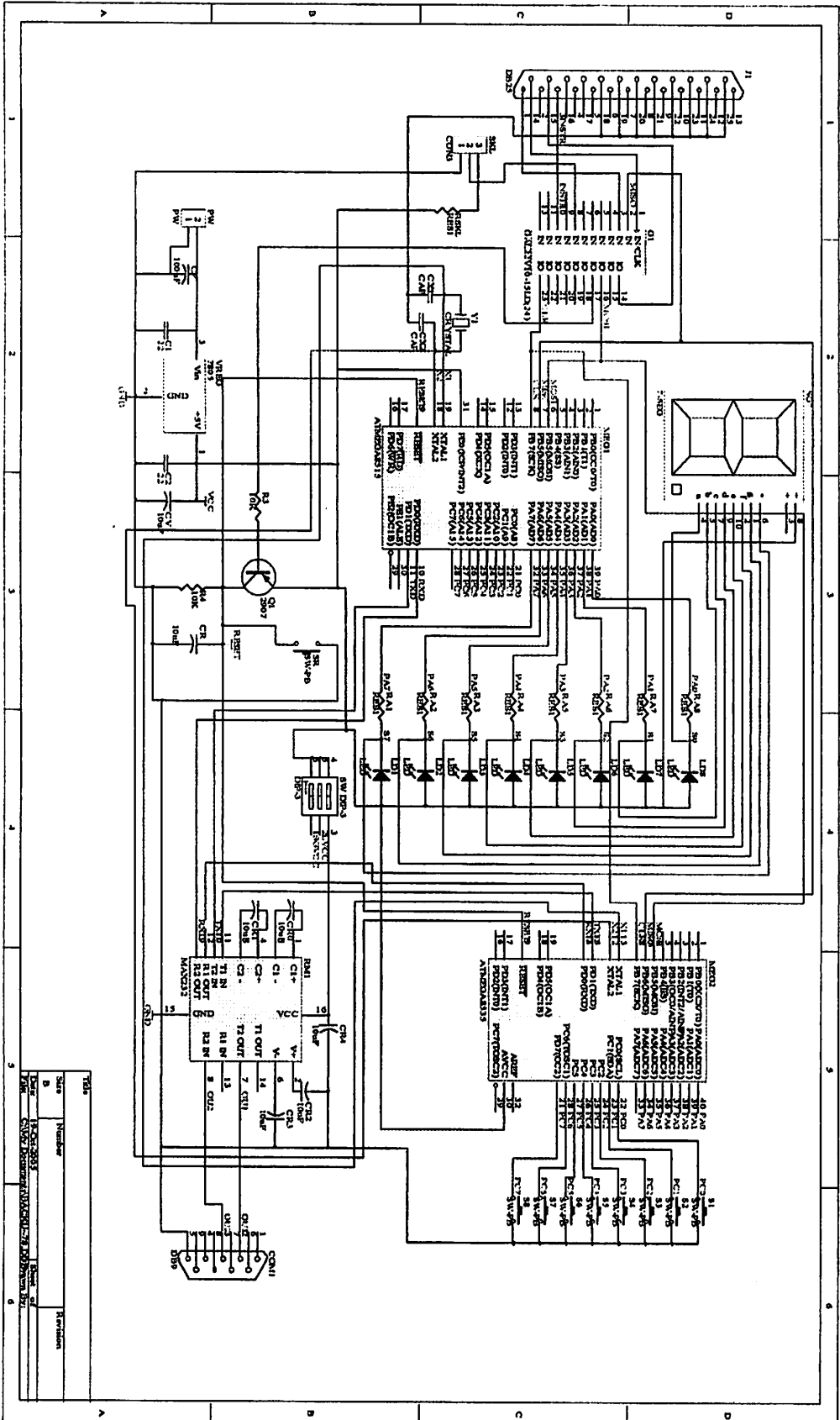
Nama : M. Habib Ahsan
Nim : 0017172
Masa Bimbingan : 18-Jul-2005 s/d 18-Jan-2006
Judul Skripsi : Perencanaan dan pembuatan Downloader dan Trainer Mikontroller ATMEGA 8535 dan ATMEGA 8515

NO	Tanggal	Uraian	Paraf Pembimbing
1.	18-7-2005	BAB I & II	
2.	20-8-2005	ACC BAB I & II	
3.	24-8-2005	REVISI BAB II	
4.	12-9-2005	REVISI BAB III	
5.	12-9-2005	ACC BAB III	
6.	12-9-2005	REVISI BAB IV	
7.	21-9-2005	ACC BAB IV	
8.	28-9-2005	AKU UJIAN KOMPARASI	
9.			
10.			

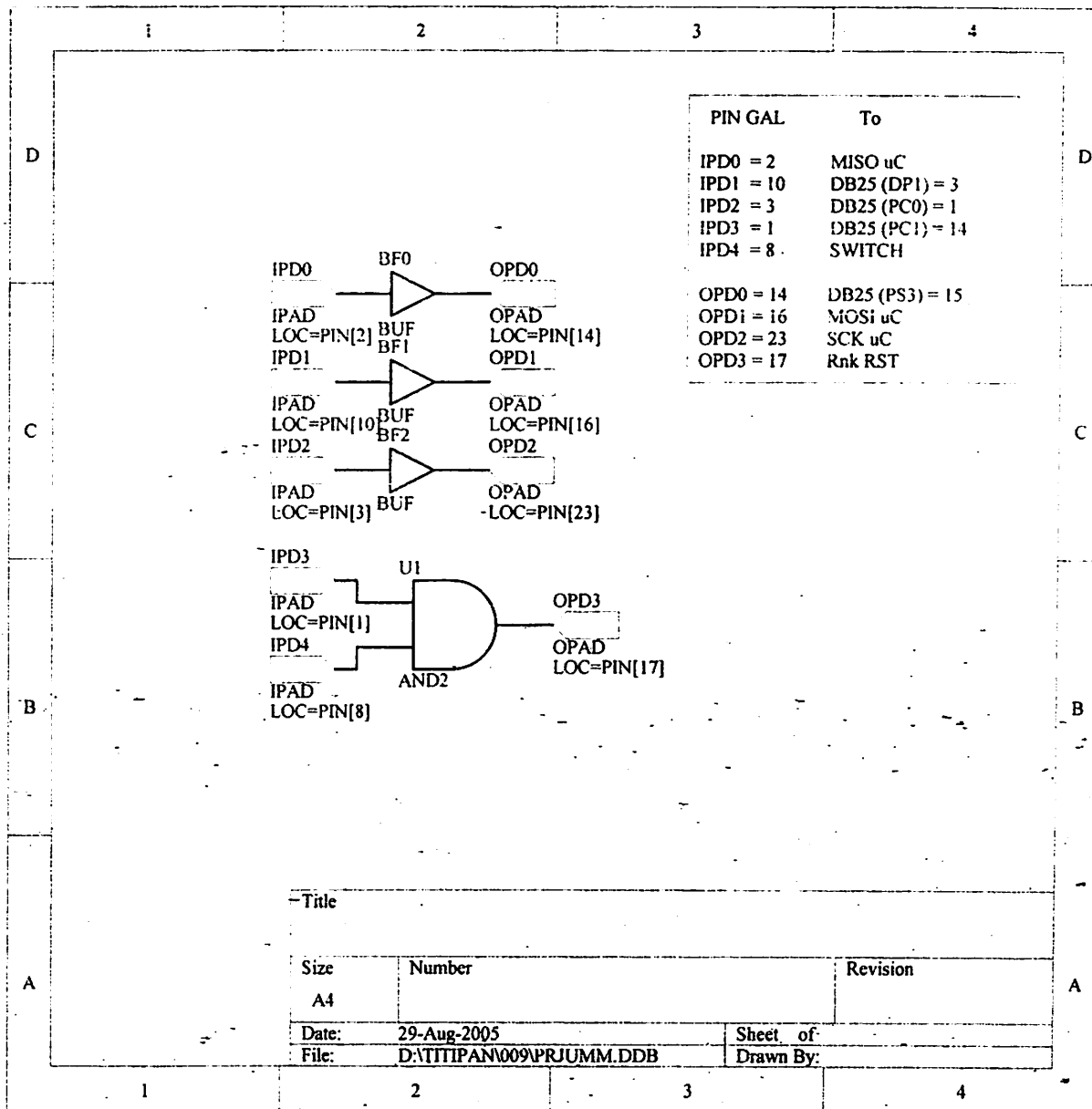
Malang, 26-9-2005
Dosen Pembimbing


Joseph Dedy Irawan, ST/MT

Form. S-4a



Title		Number		Revision	
1	1	1	1	1	1
2	2	2	2	2	2
3	3	3	3	3	3
4	4	4	4	4	4
5	5	5	5	5	5



```

Procedure Delay (Lama : longint);
var
  Ref : longint;
Begin
  Ref := GetTickCount;
  Repeat
    Application.ProcessMessages ;
  Until ((GetTickCount - Ref) >= Lama)
end;

```

```

unit Unit1;

interface

uses
  Windows, Messages, SysUtils, Classes, Graphics, Controls, Forms,
  Dialogs,
  StdCtrls, ExtCtrls, Menus, ComCtrls, ToolWin, ImgList, ActnList;

type
  TForm1 = class(TForm)
    Memo1: TMemo;
    OpenDialog1: TOpenDialog;
    ActionList1: TActionList;
    MainMenu1: TMainMenu;
    ImageList1: TImageList;
    ToolBar1: TToolBar;
    SaveDialog1: TSaveDialog;
    Load_File: TAction;
    Save_File: TAction;
    Exit: TAction;
    Sgn_Ic: TAction;
    Wr_Ic: TAction;
    Rd_Ic: TAction;
    Ers_Ic: TAction;
    About: TAction;
    File1: TMenuItem;
    Load1: TMenuItem;
    Save1: TMenuItem;
    N1: TMenuItem;
    Exit1: TMenuItem;
    Application1: TMenuItem;
    Signature1: TMenuItem;
    Read1: TMenuItem;
    Write1: TMenuItem;
    Erase1: TMenuItem;
    Help1: TMenuItem;
    About1: TMenuItem;
    ToolButton1: TToolButton;
    ToolButton2: TToolButton;
    ToolButton4: TToolButton;
    ToolButton5: TToolButton;
    ToolButton8: TToolButton;
    ToolButton10: TToolButton;
    ToolButton12: TToolButton;
    ToolButton16: TToolButton;
    Panel1: TPanel;
    Label1: TLabel;
    ToolButton3: TToolButton;
    ToolButton6: TToolButton;
    ToolButton7: TToolButton;
    procedure FormCreate(Sender: TObject);
    procedure FormKeyPress(Sender: TObject; var Key: Char);
    procedure Load_FileExecute(Sender: TObject);
    procedure Sgn_IcExecute(Sender: TObject);
    procedure Wr_IcExecute(Sender: TObject);
    procedure Rd_IcExecute(Sender: TObject);
    procedure Ers_IcExecute(Sender: TObject);
    procedure ExitExecute(Sender: TObject);
  end;

```

```

    procedure Save_FileExecute(Sender: TObject);
    private
      { Private declarations }
    public
      { Public declarations }
    end;

```

```

var
  Form1: TForm1;
  Filenya: File of byte;
  nama: string;
  buffd: array[0..4000] of byte;
  nmr: word;
  Batal : Boolean;
  lkj,rds : integer;

```

```

implementation

```

```

{$R *.DFM}

```

```

Procedure Delay (Lama : longint);
var
  Ref : longint;
Begin
  Ref := GetTickCount;
  Repeat
    Application.ProcessMessages ;
  Until ((GetTickCount - Ref) >= Lama)
end;

```

```

procedure ctrl(data:byte);
asm
  mov dx,$37a
  mov al,data
  out dx,al
end;

```

```

procedure dataout(data:byte);
begin
  if data =0 then
  Begin
    asm
      mov dx,$378
      mov al,$0
      out dx,al
    end;
  end
  else
  if data =1 then
  Begin
    asm
      mov dx,$378
      mov al,$2
      out dx,al
    end;
  end;
end;

```

```

end;

end;

function datain:byte;
var
  data2:byte;
begin
  asm
    mov dx,$379
    in al,dx
    mov data2,al
  end;
  result := data2;
end;

procedure clock;
begin
  ctrl($09);
  delay(0);
  ctrl($08);
  delay(1);
  ctrl($09);
  delay(0);
end;

procedure ByteoutA(Binta : word);
Var
  Xa1,Xa2,x3,xa4 : integer;
  bpa : array [0..15] of integer;
begin
  For xa1 := 0 to 15 do
  begin
    xa2 := binta mod 2;
    xa3 := binta div 2;
    binta := xa3;
    bpa[xa1]:= xa2;
  end;

  for xa4:= 15 downto 8 do
  begin
    dataout(bpa[xa4]);
    delay(0);
    clock;
  end;
  for xa4:= 7 downto 0 do
  begin
    dataout(bpa[xa4]);
    delay(0);
    clock;
  end;
end;

procedure Byteout(Bint : Byte);
Var
  X1,X2,x3,x4 : integer;
  bp : array [0..7] of integer;

```

```

begin
  For x1 := 0 to 7 do
  begin
    x2 := bint mod 2;
    x3 := bint div 2;
    bint := x3;
    bp[x1] := x2;
  end;
  for x4 := 7 downto 0 do
  begin
    dataout(bp[x4]);
    delay(0);
    clock;
  end;
end;

```

```

function Byteoutx(Bintx : Byte):integer;
Var
  Xn1,Xn2,xn3,xn4,xn5,bcyn,spn : integer;
  bpn : array [0..7] of integer;
begin

```

```

  spn := 0;
  bcyn :=128;
  For xn1 := 0 to 7 do
  begin
    xn2 := bintx mod 2;
    xn3 := bintx div 2;
    bintx := xn3;
    bpn[xn1] := xn2;
  end;
  for xn4 := 7 downto 0 do
  begin
    dataout(bpn[xn4]);
    delay(0);
    ctrl($09);
    delay(0);
    ctrl($08);
    delay(0);
    xn5 := datain;
    if (xn5 and 8) = 8 then
      spn := spn+(1*bcyn)
    else if (xn5 and 8) = 0 then
      spn := spn+(0*bcyn);
    bcyn := bcyn div 2;
  end;
  delay(0);
  ctrl($09);
  delay(0);
  end;
  result := spn;
end;

```

```

procedure TForm1.Load_FileExecute(Sender: TObject);
begin

```

```

  if OpenFileDialog1.Execute then
  nama := OpenFileDialog1.FileName;
  If nama <> '' then
  begin

```

```

nmr:=0;
memol.clear;
Assignfile(Filenya, Nama);
{$i-}
Reset(Filenya);
{$i-}
If IOResult = 0 then
  Begin
    While Not eof (Filenya) do
      begin
        read(filenya, buffd[nmr]);
        memol.seltext:=inttohex(buffd[nmr], 2)+' ';
        nmr := nmr + 1;
      end;
    Closefile(Filenya);
  end;
  Labell.Caption:= 'Addres := '+inttohex(nmr, 4);
end;
end;

procedure TForm1.Wr_IcExecute(Sender: TObject);
Var
  jk, jkl : word;
  Wrđ : Integer;
begin
  jkl:=0;
  Labell.caption := '';
  ctrl($09);
  delay(50);
  Byteout($ac);
  delay(0);
  Byteouta($5300);
  delay(0);
  Byteout($00);
  delay(20);

  byteout($ac);
  delay(0);
  Byteouta($8000);
  delay(0);
  Byteout($00);
  delay(20);
  for jk := 0 to ((nmr div 2)+1) do
  begin
    Bytebut($40);
    delay(0);
    Byteouta(jk);
    delay(0);
    Byteout(buffd[jkl]);
    delay(0);
    jkl:= jkl+1;
    Wrđ:=Byteoutx($48);
    Labell.Caption := 'Data : '+inttohex(buffd[jkl-1], 2)+' uC :
'+inttohex(Wrđ, 2)
    + ' Addres : '+inttohex(jkl, 4);

    delay(0);
    Byteouta(jk);
    delay(0);
    Byteout(buffd[jkl]);
  end;
end;

```

```

delay(0);
jkl := jkl + 1;
Wrd := Byteoutx($4a);
Labell.Caption := 'Data : '+inttohex(buffd[jkl-1],2)+' uC :
'+inttohex(Wrd,2)
+ ' Adress : '+inttohex(jkl,4);
delay(0);
Byteouta(jk);
delay(0);
Byteout(00);
delay(0);
if rds = 1 then
break;
end;
ctrl($0b);
delay(0);
lkj := 0;
rds := 0;
end;

```

```

procedure TForm1.Ers_IcExecute(Sender: TObject);
begin
Labell.caption := '';
ctrl($09);
delay(20);
Byteout($ac);
delay(0);
Byteouta($5300);
delay(0);
Byteout($0);
delay(5);
Byteout($ac);
delay(0);
Byteouta($8000);
delay(0);
Byteout($00);
delay(0);
ctrl($0b);
delay(20);
Labell.caption:='Erasé...!';
end;

```

```

procedure TForm1.FormCreate(Sender: TObject);
begin
memol.text := '';
Labell.caption := '';
rds := 0;
ctrl($0b);
delay(2);
lkj := 0;
nmr := 0;
Form1.KeyPreview := True;
end;

```

```

procedure TForm1.Sgn_IcExecute(Sender: TObject);
Var
sgnn: word;
begin

```



```

sgnn := 0;
Memol.Clear;
ctrl($09);
delay(50);
Byteout($ac);
delay(0);
Byteouta($5300);
delay(0);
Byteout($00);
delay(20);
repeat
  Byteout($30);
  delay(0);
  Byteouta(sgnn);
  delay(0);
  memol.seltext:=(inttohex(Byteoutx($00),2))+ ' ';
  delay(0);
  sgnn := sgnn + 1;
until sgnn > 2 ;
  ctrl($0b);
  delay(5);
end;

```

```

procedure TForm1.Rd_IcExecute(Sender: TObject);
var
  gn:integer;
begin
  nmr := 0;
  memol.clear;
  ctrl($09);
  delay(50);
  Byteout($ac);
  delay(5);
  Byteouta($5300);
  delay(5);
  Byteout($00);
  delay(20);
repeat
  for gn := 0 to 1 do
  begin
    if gn = 0 then
    begin
      Byteout($20);
    end
    else if gn = 1 then
    begin
      Byteout($28);
    end;
    delay(0);
    Byteouta(nmr);
    delay(0);
    Buffd[nmr] := Byteoutx($00);
    memol.seltext:=(inttohex(Buffd[nmr],2))+ ' ';
    Labell.caption := 'Address: '+ Inttohex(nmr,4)+' Data :
'+inttohex(Buffd[nmr],2);
    delay(0);
  end;
  nmr:= nmr+1;

```

```
until rds = 1;
  ctrl($0b);
  delay(0);
  rds := 0;
end;
```

```
procedure TForm1.FormKeyPress(Sender: TObject; var Key: Char);
begin
  if key = #27 then
    rds := 1;
end;
```

```
procedure TForm1.ExitExecute(Sender: TObject);
begin
  form1.Close;
end;
```

```
procedure TForm1.Save_FileExecute(Sender: TObject);
Var
  Files: File of Byte;
  J1: Word;
  Nms: String;
begin
  if Savedialog1.Execute then
    Nms := SaveDialog1.FileName;
  if nms <> '' then
    Begin
      AssignFile(Files, Nms);
      Rewrite(Files);
      for j1 := 0 to nmr-1 do
        Begin
          Write(Files, Buffd[j1]);
        end;
      CloseFile(Files);
      Labell.caption := ' Save File ';
    End;
end;
end.
```

Features

- High-performance, Low-power AVR[®] 8-bit Microcontroller
- Advanced RISC Architecture
 - 130 Powerful Instructions – Most Single Clock Cycle Execution
 - 32 x 8 General Purpose Working Registers
 - Fully Static Operation
 - Up to 16 MIPS Throughput at 16 MHz
 - On-chip 2-cycle Multiplier
- Nonvolatile Program and Data Memories
 - 8K Bytes of In-System Self-Programmable Flash
 - Endurance: 10,000 Write/Erase Cycles
 - Optional Boot Code Section with Independent Lock Bits
 - In-System Programming by On-chip Boot Program
 - True Read-While-Write Operation
 - 512 Bytes EEPROM
 - Endurance: 100,000 Write/Erase Cycles
 - 512 Bytes Internal SRAM
 - Programming Lock for Software Security
- Peripheral Features
 - Two 8-bit Timer/Counters with Separate Prescalers and Compare Modes
 - One 16-bit Timer/Counter with Separate Prescaler, Compare Mode, and Capture Mode
 - Real Time Counter with Separate Oscillator
 - Four PWM Channels
 - 8-channel, 10-bit ADC
 - 8 Single-ended Channels
 - 7 Differential Channels for TQFP Package Only
 - 2 Differential Channels with Programmable Gain at 1x, 10x, or 200x for TQFP Package Only
 - Byte-oriented Two-wire Serial Interface
 - Programmable Serial USART
 - Master/Slave SPI Serial Interface
 - Programmable Watchdog Timer with Separate On-chip Oscillator
 - On-chip Analog Comparator
- Special Microcontroller Features
 - Power-on Reset and Programmable Brown-out Detection
 - Internal Calibrated RC Oscillator
 - External and Internal Interrupt Sources
 - Six Sleep Modes: Idle, ADC Noise Reduction, Power-save, Power-down, Standby and Extended Standby
- I/O and Packages
 - 32 Programmable I/O Lines
 - 40-pin PDIP, 44-lead TQFP, 44-lead PLCC, and 44-pad MLF
- Operating Voltages
 - 2.7 - 5.5V for ATmega8535L
 - 4.5 - 5.5V for ATmega8535
- Speed Grades
 - 0 - 8 MHz for ATmega8535L
 - 0 - 16 MHz for ATmega8535



**8-bit AVR[®]
Microcontroller
with 8K Bytes
In-System
Programmable
Flash**

**ATmega8535
ATmega8535L**

**Advance
Information**

Summary

Rev. 2502CS-AVR-04/03

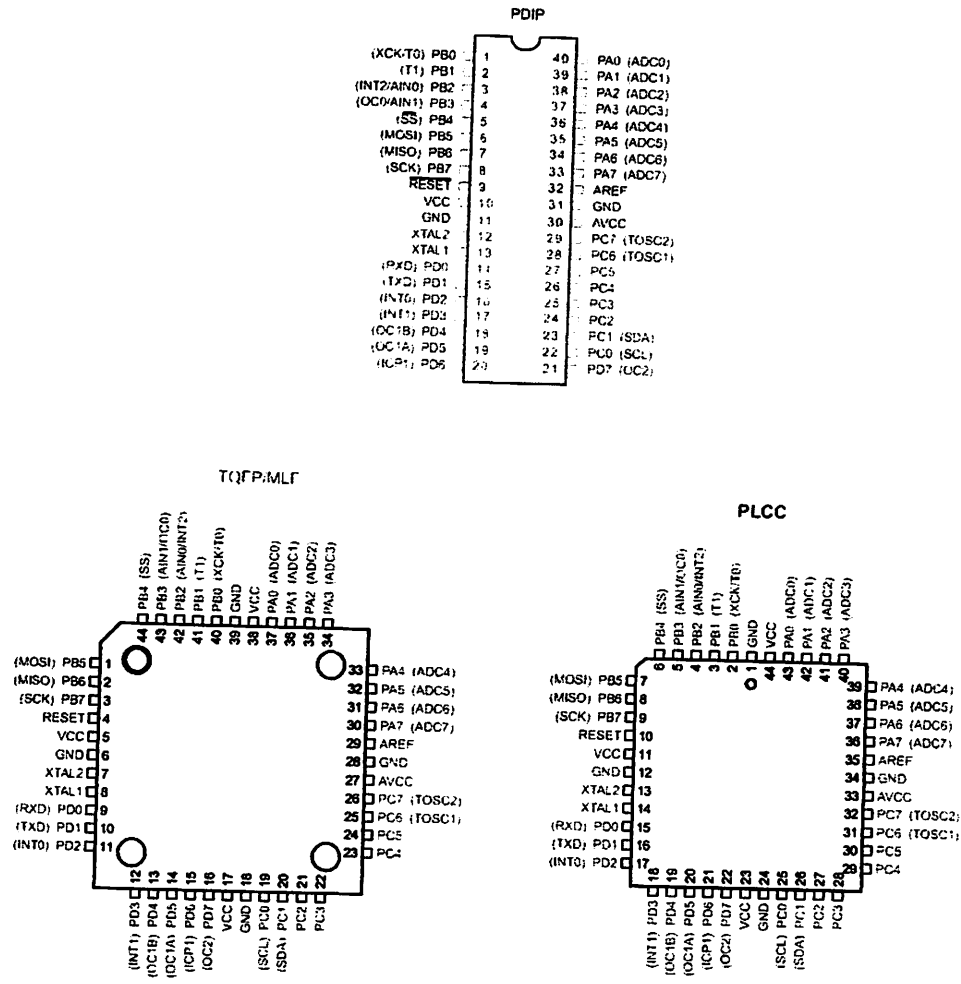


Note: This is a summary document. A complete document is available on our web site at www.atmel.com.



Pin Configurations

Figure 1. Pinout ATmega8535



Disclaimer

Typical values contained in this data sheet are based on simulations and characterization of other AVR microcontrollers manufactured on the same process technology. Min and Max values will be available after the device is characterized.

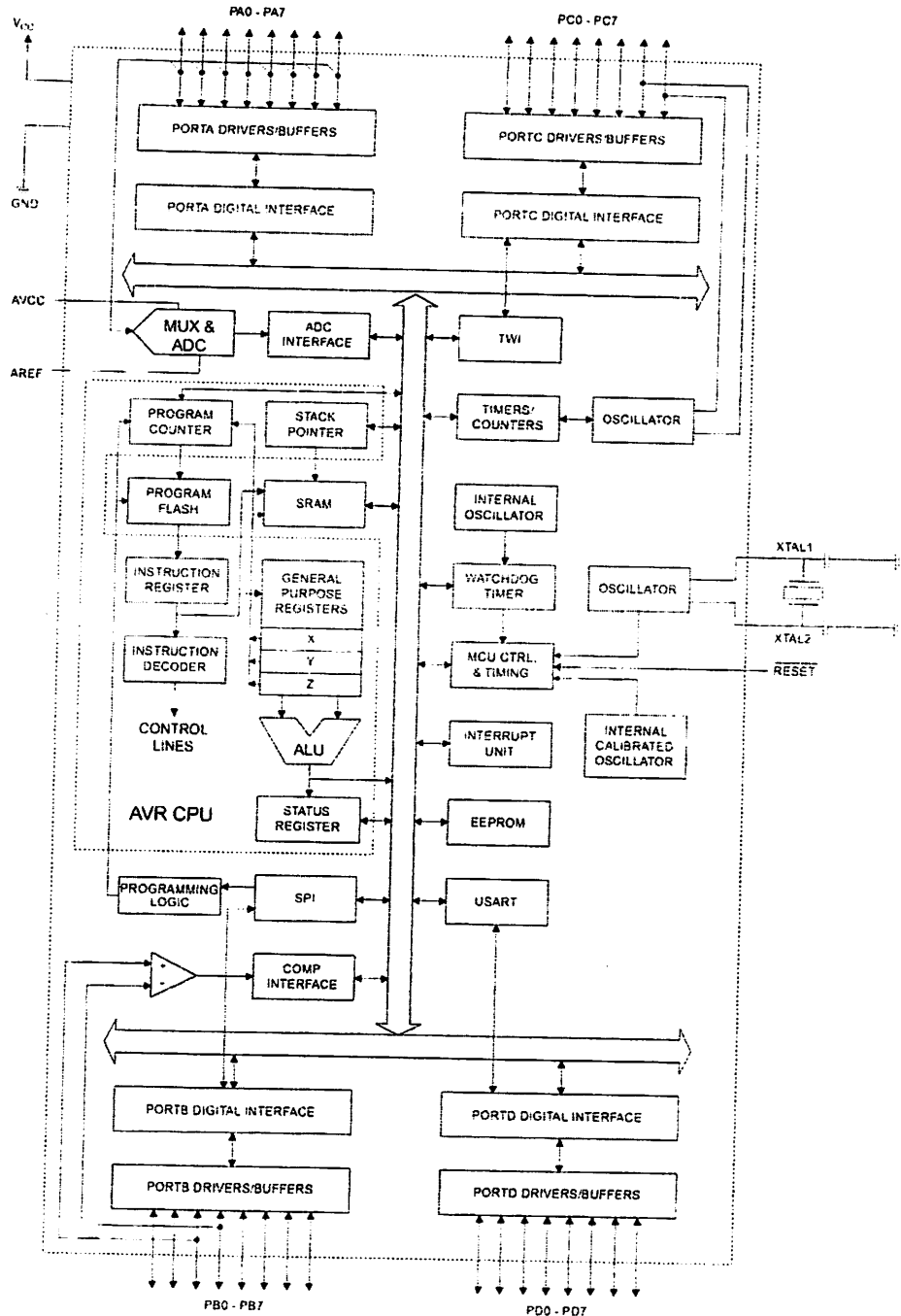
ATmega8535(L)

Overview

The ATmega8535 is a low-power CMOS 8-bit microcontroller based on the AVR enhanced RISC architecture. By executing instructions in a single clock cycle, the ATmega8535 achieves throughputs approaching 1 MIPS per MHz allowing the system designer to optimize power consumption versus processing speed.

Block Diagram

Figure 2. Block Diagram





The AVR core combines a rich instruction set with 32 general purpose working registers. All 32 registers are directly connected to the Arithmetic Logic Unit (ALU), allowing two independent registers to be accessed in one single instruction executed in one clock cycle. The resulting architecture is more code efficient while achieving throughputs up to ten times faster than conventional CISC microcontrollers.

The ATmega8535 provides the following features: 8K bytes of In-System Programmable Flash with Read-While-Write capabilities, 512 bytes EEPROM, 512 bytes SRAM, 32 general purpose I/O lines, 32 general purpose working registers, three flexible Timer/Counters with compare modes, internal and external interrupts, a serial programmable USART, a byte oriented Two-wire Serial Interface, an 8-channel, 10-bit ADC with optional differential input stage with programmable gain in TQFP package, a programmable Watchdog Timer with Internal Oscillator, an SPI serial port, and six software selectable power saving modes. The Idle mode stops the CPU while allowing the SRAM, Timer/Counters, SPI port, and interrupt system to continue functioning. The Power-down mode saves the register contents but freezes the Oscillator, disabling all other chip functions until the next interrupt or Hardware Reset. In Power-save mode, the asynchronous timer continues to run, allowing the user to maintain a timer base while the rest of the device is sleeping. The ADC Noise Reduction mode stops the CPU and all I/O modules except asynchronous timer and ADC, to minimize switching noise during ADC conversions. In Standby mode, the crystal/resonator Oscillator is running while the rest of the device is sleeping. This allows very fast start-up combined with low-power consumption. In Extended Standby mode, both the main Oscillator and the asynchronous timer continue to run.

The device is manufactured using Atmel's high density nonvolatile memory technology. The On-chip ISP Flash allows the program memory to be reprogrammed In-System through an SPI serial interface, by a conventional nonvolatile memory programmer, or by an On-chip Boot program running on the AVR core. The boot program can use any interface to download the application program in the Application Flash memory. Software in the Boot Flash section will continue to run while the Application Flash section is updated, providing true Read-While-Write operation. By combining an 8-bit RISC CPU with In-System Self-Programmable Flash on a monolithic chip, the Atmel ATmega8535 is a powerful microcontroller that provides a highly flexible and cost effective solution to many embedded control applications.

The ATmega8535 AVR is supported with a full suite of program and system development tools including: C compilers, macro assemblers, program debugger/simulators, In-Circuit Emulators, and evaluation kits.

T90S8535 Compatibility

The ATmega8535 provides all the features of the AT90S8535. In addition, several new features are added. The ATmega8535 is backward compatible with AT90S8535 in most cases. However, some incompatibilities between the two microcontrollers exist. To solve this problem, an AT90S8535 compatibility mode can be selected by programming the S8535C fuse. ATmega8535 is pin compatible with AT90S8535, and can replace the AT90S8535 on current Printed Circuit Boards. However, the location of fuse bits and the electrical characteristics differs between the two devices.

T90S8535 Compatibility Mode

Programming the S8535C fuse will change the following functionality:

- The timed sequence for changing the Watchdog Time-out period is disabled. See "Timed Sequences for Changing the Configuration of the Watchdog Timer" on page 43 for details.
- The double buffering of the USART Receive Register is disabled. See "AVR USART vs. AVR UART – Compatibility" on page 142 for details.

ATmega8535(L)

Pin Descriptions

V_{CC}	Digital supply voltage.
\overline{GND}	Ground.
Port A (PA7..PA0)	<p>Port A serves as the analog inputs to the A/D Converter.</p> <p>Port A also serves as an 8-bit bi-directional I/O port, if the A/D Converter is not used. Port pins can provide internal pull-up resistors (selected for each bit). The Port A output buffers have symmetrical drive characteristics with both high sink and source capability. When pins PA0 to PA7 are used as inputs and are externally pulled low, they will source current if the internal pull-up resistors are activated. The Port A pins are tri-stated when a reset condition becomes active, even if the clock is not running.</p>
Port B (PB7..PB0)	<p>Port B is an 8-bit bi-directional I/O port with internal pull-up resistors (selected for each bit). The Port B output buffers have symmetrical drive characteristics with both high sink and source capability. As inputs, Port B pins that are externally pulled low will source current if the pull-up resistors are activated. The Port B pins are tri-stated when a reset condition becomes active, even if the clock is not running.</p> <p>Port B also serves the functions of various special features of the ATmega8535 as listed on page 57.</p>
Port C (PC7..PC0)	<p>Port C is an 8-bit bi-directional I/O port with internal pull-up resistors (selected for each bit). The Port C output buffers have symmetrical drive characteristics with both high sink and source capability. As inputs, Port C pins that are externally pulled low will source current if the pull-up resistors are activated. The Port C pins are tri-stated when a reset condition becomes active, even if the clock is not running.</p>
Port D (PD7..PD0)	<p>Port D is an 8-bit bi-directional I/O port with internal pull-up resistors (selected for each bit). The Port D output buffers have symmetrical drive characteristics with both high sink and source capability. As inputs, Port D pins that are externally pulled low will source current if the pull-up resistors are activated. The Port D pins are tri-stated when a reset condition becomes active, even if the clock is not running.</p> <p>Port D also serves the functions of various special features of the ATmega8535 as listed on page 61.</p>
\overline{RESET}	Reset input. A low level on this pin for longer than the minimum pulse length will generate a reset, even if the clock is not running. The minimum pulse length is given in Table 15 on page 35. Shorter pulses are not guaranteed to generate a reset.
OSC1	Input to the inverting Oscillator amplifier and input to the internal clock operating circuit.
OSC2	Output from the inverting Oscillator amplifier.
V_{CC}	AVCC is the supply voltage pin for Port A and the A/D Converter. It should be externally connected to V_{CC} , even if the ADC is not used. If the ADC is used, it should be connected to V_{CC} through a low-pass filter.
AREF	AREF is the analog reference pin for the A/D Converter.



Register Summary

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Page	
0x3F (0x5F)	SREG	I	T	H	S	V	N	Z	C	8	
0x3E (0x5E)	SPH	-	-	-	-	-	SP10	SP9	SP8	10	
0x3D (0x5D)	SPL	SP7	SP6	SP5	SP4	SP3	SP2	SP1	SP0	10	
0x3C (0x5C)	OCR0	Timer/Counter0 Output Compare Register								82	
0x3B (0x5B)	GICR	INT1	INT0	INT2	-	-	-	IVSEL	NCE	47, 66	
0x3A (0x5A)	GIFR	INTF1	INTF0	INTF2	-	-	-	-	-	87	
0x39 (0x59)	TIMSK	OCIE2	TOIE2	TICIE1	OCIE1A	OCIE1B	TOIE1	OCIE0	TOIE0	82, 112, 130	
0x38 (0x58)	TIFR	OCF2	TOV2	ICF1	OCF1A	OCF1B	TOV1	OCF0	TOV0	83, 113, 131	
0x37 (0x57)	SPMCR	SPMIE	RWWSB	-	RWWSRE	BLBSET	PGWRT	PGERS	SPMEN	224	
0x36 (0x56)	TWCR	TWINT	TWEA	TWSTA	TWSTO	TWWC	TWEN	-	TWIE	177	
0x35 (0x55)	MCUCR	SM2	SE	SM1	SM0	ISC11	ISC10	ISC01	ISC00	30, 65	
0x34 (0x54)	MCUCSR	-	ISC2	-	-	WDRF	BORF	EXTRF	PORF	38, 66	
0x33 (0x53)	TCCR0	FOC0	WGM00	COM01	COM00	WGM01	CS02	CS01	CS00	80	
0x32 (0x52)	TCNT0	Timer/Counter0 (8 Bits)								82	
0x31 (0x51)	OSCCAL	Oscillator Calibration Register								28	
0x30 (0x50)	SFIOR	ADTS2	ADTS1	ADTS0	-	ACME	-	PSR2	PSR10	56, 65, 132, 199, 219	
0x2F (0x4F)	TCCR1A	COM1A1	COM1A0	COM1B1	COM1B0	FOC1A	FOC1B	WGM11	WGM10	107	
0x2E (0x4E)	TCCR1B	ICNC1	ICES1	-	WGM13	WGM12	CS12	CS11	CS10	110	
0x2D (0x4D)	TCNT1H	Timer/Counter1 - Counter Register High Byte								111	
0x2C (0x4C)	TCNT1L	Timer/Counter1 - Counter Register Low Byte								111	
0x2B (0x4B)	OCR1AH	Timer/Counter1 - Output Compare Register A High Byte								111	
0x2A (0x4A)	OCR1AL	Timer/Counter1 - Output Compare Register A Low Byte								111	
0x29 (0x49)	OCR1BH	Timer/Counter1 - Output Compare Register B High Byte								111	
0x28 (0x48)	OCR1BL	Timer/Counter1 - Output Compare Register B Low Byte								111	
0x27 (0x47)	ICR1H	Timer/Counter1 - Input Capture Register High Byte								111	
0x26 (0x46)	ICR1L	Timer/Counter1 - Input Capture Register Low Byte								111	
0x25 (0x45)	TCCR2	FOC2	WGM20	COM21	COM20	WGM21	CS22	CS21	CS20	125	
0x24 (0x44)	TCNT2	Timer/Counter2 (8 Bits)								127	
0x23 (0x43)	OCR2	Timer/Counter2 Output Compare Register								128	
0x22 (0x42)	ASSR	-	-	-	-	AS2	TCN2UB	OCR2UB	TCR2UB	128	
0x21 (0x41)	WDTCR	-	-	-	WDCE	WDE	WDP2	WDP1	WDP0	40	
0x20 ⁽¹⁾ (0x40 ⁽¹⁾)	UBRRH	URSEL	UMSEL	UPM1	UPM0	USBS	UBRR[11:8]		UCSZ0	UCPOL	165
	UCSRC	URSEL	UMSEL	UPM1	UPM0	USBS	UCSZ1	UCSZ0	UCPOL	163	
0x1F (0x3F)	EEARH	-	-	-	-	-	-	-	EEAR8	17	
0x1E (0x3E)	EEARL	EEPROM Address Register Low Byte								17	
0x1D (0x3D)	EEDR	EEPROM Data Register								17	
0x1C (0x3C)	EEDCR	-	-	-	-	EERIE	EEMWE	EWE	EERE	17	
0x1B (0x3B)	PORTA	PORTA7	PORTA6	PORTA5	PORTA4	PORTA3	PORTA2	PORTA1	PORTA0	63	
0x1A (0x3A)	DDRA	DDA7	DDA6	DDA5	DDA4	DDA3	DDA2	DDA1	DDA0	63	
0x19 (0x39)	PINA	PINA7	PINA6	PINA5	PINA4	PINA3	PINA2	PINA1	PINA0	63	
0x18 (0x38)	PORTB	PORTB7	PORTB6	PORTB5	PORTB4	PORTB3	PORTB2	PORTB1	PORTB0	63	
0x17 (0x37)	DDRB	ddb7	ddb6	ddb5	ddb4	ddb3	ddb2	ddb1	ddb0	63	
0x16 (0x36)	PINB	PINB7	PINB6	PINB5	PINB4	PINB3	PINB2	PINB1	PINB0	64	
0x15 (0x35)	PORTC	PORTC7	PORTC6	PORTC5	PORTC4	PORTC3	PORTC2	PORTC1	PORTC0	64	
0x14 (0x34)	DDRC	DDC7	DDC6	DDC5	DDC4	DDC3	DDC2	DDC1	DDC0	64	
0x13 (0x33)	PINC	PINC7	PINC6	PINC5	PINC4	PINC3	PINC2	PINC1	PINC0	64	
0x12 (0x32)	PORTD	PORTD7	PORTD6	PORTD5	PORTD4	PORTD3	PORTD2	PORTD1	PORTD0	64	
0x11 (0x31)	DDRD	DDD7	DDD6	DDD5	DDD4	DDD3	DDD2	DDD1	DDD0	64	
0x10 (0x30)	PIND	PIND7	PIND6	PIND5	PIND4	PIND3	PIND2	PIND1	PIND0	64	
0x0F (0x2F)	SPDR	SPI Data Register								139	
0x0E (0x2E)	SPSR	SPIF	WCOL	-	-	-	-	-	SPI2X	139	
0x0D (0x2D)	SPCR	SPIE	SPE	DORD	MSTR	CPOL	CPHA	SPR1	SPR0	137	
0x0C (0x2C)	UDR	USART I/O Data Register								160	
0x0B (0x2B)	UCSRA	RXC	TXC	UDRE	FE	DOR	PE	U2X	MPCM	161	
0x0A (0x2A)	UCSRB	RXCIE	TXCIE	UDRIE	RXEN	TXEN	UCSZ2	RXB8	TXB8	162	
0x09 (0x29)	UBRRL	USART Baud Rate Register Low Byte								165	
0x08 (0x28)	ACSR	ACD	ACBG	ACO	ACI	ACIE	ACIC	ACIS1	ACIS0	199	
0x07 (0x27)	ADMUX	REFS1	REFS0	ADLAR	MUX4	MUX3	MUX2	MUX1	MUX0	215	
0x06 (0x26)	ADCSRA	ADEN	ADSC	ADATE	ADIF	ADIE	ADPS2	ADPS1	ADPS0	217	
0x05 (0x25)	ADCH	ADC Data Register High Byte								218	
0x04 (0x24)	ADCL	ADC Data Register Low Byte								218	
0x03 (0x23)	TWDR	Two-wire Serial Interface Data Register								179	
0x02 (0x22)	TWAR	TWA6	TWA5	TWA4	TWA3	TWA2	TWA1	TWA0	TWGCE	180	
0x01 (0x21)	TWSR	TWS7	TWS6	TWS5	TWS4	TWS3	-	TWSP1	TWSP0	179	

Register Summary (Continued)

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Page
0x00 (0x20)	TWBR	Two-wire Serial Interface Bit Rate Register								177

- Notes:
1. Refer to the USART description for details on how to access UBRRH and UCSRC.
 2. For compatibility with future devices, reserved bits should be written to zero if accessed. Reserved I/O memory addresses should never be written.
 3. Some of the status flags are cleared by writing a logical one to them. Note that the CBI and SBI instructions will operate on all bits in the I/O Register, writing a one back into any flag read as set, thus clearing the flag. The CBI and SBI instructions work with registers 0x00 to 0x1F only.



Instruction Set Summary

Mnemonics	Operands	Description	Operation	Flags	#Clocks
ARITHMETIC AND LOGIC INSTRUCTIONS					
ADD	Rd, Rr	Add two Registers	$Rd \leftarrow Rd + Rr$	Z,C,N,V,H	1
ADC	Rd, Rr	Add with Carry two Registers	$Rd \leftarrow Rd + Rr + C$	Z,C,N,V,H	1
ADIW	RdI,K	Add Immediate to Word	$RdH:RdL \leftarrow RdH:RdL + K$	Z,C,N,V,S	2
SUB	Rd, Rr	Subtract two Registers	$Rd \leftarrow Rd - Rr$	Z,C,N,V,H	1
SUBI	Rd, K	Subtract Constant from Register	$Rd \leftarrow Rd - K$	Z,C,N,V,H	1
SBC	Rd, Rr	Subtract with Carry two Registers	$Rd \leftarrow Rd - Rr - C$	Z,C,N,V,H	1
SBCI	Rd, K	Subtract with Carry Constant from Reg.	$Rd \leftarrow Rd - K - C$	Z,C,N,V,H	1
SBIW	RdI,K	Subtract Immediate from Word	$RdH:RdL \leftarrow RdH:RdL - K$	Z,C,N,V,S	2
AND	Rd, Rr	Logical AND Registers	$Rd \leftarrow Rd \& Rr$	Z,N,V	1
ANDI	Rd, K	Logical AND Register and Constant	$Rd \leftarrow Rd \& K$	Z,N,V	1
OR	Rd, Rr	Logical OR Registers	$Rd \leftarrow Rd \vee Rr$	Z,N,V	1
ORI	Rd, K	Logical OR Register and Constant	$Rd \leftarrow Rd \vee K$	Z,N,V	1
EOR	Rd, Rr	Exclusive OR Registers	$Rd \leftarrow Rd \oplus Rr$	Z,N,V	1
COM	Rd	One's Complement	$Rd \leftarrow 0xFF - Rd$	Z,C,N,V	1
NEG	Rd	Two's Complement	$Rd \leftarrow 0x00 - Rd$	Z,C,N,V,H	1
SBR	Rd,K	Set Bit(s) in Register	$Rd \leftarrow Rd \vee K$	Z,N,V	1
CBR	Rd,K	Clear Bit(s) in Register	$Rd \leftarrow Rd \& (0xFF - K)$	Z,N,V	1
INC	Rd	Increment	$Rd \leftarrow Rd + 1$	Z,N,V	1
DEC	Rd	Decrement	$Rd \leftarrow Rd - 1$	Z,N,V	1
TST	Rd	Test for Zero or Minus	$Rd \leftarrow Rd \& Rd$	Z,N,V	1
CLR	Rd	Clear Register	$Rd \leftarrow Rd \& Rd$	Z,N,V	1
SER	Rd	Set Register	$Rd \leftarrow 0xFF$	None	1
MUL	Rd, Rr	Multiply Unsigned	$R1:R0 \leftarrow Rd \times Rr$	Z,C	2
MULS	Rd, Rr	Multiply Signed	$R1:R0 \leftarrow Rd \times Rr$	Z,C	2
MULSU	Rd, Rr	Multiply Signed with Unsigned	$R1:R0 \leftarrow Rd \times Rr$	Z,C	2
FMUL	Rd, Rr	Fractional Multiply Unsigned	$R1:R0 \leftarrow (Rd \times Rr) \lll 1$	Z,C	2
FMULS	Rd, Rr	Fractional Multiply Signed	$R1:R0 \leftarrow (Rd \times Rr) \lll 1$	Z,C	2
FMULSU	Rd, Rr	Fractional Multiply Signed with Unsigned	$R1:R0 \leftarrow (Rd \times Rr) \lll 1$	Z,C	2
BRANCH INSTRUCTIONS					
RJMP	k	Relative Jump	$PC \leftarrow PC + k + 1$	None	2
IJMP		Indirect Jump to (Z)	$PC \leftarrow Z$	None	2
JMP	k	Direct Jump	$PC \leftarrow k$	None	3
RCALL	k	Relative Subroutine Call	$PC \leftarrow PC + k + 1$	None	3
ICALL		Indirect Call to (Z)	$PC \leftarrow Z$	None	3
CALL	k	Direct Subroutine Call	$PC \leftarrow k$	None	4
RET		Subroutine Return	$PC \leftarrow STACK$	None	4
RETI		Interrupt Return	$PC \leftarrow STACK$	I	4
CPSE	Rd,Rr	Compare, Skip if Equal	If $(Rd = Rr) PC \leftarrow PC + 2$ or 3	None	1/2/3
CP	Rd,Rr	Compare	$Rd - Rr$	Z, N,V,C,H	1
CPC	Rd,Rr	Compare with Carry	$Rd - Rr - C$	Z, N,V,C,H	1
CPI	Rd,K	Compare Register with Immediate	$Rd - K$	Z, N,V,C,H	1
SBRC	Rr, b	Skip if Bit in Register Cleared	If $(Rr(b)=0) PC \leftarrow PC + 2$ or 3	None	1/2/3
SBRs	Rr, b	Skip if Bit in Register is Set	If $(Rr(b)=1) PC \leftarrow PC + 2$ or 3	None	1/2/3
SBIC	P, b	Skip if Bit in I/O Register Cleared	If $(P(b)=0) PC \leftarrow PC + 2$ or 3	None	1/2/3
SBIS	P, b	Skip if Bit in I/O Register is Set	If $(P(b)=1) PC \leftarrow PC + 2$ or 3	None	1/2/3
BRBS	s, k	Branch if Status Flag Set	If $(SREG(s) = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRBC	s, k	Branch if Status Flag Cleared	If $(SREG(s) = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
BREQ	k	Branch if Equal	If $(Z = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRNE	k	Branch if Not Equal	If $(Z = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRCS	k	Branch if Carry Set	If $(C = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRCC	k	Branch if Carry Cleared	If $(C = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRSH	k	Branch if Same or Higher	If $(C = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRLO	k	Branch if Lower	If $(C = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRMI	k	Branch if Minus	If $(N = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRPL	k	Branch if Plus	If $(N = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRGE	k	Branch if Greater or Equal, Signed	If $(N \oplus V = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRLT	k	Branch if Less Than Zero, Signed	If $(N \oplus V = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRHS	k	Branch if Half Carry Flag Set	If $(H = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRHC	k	Branch if Half Carry Flag Cleared	If $(H = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRTS	k	Branch if T Flag Set	If $(T = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRTC	k	Branch if T Flag Cleared	If $(T = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRVS	k	Branch if Overflow Flag is Set	If $(V = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRVC	k	Branch if Overflow Flag is Cleared	If $(V = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
BRIE	k	Branch if Interrupt Enabled	If $(I = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2

Mnemonics	Operands	Description	Operation	Flags	#Clocks
BRID	k	Branch if Interrupt Disabled	If (I = 0) then PC ← PC + k + 1	None	1/2
DATA TRANSFER INSTRUCTIONS					
MOV	Rd, Rr	Move Between Registers	Rd ← Rr	None	1
MOVW	Rd, Rr	Copy Register Word	Rd+1:Rd ← Rr+1:Rr	None	1
LDI	Rd, K	Load Immediate	Rd ← K	None	1
LD	Rd, X	Load Indirect	Rd ← (X)	None	2
LD	Rd, X+	Load Indirect and Post-Inc.	Rd ← (X), X ← X + 1	None	2
LD	Rd, -X	Load Indirect and Pre-Dec.	X ← X - 1, Rd ← (X)	None	2
LD	Rd, Y	Load Indirect	Rd ← (Y)	None	2
LD	Rd, Y+	Load Indirect and Post-Inc.	Rd ← (Y), Y ← Y + 1	None	2
LD	Rd, -Y	Load Indirect and Pre-Dec.	Y ← Y - 1, Rd ← (Y)	None	2
LDD	Rd, Y+q	Load Indirect with Displacement	Rd ← (Y + q)	None	2
LD	Rd, Z	Load Indirect	Rd ← (Z)	None	2
LD	Rd, Z+	Load Indirect and Post-Inc.	Rd ← (Z), Z ← Z + 1	None	2
LD	Rd, -Z	Load Indirect and Pre-Dec.	Z ← Z - 1, Rd ← (Z)	None	2
LDD	Rd, Z+q	Load Indirect with Displacement	Rd ← (Z + q)	None	2
LDS	Rd, k	Load Direct from SRAM	Rd ← (k)	None	2
ST	X, Rr	Store Indirect	(X) ← Rr	None	2
ST	X+, Rr	Store Indirect and Post-Inc.	(X) ← Rr, X ← X + 1	None	2
ST	-X, Rr	Store Indirect and Pre-Dec.	X ← X - 1, (X) ← Rr	None	2
ST	Y, Rr	Store Indirect	(Y) ← Rr	None	2
ST	Y+, Rr	Store Indirect and Post-Inc.	(Y) ← Rr, Y ← Y + 1	None	2
ST	-Y, Rr	Store Indirect and Pre-Dec.	Y ← Y - 1, (Y) ← Rr	None	2
STD	Y+q, Rr	Store Indirect with Displacement	(Y + q) ← Rr	None	2
ST	Z, Rr	Store Indirect	(Z) ← Rr	None	2
ST	Z+, Rr	Store Indirect and Post-Inc.	(Z) ← Rr, Z ← Z + 1	None	2
ST	-Z, Rr	Store Indirect and Pre-Dec.	Z ← Z - 1, (Z) ← Rr	None	2
STD	Z+q, Rr	Store Indirect with Displacement	(Z + q) ← Rr	None	2
STS	k, Rr	Store Direct to SRAM	(k) ← Rr	None	2
LPM		Load Program Memory	R0 ← (Z)	None	3
LPM	Rd, Z	Load Program Memory	Rd ← (Z)	None	3
LPM	Rd, Z+	Load Program Memory and Post-Inc	Rd ← (Z), Z ← Z + 1	None	3
SPM		Store Program Memory	(Z) ← R1:R0	None	-
IN	Rd, P	In Port	Rd ← P	None	1
OUT	P, Rr	Out Port	P ← Rr	None	1
PUSH	Rr	Push Register on Stack	STACK ← Rr	None	2
POP	Rd	Pop Register from Stack	Rd ← STACK	None	2
BIT AND BIT-TEST INSTRUCTIONS					
SBI	P, b	Set Bit in I/O Register	I/O(P, b) ← 1	None	2
CBI	P, b	Clear Bit in I/O Register	I/O(P, b) ← 0	None	2
LSL	Rd	Logical Shift Left	Rd(n+1) ← Rd(n), Rd(0) ← 0	Z, C, N, V	1
LSR	Rd	Logical Shift Right	Rd(n) ← Rd(n+1), Rd(7) ← 0	Z, C, N, V	1
ROL	Rd	Rotate Left Through Carry	Rd(0) ← C, Rd(n+1) ← Rd(n), C ← Rd(7)	Z, C, N, V	1
ROR	Rd	Rotate Right Through Carry	Rd(7) ← C, Rd(n) ← Rd(n+1), C ← Rd(0)	Z, C, N, V	1
ASR	Rd	Arithmetic Shift Right	Rd(n) ← Rd(n+1), n=0..6	Z, C, N, V	1
SWAP	Rd	Swap Nibbles	Rd(3.0) ↔ Rd(7..4), Rd(7..4) ↔ Rd(3..0)	None	1
SSET	s	Flag Set	SREG(s) ← 1	SREG(s)	1
SCLR	s	Flag Clear	SREG(s) ← 0	SREG(s)	1
IST	Rr, b	Bit Store from Register to T	T ← Rr(b)	T	1
ILD	Rd, b	Bit load from T to Register	Rd(b) ← T	None	1
SEC		Set Carry	C ← 1	C	1
CLC		Clear Carry	C ← 0	C	1
SEN		Set Negative Flag	N ← 1	N	1
CLN		Clear Negative Flag	N ← 0	N	1
SEZ		Set Zero Flag	Z ← 1	Z	1
CLZ		Clear Zero Flag	Z ← 0	Z	1
EI		Global Interrupt Enable	I ← 1	I	1
LI		Global Interrupt Disable	I ← 0	I	1
ES		Set Signed Test Flag	S ← 1	S	1
CLS		Clear Signed Test Flag	S ← 0	S	1
EV		Set Twos Complement Overflow	V ← 1	V	1
LV		Clear Twos Complement Overflow	V ← 0	V	1
ET		Set T in SREG	T ← 1	T	1
LT		Clear T in SREG	T ← 0	T	1
EH		Set Half Carry Flag in SREG	H ← 1	H	1
LH		Clear Half Carry Flag in SREG	H ← 0	H	1





Mnemonics	Operands	Description	Operation	Flags	#Clocks
MCU CONTROL INSTRUCTIONS					
NOP		No Operation		None	1
SLEEP		Sleep	(see specific descr. for Sleep function)	None	1
WDR		Watchdog Reset	(see specific descr. for WDR/Timer)	None	1
BREAK		Break	For On-chip Debug Only	None	N/A



Ordering Information⁽¹⁾

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
8	2.7 - 5.5V	ATmega8535L-8AC	44A	Commercial (0°C to 70°C)
		ATmega8535L-8PC	40P6	
		ATmega8535L-8JC	44J	
		ATmega8535L-8MC	44M1	
	4.5 - 5.5V	ATmega8535L-8AI	44A	Industrial (-40°C to 85°C)
		ATmega8535L-8PI	40P6	
		ATmega8535L-8JI	44J	
		ATmega8535L-8MI	44M1	
16	2.7 - 5.5V	ATmega8535-16AC	44A	Commercial (0°C to 70°C)
		ATmega8535-16PC	40P6	
		ATmega8535-16JC	44J	
		ATmega8535-16MC	44M1	
	4.5 - 5.5V	ATmega8535-16AI	44A	Industrial (-40°C to 85°C)
		ATmega8535-16PI	40P6	
		ATmega8535-16JI	44J	
		ATmega8535-16MI	44M1	

Note: 1. This device can also be supplied in wafer form. Please contact your local Atmel sales office for detailed ordering information and minimum quantities.

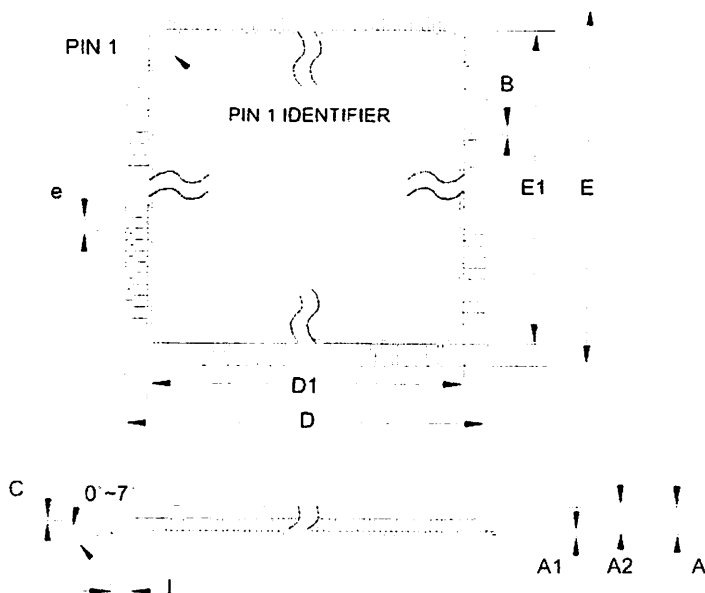
Package Type	
44A	44-lead, Thin (1.0 mm) Plastic Gull Wing Quad Flat Package (TQFP)
40P6	40-pin, 0.600" Wide, Plastic Dual Inline Package (PDIP)
44J	44-lead, Plastic J-leaded Chip Carrier (PLCC)
44M1-A	44-pad, 7 x 7 x 1.0 mm body, lead pitch 0.50 mm, Micro Lead Frame Package (MLF)





Packaging Information

44A



COMMON DIMENSIONS
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	-	-	1.20	
A1	0.05	-	0.15	
A2	0.95	1.00	1.05	
D	11.75	12.00	12.25	
D1	9.90	10.00	10.10	Note 2
E	11.75	12.00	12.25	
E1	9.90	10.00	10.10	Note 2
B	0.30	-	0.45	
C	0.09	-	0.20	
L	0.45	-	0.75	
e	0.80 TYP			

- Notes:
1. This package conforms to JEDEC reference MS-026, Variation ACB.
 2. Dimensions D1 and E1 do not include mold protrusion. Allowable protrusion is 0.25 mm per side. Dimensions D1 and E1 are maximum plastic body size dimensions including mold mismatch.
 3. Lead coplanarity is 0.10 mm maximum.

10/5/2001



2325 Orchard Parkway
San Jose, CA 95131

TITLE

44A, 44-lead, 10 x 10 mm Body Size, 1.0 mm Body Thickness,
0.8 mm Lead Pitch, Thin Profile Plastic Quad Flat Package (TQFP)

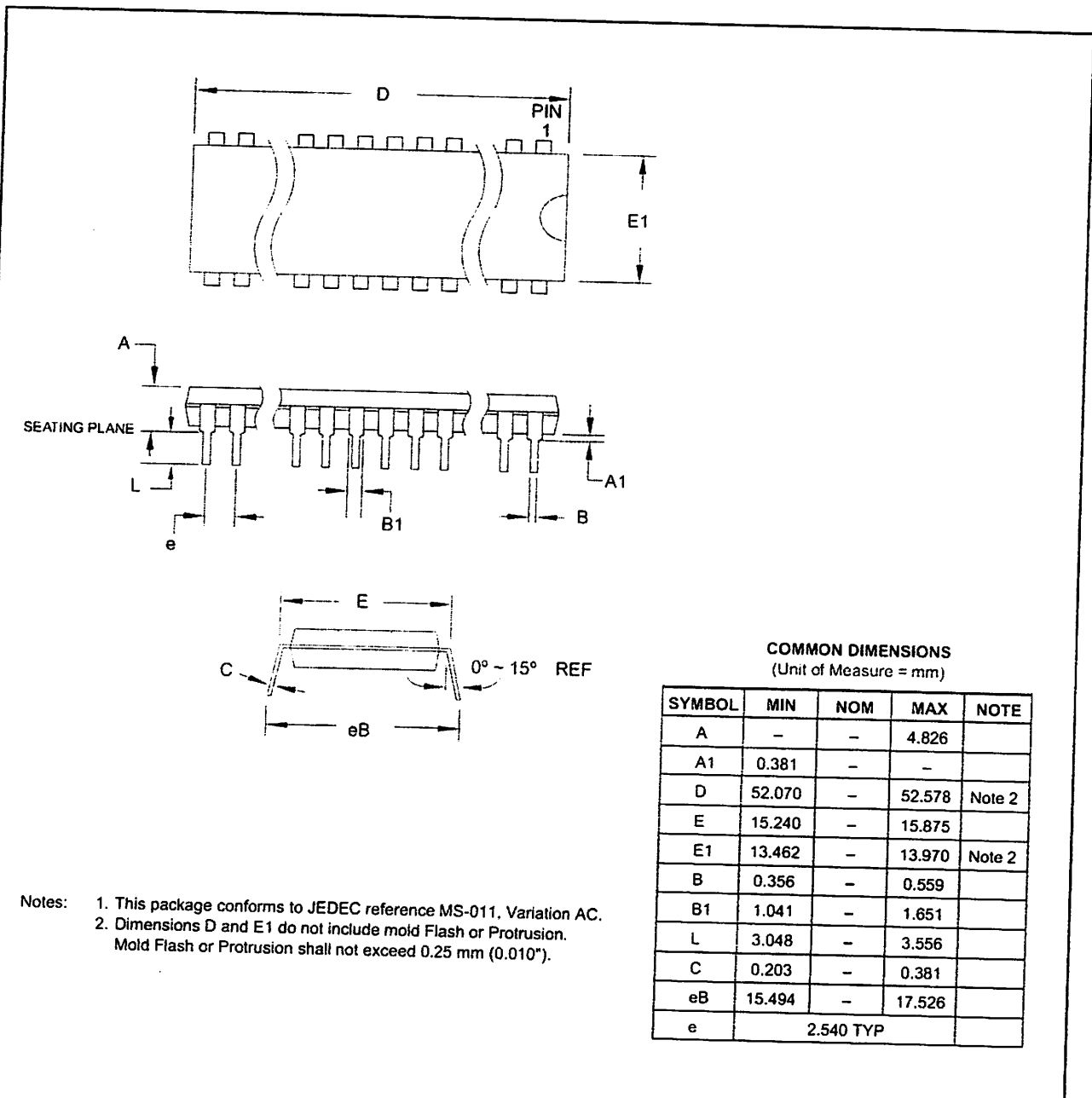
DRAWING NO.

44A

REV.

B

40P6



COMMON DIMENSIONS
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	-	-	4.826	
A1	0.381	-	-	
D	52.070	-	52.578	Note 2
E	15.240	-	15.875	
E1	13.462	-	13.970	Note 2
B	0.356	-	0.559	
B1	1.041	-	1.651	
L	3.048	-	3.556	
C	0.203	-	0.381	
eB	15.494	-	17.526	
e	2.540 TYP			

Notes: 1. This package conforms to JEDEC reference MS-011, Variation AC.
2. Dimensions D and E1 do not include mold Flash or Protrusion. Mold Flash or Protrusion shall not exceed 0.25 mm (0.010").

09/28/01



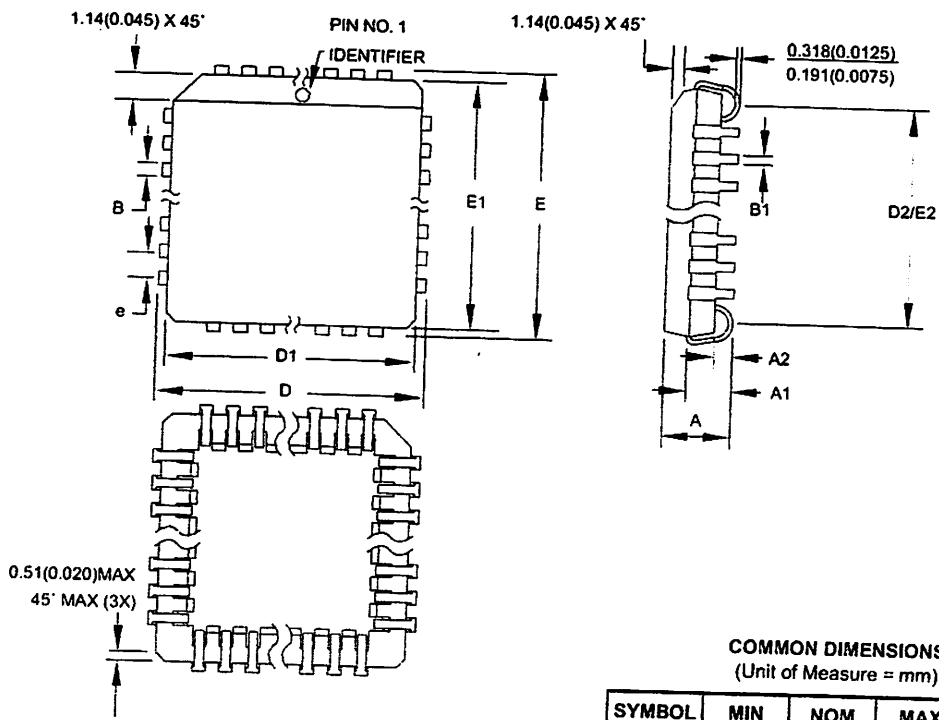
2325 Orchard Parkway
San Jose, CA 95131

TITLE
40P6, 40-lead (0.600"/15.24 mm Wide) Plastic Dual
Inline Package (PDIP)

DRAWING NO.
40P6

REV.
B





COMMON DIMENSIONS
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	4.191	-	4.572	
A1	2.286	-	3.048	
A2	0.508	-	-	
D	17.399	-	17.653	
D1	16.510	-	16.662	Note 2
E	17.399	-	17.653	
E1	16.510	-	16.662	Note 2
D2/E2	14.986	-	16.002	
B	0.660	-	0.813	
B1	0.330	-	0.533	
e	1.270 TYP			

- Notes:
1. This package conforms to JEDEC reference MS-018, Variation AC.
 2. Dimensions D1 and E1 do not include mold protrusion. Allowable protrusion is .010" (0.254 mm) per side. Dimension D1 and E1 include mold mismatch and are measured at the extreme material condition at the upper or lower parting line.
 3. Lead coplanarity is 0.004" (0.102 mm) maximum.

10/04/01



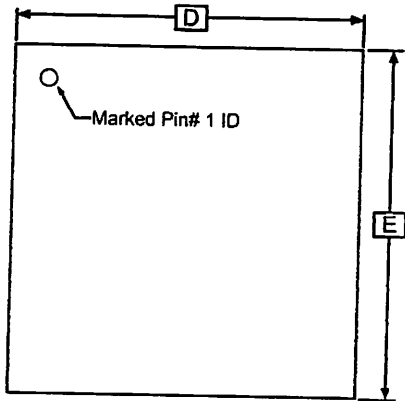
2325 Orchard Parkway
San Jose, CA 95131

TITLE
44J, 44-lead, Plastic J-leaded Chip Carrier (PLCC)

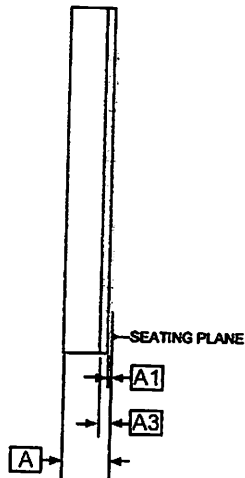
DRAWING NO.
44J

REV.
B

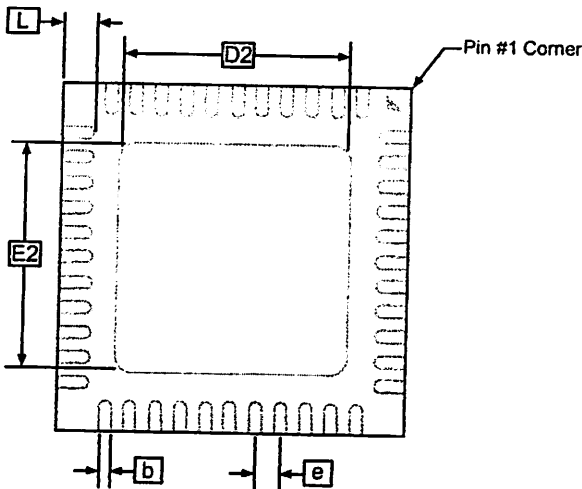
44M1-A



TOP VIEW



SIDE VIEW



BOTTOM VIEW

COMMON DIMENSIONS
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	0.80	0.90	1.00	
A1	-	0.02	0.05	
A3	0.25 REF			
b	0.18	0.23	0.30	
D	7.00 BSC			
D2	5.00	5.20	5.40	
E	7.00 BSC			
E2	5.00	5.20	5.40	
e	0.50 BSC			
L	0.35	0.55	0.75	

Note: JEDEC Standard MO-220, Fig. 1 (SAW Singulation) VKKD-1.

01/15/03

2325 Orchard Parkway San Jose, CA 95131	TITLE 44M1, 44-pad, 7 x 7 x 1.0 mm Body, Lead Pitch 0.50 mm Micro Lead Frame Package (MLF)	DRAWING NO.	REV.
		44M1	C



Data Sheet Change Log for ATmega8535

Please note that the referring page numbers in this section are referred to this document. The referring revision in this section are referring to the document revision.

Changes from Rev.
2502A-06/02 to Rev.
2502B-09/02

1. Changed the Endurance on the Flash to 10,000 Write/Erase Cycles.

Changes from Rev.
2502B-09/02 to Rev.
2502C-05/03

1. Updated "Packaging Information" on page 12.
2. Updated Figure 1 on page 2, Figure 84 on page 175, Figure 85 on page 181, Figure 87 on page 187, Figure 98 on page 203.
3. Added the section "EEPROM Write During Power-down Sleep Mode" on page 20.
4. Removed the references to the application notes "Multi-purpose Oscillator" and "32 kHz Crystal Oscillator", which do not exist.
5. Updated code examples on page 42.
6. Removed ADHSM bit.
7. Renamed Port D pin ICP to ICP1. See "Alternate Functions of Port D" on page 61.
8. Added information about PWM symmetry for Timer 0 on page 76 and Timer 2 on page 123.
9. Updated Table 68 on page 165, Table 75 on page 186, Table 76 on page 189, Table 77 on page 192, Table 108 on page 249, Table 113 on page 256.
10. Updated description on "Bit 5 – TWSTA: TWI START Condition Bit" on page 178.
11. Updated the description in "Filling the Temporary Buffer (Page Loading)" and "Performing a Page Write" on page 227.
12. Removed the section description in "SPI Serial Programming Characteristics" on page 250.
13. Updated "Electrical Characteristics" on page 251.
14. Updated "ADC Characteristics – Preliminary Data" on page 258.
14. Updated "Register Summary" on page 6.
15. Various Timer 1 corrections.
16. Added WD_FUSE period in Table 108 on page 249.

ATmega8535(L)



Atmel Corporation

2325 Orchard Parkway
San Jose, CA 95131
Tel: 1(408) 441-0311
Fax: 1(408) 487-2600

Regional Headquarters

Europe

Atmel Sarl
Route des Arsenaux 41
Case Postale 80
CH-1705 Fribourg
Switzerland
Tel: (41) 26-426-5555
Fax: (41) 26-426-5500

Asia

Room 1219
Chinachem Golden Plaza
77 Mody Road Tsimshatsui
East Kowloon
Hong Kong
Tel: (852) 2721-9778
Fax: (852) 2722-1369

Japan

9F, Tonetsu Shinkawa Bldg.
1-24-8 Shinkawa
Chuo-ku, Tokyo 104-0033
Japan
Tel: (81) 3-3523-3551
Fax: (81) 3-3523-7581

Atmel Operations

Memory

2325 Orchard Parkway
San Jose, CA 95131
Tel: 1(408) 441-0311
Fax: 1(408) 436-4314

Microcontrollers

2325 Orchard Parkway
San Jose, CA 95131
Tel: 1(408) 441-0311
Fax: 1(408) 436-4314

La Chantrerie

BP 70602
44306 Nantes Cedex 3, France
Tel: (33) 2-40-18-18-18
Fax: (33) 2-40-18-19-60

ASIC/ASSP/Smart Cards

Zone Industrielle
13106 Rousset Cedex, France
Tel: (33) 4-42-53-60-00
Fax: (33) 4-42-53-60-01

1150 East Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906
Tel: 1(719) 576-3300
Fax: 1(719) 540-1759

Scottish Enterprise Technology Park
Maxwell Building
East Kilbride G75 0QR, Scotland
Tel: (44) 1355-803-000
Fax: (44) 1355-242-743

RF/Automotive

Theresienstrasse 2
Postfach 3535
74025 Heilbronn, Germany
Tel: (49) 71-31-67-0
Fax: (49) 71-31-67-2340

1150 East Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906
Tel: 1(719) 576-3300
Fax: 1(719) 540-1759

Biometrics/Imaging/Hi-Rel MPU/ High Speed Converters/RF Datacom

Avenue de Rochepleine
BP 123
38521 Saint-Egreve Cedex, France
Tel: (33) 4-76-58-30-00
Fax: (33) 4-76-58-34-80

e-mail

literature@atmel.com

Web Site

<http://www.atmel.com>

Disclaimer: Atmel Corporation makes no warranty for the use of its products, other than those expressly contained in the Company's standard warranty which is detailed in Atmel's Terms and Conditions located on the Company's web site. The Company assumes no responsibility for any errors which may appear in this document, reserves the right to change devices or specifications detailed herein at any time without notice, and does not make any commitment to update the information contained herein. No licenses to patents or other intellectual property of Atmel are granted by the Company in connection with the sale of Atmel products, expressly or by implication. Atmel's products are not authorized for use in critical components in life support devices or systems.

Atmel Corporation 2003. All rights reserved. Atmel® and combinations thereof, AVR® are the registered trademarks of Atmel Corporation or its subsidiaries. Other terms and product names may be the trademarks of their respective owners.



Printed on recycled paper.

2502CS-AVR-04/03

0M

Features

- High-performance, Low-power AVR[®] 8-bit Microcontroller
- RISC Architecture
 - 130 Powerful Instructions – Most Single Clock Cycle Execution
 - 32 x 8 General Purpose Working Registers
 - Fully Static Operation
 - Up to 16 MIPS Throughput at 16 MHz
 - On-chip 2-cycle Multiplier
- Nonvolatile Program and Data Memories
 - 8K Bytes of In-System Self-programmable Flash
 - Endurance: 10,000 Write/Erase Cycles
 - Optional Boot Code Section with Independent Lock Bits
 - In-System Programming by On-chip Boot Program
 - True Read-While-Write Operation
 - 512 Bytes EEPROM
 - Endurance: 100,000 Write/Erase Cycles
 - 512 Bytes Internal SRAM
 - Up to 64K Bytes Optional External Memory Space
 - Programming Lock for Software Security
- Peripheral Features
 - One 8-bit Timer/Counter with Separate Prescaler and Compare Mode
 - One 16-bit Timer/Counter with Separate Prescaler, Compare Mode, and Capture Mode
 - Three PWM Channels
 - Programmable Serial USART
 - Master/Slave SPI Serial Interface
 - Programmable Watchdog Timer with Separate On-chip Oscillator
 - On-chip Analog Comparator
- Special Microcontroller Features
 - Power-on Reset and Programmable Brown-out Detection
 - Internal Calibrated RC Oscillator
 - External and Internal Interrupt Sources
 - Three Sleep Modes: Idle, Power-down and Standby
- I/O and Packages
 - 35 Programmable I/O Lines
 - 40-pin PDIP, 44-lead TQFP, 44-lead PLCC, and 44-pad MLF
- Operating Voltages
 - 2.7 - 5.5V for ATmega8515L
 - 4.5 - 5.5V for ATmega8515
- Speed Grades
 - 0 - 8 MHz for ATmega8515L
 - 0 - 16 MHz for ATmega8515



8-bit AVR[®] Microcontroller with 8K Bytes In-System Programmable Flash

ATmega8515
ATmega8515L

Preliminary

Summary

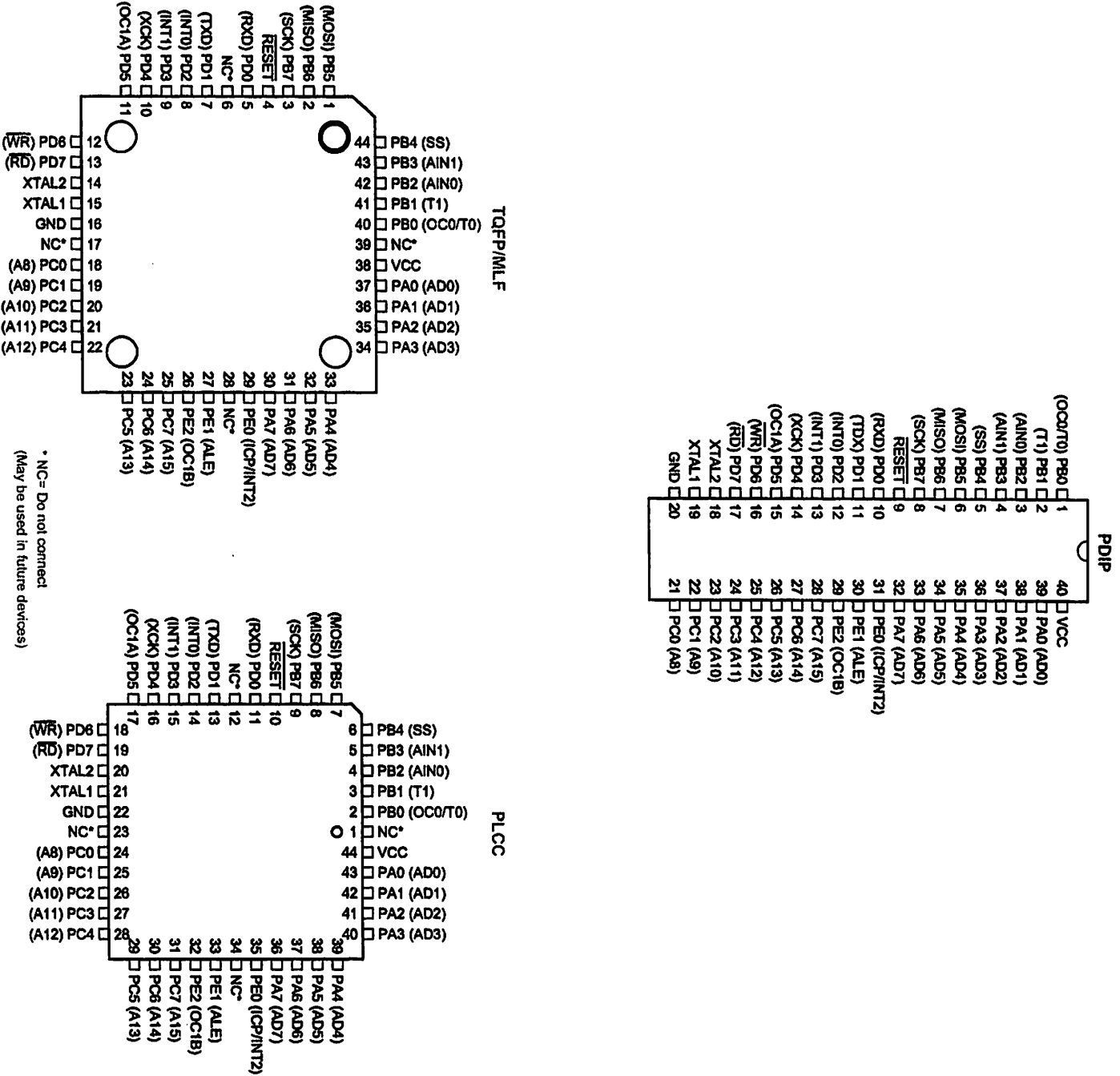
Rev. 2512DS-AVR-02/03



Note: This is a summary document. A complete document is available on our web site at www.atmel.com.

Pin Configurations

Figure 1. Pinout ATmega8515



* NC= Do not connect
(May be used in future devices)

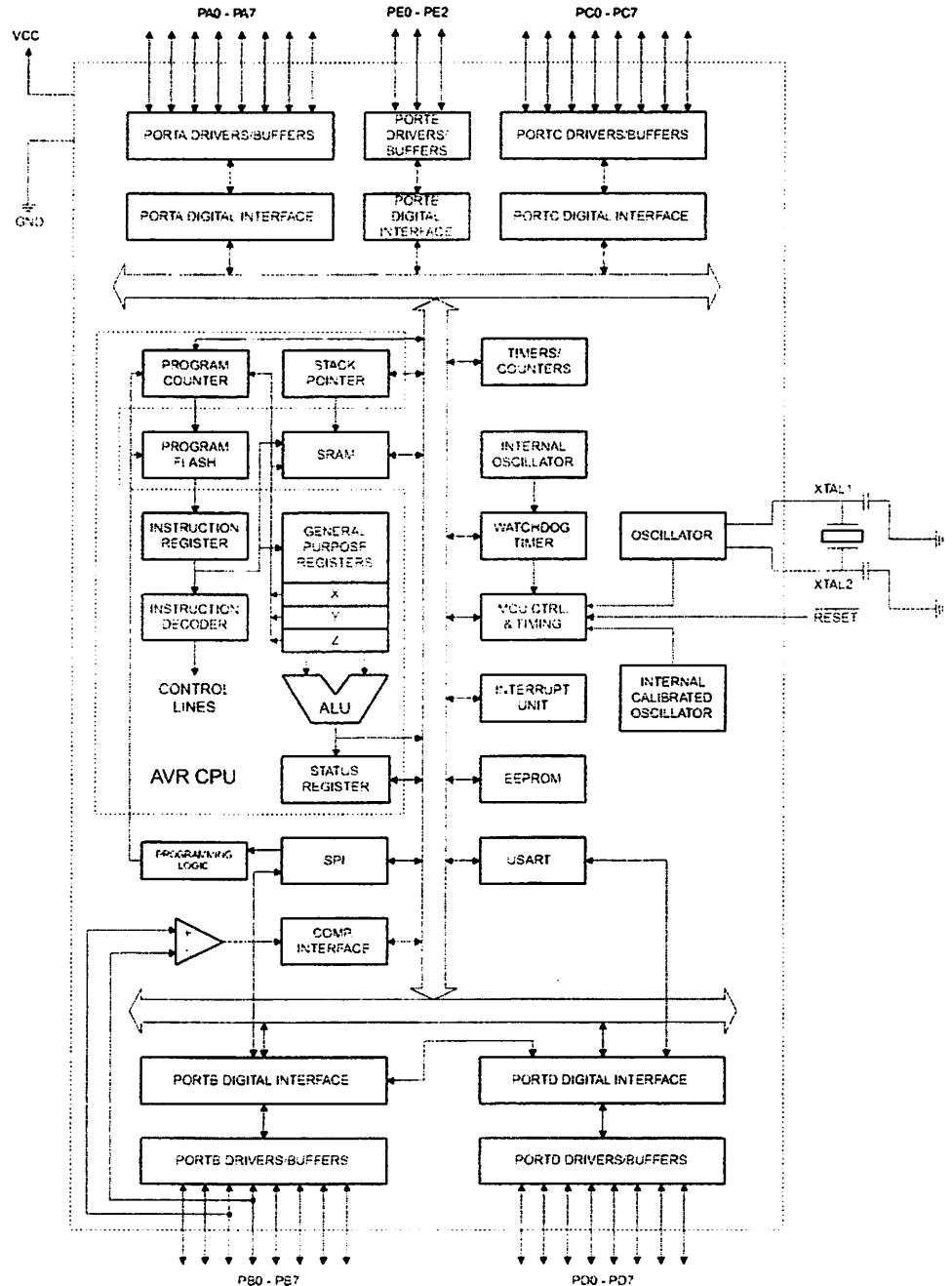
ATmega8515(L)

Overview

The ATmega8515 is a low-power CMOS 8-bit microcontroller based on the AVR enhanced RISC architecture. By executing powerful instructions in a single clock cycle, the ATmega8515 achieves throughputs approaching 1 MIPS per MHz allowing the system designer to optimize power consumption versus processing speed.

Block Diagram

Figure 2. Block Diagram





The AVR core combines a rich instruction set with 32 general purpose working registers. All the 32 registers are directly connected to the Arithmetic Logic Unit (ALU), allowing two independent registers to be accessed in one single instruction executed in one clock cycle. The resulting architecture is more code efficient while achieving throughputs up to ten times faster than conventional CISC microcontrollers.

The ATmega8515 provides the following features: 8K bytes of In-System Programmable Flash with Read-While-Write capabilities, 512 bytes EEPROM, 512 bytes SRAM, an External memory interface, 35 general purpose I/O lines, 32 general purpose working registers, two flexible Timer/Counters with compare modes, Internal and External interrupts, a Serial Programmable USART, a programmable Watchdog Timer with internal Oscillator, a SPI serial port, and three software selectable power saving modes. The Idle mode stops the CPU while allowing the SRAM, Timer/Counters, SPI port, and Interrupt system to continue functioning. The Power-down mode saves the Register contents but freezes the Oscillator, disabling all other chip functions until the next interrupt or hardware reset. In Standby mode, the crystal/resonator Oscillator is running while the rest of the device is sleeping. This allows very fast start-up combined with low-power consumption.

The device is manufactured using Atmel's high density nonvolatile memory technology. The On-chip ISP Flash allows the program memory to be reprogrammed In-System through an SPI serial interface, by a conventional nonvolatile memory programmer, or by an On-chip Boot program running on the AVR core. The boot program can use any interface to download the application program in the Application Flash memory. Software in the Boot Flash section will continue to run while the Application Flash section is updated, providing true Read-While-Write operation. By combining an 8-bit RISC CPU with In-System Self-programmable Flash on a monolithic chip, the Atmel ATmega8515 is a powerful microcontroller that provides a highly flexible and cost effective solution to many embedded control applications.

The ATmega8515 is supported with a full suite of program and system development tools including: C Compilers, Macro assemblers, Program debugger/simulators, In-circuit Emulators, and Evaluation kits.

Disclaimer

Typical values contained in this data sheet are based on simulations and characterization of other AVR microcontrollers manufactured on the same process technology. Min and Max values will be available after the device is characterized.

AT90S4414/8515 and ATmega8515 Compatibility

The ATmega8515 provides all the features of the AT90S4414/8515. In addition, several new features are added. The ATmega8515 is backward compatible with AT90S4414/8515 in most cases. However, some incompatibilities between the two microcontrollers exist. To solve this problem, an AT90S4414/8515 compatibility mode can be selected by programming the S8515C Fuse. ATmega8515 is 100% pin compatible with AT90S4414/8515, and can replace the AT90S4414/8515 on current printed circuit boards. However, the location of Fuse bits and the electrical characteristics differs between the two devices.

AT90S4414/8515 Compatibility Mode

Programming the S8515C Fuse will change the following functionality:

- The timed sequence for changing the Watchdog Time-out period is disabled. See "Timed Sequences for Changing the Configuration of the Watchdog Timer" on page 51 for details.
- The double buffering of the USART receive registers is disabled. See "AVR USART vs. AVR UART – Compatibility" on page 134 for details.
- PORTE(2:1) will be set as output, and PORTE0 will be set as input.

ATmega8515(L)

Pin Descriptions

VCC	Digital supply voltage.
GND	Ground.
Port A (PA7..PA0)	<p>Port A is an 8-bit bi-directional I/O port with internal pull-up resistors (selected for each bit). The Port A output buffers have symmetrical drive characteristics with both high sink and source capability. When pins PA0 to PA7 are used as inputs and are externally pulled low, they will source current if the internal pull-up resistors are activated. The Port A pins are tri-stated when a reset condition becomes active, even if the clock is not running.</p> <p>Port A also serves the functions of various special features of the ATmega8515 as listed on page 65.</p>
Port B (PB7..PB0)	<p>Port B is an 8-bit bi-directional I/O port with internal pull-up resistors (selected for each bit). The Port B output buffers have symmetrical drive characteristics with both high sink and source capability. As inputs, Port B pins that are externally pulled low will source current if the pull-up resistors are activated. The Port B pins are tri-stated when a reset condition becomes active, even if the clock is not running.</p> <p>Port B also serves the functions of various special features of the ATmega8515 as listed on page 65.</p>
Port C (PC7..PC0)	<p>Port C is an 8-bit bi-directional I/O port with internal pull-up resistors (selected for each bit). The Port C output buffers have symmetrical drive characteristics with both high sink and source capability. As inputs, Port C pins that are externally pulled low will source current if the pull-up resistors are activated. The Port C pins are tri-stated when a reset condition becomes active, even if the clock is not running.</p>
Port D (PD7..PD0)	<p>Port D is an 8-bit bi-directional I/O port with internal pull-up resistors (selected for each bit). The Port D output buffers have symmetrical drive characteristics with both high sink and source capability. As inputs, Port D pins that are externally pulled low will source current if the pull-up resistors are activated. The Port D pins are tri-stated when a reset condition becomes active, even if the clock is not running.</p> <p>Port D also serves the functions of various special features of the ATmega8515 as listed on page 70.</p>
Port E (PE2..PE0)	<p>Port E is an 3-bit bi-directional I/O port with internal pull-up resistors (selected for each bit). The Port E output buffers have symmetrical drive characteristics with both high sink and source capability. As inputs, Port E pins that are externally pulled low will source current if the pull-up resistors are activated. The Port E pins are tri-stated when a reset condition becomes active, even if the clock is not running.</p> <p>Port E also serves the functions of various special features of the ATmega8515 as listed on page 72.</p>
RESET	Reset input. A low level on this pin for longer than the minimum pulse length will generate a reset, even if the clock is not running. The minimum pulse length is given in Table 18 on page 44. Shorter pulses are not guaranteed to generate a reset.
XTAL1	Input to the inverting Oscillator amplifier and input to the internal clock operating circuit.
XTAL2	Output from the inverting Oscillator amplifier.





Register Summary

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Page
\$3F (\$3F)	SREG	I	T	H	S	V	N	Z	C	8
\$3E (\$3E)	SPH	SP15	SP14	SP13	SP12	SP11	SP10	SP9	SP8	10
\$3D (\$3D)	SPL	SP7	SP6	SP5	SP4	SP3	SP2	SP1	SP0	10
\$3C (\$3C)	Reserved									
\$38 (\$38)	GICR	INT1	INT0	INT2	-	-	-	IVSEL	IVCE	55, 76
\$3A (\$3A)	GIFR	INTF1	INTF0	INTF2	-	-	-	-	-	77
\$39 (\$39)	TIMSK	TOIE1	OCIE1A	OCIE1B	-	TICIE1	-	TOIE0	OCIE0	91, 122
\$38 (\$38)	TIFR	TOV1	OCF1A	OCF1B	-	ICF1	-	TOV0	OCF0	92, 123
\$37 (\$37)	SPMCR	SPMIE	RWWSB	-	RWWSRE	BLBSET	PGWRT	PGERS	SPMEN	167
\$36 (\$36)	EMCUCR	SM0	SRL2	SRL1	SRL0	SRW01	SRW00	SRW11	ISC2	27,40,76
\$35 (\$35)	MCUCR	SRE	SRW10	SE	SM1	ISC11	ISC10	ISC01	ISC00	27,39,75
\$34 (\$34)	MCUCSR	-	-	SM2	-	WDRF	BORF	EXTRF	PORF	39,47
\$33 (\$33)	TCCR0	FOC0	WGM00	COM01	COM00	WGM01	CS02	CS01	CS00	89
\$32 (\$32)	TCNT0	Timer/Counter0 (8 Bits)								91
\$31 (\$31)	OCR0	Timer/Counter0 Output Compare Register								91
\$30 (\$30)	SFIOR	-	XMBK	XMM2	XMM1	XMM0	PUD	-	PSR10	29,64,94
\$2F (\$2F)	TCCR1A	COM1A1	COM1A0	COM1B1	COM1B0	FOC1A	FOC1B	WGM11	WGM10	117
\$2E (\$2E)	TCCR1B	ICNC1	ICES1	-	WGM13	WGM12	CS12	CS11	CS10	120
\$2D (\$2D)	TCNT1H	Timer/Counter1 - Counter Register High Byte								121
\$2C (\$2C)	TCNT1L	Timer/Counter1 - Counter Register Low Byte								121
\$2B (\$2B)	OCR1AH	Timer/Counter1 - Output Compare Register A High Byte								121
\$2A (\$2A)	OCR1AL	Timer/Counter1 - Output Compare Register A Low Byte								121
\$29 (\$29)	OCR1BH	Timer/Counter1 - Output Compare Register B High Byte								121
\$28 (\$28)	OCR1BL	Timer/Counter1 - Output Compare Register B Low Byte								121
\$27 (\$27)	Reserved									121
\$26 (\$26)	Reserved									-
\$25 (\$25)	ICR1H	Timer/Counter1 - Input Capture Register High Byte								122
\$24 (\$24)	ICR1L	Timer/Counter1 - Input Capture Register Low Byte								122
\$23 (\$23)	Reserved									122
\$22 (\$22)	Reserved									-
\$21 (\$21)	WDTCR	-	-	-	WDCE	WDE	WDP2	WDP1	WDP0	49
\$20 ⁽¹⁾ (\$20 ⁽¹⁾)	UBRRH	URSEL	-	-	-	-	UBRR[11:8]			158
	UCSRC	URSEL	UMSEL	UPM1	UPM0	USBS	UCSZ1	UCSZ0	UCPOL	154
\$1F (\$1F)	EEARH	-	-	-	-	-	-	-	EEAR8	17
\$1E (\$1E)	EEARL	EEPROM Address Register Low Byte								17
\$1D (\$1D)	EEDR	EEPROM Data Register								18
\$1C (\$1C)	EEDR	-	-	-	-	EERIE	EEMWE	EWE	EERE	18
\$1B (\$1B)	PORTA	PORTA7	PORTA6	PORTA5	PORTA4	PORTA3	PORTA2	PORTA1	PORTA0	73
\$1A (\$1A)	DDRA	DDA7	DDA6	DDA5	DDA4	DDA3	DDA2	DDA1	DDA0	73
\$19 (\$19)	PINA	PINA7	PINA6	PINA5	PINA4	PINA3	PINA2	PINA1	PINA0	73
\$18 (\$18)	PORTB	PORTB7	PORTB6	PORTB5	PORTB4	PORTB3	PORTB2	PORTB1	PORTB0	73
\$17 (\$17)	DDRB	ddb7	ddb6	ddb5	ddb4	ddb3	ddb2	ddb1	ddb0	73
\$16 (\$16)	PINB	PINB7	PINB6	PINB5	PINB4	PINB3	PINB2	PINB1	PINB0	73
\$15 (\$15)	PORTC	PORTC7	PORTC6	PORTC5	PORTC4	PORTC3	PORTC2	PORTC1	PORTC0	73
\$14 (\$14)	DDRC	DDC7	DDC6	DDC5	DDC4	DDC3	DDC2	DDC1	DDC0	73
\$13 (\$13)	PINC	PINC7	PINC6	PINC5	PINC4	PINC3	PINC2	PINC1	PINC0	74
\$12 (\$12)	PORTD	PORTD7	PORTD6	PORTD5	PORTD4	PORTD3	PORTD2	PORTD1	PORTD0	74
\$11 (\$11)	DDRD	DDD7	DDD6	DDD5	DDD4	DDD3	DDD2	DDD1	DDD0	74
\$10 (\$10)	PIND	PIND7	PIND6	PIND5	PIND4	PIND3	PIND2	PIND1	PIND0	74
\$0F (\$0F)	SPDR	SPI Data Register								130
\$0E (\$0E)	SPSR	SPIF	WCOL	-	-	-	-	-	SPI2X	130
\$0D (\$0D)	SPCR	SPIE	SPE	DORD	MSTR	CPOL	CPHA	SPR1	SPR0	128
\$0C (\$0C)	UDR	USART I/O Data Register								151
\$0B (\$0B)	UCSRA	RXC	TXC	UDRE	FE	DOR	PE	U2X	MPCM	152
\$0A (\$0A)	UCSRB	RXCIE	TXCIE	UDRIE	RXEN	TXEN	UCSZ2	RXB8	TXB8	153
\$09 (\$09)	UBRRL	USART Baud Rate Register Low Byte								156
\$08 (\$08)	ACSR	ACD	ACBG	ACO	ACI	ACIE	ACIC	ACIS1	ACIS0	161
\$07 (\$07)	PORTE	-	-	-	-	-	PORTE2	PORTE1	PORTE0	74
\$06 (\$06)	DDRE	-	-	-	-	-	DDE2	DDE1	DDE0	74
\$05 (\$05)	PINE	-	-	-	-	-	PINE2	PINE1	PINE0	74
\$04 (\$04)	OSCCAL	Oscillator Calibration Register								37

- Notes:
1. Refer to the USART description for details on how to access UBRRH and UCSRC.
 2. For compatibility with future devices, reserved bits should be written to zero if accessed. Reserved I/O memory addresses should never be written.

3. Some of the status flags are cleared by writing a logical one to them. Note that the CBI and SBI instructions will operate on all bits in the I/O Register, writing a one back into any flag read as set, thus clearing the flag. The CBI and SBI instructions work with registers \$00 to \$1F only.



Instruction Set Summary

Mnemonics	Operands	Description	Operation	Flags	#Clocks
ARITHMETIC AND LOGIC INSTRUCTIONS					
ADD	Rd, Rr	Add two Registers	$Rd \leftarrow Rd + Rr$	Z,C,N,V,H	1
ADC	Rd, Rr	Add with Carry two Registers	$Rd \leftarrow Rd + Rr + C$	Z,C,N,V,H	1
ADIW	Rd,K	Add Immediate to Word	$RdH:RdL \leftarrow RdH:RdL + K$	Z,C,N,V,S	2
SUB	Rd, Rr	Subtract two Registers	$Rd \leftarrow Rd - Rr$	Z,C,N,V,H	1
SUBI	Rd, K	Subtract Constant from Register	$Rd \leftarrow Rd - K$	Z,C,N,V,H	1
SBC	Rd, Rr	Subtract with Carry two Registers	$Rd \leftarrow Rd - Rr - C$	Z,C,N,V,H	1
SBCI	Rd, K	Subtract with Carry Constant from Reg.	$Rd \leftarrow Rd - K - C$	Z,C,N,V,H	1
SBIW	Rd,K	Subtract Immediate from Word	$RdH:RdL \leftarrow RdH:RdL - K$	Z,C,N,V,S	2
AND	Rd, Rr	Logical AND Registers	$Rd \leftarrow Rd \& Rr$	Z,N,V	1
ANDI	Rd, K	Logical AND Register and Constant	$Rd \leftarrow Rd \& K$	Z,N,V	1
OR	Rd, Rr	Logical OR Registers	$Rd \leftarrow Rd \vee Rr$	Z,N,V	1
ORI	Rd, K	Logical OR Register and Constant	$Rd \leftarrow Rd \vee K$	Z,N,V	1
EOR	Rd, Rr	Exclusive OR Registers	$Rd \leftarrow Rd \oplus Rr$	Z,N,V	1
COM	Rd	One's Complement	$Rd \leftarrow \text{FFF} - Rd$	Z,C,N,V	1
NEG	Rd	Two's Complement	$Rd \leftarrow \text{000} - Rd$	Z,C,N,V,H	1
SBR	Rd,K	Set Bit(s) in Register	$Rd \leftarrow Rd \vee K$	Z,N,V	1
CBR	Rd,K	Clear Bit(s) in Register	$Rd \leftarrow Rd \& (\text{FFF} - K)$	Z,N,V	1
INC	Rd	Increment	$Rd \leftarrow Rd + 1$	Z,N,V	1
DEC	Rd	Decrement	$Rd \leftarrow Rd - 1$	Z,N,V	1
TST	Rd	Test for Zero or Minus	$Rd \leftarrow Rd \oplus Rd$	Z,N,V	1
CLR	Rd	Clear Register	$Rd \leftarrow Rd \oplus Rd$	Z,N,V	1
SER	Rd	Set Register	$Rd \leftarrow \text{FFF}$	None	1
MUL	Rd, Rr	Multiply Unsigned	$R1:R0 \leftarrow Rd \times Rr$	Z,C	2
MULS	Rd, Rr	Multiply Signed	$R1:R0 \leftarrow Rd \times Rr$	Z,C	2
MULSU	Rd, Rr	Multiply Signed with Unsigned	$R1:R0 \leftarrow Rd \times Rr$	Z,C	2
FMUL	Rd, Rr	Fractional Multiply Unsigned	$R1:R0 \leftarrow (Rd \times Rr) \lll 1$	Z,C	2
FMULS	Rd, Rr	Fractional Multiply Signed	$R1:R0 \leftarrow (Rd \times Rr) \lll 1$	Z,C	2
FMULSU	Rd, Rr	Fractional Multiply Signed with Unsigned	$R1:R0 \leftarrow (Rd \times Rr) \lll 1$	Z,C	2
BRANCH INSTRUCTIONS					
RJMP	k	Relative Jump	$PC \leftarrow PC + k + 1$	None	2
LJMP		Indirect Jump to (Z)	$PC \leftarrow Z$	None	2
JMP	k	Direct Jump	$PC \leftarrow k$	None	3
RCALL	k	Relative Subroutine Call	$PC \leftarrow PC + k + 1$	None	3
ICALL		Indirect Call to (Z)	$PC \leftarrow Z$	None	3
CALL	k	Direct Subroutine Call	$PC \leftarrow k$	None	4
RET		Subroutine Return	$PC \leftarrow \text{STACK}$	None	4
RETI		Interrupt Return	$PC \leftarrow \text{STACK}$	I	4
CPSE	Rd,Rr	Compare, Skip if Equal	$\text{if } (Rd = Rr) \text{ PC} \leftarrow PC + 2 \text{ or } 3$	None	1/2/3
CP	Rd,Rr	Compare	$Rd - Rr$	Z, N,V,C,H	1
CPC	Rd,Rr	Compare with Carry	$Rd - Rr - C$	Z, N,V,C,H	1
CPI	Rd,K	Compare Register with Immediate	$Rd - K$	Z, N,V,C,H	1
SBRC	Rr, b	Skip if Bit in Register Cleared	$\text{if } (Rr(b)=0) \text{ PC} \leftarrow PC + 2 \text{ or } 3$	None	1/2/3
SBRS	Rr, b	Skip if Bit in Register is Set	$\text{if } (Rr(b)=1) \text{ PC} \leftarrow PC + 2 \text{ or } 3$	None	1/2/3
SBIC	P, b	Skip if Bit in I/O Register Cleared	$\text{if } (P(b)=0) \text{ PC} \leftarrow PC + 2 \text{ or } 3$	None	1/2/3
SBIS	P, b	Skip if Bit in I/O Register is Set	$\text{if } (P(b)=1) \text{ PC} \leftarrow PC + 2 \text{ or } 3$	None	1/2/3
BRBS	s, k	Branch if Status Flag Set	$\text{if } (\text{SREG}(s) = 1) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
BRBC	s, k	Branch if Status Flag Cleared	$\text{if } (\text{SREG}(s) = 0) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
BREQ	k	Branch if Equal	$\text{if } (Z = 1) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
BRNE	k	Branch if Not Equal	$\text{if } (Z = 0) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
BRCS	k	Branch if Carry Set	$\text{if } (C = 1) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
BRCC	k	Branch if Carry Cleared	$\text{if } (C = 0) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
BRSH	k	Branch if Same or Higher	$\text{if } (C = 0) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
BRLO	k	Branch if Lower	$\text{if } (C = 1) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
BRMI	k	Branch if Minus	$\text{if } (N = 1) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
BRPL	k	Branch if Plus	$\text{if } (N = 0) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
BRGE	k	Branch if Greater or Equal, Signed	$\text{if } (N \oplus V = 0) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
BRLT	k	Branch if Less Than Zero, Signed	$\text{if } (N \oplus V = 1) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
BRHS	k	Branch if Half Carry Flag Set	$\text{if } (H = 1) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
BRHC	k	Branch if Half Carry Flag Cleared	$\text{if } (H = 0) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
IRTS	k	Branch if T Flag Set	$\text{if } (T = 1) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
IRTC	k	Branch if T Flag Cleared	$\text{if } (T = 0) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
IRVS	k	Branch if Overflow Flag is Set	$\text{if } (V = 1) \text{ then } PC \leftarrow PC + k + 1$	None	1/2
IRVC	k	Branch if Overflow Flag is Cleared	$\text{if } (V = 0) \text{ then } PC \leftarrow PC + k + 1$	None	1/2

Mnemonics	Operands	Description	Operation	Flags	#Clocks
BRRE	k	Branch if Interrupt Enabled	If (I = 1) then PC ← PC + k + 1	None	1/2
BRID	k	Branch if Interrupt Disabled	If (I = 0) then PC ← PC + k + 1	None	1/2
DATA TRANSFER INSTRUCTIONS					
MOV	Rd, Rr	Move Between Registers	Rd ← Rr	None	1
MOVW	Rd, Rr	Copy Register Word	Rd+1:Rd ← Rr+1:Rr	None	1
LDI	Rd, K	Load Immediate	Rd ← K	None	1
LD	Rd, X	Load Indirect	Rd ← (X)	None	2
LD	Rd, X+	Load Indirect and Post-Inc.	Rd ← (X), X ← X + 1	None	2
LD	Rd, -X	Load Indirect and Pre-Dec.	X ← X - 1, Rd ← (X)	None	2
LD	Rd, Y	Load Indirect	Rd ← (Y)	None	2
LD	Rd, Y+	Load Indirect and Post-Inc.	Rd ← (Y), Y ← Y + 1	None	2
LD	Rd, -Y	Load Indirect and Pre-Dec.	Y ← Y - 1, Rd ← (Y)	None	2
LDD	Rd, Y+q	Load Indirect with Displacement	Rd ← (Y + q)	None	2
LD	Rd, Z	Load Indirect	Rd ← (Z)	None	2
LD	Rd, Z+	Load Indirect and Post-Inc.	Rd ← (Z), Z ← Z + 1	None	2
LD	Rd, -Z	Load Indirect and Pre-Dec.	Z ← Z - 1, Rd ← (Z)	None	2
LDD	Rd, Z+q	Load Indirect with Displacement	Rd ← (Z + q)	None	2
LDS	Rd, k	Load Direct from SRAM	Rd ← (k)	None	2
ST	X, Rr	Store Indirect	(X) ← Rr	None	2
ST	X+, Rr	Store Indirect and Post-Inc.	(X) ← Rr, X ← X + 1	None	2
ST	-X, Rr	Store Indirect and Pre-Dec.	X ← X - 1, (X) ← Rr	None	2
ST	Y, Rr	Store Indirect	(Y) ← Rr	None	2
ST	Y+, Rr	Store Indirect and Post-Inc.	(Y) ← Rr, Y ← Y + 1	None	2
ST	-Y, Rr	Store Indirect and Pre-Dec.	Y ← Y - 1, (Y) ← Rr	None	2
STD	Y+q, Rr	Store Indirect with Displacement	(Y + q) ← Rr	None	2
ST	Z, Rr	Store Indirect	(Z) ← Rr	None	2
ST	Z+, Rr	Store Indirect and Post-Inc.	(Z) ← Rr, Z ← Z + 1	None	2
ST	-Z, Rr	Store Indirect and Pre-Dec.	Z ← Z - 1, (Z) ← Rr	None	2
STD	Z+q, Rr	Store Indirect with Displacement	(Z + q) ← Rr	None	2
STS	k, Rr	Store Direct to SRAM	(k) ← Rr	None	2
LPM		Load Program Memory	R0 ← (Z)	None	3
LPM	Rd, Z	Load Program Memory	Rd ← (Z)	None	3
LPM	Rd, Z+	Load Program Memory and Post-Inc	Rd ← (Z), Z ← Z + 1	None	3
SPM		Store Program Memory	(Z) ← R1:R0	None	-
IN	Rd, P	In Port	Rd ← P	None	1
OUT	P, Rr	Out Port	P ← Rr	None	1
PUSH	Rr	Push Register on Stack	STACK ← Rr	None	2
POP	Rd	Pop Register from Stack	Rd ← STACK	None	2
BIT AND BIT-TEST INSTRUCTIONS					
SBI	P, b	Set Bit in I/O Register	I/O(P, b) ← 1	None	2
CBI	P, b	Clear Bit in I/O Register	I/O(P, b) ← 0	None	2
LSL	Rd	Logical Shift Left	Rd(n+1) ← Rd(n), Rd(0) ← 0	Z, C, N, V	1
LSR	Rd	Logical Shift Right	Rd(n) ← Rd(n+1), Rd(7) ← 0	Z, C, N, V	1
ROL	Rd	Rotate Left Through Carry	Rd(0) ← C, Rd(n+1) ← Rd(n), C ← Rd(7)	Z, C, N, V	1
ROR	Rd	Rotate Right Through Carry	Rd(7) ← C, Rd(n) ← Rd(n+1), C ← Rd(0)	Z, C, N, V	1
ASR	Rd	Arithmetic Shift Right	Rd(n) ← Rd(n+1), n=0..6	Z, C, N, V	1
SWAP	Rd	Swap Nibbles	Rd(3..0) ← Rd(7..4), Rd(7..4) ← Rd(3..0)	None	1
BSET	s	Flag Set	SREG(s) ← 1	SREG(s)	1
BCLR	s	Flag Clear	SREG(s) ← 0	SREG(s)	1
BST	Rr, b	Bit Store from Register to T	T ← Rr(b)	T	1
BLD	Rd, b	Bit load from T to Register	Rd(b) ← T	None	1
SEC		Set Carry	C ← 1	C	1
CLC		Clear Carry	C ← 0	C	1
SEN		Set Negative Flag	N ← 1	N	1
CLN		Clear Negative Flag	N ← 0	N	1
SEZ		Set Zero Flag	Z ← 1	Z	1
CLZ		Clear Zero Flag	Z ← 0	Z	1
SEI		Global Interrupt Enable	I ← 1	I	1
CLI		Global Interrupt Disable	I ← 0	I	1
SES		Set Signed Test Flag	S ← 1	S	1
CLS		Clear Signed Test Flag	S ← 0	S	1
SEV		Set Twos Complement Overflow	V ← 1	V	1
CLV		Clear Twos Complement Overflow	V ← 0	V	1
SET		Set T in SREG	T ← 1	T	1
CLT		Clear T in SREG	T ← 0	T	1
SEH		Set Half Carry Flag in SREG	H ← 1	H	1





Mnemonics	Operands	Description	Operation	Flags	#Clocks
CLH		Clear Half Carry Flag In SREG	H ← 0	H	1
MCU CONTROL INSTRUCTIONS					
NOP		No Operation		None	1
SLEEP		Sleep	(see specific descr. for Sleep function)	None	1
WDR		Watchdog Reset	(see specific descr. for WDR/timer)	None	1

Ordering Information⁽¹⁾

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
8	2.7 - 5.5V	ATmega8515L-8AC	44A	Commercial (0°C to 70°C)
		ATmega8515L-8PC	40P6	
		ATmega8515L-8JC	44J	
		ATmega8515L-8MC	44M1	
		ATmega8515L-8AI	44A	Industrial (-40°C to 85°C)
		ATmega8515L-8PI	40P6	
		ATmega8515L-8JI	44J	
		ATmega8515L-8MI	44M1	
16	4.5 - 5.5V	ATmega8515-16AC	44A	Commercial (0°C to 70°C)
		ATmega8515-16PC	40P6	
		ATmega8515-16JC	44J	
		ATmega8515-16MC	44M1	
		ATmega8515-16AI	44A	Industrial (-40°C to 85°C)
		ATmega8515-16PI	40P6	
		ATmega8515-16JI	44J	
		ATmega8515-16MI	44M1	

Note: 1. This device can also be supplied in wafer form. Please contact your local Atmel sales office for detailed ordering information and minimum quantities.

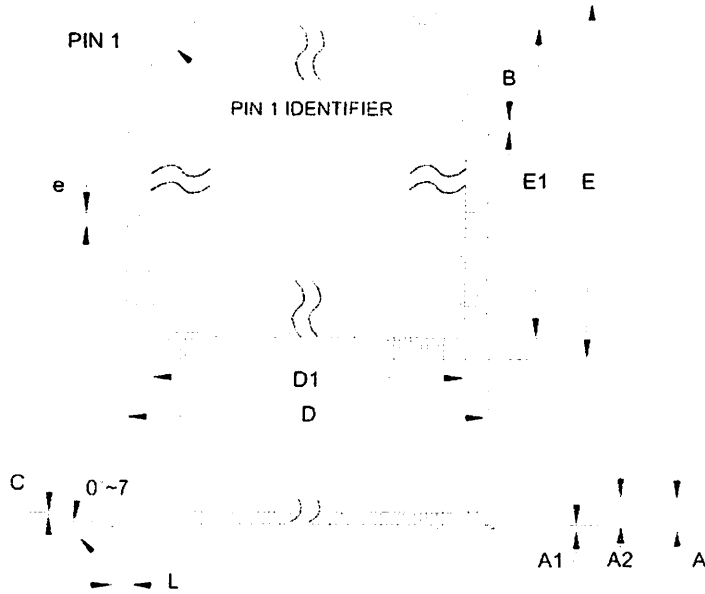
Package Type	
44A	44-lead, Thin (1.0 mm) Plastic Gull Wing Quad Flat Package (TQFP)
40P6	40-lead, 0.600" Wide, Plastic Dual Inline Package (PDIP)
44J	44-lead, Plastic J-Leaded Chip Carrier (PLCC)
44M1	44-pad, 7 x 7 x 1.0 mm body, lead pitch 0.50 mm, Micro Lead Frame Package (MLF)





Packaging Information

44A



COMMON DIMENSIONS
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	-	-	1.20	
A1	0.05	-	0.15	
A2	0.95	1.00	1.05	
D	11.75	12.00	12.25	
D1	9.90	10.00	10.10	Note 2
E	11.75	12.00	12.25	
E1	9.90	10.00	10.10	Note 2
B	0.30	-	0.45	
C	0.09	-	0.20	
L	0.45	-	0.75	
e	0.80 TYP			

- Notes:
1. This package conforms to JEDEC reference MS-026, Variation ACB.
 2. Dimensions D1 and E1 do not include mold protrusion. Allowable protrusion is 0.25 mm per side. Dimensions D1 and E1 are maximum plastic body size dimensions including mold mismatch.
 3. Lead coplanarity is 0.10 mm maximum.

10/5/2001

ATMEL 2325 Orchard Parkway
San Jose, CA 95131

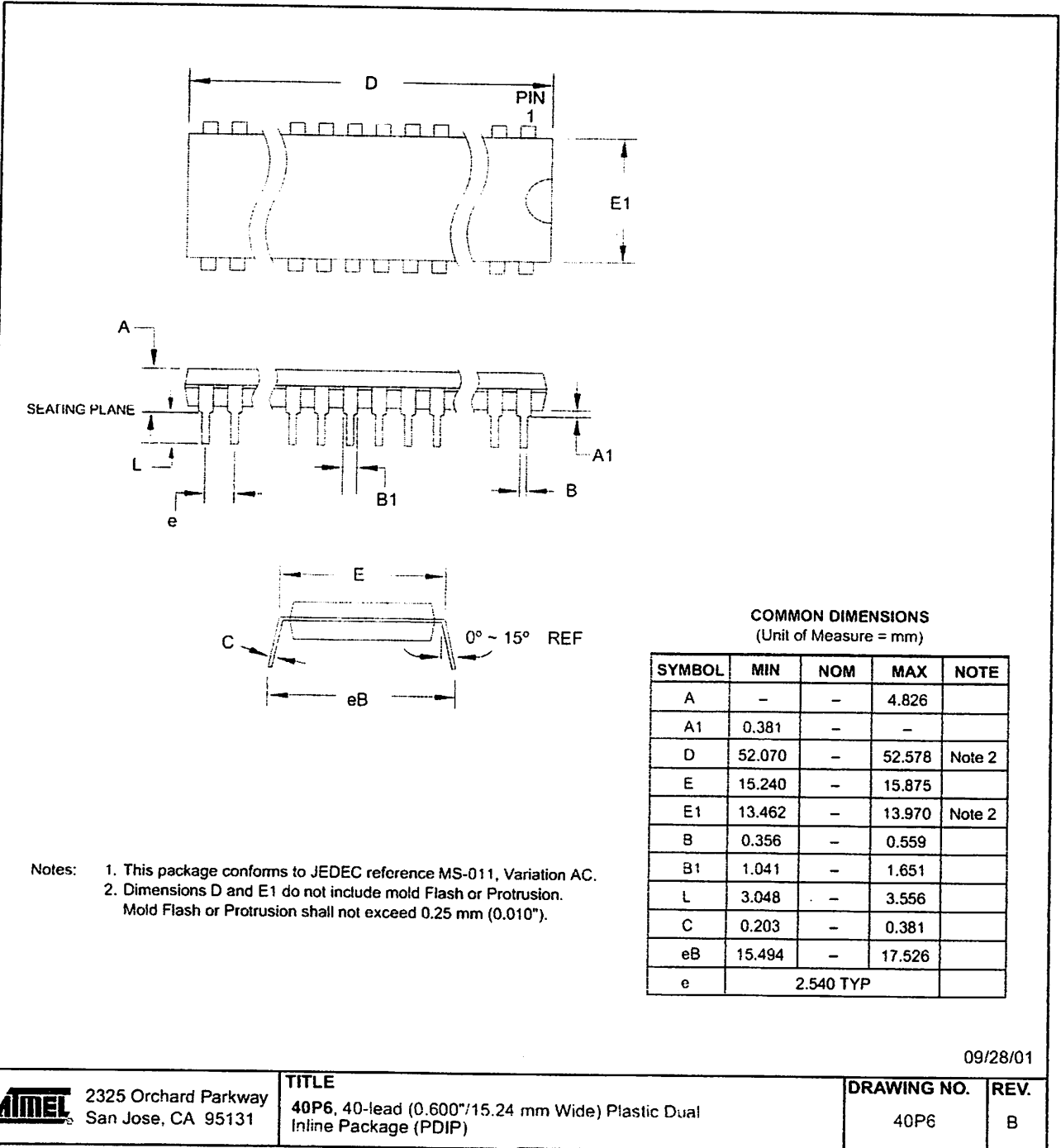
TITLE
44A, 44-lead, 10 x 10 mm Body Size, 1.0 mm Body Thickness,
0.8 mm Lead Pitch, Thin Profile Plastic Quad Flat Package (TQFP)

DRAWING NO. 44A
REV. B

ATmega8515(L)

2512DS-AVR-02/03

40P6



COMMON DIMENSIONS
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	-	-	4.826	
A1	0.381	-	-	
D	52.070	-	52.578	Note 2
E	15.240	-	15.875	
E1	13.462	-	13.970	Note 2
B	0.356	-	0.559	
B1	1.041	-	1.651	
L	3.048	-	3.556	
C	0.203	-	0.381	
eB	15.494	-	17.526	
e	2.540 TYP			

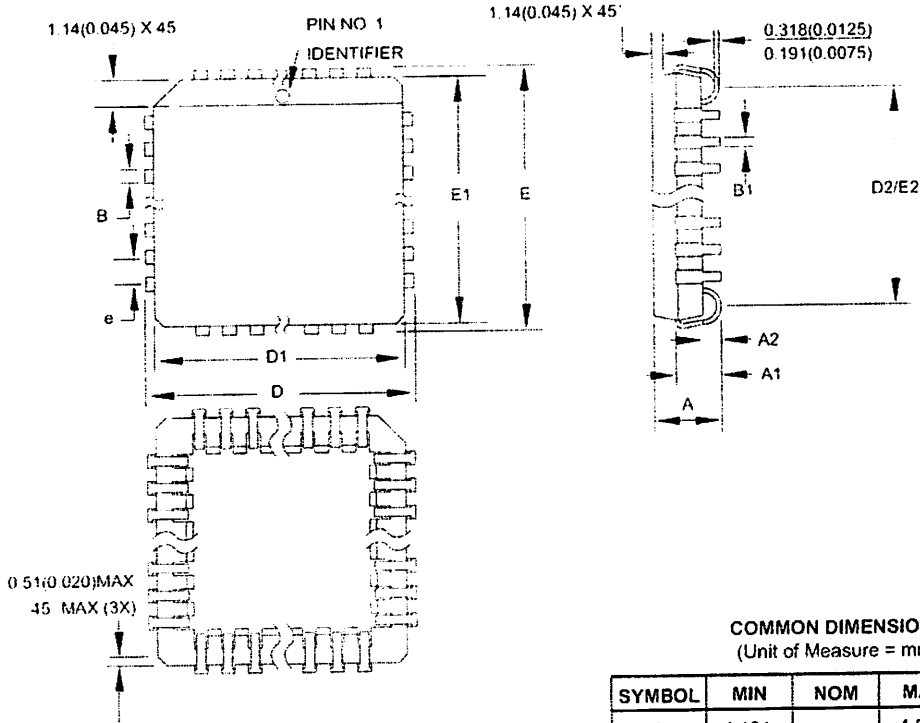
- Notes:
1. This package conforms to JEDEC reference MS-011, Variation AC.
 2. Dimensions D and E1 do not include mold Flash or Protrusion. Mold Flash or Protrusion shall not exceed 0.25 mm (0.010").

09/28/01

ATMEL 2325 Orchard Parkway
San Jose, CA 95131

TITLE
40P6, 40-lead (0.600"/15.24 mm Wide) Plastic Dual
Inline Package (PDIP)

DRAWING NO. 40P6
REV. B



COMMON DIMENSIONS
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	4.191	-	4.572	
A1	2.286	-	3.048	
A2	0.508	-	-	
D	17.399	-	17.653	
D1	16.510	-	16.662	Note 2
E	17.399	-	17.653	
E1	16.510	-	16.662	Note 2
D2/E2	14.986	-	16.002	
B	0.660	-	0.813	
B1	0.330	-	0.533	
e	1.270 TYP			

- Notes:
1. This package conforms to JEDEC reference MS-018, Variation AC.
 2. Dimensions D1 and E1 do not include mold protrusion. Allowable protrusion is .010"(0.254 mm) per side. Dimension D1 and E1 include mold mismatch and are measured at the extreme material condition at the upper or lower parting line.
 3. Lead coplanarity is 0.004" (0.102 mm) maximum.

10/04/01



2325 Orchard Parkway
San Jose, CA 95131

TITLE

44J, 44-lead, Plastic J-leaded Chip Carrier (PLCC)

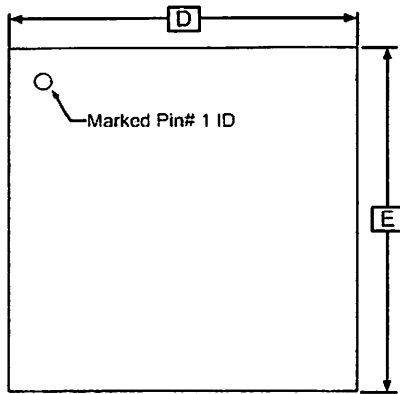
DRAWING NO.

44J

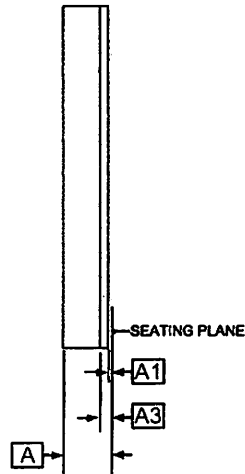
REV.

B

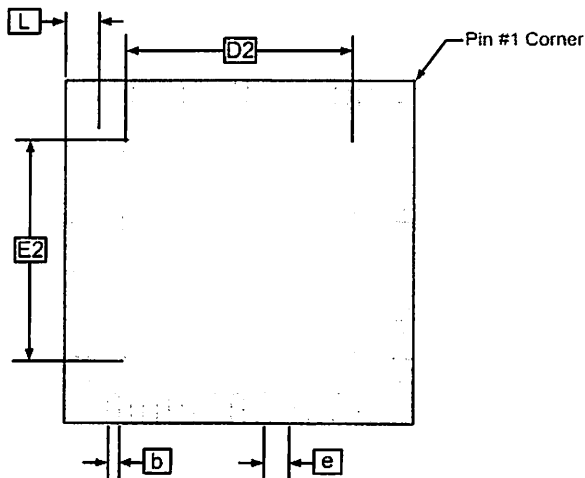
44M1



TOP VIEW



SIDE VIEW



BOTTOM VIEW

COMMON DIMENSIONS
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	0.80	0.90	1.00	
A1	-	0.02	0.05	
A3	0.25 REF			
b	0.18	0.23	0.30	
D	7.00 BSC			
D2	5.00	5.20	5.40	
E	7.00 BSC			
E2	5.00	5.20	5.40	
e	0.50 BSC			
L	0.35	0.55	0.75	

Note: JEDEC Standard MO-220, Fig. 1 (SAW Singulation) VKKD-1.

01/15/03



2325 Orchard Parkway
San Jose, CA 95131

TITLE

**44M1, 44-pad, 7 x 7 x 1.0 mm Body, Lead Pitch 0.50 mm
Micro Lead Frame Package (MLF)**

DRAWING NO.

44M1

REV.

C





Errata

The revision letter in this section refers to the revision of the ATmega8515 device.

ATmega8515(L) Rev. B

There are no errata for this revision of ATmega8515.

**Data Sheet Change
Log for ATmega8515**

Please note that the referring page numbers in this section are referred to this document. The referring revision in this section are referring to the document revision.

**Changes from Rev.
2512A-04/02 to Rev.
2512B-09/02**

1. Changed the Endurance on the Flash to 10,000 Write/Erase Cycles.

**Changes from Rev.
2512B-09/02 to Rev.
2512C-10/02**

1. Added "Using all Locations of External Memory Smaller than 64 KB" on page 29.
2. Removed all TBD.
3. Added description about calibration values for 2, 4, and 8 MHz.
4. Added variation in frequency of "External Clock" on page 38.
5. Added note about V_{BOT} , Table 18 on page 44.
6. Updated about "Unconnected pins" on page 62.
7. Updated "16-bit Timer/Counter1" on page 95, Table 50 on page 117 and Table 51 on page 118.
8. Updated "Enter Programming Mode" on page 181, "Chip Erase" on page 181, Figure 77 on page 184, and Figure 78 on page 185.
9. Updated "Electrical Characteristics" on page 194, "External Clock Drive" on page 196, Table 95 on page 196 and Table 96 on page 197, "SPI Timing Characteristics" on page 197 and Table 97 on page 199.
10. Added "Errata" on page 16.

**Changes from Rev.
2512C-10/02 to Rev.
2512D-02/03**

1. Added "EEPROM Write During Power-down Sleep Mode" on page 21.
2. Improved the description in "Phase Correct PWM Mode" on page 86.
3. Corrected OCn waveforms in Figure 53 on page 109.
4. Added note under "Filling the Temporary Buffer (page loading)" on page 170 about writing to the EEPROM during an SPM page load.
5. Updated Table 92 on page 192.
6. Updated "Packaging Information" on page 215.





Atmel Headquarters

Corporate Headquarters

2325 Orchard Parkway
San Jose, CA 95131
TEL 1(408) 441-0311
FAX 1(408) 487-2600

Europe

Atmel Sarl
Route des Arsenaux 41
Case Postale 80
CH-1705 Fribourg
Switzerland
TEL (41) 26-426-5555
FAX (41) 26-426-5500

Asia

Room 1219
Chinachem Golden Plaza
77 Mody Road Tsimhatsui
East Kowloon
Hong Kong
TEL (852) 2721-9778
FAX (852) 2722-1369

Japan

9F, Tonetsu Shinkawa Bldg.
1-24-8 Shinkawa
Chuo-ku, Tokyo 104-0033
Japan
TEL (81) 3-3523-3551
FAX (81) 3-3523-7581

Atmel Operations

Memory

2325 Orchard Parkway
San Jose, CA 95131
TEL 1(408) 441-0311
FAX 1(408) 436-4314

Microcontrollers

2325 Orchard Parkway
San Jose, CA 95131
TEL 1(408) 441-0311
FAX 1(408) 436-4314

La Chantrerie
BP 70602
44306 Nantes Cedex 3, France
TEL (33) 2-40-18-18-18
FAX (33) 2-40-18-19-60

ASIC/ASSP/Smart Cards

Zone Industrielle
13106 Rousset Cedex, France
TEL (33) 4-42-53-60-00
FAX (33) 4-42-53-60-01

1150 East Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906
TEL 1(719) 576-3300
FAX 1(719) 540-1759

Scottish Enterprise Technology Park
Maxwell Building
East Kilbride G75 0QR, Scotland
TEL (44) 1355-803-000
FAX (44) 1355-242-743

RF/Automotive

Theresienstrasse 2
Postfach 3535
74025 Heilbronn, Germany
TEL (49) 71-31-67-0
FAX (49) 71-31-67-2340

1150 East Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906
TEL 1(719) 576-3300
FAX 1(719) 540-1759

Biometrics/Imaging/Hi-Rel MPU/ High Speed Converters/RF Datacom

Avenue de Rochepleine
BP 123
38521 Saint-Egreve Cedex, France
TEL (33) 4-76-58-30-00
FAX (33) 4-76-58-34-80

e-mail
literature@atmel.com

Web Site
<http://www.atmel.com>

© Atmel Corporation 2003.

Atmel Corporation makes no warranty for the use of its products, other than those expressly contained in the Company's standard warranty which is detailed in Atmel's Terms and Conditions located on the Company's web site. The Company assumes no responsibility for any errors which may appear in this document, reserves the right to change devices or specifications detailed herein at any time without notice, and does not make any commitment to update the information contained herein. No licenses to patents or other intellectual property of Atmel are granted by the Company in connection with the sale of Atmel products, expressly or by implication. Atmel's products are not authorized for use as critical components in life support devices or systems.

ATMEL® and AVR® are the registered trademarks of Atmel.

Other terms and product names may be the trademarks of others.



Printed on recycled paper.

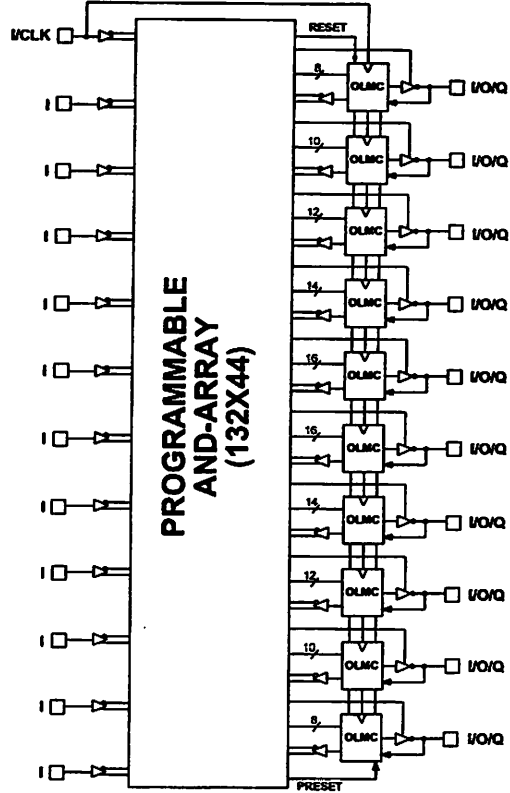
2512DS-AVR-02/03

0M

Features

- **HIGH PERFORMANCE E²CMOS[®] TECHNOLOGY**
 - 4 ns Maximum Propagation Delay
 - F_{max} = 250 MHz
 - 3.5 ns Maximum from Clock Input to Data Output
 - UltraMOS[®] Advanced CMOS Technology
- **ACTIVE PULL-UPS ON ALL PINS**
- **COMPATIBLE WITH STANDARD 22V10 DEVICES**
 - Fully Function/Fuse-Map/Parametric Compatible with Bipolar and UVC MOS 22V10 Devices
- **50% to 75% REDUCTION IN POWER VERSUS BIPOLAR**
 - 90mA Typical I_{cc} on Low Power Device
 - 45mA Typical I_{cc} on Quarter Power Device
- **E² CELL TECHNOLOGY**
 - Reconfigurable Logic
 - Reprogrammable Cells
 - 100% Tested/100% Yields
 - High Speed Electrical Erasure (<100ms)
 - 20 Year Data Retention
- **TEN OUTPUT LOGIC MACROCELLS**
 - Maximum Flexibility for Complex Logic Designs
- **PRELOAD AND POWER-ON RESET OF REGISTERS**
 - 100% Functional Testability
- **APPLICATIONS INCLUDE:**
 - DMA Control
 - State Machine Control
 - High Speed Graphics Processing
 - Standard Logic Speed Upgrade
- **ELECTRONIC SIGNATURE FOR IDENTIFICATION**
- **LEAD-FREE PACKAGE OPTIONS**

Functional Block Diagram



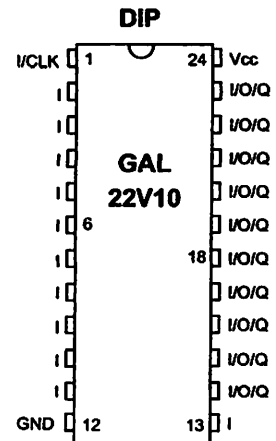
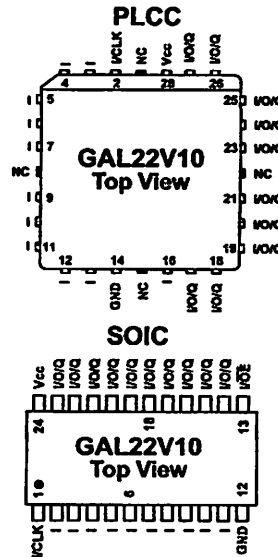
Pin Configuration

Description

The GAL22V10, at 4ns maximum propagation delay time, combines a high performance CMOS process with Electrically Erasable (E²) floating gate technology to provide the highest performance available of any 22V10 device on the market. CMOS circuitry allows the GAL22V10 to consume much less power when compared to bipolar 22V10 devices. E² technology offers high speed (<100ms) erase times, providing the ability to reprogram or reconfigure the device quickly and efficiently.

The generic architecture provides maximum design flexibility by allowing the Output Logic Macrocell (OLMC) to be configured by the user. The GAL22V10 is fully function/fuse map/parametric compatible with standard bipolar and CMOS 22V10 devices.

Unique test circuitry and reprogrammable cells allow complete AC, DC, and functional testing during manufacture. As a result, Lattice Semiconductor delivers 100% field programmability and functionality of all GAL products. In addition, 100 erase/write cycles and data retention in excess of 20 years are specified.



Copyright © 2004 Lattice Semiconductor Corp. All brand or product names are trademarks or registered trademarks of their respective holders. The specifications and information herein are subject to change without notice.

GAL22V10 Ordering Information
**Conventional Packaging
Commercial Grade Specifications**

Tpd (ns)	Tsu (ns)	Tco (ns)	Icc (mA)	Ordering #	Package
4	2.5	3.5	140	GAL22V10D-4LJ	28-Lead PLCC
5	3	4	140	GAL22V10D-5LJ	28-Lead PLCC
7.5	4.5	4.5	140	GAL22V10D-7LP	24-Pin Plastic DIP
	4.5	4.5	140	GAL22V10D-7LJ	28-Lead PLCC
10	7	7	55	GAL22V10D-10QP	24-Pin Plastic DIP
			55	GAL22V10D-10QJ	28-Lead PLCC
			130	GAL22V10D-10LP	24-Pin Plastic DIP
			130	GAL22V10D-10LJ	28-Lead PLCC
			130	GAL22V10D-10LS	24-Pin SOIC
15	10	8	55	GAL22V10D-15QP	24-Pin Plastic DIP
			55	GAL22V10D-15QJ	28-Lead PLCC
			130	GAL22V10D-15LP	24-Pin Plastic DIP
			130	GAL22V10D-15LJ	28-Lead PLCC
			130	GAL22V10D-15LS	24-Pin SOIC
25	15	15	55	GAL22V10D-25QP	24-Pin Plastic DIP
			55	GAL22V10D-25QJ	28-Lead PLCC
			90	GAL22V10D-25LP	24-Pin Plastic Dip
			90	GAL22V10D-25LJ	28-Lead PLCC
			90	GAL22V10D-25LS	24-Pin SOIC

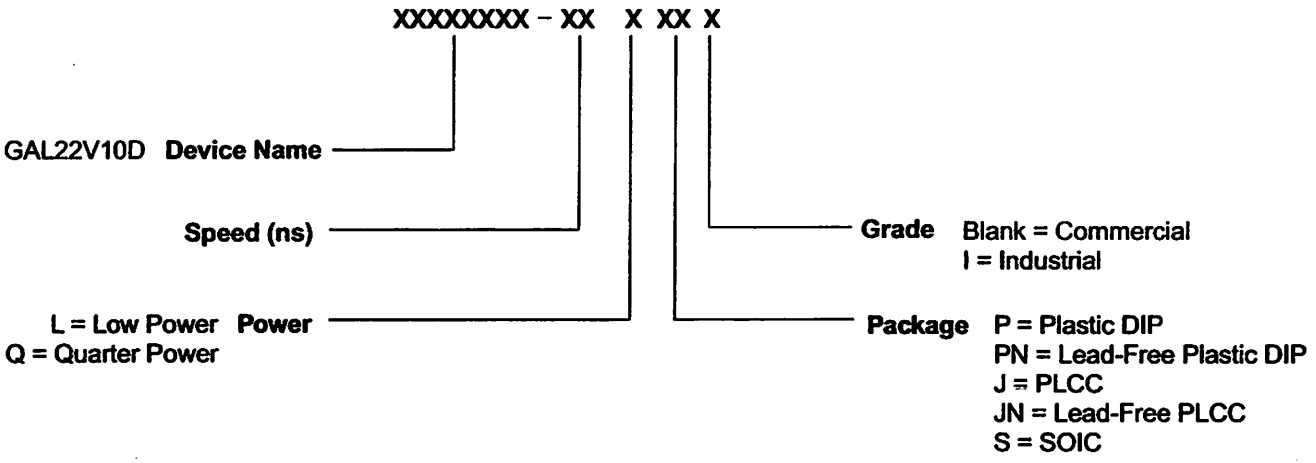
Industrial Grade Specifications

Tpd (ns)	Tsu (ns)	Tco (ns)	Icc (mA)	Ordering #	Package
7.5	5	4.5	160	GAL22V10D-7LPI	24-Pin Plastic DIP
	4.5	4.5	160	GAL22V10D-7LJI	28-Lead PLCC
10	7	7	160	GAL22V10D-10LPI	24-Pin Plastic DIP
			160	GAL22V10D-10LJI	28-Lead PLCC
15	10	8	150	GAL22V10D-15LPI	24-Pin Plastic DIP
			150	GAL22V10D-15LJI	28-Lead PLCC
20	14	10	150	GAL22V10D-20LPI	24-Pin Plastic DIP
			150	GAL22V10D-20LJI	28-Lead PLCC
25	15	15	150	GAL22V10D-25LPI	24-Pin Plastic DIP
			150	GAL22V10D-25LJI	28-Lead PLCC

**Lead-Free Packaging
Commercial Grade Specifications**

Tpd (ns)	Tsu (ns)	Tco (ns)	Icc (mA)	Ordering #	Package
4	2.5	3.5	140	GAL22V10D-4LJN	Lead-Free 28-Lead PLCC
5	3	4	140	GAL22V10D-5LJN	Lead-Free 28-Lead PLCC
7.5	4.5	4.5	140	GAL22V10D-7LPN	Lead-Free 24-Pin Plastic DIP
	4.5	4.5	140	GAL22V10D-7LJN	Lead-Free 28-Lead PLCC
10	7	7	55	GAL22V10D-10QPN	Lead-Free 24-Pin Plastic DIP
			55	GAL22V10D-10QJN	Lead-Free 28-Lead PLCC
			130	GAL22V10D-10LPN	Lead-Free 24-Pin Plastic DIP
			130	GAL22V10D-10LJN	Lead-Free 28-Lead PLCC
15	10	8	55	GAL22V10D-15QPN	Lead-Free 24-Pin Plastic DIP
			55	GAL22V10D-15QJN	Lead-Free 28-Lead PLCC
			130	GAL22V10D-15LPN	Lead-Free 24-Pin Plastic DIP
			130	GAL22V10D-15LJN	Lead-Free 28-Lead PLCC
25	15	15	55	GAL22V10D-25QPN	Lead-Free 24-Pin Plastic DIP
			55	GAL22V10D-25QJN	Lead-Free 28-Lead PLCC
			90	GAL22V10D-25LPN	Lead-Free 24-Pin Plastic Dip
			90	GAL22V10D-25LJN	Lead-Free 28-Lead PLCC

Part Number Description



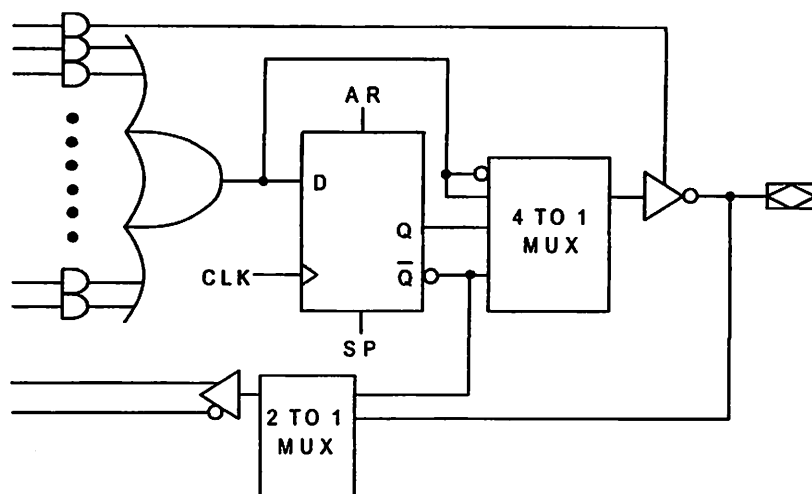
Output Logic Macrocell (OLMC)

The GAL22V10 has a variable number of product terms per OLMC. Of the ten available OLMCs, two OLMCs have access to eight product terms (pins 14 and 23, DIP pinout), two have ten product terms (pins 15 and 22), two have twelve product terms (pins 16 and 21), two have fourteen product terms (pins 17 and 20), and two OLMCs have sixteen product terms (pins 18 and 19). In addition to the product terms available for logic, each OLMC has an additional product-term dedicated to output enable control.

The output polarity of each OLMC can be individually programmed to be true or inverting, in either combinatorial or registered mode. This allows each output to be individually configured as either active high or active low.

The GAL22V10 has a product term for Asynchronous Reset (AR) and a product term for Synchronous Preset (SP). These two product terms are common to all registered OLMCs. The Asynchronous Reset sets all registers to zero any time this dedicated product term is asserted. The Synchronous Preset sets all registers to a logic one on the rising edge of the next clock pulse after this product term is asserted.

NOTE: The AR and SP product terms will force the Q output of the flip-flop into the same state regardless of the polarity of the output. Therefore, a reset operation, which sets the register output to a zero, may result in either a high or low at the output pin, depending on the pin polarity chosen.



GAL22V10 OUTPUT LOGIC MACROCELL (OLMC)

Output Logic Macrocell Configurations

Each of the Macrocells of the GAL22V10 has two primary functional modes: registered, and combinatorial I/O. The modes and the output polarity are set by two bits (SO and S1), which are normally controlled by the logic compiler. Each of these two primary modes, and the bit settings required to enable them, are described below and on the following page.

REGISTERED

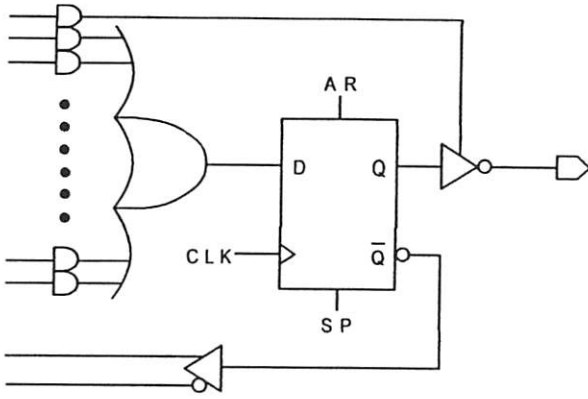
In registered mode the output pin associated with an individual OLMC is driven by the Q output of that OLMC's D-type flip-flop. Logic polarity of the output signal at the pin may be selected by specifying that the output buffer drive either true (active high) or inverted (active low). Output tri-state control is available as an individual product-term for each OLMC, and can therefore be defined by a logic equation. The D flip-flop's /Q output is fed back into the AND array, with both the true and complement of the feedback available as inputs to the AND array.

NOTE: In registered mode, the feedback is from the /Q output of the register, and not from the pin; therefore, a pin defined as registered is an output only, and cannot be used for dynamic I/O, as can the combinatorial pins.

COMBINATORIAL I/O

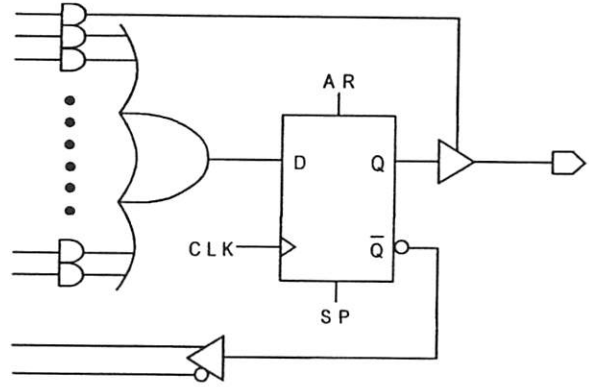
In combinatorial mode the pin associated with an individual OLMC is driven by the output of the sum term gate. Logic polarity of the output signal at the pin may be selected by specifying that the output buffer drive either true (active high) or inverted (active low). Output tri-state control is available as an individual product-term for each output, and may be individually set by the compiler as either "on" (dedicated output), "off" (dedicated input), or "product-term driven" (dynamic I/O). Feedback into the AND array is from the pin side of the output enable buffer. Both polarities (true and inverted) of the pin are fed back into the AND array.

Registered Mode



ACTIVE LOW

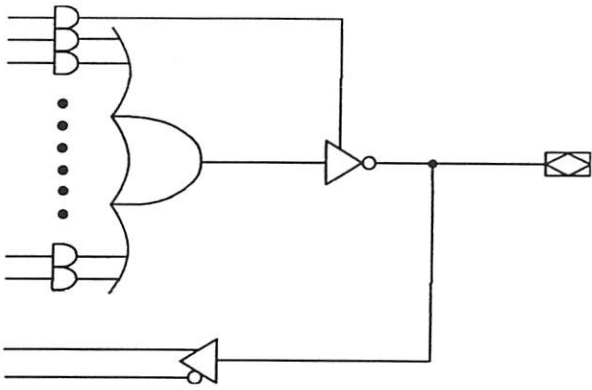
$S_0 = 0$
 $S_1 = 0$



ACTIVE HIGH

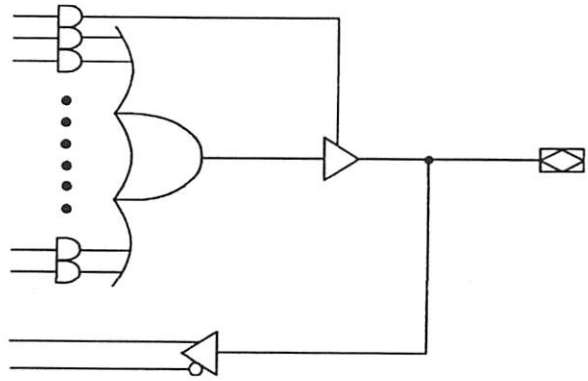
$S_0 = 1$
 $S_1 = 0$

Combinatorial Mode



ACTIVE LOW

$S_0 = 0$
 $S_1 = 1$

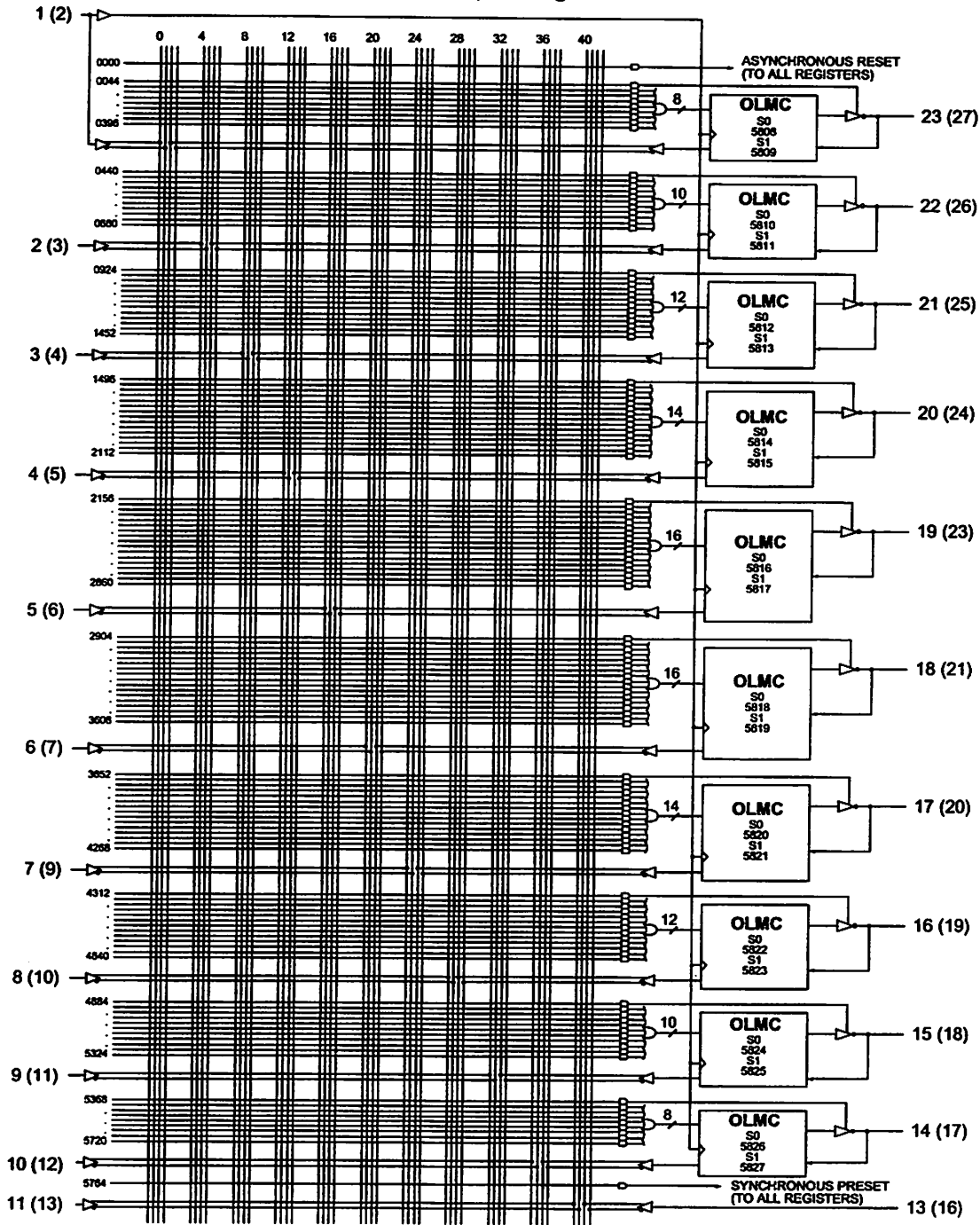


ACTIVE HIGH

$S_0 = 1$
 $S_1 = 1$

GAL22V10 Logic Diagram / JEDEC Fuse Map

DIP (PLCC) Package Pinouts



5828, 5829 ... Electronic Signature ... 5890, 5891							
Byte 7	Byte 6	Byte 5	Byte 4	Byte 3	Byte 2	Byte 1	Byte 0
M	M	M	M	M	M	M	M
M	M	M	M	M	M	M	M

Absolute Maximum Ratings¹

Supply voltage V_{CC} -0.5 to +7V
 Input voltage applied -2.5 to $V_{CC} + 1.0V$
 Off-state output voltage applied -2.5 to $V_{CC} + 1.0V$
 Storage Temperature -65 to 150°C
 Ambient Temperature with
 Power Applied -55 to 125°C

1. Stresses above those listed under the "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress only ratings and functional operation of the device at these or at any other conditions above those indicated in the operational sections of this specification is not implied (while programming, follow the programming specifications).

Recommended Operating Conditions

Commercial Devices:
 Ambient Temperature (T_A) 0 to +75°C
 Supply voltage (V_{CC})
 with Respect to Ground +4.75 to +5.25V

Industrial Devices:
 Ambient Temperature (T_A) -40 to 85°C
 Supply voltage (V_{CC})
 with Respect to Ground +4.50 to +5.50V

DC Electrical Characteristics

Over Recommended Operating Conditions (Unless Otherwise Specified)

SYMBOL	PARAMETER	CONDITION	MIN.	TYP. ³	MAX.	UNITS
V_{IL}	Input Low Voltage		$V_{SS} - 0.5$	—	0.8	V
V_{IH}	Input High Voltage		2.0	—	$V_{CC} + 1$	V
I_{IL}¹	Input or I/O Low Leakage Current	$0V \leq V_{IN} \leq V_{IL} (MAX.)$	—	—	-100	μA
I_{IH}	Input or I/O High Leakage Current	$3.5V \leq V_{IN} \leq V_{CC}$	—	—	10	μA
V_{OL}	Output Low Voltage	$I_{OL} = MAX. V_{IN} = V_{IL} \text{ or } V_{IH}$	—	—	0.4	V
V_{OH}	Output High Voltage	$I_{OH} = MAX. V_{IN} = V_{IL} \text{ or } V_{IH}$	2.4	—	—	V
I_{OL}	Low Level Output Current		—	—	16	mA
I_{OH}	High Level Output Current		—	—	-3.2	mA
I_{OS}²	Output Short Circuit Current	$V_{CC} = 5V \quad V_{OUT} = 0.5V \quad T_A = 25^\circ C$	-30	—	-130	mA

COMMERCIAL

I_{CC}	Operating Power Supply Current	$V_{IL} = 0.5V \quad V_{IH} = 3.0V$ $f_{toggle} = 15MHz \quad \text{Outputs Open}$	L-4/-5/-7	—	90	140	mA
			L-10	—	90	130	mA
			L-15/-25	—	75	90	mA
			Q-10/-15/-25	—	45	55	mA

INDUSTRIAL

I_{CC}	Operating Power Supply Current	$V_{IL} = 0.5V \quad V_{IH} = 3.0V$ $f_{toggle} = 15MHz \quad \text{Outputs Open}$	L-7/-10	—	90	160	mA
			L-15/-20/-25	—	75	130	mA

1) The leakage current is due to the internal pull-up on all pins. See Input Buffer section for more information.

2) One output at a time for a maximum duration of one second. $V_{out} = 0.5V$ was selected to avoid test problems caused by tester ground degradation. Characterized but not 100% tested.

3) Typical values are at $V_{CC} = 5V$ and $T_A = 25^\circ C$

AC Switching Characteristics

Over Recommended Operating Conditions

PARAM	TEST COND. ¹	DESCRIPTION	COM -4		COM -5		COM/IND -7		UNITS
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
			t_{pd}	A	Input or I/O to Combinatorial Output	1	4	1	
t_{co}	A	Clock to Output Delay	1	3.5	1	4	1	4.5	ns
t_{cf}²	—	Clock to Feedback Delay	—	2.5	—	3	—	3	ns
t_{su}	—	Setup Time, Input or Fdbk before Clk ↑	2.5	—	3	—	4.5	—	ns
t_h	—	Hold Time, Input or Fdbk after Clk ↑	0	—	0	—	0	—	ns
f_{max}³	A	Maximum Clock Frequency with External Feedback, 1/(t _{su} + t _{co})	167	—	142.8	—	111	—	MHz
	A	Maximum Clock Frequency with Internal Feedback, 1/(t _{su} + t _{cf})	200	—	166	—	133	—	MHz
	A	Maximum Clock Frequency with No Feedback	250	—	200	—	166	—	MHz
t_{wh}	—	Clock Pulse Duration, High	2	—	2.5	—	3	—	ns
t_{wl}	—	Clock Pulse Duration, Low	2	—	2.5	—	3	—	ns
t_{en}	B	Input or I/O to Output Enabled	1	5	1	6	1	7.5	ns
t_{dis}	C	Input or I/O to Output Disabled	1	5	1	5.5	1	7.5	ns
t_{ar}	A	Input or I/O to Asynch. Reset of Reg.	1	4.5	1	5.5	1	9	ns
t_{arw}	—	Asynch. Reset Pulse Duration	4.5	—	4.5	—	7	—	ns
t_{arr}	—	Asynch. Reset to Clk ↑ Recovery Time	3	—	4	—	5	—	ns
t_{spr}	—	Synch. Preset to Clk ↑ Recovery Time	3	—	4	—	5	—	ns

1) Refer to **Switching Test Conditions** section.

2) Calculated from f_{max} with internal feedback. Refer to **f_{max} Description** section.

3) Refer to **f_{max} Description** section. Characterized initially and after any design or process changes that may affect these parameters.

Capacitance (T_A = 25°C, f = 1.0 MHz)

SYMBOL	PARAMETER	MAXIMUM*	UNITS	TEST CONDITIONS
C _i	Input Capacitance	8	pF	V _{cc} = 5.0V, V _i = 2.0V
C _{vo}	I/O Capacitance	8	pF	V _{cc} = 5.0V, V _{vo} = 2.0V

*Characterized but not 100% tested.

AC Switching Characteristics

Over Recommended Operating Conditions

PARAM.	TEST COND. ¹	DESCRIPTION	COM / IND		COM / IND		IND		COM / IND		UNITS
			-10		-15		-20		-25		
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
t _{pd}	A	Input or I/O to Comb. Output	1	10	3	15	3	20	3	25	ns
t _{co}	A	Clock to Output Delay	1	7	2	8	2	10	2	15	ns
t _{cf} ²	—	Clock to Feedback Delay	—	2.5	—	2.5	—	8	—	13	ns
t _{su}	—	Setup Time, Input or Fdbk before Clk↑	6	—	10	—	12	—	15	—	ns
t _h	—	Hold Time, Input or Fdbk after Clk↑	0	—	0	—	0	—	0	—	ns
f _{max} ³	A	Maximum Clock Frequency with External Feedback, 1/(t _{su} + t _{co})	83.3	—	55.5	—	41.6	—	33.3	—	MHz
	A	Maximum Clock Frequency with Internal Feedback, 1/(t _{su} + t _{cf})	110	—	80	—	45.4	—	35.7	—	MHz
	A	Maximum Clock Frequency with No Feedback	125	—	83.3	—	50	—	38.5	—	MHz
t _{wh}	—	Clock Pulse Duration, High	4	—	6	—	10	—	13	—	ns
t _{wl}	—	Clock Pulse Duration, Low	4	—	6	—	10	—	13	—	ns
t _{en}	B	Input or I/O to Output Enabled	1	10	3	15	3	20	3	25	ns
t _{dis}	C	Input or I/O to Output Disabled	1	9	3	15	3	20	3	25	ns
t _{ar}	A	Input or I/O to Asynch. Reset of Reg.	1	13	3	20	3	25	3	25	ns
t _{arw}	—	Asynch. Reset Pulse Duration	8	—	15	—	20	—	25	—	ns
t _{arr}	—	Asynch. Reset to Clk↑ Recovery Time	8	—	10	—	20	—	25	—	ns
t _{spr}	—	Synch. Preset to Clk↑ Recovery Time	8	—	10	—	14	—	15	—	ns

1) Refer to **Switching Test Conditions** section.

2) Calculated from f_{max} with internal feedback. Refer to f_{max} **Description** section.

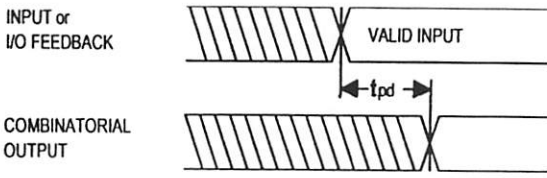
3) Refer to f_{max} **Description** section.

Capacitance (T_A = 25°C, f = 1.0 MHz)

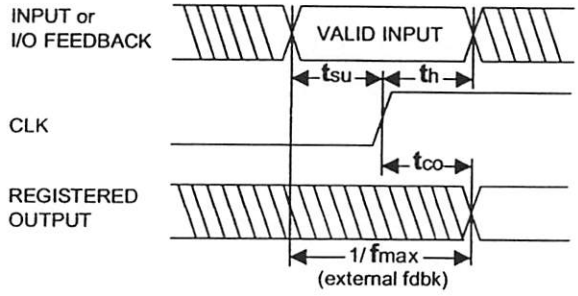
SYMBOL	PARAMETER	MAXIMUM*	UNITS	TEST CONDITIONS
C _i	Input Capacitance	8	pF	V _{cc} = 5.0V, V _i = 2.0V
C _{io}	I/O Capacitance	8	pF	V _{cc} = 5.0V, V _{io} = 2.0V

*Characterized but not 100% tested.

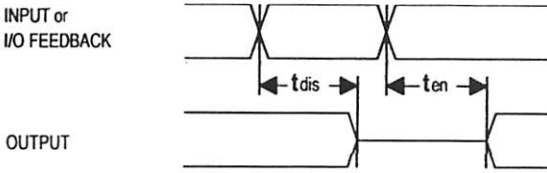
Switching Waveforms



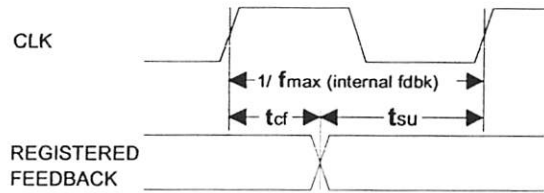
Combinatorial Output



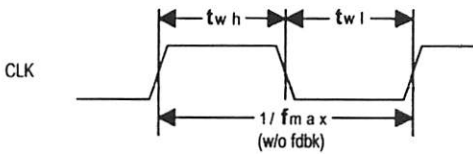
Registered Output



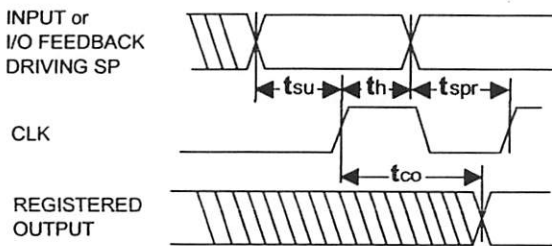
Input or I/O to Output Enable/Disable



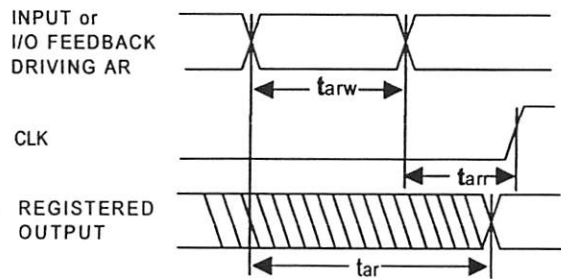
f_{max} with Feedback



Clock Width

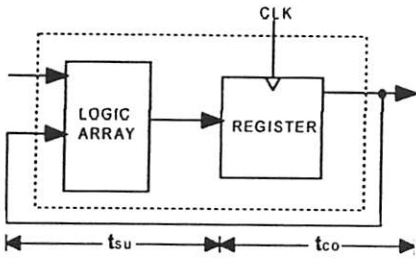


Synchronous Preset



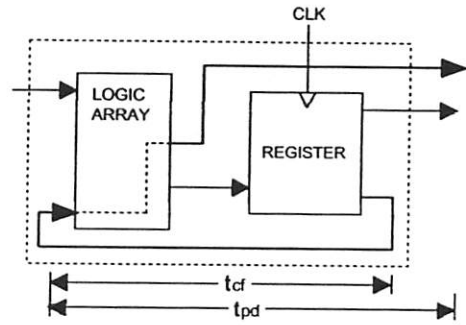
Asynchronous Reset

f_{max} Descriptions



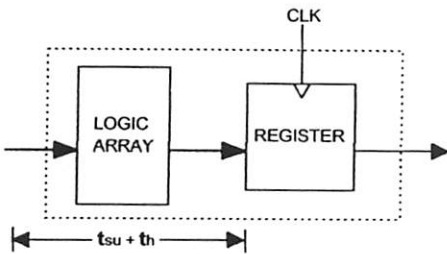
f_{max} with External Feedback $1/(t_{su}+t_{co})$

Note: f_{max} with external feedback is calculated from measured t_{su} and t_{co}.



f_{max} with Internal Feedback $1/(t_{su}+t_{cf})$

Note: t_{cf} is a calculated value, derived by subtracting t_{su} from the period of f_{max} w/internal feedback ($t_{cf} = 1/f_{max} - t_{su}$). The value of t_{cf} is used primarily when calculating the delay from clocking a register to a combinatorial output (through registered feedback), as shown above. For example, the timing from clock to a combinatorial output is equal to t_{cf} + t_{pd}.



f_{max} with No Feedback

Note: f_{max} with no feedback may be less than $1/(t_{wh} + t_{wl})$. This is to allow for a clock duty cycle of other than 50%.

Switching Test Conditions

Input Pulse Levels	GND to 3.0V	
Input Rise and	D-4/-5/-7	1.5ns 10% – 90%
Fall Times	D-10/-15/-20/-25	2.0ns 10% – 90%
Input Timing Reference Levels	1.5V	
Output Timing Reference Levels	1.5V	
Output Load	See Figure	

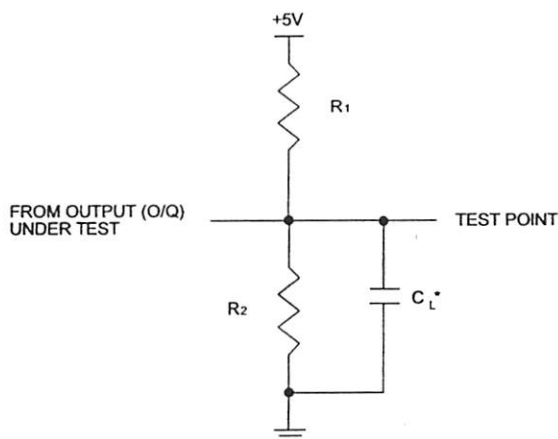
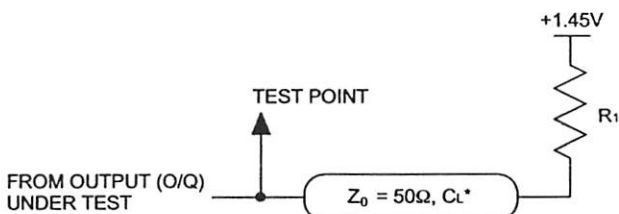
3-state levels are measured 0.5V from steady-state active level.

GAL22V10D-4 Output Load Conditions (see figure below)

Test Condition	R ₁	C _L
A	50Ω	50pF
B	Z to Active High at 1.9V	50Ω
	Z to Active Low at 1.0V	50Ω
C	Active High to Z at 1.9V	50Ω
	Active Low to Z at 1.0V	50Ω

Output Load Conditions (except D-4) (see figure below)

Test Condition	R ₁	R ₂	C _L
A	300Ω	390Ω	50pF
B	Active High	∞	390Ω
	Active Low	300Ω	390Ω
C	Active High	∞	5pF
	Active Low	300Ω	390Ω



*C_L INCLUDES TEST FIXTURE AND PROBE CAPACITANCE

Electronic Signature

An electronic signature (ES) is provided in every GAL22V10 device. It contains 64 bits of reprogrammable memory that can contain user-defined data. Some uses include user ID codes, revision numbers, or inventory control. The signature data is always available to the user independent of the state of the security cell.

The electronic signature is an additional feature not present in other manufacturers' 22V10 devices. To use the extra feature of the user-programmable electronic signature it is necessary to choose a Lattice Semiconductor 22V10 device type when compiling a set of logic equations. In addition, many device programmers have two separate selections for the device, typically a GAL22V10 and a GAL22V10-UES (UES = User Electronic Signature) or GAL22V10-ES. This allows users to maintain compatibility with existing 22V10 designs, while still having the option to use the GAL device's extra feature.

The JEDEC map for the GAL22V10 contains the 64 extra fuses for the electronic signature, for a total of 5892 fuses. However, the GAL22V10 device can still be programmed with a standard 22V10 JEDEC map (5828 fuses) with any qualified device programmer.

Security Cell

A security cell is provided in every GAL22V10 device to prevent unauthorized copying of the array patterns. Once programmed, this cell prevents further read access to the functional bits in the device. This cell can only be erased by re-programming the device, so the original configuration can never be examined once this cell is programmed. The Electronic Signature is always available to the user, regardless of the state of this control cell.

Charge Pump Preload

GAL22V10 devices are designed with an on-board charge pump to negatively bias the substrate. The negative bias is of sufficient magnitude to prevent input undershoots from causing the circuitry to latch. Additionally, outputs are designed with n-channel pullups instead of the traditional p-channel pullups to eliminate any possibility of SCR induced latching.

Device Programming

GAL devices are programmed using a Lattice Semiconductor-approved Logic Programmer, available from a number of manufacturers (see the GAL Development Tools section). Complete programming of the device takes only a few seconds. Erasing of the device is transparent to the user, and is done automatically as part of the programming cycle.

Output Register Preload

When testing state machine designs, all possible states and state transitions must be verified in the design, not just those required in the normal machine operations. This is because certain events may occur during system operation that throw the logic into an illegal state (power-up, line voltage glitches, brown-outs, etc.). To test a design for proper treatment of these conditions, a way must be provided to break the feedback paths, and force any desired (i.e., illegal) state into the registers. Then the machine can be sequenced and the outputs tested for correct next state conditions.

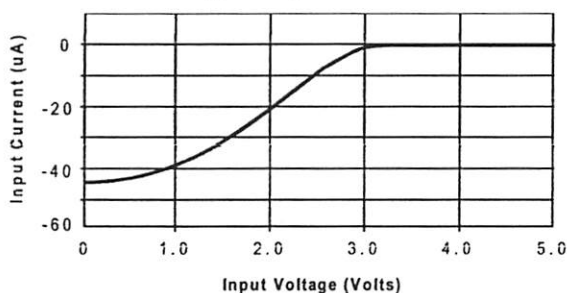
The GAL22V10 device includes circuitry that allows each registered output to be synchronously set either high or low. Thus, any present state condition can be forced for test sequencing. If necessary, approved GAL programmers capable of executing test vectors perform output register preload automatically.

Input Buffers

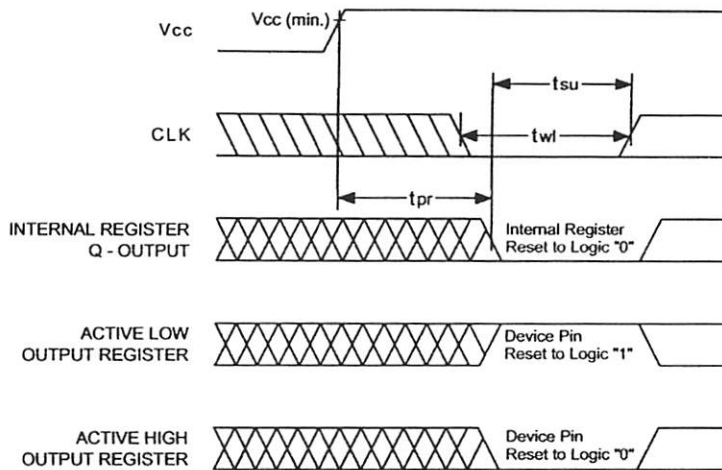
GAL22V10 devices are designed with TTL level compatible input buffers. These buffers have a characteristically high impedance, and present a much lighter load to the driving logic than bipolar TTL devices.

The input and I/O pins also have built-in active pull-ups. As a result, floating inputs will float to a TTL high (logic 1). However, Lattice Semiconductor recommends that all unused inputs and tri-stated I/O pins be connected to an adjacent active input, Vcc, or ground. Doing so will tend to improve noise immunity and reduce Icc for the device. (See equivalent input and I/O schematics on the following page.)

Typical Input Current



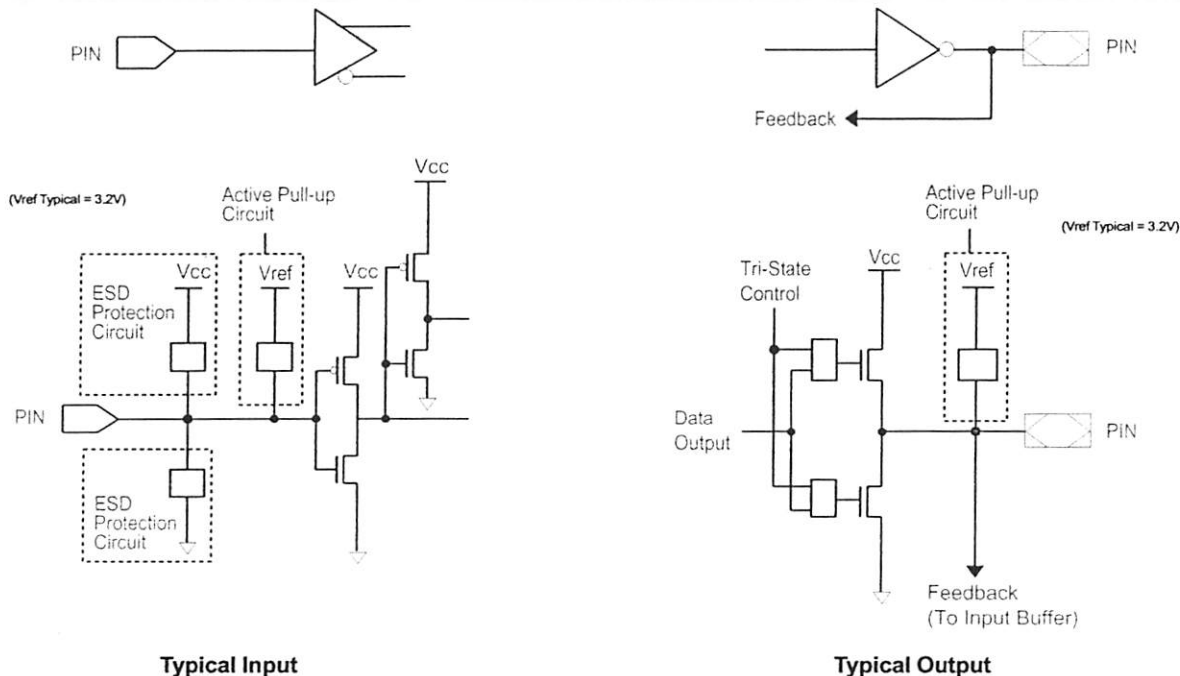
Power-Up Reset



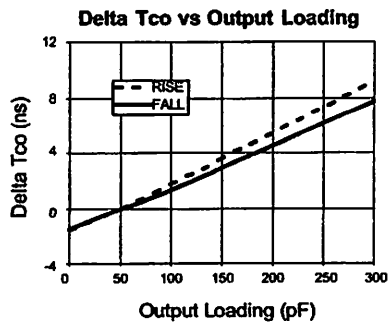
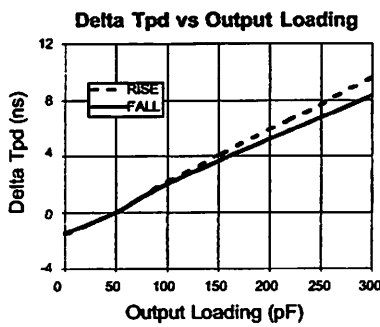
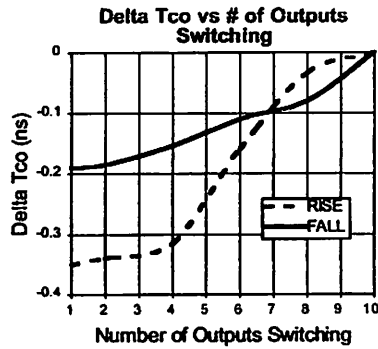
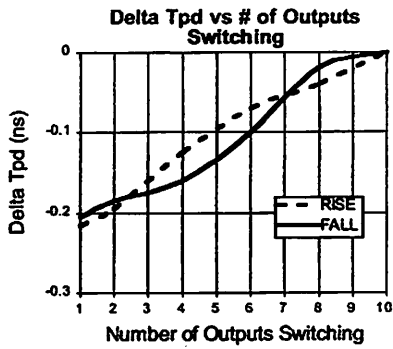
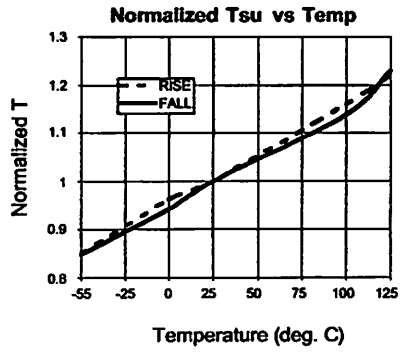
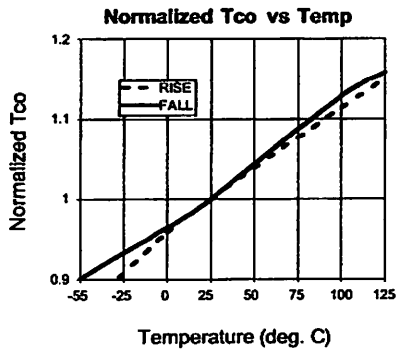
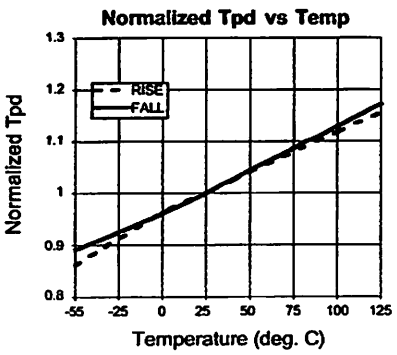
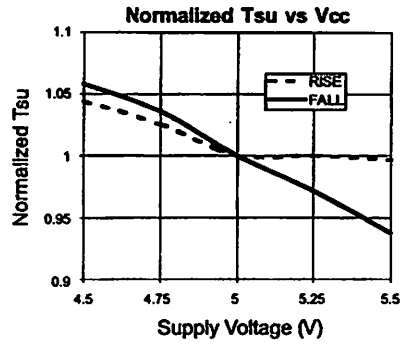
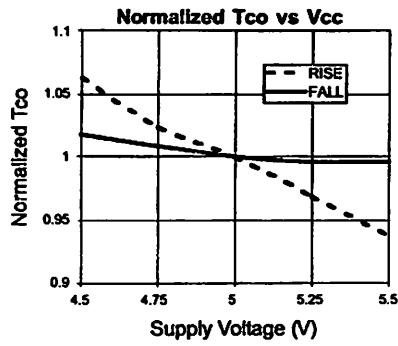
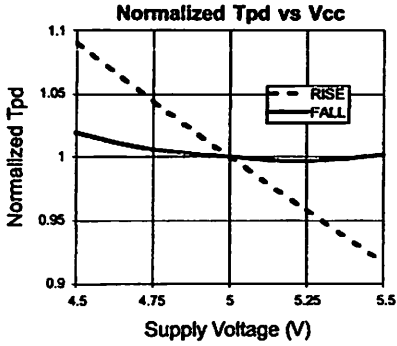
Circuitry within the GAL22V10 provides a reset signal to all registers during power-up. All internal registers will have their Q outputs set low after a specified time (t_{pr} , 1 μ s MAX). As a result, the state on the registered output pins (if they are enabled) will be either high or low on power-up, depending on the programmed polarity of the output pins. This feature can greatly simplify state machine design by providing a known state on power-up. The timing diagram for power-up is shown below. Because of the asyn-

chronous nature of system power-up, some conditions must be met to guarantee a valid power-up reset of the GAL22V10. First, the Vcc rise must be monotonic. Second, the clock input must be at static TTL level as shown in the diagram during power up. The registers will reset within a maximum of t_{pr} time. As in normal system operation, avoid clocking the device until all input and feedback path setup times have been met. The clock must also meet the minimum pulse width requirements.

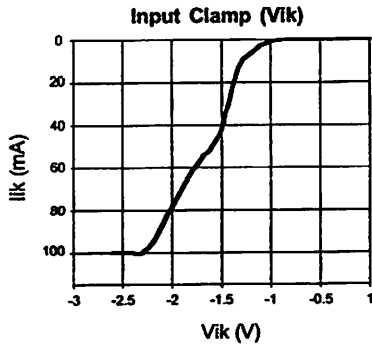
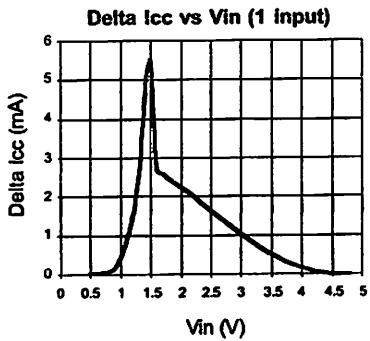
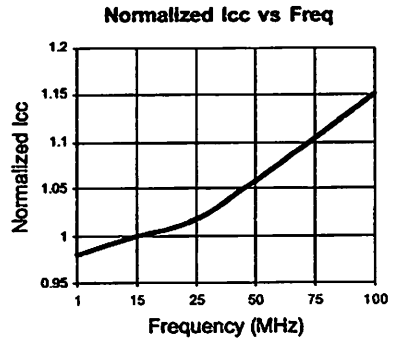
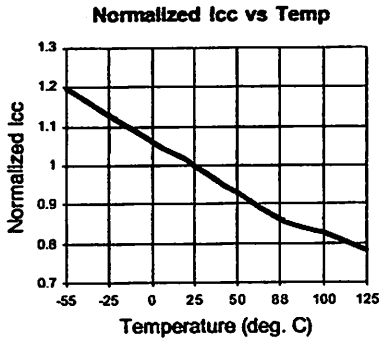
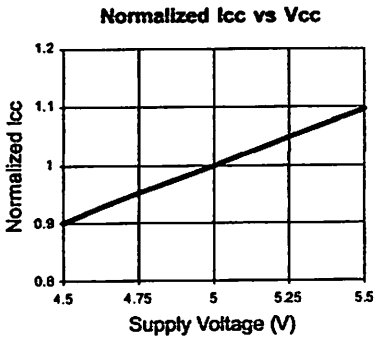
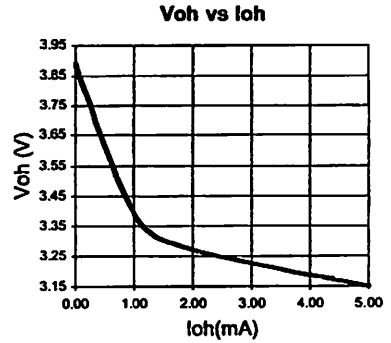
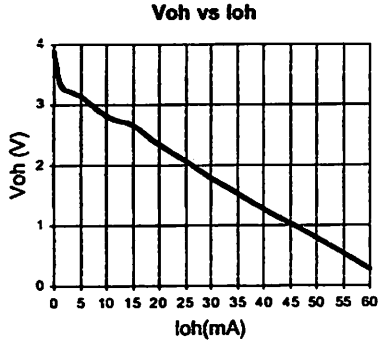
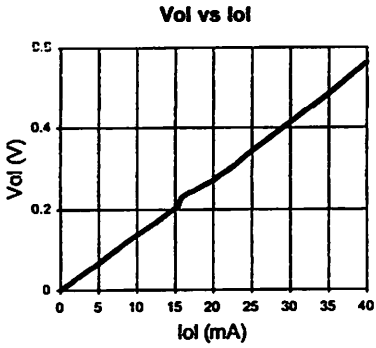
Input/Output Equivalent Schematics



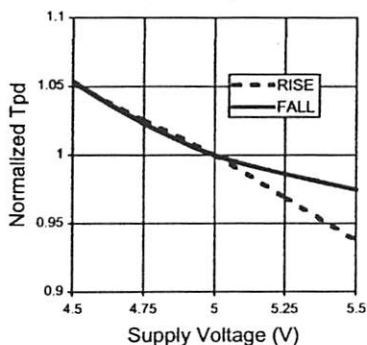
GAL22V10 (PLCC) Typical AC and DC Characteristic Diagrams



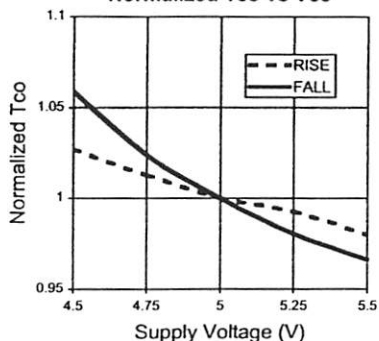
Typical AC and DC Characteristic Diagrams



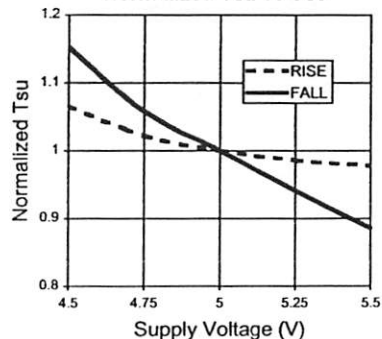
Normalized Tpd vs Vcc



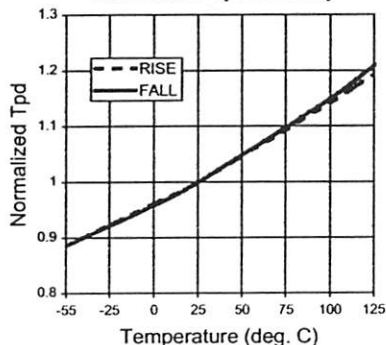
Normalized Tco vs Vcc



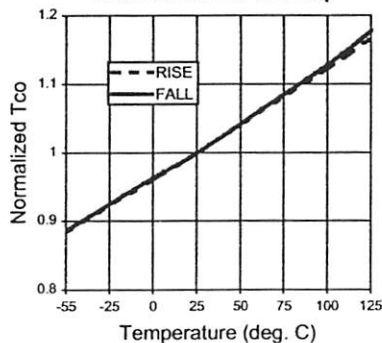
Normalized Tsu vs Vcc



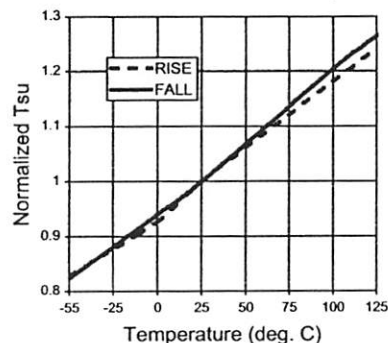
Normalized Tpd vs Temp



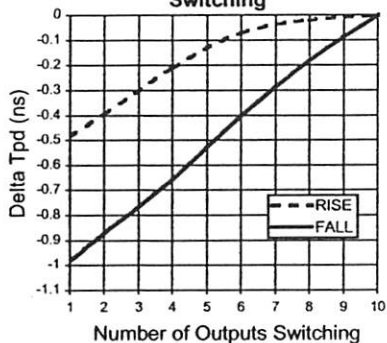
Normalized Tco vs Temp



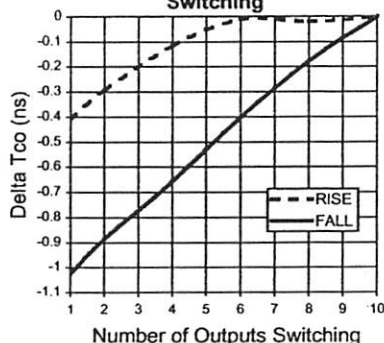
Normalized Tsu vs Temp



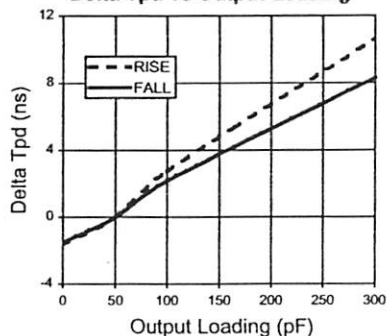
Delta Tpd vs # of Outputs Switching



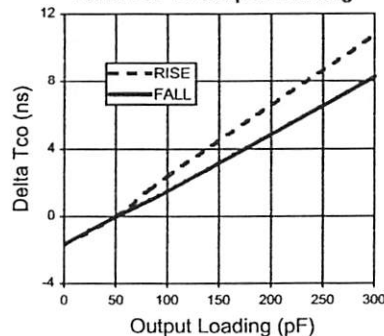
Delta Tco vs # of Outputs Switching

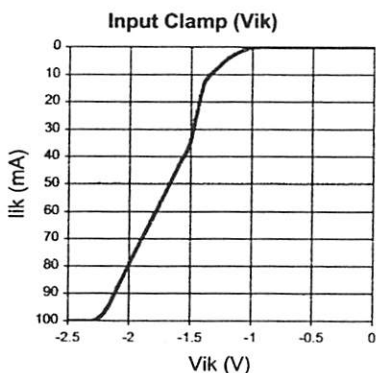
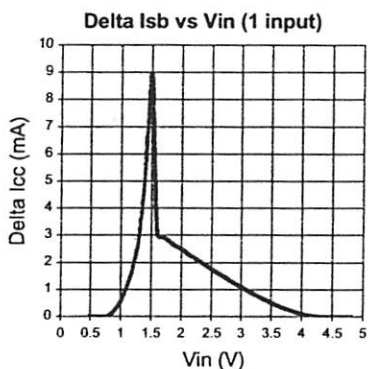
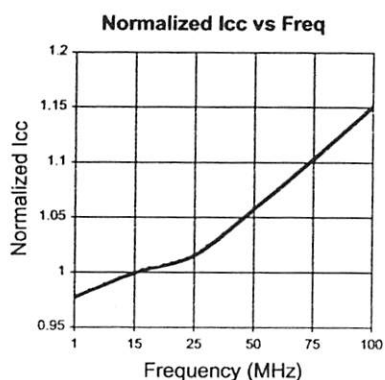
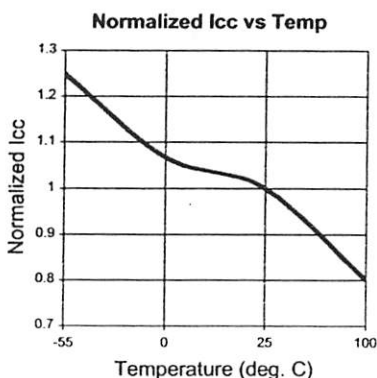
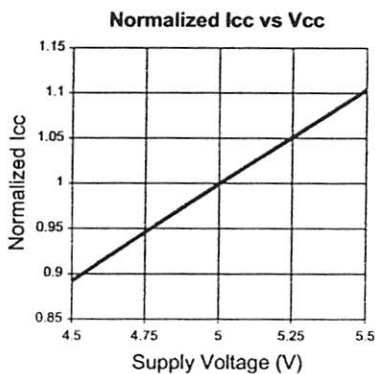
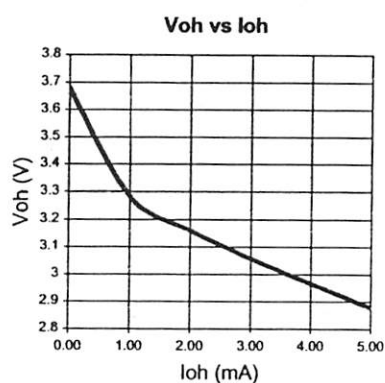
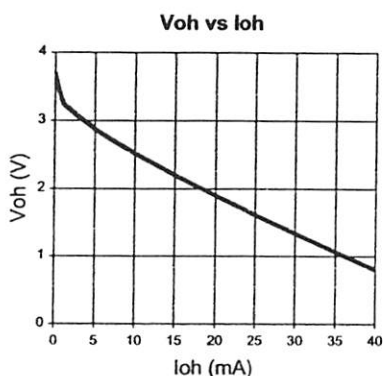
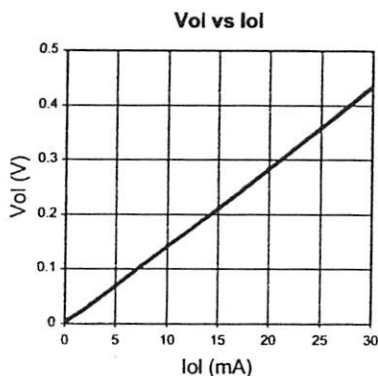


Delta Tpd vs Output Loading



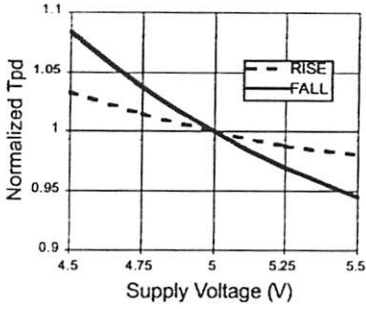
Delta Tco vs Output Loading



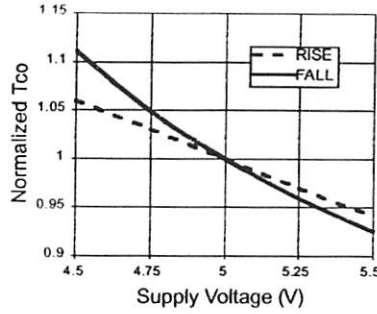


Diagrams

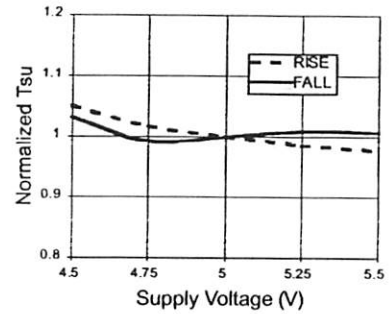
Normalized Tpd vs Vcc



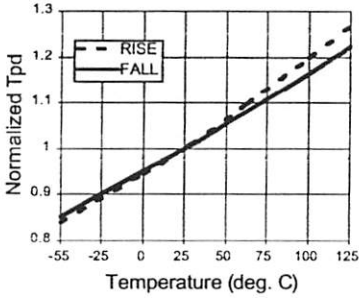
Normalized Tco vs Vcc



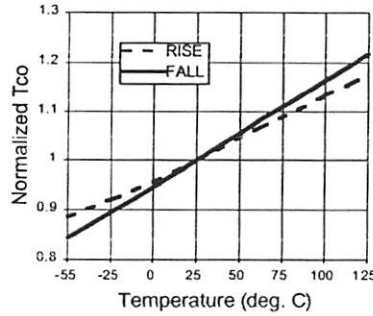
Normalized Tsu vs Vcc



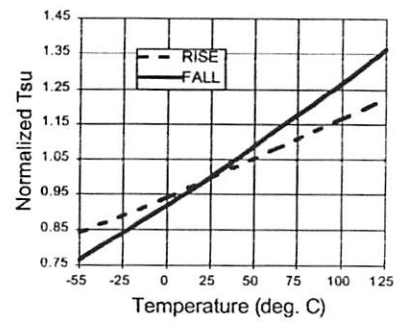
Normalized Tpd vs Temp



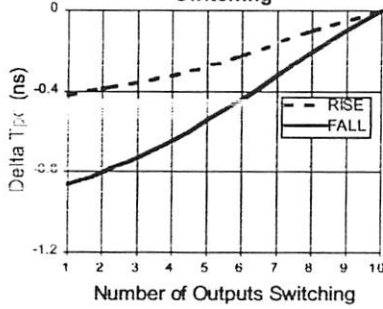
Normalized Tco vs Temp



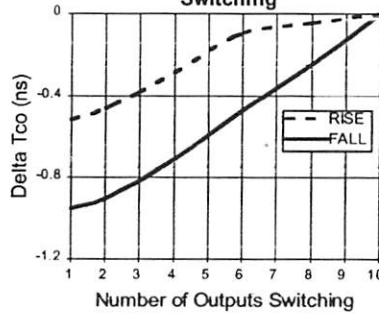
Normalized Tsu vs Temp



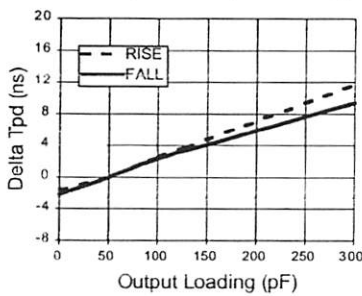
Delta Tpd vs # of Outputs Switching



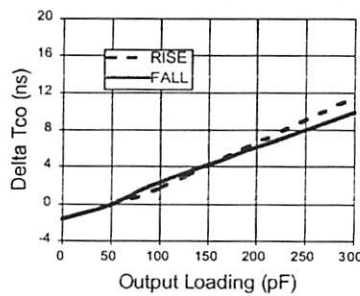
Delta Tco vs # of Outputs Switching



Delta Tpd vs Output Loading

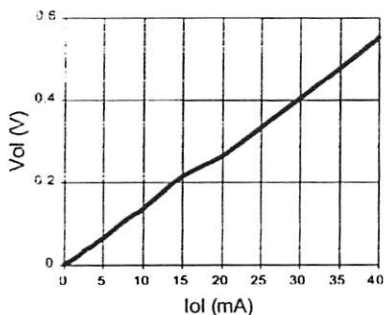


Delta Tco vs Output Loading

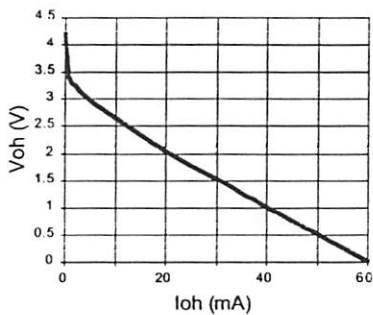




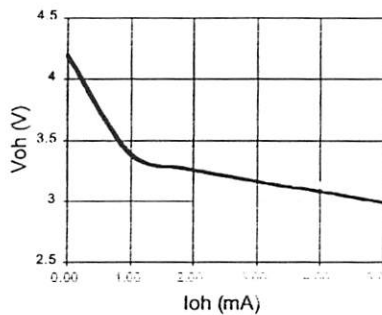
Vol vs Iol



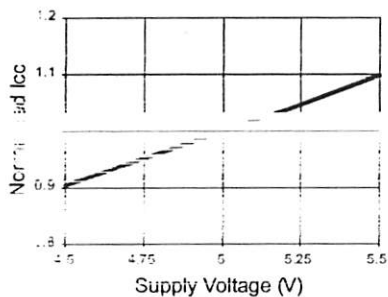
Voh vs Ioh



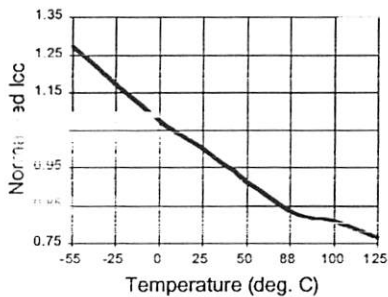
Voh vs Ioh



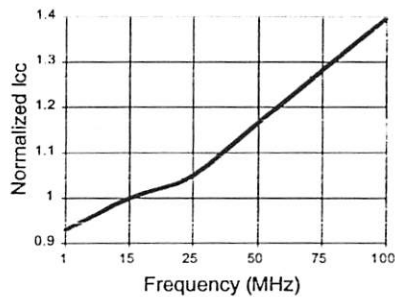
Normalized Icc vs Vcc



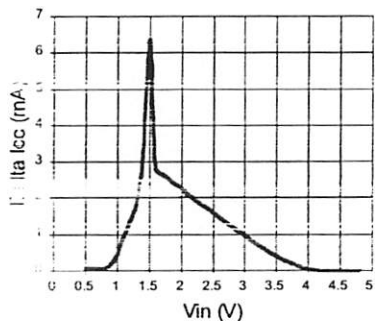
Normalized Icc vs Temp



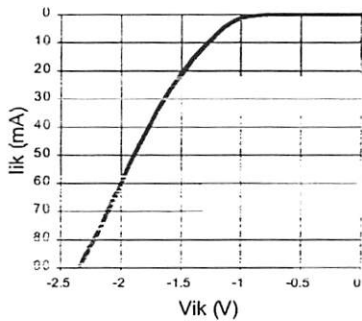
Normalized Icc vs Freq



Delta Icc vs Vin (1 input)



Input Clamp (Iik)



CURICULUM VITAE

Nama : Mohamad Habib Ahsan
Tempat Tanggal Lahir : 1 November 1981
Agama : Islam
Orang Tua : Moh Fadlol
Siti Maesaroh
Saudara Kandung : Moh Syamsul Huda, AMd SPd.
Annisau Nafi'ah, AMd
Alamat : Ds. Sambidoplang RT 3, RW 5, Sumbergempol,
Tulungagung. (0355) 591924



PENDIDIKAN

1. ITN (Institut Teknologi Nasional) Malang Jurusan T. Elektronika S-1 tamat tahun 2005
2. SMUN 1 Ngunut Tulungagung tamat tahun 2000
3. SLTPN 1 Kalidawir Tulungagung tamat tahun 1997
4. SDN Sambidoplang, Sumbergempol Tulungagung tamat tahun 1994
5. TK Darmawanita Sambidoplang, Tulungagung tamat tahun 1994

KEORGANISASIAN

1. Pengurus PMII (Pergerakan Mahasiswa Islam Indonesia) Cabang Kota Malang Periode 2005 – 2006
2. Ketua Umum PMII Komisariat Teknologi ITN Malang Periode 2003-2004
3. Ketua Bidang 1 RISTEK (Riset dan Teknologi) HME (Himpunan Mahasiswa Elektro) Periode 2003 – 2004
4. Ketua Rayon FTI (Fakultas Teknologi Industri) PMII Komisariat Teknologi ITN Malang Periode 2002 – 2003
5. Ketua Bidang II Peribadatan dan Dakwah (Lembaga Dakwah Islamiyah) ITN Malang Periode 2002 - 2003
6. Ketua Umum IMASN'TA (Ikatan Mahasiswa Ngunut Tulungagung) Periode 2001 – 2003
7. Pengurus OSIS SMUN 1 Ngunut Tulungagung Periode 1998 - 1999