

**INSTITUT TEKNOLOGI NASIONAL MALANG
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ELEKTRONIKA**



SKRIPSI

**PERENCANAAN DAN PEMBUATAN ALAT
PEMBERSIH LANTAI OTOMATIS
DENGAN MENGGUNAKAN MIKROKONTROLLER AT89S51**

Disusun Oleh :
ARIE IRWANTO
NIM. 00.17.224

OKTOBER 2005

OKLOVNI VANI

MINI BOJANI
VINE DOKUMENTI
DOKUMENTI

MINI BOJANI VINE DOKUMENTI
DOKUMENTI VINE DOKUMENTI
DOKUMENTI VINE DOKUMENTI

MINI BOJANI

KOMUNIKACIJSKI LEKARSKI SPOSLOBNOSTI
LEKARSKI LEKARSKI SPOSLOBNOSTI
LEKARSKI LEKARSKI SPOSLOBNOSTI
LEKARSKI LEKARSKI SPOSLOBNOSTI

LEMBAR PERSETUJUAN



**“PERENCANAAN DAN PEMBUATAN ALAT
PEMBERSIH LANTAI OTOMATIS
DENGAN MENGGUNAKAN MIKROKONTROLLER AT89S51”**

SKRIPSI

**Diajukan untuk memenuhi salah satu
Syarat memperoleh gelar sarjana program strata satu (S-1)**

Di susun oleh :

Arie Irwanto

00.17.224



**Mengetahui,
Ka. Jūr. T. Elektro**

Ir. F. Yudi Limpraptono, MT
NIP. Y.1039500274

**Diperiksa & Disetujui
Dosen Pembimbing**

Ir. Eko Nurcahyo
NIP. Y.102870072

**KOSENTRASI TEKNIK ELEKTRONIKA
JURUSAN TEKNIK ELEKTRO-S1
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG**



SEPTEMBER 2005



INSTITUT TEKNOLOGI NASIONAL MALANG
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO S1
KOSENTRASI TEKNIK ELEKTRONIKA

BERITA ACARA UJIAN SKRIPSI
FAKULTAS TEKNOLOGI INDUSTRI

Nama : Arie Irwanto
Nim : 00.17.224
Jurusan : Teknik Elektro S1
Kosentrasi : Teknik Elektronika
Judul : Perencanaan Dan Pembuatan Alat Pembersih Lantai Otomatis
Dengan Menggunakan Mikrokontrller AT89S51

Dipertahankan dihadapan tim penguji skripsi jenjang strata satu (S1) pada:

Hari : Selasa
Tanggal : 04 Oktober 2005
Dengan Nilai : 85,5 (A)

Panitia Ujian Skripsi



Ketua Majelis Penguji

(Ir. Mochtar Asroni, MSME)

Sekretaris Majelis Penguji

(Ir. F. Yudi Limpraptono, MT)

Anggota Penguji

Penguji Pertama

(Joseph Dedy Irawan, ST, MT)

Penguji Kedua

(M. Ibrahim Ashari, ST)

LEMBAR PERSEMBAHAN



MEMANG BAIK MENJADI ORANG PENTING, TAPI LEBIH PENTING MENJADI ORANG BAIK

Ibu Bapak...

Jasa dan pengorbananmu padaku

Tak lekang oleh waktu

Bagai mata air yang terus mengalir

Bekali hidupku dengan ilmu

Tuk raih cita dan anganku

Lewati jalan kehidupan

Tiada dapat kubalas



Terimakasihku yang teramat dalam untuk Ibu dan Bapak, yang telah mendidik dan membesarkan serta membekali ilmu, semoga dengan ilmu ini dapat menjadikanku anak yang sholeh dan berbakti, dan semoga dapat bermanfaat bagi nusa dan bangsa. Amien...



Untuk Mas Dian, walau kadang bertentangan dan bertengkar, tapi aku sayang padamu.

Untuk Keluarga Besar Bapak Irawan Mualim,

Terutama Om Kalis dan Om Wahyu, yang telah memberikan sumbangan yang besar hingga dapat kuliah sampai lulus...

Mba' Ndok dan Mas Malia, sengune kurang.... ☺

Saudara ku ik/ Jepry (Lulus bareng, krjo bareng ya...), Vivin (Kuliah sing bener), Guntur (Ojo Dolan ae), Nina (Sekolah, ojo pacaran), Tabri (Ojo purikan), Riris (Endel Ris...), Puput, Dono, Bagas, belajarlaha dengan giat agar menjadi orang yang berguna, Amien....

Untuk Keluarga Besar Bapak Akhiyak,

Mbah Putri (Ngutus ndang kerjo lan rabi), Lek Umar sekeluarga, Om Hari, Lek Ning, Lek Tin, Lek In, Lek Ma (Ndang kerjo terus Rabi....)

Dulur-dulur, Dah, Mat, Yopi, Tasya, Raihan, Rissa, Beni, Hendra, Dana, Indri, Yuni. Ponakan2ku, Yuda karo adike.

Untuk kekasih hatiku yang tersayang ETIK SUSANTI, do'a kan kandamu, biar cepet dapat kerja yang mapan, biar cepet meried denganmu, wis gak kuat.... ☺

Mba' Putri dan Mas Asep, atas tutur-tuturane.... Lan sangu-sangune....gak iso mbales

Untuk Keluarga Pujon, Mba' Susi dan Mas Totok (aku Kangen Tasya karo Rara), Mba' Wiwik, Mas Eko, Mba' Ning, Reni, Sandy, Dinda.



To Be Continue....



Art

Terimakasih Semua

.....
.....
.....
.....
.....
.....
.....
.....

Bagi yang belum disebutkan dan ingin disebutkan namanya silahkan mengisi kolom ini:

Dan semua pihak yang tidak dapat disebutkan satu-persatu, terimakasih banyak atas bantuannya.....

terutama Jurusan T. Elektronika ST.
Dong), Pak Ibrahim. serta para civitas dan Dosen Institut Teknologi Nasional
Bpk. Yudi, Bpk. Eko, Ibu Minin, Ibu Puji, Mbak Ela (jangan cemberut aja, senyum

Aris, Pras, Koko, Asep, Totok, dan Liliyane)
Sing ket nyusul (Hafid, Doni Rizki, Kaka-kaka, Yudi KL, Yudi gih MD, Yehu,

Sing bareng lulus (Doni, Said n Bjoone, Kemo, Jekry, Abas, Andi, Tommy, Toni n
Ruri, Ardy, Tejo, Herry, Widayat, Dewi, Ulul, Dedik, Tomi, dan kabeen Erika 2000)

Kanca-kanca sing wis lulus disik (Yudi, Dodik, Aan, Parta, Gede, Ari, Yuli, dan
liyane kabeen, aku wis lali...) liling karo aku ta?

P. Nyoman n Bang Oscar (Yang buat alat, he...he...)
Joko, Cepik n Mas Gatot (Kaplan dw anak?)

Samsu n Dian (Kaplan Married?), Mia (ndang krjo trs rabi o Mti), Baim, Dwi, Sis,
atas bantuan pikiran dan semangat, utangan, Guyonan, ojo lali karo aku....

Merdya n Tina (Balapan rabi a?), Nico n Stepen (Ojo tukaran ae), Erik (Ojo Pkuman),
To My Best Friend's



KATA PENGANTAR

Puji syukur kehadirat Allah S.W.T. yang selalu melimpahkan rahmat dan hidayahNya pada umatnya. Sholawat serta salam senantiasa tercurahkan kepada junjungan Nabi Besar Muhammad S.A.W. sehingga penulis dapat menyelesaikan dalam penyusunan tugas akhir ini.

Tugas akhir yang berjudul **Perencanaan Dan Pembuatan Alat Pembersih Lantai Otomatis Dengan Menggunakan Mikrokontroller AT89S51**. Disusun sebagai persyaratan untuk memperoleh gelar sarjana, program strata satu (S1) teknik elektro konsentrasi elektronika Institut Teknologi Nasional Malang.

Pada kesempatan ini dengan rasa syukur dan segala kerendahan hati, penulis menyampaikan rasa terima kasih kepada :

1. Ayah dan Ibu serta seluruh keluarga tercinta yang selama ini telah memberikan dukungan spiritual dan material.
2. Keluarga Besar Bapak Irawan Muallim.
3. Keluarga Bapak Matkasdi serta Adikku tersayang Etik Susanti, yang senantiasa memberi Do'a dan dorongan semangat.
4. Bapak DR. Ir. Abraham Lomi, MSEE, selaku Rektor Institut Teknologi Nasional Malang.
5. Bapak Ir. Yudi Limpraptono, MT. selaku Ketua Jurusan Teknik Elektro S-1 Institut Teknologi Nasional Malang.
6. Bapak M. Ibrahim Ashari, ST selaku Dosen Wali.
7. Bapak Ir. Eko Nurcahyo, selaku Dosen Pembimbing.
8. Bapak Ir. Usman Juanda, MM. selaku dosen keahlian.

9. Teman-temanku : Nicolas (Mambo), Merdy (Tenyom), Erik (Jambu), Ayip, Tommy, Bang Os, Mr. Nyoman, Samsu, Ceplik, Mia, Fitri, Kabib, Boim. Hanya Allah yang dapat membalas dukungan dan pengorbanan kalian.
10. Teman seperjuangan : Dedik, Abas, Mahmud, Dian Candra, serta seluruh anak elektronika angkatan 2000. Atas masukan dan saran-sarannya.

Penulis sadar sepenuhnya bahwa tugas akhir ini masih jauh dari sempurna, hal ini dikarenakan oleh keterbatasan dan kemampuan yang ada. Untuk itu penulis dengan kerendahan diri yang tulus menerima saran dan kritik yang membangun demi sempurnaannya laporan ini. Semoga tugas akhir ini dapat bermanfaat bagi semua pihak.

Malang, September 2005

Penulis

ABSTRAKSI

“PERENCANAAN DAN PEMBUATAN ALAT PEMBERSIH LANTAI OTOMATIS DENGAN MENGGUNAKAN MIKROKONTROLLER AT89S51”

(Arie Irwanto, 00.17.224, Jurusan T. Elektro S-1/ Elektronika)

(Dosen Pembimbing : Ir. Eko Nurcahyo)

Kata Kunci : Sensor Ultrasonik, LCD, Keypad, Mikrokontroller AT89S51, Motor DC.

Berbagai macam pembersih lantai yang dirancang/ dibuat manusia pada saat ini, namun dalam penggunaannya masih banyak yang memakai tenaga manusia/ dijalankan oleh manusia, yang mana hal ini dapat menyebabkan kurangnya efisiensi kerja dan produktifitas kerja, karena tenaga manusia sangat terbatas. Sehingga dengan adanya pembersih lantai otomatis ini diharapkan dapat membantu pekerjaan yang melelahkan tersebut, sehingga produktifitas dan efisiensi dapat tercapai, selain itu tenaga yang digunakan untuk menjalankan peralatan pembersih lantai secara manual dapat digunakan untuk mengerjakan tugas/ pekerjaan yang lain.

Sistem ini menggunakan Mikrokontroller AT89S51 sebagai basisnya. Alat yang dibuat meliputi perencanaan perangkat keras dan perangkat lunak. Perencanaan perangkat keras meliputi: rangkaian transducer pemancar ultrasonik dan penerima ultrasonik, rangkaian *driver* motor DC, minimum sistem Mikrokontroller AT89S51, rangkaian *LDR*, dan rangkaian kendali *manual/ Otomatis (Keypad)*, serta rangkaian LCD. Perencanaan perangkat lunak berupa *Flowchart* cara kerja sistem.

Prinsip kerja dari sistem ini adalah pertama kita masukkan pilihan agar alat bekerja secara otomatis/ manual. Untuk membersihkan lantai dan ditampilkan pada LCD. Mikrokontroller akan memproses sinyal-sinyal masukan, baik dari sensor ultrasonik maupun dari keypad, dan mengendalikan jalannya alat.

Peralatan ini memiliki berat 13,5 Kg, dengan dimensi 30X60X30 cm, untuk membersihkan lantai berbentuk persegi dengan dimensi 3X3 meter, dibutuhkan waktu kurang lebih 15 menit.

DAFTAR ISI

Halaman Judul	i
Lembar Persetujuan	ii
Lembar Pengesahan.....	iii
Motto dan Persembahan	iv
Kata Pengantar	v
Abstraksi.....	vii
Daftar Isi.....	viii
Daftar Gambar.....	xii
Daftar Tabel	xiv
BAB I PENDAHULUAN	1
1.1. Latar Belakang	1
1.2. Rumusan Masalah.....	1
1.3. Tujuan	2
1.4. Batasan Masalah	2
1.5. Metodologi Penulisan	3
1.6. Sistematika Pembahasan	3
BAB II TEORI DASAR	5
2.1. Mikrokontroler AT89S51.....	5
2.1.1. Special Function Register.....	9

2.1.2. Data Memori EEPROM Dan RAM	10
2.1.3. Sistem Interupt	11
2.1.4. Timer/ Counter.....	12
2.1.5. Reset	12
2.1.6. Clock.....	13
2.2. Liquid Crystal Display (LCD).....	13
2.2.1. Teori.....	13
2.2.2. LCD M1632	15
2.3. Motor DC.....	16
2.3.1. Cara Kerja Motor DC	17
2.3.2. Pengendalian Arah Putaran Motor DC	19
2.3.3. Pengontrolan Kecepatan Motor DC.....	20
2.4. Comparator (Pembanding).....	20
2.5. Gelombang Ultrasonik	21
2.6. IC ULN2003a	23
2.7. Relay	25
2.8. LDR (Light Dependent Resistor).....	26
2.9. Transistor	28
BAB III PERENCANAAN ALAT	30
3.1. Pendahuluan	30
3.2. Digram Blok Rangkaian (Perangkat Keras).....	30
3.2.1. Perencanaan Rangkaian Keypad.....	32

3.2.2.	Perencanaan Rangkaian Unit Penampil (LCD)	33
3.2.3.	Perencanaan Rangkaian Driver Relay Motor DC.....	34
3.2.4.	Tranducer	36
3.2.4.1.	Pemancar Ultrasonik	36
3.2.4.2.	Penerima Ultrasonik	38
3.2.5.	Comparator (Pembanding Tegangan).....	43
3.2.6.	Rangkaian LDR.....	44
3.2.7.	Perencanaan Rangkaian Utama Mikrokontroller AT89S51	45
3.2.7.1.	Perencanaan Rangkaian Clock	47
3.2.7.2.	Perencanaan Rangkaian Reset	48
3.2.	Perancangan Perangkat Lunak	49
3.3.1.	Analogi Program	49
3.3.2.	Diagram Alir	50
BAB IV	PENGUJIAN ALAT	53
4.1.	Umum	53
4.2.	Pengujian Rangkaian pemancar Ultrasonik.....	53
4.2.1.	Tujuan	53
4.2.2.	Peralatan Yang Digunakan	53
4.2.3.	Langkah-langkah Pengujian	53
4.2.4.	Hasil Pengujian	54
4.3.	Pengujian Rangkaian Penerima Ultrasonik	55
4.3.1.	Tujuan	55

4.3.2. Peralatan Yang Digunakan	55
4.3.3. Langkah-langkah Pengujian	55
4.3.4. Hasil Pengujian	55
4.4. Pengujian Rangkaian LCD.....	57
4.4.1. Tujuan	57
4.4.2. Diagram Blok Pengujian Rangkaian LCD	57
4.4.3. Hasil Pengujian	58
4.5. Pengujian Rangkaian Keypad	58
4.5.1. Tujuan	58
4.5.2. Diagram Blok Pengujian Rangkaian Keypad	59
4.5.3. Hasil Pengujian	59
4.6. Pengujian Rangkaian IC ULN2003A Sebagai Driver	60
4.6.1. Tujuan	60
4.6.2. Diagram Blok Pengujian Rangkaian IC ULN2003A	60
4.6.3. Hasil Pengujian	60
4.7. Pengujian Rangkaian IC ULN2003A Sebagai Driver Motor DC	61
4.7.1. Tujuan	61
4.7.2. Diagram Blok Pengujian Rangkaian Driver	61
4.7.3. Hasil Pengujian	62
4.8. Pengujian Rangkaian LDR.....	62
4.8.1. Tujuan	62
4.8.2. Diagram Blok Pengujian Rangkaian LDR	63
4.8.3. Hasil Pengujian	63

BAB V PENUTUP	64
Kesimpulan	64

DAFTAR PUSTAKA

LAMPIRAN

DAFTAR GAMBAR

Gambar 2.1 : Pin Mikrokontroller AT89S51.....	6
Gambar 2.2 : Blok Diagram Mikrokontroller AT 89S51.....	9
Gambar 2.3 : Rangkaian Power-On reset.....	13
Gambar 2.4 : Pewaktuan dengan osilator internal.....	13
Gambar 2.5 : Medan yang dihasilkan oleh kutub.....	16
Gambar 2.6 : Medan yang dihasilkan arus yang mengalir pada penghantar...	16
Gambar 2.7 : Interaksi kedua medan menghasilkan gaya.....	17
Gambar 2.8 : Cara Kerja Motor DC	17
Gambar 2.9 : Bagian-bagian Motor DC	19
Gambar 2.10: Sebuah Motor DC	19
Gambar 2.11: Pengendalian Arah Putaran Motor DC	19
Gambar 2.12: Rangkaian Op Amp pembanding Tegangan	21
Gambar 2.13: Pin-Pin Koneksi Dalam IC ULN 2003L.....	24
Gambar 2.14: Cara Kerja Relay	25
Gambar 2.15: Relay SPST.....	25
Gambar 2.16: Relay SPDT	26
Gambar 2.17: Relay DPST	26
Gambar 2.18: Relay DPDT.....	26
Gambar 2.19: Penggunaan LDR	27
Gambar 2.20: Transistor Sebagai Saklar	28
Gambar 3.1 : Diagram Blok Rangkaian	31
Gambar 3.2 : Rangkaian Keypad Matrik 4 x 4.....	32

Gambar 3.3 : Rangkaian Penampil (LCD)	34
Gambar 3.4 : Rangkaian Driver Relay Motor DC	35
Gambar 3.5 : Rangkaian Relay	36
Gambar 3.6 : Bentuk Pulsa Ultrasonik	37
Gambar 3.7 : Diagram Blok Pemancar	37
Gambar 3.8 : Rangkaian pemancar Ultrasonik	38
Gambar 3.9 : Rangkaian Penerima Ultrasonik.....	39
Gambar 3.10: Rangkaian Penguat	40
Gambar 3.11: Hubungan AC Dengan Titik Q Ditengah-Tengah Garis Beban DC.....	42
Gambar 3.12: Rangkaian Comparator	44
Gambar 3.13: Rangkaian LDR	45
Gambar 3.14: Rangkaian Utama AT89S51	46
Gambar 3.15: Rangkaian Clock Mikrokontroler AT 89S51	49
Gambar 3.16: Rangkaian Reset Mikrokontroler AT 89S51.....	50
Gambar 4.1 : Bentuk gelombang dari rangkaian pemancar.....	56
Gambar 4.2 : Bentuk gelombang dari rangkaian penerima ultrasonic.....	59
Gambar 4.3 : Diagram Blok Pengujian Rangkaian LCD.....	59
Gambar 4.4 : Pengujian Rangkaian LCD	60
Gambar 4.5 : Diagram Blok Pengujian Rangkaian Keypad	61
Gambar 4.6 : Blok Diagram Pengujian Rangkaian IC ULN2003A	62
Gambar 4.7 : Blok Diagram Pengujian Rangkaian Driver	63
Gambar 4.8 : Blok Diagram Pengujian Rangkaian LDR.....	65

DAFTAR TABEL

Tabel 2.1	: AT89S51 SFR Map And Reset Values	10
Tabel 3.1	: Kombinasi Output Keypad Matrik 4 x 4.....	33
Tabel 4.1	: Hasil Pengujian Rangkaian Penerima Ultrasonik	58
Tabel 4.2	: Hasil Pengujian Rangkaian Keypad	61
Tabel 4.3	: Hasil Pengujian IC ULN2003A.....	62
Tabel 4.4	: Hasil Pengujian IC ULN2003A Sebagai Driver Motor DC.....	64
Tabel 4.5	: Hasil Pengujian LDR	65

BAB I

PENDAHULUAN

1.1. Latar Belakang

Perkembangan ilmu pengetahuan dan teknologi pada era globalisasi saat ini mengalami kemajuan yang sangat pesat. Salah satunya terlihat pada bidang elektronika dimana telah banyak melahirkan peralatan-peralatan elektronik. Dan dewasa ini tuntutan akan kebutuhan manusia semakin kompleks memunculkan inovasi-inovasi baru dibidang elektronika yang digunakan untuk mempermudah segala kegiatan manusia, baik dalam segi waktu dan tenaga sesuai dengan pekerjaan yang dilakukan. Contohnya peralatan pembersih, khususnya pembersih lantai, yang dibutuhkan dalam menjaga kebersihan dan keindahan suatu gedung.

Ada berbagai macam pembersih lantai yang dirancang/dibuat manusia saat ini, namun dalam penggunaannya masih banyak yang memakai tenaga manusia/dijalankan oleh manusia, yang mana hal ini dapat menyebabkan kurangnya efisiensi kerja dan produktifitas kerja, karena tenaga manusia sangat terbatas. Sehingga dengan adanya pembersih lantai otomatis ini diharapkan dapat membantu pekerjaan yang melelahkan tersebut, sehingga produktifitas dan efisiensi dapat tercapai, selain itu tenaga yang digunakan untuk menjalankan peralatan pembersih lantai secara manual dapat digunakan untuk mengerjakan tugas/ pekerjaan yang lain.

1.2. Rumusan Masalah

Berdasarkan permasalahan yang terdapat dalam latar belakang, maka dapat dibuat rumusan masalah sebagai berikut :

1. Bagaimana merancang dan membuat alat pembersih lantai secara otomatis dengan menggunakan Mikrokontroller AT89S51.
2. Bagaimana merencanakan dan membuat alat tersebut agar hasilnya sesuai dengan yang kita inginkan.
3. Bagaimana cara kerja alat.

1.3. Tujuan

Dari rumusan masalah diatas, maka tujuan yang hendak dicapai adalah merencanakan dan membuat alat pembersih lantai secara otomatis dengan menggunakan Mikrokontroller AT89S51, dengan peralatan ini dapat mempermudah kita dalam melakukan kegiatan membersihkan lantai, dengan menghemat tenaga dan biaya.

1.4. Batasan Masalah

Agar permasalahan yang dibahas tidak terlalu luas, maka penulis membatasi pembahasan pada hal-hal berikut :

1. Ukuran konstruksi tidak dibahas secara mendalam.
2. Sistem kerja dari alat, menggunakan Mikrokontoller AT89S51 sebagai pengontrol kerja alat, dengan inputan Key Pad dan Sensor, serta outputan LCD dan gerak motor.
3. Lantai ruangan dalam keadaan kosong (tidak ada meja/ kursi), dan berbentuk persegi.

1.5. Metodologi Penulisan

Metode yang digunakan dalam penyusunan tugas akhir ini adalah sebagai berikut:

1. Studi Pustaka

Memperoleh data dengan cara membaca dan mempelajari buku literatur yang ada hubungannya dengan penyusunan tugas akhir ini.

2. Studi Lapangan

Memperoleh data dengan cara praktek langsung dalam pembuatan alat dengan perangkat lunak dan keras untuk mendapatkan hasil optimal, selain itu dipelajari sifat dan karakteristik masing-masing komponen yang dipakai.

3. Pengolahan data

Mengolah data dengan jalan membuat analisa dan menarik kesimpulan dari hasil pengujian data yang ada.

1.6. Sistematika Pembahasan

Agar sistematis dan dapat mencapai pemahaman yang tepat, maka skripsi ini disusun dalam beberapa bab, yaitu:

BAB I Pendahuluan

Meliputi Latar Belakang, Rumusan Masalah, Tujuan, Batasan Masalah, Metodologi Penulisan, dan Sistematika Pembahasan.

BAB II Landasan Teori

Meliputi teori penunjang yang membantu dalam pembuatan alat.

BAB III Perencanaan Dan Pembuatan Alat

Meliputi berbagai hal yang berkenaan dengan perancangan perangkat keras maupun perangkat lunak.

BAB IV Pengujian Alat

Menerangkan hasil pengujian dan analisa dari alat yang dilakukan pada alat yang telah dibuat.

BAB V Penutup

Meliputi kesimpulan yang didapat selama perancangan dan pembuatan alat.

BAB II

TEORI DASAR

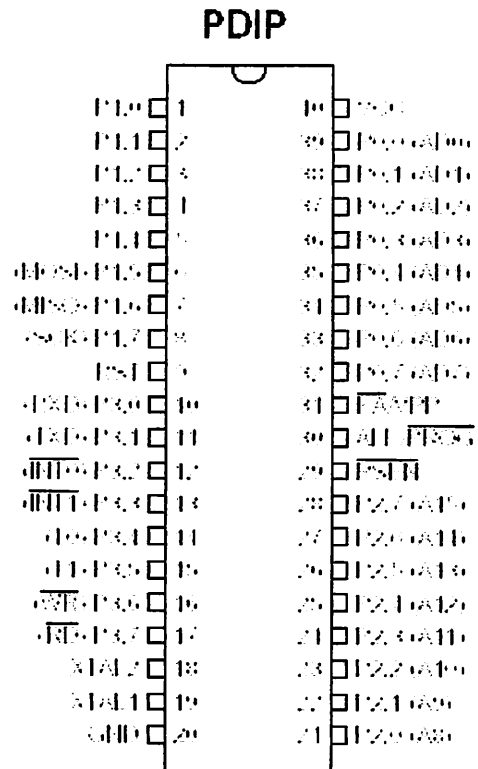
Landasan teori sangat membantu untuk dapat memahami suatu sistem. Disamping itu dapat juga dijadikan sebagai bahan acuan didalam merencanakan suatu sistem. Dengan pertimbangan hal-hal tersebut, maka landasan teori merupakan bagian yang harus dipahami untuk pembahasan selanjutnya.

2.1. Mikrokontroller AT89S51

Mikrokontroller ini termasuk dalam keluarga MCS-51 yang bermanfaat di bidang komputasi, industri, dan komunikasi. Adapun ciri-ciri dari mikrokontroller AT89S51 adalah:

- 128 x 8-bit Internal RAM
- 4K Byte Flas Memori Program
- 2 Timer/ Counter 16-Bit
- Batas operasi 4 - 5,5 Volt
- Fully Static Operation : 0 – 33 MHz
- 3 Level Program Memori Lock
- 32 Programmable I/O Lines
- 9 Sumber Interupt
- Programmable UART Serial Channel
- SPI Serial Interface
- Low-power idle dan Power-down Mode
- Interupt Recovery dari Power-down

- Programmable Watchdog Timer
- Dual Data Pointer
- Power-off Flag
- Fast ProgrammingTime
- Flexible ISP Programming (Byte Dan Page Mode)



Gambar 2.1. Konfigurasi Mikrokontroler AT89S51
Sumber: ATMEL, Datasheet Book

Fungsi dari masing-masing kaki adalah sebagai berikut :

1. VCC

Dihubungkan dengan sumber tegangan ± 5 Volt.

2. GND

Dihubungkan dengan ground.

3. Port 0

Merupakan port input-output dua arah dan dikonfigurasi sebagai multiplex bus alamat rendah (A0 – A7) dan data selama pengaksesan program memori dan data memori eksternal.

4. Port 1

Merupakan port input-output dua arah dengan internal pull-up.

5. Port 2

Merupakan port input-output dengan internal pull-up. Mengeluarkan address tinggi selama pengambilan program memori eksternal dan selama pengaksesan ke data memori eksternal. Selama pengaksesan ke eksternal dan memori Port 2 mengeluarkan isi P2 SFR (*Special Function Register*). Menerima address tinggi dan beberapa sinyal kontrol selama pemrograman verifikasi.

6. Port 3

Merupakan port input-output dengan internal pull-up. Juga memiliki fungsi khusus, yaitu :

- » RXD (P3.0) : Port Input serial
- » TXD (P3.1) : Port Output serial
- » INT0 (P3.2) : Interupt 0 eksternal
- » INT1 (P3.3) : Interupt 1 eksternal
- » T0 (P3.4) : Interupt eksternal timer 0
- » T1 (P3.5) : Interupt eksternal timer 1
- » WR (P3.6) : Srtobe tulis data memori eksternal

» RD (P3.7) : Strobe baca data memori eksternal

7. RST

Input reset

8. ALE/ PROG

Pulsa output ALE digunakan untuk proses latching byte address rendah (A0–A7) selama pengaksesan ke eksternal memori. Pin ini juga digunakan untuk memasukkan pulsa program selama pemrograman.

9. PSEN (*Program Store Enable*)

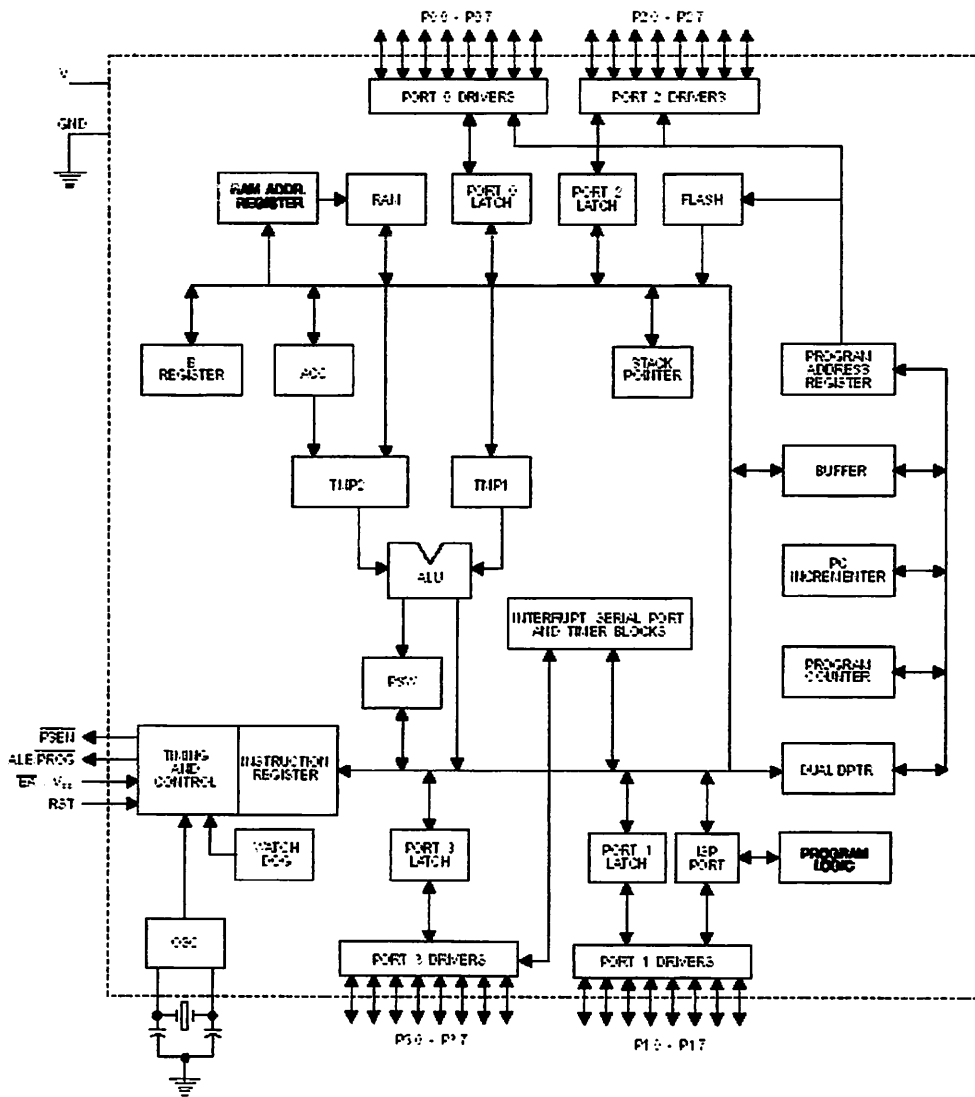
Merupakan strobe baca ke program memori eksternal.

10. EA/ Vpp

Eksternal *Address Enable*, EA di groundkan jika mengakses memori eksternal. Untuk mengakses memori internal maka dihubungkan ke VCC.

11. XTAL 1 dan XTAL 2

Kaki ini dihubungkan dengan kristal bila menggunakan osilator, internal XTAL 1 merupakan input inverting osilator amplifier, sedang XTAL 2 merupakan output inverting osilator amplifier.



Gambar 2.2. Blok Diagram Mikrokontroler AT 89S51

Sumber: ATMEL, Datasheet Book

2.1.1. Special Function Register

Area memori AT89S51 disebut dengan *Special Function Register* (SFR) seperti tabel 2.1.

Tabel 2.1.
AT89S51 SFR Map And Reset Values

00H								00H
01H	B 00000000							01H
02H								02H
03H	ACC 00000000							03H
04H								04H
05H	PSW 00000000							05H
06H								06H
07H								07H
08H	IP 00000000							08H
09H	P3 11111111							09H
0AH	IP 00000000							0AH
0BH	P2 11111111		AUXR1 XXXXXXXX				SRHS1 XXXXXXXX	0BH
0CH	SCON 00000000	SBUF XXXXXXXX						0CH
0DH	P1 11111111							0DH
0EH	PCON 00000001	TRIF 00000000	IO 00000000	II 00000000	III 00000000	III 00000000	AUXR XXXXXXXX	0EH
0FH	P0 11111111	SP 00000011	DP0 00000000	DP1 00000000	DP2 00000000	DP3 00000000	PCON 00000000	0FH

Sumber : ATMEL, DataSheet

Tidak semua address diterapkan dalam bentuk chip. Akses pembacaan dari semua address akan diwujudkan dalam bentuk random data, dan penulisan akses diwujudkan dalam bentuk (efek) tidak tentu.

2.1.2. Data Memori EEPROM Dan RAM

Untuk AT89S51 terdapat 4 byte dalam EEPROM untuk data dan 128 byte untuk RAM. Dibagian atas 128 byte RAM ditempati paralel untuk *Special Function Register*. Tetapi bagian atas 128 byte mempunyai alamat sama sebagai SFR, tetapi secara fisik terpisah dari SFR. Ketika suatu instruksimengakses suatu penempatan internal diatas menunjukkan 7FH, dan alamat yang digunakan

didalam instruksi menetapkan apakah CPU mengakses yang bagian 128 byte RAM atau SFR. Instruksi yang digunakan langsung menunjukkan akses SFR.

Didalam EEPROM data memori terpilih dengan pengaturan EEMEN di dalam WMCON yang terdaftar pada SFR dan alamat penempatannya adalah 96H. alamat EEPROM adalah dari 0000H sampai 7FFH. Dan selama EEPROM memprogram, yang dibaca dari EEPROM akan mengambil byte yang sedang ditulis dengan melengkapi MSB.

2.1.3. Sistem Interrupt

AT89S51 mempunyai 5 buah sumber interupsi, 2 external interupsi (INT0 dan INT1), 2 timer interupsi (Timer0 dan 1), dan serial port interupsi.

- » **INT0** : Interrupt pada P3.2 (kaki 12)
- » **INT1** : Interrupt pada P3.3 (kaki 13)
- » **Timer 0** : Timer pada P3.4 (kaki 14)
- » **Timer 1** : Timer pada P3.5 (kaki 15)
- » **Port serial** : Jika pengiriman/ penerimaan satu frame telah lengkap

Saat terjadinya interrupt mikrokontroller secara otomatis akan menuju ke subrutin pada alamat tersebut. Setelah intrrupt servis selesai dikerjakan, mikrokontroller akan mengerjakan program semula. Dua sumber eksternal adalah INT0 dan INT1, kedua interupsi eksternal akan aktif transisi tergantung isi IT0 dan IT1 pada register TCON. Interupt T0 dan T1 aktif pada saat timer yang sesuai mengalami *roll over*. Interupsi serial dibangkitkan dengan melakukan operasi OR pada R1 dan T1. tiap-tiap sumber interupsi dapat *enable* atau *disable* secara

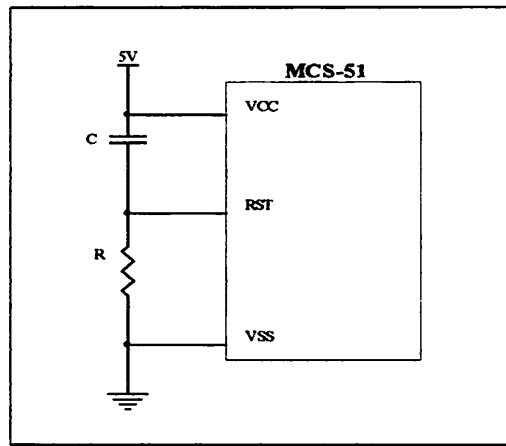
software. Tingkat prioritas semua sumber interupsi dapat diprogram sendiri-sendiri dengan setatau clear bit pada SFRS IP (*Interrupt Priority*). Register yang berperan dalam mengatur aktif tidaknya interupsi adalah *Interrupt Enable Register*.

2.1.4. Timer/ Counter

Pengendalian kerja timer/ counter dilakukan dengan pengaturan register yang berhubungan dengan kerja dari timer/ counter yang melalui sebuah timer/ counter mode kontrol. Untuk mengaktifkan timer/ counter yang meliputi penentuan fungsi sebagai timer atau sebagai counter serta pemilihan mode operasi yang dapat diatur melalui TMOD.

2.1.5. Reset

Rangkaian *Power-On Reset* diperlukan untuk mereset mikrokontroler secara otomatis setiap catu daya dinyalakan. Ketika catu daya diaktifkan, rangkaian reset akan menahan logika tinggi pada penyemat RST dengan jangka waktu yang ditentukan oleh lamanya pengosongan muatan kapasitor. Jangka waktu minimal adalah 2 siklus mesin (24 periode frekuensi clock) ditambah waktu *start on osilator* (MCS-51 data manual, 1979: 1-28). Gambar 2.3. menunjukkan rangkaian *Power-On Reset*.

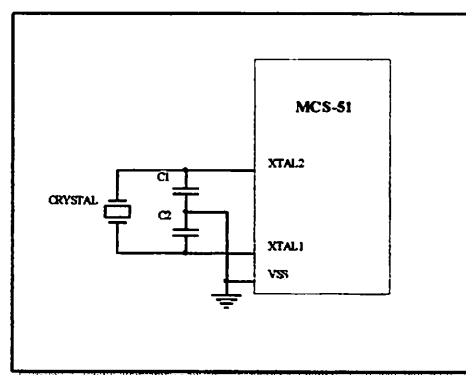


Gambar 2.3. Rangkaian *Power-On reset*.

Sumber : MCS-51 user's manual, 1994: 3-27

2.1.6. Clock

Mikrokontroler AT89S51 memiliki rangkaian osilator internal dengan mengacu pada frekuensi referensi pada pin XTAL1 dan XTAL2. Referensi frekuensi berupa kristal dan kapasitor seperti ditunjukkan dalam Gambar 2.4.



Gambar 2.4. Pewaktuan dengan osilator internal.

Sumber : MCS-51 user's manual, 1994: 1-17

2.2. Liquid Crystal Display (LCD)

2.2.1. Teori

LCD merupakan komponen optoelektronik yaitu komponen yang dikerjakan atau dipengaruhi oleh sinar (optolistrik), komponen pembangkit cahaya (light emitting) dan komponen-komponen yang akan mengubah sinar. LCD terbuat dari bahan kristal cair yang merupakan suatu kompon organik yang mempunyai sifat optic seperti benda padat meskipun bahan tetap cair.

Sel kristal cair terdiri dari selapis bahan kristal cair yang diapit antara gelas tipis dengan elektroda lapisan logam transparan yang diendapkan (deposited) pada bagian dalam gelas, kedua lapisan juga transparan. Sel ini disebut sel tipe transmitif. Bila hanya sebuah lapisan gelas yang transparan sedangkan yang lain mempunyai lapisan reflektif, sel ini disebut tipe reflektif. Bila tidak diaktifkan, tipe transmitif sel itu akan meneruskan sinar dari belakang atau dari pinggir dalam garis lurus. Dalam hal ini sel tidak nampak cemerlang dan bila diaktifkan maka sinar yang datang dipendarkan ke depan dan difusikan sehingga sel akan nampak cemerlang di bawah cahaya kamar yang terang.

Karena sel-sel kristal cair merefleksikan atau meneruskan cahaya, dan bukan membangkitkan cahaya maka daya yang diperlukan sangat kecil, energi yang dipergunakan hanya untuk mengaktifkan kristal cairnya.

LCD membutuhkan sumber listrik bolak-balik (AC) yang berbentuk sinus atau segi empat karena bila dipergunakan arus searah (DC) maka akan terbentuk penempelan elektrolisa pada elektroda-elektrodanya yang dapat merusak komponen ini. Tegangan AC diperlukan untuk menghidupkan segment, yang digunakan antara segment dan backplane, yang sama untuk semua segment. Segment dan backplane membentuk kapasitor yang membutuhkan arus listrik

yang sangat kecil selama frekuensi AC dipertahankan low. Biasanya tidak lebih dari 25 Hz karena akan menghasilkan penglihatan yang bergetar.

2.2.2. LCD M1632

LCD (*Liquid Crystal Display*) adalah display dengan konsumsi daya yang rendah yang disusun dari dot-matrik dan dikontrol oleh ROM/RAM generator karakter dan RAM data display. Semua fungsi display dikontrol dengan instruksi dan LCD dapat dengan mudah di interfacekan dengan mikrokontroler.

Adapun karakteristik dari LCD M1632 adalah sebagai berikut :

- ◆ 16 X 2 karakter dengan 5 X 7 dot-matrik + kursor.
- ◆ ROM generator karakter dengan 192 type karakter.
- ◆ RAM generator karakter dengan 8 type karakter (untuk program write).
- ◆ 80 X 8 bit RAM data display.
- ◆ Dapat di interfacekan dengan kemungkinan mikrokontroler 4 bit atau 8 bit.
- ◆ RAM data dan RAM generator karakter yang dapat dibaca dari mikrokontroler.
- ◆ +5 Volt single power supply.
- ◆ Power on reset.
- ◆ Range temperatur operasi 0° C sampai 50° C.
- ◆ Beberapa fungsi instruksi :

Display clear, Cursor home, Display On/Off, Cursor On/Off, Display character blink, Cursor shift, dan Display shift.

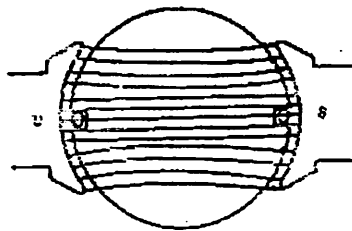
2.3. Motor DC

Motor Arus Searah (DC) adalah suatu mesin yang berfungsi mengubah energi listrik menjadi energi mekanik. Prinsip kerja motor DC didasarkan pada penghantar yang membawa arus ditempatkan dalam suatu medan magnet, maka penghantar tersebut akan mengalami gaya. Gaya menimbulkan torsi yang menghasilkan rotasi mekanik, sehingga motor akan berputar.

Dalam sistematika kerjanya bisa disimpulkan sebagai berikut :

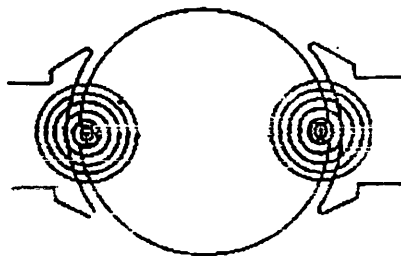
- ◆ Adanya garis – garis gaya medan magnet (fluk) antara kutub yang berbeda di stator.
- ◆ Penghantar dialiri arus ditempatkan pada jangkar dalam medan magnet.
- ◆ Pada penghantar timbul gaya menghasilkan torsi.

Prinsip kerja motor arus searah tersebut seperti yang terlihat pada gambar berikut:



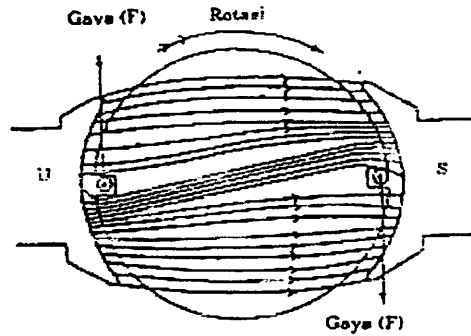
Gambar 2.5. Medan yang dihasilkan oleh kutub

Sumber : Ir . Sulasno Dasar Teknik Tenaga Listrik 1990



Gambar 2.6. Medan yang dihasilkan arus yang mengalir pada penghantar

Sumber : Ir . Sulasno Dasar Teknik Tenaga Listrik 1990



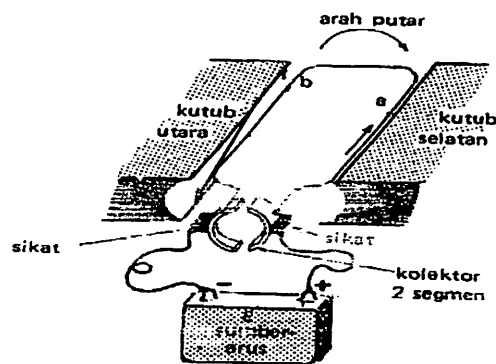
Gambar 2.7. Interaksi kedua medan menghasilkan gaya

Sumber : Ir . Sulasno Dasar Teknik Tenaga Listrik 1990

Gambar diatas menunjukkan terjadinya rotasi motor DC sebagai interaksi antara medan magnet yang dihasilkan oleh arus yang mengalir pada penghantar

2.3.1. Cara Kerja Motor DC

Adapun cara kerja motor dc dapat dilihat pada gambar dibawah ini:



Gambar 2.8. Cara Kerja Motor DC

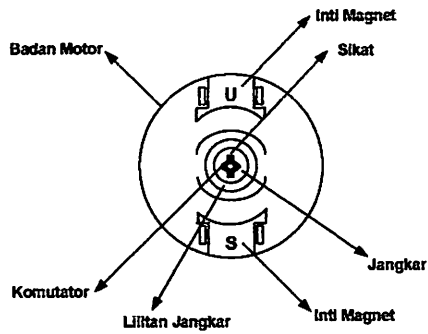
Sumber : Ir . Sulasno Dasar Teknik Tenaga Listrik 1990

Ada satu lilit kawat a – b berada di dalam medan magnet. Lilitan ini dapat berputar dengan bebas, lilitan ini bisasa disebut dengan jangkak (*armour*).

Pada jangkar dimasukkan arus yang berasal dari sumber (baterai) E. koneksi baterai dengan jangkar melalui sikat-sikat. Sikat-sikat ini terpasang pada sebuah cincin yang terbelah dua, yang disebut kolektir. Adapun tujuan dari konstruksi ini adalah agar lilitan kawat dapat berputar apabila ada arus listrik yang melewatinya.

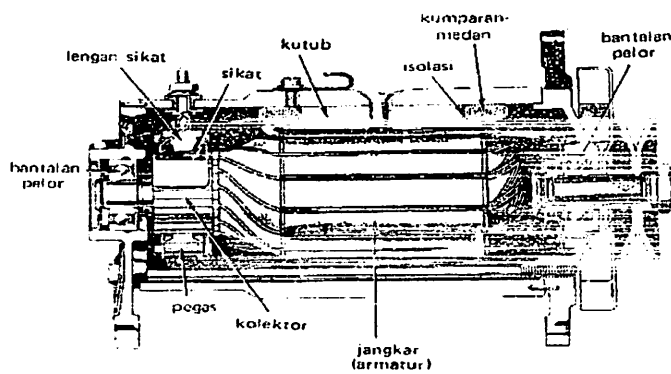
Pada kawat yang berada di kanan arus mengalir dari depan ke belakang. Dalam kawat yang di kiri, arus mengalir dari belakang ke depan. Kawat a dan b secara berganti-gantian berada di kiri dan kanan. Karena itu arah arus di a dan arah arus di b selalu membolak balik. Pembalikan arah arus itu terjadi pada saat lilitan kawat melintasi posisi magnetic. Disini kolektor berfungsi bagaikan penyearah mekanik.

Flux magnet yang ditimbulkan magnet magnetic disebut medan magnetnya motor. Dalam gambar arah fluk agnetic adalah dari kiri ke kanan. Adapun gaya yang bekerja pada penghantar b adalah ke atas, sementara gaya yang bekerja pada penghantar a adalah ke bawah. Gaya-gaya yang bekerja sama kuatnya, jadi ada kopel yang bekerja pada kawat sehingga lilitan pun dapat berputar. Setelah berputar 90^0 arah arus berbalik, pada saat itu penghantar a dan penghantar b bertukar tempat. Akibatnya arah gerak putaran tidak berubah. Berikut gambar yang menunjukkan bagian-bagian motor DC.



Gambar 2.9. Bagian-bagian Motor DC

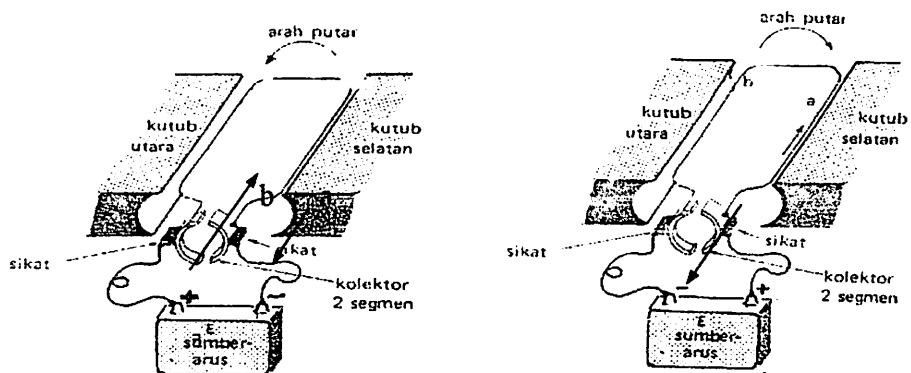
Sumber : Ir. Sulasno Dasar Teknik Tenaga Listrik 1990



Gambar 2.10. Sebuah Motor DC

Sumber : Ir. Sulasno Dasar Teknik Tenaga Listrik 1990

2.3.2. Pengendalian Arah Putaran Motor DC



Gambar 2.11. Pengendalian Arah Putaran Motor DC

Sumber : Ir. Sulasno Dasar Teknik Tenaga Listrik 1990

Dari gambar 2.11 di atas, agar arah putaran motor DC berubah, maka polaritas tegangan pada baterai harus dibalik.

2.3.3. Pengontrolan Kecepatan Motor DC

Kecepatan putaran motor DC secara umum dapat diatur dengan cara :

- 1) Mengubah tegangan jangkar.
- 2) Mengubah arus medannya.

2.4. Comparator (Pembanding)

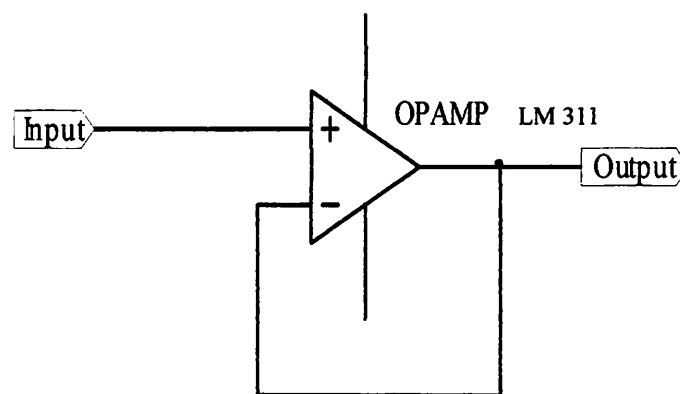
Rangkaian penguat pada prinsipnya adalah suatu rangkaian yang memberikan penguatan terhadap sinyal-sinyal kecil pada inputnya menjadi sinyal dengan daya yang besar pada outputnya. Umumnya rangkaian terdiri dari perangkat aktif, pasif, dan catu daya. Ditinjau dari komponen aktifnya, penguatan dapat dibagi menjadi dua, yaitu :

1. Rangkaian penguat dengan transistor
2. Rangkaian penguat dengan Op-Amp

Rangkaian penguat dapat pula dijadikan sebagai pembanding (Comparator), dimana suatu rangkaian penguat tersebut digunakan untuk membandingkan tegangan input satu dengan input dua yang berfungsi sebagai acuan pada rangkaian masukannya. Rangkaian Pembanding adalah suatu rangkaian yang berguna untuk membandingkan tegangan isyarat pada suatu masukan dengan suatu tegangan acuan pada masukan yang lain. Pembanding

digunakan untuk menyatakan logika tinggi atau rendah dan mengubah tarap tegangan analog ke tarap tegangan digital.

Rangkaian ini menggunakan IC LM311 yang sangat populer sebagai IC pembanding tegangan. IC ini didesain untuk beroperasi pada catu tegangan yang bervariasi mulai dari catu standart ± 15 volt, sampai ke catu tunggal +5 volt yang lazim pada IC logic. Keluarannya *compatible* dengan TTL dan MOS. Model rangkaian pembanding ditunjukkan seperti pada gambar berikut:



Gambar 2.12. Rangkaian Op Amp pembanding Tegangan
 Sumber : WASITO S, *Vademekum Elektronika 1989*, hal 190

2.5. Gelombang Ultrasonik

Gelombang Ultrasonik adalah gelombang akustik (Gelombang Mekanik) yang fekuensinyalebih tingi dari frekuensi suara dan relatif tidak dapat didengar oleh telinga manusia. Kemampuan pendengaran manusia tidak dapat ditentukan secara pasti karena hal ini dipengaruhi faktor usia, kesehatan dan sebagainya, sehingga kemampuan pendengaran manusia berbeda-beda. Patokan

frekuensi yang dapat didengar oleh manusia disebut gelombang bunyi, dimana berkisar antara 20-20k Hz.

Jenis Gelombang	Frekuensi
Infrasonik	< 20 Hz
Suara (Audio)	20 – 20k Hz
Ultrasonik	> 20k Hz

Gelombang akustik dapat mengalir melalui beberapa medium, antara lain zat cair, zat padat, dan udara. Gelombang ultrasonik dapat merambat dalam mode yang berbeda-beda. Gelombang ultrasonik dapat merambat dalam mode yang berbeda-beda dalam bab ini hanya akan dibahas pada dua mode yang terpenting yaitu gelombang longitudinal dan gelombang transversal.

Gelombang longitudinal disebut juga gelombang tekanan partikel dari mediumnya bergerak maju dan mundur searah dengan arah perambatan gelombang sehingga kerapatan (ρ) dan tekanan (P) dari medium akan berfluktuasi secara periodik. Gelombang ini dapat merambat dalam medium elastis (dapat ditekan) seperti zat padat, zat cair, dan gas.

Pada gelombang transversal partikel medium akan bergetar dalam arah dimana gelombang itu sendiri dijalankan.

Sedangkan perambatannya hanya pada zat padat, sebab pada zat padat gaya tarik menarik antar molekul sangat kuat. Pada zat cair dan gas gaya tarik menarik molekul sangat kecil sehingga dapat diabaikan hal ini menyebabkan gelombang transversal tidak dapat merambat pada kedua zat tersebut. Kecepatan gerak gelombang ultrasonik ditentukan oleh kerapatan (distribusi massa) konstanta material yang menyangku sifat-sifat elastis dari medium yang dilalui

gelombang tersebut. Demikian juga jenis zat yang dimiliki medium, akan lebih cepat atau sebaliknya.

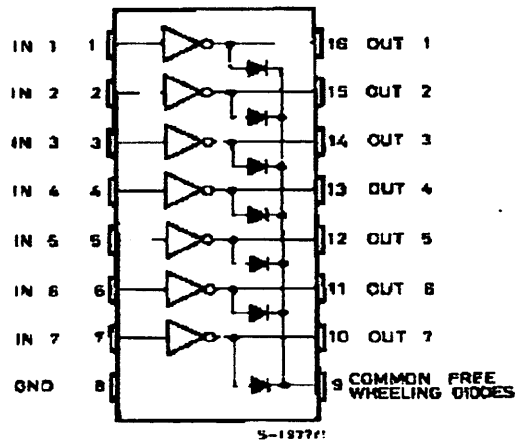
Pada medium gas atau medium udara gelombang ultrasonik ini bekerja hampir 100%. Oleh karena itu penulis hanya membatasi pada kecepatan gelombang ultrasonic diudara. Alat ini bekerja dengan menggunakan ketentuan gelombang udara yang berarti penyebarannya kesegala arah. Gelombang ultrasonik ini perlu diberi batasan didalam pemancaran gelombangnya agar dapat ditentukan arah mana yang akan dituju dengan kata lain pemancaran gelombang ini tidak menyebar kesemua arah dari sumber gelombang.

Pada batasan antara udara dan zat padat terjadio pantulan energi hampir 100% pada batasan antara zat padat dan zat cair terjadi juga pemantulan tetapi tidak sebesar antara udara dan zat padat.

2.6. IC ULN 2003A

Pada IC ULN 2003A didalamnya terdapat rangkaian penguat Darlington. Untuk satu IC ULN2003A terdapat 7 pasang rangkaian Darlington NPN yang tersusun dalam rangkaian *common catoda*. Rangkaian Darlington ini digunakan sebagai saklar. Pada masing-masing rangkaian Darlington arus kolektornya sebesar 500mA. Rangkaian Darlington yang ada di dalam IC ULN 2003A dapat diparalel guna untuk kebutuhan arus yang besar. Karenanya IC ini dapat diaplikasikan untuk *driver relay*, *driver lampu*, *driver display* dan *logic buffer*. Pada skripsi ini rangkaian Darlington yang ada pada IC ULN 2003A digunakan sebagai *driver relay* yang digunakan untuk mengendalikan putaran motor DC.

Adapun pin-pin koneksi yang ada dalam IC ULN 20003A dapat dilihat pada gambar berikut ini:



Gambar 2.13. Pin-Pin Koneksi Dalam IC ULN 2003A

Sumber : Data Sheet ULN2003A, Texas Instrumen Incorvorated ,hal 2

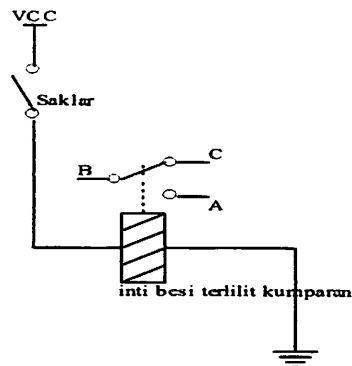
Untuk driver penggerak relay digunakan IC ULN2003 dan relay sebagai komponen utamanya, IC ULN2003 dapat terpicu dengan tegangan 5 Volt dengan tegangan hubung sebesar 100 Volt dan arus maksimum yang diperbolehkan sebesar 500mA dengan suhu kerja dari -20°C sampai 80°C dengan data yang ada diatas maka IC ULN2003 mampu digunakan untuk menghidupkan dan mematikan relay yang hanya memiliki tegangan maksimal sebesar 12 Volt dengan resistansi kumparan sebesar $400\ \Omega$ jadi dapat diketahui arus relay sebesar:

$$\begin{aligned}
 \text{Dimana: } I_{\text{relay}} &= \frac{VCC}{R.\text{relay}} \\
 &= \frac{12}{400} \\
 &= 30\ \text{mA}
 \end{aligned}$$

Relay ini berfungsi untuk menghidupkan dan mematikan motor pada mekanik.

2.7. Relay

Relay adalah komponen elektronika yang terdiri dari sebuah lilitan kawat (kumparan/koil) yang terlilit pada sebuah besi lunak. Jika kumparan dialiri arus listrik maka inti besi akan menjadi magnet dan menarik pegas sehingga kotak AB terhubung dan BC terputus.

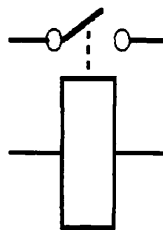


Gambar 2.14. Cara Kerja Relay

Relay merupakan suatu alat untuk menghubungkan atau memerlukan kontak antara komponen yang satu dengan yang lain. Dalam memutus atau menghubungkan kontak digerakkan oleh fluksi yang ditimbulkan dari adanya medan magnet listrik yang dihasilkan oleh kumparan yang melilit pada besi lunak.

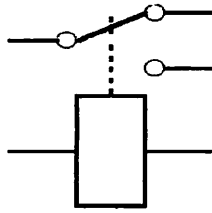
Ada beberapa macam relay, antara lain:

- ◆ SPST (*Single Pin Single Terminal*)



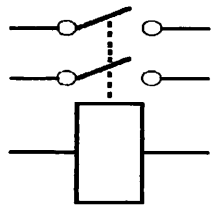
Gambar 2.15. Relay SPST

- ◆ SPDT (*Single Pin Dual Terminal*)



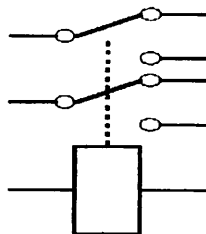
Gambar 2.16. Relay SPDT

- ◆ DPST (*Dual Pin Single Terminal*)



Gambar 2.17. Relay DPST

- ◆ DPDT (*Dual Pin Dual Terminal*)



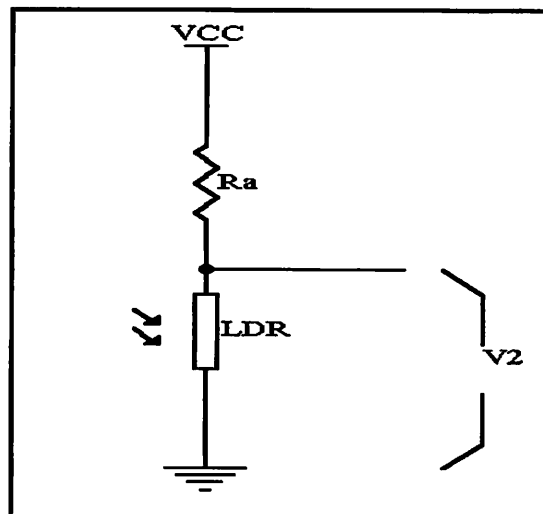
Gambar 2.18. Relay DPDT

2.8. LDR (Light Dependent Resistor)

Sensor merupakan suatu alat bantu yang menyerupai indra atau kepekaan untuk mengidentifikasi sesuatu yang berupa suatu energi yang dirubah kedalam

bentuk tegangan listrik sehingga akan dapat dideteksi oleh peralatan elektronik. Sensor yang digunakan berupa Lampu sebagai pemancar cahaya dan LDR (Light Dependent Resistor) yang berfungsi mendeteksi pantulan cahaya.

LDR merupakan salah satu komponen elektronika yang dapat mendeteksi cahaya. Resistansi LDR akan bergantung dengan banyaknya cahaya yang mengenainya. Dalam tugas akhir ini LDR akan berfungsi mendeteksi pantulan cahaya pada jalur lintasan. Jika LDR berada pada jalur warna putih pantulan cahaya jalur warna putih akan membuat resistansi LDR menjadi mengecil (2K ohm). Sedangkan jika mengenai jalur warna hitam maka resistansi LDR menjadi tinggi (1 Mohm). Dengan menerapkan hubungan seri antar LDR dan catu daya maka akan didapatkan suatu rangkaian pembagi tegangan sebagai berikut:



Gambar 2.19. Penggunaan LDR
Sumber : General Catalogue, 94001:1978

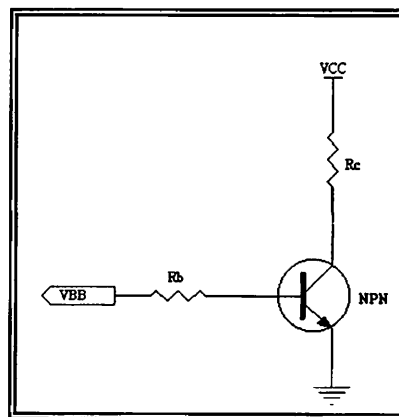
Dari gambar diatas terlihat bahwa LDR dan Ra dioperasikan sebagai pembagi tegangan, $V_2 = V_{CC} * \frac{R_{LDR}}{R_{LDR} + R_a}$. Dengan mengecilnya R_{LDR} maka

tegangan pada V_2 akan semakin kecil, dan jika R_{LDR} membesar maka tegangan pada V_2 akan membesar.

2.9. Transistor Sebagai Saklar

Transistor merupakan suatu komponen semikonduktor yang dimana salah satu fungsi dari transistor yang sering ditemui adalah transistor sebagai saklar, berarti transistor selalu dikerjakan pada daerah saturasi.

Transistor seperti saklar yang tertutup (*On*) dari kolektor ke emitor dan bila transistor *Cut off* seperti saklar yang terbuka (*Off*).



Gambar 2.20. Transistor Sebagai Saklar
Sumber: Wasito S, Vademekum Elektronika.

Gambar 2-13 menunjukkan rangkaian transistor yang difungsikan sebagai saklar. Dari gambar tersebut dapat diambil persamaan pada *loop input* sebagai berikut:^[9]

$$I_b R_b + V_{be} - V_{bb} = 0$$

Sehingga untuk mencari nilai R_b diperoleh:

$$R_b = \frac{V_{bb} - V_{be}}{I_b}$$

Dari loop output dapat diambil persamaan:

$$V_{cc} - I_c R_c - V_{ce} = 0$$

Karena pada keadaan saturasi nilai V_{ce} mendekati 0V maka untuk mencari nilai R_c diperoleh:

$$R_c = \frac{V_{cc}}{I_c}$$

BAB III

PERENCANAAN ALAT

3.1 Pendahuluan

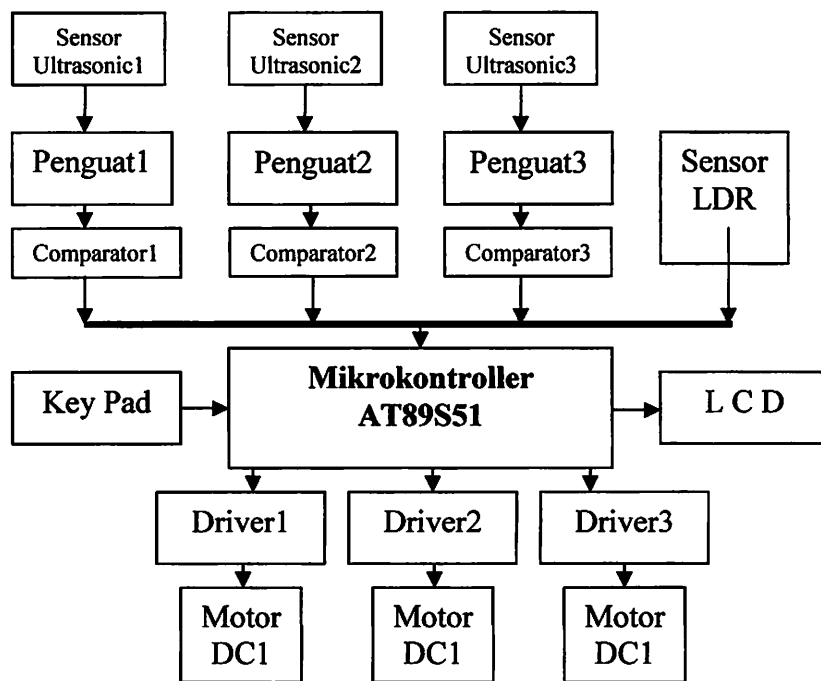
Dalam bab ini akan dibahas pembuatan seluruh perangkat yang ada pada alat timer terprogram ini, secara garis besar terdapat 2 bagian perangkat yang ada yaitu:

1. Perencanaan perangkat keras.
2. Perencanaan perangkat lunak.

Pada perencanaan perangkat keras akan meliputi penjelasan dari perancangan diagram blok system dan juga perencanaan minimum system mikrokontroller AT89S51 beserta peripheral yang digunakan, pada perencanaan perangkat lunak akan meliputi penjelasan dari perangkat lunak yang digunakan pada minimum system mikrokontroller AT89S51. Akan tetapi perangkat tersebut dalam kerjanya akan saling menunjang antara satu dengan yang lain.

3.2 Diagram Blok Rangkaian (Perangkat Keras)

Dalam tugas akhir ini, perencanaan alat pembersih lantai yang berbasis mikrokontroller AT89S51 sebagai kontrol utama dan menggunakan komponen lain sebagai komponen pendukung terdiri dari papan tombol (keypad), sensor ultrasonik, unit penampil (LCD), serta driver motor dengan menggunakan ULN2003. Sebelum membuat perangkat keras terlebih dahulu direncanakan blok diagram yang akan dibuat dan membahasnya sesuai dengan blok diagram tersebut. Diagram blok rangkaian umum untuk alat ini adalah sebagai berikut:



Gambar 3.1. Diagram Blok Rangkaian
Sumber: perencanaan Sistem 89S51

Prinsip kerja dari masing-masing blok diagram adalah sebagai berikut:

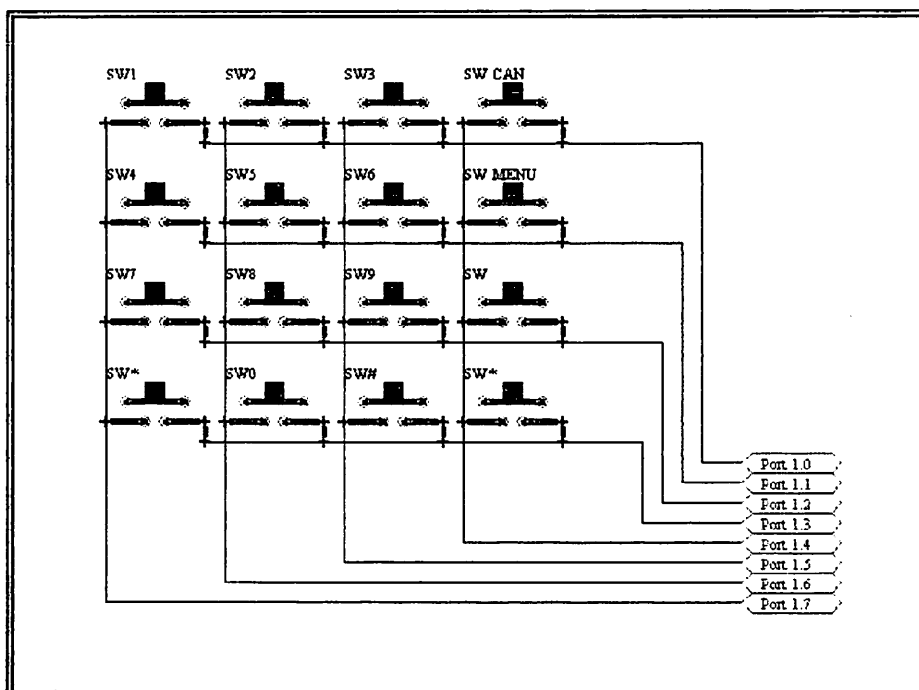
- Sensor ultrasonik, digunakan sebagai sensor untuk mengetahui apakah ada penghalang atau tidak. Yang mana terdapat 4 buah sensor ultrasonik, yaitu pada bagian depan, belakang, samping kanan, dan samping kiri.
- LDR, digunakan untuk mengukur berapa kali roda telah berputar.
- Key pad, digunakan sebagai masukan untuk data-data yang diperlukan oleh mikrokontroller.
- L C D, digunakan sebagai tampilan akan menu yang ada pada alat.
- Mikrokontroller AT98S51, berfungsi sebagai pengendali jalannya alat pembersih lantai. Dimana mikrokontroller akan memproses sinyal-sinyal masukan, baik dari sensor ultrasonik maupun dari keypad. Serta mengendalikan keluaran berupa jalannya alat dan tampilan pada LCD.

- ◆ Motor DC, sebagai outputan untuk menggerakkan alat.

3.2.1 Perencanaan Rangkaian Keypad

Keypad digunakan sebagai masukan data referensi dan mengubah data yang diinginkan. Data tersebut dirubah dalam bentuk kode biner oleh rangkaian keypad. Keypad yang dipakai yaitu berukuran 4x4 (4 bagian kolom dan 4 bagian baris) yang terdiri dari saklar angka 0 sampai 9 sebagai masukan data dan karakter Enter, Cancel, Up, Down, Cor dan Men yang digunakan sebagai data untuk proses setting waktu yang dibutuhkan untuk mematikan dan menghidupkan alat.

Gambar dibawah ini memperlihatkan suatu keypad matrik 4x4 dengan sebagai berikut:



Gambar 3.2. Rangkaian Keypad Matrik 4 x 4

Sumber: perencanaan Sistem 89S51

Pada perencanaan ini keypad dirancang agar saat tombol ditekan keadaan output akan berimpedansi tinggi dan apabila ada penekanan tombol data output langsung diletakkan pada data bus. Pelepasan tombol mengakibatkan output berimpedansi rendah. Dalam hal ini yang bekerja adalah STB (*strub*), penekanan tombol diberi logika *high* dan pelepasan tombol diberi logika *low*.

Untuk 3 bagian kolom yaitu row/y dan 4 bagian baris adalah col/x sistem kerjanya yaitu salah satu pin misalnya X1 terhubung dengan Y1 maka data outputnya akan "1" sedangkan untuk X1 dan Y2 data outputnya akan "2", dari rangkaian diatas dapat diperoleh 16 kemungkinan output untuk lebih jelas dapat dilihat pada tabel dibawah ini :

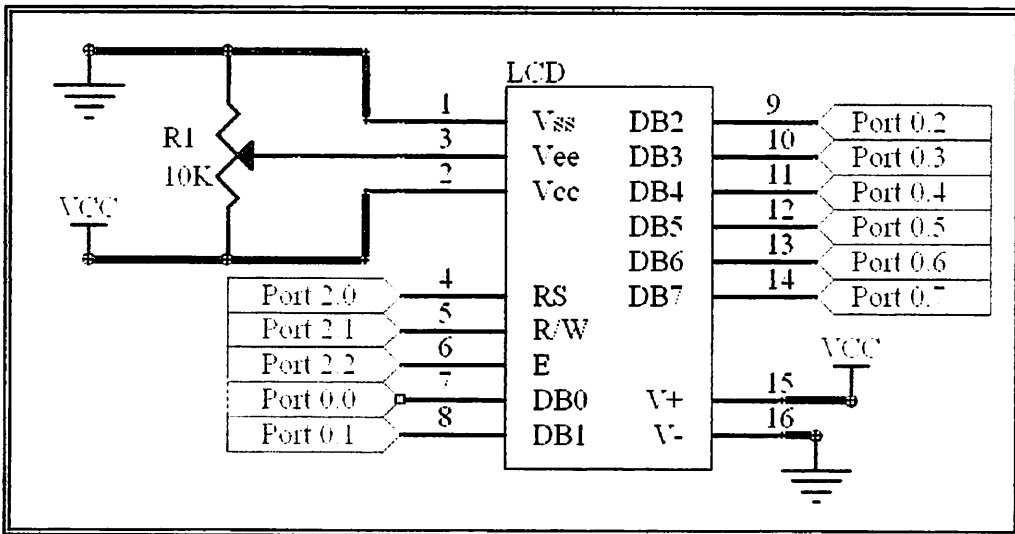
Tabel 3.1.
Kombinasi Output Keypad Matrik 4 x 4

SWITCH POSITION		0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	
		Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
		1	1	1	1	2	2	2	2	3	3	3	3	4	4	4	4	4
		X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X
DATA OUTPUT	A	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	
	B	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1	
	C	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1	
	D	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	

Berdasarkan tabel diatas kita dapat dengan mudah menyeleksi tombol mana yang ditekan dari rangkaian keypad yang dibuat. Keluaran tombol yang dipilih dihubungkan langsung pada P1.0-P1.7 dan selanjutnya display akan menampilkan karakter dengan angka yang dipilih.

3.2.2. Perencanaan Rangkaian Unit Penampil (LCD)

Dalam sistem ini direncanakan menggunakan sebuah layar penampil yang berupa *Liquid Cristal Display* (LCD). Piranti yang digunakan untuk mendukung pengoperasian sistem agar dapat dioperasikan secara interaktif adalah penampil kristal cair. Tipe penampil kristal cair yang digunakan adalah TM 162 yang mempunyai 2 baris tampilan dan masing-masing terdiri atas 16 karakter tiap barisnya. Penampil kristal cair tipe TM 162 ini dilengkapi pula dengan *back light* berwarna hijau. Rangkaian penampil kristal cair ditunjukkan dalam gambar 3.3



Gambar 3.3. Rangkaian Penampil (LCD)

Sumber: perencanaan Sistem 89S51

Penyemat Vcc dihubungkan pada potensiometer 10 k Ω , yang berfungsi untuk mengatur kecerahan *back light*. Penyemat R/W dihubungkan pada port 2.1. Penyemat RS di hubungkan pada port 2.0.

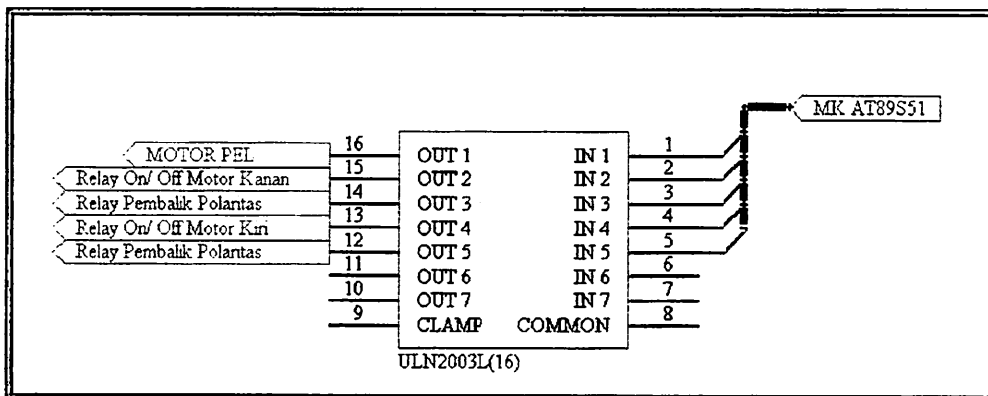
3.2.3. Perencanaan Rangkaian Driver Relay Motor DC

Untuk rangkaian driver relay motor DC digunakan IC ULN sebagai pengendali arah putaran mekanik peralatan. Pada IC ULN 2003 dapat dipicu

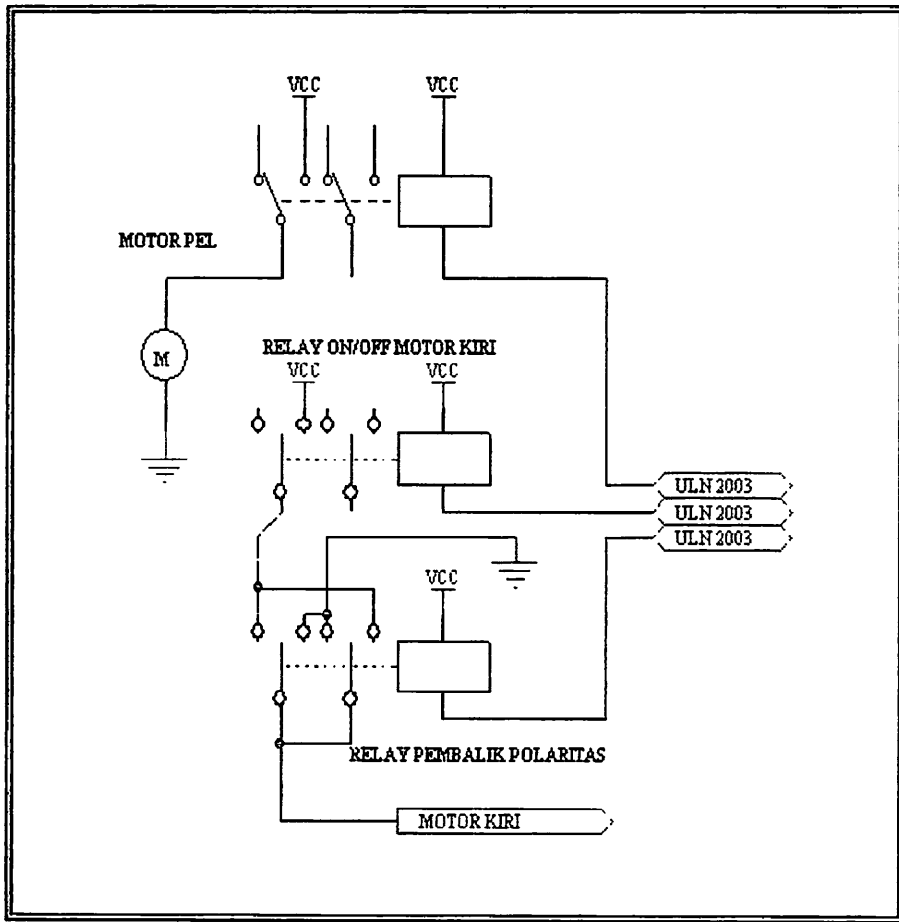
dengan tegangan 5 Volt dan arus maksimum sebesar 500mA dengan suhu kerja dari -20°C sampai 80°C . IC ULN2003 mampu menghidupkan dan mematikan relay yang hanya memiliki tegangan maksimal sebesar 12 Volt dengan resistansi kumparan sebesar $400\ \Omega$ jadi dapat diketahui arus relay sebesar :

$$\begin{aligned} \text{Dimana : } I_{\text{Relay}} &= \frac{VCC}{R.\text{relay}} \\ &= \frac{12}{400} = 30\ \text{mA} \end{aligned}$$

Dengan adanya arus relay sebesar 30 mA maka IC ULN2003 dapat menggerakkan relay tersebut karena ULN 2003 memiliki arus maksimum sebesar 500 mA sesuai dengan data sheet. Dibawah ini adalah rangkaian driver relay motor DC :



Gambar 3.4. Rangkaian Driver Relay Motor DC
Sumber: perencanaan Sistem 89S51



Gambar 3.5. Rangkaian Relay
Sumber: perencanaan Sistem 89S51

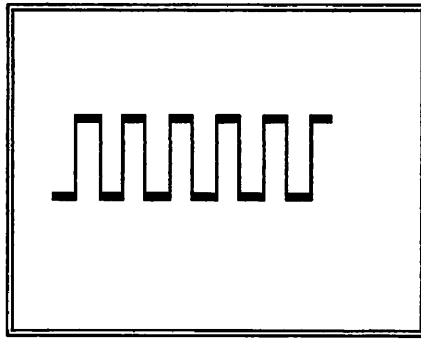
3.2.4. Transducer

Dalam perencanaan ini transducer yang digunakan adalah transducer ultrasonic karena transducer ini memiliki banyak keunggulan diantaranya dapat dipantulkan, tidak mengganggu pendengaran manusia dan dapat menembus kabut.

3.2.4.1. Pemancar Ultrasonik

Pemancar ultrasonic berfungsi sebagai pembangkit frekwensi ultrasonic yang berada pada frekuensi diatas daerah audio manusia. Pada umumnya penerapan paling banyak dipakai dengan menggunakan frekuensi kerja transducer

yang lazim adalah 40Khz. Transducer ini berfungsi untuk merubah gelombang elektrik menjadi gelombang mekanis yang dipancarkan sebagai gelombang ultrasonic. Dimana frekuensi yang dihasilkan oleh transducer ultrasonic dapat dihasilkan melalui perhitungan persamaan atau langsung dari hasil simulasi *software* melalui *microcontroller*.



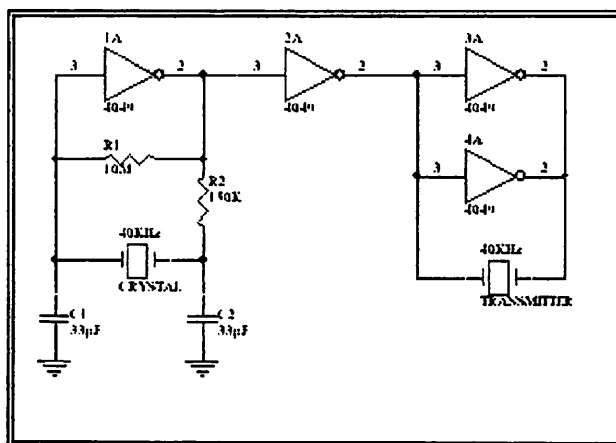
Gambar 3.6. Bentuk Pulsa Ultrasonik



Gambar 3.7. Diagram Blok Pemancar

Rangkaian pemancar ultrasonic disini dibangun dari osilator kristal 40 KHz yang nilainya sudah ditentukan oleh pabrik pembuatannya. Pemanfaatan gerbang IC CMOS 4090 sebagai *buffer* atau penyangga dalam rangkaian pemancar dimaksudkan karena beberapa kelebihan dari IC CMOS itu sendiri, seperti ketahanan terhadap *noise*, konsumsi tegangan yang tidak kritis dan penggunaannya dengan elemen rangkaian C agar tidak terjadi pergeseran frekuensi osilasi. Selain itu pada umumnya secara terintegrasi IC ini dilengkapi pengamanan oleh

kombinasi deretan resistor yang dijejari dioda-dioda untuk membatasi arus masuk pada input CMOS. Sedangkan Rangkaian lengkap pemancar ultrasonic ini dapat dilihat pada gambar 3.8:



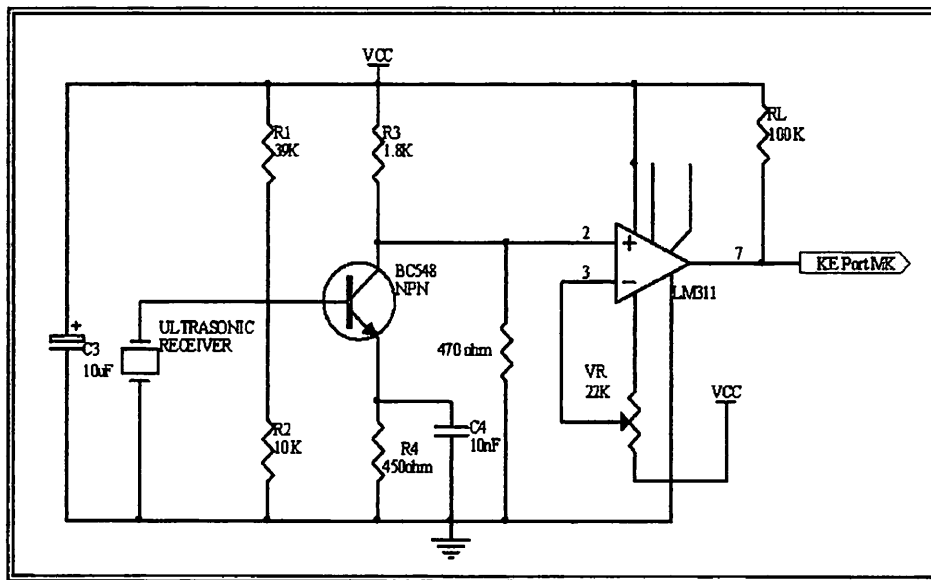
Gambar 3.8. Rangkaian pemancar Ultrasonik

Sumber: perencanaan Sistem 89S51

3.2.4.2. Penerima Ultrasonik

Rangkaian penerima gelombang ultrasonic terdiri Op-Amp yang terdapat dalam 1 kemasan IC, yaitu IC LM311 produksi National Semikonduktor Corporation.

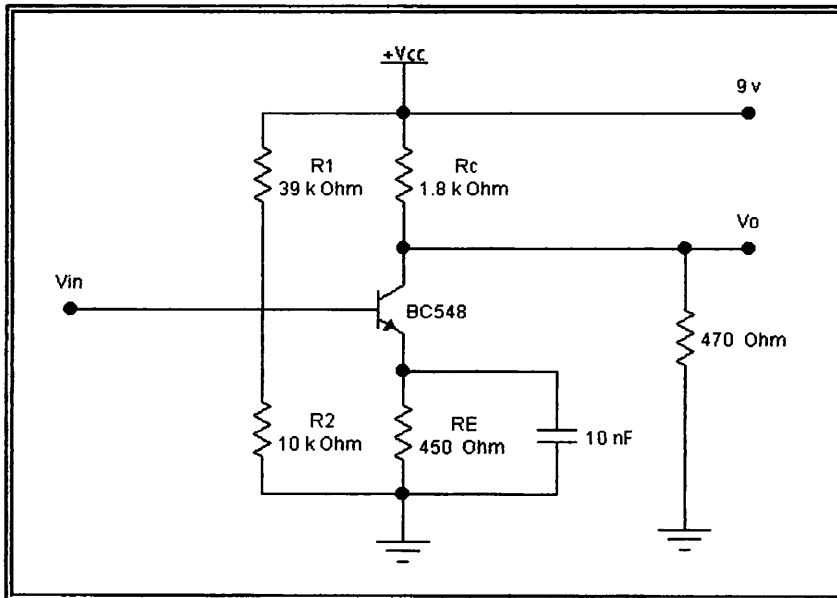
Pada Op-Amp digunakan untuk menguatkan sinyal ultrasonic yang diset sebesar 40Khz. Adapun prategangan yang digunakan adalah prategangan pembagi tegangan. Rangkaian ini dilengkapi dengan trimpot yang digunakan untuk mengatur kepekaan dari rangkaian penerima ultrasonic. Gambar rangkaian penerima ini dapat dilihat pada gambar 3.9.



Gambar 3.9. Rangkaian Penerima Ultrasonik

Sumber: perencanaan Sistem 89S51

Untuk mendapatkan hasil pancaran maupun penerimaan yang kuat dari masing – masing *Tranceiver* ultrasonic, maka pada rangkaian perlu adanya rangkaian penguat. Penguatan yang digunakan berfungsi sebagai penguat sinyal yang diterima oleh rangkaian penerima ultrasonik. Apabila rangkaian penerima menerima pantulan gelombang ultrasonik maka transistor akan berfungsi sebagai penguat sinyal,.Output dari transistor ini akan digunakan untuk pemicuan pada sinyal sehingga dapat melakukan fungsinya dengan baik. Penguatan yang digunakan adalah menggunakan transistor *BC 548* seperti pada gambar 3.10 berikut ini:



Gambar 3.10. Rangkaian Penguat
 Sumber: perencanaan Sistem 89S51

Karena sinyal yang diterima oleh sensor penerima mempunyai tegangan input yang sangat kecil sekali, maka diperancangan ini perlu penguatan lagi agar sinyal output yang diterima oleh sensor dapat diolah oleh mikrokontroler ,sehingga dari rangkaian diatas sesuai *Data Sheet*,diketahui :

$$V_{BE} = 0,7 \text{ V} \quad \beta = 110 \quad V_{cc} = 9 \text{ Volt}$$

Pada perancangan penguatan dibutuhkan $A_v = 29.6$ kali

$$V_i = 25 \text{ mV}$$

$$A_v = \frac{V_o}{V_i} \dots\dots\dots(3-1)$$

$$29.6 = \frac{V_o}{25 \text{ mV}}$$

$$V_o = 0.74 \text{ V}$$

$$A_v = 29.6 \text{ kali}$$

Maka diperancangan ditetapkan $A_v = 29.6$ kali

dengan diperoleh $I_{CQ} = 2.0 \text{ mA}$ (sesuai *data sheet*),maka didapat:

$$I_B = \frac{I_C}{\beta} \dots\dots\dots(3-2)$$

$$= \frac{2.0 \text{ mA}}{110}$$

$$= 18.1 \mu\text{A}$$

$$I_E = I_B + I_C \dots\dots\dots(3-3)$$

$$= 18.1 \cdot 10^{-6} + 2 \cdot 10^{-3}$$

$$= 2.0 \text{ mA}$$

Untuk menempatkan titik Q ditengah-tengah garis beban DC dari sebuah penguat *CE*, diperoleh dari pembagi tegangan :

$$I_{CQ} \quad \frac{V_E}{R_E} = \frac{V_B - V_{BE}}{R_E} \dots\dots\dots(3-4)$$

Oleh karena V_{BE} sedikit mengalami perubahan dengan berubahnya temperatur dan dengan penggantian transistor, dengan memilih V_B yang besar maka I_{CQ} kurang peka terhadap perubahan V_{BE} . Apabila pada perancangan kita memilih V_B yang terlalu besar maka V_E sangat besar yang akan menyebabkan kepatuhan *ac* menjadi terlalu kecil, sehingga transistornya akan cepat jenuh.sebagai alternatif, maka digunakan suatu tegangan emiter yang besarnya *sepersepuluh* V_{cc} , yaitu :

$$V_E = 0.1 \cdot V_{cc} \dots\dots\dots(3-5)$$

Dari persamaan (3-4) diatas,maka :

$$V_E = 0.1 \cdot V_{cc}$$

$$= 0.1(9)$$

$$= 0.9 \text{ Volt}$$

Tahanan emiter, adalah :

$$R_E = \frac{V_E}{I_E} \dots\dots\dots(3-6)$$

$$R_E = \frac{0.9V}{2mA}$$

$$= 450\Omega$$

Oleh karena arus dc dari kolektor $I_C =$ arus dc emiter I_E , maka Tahanan kolektor empat kali R_E , adalah :

$$R_C = 4R_E$$

$$= 4(450) = 1800 \Omega$$

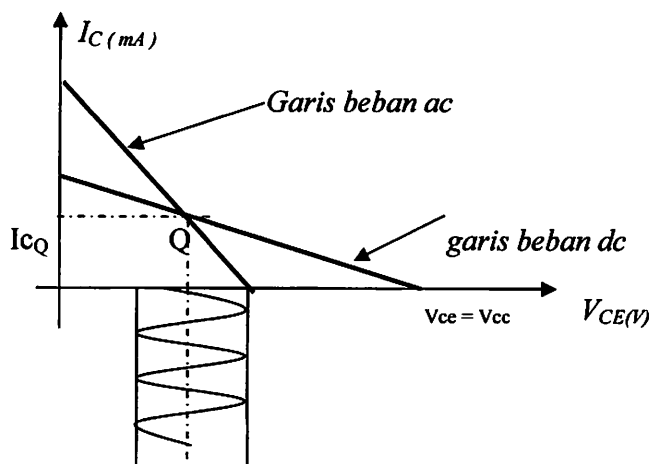
Tegangan basis yang diperlukan adalah :

$$V_B = V_E + V_{BE}$$

$$\cong 0.9 + 0.7$$

$$= 1.6 \text{ Volt}$$

Oleh karena $\beta_{dc} = 110$, maka :



Gambar 3.11.

Hubungan AC Dengan Titik Q Ditengah-Tengah Garis Beban DC

Arus melalui pembagi tegangan sekurang-kurangnya harus sepuluh kali lebih besar dari arus basis, yaitu :

$$\begin{aligned} I_1 &= 10I_B = 10(18.1 \mu\text{A}) \\ &= 0.18 \text{ mA} \end{aligned}$$

$$I_2 = I_1 - I_B = 0.16 \text{ mA}$$

maka, dari sebuah pembagi tegangan dapat diketahui :

$$\begin{aligned} V_{R1} &= V_{CC} - V_B \\ &= 9 - 1.6 = 7.4 \text{ Volt} \end{aligned}$$

Oleh karena $V_B = 1.6$ volt, maka dapat dihitung R_1 dan R_2 sebagai berikut :

$$R_1 = \frac{V_{R1}}{I_1} = \frac{7.4}{0.18 \text{ mA}} \approx 41 \text{ k}\Omega$$

Dan

$$R_2 = \frac{V_B}{I_2} = \frac{1.6 \text{ V}}{0.16 \text{ mA}} \approx 10 \text{ k}\Omega$$

Dengan menggunakan tahanan standart yang terdekat, diperoleh :

$$R_1 = 39 \text{ K}\Omega$$

$$R_2 = 10 \text{ K}\Omega$$

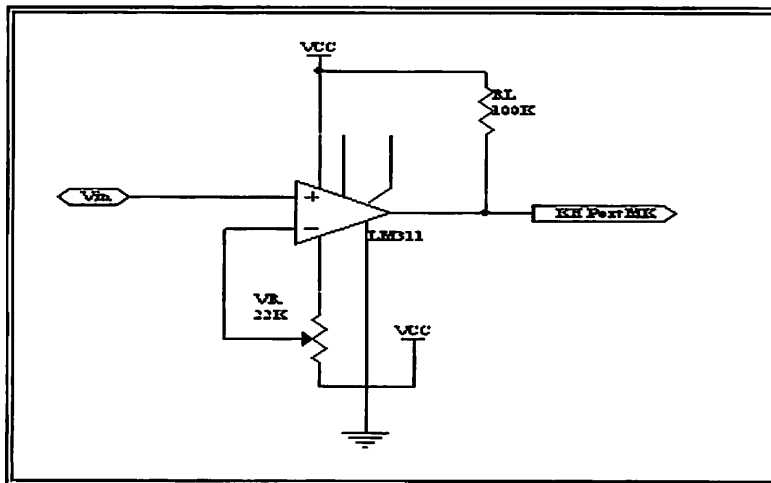
$$R_E = 450 \Omega$$

$$R_C = 1800 \Omega$$

3.2.5. Comparator (*Pembandingan Tegangan*)

Pada perencanaan alat ini yang digunakan sebagai masukan mikrokontroller adalah gelombang input dari penguat sinyal. Pendeteksian gelombang input penguat menggunakan rangkaian Comparator, dan merubahnya menjadi gelombang persegi. rangkaian ini digunakan untuk merubah taraf

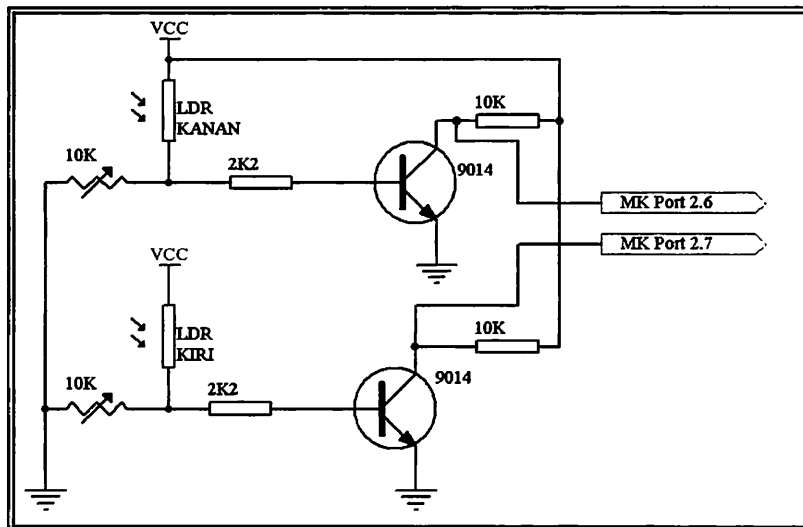
tegangan analog ke taraf tegangan digital. Rangkaian comparator yang digunakan terdiri dari penguat kerja *LM 311* dan beberapa resistor. Tegangan referensi ditentukan dengan melihat output penguat pada layar osciloskop. Untuk komponen tahanannya berupa variabel resistor digunakan sebesar 22K dan tahanan R_L digunakan untuk membatasi arus yang masuk ke mikrokontroller, Rangkaian comparator dapat dilihat dalam gambar 3.12.



Gambar 3.12. Rangkaian Comparator

3.2.6. Rangkaian LDR

LDR merupakan suatu rangkaian elektronika yang dapat mendeteksi cahaya. Dalam hal ini cara kerja dari LDR adalah dengan bergantung pada banyaknya cahaya yang mengenainya. Dimana apabila LDR terkena cahaya, akan membuat resistansi dari LDR tersebut menjadi kecil ($1\text{ k}\Omega$). Sedangkan apabila tidak terkena cahaya atau gelap resistansi LDR tersebut besar ($1\text{ M}\Omega$). Dengan menerapkan hubungan seri antar LDR dan catu daya maka akan didapatkan suatu rangkaian pembagi tegangan sebagai berikut:



Gambar 3.13. Rangkaian LDR
Sumber: perencanaan Sistem 89S51

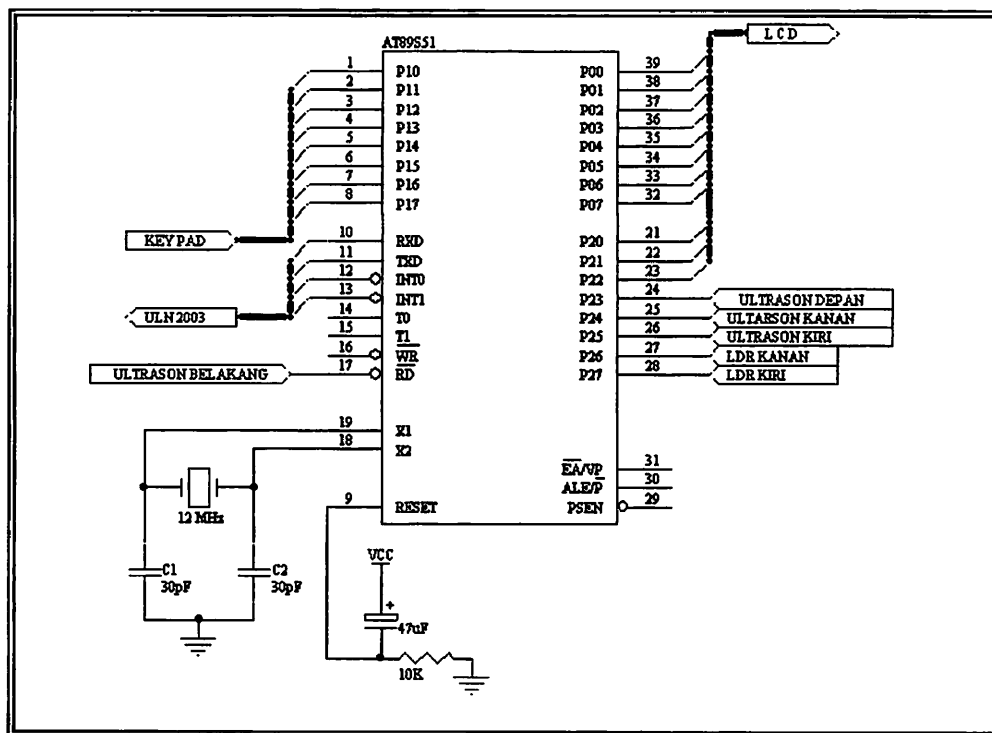
Dengan mengacu pada gambar rangkaian diatas, maka dapat ditentukan besarnya harga R_c bila diketahui $I_c = 560 \mu A$, dan $V_{cc} = 5 \text{ Volt}$.

$$R_c = \frac{V_{cc}}{I_c}$$

$$R_c = \frac{5V}{560\mu A} \approx 8,9K\Omega$$

Karena dipasaran tidak ada, maka diambil nilai terdekat yaitu 10K Ohm.

3.2.7. Perencanaan Rangkaian Utama Mikrokontroller AT89S51



Gambar 3.14. Rangkaian Utama AT89S51

Sumber: perencanaan Sistem 89S51

Rangkaian terintegrasi IC (*Integrated Circuit*) mikrokontroler AT89S51 mempunyai 40 penyemat. Penyemat X1 dan X2 dihubungkan dengan kristal yang berfungsi sebagai pembentuk sebuah isolator bagi mikrokontroler. Kristal 12MHZ ini didukung dengan dua kapasitor keramik C1 dan C2 yang nilainya 30pF. Apabila terjadi beda potensial pada kedua kapasitor tersebut kristal akan berisolasi. Pulsa yang keluar adalah gigi gergaji sehingga akan dikuatkan oleh rangkaian internal pembangkit aliran pulsa pada mikrokontroler sehingga akan berubah pulsa clock. Untuk pembagian dan frekuensi dari internal mikrokontroler itu sendiri yang diinisialisasi dengan program.

Penyemat Reset dihubungkan dengan saklar yang digunakan untuk mereset sistem mikrokontroler. Karena kaki *reset* ini aktif berlogika tinggi maka

diperlukan resistor R1 yang nilainya 10 K Ω yang dihubungkan dengan tegangan 0 Volt untuk memastikan penyemat berlogika rendah saat sistem ini bekerja. Kapasitor C1 47 μ F berfungsi untuk meredam adanya pelentingan akibat penekanan saklar *Reset*.

Port 0 dihubungkan dengan penyemat AD0-AD7 pada LCD yang digunakan sebagai unit penampil. Port 1 dihubungkan dengan keypad. Port 2.0 dan port 2.1 dihubungkan dengan penyemat RS dan RW pada LCD, sedang port 2.2 dihubungkan dengan penyemat E pada LCD, yang berfungsi sebagai sinyal yang diperlukan untuk pengiriman data ke LCD dan memilih data instruksi atau data karakter yang dikirim ke LCD. Port 3.0 sampai port 3.4 dihubungkan dengan *driver* ULN 2003 yang berfungsi untuk mengendalikan mati / hidupnya suatu peralatan yang dihubungkan dengan alat kontrol ini. Port 2.3 sampai 2.5, dan port 3.7 dihubungkan dengan rangkaian sensor ultrasonic. Port 2.6 dan 2.7 dihubungkan dengan rangkaian LDR.

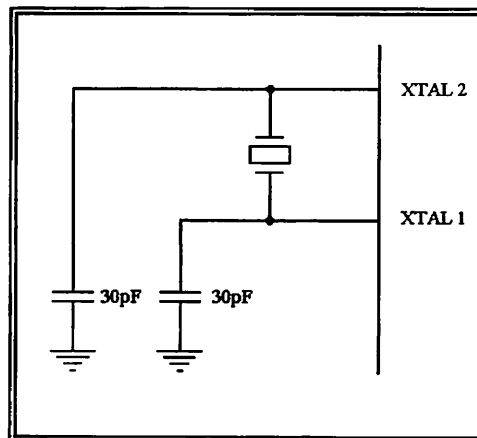
3.2.7.1. Perencanaan Rangkaian *Clock*

Mikrokontroler AT89S51 ini memiliki rangkaian internal *clock generator* yang berfungsi sebagai sumber *clock*, tetapi masih diperlukan rangkaian tambahan untuk membangkitkan *clock* yang diperlukan. Rangkaian ini terdiri dari dua buah kapasitor dan sebuah kristal, dengan data sebagai berikut:

- C1 dan C2 = 20pF – 40pF untuk kristal.
- C1 dan C2 = 30pF – 50pF untuk keramik resonator.
- Kristal = 3MHz – 24MHz.

Karena 1 siklus mesin = 12 T, maka dipilih kristal dengan frekuensi 12 MHz, sehingga didapat:

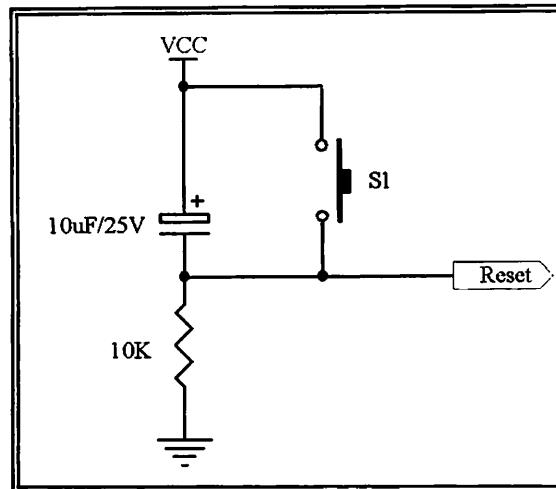
$$\begin{aligned}
 T_{MC} &= 12x \frac{1}{f_{OSC}} \\
 &= 12x \frac{1}{12.10^6} \\
 &= 1 \mu S
 \end{aligned}$$



Gambar 3.15. Rangkaian Clock Mikrokontroler AT 89S51
Sumber: perencanaan Sistem 89S51

3.2.7.2. Perencanaan Rangkaian Reset

Penyemat *reset* dihubungkan dengan saklar yang digunakan untuk *mereset* sistem mikrokontroler. Karena kaki *reset* ini aktif berlogika tinggi maka diperlukan resistor R1 yang nilainya 10 K Ω yang dihubungkan dengan tegangan 0 Volt untuk memastikan penyemat *Reset* berlogika rendah saat sistem ini bekerja. Kapsitor C1=10 μ F berfungsi untuk meredam adanya pelentingan akibat penekanan saklar *Reset*.



Gambar 3.16. Rangkaian Reset Mikrokontroler AT 89S51
Sumber: perencanaan Sistem 89S51

3.2.8. Perencanaan Putaran Roda

Untuk memutar roda agar alat dapat berputar 180° , dengan diketahui diameter roda adalah 10 cm, dan panjang alat sebesar 60 cm, maka :

$$K_o = 2\pi R$$

- Keliling Roda :

$$Kel_{RODA} = 2 * 3,14 * 5$$

$$Kel_{RODA} = 31,4 \text{ cm}$$

- Keliling Alat :

$$\frac{1}{2} Kel_{Alat} = \frac{1}{2} * 2 * 3,14 * 60$$

$$= 188,4 \text{ cm}$$

- Putaran Roda (X) :

$$X = \frac{1/2 Kel_{Alat}}{Kel_{Roda}}$$

$$X = \frac{188,4}{31,4}$$

$$X = 6 \text{ Kali}$$

3.3. Perancangan Perangkat Lunak

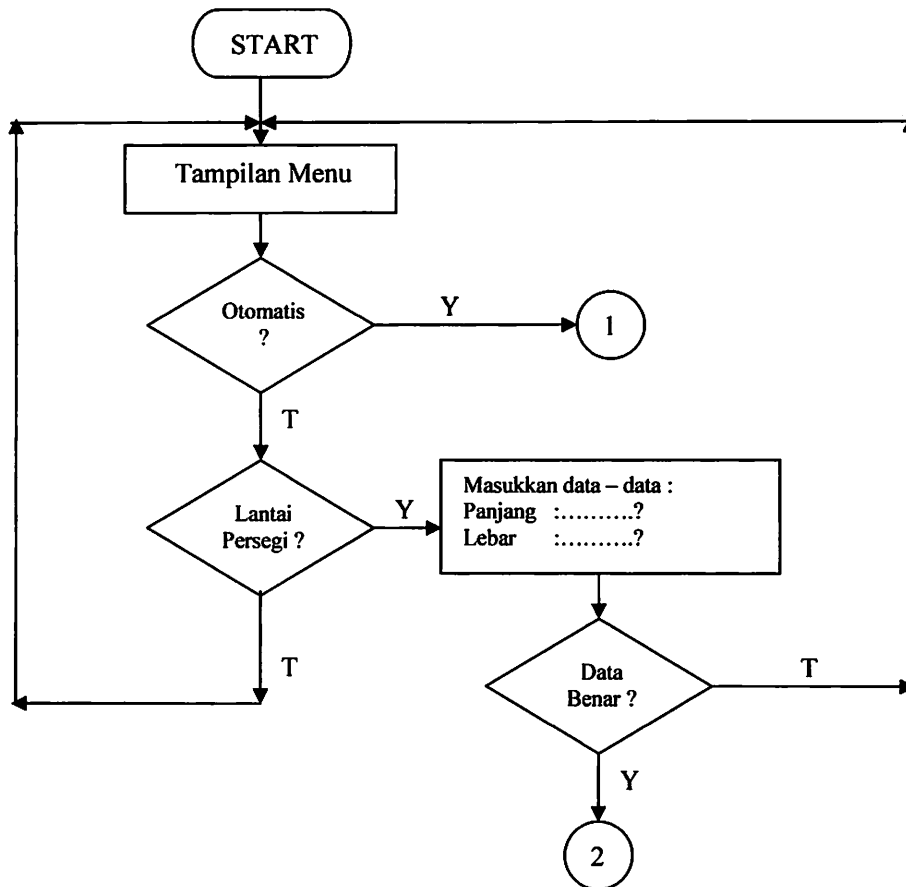
Dalam merancang sebuah program yang mempunyai struktur yang baik, biasanya diawali dengan pembuatan flowchart (digram alir). Digram alir digunakan untuk menggambarkan terlebih dahulu mengenai apa yang harus dikerjakan sebelum mulai merancang program. Setelah proses selesai dijalankan, hasil dari proses diperiksa. Jika hasil dari proses adalah X, jalankan proses X. namun jika hasilnya proses bukan X, maka proses Y yang dijalankan.

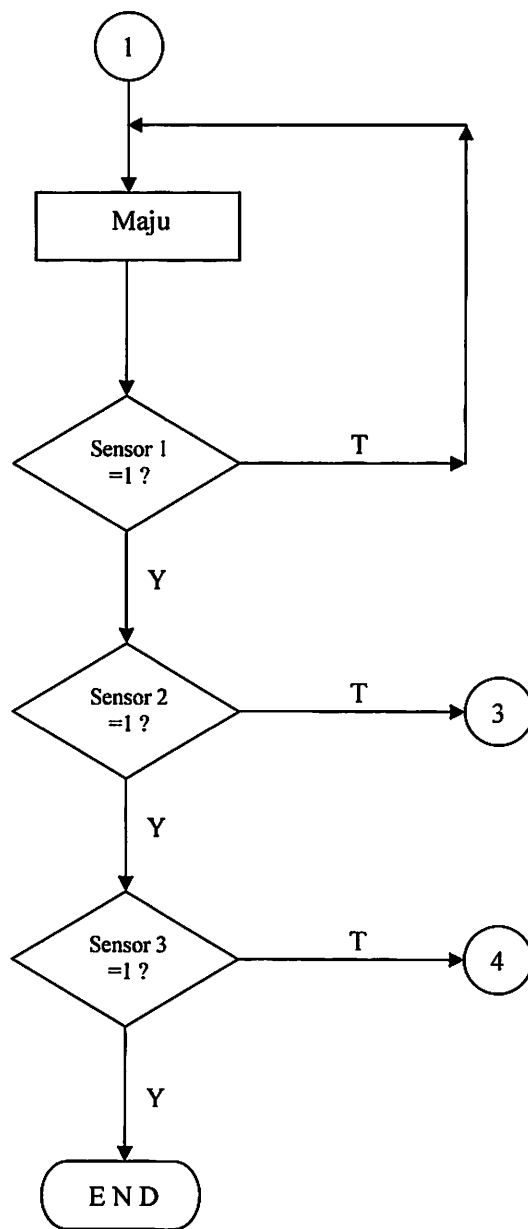
3.3.1. Analogi Program

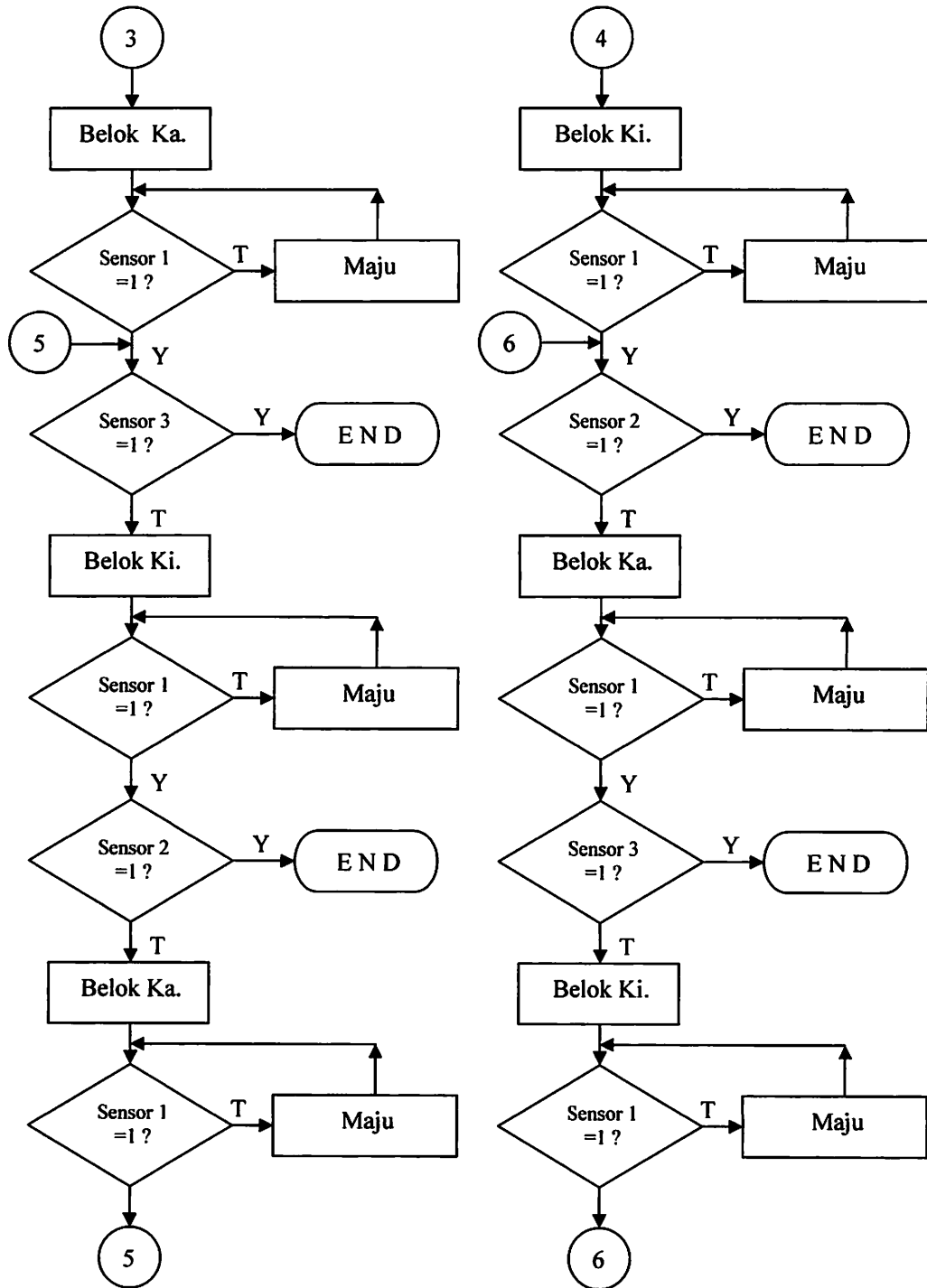
Program yang akan dibuat nantinya, mempunyai analogi sebagai berikut:

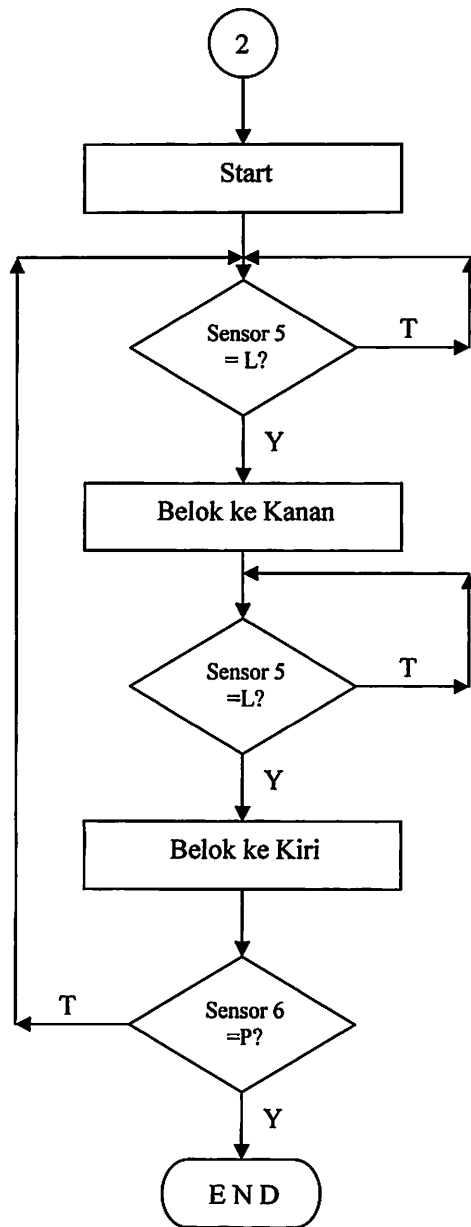
- Menentukan port yang digunakan dan fungsinya atau inisialisasinya.
- Menentukan subroutine yang akan dilaksanakan berdasarkan hasil deteksi sensor atau inputan.

3.3.2. Diagram Alir









BAB IV

PENGUJIAN ALAT

4.1. Umum

Pengujian alat ini dilakukan untuk mengetahui kinerja dari keseluruhan sistem rangkaian. Jadi pada tahap ini akan diketahui nilai-nilai serta parameter-parameter dari setiap bagian yang menyusun sistem secara keseluruhan.

4.2. Pengujian Rangkaian Pemancar Ultrasonik

4.2.1. Tujuan

- Mengetahui nilai tegangan dan frekwensi dari pemancar ultrasonic
- Mengetahui cara mikrokontroler menghasilkan pulsa elektronik.

4.2.2. Peralatan yang dibutuhkan

- Tranduser Ultrasonik
- Multimeter Digital
- Oscilloscope

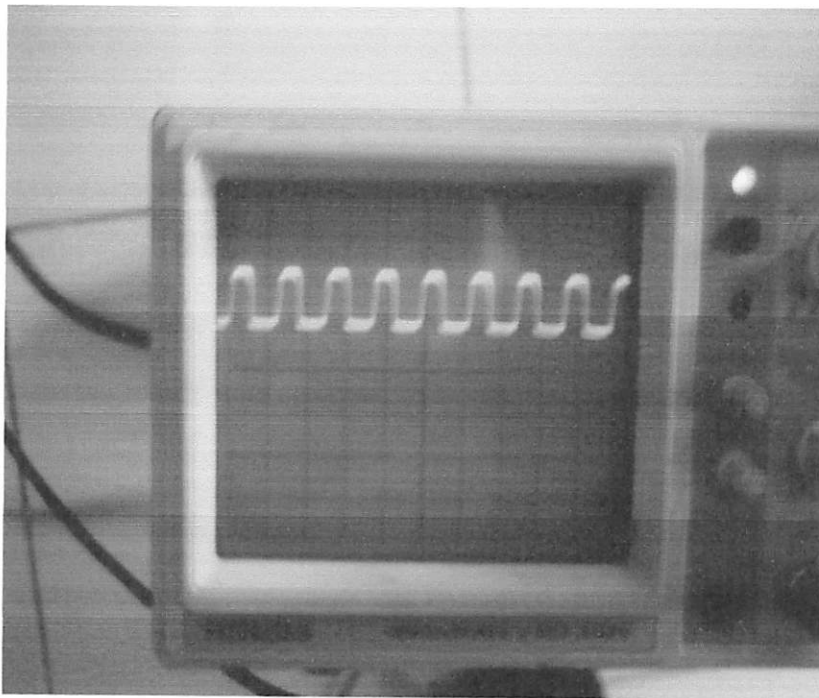
4.2.3. Prosedur pengujian

- Rangkaian diberi catu daya 5 volt
- Mengatur posisi Time/Div = $10\mu\text{s}$, dan Volt/Div = 200mV
- Meletakkan ujung penyidik oscilloscope pada pemancar (sebelum ke tranduser)

4.2.4. Hasil Pengujian

- Frekuensi yang dipancarkan : 40 KHz
- Bentuk gelombang : Persegi

Dari hasil pengujian tegangan Amplitudo yang didapatkan adalah 25mV dengan memancarkan frekuensi 40 KHz pada transducer ultrasonik terlihat pada gambar 4-1.



Gambar 4.1. Bentuk gelombang dari rangkaian pemancar

4.3. Pengujian Rangkaian Penerima Ultrasonik

4.3.1. Tujuan

- Mengetahui jarak yang masih bisa diterima rangkaian penerima ultrasonic.

4.3.2. Peralatan yang digunakan

- Penerima ultrasonic
- Rangkaian pemancar ultrasonic
- Oscilloscope

4.3.3. Langkah-langkah pengujian

- Rangkaian diberi catu daya 5 volt
- Mengatur posisi Time/Div = $10\mu\text{s}$, dan Volt/Div = 200mV
- Mengaktifkan pemancar dan mengatur posisinya sehingga pantulannya dapat diterima oleh transduser penerima.
- Meletakkan ujung kaki penyidik oscilloscope pada kaki input penerima.

4.3.4. Hasil pengujian

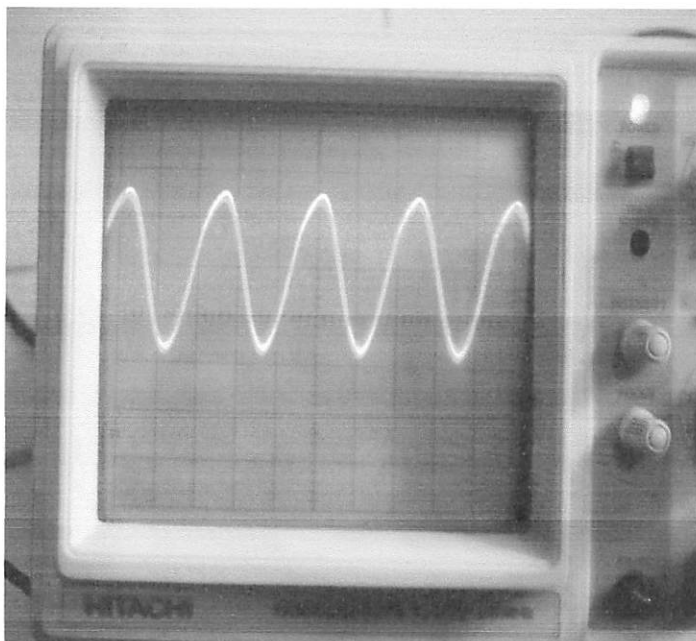
Frekuensi yang diterima : 40 kHz

Bentuk Gelombang dapat dilihat pada gambar 4-2

Tabel 4.1. Hasil Pengujian Rangkaian Penerima Ultrasonik

No.	Jarak (cm)	Frekuensi Pemancar (kHz)	Vin Penerima (volt)	Vout Penerima (Volt)	Keterangan Sensor
1.	30 cm	40 KHz	0.025	0,72	Terhalang
2.	40 cm	40 KHz	0,014	0,4	Tak Terhalang
3.	45 cm	40 KHz	0.012	0.35	Tak Terhalang
4.	50 cm	40 KHz	0.008	0.23	Tak Terhalang

Dari hasil pengujian rangkaian penerima pada tabel 4-1 didapat bahwa pada jarak 30 cm tegangan yang dikeluarkan pada jarak terdekat sebesar 0,72 volt, tegangan akan digolongkan sebagai logika *low* atau "0" karena perencanaan alat ini adalah aktif *low*, tegangan acuan diset pada 0,72 Volt. Sehingga bila tegangan inputan kurang dari 0,72 maka oleh comparator akan digolongkan sebagai logika high (5Volt) keluaran dari rangkaian penguat menunjukkan penguatan tegangan seperti yang terlihat pada gambar 4-2 berikut.



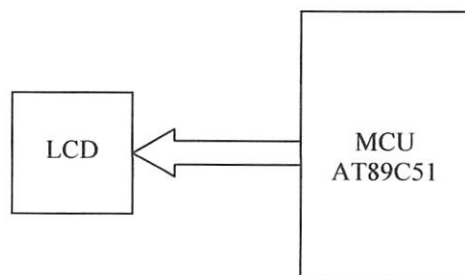
Gambar 4.2. Bentuk gelombang dari rangkaian penerima ultrasonic

4.4. Pengujian Rangkaian LCD

4.4.1 Tujuan

Dalam pengujian rangkaian LCD ini memiliki tujuan untuk mengetahui apakah LCD dapat bekerja dengan baik dalam menampilkan huruf dan angka pada layar LCD.

4.4.2. Diagram Blok Pengujian Rangkaian LCD



Gambar 4.3. Diagram Blok Pengujian Rangkaian LCD

4.4.3. Hasil Pengujian dan Analisis

Dalam pengujian rangkaian LCD ini terlihat bahwa LCD dapat menampilkan tulisan dengan baik. Hal ini seperti yang terlihat pada gambar dibawah ini:



Gambar 4.4. Pengujian Rangkaian LCD

4.5. Pengujian Rangkaian Keypad

4.5.1. Tujuan

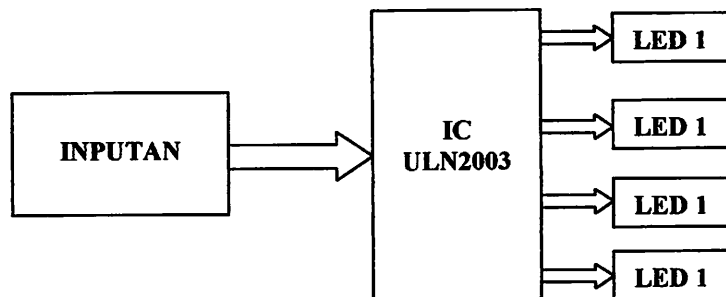
Dalam pengujian rangkaian *keypad* ini memiliki tujuan yaitu untuk mengetahui apakah rangkaian *keypad* dapat memberikan data ke mikrokontroler pada saat ada penekanan tombol.

4.6. Pengujian Rangkaian IC ULN2003A Sebagai Driver

4.6.1. Tujuan

Pengujian IC ULN2003A ini bertujuan untuk mengetahui apakah IC ULN2003 yang digunakan sebagai driver relay dapat bekerja sesuai dengan yang direncanakan.

4.6.2. Diagram Blok Pengujian Rangkaian Driver



Gambar 4.7. Blok Diagram Pengujian Rangkaian IC ULN2003A

4.6.3. Hasil Pengujian Dan Analisis

Dari hasil pengujian rangkaian IC ULN2003A sebagai driver motor maka dapat dilihat pada tabel 4.3 berikut:

Tabel 4.3. Hasil Pengujian IC ULN2003A

Input 1	Input 2	Input 3	Input 4	Led 1	Led 2	Led 3	Led 4
1	0	0	0	Nyala	Tidak menyala	Tidak menyala	Tidak menyala
0	1	0	0	Tidak menyala	Nyala	Tidak menyala	Tidak menyala
0	0	1	0	Tidak menyala	Tidak menyala	Nyala	Tidak menyala
0	0	0	1	Tidak menyala	Tidak menyala	Tidak menyala	Nyala

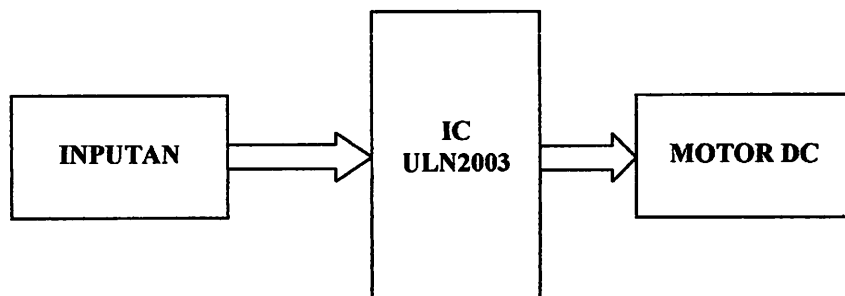
Dari data tabel 4.3 dapat dilihat bahwa pada saat *input* diberikan masukan atau logika *high* maka led akan menyala dan begitu juga sebaliknya jika pada saat *input* diberikan masukan *low* maka led tidak menyala. Dari data sheet diketahui bahwa IC ULN2003A dapat dipicu dengan tegangan 5 volt dan jika *inputan* pada IC ULN2003 diberi logika *high* maka rangkaian atau beban yang terpasang padanya akan bekerja. Dengan demikian maka dapat disimpulkan bahwa rangkaian IC ULN 2003A sebagai *driver* relay dapat bekerja dengan benar.

4.7. Pengujian Rangkaian IC ULN2003A Sebagai Driver Motor DC

4.7.1. Tujuan

Pengujian IC ULN2003A ini bertujuan untuk mengetahui apakah IC ULN2003 yang digunakan sebagai driver motor DC dapat bekerja sesuai dengan yang direncanakan.

4.7.2. Diagram Blok Pengujian Rangkaian Driver



Gambar 4.8. Blok Diagram Pengujian Rangkaian IC ULN2003A

4.7.3. Hasil Pengujian Dan Analisis

Dari hasil pengujian rangkaian IC ULN2003A sebagai driver motor maka dapat dilihat pada tabel 4.4 berikut:

Tabel 4.4. Hasil Pengujian IC ULN2003A Sebagai Driver Motor DC

Input IC ULN2003A	Arus Motor DC (A)	Kondisi motor DC
0	0.04 mA	Tidak berputar
1	54.5 mA	Berputar

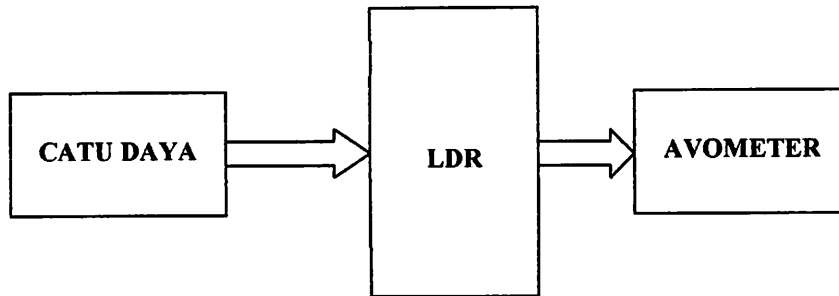
Berdasarkan hasil pengukuran diatas menunjukkan bahwa logika perputaran rotor tersebut dapat dianalogikan secara langsung dengan data 0 yang diberikan secara serentak terhadap semua lilitan yang ada pada motor DC tersebut. Hal ini sangat memudahkan bagi perancangan dalam hal mensimulasikan putaran motor secara bebas dengan hanya mengatur bit-bit pada data yang dikirim kerangkaian motor tersebut.

4.8. Pengujian Rangkaian LDR

4.8.1. Tujuan

Pengujian LDR ini bertujuan untuk mengetahui berapa nilai hambatan LDR pada saat terkena cahaya atau tidak. Dan untuk mengetahui berapa nilai tegangan yang masuk ke mikrokontroller pada saat terkena cahaya atau tidak sesuai dengan yang direncanakan.

4.8.2. Diagram Blok Pengujian Rangkaian LDR



Gambar 4.9. Blok Diagram Pengujian Rangkaian LDR

4.8.3. Hasil Pengujian

Dari hasil pengujian rangkaian LDR maka dapat dilihat pada tabel 4.5 berikut:

Tabel 4.5. Hasil Pengujian LDR

L D R	Terkena Cahaya	Tidak Terkena Cahaya
Resistansi	14,45 K Ohm	246 K Ohm
Tegangan (Vo)	0,15 Volt	6,75 Volt

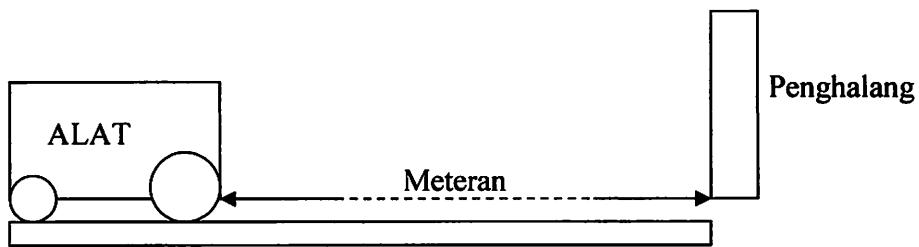
Berdasarkan hasil pengukuran diatas menunjukkan bahwa pada saat LDR terkena cahaya akan menyebabkan nilai resistansinya kecil, dan pada saat tidak terkena cahaya nilai resistansinya besar. Sedangkan untuk nilai tegangan, pada saat terkena cahaya, tegangan yang masuk ke mikrokontroller kecil (Low), pada saat tidak terkena cahaya, tegangan akan high.

4.9. Pengujian Jarak Halangan

4.9.1. Tujuan

Dalam pengujian ini adalah untuk mengetahui berapa jarak halangan, serta berapa jarak halangan berdasarkan jenis dan bahan halangan.

4.9.2. Diagram Blok Pengujian Jarak Halangan



Gambar 4.10. Blok Diagram Pengujian Jarak Halangan

4.9.3. Hasil Pengujian

Dari hasil pengujian Jarak halangan maka dapat dilihat pada tabel 4.6 berikut:

Tabel 4.6. Hasil Pengujian Jarak Halangan

No.	Jenis Penghalang	Jarak Halangan (cm)
1.	Tembok Beton	48
2.	Tembok Biasa	33
3.	Kaca	39
4.	Besi	30
5.	Kayu	22

BAB V

PENUTUP

5.1. Kesimpulan

Dari pembuatan tugas akhir ini, dapat diambil beberapa kesimpulan, antara lain sebagai berikut :

- Arus yang dibutuhkan untuk menggerakkan motor 1,25 Ampere.
- Berat alat 13,5 Kg. Dimensi 30 x 60 x 30 cm.
- Waktu yang dibutuhkan untuk membersihkan lantai keramik dengan dimensi 3x3 m kurang lebih 15 menit.
- Pada saat jenis halangan berbeda dapat mempengaruhi sensor, sehingga mempengaruhi jarak alat pada saat mengenai halangan.
- Jenis lantai mempengaruhi roda pada saat berputar.

5.2. Saran

- Perancangan mekanik yang lebih terperinci, agar didapatkan hasil yang maksimal.
- Penambahan fasilitas diperlukan, agar selain membersihkan lantai, alat dapat digunakan untuk menghisap debu.
- Penambahan sensor pada roda, agar alat dapat lebih sempurna pada saat berbelok dan pada saat berjalan lurus.
- Alat ini dapat dikembangkan untuk dioperasikan dengan menggunakan baterai dengan indikator isi baterai.

LAMPIRAN



INSTITUT TEKNOLOGI NASIONAL MALANG
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO S1
KOSENTRASI TEKNIK ELEKTRONIKA

FORMULIR PERBAIKAN UJIAN SKRIPSI
FAKULTAS TEKNOLOGI INDUSTRI

Nama : Arie Irwanto
Nim : 00.17.224
Jurusan : Teknik Elektro S1
Kosentrasi : Teknik Elektronika
Judul : Perencanaan Dan Pembuatan Alat Pembersih Lantai Otomatis
Dengan Menggunakan Mikrokontrller AT89S51

Perbaikan Meliputi :

No	Tanggal	Uraian	Paraf
01.	4 Oktober 2005	Pengujian Jarak Ultrasonik	
02.	4 Oktober 2005	Perhitungan Putaran Roda	
03.	4 Oktober 2005	Blok Diagram	
04.	4 Oktober 2005	Saran	
05.	4 Oktober 2005	Daftar Pustaka	

Diperiksa & Disetujui:

Penguji Pertama

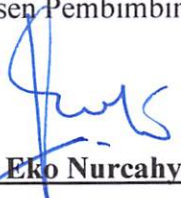

(Joseph Dedy Irawan, ST, MT)

Penguji Kedua


(M. Ibrahim Ashari, ST)

Mengetahui,

Dosen Pembimbing


(Ir. Eko Nurcahyo)



**INSTITUT TEKNOLOGI NASIONAL MALANG
FAKULTAS TEKNOLOGI INDUSTRI
JURUSAN TEKNIK ELEKTRO S1
KOSENTRASI TEKNIK ELEKTRONIKA**

LEMBAR BIMBINGAN SKRIPSI

Nama : Arie Irwanto
Nim : 00.17.224
Jurusan : Teknik Elektro S1
Kosentrasi : Teknik Elektronika
Judul : Perencanaan Dan Pembuatan Alat Pembersih Lantai Otomatis
Dengan Menggunakan Mikrokontroler AT89S51

Tanggal Pengajuan Skripsi : 7 Januari 2005
Selesai Penulisan Skripsi : 10 Juli 2005
Dosen Pembimbing : Ir. Eko Nurcahyo
Telah Dievaluasi Dengan Nilai : 90 (A)

Mengetahui,

Ka. Jur. T. Elektro

Ir. F. Yudi Limpraptono, MT
NIP. Y.1039500274

Diperiksa & Disetujui

Dosen Pembimbing

Ir. Eko Nurcahyo
NIP. Y. 1028700172



INSTITUT TEKNOLOGI NASIONAL
JL. BENDUNGAN SIGURA-GURA 2
MALANG

FORMULIR BIMBINGAN SKRIPSI

Nama : ARIE IRWANTO
Nim : 0017224
Masa Bimbingan : 7-Jan-2005 s/d 10-Jul-2005
Judul Skripsi : Perancangan dan pembuatan alat pemberih lantai otomatis
Dengan menggunakan Mikrokontroller AT89S51

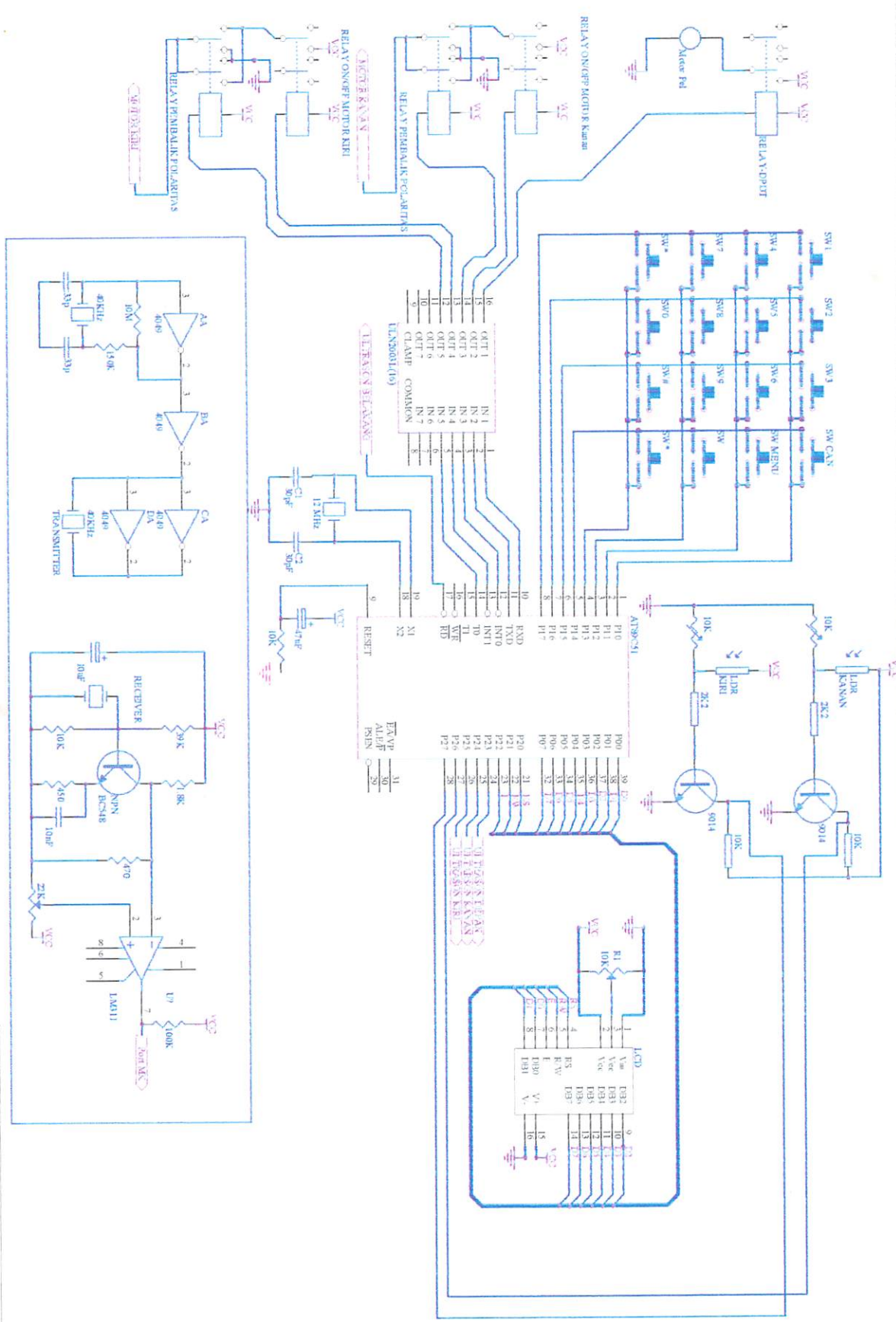
NO.	Tanggal	Uraian	Paraf Pembimbing
1.	19 Mar 2005	Konsultasi Bab I dan II	
2.	27 Mar 2005	Revisi Batasan Masalah	
3.	1 Agt 2005	Penambahan teori transistor	
4.	10 Agt 2005	Konsultasi Bab III	
5.	22 Agt 2005	Demo Alat	
6.	24 Agt 2005	Revisi Blok diagram dan Flowchart	
7.	9 Sep 2005	Acc Seminar Hasil	
8.	15 Sep 2005	Konsultasi Bab I, II, III, IV, dan V	
9.	22 Sep 2005	Revisi Kesimpulan	
10.	24 Sep 2005	Acc ujian Skripsi	

Malang, 24 September 2005
Dosen Pembimbing

Ir. Eko Nurcahyo

Form. S-4a

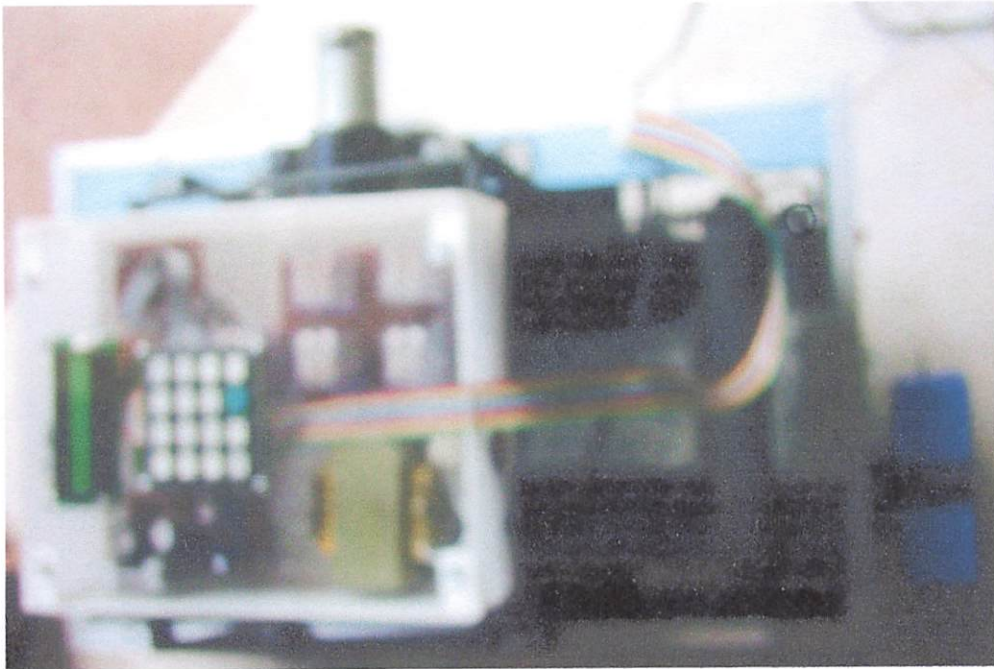
LAMPIRAN



Tgl		Revisi	
Slm	Num/kr	Slm	Revisi
B			
Tgl	9/23/2015	Sheet of	
F.k	J. Sidi & K. A. P. B. I. S. H. D. O. C.	Drawing By	

SPESIFIKASI ALAT

Gambar Alat :



Dimensi Alat :

- Panjang : 60 cm
- Lebar : 30 cm
- Tinggi : 30 cm

Berat Alat : 15 Kg

Pel :

- Panjang : 142 cm
- Lebar : 8 cm



- Bak** :
- **Tinggi** : 12,5 cm
 - **Lebar** : 18 cm
 - **Panjang Bawah** : 24,5 cm
 - **Panjang Atas** : 41 cm

- Diameter Roda** : 10,5 cm
- Jarak Sensor Pemancar dan Penerima** : 1,5 cm
- Motor Yang Digunakan** : 3 Buah (2 untuk roda, 1 untuk pel)
- Sensor Yang Digunakan** : 4 Buah sensor Ultrasonik
(Depan, Belakang, Kanan, dan Kiri)
- : 2 Buah sensor LDR

- Transformator yang digunakan** : 3 Ampere
- **Mikrokontroller** : 52 mA
 - **Relay @30 mA** : 150 mA
 - **Motor @500mA** : 1,5 A

```

LCD CONSTANTA
ISPCLR EQU 00000001B
_INK EQU 00001101B
NTRMOD EQU 00000110B
ISPON EQU 00001100B
JRSOR EQU 00011100B
JNCSET EQU 00111000B

```

```

DEVICE ADDRESS [LCD]
S BIT P2.0 ;LCD
N BIT P2.1 ;LCD
 BIT P2.2 ;LCD
NPUT BIT P2.7
TR_ONK1 BIT P3.1
TR_KANAN BIT P3.2
TR_ONK2 BIT P3.3
TR_KIRI BIT P3.4
KTIF_ALAREM BIT P3.5
TR_PEL BIT P3.0
ATAKEY0 EQU 34H
ATAKEY1 EQU 35H
ATAKEY2 EQU 36H
ATAKEY3 EQU 37H
AM0 EQU 38H
AM1 EQU 39H
AM2 EQU 40H
AM3 EQU 41H
UMDAT EQU 45H
OKASI EQU 47H
AMMOT EQU 48H
OD1 EQU 27H
OD2 EQU 28H
OD3 EQU 29H
D1 EQU 31H
D2 EQU 32H
D3 EQU 33H

```

```

olom1 bit p1.0 ; kiri (1,4,7,redial)
olom2 bit p1.1
olom3 bit p1.2
olom4 bit p1.3
aris1 bit p1.4 ; atas (1,2,3)
aris2 bit p1.5
aris3 bit p1.6
aris4 bit p1.7

eyport equ P1
eydata equ 50h
eybounc equ 51h

```

```
JMP MULAI
```

```

ULAI:
MOV P3,#00H
LCALL INIT_LCD
LCALL DEPAN
MOV TMMOT,#11111101B
unda_put:
UNDA_TAM:
MOV R7,#100
OOP2: MOV R6,#100
OOP1: MOV R5,#100
DJNZ R5,$

```

ARI5

DJNZ R6, LOOP1
DJNZ R7, LOOP2

LOOP4: MOV R7, #100
LOOP3: MOV R6, #100
MOV R5, #100
DJNZ R5, \$
DJNZ R6, LOOP3
DJNZ R7, LOOP4
RET

INISIALISASI:

* INISIALISASI LCD *

DELAY_INIT_LCD:
MOV R6, #20H

DELAY_LCD_LP:

MOV R7, #0
DJNZ R7, \$
DJNZ R6, DLY_LCD_LP
RET

INIT_LCD:

SETB RS
SETB RW
CLR E
MOV A, #DISPCLR
LCALL CONTROLOUT
LCALL DELAY_INIT_LCD
MOV A, #FUNCSET
LCALL CONTROLOUT
MOV A, #DISPON
LCALL CONTROLOUT
MOV A, #ENTRMOD
LCALL CONTROLOUT
MOV DPTR, #NAMA
LCALL PRINTSTRING1
MOV DPTR, #NIM
LCALL PRINTSTRING2
CALL TUNDA_TAM
MOV DPTR, #UNIV
LCALL PRINTSTRING1
MOV DPTR, #MALANG
LCALL PRINTSTRING2
CALL TUNDA_TAM
MOV DPTR, #JUDUL
LCALL PRINTSTRING1
MOV DPTR, #JUDUL1
LCALL PRINTSTRING2
CALL TUNDA_TAM

menuuu:

CLR MTR_ONK1 ;HIDUPKAN MOTOR
CLR MTR_ONK2
MOV DPTR, #MENU
LCALL PRINTSTRING1
MOV DPTR, #MENU1
LCALL PRINTSTRING2
CALL TUNDA_TAM

EPAN:

MOV keybounc, #50
mov keyport, #0FFh
clr kolom1
1: jb baris1, ey1


```

    djnz    keybounc, l1
    LJMP    PILIHAN1

y1:    jb    baris2, ey2
    djnz    keybounc, ey1
    LJMP    PILIHAN2

Y2:    LJMP    DEPAN

menuu:
    AJMP    menuuu

PILIHAN2:
    MOV     DPTR, #PIL
    LCALL  PRINTSTRING1
    MOV     DPTR, #PIL1
    LCALL  PRINTSTRING2

Y11:
    MOV     keybounc, #50
    mov     keyport, #0FFh
    CLR     kolom4

11:    jb    baris3, ey11
    djnz    keybounc, l11
    ACALL  TUNDA
    MOV     DPTR, #OTO1
    LCALL  PRINTSTRING1
    MOV     DPTR, #OTO2
    LCALL  PRINTSTRING2

DEPAN1:
y4:    SETB   kolom1
    clr     kolom2
    JNB    baris4, menuu
    djnz   keybounc, ky4

    JNB    P2.3, HALANG ;sensor depan
    ACALL  ROLL
    MOV     DPTR, #OTO2
    LCALL  PRINTSTRING2
    CLR     AKTIF_ALAREM
    SETB   MTR_ONK1      ;HIDUPKAN MOTOR
    SETB   MTR_ONK2      ;KEDEPAN
    CLR     MTR_KANAN    ;MATIKAN MOTOR kiri-kanan
    CLR     MTR_KIRI     ;MATIKAN ALAREM
    SJMP   DEPAN1

alarem1:
    AJMP   alarem

HALANG:
    ACALL  JALAN_MUNDUR
    JNB    P2.4, alarem1

    CLR     AKTIF_ALAREM
    MOV     DPTR, #OTO4
    LCALL  PRINTSTRING2
    CLR     AKTIF_ALAREM
    CLR     MTR_ONK1      ;HIDUPKAN MOTOR
    SETB   MTR_ONK2
    CLR     MTR_KIRI
    ACALL  DELAY1
    ACALL  DELAY1
*****
DEPAN11:
y41:    SETB   kolom1
    clr     kolom2
    JNB    baris4, menuu
    djnz   keybounc, ky41

    JNB    P2.3, HALANG1 ;sensor depan
    ACALL  ROLL
    MOV     DPTR, #OTO2

```

ARI5

```

LCALL PRINTSTRING2
CLR AKTIF_ALAREM
SETB MTR_ONK1 ;HIDUPKAN MOTOR
SETB MTR_ONK2 ;KEDEPAN
CLR MTR_KANAN ;MATIKAN MOTOR kiri-kanan
CLR MTR_KIRI ;MATIKAN ALAREM
SJMP DEPAN1

```

HALANG1:

```

ACALL JALAN_MUNDUR
JNB P2.5,alarem

```

```

CLR AKTIF_ALAREM
MOV DPTR,#05
LCALL PRINTSTRING2
CLR AKTIF_ALAREM
SETB MTR_ONK1 ;HIDUPKAN MOTOR
CLR MTR_ONK2
CLR MTR_KIRI
ACALL DELAY2
ACALL DELAY2
AJMP DEPAN1

```

JALAN_MUNDUR:

```

CLR AKTIF_ALAREM
CLR MTR_ONK1 ;HIDUPKAN MOTOR
CLR MTR_ONK2 ;KEDEPAN
ACALL ROLL
MOV DPTR,#03
LCALL PRINTSTRING2
SETB MTR_KANAN ;MATIKAN MOTOR kiri-kanan
SETB MTR_KIRI ;MATIKAN ALAREM
ACALL ROLL
SETB MTR_ONK1 ;HIDUPKAN MOTOR
SETB MTR_ONK2 ;KEDEPAN
ACALL TUNDA
ACALL TUNDA
ACALL TUNDA
CLR AKTIF_ALAREM
CLR MTR_ONK1 ;HIDUPKAN MOTOR
CLR MTR_ONK2 ;KEDEPAN
RET

```

DELAY1:

```

MOV R7,#100
LOOP2: MOV R6,#100
LOOP1: MOV R5,#100
DJNZ R5,$
JNB P2.4,alarem
DJNZ R6,LOOP1
JNB P2.4,alarem
DJNZ R7,LOOP2
JNB P2.4,alarem
RET

```

DELAY2:

```

MOV R7,#100
LOOP4: MOV R6,#100
LOOP3: MOV R5,#100
DJNZ R5,$
JNB P2.5,alarem
DJNZ R6,LOOP3
JNB P2.5,alarem
DJNZ R7,LOOP4
JNB P2.5,alarem
RET

```

ARI5

```
LAREM: CLR MTR_ONK1 ;HIDUPKAN MOTOR
        CLR MTR_ONK2
        MOV DPTR,#0T06
        LCALL PRINTSTRING2
        SETB AKTIF_ALAREM
        ACALL TUNDA
ke4: setb kolom1
      clr kolom2
      JNB baris4,menuu1
      djnz keybounc,ke4
      AJMP alarem
```

;*****

```
menuu1: AJMP menuuu
```

```
PILIHAN1:
ULANG1: MOV DPTR,#SIAP
        LCALL PRINTSTRING1
        MOV DPTR,#SIAP1
        LCALL PRINTSTRING2
        MOV R7,#100
LOOPAA: MOV R6,#100
LOOPAB: MOV R5,#100
        DJNZ R5,$
        DJNZ R6,LOOPAB
        DJNZ R7,LOOPAA
```

```
MOV DATAKEY0,#0
MOV DATAKEY1,#0
MOV DATAKEY2,#0
MOV DATAKEY3,#0
MOV TAM0,#0
MOV TAM1,#0
MOV TAM2,#0
MOV TAM3,#0
MOV LOKASI,#0
```

```
KEYPAD: MOV R0,#DATAKEY3
```

```
KEYLOOP:
ulang: call keypad3x4
        mov A,keydata
        cjne A,#0FFh,TAMPIL
        jmp ulang
```

=====
; routine u/ baca keypad 3x4
; output pd keydata(0-9,E=redial,F=#)
=====

```
keypad3x4:
        ACALL ROLL
        mov keybounc,#50
        mov keyport,#0FFh
        clr kolom1
u11: jb baris1,key1
      djnz keybounc,u11
      mov keydata,#00000001b
      RET
key1: jb baris2,key2
      djnz keybounc,key1
      mov keydata,#00000010b
      RET
key2: jb baris3,key3
      djnz keybounc,key2
```

ARI5

```
    mov     keydata,#00000011B
    ret
    ret
key3:  setb   kolom1
      clr   kolom2
      jb    baris1,key5
      djnz  keybounc,key3
      mov   keydata,#00000100B
      ret
key5:  jb    baris2,key6
      djnz  keybounc,key5
      mov   keydata,#00000101B
      ret
TAMPIL: AJMP   TAMPIL1
key6:  jb    baris3,key8
      djnz  keybounc,key6
      mov   keydata,#00000110B
      ret
key8:  setb   kolom2
      clr   kolom3
      jb    baris1,key9
      djnz  keybounc,key8
      mov   keydata,#00000111B
      ret
key9:  jb    baris2,key10
      djnz  keybounc,key9
      mov   keydata,#00001000B
      ret
key10: jb    baris3,key13
      djnz  keybounc,key10
      mov   keydata,#00001001B
      ret
key13: SETB   kolom3
      clr   kolom4
      jb    baris1,key114
      djnz  keybounc,key13
      mov   keydata,#00000111B
      LJMP  ULANG1
key114: jb    baris2,key14
      djnz  keybounc,key114
      mov   keydata,#00000000B
      ret
key14:  jb    baris3,key16
      djnz  keybounc,key14
      mov   keydata,#0eh
      ret
key16: mov     keydata,#0FFh
      ret
```

```
*****
* KUMPULAN RUTIN PELAYANAN LCD *
*****
```

```
OSISI2_1:
MOV      A,#1
OSISI2:
ADD      A,#11000000B
SJMP    POSISI_SUB
```

```
OSISI1_1:
MOV      A,#1
```

```

OSISI1:
    ADD    A,#1000000B
OSISI_SUB:
    DEC    A
    LCALL  CONTROLOUT
    RET

PRINTSTRING2:
    LCALL  POSISI2_1
    SJMP   PRINTSTRING

PRINTSTRING1:
    LCALL  POSISI1_1

PRINTSTRING:
    SJMP   OUTSTRING
PRINTSTRINGLOOP:
    LCALL  DATAOUT
    INC    DPTR

OUTSTRING:
    CLR    A
    MOVC   A,@A+DPTR
    JNZ    PRINTSTRINGLOOP
    RET

CONTROLOUT:
    CPL   RS
    CPL   RW
    CPL   E
    MOV   P0,A
    CPL   E
    CPL   RW
    CPL   RS
    MOV   P0,#0FFH
    SJMP LCD_OUT

DATAOUT:
    CPL   RW
    CPL   E
    MOV   P0,A
    CPL   E
    CPL   RW

LCD_OUT:
    MOVX  @DPTR,A

DELAY_LCD:
    PUSH ACC
    MOV   A,#250
    DJNZ  ACC,$
    POP  ACC
    RET

NAMA:      DB ' ARIE IRWANTO ' ,0
NIM:       DB ' NIM : 00.17.224 ' ,0
NINIV:     DB ' TEKNIK ELEKTRO ' ,0
NIALANG:   DB ' ITN MALANG ' ,0
NIDUL:     DB ' ALAT PEMBERSIH ' ,0
NIDUL1:    DB ' LANTAI OTOMATIS ' ,0
NIAP:      DB ' MASUKKAN JARAK : ' ,0
NIAP1:     DB ' P:          L: ' ,0
NITO1:     DB ' ALAT BERGERAK KE ' ,0
NITO2:     DB ' ARAH DEPAN ' ,0
NITO3:     DB ' ARAH BELAKANG ' ,0
NITO4:     DB ' ARAH KANAN ' ,0
NITO5:     DB ' ARAH KIRI ' ,0

```

ARI5

```
T06:      DB ' AKTIF ALAREM ' ,0
IAP2:     DB ' JARAK DITEMPUH ' ,0
IAP3:     DB ' ALAT BERPUTAR ' ,0
IAP4:     DB ' LAP PEL BERPUTAR ' ,0
MENU :    DB ' MENU : 1:MANUAL ' ,0
MENU1:    DB ' 2: OTOMATIS ' ,0
PIL :     DB ' ANDA MEMILIH PEL ' ,0
PIL1:     DB ' SECARA OTOMATIS ' ,0
```

TAMPIL1:

```
MOV      A,KEYDATA
ANL      A,#0FH
MOV      B,A
CLR      C
SUBB     A,#10
JNC      LOOPKEY
MOV      A,LOKASI
INC      A
MOV      LOKASI,A
```

PIL0:

```
CJNE     A,#00000001B,PILL1
MOV      DATAKEY3,B
MOV      A,#4
LCALL    POSISI1
MOV      A,DATAKEY3
JMP      TAMPILL
```

PILL1:

```
CJNE     A,#00000010B,PIL2
MOV      DATAKEY2,B
MOV      A,#5
LCALL    POSISI1
MOV      A,DATAKEY2
JMP      TAMPILL
```

PIL2:

```
CJNE     A,#00000011B,PIL3
MOV      DATAKEY1,B
MOV      A,#12
LCALL    POSISI1
MOV      A,DATAKEY1
JMP      TAMPILL
```

PIL3:

```
CJNE     A,#00000100B,PIL4
MOV      DATAKEY0,B
MOV      A,#13
LCALL    POSISI1
MOV      A,DATAKEY0
JMP      TAMPILL
```

PIL4:

```
LJMP     PILO
RET
```

TAMPILL:

```
ORL      A,#30H
LCALL    DATAOUT
CALL     roll
JMP      KEYLOOP
RET
```

LOOPKEY:

```
MOV      DPTR,#SIAP3
LCALL    PRINTSTRING1
UMDAT1  EQU 46H
MOV      JUMDAT1,#0
MOV      CD1,#0
MOV      CD2,#0
MOV      CD3,#0
```

AJMP putara

APPEL:

```

CLR MTR_ONK1
CLR MTR_ONK2
MOV     DPTR,#SIAP4
LCALL  PRINTSTRING1
SETB   MTR_PEL
CALL   TUNDA
CALL   TUNDA
CALL   TUNDA
CALL   TUNDA
CALL   TUNDA
CLR    MTR_PEL
RET

```

PUTTAR_MAJU:

```

MOV     DPTR,#SIAP1
LCALL  PRINTSTRING1

```

```

CLR MTR_ONK1
CLR MTR_ONK2

```

```

MOV     A,JUMDAT1
INC     A
MOV     JUMDAT1,A
MOV     A,JUMDAT1
MOV     B,#10
DIV     AB
MOV     CD1,B
MOV     B,#10
DIV     AB
MOV     CD2,B
MOV     CD3,A

```

```

MOV     A,#12
LCALL  POSISI1
MOV     A,#':'
LCALL  DATAOUT
MOV     A,#''
LCALL  DATAOUT
MOV     A,CD2
ADD     A,#30H
LCALL  DATAOUT
MOV     A,CD1
ADD     A,#30H
LCALL  DATAOUT
MOV     A,CD1
XRL    A,DATAKEY0
JZ     CKMNT
AJMP   belum
CKMNT: MOV     A,DATAKEY1
XRL    A,TAM1
JZ     CKM
AJMP   belum

```

KM:

AJMP MENUU

menu2:

AJMP menu

belum:

```

MOV     COD1,#0
MOV     COD2,#0
MOV     COD3,#0
MOV     JUMDAT,#0
MOV     DPTR,#SIAP1
LCALL  PRINTSTRING1

```

```

LANG_JAS:
k4:  setb  kolom1
      clr   kolom2
      jnb  baris4,menuu2
      djnz keybounc,kke4

```

```

      SETB  MTR_ONK1
      CLR   MTR_KANAN
      SETB  MTR_ONK2
      CLR   MTR_KIRI
      CALL  ROLL
      JB    P2.7,ULANG_JAS
      CALL  ROLL
      MOV   A,JUMDAT
      INC   A
      MOV   JUMDAT,A

```

```

;
ANGSUNG:
      MOV   A,JUMDAT
      MOV   COD1,A
      MOV   B,#10
      DIV   AB
      MOV   COD1,B
      MOV   B,#10
      DIV   AB
      MOV   COD2,B
      MOV   COD3,A

```

```

;
      MOV   A,#4
      LCALL POSISI1
      MOV   A,#':'
      LCALL DATAOUT
      MOV   A,#' '
      LCALL DATAOUT
      MOV   A,COD2
      ADD   A,#30H
      LCALL DATAOUT
      MOV   A,COD1
      ADD   A,#30H
      LCALL DATAOUT

```

```

      MOV  A,COD1
      XRL  A,DATAKEY2
      JZ   CEKMNT
      JMP  ULANG_JAS

```

```

EKMNT: MOV  A,COD2
      XRL  A,DATAKEY3
      JNZ  ULANG_JAS
      RET

```

```

UTARA: MOV  JUMDAT,#0

```

```

*****

```

```

LANG_J: CLR   MTR_ONK1
      SETB  MTR_ONK2
      ACALL ROLL
      JB    P2.7,ULANG_J
      ACALL ROLL
      MOV   A,JUMDAT
      INC   A
      MOV   JUMDAT,A
      MOV  A,#04H
      XRL  A,JUMDAT
      JZ   CEK
      JMP  ULANG_J

```



```

EK:      MOV      JUMDAT,#0
         AJMP     LAPPEL
         AJMP     PUTTAR_MAJU

```

```
*****
```

```

LNG_J:  CLR      MTR_ONK2
         SETB     MTR_ONK1
         ACALL   ROLL
         JB      P2.6,ULNG_J
         ACALL   ROLL
         MOV     A,JUMDAT
         INC    A
         MOV     JUMDAT,A
         MOV    A,#04H
         XRL   A,JUMDAT
         JZ    CEeK
         JMP   ULNG_J

```

```

EeK:    MOV      JUMDAT,#0
         AJMP     LAPPEL
         AJMP     PUTTAR_MAJU
         AJMP     putara

```

```
*****
```

```

oll:    mov      70h,#0Aah
roling: mov      71h,#0Aah
         djnz    71h,$
         djnz    70h,roling
         ret

```

```

UNDA:  MOV      R7,#100
OPA:   MOV      R6,#100
OPB:   MOV      R5,#100
         DJNZ    R5,$
         DJNZ    R6,OOPB
         DJNZ    R7,OOPA
         RET

```

```
END
```

Features

- Compatible with MCS-51[®] Products
- 4K Bytes of In-System Programmable (ISP) Flash Memory
 - Endurance: 1000 Write/Erase Cycles
- 4.0V to 5.5V Operating Range
- Fully Static Operation: 0 Hz to 33 MHz
- Three-level Program Memory Lock
- 128 x 8-bit Internal RAM
- 32 Programmable I/O Lines
- Two 16-bit Timer/Counters
- Six Interrupt Sources
- Full Duplex UART Serial Channel
- Low-power Idle and Power-down Modes
- Interrupt Recovery from Power-down Mode
- Watchdog Timer
- Dual Data Pointer
- Power-off Flag
- Fast Programming Time
- Flexible ISP Programming (Byte and Page Mode)

Description

The AT89S51 is a low-power, high-performance CMOS 8-bit microcontroller with 4K bytes of in-system programmable Flash memory. The device is manufactured using Atmel's high-density nonvolatile memory technology and is compatible with the industry-standard 80C51 instruction set and pinout. The on-chip Flash allows the program memory to be reprogrammed in-system or by a conventional nonvolatile memory programmer. By combining a versatile 8-bit CPU with in-system programmable Flash on a monolithic chip, the Atmel AT89S51 is a powerful microcontroller which provides a highly-flexible and cost-effective solution to many embedded control applications.

The AT89S51 provides the following standard features: 4K bytes of Flash, 128 bytes of RAM, 32 I/O lines, Watchdog timer, two data pointers, two 16-bit timer/counters, a five-vector two-level interrupt architecture, a full duplex serial port, on-chip oscillator, and clock circuitry. In addition, the AT89S51 is designed with static logic for operation down to zero frequency and supports two software selectable power saving modes. The Idle Mode stops the CPU while allowing the RAM, timer/counters, serial port, and interrupt system to continue functioning. The Power-down mode saves the RAM contents but freezes the oscillator, disabling all other chip functions until the next external interrupt or hardware reset.



8-bit Microcontroller with 4K Bytes In-System Programmable Flash

AT89S51

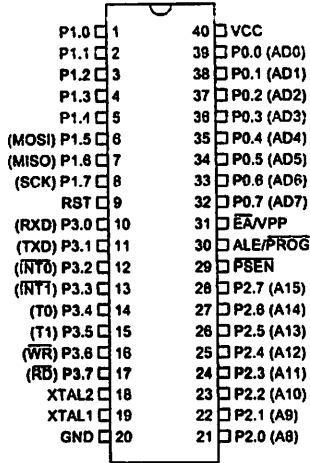
Rev. 2487A-10/01



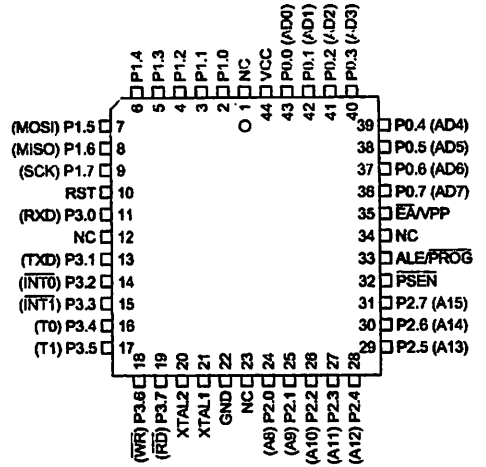


Pin Configurations

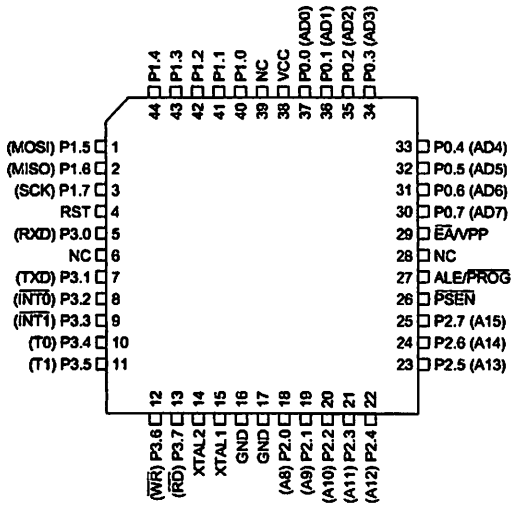
PDIP



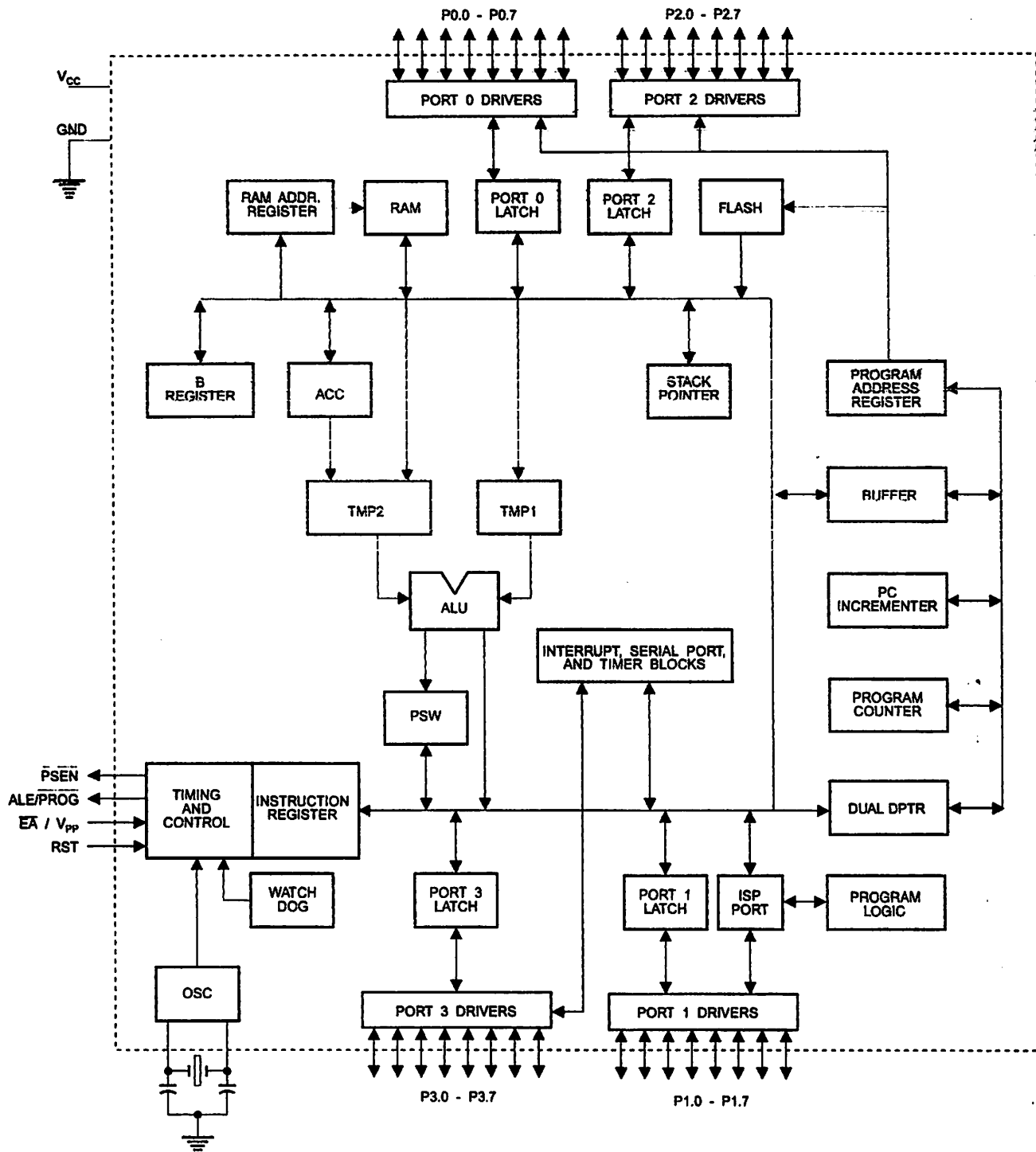
PLCC



TQFP



Block Diagram





Pin Description

VCC Supply voltage.

GND Ground.

Port 0 Port 0 is an 8-bit open drain bidirectional I/O port. As an output port, each pin can sink eight TTL inputs. When 1s are written to port 0 pins, the pins can be used as high-impedance inputs.

Port 0 can also be configured to be the multiplexed low-order address/data bus during accesses to external program and data memory. In this mode, P0 has internal pull-ups.

Port 0 also receives the code bytes during Flash programming and outputs the code bytes during program verification. **External pull-ups are required during program verification.**

Port 1 Port 1 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 1 output buffers can sink/source four TTL inputs. When 1s are written to Port 1 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 1 pins that are externally being pulled low will source current (I_{IL}) because of the internal pull-ups.

Port 1 also receives the low-order address bytes during Flash programming and verification.

Port Pin	Alternate Functions
P1.5	MOSI (used for In-System Programming)
P1.6	MISO (used for In-System Programming)
P1.7	SCK (used for In-System Programming)

Port 2 Port 2 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 2 output buffers can sink/source four TTL inputs. When 1s are written to Port 2 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 2 pins that are externally being pulled low will source current (I_{IL}) because of the internal pull-ups.

Port 2 emits the high-order address byte during fetches from external program memory and during accesses to external data memory that use 16-bit addresses (MOVX @ DPTR). In this application, Port 2 uses strong internal pull-ups when emitting 1s. During accesses to external data memory that use 8-bit addresses (MOVX @ RI), Port 2 emits the contents of the P2 Special Function Register.

Port 2 also receives the high-order address bits and some control signals during Flash programming and verification.

Port 3 Port 3 is an 8-bit bidirectional I/O port with internal pull-ups. The Port 3 output buffers can sink/source four TTL inputs. When 1s are written to Port 3 pins, they are pulled high by the internal pull-ups and can be used as inputs. As inputs, Port 3 pins that are externally being pulled low will source current (I_{IL}) because of the pull-ups.

Port 3 receives some control signals for Flash programming and verification.

Port 3 also serves the functions of various special features of the AT89S51, as shown in the following table.

Port Pin	Alternate Functions
P3.0	RXD (serial input port)
P3.1	TXD (serial output port)
P3.2	$\overline{\text{INT0}}$ (external interrupt 0)
P3.3	$\overline{\text{INT1}}$ (external interrupt 1)
P3.4	T0 (timer 0 external input)
P3.5	T1 (timer 1 external input)
P3.6	$\overline{\text{WR}}$ (external data memory write strobe)
P3.7	$\overline{\text{RD}}$ (external data memory read strobe)

RST

Reset input. A high on this pin for two machine cycles while the oscillator is running resets the device. This pin drives High for 98 oscillator periods after the Watchdog times out. The DISRTO bit in SFR AUXR (address 8EH) can be used to disable this feature. In the default state of bit DISRTO, the RESET HIGH out feature is enabled.

ALE/PROG

Address Latch Enable (ALE) is an output pulse for latching the low byte of the address during accesses to external memory. This pin is also the program pulse input ($\overline{\text{PROG}}$) during Flash programming.

In normal operation, ALE is emitted at a constant rate of 1/6 the oscillator frequency and may be used for external timing or clocking purposes. Note, however, that one ALE pulse is skipped during each access to external data memory.

If desired, ALE operation can be disabled by setting bit 0 of SFR location 8EH. With the bit set, ALE is active only during a MOVX or MOVC instruction. Otherwise, the pin is weakly pulled high. Setting the ALE-disable bit has no effect if the microcontroller is in external execution mode.

$\overline{\text{PSEN}}$

Program Store Enable ($\overline{\text{PSEN}}$) is the read strobe to external program memory.

When the AT89S51 is executing code from external program memory, $\overline{\text{PSEN}}$ is activated twice each machine cycle, except that two $\overline{\text{PSEN}}$ activations are skipped during each access to external data memory.

$\overline{\text{EA/VP}}$

External Access Enable. $\overline{\text{EA}}$ must be strapped to GND in order to enable the device to fetch code from external program memory locations starting at 0000H up to FFFFH. Note, however, that if lock bit 1 is programmed, $\overline{\text{EA}}$ will be internally latched on reset.

$\overline{\text{EA}}$ should be strapped to V_{CC} for internal program executions.

This pin also receives the 12-volt programming enable voltage (V_{PP}) during Flash programming.

XTAL1

Input to the inverting oscillator amplifier and input to the internal clock operating circuit.

XTAL2

Output from the inverting oscillator amplifier





Special Function Registers

A map of the on-chip memory area called the Special Function Register (SFR) space is shown in Table 1.

Note that not all of the addresses are occupied, and unoccupied addresses may not be implemented on the chip. Read accesses to these addresses will in general return random data, and write accesses will have an indeterminate effect.

Table 1. AT89S51 SFR Map and Reset Values

0F8H								0FFH
0F0H	B 00000000							0F7H
0E8H								0EFH
0E0H	ACC 00000000							0E7H
0D8H								0DFH
0D0H	PSW 00000000							0D7H
0C8H								0CFH
0C0H								0C7H
0B8H	IP XX000000							0BFH
0B0H	P3 11111111							0B7H
0A8H	IE 0X000000							0AFH
0A0H	P2 11111111		AUXR1 XXXXXXXX0				WDTRST XXXXXXXXX	0A7H
98H	SCON 00000000	SBUF XXXXXXXXX						9FH
90H	P1 11111111							97H
88H	TCON 00000000	TMOD 00000000	TL0 00000000	TL1 00000000	TH0 00000000	TH1 00000000	AUXR XXX00XX0	8FH
80H	P0 11111111	SP 00000111	DP0L 00000000	DP0H 00000000	DP1L 00000000	DP1H 00000000	PCON 0XXX0000	87H

User software should not write 1s to these unlisted locations, since they may be used in future products to invoke new features. In that case, the reset or inactive values of the new bits will always be 0.

Interrupt Registers: The individual interrupt enable bits are in the IE register. Two priorities can be set for each of the five interrupt sources in the IP register.

Table 2. AUXR: Auxiliary Register

AUXR		Address = 8EH						Reset Value = XXX00XX0B	
Not Bit Addressable		-	-	-	WDIDLE	DISRTO	-	-	DISALE
Bit		7	6	5	4	3	2	1	0
-		Reserved for future expansion							
DISALE		Disable/Enable ALE							
		DISALE							
		Operating Mode							
	0	ALE is emitted at a constant rate of 1/6 the oscillator frequency							
	1	ALE is active only during a MOVX or MOVC instruction							
DISRTO		Disable/Enable Reset out							
		DISRTO							
	0	Reset pin is driven High after WDT times out							
	1	Reset pin is input only							
WDIDLE		Disable/Enable WDT in IDLE mode							
		WDIDLE							
	0	WDT continues to count in IDLE mode							
	1	WDT halts counting in IDLE mode							

Dual Data Pointer Registers: To facilitate accessing both internal and external data memory, two banks of 16-bit Data Pointer Registers are provided: DP0 at SFR address locations 82H-83H and DP1 at 84H-85H. Bit DPS = 0 in SFR AUXR1 selects DP0 and DPS = 1 selects DP1. The user should always initialize the DPS bit to the appropriate value before accessing the respective Data Pointer Register.



Power Off Flag: The Power Off Flag (POF) is located at bit 4 (PCON.4) in the PCON SFR. POF is set to "1" during power up. It can be set and rest under software control and is not affected by reset.

Table 3. AUXR1: Auxiliary Register 1

AUXR1							
Address = A2H							
Reset Value = XXXXXX0B							
Not Bit Addressable							
	-	-	-	-	-	-	DPS
Bit	7	6	5	4	3	2	1
-	Reserved for future expansion						
DPS	Data Pointer Register Select						
	DPS						
	0	Selects DPTR Registers DP0L, DP0H					
	1	Selects DPTR Registers DP1L, DP1H					

Memory Organization

MCS-51 devices have a separate address space for Program and Data Memory. Up to 64K bytes each of external Program and Data Memory can be addressed.

Program Memory

If the \overline{EA} pin is connected to GND, all program fetches are directed to external memory.

On the AT89S51, if \overline{EA} is connected to V_{CC} , program fetches to addresses 0000H through FFFH are directed to internal memory and fetches to addresses 1000H through FFFFH are directed to external memory.

Data Memory

The AT89S51 implements 128 bytes of on-chip RAM. The 128 bytes are accessible via direct and indirect addressing modes. Stack operations are examples of indirect addressing, so the 128 bytes of data RAM are available as stack space.

Watchdog Timer (One-time Enabled with Reset-out)

The WDT is intended as a recovery method in situations where the CPU may be subjected to software upsets. The WDT consists of a 14-bit counter and the Watchdog Timer Reset (WDTRST) SFR. The WDT is defaulted to disable from exiting reset. To enable the WDT, a user must write 01EH and 0E1H in sequence to the WDTRST register (SFR location 0A6H). When the WDT is enabled, it will increment every machine cycle while the oscillator is running. The WDT timeout period is dependent on the external clock frequency. There is no way to disable the WDT except through reset (either hardware reset or WDT overflow reset). When WDT overflows, it will drive an output RESET HIGH pulse at the RST pin.

Using the WDT

To enable the WDT, a user must write 01EH and 0E1H in sequence to the WDTRST register (SFR location 0A6H). When the WDT is enabled, the user needs to service it by writing 01EH and 0E1H to WDTRST to avoid a WDT overflow. The 14-bit counter overflows when it reaches 16383 (3FFFH), and this will reset the device. When the WDT is enabled, it will increment every machine cycle while the oscillator is running. This means the user must reset the WDT at least every 16383 machine cycles. To reset the WDT the user must write 01EH and 0E1H to WDTRST. WDTRST is a write-only register. The WDT counter cannot be read or written. When WDT overflows, it will generate an output RESET pulse at the RST pin. The RESET pulse duration is $98 \times TOSC$, where $TOSC = 1/FOSC$. To make the best use of the WDT, it

should be serviced in those sections of code that will periodically be executed within the time required to prevent a WDT reset.

WDT During Power-down and Idle

In Power-down mode the oscillator stops, which means the WDT also stops. While in Power-down mode, the user does not need to service the WDT. There are two methods of exiting Power-down mode: by a hardware reset or via a level-activated external interrupt, which is enabled prior to entering Power-down mode. When Power-down is exited with hardware reset, servicing the WDT should occur as it normally does whenever the AT89S51 is reset. Exiting Power-down with an interrupt is significantly different. The interrupt is held low long enough for the oscillator to stabilize. When the interrupt is brought high, the interrupt is serviced. To prevent the WDT from resetting the device while the interrupt pin is held low, the WDT is not started until the interrupt is pulled high. It is suggested that the WDT be reset during the interrupt service for the interrupt used to exit Power-down mode.

To ensure that the WDT does not overflow within a few states of exiting Power-down, it is best to reset the WDT just before entering Power-down mode.

Before going into the IDLE mode, the WDIDLE bit in SFR AUXR is used to determine whether the WDT continues to count if enabled. The WDT keeps counting during IDLE (WDIDLE bit = 0) as the default state. To prevent the WDT from resetting the AT89S51 while in IDLE mode, the user should always set up a timer that will periodically exit IDLE, service the WDT, and reenter IDLE mode.

With WDIDLE bit enabled, the WDT will stop to count in IDLE mode and resumes the count upon exit from IDLE.

UART

The UART in the AT89S51 operates the same way as the UART in the AT89C51. For further information on the UART operation, refer to the ATMEL Web site (<http://www.atmel.com>). From the home page, select 'Products', then '8051-Architecture Flash Microcontroller', then 'Product Overview'.

Timer 0 and 1

Timer 0 and Timer 1 in the AT89S51 operate the same way as Timer 0 and Timer 1 in the AT89C51. For further information on the timers' operation, refer to the ATMEL Web site (<http://www.atmel.com>). From the home page, select 'Products', then '8051-Architecture Flash Microcontroller', then 'Product Overview'.

Interrupts

The AT89S51 has a total of five interrupt vectors: two external interrupts ($\overline{INT0}$ and $\overline{INT1}$), two timer interrupts (Timers 0 and 1), and the serial port interrupt. These interrupts are all shown in Figure 1.

Each of these interrupt sources can be individually enabled or disabled by setting or clearing a bit in Special Function Register IE. IE also contains a global disable bit, EA, which disables all interrupts at once.

Note that Table 4 shows that bit position IE.6 is unimplemented. In the AT89S51, bit position IE.5 is also unimplemented. User software should not write 1s to these bit positions, since they may be used in future AT89 products.

The Timer 0 and Timer 1 flags, TF0 and TF1, are set at S5P2 of the cycle in which the timers overflow. The values are then polled by the circuitry in the next cycle



Table 4. Interrupt Enable (IE) Register

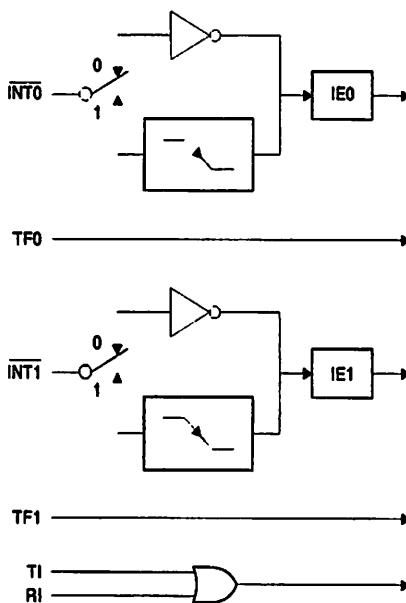
(MSB)		(LSB)					
EA	-	-	ES	ET1	EX1	ET0	EX0

Enable Bit = 1 enables the interrupt.
 Enable Bit = 0 disables the interrupt.

Symbol	Position	Function
EA	IE.7	Disables all interrupts. If EA = 0, no interrupt is acknowledged. If EA = 1, each interrupt source is individually enabled or disabled by setting or clearing its enable bit.
-	IE.6	Reserved
-	IE.5	Reserved
ES	IE.4	Serial Port Interrupt enable bit
ET1	IE.3	Timer 1 interrupt enable bit
EX1	IE.2	External interrupt 1 enable bit
ET0	IE.1	Timer 0 interrupt enable bit
EX0	IE.0	External interrupt 0 enable bit

User software should never write 1s to reserved bits, because they may be used in future AT89 products.

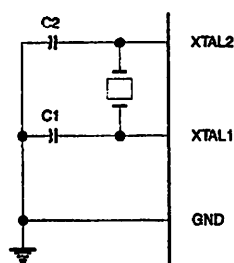
Figure 1. Interrupt Sources



Oscillator Characteristics

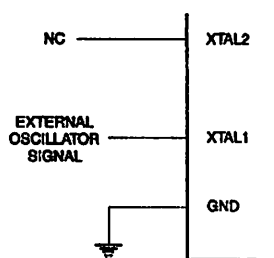
XTAL1 and XTAL2 are the input and output, respectively, of an inverting amplifier that can be configured for use as an on-chip oscillator, as shown in Figure 2. Either a quartz crystal or ceramic resonator may be used. To drive the device from an external clock source, XTAL2 should be left unconnected while XTAL1 is driven, as shown in Figure 3. There are no requirements on the duty cycle of the external clock signal, since the input to the internal clocking circuitry is through a divide-by-two flip-flop, but minimum and maximum voltage high and low time specifications must be observed.

Figure 2. Oscillator Connections



Note: C1, C2 = 30 pF ± 10 pF for Crystals = 40 pF ± 10 pF for Ceramic Resonators

Figure 3. External Clock Drive Configuration



Idle Mode

In idle mode, the CPU puts itself to sleep while all the on-chip peripherals remain active. The mode is invoked by software. The content of the on-chip RAM and all the special function registers remain unchanged during this mode. The idle mode can be terminated by any enabled interrupt or by a hardware reset.

Note that when idle mode is terminated by a hardware reset, the device normally resumes program execution from where it left off, up to two machine cycles before the internal reset algorithm takes control. On-chip hardware inhibits access to internal RAM in this event, but access to the port pins is not inhibited. To eliminate the possibility of an unexpected write to a port pin when idle mode is terminated by a reset, the instruction following the one that invokes idle mode should not write to a port pin or to external memory.

Power-down Mode

In the Power-down mode, the oscillator is stopped, and the instruction that invokes Power-down is the last instruction executed. The on-chip RAM and Special Function Registers retain their values until the Power-down mode is terminated. Exit from Power-down mode can be initiated either by a hardware reset or by activation of an enabled external interrupt into INT0 or INT1. Reset redefines the SFRs but does not change the on-chip RAM. The reset should not be activated before V_{CC} is restored to its normal operating level and must be held active long enough to allow the oscillator to restart and stabilize.





Table 5. Status of External Pins During Idle and Power-down Modes

Mode	Program Memory	ALE	PSEN	PORT0	PORT1	PORT2	PORT3
Idle	Internal	1	1	Data	Data	Data	Data
Idle	External	1	1	Float	Data	Address	Data
Power-down	Internal	0	0	Data	Data	Data	Data
Power-down	External	0	0	Float	Data	Data	Data

Program Memory Lock Bits

The AT89S51 has three lock bits that can be left unprogrammed (U) or can be programmed (P) to obtain the additional features listed in the following table.

Table 6. Lock Bit Protection Modes

	Program Lock Bits			Protection Type
	LB1	LB2	LB3	
1	U	U	U	No program lock features
2	P	U	U	MOVC instructions executed from external program memory are disabled from fetching code bytes from internal memory, \overline{EA} is sampled and latched on reset, and further programming of the Flash memory is disabled
3	P	P	U	Same as mode 2, but verify is also disabled
4	P	P	P	Same as mode 3, but external execution is also disabled

When lock bit 1 is programmed, the logic level at the \overline{EA} pin is sampled and latched during reset. If the device is powered up without a reset, the latch initializes to a random value and holds that value until reset is activated. The latched value of \overline{EA} must agree with the current logic level at that pin in order for the device to function properly.

Programming the Flash – Parallel Mode

The AT89S51 is shipped with the on-chip Flash memory array ready to be programmed. The programming interface needs a high-voltage (12-volt) program enable signal and is compatible with conventional third-party Flash or EPROM programmers.

The AT89S51 code memory array is programmed byte-by-byte.

Programming Algorithm: Before programming the AT89S51, the address, data, and control signals should be set up according to the Flash programming mode table and Figures 13 and 14. To program the AT89S51, take the following steps:

1. Input the desired memory location on the address lines.
2. Input the appropriate data byte on the data lines.
3. Activate the correct combination of control signals.
4. Raise \overline{EA}/V_{PP} to 12V.
5. Pulse ALE/PROG once to program a byte in the Flash array or the lock bits. The byte-write cycle is self-timed and typically takes no more than 50 μ s. Repeat steps 1 through 5, changing the address and data for the entire array or until the end of the object file is reached.

Data Polling: The AT89S51 features Data Polling to indicate the end of a byte write cycle. During a write cycle, an attempted read of the last byte written will result in the complement of the written data on P0.7. Once the write cycle has been completed, true data is valid on all outputs, and the next cycle may begin. Data Polling may begin any time after a write cycle has been initiated.

Ready/Busy: The progress of byte programming can also be monitored by the RDY/ $\overline{\text{BSY}}$ output signal. P3.0 is pulled low after ALE goes high during programming to indicate $\overline{\text{BUSY}}$. P3.0 is pulled high again when programming is done to indicate READY.

Program Verify: If lock bits LB1 and LB2 have not been programmed, the programmed code data can be read back via the address and data lines for verification. The status of the individual lock bits can be verified directly by reading them back.

Reading the Signature Bytes: The signature bytes are read by the same procedure as a normal verification of locations 000H, 100H, and 200H, except that P3.6 and P3.7 must be pulled to a logic low. The values returned are as follows.

(000H) = 1EH indicates manufactured by Atmel
 (100H) = 51H indicates 89S51
 (200H) = 06H

Chip Erase: In the parallel programming mode, a chip erase operation is initiated by using the proper combination of control signals and by pulsing ALE/PROG low for a duration of 200 ns - 500 ns.

In the serial programming mode, a chip erase operation is initiated by issuing the Chip Erase instruction. In this mode, chip erase is self-timed and takes about 500 ms.

During chip erase, a serial read from any address location will return 00H at the data output.

Programming the Flash – Serial Mode

The Code memory array can be programmed using the serial ISP interface while RST is pulled to V_{CC} . The serial interface consists of pins SCK, MOSI (input) and MISO (output). After RST is set high, the Programming Enable instruction needs to be executed first before other operations can be executed. Before a reprogramming sequence can occur, a Chip Erase operation is required.

The Chip Erase operation turns the content of every memory location in the Code array into FFH.

Either an external system clock can be supplied at pin XTAL1 or a crystal needs to be connected across pins XTAL1 and XTAL2. The maximum serial clock (SCK) frequency should be less than 1/16 of the crystal frequency. With a 33 MHz oscillator clock, the maximum SCK frequency is 2 MHz.

Serial Programming Algorithm

To program and verify the AT89S51 in the serial programming mode, the following sequence is recommended:

1. Power-up sequence:
 - Apply power between VCC and GND pins.
 - Set RST pin to "H".
 - If a crystal is not connected across pins XTAL1 and XTAL2, apply a 3 MHz to 33 MHz clock to XTAL1 pin and wait for at least 10 milliseconds.
2. Enable serial programming by sending the Programming Enable serial instruction to pin MOSI/P1.5. The frequency of the shift clock supplied at pin SCK/P1.7 needs to be less than the CPU clock at XTAL1 divided by 16.
3. The Code array is programmed one byte at a time in either the Byte or Page mode. The write cycle is self-timed and typically takes less than 0.5 ms at 5V.
4. Any memory location can be verified by using the Read instruction that returns the content at the selected address at serial output MISO/P1.6.
5. At the end of a programming session, RST can be set low to commence normal device operation.





Power-off sequence (if needed):

Set XTAL1 to "L" (if a crystal is not used).

Set RST to "L".

Turn V_{CC} power off.

Data Polling: The Data Polling feature is also available in the serial mode. In this mode, during a write cycle an attempted read of the last byte written will result in the complement of the MSB of the serial output byte on MISO.

Serial Programming Instruction Set

The Instruction Set for Serial Programming follows a 4-byte protocol and is shown in Table 8 on page 18.

Programming Interface – Parallel Mode

Every code byte in the Flash array can be programmed by using the appropriate combination of control signals. The write operation cycle is self-timed and once initiated, will automatically time itself to completion.

All major programming vendors offer worldwide support for the Atmel microcontroller series. Please contact your local programming vendor for the appropriate software revision.

Table 7. Flash Programming Modes

Mode	V _{CC}	RST	PSEN	ALE/ PROG	EA/ V _{PP}	P2.6	P2.7	P3.3	P3.6	P3.7	P0.7-0 Data	P2.3-0	P1.7-0
												Address	
Write Code Data	5V	H	L		12V	L	H	H	H	H	D _{IN}	A11-8	A7-0
Read Code Data	5V	H	L	H	H	L	L	L	H	H	D _{OUT}	A11-8	A7-0
Write Lock Bit 1	5V	H	L		12V	H	H	H	H	H	X	X	X
Write Lock Bit 2	5V	H	L		12V	H	H	H	L	L	X	X	X
Write Lock Bit 3	5V	H	L		12V	H	L	H	H	L	X	X	X
Read Lock Bits 1, 2, 3	5V	H	L	H	H	H	H	L	H	L	P0.2, P0.3, P0.4	X	X
Chip Erase	5V	H	L		12V	H	L	H	L	L	X	X	X
Read Atmel ID	5V	H	L	H	H	L	L	L	L	L	1EH	0000	00H
Read Device ID	5V	H	L	H	H	L	L	L	L	L	51H	0001	00H
Read Device ID	5V	H	L	H	H	L	L	L	L	L	06H	0010	00H

- Notes:
1. Each PROG pulse is 200 ns - 500 ns for Chip Erase.
 2. Each PROG pulse is 200 ns - 500 ns for Write Code Data.
 3. Each PROG pulse is 200 ns - 500 ns for Write Lock Bits.
 4. RDY/BSY signal is output on P3.0 during programming.
 5. X = don't care.

Figure 4. Programming the Flash Memory (Parallel Mode)

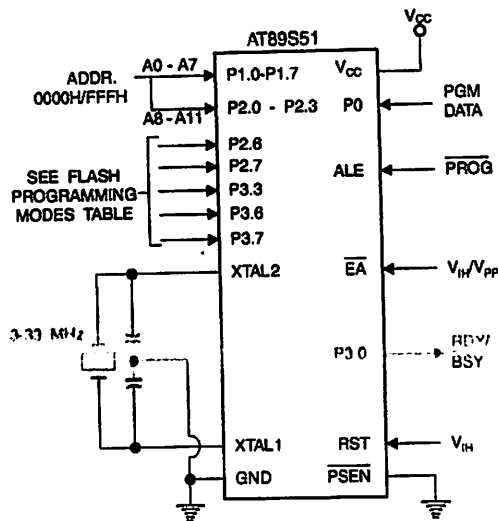
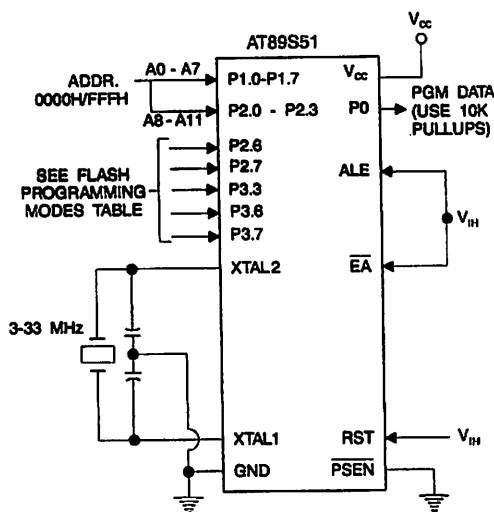


Figure 5. Verifying the Flash Memory (Parallel Mode)





Flash Programming and Verification Characteristics (Parallel Mode)

$T_A = 20^\circ\text{C}$ to 30°C , $V_{CC} = 4.5$ to 5.5V

Symbol	Parameter	Min	Max	Units
V_{PP}	Programming Supply Voltage	11.5	12.5	V
I_{PP}	Programming Supply Current		10	mA
I_{CC}	V_{CC} Supply Current		30	mA
$1/t_{CLCL}$	Oscillator Frequency	3	33	MHz
t_{AVGL}	Address Setup to $\overline{\text{PROG}}$ Low	$48t_{CLCL}$		
t_{GHAX}	Address Hold After $\overline{\text{PROG}}$	$48t_{CLCL}$		
t_{DVGL}	Data Setup to $\overline{\text{PROG}}$ Low	$48t_{CLCL}$		
t_{GHDX}	Data Hold After $\overline{\text{PROG}}$	$48t_{CLCL}$		
t_{EHS}	P2.7 (ENABLE) High to V_{PP}	$48t_{CLCL}$		
t_{SHGL}	V_{PP} Setup to $\overline{\text{PROG}}$ Low	10		μs
t_{GHSL}	V_{PP} Hold After $\overline{\text{PROG}}$	10		μs
t_{GLGH}	$\overline{\text{PROG}}$ Width	0.2	1	μs
t_{AVQV}	Address to Data Valid		$48t_{CLCL}$	
t_{ELQV}	ENABLE Low to Data Valid		$48t_{CLCL}$	
t_{EHQZ}	Data Float After ENABLE	0	$48t_{CLCL}$	
t_{GHBL}	$\overline{\text{PROG}}$ High to $\overline{\text{BUSY}}$ Low		1.0	μs
t_{WC}	Byte Write Cycle Time		50	μs

Figure 6. Flash Programming and Verification Waveforms – Parallel Mode

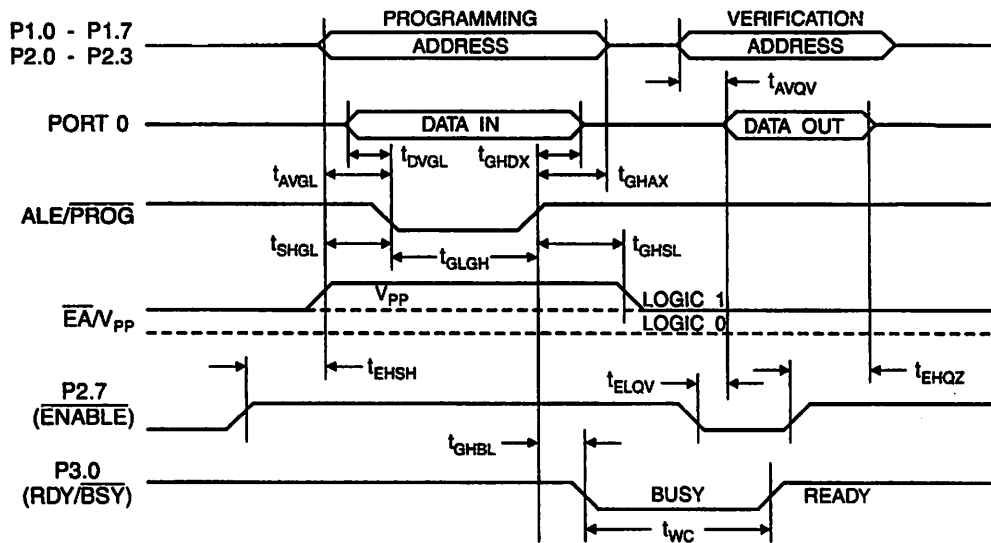
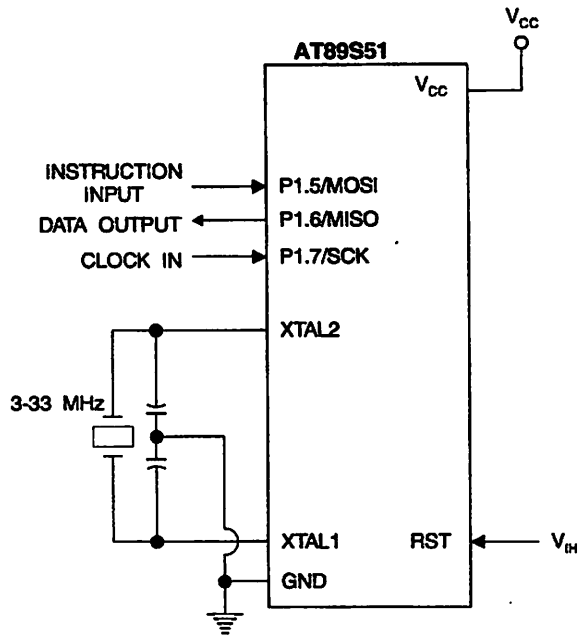


Figure 7. Flash Memory Serial Downloading



Flash Programming and Verification Waveforms – Serial Mode

Figure 8. Serial Programming Waveforms

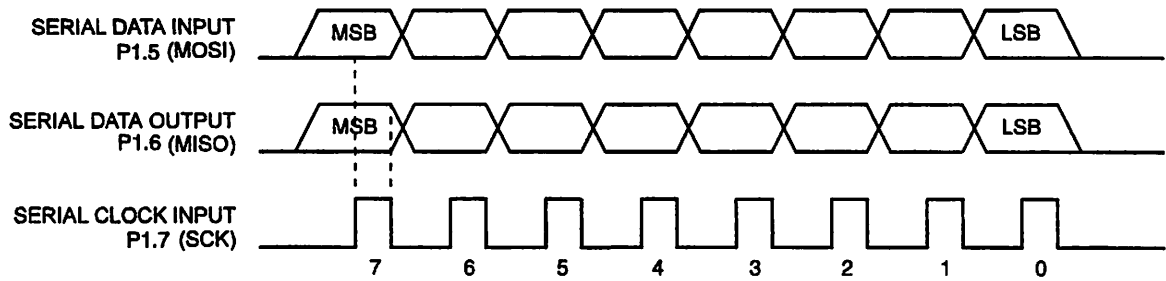




Table 8. Serial Programming Instruction Set

Instruction	Instruction Format				Operation
	Byte 1	Byte 2	Byte 3	Byte 4	
Programming Enable	1010 1100	0101 0011	xxxx xxxx	xxxx xxxx 0110 1001 (Output)	Enable Serial Programming while RST is high
Chip Erase	1010 1100	100x xxxx	xxxx xxxx	xxxx xxxx	Chip Erase Flash memory array
Read Program Memory (Byte Mode)	0010 0000	xxxx A11 A10 A9 A8	A7 A6 A5 A4 A3 A2 A1 A0	D7 D6 D5 D4 D3 D2 D1 D0	Read data from Program memory in the byte mode
Write Program Memory (Byte Mode)	0100 0000	xxxx A11 A10 A9 A8	A7 A6 A5 A4 A3 A2 A1 A0	D7 D6 D5 D4 D3 D2 D1 D0	Write data to Program memory in the byte mode
Write Lock Bits ⁽²⁾	1010 1100	1110 00 B1 B2	xxxx xxxx	xxxx xxxx	Write Lock bits. See Note (2).
Read Lock Bits	0010 0100	xxxx xxxx	xxxx xxxx	xx LB3 LB2 LB1 xx	Read back current status of the lock bits (a programmed lock bit reads back as a "1")
Read Signature Bytes ⁽¹⁾	0010 1000	xxx A5 A4 A3 A2 A1	A0 xxx xxxx	Signature Byte	Read Signature Byte
Read Program Memory (Page Mode)	0011 0000	xxxx A11 A10 A9 A8	Byte 0	Byte 1... Byte 255	Read data from Program memory in the Page Mode (256 bytes)
Write Program Memory (Page Mode)	0101 0000	xxxx A11 A10 A9 A8	Byte 0	Byte 1... Byte 255	Write data to Program memory in the Page Mode (256 bytes)

Notes: 1. The signature bytes are not readable in Lock Bit Modes 3 and 4.

- 2. B1 = 0, B2 = 0 → Mode 1, no lock protection
- B1 = 0, B2 = 1 → Mode 2, lock bit 1 activated
- B1 = 1, B2 = 0 → Mode 3, lock bit 2 activated
- B1 = 1, B2 = 1 → Mode 4, lock bit 3 activated

Each of the lock bits needs to be activated sequentially before Mode 4 can be executed.

After Reset signal is high, SCK should be low for at least 64 system clocks before it goes high to clock in the enable data bytes. No pulsing of Reset signal is necessary. SCK should be no faster than 1/16 of the system clock at XTAL1.

For Page Read/Write, the data always starts from byte 0 to 255. After the command byte and upper address byte are latched, each byte thereafter is treated as data until all 256 bytes are shifted in/out. Then the next instruction will be ready to be decoded.

Serial Programming Characteristics

Figure 9. Serial Programming Timing

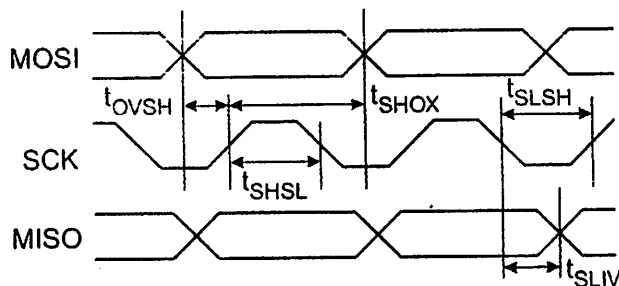


Table 9. Serial Programming Characteristics, $T_A = -40^\circ\text{C}$ to 85°C , $V_{CC} = 4.0 - 5.5\text{V}$ (Unless Otherwise Noted)

Symbol	Parameter	Min	Typ	Max	Units
$1/t_{CLCL}$	Oscillator Frequency	0		33	MHz
t_{CLCL}	Oscillator Period	30			ns
t_{SHSL}	SCK Pulse Width High	$8 t_{CLCL}$			ns
t_{SLSH}	SCK Pulse Width Low	$8 t_{CLCL}$			ns
t_{OVSH}	MOSI Setup to SCK High	t_{CLCL}			ns
t_{SHOX}	MOSI Hold after SCK High	$2 t_{CLCL}$			ns
t_{SLIV}	SCK Low to MISO Valid	10	16	32	ns
t_{ERASE}	Chip Erase Instruction Cycle Time			500	ms
t_{SWC}	Serial Byte Write Cycle Time			$64 t_{CLCL} + 400$	μs





Absolute Maximum Ratings*

Operating Temperature.....	-55°C to +125°C
Storage Temperature.....	-65°C to +150°C
Voltage on Any Pin with Respect to Ground.....	-1.0V to +7.0V
Maximum Operating Voltage.....	6.6V
DC Output Current.....	15.0 mA

*NOTICE: Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

DC Characteristics

The values shown in this table are valid for $T_A = -40^\circ\text{C}$ to 85°C and $V_{CC} = 4.0\text{V}$ to 5.5V , unless otherwise noted.

Symbol	Parameter	Condition	Min	Max	Units
V_{IL}	Input Low Voltage	(Except \overline{EA})	-0.5	$0.2 V_{CC}-0.1$	V
V_{IL1}	Input Low Voltage (\overline{EA})		-0.5	$0.2 V_{CC}-0.3$	V
V_{IH}	Input High Voltage	(Except XTAL1, RST)	$0.2 V_{CC}+0.9$	$V_{CC}+0.5$	V
V_{IH1}	Input High Voltage	(XTAL1, RST)	$0.7 V_{CC}$	$V_{CC}+0.5$	V
V_{OL}	Output Low Voltage ⁽¹⁾ (Ports 1,2,3)	$I_{OL} = 1.6 \text{ mA}$		0.45	V
V_{OL1}	Output Low Voltage ⁽¹⁾ (Port 0, ALE, \overline{PSEN})	$I_{OL} = 3.2 \text{ mA}$		0.45	V
V_{OH}	Output High Voltage (Ports 1,2,3, ALE, \overline{PSEN})	$I_{OH} = -60 \mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -25 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -10 \mu\text{A}$	$0.9 V_{CC}$		V
V_{OH1}	Output High Voltage (Port 0 in External Bus Mode)	$I_{OH} = -800 \mu\text{A}, V_{CC} = 5\text{V} \pm 10\%$	2.4		V
		$I_{OH} = -300 \mu\text{A}$	$0.75 V_{CC}$		V
		$I_{OH} = -80 \mu\text{A}$	$0.9 V_{CC}$		V
I_{IL}	Logical 0 Input Current (Ports 1,2,3)	$V_{IN} = 0.45\text{V}$		-50	μA
I_{TL}	Logical 1 to 0 Transition Current (Ports 1,2,3)	$V_{IN} = 2\text{V}, V_{CC} = 5\text{V} \pm 10\%$		-650	μA
I_{LI}	Input Leakage Current (Port 0, \overline{EA})	$0.45 < V_{IN} < V_{CC}$		± 10	μA
RRST	Reset Pulldown Resistor		50	300	$\text{K}\Omega$
C_{IO}	Pin Capacitance	Test Freq. = 1 MHz, $T_A = 25^\circ\text{C}$		10	pF
I_{CC}	Power Supply Current	Active Mode, 12 MHz		25	mA
		Idle Mode, 12 MHz		6.5	mA
		Power-down Mode ⁽²⁾	$V_{CC} = 5.5\text{V}$	50	μA

Notes: 1. Under steady state (non-transient) conditions, I_{OL} must be externally limited as follows:

Maximum I_{OL} per port pin: 10 mA

Maximum I_{OL} per 8-bit port:

Port 0: 26 mA Ports 1, 2, 3: 15 mA

Maximum total I_{OL} for all output pins: 71 mA

If I_{OL} exceeds the test condition, V_{OL} may exceed the related specification. Pins are not guaranteed to sink current greater than the listed test conditions.

2. Minimum V_{CC} for Power-down is 2V.

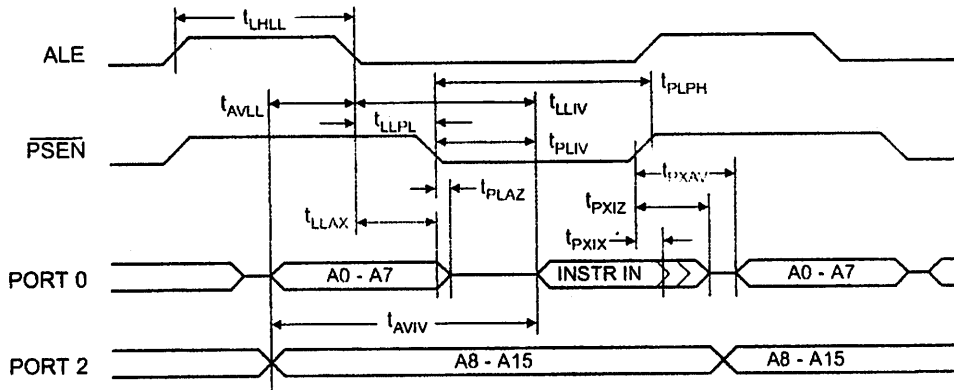
AC Characteristics

Under operating conditions, load capacitance for Port 0, ALE/ $\overline{\text{PROG}}$, and $\overline{\text{PSEN}}$ = 100 pF; load capacitance for all other outputs = 80 pF.

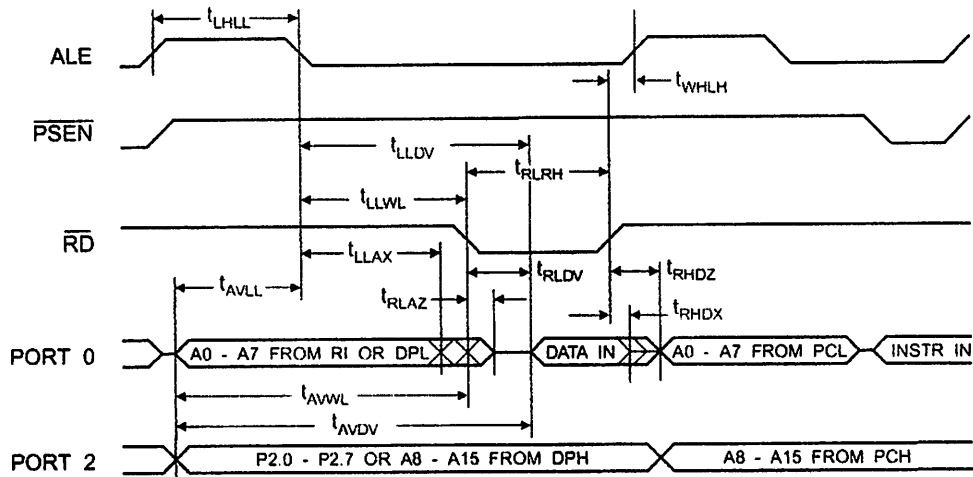
External Program and Data Memory Characteristics

Symbol	Parameter	12 MHz Oscillator		Variable Oscillator		Units
		Min	Max	Min	Max	
$1/t_{\text{CLCL}}$	Oscillator Frequency			0	33	MHz
t_{LHL}	ALE Pulse Width	127		$2t_{\text{CLCL}}-40$		ns
t_{AVL}	Address Valid to ALE Low	43		$t_{\text{CLCL}}-25$		ns
t_{LAX}	Address Hold After ALE Low	48		$t_{\text{CLCL}}-25$		ns
t_{LLV}	ALE Low to Valid Instruction In		233		$4t_{\text{CLCL}}-65$	ns
t_{LLPL}	ALE Low to $\overline{\text{PSEN}}$ Low	43		$t_{\text{CLCL}}-25$		ns
t_{PLPH}	$\overline{\text{PSEN}}$ Pulse Width	205		$3t_{\text{CLCL}}-45$		ns
t_{PLV}	$\overline{\text{PSEN}}$ Low to Valid Instruction In		145		$3t_{\text{CLCL}}-60$	ns
t_{PXIX}	Input Instruction Hold After $\overline{\text{PSEN}}$	0		0		ns
t_{PXIZ}	Input Instruction Float After $\overline{\text{PSEN}}$		59		$t_{\text{CLCL}}-25$	ns
t_{PXAV}	$\overline{\text{PSEN}}$ to Address Valid	75		$t_{\text{CLCL}}-8$		ns
t_{AVIV}	Address to Valid Instruction In		312		$5t_{\text{CLCL}}-80$	ns
t_{PLAZ}	$\overline{\text{PSEN}}$ Low to Address Float		10		10	ns
t_{RLRH}	$\overline{\text{RD}}$ Pulse Width	400		$6t_{\text{CLCL}}-100$		ns
t_{WLWH}	$\overline{\text{WR}}$ Pulse Width	400		$6t_{\text{CLCL}}-100$		ns
t_{RLDV}	$\overline{\text{RD}}$ Low to Valid Data In		252		$5t_{\text{CLCL}}-90$	ns
t_{RHDX}	Data Hold After $\overline{\text{RD}}$	0		0		ns
t_{RHDZ}	Data Float After $\overline{\text{RD}}$		97		$2t_{\text{CLCL}}-28$	ns
t_{LLDV}	ALE Low to Valid Data In		517		$8t_{\text{CLCL}}-150$	ns
t_{AVDV}	Address to Valid Data In		585		$9t_{\text{CLCL}}-165$	ns
t_{LLWL}	ALE Low to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	200	300	$3t_{\text{CLCL}}-50$	$3t_{\text{CLCL}}+50$	ns
t_{AVWL}	Address to $\overline{\text{RD}}$ or $\overline{\text{WR}}$ Low	203		$4t_{\text{CLCL}}-75$		ns
t_{QVWX}	Data Valid to $\overline{\text{WR}}$ Transition	23		$t_{\text{CLCL}}-30$		ns
t_{QVWH}	Data Valid to $\overline{\text{WR}}$ High	433		$7t_{\text{CLCL}}-130$		ns
t_{WHQX}	Data Hold After $\overline{\text{WR}}$	33		$t_{\text{CLCL}}-25$		ns
t_{RLAZ}	$\overline{\text{RD}}$ Low to Address Float		0		0	ns
t_{WHLH}	$\overline{\text{RD}}$ or $\overline{\text{WR}}$ High to ALE High	43	123	$t_{\text{CLCL}}-25$	$t_{\text{CLCL}}+25$	ns

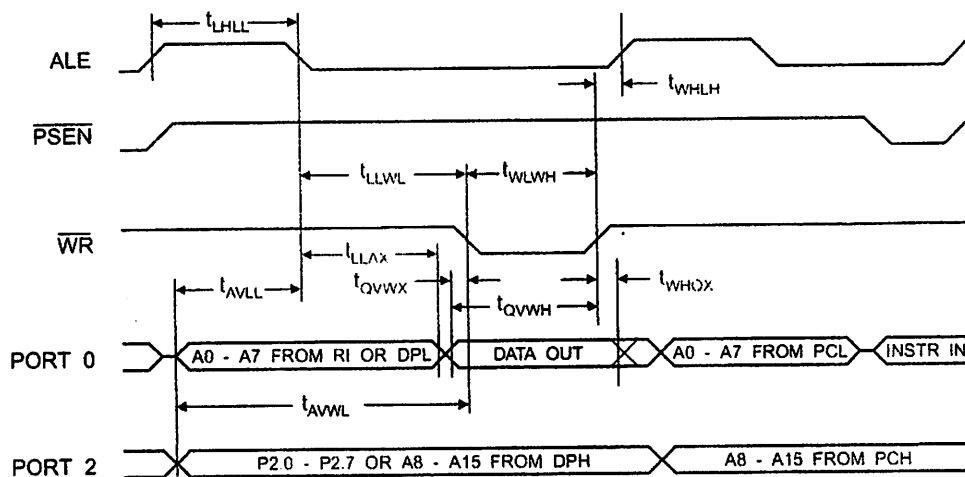
External Program Memory Read Cycle



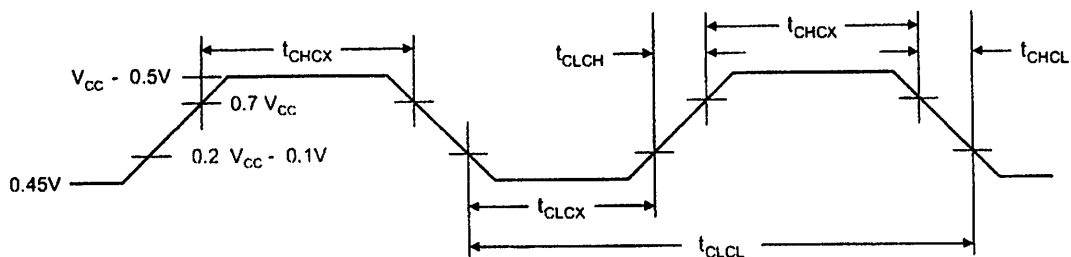
External Data Memory Read Cycle



External Data Memory Write Cycle



External Clock Drive Waveforms



External Clock Drive

Symbol	Parameter	Min	Max	Units
$1/t_{CLCL}$	Oscillator Frequency	0	33	MHz
t_{CLCL}	Clock Period	30		ns
t_{CHCX}	High Time	12		ns
t_{CLCX}	Low Time	12		ns
t_{CLCH}	Rise Time		5	ns
t_{CHCL}	Fall Time		5	ns

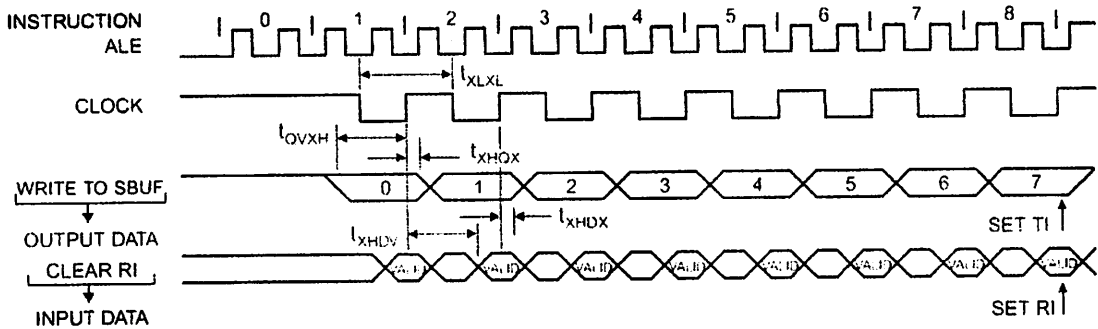


Serial Port Timing: Shift Register Mode Test Conditions

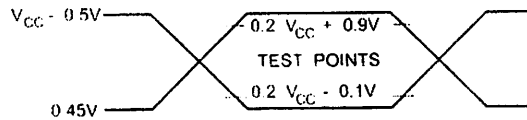
The values in this table are valid for $V_{CC} = 4.0V$ to $5.5V$ and Load Capacitance = 80 pF .

Symbol	Parameter	12 MHz Osc		Variable Oscillator		Units
		Min	Max	Min	Max	
t_{XLXL}	Serial Port Clock Cycle Time	1.0		$12t_{CLCL}$		μs
t_{QVXH}	Output Data Setup to Clock Rising Edge	700		$10t_{CLCL}-133$		ns
t_{XHOX}	Output Data Hold After Clock Rising Edge	50		$2t_{CLCL}-80$		ns
t_{XHDX}	Input Data Hold After Clock Rising Edge	0		0		ns
t_{XHDV}	Clock Rising Edge to Input Data Valid		700		$10t_{CLCL}-133$	ns

Shift Register Mode Timing Waveforms

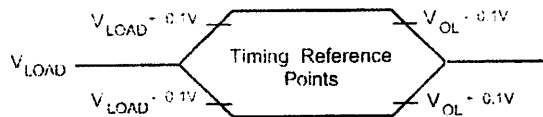


AC Testing Input/Output Waveforms⁽¹⁾



Note: 1. AC Inputs during testing are driven at $V_{CC} - 0.5V$ for a logic 1 and $0.45V$ for a logic 0. Timing measurements are made at V_{IH} min. for a logic 1 and V_{IL} max. for a logic 0.

Float Waveforms⁽¹⁾



Note: 1. For timing purposes, a port pin is no longer floating when a 100 mV change from load voltage occurs. A port pin begins to float when a 100 mV change from the loaded V_{OH}/V_{OL} level occurs.

Ordering Information

Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
24	4.0V to 5.5V	AT89S51-24AC	44A	Commercial (0°C to 70°C)
		AT89S51-24JC	44J	
		AT89S51-24PC	40P6	
	4.5V to 5.5V	AT89S51-24AI	44A	Industrial (-40°C to 85°C)
		AT89S51-24JI	44J	
		AT89S51-24PI	40P6	
33	4.5V to 5.5V	AT89S51-33AC	44A	Commercial (0°C to 70°C)
		AT89S51-33JC	44J	
		AT89S51-33PC	40P6	

 = Preliminary Availability

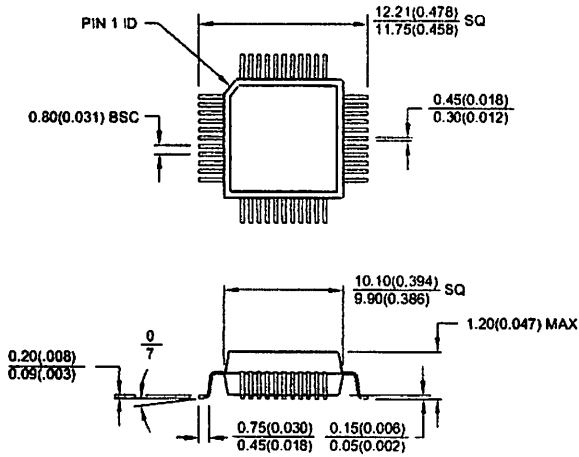
Package Type	
44A	44-lead, Thin Plastic Gull Wing Quad Flatpack (TQFP)
44J	44-lead, Plastic J-leaded Chip Carrier (PLCC)
40P6	40-pin, 0.600" Wide, Plastic Dual Inline Package (PDIP)





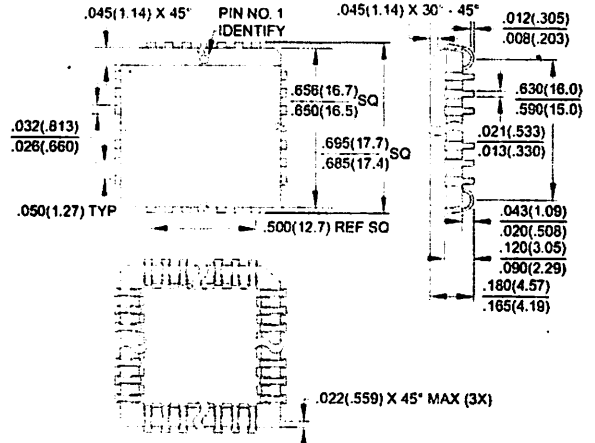
Packaging Information

44A, 44-lead, Thin (1.0 mm) Plastic Gull Wing Quad Flat Package (TQFP)
 Dimensions in Millimeters and (Inches)*

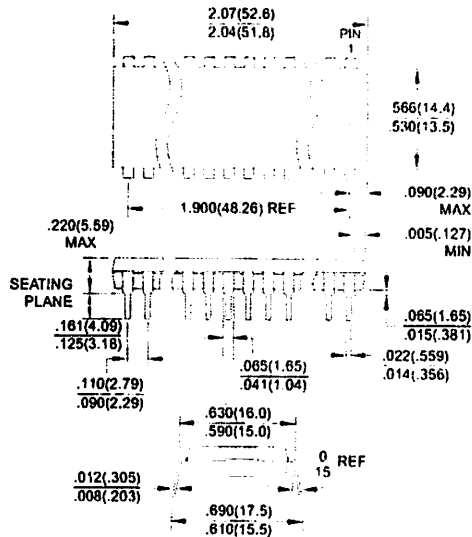


*Controlling dimension: millimeters

44J, 44-lead, Plastic J-leaded Chip Carrier (PLCC)
 Dimensions in Inches and (Millimeters)



40P6, 40-pin, 0.600" Wide, Plastic Dual Inline Package (PDIP)
 Dimensions in Inches and (Millimeters)
 JEDEC STANDARD MS-011 AC





Atmel Headquarters

General Headquarters
2925 Orchard Parkway
San Jose, CA 95131
TEL (408) 441-0311
FAX (408) 487-2600

Europe

Atmel SarL
Route des Arsenaux 41
Casa Postale 80
CH-1705 Fribourg
Switzerland
TEL (41) 26-426-5555
FAX (41) 26-426-5500

Asia

Atmel Asia, Ltd.
Room 1219
Chinachem Golden Plaza
77 Mody Road Tsimshatsui
East Kowloon
Hong Kong
TEL (852) 2721-9778
FAX (852) 2722-1369

Japan

Atmel Japan K.K.
9F, Tonetsu Shinkawa Bldg.
1-24-8 Shinkawa
Chuo-ku, Tokyo 104-0033
Japan
TEL (81) 3-3523-3551
FAX (81) 3-3523-7581

Atmel Product Operations

Atmel Colorado Springs

1150 E. Cheyenne Mtn. Blvd.
Colorado Springs, CO 80906
TEL (719) 576-3000
FAX (719) 546-1709

Atmel Grenoble

Avenue de Rochepleine
BP 123
38521 Saint-Egreve Cedex, France
TEL (33) 4-7658-3000
FAX (33) 4-7658-3480

Atmel Heilbronn

Theresienstrasse 2
POB 3535
D-74025 Heilbronn, Germany
TEL (49) 71 31 67 25 94
FAX (49) 71 31 67 24 25

Atmel Nantes

La Chantrerie
BP 70602
44306 Nantes Cedex 3, France
TEL (33) 0 2 40 18 18 18
FAX (33) 0 2 40 18 19 60

Atmel Rousset

Zone industrielle
13106 Rousset Cedex, France
TEL (33) 4-4253-6000
FAX (33) 4-4253-6001

Atmel Smart Card ICs

Scottish Enterprise Technology Park
East Kilbride, Scotland G75 0QP
TEL (44) 1355-357-000
FAX (44) 1355-242-743

e-mail
literature@atmel.com

Web Site
<http://www.atmel.com>

© Atmel Corporation 2001.

Atmel Corporation makes no warranty for the use of its products, other than those expressly contained in the Company's standard warranty which is detailed in Atmel's Terms and Conditions located on the Company's web site. The Company assumes no responsibility for any errors which may appear in this document, reserves the right to change devices or specifications detailed herein at any time without notice, and does not make any commitment to update the information contained herein. No licenses to patents or other intellectual property of Atmel are granted by the Company in connection with the sale of Atmel products, expressly or by implication. Atmel's products are not authorized for use as critical components in life support devices or systems.

ATMEL® is the registered trademark of Atmel.

MCS-51® is the registered trademark of Intel Corporation. Terms and product names in this document may be trademarks of others.



Printed on recycled paper.

2487A-10/01/xM

LM311

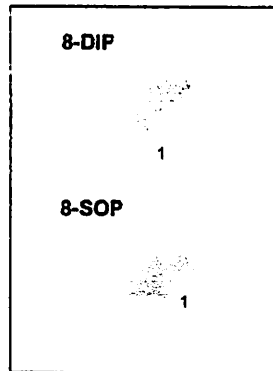
Single Comparator

Features

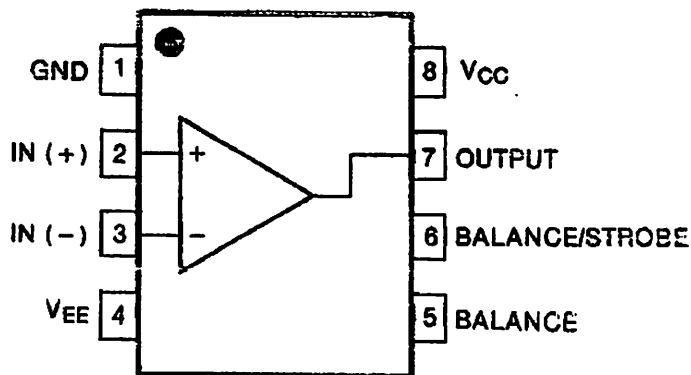
- Low input bias current : 250nA (Max)
- Low input offset current : 50nA (Max)
- Differential Input Voltage : $\pm 30V$
- Power supply voltage : single 5.0V supply to $\pm 15V$.
- Offset voltage null capability.
- Strobe capability.

Description

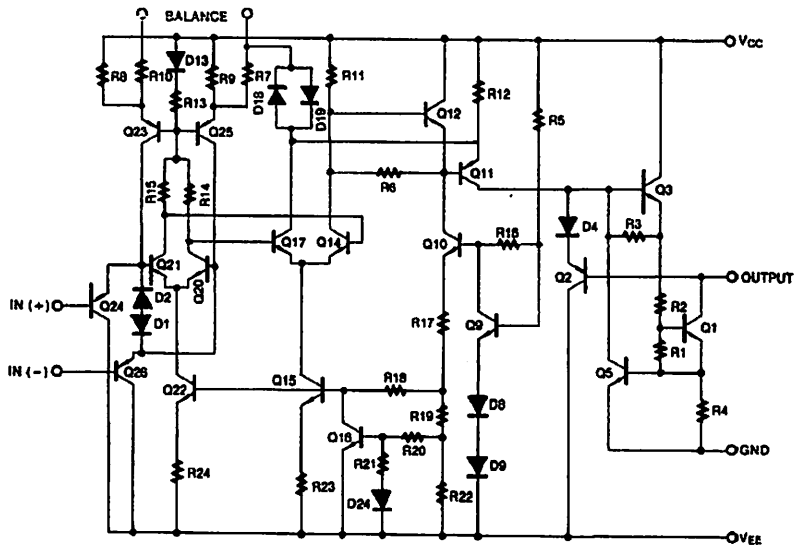
The LM311 series is a monolithic, low input current voltage comparator. The device is also designed to operate from dual or single supply voltage.



Internal Block Diagram



Schematic Diagram



Absolute Maximum Ratings

Parameter	Symbol	Value	Unit
Total Supply Voltage	VCC	36	V
Output to Negative Supply Voltage LM311	VO - VEE	40	V
Ground to Negative voltage	VEE	-30	V
Differential Input Voltage	VI(DIFF)	30	V
Input Voltage	VI	±15	V
Output Short Circuit Duration	-	10	sec
Power Dissipation	PD	500	mW
Operating Temperature Range	TOPR	0 ~ +70	°C
Storage Temperature Range	TSTG	- 65 ~ +150	°C

Electrical Characteristics

($V_{CC} = 15V$, $T_A = 25^\circ C$, unless otherwise specified)

Parameter	Symbol	Conditions	Min.	Typ.	Max.	Unit
Input Offset Voltage	V_{IO}	$R_S \leq 50K\Omega$	-	1.0	7.5	mV
		Note 1	-	-	10	
Input Offset Current	I_{IO}		-	6	50	nA
		Note 1	-	-	70	
Input Bias Current	I_{BIAS}		-	100	250	nA
		Note 1	-	-	300	
Voltage Gain	G_V	-	40	200	-	V/mV
Response Time	T_{RES}	Note 2	-	200	-	ns
Saturation Voltage	V_{SAT}	$I_O = 50mA, V_I \leq -10mV$	-	0.75	1.5	V
		$V_{CC} \geq 4.5V, V_{EE} = 0V$ $I_O = 8mA, V_I \leq -10mV,$ Note 1	-	0.23	0.4	
Strobe "ON" Current	$I_{STR(ON)}$	-	-	3	-	mA
Output Leakage Current	I_{SINK}	$I_{STR} = 3mA, V_I \geq 10mV$ $V_O = 15V, V_{CC} = \pm 15V$	-	0.2	50	nA
Input Voltage Range	$V_{I(R)}$	Note 1	-14.5 to 13.0	-14.7 to 13.8	-	V
Positive Supply Current	I_{CC}	-	-	3.0	7.5	mA
Negative Supply Current	I_{EE}	-	-	-2.2	-5.0	mA
Strobe Current	I_{STR}	-	-	3	-	mA

Notes :

- $0 \leq T_A \leq +70^\circ C$
- The response time specified is for a 100mV input step with 5mV over drive.

Typical Performance Characteristics

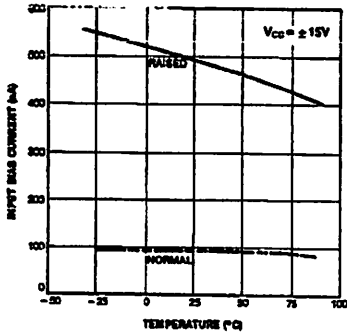


Figure 1. Input Bias Current vs Temperature

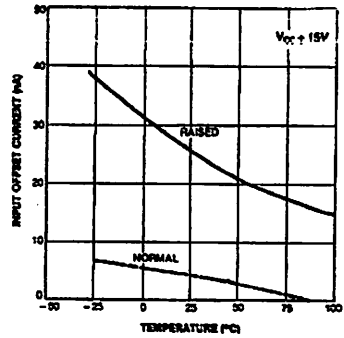


Figure 2. Input Offset Current vs Temperature

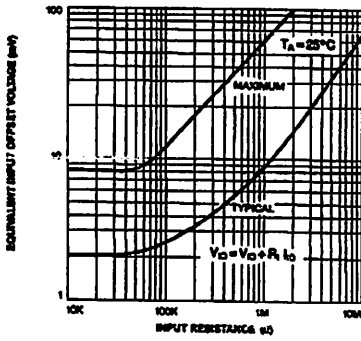


Figure 3. Offset Voltage vs Input Resistance

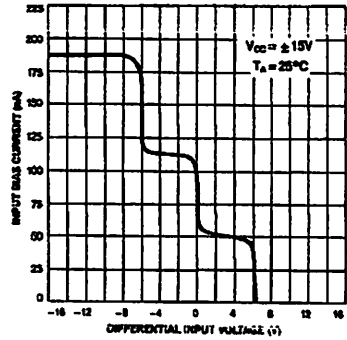


Figure 4. Input Bias Current vs Differential Input Voltage

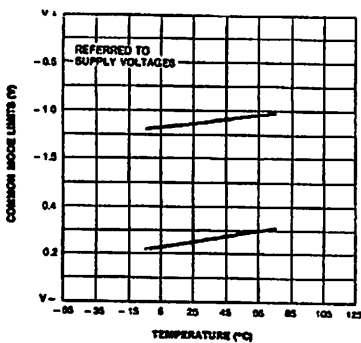


Figure 5. Common Mode Limits vs Temperature

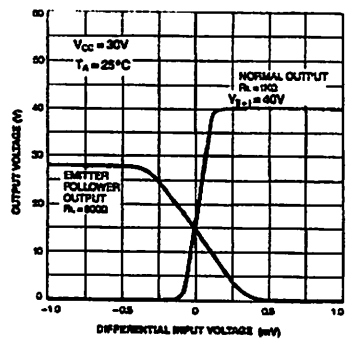


Figure 6. Output Voltage vs Differential Input Voltage

Typical Performance Characteristics (continued)

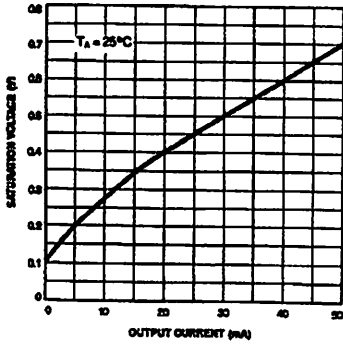


Figure 7. Saturation voltage vs Current

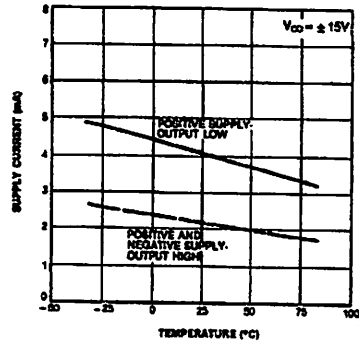


Figure 8. Supply Current vs Temperature

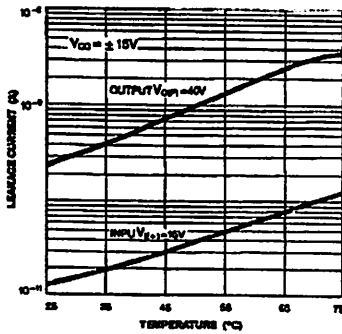


Figure 9. Leakage Current vs Temperature

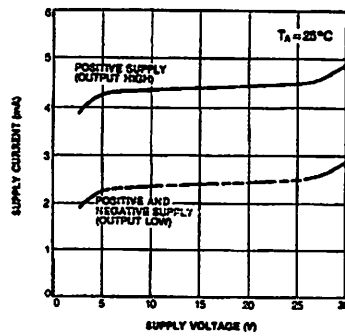


Figure 10. Supply Current vs Supply Voltage

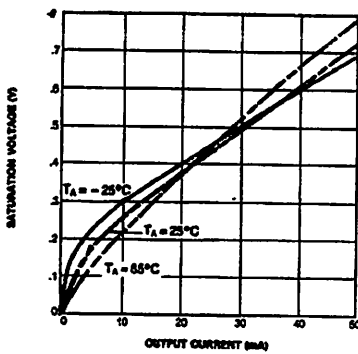


Figure 11. Current Saturation Voltage

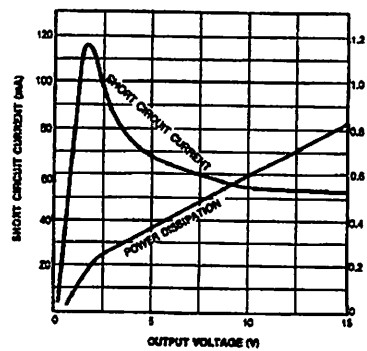
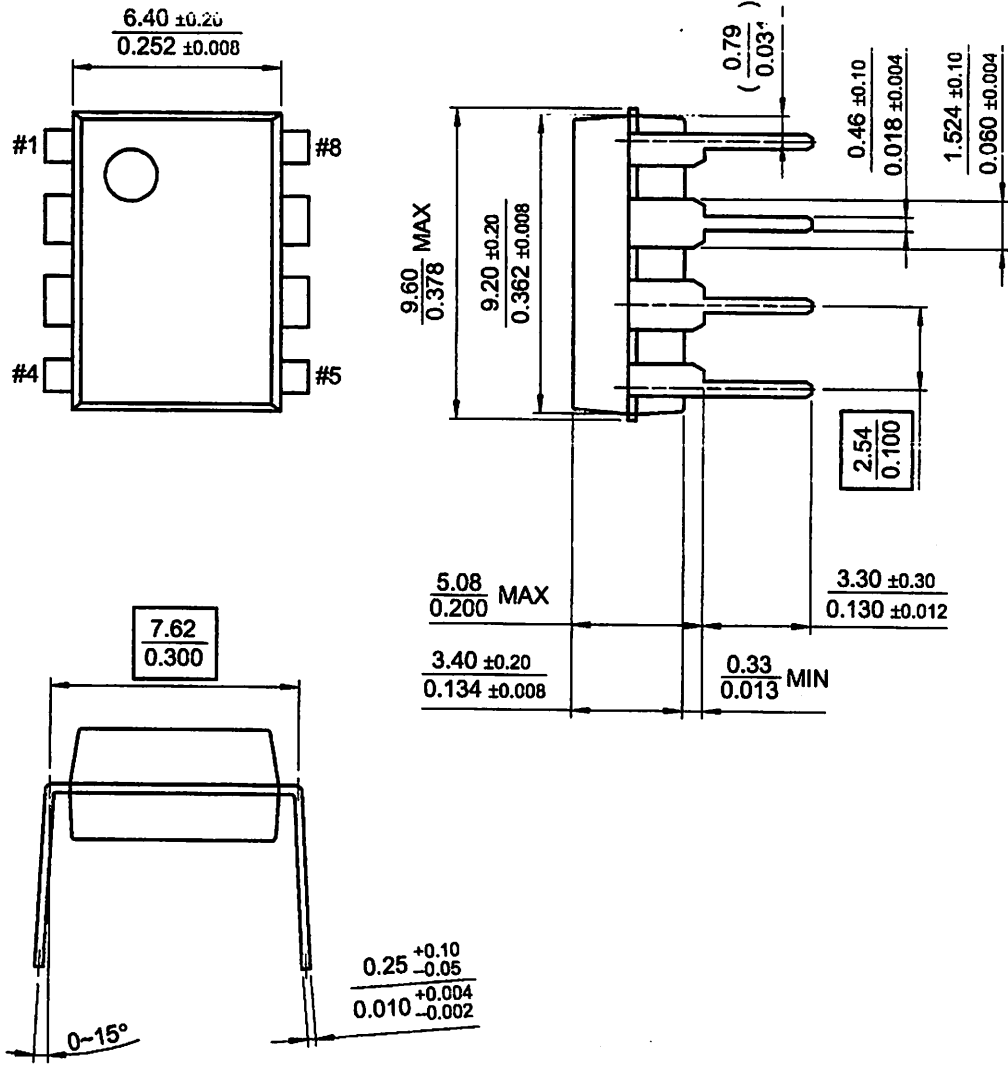


Figure 12. Output Limiting Characteristics

Mechanical Dimensions

Package

8-DIP



Ordering Information

Product Number	Package	Operating Temperature
LM311N	8-DIP	0 ~ +70°C
LM311M	8-SOP	

DISCLAIMER

FAIRCHILD SEMICONDUCTOR RESERVES THE RIGHT TO MAKE CHANGES WITHOUT FURTHER NOTICE TO ANY PRODUCTS HEREIN TO IMPROVE RELIABILITY, FUNCTION OR DESIGN. FAIRCHILD DOES NOT ASSUME ANY LIABILITY ARISING OUT OF THE APPLICATION OR USE OF ANY PRODUCT OR CIRCUIT DESCRIBED HEREIN; NEITHER DOES IT CONVEY ANY LICENSE UNDER ITS PATENT RIGHTS, NOR THE RIGHTS OF OTHERS.

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury of the user.
2. A critical component in any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

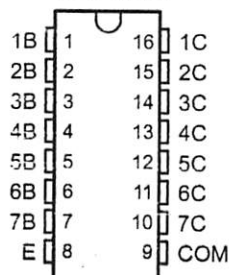
ULN2001A, ULN2002A, ULN2003A, ULN2004A, ULQ2003A, ULQ2004A HIGH-VOLTAGE HIGH-CURRENT DARLINGTON TRANSISTOR ARRAY

SLRS027F – DECEMBER 1979 – REVISED FEBRUARY 2003

The ULN2001A is obsolete and is no longer supplied.

- 500-mA-Rated Collector Current (Single Output)
- High-Voltage Outputs . . . 50 V
- Output Clamp Diodes
- Inputs Compatible With Various Types of Logic
- Relay-Driver Applications
- Designed to Be Interchangeable With Sprague ULN2001A Series

ULN2001A . . . D OR N PACKAGE
ULN2002A . . . N PACKAGE
ULN2003A, ULN2004A . . . D, N, OR NS PACKAGE
ULQ2003A, ULQ2004A . . . D OR N PACKAGE
(TOP VIEW)



description/ordering information

The ULN2001A, ULN2002A, ULN2003A, ULN2004A, ULQ2003A, and ULQ2004A are high-voltage, high-current Darlington transistor arrays. Each consists of seven npn Darlington pairs that feature high-voltage outputs with common-cathode clamp diodes for switching inductive loads. The collector-current rating of a single Darlington pair is 500 mA. The Darlington pairs can be paralleled for higher current capability. Applications include relay drivers, hammer drivers, lamp drivers, display drivers (LED and gas discharge), line drivers, and logic buffers. For 100-V (otherwise interchangeable) versions of the ULN2003A and ULN2004A, see the SN75468 and SN75469, respectively.

ORDERING INFORMATION

T _A	PACKAGE†		ORDERABLE PART NUMBER	TOP-SIDE MARKING
-20°C to 70°C	PDIP (N)	Tube of 25	ULN2002AN	ULN2002AN
			ULN2003AN	ULN2003AN
			ULN2004AN	ULN2004AN
	SOIC (D)	Tube of 40	ULN2003AD	ULN2003A
			ULN2003ADR	
		Reel of 2500	ULN2004AD	ULN2004A
			ULN2004ADR	
	SOP (NS)	Reel of 2000	ULN2003ANSR	ULN2003A
ULN2004ANSR			ULN2004A	
-40°C to 85°C	PDIP (N)	Tube of 25	ULQ2003AN	ULQ2003A
			ULQ2004AN	ULQ2004AN
	SOIC (D)	Tube of 40	ULQ2003AD	ULQ2003A
			ULQ2003ADR	
		Reel of 2500	ULQ2004AD	ULQ2004A
			ULQ2004ADR	

† Package drawings, standard packing quantities, thermal data, symbolization, and PCB design guidelines are available at www.ti.com/sc/package.



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA Information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

**TEXAS
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

Copyright © 2003, Texas Instruments Incorporated

ULN2001A, ULN2002A, ULN2003A, ULN2004A, ULQ2003A, ULQ2004A
HIGH-VOLTAGE HIGH-CURRENT DARLINGTON
TRANSISTOR ARRAY

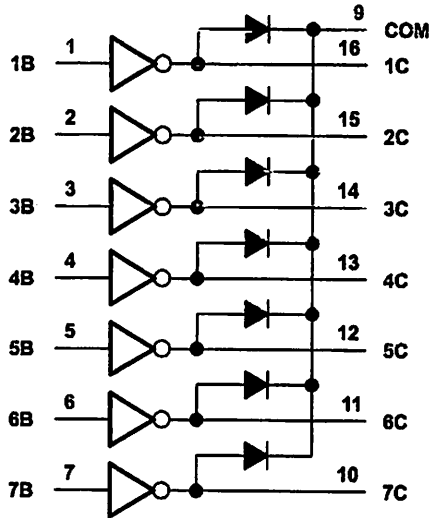
SLRS027F - DECEMBER 1976 - REVISED FEBRUARY 2003

The ULN2001A is obsolete
and is no longer supplied.

description/ordering information (continued)

The ULN2001A is a general-purpose array and can be used with TTL and CMOS technologies. The ULN2002A is designed specifically for use with 14-V to 25-V PMOS devices. Each input of this device has a Zener diode and resistor in series to control the input current to a safe limit. The ULN2003A and ULQ2003A have a 2.7-k Ω series base resistor for each Darlington pair for operation directly with TTL or 5-V CMOS devices. The ULN2004A and ULQ2004A have a 10.5-k Ω series base resistor to allow operation directly from CMOS devices that use supply voltages of 6 V to 15 V. The required input current of the ULN/ULQ2004A is below that of the ULN/ULQ2003A, and the required voltage is less than that required by the ULN2002A.

logic diagram

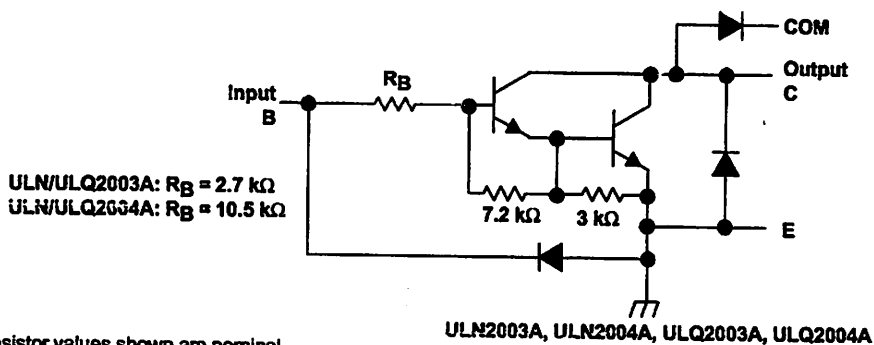
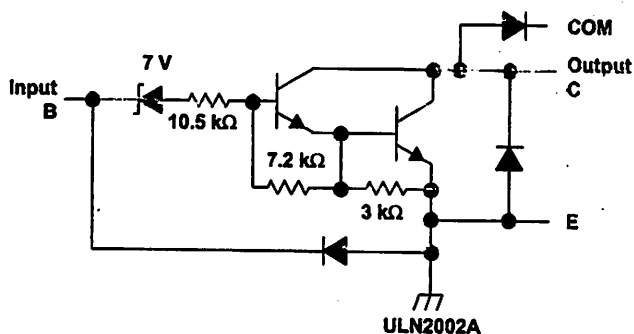
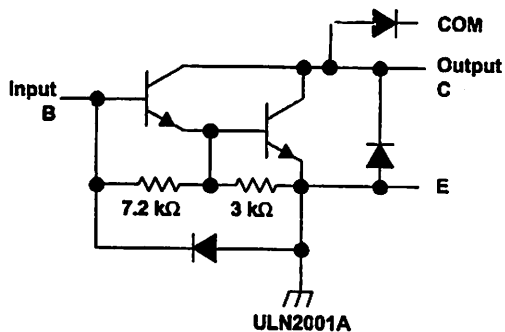


ULN2001A, ULN2002A, ULN2003A, ULN2004A, ULQ2003A, ULQ2004A
**HIGH-VOLTAGE HIGH-CURRENT DARLINGTON
 TRANSISTOR ARRAY**

The ULN2001A is obsolete
 and is no longer supplied.

SLRS027F - DECEMBER 1976 - REVISED FEBRUARY 2003

schematics (each Darlington pair)



All resistor values shown are nominal.

ULN2001A, ULN2002A, ULN2003A, ULN2004A, ULQ2003A, ULQ2004A
HIGH-VOLTAGE HIGH-CURRENT DARLINGTON
TRANSISTOR ARRAY

SLRS027F - DECEMBER 1976 - REVISED FEBRUARY 2003

The ULN2001A is obsolete and is no longer supplied.

absolute maximum ratings at 25°C free-air temperature (unless otherwise noted)†

Collector-emitter voltage	50 V
Clamp diode reverse voltage (see Note 1)	50 V
Input voltage, V_I (see Note 1)	30 V
Peak collector current (see Figures 14 and 15)	500 mA
Output clamp current, I_{OK}	500 mA
Total emitter-terminal current	-2.5 A
Operating free-air temperature range, T_A , ULN200xA	-20°C to 70°C
ULQ200xA	-40°C to 85°C
ULQ200xAT	-40°C to 105°C
Package thermal impedance, θ_{JA} (see Notes 2 and 3): D package	73°C/W
N package	67°C/W
NS package	64°C/W
Package thermal impedance, θ_{JC} (see Notes 4 and 5): D package	36°C/W
N package	54°C/W
Operating virtual junction temperature, T_J	150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds	260°C
Storage temperature range, T_{stg}	-65°C to 150°C

† Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

- NOTES: 1. All voltage values are with respect to the emitter/substrate terminal E, unless otherwise noted.
 2. Maximum power dissipation is a function of $T_J(\max)$, θ_{JA} , and T_A . The maximum allowable power dissipation at any allowable ambient temperature is $P_D = (T_J(\max) - T_A)/\theta_{JA}$. Operating at the absolute maximum T_J of 150°C can affect reliability.
 3. The package thermal impedance is calculated in accordance with JESD 51-7.
 4. Maximum power dissipation is a function of $T_J(\max)$, θ_{JC} , and T_C . The maximum allowable power dissipation at any allowable case temperature is $P_D = (T_J(\max) - T_C)/\theta_{JC}$. Operating at the absolute maximum T_J of 150°C can affect reliability.
 5. The package thermal impedance is calculated in accordance with MIL-STD-883.

electrical characteristics, $T_A = 25^\circ\text{C}$ (unless otherwise noted)

PARAMETER	TEST FIGURE	TEST CONDITIONS	ULN2001A			ULN2002A			UNIT
			MIN	TYP	MAX	MIN	TYP	MAX	
$V_{I(on)}$ On-state input voltage	6	$V_{CE} = 2\text{ V}$, $I_C = 300\text{ mA}$						13	V
$V_{CE(sat)}$ Collector-emitter saturation voltage	5	$I_I = 250\ \mu\text{A}$, $I_C = 100\text{ mA}$	0.9	1.1		0.9	1.1		V
		$I_I = 350\ \mu\text{A}$, $I_C = 200\text{ mA}$	1	1.3		1	1.3		
		$I_I = 500\ \mu\text{A}$, $I_C = 350\text{ mA}$	1.2	1.6		1.2	1.6		
V_F Clamp forward voltage	8	$I_F = 350\text{ mA}$		1.7	2		1.7	2	V
I_{CEX} Collector cutoff current	1	$V_{CE} = 50\text{ V}$, $I_I = 0$			50			50	
	2	$V_{CE} = 50\text{ V}$, $T_A = 70^\circ\text{C}$, $V_I = 6\text{ V}$, $I_I = 0$			100			100	μA
								500	
$I_{I(off)}$ Off-state input current	3	$V_{CE} = 50\text{ V}$, $T_A = 70^\circ\text{C}$, $I_C = 500\ \mu\text{A}$	50	65		50	65		μA
I_I Input current	4	$V_I = 17\text{ V}$				0.82	1.25		mA
I_R Clamp reverse current	7	$V_R = 50\text{ V}$, $T_A = 70^\circ\text{C}$			100			100	
		$V_R = 50\text{ V}$			50			50	μA
h_{FE} Static forward-current transfer ratio	5	$V_{CE} = 2\text{ V}$, $I_C = 350\text{ mA}$	1000						
C_i Input capacitance		$V_I = 0$, $f = 1\text{ MHz}$		15	25		15	25	pF



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

ULN2001A, ULN2002A, ULN2003A, ULN2004A, ULN2005A, ULN2006A
HIGH-VOLTAGE HIGH-CURRENT DARLINGTON

The ULN2001A is obsolete
 and is no longer supplied.

TRANSISTOR ARRAY

SLRS027F - DECEMBER 1983 - REVISED FEBRUARY 2000

Electrical Characteristics, $T_A = 25^\circ\text{C}$ (unless otherwise noted) (continued)

PARAMETER	TEST FIGURE	TEST CONDITIONS		ULN2003A			ULN2004A			UNIT	
				MIN	TYP	MAX	MIN	TYP	MAX		
$V_{I(on)}$ On-state input voltage	8	$V_{CE} = 2\text{ V}$	$I_C = 125\text{ mA}$						5	V	
			$I_C = 200\text{ mA}$						6		
			$I_C = 250\text{ mA}$						2.4		
			$I_C = 275\text{ mA}$						2.7		
			$I_C = 300\text{ mA}$								7
			$I_C = 350\text{ mA}$								3
$V_{CE(sat)}$ Collector-emitter saturation voltage	5	$I_I = 250\ \mu\text{A}$, $I_C = 100\text{ mA}$		0.9	1.1		0.9	1.1	V		
		$I_I = 350\ \mu\text{A}$, $I_C = 200\text{ mA}$		1	1.3		1	1.3			
		$I_I = 500\ \mu\text{A}$, $I_C = 350\text{ mA}$		1.2	1.6		1.2	1.6			
I_{CEX} Collector cutoff current	1	$V_{CE} = 50\text{ V}$, $I_I = 0$			50			50	μA		
	2	$V_{CE} = 50\text{ V}$, $T_A = 70^\circ\text{C}$, $V_I = 1\text{ V}$			100			100			
V_F Clamp forward voltage	8	$I_F = 350\text{ mA}$		1.7	2		1.7	2	V		
$I_{I(off)}$ Off-state input current	3	$V_{CE} = 50\text{ V}$, $T_A = 70^\circ\text{C}$, $I_C = 500\ \mu\text{A}$	50	65		50	65		μA		
I_I Input current	4	$V_I = 3.85\text{ V}$		0.93	1.35				mA		
		$V_I = 5\text{ V}$				0.35	0.5				
		$V_I = 12\text{ V}$				1	1.45				
I_R Clamp reverse current	7	$V_R = 50\text{ V}$			50			50	μA		
		$V_R = 50\text{ V}$, $T_A = 70^\circ\text{C}$			100			100			
C_I Input capacitance		$V_I = 0$, $f = 1\text{ MHz}$		15	25		15	25	pF		



ULN2001A, ULN2002A, ULN2003A, ULN2004A, ULQ2003A, ULQ2004A
HIGH-VOLTAGE HIGH-CURRENT DARLINGTON
TRANSISTOR ARRAY

The ULN2001A is obsolete
and is no longer supplied.

SLRS027F - DECEMBER 1976 - REVISED FEBRUARY 2000

Electrical characteristics over recommended operating conditions (unless otherwise noted)

PARAMETER	TEST FIGURE	TEST CONDITIONS	ULQ2003A			ULQ2004A			UNIT	
			MIN	TYP	MAX	MIN	TYP	MAX		
$V_{I(on)}$ On-state input voltage	6	$V_{CE} = 2\text{ V}$	$I_C = 125\text{ mA}$					5	V	
			$I_C = 200\text{ mA}$			2.7		8		
			$I_C = 250\text{ mA}$			2.9				
			$I_C = 275\text{ mA}$					7		
			$I_C = 300\text{ mA}$				3			
			$I_C = 350\text{ mA}$					8		
$V_{CE(sat)}$ Collector-emitter saturation voltage	5	$I_I = 250\text{ }\mu\text{A}$, $I_C = 100\text{ mA}$		0.9	1.2		0.9	1.1	V	
			$I_I = 350\text{ }\mu\text{A}$, $I_C = 200\text{ mA}$		1	1.4		1		1.3
			$I_I = 500\text{ }\mu\text{A}$, $I_C = 350\text{ mA}$		1.2	1.7		1.2		1.6
I_{CEX} Collector cutoff current	1	$V_{CE} = 50\text{ V}$, $I_I = 0$			100			50	μA	
	2	$V_{CE} = 50\text{ V}$, $I_I = 0$					100			
							500			
V_F Clamp forward voltage	8	$I_F = 350\text{ mA}$		1.7	2.3		1.7	2	V	
$I_{I(off)}$ Off-state input current	3	$V_{CE} = 50\text{ V}$, $I_C = 500\text{ }\mu\text{A}$		65		50	65		μA	
I_I Input current	4	$V_I = 3.85\text{ V}$		0.93	1.35				mA	
			$V_I = 5\text{ V}$				0.35	0.5		
			$V_I = 12\text{ V}$				1	1.45		
I_R Clamp reverse current	7	$V_R = 50\text{ V}$, $T_A = 25^\circ\text{C}$			100			50	μA	
		$V_R = 50\text{ V}$			100			100		
C_I Input capacitance		$V_I = 0$, $f = 1\text{ MHz}$		15	25		15	25	pF	

switching characteristics, $T_A = 25^\circ\text{C}$

PARAMETER	TEST CONDITIONS	ULN2001A, ULN2002A, ULN2003A, ULN2004A			UNIT
		MIN	TYP	MAX	
t_{PLH} Propagation delay time, low- to high-level output	See Figure 9		0.25	1	μs
t_{PHL} Propagation delay time, high- to low-level output	See Figure 9		0.25	1	μs
V_{OH} High-level output voltage after switching	$V_S = 50\text{ V}$, See Figure 10 $I_O \approx 300\text{ mA}$	$V_S - 20$			mV

switching characteristics over recommended operating conditions (unless otherwise noted)

PARAMETER	TEST CONDITIONS	ULQ2003A, ULQ2004A			UNIT
		MIN	TYP	MAX	
t_{PLH} Propagation delay time, low- to high-level output	See Figure 9		1	10	μs
t_{PHL} Propagation delay time, high- to low-level output	See Figure 9		1	10	μs
V_{OH} High-level output voltage after switching	$V_S = 50\text{ V}$, See Figure 10 $I_O \approx 300\text{ mA}$	$V_S - 500$			mV



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

ULN2001A, ULN2002A, ULN2003A, ULN2004A, ULN2005A, ULN2006A, ULN2007A
**HIGH-VOLTAGE HIGH-CURRENT DARLINGTON
 TRANSISTOR ARRAY**

The ULN2001A is obsolete
 and is no longer supplied.

SLRS027F - DECEMBER 1979 REVISED FEBRUARY 2000

PARAMETER MEASUREMENT INFORMATION

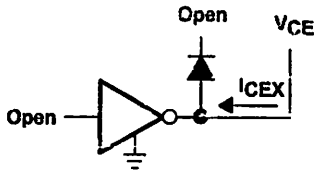


Figure 1. I_{CEX} Test Circuit

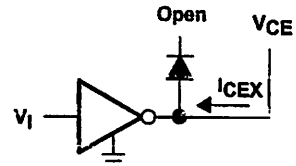


Figure 2. I_{CEX} Test Circuit

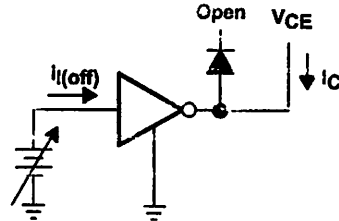


Figure 3. $I_{I(off)}$ Test Circuit

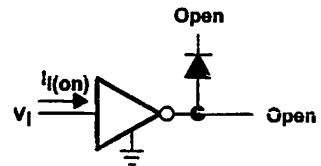
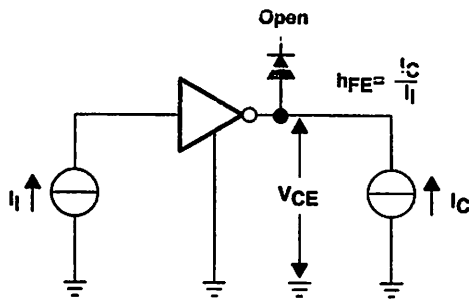


Figure 4. I_I Test Circuit



NOTE: I_I is fixed for measuring $V_{CE(sat)}$, variable for measuring h_{FE} .

Figure 5. h_{FE} , $V_{CE(sat)}$ Test Circuit

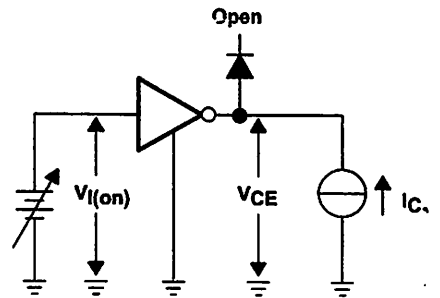


Figure 6. $V_{I(on)}$ Test Circuit

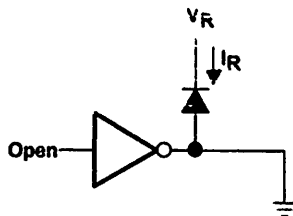


Figure 7. I_R Test Circuit

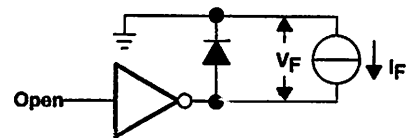


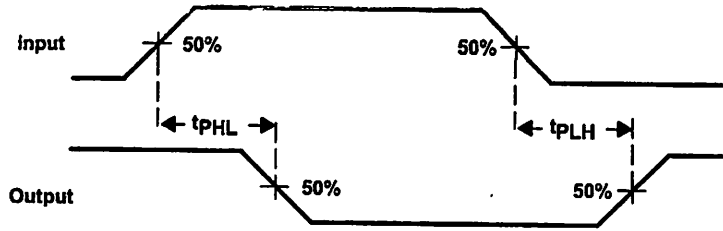
Figure 8. V_F Test Circuit

ULN2001A, ULN2002A, ULN2003A, ULN2004A, ULQ2003A, ULQ2004A
HIGH-VOLTAGE HIGH-CURRENT DARLINGTON
TRANSISTOR ARRAY

SLRS027F - DECEMBER 1976 - REVISED FEBRUARY 2000

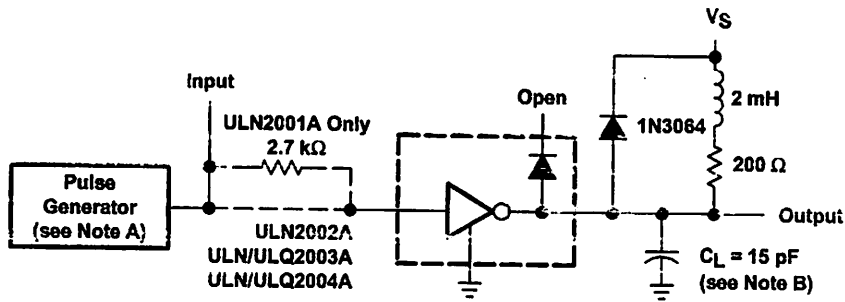
The ULN2001A is obsolete
 and is no longer supplied.

PARAMETER MEASUREMENT INFORMATION

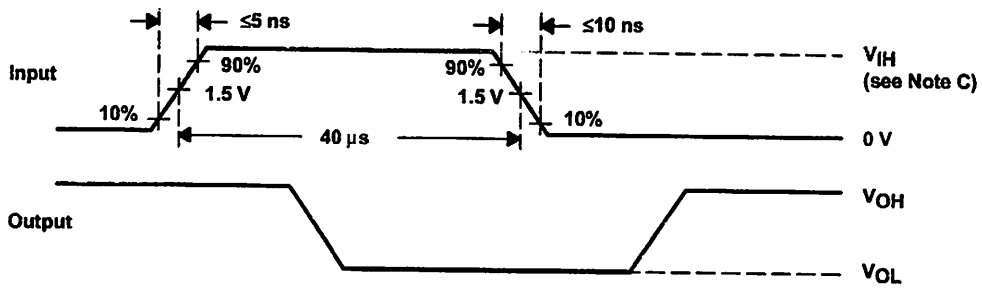


VOLTAGE WAVEFORMS

Figure 9. Propagation Delay-Time Waveforms



TEST CIRCUIT



VOLTAGE WAVEFORMS

- NOTES:**
- A. The pulse generator has the following characteristics: PRR = 12.5 kHz, $Z_0 = 50 \Omega$.
 - B. C_L includes probe and jig capacitance.
 - C. For testing the ULN2001A, the ULN2003A, and the ULQ2003A, $V_{IH} = 3 \text{ V}$; for the ULN2002A, $V_{IH} = 13 \text{ V}$; for the ULN2004A and the ULQ2004A, $V_{IH} = 8 \text{ V}$.

Figure 10. Latch-Up Test Circuit and Voltage Waveforms

The ULN2001A is obsolete and is no longer supplied.

SLRS027F - DECEMBER 1970 - REVISED FEBRUARY 2005

TYPICAL CHARACTERISTICS

COLLECTOR-EMITTER SATURATION VOLTAGE vs COLLECTOR CURRENT (ONE DARLINGTON)

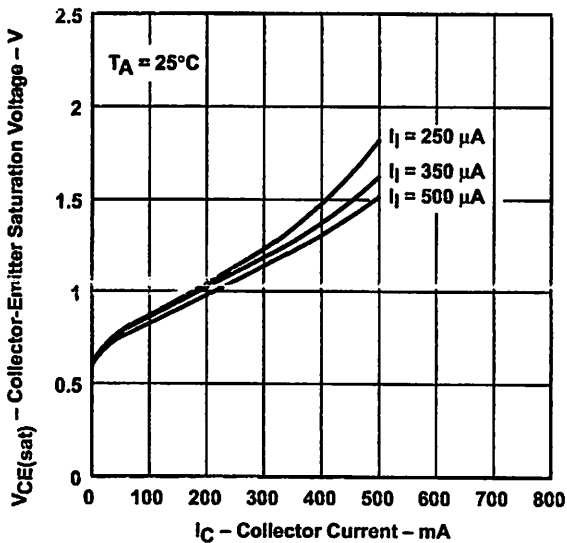


Figure 11

COLLECTOR-EMITTER SATURATION VOLTAGE vs TOTAL COLLECTOR CURRENT (TWO DARLINGTONS IN PARALLEL)

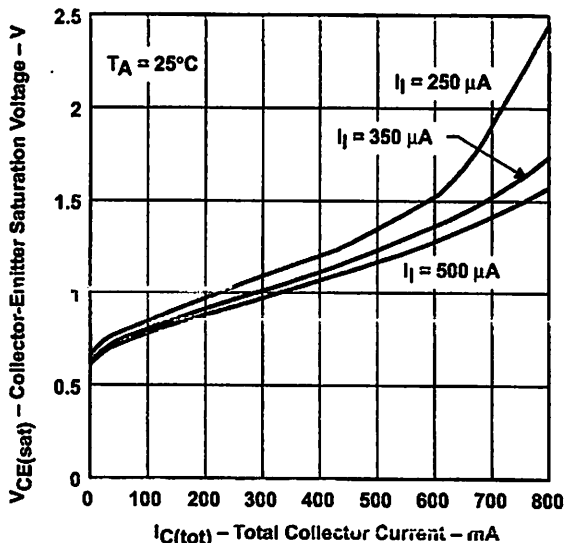


Figure 12

COLLECTOR CURRENT vs INPUT CURRENT

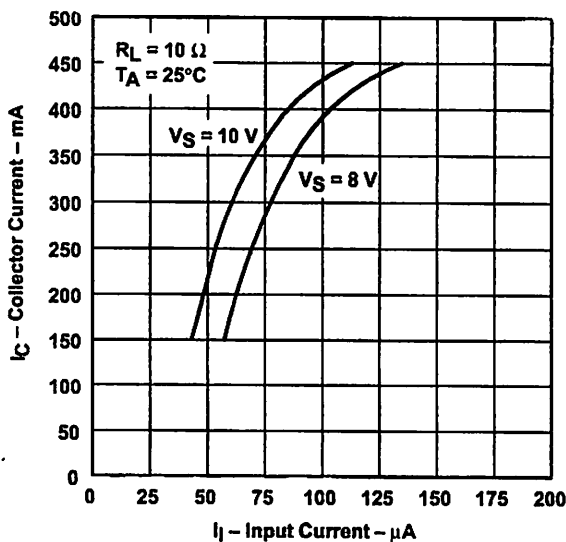


Figure 13



The ULN2001A is obsolete
 and is no longer supplied.

THERMAL INFORMATION

D PACKAGE
 MAXIMUM COLLECTOR CURRENT
 vs
 DUTY CYCLE

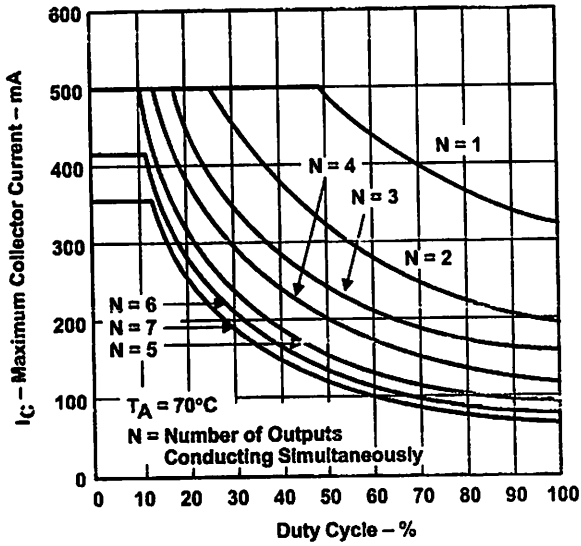


Figure 14

N PACKAGE
 MAXIMUM COLLECTOR CURRENT
 vs
 DUTY CYCLE

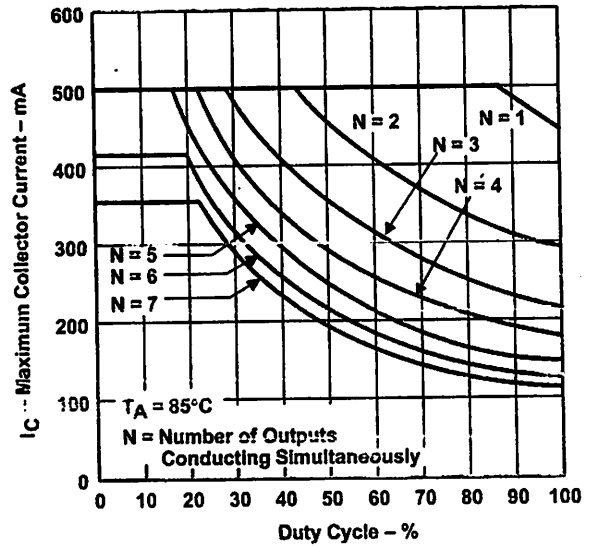


Figure 15

ULN2001A, ULN2002A, ULN2003A, ULN2004A, ULQ2003A, ULQ2004A
**HIGH-VOLTAGE HIGH-CURRENT DARLINGTON
 TRANSISTOR ARRAY**

The ULN2001A is obsolete
 and is no longer supplied.

SLRS027F - DECEMBER 1976 - REVISED FEBRUARY 2003

APPLICATION INFORMATION

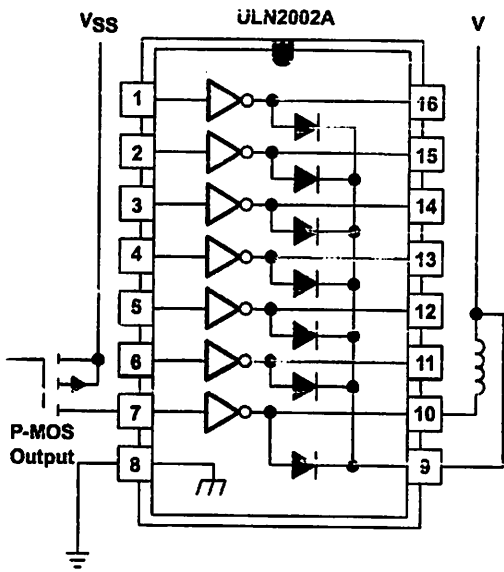


Figure 16. P-MOS to Load

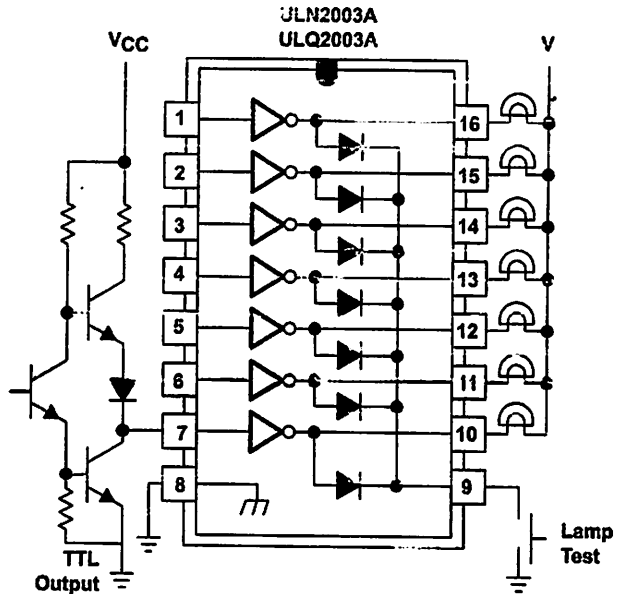


Figure 17. TTL to Load

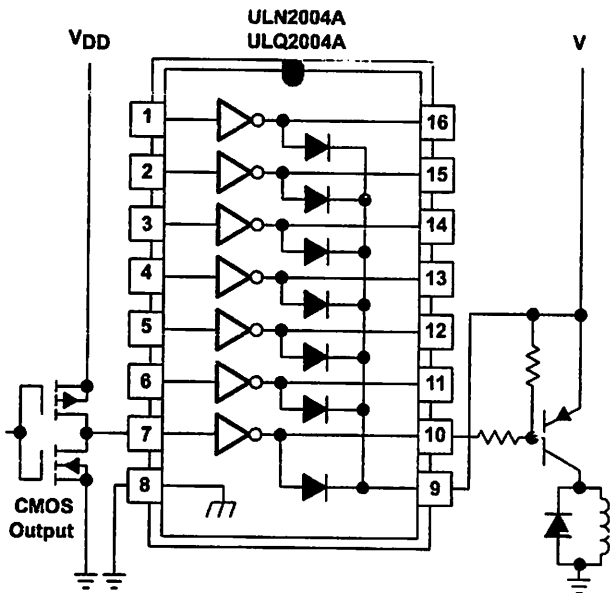


Figure 18. Buffer for Higher Current Loads

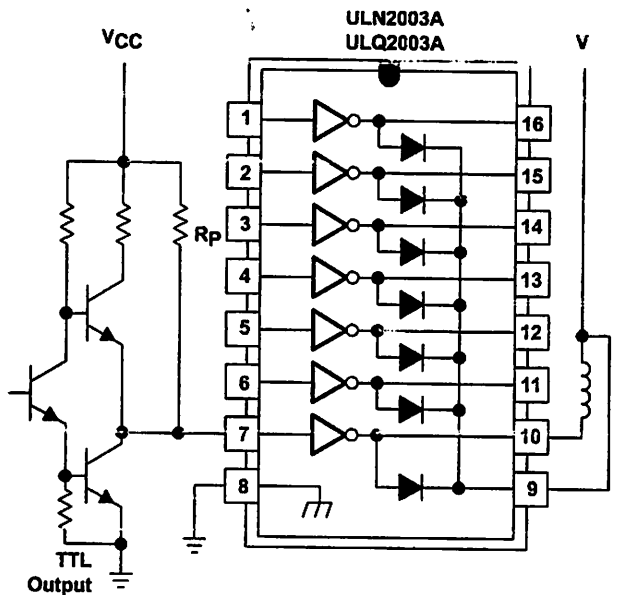


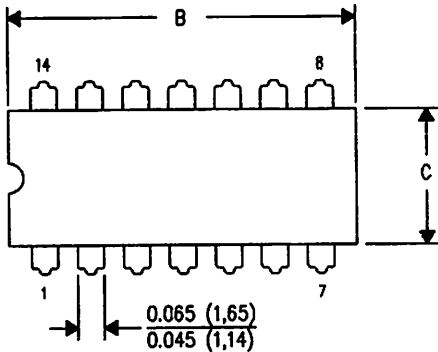
Figure 19. Use of Pullup Resistors
 to Increase Drive Current



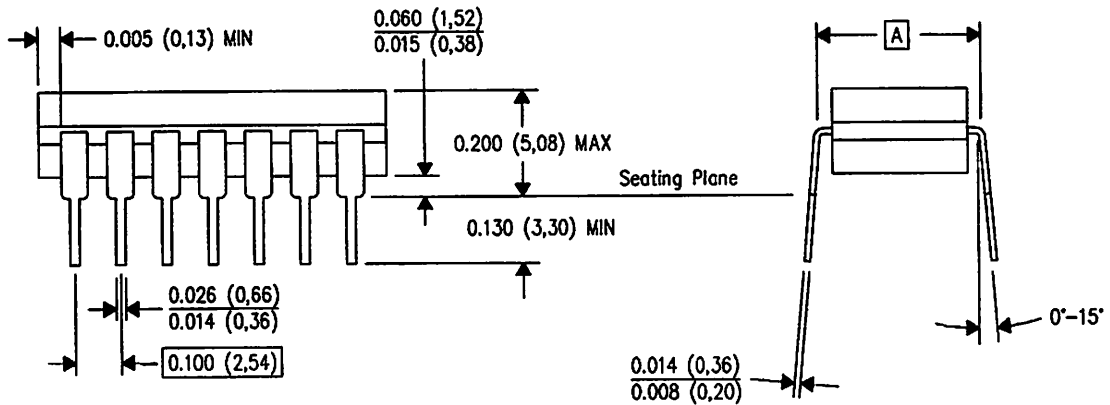
J (R-GDIP-T**)

14 LEADS SHOWN

CERAMIC DUAL IN-LINE PACKAGE



DIM \ PINS **	14	16	18	20
A	0.300 (7,62) BSC	0.300 (7,62) BSC	0.300 (7,62) BSC	0.300 (7,62) BSC
B MAX	0.785 (19,94)	.840 (21,34)	0.960 (24,38)	1.060 (26,92)
B MIN	—	—	—	—
C MAX	0.300 (7,62)	0.300 (7,62)	0.310 (7,87)	0.300 (7,62)
C MIN	0.245 (6,22)	0.245 (6,22)	0.220 (5,59)	0.245 (6,22)



4040083/F 03/03

NOTES:

- A. All linear dimensions are in inches (millimeters).
- B. This drawing is subject to change without notice.
- C. This package is hermetically sealed with a ceramic lid using glass frit.
- D. Index point is provided on cap for terminal identification only on press ceramic glass frit seal only.
- E. Falls within MIL STD 1835 GDIP1-14, GDIP1-16, GDIP1-18 and GDIP1-20.

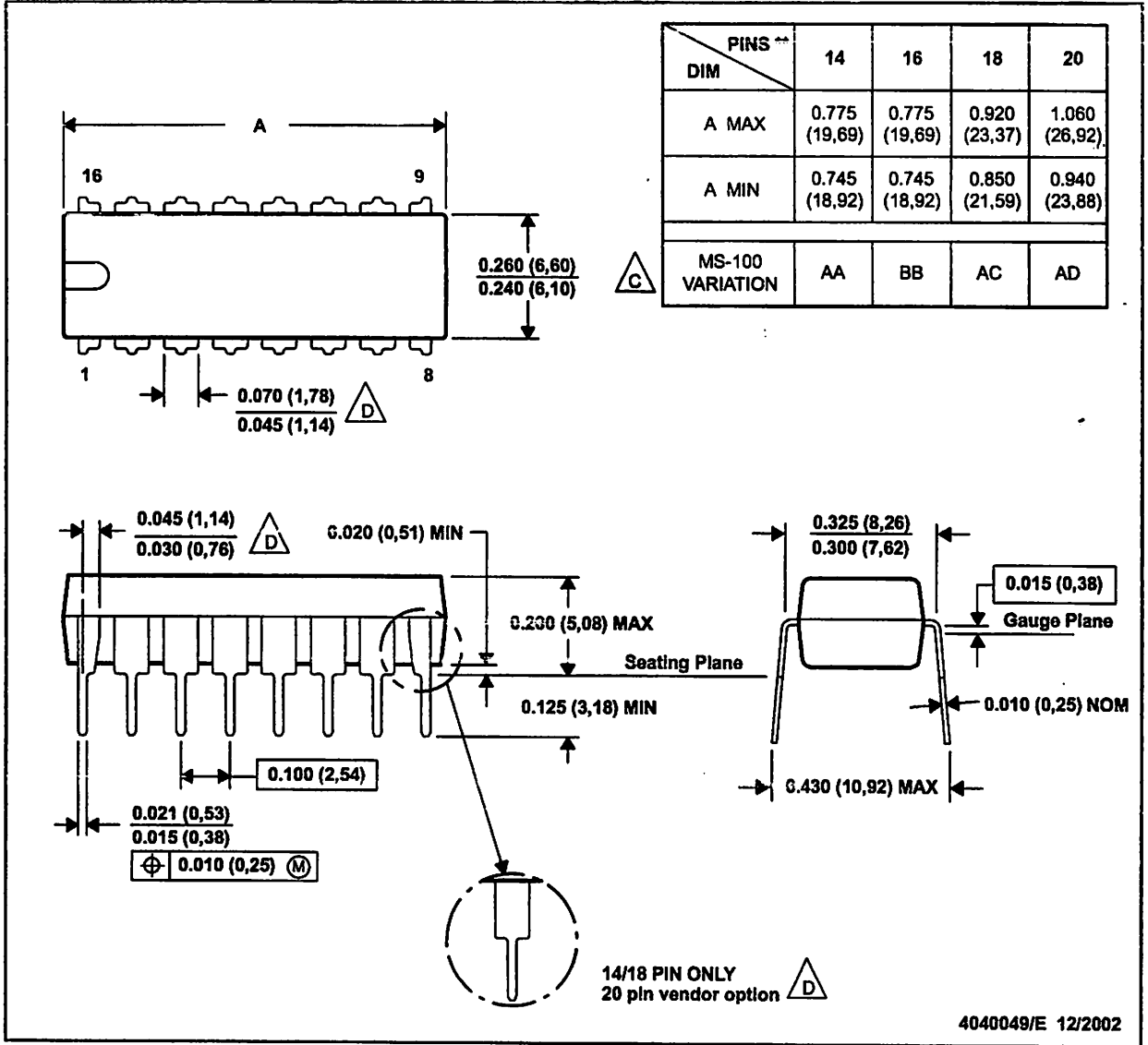
MECHANICAL

MPDI002C – JANUARY 1995 – REVISED DECEMBER 2002

N (R-PDIP-T**)

PLASTIC DUAL-IN-LINE PACKAGE

16 PINS SHOWN



NOTES: A. All linear dimensions are in inches (millimeters).

B. This drawing is subject to change without notice.

C. Falls within JEDEC MS-001, except 18 and 20 pin minimum body length (Dim A).

D. The 20 pin end lead shoulder width is a vendor option, either half or full width.

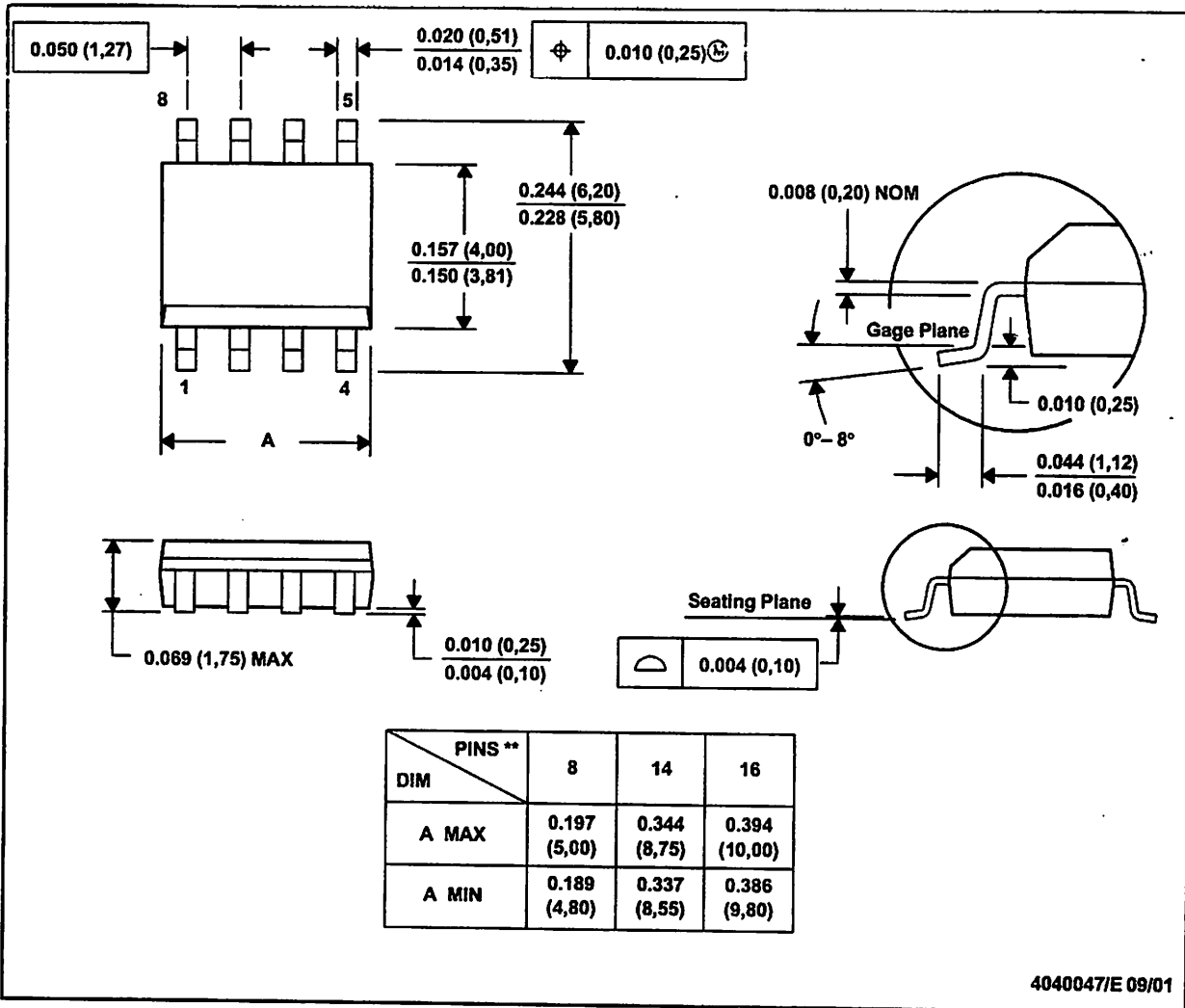
**TEXAS
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

D (R-PDSO-G**)

PLASTIC SMALL-OUTLINE PACKAGE

8 PINS SHOWN



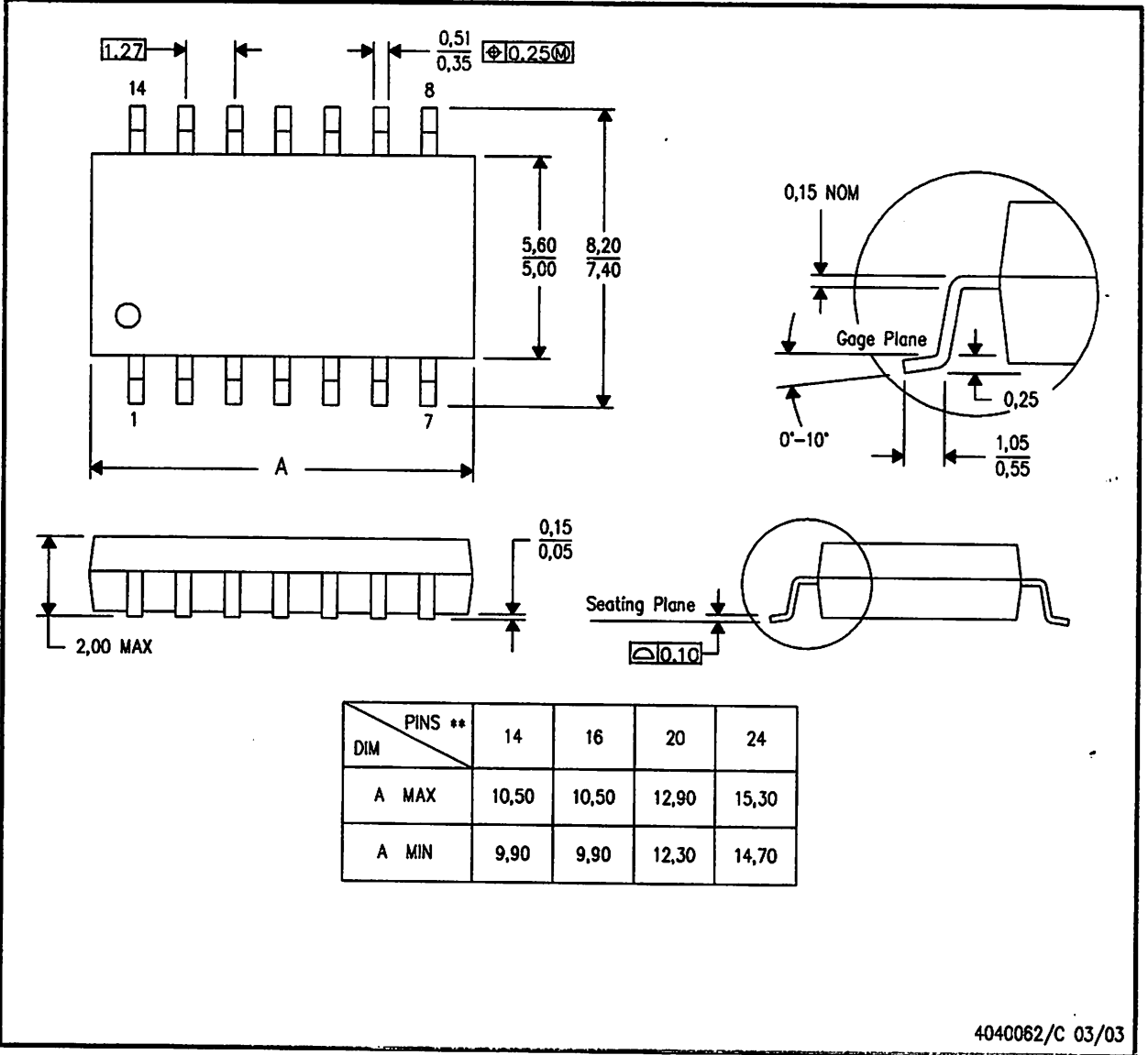
4040047/E 09/01

- NOTES: A. All linear dimensions are in inches (millimeters).
 B. This drawing is subject to change without notice.
 C. Body dimensions do not include mold flash or protrusion, not to exceed 0.006 (0,15).
 D. Falls within JEDEC MS-012

MECHANICAL DATA

NS (R-PDSO-G**)
14-PINS SHOWN

PLASTIC SMALL-OUTLINE PACKAGE



4040062/C 03/03

- NOTES:
- A. All linear dimensions are in millimeters.
 - B. This drawing is subject to change without notice.
 - C. Body dimensions do not include mold flash or protrusion, not to exceed 0,15.

IMPORTANT NOTICE

Texas Instruments Incorporated and its subsidiaries (TI) reserve the right to make corrections, modifications, enhancements, improvements, and other changes to its products and services at any time and to discontinue any product or service without notice. Customers should obtain the latest relevant information before placing orders and should verify that such information is current and complete. All products are sold subject to TI's terms and conditions of sale supplied at the time of order acknowledgment.

TI warrants performance of its hardware products to the specifications applicable at the time of sale in accordance with TI's standard warranty. Testing and other quality control techniques are used to the extent TI deems necessary to support this warranty. Except where mandated by government requirements, testing of all parameters of each product is not necessarily performed.

TI assumes no liability for applications assistance or customer product design. Customers are responsible for their products and applications using TI components. To minimize the risks associated with customer products and applications, customers should provide adequate design and operating safeguards.

TI does not warrant or represent that any license, either express or implied, is granted under any TI patent right, copyright, mask work right, or other TI intellectual property right relating to any combination, machine, or process in which TI products or services are used. Information published by TI regarding third-party products or services does not constitute a license from TI to use such products or services or a warranty or endorsement thereof. Use of such information may require a license from a third party under the patents or other intellectual property of the third party, or a license from TI under the patents or other intellectual property of TI.

Reproduction of information in TI data books or data sheets is permissible only if reproduction is without alteration and is accompanied by all associated warranties, conditions, limitations, and notices. Reproduction of this information with alteration is an unfair and deceptive business practice. TI is not responsible or liable for such altered documentation.

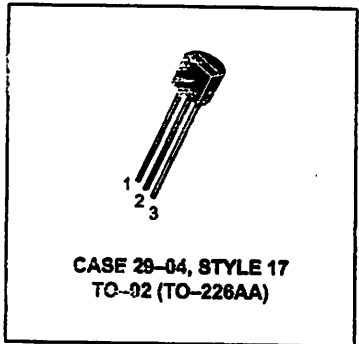
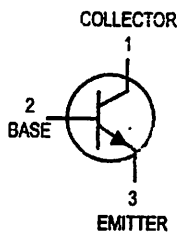
Resale of TI products or services with statements different from or beyond the parameters stated by TI for that product or service voids all express and any implied warranties for the associated TI product or service and is an unfair and deceptive business practice. TI is not responsible or liable for any such statements.

Mailing Address:

**Texas Instruments
Post Office Box 655303
Dallas, Texas 75265**

Amplifier Transistors
NPN Silicon

BC546, B
BC547, A, B, C
BC548, A, B, C



MAXIMUM RATINGS

Rating	Symbol	BC 546	BC 547	BC 548	Unit
Collector-Emitter Voltage	V_{CEO}	65	45	30	Vdc
Collector-Base Voltage	V_{CBO}	80	50	30	Vdc
Emitter-Base Voltage	V_{EBO}	6.0			Vdc
Collector Current — Continuous	I_C	100			mA dc
Total Device Dissipation @ $T_A = 25^\circ\text{C}$ Derate above 25°C	P_D	825 5.0			mW mW/ $^\circ\text{C}$
Total Device Dissipation @ $T_C = 25^\circ\text{C}$ Derate above 25°C	P_D	1.5 12			Watt mW/ $^\circ\text{C}$
Operating and Storage Junction Temperature Range	T_J, T_{stg}	-55 to +150			$^\circ\text{C}$

THERMAL CHARACTERISTICS

Characteristic	Symbol	Max	Unit
Thermal Resistance, Junction to Ambient	$R_{\theta JA}$	200	$^\circ\text{C/W}$
Thermal Resistance, Junction to Case	$R_{\theta JC}$	83.3	$^\circ\text{C/W}$

ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
----------------	--------	-----	-----	-----	------

OFF CHARACTERISTICS

Characteristic	Symbol	Min	Typ	Max	Unit
Collector-Emitter Breakdown Voltage ($I_C = 1.0\text{ mA}, I_B = 0$)	BC546 BC547 BC548 $V_{(BR)CEO}$	65 45 30	— — —	— — —	V
Collector-Base Breakdown Voltage ($I_C = 100\ \mu\text{A dc}$)	BC546 BC547 BC548 $V_{(BR)CBO}$	80 50 30	— — —	— — —	V
Emitter-Base Breakdown Voltage ($I_E = 10\ \mu\text{A}, I_C = 0$)	BC546 BC547 BC548 $V_{(BR)EBO}$	6.0 6.0 6.0	— — —	— — —	V
Collector Cutoff Current ($V_{CE} = 70\text{ V}, V_{BE} = 0$) ($V_{CE} = 50\text{ V}, V_{BE} = 0$) ($V_{CE} = 35\text{ V}, V_{BE} = 0$) ($V_{CE} = 30\text{ V}, T_A = 125^\circ\text{C}$)	BC546 BC547 BC548 BC546/547/548 I_{CES}	— — — —	0.2 0.2 0.2 —	15 15 15 4.0	nA μA

BC546, B BC547, A, B, C BC548, A, B, C

ELECTRICAL CHARACTERISTICS ($T_A = 25^\circ\text{C}$ unless otherwise noted) (Continued)

Characteristic	Symbol	Min	Typ	Max	Unit
ON CHARACTERISTICS					
DC Current Gain ($I_C = 10 \mu\text{A}$, $V_{CE} = 5.0 \text{ V}$) ($I_C = 2.0 \text{ mA}$, $V_{CE} = 5.0 \text{ V}$) ($I_C = 100 \text{ mA}$, $V_{CE} = 5.0 \text{ V}$)	BC547A/548A	—	90	—	—
	BC546B/547B/548B	—	150	—	—
	BC548C	—	270	—	—
	BC546	110	—	450	—
	BC547	110	—	800	—
	BC548	110	—	800	—
	BC547A/548A	110	180	220	—
	BC546B/547B/548B	200	290	450	—
	BC547C/BC548C	420	520	800	—
	BC547A/548A	—	120	—	—
	BC546B/547B/548B	—	180	—	—
	BC548C	—	300	—	—
Collector–Emitter Saturation Voltage ($I_C = 10 \text{ mA}$, $I_B = 0.5 \text{ mA}$) ($I_C = 100 \text{ mA}$, $I_B = 5.0 \text{ mA}$) ($I_C = 10 \text{ mA}$, $I_B = \text{See Note 1}$)	$V_{CE(sat)}$	—	0.09 0.2 0.3	0.25 0.6 0.6	V
Base–Emitter Saturation Voltage ($I_C = 10 \text{ mA}$, $I_B = 0.5 \text{ mA}$)	$V_{BE(sat)}$	—	0.7	—	V
Base–Emitter On Voltage ($I_C = 2.0 \text{ mA}$, $V_{CE} = 5.0 \text{ V}$) ($I_C = 10 \text{ mA}$, $V_{CE} = 5.0 \text{ V}$)	$V_{BE(on)}$	0.55 —	— —	0.7 0.77	V

SMALL-SIGNAL CHARACTERISTICS

Current–Gain — Bandwidth Product ($I_C = 10 \text{ mA}$, $V_{CE} = 5.0 \text{ V}$, $f = 100 \text{ MHz}$)	BC546 BC547 BC548	f_T	150 150 150	300 300 300	— — —	MHz
Output Capacitance ($V_{CB} = 10 \text{ V}$, $I_C = 0$, $f = 1.0 \text{ MHz}$)		C_{obo}	—	1.7	4.5	pF
Input Capacitance ($V_{EB} = 0.5 \text{ V}$, $I_C = 0$, $f = 1.0 \text{ MHz}$)		C_{ibo}	—	10	—	pF
Small–Signal Current Gain ($I_C = 2.0 \text{ mA}$, $V_{CE} = 5.0 \text{ V}$, $f = 1.0 \text{ kHz}$)	BC546 BC547/548 BC547A/548A BC546B/547B/548B BC547C/548C	h_{fe}	125 125 125 240 450	— — 220 330 600	500 900 260 500 900	—
Noise Figure ($I_C = 0.2 \text{ mA}$, $V_{CE} = 5.0 \text{ V}$, $R_S = 2 \text{ k}\Omega$, $f = 1.0 \text{ kHz}$, $\Delta f = 200 \text{ Hz}$)	BC546 BC547 BC548	NF	— — —	2.0 2.0 2.0	10 10 10	dB

Note 1: I_B is value for which $I_C = 11 \text{ mA}$ at $V_{CE} = 1.0 \text{ V}$.

BC546, B BC547, A, B, C BC548, A, B, C

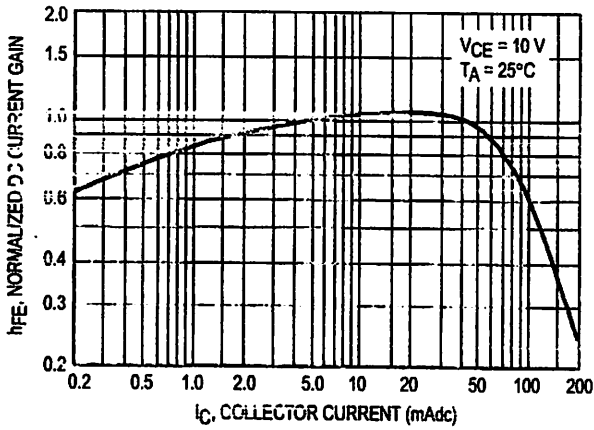


Figure 1. Normalized DC Current Gain

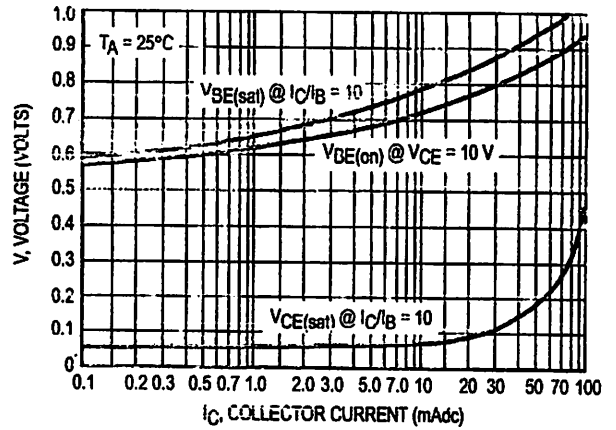


Figure 2. "Saturation" and "On" Voltages

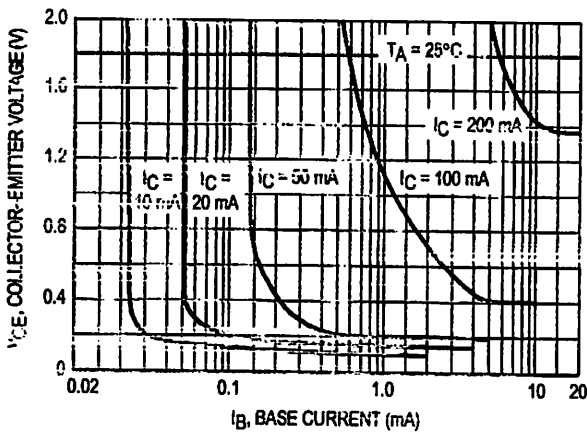


Figure 3. Collector Saturation Region

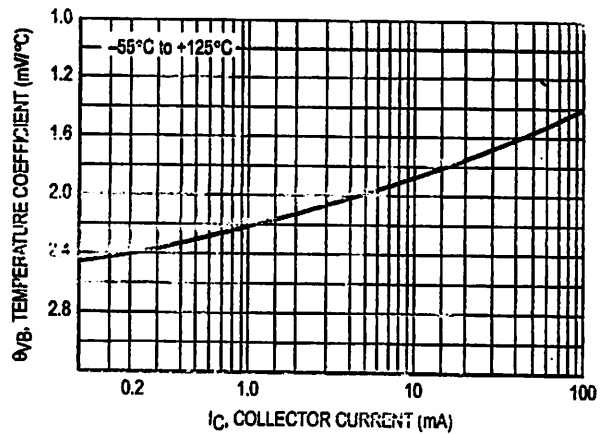


Figure 4. Base-Emitter Temperature Coefficient

BC547/BC548

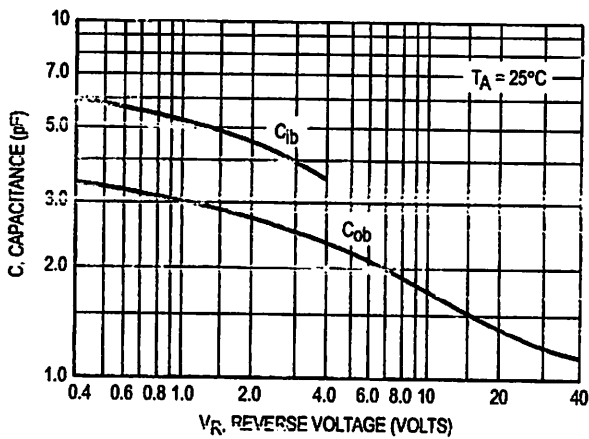


Figure 5. Capacitances

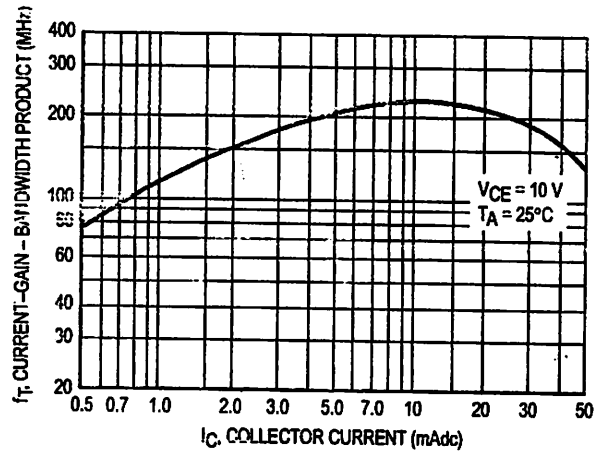


Figure 6. Current-Gain - Bandwidth Product

BC54G, B BC547, A, B, C BC54E, A, B, C

BC547/BC548

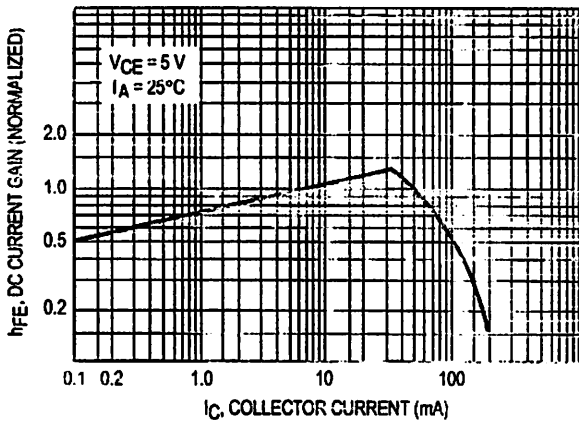


Figure 7. DC Current Gain

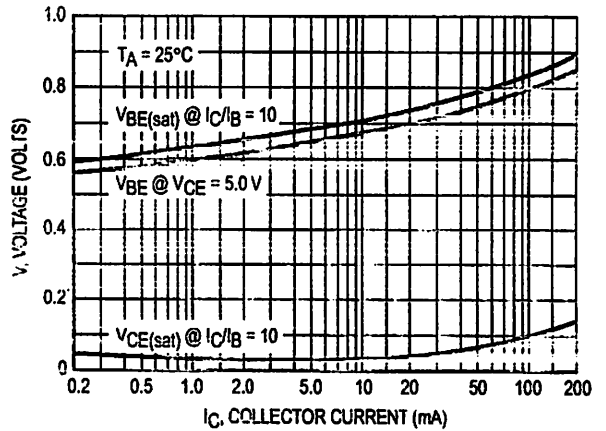


Figure 8. "On" Voltage

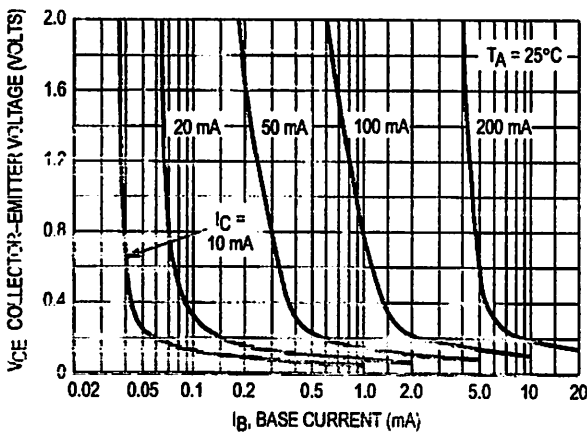


Figure 9. Collector Saturation Region

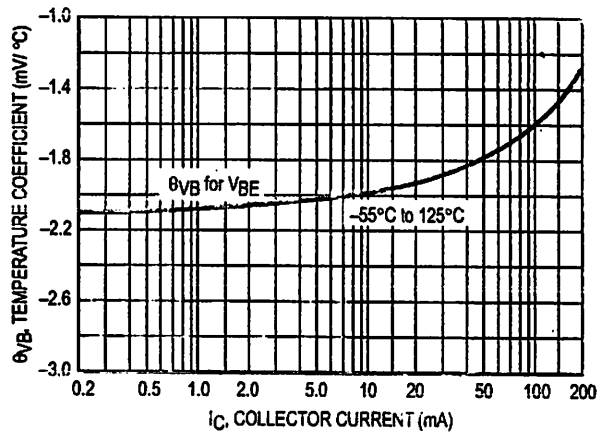


Figure 10. Base-Emitter Temperature Coefficient

BC546

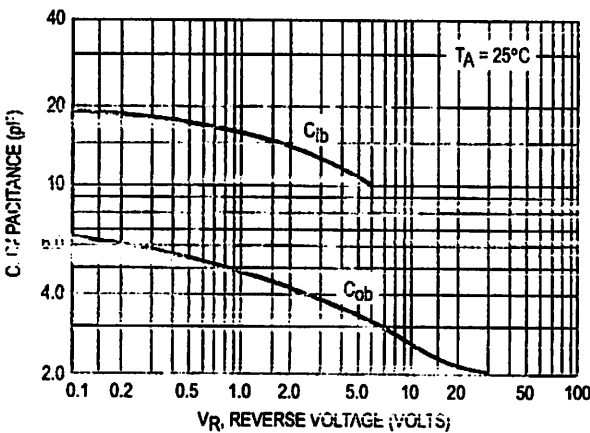


Figure 11. Capacitance

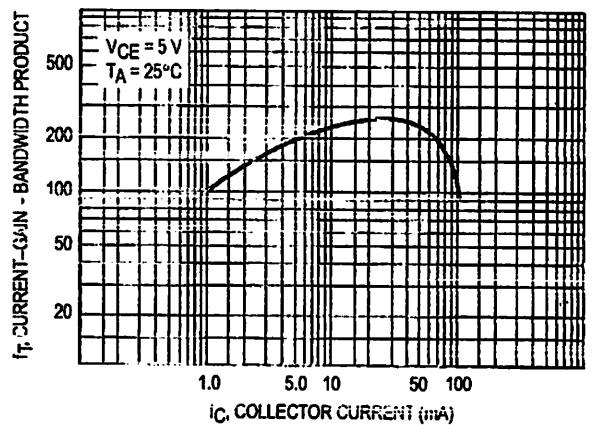
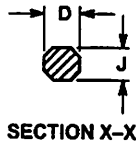
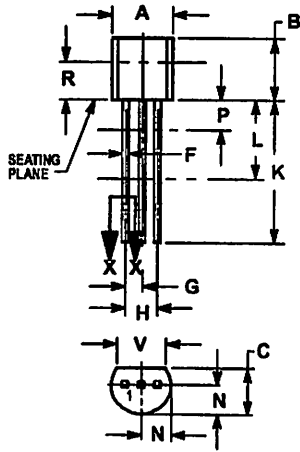


Figure 12. Current-Gain - Bandwidth Product

PACKAGE DIMENSIONS



NOTES:


1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: INCH.
3. CONTOUR OF PACKAGE BEYOND DIMENSION R IS UNCONTROLLED.
4. DIMENSION F APPLIES BETWEEN P AND L. DIMENSION D AND J APPLY BETWEEN L AND K. MINIMUM LEAD DIMENSION IS UNCONTROLLED IN P AND BEYOND DIMENSION K MINIMUM.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.175	0.205	4.45	5.20
B	0.170	0.210	4.32	5.33
C	0.125	0.185	3.18	4.19
D	0.018	0.022	0.41	0.55
F	0.018	0.019	0.41	0.48
G	0.045	0.055	1.15	1.39
H	0.095	0.105	2.42	2.68
J	0.015	0.020	0.39	0.50
K	0.500	—	12.70	—
L	0.250	—	6.35	—
N	0.090	0.105	2.04	2.68
P	—	0.100	—	2.54
R	0.115	—	2.93	—
V	0.135	—	3.43	—

CASE 029-04
(TO-226AA)
ISSUE AD

STYLE 17:
PIN 1. COLLECTOR
2. BASE
3. EMITTER

DS46, B BC547, A, B, C BC548, A, B, C

Motorola reserves the right to make changes without further notice to any products herein. Motorola makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does Motorola assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters can and do vary in different applications. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. Motorola does not convey any license under its patent rights nor the rights of others. Motorola products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the Motorola product could create a situation where personal injury or death may occur. Should Buyer purchase or use Motorola products for any such unintended or unauthorized application, Buyer shall indemnify and hold Motorola and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that Motorola was negligent regarding the design or manufacture of the part. Motorola and  are registered trademarks of Motorola, Inc. Motorola, Inc. is an Equal Opportunity/Affirmative Action Employer.

How to reach us:

SA/EUROPE: Motorola Literature Distribution;
O. Box 20912; Phoenix, Arizona 85056. 1-800-441-2447

JAPAN: Nippon Motorola Ltd.; Tatsumi-SPD-JLDC, Toshikatsu Otsuki,
6F Seibu-Butsuryu-Center, 3-14-2 Tatsumi Koto-Ku, Tokyo 135, Japan. 03-3521-6315

FAX: RMFAX0@email.sps.mot.com - TOUCHTONE (602) 244-6605
INTERNET: <http://Design-NET.com>

HONG KONG: Motorola Semiconductors H.K. Ltd.; 8B Tai Ping Industrial Park,
51 Ting Kok Road, Tai Po, N.T., Hong Kong. 852-26629232

MOTOROLA

◇

BC546/D

