

**RANCANG BANGUN SISTEM PENGOPTIMALAN TEGANGAN
DENGAN PENGATUR SERI PARALEL PADA SOLAR CELL BERBASIS
ATMEGA 16**

SKRIPSI



Disusun Oleh :

**ANGGA BAGUS SAPUTRA
NIM: 11.12.209**

**MILIK
PERPUSTAKAAN
ITN MALANG**

**JURUSAN TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ELEKTRONIKA
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG
2015**

1972

UNITED STATES DEPARTMENT OF JUSTICE
FEDERAL BUREAU OF INVESTIGATION
MEMORANDUM FOR THE DIRECTOR, FBI
SUBJECT: [REDACTED]

DATE: 11/15/72
FROM: SAC, [REDACTED]
TO: DIRECTOR, FBI

SECRET

CLASSIFICATION

ALL INFORMATION CONTAINED HEREIN IS UNCLASSIFIED
DATE 11/15/72 BY [REDACTED]

LEMBAR PERSETUJUAN

RANCANG BANGUN SISTEM PENGOPTIMALAN TEGANGAN DENGAN PENGATUR SERI PARALEL PADA SOLAR CELL BERBASIS ATMEGA 16

SKRIPSI

*Disusun dan Diajukan Sebagai Salah Satu Syarat Untuk Memperoleh Gelar
Sarjana Teknik Strata Satu (S-1)*

Disusun Oleh :

**ANGGA BAGUS SAPUTRA
NIM. 11.12.209**

Mengetahui,

Ketua Program Studi Teknik Elektro S-1



**M. Ibrahim Ashari, ST, MT
NIP.P.1030100358**

Di periksa dan Disetujui

**Mengetahui,
Pembimbing I**

**Irmalia Suryani Faradisa, ST, MT.
NIP. Y. 1030000365**

**Mengetahui,
Pembimbing II**

**M. Ibrahim Ashari, ST, MT.
NIP. P. 1030100358**

**PROGRAM STUDI TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK ELEKTRONIKA
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG
2015**

SURAT PERNYATAAN ORISINALITAS

Yang bertanda tangan di bawah ini:

Nama : Angga Bagus Saputra
NIM : 1112209
Program Studi : Teknik Elektro S-1
Konsentrasi : Teknik Elektronika

Dengan ini menyatakan bahwa skripsi yang saya buat adalah hasil karya sendiri, tidak merupakan plagiasi dari karya orang lain. Dalam Skripsi ini tidak memuat karya orang lain, kecuali dicantumkan sumbernya sesuai dengan ketentuan yang berlaku.

Demikian surat pernyataan ini saya buat, dan apabila di kemudian hari ada pelanggaran atas surat pernyataan ini, saya bersedia menerima sanksinya.

Malang, 28 September 2015
Yang membuat pernyataan,



ANGGA BAGUS SAPUTRA
NIM. 1112209

RANCANG BANGUN SISTEM PENGOPTIMALAN TEGANGAN DENGAN PENGATUR SERI PARALEL PADA SOLAR CELL BERBASIS ATMEGA 16

ANGGA BAGUS SAPUTRA
(11.12.2019)

Dosen Pembimbing:

Irmalia Suryani Faradisa, ST, MT dan M. Ibrahim Ashari, ST, MT
Jurusan Teknik Elektro S-1, Konsentrasi Teknik Elektronika
Fakultas Teknologi Industri, Institut Teknologi Nasional Malang
Jl. Raya Karanglo Km 2 Malang
E-mail : unggas1994@gmail.com

ABSTRAK

Rangkaian seri paralel sangat cocok digunakan untuk mengatasi naik turunnya tegangan yang di sebabkan oleh pasokan cahaya matahari terhadap *solar cell*. Rangkaian seri dapat dimanfaatkan untuk mengatsi kurangnya tegangan pada *solar cell*, sedangkan rangkaian paralel digunakan untuk mengalirkan arus yang lebih besar dengan tegangan tetap ketika pasokan cahaya matahari pada *solar cell* telah maksimal.

Solar cell sebagai pengubah cahaya matahari menjadi energi listrik berupa tegangan DC, yang di hubungkan secara seri paralel dengan memanfaatkan kontak relay yang di kendalikan menggunakan microkontroller atmega 16, dimana tegangan yang dihasilkan oleh solarcell di sensor menggunakan sensor tegangan. *Switching regulator* sebagai penurun tegangan lebih dari solarcell untuk pengisian baterai.

Hasil pengujian dengan menggunakan rangkaian seri dan pencahayaan minimal menghasilkan tegangan 14 Volt, rangkaian paralel dan pencahayaan maximal menghasilkan tegangan sebesar 20 Volt, dan kombinasi seri-paralel pada kondisi pencahayaan sedang menghasilkan tegangan sebesar 23.3 Volt.

Kata Kunci : *Solar Cell*, rangkaian seri, energi listrik, cahaya matahari, itensitas

KATA PENGANTAR

Dengan mengucapkan puji syukur kehadiran Tuhan Yang Maha Esa yang telah memberikan rahmat dan hidayah-Nya, sehingga penelitian yang berjudul Rancang Bangun Sistem Pengoptimalan Tegangan Dengan Pengatur Seri Paralel Pada Solar Cell Berbasis Atmega 16, dapat selesai.

Penelitian ini di buat untuk memenuhi salah satu syarat dalam memperoleh gelar sarjana teknik S-1. Ucapan terimakasih yang sebesar besarnya kami sampaikan pada :

1. Bapak **Dr. Ir. Lalu Mulyadi, MTA**, selaku Rektor Institut Teknologi Nasional Malang.
2. Bapak **Ir. H. Anang Subardi, MT**, selaku Dekan Fakultas Teknologi Industri.
3. Bapak **Ibrahim Ashari, ST, MT**, selaku Ketua Jurusan Elektro dan selaku Dosen Pembimbing 2.
4. Bapak **Dr. Eng. I Komang Somawirata, ST.,MT** selaku Sekretaris Jurusan Teknik Elektro S-1 ITN Malang.
5. Ibu **Irmalia Suryani Faradisa, ST, MT** selaku Dosen Pembimbing 1.
6. Kedua Orang Tua yang selalu mendukung dalam keadaan apapun.
7. Dan semua Pihak yang telah membantu dalam penulisan dan penyusunan penelitian ini.

Penulis menyadari bahwa penelitian ini masih jauh dari sempurna, untuk itu kritik dan saran dari pembaca sangat penulis harapkan untuk perbaikan penelitian ini.

Malang, Agustus 2015

Penulis

DAFTAR ISI

HALAMAN JUDUL	i
LEMBAR PERSETUJUAN	ii
SURAT PERNYATAAN ORISINALITAS	iii
ABSTRAK.....	iv
KATA PENGANTAR.....	v
DAFTAR ISI.....	vi
DAFTAR GAMBAR.....	x
DAFTAR TABEL.....	xiii

BAB I PENDAHULUAN

1.1 Latar Belakang	1
1.2 Rumusan Masalah	2
1.3 Tujuan	2
1.4 Batasan Masalah	2
1.5 Metodologi Masalah	3
1.6 Sistematika Penulisan	4

BAB II LANDASAN TEORI

2.1 Solar Cell.....	5
2.1.1 Prinsip Dasar Teknologi Solar Cell (<i>Photovoltaic</i>) Dari Bahan Silicon	6
2.1.2 Rangkaian Seri dan Paralel Sel Surya.....	6
2.2 Mikrokontroler AVR Atmega 16	8
2.2.1 Arsitektur Atmega 16	9
2.2.2 Konfigurasi Pin Atmega 16	12
2.2.3 Peta Memori AVR Atmega 16	14
2.3 <i>Accu</i> (Baterai)	16
2.4 Relay	18
2.5 Sensor Tegangan	20
2.6 Rangkaian Seri dan Paralel	21

2.6.1 Rangkaian Seri Baterai	21
2.6.2 Rangkaian Paralel Baterai	22
2.7 LCD (Liquid Cristal Display)	23
2.7.1 Cara Kerja LCD Secara Umum	23
2.7.2 Fitur LCD 16 x 2	24
2.8 Regulator Step-Down.....	25
2.9 IC ULN 2803	26

BAB III PERANCANGAN DAN ANALISA SISTEM

3.1 Hardwere dan Software	28
3.1.1 Prinsip Kerja	29
3.2 Perancangan Perangkat Keras	31
3.2.1 Perancangan Solar Cell	31
3.2.2 Perancangan Sensor Tegangan.....	32
3.2.2.1 Perancangan Sensor Tegangan Seri Paralel	32
3.2.2.2 Perancangan Sensor Tegangan Baterai.....	33
3.2.3 Perancangan Minimum Sistem Mikrokontroller Atmega 16..	35
3.2.4 Perancangan LCD	38
3.2.5 Perancangan Rangkaian Seri Paralel Relay	39
3.2.6 Perancangan Rangkaian Proteksi	39
3.2.7 Perancangan Konfigurasi Pin Switching Regulator.....	41
3.3 Perancangan Perangkat Lunak	43
3.3.1 Code Vision AVR (CVAVR)	43
3.3 Perancangan Mekanik	48

BAB IV PENGUJIAN DAN PEMBAHASAN SISTEM

4.1 Pengujian Sensor Tegangan Keluaran Rangkaian Seri Paralel	49
4.1.1 Tujuan	49
4.1.2 Peralatan yang digunakan	49
4.1.3 Prosedur Pengujian	49
4.1.4 Hasil Pengujian dan Analisa Pengujian	50
4.2 Pengujian Sensor Tegangan Baterai	52
4.2.1 Tujuan	52

4.2.2	Peralatan yang digunakan	52
4.2.3	Prosedur Pengujian	53
4.2.4	Hasil Pengujian dan Analisa Pengujian	53
4.3	Pengujian Driver Relay	56
4.3.1	Tujuan	56
4.3.2	Peralatan yang digunakan	56
4.3.3	Prosedur Pengujian	56
4.3.4	Hasil Pengujian dan Analisa Pengujian	57
4.4	Pengujian Relay	58
4.4.1	Tujuan	58
4.4.2	Peralatan yang digunakan	58
4.4.3	Prosedur Pengujian	58
4.4.4	Hasil Pengujian dan Analisa Pengujian	59
4.5	Pengujian Rangkaian Seri	61
4.5.1	Tujuan	61
4.5.2	Peralatan yang digunakan	61
4.5.3	Prosedur Pengujian	61
4.5.4	Hasil Pengujian dan Analisa Pengujian	62
4.6	Pengujian Rangkaian Paralel	63
4.6.1	Tujuan	63
4.6.2	Peralatan yang digunakan	64
4.6.3	Prosedur Pengujian	64
4.6.4	Hasil Pengujian dan Analisa Pengujian	65
4.7	Pengujian Rangkaian Seri Paralel	66
4.7.1	Tujuan	66
4.7.2	Peralatan yang digunakan	67
4.7.3	Prosedur Pengujian	67
4.7.4	Hasil Pengujian dan Analisa Pengujian	68
4.8	Pengujian Rangkaian Switching Regulator (<i>Step-Down</i>)	70
4.8.1	Tujuan	69
4.8.2	Peralatan yang digunakan	70
4.8.3	Prosedur Pengujian	70

4.8.4 Hasil Pengujian dan Analisa Pengujian	71
4.9 Pengujian Mikrokontroller	72
4.9.1 Tujuan	72
4.9.2 Peralatan yang digunakan	72
4.9.3 Prosedur Pengujian	72
4.9.4 Hasil Pengujian dan Analisa Pengujian	72
4.10 Pengujian LCD	76
4.10.1 Tujuan	76
4.10.2 Peralatan yang digunakan	76
4.10.3 Prosedur Pengujian	76
4.10.4 Hasil Pengujian dan Analisa Pengujian	77
4.11 Pengujian Keseluruhan Alat.....	78
4.11.1 Tujuan	78
4.11.2 Peralatan yang digunakan	78
4.11.3 Hasil Pengujian dan Analisa Pengujian	78
BAB V PENUTUP.....	85
5.1 Kesimpulan	85
5.2 Saran.....	85
DAFTAR PUSTAKA	87

DAFTAR GAMBAR

Gambar 2.1	Solar Cell	5
Gambar 2.2	Cara Kerja Solar Cell	6
Gambar 2.3	Solar Cell Dihubungkan Seri	7
Gambar 2.4	Solar Cell Dihubungkan Paralel	7
Gambar 2.5	Solar Cell Dihubungkan Seri-Paralel	8
Gambar 2.6	Atmega 16.....	9
Gambar 2.7	Diagram Blok Mikrokontroler Atmega 16	11
Gambar 2.8	Konfigurasi Pin IC Atmega 16	12
Gambar 2.9	<i>Map Memori Program Flash Memory</i>	15
Gambar 2.10	Konfigurasi Memori Data AVR Atmega 16.....	16
Gambar 2.11	Simulasi Dalam <i>Accu</i> (Baterai)	16
Gambar 2.12	Relay	18
Gambar 2.13	Skema Relay Elektromekanik	19
Gambar 2.14	Rangkaian dan Simbol Logika Relay	20
Gambar 2.15	Rangkaian Sensor Tegangan	20
Gambar 2.16	Baterai yang Disusun Secara Seri.....	21
Gambar 2.17	Baterai yang Disusun Secara Paralel	22
Gambar 2.18	Konfigurasi Pin LCD	23
Gambar 2.19	Modul Regulator Step-Down LM2596	26
Gambar 2.13	IC ULN 2803	27
Gambar 3.1	Diagram Blok Sistem	29
Gambar 3.2	Perancangan Solar Cell	31
Gambar 3.3	Perancangan Sensor Tegangan pada Rangkaian Keluaran Seri Paralel	32
Gambar 3.4	Perancangan Sensor Tegangan pada Baterai	34
Gambar 3.5	Skematik Minimum Sistem	36
Gambar 3.6	Rangkaian Osilator	37
Gambar 3.7	Rangkaian Reset	38
Gambar 3.8	Skematik LCD	39
Gambar 3.9	<i>Konfigurasi Pin IC ULN 2803</i>	40
Gambar 3.10	Rangkaian Seri Paralel Relay	41

Gambar 3.11	<i>Konfigurasi Pin IC 2 ULN 2083</i>	41
Gambar 3.12	Rangkaian Proteksi	41
Gambar 3.13	Rangkaian <i>Regulator Step-Down</i>	42
Gambar 3.14	<i>Flowchart</i> Alat	44
Gambar 3.15	<i>Flowchart</i> Alat	45
Gambar 3.16	<i>Flowchart</i> Alat	46
Gambar 3.17	Rangkaian Skematik Keseluruhan	47
Gambar 3.18	Perancangan Mekanik Box Pnel dan Tiang Solar Cell	48
Gambar 4.1	Rangkaian Pengujian Sensor Tegangan Keluaran Rangkaian Seri Paralel	50
Gambar 4.2	Hasil Pengujian Sensor Tegangan Input Keluaran Rangkaian Seri Paralel	50
Gambar 4.3	Hasil Pengujian Sensor Tegangan Output Keluaran Rangkaian Seri Paralel	51
Gambar 4.4	Rangkaian Pengujian Sensor Tegangan Baterai	53
Gambar 4.5	Hasil Pengujian Sensor tegangan Input pada Baterai	54
Gambar 4.6	Hasil Pengujian Sensor Tegangan Input pada Baterai	54
Gambar 4.7	Rangkaian Pengujian Driver Relay	56
Gambar 4.8	Hasil Pengujian Driver Relay Logika Low (0)	57
Gambar 4.9	Hasil Pengujian Driver Relay Logika High (1)	57
Gambar 4.10	Rangkaian Pengujian Relay	59
Gambar 4.11	Hasil Pengujian Relay Logika Low (0)	59
Gambar 4.12	Hasil Pengujian Relay Logika High (1)	60
Gambar 4.13	Pengujian Rangkaian Seri	61
Gambar 4.14	Hasil Pengujian Tegangan Rangkaian Kondisi Seri	62
Gambar 4.15	Pengujian Rangkaian Paralel.....	64
Gambar 4.16	Hasil Pengujian Tegangan Rangkaian Kondisi Paralel.....	65
Gambar 4.17	Pengujian Rangkaian Seri-Paralel	67
Gambar 4.18	Hasil Pengujian Tegangan Rangkaian Kondisi Seri-Paralel	68
Gambar 4.19	Pengujian Rangkaian <i>Switching Regulator Step-Down</i>	70
Gambar 4.20	Hasil Pengujian Tegangan Input <i>Switching Regulator Step-Down</i>	71

Gambar 4.21	Hasil Pengujian Tegangan Output Switching Regulator Step-Down	71
Gambar 4.22	Hasil Pengukuran Tegangan Output Port Mikrokontroler	73
Gambar 4.23	Rangkaian LCD	77
Gambar 4.24	Hasil Pengujian LCD	78
Gambar 4.25	Hasil Pengujian Keseluruhan Sensor Tegangan Output Rangkaian Seri-Paralel kondisi Paralel	79
Gambar 4.26	Hasil Pengujian Keseluruhan Sensor Tegangan Output Rangkaian Seri-Paralel kondisi Seri	79
Gambar 4.27	Hasil Pengujian Keseluruhan Sensor Tegangan Output Rangkaian Seri-Paralel kondisi Seri-Paralel	80
Gambar 4.28	Kondisi Proteksi Aktif (ON)	82
Gambar 4.29	Bagian Dalam Box Panel	82
Gambar 4.30	Hasil Bagian Luar Box Panel	82
Gambar 4.31	Bentuk Alat Keseluruhan	84

BAB I

PENDAHULUAN

1.1 Latar Belakang

Energi listrik merupakan kebutuhan yang sangat penting dalam kehidupan umat manusia. Beberapa sumber energi terbarukan disarankan sebagai alternatif untuk mengatasi krisis energi saat ini diantaranya adalah sumber energi surya, biomassa, angin dan tenaga air. Energi surya menjadi salah satu alternatif yang banyak digunakan karena sangat menjanjikan antara lain ditinjau dari segi kelimpahannya di alam, bersih, aman dan memungkinkan sebagai pembangkit energi di daerah-daerah terpencil. Solar cell sekarang ini banyak sekali di gunakan di lingkungan, karena selain juga ramah lingkungan dan tidak dapat habis.

Para peneliti saat ini mencari solusi bagaimana cara mengoptimalkan tegangan untuk pengecasan baterai, agar di pagi hari tepatnya jam 06.00 baterai sudah bekerja. Tetapi kenyataanya baterai tidak dapat bekerja pada jam tersebut, karena kondisi cahaya matahari masih belum cerah dan tegangan yang dihasilkan solar cell sangat minim untuk memenuhi pengecasan baterai. Para peneliti menggunakan “rekonfigurasi rangkaian seri dan paralel secara otomatis untuk menghubungkan 1 modul solar cell dengan modul solar cell lainnya sehingga dapat menghasilkan tegangan dan arus yang optimal untuk pengisian baterai”^[1]. Menurut teori jika rangkaian baterai terhubung secara seri maka yang terjadi adalah tegangan akan besar dan arus tetap sama, sedangkan rangkaian baterai dihubungkan secara paralel maka yang terjadi adalah tegangan sama dan arus yang besar.

Arus dan tegangan yang dihasilkan sel surya bergantung pada cahaya matahari yang di terima oleh sel surya. Biasanya sel surya di pasang lebih dari satu karena konsumen membutuhkan banyak daya untuk memenuhi kebutuhan rumah tangga sehari – hari. Tetapi ada kalanya ketika sel surya terkena atau terhalang awan/ketika mendung, maka cahaya matahari akan berkurang, tegangan yg di hasilkan semakin kecil dan tidak optimal. Dalam sistem kerja baterai, baterai membutuhkan tegangan yang sudah dianjurkan yang tertera pada casing aki / batrai seperti 12V 35AH, tegangan harus mencapai lebih 12V dan tidak lebih dari

13,8V. Entah pengisian aki yang terus menerus, saat aki sudah penuh harus dihindari untuk meminimalkan kerusakan aki.

Rangkaian seri paralel sangat cocok digunakan untuk mengatasi naik turunnya tegangan yang di sebabkan oleh pasokan cahaya matahari terhadap sel surya. Rangkaian seri dapat dimanfaatkan untuk mengatasi kurangnya tegangan pada sel surya, sedangkan rangkaian paralel digunakan untuk mengalirkan arus yang lebih besar dengan tegangan tetap ketika pasokan cahaya matahari pada solar cell telah maksimal. Dari sistem seri paralel tersebut maka perlu di buat alat yang mampu mengubah kondisi seri atau paralel pada beberapa sel surya secara otomatis.

1.2 Rumusan Masalah

Mengacu pada permasalahan diatas yang diuraikan pada skripsi ini, maka dapat dirumuskan masalah sebagai berikut:

1. Bagaimana membuat rangkaian yang dapat mengatur secara otomatis seri paralel pada 4 buah sel surya ?
2. Bagaimana cara mengoptimalkan tegangan dengan rangkaian seri, paralel, seri-paralel dan sistem kerja relay ?

1.3 Tujuan

Adapun tujuan dari penulisan skripsi ini adalah:

1. Merancang dan membuat rangkaian untuk mengatur secara otomatis seri paralel pada 4 buah sel surya.
2. Merancang dan membuat sistem pengoptimalan tegangan dengan rangkaian seri, paralel, seri-paralel dan sistem kerja relay.

1.4 Batasan Masalah

Agar tidak terjadi penyimpangan maksud dan tujuan utama penyusunan skripsi ini maka batasan masalah pada skripsi ini antara lain:

1. Lama waktu pengukuran rangkaian yang di hasilkan oleh sel surya.
2. Kondisi penyinaran matahari secara langsung (outdoor) dan tak langsung di dalam ruangan (indoor).

1.5 Metodologi Penelitian

Metode yang digunakan dalam pembahasan skripsi ini adalah:

1. Studi Literatur

Mencari referensi–referensi yang berhubungan dengan perencanaan dan pembuatan alat yang akan dibuat.

2. Perancangan Alat

Sebelum melaksanakan pembuatan terhadap alat, dilakukan perancangan terhadap alat yang meliputi merancang rangkaian keseluruhan alat, serta penalaran metode yang digunakan.

3. Pembuatan Alat

Pada tahap ini realisasi alat yang dibuat, dilakukan perakitan sistem terhadap seluruh hasil rancangan yang telah dibuat.

4. Pengujian Alat

Untuk mengetahui cara kerja alat, maka dilakukan pengujian secara keseluruhan, dan menganalisa hasil pengujian alat untuk membuat kesimpulan.

1.6 Sistematika Penulisan

Untuk mendapatkan arah yang tepat mengenai hal-hal yang akan dibahas maka dalam skripsi ini disusun sebagai berikut :

BAB I :PENDAHULUAN

Memuat latar belakang, rumusan masalah,tujuan, batasan masalah, metodologi, dan sistematika penulisan.

BAB II : KAJIAN PUSTAKA

Membahas tentang dasar-dasar teori yang menunjang dalam perencanaan dan pembuatan sistem pengoptimalan tegangan dengan pengatur seri paralel pada sel surya berbasis ATmega 16.

BAB III : PERENCANAAN DAN PEMBUATAN ALAT

Membahas tentang perencanaan dan proses pembuatan meliputi perencanaan, pembuatan alat, cara kerja dan penggunaan alat.

BAB IV : PENGUJIAN DAN ANALISA

Menjelaskan hasil pengujian dan analisa alat dari hasil yang diperoleh.

BAB V : PENUTUP

Menjelaskan kesimpulan dan saran.

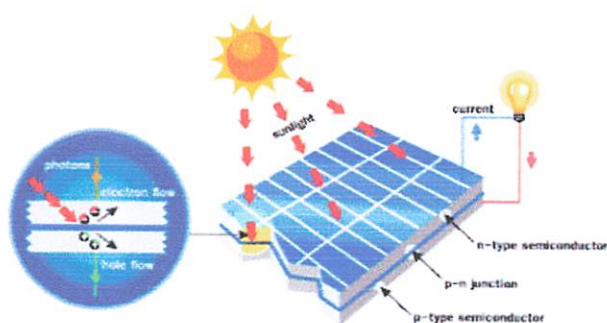
BAB II

LANDASAN TEORI

Untuk memudahkan dalam memahami sistem ini, maka diperlukan teori-teori dasar yang menunjang dan dapat dijelaskan tentang karakteristik komponen-komponen yang digunakan maupun masalah yang dibahas sehingga dapat diperkirakan prinsip dan cara kerja secara umum dari sistem ini. Selain itu dengan dasar teori yang ada dapat menambahkan pemahaman yang mendukung dalam perancangan dan pembuatan alat ini.

2.1 Solar Cell

Solar cell atau panel surya adalah alat untuk mengkonversi tenaga matahari menjadi energi listrik. “Photovoltaic adalah teknologi yang berfungsi untuk mengubah atau mengkonversi radiasi matahari menjadi energi listrik secara langsung” [3]. PV biasanya dikemas dalam sebuah unit yang disebut modul. Dalam sebuah modul surya terdiri dari banyak sel surya yang bisa disusun secara seri maupun paralel. Sedangkan yang dimaksud dengan surya adalah sebuah elemen semikonduktor yang dapat mengkonversi energi surya menjadi energi listrik atas dasar efek fotovoltaiik. Solarcell mulai populer akhir-akhir ini, selain mulai menipisnya cadangan energi fosil dan isu global warming. energi yang dihasilkan juga sangat murah karena sumber energi (matahari) bisa didapatkan secara gratis. Solar cell dapat dilihat pada Gambar 2.1.

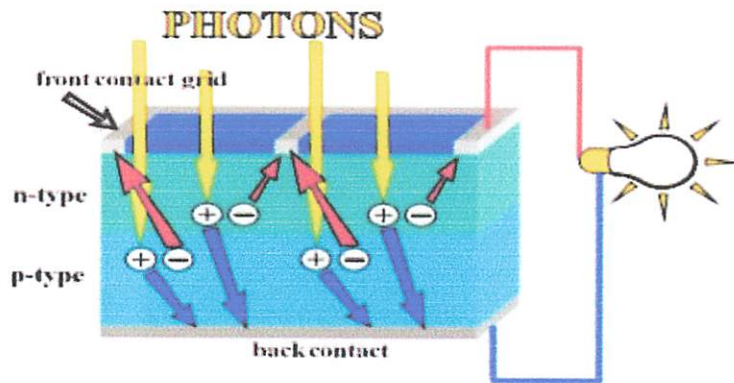


Gambar 2.1 Solar Cell

(Sumber : <http://trebuchet-magazine.com/wp-content/uploads/2013/02/solar-cells.jpg>)

2.1.1 Prinsip dasar teknologi solarcell (*Photovoltaic*) dari bahan silicon.

Solar cell merupakan suatu perangkat semi konduktor yang dapat menghasilkan listrik jika diberikan sejumlah energi cahaya. Proses penghasilan energi listrik terjadi jika pemutusan ikatan elektron pada atom-atom yang tersusun dalam Kristal semikonduktor ketika diberikan sejumlah energy. Salah satu bahan semikonduktor yang biasa digunakan sebagai sel surya adalah Kristal silicon.

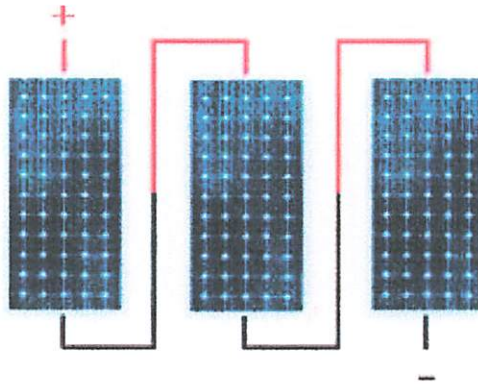


Gambar 2.2 Cara Kerja Solar Cell

(Sumber : <http://energisurya.files.wordpress.com/2007/solar-cell.jpg>.)

2.1.2 Rangkaian Seri dan Paralel Sel Surya

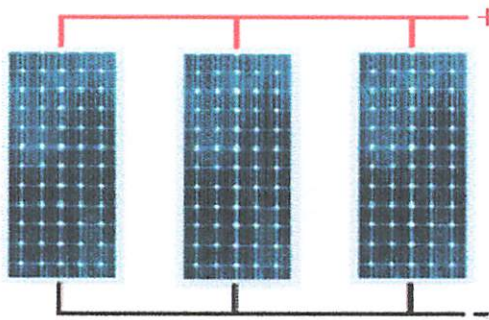
Bila sel surya di hubungkan seri maka tegangan yang di bangkitkan akan semakin besar tetapi arus yang dibangkitkan tetap, sedangkan jika di hubungkan paralel maka arus yang dibangkitkan akan semakin besar tetapi tegangan yang di bangkitkan tetap, dan untuk mendapatkan arus dan tegangan yang besar kita bisa menyusun sel surya tersebut seri atau paralel tergantung kebutuhannya.



Gambar 2.3 Solar Cell Dihubungkan Seri

(sumber :

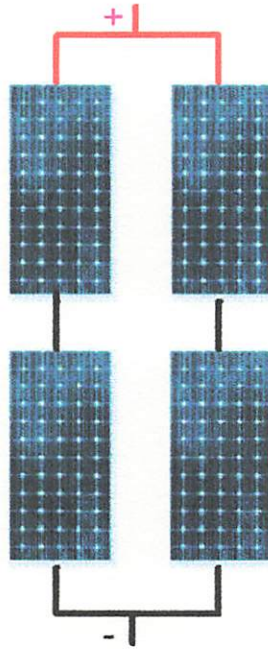
<http://www.vedcmalang.com/pppstkboemlg/index.php/menuutama/lis-trik-electro/980-arofi>)



Gambar 2.4 Solar Cell Dihubungkan Paralel

(sumber :

<http://www.vedcmalang.com/pppstkboemlg/index.php/menuutama/lis-trik-electro/980-arofi>)



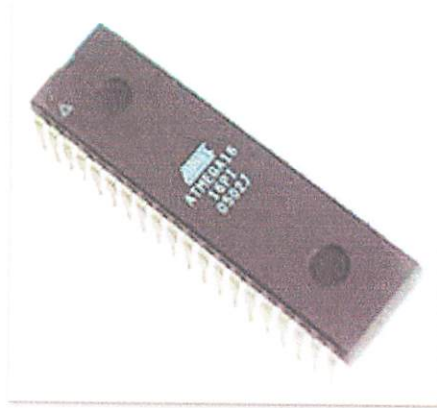
Gambar 2.5 Rangkaian Solar Cell Dihubungkan Seri-Paralel

(sumber :

<http://www.vedcmalang.com/pppstkboemlg/index.php/menuutama/lis-trik-electro/980-arofi>)

2.2 Mikrokontroler AVR Atmega 16^[4]

Mikrokontroler AVR (*Alf and Vegard's Risc Processor*) memiliki arsitektur RISC 8 bit, dimana semua instruksi dikemas dalam kode 16 bit (*16-bit word*) dan sebagian besar instruksi di eksekusi dalam 1 (satu) siklus *clock* karena AVR berteknologi RISC (*reduced instruction Set Computing*). Selain itu, mikrokontroler AVR memiliki fitur yang lengkap (ADC internal, EEPROM Internal, *Timer/Counter*, *watchdog Timer*, PWM, *Port I/O*, komunikasi serial, Komparator dan lain-lain), sehingga dengan fasilitas yang ada, programmer dan desainer dapat menggunakannya untuk berbagai aplikasi sistem elektronika seperti robot, otomasi industri, peralatan telekomunikasi dan berbagai keperluan lainnya.



Gambar 2.6 Atmega 16

(Sumber : <http://www.futurlec.com/Atmel/ATMEGA16.shtml>)

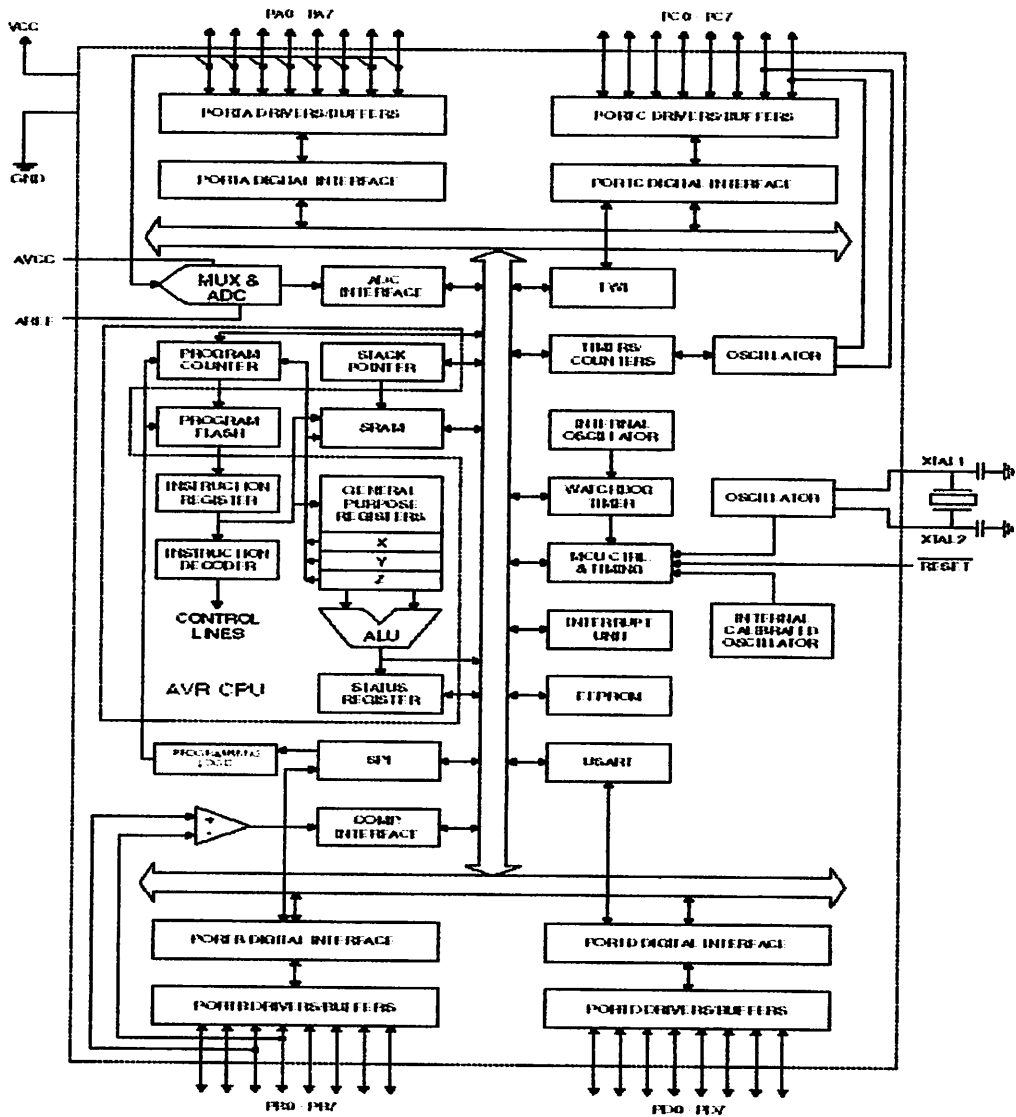
2.2.1 Arsitektur Atmega16

Mikrokontroler ini menggunakan arsitektur Harvard yang memisahkan memori program dari memori data, baik bus alamat maupun bus data, sehingga pengaksesan program dan data dapat dilakukan secara bersamaan (*concurrent*).

Gambar 2.3 menunjukkan diagram blok mikrokontroler ATmega16 yang memiliki bagian sebagai berikut :

1. Mikrokontroler AVR 8 bit yang memiliki kemampuan tinggi dengan daya rendah.
2. Arsitektur RISC dengan *throughput* mencapai 16 MIPS pada frekuensi 16 MHz.
3. Memiliki kapasitas *Flash* memori 16 KByte, EEPROM 512 Byte dan SRAM 1 Kbyte.
4. Saluran I/O sebanyak 32 buah, yaitu Port A, Port B, Port C dan Port D.
5. CPU yang terdiri atas 32 buah register.
6. Unit interupsi internal dan eksternal.
7. Port USART untuk komunikasi serial.
8. Fitur Peripheral
 - a. Tiga buah Timer/Counter dengan kemampuan perbandingan.

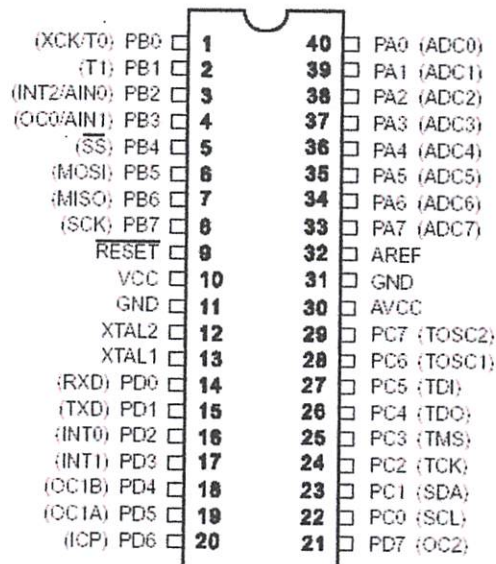
- a) 2 (dua) buah Timer / Counter 8 bit dengan *Prescaler* terpisah dan Mode *Compare*.
- b) 1 (satu) buah Timer/Counter 16 bit dengan *Prescaler* terpisah, mode *compare* dan *ModeCapture*.
- b. *Real time counter* dengan *oscillator* tersendiri.
- c. 4 *channel* PWM.
- d. 8 *channel*, 10 bit ADC .
 - a) 8 *Single-ended Channel*.
 - b) 7 *Differential Channel* pada kemasan TQFP.
 - c) 2 *Differential Channel Programmable gain* 1X, 10X atau 200X.
- e. *Byte-oriented Two-wire Serial Interface*.
- f. *Programmable Serial USART*.
- g. Antarmuka SPI.
- h. *Watchdog Timer* dengan *oscillator internal*.
- i. *On-chip Analog Comparator*.



Gambar 2.7 Diagram Blok Mikrokontroler Atmega 16
(Sumber :www.ATMEL data sheet ATmega16.Pdf)

2.2.2 Konfigurasi Pin Atmega 16

Konfigurasi pin ATmega16 ditunjukkan dalam Gambar 2.4 yaitu sebagai berikut :



Gambar 2.8 Konfigurasi Pin IC Atmega16

(Sumber : www.ATMEL data sheet ATmega16.Pdf)

1. VCC merupakan pin yang berfungsi sebagai pin masukan catu daya.
2. GND merupakan pin ground.
3. Port A (PA0..PA7) merupakan pin I/O dua arah dan pin masukan ADC.
4. Port B (PB0..PB7) merupakan pin I/O dua arah dan pin fungsi khusus, ditunjukkan dalam Tabel 2.1

Tabel 2.1 Fungsi Khusus Port B

Pin	Fungsi Khusus
PB7	SCK (SPI Bus Serial Clock)
PB6	MISO (SPI Bus Master Input/Slave Output)
PB5	MOSI (SPI Bus Master output/Slave Input)
PB4	SS (SPI Bus Master Output/Slave Input)

PB3	AIN 1(analog Comparator Negative Input) OC0 (Timer/Counter 0 Output Compare Match Output)
PB2	AIN0 (Analog Comparator Positive input) INT2 (External Interrupt 2 input)
PB1	T1 (Timer/Counter 1 External Counter input)
PB0	T0 T1 (timer/Counter0 external Counter input) XCK (USART External Clock Input/Output)

5. *Port C* (PC0..PC7) merupakan pin *I/O* dua arah dan pin fungsi khusus, ditunjukkan dalam Tabel 2.2.

Tabel 2.2 Fungsi Khusus *Port C*

Pin	Fungsi Khusus
PC7	TOSC2 (Timer Oscillator Pin2)
PC6	TOSC1 (Timer Oscillator Pin1)
PC5	TDI (JTAG Test Data In)
PC4	TDO (JTAG Test data Out)
PC3	TMS (JTAG Test Mode Select)
PC2	TCK (JTAG Test Clock)
PC1	SDA (Two-wire Serial Bus Data Input/Output Line)
PC0	SCL (Two-wire serial Bus Clock line)

6. Port D (PD0..PD7) merupakan pin I/O dua arah dan pin fungsi khusus, ditunjukkan dalam Tabel 2.3.

Tabel 2.3 Fungsi Khusus Port D

Pin	Fungsi Khusus
PD7	OC2 (Timer/counter2 Output Compare Match Output)
PD6	ICP (Timer/Counter1 Input capture Pin)
PD5	CC!A (Timer/Counter1 Output Compare A Match Output)
PD4	OC!B (Timer/Counter1 Output Compare B match Output)
PD3	INT1 (External Interrupt 1 Input)
PD2	INT0 (External Interrupt 0 Input)
PD1	TXD (USART Output pin)
PD0	RXD (USART Input Pin)

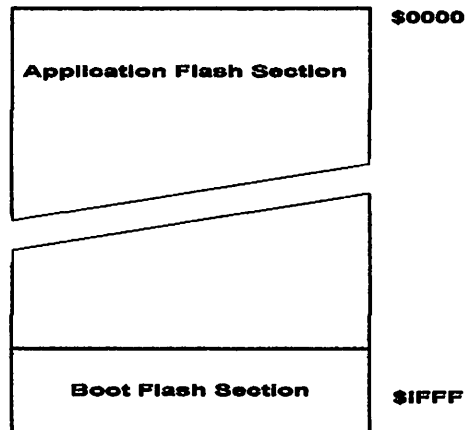
7. RESET merupakan pin yang digunakan untuk mikrokontroler.
8. XTAL1 dan XTAL2 merupakan pin masukan clock eksternal.
9. AVCC merupakan pin masukan tegangan untuk ADC.
10. AREF merupakan pin masukan tegangan referensi ADC.

2.2.3 Peta Memori AVR Atmega 16.

Organisasi memori pada mikrokontroler ATmega16 dibagi menjadi dua bagian utama yaitu memori program (Flash memori) dan memori data. Pembagian didasarkan atas fungsi dari penyimpanan data maupun program. Mikrokontroler ATmega16 telah dilengkapi dengan EEPROM yang digunakan sebagai media penyimpanan data. Berikut penjelasan memori pada mikrokontroler ATmega16 sebagai berikut:

1. *Flash Memory*

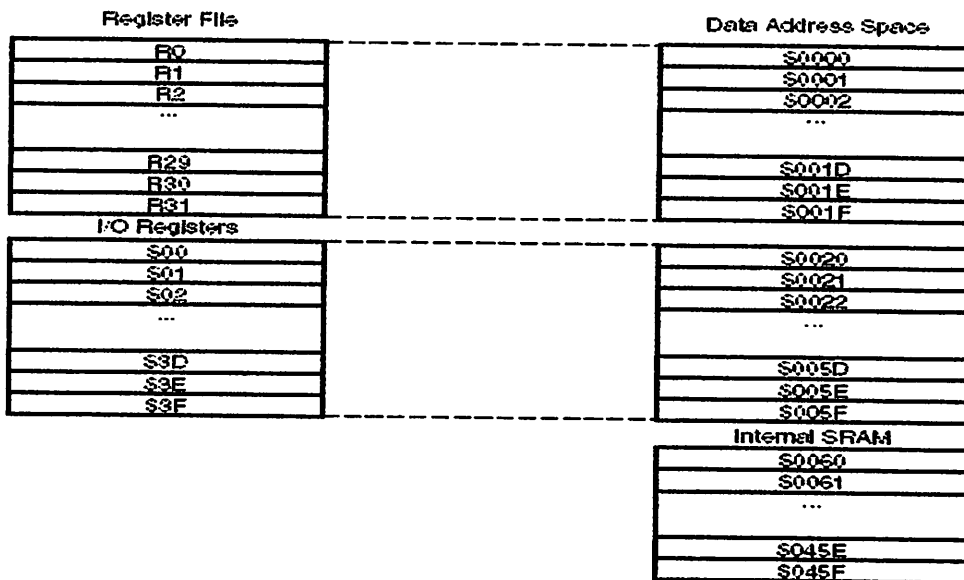
Mikrokontroler ATmega16 memiliki 16 Kb sistem *Reprogrammable Flash Memory* untuk penyimpanan data, selama semua instruksi pada *MCU* menggunakan data 16 atau 32 bit maka *Flash Memory* terorganisasi atas 4 K X 16. Untuk pengamanan program, *Flash Memory* terbagi menjadi 2 bagian yaitu *Boot Program* dan *Application Program* ditunjukkan dalam Gambar 3.4.



Gambar 2.9 Map Memori Program *Flash Memori*
(Sumber : www.ATMEL.com data sheet ATmega16.Pdf)

2. Data Memory

Terdapat 608 lokasi data memori yang dialamatkan pada *register file*, *I/O memory* dan internal data SRAM, 96 lokasi memori tersebut terletak pada *register file* dan *I/O memory* sisanya terdapat pada internal data SRAM ditunjukkan dalam Gambar 2.6.

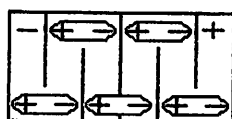


Gambar 2.10 Konfigurasi Memori Data AVR ATMega16
(Sumber : www.ATMEL.com data sheet ATMega16.Pdf)

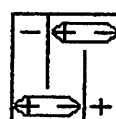
2.3 Accu (Baterai) [4]

Accu adalah suatu proses kimia listrik, dimana pada saat pengisian, cas, *charge* energi listrik diubah menjadi kimia dan saat pengeluaran (*discharge*) energi kimia diubah menjadi energi listrik.

Accu (dalam hal ini adalah aki: aki mobil, motor, mainan) terdiri dari sel-sel dimana tiap sel memiliki tegangan sebesar 2 V, artinya aki mobil dan aki motor yang memiliki tegangan 12 V terdiri dari 6 sel yang dipasang secara seri ($12\text{ V} = 6 \times 2\text{ V}$) sedangkan aki yang memiliki tegangan 6 V memiliki 3 sel yang dipasang secara seri ($6\text{ V} = 3 \times 2\text{ V}$).



(a) *Accu* 12 Volt,



(b) *Accu* 6 Volt

Gambar 2.11 Simulasi dalam *Accu* (Baterai)

Antara satu sel dengan sel lainnya dipisahkan oleh dinding penyekat yang terdapat dalam bak accu, artinya tiap ruang pada sel tidak berhubungan karena itu cairan elektrolit pada tiap sel juga tidak berhubungan (dinding pemisah antar sel tidak boleh ada yang bocor atau merembes).

Sebuah accu kering 12 V dan 18 Ah mencantumkan nilai spesifikasi sebagai berikut :

- a. 20 hr @ 0,9 A = 18 A
- b. 5 hr @ 3,06 A = 15,3 A
- c. 1 hr @ 10,8 A = 10,8 A
- d. 1/2 hr @ 18 A = 9 A

Jika dilihat dari spesifikasi maka aki ini memiliki kapasitas efektif sebesar 18 Ah namun suplai dari aki sebenarnya hanya bisa dilakukan selama:

a. 20 jam jika kuat arus yang dipakai hanya sebesar 0,9 A untuk tiap jam artinya hanya memakai daya sebesar 10,8 Watt/jam ($12\text{ V} \times 0,9\text{ A}$).
Kapasitas = 18 Ah ($0,9\text{ A} \times 20\text{ hour}$)

b. 5 jam jika kuat arus yang dipakai 3,06 A atau berdaya 36,72 Watt/jam ($12\text{ V} \times 3,06\text{ A}$). Kapasitas = 15,3 Ah ($3,06\text{ A} \times 5\text{ hour}$)

c. 1 jam jika kuat arus yang dipakai 10,8 A atau berdaya 129,6 Watt/jam ($12\text{ V} \times 10,8\text{ A}$). Kapasitas = 10,8 Ah ($10,8\text{ A} \times 1\text{ hour}$)

d. 1/2 jam jika kuat arus yang dipakai sama dengan kapasitas efektifnya yang 18 Ah atau berdaya 216 Watt/jam ($12\text{ V} \times 18\text{ A}$). Kapasitas = 9 Ah ($18\text{ A} \times 0,5\text{ hour}$)

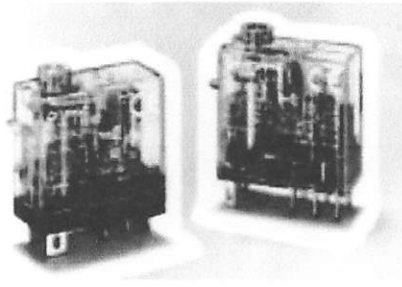
Sehingga dapat menyimpulkan bahwa makin rendah arus yang dikeluarkan atau dipergunakan maka accu mampu menyuplai dalam waktu yang lebih panjang artinya kapasitas accu bisa sama persis dengan kapasitas efektif sebesar 18 Ah bila menggunakan kuat arus seperduapuluh dari kapasitas efektifnya ($1/20 \times 18\text{ A}$)

dan sebaliknya semakin besar pemakaian arus makin kecil pula kapasitas accu yang bahkan bisa cuma mencapai 9 Ah.

2.4 Relay

Dalam dunia elektronika, relay dikenal sebagai komponen yang dapat mengimplementasikan logika switching. Sebelum tahun 70an, relay merupakan “otak” dari rangkaian pengendali. Baru setelah itu muncul PLC yang mulai menggantikan posisi relay. Relay yang paling sederhana ialah relay elektromekanis yang memberikan pergerakan mekanis saat mendapatkan energi listrik. Secara sederhana relay elektromekanis ini didefinisikan sebagai berikut :

- Alat yang menggunakan gaya elektromagnetik untuk menutup (atau membuka) kontak saklar.
- Saklar yang digerakkan (secara mekanis) oleh daya/energi listrik.



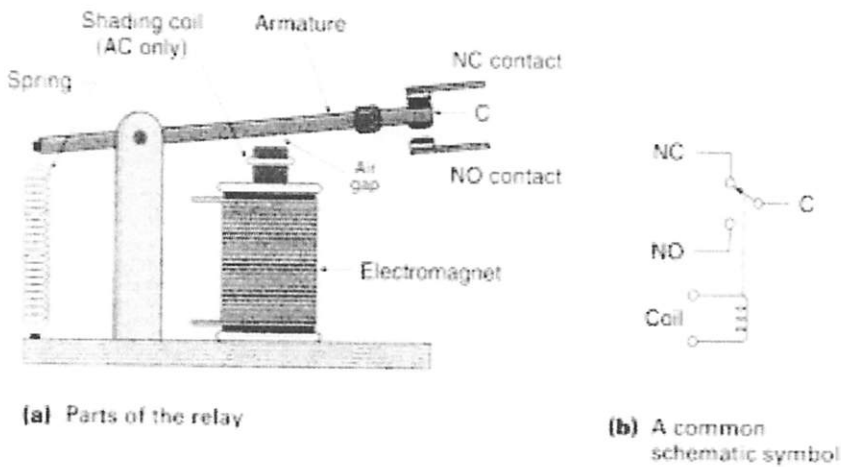
Gambar 2.12 Relay

(Sumber : Kilian, Christopher T, Modern Control Technology,
West Publishing Co : 1996)

Secara umum, relay digunakan untuk memenuhi fungsi – fungsi berikut :

1. Remote control : dapat menyalakan atau mematikan alat dari jarak jauh
2. Penguatan daya : menguatkan arus atau tegangan
 - o Contoh : starting relay pada mesin mobil
3. Pengatur logika kontrol suatu sistem

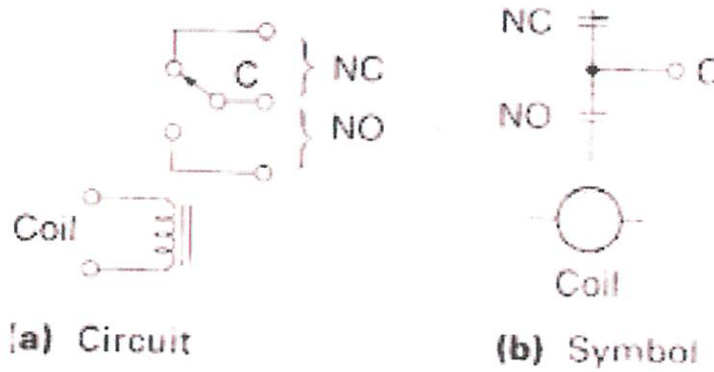
Relay terdiri dari coil dan contact. Perhatikan gambar 2.2 coil adalah gulungan kawat yang mendapat arus listrik, sedang contact adalah sejenis saklar yang pergerakannya. Tergantung dari ada tidaknya arus listrik di coil. Contact ada 2 jenis : Normally Open (kondisi awal sebelum diaktifkan open), dan Normally Closed (kondisi awal sebelum diaktifkan close). Secara sederhana berikut ini prinsip kerja dari relay : ketika Coil mendapat energi listrik (energized), akan timbul gaya elektromagnet yang akan menarik armature yang berpegas, dan contact akan menutup.



Gambar 2.13 Skema Relay Elektromekanik

(Sumber : Kilian, Christopher T, Modern Control Technology, West Publishing Co : 1996)

Selain berfungsi sebagai komponen elektronik, relay juga mempunyai fungsi sebagai pengendali sistem. Sehingga relay mempunyai 2 macam simbol yang digunakan pada :
 o Rangkaian listrik (hardware)
 o Program (software)
 Berikut ini simbol yang digunakan :

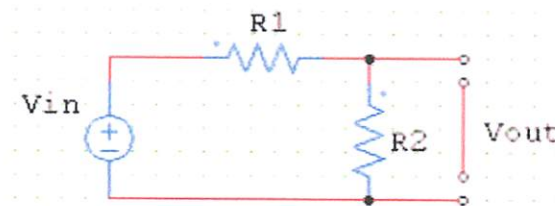


Gambar 2.14 Rangkaian dan Simbol Logika Relay

(Sumber : Kilian, Christopher T, Modern Control Technology, West Publishing Co : 1996)

2.5 Sensor Tegangan

Sensor tegangan pada alat kali ini menggunakan sensor pembagi tegangan. Komponen utamanya adalah resistor yang di paralel. Untuk prinsip kerja sendiri hanya mengeluarkan tegangan pada buck converter.



Gambar 2.15 Rangkaian Sensor Tegangan

(Sumber : M.Thanthawi Yahya, 2012)

Untuk pembuatan sensor pembagi tegangan dapat dihitung seperti dibawah ini, untuk tegangan input 14 Volt dari keluaran buck converter :

$$V_2 = \frac{R_2}{R_{total} + R_2} \times V_1$$

$$32 = \frac{R_2}{330\Omega + R_2} \times 14$$

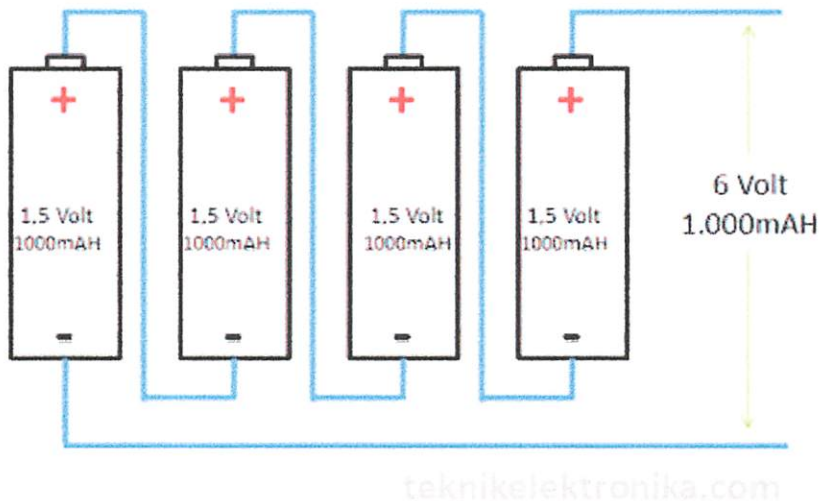
$$1.056 = (14 - 3.2)R_2$$

$$R_2 = \frac{1.056}{10.8} = 1K$$

2.6 Rangkaian Seri dan Paralel^[7]

Pada dasarnya, Baterai dapat dirangkai secara Seri maupun Paralel. Tetapi hasil Output dari kedua Rangkaian tersebut akan berbeda. Rangkaian Seri Baterai akan meningkatkan Tegangan (Voltage) Output Baterai sedangkan Current/Arus Listriknya (Ampere) akan tetap sama. Hal ini Berbeda dengan Rangkaian Paralel Baterai yang akan meningkatkan Current/Arus Listrik (Ampere) tetapi Tegangan (Voltage) Outputnya akan tetap sama. Untuk lebih jelas, mari kita melihat Rangkaian Seri dan Paralel Baterai di bawah ini :

2.6.1 Rangkaian Seri Baterai



Gambar 2.16 Baterai yang Disusun Secara Seri

(Sumber : <http://teknikelektronika.com/rangkaian-seri-dan-paralel-baterai/>)

Dari Gambar Rangkaian Seri Baterai diatas, 4 buah baterai masing-masing menghasilkan Current atau kapasitas arus listrik (Ampere) yang sama seperti Arus Listrik pada 1 buah baterai, tetapi Tegangannya yang dihasilkan menjadi 4 kali lipat dari Tegangan 1 buah baterai. Yang dimaksud dengan Tegangan dalam Elektronika adalah perbedaan potensial listrik antara dua titik dalam Rangkaian Listrik yang dinyatakan dengan satuan VOLT. Seperti yang digambarkan pada Rangkaian Seri Baterai diatas, 4 buah Baterai yang masing-masing bertegangan 1,5 Volt dan 1.000 miliampere per jam (mAh) akan menghasilkan 6 Volt

Tegangan tetapi kapasitas arus Listriknya (Current) akan tetap yaitu 1.000 miliampere per jam (mAh).

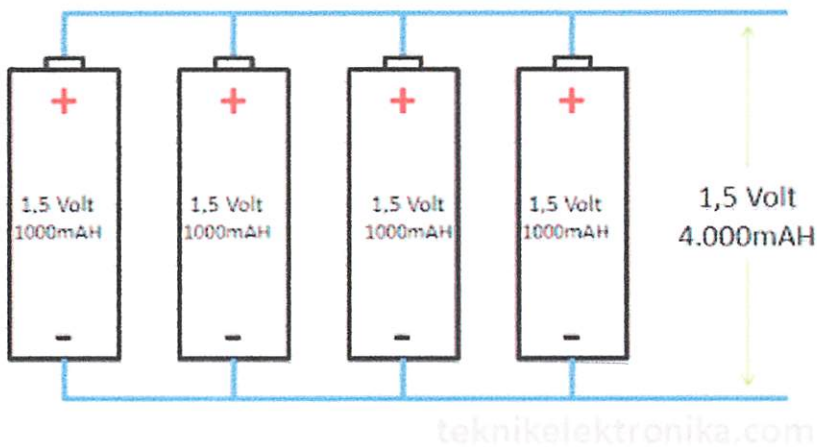
$$V_{\text{tot}} = V_{\text{bat1}} + V_{\text{bat2}} + V_{\text{bat3}} + V_{\text{bat4}}$$

$$V_{\text{tot}} = 1,5V + 1,5V + 1,5V + 1,5V$$

$$V_{\text{tot}} = 6 V$$

Rangkaian Seri Baterai : Meningkatkan Voltage

2.6.2 Rangkaian Paralel Baterai



Gambar 2.17 Baterai yang Disusun Secara Paralel

(Sumber : <http://teknikelektronika.com/rangkaian-seri-dan-paralel-baterai/>)

Gambar yang kedua merupakan Rangkaian Paralel yang terdiri dari 4 buah Baterai. Tegangan yang dihasilkan dari Rangkaian Paralel adalah sama yaitu 1,5V tetapi Current atau kapasitas arus listrik yang dihasilkan adalah 4.000 mAh (miliampere per Jam) yaitu total dari semua kapasitas arus listrik pada Baterai.

$$I_{\text{tot}} = I_{\text{bat1}} + I_{\text{bat2}} + I_{\text{bat3}} + I_{\text{bat4}}$$

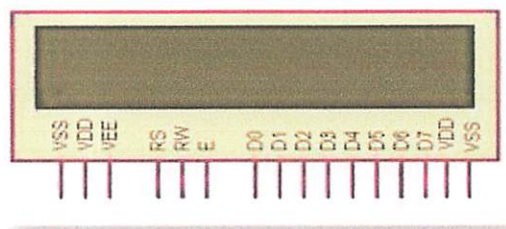
$$I_{\text{tot}} = 1.000\text{mAh} + 1.000\text{mAh} + 1.000\text{mAh} + 1.000\text{mAh}$$

$$I_{\text{tot}} = 4.000\text{mAh}$$

Rangkaian Paralel Baterai : Meningkatkan Ampere

2.7 LCD (Liquid Cristal Display)

Display elektronik adalah salah satu komponen elektronika yang berfungsi sebagai tampilan suatu data, baik karakter, huruf ataupun grafik. LCD (Liquid Cristal Display) adalah salah satu jenis display elektronik yang dibuat dengan teknologi CMOS logic yang bekerja dengan tidak menghasilkan cahaya tetapi memantulkan cahaya yang ada di sekelilingnya terhadap front-lit atau mentransmisikan cahaya dari back-lit. LCD (Liquid Cristal Display) berfungsi sebagai penampil data baik dalam bentuk karakter, huruf, angka ataupun grafik.



Gambar 2.18 Konfigurasi Pin Lcd

(sumber : <https://physicalcomputingindonesia.wordpress.com/reference/>)

2.7.1 Cara Kerja LCD Secara Umum

Pada aplikasi umumnya RW diberi logika rendah “0”. Bus data terdiri dari 4-bit atau 8-bit. Jika jalur data 4-bit maka yang digunakan ialah DB4 sampai dengan DB7. Sebagaimana terlihat pada table diskripsi, interface LCD merupakan sebuah parallel bus, dimana hal ini sangat memudahkan dan sangat cepat dalam pembacaan dan penulisan data dari atau ke LCD. Kode ASCII yang ditampilkan sepanjang 8-bit dikirim ke LCD secara 4-bit atau 8 bit pada satu waktu. Jika mode 4-bit yang digunakan, maka 2 nibble data dikirim untuk membuat sepenuhnya 8-bit (pertama dikirim 4-bit MSB lalu 4-bit LSB dengan pulsa clock EN setiap nibblenya). Jalur kontrol EN digunakan untuk memberitahu LCD bahwa mikrokontroller mengirimkan data ke LCD. Untuk mengirim data ke LCD program harus menset EN ke kondisi high “1” dan kemudian menset dua jalur kontrol lainnya (RS dan R/W) atau juga mengirimkan data ke jalur data bus.

2.7.2 Fitur LCD 16 x 2

Adapun fitur yang disajikan dalam LCD ini adalah :

- a. Terdiri dari 16 karakter dan 2 baris.
- b. Mempunyai 192 karakter tersimpan.
- c. Terdapat karakter generator terprogram.
- d. Dapat dialamati dengan mode 4-bit dan 8-bit.
- e. Dilengkapi dengan back light

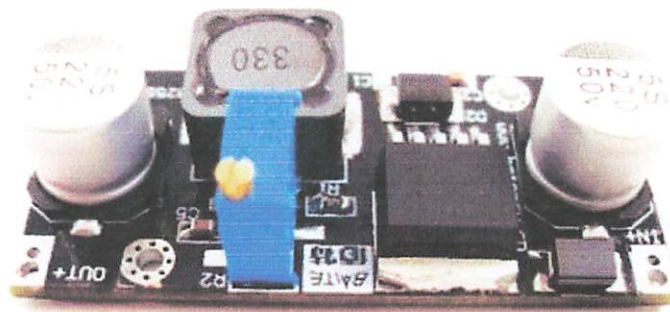
Tabel 2.4 Konfigurasi Pin LCD

Pin No	Fungsi	Nama
1	Ground (0V)	Ground
2	Sumber tegangan; 5V (4,7V – 5,3V)	V _{CC}
3	Untuk mengatur kontras; dengan menggunakan variable resistor	V _{EE}
4	memilih command register ketika low; dan data register ketika high	Register Select
5	Low untuk menulis ke register; High untuk membaca dari register	Read/write
6	Sends data to data pins when a high to low pulse is given	Enable
7	8-bit data pin	DB0
8		DB1
9		DB2
10		DB3
11		DB4
12		DB5
13		DB6
14		DB7
15	Backlight V _{CC} (5V)	Led+
16	Backlight Ground (0V)	Led-

2.8 Regulator Step - Down

Module Step – Down Voltage Regulator berfungsi untuk menurunkan tangan catu daya sumber menjadi teggangan output rendah dari teggangan input. Modul regulator Step – Down ini menggunakan IC LM 2596, 3A . Pada chip

LM2596 bekerja pada frekuensi switching 150 kHz, memungkinkan komponen penyangkal berukuran lebih kecil dibanding komponen penyangkal yang biasa dibutuhkan oleh switching regulator berfrekuensi rendah. IC ini menjamin toleransi perbedaan tegangan keluaran hanya $\pm 4\%$ pada tegangan masukan dan kondisi beban keluaran sesuai spesifikasi, dan $\pm 15\%$ toleransi pada frekuensi osilator. Fitur proteksi termasuk pembatas arus pengurang frekuensi dua tahap (two stage frequency reducing current limit) untuk output switch dan fitur mematikan chip secara otomatis pada kondisi kelebihan panas (over temperature).



Gambar 2.19 Modul Regulator *Step – Down* LM2596

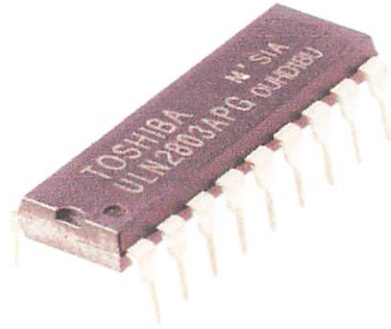
(Sumber : jbpunikompp-gdl-sitiuranssi-32533-10-unikom_s-i)

Pada Modul Regulator *Step – Down* ini juga di lengkapi dengan memutar mutli-turn potentiometer untuk mengatur besar tegangan yang diinginkan pada keluaran output.

2.9 IC ULN 2803

IC ULN2803 adalah IC yang didalamnya merupakan susunan transistor NPN yang terpasang secara *darlington* untuk *mendriver* sebuah beban yang terkontrol dan dapat menangani/mengalirkan arus sebesar 500mA. Setiap ULN2803 terdapat delapan buah susunan *darlington* yang dapat bekerja secara individu atau terpisah sehingga beban yang dapat dipasang pada ULN2803 sebanyak 8 buah. ULN2803 dapat bekerja pada tegangan 50 volt. IC ULN2803 ini dapat digunakan untuk mengaktifkan beban yang terpasang dari sumber tegangan positif (VCC).

Aplikasi IC ULN2803 sebagai *driver* adalah untuk *driver* relay, lampu DC atau LED, dan untuk sistem pensaklaran yang lain. Berikut ini merupakan konfigurasi pin ULN2803 beserta susunan transistor *darlington* yang terdapat di dalamnya.



Gambar 2.20 IC ULN 2803

(*Sumber:* <http://www.tandyonline.co.uk/8-channel-npn-darlington-driver-uln2803.html>)

BAB III

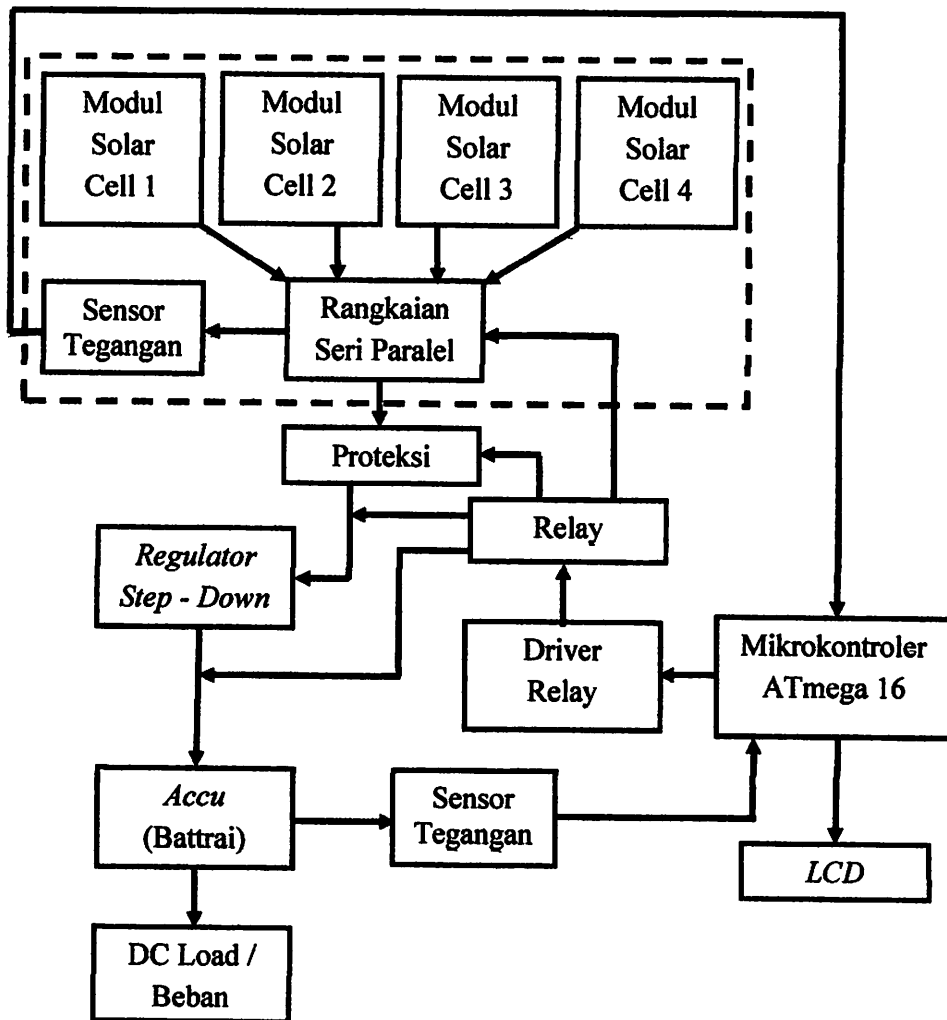
PERANCANGAN DAN ANALISA SISTEM

Pada bab ini akan membahas mengenai perancangan dan pembuatan alat pembahsan akan dilakakuan pada setiap blok rangkaian, cara kerja masing-masing blok rangkaian, perhitungan dan fungsi masing-masing blok rangkaian tersebut. Secara garis besar terdapat tiga bagian perangkat yang ada yaitu perancang perangkat keras (Hardware), perancangan perangkat lunak (Software) dan perancangan mekanik. Pada perancangan mekanik, Pada perancangan perangkat keras akan meliputi seluruh peripheral yang digunakan pada sistem ini. Pada perancangan perangkat lunak akan meliputi diagram alir dan *software* secara umum. Akan tetapi kedua perangkat ini dalam kerjanya akan saling menunjang satu sama lain. Secara umum cara kerja alat ini adalah solar cell menerima cahaya matahari dan mengkonversikan menjadi energi listrik, sensor tegangan mendeteksi berapa nilai dari output solar cell dan data yang di hasilkan sensor tegangan di kirim ke mikrokontroller untuk diolah, selanjutnya mikrokontroller memerintah relay dalam kondisi seri paralel atau on dan off.

3.1 Hardwere dan Softwere

Pada gambar 3.1 merupakan diagram blok keseluruhan sistem yang secara umum terdiri dari masukan-masukan dan keluaran-keluaran yang diproses oleh mikrokontroler.

3.1.1 Prinsip Kerja



Gambar 3.1 Blok Diagram Alat

Penjelasan diagram blok system :

1. *Solar Cell* berfungsi untuk mengubah cahaya matahari menjadi energi listrik.
2. Sensor Tegangan berfungsi untuk mengukur tegangan yang di hasilkan dari keluaran rangkaian seri paralel dan baterai. Sensor tegangan ada 2, sensor tegangan yang pertama untuk menyensor tegangan yang keluar dari rangkaian seri paralel, dan sensor tegangan yang ke dua di gunakan untuk menyensor tegangan baterai.

3. Driver Relay berfungsi untuk mengaktifkan relay sebagai pengubah dari tegangan mikrokontroler yang kecil ke *coil* relay yang membutuhkan tegangan besar.
4. Relay berfungsi untuk mengatur rangkaian kondisi seri, paralel, dan seri-paralel / *Switching*. Relay yang digunakan terdiri dari 9 buah yang terpisah menjadi 3 bagian. 6 buah relay digunakan sebagai relay pada rangkaian seri paralel, 1 buah relay digunakan sebagai aktif/nonaktif regulator, 1 buah relay digunakan sebagai pemutus pengisian baterai, dan 1 buah relay untuk proteksi relay pada rangkaian keluaran rangkaian seri paralel.
5. Proteksi berfungsi sebagai emergency tegangan lebih dari hasil rangkaian seri paralel yang dapat merusak switching regulator.
6. Mikrokontroler berfungsi sebagai otak dari seluruh rangkaian agar berkerja sesuai dengan fungsinya.
7. LCD (*Liquid Crystal Display*) berfungsi untuk menampilkan tegangan yang di hasilkan solar sel.
8. *Regulator Step Down* berfungsi untuk menurunkan tegangan solar cell ke baterai/*accu*.
9. *Accu* (Baterai) berfungsi untuk menyimpan energi listrik dalam bentuk energi kimia, yang akan digunakan untuk mensuplai (menyediakan) listrik ke beban.
10. *DC load* / beban berfungsi sebagai beban pada aki

Cara Kerja Sistem

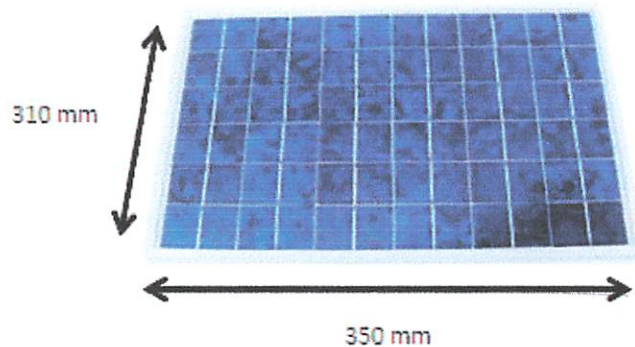
Dari diagram block tersebut dapat di jelaskan cara kerja alat ini yaitu terdapat 4 buah solar cell sebagai mengubah cahaya matahari menjadi energi listrik yang berupa tegangan DC dan yang akan dikontrol menggunakan rangkaian seri paralel agar mendapatkan tegangan yang lebih optimal. Pengatur rangkaian seri paralel dikontrol menggunakan mikrokontroler dan relay sebagai *switcher*. Dimana mikrokontroler ini berdasarkan hasil output dari sensor tegangan yang menyensor tegangan output dari rangkaian seri paralel. Mikrokontroler memerintahkan relay dengan memanfaatkan NC dan NO untuk mengubah

rangkaian dalam kondisi seri, paralel, dan seri-paralel. Ketika tegangan keluaran rangkaian seri, paralel, dan seri paralel melebihi 39V relay untuk proteksi aktif. Hasil tegangan yang di seri, paralel, dan seri-paralel disimpan di baterai, baterai membutuhkan tegangan 13,8V untuk dapat bekerja. Untuk tegangan yang melebihi nilai tegangan 13.8V diturunkan menggunakan *regulator step-down*. Selain itu mikrokontroller juga mengontrol pengisian baterai dan pemutus pengisian baterai (*cut off*). Mikrokontroller juga memerintah LCD untuk menampilkan nilai tegangan yg dihasilkan keluaran dari rangkaian yang di seri, paralel dan seri-paralel. Tegangan dari hasil penyimpanan baterai (*Accu*) di bebaskan ke peralatan beban dc.

3.2 Perancangan Perangkat Keras

3.2.1 Perancangan Solar Cell

Pada perancangan Solar Cell dengan menggunakan solar cell kapasitas 10WP, desain sensor tegangan pada gambar 3.2



Gambar 3.2 Perancangan Solar Cell

Pada perancangan solar cell ini digunakan 4 buah solar cell yang berukuran dan perspesifikasi sama, ukuran panjang dan lebar solar cell menentukan daya maksimal. Solar cell yang digunakan disini memiliki spesifikasi yang di gunakan pada tabel 3.1.

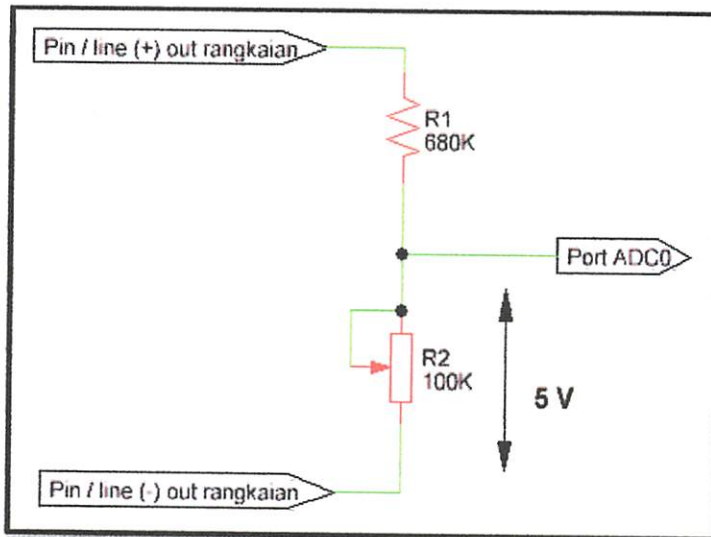
Tabel 3.1 Spesifikasi Solar Cell

Parameter Karakteristik	Nilai
Daya Maximal (Pmax)	10 Wp
Tegangan Maximal (Vmp)	17,00 Volt
Arus Maximal (Imp)	0,59 A
Lintas Tegangan Terbuka (Voc)	21,60 Volt
Lintas Arus Pendek (Isc)	0,63 A
Voltage 12 V	12 Volt
Dimensi (Ukuran) Modul	350 x 310 x 35 mm
Cell Type	Polycrystalline Silicon
Berat	1,4 Kg

3.2.2 Perancangan Sensor Tegangan

3.2.2.1 Perancangan Sensor Tegangan pada Rangkaian Seri Paralel

Pada perancangan sensor tegangan dengan pembanding dua buah resistor, desain sensor tegangan pada gambar 3.3



Gambar 3.3 Sensor Tegangan Rangkaian Seri Paralel

Pada mikrokontroler Atmega 16 hanya mampu menerima tegangan dc maksimal 0V sampai dengan 5V, tegangan maximal output dari rangkaian seri paralel sebesar 84V. Maka dari itu rangkaian pembagi tegangan ini sangat membantu sekali sebagai sensor tegangan.

Nilai dari resistor tersebut dapat dicari dengan rumus sebagai berikut :

$$V_{out} = \frac{R_2}{(R_1 + R_2)} \cdot V_{in} \dots\dots\dots (1)$$

Dimana :

V_{in} = Tegangan sumber (V)

V_{out} = Tegangan output dari resistor (V)

R_1 dan R_2 = Resistor (Ω)

Diketahui : $R_1 = 680 \text{ K}\Omega$

$V_{out} = 5 \text{ V}$

$V_{in} = 84 \text{ V}$

Dari rumus diatas nilai R_2 dapat di cari sebagai berikut :

$$V_{out} = \frac{R_2}{(R_1 + R_2)} \cdot V_{in}$$

$$5 = \frac{R_2}{680000 + R_2} \times 84$$

$$340000 + 5 R_2 = 84 R_2$$

$$340000 = 79 R_2$$

$$= \frac{340000}{79}$$

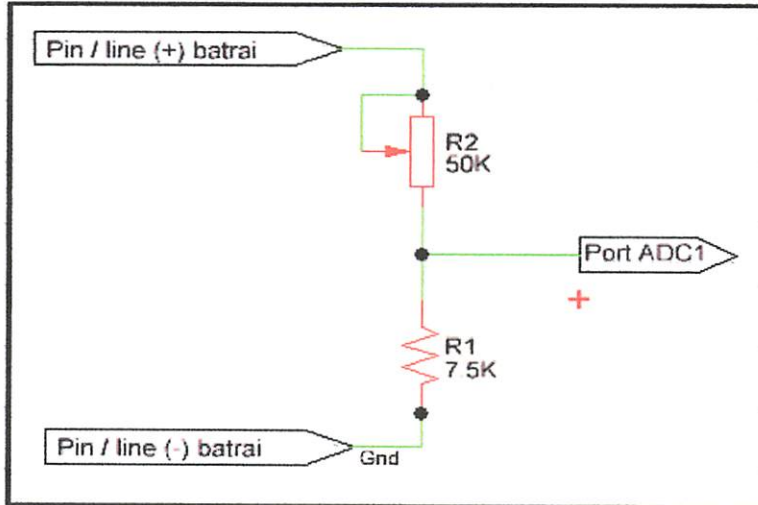
$$R_2 = 43,0379 \text{ K } \Omega$$

Jadi, R_2 pada sensor tegangan pada rangkaian seri paralel sebesar $43,0379 \Omega$.

Untuk R_2 Dipasaran tidak terdapat resistor dengan nilai $43,0379 \Omega$, maka menggunakan variabel resisitor dengan nilai sebesar $100 \text{ K}\Omega$ diset pada nilai $43 \text{ K}\Omega$.

3.2.2.2 Perancangan Sensor Tegangan Baterai

Pada perancangan sensor tegangan pada baterai dengan pembanding dua buah resistor, desain sensor tegangan baterai pada gambar 3.4.



Gambar 3.4 Perancangan Sensor Tegangan Baterai

Pada mikrokontroller Atmega 16 hanya mampu menerima tegangan dc maksimal 0V sampai dengan 5V , tegangan baterai ketika penuh sebesar 15 Volt . Maka rangkaian pembagi tegangan ini sangat membantu sekali sebagai sensor tegangan. Nilai dari resistor tersebut dapat dicari dengan rumus sebagai berikut :

$$V_{out} = \frac{R_2}{(R_1 + R_2)} \cdot V_{in} \dots\dots\dots (1)$$

Dimana :

V_{in} = Tegangan sumber (V)

V_{out} = Tegangan output dari resistor (V)

R_1 dan R_2 = Resistor (Ω)

Diketahui : $R_1 = 15000 \Omega$

$$V_{out} = 5 \text{ V}$$

$$V_{in} = 15 \text{ V}$$

Dari rumus diatas nilai R_2 dapat di cari sebagai berikut :

$$V_{out} = \frac{R_2}{(R_1 + R_2)} \cdot V_{in}$$

$$5 = \frac{R_2}{(R_1 + R_2)} \cdot V_{in}$$

$$5 = \frac{15 R_2}{15000 + R_2}$$

$$75000 + 5 R_2 = 15 R_2$$

$$75000 = 10R_2$$

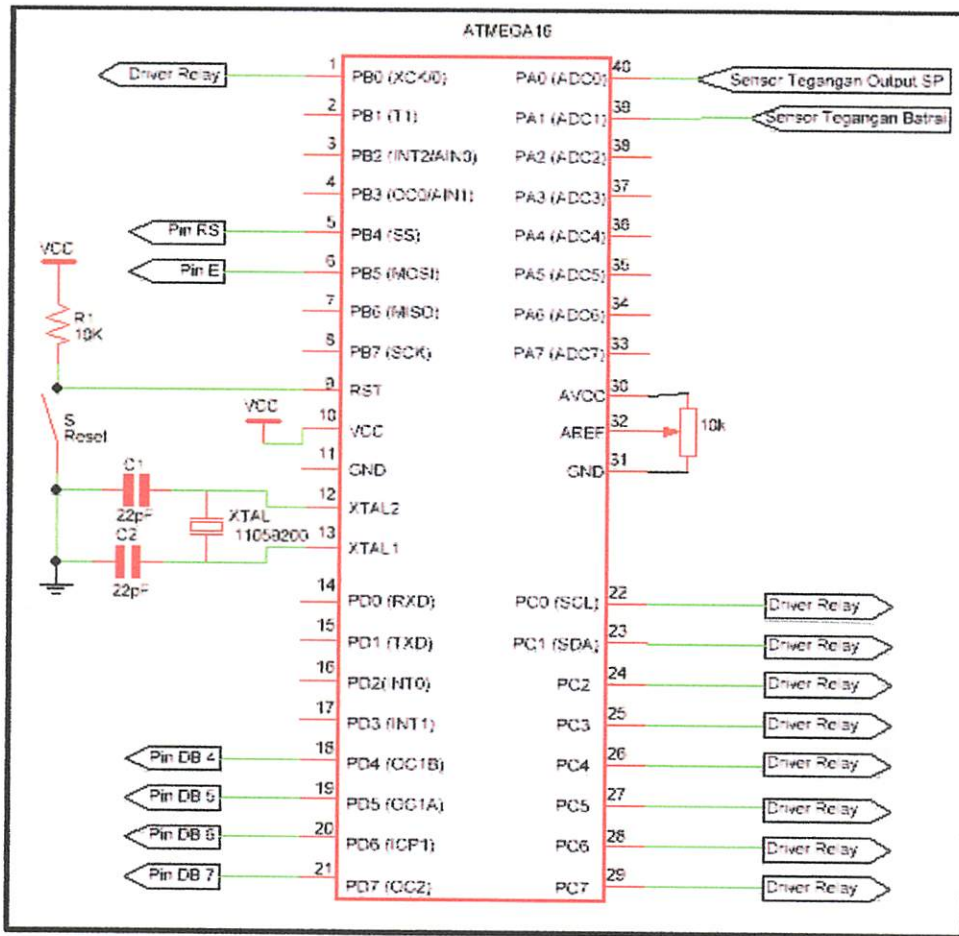
$$\begin{aligned} R_2 &= \frac{75000}{10} \\ &= 7500 \Omega \end{aligned}$$

Jadi, R_2 pada sensor tegangan baterai sebesar 7500Ω

Untuk R_1 Dipasaran tidak terdapat resistor dengan nilai $15K\Omega$, maka menggunakan variabel resisitor dengan nilai sebesar $50K\Omega$ diset pada nilai $15K\Omega$.

3.2.3 Perancangan Minimum Sistem Mikrokontroler Atmega 16

Pada perancangan ini penulis menggunakan Atmega 16, Karena memory Atmega 16 yang disediakan sudah mencukupi untuk menampung keseluruhan program. Mikrokontoller Atmega 16 berfungsi sebagai kontroller relay dan membaca perubahan data dari sensor tegangan kemudian di tampilkan ke LCD. Untuk pembacaan setiap port dapat kita lihat pada gambar 3.5 konfigurasi *PORT* Atmega 16 yang digunakan.



Gambar 3.5 Skematik Minimum Sistem

Mikrokontroler Atmega 16 mempunyai 4 *PORT* dan 32 jalur yang dapat diprogram menjadi masukan atau keluaran. Mikrokontroler Atmega 16 mempunyai *clock* (rangkainan osilator) di dalam chipnya sendiri yang disebut *on-chip osilator*. Cara untuk mengakses clock internal yang terdapat pada chip mikrokontroler yaitu dengan memberikan sebuah kristal pada pin XTAL1 dan XTAL2 dengan 2 buah kapasitor yang dihubungkan ke ground. Pada minimum sistem mikrokontroler alat ini menggunakan kristal 11.0592 MHz dan 2 buah kapasitor yang masing-masing bernilai 22 pF. Nilai kapasitor ini diperoleh dari tabel *datasheet* tentang penggunaan kapasitor untuk rangkainan *osilator*/sistem *clock* pada ATmega 16.

Penggunaan kristal 11,0592 MHz ini bertujuan agar perhitungan *baudrate* tidak mengalami *error* yang disebabkan karena selisih perhitungan. Perhitungan *baudrate* pada AVR Atmega 16 dengan menggunakan kristal 11,0592 MHz,

dimana *baudrate* yang diinginkan ialah 38400 *bps*, maka nilai pada *UBRR* (*USART Baud Rate Register*) dapat ditentukan dengan perhitungan:

$$UBRR = (f_{osc} / 16.Baud) - 1$$

$$UBRR = (11059200 / 16.38400) - 1$$

$$UBRR = (11059200 / 614400) - 1$$

$$UBRR = 18 - 1$$

$$= 17$$

$$= 11 \text{ MHz}$$

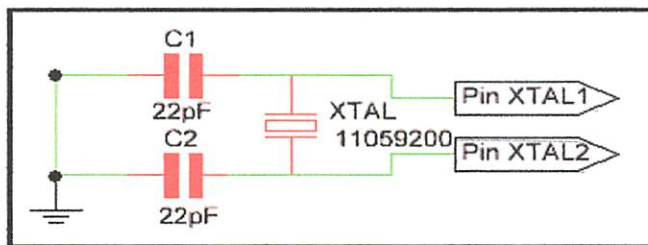
Dimana :

UBRR : *USART Baud Rate Register*.

Fosc : Kristal yang digunakan.

Baud : *Baudrate* yang diinginkan.

Penggunaan kristal 11,0592MHz memungkinkan hasil perhitungan *baudrate* tidak sisa dan *error* dari selisih perhitungan tidak ada. Adapun rangkaian osilator adalah sebagai berikut:



Gambar 3.6 Rangkaian Osilator

Dengan menggunakan nilai kristal 11.0592 MHz maka dapat dihitung waktu yang diperlukan untuk satu siklus mesin, yaitu

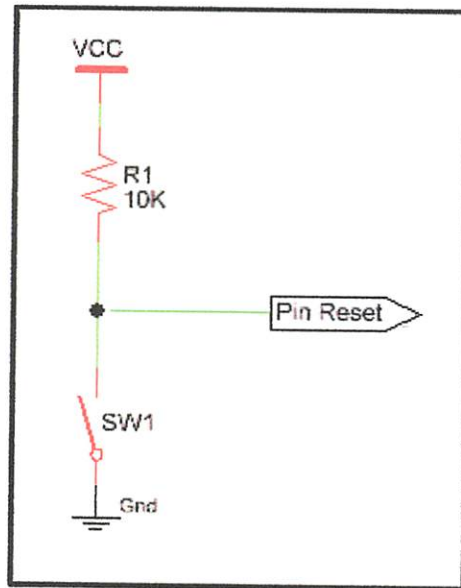
Diketahui : $f = 11,0592 \text{ MHz}$

Sehingga : $T = \frac{1}{f \text{ kristal}}$

$$T = \frac{1}{11,0592 \text{ Mhz}}$$

$$T = 9,0422 \text{ s}$$

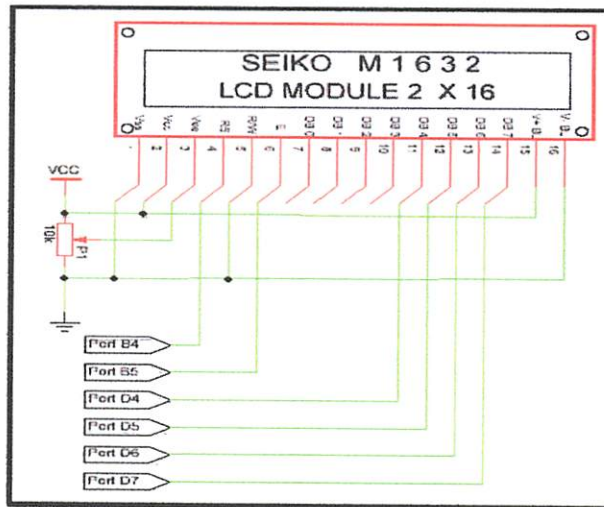
Pada rangkaian reset yang terhubung ke pin 9 (Pin RST) berfungsi untuk mengulang kembali program (me-reset program), Ini dibutuhkan saat device *hang* saat eksekusi program. Adapun rangkaian reset adalah sebagai berikut:



Gambar 3.7 Rangkaian Reset

3.2.4 Perancangan LCD

Pada perancangan alat ini menggunakan modul LCD dengan tampilan 16 baris dan 2 kolom dengan konsumsi daya yang rendah. Modul ini dilengkapi dengan mikrokontroler yang didisain khusus untuk mengendalikan LCD. Desain LCD ditunjukkan pada gambar 3.8

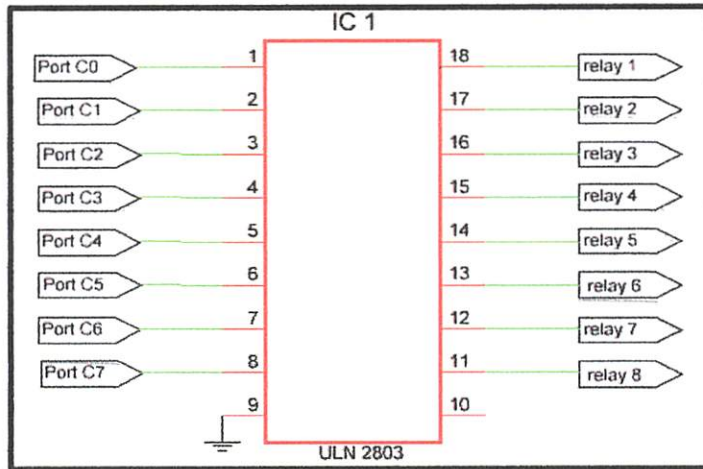


Gambar 3.8 Skematik LCD

Pada LCD yang berdimensi 2x16 memiliki pin 16 tetapi yang akan di gunakan tidak semua. Pin RS dihubungkan dengan Port B0, pin E di hubungkan dengan port B1, pin DB 4 dihubungkan dengan port B2, pin DB54 dihubungkan dengan port B3, pin DB 6 dihubungkan dengan port B4, dan pin DB 7 dihubungkan dengan port B5, untuk pin BL (+) dihubungkan pada VCC, pin BL (-) dihubungkan pada GND, dan pin VEE dihubungkan dengan variable resistor untuk pengaturan kontras pada lcd.

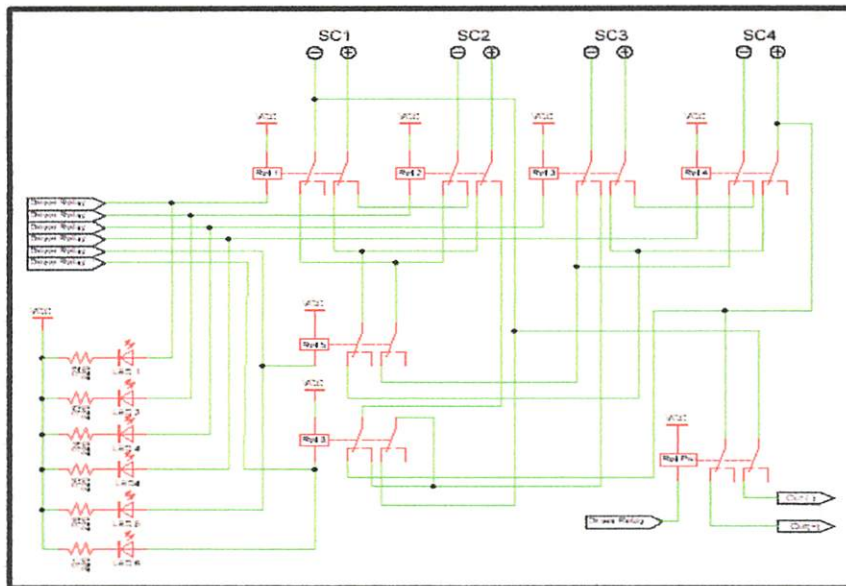
3.2.5 Perancangan Rangkaian Seri Paralel Relay

Pada perancangan rangkaian seri paralel dan driver relay ini penulis menggunakan 6 relay, dengan batas atas 12V5A menggunakan relay jenis *Double Pole Single Throw (DPDT)*, relay jenis ini memiliki Terminal sebanyak 8 Terminal, diantaranya 6 Terminal yang merupakan 2 pasang Relay SPDT yang dikendalikan oleh 1 (single) Coil. Sedangkan 2 Terminal lainnya untuk Coil. Relay ini dikondisikan ketika NO dalam kondisi seri dan ketika NC dalam kondisi paralel, desain skematik rangkaian seri paralel relay ditunjukkan pada gambar 3.10 pada pin out ic 1 driver relay ULN 2803 masing masing pin diberi led sebagai indicator ketika relay yang beroperasi. Pada pin input 1, 2, 3, 4, 5, 6,7 dan 8 yang dihubungkan pada mikrokontroler port C0, C1, C2, C3, C4,C5, C6 dan C7. Desain konfigurasi pin IC 1 ULN 2803 ditunjukkan pada gambar 3.9



Gambar 3.9 Konfigurasi pin IC 1 ULN 2803

Pada gambar 3.10 kondisi normaly close relay terhubung secara paralel atau berlogika 0, saat kondisi seri untuk relay 1, relay 2, relay rs, relay 3, relay 4 akan berlogika 1 dan relayrp berlogika 0, dan saat kondisi seri untuk relay 1, relay 2, relay 3, relay 4 akan berlogika 1 dan relay rp dan rs berlogika 0.

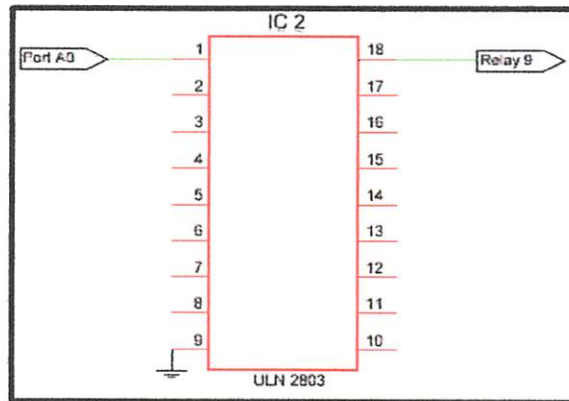


Gambar 3.10 Rangkaian Seri Paralel Relay

3.2.6 Perancangan Rangkaian Proteksi

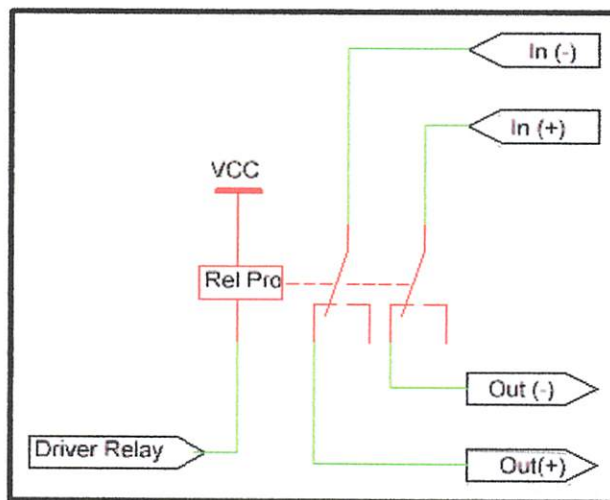
Pada perancangan rangkaian proteksi dan driver relay ini penulis menggunakan 1 relay, dengan batas atas 12V5A menggunakan relay jenis *Double Pole Single Throw (DPDT)*. Relay 9 di gunakan untuk proteksi (pemutusan) saat

tegangan lebih dari tegangan maksimal yang di butuhkan switching regulator. Desain skematik perancangan rangkaian proteksi ditunjukkan pada gambar 3.12.



Gambar 3.11 Konfigurasi pin IC 2 ULN 2803

Pada IC driver relay pin input 1 yang dihubungkan pada mikrokontroler port A0 dan pada output dihubungkan pada relay untuk proteksi relay seri paralel (relay 9). Desain konfigurasi pin IC 2 ULN 2803 ditunjukkan pada gambar 3.9

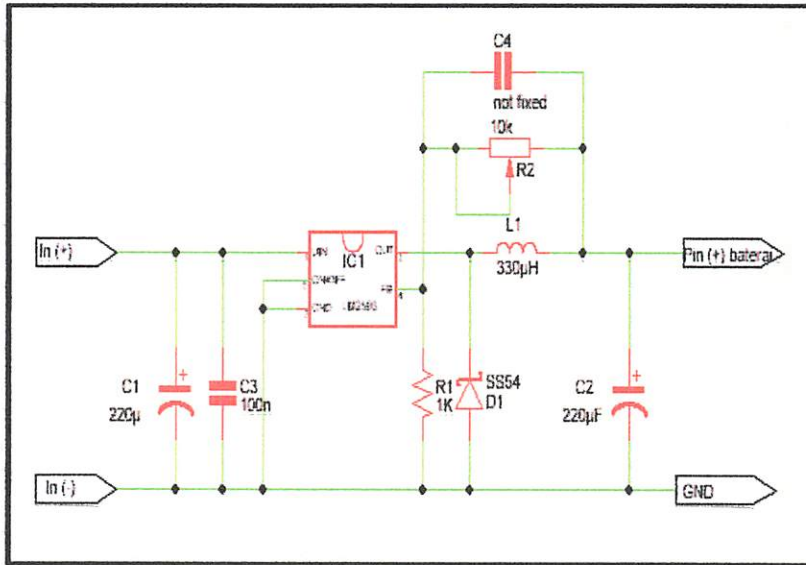


Gambar 3.12 Perancangan Rangkaian Proteksi

3.2.7 Konfigurasi Pin *Switching Regulator*

Pada perancangan *switching regulator* ini kami menggunakan modul regulator stepdown 3V - 40V DC menjadi 1,23V – 37V DC, yang berfungsi untuk mengubah keluaran tegangan yang di dihasilkan dari rangkaian seri paralel menjadi tegangan DC lebih rendah . Rangkaian ini terdiri dari rangkaian utama yaitu IC LM2596. LM 2596 merupakan IC regulator tegangan yang menggunakan metode

pensaklaran. Regulator tegangan dengan metode pensaklaran pada dasarnya adalah rangkaian konverter DC ke DC yang dilengkapi dengan sistem umpan balik. Pengaturan tegangan keluaran pada regulator ini dilakukan dengan mengubah *duty cycle* (D) dari komponen IC regulator tersebut. Rangkaian regulator tegangan dengan metode pensaklaran ditunjukkan pada gambar 3.12.



Gambar 3.13 Rangkaian Regulator Step Down

Nilai untuk R_2 tersebut dapat dicari dengan rumus yang tertera di datasheet sebagai berikut :

$$R_2 = R_1 \left(\frac{V_{out}}{V_{ref}} - 1 \right)$$

Dimana :

V_{ref} = Tegangan referensi (V)

V_{out} = Tegangan output (V)

R_1 dan R_2 = Resistor (Ω)

Dimana $V_{ref} = 1,23V$

$$R_2 = 1000 \left(\frac{13,8}{1,23} - 1 \right)$$

$$= 1000 (11,21 - 1)$$

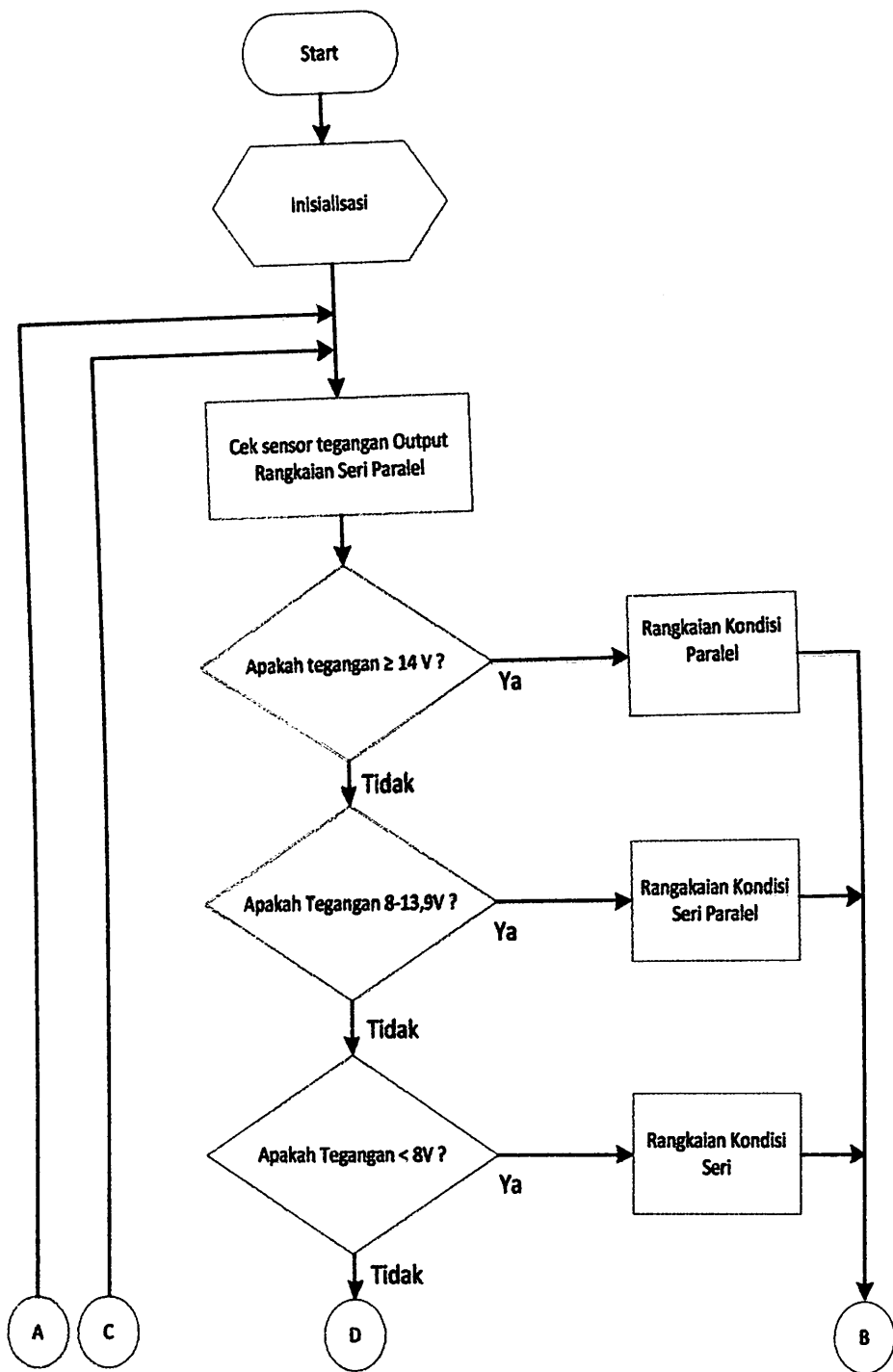
$$R_2 = 10219 \Omega$$

Jadi $R_2 = 10,219 \text{ K}\Omega$ dengan menggunakan variable resistor $10\text{K}\Omega$

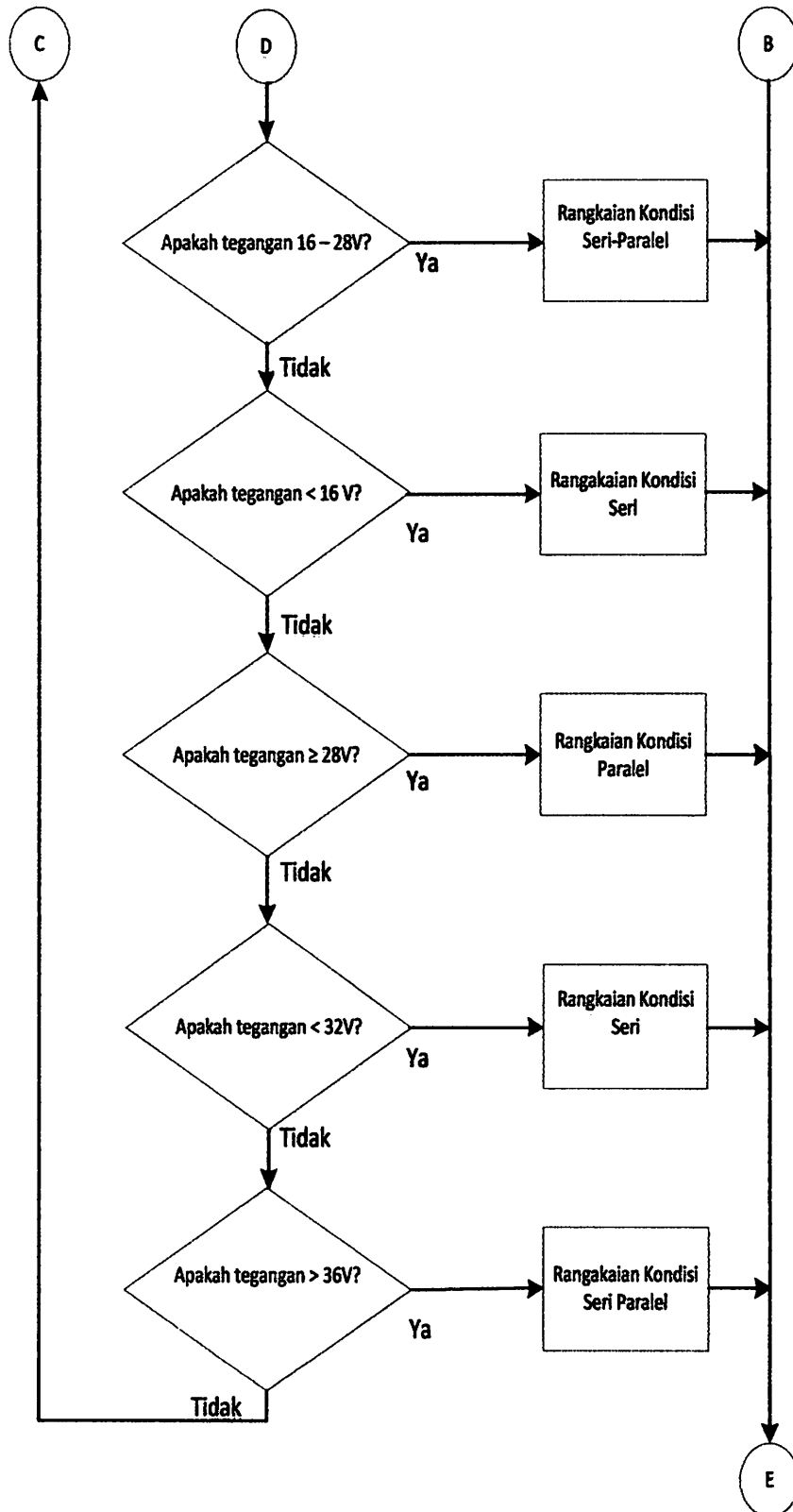
3.3 Perancangan Perangkat Lunak

3.3.1 Code Vision AVR (CVAVR)

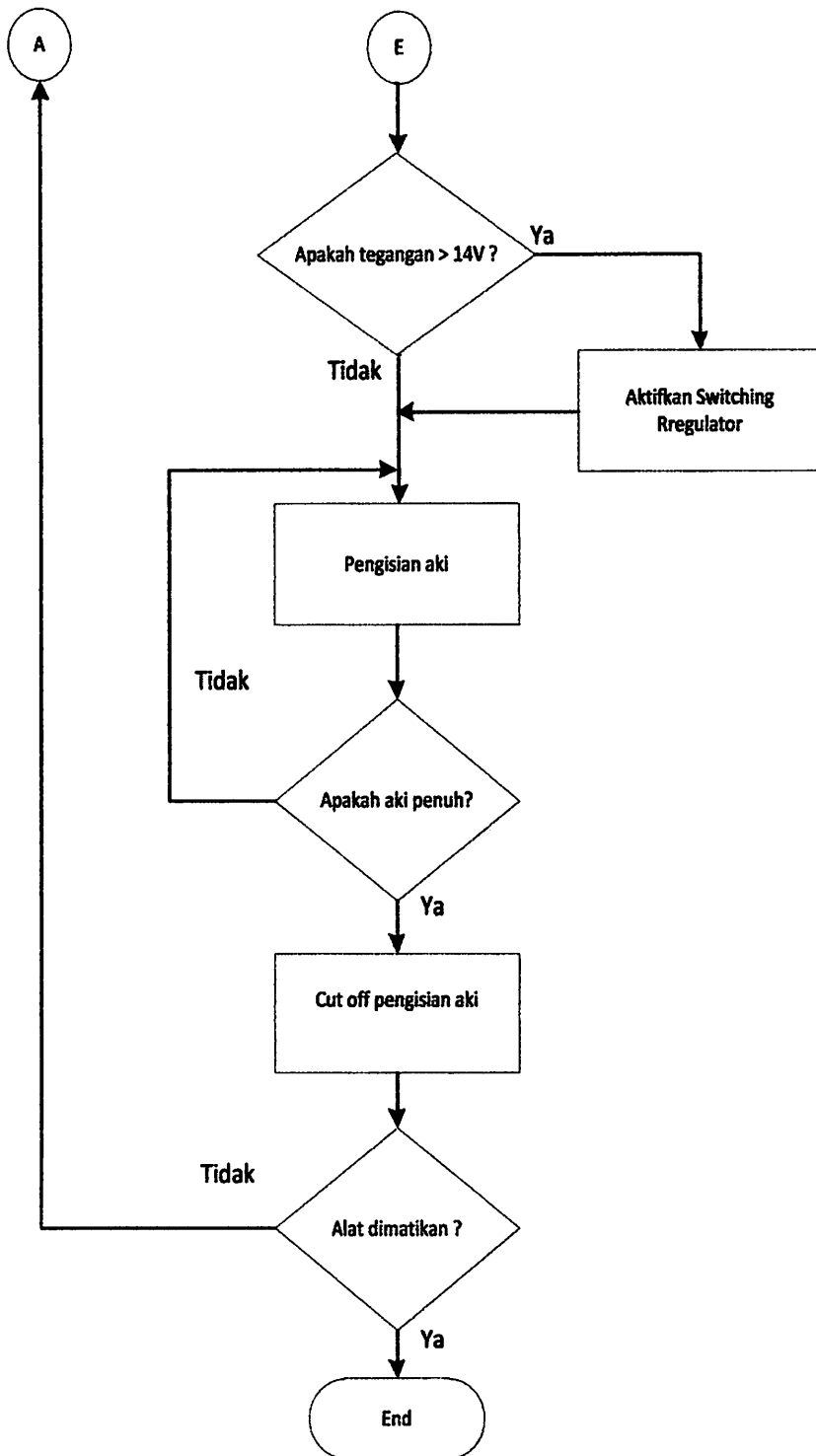
Perancangan perangkat lunak (software) yang digunakan dalam perencanaan dan pembuatan alat akan di paparkan dalam flowchart sistem secara keseluruhan. Pembuatan software hanya di lakukan pada mikrokontroler menggunakan bahasa pemrograman Code Version AVR.



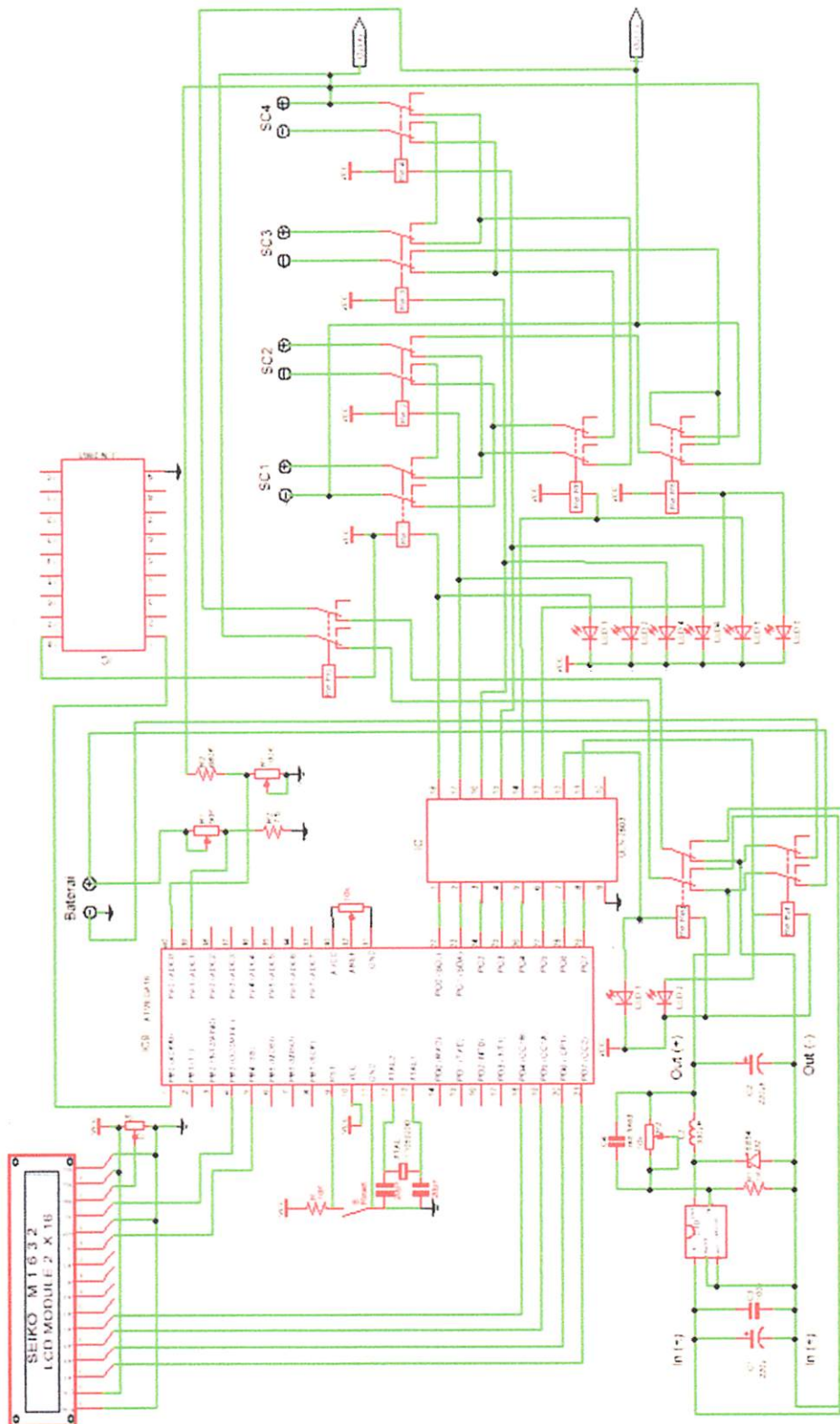
Gambar 3.14 *Flowchart* Alat



Gambar 3.15 *Flowchart* Alat



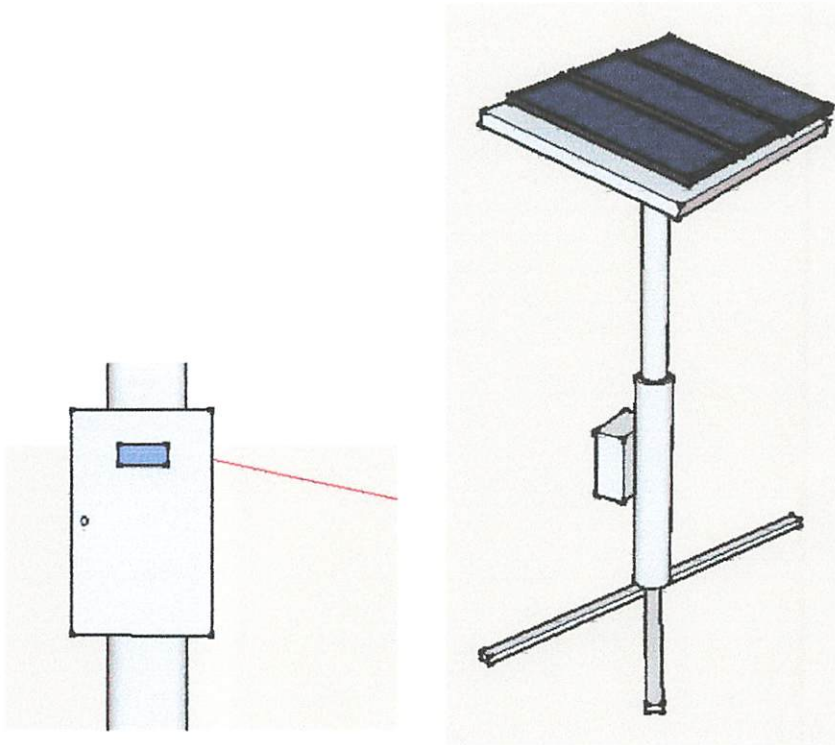
Gambar 3.16 *Flowchart* Alat



Gambar 3.17 Rangkaian Skematik Keseluruhan

3.4 Perancangan Mekanik

Pada perancangan mekanikal terdapat beberapa bagian utama yaitu tiang penyangga solar cell dan box panel.



Gambar 3.18 Perancangan Mekanik Box Panel dan Tiang Solar Cell

BAB IV

PENGUJIAN ALAT DAN PEMBAHASAN SISTEM

Dalam bab ini akan dibahas mengenai pengujian alat yang telah dibuat. Hal ini dilakukan untuk mengetahui kekurangan kerja sistem yang telah dibuat, sehingga dapat diketahui apakah alat tersebut dapat bekerja sesuai dengan yang telah direncanakan. Dalam rangka pengujian alat tersebut diuraikan percobaan yang telah dilakukan untuk mengetahui respon dari keseluruhan alat yang telah dirancang. Pengujian dilakukan dengan dua tahap yaitu pengujian setiap blok dan apabila sudah berjalan dengan baik maka pengujian akan dilakukan secara keseluruhan.

4.1 Pengujian Sensor Tegangan Keluaran Rangkaian Seri Paralel

4.1.1 Tujuan

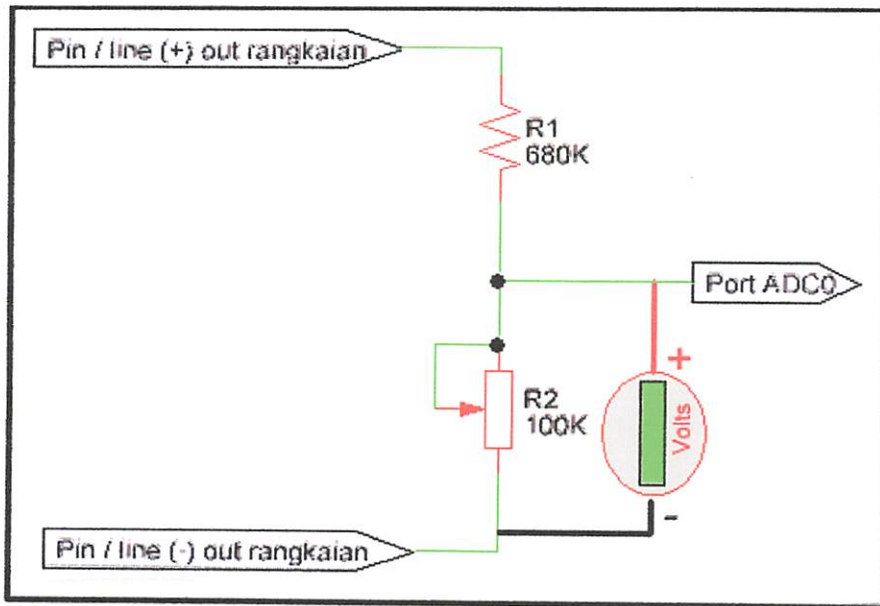
Pengujian ini dilakukan untuk mengetahui apakah keluaran sensor tegangan rangkaian seri paralel sesuai dengan perancangan.

4.1.2 Peralatan yang digunakan

1. Rangkaian sensor tegangan rangkaian seri paralel
2. Voltmeter
3. Power supply 30 V

4.1.3 Prosedur Pengujian

1. Memberi tegangan 21V rangkaian sensor tegangan.
2. Hubungkan probe positif (+) voltmeter ke tegangan keluaran sensor tegangan.
3. Hubungkan probe negatif ke grond (-) sensor tegangan.
4. Amati perubahan tegangan sensor pada multimeter.



Gambar 4.1 Rangkaian Pengujian Sensor Tegangan Rangkaian Seri Paralel

4.1.4 Hasil Pengujian dan Analisa Pengujian

Pengujian sensor tegangan ini dengan menggunakan alat ukur volt meter dengan nilai toleransi alat ukur sebesar 0.3V. Dan sensor tegangan menggunakan dua resistor yang disusun seri yang bernilai 680 K Ω dan variable resistor 100 K Ω yang diseting pada nilai 43 K Ω dengan tegangan maksimal mampu dibaca sebesar 84 V.



Gambar 4.2 Pengujian Sensor Tegangan Input



Gambar 4.3 Pengujian Sensor Tegangan

Pada tabel 4.1 menunjukkan bahwa pengujian sensor tegangan sesuai dengan perancangan.

Tabel 4.1. Hasil Pengujian Sensor Tegangan Solar Cell dan Keluaran Rangkaian Seri Paralel

No	Tegangan Terukur (Volt)		Perhitungan	Error %
	Tegangan Input (V)	Tegangan Output (V)		
1	84	4.99	4.99	0
2	81.7	4.86	4.85	0.2
3	32	1.89	1.90	0.5
4	30	1.76	1.78	1.1
5	28	1.65	1.66	0.6
6	20	1.87	1.89	1
7	18	1.06	1.07	0.9
8	14	0.82	0.83	1.2
9	10	0.58	0.59	1.7
10	8	0.48	0.47	2

Perhitungan nilai eror sensor tegangan solar cell dan keluaran rangkaian seri paralel dapat dicari dengan persamaan :

$$\begin{aligned} \%Error &= \frac{|perhitungan - Pengukuran|}{Pengukuran} \times 100\% \\ &= \frac{|4.85 - 4.86|}{4.86} \times 100\% \\ &= \frac{0.01}{4.86} \times 100\% \\ &= 0.002 \times 100\% \\ &= 0.2 \% \end{aligned}$$

Sehingga didapatkan persen error rata-rata :

$$\begin{aligned} \%Error \text{ Rata-rata} &= \frac{\text{jumlah keseluruhan \%}}{\text{jumlah pengujian}} \\ &= \frac{9.2 \%}{10} \\ &= 0.92 \% \end{aligned}$$

Dari hasil pengujian rangkaian sensor tegangan diatas, didapat eror rata-rata sebesar 0.2 %

4.2 Pengujian Sensor Tegangan Baterai

4.2.1 Tujuan

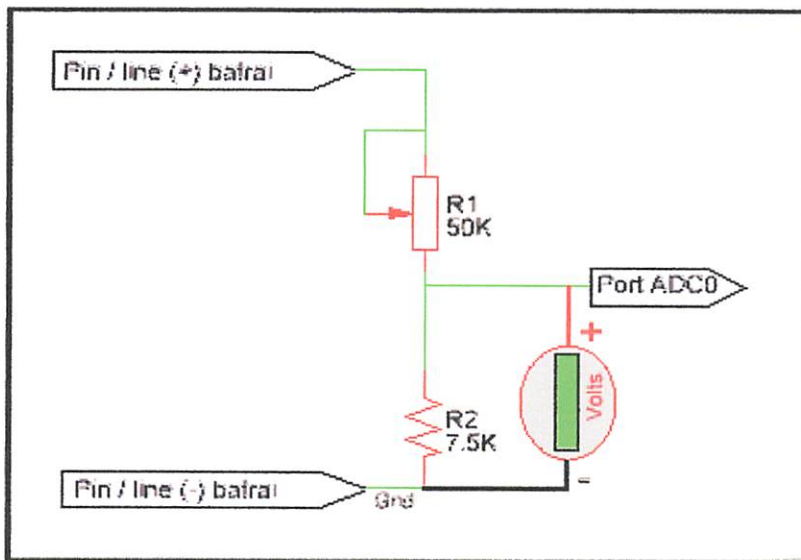
Pengujian ini dilakukan untuk mengetahui apakah keluaran sensor tegangan baterai sesuai dengan perancangan.

4.2.2 Peralatan yang digunakan

1. Rangkaian sensor tegangan baterai
2. Voltmeter
3. Power supply 30 V

4.2.3 Prosedur Pengujian

1. Memberikan tegangan yang di set pada nilai sebesar 21V pada rangkaian sensor tegangan.
2. Hubungkan probe positif (+) voltmeter ke tegangan keluaran sensor tegangan baterai.
3. Hubungkan probe negatif ke grond (-) sensor tegangan baterai.
4. Amati perubahan tegangan sensor pada voltmeter.



Gambar 4.4 Rangkaian Pengujian Sensor Tegangan Baterai

4.2.4 Hasil Pengujian dan Analisa Pengujian

Pengujian sensor tegangan ini dengan menggunakan alat ukur volt meter dengan nilai toleransi alat ukur sebesar 0.3V. Dan sensor tegangan menggunakan dua resistor yang disusun seri yang bernilai 7.5 K Ω dan variable resistor 50 K Ω yang diseting pada nilai 15K dengan tegangan maksimal mampu dibaca sebesar 15 V.



Gambar 4.5 Pengujian Sensor Tegangan Input



Gambar 4.6 Pengujian Sensor Tegangan Output

Pada tabel 4.2 menunjukkan bahwa pengujian sensor tegangan baterai sesuai dengan perancangan.

Tabel 4.2. Hasil Pengujian Sensor Tegangan Baterai.

No	Tegangan Terukur (Volt)		Perhitungan	Eror %
	Tegangan Input (V)	Tegangan Output (V)		
1	15	5	5	0
2	14	4.67	4.66	0.2
3	13.5	4.6	4.6	0
4	12	4.2	4	4.7
5	11	3.68	3.66	0.5
6	10	3.35	3.33	0.5
7	9	3.2	3	6.2
8	8	2.69	2.66	1.1
9	5	1.67	1.66	0.5
10	0	0	0	0

Perhitungan nilai tegangan kondisi paralel dapat dicari dengan persamaan,

$$\%Error = \frac{|perhitungan - Pengukuran|}{Pengukuran} \times 100\%$$

$$= \frac{|4.66 - 4.67|}{4.67} \times 100\%$$

$$= 0.2 \%$$

Sehingga didapatkan persen error rata-rata :

$$\%Error \text{ Rata-rata} = \frac{\text{jumlah keseluruhan } \%}{\text{jumlah pengujian}}$$

$$= \frac{13.7 \%}{10}$$

$$= 1.37 \%$$

Dari hasil pengujian rangkaian relay kondisi paralel diatas, didapat eror rata-rata sebesar 1.37 %

4.3 Pengujian Driver Relay

4.3.1 Tujuan

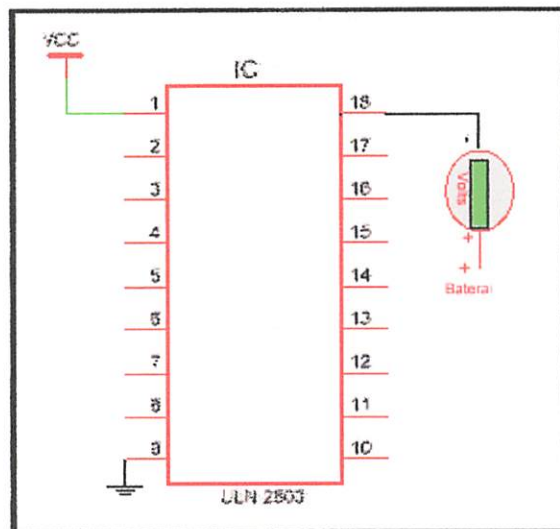
Pengujian ini dilakukan untuk mengetahui apakah rangkaian driver relay sudah sesuai fungsinya dengan perintah kondisi high dan kondisi low.

4.4.2 Peralatan yang digunakan

1. Baterai 12 V
2. Driver relay
3. Voltmeter

4.4.3 Prosedur Pengujian

1. Memberi tegangan 12V pada data (pin 1)
2. Menghubungkan probe positif voltmeter ke polaritas positif (+) baterai 12V.
3. Menghubungkan probe negatif (-) ke output uln 2803 (Pin 18).
4. Mengamati kondisi ic uln 2803 saat berlogika 1 dan 0
5. Mengukur tegangan saat kondisi saat kondisi 1 dan 0



Gambar 4.7 Rangkaian pengujian driver relay

4.4.4 Hasil Pengujian dan Analisa Pengujian

Dari hasil Pengujian pada gambar 4.11 dan gambar 4.12 menunjukan driver arelay dalam driver relay dalam kondisi berlogika 0 dan 1 .



Gambar 4.8 Hasil Pengujian Driver Relay Logika High



Gambar 4.9 Hasil Pengujian Driver Relay Logika

Pada tabel 4.5 menunjukkan bahwa relay dalam kondisi aktif dan tidak aktif pin com terhubung dengan NO. Kondisi tidak aktif pin COM terhubung dengan pin NC, dan ketika relay kondisi aktif pin COM terhubung pada kondisi NO.

Tabel 4.3. Kondisi Driver Relay

No.	Input Logika	Kondisi Relay
1	High	Aktif
2	Low	Non Aktif

Pada tabel 4.6 menunjukan bahwa pengujian driver relay dengan menggunakan alat ukur multimeter untuk mengatuhi tegangan saat

Tabel 4.4. Hasil Pengujian Driver relay

No.	Kondisi relay	Tegangan (V)
1	Aktif	12.58
2	Tidak aktif	0

4.4 Pengujian Relay

4.4.1 Tujuan

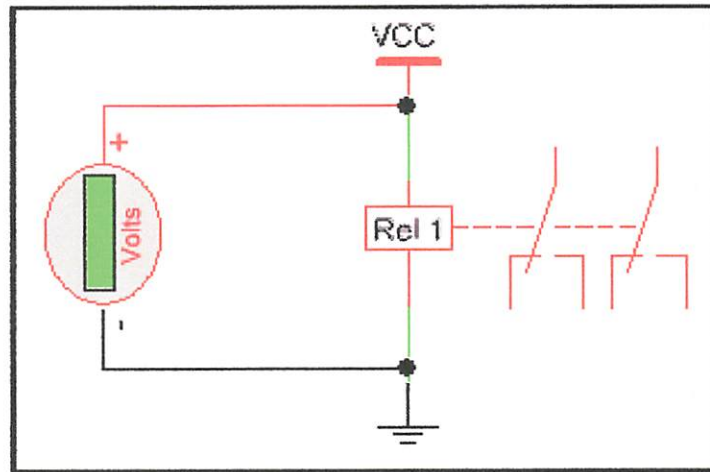
Pengujian ini dilakukan untuk mengetahui apakah rangkaian driver relay sudah sesuai fungsinya dengan perintah kondisi high dan kondisi low.

4.3.2 Peralatan yang digunakan

1. Baterai 12 V
2. Relay DPDT 12V5A
3. Voltmeter

4.3.3 Prosedur Pengujian

1. Memberi tegangan 12V pada salah satu coil relay
2. Menghubungkan probe positif voltmeter ke polaritas positif (+) baterai 12V.
3. Menghubungkan probe negatif (-) ke coil relay.
4. Mengamati kondisi relay saat berlogika 1 dan 0
5. Mengukur tegangan saat kondisi saat kondisi 1 dan 0



Gambar 4.10 Rangkaian Pengujian Relay

4.3.4 Hasil Pengujian dan Analisa Pengujian

Dari hasil Pengujian pada gambar 4.8 dan gambar 4.9 menunjukan pengukuran relay saat kondisi berlogika 0 dan 1 .



Gambar 4.11 Hasil Pengujian Relay Logika Low (0)



Gambar 4.12 Hasil Pengujian Relay Logika High (1)

Tabel 4.3 menunjukkan bahwa relay dalam kondisi aktif dan tidak aktif pin com terhubung dengan NO. Kondisi tidak aktif pin COM terhubung dengan pin NC, dan ketika relay kondisi aktif pin COM terhubung pada kondisi NO.

Tabel 4.5. Kondisi Relay

No	Input Logika	Kondisi Relay
1	High	Aktif
2	Low	Non Aktif

Pada tabel 4.4 menunjukan bahwa pengujian relay dengan menggunakan alat ukur multimeter untuk mengatuhui tegangan saat

Tabel 4.6. Hasil Pengujian Pengukuran Relay

No	Kondisi relay	Tegangan (V)
1	Aktif	12.58
2	Tidak aktif	0

4.5 Pengujian Rangkaian Seri

4.5.1 Tujuan

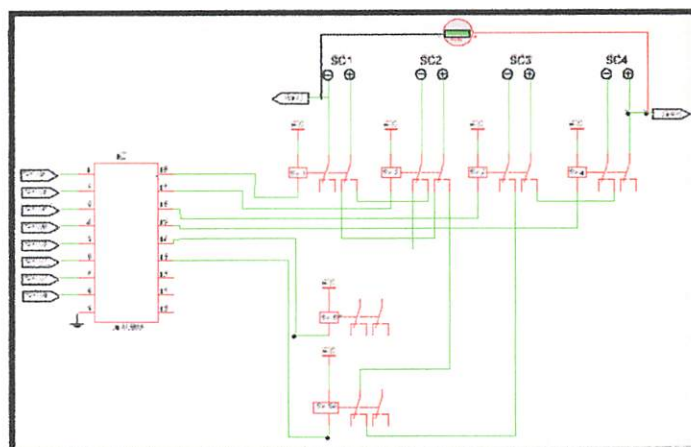
Pengujian ini dilakukan untuk mengetahui apakah rangkaian berjalan sesuai dengan perancangan atau tidak dan mengetahui apakah rangkaian seri sesuai dengan perhitungan atau tidak. Hal ini dapat dilakukan dengan menggunakan relay DPDT untuk mengkontak saklar pada kondisi rangkaian seri - paralel.

4.5.2 Peralatan yang digunakan

1. Relay DPDT 12 V 5 A
2. 4 buah Solar Cell 10 WP
3. Multimeter
4. Power suplay 12 V

4.5.3 Prosedur Pengujian

1. Memberi tegangan dari keluaran solar cell ke masukan pada terminal screw rangkaian relay
2. Mengkondisikan rangkaian dalam kondisi seri
3. Menghubungkan probe positif dengan keluaran rangkaian seri positif dan menghubungkan probe negatif dengan keluaran rangkaian negatif.
4. Mengamati kondisi relay menggunakan multimeter dengan melihat tegangan nilai keluaran rangkaian seri.



Gambar 4.13 Pengujian Rangkaian Seri

4.5.4 Hasil Pengujian dan Analisa Pengujian

Dari hasil Pengujian Diketahui pengukuran pada rangkaian seri mendapatkan data pengukuran menggunakan tegangan keluaran solar cell.



Gambar 4.14 Hasil Pengujian Rangkaian Kondisi seri

Pada tabel 4.7 menunjukan bahwa pengujian rangkaian kondisi seri sesuai dengan perancangan.

Tabel 4.7 Hasil Pengujian Rangkaian Kondisi Seri

No.	T. Solar Cell 1 (V)	T. Solar Cell 2 (V)	T. Solar Cell 3 (V)	T. Solar Cell 4 (V)	Pengukuran (V)	Perhitungan (V)	Error%
1.	16.6	17.4	13.8	17.3	65.2	65.1	0.1
2.	16.4	17.3	13.7	17.1	64.6	64.5	0.1
3.	16.4	17.2	13.7	17.1	64.3	64.3	0
4.	16.3	17.2	13.6	17.0	64.3	64	0.3
5.	16.2	17.2	13.6	16.9	63.7	63.7	0

Hasil dari tegangan keluaran solar cell dapat juga dihitung dengan perhitungan rangkaian baterai kondisi seri.

$$\begin{aligned} V_{\text{tot}} &= V_{\text{SC1}} + V_{\text{SC2}} + V_{\text{SC3}} + V_{\text{SC4}} \\ &= 16.6 + 17.4 + 13.8 + 17.3 = 65.1 \text{ V} \end{aligned}$$

Perhitungan nilai tegangan kondisi seri dapat dicari dengan persamaan

$$\begin{aligned} \% \text{Error} &= \frac{|\text{perhitungan} - \text{Pengukuran}|}{\text{Pengukuran}} \times 100\% \\ &= \frac{|65.1 - 65.2|}{65.2} \times 100\% \\ &= \frac{|0.1|}{65.2} \times 100\% \\ &= 0.001 \times 100\% \\ &= 0.1\% \end{aligned}$$

Sehingga didapatkan persen error rata-rata :

$$\begin{aligned} \% \text{Error Rata-rata} &= \frac{\text{jumlah keseluruhan } \%}{\text{jumlah pengujian}} \\ &= \frac{0.5\%}{5} \\ &= 0.1\% \end{aligned}$$

Dari hasil pengujian rangkaian relay kondisi seri diatas, didapat eror rata-rata sebesar 0.1%.

4.6 Pengujian Rangkaian Paralel

4.6.1 Tujuan

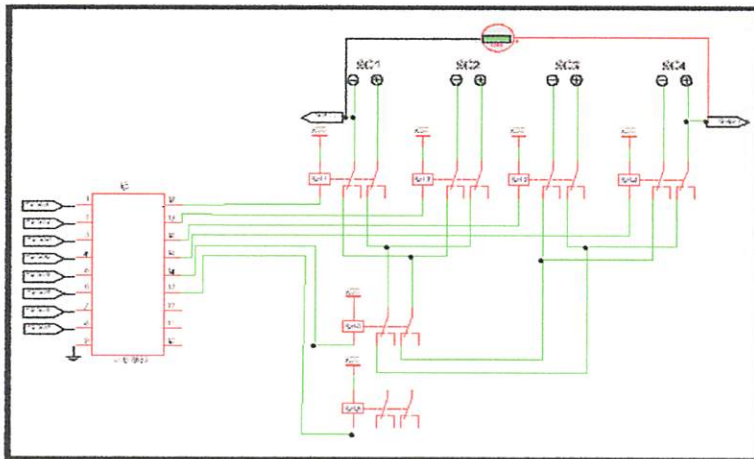
Pengujian ini dilakukan untuk mengetahui apakah rangkaian berjalan sesuai dengan perancangan atau tidak dan mengetahui apakah rangkaian paralel sesuai dengan perhitungan atau tidak. Hal ini dapat dilakukan dengan menggunakan relay DPDT untuk mengkontak saklar pada kondisi rangkaian paralel.

4.6.2 Peralatan yang digunakan

1. Relay DPDT 12 V 5 A
2. 4 buah Solar Cell 10 WP
3. Multimeter
4. Power suplay 12 V

4.6.3 Prosedur Pengujian

1. Memberikan tegangan 12 Volt.
2. Mengkondisikan rangkaian pada kondisi paralel.
3. Memberi tegangan dari keluaran solar cell ke masukan pada terminal screw input rangkaian relay
4. Menghubungkan probe positif dengan keluaran rangkaian paralel positif dan menghubungkan probe negatif dengan keluaran rangkaian paralel negatif.
5. Mengamati kondisi relay menggunakan multimeter dengan melihat tegangan keluaran nilai rangkaian paralel.



Gambar 4.15 Pengujian Rangkaian Paralel

4.6.4 Hasil Pengujian dan Analisa Pengujian

Dari hasil Pengujian Diketahui pengukuran pada rangkaian paralel mendapatkan data pengukuran menggunakan tegangan keluaran solar cell.



Gambar 4.16 Hasil pengujian tegangan rangkaian paralel

Pada tabel 4.8 menunjukan bahwa pengujian rangkaian kondisi paralel sesuai dengan perancangan.

Tabel 4.8 Hasil Pengujian Rangkaian Paralel

No.	T. Solar Cell 1 (V)	T. Solar Cell 2 (V)	T. Solar Cell 3 (V)	T. Solar Cell 4 (V)	Pengukuran (V)	Perhitungan (V)	Error%
1.	16.6	17.5	17.4	17.4	17.4	17.2	0.1
2.	16.5	17.3	17.3	17.3	17.3	17.1	0.1
3.	16.3	17.2	17.2	17.2	17.2	16.9	0.1
4.	16.2	17.2	17.1	17.1	17.1	16.9	0.1
5.	16.3	17.1	17.1	17.1	17.1	16,9	0.1

Hasil dari tegangan keluaran solar cell dapat juga dihitung dengan perhitungan rangkaian baterai kondisi paralel.

$$\begin{aligned} V_{\text{tot}} &= \frac{V_{\text{SC1}} + V_{\text{SC2}} + V_{\text{SC3}} + V_{\text{SC4}}}{4} \\ &= \frac{16.6 + 17.5 + 17.4 + 17.4}{4} \\ &= \frac{68.9}{4} \\ &= 17.2 \text{ V} \end{aligned}$$

Perhitungan nilai tegangan kondisi paralel dapat dicari dengan persamaan,

$$\begin{aligned} \% \text{Error} &= \frac{|\text{perhitungan} - \text{Pengukuran}|}{\text{Pengukuran}} \times 100\% \\ &= \frac{|17.2 - 17.4|}{17.4} \times 100\% \\ &= \frac{|0.2|}{17.4} \times 100\% \\ &= 0.001 \times 100\% \\ &= 0.1\% \end{aligned}$$

Sehingga didapatkan persen error rata-rata :

$$\begin{aligned} \% \text{Error Rata-rata} &= \frac{\text{jumlah keseluruhan } \%}{\text{jumlah pengujian}} \\ &= \frac{0.5\%}{5} \\ &= 0.1\% \end{aligned}$$

Dari hasil pengujian rangkaian relay kondisi paralel diatas, didapat eror rata-rata sebesar 0.1%.

4.7 Pengujian Rangkaian Seri - Paralel

4.7.1 Tujuan

Pengujian ini dilakukan untuk mengetahui apakah rangkaian berjalan sesuai dengan perancangan atau tidak dan mengetahui apakah rangkaian seri-paralel sesuai dengan perhitungan atau tidak. Hal ini dapat dilakukan dengan

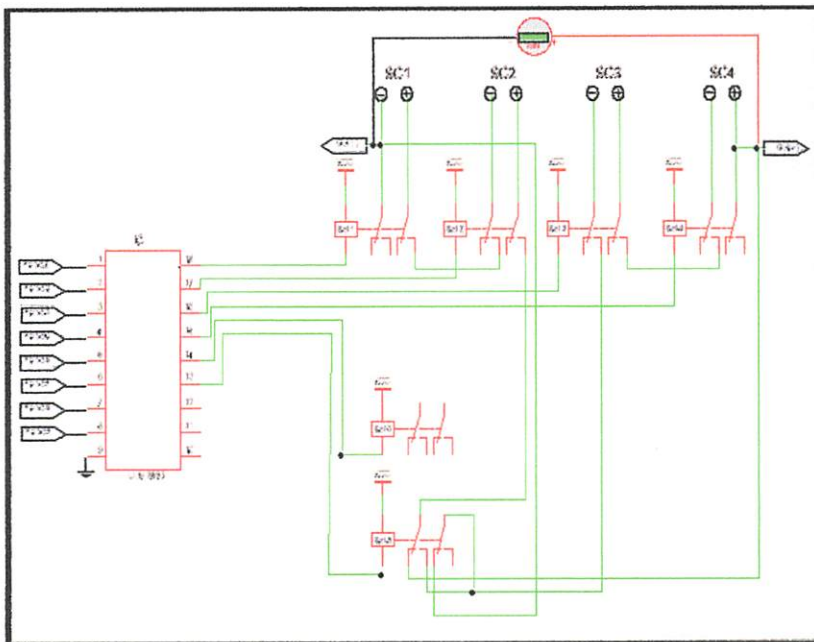
menggunakan relay DPDT untuk mengkontak saklar pada kondisi rangkaian seri-paralel.

4.7.2 Peralatan yang digunakan

1. Relay DPDT 12 V 5 A
2. 4 buah Solar Cell 10 WP
3. Multimeter
4. Power suplay 12 V

4.7.3 Prosedur Pengujian

1. Memberi tegangan dari keluaran solar cell ke masukan pada terminal screw rangkaian relay seri-paralel
2. Mengkondisikan rangkaian dalam kondisi seri-paralel.
3. Menghubungkan probe positif dengan keluaran rangkaian seri-paralel positif dan menghubungkan probe negatif dengan keluaran rangkaian seri-paralel negatif.
4. Mengamati kondisi relay menggunakan multimeter dengan melihat tegangan keluaran nilai rangkaian seri-paralel.



Gambar 4.17 Pengujian Rangkaian Seri-Paralel

4.7.4 Hasil Pengujian dan Analisa Pengujian

Dari hasil pengujian pengukuran pada rangkaian seri-paralel mendapatkan data pengukuran dengan menggunakan tegangan keluaran solar cell.



Gambar 4.18 Hasil Pengujian Rangkaian Tegangan Seri-Paralel

Pada tabel 4.9 menunjukan bahwa pengujian rangkaian kondisi seri-paralel sesuai dengan perancangan.

Tabel 4.9 Hasil Pengujian Rangkaian Kondisi Seri-Paralel

No.	Teg. Solar Cell 1 (V)	Teg. Solar Cell 2 (V)	Teg. Solar Cell 3 (V)	Teg. Solar Cell 4 (V)	Pengukuran (V)	Perhitungan (V)	Error%
1.	16.6	17.5	13.9	17.3	34	32.6	4
2.	16.4	17.3	13.7	17.1	33.8	30,9	8.5
3.	16.3	17.2	13.6	17	33.6	32	4.7
4.	16.3	17.1	13.5	17	33.4	31.9	4.4
5.	16.3	17.1	13.5	16.6	33.3	31.7	4.8

Hasil dari tegangan keluaran solar cell dapat juga dihitung dengan perhitungan rangkaian baterai kondisi seri-paralel.

$$\begin{aligned}
 V_{\text{tot}} &= V_{\text{SC1}} + V_{\text{SC2}} + V_{\text{SC3}} + V_{\text{SC4}} \\
 &= 16.6 + 17.5 // 13.9 + 17.3 \\
 &= \frac{34.1 + 31.2}{2} \\
 &= \frac{65.3}{4} \\
 &= 32.6 \text{ V}
 \end{aligned}$$

Perhitungan nilai tegangan kondisi seri-paralel dapat dicari dengan persamaan :

$$\begin{aligned}
 \% \bar{\text{Error}} &= \frac{|\text{perhitungan} - \text{Pengukuran}|}{\text{Pengukuran}} \times 100\% \\
 &= \frac{|32.6 - 34|}{32.6} \times 100\% \\
 &= \frac{|14|}{32.6} \times 100\% \\
 &= 0.04 \times 100\% \\
 &= 4 \%
 \end{aligned}$$

Sehingga didapatkan persen error rata-rata :

$$\begin{aligned}
 \% \text{Error Rata-rata} &= \frac{\text{jumlah keseluruhan } \%}{\text{jumlah pengujian}} \\
 &= \frac{29.4 \%}{5} \\
 &= 5.8 \%
 \end{aligned}$$

Dari hasil pengujian rangkaian relay kondisi seri-paralel diatas, didapat eror rata-rata sebesar 5.8 %

4.8 Pengujian *Switching Regulator (Step-Down)*

4.8.1 Tujuan

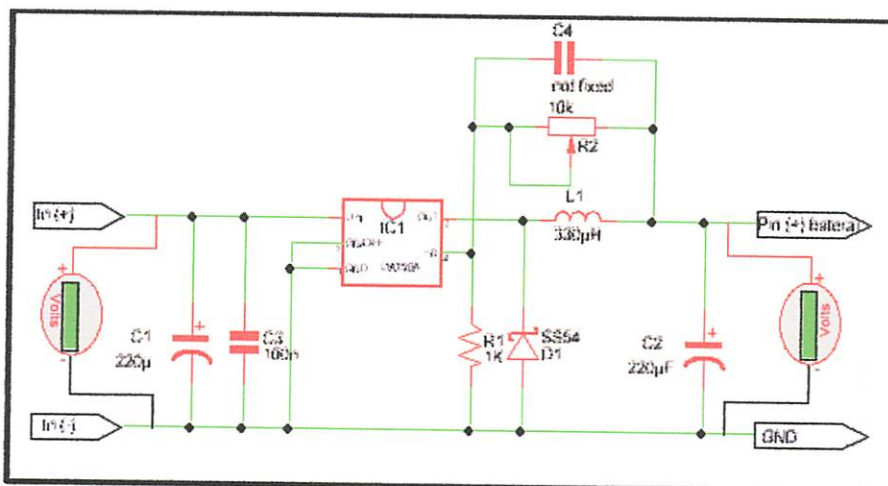
Pengujian ini dilakukan untuk mengetahui apakah rangkaian berjalan sesuai dengan fungsinya atau tidak. Hal ini dapat dilakukan dengan menggunakan tegangan input berupa power suplay voltage variabel tegangan maximal 30 VDC. Hasil yang di dapat dicatat pada tabel 4.3

4.8.2 Peralatan yang digunakan

1. *Switching Regulator (Step-Down)*
2. Multimeter
3. Power supply 30 V

4.8.3 Prosedur Pengujian

1. Menghubungkan multimeter ke pin masukan *switching regulator stepdown*.
2. Mengukur tegangan masukan *switching regulator stepdown*.
3. Menghubungkan multimeter ke pin keluaran *switching regulator stepdown*.
4. Mengukur tegangan keluaran *switching regulator stepdown*.
5. Mencatat hasilnya pada tabel pengujian *switching regulator stepdown*.



Gambar 4.19 Pengujian Rangkaian *Switching Regulator*

4.8.4 Hasil Pengujian dan Analisa Pengujian



Gambar 4.20 Hasil Pengujian Input *Switching Regulator Step-Down*



Gambar 4.21 Hasil Pengujian Output *Switching Regulator Step-Down*

Pada tabel 4.10 menunjukkan bahwa tegangan keluaran switching regulator cukup stabil. Pengujian switching regulator ini dengan menggunakan alat ukur volt meter dengan nilai tegangan output dari switching regulator. Dan switching regulator di set dengan nilai batas atas output 13,8 V.

Tabel 4.10. Hasil Pengujian Sensor Tegangan

No	Tegangan Terukur (Volt)	
	Tegangan Input (V)	Tegangan Output (V)
1	24	13.8
2	20	13.8
3	18	13.8
4	13	12.8
5	10	9.8

4.9 Pengujian Mikrokontroller

4.9.1 Tujuan

Pengujian rangkaian mikrokontroller bertujuan untuk mengetahui tegangan keluaran dari masing-masing pin tiap port yang ada pada mikrokontroller yang digunakan sebagai I/O .

4.9.2 Peralatan yang digunakan

1. Minimum sitem atmega 16
2. Power supply 5V
3. Downloader
4. Rangkain LED
5. Multimeter

4.9.3 Prosedur Pengujian

1. Merangkai LED dengan mikrokontroller.
2. Memberi Tegangan 5V.
3. Mengukur tegangan tiap keluaran port mikrokontroller.
4. Mengisi program ke dalam mikrokontroller.

4.9.4 Hasil Pengujian dan Analisa Pengujian

Berikut adalah hasil pengujian tegangan keluaran *PORTA*, *POTRB*, *PORTC*, dan *PORTD*.



Gambar 4.22 Hasil pengukuran tegangan output port mikrokontroler

Tabel 4.11. Hasil Pengujian *Port-Port* Pada Mikrokontroler

No.	PORT	LOGIC MASUKAN (1/0)	TEGANGAN OUTPUT
1.	A.0	1	4.93
		0	0.12
2.	A.1	1	4.90
		0	0.25
3.	A.2	1	4.87
		0	0.22
4.	A.3	1	4.89
		0	0.26
5.	A.4	1	4.89
		0	0.14

6.	A.5	1	4.85
		0	0.12
7.	A.6	1	4.90
		0	0.22
8.	A.7	1	4.89
		0	0.22
9.	B.0	1	4.87
		0	0.12
10.	B.1	1	4.87
		0	0.12
11.	B.2	1	4.90
		0	0.22
12.	B.3	1	4.84
		0	0.12
13.	B.4	1	4.89
		0	0.02
14.	B.5	1	4.90
		0	0.04
15.	B.6	1	4.87
		0	0.04
16.	B.7	1	4.87

		0	0.04
17.	C.0	1	4.85
		0	0.13
18.	C.1	1	4.87
		0	0.12
19.	C.2	1	4.89
		0	0.02
20.	C.3	1	4.84
		0	0.04
21.	C.4	1	4.89
		0	0.12
22.	C.5	1	4.89
		0	0.11
23.	C.6	1	4.93
		0	0.04
24.	C.7	1	4.90
		0	0.06
25.	D.0	1	4.95
		0	0.02
26.	D.1	1	4.92
		0	0.04

27.	D.2	1	4.95
		0	0.10
28.	D.3	1	4.90
		0	0.12
29.	D.4	1	4.89
		0	0.10
30.	D.5	1	4.87
		0	0.06
31.	D.6	1	4.89
		0	0.12
32.	D.7	1	4.92
		0	0.04

Dari tabel pengujian mikrokontroler dapat di simpulkan bahwa mikrokontroler berjalan dengan baik, sesuai dengan program yang diinginkan.

4.10 Pengujian LCD

4.10.1 Tujuan

Pengujian LCD bertujuan untuk mengetahui apakah LCD sudah dapat berfungsi dengan fungsinya atau tidak.

4.10.2 Peralatan yang digunakan

1. Rangkaian LCD 16x2
2. Minimum sitem Atmega 16
3. Power supply 5V

4.10.3 Prosedur Pengujian

1. Merangkai LCD dengan mikrokontroller.
2. Memberi Tegangan 5V

3. Mengisi program ke dalam mikrokontroller.

```
$regfile = "m16adef.dat"
```

```
$crystal = 11059200
```

```
Config Lcdpin = Pin , Rs = Portb.4 , E = Portb.5 , Db4 = Portd.4 ,
```

```
Db5 = Portd.5 , Db6 = Portd.6 , Db7 = Portd.7
```

```
Config Lcd = 16 * 2
```

```
Cursor Off
```

```
Cls
```

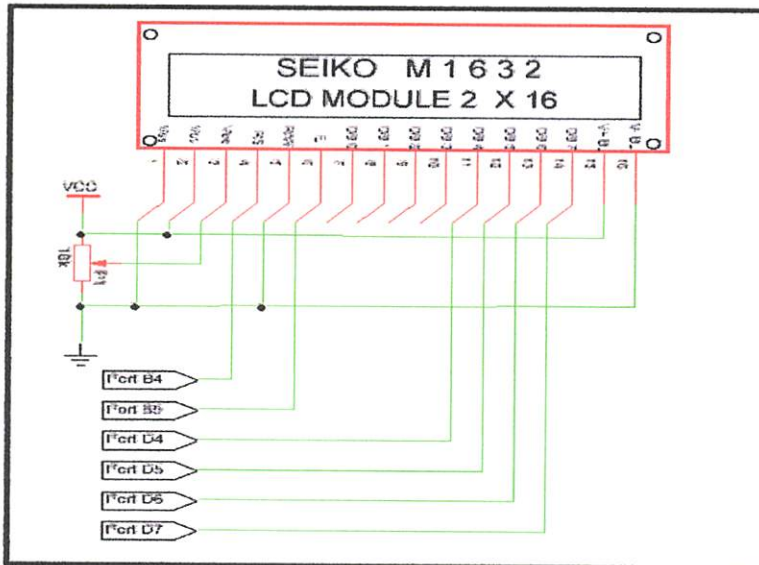
```
Upperline
```

```
Lcd "Angga Bagus"
```

```
Lowerline
```

```
Lcd "Saputra"
```

```
End
```



Gambar 4.23 Rangkaian LCD

4.10.4 Hasil Pengujian dan Analisa Pengujian

Dari hasil pengujian diketahui tampilan LCD sesuai dengan program yang dimasukkan kedalam mikrokontroller. Sehingga hasil yang diperoleh sudah sesuai dengan perencanaan.



Gambar 4.24 Pengujian LCD

4.11 Pengujian Keseluruhan Alat

4.11.1 Tujuan

Tujuan pengujian keseluruhan sistem ini adalah untuk menentukan apakah pengaturan seri paralel berfungsi sesuai dengan rancangan yang telah dirancang.

4.11.2 Peralatan Yang Digunakan

1. Sensor Tegangan
2. 4 Solar Cell 10 WP
3. Relay 12 V 5 A
4. Driver ULN 2803
5. *Switching Regulaor Stepdown*
6. Minimum Sistem Atmega 16
7. Driver ULN 2803
8. Rangkaian LCD 16x2
9. Baterai 12 V 35 AH
10. Lampu LED 12 V

4.11.3 Hasil Pengujian dan Analisa Pengujian

Setelah melakukan pengujian terhadap masing-masing blok rangkaian, selanjutnya adalah melakukan pengujian sistem secara keseluruhan. Pengujian ini dilakukan dengan cara menggabungkan seluruh blok rangkaian menjadi satu, sehingga sistem dapat diuji dengan lengkap. Pengujian keseluruhan ini menggunakan simulasi pencahayaan matahari dengan menggunakan benda

sebagai penutup solar cell untuk mengetahui tegangan pada kondisi seri, paralel dan seri-paralel pada tabel 4.13.

Sistem ini mengatur secara otomatis seri paralel pada solar cell untuk mengoptimalkan tegangan akibat intensitas cahaya matahari yang menurun. ketika keluaran rangkaian seri paralel kurang dari 8 volt kondisi seri untuk mendapatkan nilai tegangan yang tinggi dengan, ketika tegangan keluaran dari rangkaian seri paralel lebih dari 8 dan kurang dari 13,9 maka rangkaian dalam seri paralel, dan ketika keluaran tegangan keluaran dari rangkaian seri paralel lebih atau sama dengan 14 volt maka kondisi paralel. Switcing regulator stepdown aktif ketika tegangan lebih dari 14 volt. ketika baterai sudah penuh pada nilai 12,8 volt, maka secara otomatis sistem akan memutus pengisian baterai. Untuk rangkaian relay proteksi aktif ketika tegangan output dari rangkaian seri paralel lebih dari 39V.



Gambar 4.25 Hasil pengujian Simulasi Sensor Tegangan Output Rangkaian Seri Paralel Kondisi Paralel



Gambar 4.26 Hasil pengujian Simulasi Sensor Tegangan Output Rangkaian Seri Paralel Kondisi Seri



Gambar 4.27 Hasil pengujian Simulasi sensor tegangan output rangkaian seri paralel kondisi seri-paralel

Tabel 4.12. Hasil Pengujian Keseluruhan Kondisi Pecahayaan Maximal

No	Kondisi penyinaran	Kondisi	Pengukuran voltmeter (V)	Sensor tegangan (V)	Eror %
1	Maximal	Paralel	20.4	20.4	0
2	Maximal	Seri-paralel	38.2	38.0	0.5
3	Maximal	Seri	74.1	74.3	0.2

Perhitungan nilai tegangan kondisi seri, paralel, dan seri-paralel dapat dicari dengan persamaan,

$$\% \bar{\text{Error}} = \frac{|\text{pengukuran sensortegangan} - \text{pengukuran voltmeter}|}{\text{pengukuran sensortegangan}} \times 100\%$$

$$= \frac{|74.3 - 74.1|}{74.1} \times 100\%$$

$$= \frac{|0.2|}{74.1} \times 100\%$$

$$= 0.002 \times 100\%$$

$$= 0.2 \%$$

Sehingga didapatkan persen error rata-rata :

$$\begin{aligned} \% \text{Error Rata-rata} &= \frac{\text{jumlah keseturuhan \%}}{\text{jumlah pengujian}} \\ &= \frac{0.23 \%}{100} \\ &= 2.3 \% \end{aligned}$$

Sehingga didapat eror rata-rata sebesar 2.3%

Tabel 4.13. Hasil Pengujian Keseluruhan Dengan Simulasi Pencahayaan

No	Kondisi penyinaran	Kondisi	Sensor tegangan (V)
1	Maksimal	Paralel	20.0
2	Sedang	Seri-paralel	23.3
3	Minimal	Seri	14.8

Pengisian baterai membutuhkan waktu 10,5 jam pada kondisi paralel dengan baterai berkapasitas 12 V 35 AH, didapat dari perhitungan :

Diketahui : = 35 AH

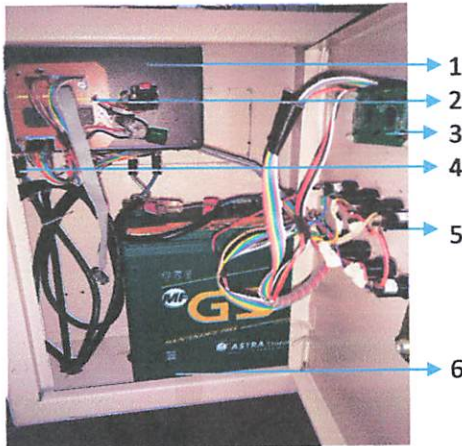
= 12 V

Ditanya : Daya Baterai = 35 AH x 12 V = 420 watt

$$\begin{aligned} \text{Pengisian Baterai (Jam)} &= \frac{\text{Kapasitas Baterai}}{\text{Kapasitas Solar Cell}} \\ &= \frac{420}{4 \times 10 \text{ WP}} \\ &= 10,5 \text{ jam} \end{aligned}$$



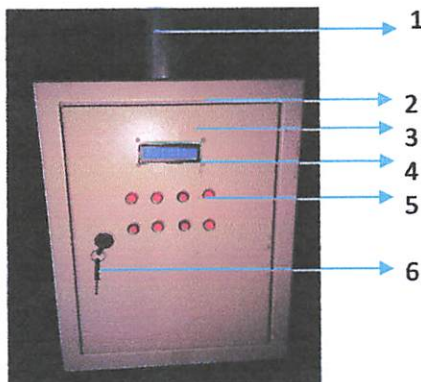
Gambar 4.28 Kondisi Proteksi Aktif (ON)



Gambar 4.29 Bagian dalam Box Panel

Keterangan :

1. Box Relay, Sensor Tegangan, *Regulator Step-Down*.
2. Minimum Sistem Atmega 16.
3. LCD Tampak Belakang.
4. Connector Banana Output Solar Cell.
5. Indikator Led.
6. Baterai.



Gambar 4.30 Bagian Luar Box Panel

Keterangan :

1. Tiang penyangga
2. Box Panel.
3. Pintu Box Panel
4. Tampilan LCD
5. Indikator Led.
6. Kunci Box Panel



Gambar 4.31 Bentuk Alat Keseluruhan

BAB V

PENUTUP

5.1 Kesimpulan

Setelah perencanaan dan pembuatan sistem kemudian pengujian dan analisa, penulis akan menyampaikan beberapa kesimpulan dan saran yaitu sebagai berikut :

1. Berdasarkan pengujian solar cell dengan pencahayaan yang minimal pada kondisi rangkaian seri sebesar 14 volt.
2. Berdasarkan pengujian solar cell dengan pencahayaan yang sedang pada kondisi rangkaian seri-paralel mendapatkan tegangan sebesar 23.3 volt.
3. Berdasarkan pengujian solar cell dengan pencahayaan yang maksimal pada kondisi rangkaian paralel mendapatkan tegangan sebesar 20.0 volt.
4. Pengaturan kondisi seri, paralel, dan seri-paralel dapat berubah secara otomatis sesuai dengan intensitas cahaya yang berubah-ubah.
5. Arus pengisian baterai maksimal = 3 A yang pengaturannya di lakukan pada rangkaian switching regulator berdasarkan spesifikasi aplikasi datasheetnya
6. Switching regulator dalam kondisi aktif saat tegangan keluaran rangkaian seri paralel melebihi tegangan 13.8 V dan proteksi aktif saat tegangan lebih dari 39V.
7. Secara otomatis pemutus pengisian ketika baterai mencapai tegangan yang di tentukan, sehingga baterai tidak akan berada dalam kondisi kosong.

5.2 Saran

Dari mulai pembuatan sampai penyelesaian skripsi ini ada beberapa hal penulis yang ingin sampaikan untuk pengembangan alat ini. Meskipun alat ini sudah dapat bekerja masih ada hal-hal yang perlu di optimalkan, baik dari segi *hardware* maupun *software*. Beberapa saran yang penulis berikan:

1. Alat ukur yang digunakan sebaiknya menggunakan range yang cukup untuk mengukur di bawah 5 volt saat pengujian dilakukan sehingga hasil dari pengukuran dapat maksimal.
2. Penggunaan sensor tegangan kurang presisi diharapkan pada pengembangan selanjutnya dipertimbangkan kembali penggunaan sensor.

3. Pada pengembangan selanjutnya panel surya yang digunakan harus memiliki daya yang lebih besar.
4. Pada pengembangan selanjutnya mencari solusi saat kondisi seri-paralel tegangan berkurang akan sama rata.
5. Sistem pengatur seri, paralel, dan seri-paralel ini diharapkan akan diaplikasikan secara langsung.

DAFTAR PUSTAKA

- [1] Montario Chandra Bowono.: "RANCANG BANGUN PENGENDALI PENGISIAN ARUS SEL SURYA DENGAN REKONFIGURASI SERI PARALEL", Universitas Indonesia.2010.
<http://lib.ui.ac.id/file?file=digital/20249296-R231082.pdf>
- [2] Kholid Ramadhani.: "PENGARUH HUBUNGAN SERI-PARALEL PADA RANGKAIAN SEL SURYA PEWARNA TERSENSITISASI (SSPT) TERHADAP EFISIENSI KONVERSI ENERGI LISTRIK", Institut Teknologi Sepuluh Nopember.2009.
- [3] Solar Cell, Pengertian solar cell (*photovoltaic*): [jtptunimus-gdl-efendiabdu-7401-3-babii_2.pdf](#)
- [4] ATMEL, Atmega16: [www.ATMEL_data_sheet_ATMega16.Pdf](#)
<http://digilib.its.ac.id/public/ITS-Undergraduate-9178-1405100053-Paper.pdf>
- [5] Alfin Pattinasarani, (2012, Juni). Jbptunikompp Gdl Bagjakusti. Scirbd. <http://www.scribd.com/doc/233558698/Jbptunikompp-Gdl-Bagjakusti-20012-6-Babii#scribd>. Diakses pada tanggal 1 Juni 2015.
- [6] Riasty Purwandari, (2013, Juli). Baterai. Mechanical Corner. <http://riastypurwandari.blogspot.com/2014/05/baterai.html>, Diakses pada tanggal 4 Juni 2015
- [7] Dickson Kho, (2014, 24 Agustus).rangkaiian seri dan paralel baterai. Teknik elektronika <http://teknikelektronika.com/rangkaian-seri-dan-paralel-baterai/> , Diakses pada tanggal 4 Juni 2015

LAMPIRAN



PERKUMPULAN PENGELOLA PENDIDIKAN UMUM DAN TEKNOLOGI NASIONAL MALANG
INSTITUT TEKNOLOGI NASIONAL MALANG
FAKULTAS TEKNOLOGI INDUSTRI
FAKULTAS TEKNIK SIPIL DAN PERENCANAAN
PROGRAM PASCASARJANA MAGISTER TEKNIK

PT. BNI (PERSERO) MALANG
BANK NIAGA MALANG

Kampus I : Jl. Bendungan Sigura-gura No.2 Telp.(0341)551431 (hunting), Fax. (0341)553015 Malang 65145
Kampus II : Jl. Raya Karanglo, Km 2 Tel. (0341) 417636 Fax. (0341) 417634 Malang

**BERITA ACARA UJIAN SKRIPSI
FAKULTAS TEKNOLOGI INDUSTRI**

1. Nama : Angga Bagus Saputra
2. NIM : 1112209
3. Program Studi : TEKNIK ELEKTRO S-1
4. Konsentrasi : TEKNIK ELEKTRONIKA

Judul : ***RANCANG BANGUN SISTEM PENGOPTIMALAN
TEGANAN DENGAN PENGATUR SERI PARALEL
PADA SOLAR CELL BERBASIS ATMEGA 16***

Dipertahankan dihadapan Majelis Penguji Skripsi Jenjang Strata Satu (S-1) pada :
Hari : **Rabu**
Tanggal : **19 September 2015** ✱
Dengan Nilai : **86,4 (A)**

Panitia Ujian Skripsi

Ketua Majelis Penguji

M. Ibrahim Ashari, ST, MT
NIP. P. 1030100358

Sekretaris Majelis Penguji

Dr. Eng. I Komang Somawirata, ST, MT
NIP. P.1030100361

Anggota Penguji

Penguji I

Ir. Eko Nurcahyo, MT
NIP. Y.10287000172

Penguji II

Yuli Wahyuni, ST, MT
NIP. P.1031200456



INSTITUT TEKNOLOGI NASIONAL MALANG
FAKULTAS TEKNOLOGI INDUSTRI
PROGRAM STUDI TEKNIK ELEKTROS-1
KONSENTRASI TEKNIK ELEKTRONIKA

PERSETUJUAN PERBAIKAN SKRIPSI

Dari hasil ujian skripsi Program studi Teknik Elektro jenjang strata satu (S-1) yang diselenggarakan pada :

Hari : Senin
Tanggal : 24 September 2015

Telah dilakukan perbaikan skripsi oleh :

Nama : Angga Bagus Saputra
NIM : 1112209
Perogram Studi : Teknik Elektro S-1
Konsentrasi : Teknik Elektronika
Judul Skripsi : **Rancang Bangun Sistem Pengoptimalan Tegangan Dengan Pengatur Seri Paralel Pada Solar Cell Berbasis Atmega 16.**

No	Materi Perbaikan	Keterangan
1.	Tambahan rangkaian untuk kondisi emergency untuk relay	

Dosen Penguji I

Ir. Eko Nurcahyo, MT
NIP. Y. 10287000172

Dosen Pembimbing I

Irmalia Suryani Faradisa, ST, MT
NIP. Y. 1030000365

Dosen Pembimbing II

M. Ibrahim Ashari, ST, MT
NIP.P.1030100358



PERSETUJUAN PERBAIKAN SKRIPSI

Dari hasil ujian skripsi Program studi Teknik Elektro jenjang strata satu (S-1) yang diselenggarakan pada :

Hari : Senin
Tanggal : 24 Agustus 2015

Telah dilakukan perbaikan skripsi oleh :

Nama : Angga Bagus Saputra
NIM : 1112209
Perogram Studi : Teknik Elektro S-1
Komsentrasi : Teknik Elektronika
Judul Skripsi : **Rancang Bangun Sistem Pengoptimalan Tegangan Dengan Pengatur Seri Paralel Pada Solar Cell Berbasis Atmega 16.**

No	Materi Perbaikan	Keterangan
1.	Abstrak	
✓ 2	Penulisan	
✓ 3	Daftar pustaka	
4	Teori dasar berdasarkan referensi	

Dosen Penguji II

Yuli Wahyuni, ST,MT
NIP. P.1031200456

Dosen Pembimbing I


Irmalia Suryani Faradisa, ST, MT
NIP. Y. 1030000365

Dosen Pembimbing II

M.Ibrahim Ashari, ST, MT
NIP.P.1030100358

BERITA ACARA RAPAT PERSETUJUAN JUDUL/PROPOSAL SKRIPSI
PROGRAM STUDI TEKNIK ELEKTRO S-1
Konsentrasi : Teknik Elektronika S1

tanggal :

1.	NIM	1112209
2.	Nama	Angga Bagus S
3.	Judul yang diajukan	Rancang Bgn Sistem pengoptimalan tag. dg pengatur seri paralel per selar cell berbasis AT, 4 16
4.	Disetujui/Ditolak	
5.	Catatan: - dibicarakan lagi rtk teori dasarnya	
6.	Pembimbing yang diusulkan: 1. Irmala 2. Ibrahim	
Menyetujui		
1. Koordinator Dosen Kelompok Keahlian		
		
2. Dosen Kelompok Keahlian (Terlampir)		

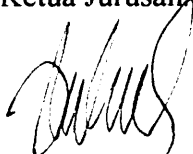

: Coret yang tidak perlu



**BERITA ACARA SEMINAR PROPOSAL SKRIPSI
PROGRAM STUDI TEKNIK ELEKTRO S-1
Konsentrasi : Teknik Elektronika**








1.	Nim	: 1112209	
2.	Nama	: ANGGA BAGUS SAPUTRA	
3.	Konsentrasi Jurusan	: Teknik Elektronika	
4.	Jadwal Pelaksanaan:	Waktu	Tempat
	09 April 2015	09.00	III.1.5
5.	Judul proposal yang diseminarkan Mahasiswa	RANCANG BANGUN SISTEM PENGOPTIMALAN TEGANGAN DENGAN PENGATUR SERI PARALEL PADA SOLAR CELL BERBASIS ATMEGA 16	
6.	Perubahan judul yang diusulkan oleh Kelompok Dosen Keahlian		
7.	Catatan :	- Block diagram diperbaiki - hrs ada switching regulator.	
	Catatan :	- cari relay yg lebih baik - latar blkg hrs gelap, kalo baterai penuh (control overload)	
Persetujuan judul Skripsi			
8.	Disetujui, Dosen Keahlian I	Disetujui, Dosen Keahlian II	Disetujui, Dosen Keahlian III
	 (.....)	 (.....)	 (.....)
	Mengetahui, Ketua Program Studi Teknik Elektro S-1 M. Ibrahim Ashari, ST, MT NIP. P 1030100358	Disetujui, Calon Dosen Pembimbing ybs	
		Pembimbing I (.....)	Pembimbing II (.....)

**BERITA ACARA SEMINAR PROGRESS SKRIPSI
 PROGRAM STUDI TEKNIK ELEKTRO S1**

KONSENTRASI		Elektronika	
Nama Mahasiswa	ANGGA BAGUS SAPUTRA	NIM	1112209
Keterangan	Tanggal	Waktu	Tempat / Ruang
Pelaksanaan			
Judul Skripsi	RANCANG BANGUN SISTEM PENGOPTIMALAN TEGANGAN DENGAN PENGATUR SERI PARALEL PADA SOLAR CELL BERBASIS ATMEGA 16		
Perubahan Judul		
Catatan :			
<ul style="list-style-type: none"> - ketelitian dari Perancangan Sistem. - Algoritma : dengan berbagai kondisi solar cell. (asumsi setiap solar cell berbeda tegangannya) 			
Mengetahui, Ketua Jurusan	Disetujui, Dosen Pembimbing		
	Pembimbing I	Pembimbing II	
 M. Ibrahim Ashari, ST, MT	Irmalia Suryani Faradisa, ST, MT	 M. Ibrahim Ashari, ST, MT	

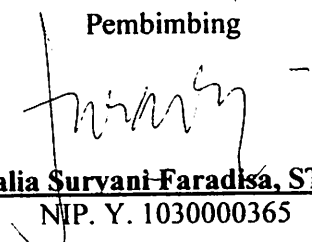
MONITORING BIMBINGAN SKRIPSI
SEMESTER GANJIL TAHUN AKADEMIK 2014-2015

Nama Mahasiswa : Angga Bagus Saputra
 NIM : 11.12.209
 Nama Pembimbing : Irmalia Suryani Faradisa, ST, MT
 Judul Skripsi : Rancang Bangun Sistem Pengoptimalan Tegangan
 Dengan Pengatur Seri Paralel Pada Solar Cell Berbasis
 At-Mega 16

No	Hari, Tanggal	Materi Bimbingan	Paraf
1	13-5-2015	Switching Regulator	
2	20-5-2015	Rangkaian Perblock	
3	12-6-2015	Revisi Rangkaian	
4	6-7-2015	Acc bab 3	
5	02-8-2015	Pertemuan Seminar Haril	
6	09-08-2015	Revisi Bab IV	
7	15-08-2015	Acc Ujian kompre	

Malang,

Pembimbing


Irmalia Suryani Faradisa, ST, MT
 NIP. Y. 1030000365



MONITORING BIMBINGAN SKRIPSI
SEMESTER GANJIL TAHUN AKADEMIK 2014-2015

Nama Mahasiswa : Angga Bagus Saputra
 NIM : 11.12.209
 Nama Pembimbing : M. Ibrahim Ashari, ST, MT
 Judul Skripsi : Rancang Bangun Sistem Pengoptimalan Tegangan Dengan Pengatur Seri Paralel Pada Solar Cell Berbasis At-Mega 16

No	Hari, Tanggal	Materi Bimbingan	Paraf
1	4 mei 2015	Tambahan / Lengkapi teori Penunjang	
2	11 mei 2015	Acc Bab II Revisi bab III	
3	29 mei 2015	Acc Bab III	
4	6 juli 2015	Revisi Bab IV	
5	22 juli 2015	Acc Bab IV	
6	22 juli 2015	Acc Bab V	
7			

Malang,

Pembimbing

M. Ibrahim Ashari, ST, MT

NIP. Y. 1030100358

LM2596 SIMPLE SWITCHER® Power Converter 150 kHz 3A Step-Down Voltage Regulator

Check for Samples: [LM2596](#)

FEATURES

- 3.3V, 5V, 12V, and Adjustable Output Versions
- Adjustable Version Output Voltage Range, 1.2V to 37V $\pm 4\%$ Max Over Line and Load Conditions
- Available in TO-220 and TO-263 Packages
- Ensured 3A Output Load Current
- Input Voltage Range Up to 40V
- Requires Only 4 External Components
- Excellent Line and Load Regulation
- Specifications
- 150 kHz Fixed Frequency Internal Oscillator
- TTL Shutdown Capability
- Low Power Standby Mode, I_Q Typically 80 μA
- High Efficiency
- Uses Readily Available Standard Inductors
- Thermal Shutdown and Current Limit Protection

APPLICATIONS

- Simple High-Efficiency Step-Down (Buck) Regulator
- On-Card Switching Regulators
- Positive to Negative Converter

DESCRIPTION

The LM2596 series of regulators are monolithic integrated circuits that provide all the active functions for a step-down (buck) switching regulator, capable of driving a 3A load with excellent line and load regulation. These devices are available in fixed output voltages of 3.3V, 5V, 12V, and an adjustable output version.

Requiring a minimum number of external components, these regulators are simple to use and include internal frequency compensation, and a fixed-frequency oscillator.

The LM2596 series operates at a switching frequency of 150 kHz thus allowing smaller sized filter components than what would be needed with lower frequency switching regulators. Available in a standard 5-lead TO-220 package with several different lead bend options, and a 5-lead TO-263 surface mount package.

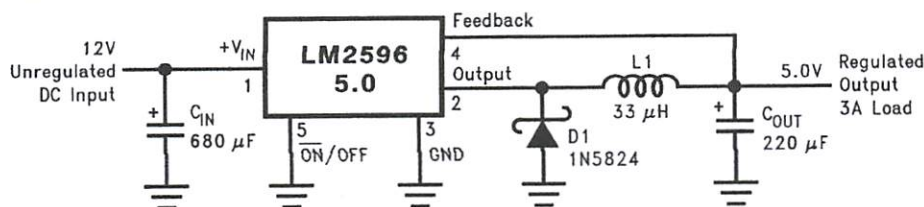
A standard series of inductors are available from several different manufacturers optimized for use with the LM2596 series. This feature greatly simplifies the design of switch-mode power supplies.

Other features include an ensured $\pm 4\%$ tolerance on output voltage under specified input voltage and output load conditions, and $\pm 15\%$ on the oscillator frequency. External shutdown is included, featuring typically 80 μA standby current. Self protection features include a two stage frequency reducing current limit for the output switch and an over temperature shutdown for complete protection under fault conditions. ⁽¹⁾

(1) † Patent Number 5,382,918.

Typical Application

(Fixed Output Voltage Versions)



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

SIMPLE SWITCHER is a registered trademark of Texas Instruments.

All other trademarks are the property of their respective owners.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of the Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

Copyright © 1999–2013, Texas Instruments Incorporated

Connection Diagrams

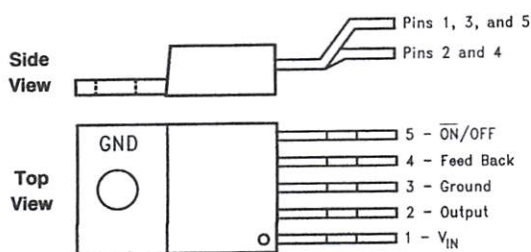


Figure 1. 5-Lead Bent and Staggered Leads, Through Hole TO-220 (T) Package
See Package Number NDH0005D

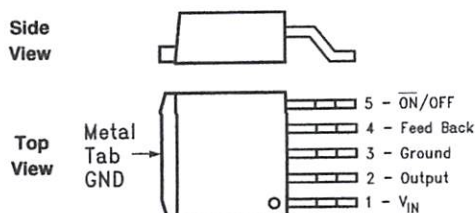


Figure 2. 5-Lead DDPAK/TO-263 (S) Package
See Package Number KTT0005B



These devices have limited built-in ESD protection. The leads should be shorted together or the device placed in conductive foam during storage or handling to prevent electrostatic damage to the MOS gates.

Absolute Maximum Ratings ⁽¹⁾⁽²⁾

Maximum Supply Voltage	45V
ON/OFF Pin Input Voltage	$-0.3 \leq V \leq +25V$
Feedback Pin Voltage	$-0.3 \leq V \leq +25V$
Output Voltage to Ground (Steady State)	-1V
Power Dissipation	Internally limited
Storage Temperature Range	-65°C to $+150^{\circ}\text{C}$
ESD Susceptibility	
Human Body Model ⁽³⁾	2 kV
Lead Temperature	
DDPAK/TO-263 Package	
Vapor Phase (60 sec.)	$+215^{\circ}\text{C}$
Infrared (10 sec.)	$+245^{\circ}\text{C}$
TO-220 Package (Soldering, 10 sec.)	$+260^{\circ}\text{C}$
Maximum Junction Temperature	$+150^{\circ}\text{C}$

- 1) Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is intended to be functional, but do not ensure specific performance limits. For ensured specifications and test conditions, see the Electrical Characteristics.
- 2) If Military/Aerospace specified devices are required, please contact the Texas Instruments Sales Office/ Distributors for availability and specifications.
- 3) The human body model is a 100 pF capacitor discharged through a 1.5k resistor into each pin.

Operating Conditions

Temperature Range	$-40^{\circ}\text{C} \leq T_J \leq +125^{\circ}\text{C}$
Supply Voltage	4.5V to 40V

LM2596-3.3 Electrical Characteristics

Specifications with standard type face are for $T_J = 25^\circ\text{C}$, and those with **boldface type** apply over **full Operating Temperature Range**

Symbol	Parameter	Conditions	LM2596-3.3		Units (Limits)
			Typ (1)	Limit (2)	
SYSTEM PARAMETERS (3) Test Circuit Figure 20					
V_{OUT}	Output Voltage	$4.75\text{V} \leq V_{IN} \leq 40\text{V}$, $0.2\text{A} \leq I_{LOAD} \leq 3\text{A}$	3.3	3.168/ 3.135 3.432/ 3.465	V V(min) V(max)
η	Efficiency	$V_{IN} = 12\text{V}$, $I_{LOAD} = 3\text{A}$	73		%

- Typical numbers are at 25°C and represent the most likely norm.
- All limits specified at room temperature (standard type face) and at temperature extremes (bold type face). All room temperature limits are 100% production tested. All limits at temperature extremes are ensured via correlation using standard Statistical Quality Control (SQC) methods. All limits are used to calculate Average Outgoing Quality Level (AOQL).
- External components such as the catch diode, inductor, input and output capacitors, and voltage programming resistors can affect switching regulator system performance. When the LM2596 is used as shown in the [Figure 20](#) test circuit, system performance will be as shown in system parameters of Electrical Characteristics section.

LM2596-5.0 Electrical Characteristics

Specifications with standard type face are for $T_J = 25^\circ\text{C}$, and those with **boldface type** apply over **full Operating Temperature Range**

Symbol	Parameter	Conditions	LM2596-5.0		Units (Limits)
			Typ (1)	Limit (2)	
SYSTEM PARAMETERS (3) Test Circuit Figure 20					
V_{OUT}	Output Voltage	$7\text{V} \leq V_{IN} \leq 40\text{V}$, $0.2\text{A} \leq I_{LOAD} \leq 3\text{A}$	5.0	4.800/ 4.750 5.200/ 5.250	V V(min) V(max)
η	Efficiency	$V_{IN} = 12\text{V}$, $I_{LOAD} = 3\text{A}$	80		%

- Typical numbers are at 25°C and represent the most likely norm.
- All limits specified at room temperature (standard type face) and at temperature extremes (bold type face). All room temperature limits are 100% production tested. All limits at temperature extremes are ensured via correlation using standard Statistical Quality Control (SQC) methods. All limits are used to calculate Average Outgoing Quality Level (AOQL).
- External components such as the catch diode, inductor, input and output capacitors, and voltage programming resistors can affect switching regulator system performance. When the LM2596 is used as shown in the [Figure 20](#) test circuit, system performance will be as shown in system parameters of Electrical Characteristics section.

LM2596-12 Electrical Characteristics

Specifications with standard type face are for $T_J = 25^\circ\text{C}$, and those with **boldface type** apply over **full Operating Temperature Range**

Symbol	Parameter	Conditions	LM2596-12		Units (Limits)
			Typ (1)	Limit (2)	
SYSTEM PARAMETERS (3) Test Circuit Figure 20					
V_{OUT}	Output Voltage	$15\text{V} \leq V_{IN} \leq 40\text{V}$, $0.2\text{A} \leq I_{LOAD} \leq 3\text{A}$	12.0	11.52/ 11.40 12.48/ 12.60	V V(min) V(max)
	Efficiency	$V_{IN} = 25\text{V}$, $I_{LOAD} = 3\text{A}$	90		%

- Typical numbers are at 25°C and represent the most likely norm.
- All limits specified at room temperature (standard type face) and at temperature extremes (bold type face). All room temperature limits are 100% production tested. All limits at temperature extremes are ensured via correlation using standard Statistical Quality Control (SQC) methods. All limits are used to calculate Average Outgoing Quality Level (AOQL).
- External components such as the catch diode, inductor, input and output capacitors, and voltage programming resistors can affect switching regulator system performance. When the LM2596 is used as shown in the [Figure 20](#) test circuit, system performance will be as shown in system parameters of Electrical Characteristics section.

LM2596-ADJ Electrical Characteristics

Specifications with standard type face are for $T_J = 25^\circ\text{C}$, and those with **boldface type** apply over full Operating Temperature Range

Symbol	Parameter	Conditions	LM2596-ADJ		Units (Limits)
			Typ (1)	Limit (2)	
SYSTEM PARAMETERS (3) Test Circuit Figure 20					
V_{FB}	Feedback Voltage	$4.5\text{V} \leq V_{IN} \leq 40\text{V}$, $0.2\text{A} \leq I_{LOAD} \leq 3\text{A}$ V_{OUT} programmed for 3V. Circuit of Figure 20	1.230	1.193/1.180	V
				1.267/1.280	V(min) V(max)
η	Efficiency	$V_{IN} = 12\text{V}$, $V_{OUT} = 3\text{V}$, $I_{LOAD} = 3\text{A}$	73		%

- 1) Typical numbers are at 25°C and represent the most likely norm.
- 2) All limits specified at room temperature (standard type face) and at temperature extremes (bold type face). All room temperature limits are 100% production tested. All limits at temperature extremes are ensured via correlation using standard Statistical Quality Control (SQC) methods. All limits are used to calculate Average Outgoing Quality Level (AOQL).
- 3) External components such as the catch diode, inductor, input and output capacitors, and voltage programming resistors can affect switching regulator system performance. When the LM2596 is used as shown in the Figure 20 test circuit, system performance will be as shown in system parameters of Electrical Characteristics section.

All Output Voltage Versions Electrical Characteristics

Specifications with standard type face are for $T_J = 25^\circ\text{C}$, and those with **boldface type** apply over full Operating Temperature Range. Unless otherwise specified, $V_{IN} = 12\text{V}$ for the 3.3V, 5V, and Adjustable version and $V_{IN} = 24\text{V}$ for the 2V version. $I_{LOAD} = 500\text{mA}$

Symbol	Parameter	Conditions	LM2596-XX		Units (Limits)
			Typ (1)	Limit (2)	
DEVICE PARAMETERS					
I_b	Feedback Bias Current	Adjustable Version Only, $V_{FB} = 1.3\text{V}$	10		nA
				50/100	nA (max)
f_o	Oscillator Frequency	See (3)	150		kHz
				127/110	kHz(min)
				173/173	kHz(max)
V_{SAT}	Saturation Voltage	$I_{OUT} = 3\text{A}$ (4) (5)	1.16		V
				1.4/1.5	V(max)
DC	Max Duty Cycle (ON)	See (5)	100		%
	Min Duty Cycle (OFF)	See (6)			
I_{CL}	Current Limit	Peak Current (4)(5)	4.5		A
				3.6/3.4	A(min)
				6.9/7.5	A(max)
I_L	Output Leakage Current	Output = 0V (4)(6)	2	50	μA (max)
		Output = -1V (7)		30	mA
					mA(max)
I_Q	Quiescent Current	See (6)	5		mA
				10	mA(max)

- 1) Typical numbers are at 25°C and represent the most likely norm.
- 2) All limits specified at room temperature (standard type face) and at temperature extremes (bold type face). All room temperature limits are 100% production tested. All limits at temperature extremes are ensured via correlation using standard Statistical Quality Control (SQC) methods. All limits are used to calculate Average Outgoing Quality Level (AOQL).
- 3) The switching frequency is reduced when the second stage current limit is activated.
- 4) No diode, inductor or capacitor connected to output pin.
- 5) Feedback pin removed from output and connected to 0V to force the output transistor switch ON.
- 6) Feedback pin removed from output and connected to 12V for the 3.3V, 5V, and the ADJ. version, and 15V for the 12V version, to force the output transistor switch OFF.
- 7) $V_{IN} = 40\text{V}$.

All Output Voltage Versions Electrical Characteristics (continued)

Specifications with standard type face are for $T_J = 25^\circ\text{C}$, and those with **boldface type** apply over **full Operating Temperature Range**. Unless otherwise specified, $V_{IN} = 12\text{V}$ for the 3.3V, 5V, and Adjustable version and $V_{IN} = 24\text{V}$ for the 2V version. $I_{LOAD} = 500\text{ mA}$

Symbol	Parameter	Conditions	LM2596-XX		Units (Limits)
			Typ (1)	Limit (2)	
I_{STBY}	Standby Quiescent Current	ON/OFF pin = 5V (OFF) (7)	80	200/250	μA $\mu\text{A}(\text{max})$
θ_{JC}	Thermal Resistance	TO-220 or TO-263 Package, Junction to Case	2		$^\circ\text{C/W}$
θ_{JA}		TO-220 Package, Junction to Ambient (8)	50		$^\circ\text{C/W}$
θ_{JA}		TO-263 Package, Junction to Ambient (9)	50		$^\circ\text{C/W}$
θ_{JA}		TO-263 Package, Junction to Ambient (10)	30		$^\circ\text{C/W}$
θ_{JA}		TO-263 Package, Junction to Ambient (11)	20		$^\circ\text{C/W}$
ON/OFF CONTROL Test Circuit Figure 20					
V_{IH}	$\overline{\text{ON}}$ /OFF Pin Logic Input Threshold Voltage	Low (Regulator ON)	1.3	0.6	V V(max)
V_{IL}		High (Regulator OFF)		2.0	V(min)
I_H	$\overline{\text{ON}}$ /OFF Pin Input Current	$V_{LOGIC} = 2.5\text{V}$ (Regulator OFF)	5	15	μA $\mu\text{A}(\text{max})$
I_L		$V_{LOGIC} = 0.5\text{V}$ (Regulator ON)	0.02	5	μA $\mu\text{A}(\text{max})$

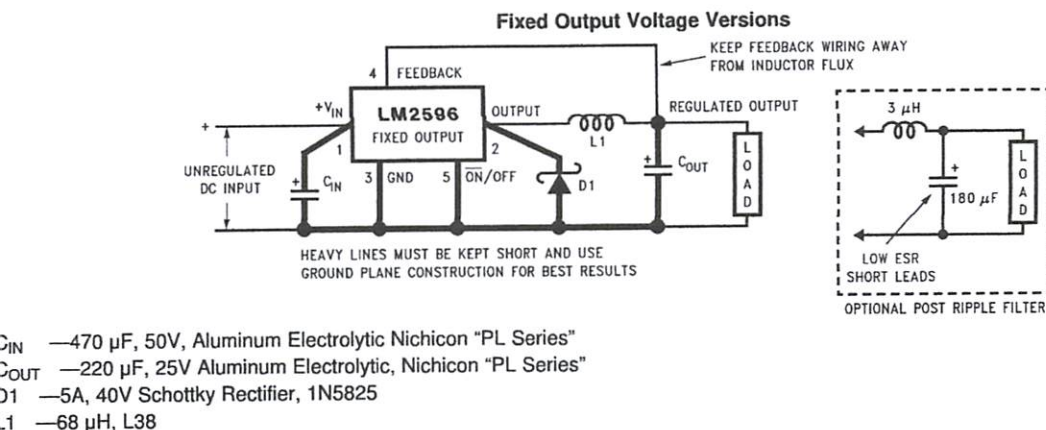
(8) Junction to ambient thermal resistance (no external heat sink) for the TO-220 package mounted vertically, with the leads soldered to a printed circuit board with (1 oz.) copper area of approximately 1 in².

(9) Junction to ambient thermal resistance with the TO-263 package tab soldered to a single printed circuit board with 0.5 in² of (1 oz.) copper area.

(10) Junction to ambient thermal resistance with the TO-263 package tab soldered to a single sided printed circuit board with 2.5 in² of (1 oz.) copper area.

(11) Junction to ambient thermal resistance with the TO-263 package tab soldered to a double sided printed circuit board with 3 in² of (1 oz.) copper area on the LM2596S side of the board, and approximately 16 in² of copper on the other side of the p-c board. See [Application Information](#) in this data sheet and the thermal model in Switchers Made Simple™ version 4.3 software.

Test Circuit and Layout Guidelines



$$V_{OUT} = V_{REF} \left(1 + \frac{R_2}{R_1} \right)$$

where $V_{REF} = 1.23V$

$$R_2 = R_1 \left(\frac{V_{OUT}}{V_{REF}} - 1 \right)$$

- Select R_1 to be approximately 1 k Ω , use a 1% resistor for best stability.
- C_{IN} —470 μ F, 50V, Aluminum Electrolytic Nichicon "PL Series"
 C_{OUT} —220 μ F, 35V Aluminum Electrolytic, Nichicon "PL Series"
 D1 —5A, 40V Schottky Rectifier, 1N5825
 L1 —68 μ H, L38
 R1 —1 k Ω , 1%
 C_{FF} —See [Application Information Section](#)

Figure 20. Standard Test Circuits and Layout Guides

As in any switching regulator, layout is very important. Rapidly switching currents associated with wiring inductance can generate voltage transients which can cause problems. For minimal inductance and ground loops, the wires indicated by **heavy lines** should be wide printed circuit traces and should be kept as short as possible. For best results, external components should be located as close to the switcher IC as possible using ground plane construction or single point grounding.

When **open core inductors are used**, special care must be taken as to the location and positioning of this type of inductor. Allowing the inductor flux to intersect sensitive feedback, IC groundpath and C_{OUT} wiring can cause problems.

When using the adjustable version, special care must be taken as to the location of the feedback resistors and the associated wiring. Physically locate both resistors near the IC, and route the wiring away from the inductor, especially an open core type of inductor. (See [Application Information](#) section for more information.)

IMPORTANT NOTICE

Texas Instruments Incorporated and its subsidiaries (TI) reserve the right to make corrections, enhancements, improvements and other changes to its semiconductor products and services per JESD46, latest issue, and to discontinue any product or service per JESD48, latest issue. Buyers should obtain the latest relevant information before placing orders and should verify that such information is current and complete. All semiconductor products (also referred to herein as "components") are sold subject to TI's terms and conditions of sale supplied at the time of order acknowledgment.

TI warrants performance of its components to the specifications applicable at the time of sale, in accordance with the warranty in TI's terms and conditions of sale of semiconductor products. Testing and other quality control techniques are used to the extent TI deems necessary to support this warranty. Except where mandated by applicable law, testing of all parameters of each component is not necessarily performed.

TI assumes no liability for applications assistance or the design of Buyers' products. Buyers are responsible for their products and applications using TI components. To minimize the risks associated with Buyers' products and applications, Buyers should provide adequate design and operating safeguards.

TI does not warrant or represent that any license, either express or implied, is granted under any patent right, copyright, mask work right, or other intellectual property right relating to any combination, machine, or process in which TI components or services are used. Information published by TI regarding third-party products or services does not constitute a license to use such products or services or a warranty or endorsement thereof. Use of such information may require a license from a third party under the patents or other intellectual property of the third party, or a license from TI under the patents or other intellectual property of TI.

Reproduction of significant portions of TI information in TI data books or data sheets is permissible only if reproduction is without alteration and is accompanied by all associated warranties, conditions, limitations, and notices. TI is not responsible or liable for such altered documentation. Information of third parties may be subject to additional restrictions.

Resale of TI components or services with statements different from or beyond the parameters stated by TI for that component or service voids all express and any implied warranties for the associated TI component or service and is an unfair and deceptive business practice. TI is not responsible or liable for any such statements.

Buyer acknowledges and agrees that it is solely responsible for compliance with all legal, regulatory and safety-related requirements concerning its products, and any use of TI components in its applications, notwithstanding any applications-related information or support that may be provided by TI. Buyer represents and agrees that it has all the necessary expertise to create and implement safeguards which anticipate dangerous consequences of failures, monitor failures and their consequences, lessen the likelihood of failures that might cause harm and take appropriate remedial actions. Buyer will fully indemnify TI and its representatives against any damages arising out of the use of any TI components in safety-critical applications.

In some cases, TI components may be promoted specifically to facilitate safety-related applications. With such components, TI's goal is to help enable customers to design and create their own end-product solutions that meet applicable functional safety standards and requirements. Nonetheless, such components are subject to these terms.

No TI components are authorized for use in FDA Class III (or similar life-critical medical equipment) unless authorized officers of the parties have executed a special agreement specifically governing such use.

Only those TI components which TI has specifically designated as military grade or "enhanced plastic" are designed and intended for use in military/aerospace applications or environments. Buyer acknowledges and agrees that any military or aerospace use of TI components which have *not* been so designated is solely at the Buyer's risk, and that Buyer is solely responsible for compliance with all legal and regulatory requirements in connection with such use.

TI has specifically designated certain components as meeting ISO/TS16949 requirements, mainly for automotive use. In any case of use of non-designated products, TI will not be responsible for any failure to meet ISO/TS16949.

Products		Applications	
Audio	www.ti.com/audio	Automotive and Transportation	www.ti.com/automotive
Amplifiers	amplifier.ti.com	Communications and Telecom	www.ti.com/communications
Data Converters	dataconverter.ti.com	Computers and Peripherals	www.ti.com/computers
DLP® Products	www.dlp.com	Consumer Electronics	www.ti.com/consumer-apps
DSP	dsp.ti.com	Energy and Lighting	www.ti.com/energy
Clocks and Timers	www.ti.com/clocks	Industrial	www.ti.com/industrial
Interface	interface.ti.com	Medical	www.ti.com/medical
Logic	logic.ti.com	Security	www.ti.com/security
Power Mgmt	power.ti.com	Space, Avionics and Defense	www.ti.com/space-avionics-defense
Microcontrollers	microcontroller.ti.com	Video and Imaging	www.ti.com/video
RFID	www.ti-rfid.com		
OMAP Applications Processors	www.ti.com/omap	TI E2E Community	e2e.ti.com
Wireless Connectivity	www.ti.com/wirelessconnectivity		

Mailing Address: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2014, Texas Instruments Incorporated

HF18FF

MINIATURE INTERMEDIATE POWER RELAY



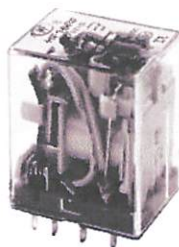
File No.:E133481



File No.:R50147087



File No.:CQC09002030026 (DC type)
CQC09002030027 (AC type)



Features

- 7A switching capability (2C, 3C type)
- 1.5kV dielectric strength (between coil and contacts)
- Gold plated contact available
- Conform to the CE low voltage directive
- Sockets available
- 2 to 4 pole configurations
- Environmental friendly product (RoHS compliant)
- Outline Dimensions: (28.0 x 21.5 x 35.0) mm

CONTACT DATA

Contact arrangement	2C, 3C	4C
Contact resistance	100mΩ (at 1A 6VDC)	
Contact material	See ordering info.	
Contact rating (Res. load)	7A 250VAC/30VDC	5A 250VAC/30VDC
Max. switching voltage	250VAC / 30VDC	
Max. switching current	7A	5A
Max. switching power	210W 1750VA	150W 1250VA
Mechanical endurance	2 x 10 ⁷ OPS	
Electrical endurance	1 x 10 ⁵ OPS (See approval reports for more details)	

CHARACTERISTICS

Insulation resistance	1000MΩ (at 500VAC)	
Dielectric strength	Between coil & contacts	1500VAC 1min
	Between open contacts	1000VAC 1min
	Between contact sets	1500VAC 1min
Operate time (at nomi. volt.)	25ms max.	
Release time (at nomi. volt.)	25ms max.	
Temperature rise (no-load, at nomi.volt.)	60K max.	
Shock resistance	Functional	98m/s ²
	Destructive	980m/s ²
Vibration resistance	10Hz to 55Hz 1mm DA	
Humidity	98% RH, 40°C	
Ambient temperature	-40°C to 70°C	
Termination	PCB, Plug-in	
Unit weight	Approx. 37g	
Construction	Dust protected	

Notes: The data shown above are initial values.

COIL

Coil power DC type: 0.9 to 1.1W; AC type: 1.2 to 1.8VA

COIL DATA

at 23°C

Nominal Voltage VDC	Pick-up Voltage VDC	Drop-out Voltage VDC	Max. Allowable Voltage VDC	Coil Resistance Ω
5	4.0	0.50	5.5	27.5 x (1±10%)
6	4.8	0.60	6.6	40 x (1±10%)
12	9.6	1.20	13.2	160 x (1±10%)
24	19.2	2.40	26.4	650 x (1±10%)
48	38.4	4.80	52.8	2600 x (1±15%)
110	88.0	11.0	121	11000 x (1±15%)

Nominal Voltage VAC	Pick-up Voltage VAC	Drop-out Voltage VAC	Max. Allowable Voltage VAC	Coil Resistance Ω
6	4.80	1.80	6.6	11.5 x (1±10%)
12	9.60	3.60	13.2	46 x (1±10%)
24	19.2	7.20	26.4	184 x (1±10%)
48	38.4	14.4	52.8	735 x (1±10%)
120	96.0	36.0	132	4550 x (1±15%)
220/240	176.0	72.0	264	14400 x (1±15%)

SAFETY APPROVAL RATINGS

UL/CUL	AgCe	2Z	7A 250VAC/30VDC
		3Z	5A 250VAC/30VDC
		4Z	
TÜV	AgCe	2Z	7A 250VAC/30VDC
		3Z	5A 250VAC/30VDC
		4Z	

Notes: Only some typical ratings are listed above. If more details are required, please contact us.



HONGFA RELAY

ISO9001, ISO/TS16949, ISO14001, OHSAS18001, IECQ QC 080000 CERTIFIED

2009 Rev. 1.02

ORDERING INFORMATION

Type	HF18FF / A 012 -2Z 1 G D (XXX)						
Coil voltage form	A: AC Nil: DC						
Coil voltage	DC: 5 to 110VDC AC: 6 to 240VAC						
Contact arrangement	2Z: 2 Form C 3Z: 3 Form C 4Z: 4 Form C						
Mounting Termination (See the following)	1: Socket 2: PCB 5: Flange-Mounting						
Contact material	Nil: AgCe G: AgCe + Au plated T: AgSnO ₂ TG: AgSnO ₂ + Au plated						
LED	D: With LED Nil: Without LED						
Customer special code							

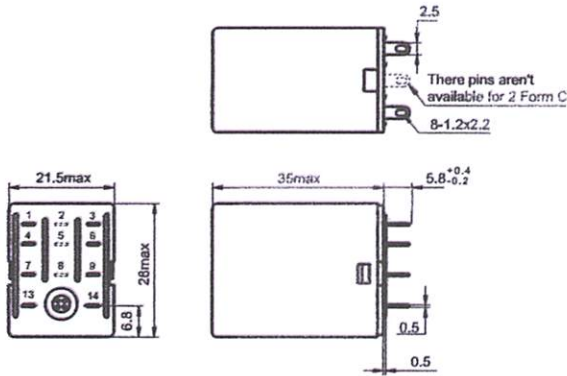
Notes: 1) We also can supply the special type with terminals numbered 1,4,5,8,9,12,13,14 for 2 poles.

OUTLINE DIMENSIONS, WIRING DIAGRAM AND PC BOARD LAYOUT

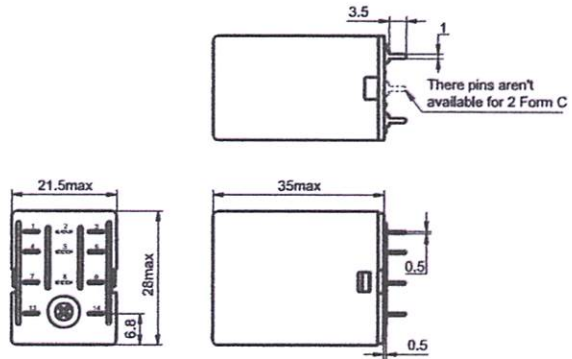
Unit: mm

Outline Dimensions

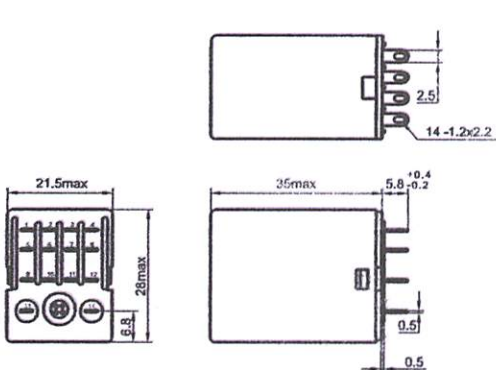
HF18FF/□□□□-2Z1□□ / 3Z1□□□



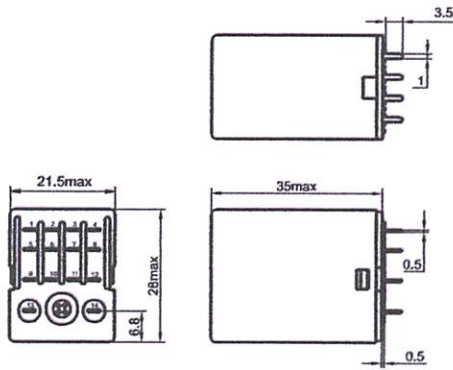
HF18FF/□□□□-2Z2□□ / 3Z2□□□



HF18FF/□□□□-4Z1□□□



HF18FF/□□□□-4Z2□□□

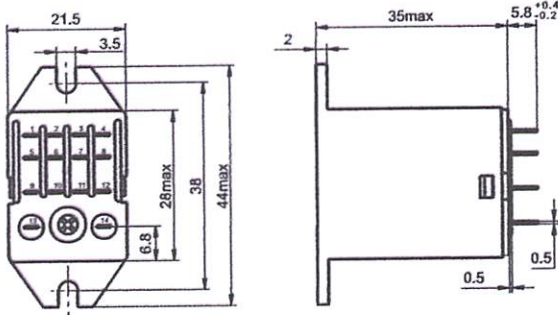


OUTLINE DIMENSIONS, WIRING DIAGRAM AND PC BOARD LAYOUT

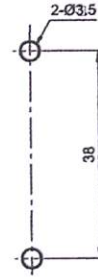
Unit: mm

HF18FF/□□□□ - 4Z5□□□

Outline Dimensions

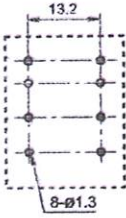


Mounting Holes

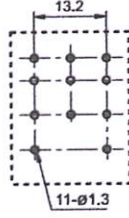


PCB Layout (Bottom view)

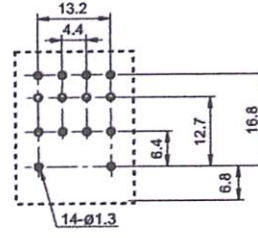
2 From C



3 From C

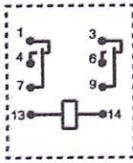


4 From C

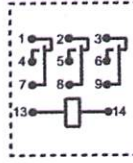


Wiring Diagram (Bottom view)

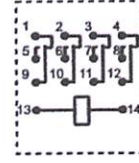
2 From C



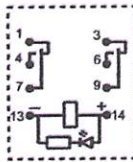
3 From C



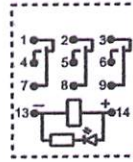
4 From C



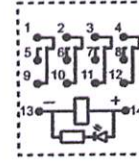
2 From C (With LED)



3 From C (With LED)

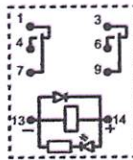


4 From C (With LED)

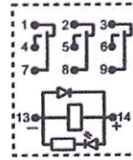


Remark: For AC parts with diode, the positive and negative pole markings on wiring diagram are not applicable.

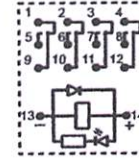
2 From C
(DC, With fly-wheel diode)



3 From C
(DC, With fly-wheel diode)



4 From C
(DC, With fly-wheel diode)

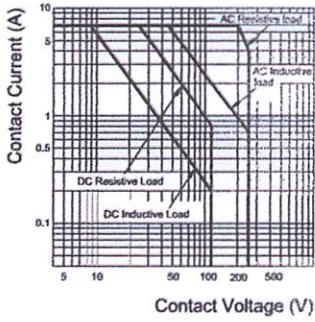


Remark: 1) In case of no tolerance shown in outline dimension: outline dimension $\leq 1\text{mm}$, tolerance should be $\pm 0.2\text{mm}$; outline dimension $> 1\text{mm}$ and $\leq 5\text{mm}$, tolerance should be $\pm 0.3\text{mm}$; outline dimension $> 5\text{mm}$, tolerance should be $\pm 0.4\text{mm}$.

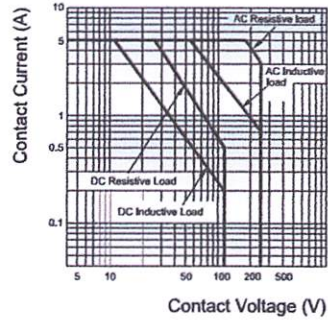
2) The tolerance without indicating for PCB layout is always $\pm 0.1\text{mm}$.

CHARACTERISTIC CURVES

MAXIMUM SWITCHING POWER
(2, 3 Form C)



MAXIMUM SWITCHING POWER
(4 Form C)



Disclaimer

This datasheet is for the customers' reference. All the specifications are subject to change without notice.

We could not evaluate all the performance and all the parameters for every possible application. Thus the user should be in a right position to choose the suitable product for their own application. If there is any query, please contact Hongfa for the technical service. However, it is the user's responsibility to determine which product should be used only.

© Xiamen Hongfa Electroacoustic Co., Ltd. All rights of Hongfa are reserved.

SURANA SVL-10 Polycrystalline PV Module



The above picture may not depict the actual product and is only an indicative.

Electrical Parameters

Nominal Power - P_{max} (W)	10
Voltage at maximum Power - V_{mp} (V)	18.10
Current at maximum Power - I_{mp} (A)	0.55
Open circuit Voltage - V_{oc} (V)	21.4
Short Circuit Current - I_{sc} (A)	0.67
Maximum System Voltage	600 VDC
Maximum Series Fuse Rating	6A
Temperature Coefficient - P_{max}	-0.46 % / °C
Temperature Coefficient - V_{oc}	-0.35 % / °C
Temperature Coefficient - I_{sc}	0.05 % / °C
Solar Cells per Modules - Unit	36 (9x4 Matrix)
Solar Cell Size and Type	156 mm, multi-crystalline

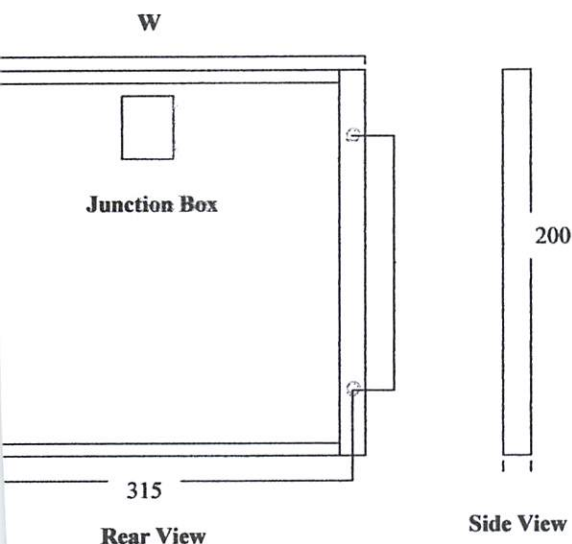
* Measurement Tolerance on Electrical Parameters +/- 5%

* All parameters are at STC 25°C Cell Temperature, 1000W / m² Irradiance and AM 1.5.

* Specifications subject to change without prior notice due to product upgrades.

* Prefixed cables, connectors, cable glands and bypass diodes are optional.

* All dimensions below within a +/- 2 mm tolerance



Mechanical Details

L x W x T - mm	305 x 340 x 22
Mounting Holes Y - mm	200
Mounting Holes X - mm	315
Area - m ²	0.1037
Weight - Kg	1.2

Junction Box Details

Dimensions - mm	50 x 40 x 12
-----------------	--------------

SURANA VENTURES LIMITED

5th Floor, Surya Tower, Sardar Patel Road,

Secunderabad -500 003 India

www.suranaventures.com

solar@surana.com

+91-40-27841198



SURANA GROUP

POWER SONIC

2350 12 Volt 35.0 AH
Sealed Rechargeable Lead Acid Battery



We've Got The Power.™



Features

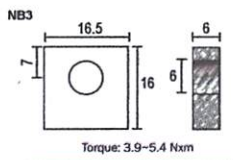
- Absorbent Glass Mat (AGM) technology for superior performance
- Valve regulated, spill proof construction allows safe operation in any position
- Power/volume ratio yielding unrivaled energy density
- Rugged impact resistant ABS case and cover (UL94-HB)
- Integrated ABS carrying handles for ease of movement
- Approved for transport by air. D.O.T., I.A.T.A., F.A.A. and C.A.B. certified
- U.L. recognized under file number MH 20845

Performance Specifications

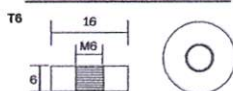
Nominal Voltage	12 volts (6 cells)
Nominal Capacity	
20-hr. (1.75A to 10.50 volts)	35.0 AH
10-hr. (3.3A to 10.50 volts)	33.0 AH
5-hr. (6.2A to 10.20 volts)	31.0 AH
1-hr. (25A to 9.00 volts)	25.0 AH
15-min. (70A to 9.00 volts)	17.5 AH
Approximate Weight	24.70 lbs. (11.20 kg)
Energy Density (20-hr. rate)	1.70 W-h/in ³ (103.84 W-h/l)
Specific Energy (20-hr. rate)	17.00 W-h/lb (37.49 W-h/kg)
Internal Resistance (approx.)	8 milliohms
Max Discharge Current (7 Min.)	105.0 amperes
Max Short-Duration Discharge Current (10 Sec.)	350.0 amperes
Shelf Life (% of nominal capacity at 68°F (20°C))	
1 Month	97%
3 Months	91%
6 Months	83%
Operating Temperature Range	
Charge	-4°F (-20°C) to 122°F (50°C)
Discharge	-40°F (-40°C) to 140°F (60°C)
Case	ABS Plastic
Power-Sonic Chargers	PSC-124000A, 124000A-C

Dimensions (mm)

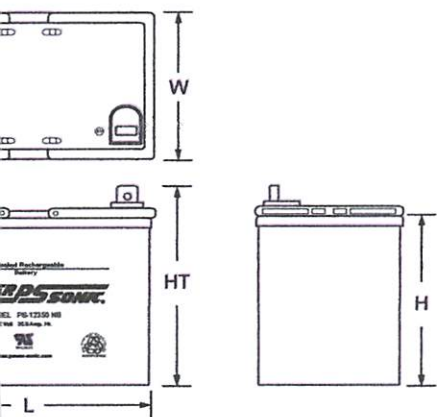
Heavy duty terminal posts
 nut and bolt
 terminals



Threaded insert
 6mm stud
 terminal



Overall Dimensions: in (mm)



W: 5.14 (131) H: 6.22 (158) HT: 7.00 (176)

Dimensions are +/- 0.04 in. (+/- 1mm) and +/- 0.08 in. (+/- 2mm) for all dimensions. All data subject to change without notice.

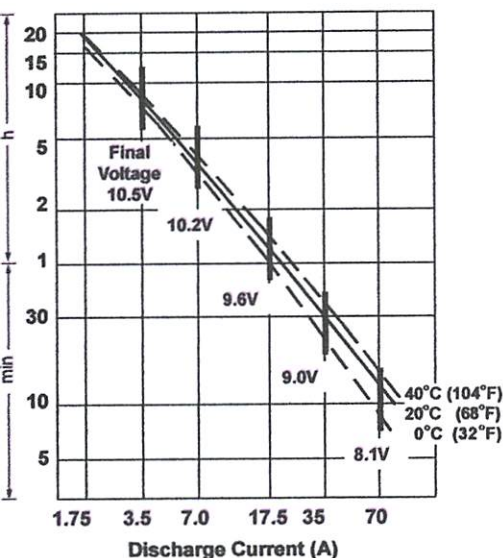
For efficient operation always refer to the latest edition of our Technical Manual, as published on our website. All data subject to change without notice.

www.power-sonic.com

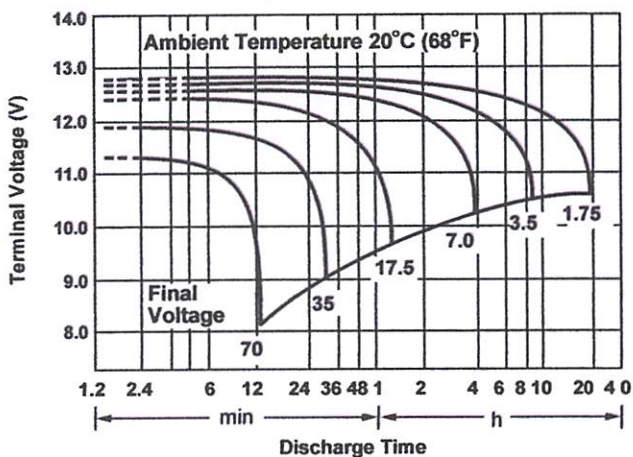
Constant Power Discharge Ratings

MODEL	FINAL VOLTAGE	WATTS PER CELL @ 25° C						
		5 MIN	10 MIN	15 MIN	20 MIN	30 MIN	45 MIN	60 MIN
12350	1.75	245	170	133	108	80	60	45
	1.70	251	174	136	110	82	61	47
	1.67	258	176	139	113	83	62	48

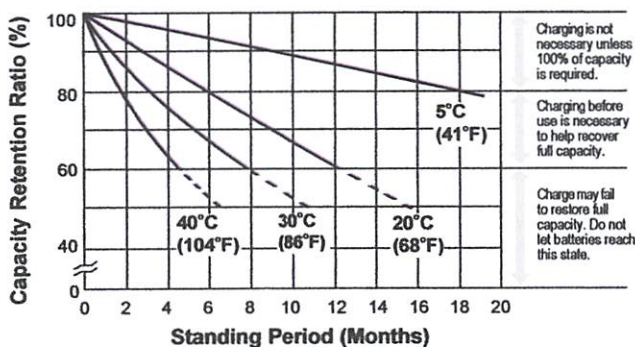
Discharge Time vs. Discharge Current



Discharge Characteristics



Shelf Life & Storage



ng

Applications: Limit initial current to 10.5A. Charge until battery voltage reaches 14.4 to 14.7 volts at 68°F (20°C). Hold at 14.4 to 14.7 volts until current drops to under 350mA. Battery is fully charged under these conditions and charger should be disconnected or switched to "float" voltage.

"Stand-By" Service: Hold battery across constant voltage source of 13.8 volts continuously. When held at this voltage, the battery will seek its normal level and maintain itself in a fully charged condition.

Due to the self-discharge characteristics of this type of battery, it is recommended that they be charged within 6 months of storage, otherwise permanent capacity might occur as a result of sulfation.

ers

Power-Sonic offers a wide range of chargers suitable for batteries up to 100AH. Refer to the Charger Selection Guide in our specification sheets for "C-Series Bench Chargers" and "Transformer Type A and F Series". Please contact our technical department for advice if you have difficulty in locating suitable models.

Further Information

Please refer to our website www.power-sonic.com for a complete range of useful downloads, such as product catalogs, material safety data sheets (MSDS), ISO certification, etc..

Contact Information

www.power-sonic.com

TECHNICAL SALES
Tel: +1-619-661-2020
Fax: +1-619-661-3650
sales@power-sonic.com

CUSTOMER SERVICE
Tel: +1-619-661-2030
Fax: +1-619-661-3648
customer-service@power-sonic.com

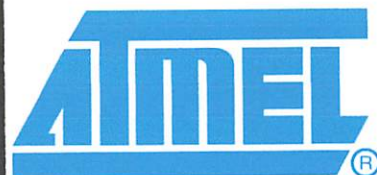
TECHNICAL SUPPORT
Tel: +1-619-661-2020
Fax: +1-619-661-3648
support@power-sonic.com

INTERNATIONAL SALES
Tel: +1-650-364-5001
Fax: +1-650-366-3662
international-sales@power-sonic.com

CORPORATE OFFICE • 7550 Panasonic Way • San Diego, CA 92154 • USA • Tel: +1-619-661-2020 • Fax: +1-619-661-3650

Features

- High-performance, Low-power Atmel® AVR® 8-bit Microcontroller
- Advanced RISC Architecture
- 131 Powerful Instructions – Most Single-clock Cycle Execution
- 32 × 8 General Purpose Working Registers
- Fully Static Operation
- Up to 16 MIPS Throughput at 16 MHz
- On-chip 2-cycle Multiplier
- High Endurance Non-volatile Memory segments
- 16 Kbytes of In-System Self-programmable Flash program memory
- 512 Bytes EEPROM
- 1 Kbyte Internal SRAM
- Write/Erase Cycles: 10,000 Flash/100,000 EEPROM
- Data retention: 20 years at 85°C/100 years at 25°C⁽¹⁾
- Optional Boot Code Section with Independent Lock Bits
- In-System Programming by On-chip Boot Program
- True Read-While-Write Operation
- Programming Lock for Software Security
- JTAG (IEEE std. 1149.1 Compliant) Interface
- Boundary-scan Capabilities According to the JTAG Standard
- Extensive On-chip Debug Support
- Programming of Flash, EEPROM, Fuses, and Lock Bits through the JTAG Interface
- Peripheral Features
 - Two 8-bit Timer/Counters with Separate Prescalers and Compare Modes
 - One 16-bit Timer/Counter with Separate Prescaler, Compare Mode, and Capture Mode
 - Real Time Counter with Separate Oscillator
 - Four PWM Channels
 - 8-channel, 10-bit ADC
 - 8 Single-ended Channels
 - 7 Differential Channels in TQFP Package Only
 - 2 Differential Channels with Programmable Gain at 1x, 10x, or 200x
 - Byte-oriented Two-wire Serial Interface
 - Programmable Serial USART
 - Master/Slave SPI Serial Interface
 - Programmable Watchdog Timer with Separate On-chip Oscillator
 - On-chip Analog Comparator
- Special Microcontroller Features
 - Power-on Reset and Programmable Brown-out Detection
 - Internal Calibrated RC Oscillator
 - External and Internal Interrupt Sources
 - Six Sleep Modes: Idle, ADC Noise Reduction, Power-save, Power-down, Standby and Extended Standby
- Pin Configurations and Packages
 - 32 Programmable I/O Lines
 - 40-pin PDIP, 44-lead TQFP, and 44-pad QFN/MLF
- Operating Voltages
 - 2.7V - 5.5V for ATmega16L
 - 4.5V - 5.5V for ATmega16
- Speed Grades
 - 0 - 8 MHz for ATmega16L
 - 0 - 16 MHz for ATmega16
- Power Consumption @ 1 MHz, 3V, and 25°C for ATmega16L
 - Active: 1.1 mA
 - Idle Mode: 0.35 mA
 - Power-down Mode: < 1 µA



8-bit AVR[®] Microcontroller with 16K Bytes In-System Programmable Flash

ATmega16
ATmega16L

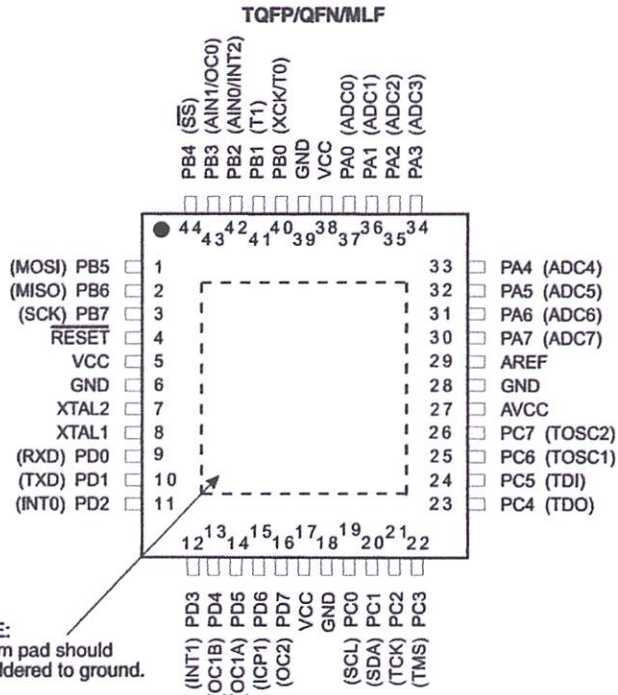
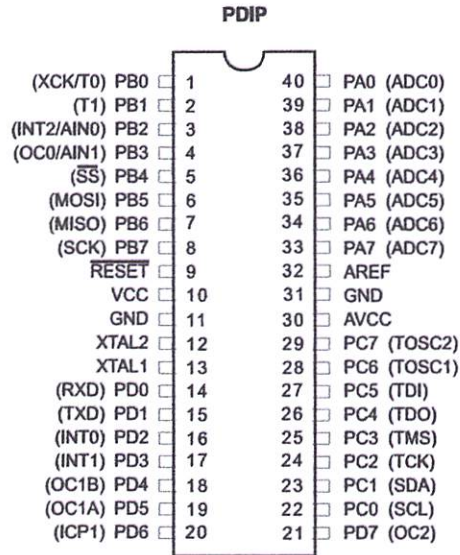
Summary





Figure 1. Pinout ATmega16

Configurations



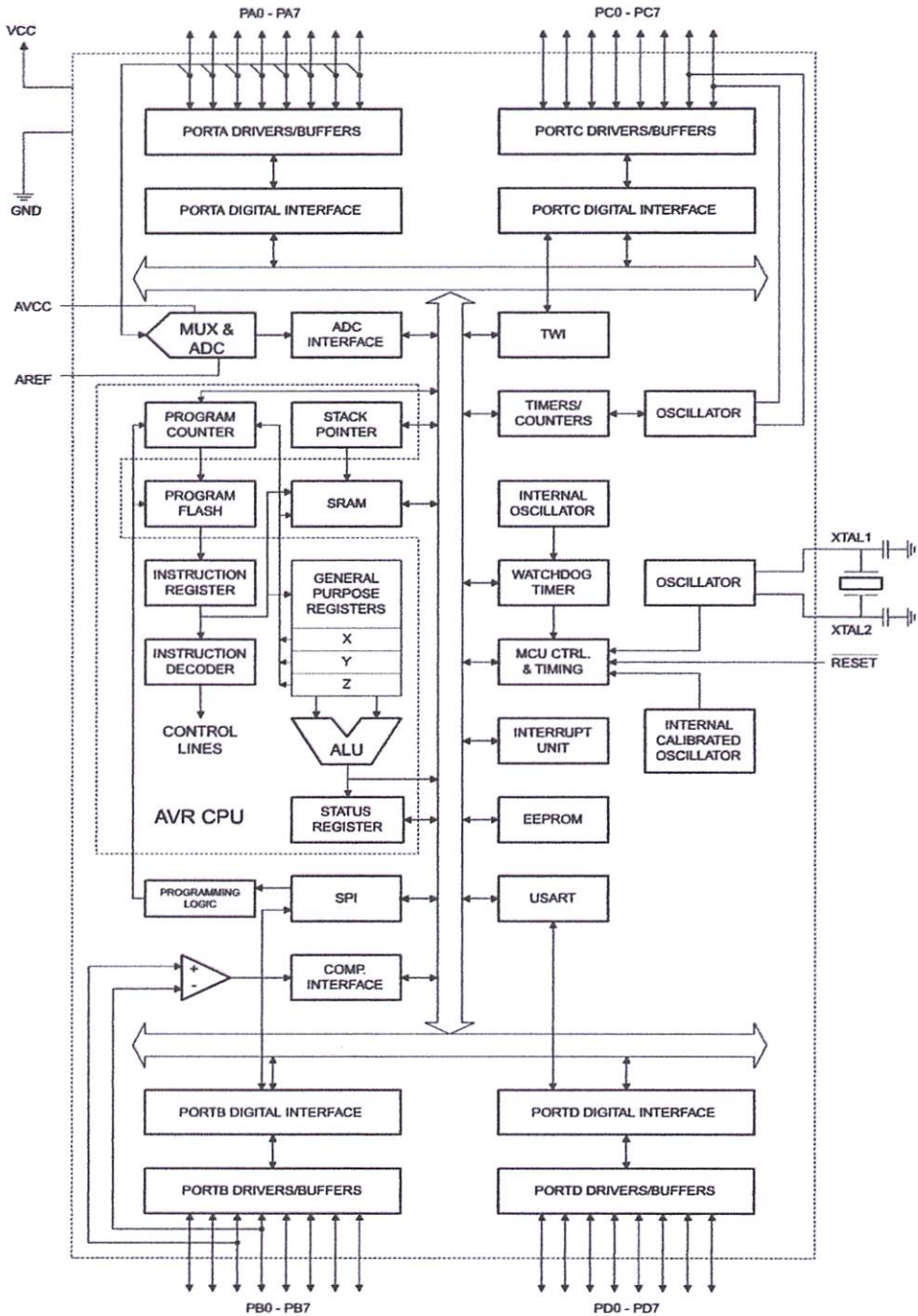
Disclaimer

Typical values contained in this datasheet are based on simulations and characterization of other AVR microcontrollers manufactured on the same process technology. Min and Max values will be available after the device is characterized.

ATmega16(L)

The ATmega16 is a low-power CMOS 8-bit microcontroller based on the AVR enhanced RISC architecture. By executing powerful instructions in a single clock cycle, the ATmega16 achieves throughputs approaching 1 MIPS per MHz allowing the system designer to optimize power consumption versus processing speed.

Figure 2. Block Diagram





The AVR core combines a rich instruction set with 32 general purpose working registers. All the 32 registers are directly connected to the Arithmetic Logic Unit (ALU), allowing two independent registers to be accessed in one single instruction executed in one clock cycle. The resulting architecture is more code efficient while achieving throughputs up to ten times faster than conventional CISC microcontrollers.

The ATmega16 provides the following features: 16 Kbytes of In-System Programmable Flash Program memory with Read-While-Write capabilities, 512 bytes EEPROM, 1 Kbyte SRAM, 32 general purpose I/O lines, 32 general purpose working registers, a JTAG interface for Boundary-scan, On-chip Debugging support and programming, three flexible Timer/Counters with compare modes, Internal and External Interrupts, a serial programmable USART, a byte oriented Two-wire Serial Interface, an 8-channel, 10-bit ADC with optional differential input stage with programmable gain (TQFP package only), a programmable Watchdog Timer with Internal Oscillator, an SPI serial port, and six software selectable power saving modes. The Idle mode stops the CPU while allowing the USART, Two-wire interface, A/D Converter, SRAM, Timer/Counters, SPI port, and interrupt system to continue functioning. The Power-down mode saves the register contents but freezes the Oscillator, disabling all other chip functions until the next External Interrupt or Hardware Reset. In Power-save mode, the Asynchronous Timer continues to run, allowing the user to maintain a timer base while the rest of the device is sleeping. The ADC Noise Reduction mode stops the CPU and all I/O modules except Asynchronous Timer and ADC, to minimize switching noise during ADC conversions. In Standby mode, the crystal/resonator Oscillator is running while the rest of the device is sleeping. This allows very fast start-up combined with low-power consumption. In Extended Standby mode, both the main Oscillator and the Asynchronous Timer continue to run.

The device is manufactured using Atmel's high density nonvolatile memory technology. The On-chip ISP Flash allows the program memory to be reprogrammed in-system through an SPI serial interface, by a conventional nonvolatile memory programmer, or by an On-chip Boot program running on the AVR core. The boot program can use any interface to download the application program in the Application Flash memory. Software in the Boot Flash section will continue to run while the Application Flash section is updated, providing true Read-While-Write operation. By combining an 8-bit RISC CPU with In-System Self-Programmable Flash on a monolithic chip, the Atmel ATmega16 is a powerful microcontroller that provides a highly-flexible and cost-effective solution to many embedded control applications.

The ATmega16 AVR is supported with a full suite of program and system development tools including: C compilers, macro assemblers, program debugger/simulators, in-circuit emulators, and evaluation kits.

Descriptions

Digital supply voltage.

Ground.

A (PA7..PA0)

Port A serves as the analog inputs to the A/D Converter.

Port A also serves as an 8-bit bi-directional I/O port, if the A/D Converter is not used. Port pins can provide internal pull-up resistors (selected for each bit). The Port A output buffers have symmetrical drive characteristics with both high sink and source capability. When pins PA0 to PA7 are used as inputs and are externally pulled low, they will source current if the internal pull-up resistors are activated. The Port A pins are tri-stated when a reset condition becomes active, even if the clock is not running.

ATmega16(L)

B (PB7..PB0)

Port B is an 8-bit bi-directional I/O port with internal pull-up resistors (selected for each bit). The Port B output buffers have symmetrical drive characteristics with both high sink and source capability. As inputs, Port B pins that are externally pulled low will source current if the pull-up resistors are activated. The Port B pins are tri-stated when a reset condition becomes active, even if the clock is not running.

Port B also serves the functions of various special features of the ATmega16 as listed on [page 58](#).

C (PC7..PC0)

Port C is an 8-bit bi-directional I/O port with internal pull-up resistors (selected for each bit). The Port C output buffers have symmetrical drive characteristics with both high sink and source capability. As inputs, Port C pins that are externally pulled low will source current if the pull-up resistors are activated. The Port C pins are tri-stated when a reset condition becomes active, even if the clock is not running. If the JTAG interface is enabled, the pull-up resistors on pins PC5(TDI), PC3(TMS) and PC2(TCK) will be activated even if a reset occurs.

Port C also serves the functions of the JTAG interface and other special features of the ATmega16 as listed on [page 61](#).

D (PD7..PD0)

Port D is an 8-bit bi-directional I/O port with internal pull-up resistors (selected for each bit). The Port D output buffers have symmetrical drive characteristics with both high sink and source capability. As inputs, Port D pins that are externally pulled low will source current if the pull-up resistors are activated. The Port D pins are tri-stated when a reset condition becomes active, even if the clock is not running.

Port D also serves the functions of various special features of the ATmega16 as listed on [page 63](#).

ET

Reset Input. A low level on this pin for longer than the minimum pulse length will generate a reset, even if the clock is not running. The minimum pulse length is given in [Table 15 on page 38](#). Shorter pulses are not guaranteed to generate a reset.

L1

Input to the inverting Oscillator amplifier and input to the internal clock operating circuit.

L2

Output from the inverting Oscillator amplifier.

C

AVCC is the supply voltage pin for Port A and the A/D Converter. It should be externally connected to V_{CC} , even if the ADC is not used. If the ADC is used, it should be connected to V_{CC} through a low-pass filter.

F

AREF is the analog reference pin for the A/D Converter.



Resources

A comprehensive set of development tools, application notes and datasheets are available for download on <http://www.atmel.com/avr>.

Data Retention

Reliability Qualification results show that the projected data retention failure rate is much less than 1 PPM over 20 years at 85°C or 100 years at 25°C.

Register Summary

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Page
(\$5F)	SREG	I	T	H	S	V	N	Z	C	9
(\$5E)	SPH	-	-	-	-	-	SP10	SP9	SP8	12
(\$5D)	SPL	SP7	SP6	SP5	SP4	SP3	SP2	SP1	SP0	12
(\$5C)	OCR0	Timer/Counter0 Output Compare Register								
(\$5B)	GICR	INT1	INT0	INT2	-	-	-	IVSEL	IVCE	48, 69
(\$5A)	GIFR	INTF1	INTF0	INTF2	-	-	-	-	-	70
(\$59)	TIMSK	OCIE2	TOIE2	TICIE1	OCIE1A	OCIE1B	TOIE1	OCIE0	TOIE0	85, 115, 133
(\$58)	TIFR	OCF2	TOV2	ICF1	OCF1A	OCF1B	TOV1	OCF0	TOV0	86, 115, 133
(\$57)	SPMCR	SPMIE	RWWSB	-	RWWSRE	BLBSET	PGWRT	PGERS	SPMEN	250
(\$56)	TWCR	TWINT	TWSTA	TWSTA	TWSTO	TWMC	TWEN	-	TWIE	180
(\$55)	MCUCR	SM2	SE	SM1	SMA0	ISC11	ISC10	ISC01	ISC00	32, 68
(\$54)	MCUCSR	JTD	ISC2	-	JTRF	WDRF	BORF	EXTRF	PORF	41, 69, 231
(\$53)	TCCR0	FOC0	WGM00	COM01	COM00	WGM01	CS02	CS01	CS00	83
(\$52)	TCNT0	Timer/Counter0 (8 Bits)								
(\$51) ⁽¹⁾	OSCCAL	Oscillator Calibration Register								
(\$50)	OSCR	On-Chip Debug Register								
(\$4F)	SFOR	ADTS2	ADTS1	ADTS0	-	ACME	PUD	PSR2	PSR10	57, 88, 134, 201, 221
(\$4E)	TCCR1A	COM1A1	COM1A0	COM1B1	COM1B0	FOC1A	FOC1B	WGM11	WGM10	110
(\$4D)	TCCR1B	ICNC1	ICES1	-	WGM13	WGM12	CS12	CS11	CS10	113
(\$4C)	TCNT1H	Timer/Counter1 – Counter Register High Byte								
(\$4C)	TCNT1L	Timer/Counter1 – Counter Register Low Byte								
(\$4B)	OCR1AH	Timer/Counter1 – Output Compare Register A High Byte								
(\$4A)	OCR1AL	Timer/Counter1 – Output Compare Register A Low Byte								
(\$49)	OCR1BH	Timer/Counter1 – Output Compare Register B High Byte								
(\$48)	OCR1BL	Timer/Counter1 – Output Compare Register B Low Byte								
(\$47)	ICR1H	Timer/Counter1 – Input Capture Register High Byte								
(\$46)	ICR1L	Timer/Counter1 – Input Capture Register Low Byte								
(\$45)	TCCR2	FOC2	WGM20	COM21	COM20	WGM21	CS22	CS21	CS20	128
(\$44)	TCNT2	Timer/Counter2 (8 Bits)								
(\$43)	OCR2	Timer/Counter2 Output Compare Register								
(\$42)	ASSR	-	-	-	-	AS2	TCN2UB	OCR2UB	TCR2UB	131
(\$41)	WDTCR	-	-	-	WDTOE	WDE	WDP2	WDP1	WDP0	43
(\$40) ⁽²⁾	UBRRH	URSEL	-	-	-	-	UBRR[11:8]			167
(\$3F)	UCSRB	URSEL	UMSEL	UPM1	UPM0	USBS	UCSZ1	UCSZ0	UCPOL	166
(\$3E)	EEARH	-	-	-	-	-	-	-	EEAR8	19
(\$3E)	EEARL	EEPROM Address Register Low Byte								
(\$3D)	EEDR	EEPROM Data Register								
(\$3C)	EECR	-	-	-	-	EERIE	EEMWE	EEWE	EERE	19
(\$3B)	PORTA	PORTA7	PORTA6	PORTA5	PORTA4	PORTA3	PORTA2	PORTA1	PORTA0	66
(\$3A)	DDRA	DDA7	DDA6	DDA5	DDA4	DDA3	DDA2	DDA1	DDA0	66
(\$39)	PINA	PINA7	PINA6	PINA5	PINA4	PINA3	PINA2	PINA1	PINA0	66
(\$38)	PORTB	PORTB7	PORTB6	PORTB5	PORTB4	PORTB3	PORTB2	PORTB1	PORTB0	66
(\$37)	DDRB	DRB7	DRB6	DRB5	DRB4	DRB3	DRB2	DRB1	DRB0	66
(\$36)	PINB	PINB7	PINB6	PINB5	PINB4	PINB3	PINB2	PINB1	PINB0	66
(\$35)	PORTC	PORTC7	PORTC6	PORTC5	PORTC4	PORTC3	PORTC2	PORTC1	PORTC0	67
(\$34)	DDRC	DDC7	DDC6	DDC5	DDC4	DDC3	DDC2	DDC1	DDC0	67
(\$33)	PINC	PINC7	PINC6	PINC5	PINC4	PINC3	PINC2	PINC1	PINC0	67
(\$32)	PORTD	PORTD7	PORTD6	PORTD5	PORTD4	PORTD3	PORTD2	PORTD1	PORTD0	67
(\$31)	DDRD	DDR7	DDR6	DDR5	DDR4	DDR3	DDR2	DDR1	DDR0	67
(\$30)	PIND	PIND7	PIND6	PIND5	PIND4	PIND3	PIND2	PIND1	PIND0	67
(\$2F)	SPDR	SPI Data Register								
(\$2E)	SFSPR	SPIF	WCOL	-	-	-	-	-	SPI2X	142
(\$2D)	SFPCR	SPIE	SPE	DORD	MSTR	CPOL	CPHA	SPR1	SPR0	140
(\$2C)	UDR	USART I/O Data Register								
(\$2B)	UCSRA	RXC	TXC	UDRE	FE	DOR	PE	U2X	MPCM	164
(\$2A)	UCSRB	RXCIE	TXCIE	UDRIE	RXEN	TXEN	UCSZ2	RXB8	TXB8	165
(\$29)	UBRRL	USART Baud Rate Register Low Byte								
(\$28)	ACSR	ACD	ACBG	ACO	ACI	ACIE	ACIC	ACIS1	ACIS0	167
(\$27)	ADMUX	REFS1	REFS0	ADLAR	MUX4	MUX3	MUX2	MUX1	MUX0	217
(\$26)	ADCSRA	ADEN	ADSC	ADATE	ADIF	ADIE	ADPS2	ADPS1	ADPS0	219
(\$25)	ADCH	ADC Data Register High Byte								
(\$24)	ADCL	ADC Data Register Low Byte								
(\$23)	TWDR	Two-wire Serial Interface Data Register								
(\$22)	TWAR	TWA6	TWA5	TWA4	TWA3	TWA2	TWA1	TWA0	TWGCe	182



Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Page
0x0018 (\$21)	TWSR	TWS7	TWS6	TWS5	TWS4	TWS3	-	TWPS1	TWPS0	181
0x0019 (\$20)	TWBR	Two-wire Serial Interface Bit Rate Register								180

1. When the OCDEN Fuse is unprogrammed, the OSCCAL Register is always accessed on this address. Refer to the debugger specific documentation for details on how to use the OCSR Register.
2. Refer to the USART description for details on how to access UBRRH and UCSRC.
3. For compatibility with future devices, reserved bits should be written to zero if accessed. Reserved I/O memory addresses should never be written.
4. Some of the Status Flags are cleared by writing a logical one to them. Note that the CBI and SBI instructions will operate on all bits in the I/O Register, writing a one back into any flag read as set, thus clearing the flag. The CBI and SBI instructions work with registers \$00 to \$1F only.

Instruction Set Summary

Monics	Operands	Description	Operation	Flags	#Clocks
ARITHMETIC AND LOGIC INSTRUCTIONS					
	Rd, Rr	Add two Registers	$Rd \leftarrow Rd + Rr$	Z,C,N,V,H	1
	Rd, Rr	Add with Carry two Registers	$Rd \leftarrow Rd + Rr + C$	Z,C,N,V,H	1
	RdI,K	Add Immediate to Word	$Rdh:Rdl \leftarrow Rdh:Rdl + K$	Z,C,N,V,S	2
	Rd, Rr	Subtract two Registers	$Rd \leftarrow Rd - Rr$	Z,C,N,V,H	1
	Rd, K	Subtract Constant from Register	$Rd \leftarrow Rd - K$	Z,C,N,V,H	1
	Rd, Rr	Subtract with Carry two Registers	$Rd \leftarrow Rd - Rr - C$	Z,C,N,V,H	1
	Rd, K	Subtract with Carry Constant from Reg.	$Rd \leftarrow Rd - K - C$	Z,C,N,V,H	1
	RdI,K	Subtract Immediate from Word	$Rdh:Rdl \leftarrow Rdh:Rdl - K$	Z,C,N,V,S	2
	Rd, Rr	Logical AND Registers	$Rd \leftarrow Rd \& Rr$	Z,N,V	1
	Rd, K	Logical AND Register and Constant	$Rd \leftarrow Rd \& K$	Z,N,V	1
	Rd, Rr	Logical OR Registers	$Rd \leftarrow Rd \vee Rr$	Z,N,V	1
	Rd, K	Logical OR Register and Constant	$Rd \leftarrow Rd \vee K$	Z,N,V	1
	Rd, Rr	Exclusive OR Registers	$Rd \leftarrow Rd \oplus Rr$	Z,N,V	1
	Rd	One's Complement	$Rd \leftarrow \sim Rd$	Z,C,N,V	1
	Rd	Two's Complement	$Rd \leftarrow \sim Rd + 1$	Z,C,N,V,H	1
	Rd,K	Set Bit(s) in Register	$Rd \leftarrow Rd \vee K$	Z,N,V	1
	Rd,K	Clear Bit(s) in Register	$Rd \leftarrow Rd \& (\sim K)$	Z,N,V	1
	Rd	Increment	$Rd \leftarrow Rd + 1$	Z,N,V	1
	Rd	Decrement	$Rd \leftarrow Rd - 1$	Z,N,V	1
	Rd	Test for Zero or Minus	$Rd \leftarrow Rd \& Rd$	Z,N,V	1
	Rd	Clear Register	$Rd \leftarrow Rd \oplus Rd$	Z,N,V	1
	Rd	Set Register	$Rd \leftarrow \sim Rd$	None	1
	Rd, Rr	Multiply Unsigned	$R1:R0 \leftarrow Rd \times Rr$	Z,C	2
	Rd, Rr	Multiply Signed	$R1:R0 \leftarrow Rd \times Rr$	Z,C	2
	Rd, Rr	Multiply Signed with Unsigned	$R1:R0 \leftarrow Rd \times Rr$	Z,C	2
	Rd, Rr	Fractional Multiply Unsigned	$R1:R0 \leftarrow (Rd \times Rr) \lll 1$	Z,C	2
	Rd, Rr	Fractional Multiply Signed	$R1:R0 \leftarrow (Rd \times Rr) \lll 1$	Z,C	2
	Rd, Rr	Fractional Multiply Signed with Unsigned	$R1:R0 \leftarrow (Rd \times Rr) \lll 1$	Z,C	2
BRANCH INSTRUCTIONS					
	k	Relative Jump	$PC \leftarrow PC + k + 1$	None	2
		Indirect Jump to (Z)	$PC \leftarrow Z$	None	2
	k	Direct Jump	$PC \leftarrow k$	None	3
	k	Relative Subroutine Call	$PC \leftarrow PC + k + 1$	None	3
		Indirect Call to (Z)	$PC \leftarrow Z$	None	3
	k	Direct Subroutine Call	$PC \leftarrow k$	None	4
		Subroutine Return	$PC \leftarrow STACK$	None	4
		Interrupt Return	$PC \leftarrow STACK$	I	4
	Rd,Rr	Compare, Skip if Equal	if $(Rd = Rr)$ $PC \leftarrow PC + 2$ or 3	None	1/2/3
	Rd,Rr	Compare	$Rd - Rr$	Z, N,V,C,H	1
	Rd,Rr	Compare with Carry	$Rd - Rr - C$	Z, N,V,C,H	1
	Rd,K	Compare Register with Immediate	$Rd - K$	Z, N,V,C,H	1
	Rr, b	Skip if Bit in Register Cleared	if $(Rr(b)=0)$ $PC \leftarrow PC + 2$ or 3	None	1/2/3
	Rr, b	Skip if Bit in Register is Set	if $(Rr(b)=1)$ $PC \leftarrow PC + 2$ or 3	None	1/2/3
	P, b	Skip if Bit in I/O Register Cleared	if $(P(b)=0)$ $PC \leftarrow PC + 2$ or 3	None	1/2/3
	P, b	Skip if Bit in I/O Register is Set	if $(P(b)=1)$ $PC \leftarrow PC + 2$ or 3	None	1/2/3
	s, k	Branch if Status Flag Set	if $(SREG(s) = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
	s, k	Branch if Status Flag Cleared	if $(SREG(s) = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
	k	Branch if Equal	if $(Z = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
	k	Branch if Not Equal	if $(Z = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
	k	Branch if Carry Set	if $(C = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
	k	Branch if Carry Cleared	if $(C = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
	k	Branch if Same or Higher	if $(C = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
	k	Branch if Lower	if $(C = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
	k	Branch if Minus	if $(N = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
	k	Branch if Plus	if $(N = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
	k	Branch if Greater or Equal, Signed	if $(N \oplus V = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
	k	Branch if Less Than Zero, Signed	if $(N \oplus V = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
	k	Branch if Half Carry Flag Set	if $(H = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
	k	Branch if Half Carry Flag Cleared	if $(H = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
	k	Branch if T Flag Set	if $(T = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
	k	Branch if T Flag Cleared	if $(T = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2
	k	Branch if Overflow Flag is Set	if $(V = 1)$ then $PC \leftarrow PC + k + 1$	None	1/2
	k	Branch if Overflow Flag is Cleared	if $(V = 0)$ then $PC \leftarrow PC + k + 1$	None	1/2





nonics	Operands	Description	Operation	Flags	#Clocks
	k	Branch if Interrupt Enabled	if (I = 1) then PC ← PC + k + 1	None	1 / 2
	k	Branch if Interrupt Disabled	if (I = 0) then PC ← PC + k + 1	None	1 / 2
TRANSFER INSTRUCTIONS					
	Rd, Rr	Move Between Registers	Rd ← Rr	None	1
	Rd, Rr	Copy Register Word	Rd+1:Rd ← Rr+1:Rr	None	1
	Rd, K	Load Immediate	Rd ← K	None	1
	Rd, X	Load Indirect	Rd ← (X)	None	2
	Rd, X+	Load Indirect and Post-Inc.	Rd ← (X), X ← X + 1	None	2
	Rd, -X	Load Indirect and Pre-Dec.	X ← X - 1, Rd ← (X)	None	2
	Rd, Y	Load Indirect	Rd ← (Y)	None	2
	Rd, Y+	Load Indirect and Post-Inc.	Rd ← (Y), Y ← Y + 1	None	2
	Rd, -Y	Load Indirect and Pre-Dec.	Y ← Y - 1, Rd ← (Y)	None	2
	Rd, Y+q	Load Indirect with Displacement	Rd ← (Y + q)	None	2
	Rd, Z	Load Indirect	Rd ← (Z)	None	2
	Rd, Z+	Load Indirect and Post-Inc.	Rd ← (Z), Z ← Z + 1	None	2
	Rd, -Z	Load Indirect and Pre-Dec.	Z ← Z - 1, Rd ← (Z)	None	2
	Rd, Z+q	Load Indirect with Displacement	Rd ← (Z + q)	None	2
	Rd, k	Load Direct from SRAM	Rd ← (k)	None	2
	X, Rr	Store Indirect	(X) ← Rr	None	2
	X+, Rr	Store Indirect and Post-Inc.	(X) ← Rr, X ← X + 1	None	2
	-X, Rr	Store Indirect and Pre-Dec.	X ← X - 1, (X) ← Rr	None	2
	Y, Rr	Store Indirect	(Y) ← Rr	None	2
	Y+, Rr	Store Indirect and Post-Inc.	(Y) ← Rr, Y ← Y + 1	None	2
	-Y, Rr	Store Indirect and Pre-Dec.	Y ← Y - 1, (Y) ← Rr	None	2
	Y+q, Rr	Store Indirect with Displacement	(Y + q) ← Rr	None	2
	Z, Rr	Store Indirect	(Z) ← Rr	None	2
	Z+, Rr	Store Indirect and Post-Inc.	(Z) ← Rr, Z ← Z + 1	None	2
	-Z, Rr	Store Indirect and Pre-Dec.	Z ← Z - 1, (Z) ← Rr	None	2
	Z+q, Rr	Store Indirect with Displacement	(Z + q) ← Rr	None	2
	k, Rr	Store Direct to SRAM	(k) ← Rr	None	2
		Load Program Memory	R0 ← (Z)	None	3
	Rd, Z	Load Program Memory	Rd ← (Z)	None	3
	Rd, Z+	Load Program Memory and Post-Inc	Rd ← (Z), Z ← Z + 1	None	3
		Store Program Memory	(Z) ← R1:R0	None	-
	Rd, P	In Port	Rd ← P	None	1
	P, Rr	Out Port	P ← Rr	None	1
	Rr	Push Register on Stack	STACK ← Rr	None	2
	Rd	Pop Register from Stack	Rd ← STACK	None	2
AND BIT-TEST INSTRUCTIONS					
	P, b	Set Bit in I/O Register	I/O(P, b) ← 1	None	2
	P, b	Clear Bit in I/O Register	I/O(P, b) ← 0	None	2
	Rd	Logical Shift Left	Rd(n+1) ← Rd(n), Rd(0) ← 0	Z, C, N, V	1
	Rd	Logical Shift Right	Rd(n) ← Rd(n+1), Rd(7) ← 0	Z, C, N, V	1
	Rd	Rotate Left Through Carry	Rd(0) ← C, Rd(n+1) ← Rd(n), C ← Rd(7)	Z, C, N, V	1
	Rd	Rotate Right Through Carry	Rd(7) ← C, Rd(n) ← Rd(n+1), C ← Rd(0)	Z, C, N, V	1
	Rd	Arithmetic Shift Right	Rd(n) ← Rd(n+1), n=0..6	Z, C, N, V	1
	Rd	Swap Nibbles	Rd(3..0) ← Rd(7..4), Rd(7..4) ← Rd(3..0)	None	1
	s	Flag Set	SREG(s) ← 1	SREG(s)	1
	s	Flag Clear	SREG(s) ← 0	SREG(s)	1
	Rr, b	Bit Store from Register to T	T ← Rr(b)	T	1
	Rd, b	Bit load from T to Register	Rd(b) ← T	None	1
		Set Carry	C ← 1	C	1
		Clear Carry	C ← 0	C	1
		Set Negative Flag	N ← 1	N	1
		Clear Negative Flag	N ← 0	N	1
		Set Zero Flag	Z ← 1	Z	1
		Clear Zero Flag	Z ← 0	Z	1
		Global Interrupt Enable	I ← 1	I	1
		Global Interrupt Disable	I ← 0	I	1
		Set Signed Test Flag	S ← 1	S	1
		Clear Signed Test Flag	S ← 0	S	1
		Set Twos Complement Overflow.	V ← 1	V	1
		Clear Twos Complement Overflow	V ← 0	V	1
		Set T in SREG	T ← 1	T	1
		Clear T in SREG	T ← 0	T	1
		Set Half Carry Flag in SREG	H ← 1	H	1

Operands	Operands	Description	Operation	Flags	#Clocks
		Clear Half Carry Flag in SREG	H ← 0	H	1
CONTROL INSTRUCTIONS					
		No Operation		None	1
SP		Sleep	(see specific descr. for Sleep function)	None	1
		Watchdog Reset	(see specific descr. for WDR/timer)	None	1
AK		Break	For On-Chip Debug Only	None	N/A





Ordering Information

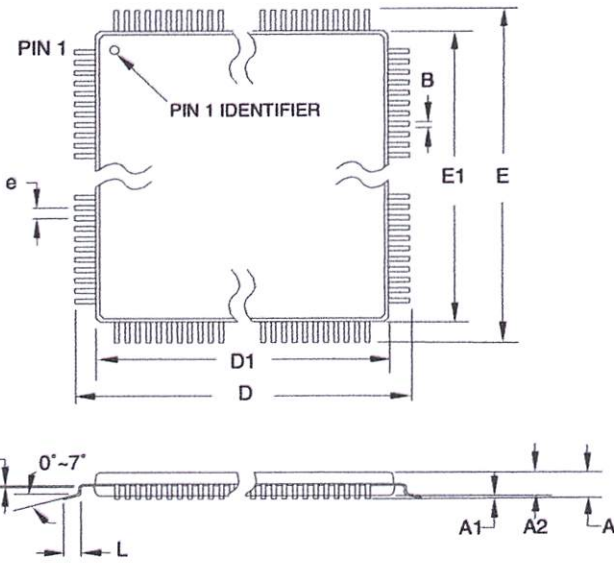
Speed (MHz)	Power Supply	Ordering Code	Package	Operation Range
8	2.7V - 5.5V	ATmega16L-8AU ⁽¹⁾ ATmega16L-8PU ⁽¹⁾ ATmega16L-8MU ⁽¹⁾	44A 40P6 44M1	Industrial (-40°C to 85°C)
16	4.5V - 5.5V	ATmega16-16AU ⁽¹⁾ ATmega16-16PU ⁽¹⁾ ATmega16-16MU ⁽¹⁾	44A 40P6 44M1	Industrial (-40°C to 85°C)

1. Pb-free packaging complies to the European Directive for Restriction of Hazardous Substances (RoHS directive). Also Halide free and fully Green.

Package Type	
6	44-lead, Thin (1.0 mm) Plastic Gull Wing Quad Flat Package (TQFP)
6	40-pin, 0.600" Wide, Plastic Dual Inline Package (PDIP)
1	44-pad, 7 × 7 × 1.0 mm body, lead pitch 0.50 mm, Quad Flat No-Lead/Micro Lead Frame Package (QFN/MLF)

ATmega16(L)

Packaging Information



COMMON DIMENSIONS
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	-	-	1.20	
A1	0.05	-	0.15	
A2	0.95	1.00	1.05	
D	11.75	12.00	12.25	
D1	9.90	10.00	10.10	Note 2
E	11.75	12.00	12.25	
E1	9.90	10.00	10.10	Note 2
B	0.30	-	0.45	
C	0.09	-	0.20	
L	0.45	-	0.75	
e	0.80 TYP			

- Notes:
1. This package conforms to JEDEC reference MS-026, Variation ACB.
 2. Dimensions D1 and E1 do not include mold protrusion. Allowable protrusion is 0.25 mm per side. Dimensions D1 and E1 are maximum plastic body size dimensions including mold mismatch.
 3. Lead coplanarity is 0.10 mm maximum.

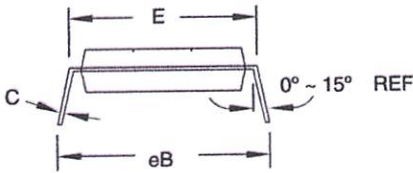
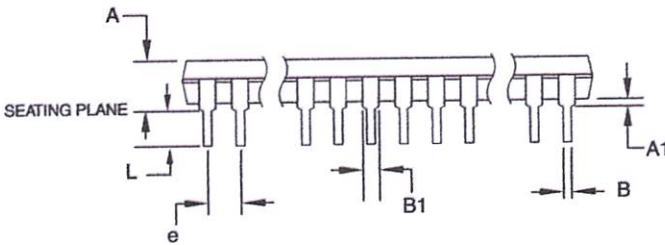
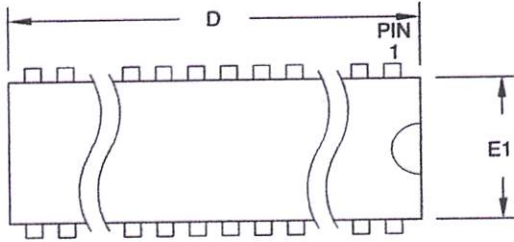
10/5/2001

ATMEL 2325 Orchard Parkway
San Jose, CA 95131

TITLE
44A, 44-lead, 10 x 10 mm Body Size, 1.0 mm Body Thickness,
0.8 mm Lead Pitch, Thin Profile Plastic Quad Flat Package (TQFP)

DRAWING NO.	REV.
44A	B





COMMON DIMENSIONS
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	-	-	4.826	
A1	0.381	-	-	
D	52.070	-	52.578	Note 2
E	15.240	-	15.875	
E1	13.462	-	13.970	Note 2
B	0.356	-	0.559	
B1	1.041	-	1.651	
L	3.048	-	3.556	
C	0.203	-	0.381	
eB	15.494	-	17.526	
e	2.540 TYP			

- Notes:
1. This package conforms to JEDEC reference MS-011, Variation AC.
 2. Dimensions D and E1 do not include mold Flash or Protrusion. Mold Flash or Protrusion shall not exceed 0.25 mm (0.010").

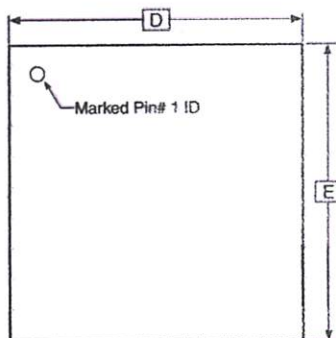
09/28/01

2325 Orchard Parkway
San Jose, CA 95131

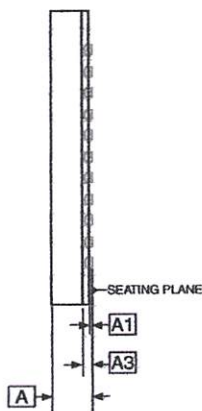
TITLE
40P6, 40-lead (0.600"/15.24 mm Wide) Plastic Dual
Inline Package (PDIP)

DRAWING NO.
40P6

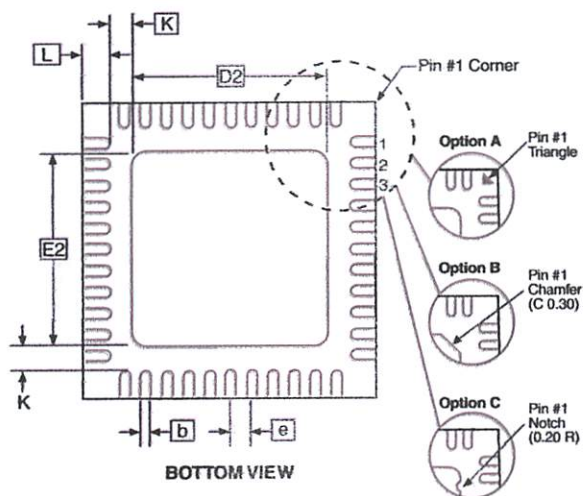
REV.
B



TOP VIEW



SIDE VIEW



BOTTOM VIEW

COMMON DIMENSIONS
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	0.80	0.90	1.00	
A1	—	0.02	0.05	
A3	0.20 REF			
b	0.18	0.23	0.30	
D	6.90	7.00	7.10	
D2	5.00	5.20	5.40	
E	6.90	7.00	7.10	
E2	5.00	5.20	5.40	
e	0.50 BSC			
L	0.59	0.64	0.69	
K	0.20	0.26	0.41	

Note: JEDEC Standard MO-220, Fig. 1 (SAW Singulation) VKKD-3.

9/26/08

ATMEL Package Drawing Contact:
packagedrawings@atmel.com

TITLE
44M1, 44-pad, 7 x 7 x 1.0 mm Body, Lead
Pitch 0.50 mm, 5.20 mm Exposed Pad, Thermally
Enhanced Plastic Very Thin Quad Flat No
Lead Package (VQFN)

GPC
ZWS

DRAWING NO.
44M1

REV.
H





ata

The revision letter in this section refers to the revision of the ATmega16 device.

mega16(L) Rev.

- First Analog Comparator conversion may be delayed
- Interrupts may be lost when writing the timer registers in the asynchronous timer
- IDCODE masks data from TDI input
- Reading EEPROM by using ST or STS to set EERE bit triggers unexpected interrupt request

1. First Analog Comparator conversion may be delayed

When the device is powered by a slow rising V_{CC} , the first Analog Comparator conversion will take longer than expected on some devices.

Problem Fix/Workaround

When the device has been powered or reset, disable then enable the Analog Comparator before the first conversion.

2. Interrupts may be lost when writing the timer registers in the asynchronous timer

The interrupt will be lost if a timer register that is synchronized to the asynchronous timer clock is written when the asynchronous Timer/Counter register(TCNTx) is 0x00.

Problem Fix / Workaround

Always check that the asynchronous Timer/Counter register neither have the value 0xFF nor 0x00 before writing to the asynchronous Timer Control Register(TCCRx), asynchronous Timer Counter Register(TCNTx), or asynchronous Output Compare Register(OCRx).

3. IDCODE masks data from TDI input

The JTAG instruction IDCODE is not working correctly. Data to succeeding devices are replaced by all-ones during Update-DR.

Problem Fix / Workaround

- If ATmega16 is the only device in the scan chain, the problem is not visible.
- Select the Device ID Register of the ATmega16 by issuing the IDCODE instruction or by entering the Test-Logic-Reset state of the TAP controller to read out the contents of its Device ID Register and possibly data from succeeding devices of the scan chain. Issue the BYPASS instruction to the ATmega16 while reading the Device ID Registers of preceding devices of the boundary scan chain.
- If the Device IDs of all devices in the boundary scan chain must be captured simultaneously, the ATmega16 must be the first device in the chain.

4. Reading EEPROM by using ST or STS to set EERE bit triggers unexpected interrupt request.

Reading EEPROM by using the ST or STS command to set the EERE bit in the EECR register triggers an unexpected EEPROM interrupt request.

Problem Fix / Workaround

Always use OUT or SBI to set EERE in EECR.

mega16(L) Rev.

- First Analog Comparator conversion may be delayed
- Interrupts may be lost when writing the timer registers in the asynchronous timer
- IDCODE masks data from TDI input
- Reading EEPROM by using ST or STS to set EERE bit triggers unexpected interrupt request

1. First Analog Comparator conversion may be delayed

When the device is powered by a slow rising V_{CC} , the first Analog Comparator conversion will take longer than expected on some devices.

ATmega16(L)

Problem Fix/Workaround

When the device has been powered or reset, disable then enable the Analog Comparator before the first conversion.

2. Interrupts may be lost when writing the timer registers in the asynchronous timer

The interrupt will be lost if a timer register that is synchronized to the asynchronous timer clock is written when the asynchronous Timer/Counter register(TCNTx) is 0x00.

Problem Fix / Workaround

Always check that the asynchronous Timer/Counter register neither have the value 0xFF nor 0x00 before writing to the asynchronous Timer Control Register(TCCRx), asynchronous Timer Counter Register(TCNTx), or asynchronous Output Compare Register(OCRx).

3. IDCODE masks data from TDI input

The JTAG instruction IDCODE is not working correctly. Data to succeeding devices are replaced by all-ones during Update-DR.

Problem Fix / Workaround

- If ATmega16 is the only device in the scan chain, the problem is not visible.
- Select the Device ID Register of the ATmega16 by issuing the IDCODE instruction or by entering the Test-Logic-Reset state of the TAP controller to read out the contents of its Device ID Register and possibly data from succeeding devices of the scan chain. Issue the BYPASS instruction to the ATmega16 while reading the Device ID Registers of preceding devices of the boundary scan chain.
- If the Device IDs of all devices in the boundary scan chain must be captured simultaneously, the ATmega16 must be the first device in the chain.

4. Reading EEPROM by using ST or STS to set EERE bit triggers unexpected interrupt request.

Reading EEPROM by using the ST or STS command to set the EERE bit in the EECR register triggers an unexpected EEPROM interrupt request.

Problem Fix / Workaround

Always use OUT or SBI to set EERE in EECR.

ATmega16(L) Rev.

- First Analog Comparator conversion may be delayed
- Interrupts may be lost when writing the timer registers in the asynchronous timer
- IDCODE masks data from TDI input
- Reading EEPROM by using ST or STS to set EERE bit triggers unexpected interrupt request

1. First Analog Comparator conversion may be delayed

If the device is powered by a slow rising V_{CC} , the first Analog Comparator conversion will take longer than expected on some devices.

Problem Fix/Workaround

When the device has been powered or reset, disable then enable the Analog Comparator before the first conversion.

2. Interrupts may be lost when writing the timer registers in the asynchronous timer

The interrupt will be lost if a timer register that is synchronized to the asynchronous timer clock is written when the asynchronous Timer/Counter register(TCNTx) is 0x00.





Problem Fix / Workaround

Always check that the asynchronous Timer/Counter register neither have the value 0xFF nor 0x00 before writing to the asynchronous Timer Control Register(TCCR_x), asynchronous Timer Counter Register(TCNT_x), or asynchronous Output Compare Register(OCR_x).

3. IDCODE masks data from TDI input

The JTAG instruction IDCODE is not working correctly. Data to succeeding devices are replaced by all-ones during Update-DR.

Problem Fix / Workaround

- If ATmega16 is the first device in the scan chain, the problem is not visible.
- Select the Device ID Register of the ATmega16 by issuing the IDCODE instruction or by entering the Test-Logic-Reset state of the TAP controller to read out the contents of its Device ID Register and possibly data from succeeding devices of the scan chain. Issue the BYPASS instruction to the ATmega16 while reading the Device ID Registers of preceding devices of the boundary scan chain.
- If the Device IDs of all devices in the boundary scan chain must be captured simultaneously, the ATmega16 must be the first device in the chain.

4. Reading EEPROM by using ST or STS to set EERE bit triggers unexpected interrupt request.

Reading EEPROM by using the ST or STS command to set the EERE bit in the EECR register triggers an unexpected EEPROM interrupt request.

Problem Fix / Workaround

Always use OUT or SBIC to set EERE in EECR.

mega16(L) Rev.

- First Analog Comparator conversion may be delayed
- Interrupts may be lost when writing the timer registers in the asynchronous timer
- IDCODE masks data from TDI input
- Reading EEPROM by using ST or STS to set EERE bit triggers unexpected interrupt request

1. First Analog Comparator conversion may be delayed

If the device is powered by a slow rising V_{CC} , the first Analog Comparator conversion will take longer than expected on some devices.

Problem Fix/Workaround

When the device has been powered or reset, disable then enable the Analog Comparator before the first conversion.

2. Interrupts may be lost when writing the timer registers in the asynchronous timer

The interrupt will be lost if a timer register that is synchronized to the asynchronous timer clock is written when the asynchronous Timer/Counter register(TCNT_x) is 0x00.

Problem Fix / Workaround

Always check that the asynchronous Timer/Counter register neither have the value 0xFF nor 0x00 before writing to the asynchronous Timer Control Register(TCCR_x), asynchronous Timer Counter Register(TCNT_x), or asynchronous Output Compare Register(OCR_x).

3. IDCODE masks data from TDI input

The JTAG instruction IDCODE is not working correctly. Data to succeeding devices are replaced by all-ones during Update-DR.

Problem Fix / Workaround

- If ATmega16 is the only device in the scan chain, the problem is not visible.
 - Select the Device ID Register of the ATmega16 by issuing the IDCODE instruction or by entering the Test-Logic-Reset state of the TAP controller to read out the contents of its Device ID Register. Do not mask data from succeeding devices of the scan chain. Issue the BYPASS instruction to the ATmega16 while reading the Device ID Registers of preceding devices of the boundary scan chain.
 - If the Device IDs of all devices in the boundary scan chain must be captured simultaneously, the ATmega16 must be the first device in the chain.
- 4. Reading EEPROM by using ST or STS to set EERE bit triggers unexpected interrupt request.**

Reading EEPROM by using ST or STS command to set the EERE bit in the EECR register triggers an unexpected EEPROM interrupt request.

Problem Fix / Workaround

Always use OUT or SBI to set EERE in EECR.

mega16(L) Rev.

- First Analog Comparator conversion may be delayed
- Interrupts may be lost when writing the timer registers in the asynchronous timer
- IDCODE masks data from TDI input
- Reading EEPROM by using ST or STS to set EERE bit triggers unexpected interrupt request

1. First Analog Comparator conversion may be delayed

If the device is powered by a slow rising V_{CC} , the first Analog Comparator conversion will take longer than expected on some devices.

Problem Fix/Workaround

When the device has been powered or reset, disable then enable the Analog Comparator before the first conversion.

2. Interrupts may be lost when writing the timer registers in the asynchronous timer

The interrupt will be lost if a timer register that is synchronized to the asynchronous timer clock is written when the asynchronous Timer/Counter register (TCNTx) is 0x00.

Problem Fix / Workaround

Always check that the asynchronous Timer/Counter register neither have the value 0xFF nor 0x00 before writing to the asynchronous Timer Control Register (TCCRx), asynchronous Timer Counter Register (TCNTx), or asynchronous Output Compare Register (OCRx).

3. IDCODE masks data from TDI input

The JTAG instruction IDCODE is not working correctly. Data to succeeding devices are replaced by all-ones during Update-DR.

Problem Fix / Workaround

- If ATmega16 is the only device in the scan chain, the problem is not visible.
- Select the Device ID Register of the ATmega16 by issuing the IDCODE instruction or by entering the Test-Logic-Reset state of the TAP controller to read out the contents of its Device ID Register. Do not mask data from succeeding devices of the scan chain. Issue the BYPASS instruction to the ATmega16 while reading the Device ID Registers of preceding devices of the boundary scan chain.
- If the Device IDs of all devices in the boundary scan chain must be captured simultaneously, the ATmega16 must be the first device in the chain.





4. Reading EEPROM by using ST or STS to set EERE bit triggers unexpected interrupt request.

Reading EEPROM by using the ST or STS command to set the EERE bit in the EECR register triggers an unexpected EEPROM interrupt request.

Problem Fix / Workaround

Always use OUT or SBI to set EERE in EECR.

ATmega16(L) Rev.

- First Analog Comparator conversion may be delayed
- Interrupts may be lost when writing the timer registers in the asynchronous timer
- IDCODE masks data from TDI input
- Reading EEPROM by using ST or STS to set EERE bit triggers unexpected interrupt request

1. First Analog Comparator conversion may be delayed

If the device is powered by a slow rising V_{CC} , the first Analog Comparator conversion will take longer than expected on some devices.

Problem Fix/Workaround

When the device has been powered or reset, disable then enable the Analog Comparator before the first conversion.

2. Interrupts may be lost when writing the timer registers in the asynchronous timer

The interrupt will be lost if a timer register that is synchronized to the asynchronous timer clock is written when the asynchronous Timer/Counter register (TCNTx) is 0x00.

Problem Fix / Workaround

Always check that the asynchronous Timer/Counter register neither have the value 0xFF nor 0x00 before writing to the asynchronous Timer Control Register (TCCRx), asynchronous Timer Counter Register (TCNTx), or asynchronous Output Compare Register (OCRx).

3. IDCODE masks data from TDI input

The JTAG instruction IDCODE is not working correctly. Data to succeeding devices are replaced by all-ones during Update-DR.

Problem Fix / Workaround

- If ATmega16 is the only device in the scan chain, the problem is not visible.
- Select the Device ID Register of the ATmega16 by issuing the IDCODE instruction or by entering the Test-Logic-Reset state of the TAP controller to read out the contents of its Device ID Register and mask data from succeeding devices of the scan chain. Issue the BYPASS instruction to the ATmega16 while reading the Device ID Registers of preceding devices of the boundary scan chain.
- If the Device IDs of all devices in the boundary scan chain must be captured simultaneously, the ATmega16 must be the first device in the chain.

4. Reading EEPROM by using ST or STS to set EERE bit triggers unexpected interrupt request.

Reading EEPROM by using the ST or STS command to set the EERE bit in the EECR register triggers an unexpected EEPROM interrupt request.

Problem Fix / Workaround

Always use OUT or SBI to set EERE in EECR.

Please note that the referring page numbers in this section are referred to this document. The referring revision in this section are referring to the document revision.

- 2466T-07/10**
1. Corrected use of comma in formula R_p in Table 120, "Two-wire Serial Bus Requirements," on page 294.
 2. Updated document according to Atmel's Technical Terminology
 3. Note 6 and Note 7 under Table 120, "Two-wire Serial Bus Requirements," on page 294 have been removed.
- 2466S-05/09**
1. Updated "Errata" on page 340.
 2. Updated the last page with Atmel's new addresses.
- 2466R-06/08**
1. Added "Not recommended for new designs" note in Figure on page 1.
- 2466Q-05/08**
1. Updated "Fast PWM Mode" on page 77 in "8-bit Timer/Counter0 with PWM" on page 71:
 - Removed the last section describing how to achieve a frequency with 50% duty cycle waveform output in fast PWM mode.
 2. Removed note from Feature list in "Analog to Digital Converter" on page 204.
 3. Removed note from Table 84 on page 218.
 4. Updated "Ordering Information" on page 336:
 - Commercial ordering codes removed.
 - Non Pb-free package option removed.
- 2466P-08/07**
1. Updated "Features" on page 1.
 2. Added "Data Retention" on page 6.
 3. Updated "Errata" on page 340.
 4. Updated "Slave Mode" on page 140.
- 2466O-03/07**
1. Updated "Calibrated Internal RC Oscillator" on page 29.
 2. Updated C code example in "USART Initialization" on page 149.
 3. Updated "ATmega16 Boundary-scan Order" on page 241.
 4. Removed "preliminary" from "ADC Characteristics" on page 297.
 5. Updated from V to mV in "I/O Pin Input Hysteresis vs. V_{CC} " on page 317.
 6. Updated from V to mV in "Reset Input Pin Hysteresis vs. V_{CC} " on page 318.



- 2466N-10/06**
1. Updated “Timer/Counter Oscillator” on page 31.
 2. Updated “Fast PWM Mode” on page 102.
 3. Updated Table 38 on page 83, Table 40 on page 84, Table 45 on page 111, Table 47 on page 112, Table 50 on page 128 and Table 52 on page 129.
 4. Updated C code example in “USART Initialization” on page 149.
 5. Updated “Errata” on page 340.
- 2466M-04/06**
1. Updated typos.
 2. Updated “Serial Peripheral Interface – SPI” on page 135.
 3. Updated Table 86 on page 221, Table 116 on page 276, Table 121 on page 295 and Table 122 on page 297.
- 2466L-06/05**
1. Updated note in “Bit Rate Generator Unit” on page 178.
 2. Updated values for V_{INT} in “ADC Characteristics” on page 297.
 3. Updated “Serial Programming Instruction set” on page 276.
 4. Updated USART init C-code example in “USART” on page 144.
- 2466K-04/05**
1. Updated “Ordering Information” on page 336.
 2. MLF-package alternative changed to “Quad Flat No-Lead/Micro Lead Frame Package QFN/MLF”.
 3. Updated “Electrical Characteristics” on page 291.
- 2466J-10/04**
1. Updated “Ordering Information” on page 336.
- 2466I-10/04**
1. Removed references to analog ground.
 2. Updated Table 7 on page 28, Table 15 on page 38, Table 16 on page 42, Table 81 on page 209, Table 116 on page 276, and Table 119 on page 293.
 3. Updated “Pinout ATmega16” on page 2.
 4. Updated features in “Analog to Digital Converter” on page 204.
 5. Updated “Version” on page 229.
 6. Updated “Calibration Byte” on page 261.
 7. Added “Page Size” on page 262.
- 2466H-12/03**
1. Updated “Calibrated Internal RC Oscillator” on page 29.

2466G-10/03

1. Removed "Preliminary" from the datasheet.
2. Changed ICP to ICP1 in the datasheet.
3. Updated "JTAG Interface and On-chip Debug System" on page 36.
4. Updated assembly and C code examples in "Watchdog Timer Control Register – WDTCR" on page 43.
5. Updated Figure 46 on page 103.
6. Updated Table 15 on page 38, Table 82 on page 217 and Table 115 on page 276.
7. Updated "Test Access Port – TAP" on page 222 regarding JTAGEN.
8. Updated description for the JTD bit on page 231.
9. Added note 2 to Figure 126 on page 252.
10. Added a note regarding JTAGEN fuse to Table 105 on page 260.
11. Updated Absolute Maximum Ratings* and DC Characteristics in "Electrical Characteristics" on page 291.
12. Updated "ATmega16 Typical Characteristics" on page 299.
13. Fixed typo for 16 MHz QFN/MLF package in "Ordering Information" on page 336.
14. Added a proposal for solving problems regarding the JTAG instruction IDCODE in "Errata" on page 340.

2466F-02/03

1. Added note about masking out unused bits when reading the Program Counter in "Stack Pointer" on page 12.
2. Added Chip Erase as a first step in "Programming the Flash" on page 288 and "Programming the EEPROM" on page 289.
3. Added the section "Unconnected pins" on page 55.
4. Added tips on how to disable the OCD system in "On-chip Debug System" on page 34.
5. Removed reference to the "Multi-purpose Oscillator" application note and "32 kHz Crystal Oscillator" application note, which do not exist.
6. Added information about PWM symmetry for Timer0 and Timer2.
7. Added note in "Filling the Temporary Buffer (Page Loading)" on page 253 about writing to the EEPROM during an SPM Page Load.
8. Removed ADHSM completely.





9. Added Table 73, "TWI Bit Rate Prescaler," on page 182 to describe the TWPS bits in the "TWI Status Register – TWSR" on page 181.
10. Added section "Default Clock Source" on page 25.
11. Added note about frequency variation when using an external clock. Note added in "External Clock" on page 31. An extra row and a note added in Table 118 on page 293.
12. Various minor TWI corrections.
13. Added "Power Consumption" data in "Features" on page 1.
14. Added section "EEPROM Write During Power-down Sleep Mode" on page 22.
15. Added note about Differential Mode with Auto Triggering in "Prescaling and Conversion Timing" on page 207.
16. Added updated "Packaging Information" on page 337.

2466E-10/02

1. Updated "DC Characteristics" on page 291.

2466D-09/02

1. Changed all Flash write/erase cycles from 1,000 to 10,000.
2. Updated the following tables: Table 4 on page 26, Table 15 on page 38, Table 42 on page 85, Table 45 on page 111, Table 46 on page 111, Table 59 on page 143, Table 67 on page 167, Table 90 on page 235, Table 102 on page 258, "DC Characteristics" on page 291, Table 119 on page 293, Table 121 on page 295, and Table 122 on page 297.
3. Updated "Errata" on page 340.

2466C-03/02

1. Updated typical EEPROM programming time, Table 1 on page 20.
2. Updated typical start-up time in the following tables:
Table 3 on page 25, Table 5 on page 27, Table 6 on page 28, Table 8 on page 29, Table 9 on page 29, and Table 10 on page 29.
3. Updated Table 17 on page 43 with typical WDT Time-out.
4. Added Some Preliminary Test Limits and Characterization Data.
Removed some of the TBD's in the following tables and pages:
Table 15 on page 38, Table 16 on page 42, Table 116 on page 272 (table removed in document review #D), "Electrical Characteristics" on page 291, Table 119 on page 293, Table 121 on page 295, and Table 122 on page 297.
5. Updated TWI Chapter.
Added the note at the end of the "Bit Rate Generator Unit" on page 178.
6. Corrected description of ADSC bit in "ADC Control and Status Register A – ADCSRA" on page 219.
7. Improved description on how to do a polarity check of the ADC doff results in "ADC Conversion Result" on page 216.

8. Added JTAG version number for rev. H in [Table 87 on page 229](#).
9. Added note regarding OCDEN Fuse below [Table 105 on page 260](#).
10. Updated Programming Figures:
[Figure 127 on page 262](#) and [Figure 136 on page 273](#) are updated to also reflect that AVCC must be connected during Programming mode. [Figure 131 on page 269](#) added to illustrate how to program the fuses.
11. Added a note regarding usage of the “PROG_PAGELOAD (\$6)” on [page 280](#) and “PROG_PAGEREAD (\$7)” on [page 280](#).
12. Removed alternative algorithm for leaving JTAG Programming mode.
See “Leaving Programming Mode” on [page 288](#).
13. Added Calibrated RC Oscillator characterization curves in section “ATmega16 Typical Characteristics” on [page 299](#).
14. Corrected ordering code for QFN/MLF package (16MHz) in “Ordering Information” on [page 336](#).
15. Corrected [Table 90](#), “Scan Signals for the Oscillators⁽¹⁾⁽²⁾⁽³⁾,” on [page 235](#).



Headquarters

Corporation
Orchard Parkway
Folsom, CA 95131
(408) 441-0311
(408) 487-2600

International

Atmel Asia
Unit 1-5 & 16, 19/F
Ocean Tower, Millennium City 5
100000 Airport Road
Kowloon
Hong Kong
Tel: (852) 2245-6100
Fax: (852) 2722-1369

Atmel Europe
Le Krebs
8, Rue Jean-Pierre Timbaud
BP 309
78054 Saint-Quentin-en-
Yvelines Cedex
France
Tel: (33) 1-30-60-70-00
Fax: (33) 1-30-60-71-11

Atmel Japan
9F, Tonetsu Shinkawa Bldg.
1-24-8 Shinkawa
Chuo-ku, Tokyo 104-0033
Japan
Tel: (81) 3-3523-3551
Fax: (81) 3-3523-7581

Product Contact

Web Site
www.atmel.com

Product Support
avr@atmel.com

Sales Contact
www.atmel.com/contacts

Literature Requests
www.atmel.com/literature

Disclaimer: The information in this document is provided in connection with Atmel products. No license, express or implied, by estoppel or otherwise, to any intellectual property right is granted by this document or in connection with the sale of Atmel products. EXCEPT AS SET FORTH IN ATMEL'S TERMS AND CONDITIONS OF SALE LOCATED ON ATMEL'S WEB SITE, ATMEL ASSUMES NO LIABILITY WHATSOEVER AND DISCLAIMS ANY EXPRESS, IMPLIED OR STATUTORY WARRANTY RELATING TO ITS PRODUCTS INCLUDING, BUT NOT LIMITED TO, THE IMPLIED WARRANTY OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE, OR NON-INFRINGEMENT. IN NO EVENT SHALL ATMEL BE LIABLE FOR ANY DIRECT, INDIRECT, CONSEQUENTIAL, PUNITIVE, SPECIAL OR INCIDENTAL DAMAGES (INCLUDING, WITHOUT LIMITATION, DAMAGES FOR LOSS OF PROFITS, BUSINESS INTERRUPTION, OR LOSS OF INFORMATION) ARISING OUT OF THE USE OR INABILITY TO USE THIS DOCUMENT, EVEN IF ATMEL HAS BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES. Atmel makes no representations or warranties with respect to the accuracy or completeness of the contents of this document and reserves the right to make changes to specifications and product descriptions at any time without notice. Atmel does not make any commitment to update the information contained herein. Unless specifically provided otherwise, Atmel products are not suitable for, and shall not be used in, automotive applications. Atmel's products are not intended, authorized, or warranted for use in applications intended to support or sustain life.

© 2010 Atmel Corporation. All rights reserved. Atmel®, Atmel logo and combinations thereof, AVR® and others are registered trademarks or trademarks of Atmel Corporation or its subsidiaries. Other terms and product names may be trademarks of others.

BIOGRAFI PENULIS



Angga Bagus Saputra lahir pada tanggal 20 Agustus 1992 di kabupaten Sidoarjo anak ke dua dari dua bersaudara Bapak Mahmudi dan Ibu Sri Hartini. Penulis memulai pendidikannya pada tahun 1999 penulis melanjutkan pendidikannya di SDN SUKODADI 02 PAITON dan lulus tahun 2005. Pertengahan tahun 2005 penulis mengenyam pendidikan di SMPN 01 PAITON sampai tahun 2008. Kemudian melanjutkan pendidikan di SMKN 02 KRAKSAAN mulai tahun 2008-2011. Lalu meneruskan pendidikan ke jenjang perguruan tinggi jenjang S-1 di Institut Teknologi Nasional Malang Fakultas Teknologi Industri jurusan teknik elektro S-1 Konsentrasi teknik elektronika.