

# SKRIPSI

## PERANCANGAN SISTEM PEMBACAAN *kWh* METER MENGUNAKAN MEDIA KOMUNIKASI *BLUETOOTH*



Disusun oleh :

**NAMA : M.Nurman Azis W**  
**NIM : 00.17.102**

**JURUSAN TEKNIK ELEKTRO S-1**  
**KONSENTRASI TEKNIK ELEKTRONIKA**  
**FAKULTAS TEKNOLOGI INDUSTRI**  
**INSTITUT TEKNOLOGI NASIONAL MALANG**  
**2008**

---

**LEMBAR PEERSETUJUAN**

**PERANCANGAN SISTEM PEMBACAAN kWh METER  
MENGUNAKAN MEDIA KOMUNIKASI *BLUETOOTH***

**SKRIPSI**


**Disusun oleh :**

**M.NURMAN AZIS WAHYUDI**


**00.17.102**

**Diperiksa dan disetujui :**

**Dosen Pembimbing I**

  
**Ir. Widodo Pudji M, MT**  
NIP.Y.1028700171

**Dosen Pembimbing II**

  
**I Komang Somawirata, ST, MT**  
NIP.Y.1030100361

**Mengetahui**

**Ketua Jurusan Teknik Elektro S\_1**

  
**Ir. F Yudi Limpraptono, MT**  
NIP.Y.1089500274

**KONSENTRASI TEKNIK ELEKTRO S\_1  
JURUSAN TEKNIK ELEKTRONIKA  
FAKULTAS TEKNOLOGI INDUSTRI  
INSTITUT TEKNOLOGI NASIONAL MALANG  
2008**

MOTTO

سُورَةُ الْاِخْلَاصِ

بِسْمِ اللّٰهِ الرَّحْمٰنِ الرَّحِیْمِ

قُلْ هُوَ اللهُ أَحَدٌ (١) اللهُ الصَّمَدُ (٢) لَمْ يَكُنْ لَهُ  
وَلَمْ يُولَدْ (٣) وَلَمْ يَكُنْ لَهُ كُفُوًا أَحَدٌ (٤)

- (1) Katakanlah: "Dia-lah Allah, Yang Maha Esa,
- (2) Allah adalah Tuhan yang bergantung kepada-Nya segala sesuatu.
- (3) Dia tiada beranak dan tiada pula diperanakkan,
- (4) dan tidak ada seorang pun yang setara dengan Dia".

(QS. Al-ikhlas)

## PERSEMBAHAN-KU

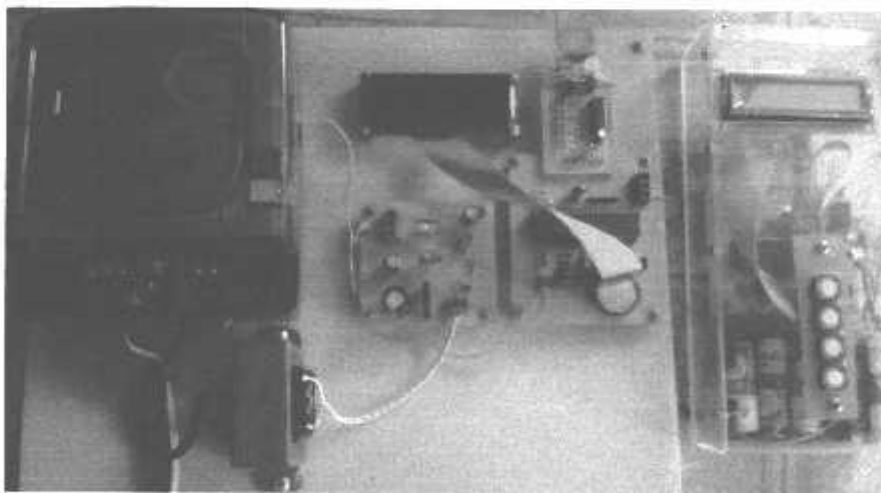
Karya ini kupersembahkan sebagai baktiku untuk

**Allah SWT** Atas Segala Rahmat, Taufiq Dan Hidayah-Nya. Syukur Alhamdulillah.... Atas Segala Kesempatan Dan Kemudahan Yang Diberikan Segala Pengerjaan Skripsi Hingga Selesai.

**Buat BAPAK Dan IBU-KU** Yang Telah Memberikan Doa Restu Dan Sabar Memberikan Bimbingan, Dukungan Dan Kasih Sayang Yang Tak Ternilai, Hingga Ahirnya Ananda Berhasil Memenuhi Harapan Beliau Untuk Meraih Gelar Satjana Teknik ELEKTRONIKA S\_1.

**Kakak2-ku (Mas Zulfy, Mbak Rima, Mbak Sita Dan Adekku Lia)** Yang selalu Membantu-ku, Semoga Aku Menjadi Orang Yang Berguna Buat Kalian Semua. Buat Sahib2-ku Seperjuangan Elektro Yang Belum lulus *Erdy, Macho, Gede*. Dan Temen-temen konter *kebo, Ponco, bang edy* dan yang lainnya. Semua seperjuangan elektronika 2000 teruslah berjuang Tuhan selalu memberkatimu, Dan rekan-rekan-ku yang tidak bisa aku sebutkan satu persatu. Baik senang maupun susah tetap aku ingat pengorbananmu.

**My-Besh Girl Dinda**, yang selalu membangunkanku dan mendorong-ku untuk berangkat kekampus. Engkau Selalu Memberikan Arti Serta Makna Penting Dalam Hidupku And Thank Selalu For you .....??????????



**Segala Bantuan Dan Jasa Kalian Semua  
Tak Dapat Aku Lupakan ,,,,,,!!!!!!!!!!!!!!!!!!!!**

---



## UCAPAN TERIMA KASIH

Alhamdulillah, Puji Syukur Kehadiran Allah SWT Yang Maha Agung, Maha Tau, Maha Adil, Atas kasih sayang, Rahmad Serta Hidayah yang diberikan kepadaku sehingga bisa menyusun dan menyelesaikan Skripsi ini dengan judul **PERANCANGAN SISTEM PEMBACAAN kWh METER MENGGUNAKAN MEDIA KOMUNIKASI BLUETOOTH.**

Dalam kesempatan ini penyusun menyampaikan terima kasih kepada yang terhormat:

1. Bapak Prof.Dr.Eng.Ir.Abraham Lomi,MSEE, Selaku Rektor Institut Teknologi Nasional Malang.
2. Bapak Ir.Mochtar Asroni,MSMF, Selaku Dekan Institut Teknologi Nasional Malang.
3. Bapak Ir.F Yudi Limpraptono,MT, Selaku Ketua Jurusan Elektronika Institut Teknologi Nasional Malang.
4. Bapak Joseph Dedy Irawan,ST,MT, Selaku Dosen Wali Institut Teknologi Nasional Malang.
5. Bapak Ir.Widodo Pudji Muljanto,MT, Selaku Dosen pembimbing I.
6. Bapak I komang Somawirata,ST,MT, Selaku Dosen pembimbing II.
7. Teman-teman yang telah membantu proses terlaksananya Skripsi ini.

Penyusun menyadari bahwa Skripsi ini masih jauh dari kesempurnaan untuk itu kritik dan saran rekan-rekan sangat kami butuhkan guna melengkapi skripsi ini, Semoga Skripsi ini dapat bermanfaat bagi kita semua.

Malang,20 September 2008

Penulis

---

## KATA PENGANTAR

Alhamdulillah, Puji Syukur Kehadiran Allah SWT Yang Maha Agung, Maha Tau, Maha Adil, Atas kasih sayang, Rahmad Serta Hidayah yang diberikan kepadaku sehingga bisa menyusun dan menyelesaikan Skripsi ini dengan judul **PERANCANGAN SISTEM PEMBACAAN kWh METER MENGGUNAKAN MEDIA KOMUNIKASI BLUETOOTH.**

Skripsi ini disusun sebagai syarat untuk mendapatkan gelar Sarjana Jurusan Teknik Elektronika Institut Teknologi Nasional Malang. Penulisan Skripsi ini dapat terselesaikan atas bantuan, motivasi, bimbingan, dan kerjasama yang baik dari berbagai pihak. Oleh karena itu pada kesempatan ini, Penulis berkenan menyampaikan ucapan terima kasih yang sebesar-besarnya kepada:

1. Bapak Prof.Dr.Eng.Ir.Abraham Lomi,MSEE, Selaku Rektor Institut Teknologi Nasional Malang.
  2. Bapak Ir.Mochtar Asroni,MSMF, Selaku Dekan Institut Teknologi Nasional Malang.
  3. Bapak Ir.F Yudi Limpraptono,MT, Selaku Ketua Jurusan Elektronika Institut Teknologi Nasional Malang.
  4. Bapak Joseph Dedy Irawan,ST,MT, Selaku dosen wali Institut Teknologi Nasional Malang.
  5. Bapak Ir.Widodo Pudji Muljanto,MT, Selaku dosen pembimbing I.
  6. Bapak I komang Somawirata,ST,MT, Selaku dosen pembimbing II.
  7. Bapak Sotyohadi,ST, Selaku dosen penguji I
  8. Ibu Ir.Mimin Mustikawati,MT, Selaku dosen penguji II
  9. Bapak/ibu dosen pembina mata kuliah di jurusan elektronika dan tenaga perpustakaan Intitut Teknologi Nasional malang yang telah memberikan bekal ilmu dan pengetahuan.
  10. Kedua orang tua, saudaraku atas jerih payah do'a dan memberika motivasi kepada aku yang tidak ada henti-hentinya dalam menyelesaikan skripsi ini.
  11. Teman-teman yang telah membantuku dan memberikan masukan dan do'a sehingga alarku bisa selesai dan berjalan sebagai mana yang aku harapkan.
-

Dengan adanya kemampuan penulis yang terbatas ini, penulis sangat mengharapkan dan berterima kasih apabila ada pihak yang berusaha memberikan kritik dan saran yang membangun demi penyempurnaan tugas ahir ini.

Ahirnya Penulis berharap skripsi ini dapat bermanfaat bagi semua pihak baik orang miskin sampai kaya dan Negara, menjadi ilmu yang bermanfaat dan amal ilmiahnya, *AMIN*.

Malang, 20 September 2008

Penulis

---

## ABSTRAK

Perancangan Sistem Pembacaan kWh Meter  
Menggunakan Media Komunikasi Data Bluetooth.

M. Nurman Aziz W

00.17.102

Teknik Elektronika S-1

Dosen Pembimbing : Ir. Widodo Pudji M,MT

I Komang S, ST, MT

**Kata Kunci** : Bluetooth, TRW 2.4G, Mikrokontroler.

Sistem pembacaan kWh meter menggunakan media komunikasi data bluetooth memberikan manfaat kepada petugas catat meter untuk mendapatkan informasi nilai kWh meter dari jarak jauh.

Alat ini mudah dalam pengoperasiannya dengan menggunakan tombol *push-button (menu, up, dan down)* untuk *setting*, dan *LCD M1632* sebagai *display*. Pada alat ini led digunakan sebagai indikator pulsa kWh yang masuk.

Secara sederhana pada pengiriman data menggunakan media udara, data ditumpangkan pada gelombang pembawa melalui proses modulasi dan kemudian ditransmisikan melalui gelombang radio. Dengan memanfaatkan teknologi tersebut maka alat ini menjadi efisien dalam penggunaannya.

---

## DAFTAR ISI

### Halaman

<b>LEMBAR PERSETUJUAN</b> .....	<b>i</b>
<b>BERITA ACARA</b> .....	<b>ii</b>
<b>MOTTO</b> .....	<b>iii</b>
<b>PERSEMBAHAN</b> .....	<b>iv</b>
<b>UCAPAN TEIMA KASIH</b> .....	<b>v</b>
<b>KATA PENGANTAR</b> .....	<b>vi</b>
<b>ABSTRAKSI</b> .....	<b>vii</b>
<b>DAFTAR ISI</b> .....	<b>viii</b>
<b>DAFTAR TABEL</b> .....	<b>ix</b>
<b>BAB I PENDAHULUAN</b> .....	<b>1</b>
1.1. Pendahuluan .....	1
1.2. Rumusan Masalah .....	2
1.3. Batasan Masalah.....	3
1.4. Tujuan .....	3
1.5. Metodologi .....	3
1.6 .Sistematika Pembahasan .....	4
<b>BAB II TEORI DASAR</b> .....	<b>5</b>
2.1. Umum.....	5
2.2. Mikrokontroler AT89S52 Sebagai antarmuka (Interfase) .....	6
2.2.1. Deskripsi Mikrokontroler AT89S52 .....	7
2.2.2. Stuktur Memori .....	9
2.2.2.1. Spesifikasi Function Register.....	10
2.2.2.2. Data Memori .....	11
2.3. Resistor.....	12
2.4. Dioda .....	14
2.4.1. Dioda Penyearah .....	14
2.5. Kapasitor .....	15
2.6. Modul TRW 2.4G .....	17
2.7. RTC DS1307.....	19
2.8. LCD M1632 .....	25

---

2.9. kWh Meter .....	28
<b>BAB III PERANCANGAN DAN PEMBUATAN ALAT .....</b>	<b>34</b>
3.1. Diagram Blok .....	34
3.2. Prinsip Kerja Alat.....	36
3.3. Mikrokontroler AT89S52 .....	37
3.3.1. Pemetaan Memori .....	38
3.3.2. Rangkaian Clock .....	38
3.3.3. Rangkaian Reset.....	39
3.3.4. Hubungan <i>Pin</i> Pada AT89S52 .....	40
3.4. Perancangan Rangkaian TRW 2.4G .....	43
3.5. Rangkaian AT24C01A .....	47
3.6. Perancangan Rangkaian <i>LCD</i> .....	50
3.7. Rangkaian Power Supply .....	53
3.8. Rangkaian Lunak .....	54
<b>BAB IV PENGUJIAN ALAT .....</b>	<b>60</b>
4.1. Pengujian Rangkaian Power Supply .....	60
4.2. Pengujian Rangkaian Tampilan LCD .....	62
4.3. Pengujian Terhadap Rangkaian RTC DS1307.....	66
4.4. Pengujian Rangkaian TRW 2.4G.....	74
4.5. Pengujian alat secara keseluruhan.....	82
<b>BAB V PENUTUP .....</b>	<b>85</b>
5.1. Kesimpulan .....	85
5.2. Saran.....	85
<b>DAFTARPUSTAKA .....</b>	<b>86</b>
<b>LAMPIRAN.....</b>	<b>89</b>

---

## DAFTAR TABEL

	<b>Halaman</b>
Tabel 2-1. Tabel Gelang Warna Resistor .....	13
Tabel 2-2 Setting DS1307 .....	24
Tabel 4-1. Hasil Pengukuran Rangkaian <i>Power Supply</i> .....	62
Tabel 4-2. Hasil pengujian secara keseluruhan .....	82

---

## DAFTAR GAMBAR

### Halaman

Gambar 2.1. Konfigurasi Pin Mikrokontroler AT89S52 .....	6
Gambar 2.2. Struktur Memori AT89S52 .....	10
Gambar 2.3 Ruang Memori data internal.....	11
Gambar 2.4. Simbol Dioda.....	15
Gambar 2.5. Simbol Kapasitor.....	16
Gambar 2.6. Modul TRW 2.4G .....	18
Gambar 2.7. Proses Transfer Data pada I2C.....	23
Gambar 2.8. Format Data pada I2C (Master Menulis Pada <i>Slave</i> ).....	23
Gambar 2.9. Format Data pada I2C (Master Membaca Dari <i>Slave</i> ).....	24
Gambar 2.10. RTC DS1307 .....	24
Gambar 2.11. LCD M1632 .....	27
Gambar 2.12. kWh meter digital.....	30
Gambar 2.13. Sistem Kontak Pada kWh Meter .....	32
Gambar 2.14. Identitas Label Pada kWh Meter .....	32
Gambar 2.15. Display Informasi Pada kWh Meter.....	33
Gambar 3.1. Blok Diagram .....	34
Gambar 3.2. Rangkaian <i>Clock</i> AT89S52 .....	39
Gambar 3.3. Rangkaian <i>Reset</i> .....	40
Gambar 3.4. Hubungan <i>Pin</i> Pada AT89S52 (Rangkaian Master) .....	40
Gambar 3.5. Hubungan <i>Pin</i> Pada AT89S52 (Rangkaian Slave).....	42
Gambar 3.6. Rangkaian Level Converter.....	44
Gambar 3.7. Format Pengiriman data yang dikirim TRW 2,4GHz .....	45
Gambar 3.8. Flowchart Format Pengiriman Data .....	45
Gambar 3.9. Diagram Waktu Pengiriman Data .....	46
Gambar 3.10. Flowchart Format Penerimaan Data.....	46
Gambar 3.11. Diagram Waktu Penerimaan .....	47
Gambar 3.12. Rangkaian AT24C01A.....	48
Gambar 3.13. Format Pengiriman Data Dari AT89S52 Ke AT24C01A .....	49
Gambar 3.14. Format Penerimaan Data Dari AT24C01A.....	49
Gambar 3.15. Rangkaian <i>LCD</i> Pada Mikrokontroler.....	52
Gambar 3.16. Rangkaian Power Suply .....	54
Gambar 3.17. Flowchart Program Rangkaian Master.....	55

---



Gambar 3.17. Flowchart Program Rangkaian Slave .....	55
Gambar 3.17. Flowchart Keseluruhan alat.....	59
Gambar 4.1. Cara pengukuran tegangan pada rangkaian catu daya.....	61
Gambar 4.2. Foto Hasil Percobaan Tampilan LCD .....	63
Gambar 4.3. Rangkaian Pengujian RTC DS1307.....	66
Gambar 4.4. Foto Hasil Pengujian Rangkaian RTC DS1307 .....	67
Gambar 4.5. Diagram Blok Pengujian TRW 2.4G .....	81
Gambar 4.6. Foto Hasil Pengujian Rangkaian TRW .....	81
Gambar 4.7. Foto Hasil pengujian alat pada saat 0,9 kWh.....	83
Gambar 4.8. Foto Hasil pengujian alat pada saat 1,7 kWh.....	83
Gambar 4.9. Foto Hasil pengujian alat pada saat 11,2 kWh.....	84
Gambar 4.10. Foto Alat secara keseluruhan .....	84

---

## **BAB I**

### **PENDAHULUAN**

#### **1.1. Latar belakang**

Pada saat ini, Kemajuan teknologi sudah dapat dikatakan maju sangat pesat. Semua perusahaan-perusahaan besar berlomba-lomba membuat produk yang baru dan berteknologi tinggi. Selain itu para engineering muda tidak mau ketinggalan dengan persaingan itu. Mereka berusaha membuat alat-alat yang dapat ditawarkan kepada perusahaan-perusahaan untuk membantu perusahaan untuk meningkatkan daya jual produknya.

Dewasa ini perkembangan teknologi di segala bidang sudah semakin pesat. Perkembangan teknologi ini juga merambat pada segala bidang. Hal tersebut dapat dilihat dengan perkembangan teknologi wireless yang sangat pesat khususnya dengan ditemukannya bluetooth. Bluetooth merupakan salah satu teknologi wireless perkembangan dari sistem frekuensi radio yang lebih difokuskan pada komunikasi point to point. Salah satu kelebihan dari bluetooth adalah daya tahan pada interferensi sinyal dari luar karena kemampuannya melompat antar kanal frekuensi.

Lompatan pada kanal dalam komunikasi bluetooth dilakukan secara berulang-ulang dengan kecepatan 1600 lompatan per detik. Kelebihan ini membuat komunikasi data dengan menggunakan teknologi ini menjadi lebih baik khususnya untuk mentransfer data. Bluetooth sebagai perangkat wireless yang digunakan untuk mentransfer data dengan frekuensi 2,4 GHz. Banyak produk elektronik dan telekomunikasi yang memanfaatkan teknologi bluetooth ini dengan memberikan

fasilitas didalamnya. Teknologi yang dipakai semakin lama juga semakin berkembang. Kontroller kuno menggunakan kabel dan berkembang menjadi wireless, dari wireless FM berkembang menjadi wireless infrared dan wireless bluetooth.

Salah satunya aplikasi ini dikembangkan dalam membaca kWh meter melalui media komunikasi data bluetooth. Selama ini pencatatan pada pihak PLN dilakukan secara manual yaitu dengan cara melihat langsung di kWh meter atau melihat papan info yang disediakan pemilik rumah. Cara ini mempunyai banyak kelemahan yaitu kemungkinan terjadinya manipulasi info data yang dihasilkan pemilik rumah. Selain itu dengan manual memiliki resiko terjadinya penulisan (*human error*). Masalah lain apabila pemilik rumah tidak ada ditempat pada saat pencatatan dilakukan penulisan pada pihak PLN. Maka pihak PLN datang dengan sia-sia dan harus datang lagi dilain waktu. Hal ini membuat pemborosan biaya dan waktu. Dengan aplikasi bluetooth petugas PLN dapat mencatat atau mengetahui dengan mudah. Selain itu menggunakan media komunikasi data bluetooth lebih efektif dan tidak membutuhkan media penulisan (buku tulis) yang dilakukan sekarang ini. Alat ini menggunakan frekuensi radio sebagai tranmisi,yang mempunyai fasilitas dapat berfungsi sebagai remote. Apabila passkey pengirim dan penerima tidak sama, maka data tidak akan terkirim atau diterima.

## **1.2. Rumusan Masalah**

Masalah yang jadi pembahasan dalam skripsi ini adalah bagaimana membuat suatu sistem pembacaan kWh meter digital yang dapat dikontrol dengan menggunakan media komunikasi data bluetooth.

### 1.3. Batasan masalah

Adapun batasan masalah dari skripsi ini adalah :

- kWh meter yang digunakan kWh meter pabrikan yang digital.
- Menggunakan Mikrokontroler AT89S52 sebagai pengendali.
- Menggunakan TRW 2.4G transmitter/receiver
- Menggunakan LCD M1632
- Menggunakan pemrograman Assembly

### 1.4. Tujuan Skripsi

Adapun tujuan membuat skripsi menggunakan media komunikasi data bluetooth adalah sebagai berikut :

- Membuat kWh meter yang dapat dikontrol dengan media komunikasi data bluetooth, sebagai solusi dari efisiensi waktu dalam pencatatan kWh meter.

### 1.5. Metodologi

Dengan pembuatan skripsi ini menggunakan metodologi sebagai berikut :

- Study Literatur.
  - Pada study literatur akan dipelajari tentang media komunikasi data bluetooth, cara penggunaannya dan cara pembuatan aplikasinya.
  - Mempelajari tentang TRW 2.4G transmitter/receiver, cara penggunaannya dan cara pembuatan aplikasinya.
  - Mempelajari pemrograman mikrokontroler dengan menggunakan bahasa Assembly.

- Melakukan study analisa.

### **1.6. Sistematika Laporan**

Laporan skripsi ini yang berjudul Sistem Pembacaan kWh meter dengan media komunikasi data bluetooth ini terdiri dari 5 bab. Masing-masing bab berisi tentang :

- ❖ Bab 1 . PENDAHULUAN : Berisi tentang latar belakang masalah, permasalahan dan ruang lingkup, tujuan skripsi, metodologi penelitian, dan rencana penulisan laporan.
- ❖ Bab 2 . TEORI PENUNJANG : Membahas teori-teori dasar dari bahan-bahan yang dipakai untuk membuat skripsi.
- ❖ Bab 3 . PERANCANGAN ALAT : Berisi perencanaan sistem dan membuat alat dalam karya skripsi.
- ❖ Bab 4 . PENGUJIAN ALAT : Melaporkan langkah-langkah pengujian yang perlu dilakukan agar alat dapat bekerja dengan baik.
- ❖ Bab 5 . KESIMPULAN : Berisi tentang kesimpulan dari alat yang telah dibuat serta saran-saran dalam pengembangan selanjutnya.

## BAB II TEORI DASAR

### 2.1. Umum

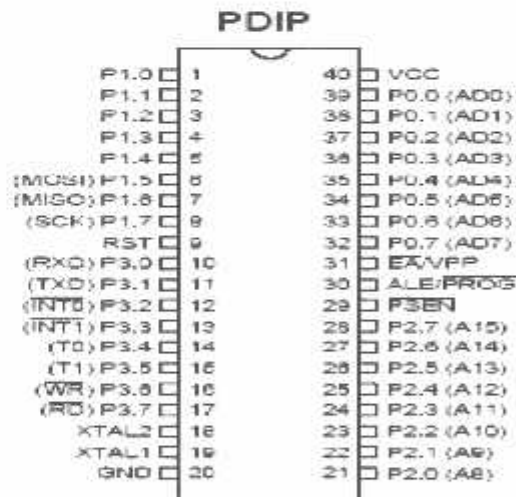
KWH meter merupakan instrumen yang memiliki fungsi utama melakukan pengukuran energi listrik. KWH meter yang dikenal luas oleh masyarakat umum adalah KWH meter konvensional yang memiliki fitur terbatas. Sementara itu, teknologi informasi berkembang dengan sangat cepat. Hampir semua aspek kehidupan tersentuh oleh teknologi informasi, termasuk bidang instrumentasi. Instrumentasi modern yang banyak dikembangkan dewasa ini dirancang untuk berfungsi sebagai sebuah sistem pengukuran real-time yang terdistribusi.

Bluetooth adalah sebuah teknologi komunikasi wireless (tanpa kabel) yang beroperasi dalam pita frekuensi 2,4 GHz unlicensed ISM (Industrial, Scientific and Medical) dengan menggunakan sebuah frequency hopping transceiver yang mampu menyediakan layanan komunikasi data dan suara secara real-time antara host-host bluetooth dengan jarak jangkauan layanan yang terbatas (sekitar 10 meter). Bluetooth sendiri dapat berupa card yang bentuk dan fungsinya hampir sama dengan card yang digunakan untuk wireless local area network (WLAN) dimana menggunakan frekuensi radio standar IEEE 802.11, hanya saja pada bluetooth mempunyai jangkauan jarak layanan yang lebih pendek dan kemampuan transfer data yang lebih rendah. Pada dasarnya bluetooth dibuat bukan hanya untuk menggantikan atau menghilangkan penggunaan kabel didalam melakukan pertukaran informasi, tetapi juga mampu menawarkan fitur yang baik untuk teknologi mobile wireless dengan

biaya yang relatif rendah, konsumsi daya yang rendah, interoperability yang menjanjikan, mudah dalam pengoperasian dan mampu menyediakan layanan yang bermacam-macam.

## 2.2. Mikrokontroler AT89S52 Sebagai Antarmuka (Interface)

AT89S52 adalah mikrokontroler keluaran Atmel dengan 8K byte Flash PEROM (*Programmable and Erasable Read Only Memory*), AT89S52 merupakan memori dengan teknologi *nonvolatile memory*, isi memori tersebut dapat diisi ulang ataupun dihapus berkali-kali. Memori ini biasa digunakan untuk menyimpan instruksi (perintah) berstandar MCS-51 code sehingga memungkinkan mikrokontroler ini untuk bekerja dalam *mode single chip operation* (mode operasi keping tunggal) yang tidak memerlukan *external memory* (memori luar) untuk menyimpan *source code* tersebut.



Gambar 2.1. Konfigurasi Pin Mikrokontroler AT89S52  
Sumber: Atmel, 2006

### 2.2.1. Deskripsi mikrokontroler AT89S52

Berikut deskripsi dari mikrokontroler keluarga ATMEL AT89S52 :

- VCC (*power supply*)
- GND (*ground*)
- Port 0, yaitu pin p0.0...p0.7

Port 0 dapat berfungsi sebagai I/O biasa, *low order multiplex address/data* ataupun menerima kode byte pada saat *Flash Programming*. Pada saat sebagai I/O biasa port ini dapat memberikan *output sink* ke delapan buah *Transistor Transistor Logic (TTL)* input atau dapat diubah sebagai input dengan memberikan logika 1 pada port tersebut.

- Port 1, yaitu pin p1.0...p1.7

Port 1 berfungsi sebagai I/O biasa atau menerima *low order address bytes* selama pada saat *Flash Programming*. Port ini mempunyai *internal pull up* dan berfungsi sebagai *input* dengan memberikan logika 1. Sebagai *output* port ini dapat memberikan *output sink* keempat buah input TTL. Fasilitas khusus dari port 1 ini adalah adanya *In-System Programming*, yaitu port 1.5 sebagai MOSI, port 1.6 sebagai MISO, port 1.7 sebagai SCK.

- Port 2, yaitu mulai pin p2.0...p2.7

Port 2 berfungsi sebagai I/O biasa atau *high order address*, pada saat mengakses memori secara 16 bit (*Movx @DPTR*). Pada saat mengakses memori secara 8 bit (*Mov @Rn*), port ini akan mengeluarkan sisi dari *Special Function Register*. Port ini mempunyai *pull up* dan berfungsi sebagai *input*



dengan memberikan logika 1. Sebagai *output*, port ini dapat memberikan *output sink* keempat buah input TTL.

- Pin 3.0, sebagai RXD (*Port Serial Input*).
- Pin 3.1, sebagai TXD (*Port Serial Output*).
- Pin 3.2, sebagai INT0 (*Port External Interupt 0*).
- Pin 3.3, sebagai INT1 (*Port External Interupt 1*).
- Pin 3.4, sebagai T0 (*Port External Timer 0*).
- Pin 3.5, sebagai T1 (*Port External Timer 1*).
- Pin 3.6, sebagai WR (*External Data Memory Write Strobe*).
- Pin 3.7, sebagai RD (*External Data Memory Read Strobe*).
- Pin 9, sebagai RST

Reset akan aktif dengan memberikan *input high* selama 2 *cycle*.

- Pin 30, sebagai ALE/PROG

Pin ini dapat berfungsi sebagai *Address Latch Enable* (ALE) yang me-latch *low byte* address pada saat mengakses memori *external*. Sedangkan pada saat Flash Programming (PROG) berfungsi sebagai pulsa *input*. Pada operasi normal ALE akan mengeluarkan sinyal *clock* sebesar 1/16 *frekwensi oscillator*, kecuali pada saat mengakses memori *external*. Sinyal *clock* pada saat ini dapat pula di-*disable* dengan men-set bit 0 *Special Function Register*.

- Pin 29, sebagai PSEN

Pin ini berfungsi pada saat mengeksekusi program yang terletak pada memori *external*. PSEN akan aktif dua kali setiap *cycle*.

- Pin 31, Sebagai EA/VPP

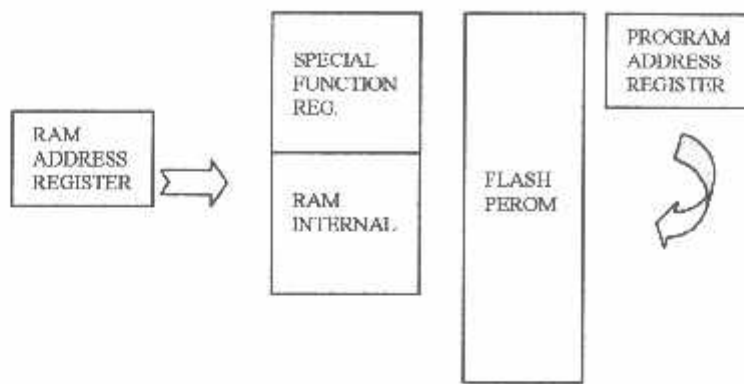
Pada kondisi *low*, pin ini akan berfungsi sebagai EA yaitu *mikrokontroller* akan menjalankan program yang ada pada memori *external* setelah sistem di reset. Jika berkondisi *high*, pin ini akan berfungsi untuk menjalankan program yang ada pada memori *internal*. Pada saat Flash Programming pin ini akan mendapat tegangan 12 Volt (VPP).

- Pin 19, sebagai XTALL1 (*Input Oscillator*).
- Pin 18, sebagai XTAL1.2 (*Output Oscillator*).

### 2.2.2. Struktur memori

AT89S52 mempunyai stuktur memori yang terdiri atas :

- *RAM Internal*, memori sebesar 128 *byte* yang biasanya digunakan untuk menyimpan variabel atau data yang bersifat sementara.
- *Special Function Register* (Register Fungsi Khusus), memori yang berisi register-register yang mempunyai fungsi-fungsi khusus yang disediakan oleh *mikrokontroller* tersebut, seperti timer, serial dan lain-lain.
- *Flash PEROM*, memori yang digunakan untuk menyimpan instruksi-instruksi MCS51.



**Gambar 2.2.** Struktur Memori AT89S52  
 Sumber: Atmel, 2006

AT89S52 mempunyai struktur memori yang terpisah antara RAM *Internal* dan Flash PEROM nya. RAM *Internal* dialamati oleh *RAM Address Register* (*Register Alamat RAM*) sedangkan *Flash PEROM* yang menyimpan perintah-perintah MCS-51 dialamati oleh *Program Address Register* (*Register Alamat Program*). Dengan adanya struktur memori yang terpisah tersebut, walaupun RAM *Internal* dan Flash PEROM mempunyai alamat yang sama, yaitu alamat 00, namun secara fisiknya kedua memori tidak saling berhubungan.

### 2.2.2.1 Spesial Function Register

Mikrokontroler mempunyai sebuah peta memori yang disebut sebagai *Special Function Register* (SFR). Port 0 berada di alamat 80h, port 1 90h, port 2 A0h dan P3 di alamat B0h. Sedangkan SBUF untuk komunikasi serial berada pada alamat 99h.

### 2.2.2.2 Data Memori

AT89S51/52 mempunyai memori yang disebut sebagai Memori data internal. Memori data internal terdiri dari RAM internal sebesar 128 byte dengan alamat 00H-7FH dapat diakses menggunakan RAM address register. RAM Internal ini terdiri dari *Register Banks* dengan 8 buah register (R0-R7). Memori lain yaitu 21 buah *Special Function Register* dimulai dari alamat 80H-FFH. RAM ini beda lokasi dengan Flash PEROM dengan alamat 000H -7FFH. Jika diperlukan, memori data eksternal untuk menyimpan variabel yang ditentukan oleh user dapat ditambah berupa IC RAM atau ROM maksimal sebesar 64KB.

<b>Special Function Register</b>	FFh
<b>RAM Internal</b>	80h 7Fh 00h

**Gambar 2.3** Ruang Memori data internal  
Sumber: Atmel, 2006

AT89S52 menggunakan 256 bytes RAM dimana 128 bytes bagian atas menempati alamat parallel ke *special function register* (SFR). Artinya 128 bagian atas mempunyai alamat yang sama dengan SFR namun secara fisik terpisah dari SFR. Ketika instruksi mengakses lokasi internal diatas 7FH, mode alamat yang digunakan pada instruksi menentukan apakah CPU mengakses 128 bytes atas atau SFR.

Instruksi yang menggunakan pengalamatan langsung akan mengakses ruang SFR. Sebagai contoh, Port 0 berada diset pada alamat 80H, port 1 90H dan lain lain

### 2.3. Resistor

Pada dasarnya semua bahan memiliki sifat resistif namun beberapa bahan seperti tembaga, perak, emas dan bahan metal umumnya memiliki resistansi yang sangat kecil. Bahan-bahan tersebut menghantar arus listrik dengan baik, sehingga dinamakan konduktor. Kebalikan dari bahan yang konduktif, bahan material seperti karet, gelas, karbon memiliki resistansi yang lebih besar menahan aliran elektron dan disebut sebagai insulator.

Resistor adalah komponen dasar elektronika yang digunakan untuk membatasi jumlah arus yang mengalir dalam satu rangkaian. Sesuai dengan namanya resistor bersifat resistif dan umumnya terbuat dari bahan karbon. Dari hukum Ohm diketahui, resistansi berbanding terbalik dengan jumlah arus yang mengalir melaluinya. Satuan resistansi dari suatu resistor disebut Ohm atau dilambangkan dengan simbol  $\Omega$  (Omega).

Tipe resistor yang umum adalah berbentuk tabung dengan dua kaki tembaga di kiri dan kanan. Pada badannya terdapat lingkaran membentuk gelang kode warna untuk memudahkan pemakai mengenali besar resistansi tanpa mengukur besarnya dengan Ohm meter. Kode warna tersebut adalah standar manufaktur yang dikeluarkan oleh EIA (Electronic Industries Association) seperti yang ditunjukkan pada tabel 2-1.

Tabel 2-1. Tabel Gelang Warna Resistor

Warna	Nilai	Faktor Pengali	Toleransi
Hitam	0	1	
Coklat	1	10	1%
Merah	2	100	2%
Jingga	3	1.000	
Kuning	4	10.000	
Hijau	5	100.000	
Biru	6	$10^6$	
Violet	7	$10^7$	
Abu-abu	8	$10^8$	
Putih	9	$10^9$	
Emas	-	0.1	5%
Perak	-	0.01	10%

Resistansi dibaca dari warna gelang yang paling depan ke arah gelang toleransi berwarna coklat, merah, emas atau perak. Biasanya warna gelang toleransi ini berada pada badan resistor yang paling pojok atau juga dengan lebar yang lebih menonjol, sedangkan warna gelang yang pertama agak sedikit ke dalam. Dengan demikian pemakai sudah langsung mengetahui berapa toleransi dari resistor tersebut. Kalau kita telah bisa menentukan mana gelang yang pertama selanjutnya adalah membaca nilai resistansinya.

Jumlah gelang yang melingkar pada resistor umumnya sesuai dengan besar toleransinya. Biasanya resistor dengan toleransi 5%, 10% atau 20% memiliki 3 gelang (tidak termasuk gelang toleransi). Tetapi resistor dengan toleransi 1% atau 2% (toleransi kecil) memiliki 4 gelang (tidak termasuk gelang toleransi). Gelang pertama dan seterusnya berturut-turut menunjukkan besar nilai satuan, dan gelang terakhir adalah faktor pengalinya.

Misalnya resistor dengan gelang kuning, violet, merah dan emas. Gelang berwarna emas adalah gelang toleransi. Dengan demikian urutan warna gelang resistor ini adalah, gelang pertama berwarna kuning, gelang kedua berwarna violet dan gelang ke tiga berwarna merah. Gelang ke empat tentu saja yang berwarna emas dan ini adalah gelang toleransi. Dari tabel 2-1 diketahui jika gelang toleransi berwarna emas, berarti resistor ini memiliki toleransi 5%. Nilai resistansinya dihitung sesuai dengan urutan warnanya. Pertama yang dilakukan adalah menentukan nilai satuan dari resistor ini. Karena resistor ini resistor 5% (yang biasanya memiliki tiga gelang selain gelang toleransi), maka nilai satuannya ditentukan oleh gelang pertama dan gelang kedua.

## **2.4. Dioda**

Semua dioda prinsip kerjanya adalah sebagai penyearah. Tetapi karena proses pembuatan, bahan dan penerapannya yang berbeda-beda, maka namanya pun berbeda-beda serta memiliki karakteristik yang berbeda pula. Macam-macam dioda antara lain: Dioda Penyearah, Dioda Zener, Dioda Tunnel, Dioda Varaktor dan Dioda Photo.

### **2.4.1. Dioda Penyearah**

Kebanyakan dioda penyearah dibuat dari bahan silicon, mengingat kemampuan dan keandalannya yang tinggi. Mampu dilewati arus yang besar dan dapat bekerja pada suhu yang tinggi. Keuntungan ini dimungkinkan karena elektron tersebut baru bias terlepas dari intinya oleh kekuatan atau energi yang sangat besar.

Penyearah disini berarti merubah arus bolak-balik (AC) menjadi arus searah (DC) yang berfrekuensi rendah. Gambar simbol dioda seperti dibawah ini:



Gambar 2.4. Simbol Dioda  
Sumber: [www.electroniclab.com](http://www.electroniclab.com)

## 2.5. Kapasitor

Kapasitor adalah komponen elektronika yang terdiri dari plat konduktor yang satu disekat terhadap yang lainnya dengan isolator (dielektrik) dan berfungsi sebagai pelawan untuk arus bolak-balik, filter, tuning, kopel antar rangkaian, pembangkit gelombang sinus dan konduktor khusus. Untuk menentukan banyaknya muatan listrik yang dapat disimpan oleh kapasitor, dapat dirumuskan sebagai berikut:

$$Q = C \times V \dots\dots\dots (2-1)$$

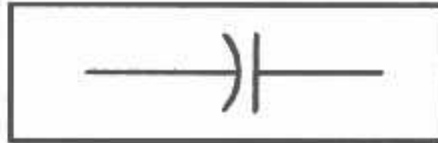
Dimana :

Q = Banyaknya muatan dalam Coulomb

C = Kapasitor dalam farad

V = Tegangan yang ada diantara keping keping dalam Volt





**Gambar 2.5.** Simbol Kapasitor  
Sumber: [www.electroniclab.com](http://www.electroniclab.com)

Sebuah kapasitor dikatakan mempunyai kapasitas satu farad apabila muatan sebesar satu coulomb membuat tegangan naik sebesar satu volt, apabila farad ternyata terlampau besar sehingga digunakan mikروفarad dan satuan lainnya yaitu nano farad dan pikofarad. Kapasitor yang berfungsi sebagai penyimpan tenaga listrik dalam praktek dapat digunakan untuk pewaktu, untuk pewaktu kapasitor dengan resistor yang disebut sebagai rangkaian sebagai rangkaian RC.

Rumus pada rangkaian RC sebagai berikut:

$$RC = R \times C \dots\dots\dots (2-2)$$

Dimana:

R = Tahanan dalam kapasitor

C = Kapasitor dalam farad

RC = Konstanta waktu dalam detik

Rumus pada rangkaian RC sebagai berikut:

$$RC = R \times C \dots\dots\dots(2-2)$$

Dimana:

R = Tahanan dalam kapasitor

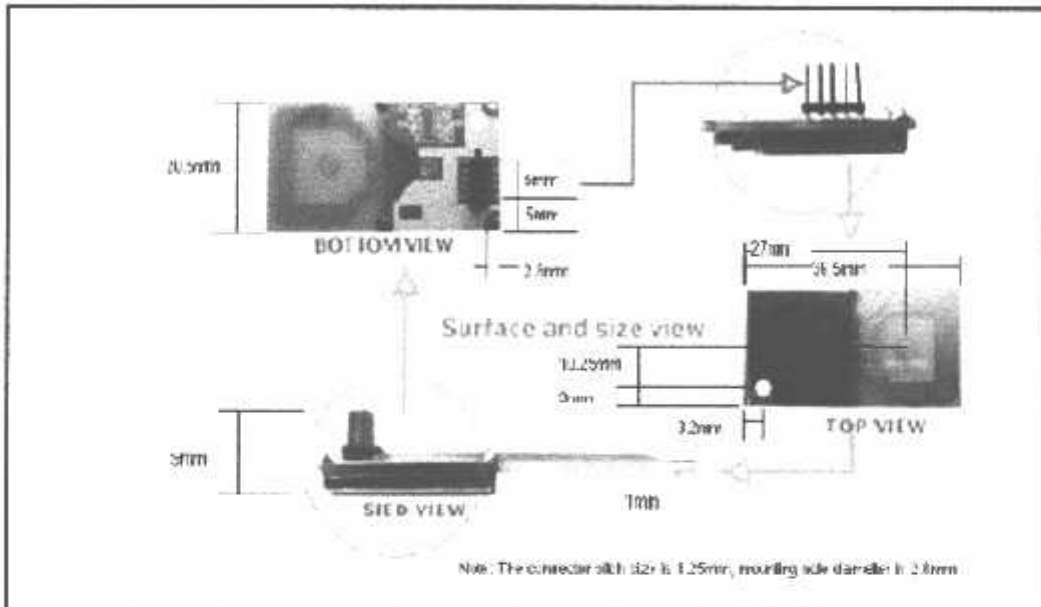
C = Kapasitor dalam farad

RC = Konstanta waktu dalam detik

## 2.6. Modul TRW 2.4 G

Untuk dapat mengirimkan data serial melalui udara minimal diperlukan suatu device yang dapat melakukan proses penumpangan data serial digital ke frekuensi pembawa dengan frekuensi yang lebih tinggi untuk kemudian dipancarkan ke udara. Salah satu contoh device yang dapat melakukan hal tersebut adalah modul TRW-2.4G Wireless Transceiver. Modul tersebut dapat mengirimkan dan menerima data serial melalui media udara, dengan kecepatan 1Mbps atau 250Kbps dengan range frekuensi 2.4-2.524 GHz ISM band. Penggunaan modul tersebut relatif cukup praktis karena dari segi ukuran cukup kecil dan sudah terdapat built-in FIFO buffer data, power amplifier dan antena. Selain ini juga terdapat built-in CRC, sehingga kesalahan data akibat gangguan ketika proses pengiriman dapat diminimalisasi. Modul tersebut bekerja dengan suplay antara 1.9 sampai 3.6VDC. Dalam 1 modul terdapat sebuah pengirim dan dua buah penerima yang dapat digunakan secara simultan. Bentuk fisik dari modul TRW-2.4G adalah seperti pada gambar 2.6. Data serial yang akan dipancarkan melalui RF diumpankan ke modul TRW-2.4G oleh mikrokontroler

secara synchronous serial. Begitu pula data yang diterima, akan diambil oleh mikrokontroler secara synchronous serial.



Gambar 2.6. Modul TRW 2.4G  
Sumber: [www.wenshing.com](http://www.wenshing.com)

Pada modul tersebut terdapat dua macam mode proses pengiriman dan penerimaan data serial, yaitu mode Shockburst dan mode Direct. Mode Shockburst adalah proses pengiriman data dengan kecepatan tinggi (1Mbps) melalui jalur 2.4GHz band tanpa memerlukan mikrokontroler berkecepatan tinggi untuk proses pengiriman data. Sedangkan mode Direct adalah mode pengiriman data secara konvensional, sehingga modul TRW-2.4G bekerja seperti RF device seperti pada umumnya. Pada mode Direct, data serial yang akan dikirimkan melalui RF haruslah

berkecepatan 1Mbps atau 250Kbps, agar penerima dapat mendeteksi sinyalnya, sehingga memerlukan mikrokontroler yang berkecepatan tinggi pula. Agar dapat bekerja dengan mode yang diinginkan, modul TRW-2.4G perlu dikonfigurasi. Proses konfigurasi ini dapat dilakukan hanya dengan menggunakan 3 kabel interface, dengan kecepatan transfer datanya diatur oleh mikrokontroler, karena menggunakan transmisi data synchronous serial.

## 2.7. RTC DS1307

DS1307 adalah IC serial *Real Time Clock* (RTC) dimana alamat dan data ditransmisikan secara serial melalui sebuah jalur data dua arah I2C. Karena digunakan jalur data I2C maka hanya dibutuhkan dua buah pin saja untuk komunikasi, yaitu pin untuk data dan pin untuk sinyal clock. Sistem jalur data I2C adalah suatu standar protokol sistem komunikasi data serial yang dikembangkan oleh Philips dan cukup populer dikarenakan penggunaannya cukup mudah. Pada dasarnya, pada sistem I2C terbagi atas dua bagian, yaitu suatu *device* yang bertindak sebagai pengontrol atau Master dan suatu *device* yang dikontrol atau *Slave*. Master dan *Slave* saling berkomunikasi melalui jalur data bus I2C. Alat yang mengendalikan komunikasi data disebut Master dan alat yang dikendalikan oleh Master dikenal sebagai *Slave*.

Pada satu jalur data I2C yang sama dapat terdapat *slave* lebih dari satu oleh karena itu I2C Bus harus dikendalikan oleh sebuah Master yang dapat membangkitkan serial clock (SCL), mengontrol sistem komunikasi data (SDA), dan juga dapat menghasilkan kondisi-kondisi “START” dan “STOP”. Pada hal ini DS1307 beroperasi sebagai *slave* pada I2C bus. gambar 2.7 adalah contoh bagaimana data ditransfer pada jalur data I2C. Pada jalur data bus I2C hanya terdapat 2 buah jalur yang digunakan yaitu Clock (SCL) dan Data (SDA). Terdapat beberapa macam jenis kondisi pada jalur data I2C, jenis kondisi tersebut adalah:

1. **Bus not busy:** Jalur data (SDA) dan clock (SCL) berlogika high
2. **Start data transfer:** Suatu perubahan kondisi pada jalur data, dari logika *high* ke logika *low*, ketika jalur data sedang berlogika *high*, menandakan kondisi START.
3. **Stop data transfer:** Suatu perubahan kondisi pada jalur data, dari logika *low* ke logika *high*, ketika jalur data sedang berlogika *high*, menandakan kondisi STOP
4. **Data valid:** Suatu kondisi ketika jalur data menandakan data valid, yaitu ketika setelah kondisi START, jalur data tetap stabil selama periode *high* sinyal clock. Data pada jalur data harus berubah selama periode *low* dari sinyal clock. Terdapat satu pulsa clock untuk setiap bit data. Setiap proses pengiriman data dimulai dengan kondisi START dan diakhiri dengan kondisi STOP. Banyaknya jumlah *byte* data yang ditransfer diantara kondisi START dan STOP tersebut tidak terbatas, dan diatur oleh Master.
5. **Acknowledge:** Setiap *device* yang dituju telah menerima data dengan benar akan membangkitkan kondisi *Acknowledge* setiap menerima *byte* data. *Device* yang membangkitkan *Acknowledge* harus membangkitkan logika *low* pada jalur SDA.

selama sebuah pulsa clock. Untuk mengakhiri suatu proses pengiriman data Master harus memberikan suatu tanda dengan tidak memberikan tanda *acknowledge* melainkan memberikan tanda STOP pada *slave*.

Terdapat dua tipe arah proses pengiriman data pada sistem jalur data I2C sebagai berikut:

1. **Data transfer dari master menuju *slave*.** *Byte* pertama yang dikirimkan oleh master menuju *slave* adalah alamat *slave*. Lalu selanjutnya adalah *byte-byte* data. *Slave* membalas dengan bit *acknowledge* setiap berhasil menerima 1 *byte* data.
2. **Data transfer dari *slave* menuju master.** *Byte* pertama (alamat *slave*) dikirimkan oleh master. Kemudian *slave* yang mempunyai alamat yang dituju oleh master membalas dengan bit *acknowledge*. Lalu diikuti dengan proses pengiriman *byte-byte* data dari *slave* menuju master. Master membalas dengan mengirimkan bit *acknowledge* setiap berhasil menerima 1 *Byte*. Untuk mengakhiri proses pengiriman data master membalas dengan mengirimkan bit "*not acknowledge*" kepada *slave*.

Terdapat dua mode dalam penggunaan DS1307 sebagai berikut.:

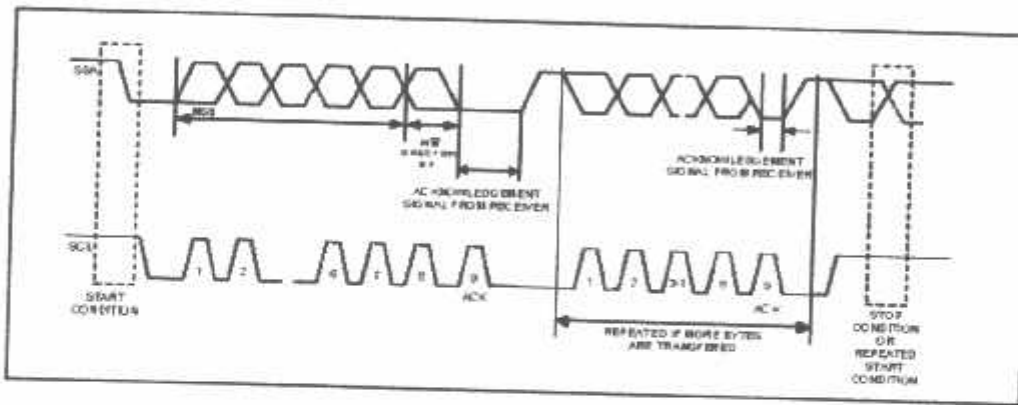
1. **Mode *Slave* Penerima (Master Menulis Pada *Slave*):** Data serial dan clock diterima melalui SDA dan SCL. Setiap menerima *byte* data DS1307 akan merespon dengan membangkitkan bit *acknowledge*. Untuk mengawali proses pengiriman data dari master menuju *slave* diawali dengan kondisi START dan diakhiri dengan kondisi STOP. Setiap *slave* akan membaca alamat yang dituju oleh master dan memeriksa apakah alamat tersebut sama dengan alamat *Slave* tersebut. *Byte* alamat *slave* adalah *Byte* pertama yang diterima *slave* setelah

master membangkitkan kondisi START. *Byte* alamat terdiri dari 7 bit data, untuk DS1307 *Byte* alamat tersebut adalah 1101000b, dan diikuti oleh bit arah (R/W), yang mana untuk penulisan data ke *slave* adalah 0. Setelah menerima dan menganalisa *Byte* alamat, DS1307 membangkitkan tanda *acknowledge* pada jalur SDA. Kemudian master akan mengirimkan sebuah data word alamat pada DS1307 untuk mengeset register pointer pada DS1307. Setelah itu Master dapat mengakhiri proses pengiriman data ataupun melanjutkannya dengan mengirimkan *Byte* data pada DS1307. Register pointer akan bertambah nilainya secara otomatis setiap terjadi proses penulisan data. Untuk mengakhiri proses pengiriman data master membangkitkan kondisi STOP.

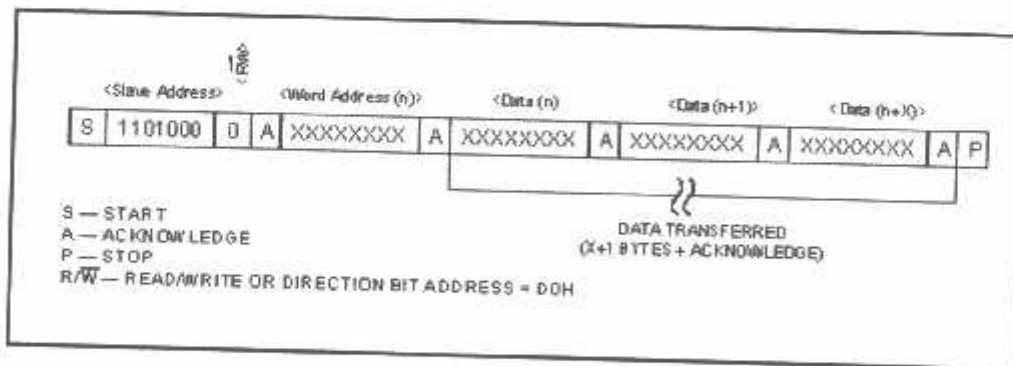
2. **Mode Slave Pengirim (Master Membaca Dari Slave):** *Byte* pertama diterima dan diolah oleh *slave* seperti pada mode penerima, tetapi bit arah bernilai 1. DS1307 mengirimkan data serial pada SDA ketika menerima sinyal clock pada SCL. Untuk memulai proses pengiriman data diawali dengan kondisi START dan diakhiri dengan kondisi STOP. *Byte* yang berisi data alamat diterima setelah master membangkitkan kondisi START. *Byte* alamat DS1307 terdiri dari 7-bit alamat dan 1 bit arah. 7-bit alamat tersebut adalah 1101000 dan bit arah tersebut (R/W) adalah 0 untuk *read*. Setelah menerima dan mengolah data alamat, DS1307 akan membalas dengan membangkitkan bit *acknowledge* pada pin SDA. Kemudian DS1307 mulai mengirimkan data dimulai dari data yang terdapat pada alamat yang ditunjuk oleh register pointer. Nilai register pointer secara otomatis akan bertambah setiap terjadi proses pembacaan 1 *Byte* data. Untuk mengakhiri

proses pengiriman data maka master harus mengirimkan tadan “not *acknowledge*” kepada *slave*.

Untuk dapat mengambil nilai waktu dan tanggal maka master harus melakukan proses pembacaan data (*Read*) pada *slave* (DS1307), dengan alamat register sesuai dengan tabel 2-2 Setiap nilai-nilai waktu atau tanggal disimpan pada register yang mempunyai alamat yang berbeda-beda, misalnya untuk register detik yang menyimpan nilai detik, menempati alamat register 00h.

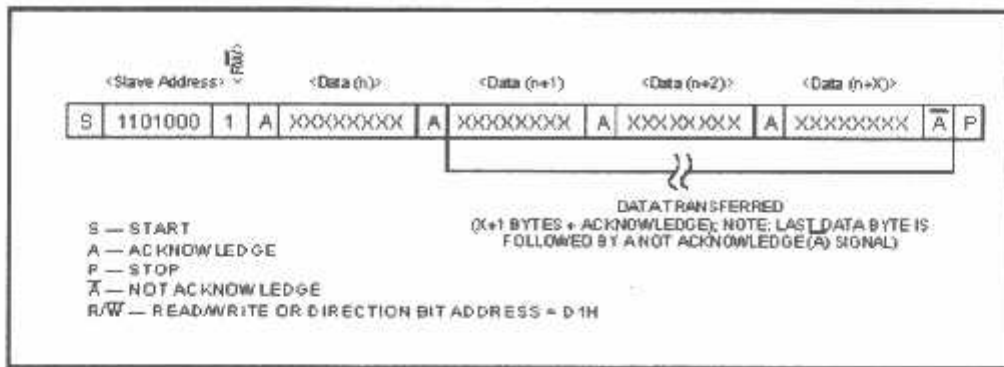


**Gambar 2.7.** Proses Transfer Data pada I2C  
Sumber: Maxim-ic, 2006



**Gambar 2.8.** Format Data pada I2C (Master Menulis Pada *Slave*)  
Sumber: Maxim-ic, 2006

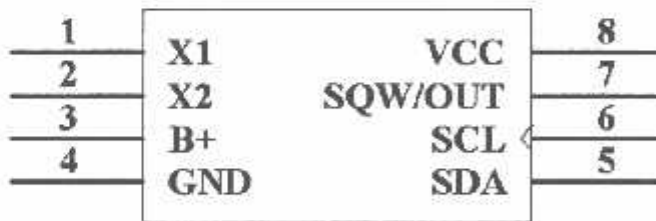




**Gambar 2.9.** Format Data pada I2C (Master Membaca Dari Slave)  
 Sumber: Maxim-ic, 2006

**Tabel 2-2** Setting DS1307

ADDRESS	BR7	BR6	BR5	BR4	BR3	BR2	BR1	BR0	FUNCTION	RANGE
00H	CH	10 Seconds			Seconds			Seconds	Seconds	00-59
01H	0	10 Minutes			Minutes			Minutes	Minutes	00-59
02H	0	12	10 Hour	10 Hour	Hours			Hours	Hours	1-12 +AM/PM 00-23
		24	PM/AM							
03H	0	0	0	0	0	DAY		Day	Day	01-07
04H	0	0	10 Date		Date		Date	Date	Date	01-31
05H	0	0	0	10 Month	Month		Month	Month	Month	01-12
06H	10 Year			Year			Year	Year	Year	00-99
07H	OUT	0	0	SQWE	0	0	RS1	RS0	Control	—
08H-3FH									RAM 56 x 8	00H-FFH



**Gambar 2.10.** RTC DS1307  
 Sumber: Maxim-ic, 2006

Konfigurasi Pin DS1307:

- Vcc, + 5 Volt
- X1 dan X2, merupakan jalur untuk koneksi ke kristal 32,768 kHz.
- B+(V<sub>BAT</sub>), Input untuk baterai *back-up* tegangan sebesar 3 Volt.
- SQW/OUT, *Square Wave/Output Driver*
- SCL, *Serial Clock*
- SDA, *Serial Data*
- GND, *Ground*

## 2.8. LCD M1632

LCD *Display Module* M1632 buatan Seiko Instrument Inc. terdiri dari dua bagian, yang pertama merupakan panel LCD sebagai media penampil informasi dalam bentuk huruf/angka dua baris, masing-masing baris dapat menampung 16 huruf/ angka. Bagian kedua merupakan sebuah sistem yang dibentuk dengan mikrokontroler yang ditempelkan dibalik pada panel LCD, berfungsi mengatur tampilan informasi serta berfungsi mengatur komunikasi M1632 dengan mikrokontroler yang memakai tampilan LCD tersebut

Untuk dapat berhubungan dengan mikrokontroler pemakai, LCD M1632 dilengkapi dengan 8 jalur data (DB0..DB7) yang digunakan untuk menyalurkan kode ASCII maupun perintah pengatur kerjanya M1632. Selain itu dilengkapi pula dengan E, R/W dan RS. Kombinasi lainnya E dan R/W merupakan sinyal standar buatan

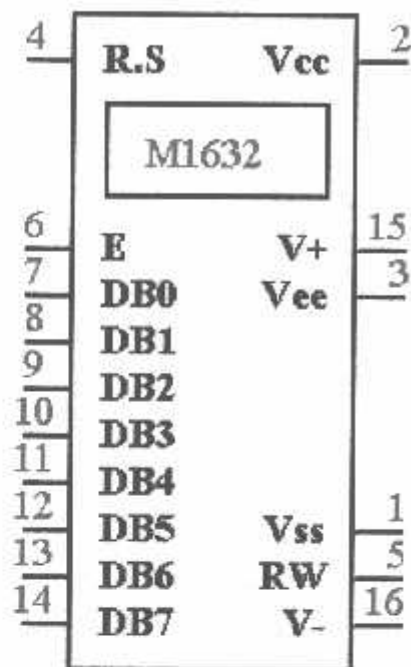
Motorola. Proses mengirim/mengambil data ke/dari M1632 dijabarkan sebagai berikut :

1. RS harus dipersiapkan dulu, untuk menentukan jenis data yang dikirim ke M1632.
2. R/W di-nol-kan untuk menandakan akan diadakan pengiriman data ke M1632. Data yang akan dikirim disiapkan di DB0..DB7, sesaat kemudian sinyal E di-satu-kan dan di-nol-kan kembali. Sinyal E merupakan sinyal sinkronisasi, saat E berubah dari 1 menjadi 0 data di DB0 .. DB7 diterima oleh M1632.
3. Untuk mengambil data dari M1632 sinyal R/W di-satu-kan, menyusul sinyal E di-satu-kan. Pada saat E menjadi 1, M1632 akan meletakkan datanya di DB0 .. DB7, data ini harus diambil sebelum sinyal E di-nol-kan kembali.

Setelah diberi sumber daya, ada beberapa langkah persiapan yang harus dikerjakan dulu agar M1632 bisa digunakan.

Langkah-langkah tersebut antara lain adalah :

1. Menunggu selama 15 mili-detik atau lebih.
2. Mengirim perintah 30h, artinya transfer data antara M1632 dan mikro kontroler dilakukan dengan mode 8 bit.
3. Menunggu selama 4,1 mili-detik.
4. Mengirim sekali lagi perintah 30h.
5. Menunggu lagi selama 100 mikro-detik.



**Gambar 2.11.** LCD M1632  
 Sumber: Seiko Instruments Inc, 2006

**Konfigurasi Pin LCD M1632:**

1. Vcc : +5V
2. GND: 0V
3. VEE : Tegangan Kontras LCD
4. RS : *Register Select*
5. R/W : 1=*read*, 0=*write*
6. E : *Enable Clock LCD*
7. D0 : Data Bus 0
8. D1 : Data Bus 1

9. D2 : Data Bus 2
10. D3 : Data Bus 3
11. D4 : Data Bus 4
12. D5 : Data Bus 5
13. D6 : Data Bus 6
14. D7 : Data Bus 7
15. Anode : Tegangan positif *backlight*
16. Katode : Tegangan negatif *backlight*

## 2.9. kWh meter

Pencatatan penggunaan listrik sering kali menimbulkan permasalahan bagi pelanggan yang ditimbulkan oleh perbedaan pembacaan kWh meter analog antara pelanggan dengan pencatat. Sehingga diperlukanlah peralatan yang dapat dijadikan acuan bersama antara pelanggan dan pencatat dalam hal pembacaannya. Dewasa ini teknik *spread spectrum* mulai diterapkan dalam berbagai bidang kebutuhan, sekarang sudah banyak perusahaan yang sedang mengembangkan kWh meter digital yang mencatat daya kemudian ditransmisikan ke sentral yang dimiliki PLN. Perusahaan sekarang sudah banyak mengembangkan produk-produk dari analog menjadi produk digital. Salah satu keunggulan produk digital dibandingkan dengan produk analog adalah:

- Lebih kebal terhadap *jamming*.
- Mampu menekan interferensi.

- Dapat dioperasikan pada level daya yang rendah.
- Kemampuan *multiple access* pada CDMA (*Code Division Multiple Access*).
- Kerahasiaan terjamin.
- *Ranging*.
- Produknya lebih kecil dibandingkan dengan produk analog.

Dalam kemajuan teknologi semakin pesat banyak sekali perkembangan yang mulai muncul dalam bidang kelistrikan antara lain adalah:

- Penggunaan kWh meter digital dengan sistem *Automatic Meter Reading* (AMR).

Peralatan ini diperuntukkan bagi industri yang memungkinkan adanya sistem pencatatan pemakaian listrik jarak jauh, sekaligus mencegah kemungkinan terjadinya pelanggaran penggunaan tenaga listrik.

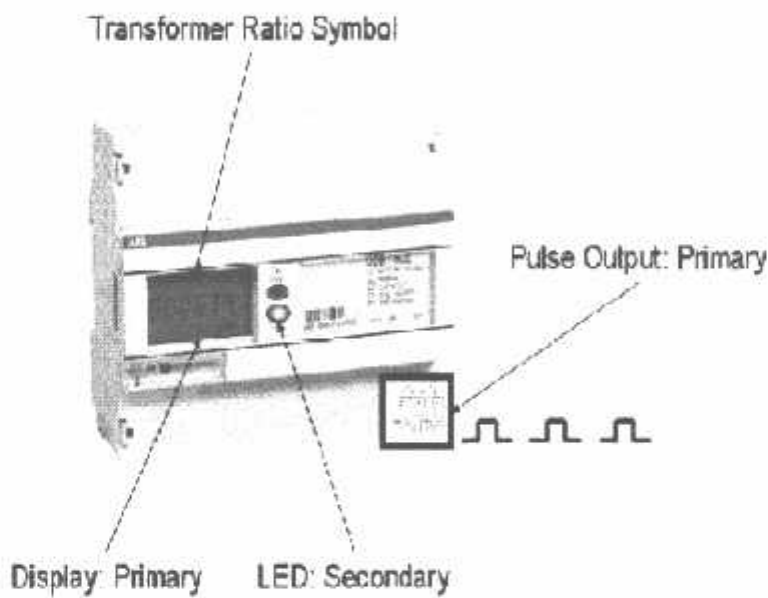
- Penerapan *Customer Information System* (CIS) dan *Geographical Information System* (GIS)

CIS dan GIS memberikan informasi yang terpadu sehingga mampu memberikan kemudahan, akurasi, dan kecepatan dalam melayani informasi.

- Penggunaan *Portable Data Terminal* (PDT)

Sebagai alat pembacaan meter elektronik yang mampu memberikan hasil pembacaan kWh meter dengan tingkat akurasi yang lebih cepat.

kWh meter yang digunakan dalam tugas akhir ini adalah kWh meter digital jenis *Delta Single*, dengan type 2CMA180894R1000 yang diproduksi oleh DeltaPlus milik ABB terdapat pada gambar 2.12. Dalam kWh meter digital terdapat LCD (*Liquid Crystal Display*) dengan 7 digit yang menampilkan informasi-informasi yang diperlukan, misalnya informasi mengenai banyaknya daya yang digunakan dalam pemakaian.



Gambar 2.12 kWh meter digital  
Sumber: ABB Corporation. *Technical Documentation Delta Single*, 2006

Dalam display terdapat anak panah yang membentuk lingkaran yang berguna untuk mengetahui jalannya kWh tersebut sebagai *load indicator*. Kalau di dalam kWh meter, lingkaran anak panah diibaratkan sebagai jalannya lempengan pada kWh meter analog. Sedangkan LED berguna untuk mengetahui apakah kWh tersebut sudah jalan

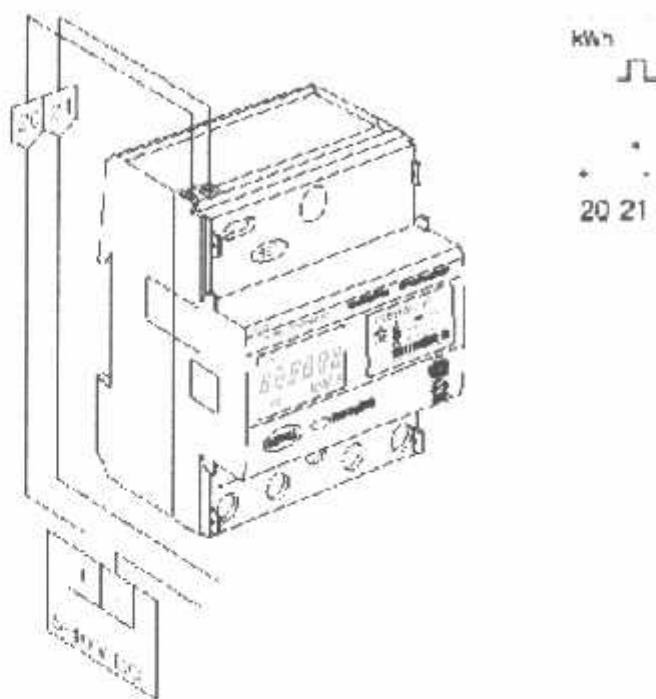
atau tidak. Jalannya kWh juga dapat dilihat dengan berputarnya anak panah.

Banyaknya pemakaian dapat diukur dengan berbagai cara antara lain:

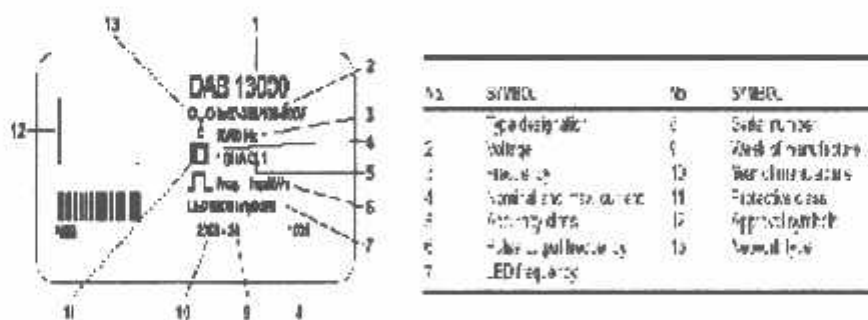
- Dengan melihat angka yang tertera pada LCD.
- Dengan melihat hidup tidaknya LED pada kWh meter, sebab yang menyebabkan hidup tidaknya LED adalah *pulse*. Pada kWh bermacam-macam besarnya frekuensi *pulse* yang dihasilkan, untuk frekuensi *pulse* yang dihasilkan pada kWh meter yang digunakan adalah 1000 imp / kWh dengan panjang *pulse* sebesar 40ms.
- Dengan sistem kontak. Di dalam kontak terdapat arus yang mengalirkan *pulse* dengan diberi tegangan 5-40 volt yang terdapat pada gambar 2.13. Untuk kontak frekuensi *pulse* yang dihasilkan adalah 100 impulse / kWh dengan panjang *pulse* sebesar 100 ms dan maksimal arusnya adalah sebesar 100 mA.

Di dalam kWh meter juga terdapat informasi mengenai keterangan tanda-tanda yang ada dalam label kWh meter seperti gambar 2.14. Sehingga dapat mengetahui jenis kWh meter yang akan dipakai. Di dalam LCD juga terdapat informasi atau keterangan berupa gambarseperti pada gambar 2.15.

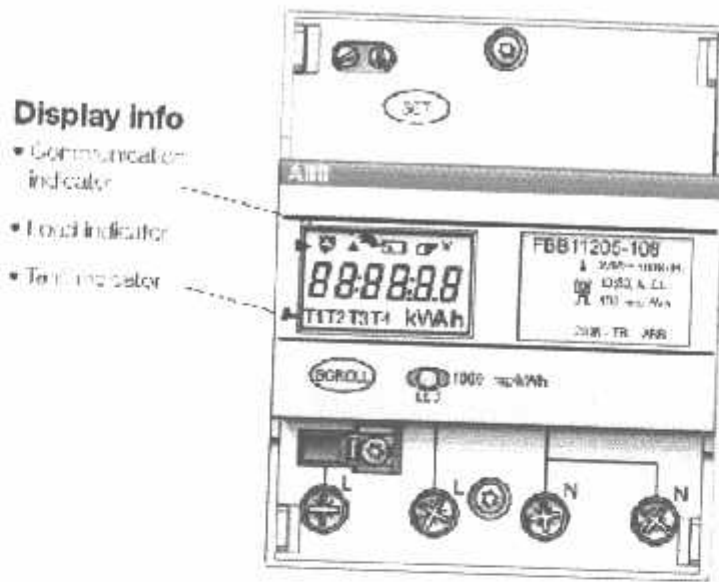




Gambar 2.13. Sistem Kontak Pada kWh Meter  
 Sumber: ABB Corporation, *Technical Documentation Delta Single*, 2006



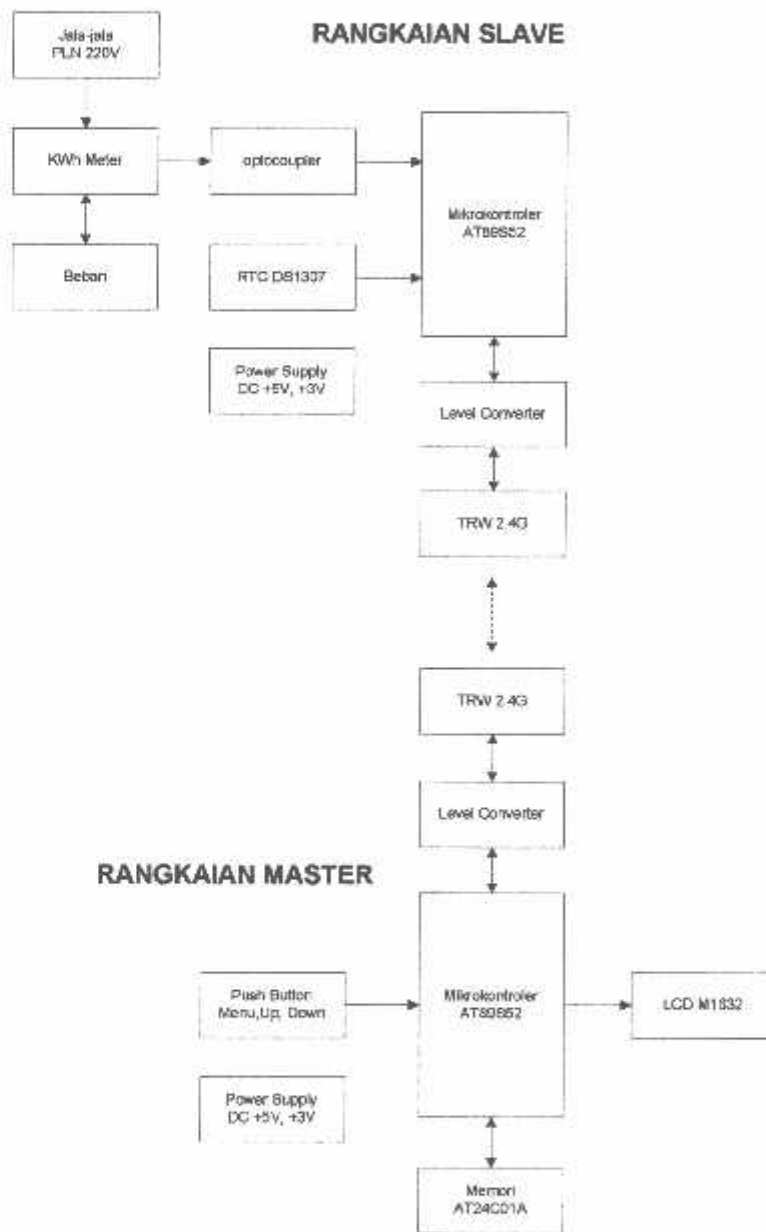
Gambar 2.14 Identitas Label Pada kWh Meter  
 Sumber: ABB Corporation, *Technical Documentation Delta Single*, 2006



Gambar 2.15 Display Informasi Pada kWh Meter  
 Sumber: ABB Corporation. *Technical Documentation Delta Single*, 2006

**BAB III**  
**PERANCANGAN DAN PEMBUATAN ALAT**

**3.1. Diagram Blok**



Gambar 3.1. Blok Diagram

### **Rangkaian Master**

- **Power Supply**, digunakan untuk memberikan tegangan kerja yang di butuhkan untuk keseluruhan rangkaian master.
- **Mikrokontroler AT89S52**, berfungsi sebagai pengendali utama.
- **TRW 2.4G**, berfungsi sebagai Transmitter/Receiver.
- **Level Converter**, digunakan sebagai pengubah level tegangan agar TRW 2-4G dapat berkomunikasi dengan Mikrokontroler. TRW-2.4G menggunakan catu daya +3 VDC dan memiliki I/O yang bekerja pada level tegangan 3 V sedangkan mikrokontroler menggunakan catu daya +5 VDC dan memiliki I/O yang bekerja pada level tegangan 5 V sehingga diperlukan rangkaian Level Converter.
- **Memori AT24C01A**, di gunakan untuk menyimpan data hasil catat meter.
- **Push Button**, berfungsi sebagai inputan perintah memasukkan nomor ID.
- **LCD M1632**, berfungsi sebagai display.

### **Rangkaian Slave**

- **Power Supply**, digunakan untuk memberikan tegangan kerja yang dibutuhkan untuk keseluruhan rangkaian slave
- **Mikrokontroler AT89S52**, berfungsi sebagai pengendali utama.
- **TRW 2.4G**, berfungsi sebagai Transmitter/Receiver.
- **Level Converter**, digunakan sebagai pengubah level tegangan agar TRW 2-4G dapat berkomunikasi dengan Mikrokontroler. TRW-2.4G menggunakan catu daya +3 VDC dan memiliki I/O yang bekerja pada level tegangan 3 V

sedangkan mikrokontroler menggunakan catu daya +5 VDC dan memiliki I/O yang bekerja pada level tegangan 5 V sehingga diperlukan rangkaian Level Converter.

- **Optocoupler**, digunakan sebagai isolasi pemisah antara KWh meter dengan rangkaian slave.
- **RTC DS1307**. berfungsi sebagai pewaktu, selain itu RTC DS1307 di dalamnya juga sudah terdapat memori yang bersifat non-volatile sehingga selain digunakan sebagai pewaktu juga di gunakan untuk menyimpan data hasil catat meter.

### 3.2. Prinsip Kerja Alat

Komunikasi antara rangkaian master dan rangkaian slave di lakukan melalui gelombang radio 2.4GHz. Adapun proses yang terjadi adalah sebagai berikut:

1. Inisialisasi rangkaian master ke mode transmitter.
2. Inisialisasi rangkaian slave ke mode receiver.
3. Rangkaian master mengirimkan nomor ID ke rangkaian Slave.
4. Rangkaian master berubah ke mode receiver untuk mendengarkan slave.
5. Bila nomor ID yang di kirim sesuai dengan nomor ID slave maka ke proses 6.  
Bila nomor ID yang dikirim tidak sesuai dengan nomor ID Slave maka slave tidak akan menanggapi, kemudian di lanjutkan ke proses 10.
6. Rangkaian slave berubah ke mode transmitter untuk menanggapi request master.

7. Slave mengirimkan data hasil catat meter kWh meter ke rangkaian master.
8. Master berubah ke mode transmitter dan mengirimkan string 'oke', sebagai tanda bahwa data telah di terima.
9. Slave menerima string 'oke', berarti data telah di terima oleh master.
10. Kembali ke proses 1.

### 3.3. Mikrokontroler AT89S52

Mikrokontroller AT89S52 dirancang untuk dapat berdiri sendiri, karena sudah terdapat *EPROM*, *RAM* serta *Port I/O internal*. Untuk berhubungan dengan peralatan luar *chip* dibutuhkan 3 Bus yaitu :

1. *Data Bus*

Yaitu jalur untuk *input - output* data yang lebarnya sesuai dengan data yang diolah oleh mikrokontroler, yaitu 8 bit.

2. *Address Bus*

Yaitu jalur *input - output* atau dari *memori* yang dihubungi, sehingga pada suatu saat hanya ada satu *device* yang berhubungan dengan *CPU*. Lebar *address bus* mikrokontroler AT89S52 adalah 16 bit (A0 - A15).

3. *Control Bus*

Berfungsi sebagai pengatur *sinkronisasi* hubungan antara CPU dengan *device* Luar.

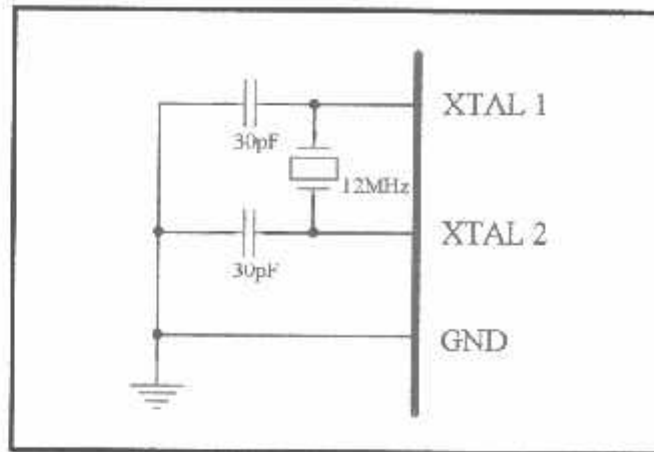
### 3.3.1. Pemetaan *Memori*

Mikrokontroler AT89S52 memiliki 16 *bit address* (A0 - A15) dengan demikian kapasitas maksimumnya adalah  $2^{16} = 65536 \text{ byte} = 64 \text{ Kbyte}$  dengan alamat 0000H-FFFFH. Jika alamat-alamat program lebih tinggi dari 0FFFH, yang melebihi kapasitas *RAM internal* menyebabkan mikrokontroler secara otomatis mengambil *code byte* dari program *memori* eksternal. *Code byte* juga hanya diambil dari *memori* eksternal dengan alamat 0000H-0FFFH dengan menghubungkan *Pin EA* ke *ground*.

Dalam perancangan ini hanya menggunakan 8 *Kbyte*, karena program sudah mencukupi, sehingga *pin EA* dihubungkan ke *VCC*. Mikrokontroler AT89S52 memiliki 8 *Kbyte memori internal* yang dapat diprogram dan dihapus sesuai dengan keinginan, dan bersifat *non volatile* (tidak hilang pada saat catu daya terputus).

### 3.3.2. Rangkaian *Clock*

Mikrokontroler AT89S52 ini memiliki *internal clock*, yang berfungsi sebagai sumber *clock*, tapi masih diperlukan rangkaian tambahan untuk membangkitkan *clock* yang diperlukan. Rangkaian ini terdiri dari 2 buah kapasitor dan sebuah kristal dengan ketentuan seperti gambar berikut :



Gambar 3.2. Rangkaian *Clock* AT89S52

### 3.3.3. Rangkaian *Reset*

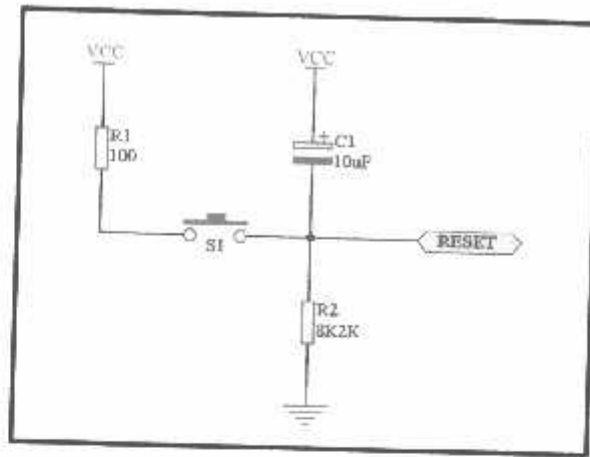
Rangkaian *reset* bertujuan agar mikrokontroler dapat menjalankan proses mulai dari alamat awal. Rangkaian *reset* untuk mikrokontroler dirancang agar mempunyai kemampuan *power on reset* yaitu *reset* yang terjadi pada saat sistem dinyalakan untuk pertama kalinya. *Reset* juga dapat dilakukan secara manual dengan menyediakan tombol yang berupa *switch*.

Jika saklar S1 ditekan , *reset* bekerja secara manual, aliran arus akan mengalir dari *VCC* melalui R1 menuju kaki RST. Tegangan di RST atau VR2 akan berubah menjadi :

$$\begin{aligned}
 VR2 &= \frac{R2 \times VCC}{R1 + R2} \\
 &= \frac{8200 \times 5}{100 + 8200} \\
 &= 4,94 \text{ V}
 \end{aligned}$$

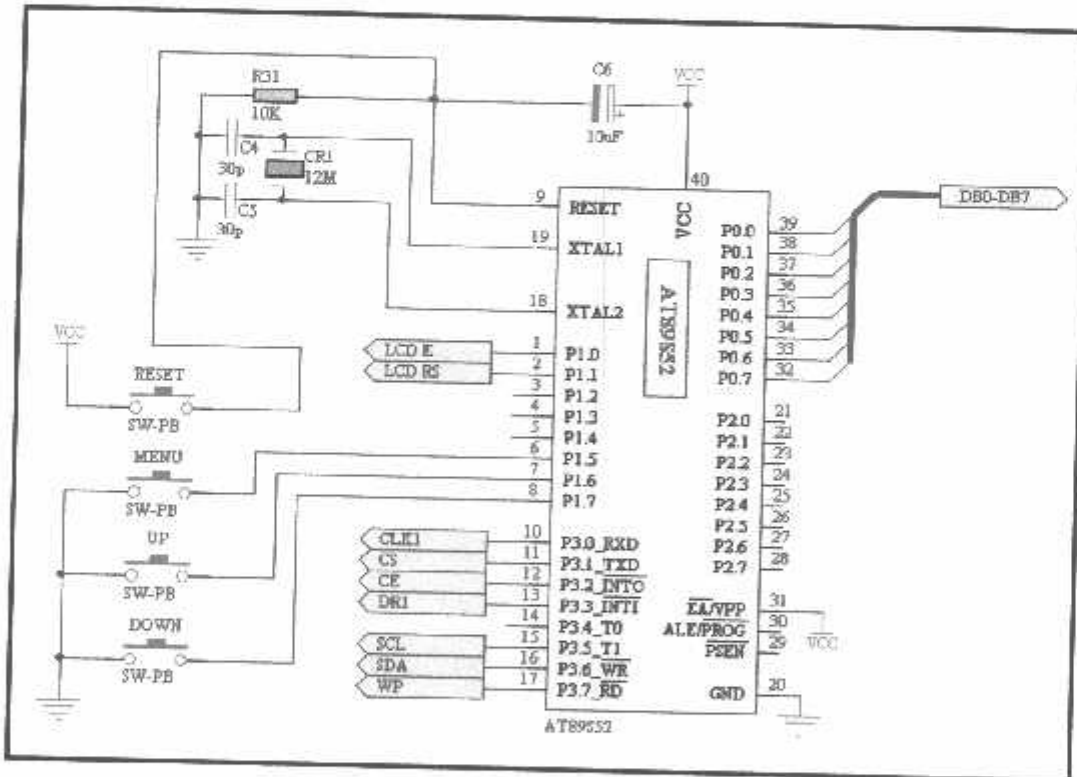
Saat saklar dilepas, aliran arus dari *VCC* melalui R1 akan berhenti dan tegangan pada kaki RST akan turun menuju ke nol dan proses *reset* selesai.





Gambar 3.3. Rangkaian Reset

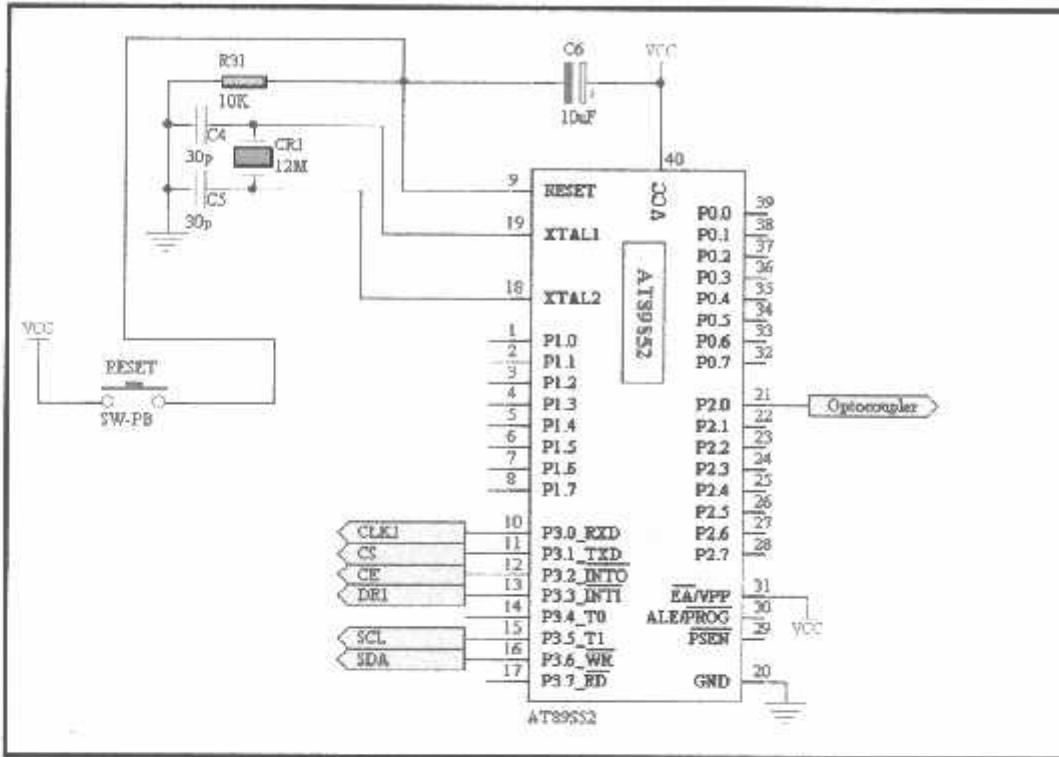
### 3.3.4. Hubungan Pin Pada AT89S52



Gambar 3.4. Hubungan Pin Pada AT89S52 (Rangkaian Master)

#### Diskripsi konfigurasi *Pin-Pin* AT89S52 Rangkaian Master

- *Pin* 1 dan 2 : dihubungkan ke *LCD* E dan RS
- *Pin* 6, 7 dan 8 : dihubungkan ke push button menu, up, dan down
- *Pin* 9 : dihubungkan ke *reset*
- *Pin* 10 : dihubungkan ke CLK1 (TRW 2.4 GHz)
- *Pin* 11 : dihubungkan ke CS (TRW 2.4 GHz)
- *Pin* 12 : dihubungkan ke CE (TRW 2.4 GHz)
- *Pin* 13 : dihubungkan ke DR1 (TRW 2.4 GHz)
- *Pin* 15 : dihubungkan ke SCL (AT24C01)
- *Pin* 16 : dihubungkan ke SDA (AT24C01)
- *Pin* 17 : dihubungkan ke WP (AT24C01)
- *Pin* 18 dan 19 : dihubungkan *X-tal* 12 MHz
- *Pin* 20 : dihubungkan ke GND
- *Pin* 32-39 : dihubungkan ke *LCD* D0-D7
- *Pin* 31 dan 40 : dihubungkan ke *VCC*



Gambar 3.5. Hubungan *Pin* Pada AT89S52 (Rangkaian Slave)

#### Diskripsi konfigurasi *Pin-Pin* AT89S52 Rangkaian Master

- *Pin* 9 : dihubungkan ke *reset*
- *Pin* 10 : dihubungkan ke CLK1 (TRW 2.4 GHz)
- *Pin* 11 : dihubungkan ke CS (TRW 2.4 GHz)
- *Pin* 12 : dihubungkan ke CE (TRW 2.4 GHz)
- *Pin* 13 : dihubungkan ke DR1 (TRW 2.4 GHz)
- *Pin* 15 : dihubungkan ke SCL (RTC DS1307)
- *Pin* 16 : dihubungkan ke SDA (RTC DS1307)
- *Pin* 18 dan 19 : dihubungkan *X-tal* 12 MHz
- *Pin* 20 : dihubungkan ke GND
- *Pin* 31 dan 40 : dihubungkan ke *VCC*

### 3.4. Perancangan Rangkaian TRW 24-G

TRW-2.4G merupakan modul RF dengan modulasi GFSK dan memiliki 2 mode transmisi data yaitu direct dan shock burst, Dalam aplikasi ini, TRW-2.4G digunakan dalam mode shock burst agar dapat menggunakan mikrokontroler AT89S52.

Aplikasi ini membutuhkan modul / komponen berikut:

- ❖ 2 bh AT89S52
- ❖ 2 bh TRW-2.4G
- ❖ 2 bh 74HC125
- ❖ 4 bh transistor 2N3904
- ❖ 6 bh resistor 10K ohm  $\frac{1}{4}$  W.

TRW-2.4G memiliki spesifikasi berikut:

- Frekuensi kerja : 2,4 – 2,524 GHz ISM band.
- Tipe modulasi : GFSK.
- Catu daya : 1,9 – 3,6 V.
- RF data rate : 1 Mbps atau 250 Kbps.
- Multi channel, hingga 125 channel.
- Dual receiver.
- Jangkauan : 280m @ 250Kbps, 150m @ 1Mbps.
- Built-in antenna.

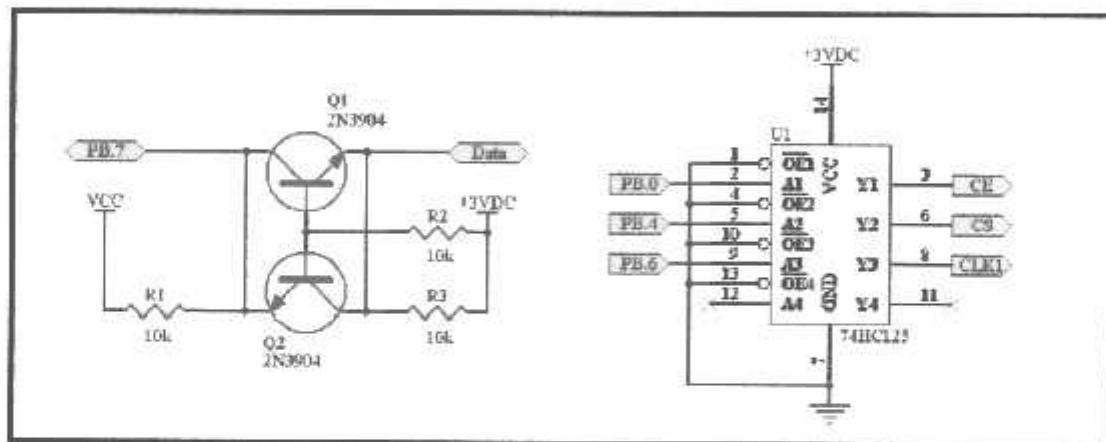
Hubungan antara modul-modul tersebut dengan mikrokontroler AT89S52 adalah sebagai berikut:

**CLK1**, dihubungkan P3.0 melalui rangkaian level converter

**CS**, dihubungkan P3.1 melalui rangkaian level converter

**CE**, dihubungkan P3.2 melalui rangkaian level converter

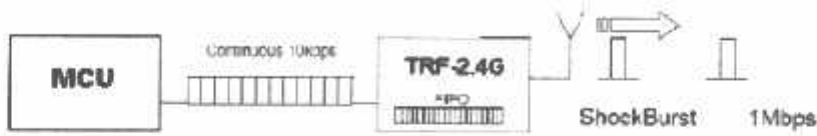
TRW-2.4G menggunakan catu daya +3 VDC dan memiliki I/O yang bekerja pada level tegangan 3 V sehingga beberapa hubungan diatas harus melalui rangkaian level converter seperti pada Gambar berikut.



Gambar 3.6. Rangkaian Level Converter

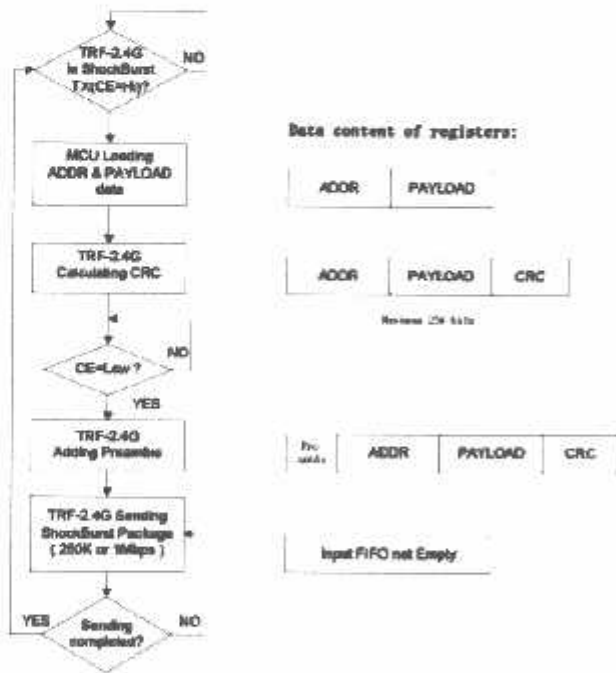
Modul TRW24G merupakan modul transceiver RF. Beroperasi pada range Frekuensi 2.4-2.524 GHz. Kecepatan pengiriman data maksimal 1Mbps. Mempunyai 125 Channel, dengan waktu pergantian antar channel  $<200\mu\text{S}$ . Mempunyai dua receiver pada satu modul dan bekerja secara terpisah independen. Built In decoder, encoder, data buffer, komputasi CRC, dan antenna Mempunyai 2 mode kerja, yaitu mode ShockBurst dan Direct. Dimana pada perancangan ini kita

menggunakan mode Shockburst agar dapat menggunakan mikrokontroler AT89S52. Berikut dibawah ini adalah format data pengiriman dan penerimaan data TRW 2.4 GHz.

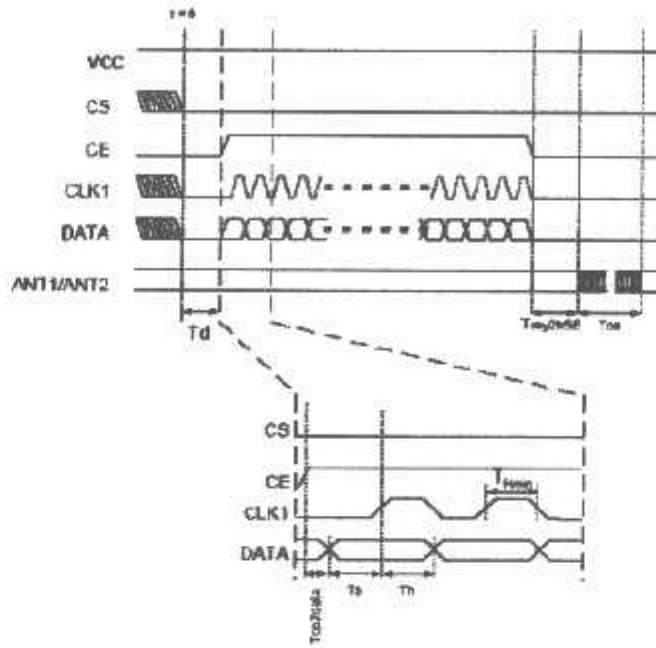


Gambar 3.7. Format pengiriman data yang dikirimkan oleh TRW 2.4 GHz

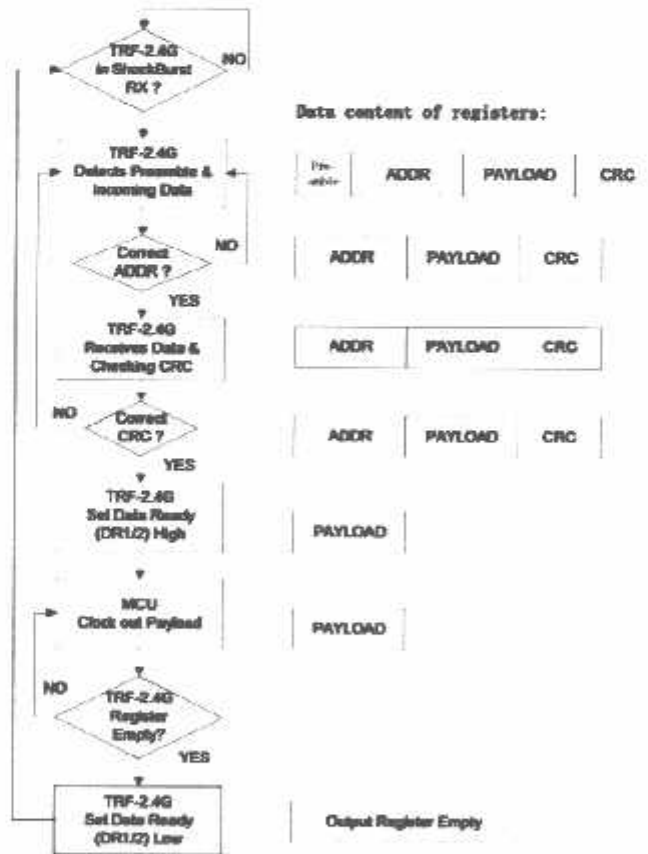
Data dikirimkan oleh MCU ke modul TRW 2.4 G dengan kecepatan tertentu sesuai dengan kubutuhan. Data tersebut ditampung pada internal FIFO buffer lalu dikirimkan melalui RF dengan kecepatan 1Mbps.



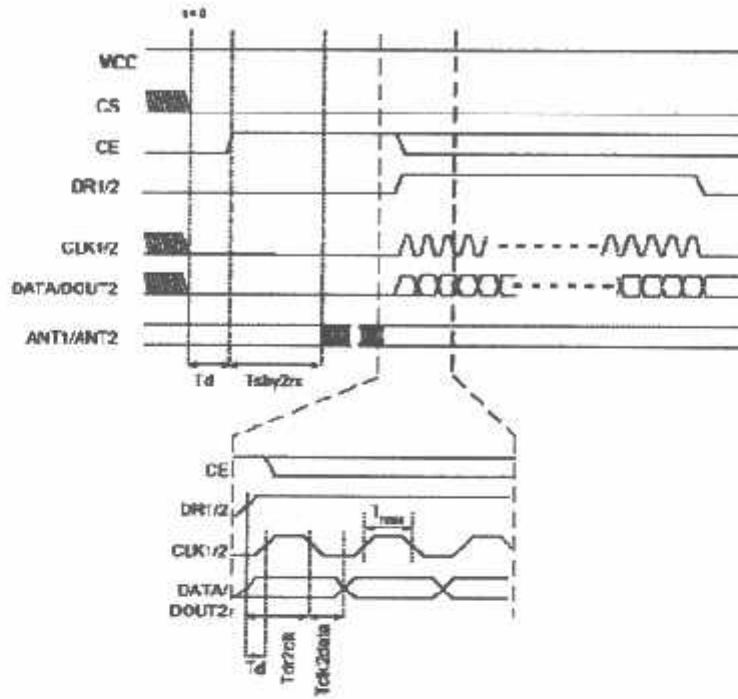
Gambar 3.8. Flowchart format pengiriman data



Gambar 3.9. Diagram waktu pengiriman data



Gambar 3.10. Flowchart format penerimaan data



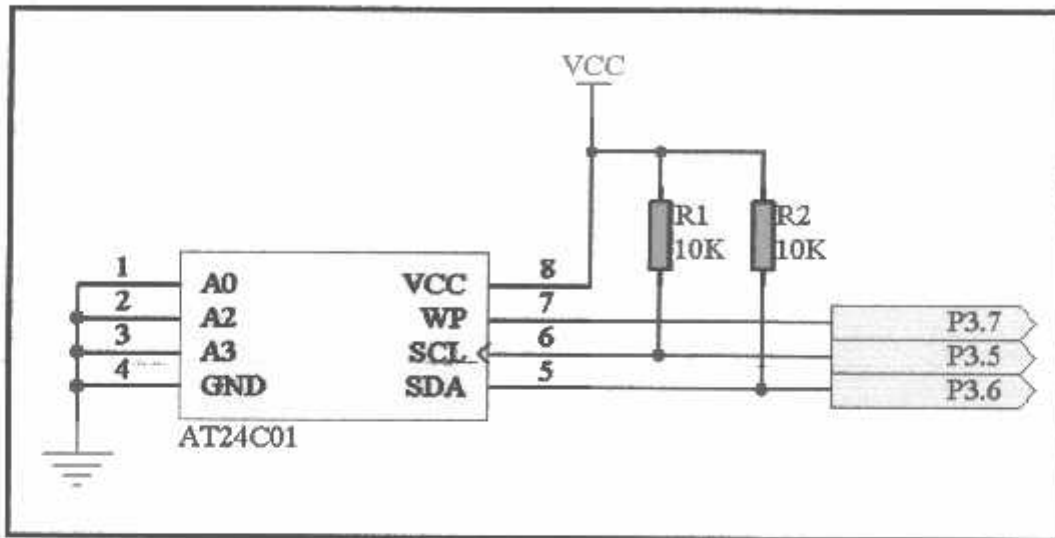
Gambar 3.11. Diagram waktu penerimaan data

### 3.5. Rangkaian AT24C01A

AT24C01A di gunakan sebagai memori untuk menyimpan data hasil catat meter. Kelebihan dari memori ini adalah data yang tersimpan tidak akan hilang meskipun rangkaian dalam keadaan tidak di catu daya. Memori ini berkapasitas 128 byte, dimana alamat dan data ditransmisikan secara serial I2C melalui sebuah jalur data dua arah. Karena menggunakan jalur data serial maka hanya memerlukan dua buah pin saja untuk komunikasi. Yaitu pin untuk data (pin 5) dan pin untuk sinyal clock (pin 6). Sedangkan pin 7 adalah *write protect* (WP) berfungsi untuk melindungi data yang tersimpan dalam IC EEPROM AT24C01A. Dalam hal ini apabila pin 7 diberikan sinyal *high* '1' maka IC ini dalam keadaan



terproteksi (isinya tidak dapat diganti). Sebaliknya jika pin 7 diberikan sinyal low '0' maka IC AT24C01A dapat di baca maupun di isi data.



Gambar 3.14. Rangkaian AT24C01A

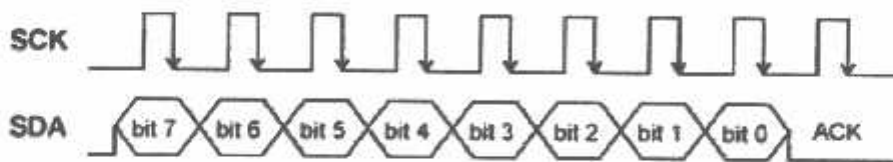
Diskripsi konfigurasi *Pin-Pin* AT24C01A

- Pin 1, 2, 3 dan 4 : dihubungkan ke *Ground*
- Pin 5 : dihubungkan ke P3.6 AT89S52
- Pin 6 : dihubungkan ke P3.5 AT89S52
- Pin 7 : dihubungkan ke P3.7 AT89S52
- Pin 8 : dihubungkan ke VCC

Format pengiriman data dari AT89S52 ke AT24C01A dalam I2C Bus adalah sebagai berikut :

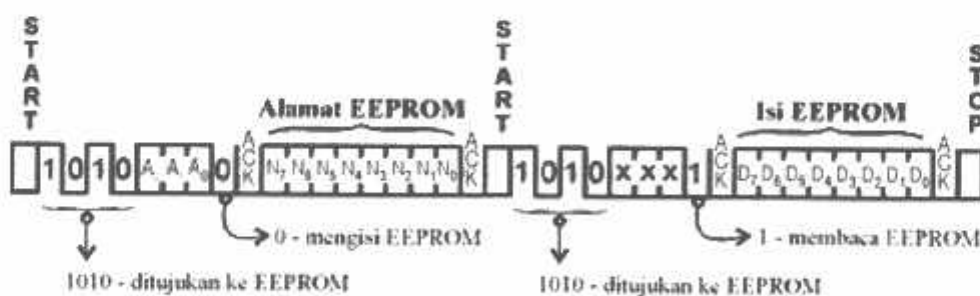
- ✓ clock SCK dibangkitkan oleh master, SDA boleh berubah pada saat SCK = '0'.
- ✓ data di SDA bisa dibangkitkan oleh master maupun slave, tergantung pada arah transmisi data.

- ✓ pengiriman data dilakukan per 1 byte, digeser serempak dengan SCK bit demi bit yang dimulai dari bit 7 sampai bit 0.
- ✓ pada hitungan SCK yang ke sembilan, pengirim data harus membuat SDA='1' dengan maksud agar penerima data bisa mengirimkan sinyal ACK (= '0') sebagai tanda terima kiriman data.



Gambar 3.13. Format pengiriman data dari AT89S52 ke AT24C01A

Sedangkan proses pembacaan data dari AT24C01A oleh mikrokontroler AT89S52 dilakukan seperti Gambar 3.14. Mula-mula Mikrokontroler mengirimkan alamat EEPROM yang akan dibaca isinya, setelah itu Mikrokontroler mengirim sinyal START sekali lagi, disusul dengan perintah untuk membaca isi EEPROM dan selanjutnya disusul dengan pembacaan isi EEPROM yang sesungguhnya. Selesai membaca isi EEPROM Microcontroller menutup komunikasi dengan mengirimkan sinyal STOP.



Gambar 3.14. Format penerimaan data dari AT24C01A

### 3.6. Perancangan Rangkaian LCD

*LCD Display Module M1632* buatan *Seiko Instrument Inc.* terdiri dari dua bagian, yang pertama merupakan panel *LCD* sebagai media penampil informasi dalam bentuk huruf/angka dua baris, masing-masing baris bisa menampung 16 huruf/angka. Bagian kedua merupakan sebuah sistem yang dibentuk dengan mikrokontroler yang ditempelkan dibalik pada panel *LCD*, berfungsi mengatur tampilan informasi serta berfungsi mengatur komunikasi M1632 dengan mikrokontroler yang memakai tampilan *LCD* itu..

Untuk berhubungan dengan mikrokontroler pemakai, M1632 dilengkapi dengan 8 jalur data (**DB0..DB7**) yang dipakai untuk menyalurkan kode *ASCII* maupun perintah pengatur kerjanya M1632. Selain itu dilengkapi pula dengan **E**, **R/W** dan **RS** seperti layaknya komponen yang kompatibel dengan mikroprosesor. Kombinasi lainya **E** dan **R/W** merupakan sinyal standar pada komponen buatan Motorola. Sebaliknya sinyal-sinyal dari MCS51 merupakan sinyal khas *Intel* dengan kombinasi sinyal **WR** dan **RD**.

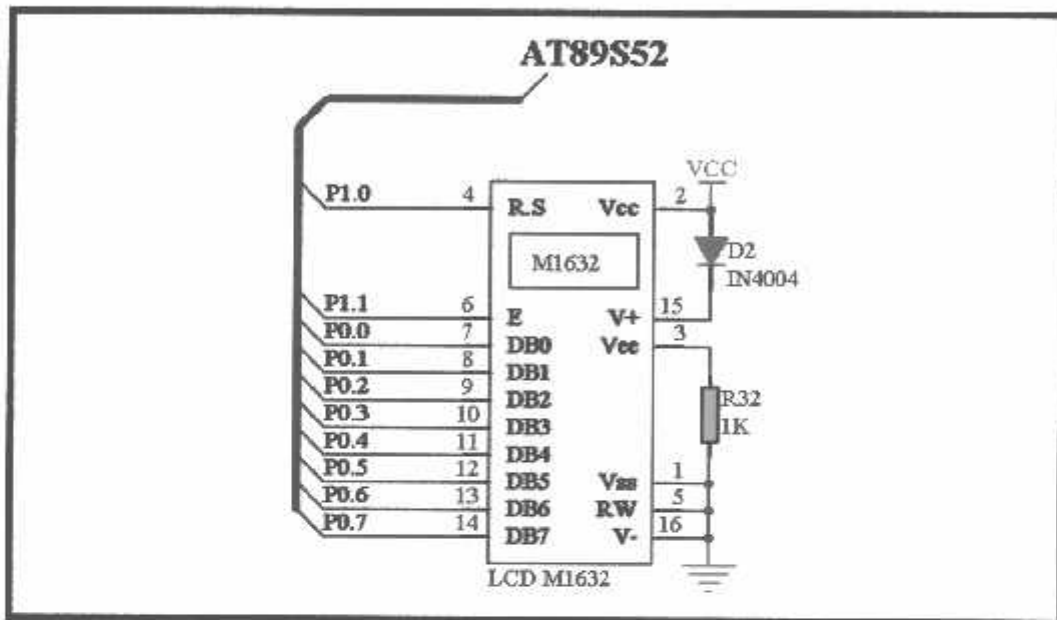
**RS**, singkatan dari *Register Select*, dipakai untuk membedakan jenis data yang dikirim ke M1632, kalau **RS=0** data yang dikirim adalah perintah untuk mengatur kerja M1632, sebaliknya kalau **RS=1** data yang dikirim adalah kode *ASCII* yang ditampilkan. Demikian pula saat pengambilan data, saat **RS=0** data yang diambil dari M1632 merupakan data status yang mewakili aktifitas M1632, dan saat **RS=1** maka data yang diambil merupakan kode *ASCII* dari data yang ditampilkan. Proses mengirim/mengambil data ke/dari M1632 bisa dijabarkan sebagai berikut :

1. **RS** harus dipersiapkan dulu, untuk menentukan jenis data seperti yang telah dibicarakan di atas.
2. **R/W** di-nol-kan untuk menandakan akan diadakan pengiriman data ke M1632. Data yang akan dikirim disiapkan di **DB0..DB7**, sesaat kemudian sinyal **E** di-satu-kan dan di-nol-kan kembali. Sinyal **E** merupakan sinyal sinkronisasi, saat **E** berubah dari 1 menjadi 0 data di **DB0 .. DB7** diterima oleh M1632.
3. Untuk mengambil data dari M1632 sinyal **R/W** di-satu-kan, menyusul sinyal **E** di-satu-kan. Pada saat **E** menjadi 1, M1632 akan meletakkan datanya di **DB0 .. DB7**, data ini harus diambil sebelum sinyal **E** di-nol-kan kembali.

M1632 mempunyai seperangkat perintah untuk mengatur tata kerjanya, perangkat perintah tersebut meliputi perintah untuk menghapus tampilan, meletakkan kembali cursor pada baris huruf pertama baris pertama, menghidup/matikan tampilan dan lain sebagainya, semua itu dibahas secara terperinci dalam lembar data M1632. Setelah diberi sumber daya, ada beberapa langkah persiapan yang harus dikerjakan dulu agar M1632 bisa dipakai, langkah-langkah tersebut antara lain adalah :

1. Tunggu dulu selama 15 mili-detik atau lebih.
2. Kirimkan perintah 30h, artinya transfer data antar M1632 dan mikrokontroler dilakukan dengan mode 8 bit
3. Tunggu selama 4.1 mili-detik
4. Kirimkan sekali lagi perintah 30h
5. Tunggu lagi selama 100 mikro-detik

Setelah langkah-langkah tersebut di atas M1632 barulah bisa menerima data dan menampilkannya dengan baik. Pada awalnya tampilan akan nampak kacau, dengan demikian perlu segera dikirim perintah menghapus tampilan dan lain sebagainya, sesuai dengan petunjuk yang ada di lembar data.



Gambar 3.85 Rangkaian LCD Pada Mikrokontroler

Diskripsi konfigurasi *Pin-Pin* pada LCD:

- *Pin* 1,3,5 dan 16 : dihubungkan dengan *ground*
- *Pin* 2 : dihubungkan dengan *VCC*
- *Pin* 4 : dihubungkan dengan P1.0 AT89S52
- *Pin* 6 : dihubungkan dengan P1.1 AT89S52
- *Pin* 7-14 : dihubungkan dengan AT89S52 (P0.0-P0.7)

Untuk tampilan dipergunakan *LCD* Dot Matrik 2 x 16 karakter. Sinyal-sinyal yang diperlukan oleh *LCD* adalah *RS* dan *Enable*, sinyal *RS* dan *Enable* dipergunakan sebagai *input* yang outputnya dipakai untuk mengaktifkan *LCD*. *LCD* akan aktif apabila mikrokontroler memberikan instruksi tulis pada *LCD*. Saat kondisi *RS don't care* dan *Enable* 0 maka *LCD* tetap pada kondisi semula, pengiriman data ke *LCD* dilakukan saat *RS* berlogika 0 dan *enable* berlogika 1.

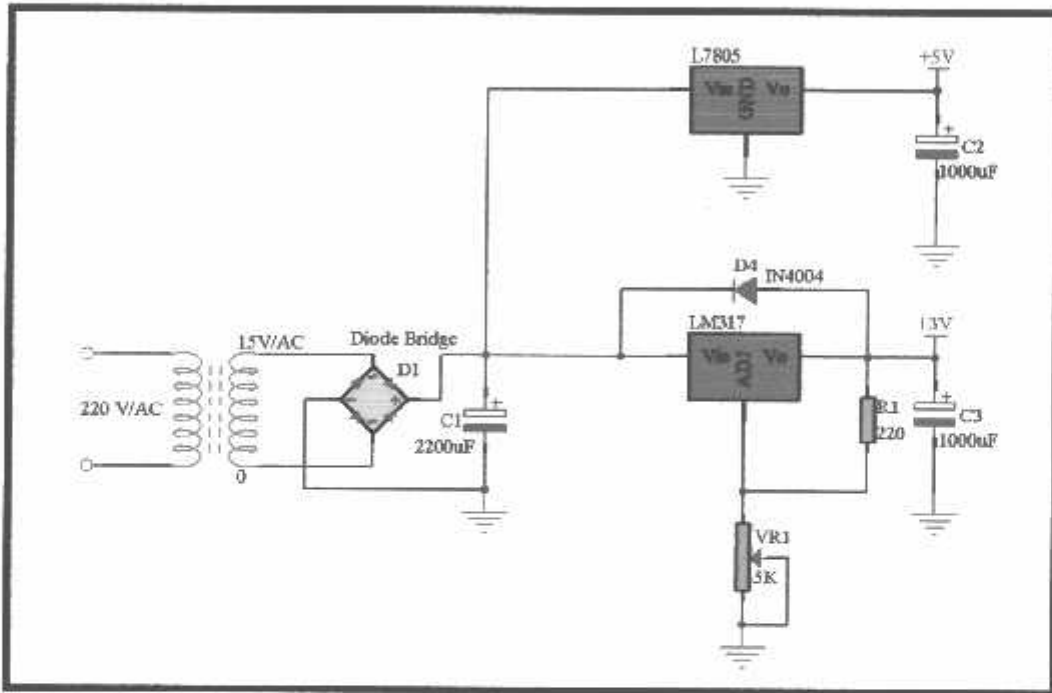
Instruksi dikirim pada *LCD* bila keadaan *RS* 1 dan *Enable* 1. Pin *LCD* ini untuk data terkoneksi pada *Port 0* mikrokontroler AT89S52. Kemudian untuk *RS* dihubungkan pada *Port 1.0*, tulis/baca (*Read/Write*) diberikan logika *low* karena disini *LCD* bersifat menulis data, dan yang terakhir *Enable* (*E*) dikendalikan dengan *Port 1.1*.

### 3.7. Rangkaian *Power Supply*

Rangkaian *power supply* berfungsi untuk memberikan *supply* tegangan kerja pada tiap-tiap rangkaian yang digunakan secara keseluruhan. Dimana pada perencanaan aplikasi ini dibutuhkan rangkaian *power supply* dengan tegangan keluaran yang bervariasi sebesar +5V dan +3V.

Rangkaian *power supply* mendapatkan sumber tegangan dari tegangan jala-jala PLN sebesar 220V/AC. Tegangan 220V/AC ini kemudian diturunkan menjadi 15V/AC melalui transformator penurun tegangan. Tegangan AC 15V kemudian disearahkan oleh *dioda bridge* menjadi tegangan DC. Keluaran dari *dioda bridge* ini kemudian masuk ke *IC regulator* yang fungsinya adalah untuk menstabilkan tegangan.

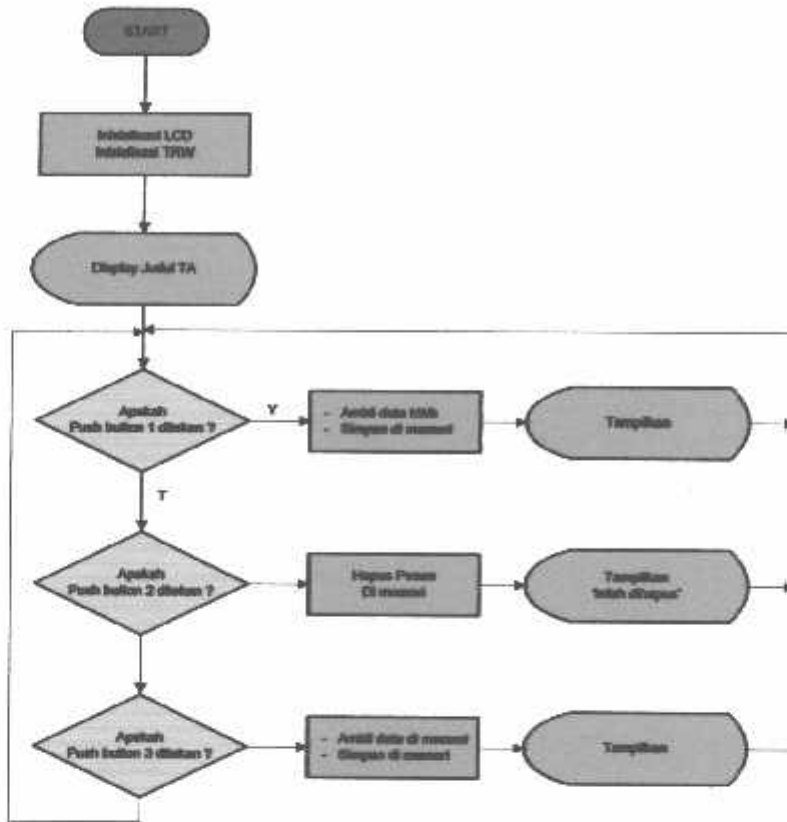
Pada rangkaian ini digunakan dua buah *IC regulator* yaitu LM7805 dan LM317 yang menghasilkan tegangan DC sebesar +5V dan +3V yang berfungsi untuk memberikan *supply* tegangan pada tiap-tiap rangkaian. Elco 2200uF dan kapasitor 1000uF digunakan untuk membuang noise pada tegangan DC. Sedangkan Q1, Q2, dan Q3 berfungsi sebagai penguat arus.



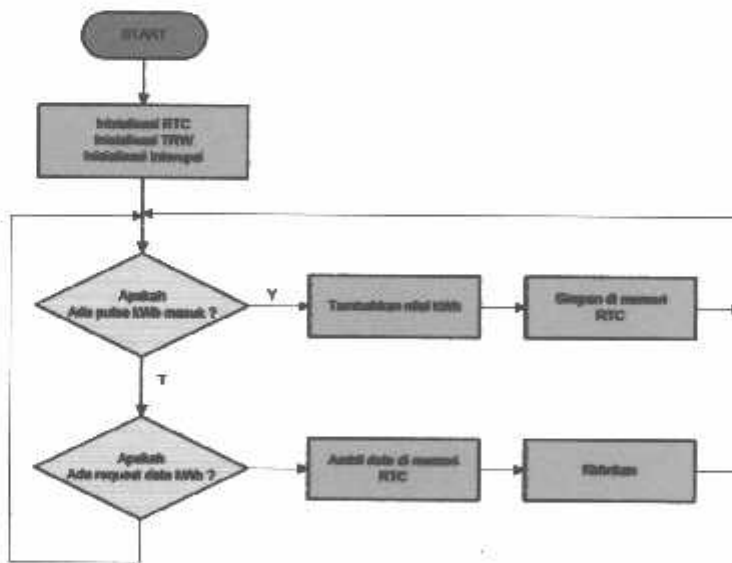
Gambar 3.16. Rangkaian *Power Supply*

### 3.8. Perangkat Lunak

Perencanaan perangkat lunak sangat diperlukan untuk menjalankan sistem seperti yang diinginkan. Mikrokontroler AT89S52 tidak akan bisa dijalankan tanpa adanya *software*. Didalam perencanaan perangkat lunak ini di buat perintah-perintah yang berfungsi untuk kerja alat.

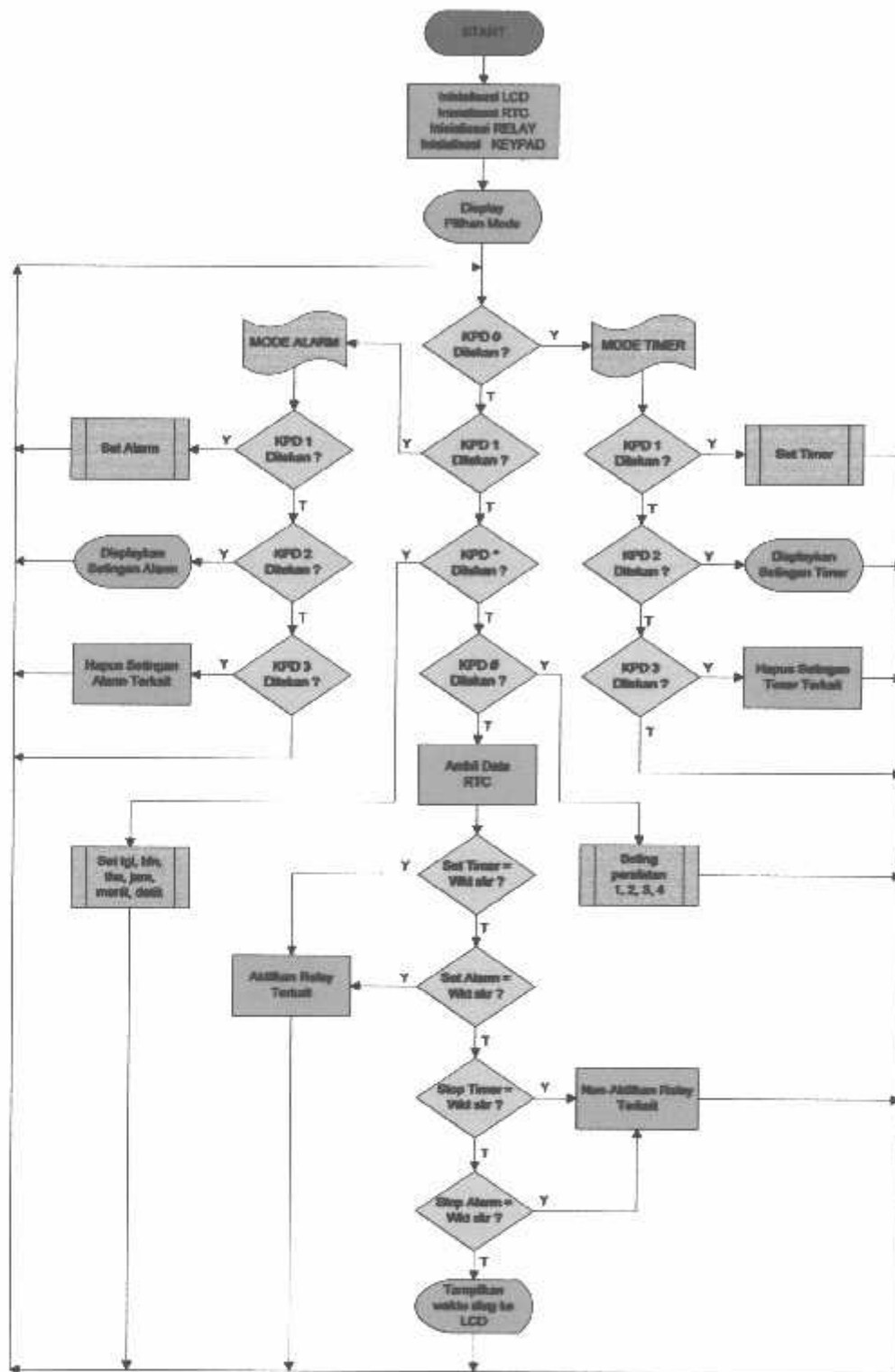


Gambar 3.17. Flowchart program rangkaian master



Gambar 3.18 Flowchart program rangkaian slave





Gambar 3.11. Flowchart Keseluruhan Alat

## BAB IV

### PENGUJIAN ALAT

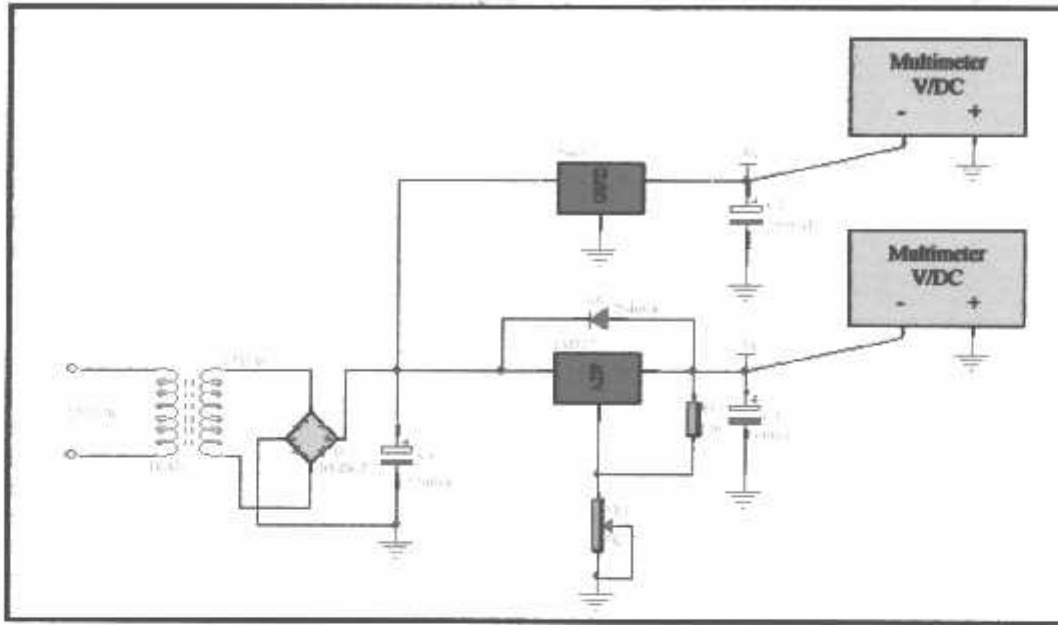
Setelah melakukan perancangan atau pembuatan alat ini maka kita perlu melakukan suatu pengujian sistem. Yang mana pengujian sistem ini bertujuan antara lain :

1. Mengetahui sejauh mana, Sistem dapat berfungsi sebagaimana yang kita harapkan.
2. Mencari dan menemukan berbagai kendala yang mungkin timbul pada saat sistem beroperasi untuk kemudian diperbaiki sampai pada tingkat kesalahan sistem yang sekecil mungkin sehingga didapatkan hasil yang sebaik-baiknya.

#### **4.1. Pengujian Rangkaian *Power Supply***

Pengujian ini bertujuan untuk mengetahui tegangan yang dikeluarkan oleh rangkaian catu daya yang telah dibuat. Dengan begitu dapat diketahui apakah terjadi kesalahan terhadap rangkaian atau tidak. Tegangan yang dibutuhkan untuk memberikan tegangan kerja keseluruhan rangkaian adalah +3V, +5V.

Untuk mengukur besarnya tegangan keluaran pada rangkaian *power supply* maka pada pengukuran ini menggunakan Multimeter Digital. Berikut cara pengukuran untuk pengambilan data besarnya tegangan pada rangkaian *power supply* yang dilakukan satu persatu pada *output regulator* tegangan LM7805 dan LM317.



Gambar 4.1. Cara pengukuran tegangan pada rangkaian catu daya

Untuk mengukur besarnya tegangan keluaran rangkaian *power supply* maka tegangan masukan pada rangkaian *power supply* juga harus tersambung dengan sumber tegangannya yaitu tegangan jala-jala dari PLN 220 V/AC. Multimeter digital di-seting pada *DC Volt* dengan batas maksimal pengukuran yaitu 20 *Volt DC*. Pengukuran tegangan dilakukan pada *output* keluaran dari *regulator* tegangan LM7805 dan LM317.

. Dari hasil pengukuran pada rangkaian *power supply* diperoleh data seperti pada tabel berikut ini.

Tabel 4-1. Hasil Pengukuran Rangkaian *Power Supply*

Regulator Tegangan	V <sub>out</sub> (V)	V <sub>out</sub> (V) error
LM7805	4,9	5,5
LM137	2,9	3,5

Dari hasil pengujian yang diperoleh dapat diketahui bahwa *power supply* ini dapat memberikan tegangan kerja untuk peralatan kontrol maupun peralatan *sensor* sesuai dengan tegangan kerja yang dibutuhkan. Hasil yang di peroleh dari pengukuran tersebut, dikarenakan oleh adanya beberapa pengaruhi, diantaranya kualitas dari tiap-tiap komponen yang digunakan nilainya tidak murni. Selain itu, tegangan jala-jala listrik yang digunakan tidak stabil.

#### 4.2. Pengujian Rangkaian Tampilan LCD

- **Tujuan**

Untuk mengetahui kemampuan rangkaian tampilan yang sudah dibuat apakah dapat mendukung sistem yang direncanakan untuk memampikan data pada LCD.

- **Peralatan yang dibutuhkan**

1. Power Supply 5 Volt
2. Sistem Mikrokontroler dan LCD M1632

- **Prosedur Pengujian**

1. Menyusun rangkaian seperti dalam Gambar 4.3
2. Menjalankan program untuk menampilkan tulisan  
' TEST '  
' LCD M1632 '
3. Mengamati keluaran pada LCD



Gambar 4.2. Foto Hasil Percobaan Tampilan LCD

Berikut dibawah ini listing program pengujian LCD:

```
ORG 000H
START:
CALL INTLCD
MOV A,#080H
CALL LCDINS
MOV DPTR,#ABOUT_1
```

```

CALL LCDSTRING
MOV A,#0C0H
CALL LCDINS
MOV DPTR,#ABOUT_2
CALL LCDSTRING
JMP START

```

```

ABOUT_1: DB ' TES ' ,0
ABOUT_2: DB ' LCD M1632 ' ,0

```

```

;=====PROSEDUR CETAK STRING=====

```

```

PRINTSTRINGLOOP:
CALL LCDDAT
INC DPTR
LCDSTRING:
CLR A
MOVC A,@A+DPTR
JNZ PRINTSTRINGLOOP
RET

```

```

;=====PROSEDUR KONTROL BYTE OPERASI PADA LCD

```

```

LCDINS:
MOV PLCD,A
CLR LCDRS
SJMP LCDOUT
LCDDAT:
MOV PLCD,A
SETB LCDRS
LCDOUT:
SETB LCDE
CALL DELAY1
CLR LCDE
CALL DELAY1
RET

```

```

;=====PROSEDUR INISIALISASI LCD

```

```

INITLCD:
MOV A,#DISPCLR
CALL LCDINS
CALL DELAY1
MOV A,#FUNCSET
CALL LCDINS
CALL DELAY1
MOV A,#DISPON
CALL LCDINS

```

```

CALL DELAY1
MOV A,#ENTRMOD
CALL LCDINS
CALL DELAY1
MOV A,#DISPCLR
CALL LCDINS
CALL DELAY2
RET

```

=====PROSEDUR DELAY=====

```

DELAY4_1:
  DJNZ R7,DELAY4_1
  RET

```

```

DELAY3:
  MOV PUTR,A
MUTERZ:
  CALL DELAY2
  DJNZ PUTR,MUTERZ
  RET

```

```

DELAY2:
  MOV R5,#130
MUTERX:
  MOV R6,#250
  CALL DELAY
  DJNZ R6,$
  DJNZ R5,MUTERX
  RET

```

```

DELAY1:
  MOV R3,#08
MUTER:
  MOV R4,#0255
  DJNZ R4,$
  DJNZ R3,MUTER
  RET

```

```

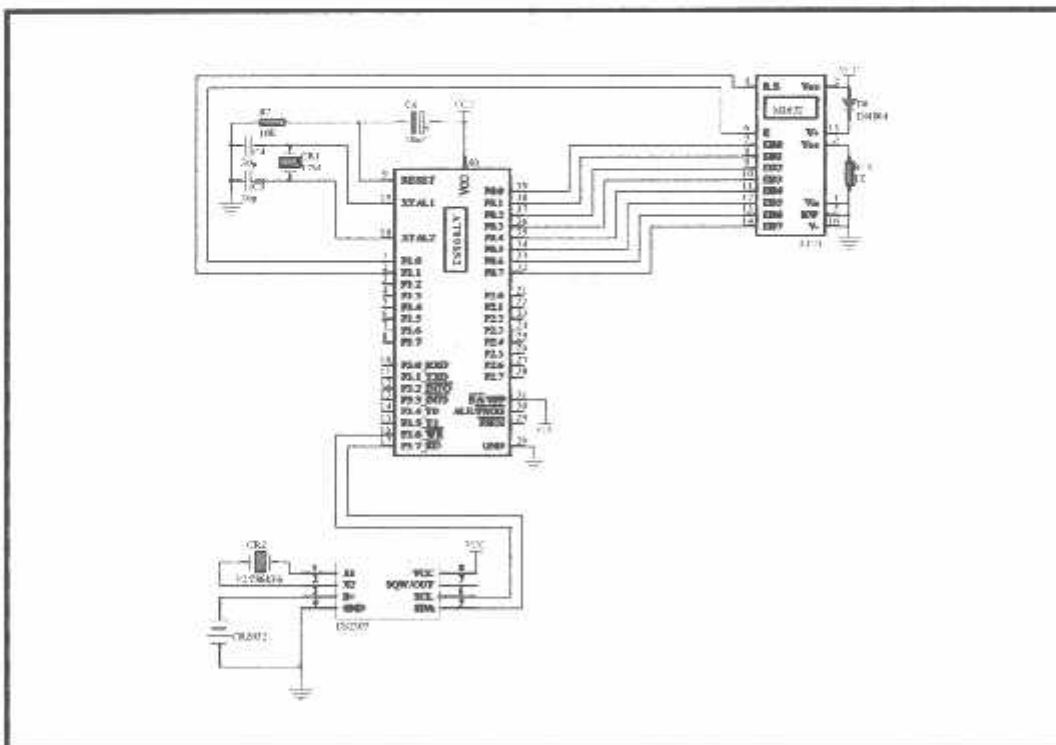
DELAY:
  PUSH B
  MOV B,#50
  DJNZ B,$
  POP B
  ACALL DELAY_5MS
  RET

```

### 4.3. Pengujian Terhadap Rangkaian RTC DS1307

RTC DS1307 merupakan modul *Real Time Clock*, yaitu sebuah modul yang mempunyai sistem jam digital yang bekerja secara independent. Artinya, sistem jam digital pada modul RTC DS1307 ini bekerja mengaktifkan sistem jam digital di mana besaran jam, menit dan detik tersimpan dalam register-register tertentu dalam modul RTC DS1307. Seperti pembahasan pada bab sebelumnya bahwa RTC DS1307 berfungsi sebagai pewaktu maka pengujian dapat dilakukan dengan cara sebagai berikut:

1. Membuat rangkaian seperti gambar 4.4.
2. Memasukkan program untuk tes RTC pada mikrokontroler.
3. Mengamati tampilan waktu pada LCD.



Gambar 4.3. Rangkaian Pengujian RTC DS1307





Gambar 4.4. Foto Hasil Pengujian Rangkaian RTC DS1307

Berikut dibawah ini listing program pengujina RTC DS1307:

```
ORG 000H

MAIN:
    ACALL    DIS_BACK
    JMP     MAIN
;
;
DIS_BACK:
;
;
    MOV     A,#081H
    CALL    LCDINS
    MOV     A,#'T'
    CALL    LCDDAT
    MOV     A,#'G'
    CALL    LCDDAT
    MOV     A,#'L'
    CALL    LCDDAT
    MOV     A,#0C1H
    CALL    LCDINS
    MOV     A,#'J'
    CALL    LCDDAT
    MOV     A,#'A'
```

```

CALL    LCDDAT
MOV     A,#'M'
CALL    LCDDAT
DIS_R:
MOV     A,#89H
CALL    LCDINS
MOV     A,#'-'
CALL    LCDDAT
MOV     A,#8DH
CALL    LCDINS
MOV     A,#'-'
CALL    LCDDAT
MOV     A,#0CAH
CALL    LCDINS
MOV     A,#':'
CALL    LCDDAT
MOV     A,#0CDH
CALL    LCDINS
MOV     A,#':'
CALL    LCDDAT
MOV     A,#085H
CALL    LCDINS
MOV     A,#':'
CALL    LCDDAT
MOV     A,#0C5H
CALL    LCDINS
MOV     A,#':'
CALL    LCDDAT

MOV     RTC_ADR,#04
CALL    GET_RTC
CALL    PINDAH_DATA_RTC
MOV     A,#087H
CALL    LCDINS
MOV     A,DATE
MOV     B,#010
DIV     AB
ADD     A,#030H
CALL    LCDDAT
MOV     A,B
ADD     A,#030H
CALL    LCDDAT
MOV     RTC_ADR,#05
CALL    GET_RTC
CALL    PINDAH_DATA_RTC
MOV     A,#08AH

```

```

CALL LCDINS
MOV A,MONTH
CALL CARI_BULAN
CALL LCDSTRING
MOV RTC_ADR,#06
CALL GET_RTC
CALL PINDAH_DATA_RTC
MOV A,#08EH
CALL LCDINS
MOV A,YEAR
MOV B,#010
DIV AB
ADD A,#030H
CALL LCDDAT
MOV A,B
ADD A,#030H
CALL LCDDAT
MOV RTC_ADR,#02
CALL GET_RTC
CALL PINDAH_DATA_RTC
MOV A,#0C8H
CALL LCDINS
MOV A,HOUR
MOV B,#010
DIV AB
ADD A,#030H
CALL LCDDAT
MOV A,B
ADD A,#030H
CALL LCDDAT
MOV RTC_ADR,#01
CALL GET_RTC
CALL PINDAH_DATA_RTC
MOV A,#0CBH
CALL LCDINS
MOV A,MIN
MOV B,#010
DIV AB
ADD A,#030H
CALL LCDDAT
MOV A,B
ADD A,#030H
CALL LCDDAT
MOV RTC_ADR,#0
CALL GET_RTC
CALL PINDAH_DATA_RTC

```

```

MOV  A,#0CEH
CALL LCDINS
MOV  A,SEC
MOV  B,#010
DIV  AB
ADD  A,#030H
CALL LCDDAT
MOV  A,B
ADD  A,#030H
CALL LCDDAT
RET

```

---

```

;
;
;
;
GET_RTC:

```

```

CLR  EA
ACALL SIGNAL_START
JC   ERROR_GET
MOV  A,#11010000B ;=> ADRESS RTC DAN PROSES WRITE
ACALL OUT8BIT
JC   ERROR_GET
MOV  A,RTC_ADR
ACALL OUT8BIT
JC   ERROR_GET
ACALL SIGNAL_START
MOV  A,#11010001B ;=> ADRESS RTC DAN PROSES READ
ACALL OUT8BIT
JC   ERROR_GET
ACALL IN8BIT
MOV  RTC_DAT,A
JC   ERROR_GET
ACALL SIGNAL_STOP
SETB EA
RET

```

```

ERROR_GET:

```

```

MOV  A,#080H
CALL LCDINS
MOV  DPTR,#TXT_RTC_ERROR_GET
CALL LCDSTRING
RET

```

---

### SET\_RTC:

```
;  
;-----  
CLR    EA  
LCALL  SIGNAL_START  
JC     ERROR_SET  
MOV    A,#11010000B    ;=> ADRESS RTC DAN PROSES WRITE  
CALL   OUT8BIT  
JC     ERROR_SET  
MOV    A,RTC_ADR  
ACALL  OUT8BIT  
JC     ERROR_SET  
MOV    A,RTC_DAT  
ACALL  OUT8BIT  
JC     ERROR_SET  
ACALL  SIGNAL_STOP  
SETB   EA  
RET
```

### ERROR\_SET:

```
MOV    A,#080H  
CALL   LCDINS  
MOV    DPTR,#TXT_RTC_ERROR_SET  
CALL   LCDSTRING  
RET
```

### OUT8BIT:

```
;  
;-----  
PUSH B  
MOV    B,#8    ; akan digeser 8 kali (bit)  
OUTLOOP:  
RLC    A    ; bit A.7 digeser ke C di PSW  
MOV    SDA,C    ; nilai C di SDA  
NOP    ; tunggu sebentar sebelum...  
SETB   SCL    ; SCL dibuat = "1"  
NOP    ; tunggu lagi  
NOP  
NOP  
CLR    SCL    ; SCL dibuat = "0", BYTE diambil "slave"  
DJNZ   B,OUTLOOP ; ulangi terus sampai 8 kali  
SETB   SDA    ; SDA dibuat "1"  
NOP    ; agar 'slve' bisa mengirim ACK  
NOP  
SETB   SCL    ; clock ke 9 untuk menerima ACK  
NOP    ; tunggu dulu
```

```

NOP
NOP
NOP
MOV C,SDA ; ambil ACK yang dikirim "slave"
CLR SCL ; SCK kembali ke "0"
POP B
RET
;
;
IN8BIT:
;
;
PUSH B
SETB SDA ; SDA="1" agar "slave" bisa kirim BYTE
MOV B,#8 ; akan digeser 8 kali (bit)
INLOOP:
NOP ; "slave" boleh mengubah BYTE selama SCK="0"
NOP
NOP
SETB SCL ; SCK="1"
NOP ; tunggu sebentar
NOP
MOV C,SDA ; ambil kiriman bit dari "slave"
RLC A ; ditampung di A
CLR SCL ; "slave" boleh merubah BYTE selama SCK="0"
DJNZ B,INLOOP
POP B
RET
;
;
;-----P-----
;
SIGNAL_START:
;
SETB SDA
SETB SCL ; Memastikan I2C Bus bisa dipakai

JNB SDA,BUSBUSY ; kalau SDA=0 I2C Bus tidak siap pakai
JNB SCL,BUSBUSY ; kalau SCL=0 I2C Bus tidak siap pakai

; Membuat sinyal START
NOP ; tunggu sebentar
CLR SDA
NOP ; tunggu agar BYTE benar-benar stabil
NOP
NOP
NOP
NOP
CLR SCL

```

```

        CLR C          ; C=0 berarti berhasil membuat START
        RET
BUSBUSY:
        SETB C        ; C=1 berarti gagal membuat START
        RET

```

---



---

SIGNAL\_STOP:

---



---

```

        CLR SDA       ; SDA=0 low beberapa saat
        NOP
        NOP
        SETB SCL      ; SCL=1
        NOP           ; tunggu sebentar
        NOP
        NOP
        NOP
        SETB SDA      ; SDA=1
        RET

```

---



---

CARI\_BULAN:

---



---

```

        CJNE A,#01,CB2
        MOV DPTR,#BLN_1
        SJMP CBX
CB2:
        CJNE A,#02,CB3
        MOV DPTR,#BLN_2
        SJMP CBX
CB3:
        CJNE A,#03,CB4
        MOV DPTR,#BLN_3
        SJMP CBX
CB4:
        CJNE A,#04,CB5
        MOV DPTR,#BLN_4
        SJMP CBX
CB5:
        CJNE A,#05,CB6
        MOV DPTR,#BLN_5
        SJMP CBX
CB6:
        CJNE A,#06,CB7
        MOV DPTR,#BLN_6
        SJMP CBX

```

```

CB7:
  CJNE A,#07,CB8
  MOV  DPTR,#BLN_7
  SJMP CBX
CB8:
  CJNE A,#08,CB9
  MOV  DPTR,#BLN_8
  SJMP CBX
CB9:
  CJNE A,#09,CB10
  MOV  DPTR,#BLN_9
  SJMP CBX
CB10:
  CJNE A,#010,CB11
  MOV  DPTR,#BLN_10
  SJMP CBX
CB11:
  CJNE A,#011,CB12
  MOV  DPTR,#BLN_11
  SJMP CBX
CB12:
  MOV  DPTR,#BLN_12
CBX:
  RET

```

```
TXT_RTC_ERROR_GET : DB 'ERROR GET RTC ',0
```

```
TXT_RTC_ERROR_SET : DB 'ERROR SET RTC ',0
```

#### 4.4. Pengujian Rangkaian TRW 2.4G

TRW-2.4G merupakan modul RF dengan modulasi GFSK dan memiliki 2 mode transmisi data yaitu direct dan shock burst, menurut vendor-nya daya jangkau modul ini mencapai 280 meter pada kondisi open area. Dalam aplikasi ini, TRW-2.4G digunakan dalam mode *shock burst* agar dapat menggunakan mikrokontroler yang murah yaitu mikrokontroler AT89S52.

Pengujian ini membutuhkan modul / komponen berikut:



- 2 bh mikrokontroler AT89S52
- 2 bh TRW-2.4G,
- 2 bh 74HC125,
- 4 bh transistor 2N3904,
- 6 bh resistor 10K ohm ¼ W.
- 1 bh LCD M1632

TRW-2.4G memiliki spesifikasi berikut:

- Frekuensi kerja : 2,4 – 2,524 GHz ISM band.
- Tipe modulasi : GFSK.
- Catu daya : 1,9 – 3,6 V.
- RF data rate : 1 Mbps atau 250 Kbps.
- Multi channel, hingga 125 channel.
- Dual receiver.
- Jangkauan : 280m @ 250Kbps, 150m @ 1Mbps.
- Built-in antenna.

Pengujian ini dilakukan dengan merangkai rangkaian seperti pada gambar diagram blok dibawah ini dan kemudian mengirimkan huruf 'A' ke rangkaian receiver. Apabila kondisi TRW masih baik maka pada rangkaian receiver akan menampilkan huruf 'A' pada display LCD baris pertama kolom pertama. Berikut dibawah ini listing program pengujian rangkaian TRW.

Listing program pada rangkaian Transmitter:

```
ORG 000H

MAIN:
ACALL INIT_TRW24
```

```

LCALL    DELAY_1DETIK
MOV R0,#A'
ULANG:
    MOV A,R0
    MOV A,#01000010B
    ACALL    KIRIM_DATA
    MOV A,R0
    ACALL    KIRIM_DATA
    CLR CE
    ACALL    DELAY
    SETB CE
    SJMP ULANG

KIRIMKAN:
    MOV A,#01000010B
    ACALL    KIRIM_DATA
    MOV A,#01000010B
    ACALL    KIRIM_DATA
    MOV A,R0
    ACALL    KIRIM_DATA
    CLR CE
    ACALL    DELAY
    SETB CE
;    LCALL    DELAY_100MS
;INC R0
RET

```

```

KIRIM:
    PUSH B
    MOV B,#8
KIRIM8X:
    CLR CLK1
    ACALL    DELAY
    RLC A
    MOV DATA1,C
    ACALL    DELAY
    SETB CLK1
    ACALL    DELAY
    CLR CLK1
    CLR DATA1
    DJNZ B,KIRIM8X
    POP B
    RET

```

```

KIRIM_PRINTAH:
    CLR CE

```

```

        ACALL    DELAY
        SETB    CS
        ACALL    DELAY
        SJMP    KIRIM_KAN
KIRIM_DATA:
        SETB    CE
        ACALL    DELAY
        CLR     CS
        ACALL    DELAY
KIRIM_KAN:
        ACALL    KIRIM
        RET

INIT_TRW24:
        CLR     CE
        CLR     DATA1
        CLR     CS
        CLR     CLK1
        LCALL    DELAY_100MS
        MOV     B,#18
        MOV     DPTR,#TABEL_INIT
INT_TRW24KIRIM:
        ACALL    AMBIL_TABEL
        ACALL    KIRIM_PRINTAH
        INC     DPTR
        DJNZ    B,INT_TRW24KIRIM
        RET

AMBIL_TABEL:
        MOV     A,#0
        MOVC    A,@A+DPTR
        RET

TABEL_INIT:
        DB     10001110B    ;143-136
        DB     00001000B    ;135-128
        DB     00011100B    ;127-120

        DB     00000000B    ;119-112 (DATA2_W)
        DB     00001000B    ;111-104 (DATA1_W)

        DB     00000000B    ;103-96      (ADDR2)
        DB     00000000B    ;95-88
        DB     00000000B    ;87-80
        DB     00000000B    ;79-72
        DB     00000000B    ;71-64

```

```

DB 00000000B ;63-56 (ADDR1)
DB 00000000B ;55-48
DB 00000000B ;47-40
DB 01000010B ;39-32
DB 01000010B ;31-24

DB 01000011B ;23-16 (ADDR_W,CRC_L,CRC_EN)

DB 01101111B ;15-8 (RX2_EN,CM,RFDR_SB,XO_F,RF_PWR)
DB 00010100B ;7-0 (RF_CH,RXEN)

```

Berikut dibawah ini adalah listing program pada rangkaian receiver:

```

ORG 000H
MAIN:
START:
    CALL    INITLCD
    ACALL   INIT_TRW24
    LCALL   DELAY_1DETIK
ULANG:
    MOV     A,#080H
    CALL    LCDINS
    ACALL   TERIMA
    ACALL   LCDDAT
    SJMP    ULANG

KIRIM:
    PUSH    B
    MOV     B,#8
KIRIM8X:
    CLR     CLK1
    ACALL   DELAY
    RLC     A
    MOV     DATA1,C
    ACALL   DELAY
    SETB    CLK1
    ACALL   DELAY
    CLR     CLK1
    CLR     DATA1
    DJNZ    B,KIRIM8X
    POP     B
    RET

TERIMA:
    CLR     CS

```

ACALL	DELAY
SETB	CE
ACALL	DELAY
SETB	DR1
JNB	DR1,\$
PUSH	B
MOV	B,#8
MOV	A,#0H
TERIMA8X:	
CLR	CLK1
ACALL	DELAY
SETB	DATA1
SETB	CLK1
ACALL	DELAY
RL	A
MOV	C,DATA1
MOV	ACC.0,C
DJNZ	B,TERIMA8X
CLR	CLK1
POP	B
RET	
KIRIM_PRINTAH:	
CLR	CE
ACALL	DELAY
SETB	CS
ACALL	DELAY
SJMP	KIRIM_KAN
KIRIM_DATA:	
SETB	CE
ACALL	DELAY
CLR	CS
ACALL	DELAY
KIRIM_KAN:	
ACALL	KIRIM
RET	
INIT_TRW24:	
CLR	CE
CLR	DATA1
CLR	CS
CLR	CLK1
LCALL	DELAY_1DETIK
MOV	B,#18

```

MOV DPTR,#TABEL_INIT
INT_TRW24KIRIM:
ACALL AMBIL_TABEL
ACALL KIRIM_PRINTAH
INC DPTR
DJNZ B,INT_TRW24KIRIM
RET

```

```

AMBIL_TABEL:
MOV A,#0
MOVC A,@A+DPTR
RET

```

```

TABEL_INIT:
DB 10001110B ;143-136
DB 00001000B ;135-128
DB 00011100B ;127-120

DB 00000000B ;119-112 (DATA2_W)

DB 00001000B ;111-104 (DATA1_W)

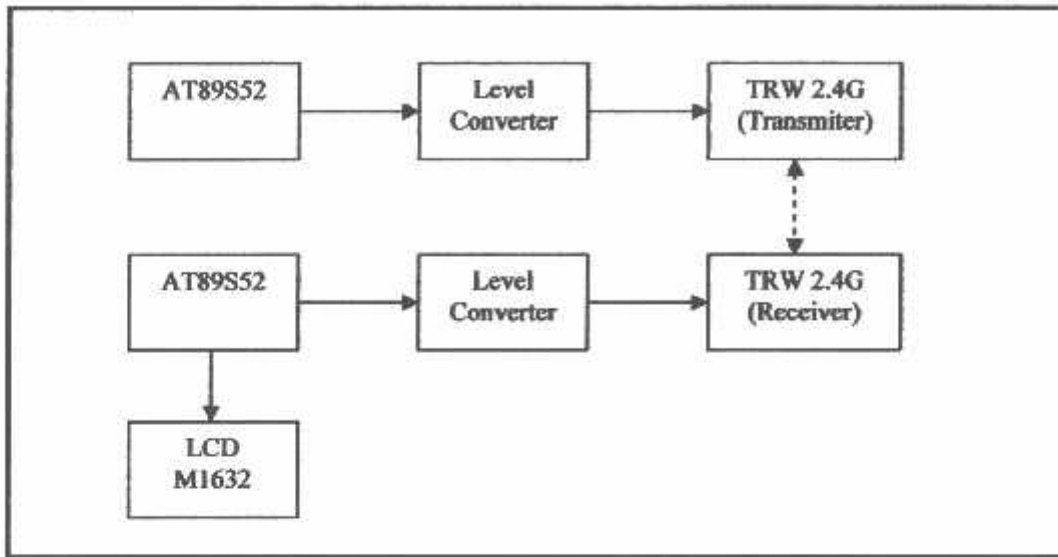
DB 00000000B ;103-96 (ADDR2)
DB 00000000B ;95-88
DB 00000000B ;87-80
DB 00000000B ;79-72
DB 00000000B ;71-64

DB 00000000B ;63-56 (ADDR1)
DB 00000000B ;55-48
DB 00000000B ;47-40
DB 01000010B ;39-32
DB 01000010B ;31-24

DB 01000011B ;23-16 (ADDR_W,CRC_L,CRC_EN)

DB 01101111B ;15-8 (RX2_EN,CM,RFDR_SB,XO_F,RF_PWR)
DB 00010101B ;7-0 (RF_CH,RXEN)

```



Gambar 4.5. Diagram Blok Pengujian TRW 2.4G



Gambar 4.6. Foto Hasil Pengujian Rangkaian TRW

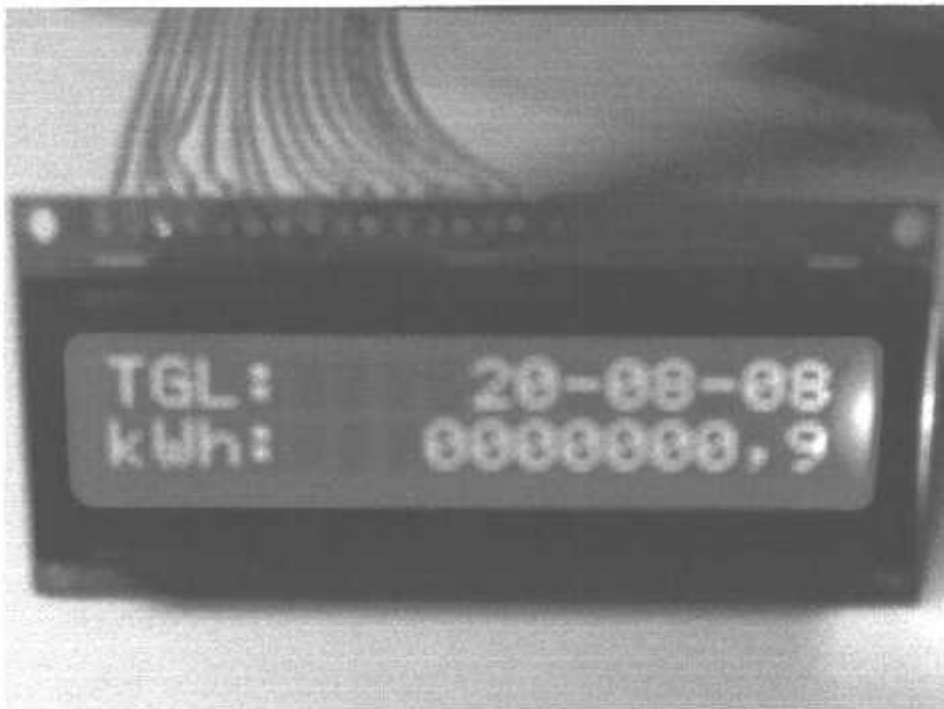
#### 4.5. Pengujian alat secara keseluruhan

Pengujian alat secara keseluruhan adalah pengujian terhadap jalur komunikasi data pada saat pengiriman data. Pengujian ini meliputi gangguan media di antara rangkaian master dan rangkaian slave, seperti ada halangan tembok, pintu kayu, dan pintu kaca. Jarak jangkauan adalah faktor yang paling penting pada sistem komunikasi data ini. Karena prinsip dasar alat ini adalah mengontrol pembacaan kWh meter dari jarak jauh. Berikut dibawah ini adalah tabel hasil pengujian alat secara keseluruhan.

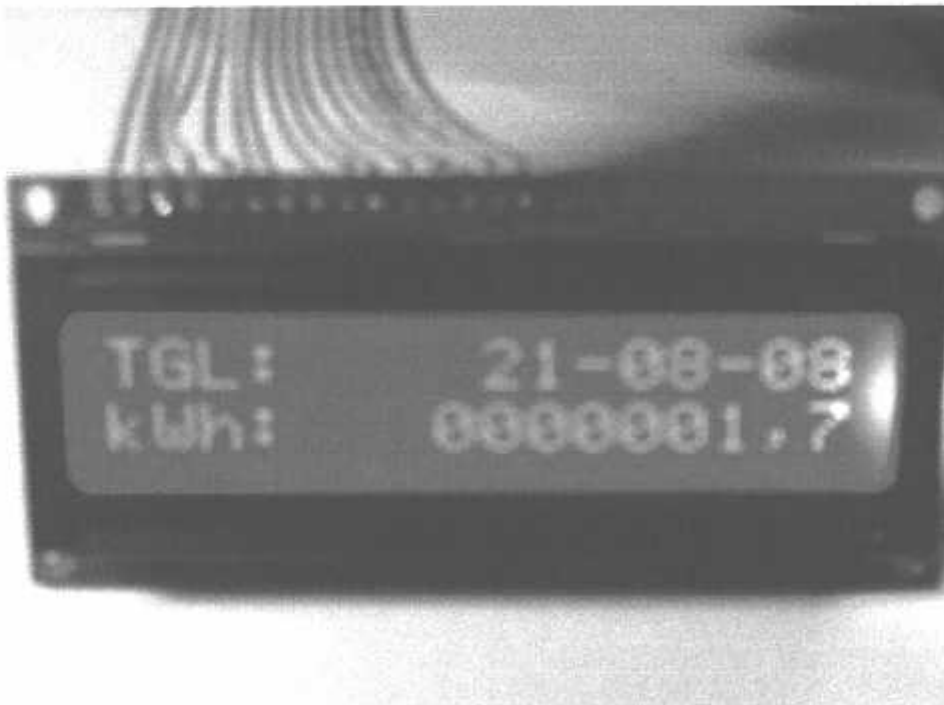
Tabel 4-2. Hasil pengujian secara keseluruhan

Jarak (m)	Keterangan
0-20	Terkoneksi
20-40	Terkoneksi
40-60	Terkoneksi
60-80	Terkoneksi
80-100	Terkoneksi
100-120	Terkoneksi
120-140	Terkoneksi
140-160	Terkoneksi
160-180	Terkoneksi
180-200	Terkoneksi
200-220	Terkoneksi
220-240	Terkoneksi
240-260	Tidak Terkoneksi





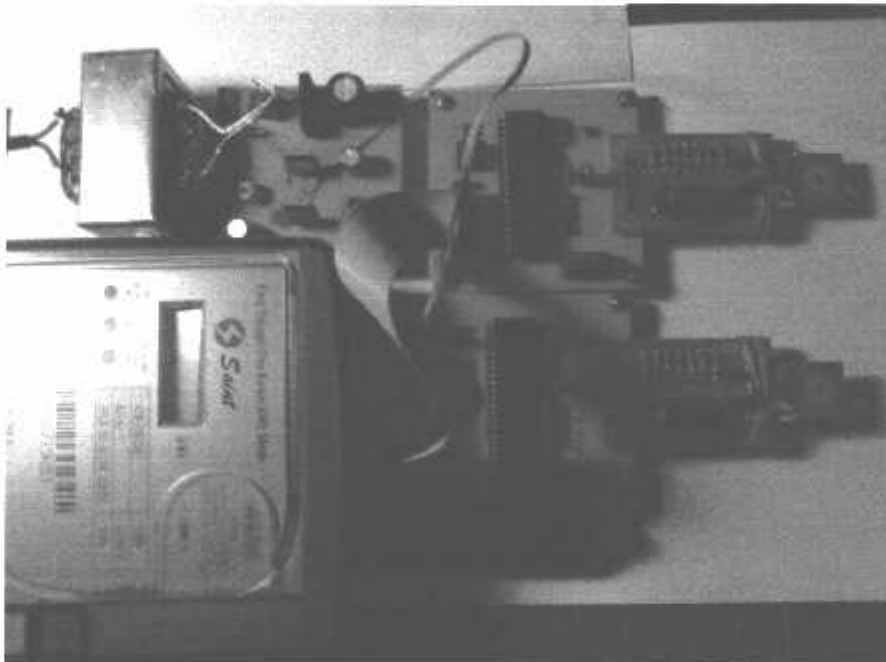
Gambar 4.7. Foto Hasil pengujian alat pada saat 0,9 kWh



Gambar 4.8. Foto Hasil pengujian alat pada saat 1,7 kWh



Gambar 4.9. Foto Hasil pengujian alat pada saat 11,2 kWh



Gambar 4.10. Foto Alat secara keseluruhan

## **BAB V**

### **PENUTUP**

#### **5.1. Kesimpulan**

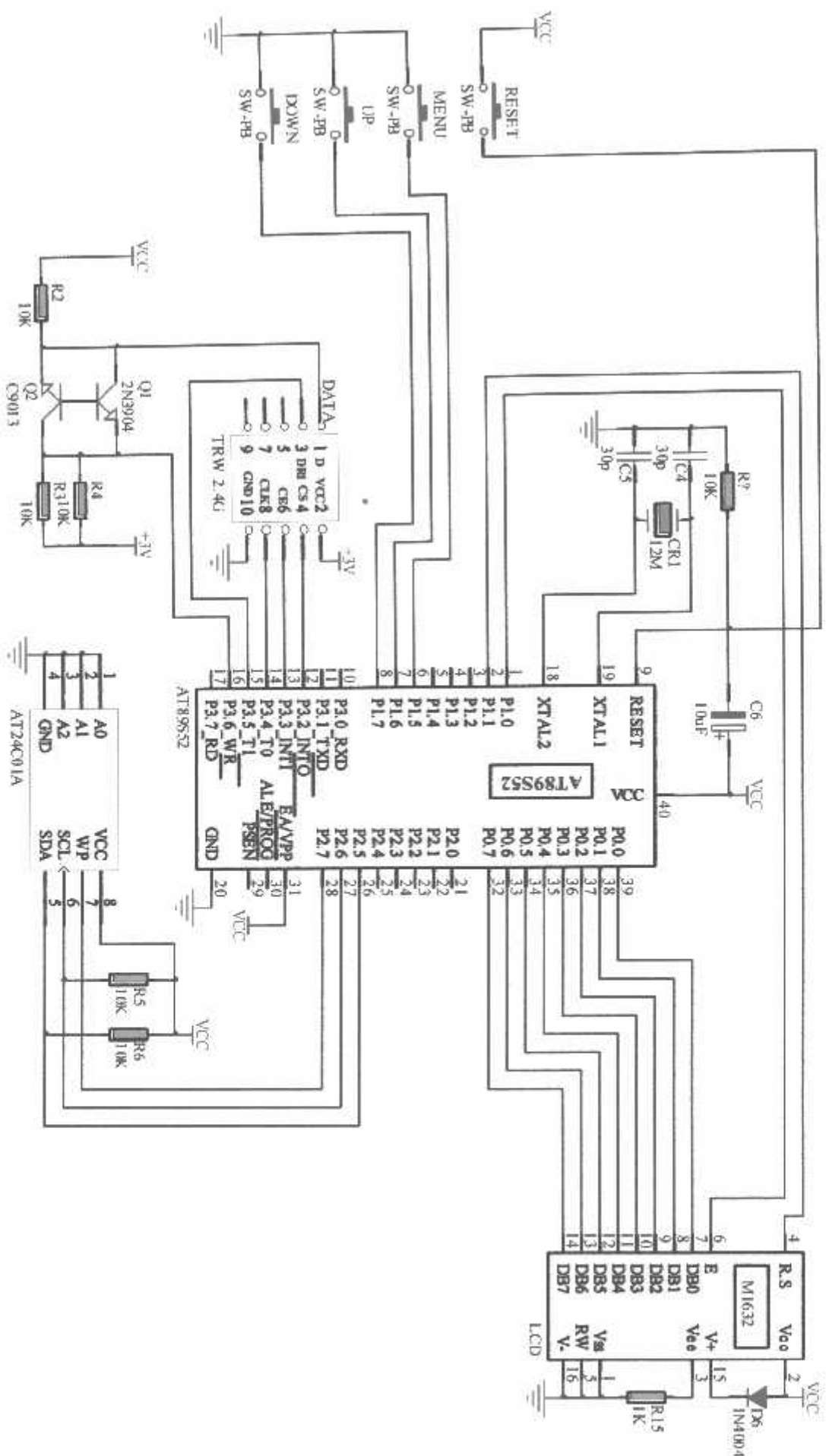
Kesimpulan yang didapat adalah sebagai berikut :

1. Dengan menggunakan alat ini petugas catat meter menjadi lebih cepat dalam pekerjaannya mencatat nilai kWh meter dari jarak jauh.
2. TRW-2.4G menggunakan catu daya +3 VDC dan memiliki I/O yang bekerja pada level tegangan 3 V sedangkan mikrokontroler menggunakan catu daya +5 VDC dan memiliki I/O yang bekerja pada level tegangan 5. sehingga diperlukan rangkaian Level Converter.
3. kWh meter digital yang digunakan pada alat ini memiliki spesifikasi 3200 imp/kWh sehingga setiap 320 pulsa impulse menghasilkan 0,1 kWh.
4. Alat ini dapat bekerja dengan baik pada ruang terbuka dengan jarak maksimal 240 meter.
5. Dengan dilengkapi LCD, alat ini menjadi lebih mudah dalam pembacaannya.

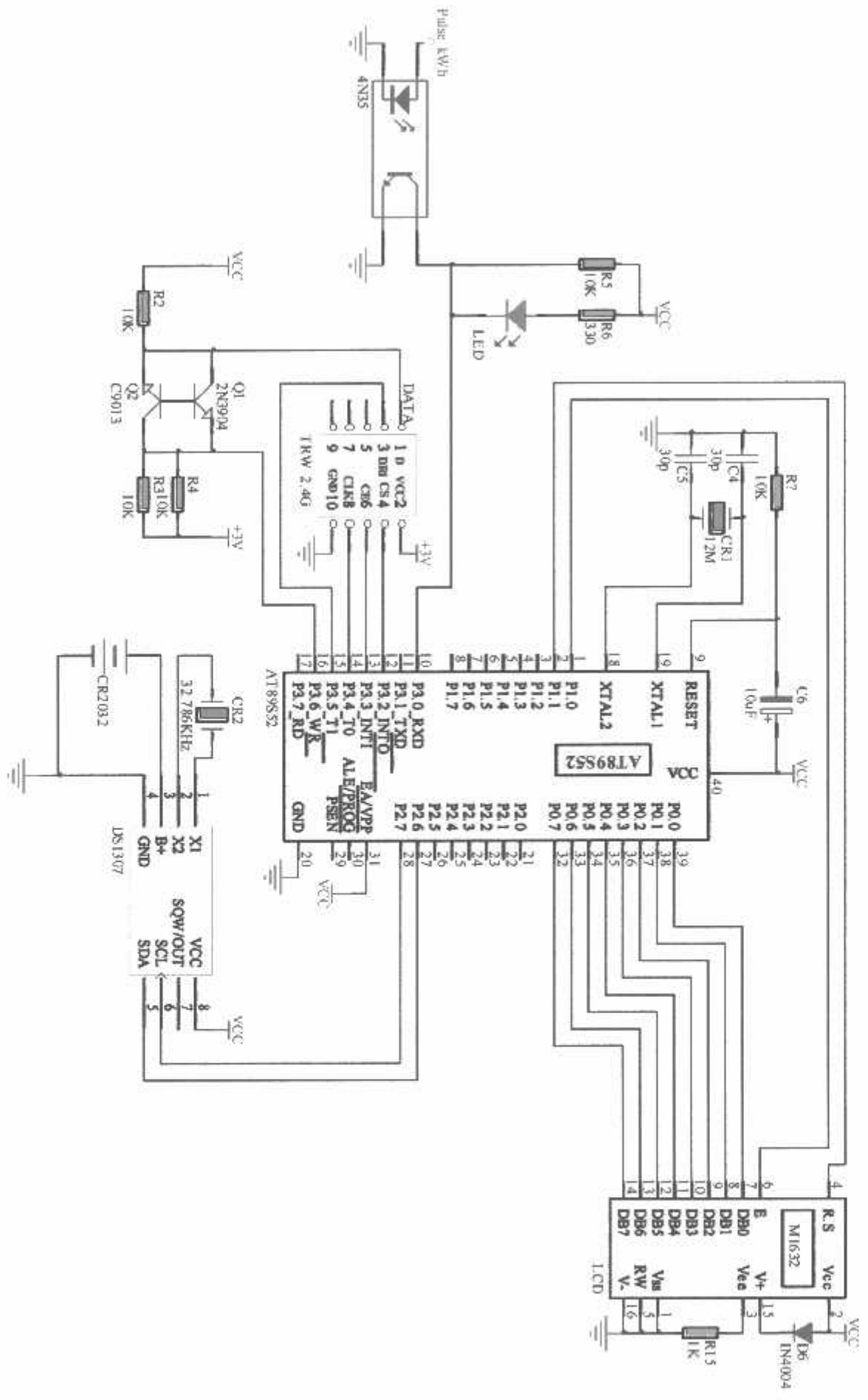
#### **5.1. Saran**

Pada pengaplikasian yang sesungguhnya, diharapkan alat ini dapat dikembangkan dengan menambahkan kWh meter dengan jumlah yang lebih banyak.

## RANGKAIAN MASTER



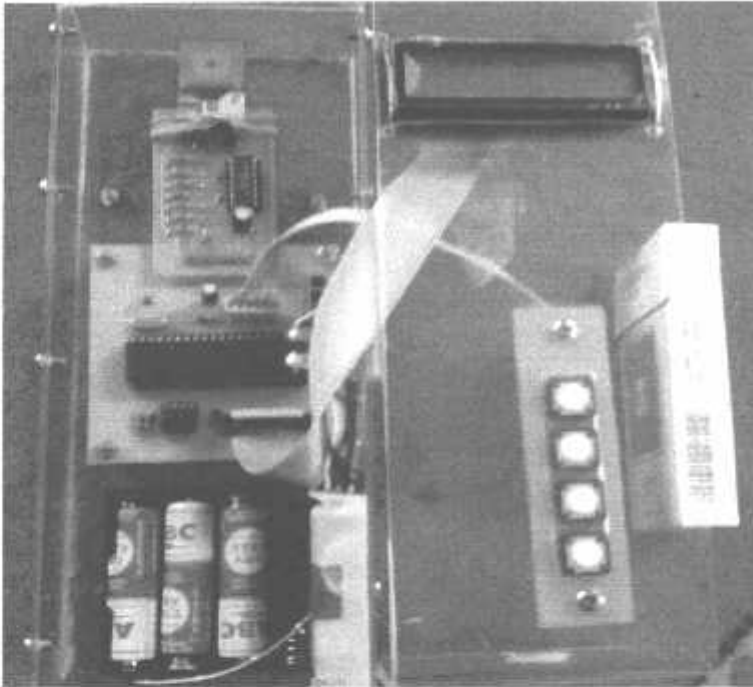
# RANGKAIAN SLAVE



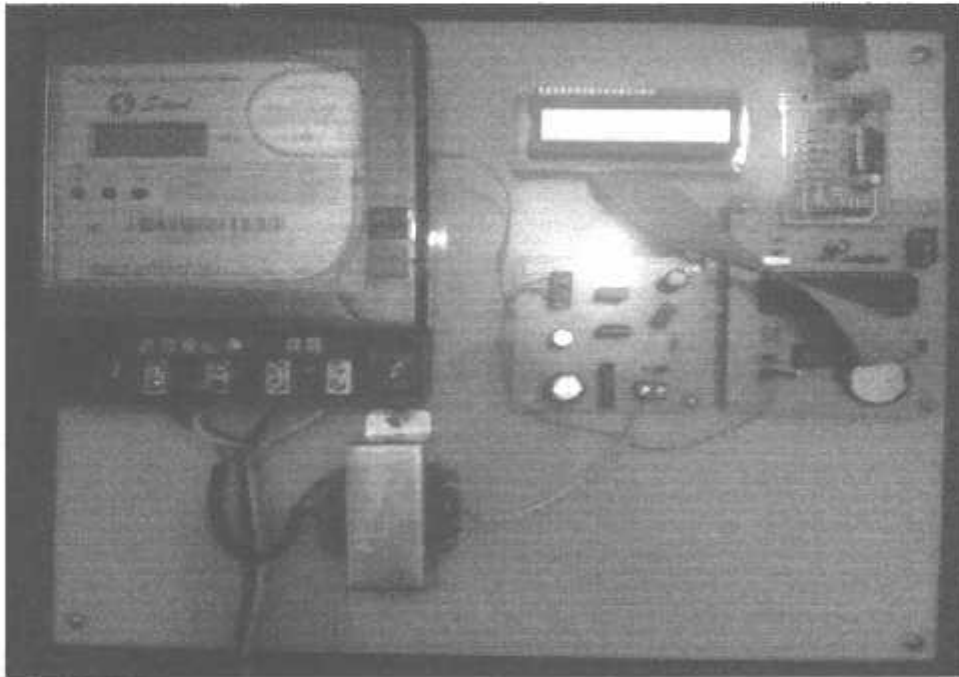
***"LAMPIRAN-LAMPIRAN"***

---

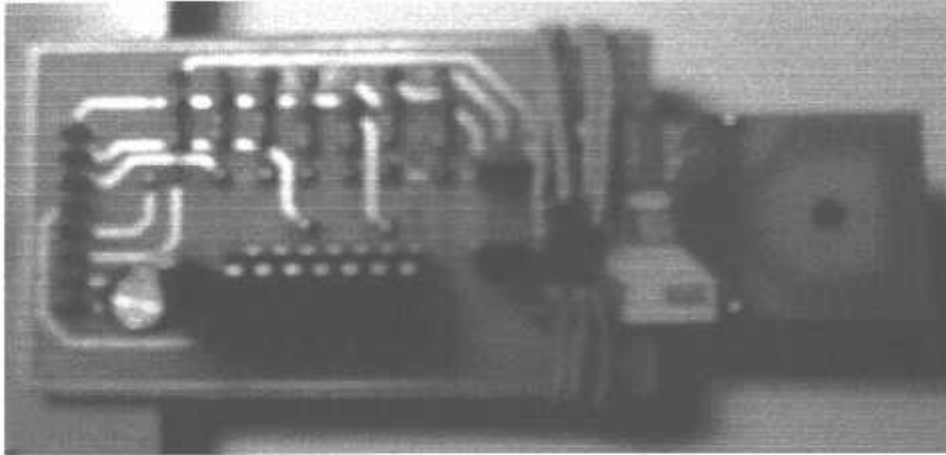
**GAMBAR RANGKAIAN MASTER**



**GAMBAR RANGKAIAN SLAVE**



**GAMBAR RANGKAIAN TRW 2,4GHz**

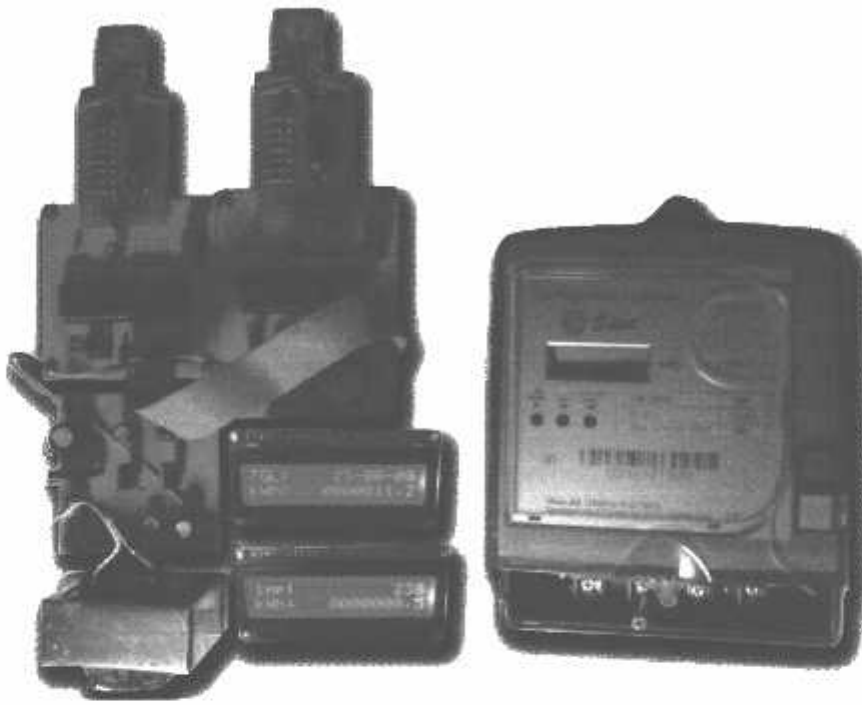


**GAMBAR RANGKAIAN LCD M1632**





**GAMBAR RANGKAIAN MASTER & SLAVE**





Berita Acara Ujian Skripsi  
Fakultas Teknik Industri

NAMA : M.Nurman Azis Wahyudi  
NIM : 00.17.102  
Jurusan : Teknik Elektro S\_1  
Konsentrasi : Teknik Elektronika  
Judul : **PERANCANGAN SISTEM PEMBACAAN kWh METER  
MENGUNAKAN MEDIA KOMUNIKASI *BLUETOOTH***

Dipertahankan dihadapan Majelis penguji Skripsi jenjang Sastra Satu (S\_1)

pada :

Hari : Selasa  
Tanggal : 23 September 2008  
Dengan Nilai :

Anggota Penguji :

**Penguji I**

**Penguji II**

**Sotyohadi,ST**  
NIP.Y.1039700309

**Ir.Mimin Mustikawati,MT**  
NIP.Y.

Mengetahui  
Ketua jurusan Elektronika

**Ir.F Yudi Limpraptono,MT**  
NIP.Y.1089500274

---

# WENSHING

## RW-2.4GHz Radio Transceiver

Conditions: VDD = +3V, VSS = 0V, TA = -40°C to +85°C

Symbol	Parameter (condition)	Notes	Min.	Typ.	Max.	Units
<b>Operating conditions</b>						
VDD	Supply voltage		1.9	3.0	3.6	V
TEMP	Operating Temperature		-40	+27	+85	°C
<b>Digital input pin</b>						
V <sub>HI</sub>	HIGH level input voltage		VDD-0.3		VDD	V
V <sub>LO</sub>	LOW level input voltage		VSS		0.3	V
<b>Digital output pin</b>						
V <sub>OH</sub>	HIGH level output voltage (I <sub>OL</sub> =-0.5mA)		VDD-0.3		VDD	V
V <sub>OL</sub>	LOW level output voltage (I <sub>OH</sub> =0.5mA)		VSS		0.3	V
<b>General RF conditions</b>						
f <sub>o</sub>	Operating frequency	1)	2400		2524	MHz
Δf	Frequency deviation			±156		kHz
R <sub>burst</sub>	Data rate Shock Burst™		>0		1000	kbps
F <sub>channel</sub>	Channel spacing			1		MHz
<b>Transmitter operation</b>						
P <sub>RF</sub>	Maximum Output Power	4)		0	+4	dBm
P <sub>RFc</sub>	RF Power Control Range		16	20		dB
P <sub>RFcR</sub>	RF Power Control Range Resolution				±3	dB
P <sub>RFB</sub>	20dB Bandwidth for Modulated Carrier				1000	kHz
P <sub>RF2</sub>	2 <sup>nd</sup> Adjacent Channel Transmit Power 2MHz				-20	dBm
P <sub>RF3</sub>	3 <sup>rd</sup> Adjacent Channel Transmit Power 3MHz				-40	dBm
I <sub>CPD</sub>	Supply current (at 0dBm output power)	5)		13		mA
I <sub>CPD</sub>	Supply current (at -20dBm output power)	5)		8.8		mA
I <sub>CPD</sub>	Average Supply current (at -5dBm output power, Shock Burst™)	6)		9.8		mA
I <sub>CPD</sub>	Average Supply current in stand-by mode	7)		12		μA
I <sub>CPD</sub>	Average Supply current in power down			1		μA
<b>Receiver operation</b>						
I <sub>CRD</sub>	Supply current one channel 250kbps			18		mA
I <sub>CRD</sub>	Supply current one channel 1000kbps			19		mA
I <sub>CRD</sub>	Supply current two channels 250kbps			23		mA
I <sub>CRD</sub>	Supply current two channels 1000kbps			25		mA
RX <sub>SNS</sub>	Sensitivity at 0.1%BER (at 250kbps)			-90		dBm
RX <sub>SNS</sub>	Sensitivity at 0.1%BER (at 1000kbps)			-80		dBm
C/I <sub>CO</sub>	C/I Co-channel			6		dB
C/I <sub>1ST</sub>	1 <sup>st</sup> Adjacent Channel Selectivity C/I 1MHz			-1		dB
C/I <sub>2ND</sub>	2 <sup>nd</sup> Adjacent Channel Selectivity C/I 2MHz			-16		dB
C/I <sub>3RD</sub>	3 <sup>rd</sup> Adjacent Channel Selectivity C/I 3MHz			-26		dB
RX <sub>B</sub>	Blocking Data Channel 2			-41		dB

**ShockBurst™**

The ShockBurst™ technology uses on-chip FIFO to clock in data at a low data rate and transmit at a very high rate thus enabling extremely power reduction.

When operating the **TRW-24G** in ShockBurst™, you gain access to the high data rates (1 Mbps) offered by the 2.4 GHz band without the need of a costly, high-speed micro controller (MCU) for data processing.

By putting all high speed signal processing related to RF protocol on-chip, the **TRW-24G** offers the following benefits:

- Highly reduced current consumption
- Lower system cost (facilitates use of less expensive micro controller)
- Greatly reduced risk of 'on-air' collisions due to short transmission time

The **TRW-24G** can be programmed using a simple 3-wire interface where the data rate is decided by the speed of the micro controller.

By allowing the digital part of the application to run at low speed while maximizing the data rate on the RF link, the nRF ShockBurst™ mode reduces the average current consumption in applications considerably.

**ShockBurst™ principle**

When the **TRW-24G** is configured in ShockBurst™, TX or RX operation is conducted in the following way (10 kbps for the example only).

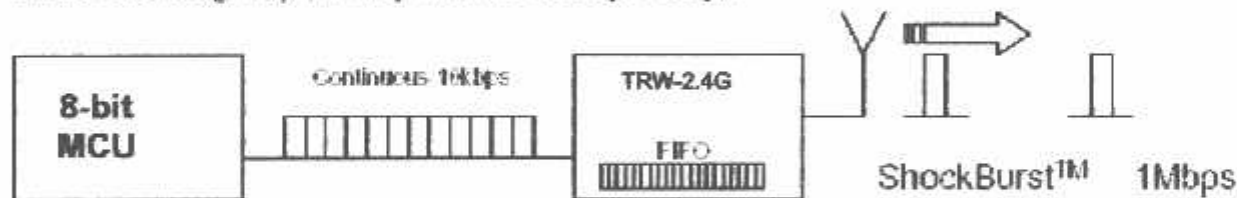


Figure 4 Clocking in data with MCU and sending with ShockBurst™ technology

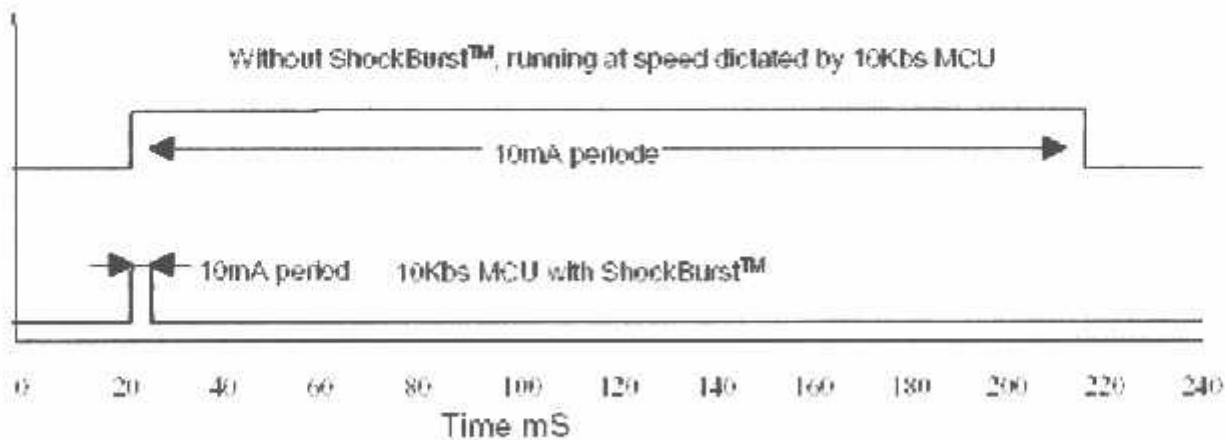


Figure 4 Current consumption with & without ShockBurst™ technology

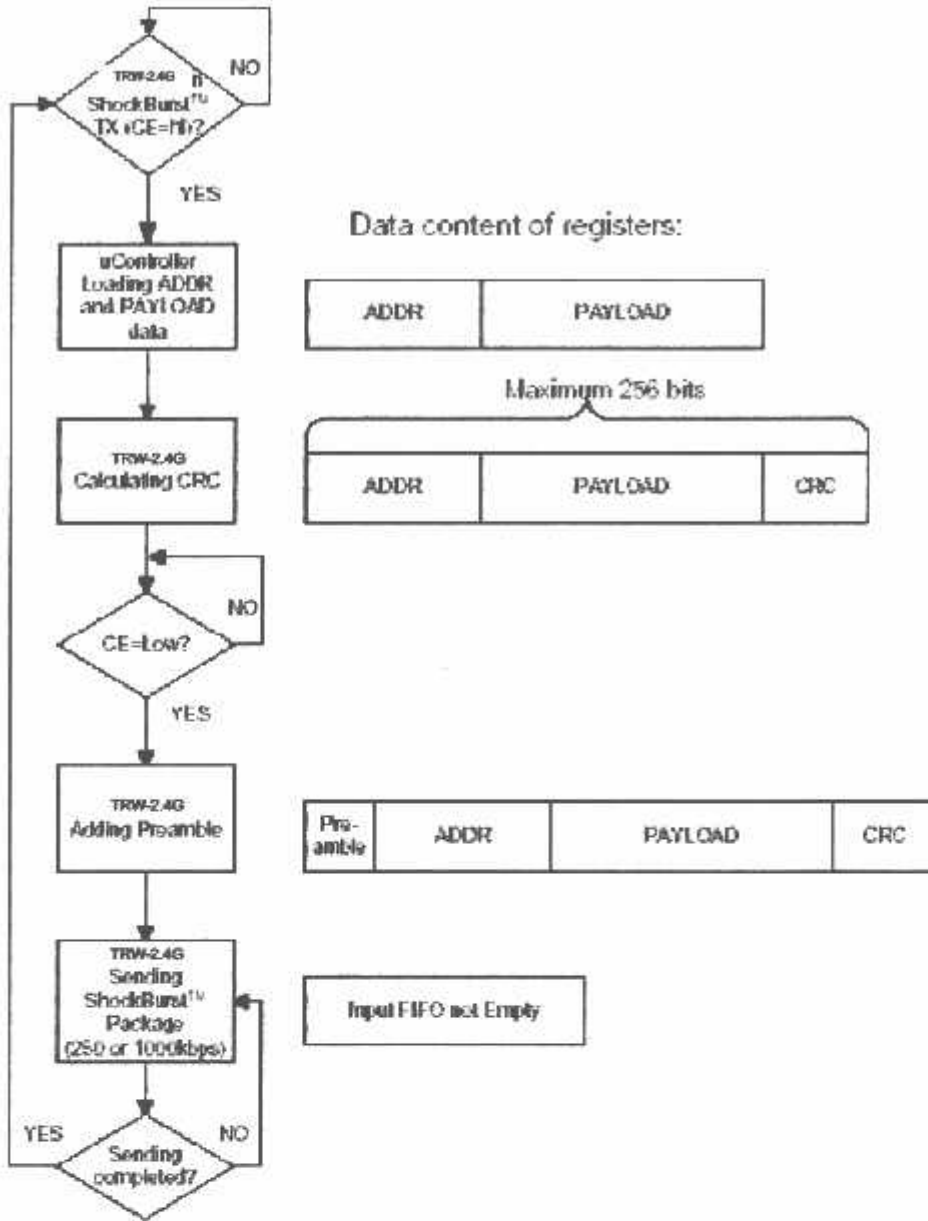


Figure 2 Flow Chart ShockBurst™ Transmit of TRW-2.4G

**RF2401 ShockBurst™ Transmit:**

ICU interface pins: CE, CLK1, DATA

1. When the application MCU has data to send, set CE high. This activates TRW-2.4G on-board data processing.
2. The address of the receiving node (RX address) and payload data is clocked into the TRW-2.4G. The application protocol or MCU sets the speed <1Mbps (ex: 10kbps).
3. MCU sets CE low, this activates a TRW-2.4G ShockBurst™ transmission.
4. TRW-2.4G ShockBurst™:
  - RF front end is powered up
  - RF package is completed (preamble added, CRC calculated)
  - Data is transmitted at high speed (250 kbps or 1 Mbps configured by user).
  - TRW-2.4G return to stand-by when finished

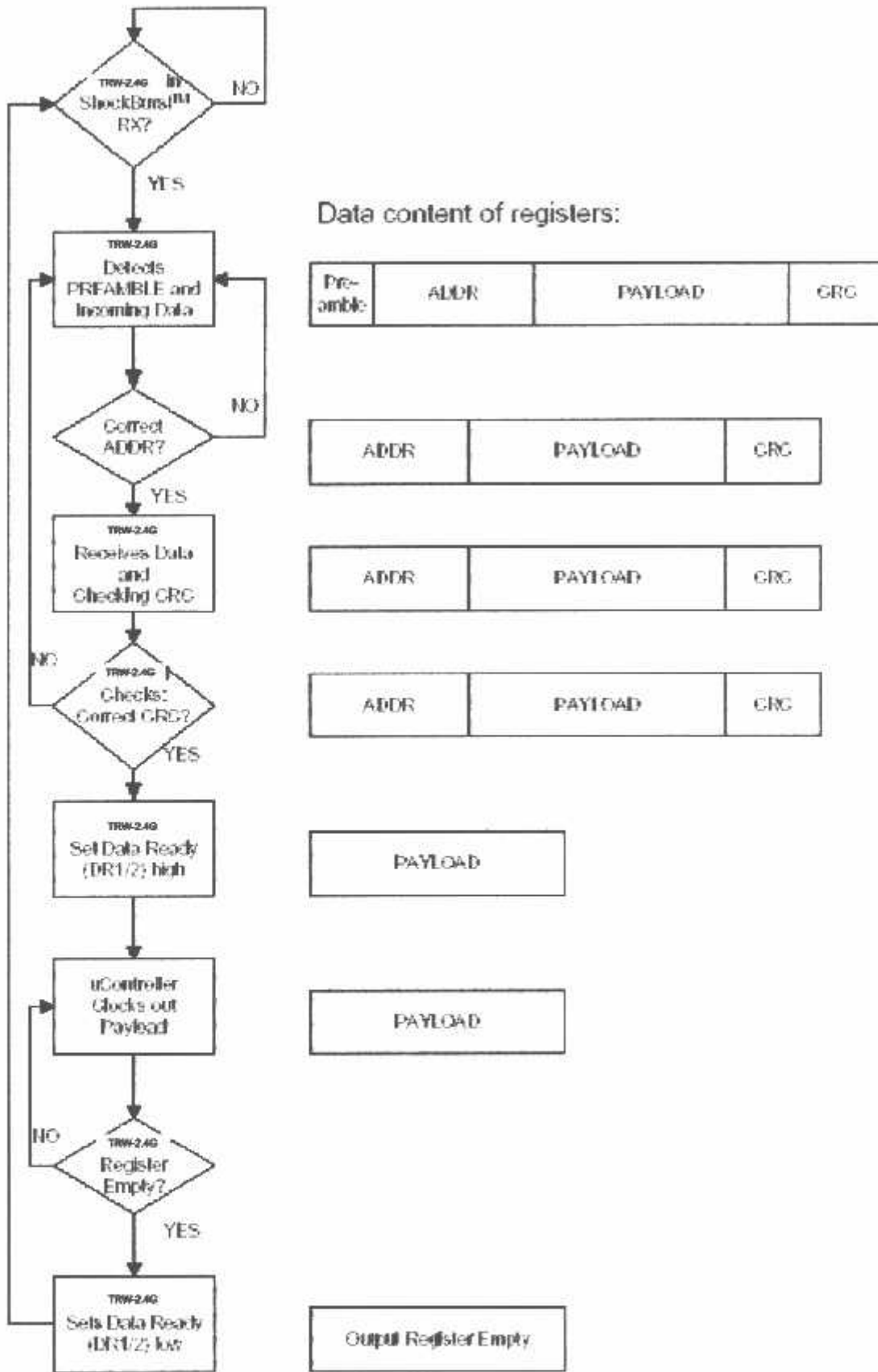


Figure 3 Flow Chart ShockBurst™ Receive of TRW-2.4G

### **TRW-2.4G ShockBurst™ Receive:**

MCU interface pins: CE, DRI, CLKI and DATA (one RX channel receive)

1. Correct address and size of payload of incoming RF packages are set when **TRW-2.4G** is configured to ShockBurst™ RX.
2. To activate RX, set CE high.
3. After 200  $\mu$ s settling, **TRW-2.4G** is monitoring the air for incoming communication.
4. When a valid package has been received (correct address and CRC found), **TRW-2.4G** removes the preamble, address and CRC bits.
5. **TRW-2.4G** then notifies (interrupts) the MCU by setting the DRI pin high.
6. MCU may (or may not) set the CE low to disable the RF front end (low current mode).
7. The MCU will clock out just the payload data at a suitable rate (ex. 10 kbps).
8. When all payload data is retrieved **TRW-2.4G** sets DRI low again, and is ready for new incoming data package if CE is kept high during data download. If the CE was set low, a new start up sequence can begin, see Figure 12

**DuoCeiver™ Simultaneous Two Channel Receive Mode**

In both ShockBurst™ modes the TRW-24G can facilitate simultaneous reception of two parallel independent frequency channels at the maximum data rate. This means:

- TRW-24G can receive data from two 1 Mbps transmitters (ex: TRW-24G or TRW-24G\_) 8 MHz (8 frequency channels) apart through one antenna interface.
- The output from the two data channels is fed to two separate MCU interfaces.
  - Data channel 1: CLK1, DATA, and DR1
  - Data channel 2: CLK2, DOUT2, and DR2
  - DR1 and DR2 are available only in ShockBurst™.

The TRW-24G DuoCeiver™ technology provides 2 separate dedicated data channels for RX and replaces the need for two, stand alone receiver systems.

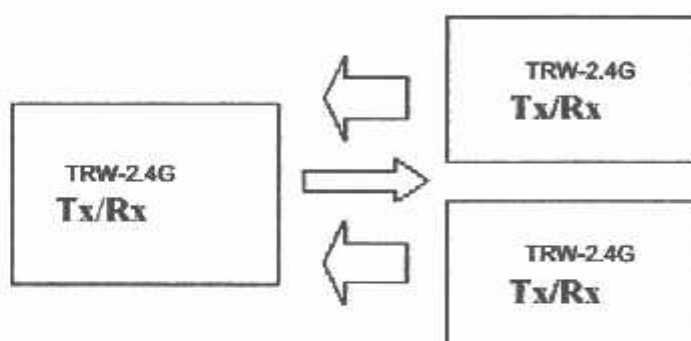


Figure 4 Simultaneous 2 channel receive on TRW-24G

There is one absolute requirement for using the second data channel. For the TRW-24G to be able to receive at the second data channel the frequency channel must be 8MHz higher than the frequency of data channel 1. The TRW-24G must be programmed to receive at the frequency of data channel 1. No time multiplexing is used in TRW-24G to fulfil this function. In direct mode the MCU must be able to handle two simultaneously incoming data packets if it is not multiplexing between the two data channels. In ShockBurst™ it is possible for the MCU to clock out one data channel at a time while data on the other data channel waits for MCU availability, without any lost data packets, and by doing so reduce the needed performance of the MCU.

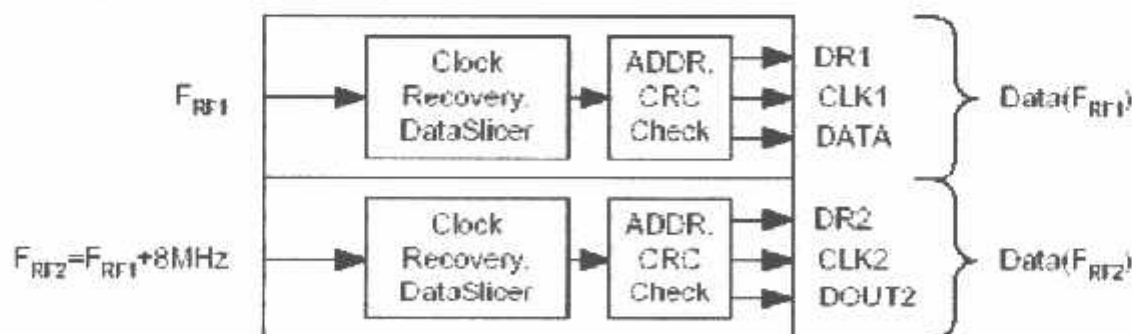


Figure 5 DuoCeiver™ with two simultaneously independent receive channels.



## DEVICE CONFIGURATION

All configuration of the **TRW-2.4G** is done via a 3-wire interface to a single configuration register. The configuration word can be up to 15 bytes long for ShockBurst™

### Configuration for ShockBurst™ operation

The configuration word in ShockBurst™ enables the **TRW-2.4G** to handle the RF protocol. Once the protocol is completed and loaded into **TRW-2.4G** only one byte, bit[7:0], needs to be updated during actual operation.

The configuration blocks dedicated to ShockBurst™ is as follows:

- **Payload section width:** Specifies the number of payload bits in a RF package. This enables the **TRW-2.4G** to distinguish between payload data and the CRC bytes in a received package.
- **Address width:** Sets the number of bits used for address in the RF package. This enables the **TRW-2.4G** to distinguish between address and payload data.
- **Address (RX Channel 1 and 2):** Destination address for received data.
- **CRC:** Enables nRF2401 on-chip CRC generation and de-coding.

#### NOTE:

These configuration blocks, with the exception of the CRC, are dedicated for the packages that a **TRW-2.4G** is to receive.

In TX mode, the MCU must generate an address and a payload section that fits the configuration of the **TRW-2.4G** that is to receive the data.

When using the **TRW-2.4G** on-chip CRC feature ensure that CRC is enabled and uses the same length for both the TX and RX devices.

PRE-AMBLE	ADDRESS	PAYLOAD	CRC
-----------	---------	---------	-----

Figure 10 Data packet set-up

### Configuration Word overview

	Bit position	Number of bits	Name	Function
ShockBurst™ configuration	145:120	24	TEST	Reserved for testing
	119:112	8	DATA2_W	Length of data payload section RX channel 2
	111:104	8	DATA1_W	Length of data payload section RX channel 1
	103:64	40	ADDR2	Up to 5 byte address for RX channel 2
	63:24	40	ADDR1	Up to 5 byte address for RX channel 1
	23:18	6	ADDR_W	Number of address bits (both RX channels).
	17	1	CRC_I	8 or 16 bit CRC
	16	1	CRC_EN	Enable on-chip CRC generation checking.
General device configuration	15	1	RX2_EN	Enable two channel receive mode
	14	1	CM	Communication mode (Direct or ShockBurst™)
	13	1	RFDR_SB	RF data rate (1Mbps requires 16MHz crystal)
	12:10	3	XO_F	Crystal frequency
	9:8	2	RF_PWR	RF output power
	7:1	7	RF_CH0	Frequency channel
	0	1	RXEN	RX or TX operation

Table 4 Table of configuration words.

The configuration word is shifted in MSB first on positive CLKI edges. New configuration is enabled on the falling edge of CS.

#### NOTE

On the falling edge of CS, the TRW-2.4G updates the number of bits actually shifted in during the last configuration.

NOTE:

If the TRW-2.4G is to be configured for 2 channel RX in ShockBurst™, a total of 120 bits must be shifted in during the first configuration after VDD is applied.

Once the wanted protocol, modus and RF channel are set, only one bit (RXEN) is shifted in to switch between RX and TX.

### Configuration Word Detailed Description

The following describes the function of the 144 bits (bit 143 = MSB) that is used to configure the TRW-2.4G

General Device Configuration: bit[15:0]

ShockBurst™ Configuration: bit[119:0]

Test Configuration: bit[143:120]

MSB	TEST							Default
D143	D142	D141	D140	D139	D138	D137	D136	
Reserved for testing								1
1	0	0	0	1	1	1	0	

MSB	TEST															Default
D135	D134	D133	D132	D131	D130	D129	D128	D127	D126	D125	D124	D123	D122	D121	D120	
Reserved for testing															0	
0	0	0	0	1	0	0	0	0	0	0	1	1	1	0		0

DATA2 W								Default
D119	D118	D117	D116	D115	D114	D113	D112	
Data width channel#2 in # of bits excluding addr/etc								0
0	0	1	0	0	0	0	0	

DATA1 W								Default
D111	D110	D109	D108	D107	D106	D105	D104	
Data width channel#1 in # of bits excluding addr/etc								0
0	0	1	0	0	0	0	0	

ADDR2												Default
D103	D102	D101	....	D71	D70	D69	D68	D67	D66	D65	D64	
Channel#2 Address RX (up to 40bit)												0
0	0	0	...	1	1	1	0	0	1	1	1	

ADDR1												Default
D63	D62	D61	....	D31	D30	D29	D28	D27	D26	D25	D24	
Channel#1 Address RX (up to 40bit)												0
0	0	0	...	1	1	1	0	0	1	1	1	

ADDR W						Default
D23	D22	D21	D20	D19	D18	
Address width in # of bits (both channels)						0
0	0	1	0	0	0	

CRC		Default
D17	D16	
CRC Mode 1 - 16bit, 0 - 8bit		1
CRC 1 - enable, 0 - disable		
0	1	

RF-Programming															Default
D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	
Two Ch.		BUF	OD	XO			RF Power		Channel selection						RXEN
1	0	0	0	1	1	1	1	0	0	0	0	0	1	0	0

Table 2 Configuration data word

The MSB bit should be loaded first into the configuration register

Default configuration word: h8E0810202000000E70000000E7210F04

**ShockBurst™ configuration:**

The section B[119:16] contains the segments of the configuration register dedicated to ShockBurst™ operational protocol. After VDD is turned on ShockBurst™ configuration is done once and remains set whilst VDD is present. During operation only the first byte for frequency channel and RX/TX switching need to be changed.

**PLL\_CTRL**

PLL_CTRL		
D121	D120	PLL
0	0	Open TX/Closed RX
0	1	Open TX/Open RX
1	0	Closed TX/Closed RX
1	1	Closed TX/Open RX

Table 10 PLL setting.

Bit 121-120:

PLL\_CTRL: Controls the setting of the PLL for test purposes. With closed PLL in TX no deviation will be present.

**DATAx\_W**

DATA2 W							
119	118	117	116	115	114	113	112

DATA1 W							
111	110	109	108	107	106	105	104

Table 4 Number of bits in payload.

Bit 119 – 112:

DATA2\_W: Length of RF package payload section for receive-channel 2.

Bit 111 – 104:

DATA1\_W: Length of RF package payload section for receive-channel 1.

NOTE:

The total number of bits in a ShockBurst™ RF package may not exceed 256! Maximum length of payload section is hence given by:

$$DATAx\_W(bits) = 256 - ADDR\_W - CRC$$

Where:

ADDR\_W: length of RX address set in configuration word B[23:18]

CRC: check sum, 8 or 16 bits set in configuration word B[17]

PRE: preamble, 4 or 8 bits are automatically included

Shorter address and CRC leaves more room for payload data in each package.

### ADDRx

ADDR2											
103	102	101	...	71	70	69	68	67	66	65	64

ADDR1											
63	62	61	...	31	30	29	28	27	26	25	24

Table 5: Address of receiver #2 and receiver #1.

Bit 103 – 64:

ADDR2: Receiver address channel 2, up to 40 bit.

Bit 63 – 24: ADDR1

ADDR1: Receiver address channel 1, up to 40 bit.

NOTE:

Bits in ADDR<sub>x</sub> exceeding the address width set in ADDR\_W are redundant and can be set to logic 0.

### ADDR\_W & CRC

ADDR_W						CRC_L	CRC_EN
23	22	21	20	19	18	17	16

Table 6: Number of bits reserved for RX address + CRC setting.

Bit 23 – 18:

ADDR\_W: Number of bits reserved for RX address in ShockBurst™ packages.

NOTE:

Maximum number of address bits is 40 (5 bytes). Values over 40 in ADDR\_W are not valid.

Bit 17:

CRC\_L: CRC length to be calculated by TRW-24G in ShockBurst™.  
 Logic 0: 8 bit CRC  
 Logic 1: 16 bit CRC

Bit 16:

CRC\_EN: Enables on-chip CRC generation (TX) and verification (RX).  
 Logic 0: On-chip CRC generation/checking disabled  
 Logic 1: On-chip CRC generation/checking enabled

NOTE:

An 8 bit CRC will increase the number of payload bits possible in each ShockBurst™ data packet, but will also reduce the system integrity.

**General device configuration:**

This section of the configuration word handles RF and device related parameters.

Modes:

<b>RX2 EN</b>	<b>CM</b>	<b>RFDR SB</b>	<b>XO F</b>			<b>RF PWR</b>	
15	14	13	12	11	10	9	8

Table 7 RF operational settings.

Bit 15:

**RX2\_EN:**

Logic 0: One channel receive

Logic 1: Two channels receive

**NOTE:**

In two channels receive, the **TRW-2.4G** receives on two, separate frequency channels simultaneously. The frequency of receive channel 1 is set in the configuration word B[7-1], receive channel 2 is always 8 channels (8 MHz) above receive channel 1.

Bit 14:

**Communication Mode:**

Logic 1: nRF2401 operates in ShockBurst™ mode

Bit 13:

**RF Data Rate:**

Logic 0: 250 <sup>TRW-2.4G</sup> kbps

Logic 1: 1 Mbps

**NOTE:**

Utilizing 250 kbps instead of 1Mbps will improve the receiver sensitivity by 10 dB. 1Mbps requires 16MHz crystal.

Bit 12-10:

D12	D11	D10
0	1	1

Table 8

Bit 9-8:

RF\_PWR: Sets TRW-24G RF output power in transmit mode:

RF OUTPUT POWER		
D9	D8	P [dBm]
0	0	-20
0	1	-10
1	0	-5
1	1	0

Table 9 - RF output power setting.

### RF channel & direction

RF CH#							RXEN
7	6	5	4	3	2	1	0

Table 10 - Frequency channel + RX / TX setting.

Bit 7 - 1:

RF\_CH#: Sets the frequency channel the nRF2401 operates on.

The channel frequency in *transmit* is given by:

$$Channel_{Tx} = 2400 \text{ MHz} + RF\_CH\# \cdot 1.0 \text{ MHz}$$

RF\_CH #: between 2400MHz and 2527MHz may be set.

The channel frequency in *data channel 1* is given by:

$$Channel_{D1} = 2400 \text{ MHz} + RF\_CH\# \cdot 1.0 \text{ MHz} \text{ (Receive at PIN\#8)}$$

RF\_CH #: between 2400MHz and 2524MHz may be set.

NOTE:

The channels above 83 can only be utilized in certain territories (ex: Japan)

The channel frequency in *data channel 2* is given by:

$$Channel_{D2} = 2400 \text{ MHz} + RF\_CH\# \cdot 1.0 \text{ MHz} + 8 \text{ MHz} \text{ (Receive at PIN\#4)}$$

RF\_CH #: between 2408MHz and 2524MHz may be set.

Bit 0:

Set active mode:

Logic 0: transmit mode

Logic 1: receive mode

**DATA PACKAGE DESCRIPTION**

Figure 7 Data Package Diagram

The data packet for both ShockBurst™ mode and direct mode communication is divided into 4 sections. These are:

1. PREAMBLE	<ul style="list-style-type: none"><li>· The preamble field is required in ShockBurst.</li></ul>
2. ADDRESS	<ul style="list-style-type: none"><li>· The address field is required in ShockBurst. mode.</li><li>· 8 to 40 bits length.</li><li>· Address automatically removed from received packet in ShockBurst.mode</li></ul>
3. PAYLOAD	<ul style="list-style-type: none"><li>· The data to be transmitted</li><li>· In Shock-Burst mode payload size is 256 bits minus the following:(Address: 8 to 40 bits. + CRC 8 or 16 bits).</li></ul>
4. CRC	<ul style="list-style-type: none"><li>· 8 or 16 bits length</li><li>· The CRC is stripped from the received output data.</li></ul>



**IMPORTANT TIMING DATA**

The following timing applies for operation for nRF2401  
TRW-2.4G

**TRW-2.4G Timing Information**

nRF2401 timing	Max.	Min.	Name
VDD OFF → ST_BY mode	3ms		Tpd2sby
VDD OFF → Active mode (RX/TX)	3ms		Tpd2a
ST_BY → FX ShockBurst™	195µs		Tsby2rxSB
ST_BY → FX Direct Mode	202µs		Tsby2rxDM
ST_BY → RX mode	202µs		Tsby2rx
Minimum delay from CS to data.		5µs	Tcs2data
Minimum delay from CE to data.		5µs	Tce2data
Minimum delay from DRL2 to clk.		50ns	Tdlr2clk
Maximum delay from clk to data.	50ns		Tclk2data
Delay between edges		50ns	Td
Setup time		500ns	Ts
Hold time		500ns	Th
Delay to finish internal GFSK data		1/data rate	Tfd
Minimum input clock high		500ns	Thmin
Set-up of data in Direct Mode	50ns		Tsdm
Minimum clock high in Direct Mode		200ns	Thdm
Minimum clock low in Direct Mode		230ns	Tldm

Table 41 Switching times for for nRF2401  
TRW-2.4G

When for nRF2401 is in power down it must always settle in stand-by (Tpd2sby) before it can enter configuration or one of the active modes.

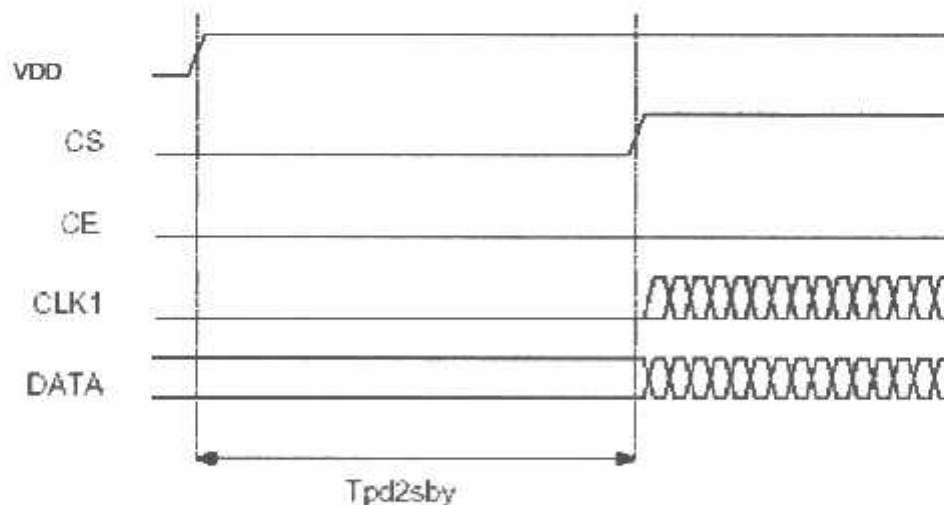


Figure 8 Timing diagram for for nRF2401 (for VDD off) to stand by mode  
for TRW-2.4G

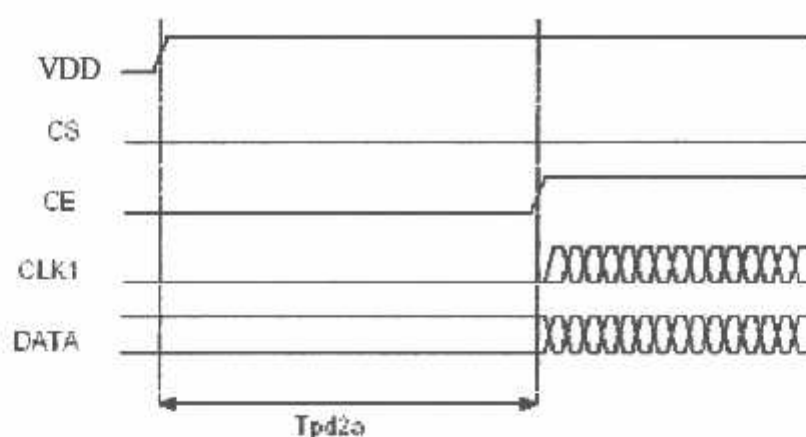


Figure 9 VDD off to active mode

Note that the configuration word will be lost when VDD is turned off and that the device then must be configured before going to one of the active modes. If the device is configured one can go directly from power down to the wanted active mode.

**Note:**

CE and CS may not be high at the same time. Setting one or the other decides whether configuration or active mode is entered.

**Configuration mode timing**

When one or more of the bits in the configuration word needs to be changed the following timing apply:

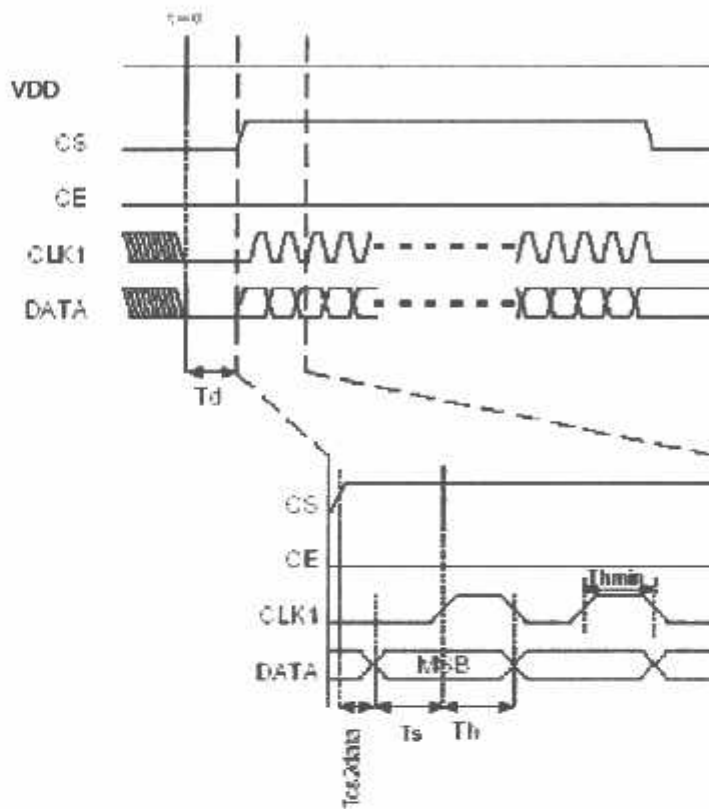


Figure 10 Timing diagram for configuration of TRW-2.4G

If configuration mode is entered from power down, CS can be set high after  $T_{pd2sby}$  as shown in Figure 8

**ShockBurst™ Mode timing**

**ShockBurst™ TX:**

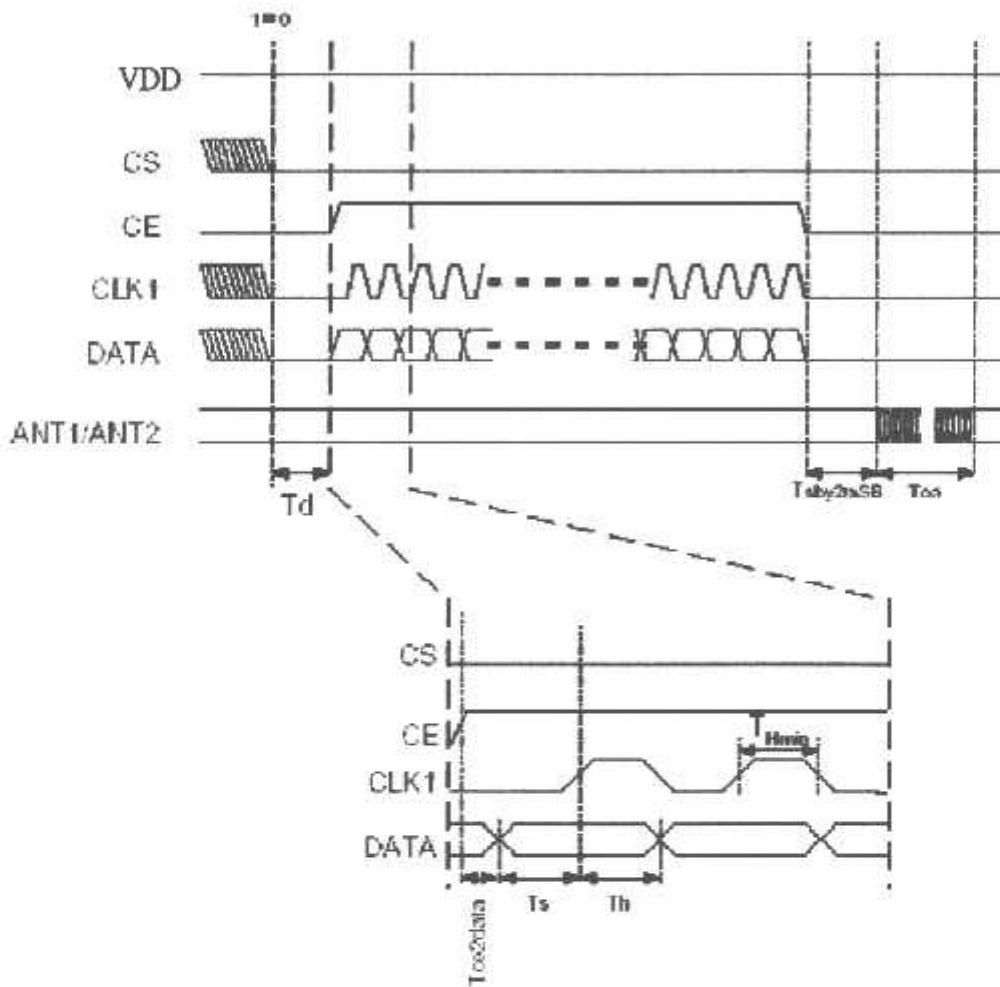
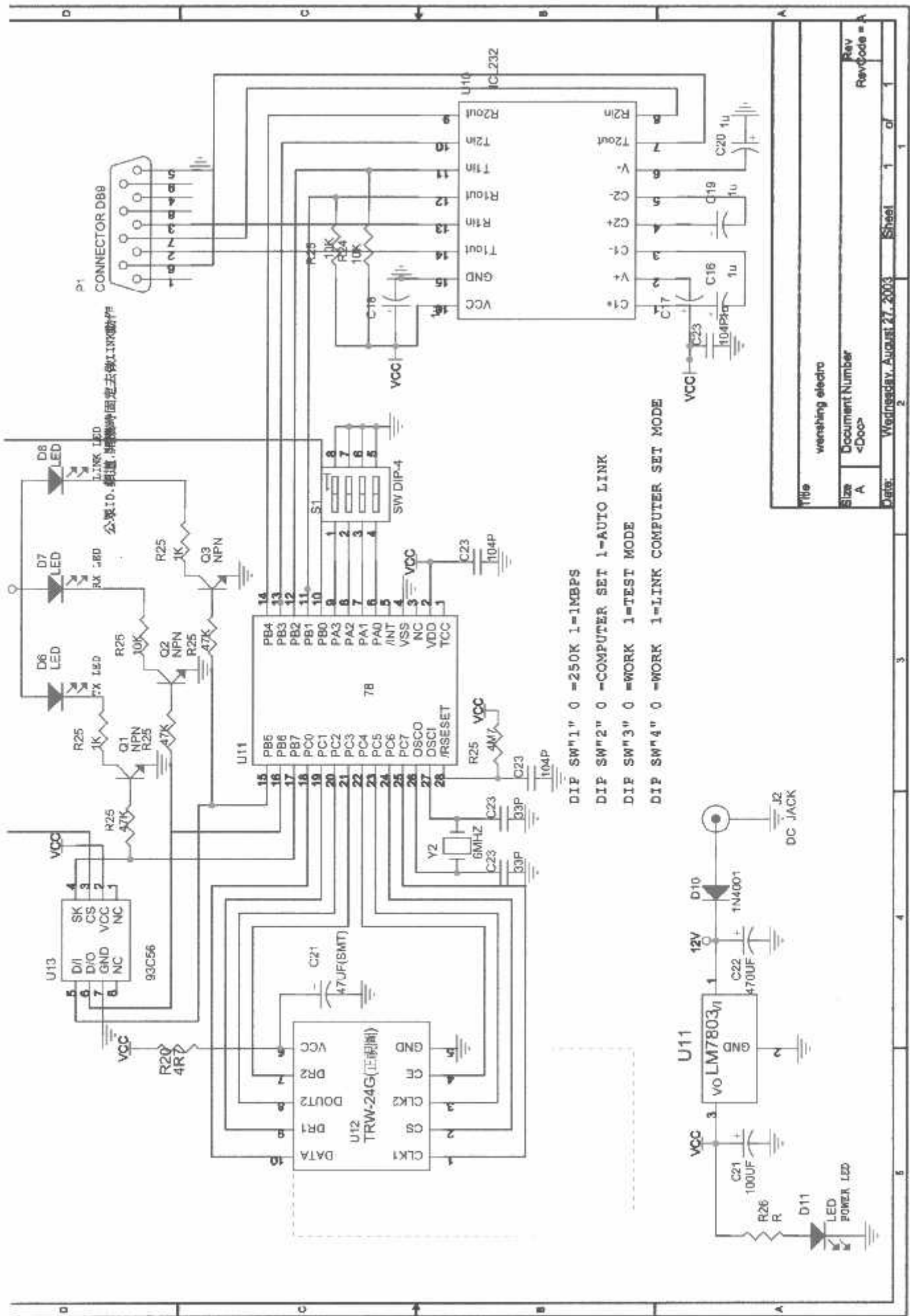


Figure 11. Timing of ShockBurst™ in TX

The package length and the data rate give the delay  $T_{oa}$  (time on air), as shown in the equation.

$$T_{oa} = \frac{1}{\text{datarate}} (\# \text{ databits} + 1)$$



DIP SW"1" 0 =250K 1=1MBPS  
 DIP SW"2" 0 =COMPUTER SET 1=AUTO LINK  
 DIP SW"3" 0 =WORK 1=TEST MODE  
 DIP SW"4" 0 =WORK 1=LINK COMPUTER SET MODE

Title	washing electro
Size	A
Document Number	<Doc>
Date:	Wednesday, August 27, 2003
Sheet	1 of 1
Rev	1
RevCode	= A

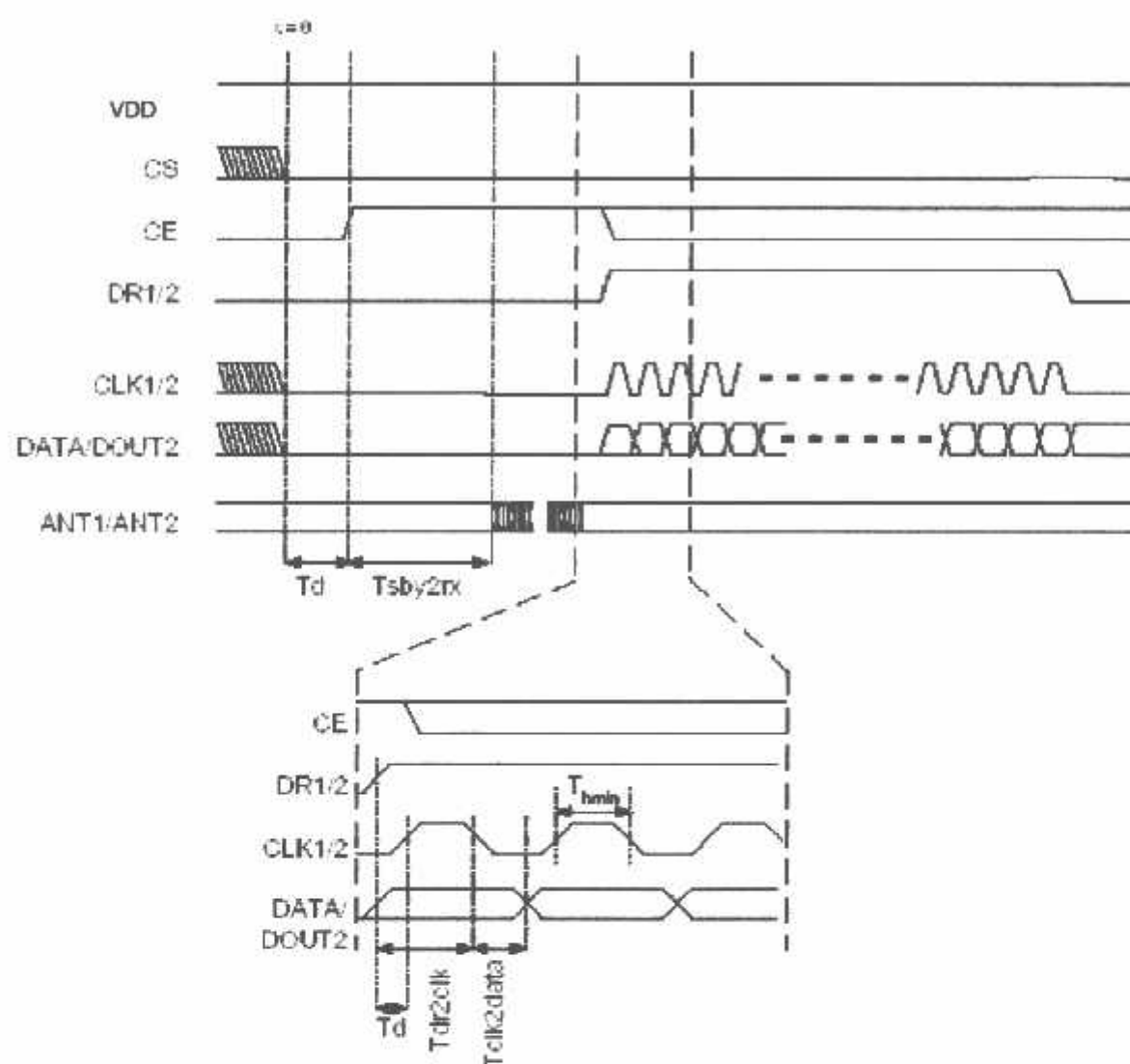
**ShockBurst™ RX:**


Figure 12 Timing of ShockBurst™ in RX

The CE may be kept high during downloading of data, but the cost is higher current consumption (18mA) and the benefit is no start-up time (200µs) after the DR1 goes low.

**Output Power adjustment**

Power setting bits of configuring word	RF output power	DC current consumption
11	0 dBm ±3dB	13.0 mA
10	-5 dBm ±3dB	10.5 mA
01	-10 dBm ±3dB	9.4 mA
00	-20 dBm ±3dB	8.8 mA

Conditions: VDD = 3.0V, VSS = 0V,  $T_A$  = 27°C, Load impedance = 400 Ω.



## 6-Pin DIP Optoisolators Transistor Output

The 4N35, 4N36 and 4N37 devices consist of a gallium arsenide infrared emitting diode optically coupled to a monolithic silicon phototransistor detector.

- Current Transfer Ratio — 100% Minimum @ Specified Conditions
- Guaranteed Switching Speeds
- Meets or Exceeds all JEDEC Registered Specifications
- *To order devices that are tested and marked per VDE 0884 requirements, the suffix "V" must be included at end of part number. VDE 0884 is a test option.*

### Applications

- General Purpose Switching Circuits
- Interfacing and coupling systems of different potentials and impedances
- Regulation Feedback Circuits
- Monitor & Detection Circuits
- Solid State Relays

### MAXIMUM RATINGS ( $T_A = 25^\circ\text{C}$ unless otherwise noted)

Rating	Symbol	Value	Unit
--------	--------	-------	------

#### INPUT LED

Reverse Voltage	$V_R$	6	Volts
Forward Current — Continuous	$I_F$	60	mA
LED Power Dissipation @ $T_A = 25^\circ\text{C}$ with Negligible Power in Output Detector Derate above $25^\circ\text{C}$	$P_D$	120	mW
		1.41	mW/ $^\circ\text{C}$

#### OUTPUT TRANSISTOR

Collector-Emitter Voltage	$V_{CEO}$	30	Volts
Emitter-Base Voltage	$V_{EBO}$	7	Volts
Collector-Base Voltage	$V_{CBO}$	70	Volts
Collector Current — Continuous	$I_C$	150	mA
Detector Power Dissipation @ $T_A = 25^\circ\text{C}$ with Negligible Power in Input LED Derate above $25^\circ\text{C}$	$P_D$	150	mW
		1.76	mW/ $^\circ\text{C}$

#### TOTAL DEVICE

Isolation Source Voltage <sup>(1)</sup> (Peak ac Voltage, 60 Hz, 1 sec Duration)	$V_{ISO}$	7500	Vac(pk)
Total Device Power Dissipation @ $T_A = 25^\circ\text{C}$ Derate above $25^\circ\text{C}$	$P_D$	250	mW
		2.94	mW/ $^\circ\text{C}$
Ambient Operating Temperature Range <sup>(2)</sup>	$T_A$	-55 to +100	$^\circ\text{C}$
Storage Temperature Range <sup>(2)</sup>	$T_{stg}$	-55 to +150	$^\circ\text{C}$
Soldering Temperature (10 sec, 1/16" from case)	$T_L$	260	$^\circ\text{C}$

1. Isolation surge voltage is an internal device dielectric breakdown rating.  
For this test, Pins 1 and 2 are common, and Pins 4, 5 and 6 are common.
  2. Refer to Quality and Reliability Section in Opto Data Book for information on test conditions.  
Preferred devices are Motorola recommended choices for future use and best overall value.
- GlobalOptoisolator is a trademark of Motorola, Inc.

REV 2

© Motorola, Inc. 1995

**4N35\***  
**4N36**  
**4N37**  
[CTR = 100% Min]  
\*Motorola Preferred Device

STYLE 1 PLASTIC

STANDARD THRU HOLE  
CASE 730A-04

SCHEMATIC

PIN 1. LED ANODE  
2. LED CATHODE  
3. N.C.  
4. EMITTER  
5. COLLECTOR  
6. BASE



## 4N35 4N36 4N37

### ELECTRICAL CHARACTERISTICS ( $T_A = 25^\circ\text{C}$ unless otherwise noted)<sup>(1)</sup>

Characteristic	Symbol	Min	Typ <sup>(1)</sup>	Max	Unit	
<b>INPUT LED</b>						
Forward Voltage ( $I_F = 10\text{ mA}$ )	$V_F$	$T_A = 25^\circ\text{C}$	0.8	1.15	1.5	V
		$T_A = -55^\circ\text{C}$	0.9	1.3	1.7	
		$T_A = 100^\circ\text{C}$	0.7	1.05	1.4	
Reverse Leakage Current ( $V_R = 6\text{ V}$ )	$I_R$	—	—	10	$\mu\text{A}$	
Capacitance ( $V = 0\text{ V}$ , $f = 1\text{ MHz}$ )	$C_J$	—	18	—	pF	

### OUTPUT TRANSISTOR

Collector-Emitter Dark Current ( $V_{CE} = 10\text{ V}$ , $T_A = 25^\circ\text{C}$ ) ( $V_{CE} = 30\text{ V}$ , $T_A = 100^\circ\text{C}$ )	$I_{CEO}$	—	1	50	nA	
		—	—	500	$\mu\text{A}$	
Collector-Base Dark Current ( $V_{CB} = 10\text{ V}$ )	$I_{CBO}$	$T_A = 25^\circ\text{C}$	—	0.2	20	nA
		$T_A = 100^\circ\text{C}$	—	100	—	
Collector-Emitter Breakdown Voltage ( $I_C = 1\text{ mA}$ )	$V_{(BR)CEO}$	30	45	—	V	
Collector-Base Breakdown Voltage ( $I_C = 100\text{ }\mu\text{A}$ )	$V_{(BR)CBO}$	70	100	—	V	
Emitter-Base Breakdown Voltage ( $I_E = 100\text{ }\mu\text{A}$ )	$V_{(BR)EBO}$	7	7.8	—	V	
DC Current Gain ( $I_C = 2\text{ mA}$ , $V_{CE} = 5\text{ V}$ )	$h_{FE}$	—	400	—	—	
Collector-Emitter Capacitance ( $f = 1\text{ MHz}$ , $V_{CE} = 0$ )	$C_{CE}$	—	7	—	pF	
Collector-Base Capacitance ( $f = 1\text{ MHz}$ , $V_{CB} = 0$ )	$C_{CB}$	—	19	—	pF	
Emitter-Base Capacitance ( $f = 1\text{ MHz}$ , $V_{EB} = 0$ )	$C_{EB}$	—	9	—	pF	

### COUPLED

Output Collector Current ( $I_F = 10\text{ mA}$ , $V_{CE} = 10\text{ V}$ )	$T_A = 25^\circ\text{C}$ $T_A = -55^\circ\text{C}$ $T_A = 100^\circ\text{C}$	$I_C$ (CTR) <sup>(2)</sup>	10 (100)	30 (300)	—	mA (%)
			4 (40)	—	—	
			4 (40)	—	—	
Collector-Emitter Saturation Voltage ( $I_C = 0.5\text{ mA}$ , $I_F = 10\text{ mA}$ )		$V_{CE(\text{sat})}$	—	0.14	0.3	V
Turn-On Time	$(I_C = 2\text{ mA}$ , $V_{CC} = 10\text{ V}$ , $R_L = 100\text{ }\Omega$ ) <sup>(3)</sup>	$t_{on}$	—	7.5	10	$\mu\text{s}$
Turn-Off Time		$t_{off}$	—	5.7	10	
Rise Time		$t_r$	—	3.2	—	
Fall Time		$t_f$	—	4.7	—	
Isolation Voltage ( $f = 60\text{ Hz}$ , $t = 1\text{ sec}$ )		$V_{ISO}$	7500	—	—	Vac(pk)
Isolation Current <sup>(4)</sup> ( $V_{I-O} = 3550\text{ Vpk}$ )	4N35	$I_{ISO}$	—	—	100	$\mu\text{A}$
( $V_{I-O} = 2500\text{ Vpk}$ )	4N36		—	—	100	
( $V_{I-O} = 1500\text{ Vpk}$ )	4N37		—	8	100	
Isolation Resistance ( $V = 500\text{ V}$ ) <sup>(4)</sup>		$R_{ISO}$	$10^{11}$	—	—	$\Omega$
Isolation Capacitance ( $V = 0\text{ V}$ , $f = 1\text{ MHz}$ ) <sup>(4)</sup>		$C_{ISO}$	—	0.2	2	pF

1. Always design to the specified minimum/maximum electrical limits (where applicable).
2. Current Transfer Ratio (CTR) =  $I_C/I_F \times 100\%$ .
3. For test circuit setup and waveforms, refer to Figure 11.
4. For this test, Pins 1 and 2 are common, and Pins 4, 5 and 6 are common.



TYPICAL CHARACTERISTICS

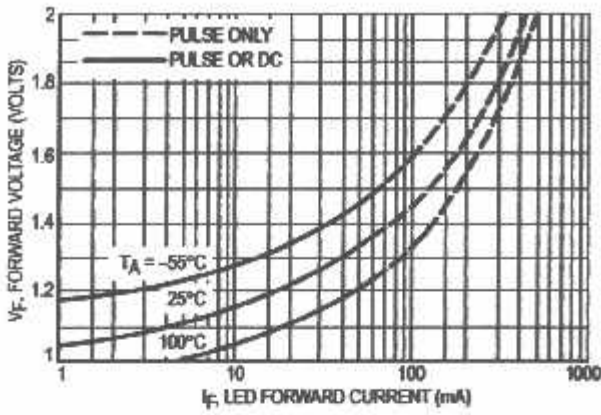


Figure 1. LED Forward Voltage versus Forward Current

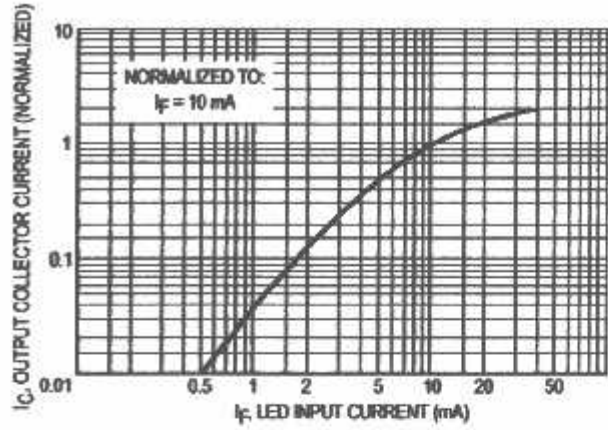


Figure 2. Output Current versus Input Current

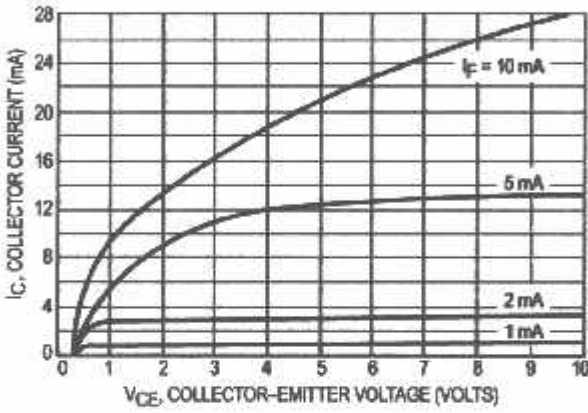


Figure 3. Collector Current versus Collector-Emitter Voltage

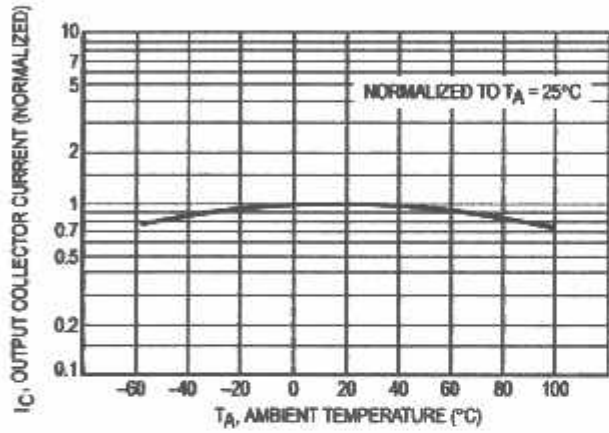


Figure 4. Output Current versus Ambient Temperature

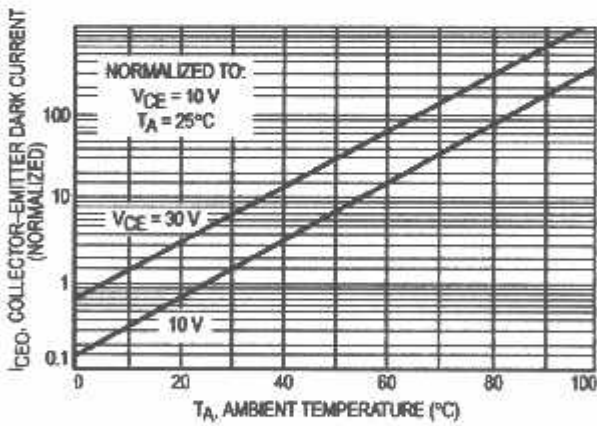


Figure 5. Dark Current versus Ambient Temperature

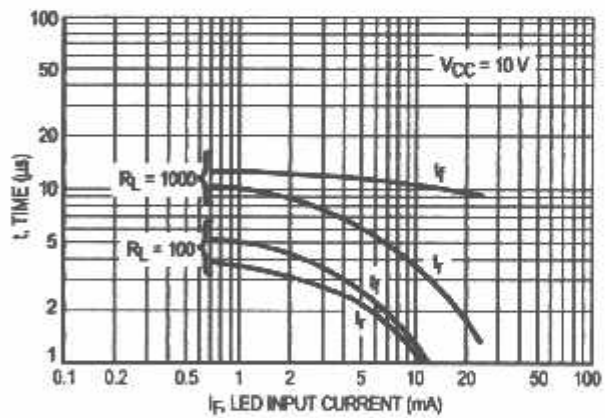


Figure 6. Rise and Fall Times (Typical Values)

**4N35 4N36 4N37**

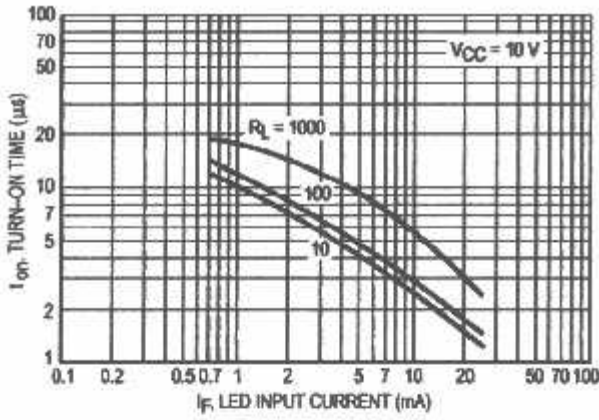


Figure 7. Turn-On Switching Times

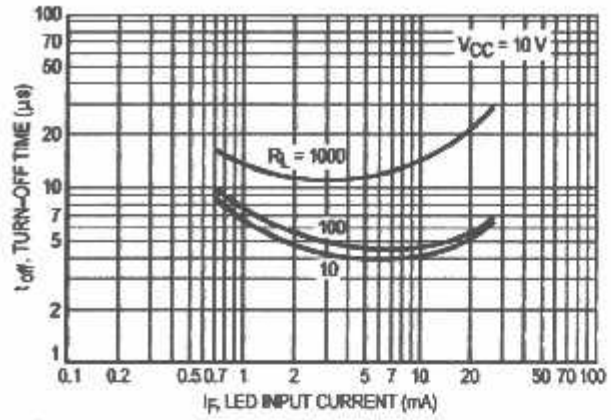


Figure 8. Turn-Off Switching Times

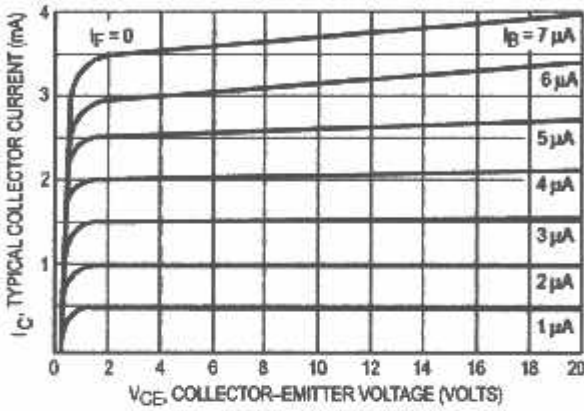


Figure 9. DC Current Gain (Detector Only)

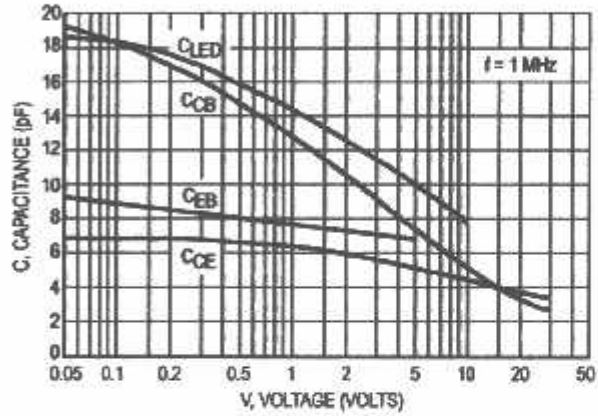


Figure 10. Capacitances versus Voltage

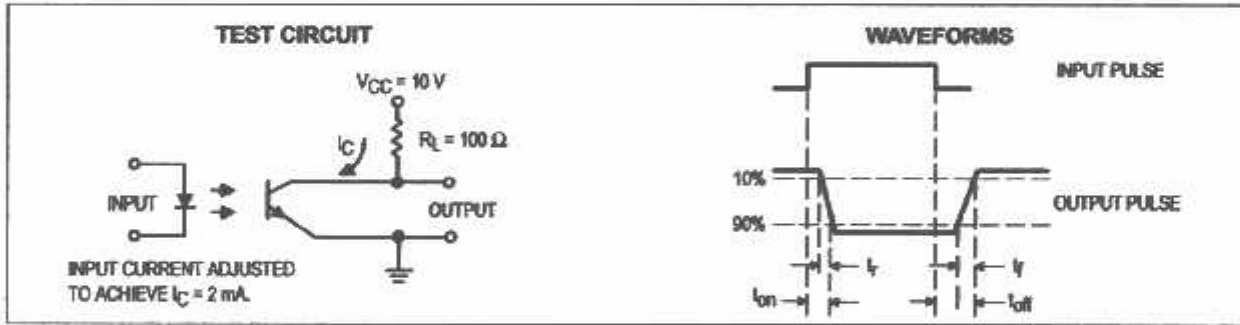
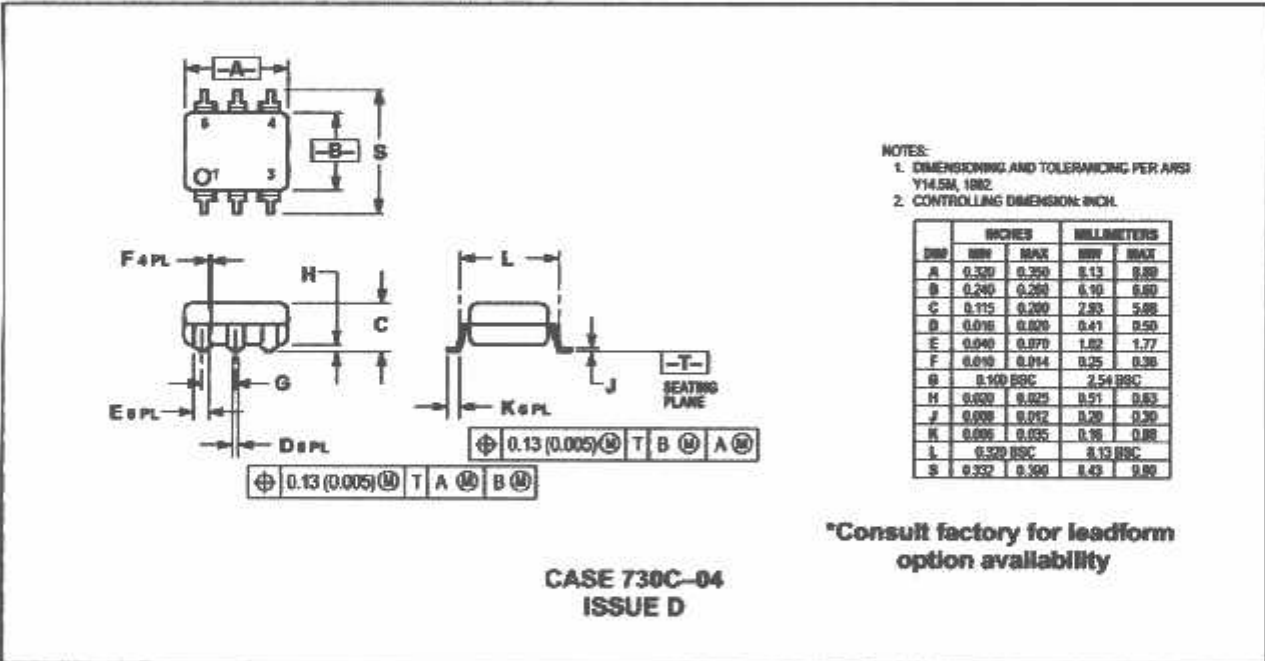
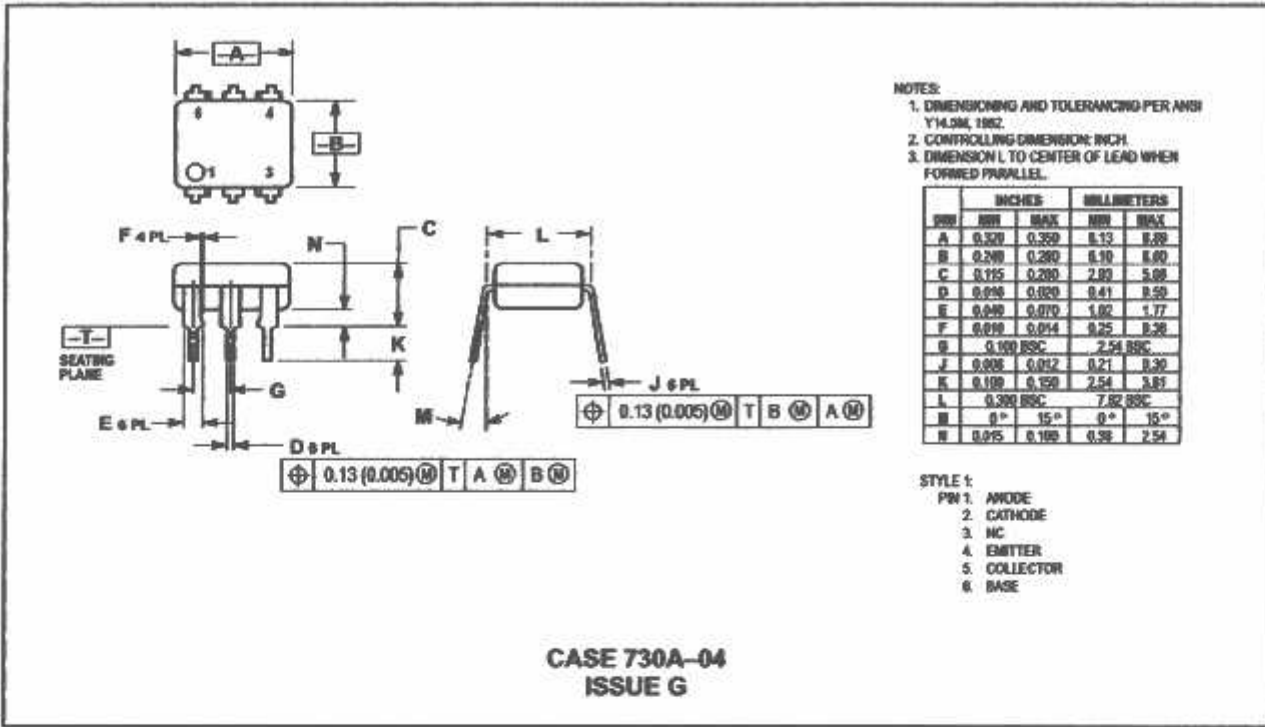
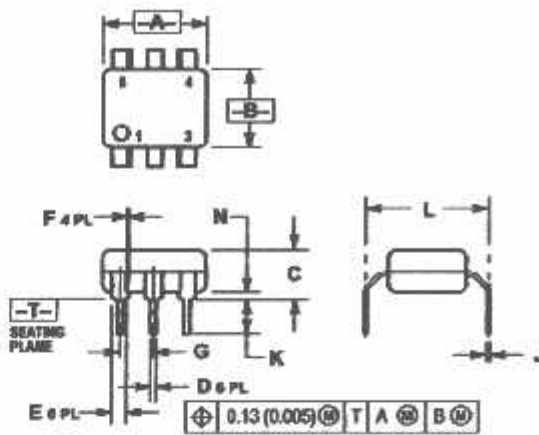


Figure 11. Switching Time Test Circuit and Waveforms

PACKAGE DIMENSIONS



**4N35 4N36 4N37**



- NOTES:  
 1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.  
 2. CONTROLLING DIMENSION: INCH.  
 3. DIMENSION L TO CENTER OF LEAD WHEN FORMED PARALLEL.

DIM	INCHES		MILLIMETERS	
	MIN	MAX	MIN	MAX
A	0.320	0.350	8.13	8.89
B	0.240	0.260	6.10	6.60
C	0.115	0.200	2.93	5.08
D	0.015	0.020	0.41	0.50
E	0.040	0.070	1.02	1.77
F	0.010	0.014	0.25	0.36
G	0.100 BSC		2.54 BSC	
J	0.008	0.012	0.21	0.30
K	0.100	0.150	2.54	3.81
L	0.400	0.425	10.16	10.80
N	0.015	0.040	0.38	1.02

**\*Consult factory for leadform option availability**

**CASE 730D-05  
 ISSUE D**

⊕ 0.13 (0.005) ⊕ T A ⊕ B ⊕

Motorola reserves the right to make changes without further notice to any products herein. Motorola makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does Motorola assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. "Typical" parameters can and do vary in different applications. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. Motorola does not convey any license under its patent rights nor the rights of others. Motorola products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the Motorola product could create a situation where personal injury or death may occur. Should Buyer purchase or use Motorola products for any such unintended or unauthorized application, Buyer shall indemnify and hold Motorola and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that Motorola was negligent regarding the design or manufacture of the part. Motorola and are registered trademarks of Motorola, Inc. Motorola, Inc. is an Equal Opportunity/Affirmative Action Employer.

**How to reach us:**

USA / EUROPE: Motorola Literature Distribution,  
 P.O. Box 20912, Phoenix, Arizona 85036. 1-800-441-2447

JAPAN: Nippon Motorola Ltd.; Tatsumi-SPD-JLDC, Toshikatsu Otsuki,  
 6F Seibu-Butsuryu-Center, 3-14-2 Tatsumi Koto-Ku, Tokyo 135, Japan. 03-3521-8315

MFAX: RMFA00@email.sps.mot.com - TOUCHTONE (802) 244-8609  
 INTERNET: http://Design-NET.com

HONG KONG: Motorola Semiconductors H.K. Ltd.; 8B Tai Ping Industrial Park,  
 51 Ting Kok Road, Tai Po, N.T., Hong Kong. 852-26529296



## Features

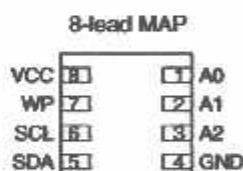
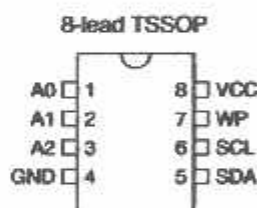
- Low-voltage and Standard-voltage Operation
  - 2.7 ( $V_{CC} = 2.7V$  to 5.5V)
  - 1.8 ( $V_{CC} = 1.8V$  to 5.5V)
- Internally Organized 128 x 8 (1K), 256 x 8 (2K), 512 x 8 (4K), 1024 x 8 (8K) or 2048 x 8 (16K)
- 2-wire Serial Interface
- Schmitt Trigger, Filtered Inputs for Noise Suppression
- I<sup>2</sup>C-directional Data Transfer Protocol
- 100 kHz (1.8V, 2.5V, 2.7V) and 400 kHz (5V) Compatibility
- Write Protect Pin for Hardware Data Protection
- 16-byte Page (1K, 2K), 16-byte Page (4K, 8K, 16K) Write Modes
- Partial Page Writes are Allowed
- Self-timed Write Cycle (10 ms max)
- High-reliability
  - Endurance: 1 Million Write Cycles
  - Data Retention: 100 Years
- Automotive Grade and Extended Temperature Devices Available
- 8-lead PDIP, 8-lead JEDEC SOIC, 8-lead MAP and 8-lead TSSOP Packages

## Description

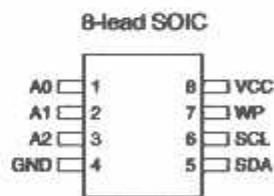
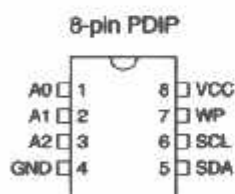
The AT24C01A/02/04/08/16 provides 1024/2048/4096/8192/16384 bits of serial electrically erasable and programmable read-only memory (EEPROM) organized as 128/256/512/1024/2048 words of 8 bits each. The device is optimized for use in many industrial and commercial applications where low-power and low-voltage operation is essential. The AT24C01A/02/04/08/16 is available in space-saving 8-pin PDIP, 8-lead JEDEC SOIC, 8-lead MAP and 8-lead TSSOP packages and is accessed via a 2-wire serial interface. In addition, the entire family is available in 2.7V (2.7V to 5.5V) and 1.8V (1.8V to 5.5V) versions.

## Configurations

Name	Function
A0-A2	Address Inputs
A	Serial Data
SCL	Serial Clock Input
WP	Write Protect
NC	No Connect



Bottom View



## 2-wire Serial EEPROM

- 1K (128 x 8)
- 2K (256 x 8)
- 4K (512 x 8)
- 8K (1024 x 8)
- 16K (2048 x 8)

- AT24C01A
- AT24C02
- AT24C04
- AT24C08
- AT24C16



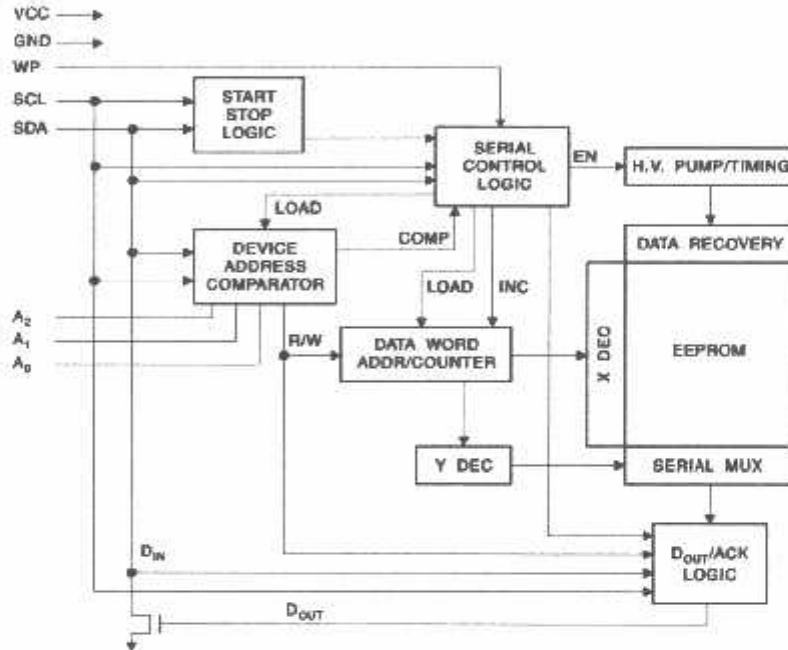


## Absolute Maximum Ratings

Operating Temperature.....	-55°C to +125°C
Storage Temperature.....	-65°C to +150°C
Voltage on Any Pin with Respect to Ground.....	-1.0V to +7.0V
Maximum Operating Voltage.....	6.25V
Maximum Output Current.....	5.0 mA

**\*NOTICE:** Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

## Block Diagram



**1 Description**

**SERIAL CLOCK (SCL):** The SCL input is used to positive edge clock data into each EEPROM device and negative edge clock data out of each device.

**SERIAL DATA (SDA):** The SDA pin is bi-directional for serial data transfer. This pin is open-drain driven and may be wire-ORed with any number of other open-drain or open-collector devices.

**DEVICE/PAGE ADDRESSES (A2, A1, A0):** The A2, A1 and A0 pins are device address inputs that are hard wired for the AT24C01A and the AT24C02. As many as eight 1K/2K devices may be addressed on a single bus system (device addressing is discussed in detail under the Device Addressing section).

The AT24C04 uses the A2 and A1 inputs for hard wire addressing and a total of four 4K devices may be addressed on a single bus system. The A0 pin is a no connect.

The AT24C08 only uses the A2 input for hardwire addressing and a total of two 8K devices may be addressed on a single bus system. The A0 and A1 pins are no connects.

The AT24C16 does not use the device address pins, which limits the number of devices on a single bus to one. The A0, A1 and A2 pins are no connects.

**WRITE PROTECT (WP):** The AT24C01A/02/04/16 has a Write Protect pin that provides hardware data protection. The Write Protect pin allows normal read/write operations when connected to ground (GND). When the Write Protect pin is connected to V<sub>CC</sub>, the write protection feature is enabled and operates as shown in the following table.

WP Pin Status	Part of the Array Protected				
	24C01A	24C02	24C04	24C08	24C16
At V <sub>CC</sub>	Full (1K) Array	Full (2K) Array	Full (4K) Array	Normal Read/Write Operation	Upper Half (8K) Array
At GND	Normal Read/Write Operations				

**Memory Organization**

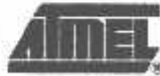
**AT24C01A, 1K SERIAL EEPROM:** Internally organized with 16 pages of 8 bytes each, the 1K requires a 7-bit data word address for random word addressing.

**AT24C02, 2K SERIAL EEPROM:** Internally organized with 32 pages of 8 bytes each, the 2K requires an 8-bit data word address for random word addressing.

**AT24C04, 4K SERIAL EEPROM:** Internally organized with 32 pages of 16 bytes each, the 4K requires a 9-bit data word address for random word addressing.

**AT24C08, 8K SERIAL EEPROM:** Internally organized with 64 pages of 16 bytes each, the 8K requires a 10-bit data word address for random word addressing.

**AT24C16, 16K SERIAL EEPROM:** Internally organized with 128 pages of 16 bytes each, the 16K requires an 11-bit data word address for random word addressing.





## Capacitance<sup>(1)</sup>

measurable over recommended operating range from  $T_A = 25^\circ\text{C}$ ,  $f = 1.0\text{ MHz}$ ,  $V_{CC} = +1.8\text{V}$ .

Symbol	Test Condition	Max	Units	Conditions
$C_{IO}$	Input/Output Capacitance (SDA)	8	pF	$V_{IO} = 0\text{V}$
$C_{IN}$	Input Capacitance ( $A_0, A_1, A_2, \text{SCL}$ )	6	pF	$V_{IN} = 0\text{V}$

1. This parameter is characterized and is not 100% tested.

## Characteristics

measurable over recommended operating range from:  $T_{AI} = -40^\circ\text{C}$  to  $+85^\circ\text{C}$ ,  $V_{CC} = +1.8\text{V}$  to  $+5.5\text{V}$ ,  $T_{AC} = 0^\circ\text{C}$  to  $+70^\circ\text{C}$ ,  $V_{IO} = +1.8\text{V}$  to  $+5.5\text{V}$  (unless otherwise noted).

Symbol	Parameter	Test Condition	Min	Typ	Max	Units
$V_{CC1}$	Supply Voltage		1.8		5.5	V
$V_{CC2}$	Supply Voltage		2.5		5.5	V
$V_{CC3}$	Supply Voltage		2.7		5.5	V
$V_{CC4}$	Supply Voltage		4.5		5.5	V
	Supply Current $V_{CC} = 5.0\text{V}$	READ at 100 kHz		0.4	1.0	mA
	Supply Current $V_{CC} = 5.0\text{V}$	WRITE at 100 kHz		2.0	3.0	mA
$I_{SDA}$	Standby Current $V_{CC} = 1.8\text{V}$	$V_{IN} = V_{CC}$ or $V_{SS}$		0.6	3.0	$\mu\text{A}$
$I_{SDA}$	Standby Current $V_{CC} = 2.5\text{V}$	$V_{IN} = V_{CC}$ or $V_{SS}$		1.4	4.0	$\mu\text{A}$
$I_{SDA}$	Standby Current $V_{CC} = 2.7\text{V}$	$V_{IN} = V_{CC}$ or $V_{SS}$		1.6	4.0	$\mu\text{A}$
$I_{SDA}$	Standby Current $V_{CC} = 5.0\text{V}$	$V_{IN} = V_{CC}$ or $V_{SS}$		8.0	18.0	$\mu\text{A}$
	Input Leakage Current	$V_{IN} = V_{CC}$ or $V_{SS}$		0.10	3.0	$\mu\text{A}$
	Output Leakage Current	$V_{OUT} = V_{CC}$ or $V_{SS}$		0.05	3.0	$\mu\text{A}$
	Input Low Level <sup>(1)</sup>		-0.6		$V_{CC} \times 0.3$	V
	Input High Level <sup>(1)</sup>		$V_{CC} \times 0.7$		$V_{CC} + 0.5$	V
$V_{OL}$	Output Low Level $V_{CC} = 3.0\text{V}$	$I_{OL} = 2.1\text{ mA}$			0.4	V
$V_{OL}$	Output Low Level $V_{CC} = 1.8\text{V}$	$I_{OL} = 0.15\text{ mA}$			0.2	V

1.  $V_{IL}$  min and  $V_{IH}$  max are reference only and are not tested.



**Characteristics**

Applicable over recommended operating range from  $T_A = -40^{\circ}\text{C}$  to  $+85^{\circ}\text{C}$ ,  $V_{CC} = +1.8\text{V}$  to  $+5.5\text{V}$ ,  $C_L = 1$  TTL Gate and pF (unless otherwise noted).

Symbol	Parameter	2.7-, 2.5-, 1.8-volt		5.0-volt		Units
		Min	Max	Min	Max	
f <sub>CL</sub>	Clock Frequency, SCL		100		400	kHz
t <sub>W</sub>	Clock Pulse Width Low	4.7		1.2		μs
t <sub>BH</sub>	Clock Pulse Width High	4.0		0.8		μs
t <sub>NS</sub>	Noise Suppression Time <sup>(1)</sup>		100		50	ns
t <sub>CL</sub>	Clock Low to Data Out Valid	0.1	4.5	0.1	0.9	μs
t <sub>RF</sub>	Time the bus must be free before a new transmission can start <sup>(1)</sup>	4.7		1.2		μs
t <sub>STA</sub>	Start Hold Time	4.0		0.6		μs
t <sub>STA</sub>	Start Setup Time	4.7		0.6		μs
t <sub>DAT</sub>	Data In Hold Time	0		0		μs
t <sub>DAT</sub>	Data In Setup Time	200		100		ns
	Inputs Rise Time <sup>(1)</sup>		1.0		0.3	μs
	Inputs Fall Time <sup>(1)</sup>		300		300	ns
t <sub>STO</sub>	Stop Setup Time	4.7		0.6		μs
	Data Out Hold Time	100		50		ns
	Write Cycle Time		10		10	ms
Endurance <sup>(1)</sup>	5.0V, 25°C, Byte Mode	1M		1M		Write Cycles

1. This parameter is characterized and is not 100% tested.



## vice Operation

**CLOCK and DATA TRANSITIONS:** The SDA pin is normally pulled high with an external device. Data on the SDA pin may change only during SCL low time periods (refer to Data Validity timing diagram). Data changes during SCL high periods will indicate a start or stop condition as defined below.

**START CONDITION:** A high-to-low transition of SDA with SCL high is a start condition which must precede any other command (refer to Start and Stop Definition timing diagram).

**STOP CONDITION:** A low-to-high transition of SDA with SCL high is a stop condition. After a read sequence, the stop command will place the EEPROM in a standby power mode (refer to Start and Stop Definition timing diagram).

**ACKNOWLEDGE:** All addresses and data words are serially transmitted to and from the EEPROM in 8-bit words. The EEPROM sends a zero to acknowledge that it has received each word. This happens during the ninth clock cycle.

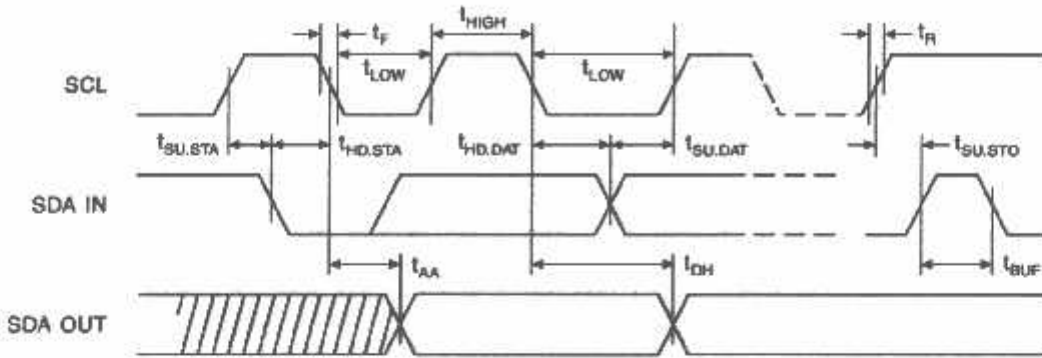
**STANDBY MODE:** The AT24C01A/02/04/08/16 features a low-power standby mode which is enabled: (a) upon power-up and (b) after the receipt of the STOP bit and the completion of any internal operations.

**MEMORY RESET:** After an interruption in protocol, power loss or system reset, any 2-wire part can be reset by following these steps:

1. Clock up to 9 cycles.
2. Look for SDA high in each cycle while SCL is high.
3. Create a start condition.

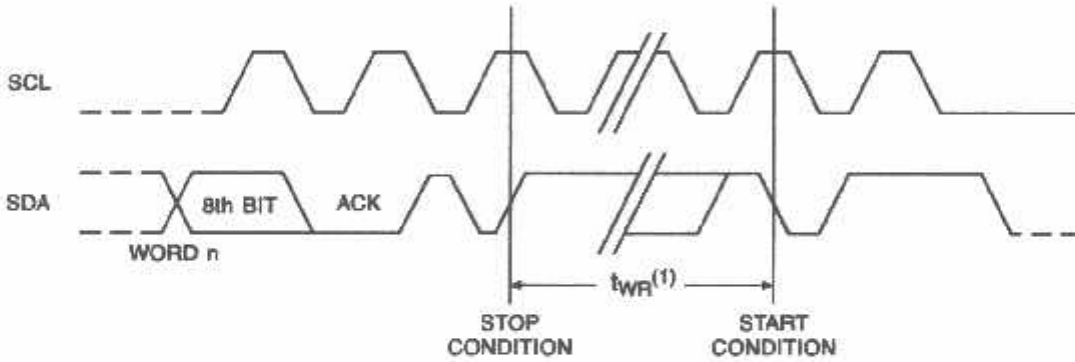
**Timing**

**L: Serial Clock, SDA: Serial Data I/O**



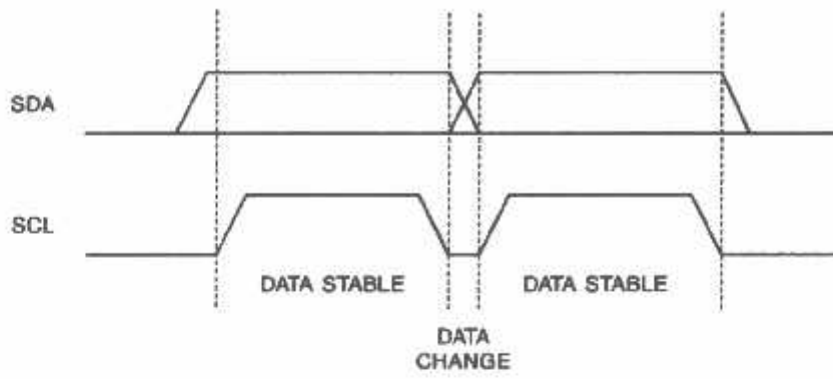
**Write Cycle Timing**

**L: Serial Clock, SDA: Serial Data I/O**

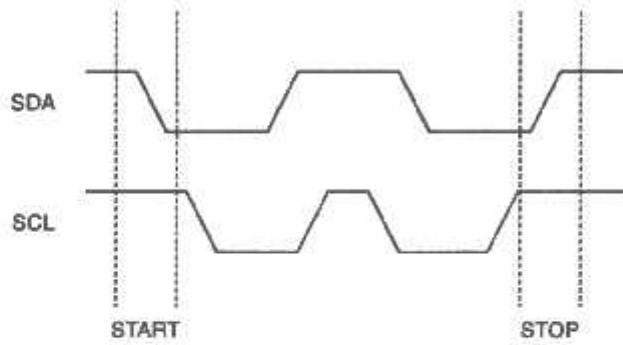


- 1. The write cycle time  $t_{WR}^{(1)}$  is the time from a valid stop condition of a write sequence to the end of the internal clear/write cycle.

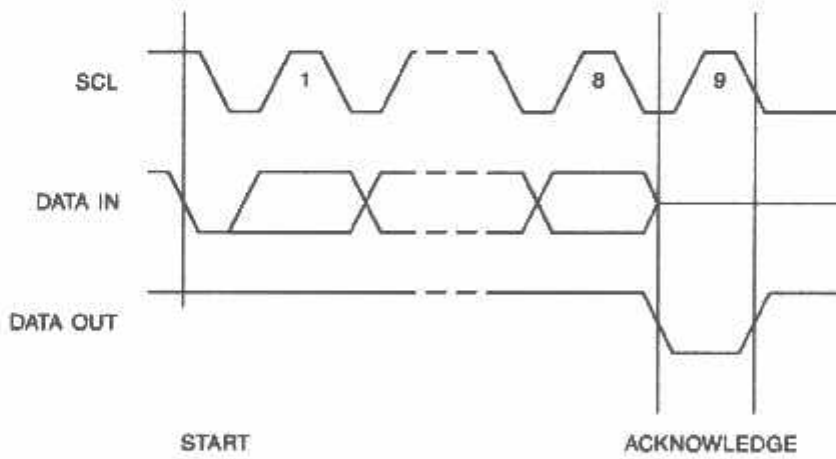
### ta Validity



### Start and Stop Definition



### Input Acknowledge



## Device Addressing

The 1K, 2K, 4K, 8K and 16K EEPROM devices all require an 8-bit device address word following a start condition to enable the chip for a read or write operation (refer to Figure 1).

The device address word consists of a mandatory one, zero sequence for the first four most significant bits as shown. This is common to all the EEPROM devices.

The next 3 bits are the A2, A1 and A0 device address bits for the 1K/2K EEPROM. These 3 bits must compare to their corresponding hard-wired input pins.

The 4K EEPROM only uses the A2 and A1 device address bits with the third bit being a memory page address bit. The two device address bits must compare to their corresponding hard-wired input pins. The A0 pin is no connect.

The 8K EEPROM only uses the A2 device address bit with the next 2 bits being for memory page addressing. The A2 bit must compare to its corresponding hard-wired input pin. The A1 and A0 pins are no connect.

The 16K does not use any device address bits but instead the 3 bits are used for memory page addressing. These page addressing bits on the 4K, 8K and 16K devices should be considered the most significant bits of the data word address which follows. The A0, A1 and A2 pins are no connect.

The eighth bit of the device address is the read/write operation select bit. A read operation is initiated if this bit is high and a write operation is initiated if this bit is low.

Upon a compare of the device address, the EEPROM will output a zero. If a compare is not made, the chip will return to a standby state.

## Write Operations

**BYTE WRITE:** A write operation requires an 8-bit data word address following the device address word and acknowledgment. Upon receipt of this address, the EEPROM will again respond with a zero and then clock in the first 8-bit data word. Following receipt of the 8-bit data word, the EEPROM will output a zero and the addressing device, such as a microcontroller, must terminate the write sequence with a stop condition. At this time the EEPROM enters an internally timed write cycle,  $t_{WR}$ , to the nonvolatile memory. All inputs are disabled during this write cycle and the EEPROM will not respond until the write is complete (refer to Figure 2).

**PAGE WRITE:** The 1K/2K EEPROM is capable of an 8-byte page write, and the 4K, 8K and 16K devices are capable of 16-byte page writes.

A page write is initiated the same as a byte write, but the microcontroller does not send a stop condition after the first data word is clocked in. Instead, after the EEPROM acknowledges receipt of the first data word, the microcontroller can transmit up to seven (1K/2K) or fifteen (4K, 8K, 16K) more data words. The EEPROM will respond with a zero after each data word received. The microcontroller must terminate the page write sequence with a stop condition (refer to Figure 3).

The data word address lower three (1K/2K) or four (4K, 8K, 16K) bits are internally incremented following the receipt of each data word. The higher data word address bits are not incremented, retaining the memory page row location. When the word address, internally generated, reaches the page boundary, the following byte is placed at the beginning of the same page. If more than eight (1K/2K) or sixteen (4K, 8K, 16K) data words are transmitted to the EEPROM, the data word address will "roll over" and previous data will be overwritten.



**ACKNOWLEDGE POLLING:** Once the internally timed write cycle has started and the EEPROM inputs are disabled, acknowledge polling can be initiated. This involves sending a start condition followed by the device address word. The read/write bit is representative of the operation desired. Only if the internal write cycle has completed will the EEPROM respond with a zero allowing the read or write sequence to continue.

## ad erations

Read operations are initiated the same way as write operations with the exception that the read/write select bit in the device address word is set to one. There are three read operations: current address read, random address read and sequential read.

**CURRENT ADDRESS READ:** The internal data word address counter maintains the last address accessed during the last read or write operation, incremented by one. This address stays valid between operations as long as the chip power is maintained. The address "roll over" during read is from the last byte of the last memory page to the first byte of the first page. The address "roll over" during write is from the last byte of the current page to the first byte of the same page.

Once the device address with the read/write select bit set to one is clocked in and acknowledged by the EEPROM, the current address data word is serially clocked out. The microcontroller does not respond with an input zero but does generate a following stop condition (refer to Figure 4).

**RANDOM READ:** A random read requires a "dummy" byte write sequence to load in the data word address. Once the device address word and data word address are clocked in and acknowledged by the EEPROM, the microcontroller must generate another start condition. The microcontroller now initiates a current address read by sending a device address with the read/write select bit high. The EEPROM acknowledges the device address and serially clocks out the data word. The microcontroller does not respond with a zero but does generate a following stop condition (refer to Figure 5).

**SEQUENTIAL READ:** Sequential reads are initiated by either a current address read or a random address read. After the microcontroller receives a data word, it responds with an acknowledge. As long as the EEPROM receives an acknowledge, it will continue to increment the data word address and serially clock out sequential data words. When the memory address limit is reached, the data word address will "roll over" and the sequential read will continue. The sequential read operation is terminated when the microcontroller does not respond with a zero but does generate a following stop condition (refer to Figure 6).

Figure 1. Device Address

1K/2K	1	0	1	0	A <sub>2</sub>	A <sub>1</sub>	A <sub>0</sub>	R/W
	MSD				LSB			
4K	1	0	1	0	A <sub>2</sub>	A <sub>1</sub>	P0	R/W
8K	1	0	1	0	A <sub>2</sub>	P1	P0	R/W
16K	1	0	1	0	P2	P1	P0	R/W

Figure 2. Byte Write

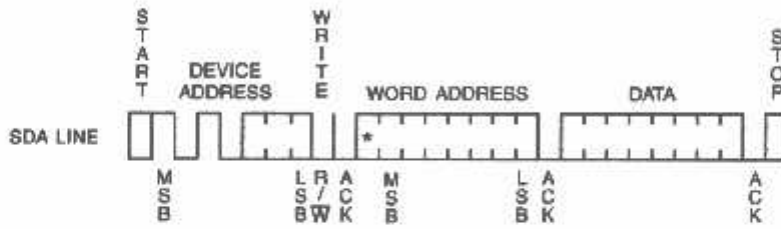
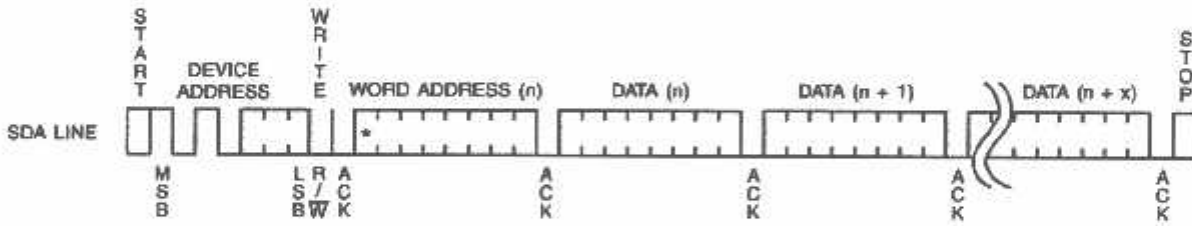


Figure 3. Page Write



(\* = DON'T CARE bit for 1K)

Figure 4. Current Address Read

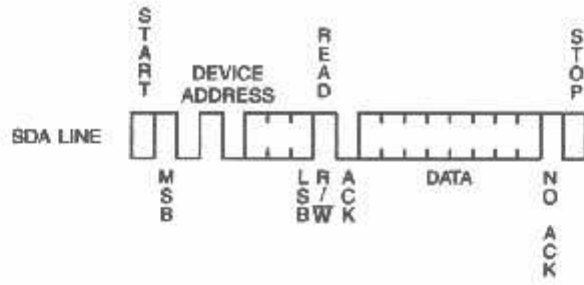
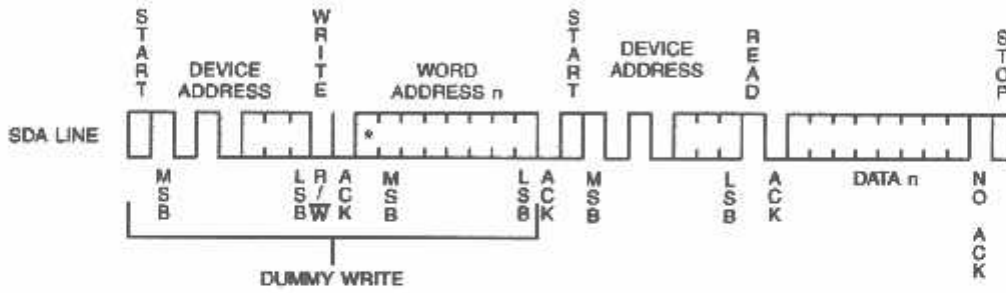
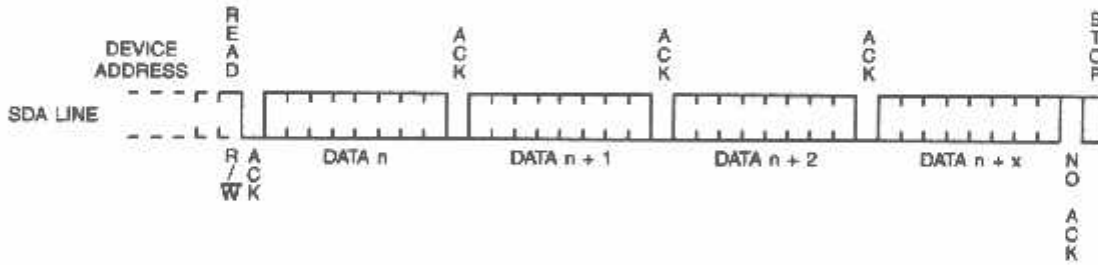


Figure 5. Random Read



(\* = DON'T CARE bit for 1K)

Figure 6. Sequential Read





**24C01A Ordering Information**

Ordering Code	Package	Operation Range
AT24C01A-10PI-2.7 AT24C01A-10SI-2.7 AT24C01A-10TI-2.7 AT24C01AY1-10Y1-2.7	8P3 8S1 8A2 8Y1	Industrial (-40°C to 85°C)
AT24C01A-10PI-1.8 AT24C01A-10SI-1.8 AT24C01A-10TI-1.8 AT24C01AY1-10Y1-1.8	8P3 8S1 8A2 8Y1	Industrial (-40°C to 85°C)
AT24C01A-10SE-2.7	8S1	High Grade/Extended Temp (-40°C to 125°C)

For 2.7V devices used in the 4.5V to 5.5V range, please refer to performance values in the AC and DC characteristics table.

Package Type	
	8-pin, 0.300" Wide, Plastic Dual Inline Package (PDIP)
	8-lead, 0.150" Wide, Plastic Gull Wing Small Outline (JEDEC SOIC)
	8-lead, 0.170" Wide, Thin Shrink Small Outline Package (TSSOP)
	8-lead, 4.90 mm x 3.00 mm Body, Dual Footprint, Non-leaded, Miniature Array Package (MAP)
Options	
	Low-voltage (2.7V to 5.5V)
	Low-voltage (1.8V to 5.5V)



## 24C02 Ordering Information

Ordering Code	Package	Operation Range
AT24C02-10PI-2.7 AT24C02N-10SI-2.7 AT24C02-10TI-2.7 AT24C02Y1-10YI-2.7	8P3 8S1 8A2 8Y1	Industrial (-40°C to 85°C)
AT24C02-10PI-1.8 AT24C02N-10SI-1.8 AT24C02-10TI-1.8 AT24C02Y1-10YI-1.8	8P3 8S1 8A2 8Y1	Industrial (-40°C to 85°C)
AT24C02N-10SE-2.7	8S1	High Grade/Extended Temp (-40°C to 125°C)

3: For 2.7V devices used in the 4.5V to 5.5V range, please refer to performance values in the AC and DC characteristics table.

Package Type	
3	8-pin, 0.300" Wide, Plastic Dual Inline Package (PDIP)
1	8-lead, 0.150" Wide, Plastic Gull Wing Small Outline (JEDEC SOIC)
2	8-lead, 0.170" Wide, Thin Shrink Small Outline Package (TSSOP)
1	8-lead, 4.90 mm x 3.00 mm Body, Dual Footprint, Non-leaded, Miniature Array Package (MAP)
Options	
7	Low-voltage (2.7V to 5.5V)
8	Low-voltage (1.8V to 5.5V)

**AT24C01A/02/04/08/16**

0180J-SEEP-11/02

**24C04 Ordering Information**

Ordering Code	Package	Operation Range
AT24C04-10PI-2.7 AT24C04N-10SI-2.7 AT24C04-10TI-2.7 AT24C04Y1-10YI-2.7	8P3 8S1 8A2 8Y1	Industrial (-40°C to 85°C)
AT24C04-10PI-1.8 AT24C04N-10SI-1.8 AT24C04-10TI-1.8 AT24C04Y1-10YI-1.8	8P3 8S1 8A2 8Y1	Industrial (-40°C to 85°C)
AT24C04N-10SE-2.7	8S1	High Grade/Extended Temp (-40°C to 125°C)

\*) For 2.7V devices used in the 4.5V to 5.5V range, please refer to performance values in the AC and DC characteristics table.

Package Type	
	8-pin, 0.300" Wide, Plastic Dual Inline Package (PDIP)
	8-lead, 0.150" Wide, Plastic Gull Wing Small Outline (JEDEC SOIC)
	8-lead, 0.170" Wide, Thin Shrink Small Outline Package (TSSOP)
	8-lead, 4.90 mm x 3.00 mm Body, Dual Footprint, Non-leaded, Miniature Array Package (MAP)
Options	
	Low-voltage (2.7V to 5.5V)
	Low-voltage (1.8V to 5.5V)



## 24C08 Ordering Information

Ordering Code	Package	Operation Range
AT24C08-10PI-2.7 AT24C08N-10SI-2.7 AT24C08-10TI-2.7 AT24C08Y1-10Y1-2.7	8P3 8S1 8A2 8Y1	Industrial (-40°C to 85°C)
AT24C08-10PI-1.8 AT24C08N-10SI-1.8 AT24C08-10TI-1.8 AT24C08Y1-10Y1-1.8	8P3 8S1 8A2 8Y1	Industrial (-40°C to 85°C)

For 2.7V devices used in the 4.5V to 5.5V range, please refer to performance values in the AC and DC characteristics table.

Package Type	
3	8-pin, 0.300" Wide, Plastic Dual Inline Package (PDIP)
1	8-lead, 0.150" Wide, Plastic Gull Wing Small Outline (JEDEC SOIC)
2	8-lead, 0.170" Wide, Thin Shrink Small Outline Package (TSSOP)
1	8-lead, 4.90 mm x 3.00 mm Body, Dual Footprint, Non-leaded, Miniature Array Package (MAP)
Options	
*	Low-voltage (2.7V to 5.5V)
1	Low-voltage (1.8V to 5.5V)

**AT24C01A/02/04/08/16**

0180J-SEEPR-11/02

**24C16 Ordering Information**

Ordering Code	Package	Operation Range
AT24C16-10PI-2.7 AT24C16N-10SI-2.7 AT24C16-10TI-2.7 AT24C16Y1-10YI-2.7	8P3 8S1 8A2 8Y1	Industrial (-40°C to 85°C)
AT24C16-10PI-1.8 AT24C16N-10SI-1.8 AT24C16-10TI-1.8 AT24C16Y1-10YI-1.8	8P3 8S1 8A2 8Y1	Industrial (-40°C to 85°C)

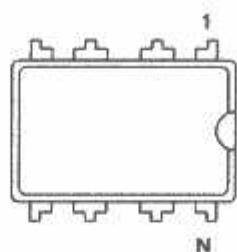
3: For 2.7V devices used in the 4.5V to 5.5V range, please refer to performance values in the AC and DC characteristics table.

Package Type	
1	8-pin, 0.300" Wide, Plastic Dual Inline Package (PDIP)
1	8-lead, 0.150" Wide, Plastic Gull Wing Small Outline (JEDEC SOIC)
2	8-lead, 0.170" Wide, Thin Shrink Small Outline Package (TSSOP)
1	8-lead, 4.90 mm x 3.00 mm Body, Dual Footprint, Non-leaded, Miniature Array Package (MAP)
Options	
	Low-voltage (2.7V to 5.5V)
	Low-voltage (1.8V to 5.5V)

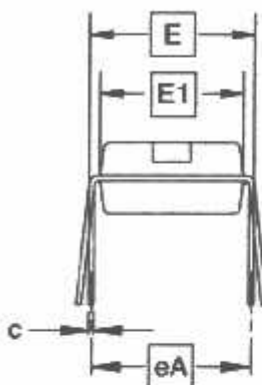


## Packaging Information

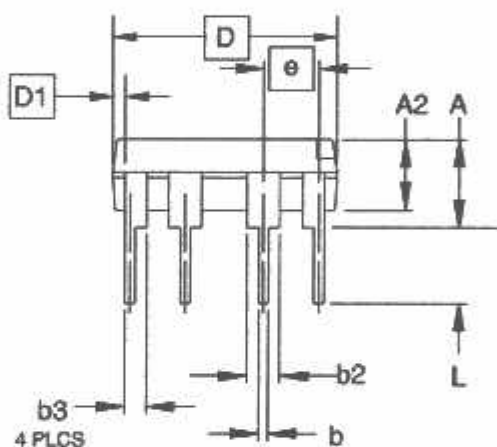
8P3 – PDIP



Top View



End View



Side View

COMMON DIMENSIONS  
(Unit of Measure = inches)

SYMBOL	MIN	NOM	MAX	NOTE
A			0.210	2
A2	0.115	0.130	0.195	
b	0.014	0.018	0.022	5
b2	0.045	0.060	0.070	6
b3	0.030	0.039	0.045	6
c	0.008	0.010	0.014	
D	0.355	0.365	0.400	3
D1	0.005			3
E	0.300	0.310	0.325	4
E1	0.240	0.250	0.280	3
e	0.100 BSC			
eA	0.300 BSC			4
L	0.115	0.130	0.150	2

- Notes:
1. This drawing is for general information only; refer to JEDEC Drawing MS-001, Variation BA for additional information.
  2. Dimensions A and L are measured with the package seated in JEDEC seating plane Gauge GS-3.
  3. D, D1 and E1 dimensions do not include mold Flash or protrusions. Mold Flash or protrusions shall not exceed 0.010 inch.
  4. E and eA measured with the leads constrained to be perpendicular to datum.
  5. Pointed or rounded lead tips are preferred to ease insertion.
  6. b2 and b3 maximum dimensions do not include Dambar protrusions. Dambar protrusions shall not exceed 0.010 (0.25 mm).

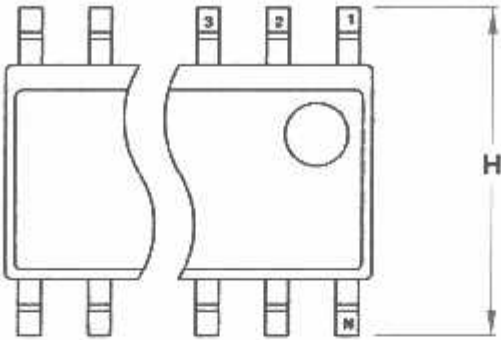
01/09/02

2325 Orchard Parkway San Jose, CA 95131	TITLE	DRAWING NO.	REV.
	8P3, 8-lead, 0.300" Wide Body, Plastic Dual In-line Package (PDIP)	8P3	B

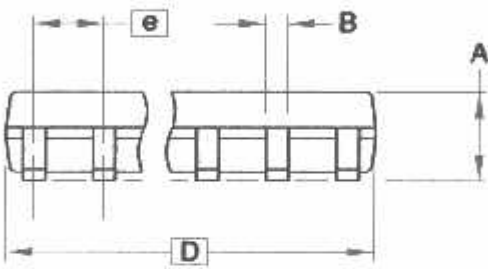
AT24C01A/02/04/08/16

0180J-SEEPR-11/02

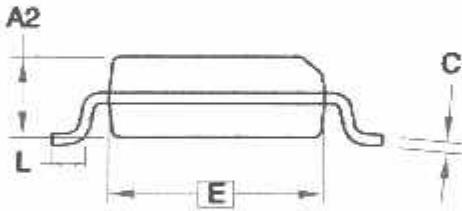
— JEDEC SOIC



Top View



Side View




End View

COMMON DIMENSIONS  
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	-	-	1.75	
B	-	-	0.51	
C	-	-	0.25	
D	-	-	5.00	
E	-	-	4.00	
e	1.27 BSC			
H	-	-	6.20	
L	-	-	1.27	

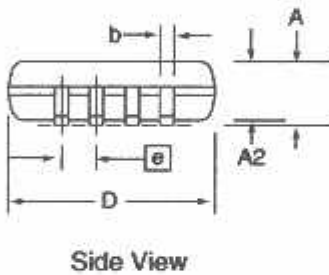
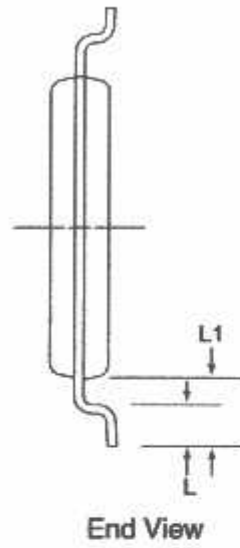
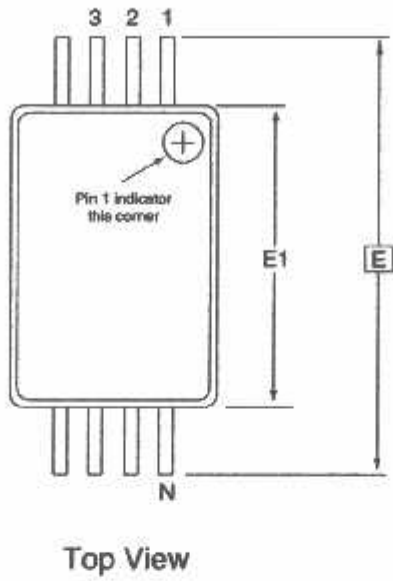
Note: This drawing is for general information only. Refer to JEDEC Drawing MS-012 for proper dimensions, tolerances, datums, etc.

10/10/01

 2325 Orchard Parkway San Jose, CA 95131	<b>TITLE</b> 8S1, 8-lead (0.150" Wide Body), Plastic Gull Wing Small Outline (JEDEC SOIC)	<b>DRAWING NO.</b>	<b>REV.</b>
		8S1	A



:- TSSOP



**COMMON DIMENSIONS**  
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
D	2.90	3.00	3.10	2, 5
E	6.40 BSC			
E1	4.30	4.40	4.50	3, 5
A	-	-	1.20	
A2	0.80	1.00	1.06	
b	0.19	-	0.30	4
e	0.65 BSC			
L	0.45	0.60	0.75	
L1	1.00 REF			

- Notes:
1. This drawing is for general information only. Refer to JEDEC Drawing MO-153, Variation AA, for proper dimensions, tolerances, datums, etc.
  2. Dimension D does not include mold flash, protrusions or gate burrs. Mold flash, protrusions and gate burrs shall not exceed 0.15 mm (0.006 in) per side.
  3. Dimension E1 does not include inter-lead flash or protrusions. Inter-lead flash and protrusions shall not exceed 0.25 mm (0.010 in) per side.
  4. Dimension b does not include Dambar protrusion. Allowable Dambar protrusion shall be 0.08 mm total in excess of the b dimension at maximum material condition. Dambar cannot be located on the lower radius of the foot. Minimum space between protrusion and adjacent lead is 0.07 mm.
  5. Dimension D and E1 to be determined at Datum Plane H.

5/30/02

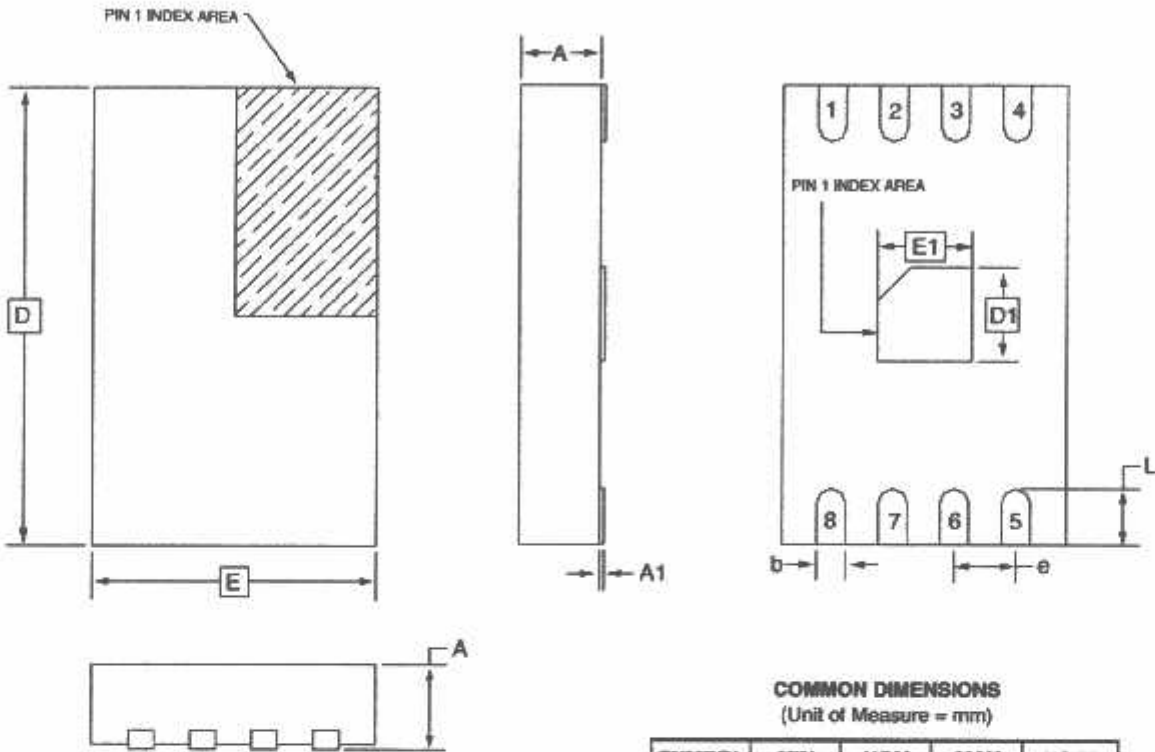
2325 Orchard Parkway San Jose, CA 95131	<b>TITLE</b>	<b>DRAWING NO.</b>	<b>REV.</b>
	BA2, 8-lead, 4.4 mm Body, Plastic Thin Shrink Small Outline Package (TSSOP)	8A2	B

AT24C01A/02/04/08/16

0180J-SEEPR-11/02



- MAP



COMMON DIMENSIONS  
(Unit of Measure = mm)

SYMBOL	MIN	NOM	MAX	NOTE
A	-	-	0.90	
A1	0.00	-	0.05	
D	4.70	4.90	5.10	
E	2.80	3.00	3.20	
D1	0.85	1.00	1.15	
E1	0.85	1.00	1.15	
b	0.25	0.30	0.35	
e	0.65 TYP			
L	0.50	0.60	0.70	

7/25/02

 2325 Orchard Parkway San Jose, CA 95131	<b>TITLE</b> 8Y1, 8-lead (4.90 x 3.00 mm Body) MSOP Array Package (MAP) Y1	<b>DRAWING NO.</b> 8Y1	<b>REV.</b> B
---	--	---------------------------	------------------



## Atmel Headquarters

### Corporate Headquarters

2325 Orchard Parkway  
San Jose, CA 95131  
USA  
TEL 1(408) 441-0311  
FAX 1(408) 487-2600

### Europe

Atmel Sarl  
Route des Arsenaux 41  
Case Postale 80  
CH-1705 Fribourg  
Switzerland  
TEL (41) 26-426-5555  
FAX (41) 26-426-5500

### India

Room 1219  
Chinachem Golden Plaza  
7 Mody Road Tsimshatsui  
East Kowloon  
Hong Kong  
TEL (852) 2721-9778  
FAX (852) 2722-1369

### Japan

F, Tonetsu Shinkawa Bldg.  
24-8 Shinkawa  
Hiro-ku, Tokyo 104-0033  
Japan  
EL (81) 3-3523-3551  
FAX (81) 3-3523-7581

## Atmel Operations

### Memory

2325 Orchard Parkway  
San Jose, CA 95131  
TEL 1(408) 441-0311  
FAX 1(408) 436-4314

### Microcontrollers

2325 Orchard Parkway  
San Jose, CA 95131  
TEL 1(408) 441-0311  
FAX 1(408) 436-4314

La Chantrerie  
BP 70602  
44306 Nantes Cedex 3, France  
TEL (33) 2-40-18-18-18  
FAX (33) 2-40-18-19-60

### ASIC/ASSP/Smart Cards

Zone Industrielle  
13108 Rousset Cedex, France  
TEL (33) 4-42-53-60-00  
FAX (33) 4-42-53-60-01

1150 East Cheyenne Mtn. Blvd.  
Colorado Springs, CO 80906  
TEL 1(719) 576-3300  
FAX 1(719) 540-1759

Scottish Enterprise Technology Park  
Maxwell Building  
East Kilbride G75 0QR, Scotland  
TEL (44) 1355-803-000  
FAX (44) 1355-242-743

### RF/Automotive

Theresienstrasse 2  
Postfach 3535  
74025 Heilbronn, Germany  
TEL (49) 71-31-67-0  
FAX (49) 71-31-67-2340

1150 East Cheyenne Mtn. Blvd.  
Colorado Springs, CO 80906  
TEL 1(719) 576-3300  
FAX 1(719) 540-1759

### Biometrics/Imaging/Hi-Rel MPU/ High Speed Converters/RF Datacom

Avenue de Rochepleine  
BP 123  
38521 Saint-Egreve Cedex, France  
TEL (33) 4-76-58-30-00  
FAX (33) 4-76-58-34-80

---

### e-mail

[literature@atmel.com](mailto:literature@atmel.com)

### Web Site

<http://www.atmel.com>

## Atmel Corporation 2002.

Atmel Corporation makes no warranty for the use of its products, other than those expressly contained in the Company's standard warranty which is detailed in Atmel's Terms and Conditions located on the Company's web site. The Company assumes no responsibility for any errors that may appear in this document, reserves the right to change devices or specifications detailed herein at any time without notice, and does not make any commitment to update the information contained herein. No licenses to patents or other intellectual property of Atmel are granted by the Company in connection with the sale of Atmel products, expressly or by implication. Atmel's products are not authorized for use as critical components in life support devices or systems.

Atmel is a registered trademark of Atmel.

Other names and product names in this document may be trademarks of others.



Printed on recycled paper.

0180J-SEEPR-11/02

xM

## FEATURES

- Real-time clock (RTC) counts seconds, minutes, hours, date of the month, month, day of the week, and year with leap-year compensation valid up to 2100
- 56-byte, battery-backed, nonvolatile (NV) RAM for data storage
- Two-wire serial interface
- Programmable squarewave output signal
- Automatic power-fail detect and switch circuitry
- Consumes less than 500nA in battery backup mode with oscillator running
- Optional industrial temperature range: -40°C to +85°C
- Available in 8-pin DIP or SOIC
- Underwriters Laboratory (UL) recognized

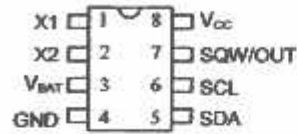
## ORDERING INFORMATION

DS1307	8-Pin DIP (300-mil)
DS1307Z	8-Pin SOIC (150-mil)
DS1307N	8-Pin DIP (Industrial)
DS1307ZN	8-Pin SOIC (Industrial)

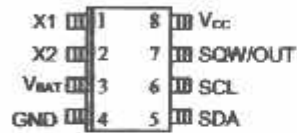
## DESCRIPTION

The DS1307 Serial Real-Time Clock is a low-power, full binary-coded decimal (BCD) clock/calendar with 56 bytes of NV SRAM. Address and data are transferred serially via a 2-wire, bi-directional bus. The clock/calendar provides seconds, minutes, hours, day, date, month, and year information. The end of a month date is automatically adjusted for months with fewer than 31 days, including corrections for leap year. The clock operates in either the 24-hour or 12-hour format with AM/PM indicator. The DS1307 has a built-in power sense circuit that detects power failures and automatically switches to the battery supply.

## PIN ASSIGNMENT



DS1307 8-Pin DIP (300-mil)

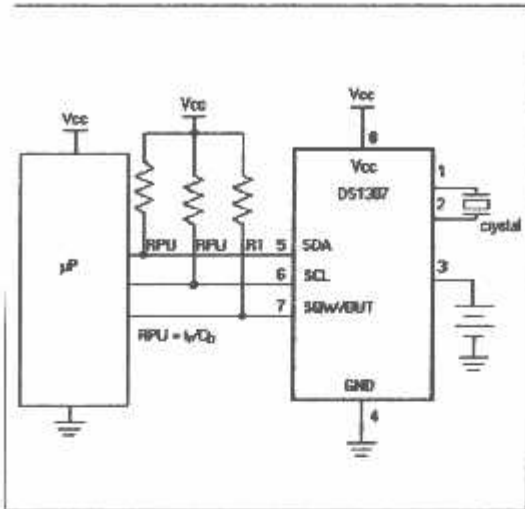


DS1307 8-Pin SOIC (150-mil)

## PIN DESCRIPTION

V <sub>CC</sub>	- Primary Power Supply
X1, X2	- 32.768kHz Crystal Connection
V <sub>BAT</sub>	- +3V Battery Input
GND	- Ground
SDA	- Serial Data
SCL	- Serial Clock
SQW/OUT	- Square Wave/Output Driver

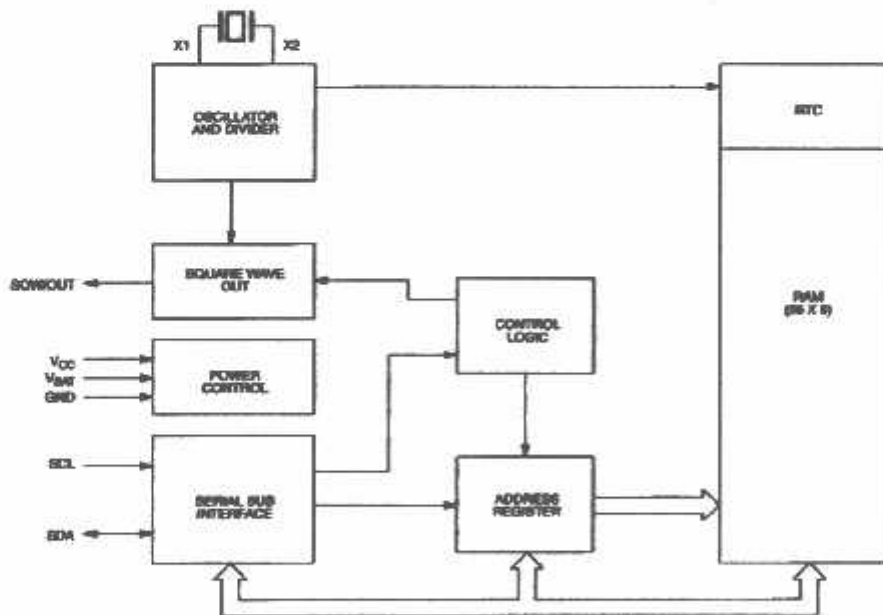
**TYPICAL OPERATING CIRCUIT**



**OPERATION**

The DS1307 operates as a slave device on the serial bus. Access is obtained by implementing a START condition and providing a device identification code followed by a register address. Subsequent registers can be accessed sequentially until a STOP condition is executed. When  $V_{CC}$  falls below  $1.25 \times V_{BAT}$  the device terminates an access in progress and resets the device address counter. Inputs to the device will not be recognized at this time to prevent erroneous data from being written to the device from an out of sequence system. When  $V_{CC}$  falls below  $V_{BAT}$  the device switches into a low-current battery backup mode. Upon power-up, the device switches from battery to  $V_{CC}$  when  $V_{CC}$  is greater than  $V_{BAT} + 0.2V$  and recognizes inputs when  $V_{CC}$  is greater than  $1.25 \times V_{BAT}$ . The block diagram in Figure 1 shows the main elements of the serial RTC.

**DS1307 BLOCK DIAGRAM Figure 1**



## GENERAL DESCRIPTIONS

**V<sub>CC</sub>, GND** – DC power is provided to the device on these pins. V<sub>CC</sub> is the +5V input. When 5V is applied within normal limits, the device is fully accessible and data can be written and read. When a 3V battery is connected to the device and V<sub>CC</sub> is below 1.25 x V<sub>BAT</sub>, reads and writes are inhibited. However, the timekeeping function continues unaffected by the lower input voltage. As V<sub>CC</sub> falls below V<sub>BAT</sub> the RAM and timekeeper are switched over to the external power supply (nominal 3.0V DC) at V<sub>BAT</sub>.

**V<sub>BAT</sub>** – Battery input for any standard 3V lithium cell or other energy source. Battery voltage must be held between 2.0V and 3.5V for proper operation. The nominal write protect trip point voltage at which access to the RTC and user RAM is denied is set by the internal circuitry as 1.25 x V<sub>BAT</sub> nominal. A lithium battery with 48mAh or greater will back up the DS1307 for more than 10 years in the absence of power at 25°C. UL recognized to ensure against reverse charging current when used in conjunction with a lithium battery.

See “Conditions of Acceptability” at <http://www.maxim-ic.com/TechSupport/QA/ntrl.htm>.

**SCL (Serial Clock Input)** – SCL is used to synchronize data movement on the serial interface.

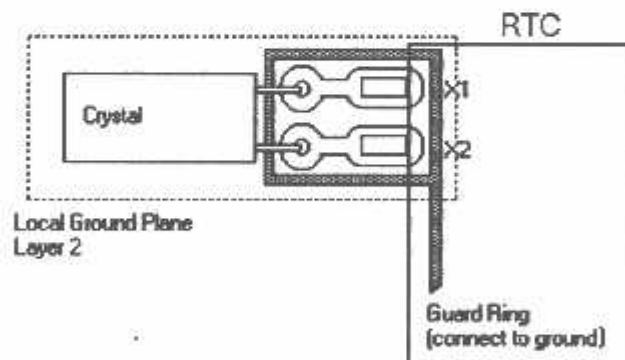
**SDA (Serial Data Input/Output)** – SDA is the input/output pin for the 2-wire serial interface. The SDA pin is open drain which requires an external pullup resistor.

**SQW/OUT (Square Wave/Output Driver)** – When enabled, the SQWE bit set to 1, the SQW/OUT pin outputs one of four square wave frequencies (1Hz, 4kHz, 8kHz, 32kHz). The SQW/OUT pin is open drain and requires an external pull-up resistor. SQW/OUT will operate with either V<sub>cc</sub> or V<sub>bat</sub> applied.

**X1, X2** – Connections for a standard 32.768kHz quartz crystal. The internal oscillator circuitry is designed for operation with a crystal having a specified load capacitance (CL) of 12.5pF.

For more information on crystal selection and crystal layout considerations, please consult Application Note 58, “Crystal Considerations with Dallas Real-Time Clocks.” The DS1307 can also be driven by an internal 32.768kHz oscillator. In this configuration, the X1 pin is connected to the external oscillator signal and the X2 pin is floated.

## RECOMMENDED LAYOUT FOR CRYSTAL



## LOCK ACCURACY

The accuracy of the clock is dependent upon the accuracy of the crystal and the accuracy of the match between the capacitive load of the oscillator circuit and the capacitive load for which the crystal was trimmed. Additional error will be added by crystal frequency drift caused by temperature shifts. External circuit noise coupled into the oscillator circuit may result in the clock running fast. See Application Note 95, "Crystal Considerations with Dallas Real-Time Clocks" for detailed information.

Please review Application Note 95, "Interfacing the DS1307 with a 8051-Compatible Microcontroller" for additional information.

## RTC AND RAM ADDRESS MAP

The address map for the RTC and RAM registers of the DS1307 is shown in Figure 2. The RTC registers are located in address locations 00h to 07h. The RAM registers are located in address locations 08h to 3Fh. During a multi-byte access, when the address pointer reaches 3Fh, the end of RAM space, it wraps around to location 00h, the beginning of the clock space.

### DS1307 ADDRESS MAP Figure 2

00H	SECONDS
	MINUTES
	HOURS
	DAY
	DATE
	MONTH
	YEAR
07H	CONTROL
08H	RAM
3FH	56 x 8

## TIME AND CALENDAR

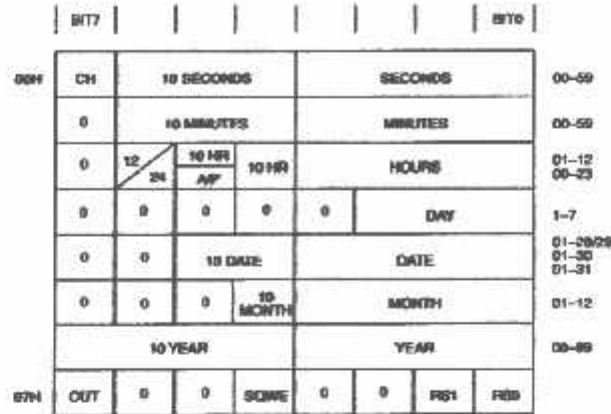
Time and calendar information is obtained by reading the appropriate register bytes. The RTC registers are illustrated in Figure 3. The time and calendar are set or initialized by writing the appropriate register bytes. The contents of the time and calendar registers are in the BCD format. Bit 7 of register 0 is the clock halt (CH) bit. When this bit is set to a 1, the oscillator is disabled. When cleared to a 0, the oscillator is enabled.

**Please note that the initial power-on state of all registers is not defined. Therefore, it is important to enable the oscillator (CH bit = 0) during initial configuration.**

The DS1307 can be run in either 12-hour or 24-hour mode. Bit 6 of the hours register is defined as the 12- or 24-hour mode select bit. When high, the 12-hour mode is selected. In the 12-hour mode, bit 5 is the AM/PM bit with logic high being PM. In the 24-hour mode, bit 5 is the second 10 hour bit (20-hours).

On a 2-wire START, the current time is transferred to a second set of registers. The time information is read from these secondary registers, while the clock may continue to run. This eliminates the need to re-write the registers in case of an update of the main registers during a read.

## S1307 TIMEKEEPER REGISTERS Figure 3



## CONTROL REGISTER

The DS1307 control register is used to control the operation of the SQW/OUT pin.

BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0
OUT	0	0	SQWE	0	0	RS1	RS0

**OUT (Output control):** This bit controls the output level of the SQW/OUT pin when the square wave output is disabled. If SQWE = 0, the logic level on the SQW/OUT pin is 1 if OUT = 1 and is 0 if OUT = 0.

**SQWE (Square Wave Enable):** This bit, when set to a logic 1, will enable the oscillator output. The frequency of the square wave output depends upon the value of the RS0 and RS1 bits. With the square wave output set to 1Hz, the clock registers update on the falling edge of the square wave.

**RS (Rate Select):** These bits control the frequency of the square wave output when the square wave output has been enabled. Table 1 lists the square wave frequencies that can be selected with the RS bits.

## SQUAREWAVE OUTPUT FREQUENCY Table 1

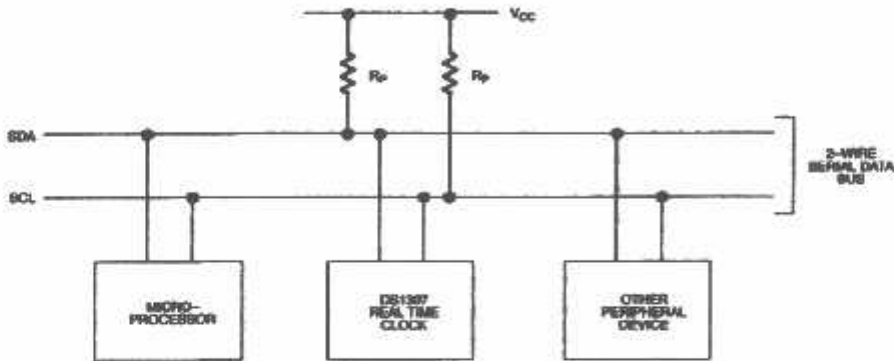
RS1	RS0	SQW OUTPUT FREQUENCY
0	0	1Hz
0	1	4.096kHz
1	0	8.192kHz
1	1	32.768kHz



## WIRE SERIAL DATA BUS

The DS1307 supports a bi-directional, 2-wire bus and data transmission protocol. A device that sends data onto the bus is defined as a transmitter and a device receiving data as a receiver. The device that controls the message is called a master. The devices that are controlled by the master are referred to as slaves. The bus must be controlled by a master device that generates the serial clock (SCL), controls the bus access, and generates the START and STOP conditions. The DS1307 operates as a slave on the 2-wire bus. A typical bus configuration using this 2-wire protocol is shown in Figure 4.

### TYPICAL 2-WIRE BUS CONFIGURATION Figure 4



Figures 5, 6, and 7 detail how data is transferred on the 2-wire bus.

Data transfer may be initiated only when the bus is not busy.

During data transfer, the data line must remain stable whenever the clock line is HIGH. Changes in the data line while the clock line is high will be interpreted as control signals.

Accordingly, the following bus conditions have been defined:

**Bus not busy:** Both data and clock lines remain HIGH.

**Start data transfer:** A change in the state of the data line, from HIGH to LOW, while the clock is HIGH, defines a START condition.

**Stop data transfer:** A change in the state of the data line, from LOW to HIGH, while the clock line is HIGH, defines the STOP condition.

**Data valid:** The state of the data line represents valid data when, after a START condition, the data line is stable for the duration of the HIGH period of the clock signal. The data on the line must be changed during the LOW period of the clock signal. There is one clock pulse per bit of data.

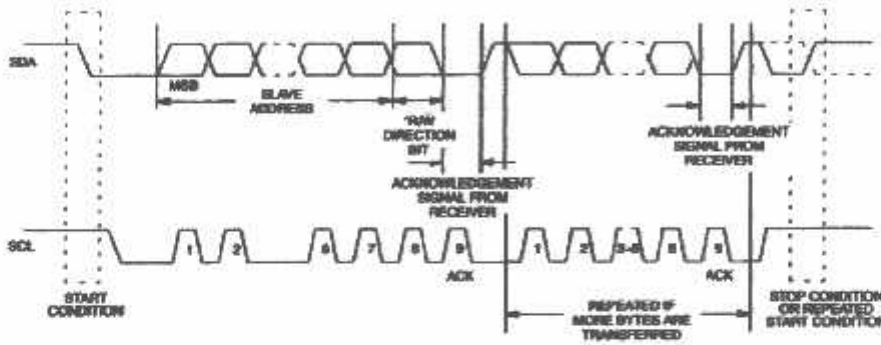
Each data transfer is initiated with a START condition and terminated with a STOP condition. The number of data bytes transferred between START and STOP conditions is not limited, and is determined by the master device. The information is transferred byte-wise and each receiver acknowledges with a 16th bit. Within the 2-wire bus specifications a regular mode (100kHz clock rate) and a fast mode (400kHz clock rate) are defined. The DS1307 operates in the regular mode (100kHz) only.



**knowledge:** Each receiving device, when addressed, is obliged to generate an acknowledge after the reception of each byte. The master device must generate an extra clock pulse which is associated with its acknowledge bit.

device that acknowledges must pull down the SDA line during the acknowledge clock pulse in such a way that the SDA line is stable LOW during the HIGH period of the acknowledge related clock pulse. Of course, setup and hold times must be taken into account. A master must signal an end of data to the slave by not generating an acknowledge bit on the last byte that has been clocked out of the slave. In this case, the slave must leave the data line HIGH to enable the master to generate the STOP condition.

## ATA TRANSFER ON 2-WIRE SERIAL BUS Figure 5



Depending upon the state of the R/W bit, two types of data transfer are possible:

**Data transfer from a master transmitter to a slave receiver.** The first byte transmitted by the master is the slave address. Next follows a number of data bytes. The slave returns an acknowledge bit after each received byte. Data is transferred with the most significant bit (MSB) first.

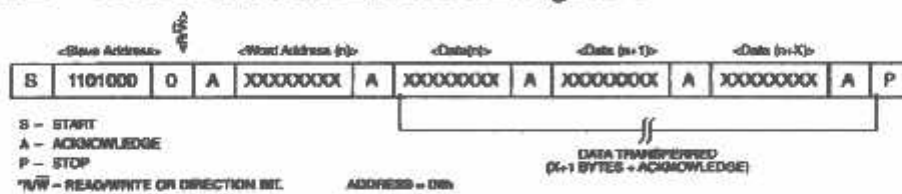
**Data transfer from a slave transmitter to a master receiver.** The first byte (the slave address) is transmitted by the master. The slave then returns an acknowledge bit. This is followed by the slave transmitting a number of data bytes. The master returns an acknowledge bit after all received bytes other than the last byte. At the end of the last received byte, a "not acknowledge" is returned.

The master device generates all of the serial clock pulses and the START and STOP conditions. A transfer is ended with a STOP condition or with a repeated START condition. Since a repeated START condition is also the beginning of the next serial transfer, the bus will not be released. Data is transferred with the most significant bit (MSB) first.

DS1307 may operate in the following two modes:

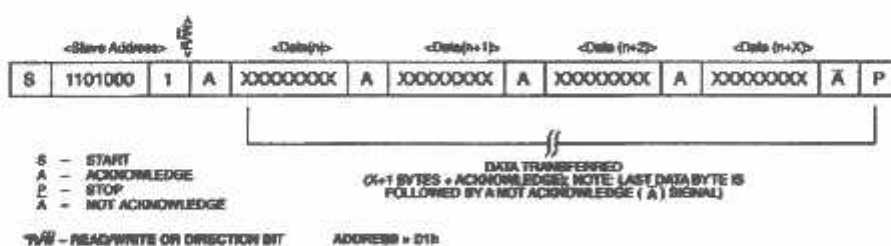
**Slave receiver mode (DS1307 write mode):** Serial data and clock are received through SDA and SCL. After each byte is received an acknowledge bit is transmitted. START and STOP conditions are recognized as the beginning and end of a serial transfer. Address recognition is performed by hardware after reception of the slave address and \*direction bit (See Figure 6). The address byte is the first byte received after the start condition is generated by the master. The address byte contains the 7 bit DS1307 address, which is 1101000, followed by the \*direction bit ( $\overline{R/W}$ ) which, for a write, is a 0. After receiving and decoding the address byte the device outputs an acknowledge on the SDA line. After the DS1307 acknowledges the slave address + write bit, the master transmits a register address to the DS1307. This will set the register pointer on the DS1307. The master will then begin transmitting each byte of data with the DS1307 acknowledging each byte received. The master will generate a stop condition to terminate the data write.

### I<sup>2</sup>C DATA WRITE – SLAVE RECEIVER MODE Figure 6



**Slave transmitter mode (DS1307 read mode):** The first byte is received and handled as in the slave receiver mode. However, in this mode, the \*direction bit will indicate that the transfer direction is reversed. Serial data is transmitted on SDA by the DS1307 while the serial clock is input on SCL. START and STOP conditions are recognized as the beginning and end of a serial transfer (See Figure 7). The address byte is the first byte received after the start condition is generated by the master. The address byte contains the 7-bit DS1307 address, which is 1101000, followed by the \*direction bit ( $\overline{R/W}$ ) which, for a read, is a 1. After receiving and decoding the address byte the device inputs an acknowledge on the SDA line. The DS1307 then begins to transmit data starting with the register address pointed to by the register pointer. If the register pointer is not written to before the initiation of a read mode the first address that is read is the last one stored in the register pointer. The DS1307 must receive a “not acknowledge” to end a read.

### I<sup>2</sup>C DATA READ – SLAVE TRANSMITTER MODE Figure 7



**ABSOLUTE MAXIMUM RATINGS\***

Voltage on Any Pin Relative to Ground	-0.5V to +7.0V
Storage Temperature	-55°C to +125°C
Soldering Temperature	260°C for 10 seconds DIP See JPC/JEDEC Standard J-STD-020A for Surface Mount Devices

This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operation sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods of time may affect reliability.

Range	Temperature	V <sub>CC</sub>
Commercial	0°C to +70°C	4.5V to 5.5V V <sub>CC1</sub>
Industrial	-40°C to +85°C	4.5V to 5.5V V <sub>CC1</sub>

**RECOMMENDED DC OPERATING CONDITIONS**

(Over the operating range\*)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Supply Voltage	V <sub>CC</sub>	4.5	5.0	5.5	V	
Logic 1	V <sub>IH</sub>	2.2		V <sub>CC</sub> + 0.3	V	
Logic 0	V <sub>IL</sub>	-0.5		+0.8	V	
V <sub>BAT</sub> Battery Voltage	V <sub>BAT</sub>	2.0		3.5	V	

Unless otherwise specified.

**DC ELECTRICAL CHARACTERISTICS**

(Over the operating range\*)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
Input Leakage (SCL)	I <sub>LI</sub>			1	μA	
IO Leakage (SDA & QW/OUT)	I <sub>LO</sub>			1	μA	
Logic 0 Output (I <sub>OL</sub> = 5mA)	V <sub>OL</sub>			0.4	V	
Active Supply Current	I <sub>CCA</sub>			1.5	mA	7
Standby Current	I <sub>CCS</sub>			200	μA	1
Battery Current (OSC ON); QW/OUT OFF	I <sub>BAT1</sub>		300	500	nA	2
Battery Current (OSC ON); QW/OUT ON (32kHz)	I <sub>BAT2</sub>		480	800	nA	
Power-Fail Voltage	V <sub>PF</sub>	1.216 x V <sub>BAT</sub>	1.25 x V <sub>BAT</sub>	1.284 x V <sub>BAT</sub>	V	8

Unless otherwise specified.

**C ELECTRICAL CHARACTERISTICS**

(Over the operating range\*)

PARAMETER	SYMBOL	MIN	TYP	MAX	UNITS	NOTES
SCL Clock Frequency	$f_{SCL}$	0		100	kHz	
Bus Free Time Between a STOP and START Condition	$t_{BUF}$	4.7			$\mu s$	
Hold Time (Repeated) START Condition	$t_{HD:STA}$	4.0			$\mu s$	3
LOW Period of SCL Clock	$t_{LOW}$	4.7			$\mu s$	
HIGH Period of SCL Clock	$t_{HIGH}$	4.0			$\mu s$	
Set-up Time for a Repeated START Condition	$t_{SU:STA}$	4.7			$\mu s$	
Data Hold Time	$t_{HD:DAT}$	0			$\mu s$	4,5
Data Set-up Time	$t_{SU:DAT}$	250			ns	
Rise Time of Both SDA and SCL Signals	$t_R$			1000	ns	
Fall Time of Both SDA and SCL Signals	$t_F$			300	ns	
Set-up Time for STOP Condition	$t_{SU:STO}$	4.7			$\mu s$	
Capacitive Load for each Bus Line	$C_B$			400	pF	6
IO Capacitance ( $T_A = 25^\circ C$ )	$C_{IO}$		10		pF	
Crystal Specified Load Capacitance ( $T_A = 25^\circ C$ )			12.5		pF	

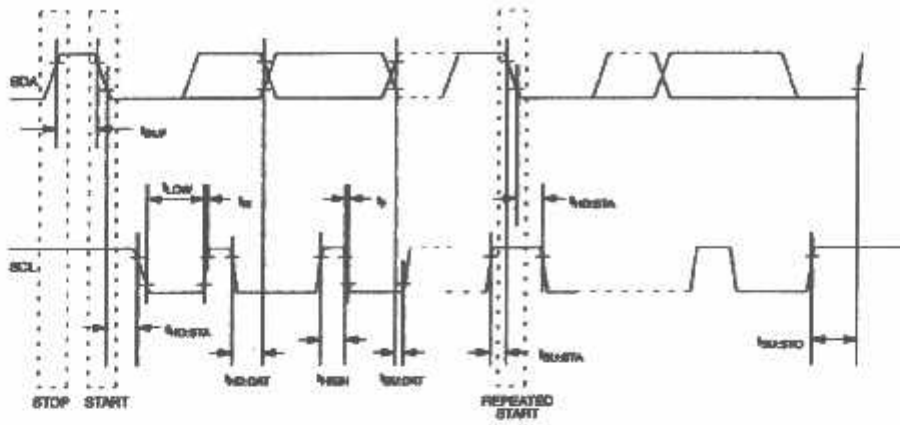
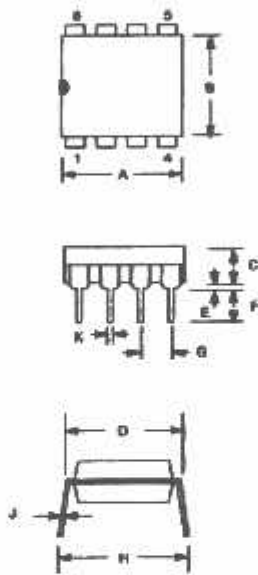
Unless otherwise specified.

**NOTES:**I<sub>CCS</sub> specified with V<sub>CC</sub> = 5.0V and SDA, SCL = 5.0V.V<sub>CC</sub> = 0V, V<sub>BAT</sub> = 3V.

After this period, the first clock pulse is generated.

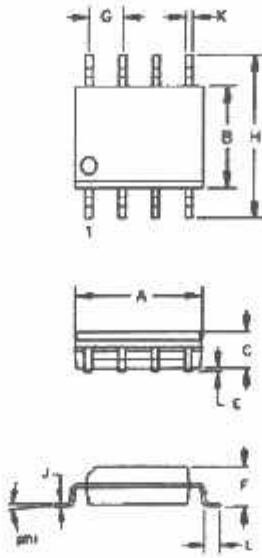
A device must internally provide a hold time of at least 300ns for the SDA signal (referred to the V<sub>IHMIN</sub> of the SCL signal) in order to bridge the undefined region of the falling edge of SCL.The maximum t<sub>HD:DAT</sub> has only to be met if the device does not stretch the LOW period (t<sub>LOW</sub>) of the SCL signal.C<sub>B</sub> – Total capacitance of one bus line in pF.I<sub>CCA</sub> – SCL clocking at max frequency = 100kHz.V<sub>PF</sub> measured at V<sub>BAT</sub> = 3.0V.

## MING DIAGRAM Figure 8


**DS1307 64 X 8 SERIAL REAL-TIME CLOCK  
-PIN DIP MECHANICAL DIMENSIONS**


PKG	8-PIN	
DIM	MIN	MAX
A IN.	0.360	0.400
MM	9.14	10.16
B IN.	0.240	0.260
MM	6.10	6.60
C IN.	0.120	0.140
MM	3.05	3.56
D IN.	0.300	0.325
MM	7.62	8.26
E IN.	0.015	0.040
MM	0.38	1.02
F IN.	0.120	0.140
MM	3.04	3.56
G IN.	0.090	0.110
MM	2.29	2.79
H IN.	0.320	0.370
MM	8.13	9.40
J IN.	0.008	0.012
MM	0.20	0.30
K IN.	0.015	0.021
MM	0.38	0.53

# S1307Z 64 X 8 SERIAL REAL-TIME CLOCK PIN SOIC (150-MIL) MECHANICAL DIMENSIONS



PKG DIM	8-PIN (150 MIL)	
	MIN	MAX
A IN. MM	0.188 4.78	0.196 4.98
B IN. MM	0.150 3.81	0.158 4.01
C IN. MM	0.048 1.22	0.062 1.57
E IN. MM	0.004 0.10	0.010 0.25
F IN. MM	0.053 1.35	0.069 1.75
G IN. MM	0.050 BSC 1.27 BSC	
H IN. MM	0.230 5.84	0.244 6.20
J IN. MM	0.007 0.18	0.011 0.28
K IN. MM	0.012 0.30	0.020 0.51
L IN. MM	0.016 0.41	0.050 1.27
phi	0°	8°

56-G2008-001

LIQUID CRYSTAL DISPLAY MODULE

M 1 6 3 2

USER MANUAL

Seiko Instruments Inc.

---

## PREFACE

This manual describes technical informations on functions and instructions of M1632 from Seiko Instruments Inc. Please read this instruction manual carefully to understand all the module functions and make the best use of them. Description details may be changed without notice.

### Revision Record

<u>Edition</u>	<u>Revision</u>	<u>Date</u>
1	Original	April 1985
2	Completely revised	Jan. 1987

© Seiko Instruments Inc. 1987

Printed in Japan



## GENERAL

### 1.1 General

The M1632 is a low-power-consumption dot-matrix liquid crystal display (LCD) module with a high-contrast wide-view TN LCD panel and a CMOS LCD drive controller built in. The controller has a built-in character generator ROM/RAM, and display data RAM. All the display functions are controlled by instructions and the module can easily be interfaced with an MPU. This makes the module applicable to a wide range of purposes including terminal display units for microcomputers and display units for measuring gages.

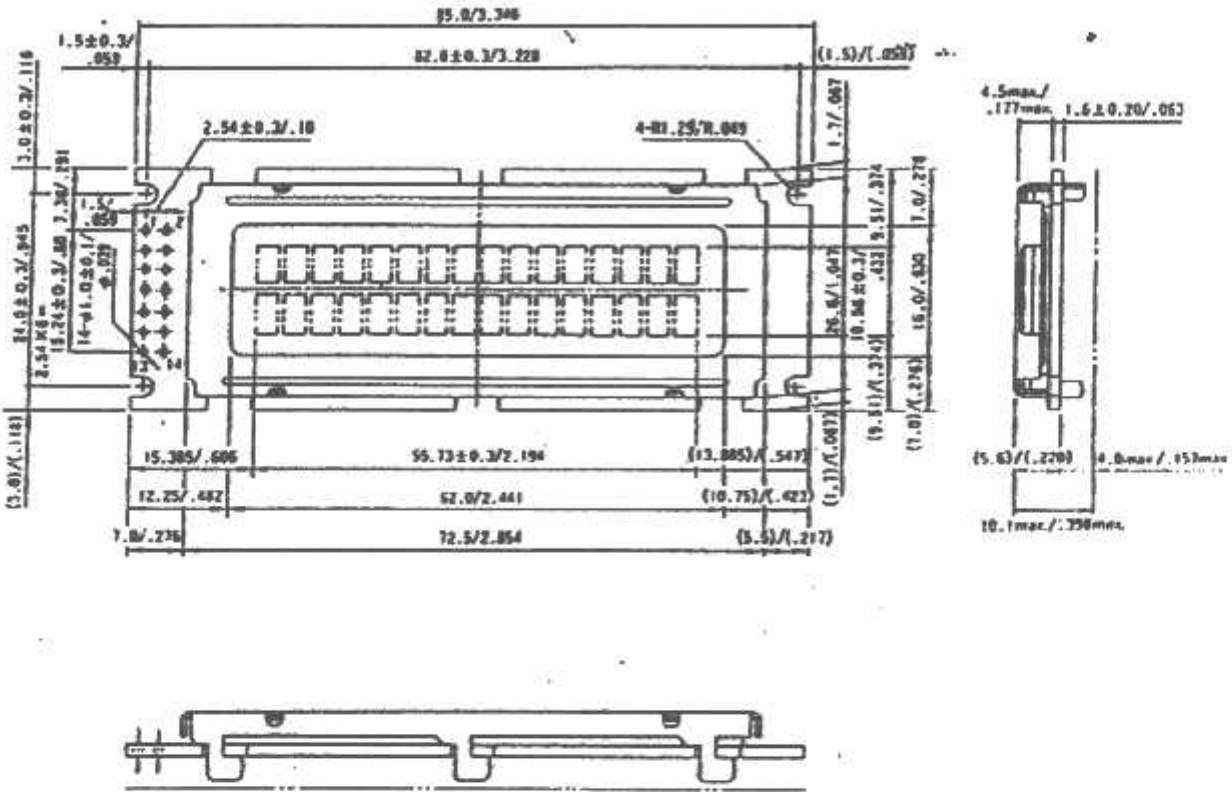
### 1.2 Features

- 16-character, two-line TN liquid crystal display of 5 x 7 dot matrix + cursor
- Duty ratio: 1/16
- Character generator ROM for 192 character types.  
(character font: 5 x 7 dot matrix)
- Character generator RAM for eight character types (program write)  
(character font: 5 x 7 dot matrix)
- 80 x 8 bit display data RAM (80 characters maximum)
- Interface with four-bit and eight-bit MPUs possible
- Display data RAM and character generator RAM readable from MPU
- Many instruction functions

Display Clear, Cursor Home, Display ON/OFF, Cursor ON/OFF, Display Character Blink, Cursor Shift, and Display Shift

- Built-in oscillator circuit
- +5 V single power supply
- Built-in automatic reset circuit at power-on
- CMOS process
- Operating temperature range: 0°C to 50°C

### .3 Dimensions Diagram



Unit : mm/inch  
General tolerance : ± 0.5 mm

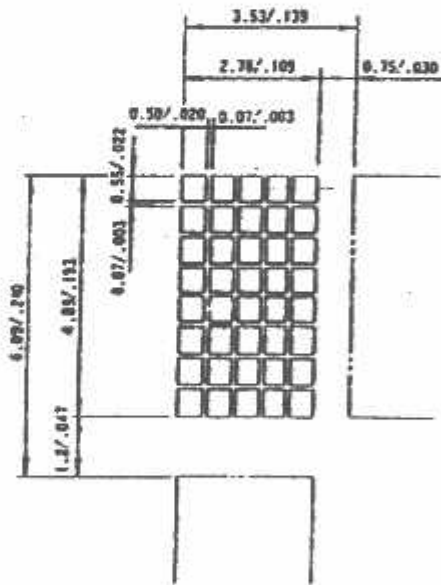
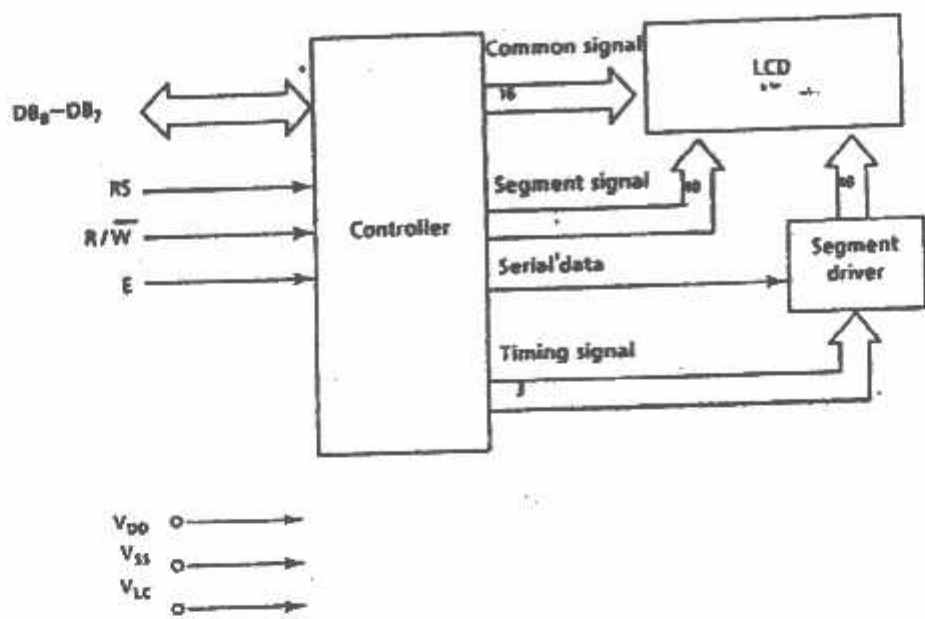


Figure 1 Dimensions diagram

No.	Symbol	Level	Function	
1	Vss	-	Power Supply	0V (GND)
2	Vcc	-		5V ±10%
3	Vee	-		for LCD Drive
4	RS	H/L	H: Data Input L: Instruction Input	
5	R/W	H/L	H:READ L:WRITE	
6	E	H, $\bar{L}$	Enable Signal	
7	DB0	H/L	Data Bus	
8	DB1	H/L		
9	DB2	H/L		
10	DB3	H/L		
11	DB4	H/L		
12	DB5	H/L		
13	DB6	H/L		
14	DB7	H/L		
15	V+ BL	-	Back Light Supply	4 - 4.2V 50-200mA
16	V- BL	-		0V (GND)

#### 4 Block Diagram



### 4 Absolute Maximum Ratings

$V_{SS} = 0V$

Item	Symbol	Standard	Unit	Remarks
Power supply voltage	$V_{DD}$	-0.3 to +7.0	V	
	$V_{LC}$	$V_{DD} - 13.5$ to $V_{DD} + 0.3$	V	
Input voltage	$V_{in}$	-0.3 to $V_{DD} + 0.3$	V	
Operating temperature	$T_{opr}$	0 to +50	°C	
Storage temperature	$T_{stg}$	-20 to +60	°C	At 50% RH

### 5 Electrical Characteristics

$V_{DD} = 5V \pm 5\%$ ,  $V_{SS} = 0V$ ,  $T_A = 0^\circ C$  to  $50^\circ C$

Item	Symbol	Conditions	Standard			Unit
			Min.	Typ.	Max.	
Input voltage	High	$V_{IH1}$	2.2	-	$V_{DD}$	V
	Low	$V_{IL1}$	0	-	0.6	V
Output voltage (TTL)	High	$V_{OH1}$ $-I_{OH} = 0.205 \text{ mA}$	2.4	-	-	V
	Low	$V_{OL1}$ $I_{OL} = 1.2 \text{ mA}$	-	-	0.4	V
Output voltage (CMOS)	High	$V_{OH2}$ $-I_{OH} = 0.04 \text{ mA}$	$0.9V_{DD}$	-	-	V
	Low	$V_{OL2}$ $I_{OL} = 0.04 \text{ mA}$	-	-	$0.1V_{DD}$	V
Power supply voltage	$V_{DD}$		4.75	5.00	5.25	V
	$-V_{LC}$	$V_{DD} = 5V$ , $T_A = 25^\circ C$	-	0.25	-	V
Current consumption	$I_{DD}$		-	2.0	3.0	mA
	$I_{LC}$	$V_{LC} = 0.25V$	-	-	1.0	mA
Clock oscillation freq.	$f_{osc}$	Resistance oscillation	190	270	350	kHz

## 1.7 Optical Characteristics

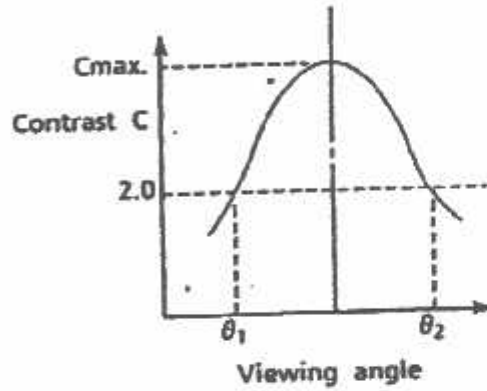
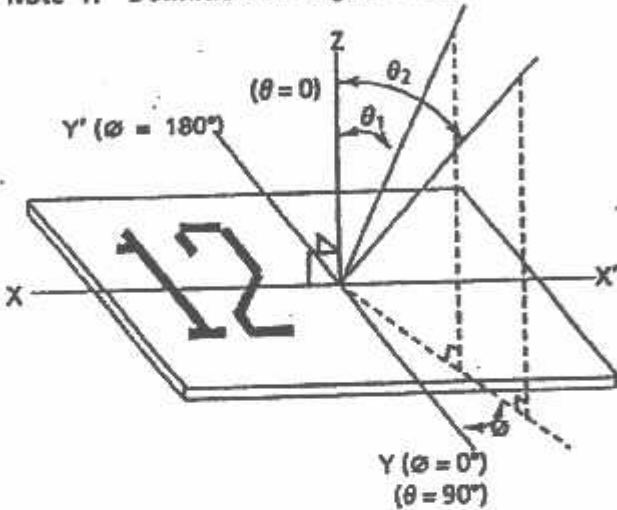
### 1.7.1 Optical characteristics

Maximum viewing angle: 6 o'clock ( $\theta = 0^\circ$ )  
 $T_a = 25^\circ\text{C}$ ,  $V_{opr} = 4.75 \text{ V}$

Item	Symbol	Conditions	Min.	Typ.	Max.	Remarks
Viewing angle	$\theta_2 - \theta_1$	$C \geq 2.0$ , $\theta = 0^\circ$	35	-	-	See Notes 1 and 2.
Contrast	C	$\theta = 25^\circ$ , $\theta = 0^\circ$	5	8	-	See Note 3.
Rise time	$t_{on}$	$\theta = 25^\circ$ , $\theta = 0^\circ$	-	60 ms	70 ms	See Note 4.
Fall time	$t_{off}$	$\theta = 25^\circ$ , $\theta = 0^\circ$	-	150 ms	170 ms	See Note 4.

Note 1: Definition of angles  $\theta$  and  $\theta$

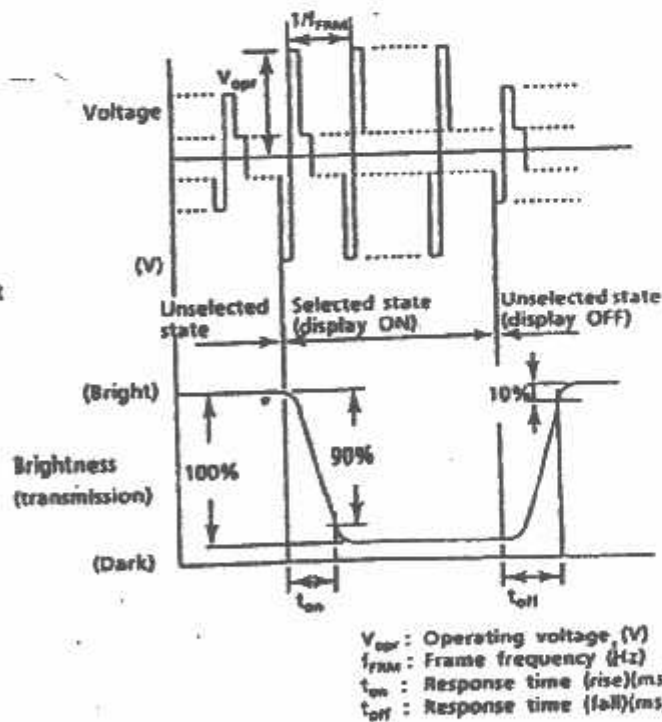
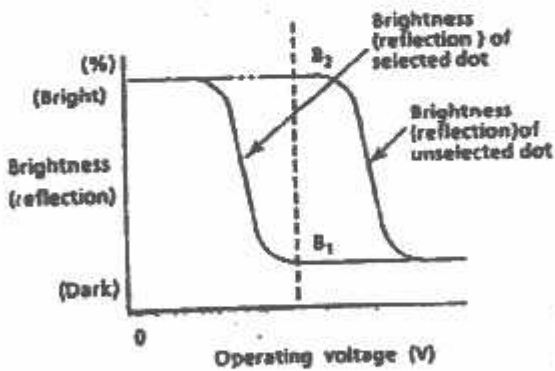
Note 2: Definition of viewing angles  $\theta_1$  and  $\theta_2$



Note 3: Definition of contrast C

Note 4: Definition of response time

$$C = \frac{\text{Brightness (reflection) of unselected dot (B2)}}{\text{Brightness (reflection) of selected dot (B1)}}$$



## 4.7.2 Recommended operating voltage

The viewing angle and screen contrast of the LCD panel can be varied by changing the liquid crystal operating voltage ( $V_{opr}$ ), that is  $V_{LC}$ .

The optical characteristics is influenced by an ambient temperature. The recommended value of  $V_{opr}$  for an ambient temperatures are shown below.

Temperature (°C)	0	10	25	40	50
Voltage $V_{opr}$ (V)	5.00	4.90	4.75	4.60	4.50

$$V_{opr} = V_{DD} - V_{LC}$$

# OPERATING INSTRUCTIONS

## .1 Terminal Functions

Table 1 Terminal functions

Signal name	No. of terminals	I/O	Destination	Function
DB <sub>0</sub> to DB <sub>3</sub>	4	I/O	MPU	Tristate bidirectional lower four data buses: Data is read from the module to the MPU or written to the module from the MPU through the buses. If the interface data is 4 bits, the signals are not used.
DB <sub>4</sub> to DB <sub>7</sub>	4	I/O	MPU	Tristate bidirectional upper four data buses: Data is read from the module to the MPU or written to the module from the MPU through the buses. DB <sub>7</sub> is also used as a busy flag.
E	1	Input	MPU	Operation start signal: The signal activates data write or read.
R/W	1	Input	MPU	Read (R) and Write (W) selection signals 0: Write 1: Read
RS	1	Input	MPU	Register selection signals 0: Instruction register (Write) Busy flag and address counter (Read) 1: Data register (Write and Read)
V <sub>LC</sub>	1	-	Power supply	Power supply terminal for driving liquid crystal display: The screen contrast can be varied by changing V <sub>LC</sub> .
V <sub>DD</sub>	1	-	Power supply	+5V
V <sub>SS</sub>	1	-	Power supply	Ground terminal: 0V

## 2 Basic Operations

### 2.2.1 Registers

The controller has two kinds of eight-bit registers: the instruction register (IR) and the data register (DR). They are selected by the register select (RS) signal as shown in Table 2.

The IR stores instruction codes such as Display Clear and Cursor Shift, and the address information of display data RAM (DD RAM) and character generator RAM (CG RAM). They can be written from the MPU, but cannot be read to the MPU.

The DR temporarily stores data to be written into DD RAM or CG RAM, or read from DD RAM or CG RAM. When data is written into DD RAM or CG RAM from the MPU, the data in the DR is automatically written into DD RAM or CG RAM by internal operation. However, when data is read from DD RAM or CG RAM, the necessary data address is written into the IR. The specified data is read out to the DR and then the MPU reads it from the DR. After the read operation, the next address is set and DD RAM or CG RAM data at the address is read into the DR for the next read operation.

Table 2 Register selection

RS	$\overline{R/W}$	Operation
0	0	IR selection, IR write. Internal operation: Display clear
0	1	Busy flag (DB <sub>7</sub> ) and address counter (DB <sub>0</sub> to DB <sub>6</sub> ) read
1	0	DR selection, DR write. Internal operation: DR to DD RAM or CG RAM
1	1	DR selection, DR read. Internal operation: DD RAM or CG RAM to DR

### 2.2.2 Busy flag (BF)

The flag indicates whether the module is ready to accept the next instruction. As shown in Table 2, the signal is output to DB<sub>7</sub> if RS = 0 and  $\overline{R/W}$  = 1. If the value is 1, the module is working internally and the instruction cannot be accepted. If the value is 0, the next instruction can be written. Therefore, the flag status needs to be checked before executing an instruction. If an instruction is executed without checking the flag status, wait for more than the execution time shown by 2.4 Instruction Outline.



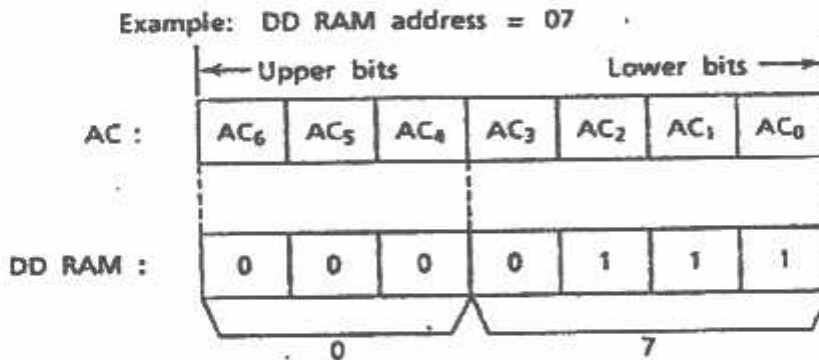
### 2.2.3 Address counter (AC)

The counter specifies an address when data is written into DD RAM or CG RAM and the data stored in DD RAM or CG RAM is read out. If an Address Set instruction (for DD RAM or CG RAM) is written in the IR, the address information is transferred from the IR to the AC. When display data is written into or read from DD RAM or CG RAM, the AC is automatically incremented or decremented by one according to the Entry Mode Set. The contents of the AC are output to DB<sub>0</sub> to DB<sub>6</sub> as shown in Table 2 if RS = 0 and  $R/\overline{W} = 1$ .

### 2.2.4 Display data RAM (DD RAM)

DD RAM has a capacity of up to 80 × 8 bits and stores display data of 80 eight-bit character codes. Some storage areas of DD RAM which are not used for display can be used as general data RAM.

A DD RAM address to be set in the AC is expressed in hexadecimal form as follows.



00H to 0FH of the DD RAM address is set in the line 1, and 40H to 4FH in the line 2.

Note : The addresses in the digit 16 of line 1 and the digit 1 of line 2 are not consecutive.

	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	Display digit
Line 1	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	DD RAM address
Line 2	40	41	42	43	44	45	46	47	48	49	4A	4B	4C	4D	4E	4F	

If the display is shifted, DD RAM address 00H to 27H are displayed in line 1 and 40H to 67H in line 2. The following figures are examples of display shifts.

\*Left shift

	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	Display digit
Line 1	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	0F	10	DD RAM address
Line 2	41	42	43	44	45	46	47	48	49	4A	4B	4C	4D	4E	4F	50	

\*Right shift

	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	Display digit
Line 1	27	00	01	02	03	04	05	06	07	08	09	0A	0B	0C	0D	0E	DD RAM address
Line 2	67	40	41	42	43	44	45	46	47	48	49	4A	4B	4C	4D	4E	

### 5 Character generator ROM (CG ROM)

Character generator ROM generates 192 types of 5 x 7 dot-matrix character patterns from eight-bit character codes.

Table 3 shows the correspondence between the CG ROM character codes and character patterns.

### 5 Character generator RAM (CG RAM)

CG RAM is used to create character patterns freely by programming. Eight types of character patterns can be written.

Table 4 shows the character patterns created from CG RAM addresses and data. To display a created character pattern, the character code in the left column of the table is written into DD RAM corresponding to the display position (digit). The areas not used for display are available as general data RAM.

Table 3 Correspondence between character codes and character patterns

per bit 4 bit bit	0	2	3	7	8	6	7	1010	1011	1100	1101	1110	1111
x x 0000	CG RAM (1)		0	a	P	\	h	-	9	E	o	o	o
x x 0001	(2)	!	1	A	Q	a	9	=	7	*	4	5	o
x x 0010	(3)	"	2	B	R	b	n	"	<	u	x	B	o
x x 0011	(4)	#	3	C	S	c	a	,	o	t	E	e	o
x x 0100	(5)	\$	4	D	T	d	t	\	h	n	h	u	o
x x 0101	(6)	%	5	E	U	e	u	.	*	*	1	o	o
x x 0110	(7)	&	6	F	V	f	v	~	o	o	o	o	o
x x 0111	(8)	'	7	G	W	g	w	^	*	x	o	o	o
x x 1000	(1)	(	8	H	X	h	x	>	o	*	o	o	o
x x 1001	(2)	)	9	I	Y	i	y	?	o	o	o	o	o
x x 1010	(3)	*	#	J	Z	j	z	o	o	o	o	o	o
x x 1011	(4)	+	\$	K	[	k	[	o	o	o	o	o	o
x x 1100	(5)	.	<	L	\	l	\	o	o	o	o	o	o
x x 1101	(6)	-	=	M	]	m	]	o	o	o	o	o	o
x x 1110	(7)	o	>	N	^	n	^	o	o	o	o	o	o
x x 1111	(8)	/	?	O	_	o	_	o	o	o	o	o	o

**Table 4 Relationships between CG RAM addresses and character codes (DD RAM) and character patterns (CG RAM data)**

Character code (DD RAM data)		CG RAM address			Character pattern (CG RAM data)		
7 6 5 4 3 2 1 0		5 4 3	2 1 0		7 6 5 4 3 2 1 0		
Upper bit	Lower bit →	← Upper bit	Lower bit →	← Upper bit	Lower bit →		
0 0 0 0 - 0 0 0 0		0 0 0	0 0 0	↑	0 0 0 0	↓	0 0 0 0
			0 0 1		0 0 0 1		
			0 1 0		0 0 0 0		
			0 1 1		0 0 0 0		
			1 0 0		0 0 0 0		
			1 0 1		0 0 0 0		
0 0 0 0 - 0 0 0 1		0 0 1	0 0 0	↑	0 0 0 0	↓	0 0 0 0
			0 0 1		0 0 0 1		
			0 1 0		0 0 0 0		
			0 1 1		0 0 0 0		
			1 0 0		0 0 0 0		
			1 0 1		0 0 0 0		
0 0 0 0 - 1 1 1 1		1 1 1	0 0 0	↑	0 0 0 0	↓	0 0 0 0
			0 0 1		0 0 0 1		
			1 0 0		0 0 0 0		
			1 0 1		0 0 0 0		
			1 1 0		0 0 0 0		
			1 1 1		0 0 0 0		

Example of character pattern (R)  
← Cursor position

Example of character pattern (Y)

- Notes:
- In CG RAM data, 1 corresponds to Selection and 0 to Non-selection on the display.
  - Character code bits 0 to 2 and CG RAM address bits 3 to 5 correspond with each other (three bits, eight types).
  - CG RAM address bits 0 to 2 specify a line position for a character pattern. Line 8 of a character pattern is the cursor position where the logical sum of the cursor and CG RAM data is displayed. Set the data of line 8 to 0 to display the cursor. If the data is changed to 1, one bit lights, regardless of the cursor.

The character pattern column positions correspond to CG RAM data bits 0 to 4 and bit 4 comes to the left end. CG RAM data bits 5 to 7 are not displayed but can be used as general data RAM.

When reading a character pattern from CG RAM, set to 0 all of character code bits 4 to 7. Bits 0 to 2 determine which pattern will be read out. Since bit 3 is not valid, 00H and 08H select the same character.

## Timing Characteristics

## 3.1 Write timing characteristics

 $V_{DD} = 5.0V \pm 5\%$ ,  $V_{SS} = 0V$ ,  $T_A = 0^\circ C$  to  $50^\circ C$ 

Item	Symbol	Standard		Unit
		Min.	Max.	
Enable cycle time	$t_{CYCE}$	1000	-	ns
Enable pulse width	High level	$PW_{EH}$	-	ns
Enable rise and fall time	$t_{ER}, t_{EF}$	-	25	ns
Setup time	RS, $\overline{RW} - E$	$t_{AS}$	-	ns
Address hold time		$t_{AH}$	-	ns
Data setup time		$t_{DSW}$	-	ns
Data hold time		$t_H$	-	ns

## Write operation

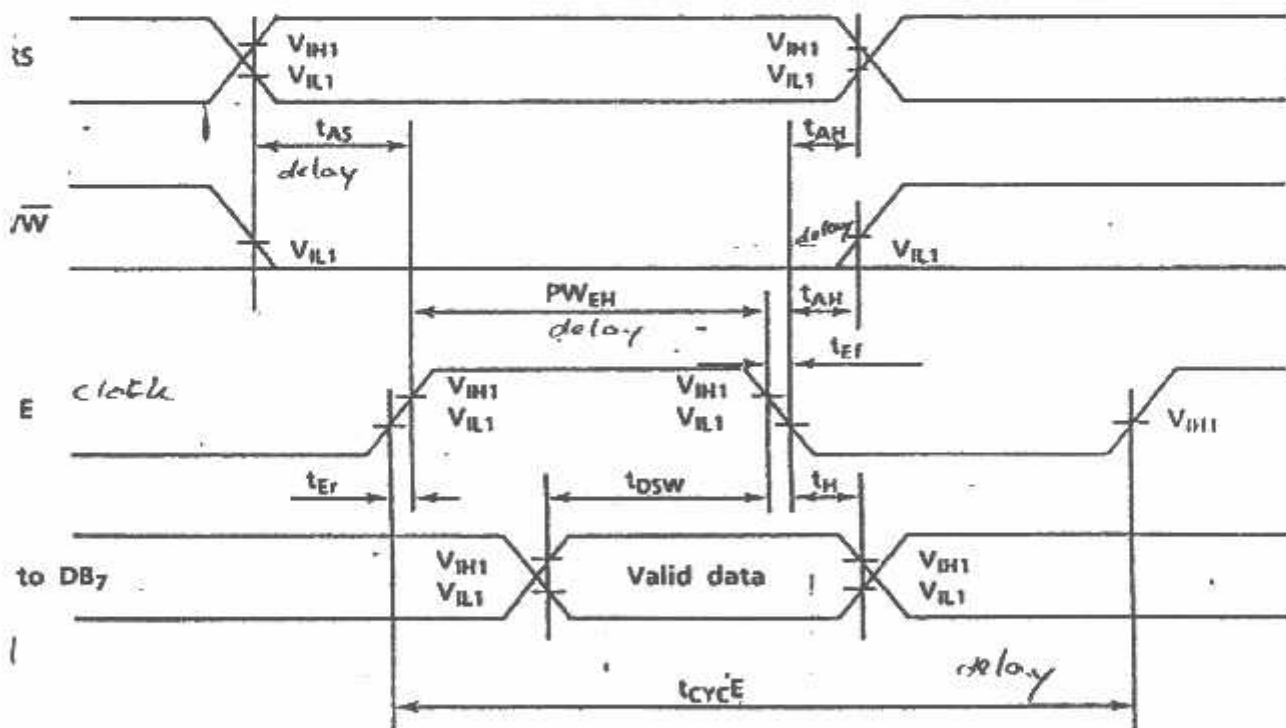


Figure 3 Data write from MPU to module

### 3.2 Read timing characteristics

$V_{DD} = 5.0V \pm 5\%$ ,  $V_{SS} = 0V$ ;  $T_A = 0^\circ C$  to  $50^\circ C$

Item	Symbol	Standard		Unit
		Min.	Max.	
Enable cycle time	$t_{CYCE}$	1000	-	ns
Enable pulse width	High level	$PW_{EH}$	-	ns
Enable rise and fall time	$t_{ER}, t_{EF}$	-	25	ns
Setup time	$RS, \overline{R/W}-E$	$t_{AS}$	-	ns
Address hold time	$t_{AH}$	10	-	ns
Data delay time	$t_{DDR}$	-	320	ns
Data hold time	$t_{H}$	20	-	ns

#### Read operation

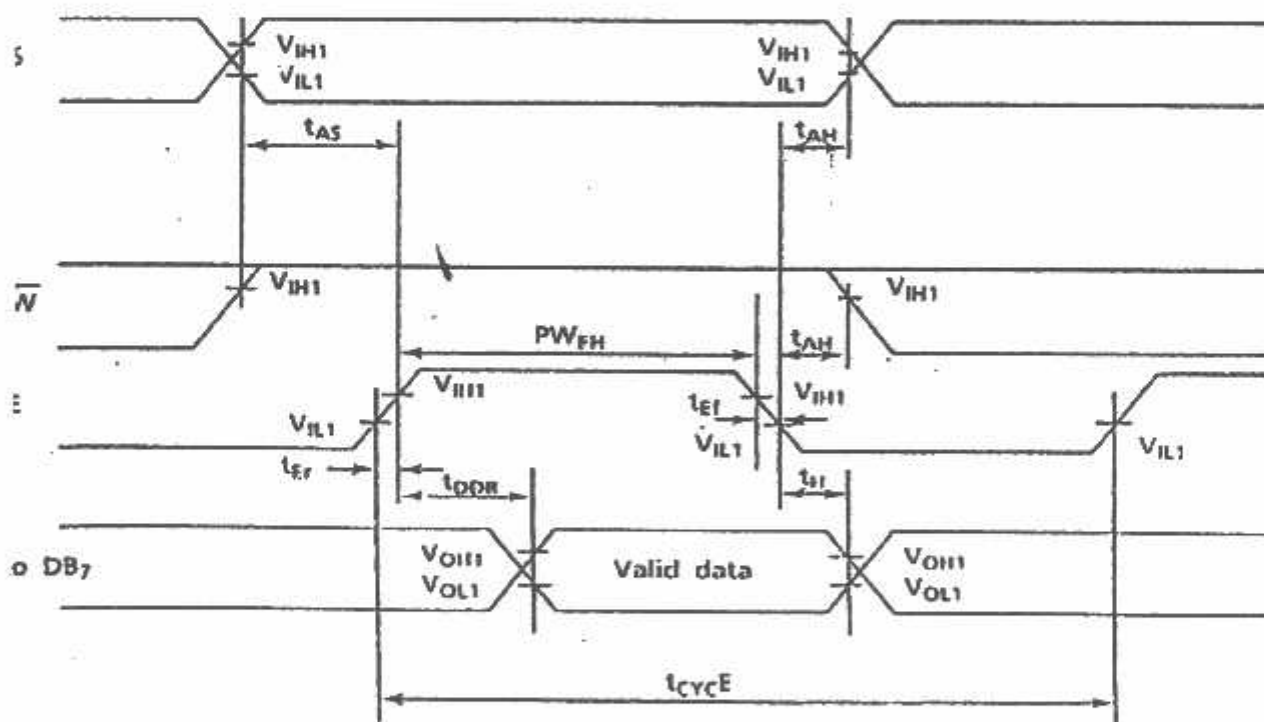


Figure 4 Data read from module to MPU



## Instruction Outline

Table 5 List of instructions

Instruction	Code											Function	Execution time
	RS	INV	DB <sub>7</sub>	DB <sub>6</sub>	DB <sub>5</sub>	DB <sub>4</sub>	DB <sub>3</sub>	DB <sub>2</sub>	DB <sub>1</sub>	DB <sub>0</sub>			
Display clear ✓	0	0	0	0	0	0	0	0	0	0	1	Clears all display and returns cursor to home position (address 0)	1.64 ms
Cursor Home ✓	0	0	0	0	0	0	0	0	0	1	-	Returns cursor to home position. Shifted display returns to home position and DD RAM contents do not change.	1.64 ms
Entry Mode Set ✓	0	0	0	0	0	0	0	1	MD	1	0	Sets direction of cursor movement and whether display will be shifted when data is written or read	40 μs
Display ON / OFF initial	0	0	0	0	0	0	1	D	C	0	0	Turns ON/OFF total display (D) and cursor (C), and makes cursor position column start blinking (B)	40 μs
Cursor/Display Shift	0	0	0	0	0	1	S/C	RL	-	-	-	Moves cursor and shifts display without changing DD RAM contents	40 μs
Action Set ✓	0	0	0	0	1	DL	1	-	-	-	-	Sets interface data length (DL)	40 μs
CG RAM Address	0	0	0	1	ACG						Sets CG RAM address to start transmitting or receiving CG RAM data	40 μs	
DD RAM Address	0	0	1	ADD						Sets DD RAM address to start transmitting or receiving DD RAM data	40 μs		
Address Read	0	1	BF	AC						Reads BF indicating module in internal operation and AC contents (used for both CG RAM and DD RAM)	0 μs		
Data Write to CG RAM or DD RAM	1	0	Write Data						Writes data into DD RAM or CG RAM	40 μs			
Data Read from CG RAM or DD RAM	1	1	Read Data						Reads data from DD RAM or CG RAM	40 μs			

Invalid bit

: CG RAM address

: DD RAM address

MD = 1 : Increment

MD = 0 : Decrement

S = 1 : Display shift

S = 0 : No display shift

D = 1 : Display ON

D = 0 : Display OFF

C = 1 : Cursor ON

C = 0 : Cursor OFF

B = 1 : Blink ON

B = 0 : Blink OFF

S/C = 1 : Display

shift

S/C = 0 : Cursor movement

RL = 1 : Right shift

RL = 0 : Left shift

DL = 1 : 8 bits

DL = 0 : 4 bits

BF = 1 : Internal operation in progress

BF = 0 : Instruction can be accepted



## Instruction Details

### Display Clear

	RS	R/W	DB <sub>7</sub>						DB <sub>0</sub>
Code	0	0	0	0	0	0	0	0	1

Display Clear clears all display and returns cursor to home position (address 0).

Space code 20 (hexadecimal) is written into all the addresses of DD RAM, and DD RAM address 0 is set to the AC. If shifted, the display returns to the original position. After execution of the Display Clear instruction, the entry mode is incremented.

Note: When executing the Display Clear instruction, follow the restrictions listed in Table 6.

### Cursor Home

	RS	R/W	DB <sub>7</sub>						DB <sub>0</sub>	
Code	0	0	0	0	0	0	0	1	*	* : Invalid bit

Cursor Home returns cursor to home position (address 0).

DD RAM address 0 is set to the AC. The cursor returns to the home position. If shifted, the display returns to the original position. The DD RAM contents do not change. If the cursor or blinking is ON, it returns to the left side.

Note: When executing the Cursor Home instruction, follow the restrictions listed in Table 6.

Table 6 Restrictions on execution of Display Clear and Cursor Home instructions

Conditions of use	Restrictions
When executing the Display Clear or Cursor Home instruction when the display is shifted (after execution of Display Shift instruction)	The Cursor Home instruction should be executed again immediately after the Display Clear or Cursor Home instruction is executed. Do not leave an interval of a multiple of $400/f_{osc}$ second after the first execution. Example: 1.5 ms, 3 ms, 4.5 ms for $f_{osc} = 270$ kHz * $f_{osc}$ : Oscillation frequency
When 23 <sub>11</sub> , 77 <sub>11</sub> , 63 <sub>11</sub> , or 67 <sub>11</sub> is used as a DD RAM address to execute Cursor Home instruction	Before executing the Cursor Home instruction, the data of the four DD RAM addresses given at the left should be read and saved. After execution, write the data again in DD RAM. (This restriction is necessary to prevent the contents of the DD RAM addresses from being destroyed after the Cursor Home instruction has been executed.)

## 9) Entry Mode Set

	RS	R/W	DB <sub>7</sub>					DB <sub>0</sub>		
Code	0	0	0	0	0	0	0	1	I/D	S

Entry Mode Set sets the direction of cursor movement and whether display will be shifted.

**I/D :** The DD RAM address is incremented or decremented by one when a character code is written into or read from DD RAM. This is also true for writing into or reading from CG RAM.

When I/D = 1, the address is incremented by one and the cursor or blink moves to the right.

When I/D = 0, the address is decremented by one and the cursor or blink moves to the left.

**S :** If S = 1, the entire display is shifted either to the right or left for writing into DD RAM. The cursor position does not change, only the display moves. There is no display shift for reading from DD RAM.

When S = 1 and I/D = 1, the display shifts to the left.

When S = 1 and I/D = 0, the display shifts to the right.

If S = 0, the display does not shift.

## Display ON/OFF Control

	RS	R/W	DB <sub>7</sub>					DB <sub>0</sub>		
Code	0	0	0	0	0	0	1	D	C	B

Display ON/OFF Control turns the total display and the cursor ON and OFF, and makes the cursor position start blinking. Cursor ON/OFF and blinking is done at the column indicated by the specified DD RAM address by the AC.

**D :** When D = 1, the display is turned ON.

When D = 0, the display is turned OFF.

If D = 0 is used, display data remains in DD RAM. Change 0 to 1 to display data.

**C** : When  $C = 1$ , the cursor is displayed.

When  $C = 0$ , the cursor is not displayed.

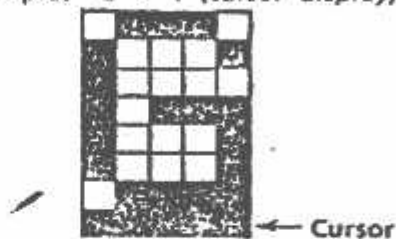
The cursor is displayed in the dot line below the 5 x 7 dot-matrix character fonts. If the cursor is OFF, display data is written into DD RAM in the order specified by I/D.

**B** : When  $B = 1$ , the character at the cursor position starts blinking.

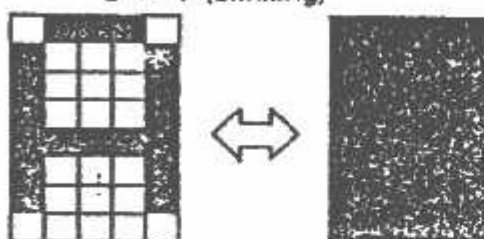
When  $B = 0$ , it does not blink.

For blinking, all-black dots and the character are switched about every 0.4 seconds. The cursor and blinking can be set at the same time.

Example:  $C = 1$  (cursor display)



$B = 1$  (blinking)



### Cursor/Display Shift

	RS	R $\bar{W}$	DB <sub>7</sub>					DB <sub>0</sub>		
Code	0	0	0	0	0	1	S/C	R/L	*	*

\* : Invalid bit

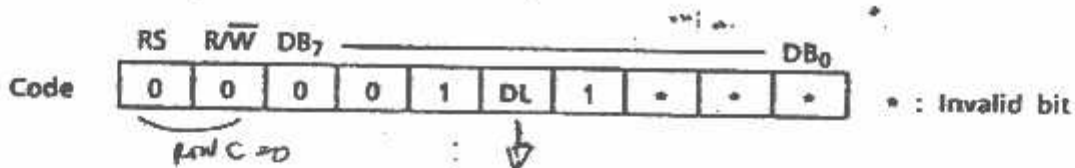
Cursor/Display Shift moves the cursor and shifts the display without changing the DD RAM contents.

The cursor position and the AC contents match. This instruction is available for display correction and retrieval because the cursor position or display can be shifted without writing or reading display data. Since the DD RAM capacity is 40-character and two lines, the cursor is shifted from digit 40 of line 1 to digit 1 of line 2. Displays of lines 1 and 2 are shifted at the same time. Therefore, the display pattern of line 2 is not shifted to line 1.

S/C	R/L	Operation
0	0	The cursor position is shifted to the left (the AC decrements one).
0	1	The cursor position is shifted to the right (the AC increments one).
1	0	The entire display is shifted to the left with the cursor.
1	1	The entire display is shifted to the right with the cursor.

Note: If only display shift is done, the AC contents do not change.

## Function Set



Function Set sets the interface data length.

**DL** : Interface data length

When DL = 1, the data length is set at eight bits (DB<sub>7</sub> to DB<sub>0</sub>).

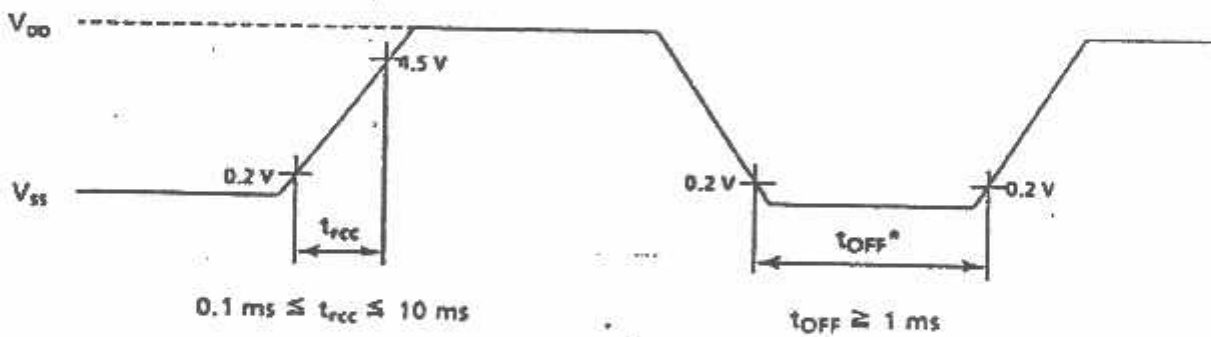
When DL = 0, the data length is set at four bits (DB<sub>7</sub> to DB<sub>4</sub>).

The upper four bits are transferred first, then the lower four bits follow.

The Function Set instruction must be executed prior to all other instructions except for *Dusy Flag/Address Read*. If another instruction is executed first, no function instruction except changing the interface data length can be executed.

### Remarks: Initialization

The system is automatically initialized at power-on if the following power supply conditions are satisfied.



\* $t_{off}$ : Time when power supply is OFF if cut instantaneously or turned ON and OFF repeatedly

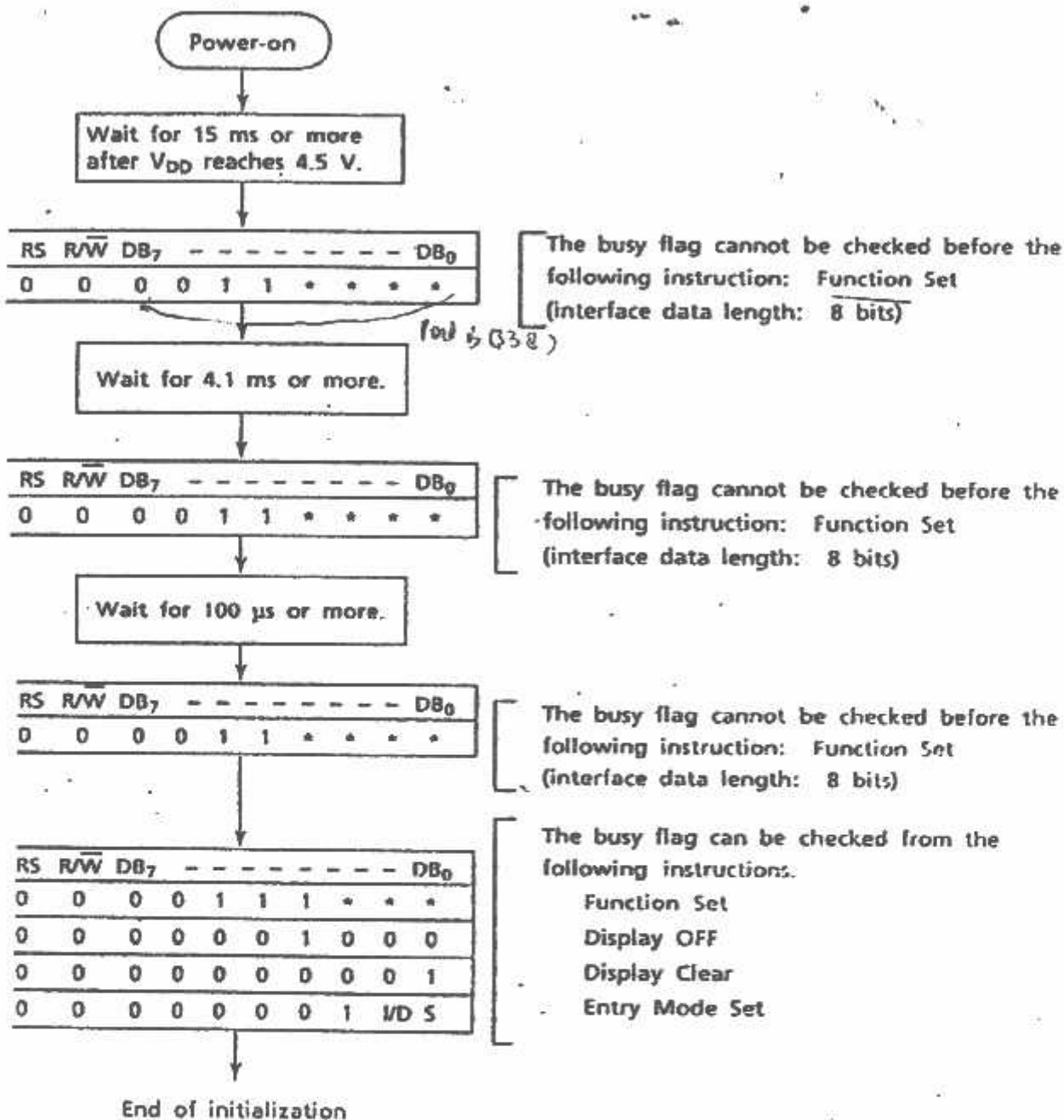
The following instructions are executed for initialization.

- 5 x 7 dot-matrix character font: 1/8 duty
- Display clear
- Function Set DL = 1: Interface data length: 8 bits
- Display ON/OFF Control D = 0: Display OFF  
C = 0: Cursor OFF  
B = 0: Blink OFF
- Entry mode I/O = 1: Increment  
S = 0: No display shift

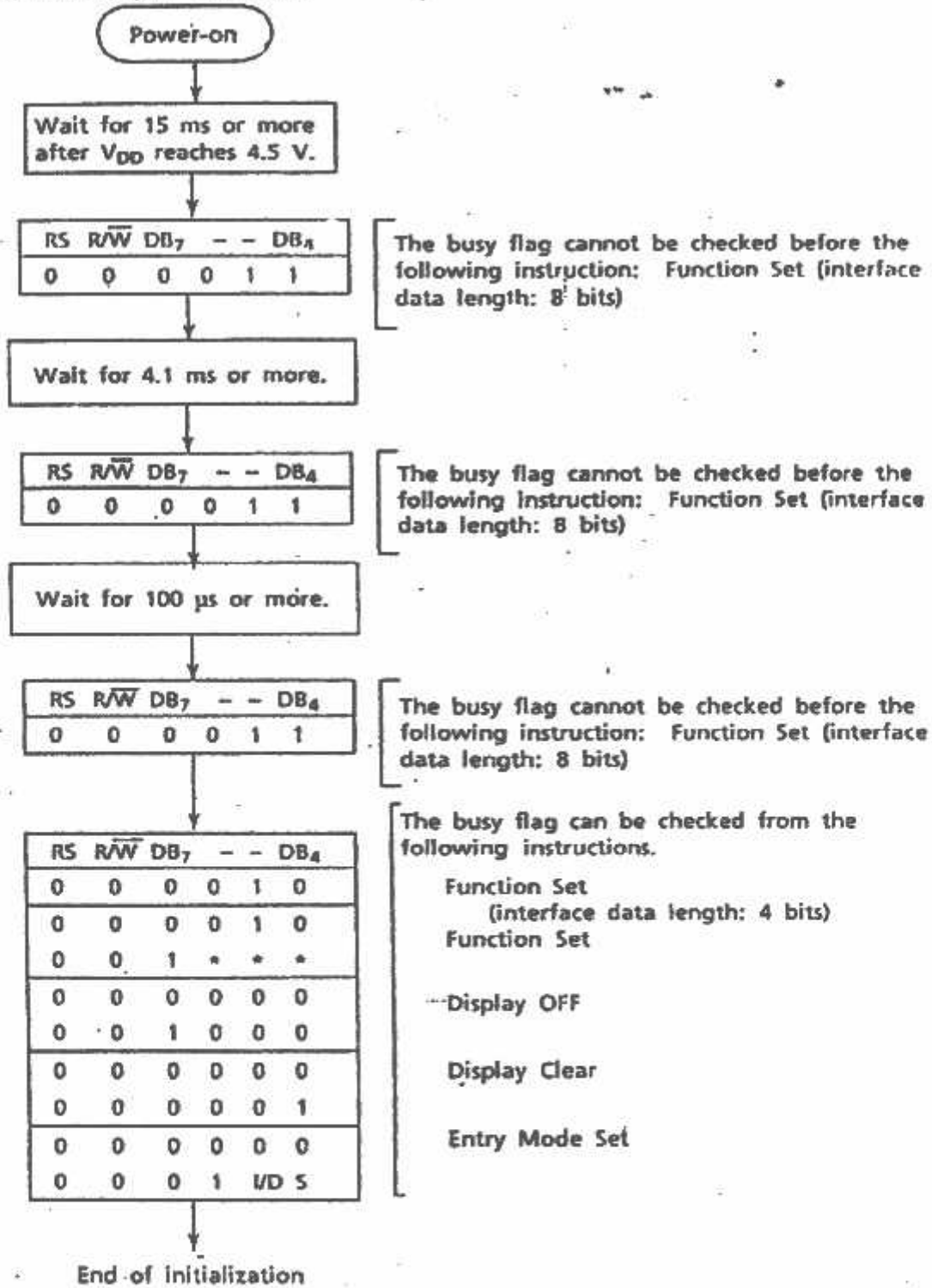
Since the condition is not suitable for the M1632, further function setting is necessary.

If automatic initialization is not executed because the above power supply conditions are not satisfied, use the instruction from next page on.

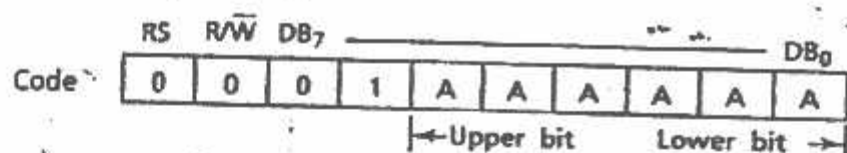
Interface data length : Eight bits



## Interface data length: Four bits

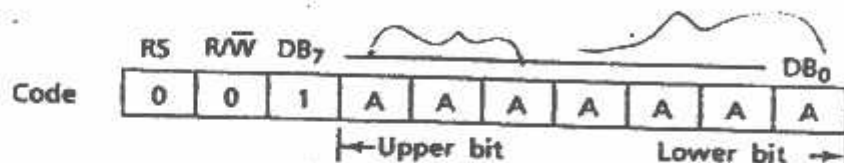


### CG RAM Address Set



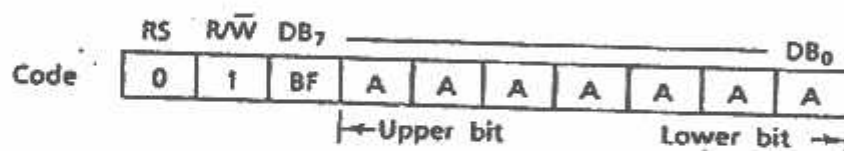
CG RAM addresses expressed as binary AAAAAA are set to the AC. Then data in CG RAM is written from or read to the MPU.

### DD RAM Address Set



DD RAM addresses expressed as binary AAAAAAA are set to the AC. Then data in DD RAM is written from or read to the MPU. The addresses used for display in line 1 (AAAAAAA) are 00H to 27H and those for line 2 (AAAAAAA) are 40H to 67H.

### Busy Flag/Address Read



The BF signal is read out, indicating that the module is working internally because of the previous instruction.

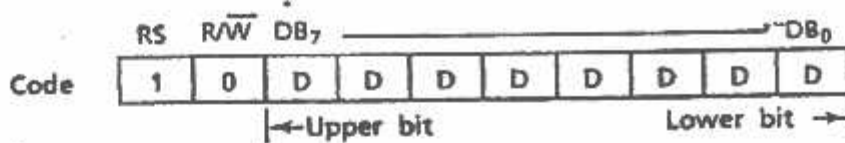
When BF = 1, the module is working internally and the next instruction cannot be accepted until the BF value becomes 0.

When BF = 0, the next instruction can be accepted.

Therefore, make sure that BF = 0 before writing the next instruction. The AC values of binary AAAAAAA are read out at the same time as reading the busy flag. The AC addresses are used for both CG RAM and DD RAM but the address set before execution of the instruction determines which address is to be used.

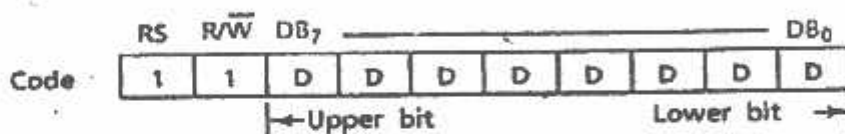


## Data Write to CG RAM or DD RAM



Binary eight-bit data DDDDDDDD is written into CG RAM or DD RAM. The CG RAM Address Set instruction of (7) or the DD RAM Address Set instruction of (8) before this instruction selects either RAM. After the write operation, the address and display shift are determined by the entry mode setting.

## 1) Data Read from CG RAM or DD RAM



Binary eight-bit data DDDDDDDD is read from CG RAM or DD RAM. The CG RAM Address Set instruction of (7) or the DD RAM Address Set instruction of (8) before this instruction selects either RAM. In addition, either instruction (7) or (8) must be executed immediately before this instruction. If no address set instruction is executed before a read instruction, the first data read becomes invalid. If read instructions are executed consecutively, data is normally read from the second time. However, if the cursor is shifted by the Cursor Shift instruction when reading DD RAM, there is no need to execute an address set instruction because the Cursor Shift instruction does this.

After the read operation, the address is automatically incremented or decremented by one according to the entry mode, but the display is not shifted.

**Note :** The AC is automatically incremented or decremented by one according to the entry mode after a write instruction is executed to write data in CG RAM or DD RAM. However, the data of the RAM selected by the AC are not read out even if a read instruction is executed immediately afterwards.

Correct data is read out under the following conditions.

- An address set instruction is executed immediately before readout.
- For DD RAM, the Cursor Shift instruction is executed immediately before readout.
- The second, or later, instruction is executed in consecutive execution of read instructions.

## Examples of Instruction Use

Interface data length: Eight bits

Instruction	Display	Operation								
<b>Power-on</b> <table border="1"> <tr> <td>RS</td> <td>R/W</td> <td>DB<sub>7</sub></td> <td>DB<sub>0</sub></td> </tr> <tr> <td>/</td> <td>/</td> <td>/</td> <td>/</td> </tr> </table>	RS	R/W	DB <sub>7</sub>	DB <sub>0</sub>	/	/	/	/		The built-in reset circuit initializes the module.
RS	R/W	DB <sub>7</sub>	DB <sub>0</sub>							
/	/	/	/							
<b>Function Set</b> ✓ <table border="1"> <tr> <td>RS</td> <td>R/W</td> <td>DB<sub>7</sub></td> <td>DB<sub>0</sub></td> </tr> <tr> <td>0</td> <td>0</td> <td>0 0 1 1 1</td> <td>*</td> </tr> </table>	RS	R/W	DB <sub>7</sub>	DB <sub>0</sub>	0	0	0 0 1 1 1	*		The interface data length is set to 8 bits. The character format becomes 5 x 7 dot-matrix at 1/16 duty cycle.
RS	R/W	DB <sub>7</sub>	DB <sub>0</sub>							
0	0	0 0 1 1 1	*							
<b>Display ON/OFF Control</b> <table border="1"> <tr> <td>RS</td> <td>R/W</td> <td>DB<sub>7</sub></td> <td>DB<sub>0</sub></td> </tr> <tr> <td>0</td> <td>0</td> <td>0 0 0 0 1 1 1 0</td> <td></td> </tr> </table>	RS	R/W	DB <sub>7</sub>	DB <sub>0</sub>	0	0	0 0 0 0 1 1 1 0			The display and cursor are turned ON, but nothing is displayed.
RS	R/W	DB <sub>7</sub>	DB <sub>0</sub>							
0	0	0 0 0 0 1 1 1 0								
<b>Entry Mode Set</b> <table border="1"> <tr> <td>RS</td> <td>R/W</td> <td>DB<sub>7</sub></td> <td>DB<sub>0</sub></td> </tr> <tr> <td>0</td> <td>0</td> <td>0 0 0 0 0 1 1 0</td> <td></td> </tr> </table>	RS	R/W	DB <sub>7</sub>	DB <sub>0</sub>	0	0	0 0 0 0 0 1 1 0			The address is incremented by one and the cursor shifts to the right in a write operation to internal RAM. The display is not shifted.
RS	R/W	DB <sub>7</sub>	DB <sub>0</sub>							
0	0	0 0 0 0 0 1 1 0								
<b>Write to CG RAM or DD RAM</b> <table border="1"> <tr> <td>RS</td> <td>R/W</td> <td>DB<sub>7</sub></td> <td>DB<sub>0</sub></td> </tr> <tr> <td>1</td> <td>0</td> <td>0 1 0 0 1 1 0 0</td> <td></td> </tr> </table>	RS	R/W	DB <sub>7</sub>	DB <sub>0</sub>	1	0	0 1 0 0 1 1 0 0			L is written. The AC is incremented by one and the cursor shifts to the right.
RS	R/W	DB <sub>7</sub>	DB <sub>0</sub>							
1	0	0 1 0 0 1 1 0 0								
<b>Write to CG RAM or DD RAM</b> <table border="1"> <tr> <td>RS</td> <td>R/W</td> <td>DB<sub>7</sub></td> <td>DB<sub>0</sub></td> </tr> <tr> <td>1</td> <td>0</td> <td>0 1 0 0 0 0 1 1</td> <td></td> </tr> </table>	RS	R/W	DB <sub>7</sub>	DB <sub>0</sub>	1	0	0 1 0 0 0 0 1 1			C is written.
RS	R/W	DB <sub>7</sub>	DB <sub>0</sub>							
1	0	0 1 0 0 0 0 1 1								
⋮	⋮									
<b>Write to CG RAM or DD RAM</b> <table border="1"> <tr> <td>RS</td> <td>R/W</td> <td>DB<sub>7</sub></td> <td>DB<sub>0</sub></td> </tr> <tr> <td>1</td> <td>0</td> <td>0 0 1 1 0 0 1 0</td> <td></td> </tr> </table>	RS	R/W	DB <sub>7</sub>	DB <sub>0</sub>	1	0	0 0 1 1 0 0 1 0			2 is written in digit 16. Cursor disappears.
RS	R/W	DB <sub>7</sub>	DB <sub>0</sub>							
1	0	0 0 1 1 0 0 1 0								

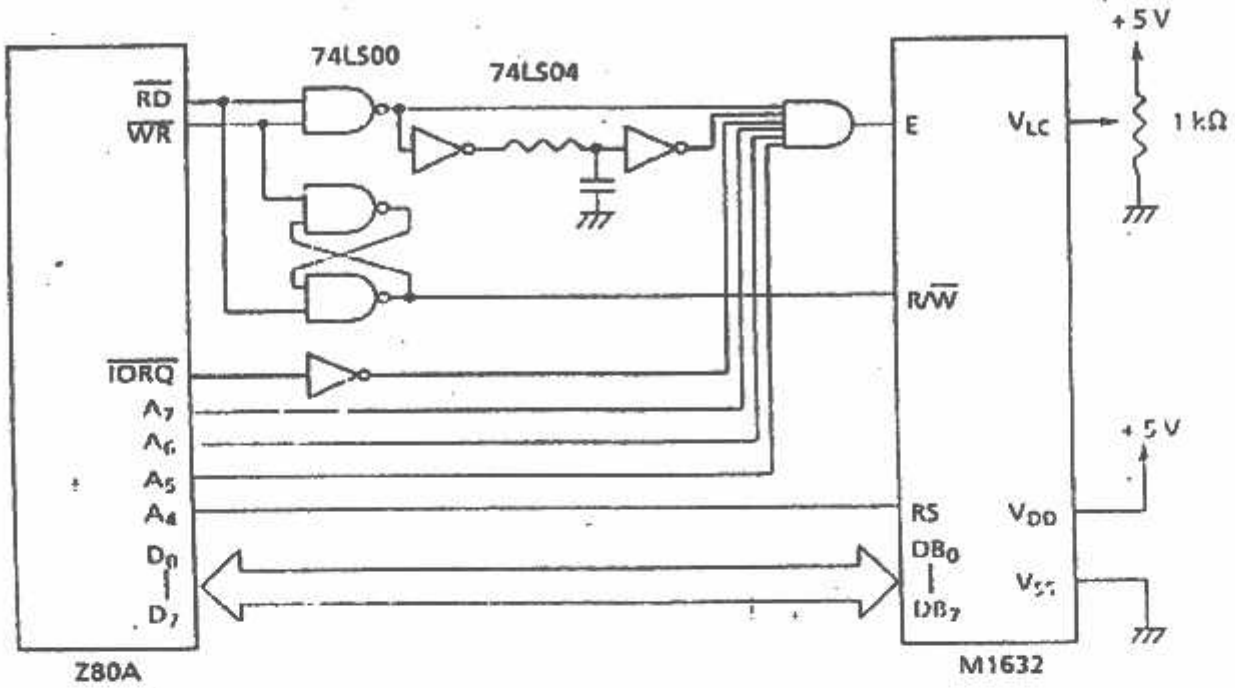
Instruction	Display	Operation																						
DD RAM address set <table border="1"> <tr> <td>RS</td> <td>R/W</td> <td>DB<sub>7</sub></td> <td>—</td> <td>DB<sub>0</sub></td> </tr> <tr> <td>0</td> <td>0</td> <td>1</td> <td>1</td> <td>0</td> </tr> <tr> <td></td> <td></td> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td></td> <td></td> <td>0</td> <td>0</td> <td>0</td> </tr> </table>	RS	R/W	DB <sub>7</sub>	—	DB <sub>0</sub>	0	0	1	1	0			0	0	0			0	0	0	<table border="1"> <tr> <td>LCD MODULE M1632</td> </tr> <tr> <td>—</td> </tr> </table>	LCD MODULE M1632	—	The DD RAM address is set so that the cursor appears at digit 1 of line 2.
RS	R/W	DB <sub>7</sub>	—	DB <sub>0</sub>																				
0	0	1	1	0																				
		0	0	0																				
		0	0	0																				
LCD MODULE M1632																								
—																								
Write to CG RAM or DD RAM <table border="1"> <tr> <td>RS</td> <td>R/W</td> <td>DB<sub>7</sub></td> <td>—</td> <td>DB<sub>0</sub></td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td></td> <td></td> <td>1</td> <td>1</td> <td>0</td> </tr> <tr> <td></td> <td></td> <td>0</td> <td>0</td> <td>1</td> </tr> </table>	RS	R/W	DB <sub>7</sub>	—	DB <sub>0</sub>	1	0	0	0	1			1	1	0			0	0	1	<table border="1"> <tr> <td>LCD MODULE M1632</td> </tr> <tr> <td>1_</td> </tr> </table>	LCD MODULE M1632	1_	1 is written.
RS	R/W	DB <sub>7</sub>	—	DB <sub>0</sub>																				
1	0	0	0	1																				
		1	1	0																				
		0	0	1																				
LCD MODULE M1632																								
1_																								
Write to CG RAM or DD RAM <table border="1"> <tr> <td>RS</td> <td>R/W</td> <td>DB<sub>7</sub></td> <td>—</td> <td>DB<sub>0</sub></td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td></td> <td></td> <td>1</td> <td>1</td> <td>0</td> </tr> <tr> <td></td> <td></td> <td>1</td> <td>1</td> <td>0</td> </tr> </table>	RS	R/W	DB <sub>7</sub>	—	DB <sub>0</sub>	1	0	0	0	1			1	1	0			1	1	0	<table border="1"> <tr> <td>LCD MODULE M1632</td> </tr> <tr> <td>16_</td> </tr> </table>	LCD MODULE M1632	16_	6 is written.
RS	R/W	DB <sub>7</sub>	—	DB <sub>0</sub>																				
1	0	0	0	1																				
		1	1	0																				
		1	1	0																				
LCD MODULE M1632																								
16_																								
⋮	⋮																							
Write to CG RAM or DD RAM <table border="1"> <tr> <td>RS</td> <td>R/W</td> <td>DB<sub>7</sub></td> <td>—</td> <td>DB<sub>0</sub></td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td></td> <td></td> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td></td> <td></td> <td>1</td> <td>1</td> <td>1</td> </tr> </table>	RS	R/W	DB <sub>7</sub>	—	DB <sub>0</sub>	1	0	0	1	0			1	0	0			1	1	1	<table border="1"> <tr> <td>LCD MODULE M1632</td> </tr> <tr> <td>16DIGITS, 2LINES</td> </tr> </table>	LCD MODULE M1632	16DIGITS, 2LINES	5 is written.
RS	R/W	DB <sub>7</sub>	—	DB <sub>0</sub>																				
1	0	0	1	0																				
		1	0	0																				
		1	1	1																				
LCD MODULE M1632																								
16DIGITS, 2LINES																								
DD RAM address set <table border="1"> <tr> <td>RS</td> <td>R/W</td> <td>DB<sub>7</sub></td> <td>—</td> <td>DB<sub>0</sub></td> </tr> <tr> <td>0</td> <td>0</td> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td></td> <td></td> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td></td> <td></td> <td>0</td> <td>0</td> <td>0</td> </tr> </table>	RS	R/W	DB <sub>7</sub>	—	DB <sub>0</sub>	0	0	1	0	0			0	0	0			0	0	0	<table border="1"> <tr> <td>LCD MODULE M1632</td> </tr> <tr> <td>16DIGITS, 2LINES</td> </tr> </table>	LCD MODULE M1632	16DIGITS, 2LINES	The cursor returns to the home position.
RS	R/W	DB <sub>7</sub>	—	DB <sub>0</sub>																				
0	0	1	0	0																				
		0	0	0																				
		0	0	0																				
LCD MODULE M1632																								
16DIGITS, 2LINES																								
Display clear <table border="1"> <tr> <td>RS</td> <td>R/W</td> <td>DB<sub>7</sub></td> <td>—</td> <td>DB<sub>0</sub></td> </tr> <tr> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td></td> <td></td> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td></td> <td></td> <td>0</td> <td>0</td> <td>1</td> </tr> </table>	RS	R/W	DB <sub>7</sub>	—	DB <sub>0</sub>	0	0	0	0	0			0	0	0			0	0	1	<table border="1"> <tr> <td>—</td> </tr> <tr> <td>—</td> </tr> </table>	—	—	All the display disappears and the cursor remains at the home position.
RS	R/W	DB <sub>7</sub>	—	DB <sub>0</sub>																				
0	0	0	0	0																				
		0	0	0																				
		0	0	1																				
—																								
—																								
⋮	⋮																							

## (2) Interface data length: Four bits

Instruction	Display	Operation									
<b>Power-on</b> <table border="1"> <tr> <td>RS</td> <td>R/W</td> <td>DB<sub>7</sub> — DB<sub>4</sub></td> </tr> <tr> <td>/</td> <td>/</td> <td>/</td> </tr> </table>	RS	R/W	DB <sub>7</sub> — DB <sub>4</sub>	/	/	/		The built-in reset circuit initializes the module.			
RS	R/W	DB <sub>7</sub> — DB <sub>4</sub>									
/	/	/									
<b>Function Set</b> <table border="1"> <tr> <td>RS</td> <td>R/W</td> <td>DB<sub>7</sub> — DB<sub>4</sub></td> </tr> <tr> <td>0</td> <td>0</td> <td>0 0 1 0</td> </tr> <tr> <td>/</td> <td>/</td> <td>/</td> </tr> </table>	RS	R/W	DB <sub>7</sub> — DB <sub>4</sub>	0	0	0 0 1 0	/	/	/		Four-bit operation mode is set. *Eight-bit operation mode is set by initialization, and the instruction is executed only once.
RS	R/W	DB <sub>7</sub> — DB <sub>4</sub>									
0	0	0 0 1 0									
/	/	/									
<b>Function Set</b> <table border="1"> <tr> <td>RS</td> <td>R/W</td> <td>DB<sub>7</sub> — DB<sub>4</sub></td> </tr> <tr> <td>0</td> <td>0</td> <td>0 0 1 0</td> </tr> <tr> <td>0</td> <td>0</td> <td>1 * * *</td> </tr> </table>	RS	R/W	DB <sub>7</sub> — DB <sub>4</sub>	0	0	0 0 1 0	0	0	1 * * *		The 4-bit operation mode, 1/16 duty cycle, and 5 x 7 dot-matrix character format are selected. Then 4-bit operation mode starts.
RS	R/W	DB <sub>7</sub> — DB <sub>4</sub>									
0	0	0 0 1 0									
0	0	1 * * *									
<b>Display ON/OFF Control</b> <table border="1"> <tr> <td>RS</td> <td>R/W</td> <td>DB<sub>7</sub> — DB<sub>4</sub></td> </tr> <tr> <td>0</td> <td>0</td> <td>0 0 0 0</td> </tr> <tr> <td>0</td> <td>0</td> <td>1 1 1 0</td> </tr> </table>	RS	R/W	DB <sub>7</sub> — DB <sub>4</sub>	0	0	0 0 0 0	0	0	1 1 1 0		The display and cursor are turned ON, but nothing is displayed.
RS	R/W	DB <sub>7</sub> — DB <sub>4</sub>									
0	0	0 0 0 0									
0	0	1 1 1 0									
<b>Entry Mode Set</b> <table border="1"> <tr> <td>RS</td> <td>R/W</td> <td>DB<sub>7</sub> — DB<sub>4</sub></td> </tr> <tr> <td>0</td> <td>0</td> <td>0 0 0 0</td> </tr> <tr> <td>0</td> <td>0</td> <td>0 1 1 0</td> </tr> </table>	RS	R/W	DB <sub>7</sub> — DB <sub>4</sub>	0	0	0 0 0 0	0	0	0 1 1 0		The address is incremented by one and the cursor shifts to the right in a write operation to internal RAM. The display is not shifted.
RS	R/W	DB <sub>7</sub> — DB <sub>4</sub>									
0	0	0 0 0 0									
0	0	0 1 1 0									
<b>Write to CG RAM or DD RAM.</b> <table border="1"> <tr> <td>RS</td> <td>R/W</td> <td>DB<sub>7</sub> — DB<sub>4</sub></td> </tr> <tr> <td>1</td> <td>0</td> <td>0 1 0 0</td> </tr> <tr> <td>1</td> <td>0</td> <td>1 1 0 0</td> </tr> </table>	RS	R/W	DB <sub>7</sub> — DB <sub>4</sub>	1	0	0 1 0 0	1	0	1 1 0 0		L is written, the AC is incremented by one and the cursor shifts to the right.
RS	R/W	DB <sub>7</sub> — DB <sub>4</sub>									
1	0	0 1 0 0									
1	0	1 1 0 0									

## MPU Connection Diagrams

## 1.1 Z80A



## 1.2 Z80A and 8255A

