

RANCANG BANGUN AUDIO STEREO ENCODER UNTUK PEMANCAR RADIO SIARAN FM

SKRIPSI



**DISUSUN OLEH :
MOHAMMAD ZAINI
10.12.702**

**PROGRAM STUDI TEKNIK ELEKTRO S-1
KONSENTRASI TEKNIK TELEKOMUNIKASI
FAKULTAS TEKNIK INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG
2014**

LEMBAR PERSETUJUAN

**RANCANG BANGUN AUDIO STEREO ENCODER UNTUK
PEMANCAR RADIO SIARAN FM**

SKRIPSI

*Disusun dan Diajukan Sebagai Salah Satu Syarat Untuk Memperoleh
Gelar Sarjana Teknik Telekomunikasi Strata Satu (S-1)*

Disusun oleh :

MOCHAMMAD ZAINI

NIM. 10.12.702

Diperiksa dan Disetujui :

**Mengetahui
Pembimbing I**



M. Ibrahim Ashari, ST, MT
NIP.P. 1030100358

**Mengetahui
Pembimbing II**



Michael Ardita, ST, MT
NIP.P. 1031000434

Mengetahui,

Ketua Program Studi Teknik Elektro S-1



M. Ibrahim Ashari, ST, MT
NIP.P. 1030100358

**KONSENTRASI TEKNIK TELEKOMUNIKASI
PROGRAM STUDI TEKNIK ELEKTRO S-1
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG**

2014

SURAT PERNYATAAN ORISINALITAS

Yang bertanda tangan di bawah ini :

Nama : Mochammad Zaini

NIM : 1012702

Program Studi : Teknik Elektro SI

Konsentrasi : Teknik Telekomunikasi

Dengan ini menyatakan bahwa skripsi yang saya buat adalah hasil karya sendiri, tidak merupakan plagiasi dari karya orang lain. Dalam skripsi ini tidak memuat karya orang lain, kecuali dicantumkan sumbernya sesuai dengan ketentuan yang berlaku.

Demikian surat pernyataan ini saya buat, dan apabila di kemudian hari ada pelanggaran atas surat pernyataan ini, saya bersedia menerima sanksinya.

Malang, Oktober 2014

Yang membuat Pernyataan,


METERAI
TEMPEL
0249 000 33811
6000
DJP
Mochammad Zaini
NIM : 1012702

**Ku Persembahkan Karya Kecilku Ini Serta Ucapan Terima
Kasih kepada :**

ibunda Tercinta, Musrifah

Ayahanda Tercinta, B.Y.Sulistiyono

Beribu – ribu doa tulus yang engkau panjatkan untuk Ananda, seperti air yang tak akan pernah habis yang terus mengalir. Pengorbanan, Motivasi, Kesabaran, Ketabahan, dan tetes air matamu yang terlalu mustahil untuk dinilai. Walaupun jauh, mengingat akan nasihatmu dan petuah yang engkau bisikkan menjadikan semangat buat ananda. Engkaulah sebaik – baiknya panutan meski tidak selalu sempurna. Terimah kasih ibunda & Ayahanda tercinta berkat doa mu ananda dapat bisa seperti ini dan menempuh pendidikan yang lebih tinggi.

My Lovely Bunga Ayu Desy Permatasari, S.pd

Terima Kasih atas kasih sayang mu dan cintamu selama ini, perhatian, motivasi, kesabaran serta senyummu yang tak akan pernah pudar dan kata-katamu yang tak akan pernah ku lupakan yang telah mendukungku demi menyelesaikan tulisan kecil ini. Maafkan Kekasihmu ini yang masih reanak-anak an sering buat kamu marah, cemberut, badmood. Engkaulah bidadari penyelamatku, engkaulah penerang dalam kegelapanku dan engkaulah penyemangatku. Aku berharap semoga engkau pilihan yang terbaik untuk ku dan masa depanku kelak dan aku berharap kamu mau mendampingi aku selamanya.

Camer ku Mama Lilik Indarwati

Papa Sampurno Hadi, SE.MM

Terima Kasih engkau Yang selalu memberikan doa, dukungan moril serta nasihat yang engkau berikan kepada penulis untuk dapat menyelesaikan tugas & karya sekecil ini tapi sangat berarti untuk masa depan ku. Maafkan jika penulis selama proses pengerjaan skripsi ini merepotkanmu selama penulisan, pembuatan skripsi ini.

Teman – temanku seperjuangan seangkatanku

Yang selalu memberikan dukungan dari belakang, solusi, serta hiburan buat penulis jika penulis merasa jenuh kamu lah teman-temanku yang memberikan dorongan bantuan untuk mempercepat penulisan karya ku ini, semoga kita semua menjadikan sahabat, teman sampai kapanpun dan pasti kalian tak akan pernah ku lupakan kawan!!!!

Dosen pembimbingku Bapak Ibrahim Ashari, ST.MT Dan Bapak Michael Ardita, ST.MT

Terima kasih atas Kesabaran bimbingan mu ilmu serta motivasi selama penyusunan karya ini mulai dari nol sampai selesai sehingga penulis bisa menyelesaikan program sarjana strata 1 (S1) di kampus tercinta Institut Teknologi Nasional Malang.

ABSTRAK

RANCANG BANGUN AUDIO STEREO ENCODER UNTUK PEMANCAR RADIO SIARAN FM

Mochammad Zaini, NIM 10.12.702

**Dosen Pembimbing : M. Ibrahim Ashari, ST, MT dan
Michael Ardita, ST, MT**

Stereo encoder difungsikan untuk menghasilkan suara audio dari pemancar radio FM yang berkualitas dan jernih sehingga audio yang diterima menghasilkan stereo. Dalam stereo encoder terdapat komponen yang tiap komponen memiliki fungsi untuk mendapatkan hasil sinyal yang diperlukan dalam stereo encoder tersebut dan juga terdapat pergeseran fasa sebesar 180° , tentunya harus didapatkan pembangkit sinyal atau Osilator untuk mendapatkan sinyal 76kHz dari sinyal pembawa sebesar 38kHz sehingga yang nantinya akan mendapatkan sinyal yang stereo dengan hasil 19kHz, dimana bisa ditunjukkan dengan melihat bentuk sinyal, perhitungan dan hasil dari suara yang di hasilkan oleh stereo encoder.

Untuk mengukur bentuk sinyal dari stereo encoder menggunakan beberapa IC, adapun IC tersebut diantaranya IC NE555 dirancang untuk pembangkit sinyal, IC CD4060 sebagai pencampur sinyal pembawa, dan IC CD4027 berfungsi sebagai pembagi sinyal untuk mendapatkan sinyal stereo. Setelah sinyal stereo didapatkan maka harus di loloskan ke penguat yang didalamnya terdapat rangkaian Low pass filter (LPF).

Berdasarkan hasil dari pengujian menunjukan bahwa stereo encoder dapat berfungsi sebagaimana mestinya dan memperoleh audio stereo yang cukup bersih, namun dalam pengukuran sinyal masih terdapat nilai yang tidak akurat, nilai dari pengukuran osilator semestinya 76kHz menjadi 76.08 dengan nilai eror 0.10%, pengukuran rangkaian pembagi dimana hasilnya 38kHz dan 19kHz menjadi 38.06kHz dengan nilai eror 0.15% sedangkan 19kHz menjadi 19.02kHz dengan nilai eror 0.10%.

Kata kunci : Audio, Stereo, ossilator, LPF

KATA PENGANTAR

Puji dan syukur penulis panjatkan kepada Allah SWT, karena dengan rahmat, taufik dan hidayah-Nya sehingga skripsi yang berjudul "***RANCANG BANGUN AUDIO STEREO DECODER UNTUK RADIO PENERIMA FM BERBASIS IC AN7410N***" dapat terselesaikan.

Skripsi ini dibuat untuk memenuhi salah satu syarat untuk memperoleh gelar Sarjana Teknik di Jurusan Teknik Elektro Institut Teknologi Nasional Malang.

Penulis menyadari bahwa penyusunan skripsi ini tidak terlepas dari bantuan berbagai pihak. Oleh karena itu, dengan ketulusan dan kerendahan hati penulis menyampaikan terima kasih kepada:

1. Bapak M. Ibrahim Ashari, ST, MT, selaku Ketua Jurusan Teknik Elektro Institut Teknologi Nasional Malang.
 2. Bapak Dr. Eng. I Komang Somawirata, ST, MT, selaku Sekretaris Jurusan Teknik Elektro Institut Teknologi Nasional Malang,
 3. Bapak M. Ibrahim Ashari, ST, MT, selaku Dosen Pembimbing I.
 4. Bapak Michael Ardita, ST, MT, selaku Dosen Pembimbing II.
 5. Seluruh Dosen dan Staff Jurusan Teknik Elektro Institut Teknologi Nasional Malang.
 6. Bapak dan Ibu sekeluarga yang telah mendidik dan senantiasa memberikan dorongan semangat dan do'a.
 7. Teman-teman seperjuangan angkatan 2010 di Jurusan Teknik Elektro Institut Teknologi Nasional Malang.
 8. Serta semua pihak yang tidak mungkin bagi penulis untuk mencantumkan namanya satu-persatu, terima kasih banyak atas bantuan dan dukungannya.
-

Pada akhirnya, penulis menyadari bahwa skripsi ini masih belum sempurna. Oleh karena itu, penulis sangat mengharapkan kritik dan saran yang membangun. Penulis berharap semoga skripsi ini dapat bermanfaat bagi pengembangan ilmu pengetahuan dan teknologi.

Malang, Oktober 2014

Penulis

DAFTAR ISI

	Halaman
HALAMAN JUDUL	i
HALAMAN PERSETUJUAN	ii
ABSTRAK	iii
KATA PENGANTAR	iv
DAFTAR ISI	vi
DAFTAR GAMBAR	x
DAFTAR TABEL	xi
BAB I. PENDAHULUAN	1
1.1 Latar Belakang	1
1.2 Rumusan Masalah	3
1.3 Batasan Masalah	4
1.4 Tujuan Penelitian	4
1.5 Metodologi	4
1.6 Sistematika Penulisan	4
BAB II. LANDASAN TEORI	5
2.1 Sistem Encoder Stereo	5
2.2 Audio	6
2.3 Encoder	8
2.4 Stereo	8
2.5 Transmisi Stereo	9
2.6 Modulasi FM	9
2.7 Pre-Emphasis	11
2.7.1 Filter LPF	11
2.7.2 Filter Aktif	11
2.8 IC NE555	14
2.8.1 Astable Multivibrator	17

2.8.2 Monostable Multivibrator.....	19
2.8.3 Bistable Multivibrator	21
2.9 Teori Digital Switching IC CD4066	23
2.10 Teori Flip-Flop IC CD4027	25
2.10.1 IC CD40027	25
2.10.2 D Flip-Flop Terpicu-sisi (Edge Triggered)	25
BAB III. PERANCANGAN SISTEM	28
3.1 Pendahuluan	28
3.2 Blok Diagram Sistem	29
3.2.1 Fungsi Masing-masing Blok Sistem.....	29
3.3 Prinsip Kerja Rangkaian	29
3.4 Perencanaan Perangkat Keras	30
3.5 Perencanaan Rangkaian Osilator	30
3.5.1 Perhitungan Nilai Dari IC NE555 Sebagai Osilator	32
3.5.2 Perancangan Simulasi Rangkaian NE555	35
3.6 Perancangan Rangkaian Pembagi Frekuensi	36
3.6.1 Perancangan Simulasi Rangkaian IC CD4027	39
3.7 Perancangan Rangkaian Multiplexer	43
3.8 Perancangan Rangkaian Penguat	46
3.8.1 Perancangan Low Pass Filter	47
3.8.2 Simulasi Low Pass Filter	51
3.9 Perancangan Rangkaian Keseluruhan	53
3.10 Perancangan PCB	54
BAB IV PENGUJIAN ALAT	55
4.1 Pengujian Rangkaian Osilator	55
4.1.1 Alat yang Digunakan.....	55
4.1.2 Langkah-langkah Pengujian	55
4.1.3 Blok Pengujian Osilator.....	55
4.1.4 Hasil Pengujian Rangkaian Osilator 76.08kHz	56

4.1.5 Hasil Pengujian Rangkaian Osilator 76.14kHz	57
4.1.6 Hasil Pengujian Sinyal dari Rangkaian Osilator	58
4.1.7 Analisis Hasil Pengujian Rangkaian Osilator.....	58
4.2 Pengujian Rangkaian Pembagi	62
4.2.1 Alat Yang Digunakan.....	62
4.2.2 Langkah-langkah Pengujian.....	62
4.2.3 Blok Pengujian Pembagi	62
4.2.4 Hasil Pengujian Pembagi 38.06khz.....	63
4.2.5 Hasil Pengujian Sinyal Rangkaian Pembagi 38kHz	64
4.2.6 Hasil Pengujian Sinyal Rangkaian Pembagi 19kHz	65
4.2.7 Analisis Hasil Pengujian Rangkaian Pembagi	66
4.3 Pengujian Rangkaian Multiplexer	74
4.3.1 Alat Yang Digunakan	74
4.3.2 Langkah-langkah Pengujian	74
4.3.3 Blok Pengujian Multiplexer	74
4.3.4 Hasil Pengujian Rangkaian Multiplexer 38khz	75
4.3.5 Hasil Pengujian Sinyal Rangkaian Multiplexer.....	76
4.3.6 Analisis Hasil Pengujian Rangkaian Multiplexer	77
4.3.7 Hasil Pengujian Menggunakan Inputan Data Informasi Audio Beruspa Suara.....	81
4.3.8 Hasil Pengujian (DSB-SC) Penggabungan Sinyal Dari sub-carrier dan Data Informa.....	84
4.4 Pengujian Encoder To Decoder	85
4.4.1 Alat Yang Digunakan.....	85
4.4.2 Langkah-langkah Pengujian.....	85
4.4.3 Blok Pengujian Encoder to Decoder	86
4.4.4 Hasil Pengujian Encoder to Decoder	86
4.4.5 Analisis Pengujian Encoder to Decoder.....	87

BAB 5. KESIMPULAN DAN SARAN	88
5.1 Kesimpulan	88
5.2 Saran	89
DAFTAR PUSTAKA	90

DAFTAR TABEL

	Halaman
2.1 Konfigurasi PIN IC 4066.....	24
2.2 D flip-flop terpicu-sisi	26
3.1 <i>Absolute Maximum Ratings</i>	33
3.2 <i>Electrical Characteristics</i>	33
3.3 <i>Absolute Maximum Ratings</i> IC CD4027	38
3.4 Recommended Operating Conditions.....	38
3.5 <i>Electrical Characteristics</i> IC CD4066	44
4.1 Hasil Pengujian Nilai Eror pada Rangkaian Osilator	61
4.2 Hasil Pengujian Nilai Eror Pada Rangkaian Pembagi 38kHz.....	72
4.3 Hasil Pengujian Nilai Eror pada Rangkaian Pembagi 19kHz	73
4.4 Hasil Pengujian Nilai Eror pada Rangkaian Multiplexer dengan Inputan Audio Kiri.....	80
4.5 Hasil Pengujian Nilai Eror pada Rangkaian Multiplexer dengan Inputan...	81

DAFTAR GAMBAR

	Halaman
2.1 Spectrum Sinyal Stereo	5
2.2 Sinyal audio	7
2.3 Penempatan sinyal ke sub-carier	10
2.4 Bentuk respon LPF	12
2.5 Rangkaian Low Pass Filter	13
2.6 Diagram Blok IC NE555	15
2.7 Rangkaian Astable Multivibrator IC NE555	17
2.8 Bentuk Output Astabil Multivibrator IC NE555	18
2.9 Rangkaian Monostable Multivibrator	19
2.10 Bentuk gelombang monostable multivibrator: a) Bentuk gelombang masukan pemicu, b) Gelombang keluaran diferensiator dan c) Gelombang keluaran multivibrator	20
2.11 Rangkaian Multivibrator Bistable	22
2.12 IC Digital Switching 4066	23
2.13 Simbol D flip-flop	26
3.1 Blok diagram sistem	28
3.2 Rangkaian skematik	30
3.3 Simulasi rangkaian NE555	34
3.4 Diagram fungsional IC CD4027	35
3.5 Skematik IC CD4027	36
3.6 Hasil simulasi dari IC CD4027 keluaran 76kHz	39
3.7 Hasil simulasi IC CD4027 keluaran 19kHz	40
3.8 Simulasi IC CD4027 keluaran 38kHz	41
3.9 IC CD4066	42
3.10 Skematik IC CD4066	42
3.11 Diagram IC UA741	45

3.12	Skematik LPF menggunakan IC op-amp	46
3.13	Simulasi LPF dengan Cut-off 33.75Hz	50
3.14	Simulasi LPF dengan Cut-off 21.8Hz	51
3.15	Rangkaian skematik stereo encoder	52
3.16	Perancangan PCB Stereo Encoder.....	53
4.1	Blok diagram pengujian oscillator.....	55
4.2	Hasil pengujian rangkaian osilator pada frekuensi 76.08 kHz	56
4.3	Hasil pengujian rangkaian osilator pada frekuensi 76.14 kHz.....	57
4.4	Bentuk sinyal dari rangkaian osilator pada frekuensi 76.33 kHz.....	58
4.5	Blok diagram pengujian rangkaian pembagi.....	63
4.6	Hasil pengujian frekuensi pembagi 38.06 kHz.....	63
4.7	Hasil pengujian rangkaian frekuensi pembagi 19.02 kHz.....	64
4.8	Pengujian bentuk sinyal menggunakan osiloskop digital dengan frekuensi 38.10 kHz.....	65
4.9	Pengujian bentuk sinyal menggunakan osiloskop digital dengan Frekuensi 19.02 kHz.....	66
4.10	Blok diagram pengujian multiplexer.....	75
4.11	Hasil pengujian multiplexer 38.02 kHz sebagai input kiri	75
4.12	Hasil pengujian multiplexer 38.03 kHz sebagai input kanan	76
4.13	Bentuk sinyal gabungan menggunakan osiloskop digital dengan frekuensi 38.10 kHz	77
4.14	Hasil pengujian bentuk sinyal audio kiri dan kanan dengan inputan 500 Hz	82
4.15	Hasil pengujian bentuk sinyal audio kiri dan kanan dengan inputan 800 Hz	82
4.16	Hasil pengujian bentuk sinyal audio kiri dan kana dengan inputan 8 kHz	83
4.17	Hasil pengujian bentuk sinyal audio kiri dan kanan dengan inputan 11025 Hz	83

4.18 Hasil pengujian bentuk sinyal DSB-SC	84
4.19 Blok pengujian encoder to decoder	86
4.20 Hasil pengujian encoder to decoder	86

BAB I

PENDAHULUAN

1.1 Latar Belakang

Stereo Encoder banyak digunakan dalam pemancar radio FM yang digunakan seperti sekarang ini. metode yang digunakan untuk pembangkitan sinyal sub-pembawa 38-kHz. Mulai metode balance modulator biasa sampai dengan yang menggunakan metode pencuplikan sinyal. salah satu yang paling menentukan kualitas pemisahan sinyal audio L dan R adalah keselarasan fasa antara fasa sinyal DSBSC dari sub-pembawa 38-kHz dan fasa dari sinyal pilot 19-kHz.

Berdasarkan pernyataan diatas, kemudian muncul suatu ide untuk membuat stereo encoder yang diharapkan bisa memecah Audio antara kiri dan kanan. Disisi lain pada proses pemecahan Audio Stereo harus mendapatkan beberapa nilai-nilai sinyal seperti sub-pembawa sebesar 38kHz dan sinyal pilot sebesar 19kHz. Selain itu kestabilan dari osilator 76-kHz sangat berpengaruh. Pada rangkaian Enkoder kualitas tinggi sering digunakan Kristal kuarsa sebagai komponen osilator sehingga diperoleh kestabilan frekuensi yang sangat tinggi. Untuk pembangkit frekuensi utama dapat menggunakan IC yang dirancang sebagai frekuensi timer yang pada umumnya menggunakan IC 555 dan akan didapatkan frekuensi 76kHz sebagai pembangkit sinyal.

Karena latar belakang tersebut Alasan pemilihan judul “ **RANCANG BANGUN AUDIO STEREO ENCODER UNTUK PEMANCAR RADIO KOMUNIKASI FM** ” Adalah untuk melengkapi perangkat pemodulasi pada pemancar radio FM stereo.

1.2 Rumusan Masalah

Dari uraian diatas terdapat beberapa permasalahan yang dapat dikaji lebih lanjut, yaitu :

1. Bagaimana merancang dan membangun stereo encoder pada pemancar radio FM yang difungsikan Untuk menggabungkan 2 sinyal input stereo menjadi 1 sinyal composit (gabungan) dan dikirimkan ke pemancar radio FM stereo.
2. Bagaimana merancang pembangkit frekuensi pembagi 76 KHz.
3. Bagaimana merancang rangkaian yang dapat menghasilkan frekuensi 19 KHz sebagai frekuensi pilot, dan frekuensi 38 KHz dengan perbedaan fasa 180° saling berkebalikan bentuk gelombangnya.
4. Bagaimana mengubah masukan audio L dan R untuk ditambahkan dengan frekuensi sampling sebesar 38 KHz.

1.3 Tujuan Penelitian

Tujuan dari membangun Audio stereo encoder untuk pemancar radio komunikasi FM adalah untuk mengembangkan modul stereo encoder yang nantinya dapat dipergunakan sebagai penelitian praktikum dan media pembelajaran di laboratorium jaringan telekomunikasi.

1.4 Batasan Masalah

Akibat banyaknya kemungkinan yang terjadi dalam pembuatan skripsi ini agar tidak mengalami kesulitan dan tidak menyimpang jauh dari tujuan yang diinginkan, maka dalam pembahasan ini penulis memberikan batasan - batasan masalah sebagai berikut :

1. Desain Modul yang dirancang hanya stereo encoder menggunakan IC 555 sebagai pembangkit frekuensi.
 2. Pengukuran menggunakan keluaran output L dan R melalui radio penerima dan sebagai pembandingnya menggunakan osiloskop atau spectrum analyzer
 3. Sinyal yang di keluarkan stereo encoder hanya sinyal L dan R.
-

4. Peralatan pemancar fm dan penerima fm hanya digunakan sebagai pendukung untuk mengetahui cara kerja dari stereo encoder

1.5 Metodologi Pemecahan Masalah

Metode yang digunakan dalam pembahasan skripsi ini adalah :

1. Studi literatur

Mencari referensi-referensi yang berhubungan dengan perencanaan dan pembuatan alat yang akan dibuat.

2. Perancangan Alat

Sebelum melaksanakan pembuatan alat, dilakukan perancangan terhadap alat yang meliputi perancangan keseluruhan alat serta konsep yang akan diimplementasikan.

3. Pembuatan Alat

Pada tahap ini realisasi alat yang dibuat, dilakukan perakitan sistem terhadap seluruh hasil rancangan yang telah dibuat.

4. Pengujian Alat

Untuk mengetahui cara kerja alat, maka dilakukan pengujian secara keseluruhan.

5. Pengolahan Data

Mengolah data dan menganalisa hasil pengujian alat untuk membuat kesimpulan.

1.6 Sistematika Penulisan

Untuk mendapatkan arah yang tepat mengenai hal-hal yang akan dibahas maka dalam skripsi ini disusun sistematika penulisan sebagai berikut :

BAB I : PENDAHULUAN

Dalam Bab ini berisikan Latar Belakang, Rumusan Masalah, Tujuan, Batasan Masalah, Metodologi Penelitian, dan Sistematika Penulisan yang digunakan dalam pembuatan skripsi ini.

BAB II : LANDASAN TEORI

Pada Bab ini dibahas tentang teori-teori yang mendukung dalam perencanaan dan pembuatan alat ini.

BAB III : PERENCANGAAN SISTEM

Dalam Bab ini akan dibahas mengenai perencanaan dan pembuatan skripsi yang meliputi seluruh sistem.

BAB IV : PENGUJIAN ALAT

Membahas pengujian peralatan secara keseluruhan dan analisa hasil pengujian.

BAB V : PENUTUP

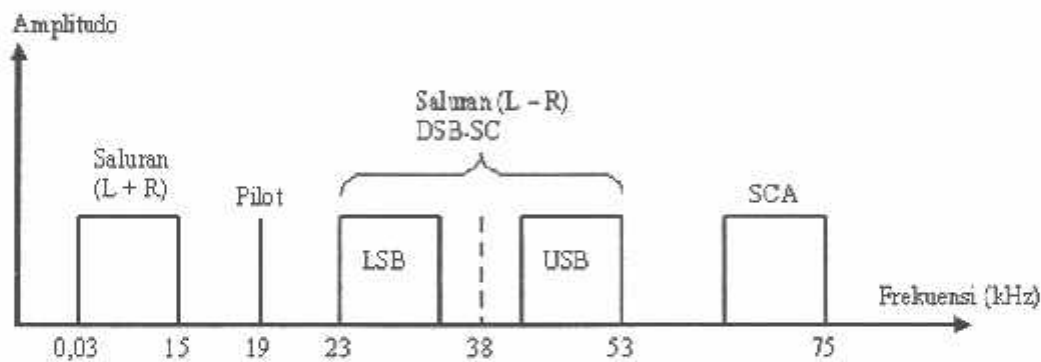
Dalam Bab ini berisi kesimpulan-kesimpulan yang diperoleh dari perencanaan dan pembuatan skripsi ini serta saran-saran guna menyempurnakan dan mengembangkan sistem lebih lanjut.

BAB II

LANDASAN TEORI

2.1 Sistem Encoder Stereo

Dalam produksi suara stereofonik, suara dihasilkan oleh dua mikrofon yang berlainan dan direkam pada dua set sistem perekam suara. Sistem ini memerlukan dua saluran perekam audio terpisah. Dua sistem saluran yang berbeda ini disebut saluran kiri (L) dan saluran kanan (R). Sekitar pertengahan 1950-an, ada gerakan untuk memperluas teknik ini untuk siaran FM. Beberapa stasiun yang memegang izin rangkap siaran AM dan FM melakukan percobaan dengan siaran satu saluran pada pemancar AM dan saluran yang lain pada pemancar FM. (Pavel STRANAK. 1993.)



Gambar 2.1 spectrum Sinyal Stereo

Dalam siaran FM stereo, sinyal L dan R tidak dipancarkan sendiri-sendiri. Mereka dipancarkan tergabung membentuk saluran jumlah ($L + R$) dan saluran selisih ($L - R$). Saluran jumlah dipancarkan langsung. Sedangkan saluran selisih memodulasi sub-pembawa 38-kHz, yang menghasilkan suatu sinyal DSB-SC (*Double Side Band Suppressed Carrier*). Pembawa 38-kHz ditindas agar jalur samping LSB (*Lower Side Band*) 38 – 23 kHz dan USB (*Upper Side Band*) 38 – 53 kHz lebih berperan dalam deviasi pemancar. Suatu fase sinyal “pilot” atau sinyal pandu 19-kHz yang koheren (sefasa) dengan sub-pembawa 38-kHz dipancarkan untuk mensinkronkan osilator sub-pembawa dalam penerima dengan osilator sub

pembawa dalam pemancar. Bentuk gelombang gabungan tersebut memodulasi pemancar FM dengan cara yang lazimnya.

Bagian spektrum yang diberi label SCA adalah pita Otorisasi Pembawa Langganan (*Subscription Carrier Authorization*) atau juga disebut sebagai (*Secondary/Subsidiary Communications Authorization*). Pita ini merupakan sub-pembawa tambahan yang digunakan untuk membawa saluran “tersembunyi” lainnya. Dapat digunakan untuk memancarkan musik latar-belakang oleh beberapa stasiun ke pelanggan. Pada dasarnya suatu pemancar FM Stereo dimodulasi oleh sinyal stereo seperti spektrum di atas, meskipun sekarang pada banyak pemancar FM stereo tidak dilengkapi fasilitas SCA.

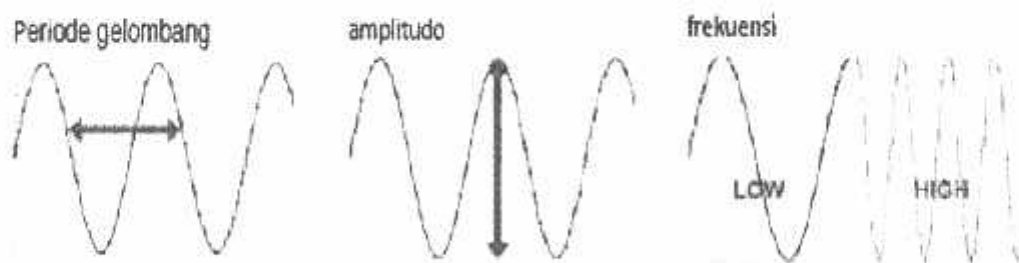
Pada waktu siaran stereo diperkenalkan, FCC mensyaratkan agar penerima mono yang ada mampu menerima siaran stereo ataupun mono tanpa modifikasi. Hal ini yang menyebabkan sinyal-sinyal $L + R$ dan $L - R$ dipancarkan bukan menurut L dan R . Sinyal $L + R$ identik dengan yang dipancarkan oleh pemancar mono dan ini yang dideteksi dan diterima oleh semua penerima mono.

Sinyal pilot dipancarkan sebagai pengganti sub-pembawa, karena 19-kHz jatuh ke dalam bagian yang kosong dari spektrum sinyal pemodulasi gabungan. Seandainya pembawa 38-kHz dipancarkan, maka sinyal tersebut harus dipisahkan dari pita sisi $L - R$, yang hanya berbeda sekitar 30-Hz. Hal ini tentunya akan memerlukan penyaringan yang sangat sulit dan mahal. Sinyal pilot ini dihasilkan oleh pemancar dari sub-pembawa 38-kHz yang kemudian ditindas. Cara ini ternyata yang paling baik, karena sinyal 19-kHz ada di luar rentang frekuensi audio $L + R$ (0 – 15 kHz) maupun rentang sub-pembawa 23 – 53 kHz. Hal tersebut menghasilkan cakap silang (interferensi) yang lebih kecil dan juga memudahkan dalam memulihkan sub-pembawa tanpa interferensi dari sinyal audio. (Usman U. K. 2010)

2.2 Audio

Audio Dalam sistem komunikasi bercirikan suara, sinyal elektrik digunakan untuk membawa unsur bunyi. Istilah ini juga biasa digunakan untuk menerangkan sistem - sistem yang berkaitan dengan proses perekaman dan transmisi yaitu sistem

pengambilan / penangkapan suara, sambungan transmisi pembawa bunyi, amplifier dan lainnya. Audio juga dikenali sebagai bunyi. Audio berfungsi untuk memudahkan penerangan mengenai sesuatu konsep yang sukar untuk diterangkan melalui penggunaan teks grafik semata-mata. Audio mampu mempertingkatkan kefahaman seseorang kepada sesuatu isi kandungan yang kompleks. Audio digital menggunakan digital signal untuk menghasilkan bunyi. Bunyi adalah gelombang yang dihasilkan oleh getaran molekul-molekul dalam medium seperti udara. Gelombang bunyi juga disebut sebagai gelombang mekanikal. Kekuatan bunyi yang diterima dikenali sebagai amplitudo dan diukur dalam unit decibels (dB). Gelombang suara bervariasi sebagaimana variasi tekanan media perantara seperti udara. Suara diciptakan oleh getaran dari suatu obyek, yang menyebabkan udara disekitarnya bergetar. Getaran udara ini kemudian menyebabkan kerdang telinga manusia bergetar, yang kemudian oleh otak diinterpretasikan sebagai suara. Dan Semua gelombang pasti memiliki tiga sifat penting untuk kerja audio meliputi : panjang gelombang, amplitudo dan frekuensi. Gelombang suara dapat juga ditunjukkan dalam suatu grafik standar x versus y.



Gambar 2.2 Sinyal audio

Pada sinyal tersebut memungkinkan untuk memvisualisasi gelombang dengan sudut pandang matematis, menghasilkan kurva yang dikenal sebagai bentuk gelombang. Periode gelombang (T) : Jarak antar titik gelombang dan titik ekuivalen pada fasa berikutnya. Amplitudo (V) : Kekuatan atau daya gelombang sinyal. Tinggi

gelombang yang bisa dilihat sebagai grafik. Gelombang yang lebih tinggi diinterpretasikan sebagai volume yang lebih tinggi, sehingga dinamakan amplifier untuk perangkat yang menambah amplitudo. Frekuensi (F) : Jumlah getaran yang terjadi dalam waktu satu detik. Diukur dalam hertz atau siklus per detik. Getaran gelombang suara semakin cepat, frekuensi semakin tinggi. Frekuensi lebih tinggi diinterpretasikan sebagai jalur lebih tinggi. (Dennis Roddy.1984)

2.3 Encoder

Encoder adalah rangkaian yang memiliki fungsi berkebalikan dengan dekoder. Encoder berfungsi sebagai rangkain untuk mengkodekan data input mejadi data bilangan dengan format tertentu. Encoder dalam rangkaian digital adalah rangkaian kombinasi gerbang digital yang memiliki input banyak dalam bentuk line input dan memiliki output sedikit dalam format bilangan biner. Encoder akan mengkodekan setiap jalur input yang aktif menjadi kode bilangan biner. Dalam teori digital banyak ditemukan istilah encoder seperti “Desimal to BCD Encoder” yang berarti rangkaian digital yang berfungsi untuk mengkodekan line input dengan jumlah line input desimal (0-9) menjadi kode bilangan biner 4 bit BCD (Binary Coded Decimal).

2.4 Stereo

Suara stereoponik, lebih umum disebut stereo, adalah reproduksi dari suara, menggunakan lebih dari satu saluran audio independen, melalui sebuah susunan konfigurasi pengeras suara yang simetris, bertujuan untuk mendapatkan suara yang natural. Jika ada perbedaan suara seakan berpindah dari kiri ke kanan atau sebaliknya ini karena tekhnik rekaman dari rekayasa fase R dan L, bisa juga salah satu alat musik atau beberapa alat musik, suara dominan disebelah kiri atau kanan.

Dibuat sistem stereo ini merupakan perkembangan dari sistem Mono supaya suara dapat dinikmati seolah-olah mendengarkan pagelaran musik yang alami dari depan panggung atau musik yang benar-benar Natural. Untuk perkembangan selanjutnya meningkat lagi yaitu Soraund dengan alat tambahan prosesor suara memerlukan paling sedikit empat speaker, dua speaker depan dan dua speaker

belakang yang wattnya lebih kecil dari speaker depan. Dua stereo atau sistem yang lebih termasuk super Bass.

Sistem Stereo Merupakan system terbaru dari sebelumnya yaitu Radio FM mono yang sering menghasilkan sinyal $R+L$ karena biar bisa dengar sinyal R dan L lengkap. Agar didapatkan sinyal stereo R dan L yang terpisah, disini dibutuhkan adanya perhitungan matematika atau setidaknya rumus untuk sinyal tambahan ($R-L$)

Matrix

- $(R+L)-(R-L) = R-R+L+L = L+L = 2L$ (nah dengan ini kita dapatkan sinyal L dengan amplitudo 2 kali sinyal biasa)
- $(R+L)+(R-L) = R+R+L-L = R+R = 2R$ (nah dengan ini kita dapatkan sinyal R dengan amplitudo 2 kali sinyal biasa)

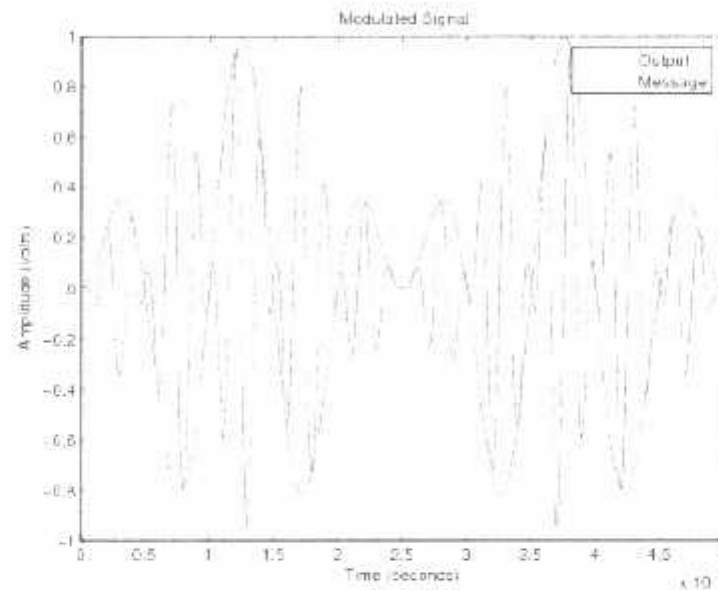
Atau rangkain ini sering disebut dengan "Matrix" Sinyal tambahan ini ($R-L$) disisipkan ke sinyal audio ($R+L$) dengan prinsip DSB-SC (double side band - suppressed Carrier) atau band 2 sisi yang sinyal pembawanya ditekan.

2.5 Transmisi Stereo

Alokasi saluran yang lebar dan kemampuan FM untuk menyatukan dengan harmonis beberapa saluran audio pada satu gelombang pembawa, memungkinkan pengembangan sistem penyiaran stereo yang praktis. Ini merupakan sebuah cara bagi industri penyiaran untuk memberikan kualitas reproduksi sebaik atau bahkan lebih baik daripada yang tersedia pada rekaman atau pita stereo. Munculnya compact disc dan perangkat audio digital lainnya akan terus mendorong kalangan industri peralatan dan teknisi siaran lebih jauh untuk memperbaiki kinerja rantai siaran FM secara keseluruhan.

2.6 Modulasi FM

DSB-SC (double side band - suppressed Carrier) yaitu transmisi dimana suatu frekuensi yang dihasilkan oleh amplitudo modulation (AM) ditempatkan secara simetris diatas dan dibawah Sub-carrier (sinyal pembawa) frekuensi-nya serta "carrier level ditekan seminimal mungkin agar tetap masih dibawah level sinyal termodulasi FM (masih bisa masuk ke sinyal modulator FM) tapi masih bagus untuk didemodulasi".



Gambar 2.3 penempatan sinyal ke sub-carrier

Baik FM (Frekuensi Modulation) maupun PM (Phase Modulation) merupakan kasus khusus dari modulasi sudut (angular modulation). Dalam sistem modulasi sudut frekuensi dan fasa dari gelombang pembawa berubah terhadap waktu menurut fungsi dari sinyal yang dimodulasikan (ditumpangkan). Misal persamaan gelombang pembawa dirumuskan sebagai berikut :

$$U_c = A_c \sin (w_c + q_c)$$

Dalam modulasi amplitudo (AM) maka nilai ' A_c ' akan berubah-ubah menurut fungsi dari sinyal yang ditumpangkan. Sedangkan dalam modulasi sudut yang diubah-ubah adalah salah satu dari komponen ' $w_c + q_c$ '. Jika yang diubah-ubah adalah

komponen ' ω_c ' maka disebut Frekuensi Modulation (FM), dan jika komponen ' q_c ' yang diubah-ubah maka disebut Phase Modulation (PM). Jadi dalam sistem FM, sinyal modulasi (yang ditumpangkan) akan menyebabkan frekuensi dari gelombang pembawa berubah-ubah sesuai perubahan frekuensi dari sinyal modulasi. Sedangkan pada PM perubahan dari sinyal modulasi akan merubah fasa dari gelombang pembawa. Hubungan antara perubahan frekuensi dari gelombang pembawa, perubahan fasa dari gelombang pembawa, dan frekuensi sinyal modulasi dinyatakan sebagai indeks modulasi (m) dimana :

$$m = \text{Perubahan frekuensi (peak to peak Hz)} / \text{frekuensi modulasi (Hz)}$$

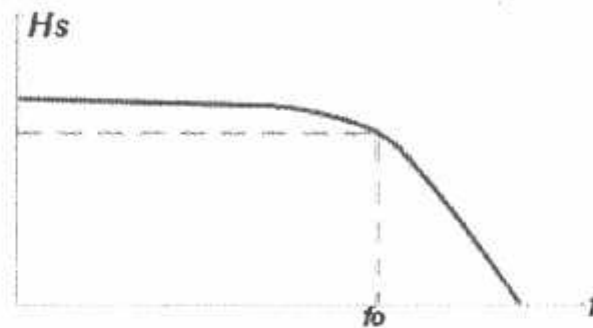
Dalam siaran FM, gelombang pembawa harus memiliki perubahan frekuensi yang sesuai dengan amplitudo dari sinyal modulasi, tetapi bebas frekuensi sinyal modulasi yang diatur oleh frekuensi modulator.

2.7 Pre-emphasis

Pre-Emphasis adalah suatu cara meningkatkan *S/N Ratio*, pada transmisi FM ada dua standar 75us dan 50us. Rancangan ini menggunakan standar 75us yang menaikan isyarat frekuensi mulai sekitar 3KHz dengan kemiringan 3dB/Oktaf. Sedangkan LPF dirancang mempunyai *Cut-Off Frequency* 15KHz dengan *slope*/kemiringan -24dB/Oktaf. Pre-emphasis dipakai dalam pesawat pemancar untuk mencegah pengaruh kecacatan pada sinyal terima. Karena itu komponen pre-emphasis ditempatkan pada awal sebelum sinyal itu sempat masuk pada modulator. Pengaruh kecacatan itu berasal dari differential gain (DG-penguatan yang berbeda) dan differential phase (DP-fasa yang berbeda). Pre-emphasis akan menekan amplitudo dari frekuensi sinyal FM yang lebih rendah pada input. Dengan penggunaan alat ini ketidaklinearan (cacat) akibat sifat DG dan DP dalam transmisi dapat dikurangi. Nantinya di ujung terima pada demodulator dipasang komponen de-emphasis yang mempunyai fungsi kebalikan dari pre-emphasis.

2.7.1 Filter LPF

Filter Low Pass (LPF) adalah sebuah rangkaian yang tegangan keluarannya tetap dari DC naik sampai ke suatu frekuensi cut-off f_c . Bersama naiknya frekuensi di atas f_c , tegangan keluarannya diperlemah (turun). LPF itu sendiri dirancang mempunyai *Cut-Off Frequency* 15KHz dengan *slope/kemiringan* -24dB/Oktaf. LPF adalah jenis filter yang melewatkan frekuensi rendah serta meredam atau menahan frekuensi tinggi.



Gambar 2.4 bentuk respon LPF

Pita Lewat : Jangkauan frekuensi yang dipancarkan

Pita Stop : Jangkauan frekuensi yang diperlemah.

Frekuensi cutoff (f_c) : disebut frekuensi 0.707, frekuensi 3-dB, frekuensi pojok, atau frekuensi putus.

Filter dalam bidang elektronika adalah suatu rangkaian yang berfungsi untuk mengambil atau melewatkan tegangan output pada frekuensi tertentu yang diinginkan dan untuk melemahkan atau membuang ke ground tegangan output pada frekuensi tertentu yang tidak diinginkan. Filter dalam elektronika dibagi dalam dua kelompok yaitu filter pasif dan filter aktif.

Untuk membuat suatu filter pasif dapat digunakan komponen komponen pasif (R, L, C). Sedangkan untuk membuat filter aktif diperlukan rangkaian (R,L,C dan transistor atau Op-Amp). Pada dasarnya filter pasif maupun filter aktif dapat dikelompokkan berdasarkan respon frekuensi yang di saring (filter) menjadi 4 kelompok, yaitu :

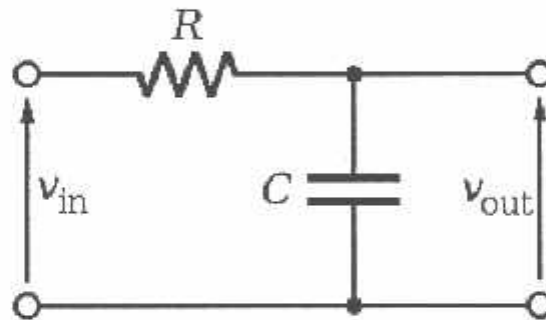
- Filter Lolos Bawah (*Low Pass Filter, LPF*).
- Filter Lolos Atas (*High Pass Filter, HPF*).

- Filter Lolos Rentang (*Band Pass Filter, BPF*).
- Filter Tolak Rentang (*Band Stop Filter* atau *Notch Filter*).

Untuk membuat filter pada kelompok diatas dapat digunakan konfigurasi R dan C, L dan C atau RLC. Akan tetapi penggunaan induktor sering dihindari karena fisik induktor yang besar. Sehingga pada umumnya filter yang sering dijumpai adalah filter RC saja.

$$f_c = \frac{1}{2\pi RC}$$

Filter Lolos Bawah (*Low Pass Filter, LPF*) berfungsi untuk melewatkan tegangan output dengan frekuensi di bawah frekuensi *cut-off* rangkaian.



Gambar 2.5 rangkaian Low Pass Filter

2.7.2 Filter aktif

Filter adalah suatu device yang memilih sinyal listrik berdasarkan pada frekuensi dari sinyal tersebut. Filter akan melewatkan gelombang/sinyal listrik pada batasan frekuensi tertentu sehingga apabila terdapat sinyal/gelombang listrik dengan frekuensi yang lain (tidak sesuai dengan spesifikasi filter) tidak akan dilewatkan. Rangkaian filter dapat diaplikasikan secara luas, baik untuk menyaring sinyal pada frekuensi rendah, frekuensi audio, frekuensi tinggi, atau pada frekuensi-frekuensi tertentu saja.

Filter aktif digunakan untuk melukiskan suatu kekalang filter yang terdiri dari unsur aktif dan unsur pasif. Unsur aktifnya biasanya adalah penguat oprasi dan unsur pasifnya adalah resistor dan kondensator.

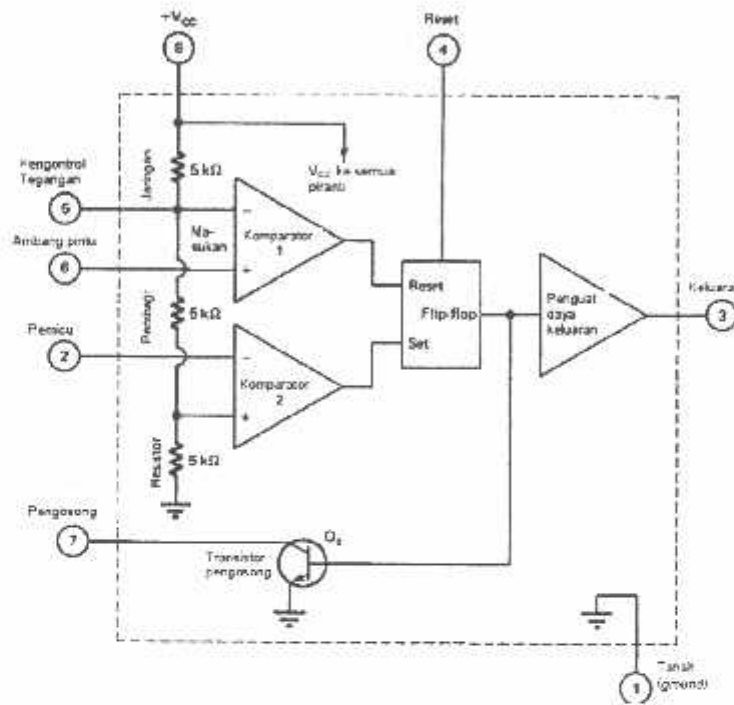
Resistor dan kondensator biasanya dibuat menjadi bagian dari kalang umpan balik yang dipasang sedemikian rupa sehingga memberikan karakteristik frekuensi penguat. Filter aktif biasanya adalah tipe orde kedua atau lebih tinggi, yang berarti terdapat suku ω^2 atau pangkat lebih tinggi dalam persamaan yang melukiskan fungsi transfer. Hal ini memberikan karakteristik sumbat tajam sebesar 12 dB per oktaf atau lebih, dibandingkan dengan 6 dB per oktaf untuk filter RC sederhana. Oleh karena itu filter dapat dibuat dengan perfomansi bagus dengan komponen yang relatif sederhana. Induktor yang akan menjadi mahal pada frekuensi audio, tidak diperlukan karena unsur aktifnya, yaitu penguat operasi, dapat dipakai untuk mensimulasi reaktansi induktif induktor.

Untuk menyaring sinyal dengan frekuensi tinggi (lebih dari 1 MHz), biasanya digunakan filter pasif LRC dimana komponennya terdiri dari induktor (L), resistor (R), dan kapasitor (C), seperti ditunjukkan pada gambar dibawah ini. Namun untuk menyaring sinyal listrik pada rentang frekuensi yang rendah (1Hz- 1MHz), akan dibutuhkan nilai komponen induktor yang besar sekali sehingga dalam produksi filter dengan frekuensi rendah secara komersial sulit untuk dilakukan. Pada kasus ini, filter aktif dapat menjadi solusi penting. Rangkaian filter aktif menggunakan komponen op-amp (operational amplifier) yang dikombinasikan dengan beberapa komponen pasif resistor dan kapasitor sehingga dapat memberikan kinerja filter pada frekuensi rendah sebaik filter LRC. (Dennis Roddy.1984)

2.8 IC NE555

IC 555 merupakan sebuah oscillator kotak / pembangkit sinyal kotak. Disini sinyal yang dihasilkan adalah sinyal pulsa / clock. IC NE/SE 555 adalah piranti multiguna yang telah secara luas digunakan. Piranti ini dapat difungsikan sebagai astable multivibrator. Rangkaian khusus ini dapat dibuat dengan komponen dan daya yang minimal. Rangkaian dapat dengan mudah dibuat dan sangat reliabel. Rangkaian

internal IC 555 biasanya dilihat dalam sebagai blok-blok. Dalam hal ini, chip memiliki dua komparator, sebuah bistable flip-flop, sebuah pembagi resistif, sebuah transistor pengosong dan sebuah keluaran. Berikut ini adalah gambar internal block diagram dari IC 555.



Gambar 2.6 Diagram Blok ICNE555

Pembagi tegangan pada IC terdiri dari tiga resistor 5 kW. Jaringan dihubungkan secara internal ke $+V_{CC}$ dan "tanah" dari sumber. Tegangan yang ada di resistor bagian bawah adalah sepertiga $CC V$. Tegangan pada titik tengah pembagi tegangan sebesar dua pertiga harga $CC V$. Sambungan ini berada pada pin 5 dan titik ini didesain sebagai pengontrol tegangan.

Dua buah komparator pada IC 555 merespon sebagai rangkaian saklar. Tegangan referensi dikenakan pada salah satu masukan pada masing-masing komparator. Tegangan yang dikenakan pada masukan lainnya memberikan awalan terjadinya perubahan pada keluaran jika tegangan tersebut berbeda dengan harga referensi. Komparator berada pada dua pertiga $CC V$ dimana pin 5 dihubungkan ke

tengah resistor pembagi. Masukan lain ditandai dengan pin 6 disebut sebagai ambang pintu (*threshold*). Saat tegangan pada pin 6 naik melebihi dua pertiga $CC\ V$, keluaran komparator akan menjadi positif. Ini kemudian dikenakan pada bagian *reset* dari masukan *flip-flop*.

Komparator 2 adalah sebagai referensi sepertiga dari $CC\ V$. Masukan positif dari komparator 2 dihubungkan dengan bagian bawah jaringan pembagi resistor. Pin 2 eksternal dihubungkan dengan masukan negatif komparator 2. Ini disebut sebagai masukan pemicu (*trigger*). Jika tegangan pemicu jatuh di bawah sepertiga $CC\ V$, keluaran komparator akan berharga positif. Ini akan dikenakan pada masukan *set* dari *flip-flop*.

Flip-flop IC 555 termasuk jenis bistable multivibrator, memiliki masukan *set* dan *reset* dan satu keluaran. Saat masukan *reset* positif maka keluaran akan positif. Tegangan positif pada *set* akan memberikan keluaran menjadi negatif. Keluaran *flipflop* tergantung pada status dua masukan komparator. Keluaran *flip-flop* diumpankan ke keluaran dan transistor pengosong. Keluaran dihubungkan dengan pin 3 dan transistor pengosongan dihubungkan dengan pin 7. Keluaran adalah berupa penguat daya dan pembalik isyarat. Beban yang dipasang pada terminal 3 akan melihat apakah keluaran berada pada $+VCC$ atau “tanah”, tergantung kondisi isyarat masukan. Arus beban sebesar sampai pada harga 200 mA dapat dikontrol oleh terminal keluaran. Beban yang tersambung pada $CC + V$ akan mendapat energi saat pin 3 berubah ke “tanah”. Beban yang terhubung ke “tanah” akan “hidup” saat keluaran berubah ke $CC + V$. Kemudian akan mati saat keluaran berubah ke “tanah”.

Transistor 1 Q disebut transistor pengosongan (*discharge transistor*). Keluaran *flip-flop* dikenakan pada basis 1 Q . Saat *flip-flop reset* (positif), akan membuat 1 Q berpanjar maju. Pin 7 terhubung ke “tanah” melalui 1 Q . Saat *flip-flop set* (negatif), akan membuat 1 Q berpanjar mundur. Ini akan membuat pin 7 menjadi tak terhingga atau terbuka terhadap “tanah”. Karenanya pin 7 mempunyai dua kondisi, terhubung singkat atau terbuka. Kita selanjutnya akan melihat bagaimana respon rangkaian internal IC 555 sebagai sebuah multivibrator.

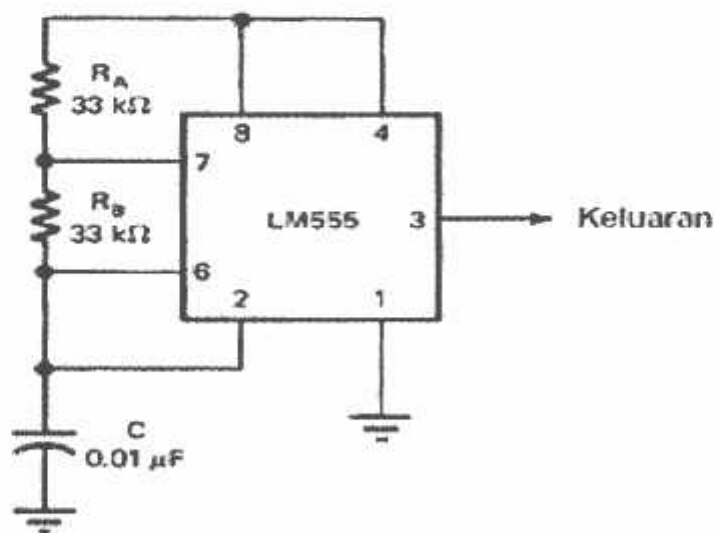
Rumus – rumus yang dipakai dalam perhitungan pada saat kita ingin merancang sebuah timer dengan frekuensi tertentu adalah sebagai berikut :

$$Frekuensi = \frac{1}{\ln(2) \times C \times (R_1 + 2R_2)} \dots \dots \dots 2 - 1$$

Dalam perancangan diatas misalkan kita ingin membuat sebuah timer dengan frekuensi tertentu dan kita tentukan nilai C kita tentukan $100\mu F$, maka nilai R_A dan R_B bisa kita cari dengan menggunakan rumus tersebut.

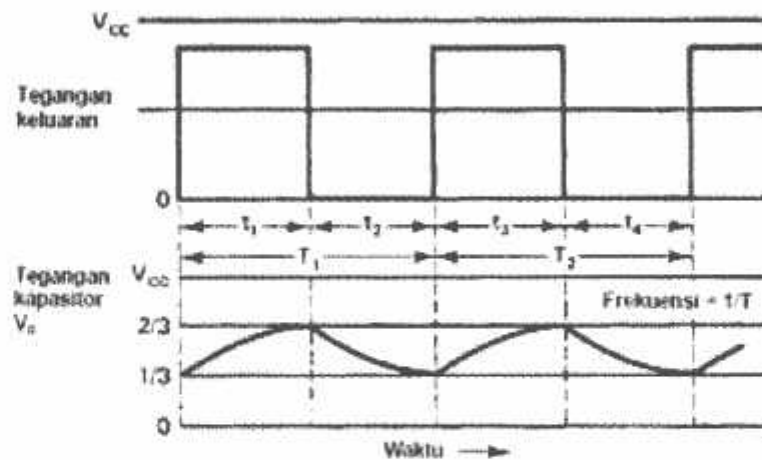
2.8.1 Astable multivibrator

Astable multivibrator yang dibangun menggunakan IC pembangkit gelombang 555 cukup sederhana, karena hanya menambahkan fungsi rangkaian tangki selain IC 555 itu sendiri. IC pembangkit gelombang 555 merupakan chip yang didesain khusus untuk keperluan pembangkit pulsa pada multivibrator dan timer. Tank circuit yang digunakan untuk membuat multivibrator astabil dengan IC 555 cukup menggunakan reistor (R) dan kapasitor (C). Rangkaian dasar multivibrator astabil yang dibangun menggunakan IC 555 dapat dilihat pada gambar rangkaian 2.8



Gambar 2.7 Rangkaian Astable Multivibrator IC 555

Pada rangkaian tank cirucit multivibrator astabil dengan IC 555 diperlukan dua resistor, sebuah kapasitor. Kemudian untuk merangkai tank circuit tersebut resistor RA dihubungkan antara +VCC dan terminal discharger (pin 7). Resistor RB dihubungkan antara pin 7 dengan terminal treshod (pin 6). Kapasitor dihubungkan antara pin treshold dan ground. Triger (pin 2) dan input treshold (pin 6) dihubungkan. Pada saat sumber tegangan pertama kali diberikan, kapasitor akan terisi melalui RA dan RB . Ketika tegangan pada pin 6 ada naik di atas dua pertiga VCC, maka terjadi perubahan kondisi pada komparator 1. Ini akan me-reset flip-flop dan outputnya akan berubah ke positif. Keluaran (pin 3) berubah low dan basis Q1 mendapat bias maju. Q1 mengosongkan muatan C lewat RB ke ground.



Gambar 2.8 Bentuk Output Astabil Multivibrator IC 555

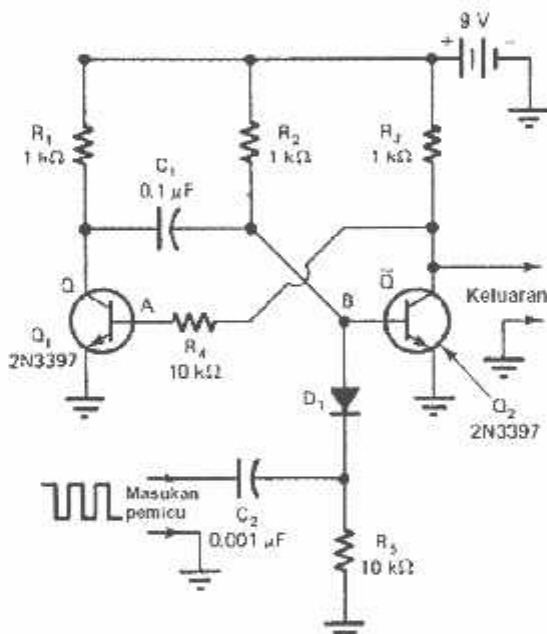
Ketika tegangan pada kapasitor C turun sampai di bawah sepertiga VCC, ini akan memberikan energi ke komparator 2. Antara triger (pin 2) dan pin 6 masih terhubung bersama. Komparator 2 menyebabkan tegangan positif pada input set dari flip-flop dan memberikan output negatif. Output (pin 3) akan berubah ke harga +VCC dan terjadi proses pengosongan melalui (pin7). Kemudian C mulai terisi lagi ke harga VCC melalui RA dan RB. Kapasitor C akan terisi dengan harga berkisar antara sepertiga dan dua pertiga VCC. Frekuensi output astable multivibrator dinyatakan sebagai $f = 1/T$. Ini menunjukkan sebagai total waktu yang diperlukan

untuk pengisian dan pengosongan kapasitor C. Waktu pengisian ditunjukkan oleh jarak t1 dan t3. Waktu pengosongan diberikan oleh t2 dan t4.

Nilai resistansi RA dan RB sangat penting untuk pengoperasian astable multivibrator. Jika RB lebih dari setengah harga RA, rangkaian tidak akan beresilasi. Harga ini menghalangi sinyal triger turun dari harga dua pertiga VCC ke sepertiga VCC.

2.8.2 Monostable multivibrator

Monostable multivibrator memiliki satu kondisi stabil sehingga sering juga disebut sebagai multivibrator *one-shot*. Saat osilator terpicu untuk berubah ke suatu kondisi pengoperasian, maka pada waktu singkat akan kembali ke titik awal pengoperasian. Konstanta waktu RC menentukan periode waktu perubahan keadaan.

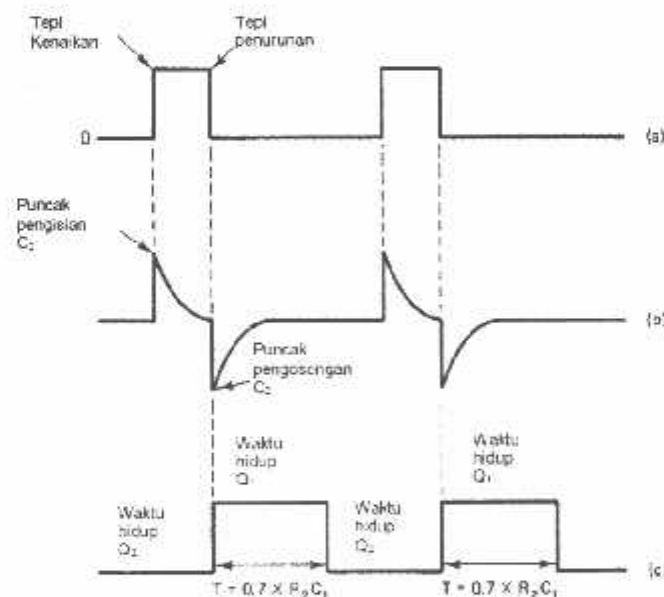


Gambar 2.9 rangkaian monostable multivibrator

Monostable multivibrator termasuk jenis osilator *triggered*. Rangkaian memiliki dua kondisi yaitu kondisi stabil dan kondisi tak stabil. Rangkaian akan rileks pada kondisi stabil saat tidak ada pulsa. Kondisi tak stabil diawali dengan pulsa pemicu pada

masuk. Setelah selang waktu $2.1\ 0,7\ R\ C$, rangkaian kembali ke kondisi stabil. Rangkaian tidak mengalami perubahan sampai ada pulsa pemicu yang datang pada masukan. pengoperasian monostable multivibrator saat daya diberikan ke rangkaian. Awalnya tidak ada pulsa masukan pemicu. Q_2 berpanjar maju dari jaringan pembagi terdiri atas $2\ R$, $1\ D$ dan $5\ R$. Harga $2\ R$ dipilih agar Q_2 mencapai titik jenuh. Resistor $1\ R$ dan $3\ R$ masing-masing membuat kolektor berpanjar mundur. Dengan basis Q_2 berpanjar maju, ini secepatnya akan membawa transistor ke titik jenuh. Tegangan kolektor Q_2 jatuh ke harga yang sangat rendah. Tegangan ini terhubung ke basis Q_1 melalui $4\ R$. Namun $B\ V$ tidak cukup besar untuk membawa Q_1 berkonduksi. Karenanya rangkaian akan tetap berada pada kondisi ini selama daya masih diberikan. Rangkaian berada pada kondisi stabil.

Untuk mengawali suatu perubahan, pulsa pemicu harus diberikan pada masukan multivibrator. $2\ C$ dan $5\ R$ pada rangkaian masukan membentuk jaringan deferensiator.



Gambar 2.10 Bentuk gelombang monostable multivibrator: a) Bentuk gelombang masukan pemicu, b) Gelombang keluaran diferensiator dan c) Gelombang keluaran multivibrator.

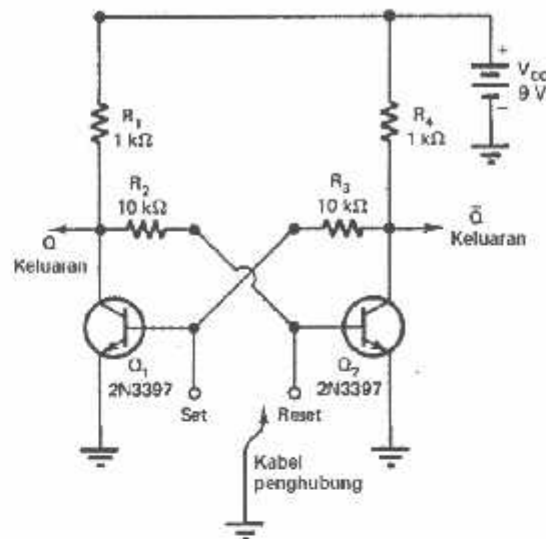
Tepi kenaikan (*leading edge*) dari pulsa pemicu menyebabkan terjadinya aliran arus yang besar melalui $5R$. Setelah $2C$ mulai termuati arus lewat $5R$ mulai menurun. Saat pulsa pemicu sampai pada tepi penurunan (*trailing edge*), tegangan $2C$ jatuh ke nol. Dengan tidak adanya sumber tegangan yang dikenakan pada $2C$, kapasitor akan terkosongkan melalui $5R$.

Karenannya pulsa dengan polaritas kebalikannya terjadi pada tepi penurunan pulsa masukan. Pulsa masukan kemudian berubah ke positif dan suatu pulsa negatif tajam (*negative spike*) muncul pada $5R$. $1D$ hanya berkonduksi selama terjadi *negative spike* dan diumpankan pada basis $2Q$. Ini mengawali terjadinya perubahan pada multivibrator.

Saat basis $2Q$ menerima *negative spike*, ini akan membawa transistor ke arah *cutoff*. Ini akan mengakibatkan tegangan kolektor $2Q$ naik dengan cepat ke harga $+CCV$ dan membuat basis $1Q$ menjadi positif. Saat $1Q$ berkonduksi, resistansi sambungan kolektor-basis menjadi sangat rendah. Arus pengisian mengalir melewati $1Q$, $1C$ dan $2R$. Kaki $2R$ bagian bawah menjadi negatif akibat pengisian $1C$ dan mengakibatkan basis $2Q$ negatif. $2Q$ tetap berada pada keadaan *cutoff*. Proses ini akan tetap berlangsung sampai $1C$ terisi. Arus pengisian lewat $2R$ kemudian akan menurun dan bagian atas $2R$ menjadi positif. $2Q$ secepatnya menjadi berkonduksi dan membawa $1Q$ *cutoff*. Karenanya rangkaian kembali berubah pada kondisi stabil dan akan terus dipertahankan sampai ada pulsa masukan pemicu berikutnya datang.

2.8.3 Bistable Multivibrator

Bistable multivibrator mempunyai dua keadaan stabil. Pulsa pemicu masukan akan menyebabkan rangkaian diasumsikan pada salah satu kondisi stabil. Pulsa kedua akan menyebabkan terjadinya pergeseran ke kondisi stabil lainnya. Multivibrator tipe ini hanya akan berubah keadaan jika diberi pulsa pemicu. Multivibrator ini sering disebut sebagai *flip-flop*. Ia akan lompat ke satu kondisi (*flip*) saat dipicu dan bergeser kembali ke kondisi lain (*flop*) jika dipicu. Rangkaian kemudian menjadi stabil pada suatu kondisi dan tidak akan berubah atau *toggle* sampai ada perintah dengan diberi pulsa pemicu.



Gambar 2.11 skema rangkaian multivibrator bistable

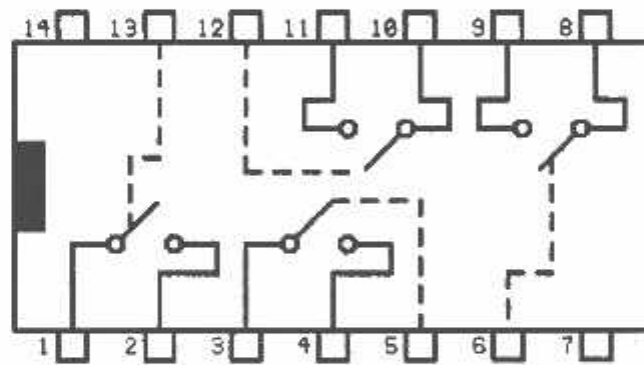
Saat awal catu daya diberikan pada rangkaian, maka multivibrator diasumsikan berada pada suatu kondisi stabil. Salah satu transistor akan berkonduksi lebih cepat dibandingkan yang lain berkonduksi lebih dahulu dibandingkan $2Q$. Tegangan kolektor $1Q$ akan turun dengan cepat. Sambungan langsung antara kolektor dan basis menyebabkan penurunan tegangan pada $2Q$ dan turunnya arus BI dan CI . CV dari $Q2$ naik ke harga $+V_{CC}$. Tegangan ke arah positif ini tersambung kembali ke basis $1Q$ lewat $3R$. Ini menyebabkan $1Q$ semakin berkonduksi dan sebaliknya mengurangi konduksi $2Q$. Proses ini berlangsung terus sampai $1Q$ jenuh dan $2Q$ *cutoff*. Rangkaian akan tetap pada kondisi stabil ini.

Untuk mengawali perubahan kondisi diperlukan pulsa pemicu. Pulsa negative yang diberikan pada basis $1Q$ akan membuatnya menjadi *cutoff*. Pulsa positif yang diberikan pada basis $2Q$ menyebabkan transistor ini berkonduksi. Polaritas di atas khusus untuk transistor *n-p-n*. Pada rangkaian, kita berasumsi bahwa pulsa negatif diberikan pada basis $1Q$. Saat ini terjadi, BI dan CI dari $1Q$ akan turun secepatnya. CV dari $1Q$ naik ke harga $CC + V$. Tegangan ke arah positif ini tersambung kembali ke basis $2Q$. BI dan CI dari $2Q$ akan naik dengan cepat. Ini menyebabkan turunnya CV dari $2Q$. Sambungan langsung CV melalui $3R$ menyebabkan turunnya BI dan

$C/1$ dari $1/Q$. Proses ini berlangsung terus sampai $1/Q$ cutoff dan $2/Q$ jenuh. Rangkaian akan tetap pada kondisi ini sampai ada perintah untuk berubah atau catu daya dilepas.

2.9 Teori Digital Switching IC 4066

IC 4066 adalah IC switching digital. IC ini dapat berfungsi sebagai pengganti relay dan digunakan untuk bekerja pada arus lemah. IC 4066 di desain untuk memenuhi performa dari peralatan industri. IC 4066 dapat beroperasi dari +2.0Volt sampai +16Volt. Tiap device dalam IC 4066 dikontrol oleh input level TTL/CMOS dan dapat dipakai sebagai bilateral switch atau multiplex / demultiplex. Karena arus yang dipergunakan oleh IC ini sangat kecil sekitar 100pA dan konsumsi dayanya yang juga sangat kecil 0.5uW maka IC 4066 ini ideal untuk dioperasikan menggunakan baterai.



Gambar 2.12 IC Digital Switching 4066

Tabel 2.1 Konfigurasi PIN IC 4066

PIN	Signal	Dir	Note
1	I1	In	Input#1
2	IO	Out	Output#1
3	I2	In	Input#2
4	O2	Out	Output#2
5	C2	In	Control#2
6	O3	In	Control#3
7	GND	-	Ground
8	I3	In	Input#3
9	O3	Out	Output#3
10	I4	In	Input#4
11	O4	Out	Output#4
12	C4	In	Control#4
13	C1	In	Control#1
14	Vcc	-	Suplay Voltage 5Volt

2.10 Teori Flip-Flop

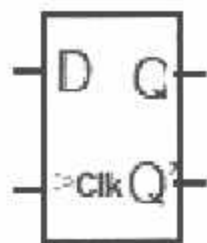
Pada umumnya flip-flop mempunyai dua buah masukan pengontrol dan dua buah keluaran, yang kinerjanya mempunyai dua keadaan stabil mantap. Disebut dengan keadaan stabil karena keadaan keluarannya selalu tetap/tidak berubah, selama tidak ada pengaruh dari luar rangkaian. Misalnya, keluaran rangkaian dalam keadaan stabil mantap pada $Q=1$ dan $Q'=0$, keadaan ini akan tetap demikian, sampai ada masukan tertentu yang dapat mengubah keluaran berubah menuju kestabilan yang lain yaitu keadaan stabil mantap $Q=0$ dan $Q'=1$. Piranti ini dapat dipergunakan sebagai elemen memori dalam sistem biner.

2.10.1 IC 4027

HCC/HCF4027B adalah sebuah chip monolithic terpadu sirkuit yang berisi dua identik komplementer - simetri J - K master- slave flip-flop . masing-masing flip-flop memiliki ketentuan untuk individu J , K , Set , Reset , dan masukan sinyal Clock, Buffered Q dan sinyal Q disediakan sebagai output . Susunan input-output menyediakan untuk operasi yang kompatibel dengan HCC/HCF4013B ganda D -type flip-flop . The HCC/HCF4027B berguna dalam melakukan pengawasan , mendaftar , dan beralih fungsi . Tingkat logika hadir di J dan K inputs bersama dengan internal yang self- steering mengontrol keadaan masing-masing flip-flop, perubahan flipflop negara yang sinkron dengan positif –akan transisi pulsa clock . Set dan reset fungsi independen dari jam dan dimulai ketika sinyal tingkat tinggi hadir baik pada Set atau Masukan reset .

2.10.2 D flip-flop terpicu-sisi (Edge-Triggered)

D flip-flop jenis ini secara normal dalam keadaan mode memori baik klok pada logik 0 maupun pada logik 1. Hanya ada satu interval waktu yang sangat pendek yang dapat mengubah keadaan keluaran, yaitu masa perubahan dari 0 ke 1, atau perubahan dari 1 ke 0. Flip flop jenis ini hanya merespon pada sisi naik atau sisi turun dari sebuah bentuk gelombang masukan, selain itu D flip flop selalu dalam keadaan mode memori.



Gambar 2.13 Simbol D flip-flop

Tabel 2.2 D flip-flop terpicu-sisi

Tabel Kebenaran				
D	Clk	Q	Q'	Mode
X	0	Qt	Q't	Memori
X	1	Qt	Q't	Memori
0	8	0	1	Data in
S	8	1	0	Data in

Diagram D flip-flop dari keluarga TTL dan keluarga CMOS yang ada dipasaran, Semua IC D flip-flop yang ada dipasaran ini adalah terpicu sisi positif kecuali IC CMOS 4027. IC 4042 mempunyai masukan P (*polarity*), yang disediakan untuk pilihan picu positif atau picu negatif dari masukan pulsa klok.

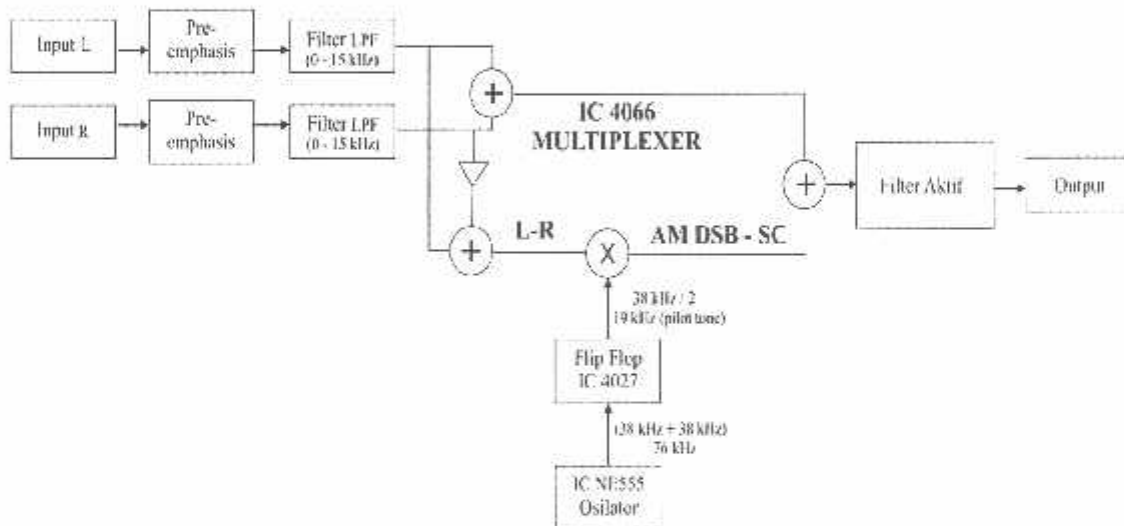
BAB III

PERANCANGAN SISTEM

3.1 Pendahuluan

Pada bab ini akan dibahas perancangan dari keseluruhan sistem yang akan dibuat dalam skripsi ini. Perancangan meliputi perencanaan, desain alat, cara kerja dari alat dan mensimulaikan rangkaian pada alat tersebut yang mana akan dijelaskan lebih lanjut tentang diagram blok sistem dan rangkaian simulasi yang terdapat pada FM stereo encoder.

3.2 Blok diagram sistem



Gambar 3.1 Blok Diagram Sistem

3.2.1 Fungsi Masing-masing Blok Sistem

- **Input L**
Sebagai masukan audio kiri
- **Input R**
Sebagai masukan audio kanan
- **Penguat**
Sebagai penguat sinyal audio L dan R yang akan dimasukkan ke filter dengan menggunakan IC UA741 dimana IC tersebut sebagai IC op-amp.
- **Filter**
Berfungsi sebagai penyaring dari sinyal audio yang dikirim melalui penguat IC UA 741 untuk di filter ke rangkian multiplexser.
- **Multiplexer**
Sebagai pencampur sinyal dari data audio dan dari osilator, multiplexer ini menggunakan IC CD4066.
- **Flip-flop**
IC flip-flop menggunakan IC CD4027 Sebagai pengolah/pembagi frekuensi dimana frekuensi dari osilator 76 kHz akan di bagi menjadi dua dan menghasilkan sinyal pembawa 38kHz dan 19kHz sebagai pilot tone.
- **Osilator**
Sebagai pembangkit sinyal yang menggunakan IC NE555 untuk mendapatkan frekuensi yang diatur untuk memperoleh frekuensi 76kHz, sebagai pembangkit sinyal dari rangkaian ini.
- **Output**
Sebagai hasil dari rangkaian encoder stereo berupa suara.

3.3 Prinsip kerja rangkaian

Encoder stereo ini memiliki *Subcarrier* sinyal pembawa 38KHz dan *pilot tone* nada dasar 19 kHz pada rancangan ini dihasilkan dari IC yang dirancang sebagai frekuensi timer yang menggunakan IC NE555 yang didapatkan dari osilator sebesar 76kHz. IC 4027 sebagai IC flip – flop yang menghasilkan membagi dua frekuensi

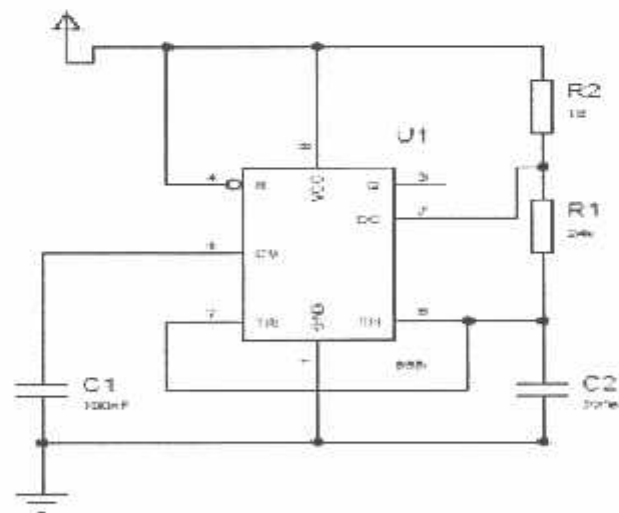
38KHz menjadi 19KHz yang akan dipakai oleh subcarrier. Frekuensi 38KHz ini dibagi dua lagi oleh pencacah JK kedua CD4027 sehingga didapat frekuensi 19KHz yang akan dipakai sebagai *Pilot tone* 19KHz. IC 4066 yang dimana IC 4066 itu sebagai pencampur multiplexer dari input yang dihasilkan osilator dengan keluaran yang sudah diolah menjadi *pilot tone* dan input yang di hasilkan dari data sinyal (baseband) dengan output sinyal gabungan (composit) menjadi satu keluaran.

3.4 Perancangan Perangkat Keras

Perancangan perangkat keras dalam alat ini terbagi menjadi beberapa bagian antara lain rangkaian osilator menggunakan IC NE555 sebagai pembangkit sinyal 76kHz, rangkaian pembagi atau flip-flop menggunakan IC CD4027 untuk pembagi sinyal sub carier 38kHz sehingga menjadi sinyal pilot tone 19kHz, dan rangkaian multiplexer pencampur dimana rangkaian tersebut mengolah sinyal dari Input L dan Input R dimana masing-masing membawa carier 38kHz.

3.5 Perancangan Rangkaian Osilator

Rangkaian osilator Untuk pembangkit frekuensi utama dapat menggunakan IC yang dirancang sebagai frekuensi timer yang pada umumnya menggunakan IC NE555 dan akan didapatkan frekuensi 76kHz.



Gambar 3.2 Rangkaian Skematik NE555

Komponen yang dibutuhkan dalam perancangan frekuensi dari IC NE555 sebesar 76kHz :

- a) IC NE555
- b) Resistor 18K Ohm dan 34K ohm
- c) Kapasitor 100nF dan 220pF

Rangkaian NE555 ini pada dasarnya adalah sebagai frekuensi timer akan tetapi pada rangkaian alat ini dibuat untuk osilator pembangkit sinyal sebesar 76kHz. Untuk memperoleh output sinyal 76kHz, pada rangkaian ini akan dirubah nilai kapasitor dan nilai resistor. Untuk mendapatkan frekuensi 76kHz ada dua kapasitor yang digunakan C1 100nf dan C2 22pf sedangkan resistornya juga 2 buah masing-masing R1 34k dan R2 18k. sehingga untuk mencari frekuensi dapat diketahui dengan rumus mengacu pada rumus 2-1.

3.5.1 Perhitungan Nilai Dari IC NE555 Sebagai Osillator

Rangkaian Osillator menggunakan IC NE555 mendapatkan nilai pembangkit frekuensi sebesar 76 kHz. Untuk mendapatkan nilai tersebut maka harus mencari nilai Kapasitor dan resistor untuk mencari frekuensi yang di inginkan dari IC NE555 sebagai pembangkit frekuensi, maka di dapatkan perhitungan dengan mengacu pada rumus 2-1 :

Diketahui : C = 220 pF

R1 = 18 K Ohm

R2 = 34 K Ohm

$$Frekuensi = \frac{1}{\ln(2) \times C \times (R1 + 2R2)}$$

$$frekuensi = \frac{1}{0.693 \times 220 \times 10^{-12} \times (18 \times 2 + 34)}$$

$$frekuensi = \frac{1}{0.693 \times 220 \times 10^{-12} \times 86000}$$

frekuensi = 76268.57 Hz

frekuensi = 76.26 kHz

jadi nilai frekuensi pembangkit Osilator dari IC NE555 di dapatkan perhitungan frekuensi sebesar 76.26 kHz dengan nilai kapasitor 220 pF, Resistor 18K Ohm dan Resistor 34K Ohm.

Tabel 3.1 Absolute Maximum Ratings

Simbol	Parameter	Nilai	Unit
Vcc	Supply Voltage	18	V
T _{oper}	Operating Free Air Temperature Range for NE555	0 to 70 -40 to 105 -55 to 125	oC
T _j	Junction Temperature	150	oC
T _{stg}	Storage Temperature Range	-65 to 150	oC

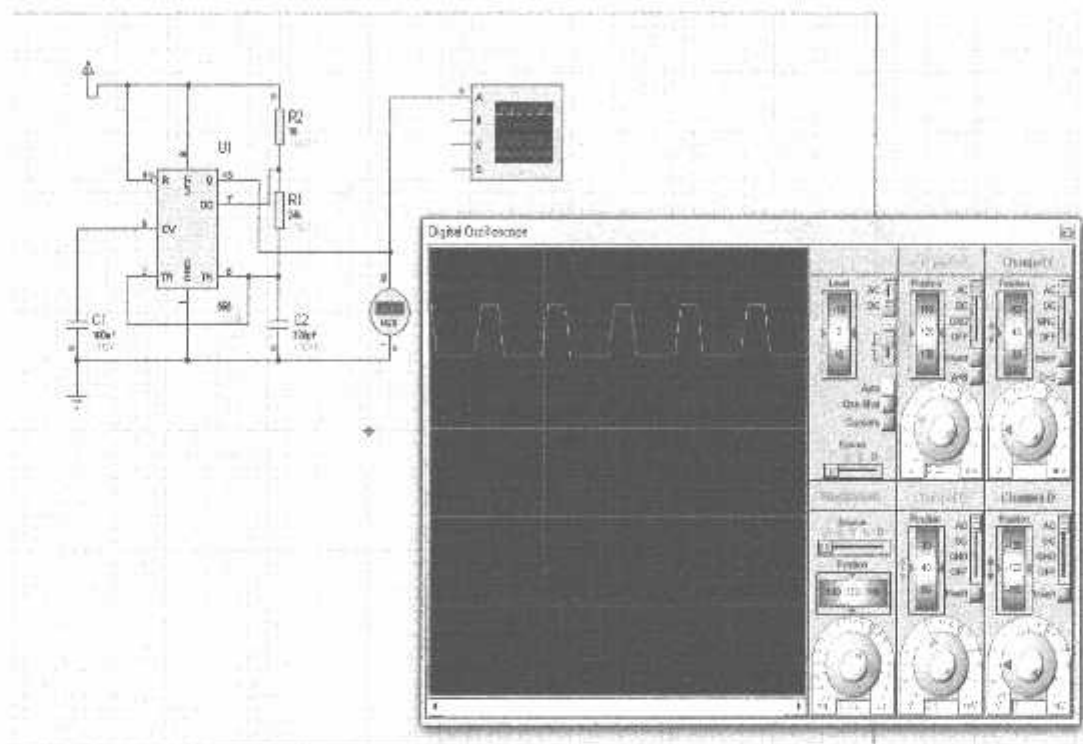
Tabel 3.2 Elecrical Characteristics

Symbol	Parameter	SE555			NE555			Unit
		Min	Typ	Max	Min	Typ.	Max.	
I _{cc}	Supply Current (RL 8) (-note 1) Low State VCC = +5V VCC = +15V High State VCC = 5V		3 10 2	5 12		3 10 2	6 15	mA
	Timing Error (monostable) (RA = 2k to 100kW, C = 0.1mF) Initial Accuracy - (note 2) Drift with Temperature Drift with Supply Voltage		0.5 30 0.05	2 100 0.2		1 50 0.1	3 0.5	% ppm/oC %/V

	Timing Error (astable) (RA, RB = 1kW to 100kW, C = 0.1mF, VCC = +15V) Initial Accuracy - (note 2) Drift with Temperature Drift with Supply Voltage		1.5 90 0.15			2.25 150 0.3		% ppm/°C %/V
V _{CL}	Control Voltage level VCC = +15V VCC = +5V	9.6 2.9	10 3.33	10.4 3.8	9 2.6	10 3.33	11 4	V
V _{th}	Threshold Voltage VCC = +15V VCC = +5V	9.4 2.7	10 3.33	10.6 4	8.8 2.4	10 3.33	11.2 4.2	V
I _{th}	Threshold Current - (note 3)		0.1	0.25		0.1	0.25	mA
V _{trig}	Trigger Voltage VCC = +15V VCC = +5V	4.8 1.4 5	5 1.67	5.2 1.9	4.5 1.1	5 1.67	5.6 2.2	V
I _{trig}	Trigger Current (V _{trig} = 0V)		0.5	0.9		0.5	2.0	mA
I _{reset}	Reset Current V _{reset} = +0.4V V _{reset} = 0V		0.1 0.4	0.4 1		0.1 0.4	0.4 1.5	mA
V _{OL}	Low Level Output Voltage VCC = +15V, IO(sink) = 10mA IO(sink) = 50mA IO(sink) = 100mA IO(sink) = 200mA VCC = +5V, IO(sink) = 8mA IO(sink) = 5mA		0.1 0.4 2 2.5 0.1 0.05	0.15 0.5 2.2 0.25 0.2		0.1 0.4 2 2.5 0.3 0.25	0.25 0.75 2.5 0.4 0.35	V
V _{OH}	High Level Output Voltage VCC = +15V, IO(source) = 200mA IO(source) = 100mA VCC = +5V, IO(source)	13 3	12.5 13.3 3.3		12.7 5 2.75	12.5 13.3 3.3		V

3.5.2 Perencanaan Simulasi Rangkaian NE555

Dalam simulasi ini terdapat bentuk gelombang sinyal kotak yang dihasilkan oleh IC NE555 sebagai pembangkit frekuensi 76kHz yang menggunakan program simulasi Proteus 7.8 dan di ukur memakai osiloskop digital yang ada di dalam program tersebut.



Gambar 3.3 simulasi rangkaian NE555

➤ Perhitungan frekuensi dari sinyal 76kHz

$$f = \frac{1}{T}$$

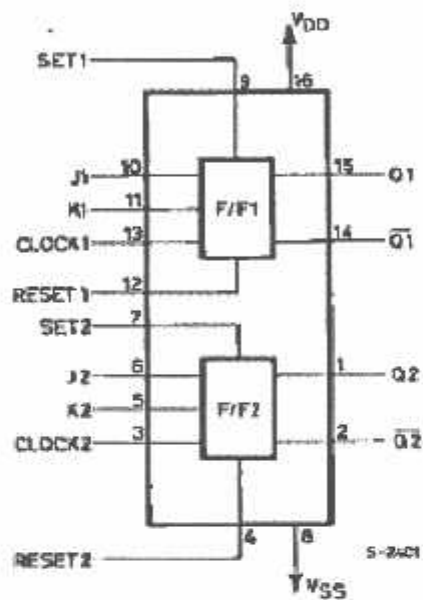
$$f = \frac{1}{13 \times 10^{-5}}$$

$$f = \frac{1}{0.000013}$$

$$f = 76.923 \text{ kHz}$$

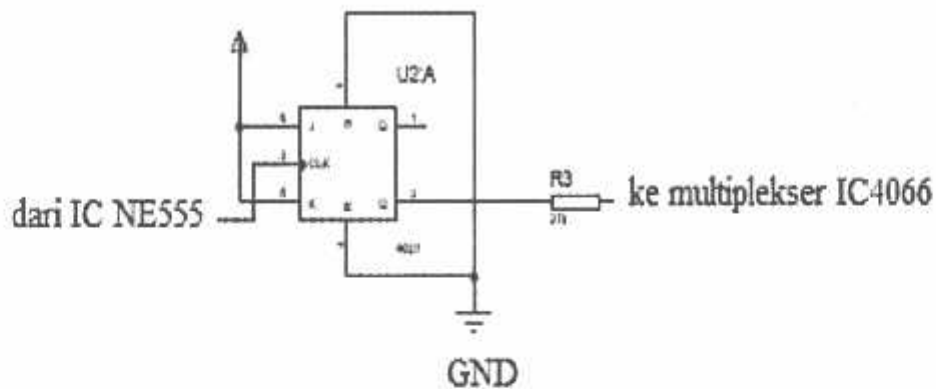
3.6 Perencanaan Rangkaian Pembagi Frekuensi

Rangkaian pembagi frekuensi merupakan rangkaian yang di dalamnya terdapat IC flip-flop untuk pembagi frekuensi yang dihasilkan dari rangkaian osilator sebesar 76kHz yang kemudian di olah pada IC CD 4027 sebagai IC pembagi sehingga di dapatkan frekuensi keluaran sebagai output 38kHz sebagai sub carier dan 19kHz sebagai pilot tone.



Gambar 3.4 Diagram fungsional IC CD4027

(Sumber: Datasheet SGS Thomson Microelectronic, CD4027)



Gambar 3.5 Skematik IC CD4027

Komponen yang dibutuhkan dalam perancangan IC CD4027 :

- a) IC CD4027
- b) Resistor 27K Ohm

Masing-masing pin memiliki fungsi sebagai berikut :

- a) Pin 5 dan 6 adalah input tegangan sebesar 5 Volt yang di hubungkan ke catu daya.
- b) Pin 3 adalah input dari osilator 76kHz,
- c) Pin 2 adalah output pembagi frekuensi yang di hubungkan ke multiplexser atau pencampur.
- d) Pin 4 dan 7 adalah GND, dihubungkan ke ground.

Tabel 3.3 *Absolute Maximum Ratings* IC CD4027

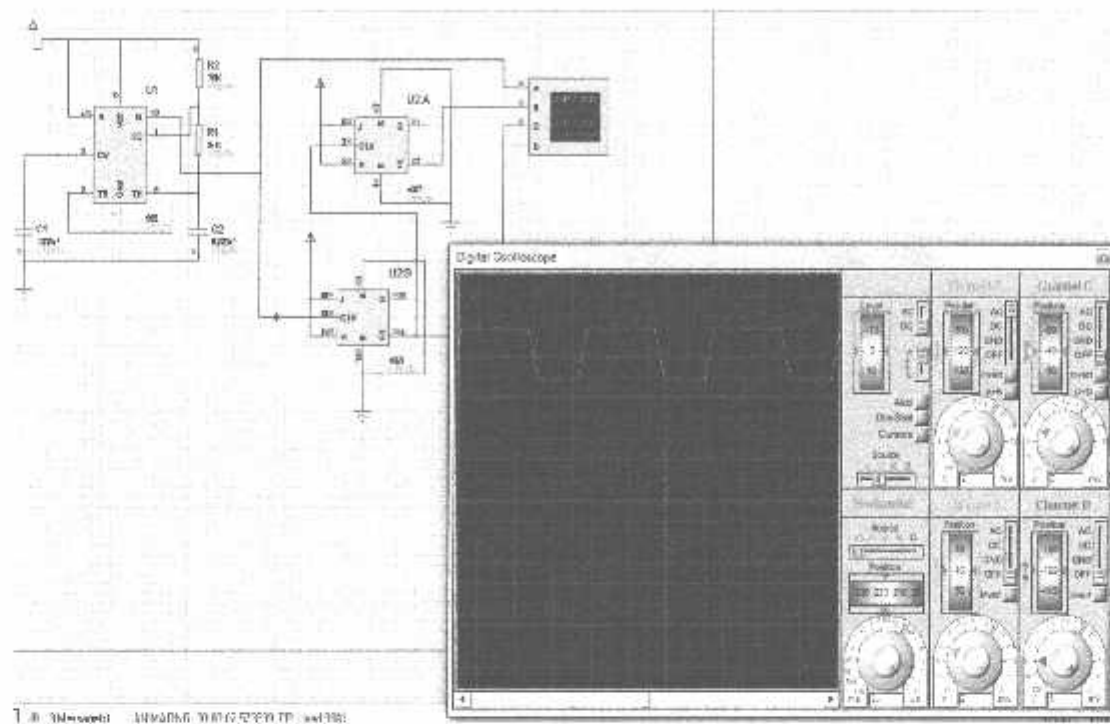
Symbol	Parameter	Value	Unit
V_{DD}	Supply Voltage : HCC Types	– 0.5 to + 20	V
	HCF Types	– 0.5 to + 18	V
V_I	Input Voltage	– 0.5 to $V_{DD} + 0.5$	V
I_I	DC Input Current (any one input)	± 10	mA
P_{tot}	Total Power Dissipation (per package)	200	mW
	Dissipation per Output Transistor for T_{op} = Full Package-temperature Range	100	mW
T_{op}	Operating Temperature : HCC Types	– 55 to + 125	°C
	HCF Types	– 40 to + 85	°C
T_{stg}	Storage Temperature	– 65 to + 150	°C

Table 3.4 *Recommended Operating Conditions*

Symbol	Parameter	Value	Unit
V_{DD}	Supply Voltage : HCC Types	3 to 18	V
	HCF Types	3 to 15	V
V_I	Input Voltage	0 to V_{DD}	V
T_{op}	Operating Temperature : HCC Types	– 55 to + 125	°C
	HCF Types	– 40 to + 85	°C

3.6.1 Perencanaan Simulasi Rangkaian IC CD4027

Simulasi ini terdapat bentuk dua gelombang sinyal, chanel gelombang sinyal yang pertama menghasilkan bentuk sinyal kotak yang dihasilkan oleh IC NE555 sebesar 76kHz, chanel gelombang sinyal yang kedua menghasilkan sebagai sub-carier 38kHz dan gelombang sinyal yang kedua menghasilkan sinyal sinus dengan keluaran 19kHz sebagai pilot tone. Simulasi ini menggunakan program simulasi Proteus 7.8 dan di ukur memakai osiloscop digital yang ada di dalam program tersebut.



Gambar 3.6 Hasil simulasi dari IC CD4027 keluaran 76kHz

Untuk memperoleh frekuensi dari sinyal tersebut dapat diketahui dari perhitungan sebagai berikut :

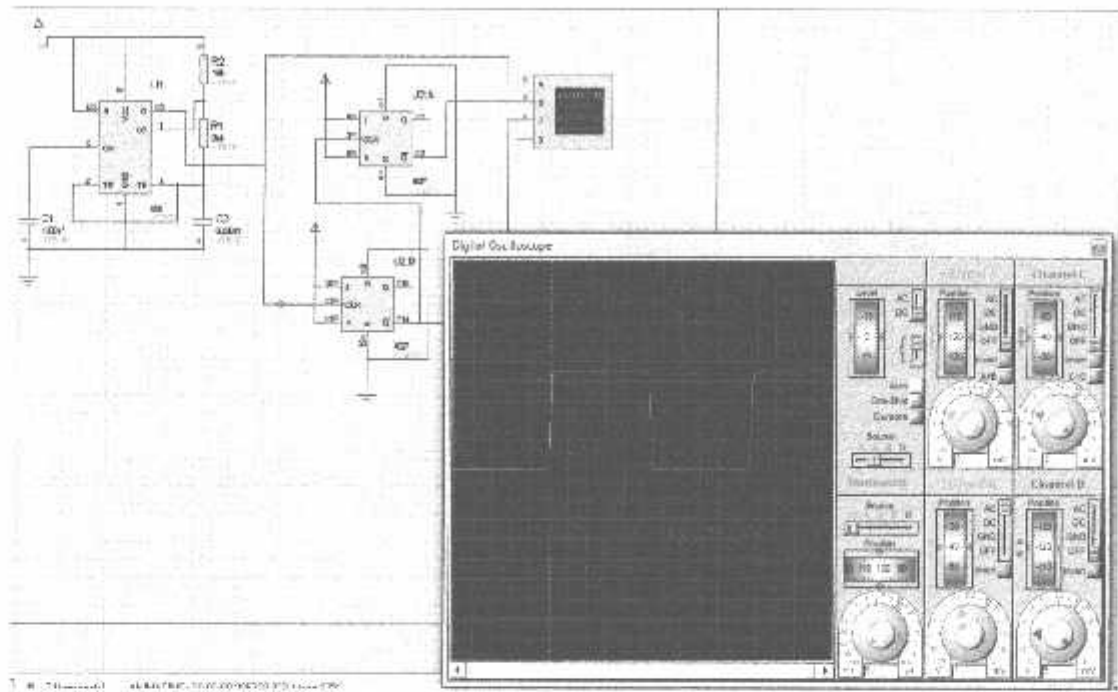
➤ Perhitungan frekuensi dari sinyal chanel A

$$f = \frac{1}{T}$$

$$f = \frac{1}{13 \times 10^{-5}}$$

$$f = \frac{1}{0.000013}$$

$$f = 76.923 \text{ kHz}$$



Gambar 3.7 Hasil simulasi IC CD4027 keluaran 19kHz

Untuk memperoleh frekuensi dari sinyal tersebut dapat diketahui dari perhitungan sebagai berikut :

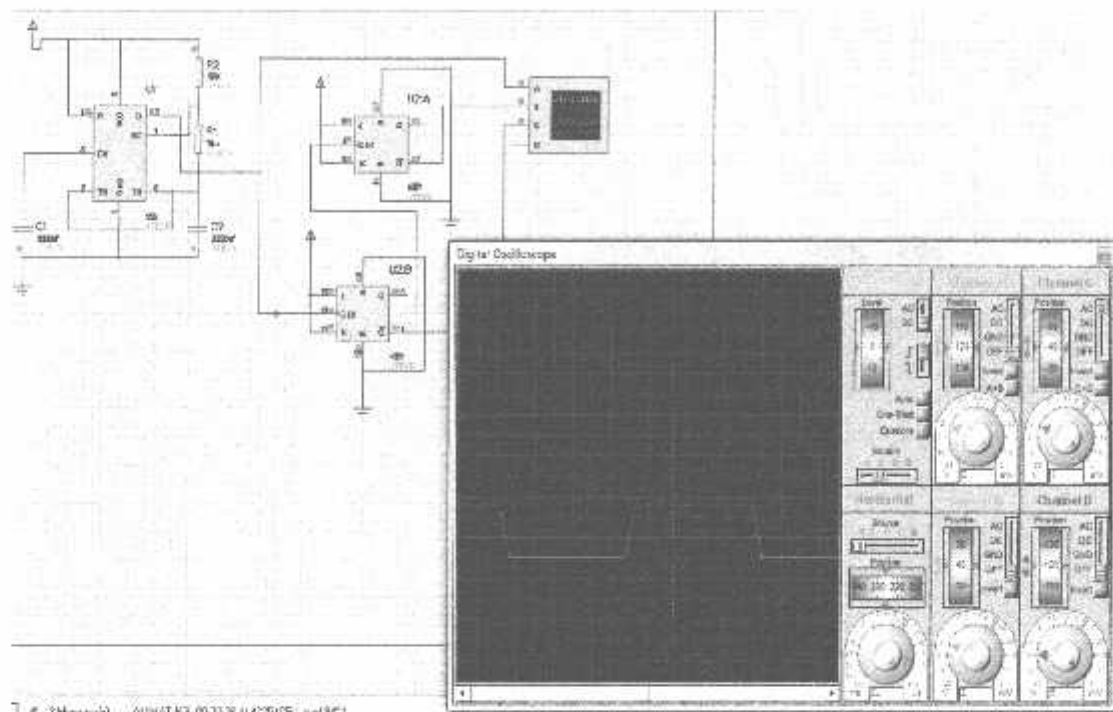
➤ Perhitungan frekuensi dari sinyal chanel B

$$f = \frac{1}{T}$$

$$f = \frac{1}{52.5 \times 10^{-5}}$$

$$f = \frac{1}{0.0000525}$$

$$f = 19.048 \text{ kHz}$$



Gambar 3.8 Simulasi IC CD4027 keluaran 38kHz

Untuk memperoleh frekuensi dari sinyal tersebut dapat diketahui dari perhitungan sebagai berikut :

➤ Perhitungan frekuensi dari sinyal chanel C

$$f = \frac{1}{T}$$

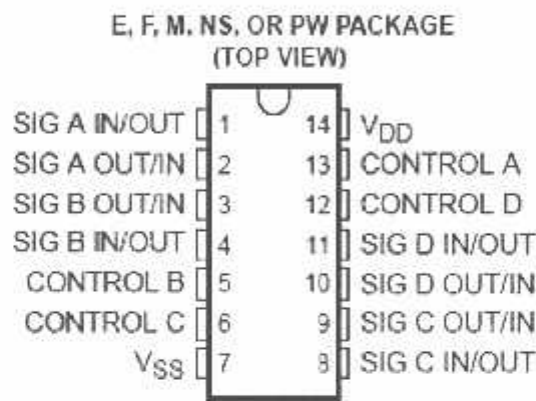
$$f = \frac{1}{26.2 \times 10^{-5}}$$

$$f = \frac{1}{0.0000262}$$

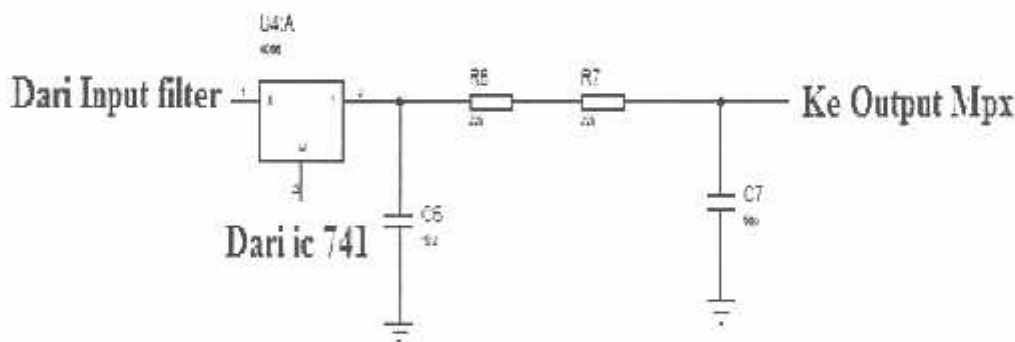
$$f = 38.168 \text{ kHz}$$

3.7 Perencanaan Rangkaian Multiplekser

Rangkaian multiplekser merupakan rangkaian yang di dalamnya terdapat IC pencampur untuk mencampur frekuensi yang dihasilkan dari inputan audio yang akan masuk ke dalam IC CD4066. Sinyal tersebut diolah di dalam IC CD4066 sehingga akan mendapatkan keluaran dua sinyal kiri dan kanan (L-R) dan keluaran sinyal tersebut sebesar L 38kHz dan R 38kHz.



Gambar 3.9 IC CD4066
(sumber: Datasheet Texas Instrumen, CD4066)



Gambar 3.10 skematik IC CD4066

Komponen yang dibutuhkan dalam perancangan IC CD4066 :

- IC CD4066
- Dua buah Resistor 22K Ohm
- Kapasitor 102 dan kapasitor 68p

Masing-masing pin memiliki fungsi sebagai berikut :

- Pin 1 adalah input dari filter, frekuensi yang di dihasilkan masing-masing 38kHz.
- Pin 13 adalah dari penguat frekuensi 19kHz.
- Pin 2 adalah output yang di hubungkan ke multiplexer keluran hasil MPx berupa audio.

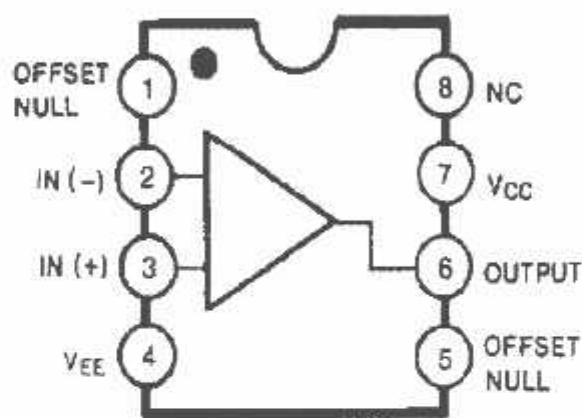
Tabel 3.5 *Electrical Characteristics* IC CD4066

[illegible]

V_{ILC}	LOW Level Input Voltage	$V_{IS}=V_{SS}$ and V_{DD} $V_{CS}=V_{DD}$ and V_{SS} $I_{IS}=\pm 10\mu A$ $V_{DD}=5V$ $V_{DD}=10V$ $V_{DD}=15V$		1.5 3.0 4.0		22.5 4.5 6.75	1.5 3.0 4.0		1.5 3.0 4.0	V
V_{IHC}	HIGH Level Input Voltage	$V_{DD}=5V$ $V_{DD}=10V$ (Not c7) $V_{DD}=15V$	3.5 7.0 11.0		3.5 7.0 11.0	275 5.5 8.25		3.5 7.0 11.0		V
I_{IN}	Input Current	$V_{DD}-V_{SS}=15V$ $V_{DD}\geq V_{IS}\geq V_{SS}$ $V_{DD}\geq V_C>V_{SS}$		-0.1 0.1		-10- 5 10- 5	-0.1 0.1		-0.1 0.1	μA

3.8 Perencanaan Rangkaian Penguat

Pada perencanaan ini terdapat rangkaian penguat dimana rangkaian penguat itu berisi rangkaian filter yang menggunakan IC TTL UA741. Rangkaian filter ini menfilter atau menyaring sinyal yang dari masukan input L dan R sebesar 38kHz dimana 38kHz itu sinyal pembawa atau sub-carrier. Sedangkan rangkaian penguat juga sama yaitu menguatkan sinyal hasil pembagi dua sehingga di dapatkan sinyal 19kHz yang kemudian di kuatkan untuk di kirim langsung ke output Mpx berupa suara dan audio.



Gambar 3.11 Blok Diagram IC UA741

Komponen yang dibutuhkan dalam perencanaan IC UA 741 :

- a) IC UA741

Masing-masing pin memiliki fungsi sebagai berikut :

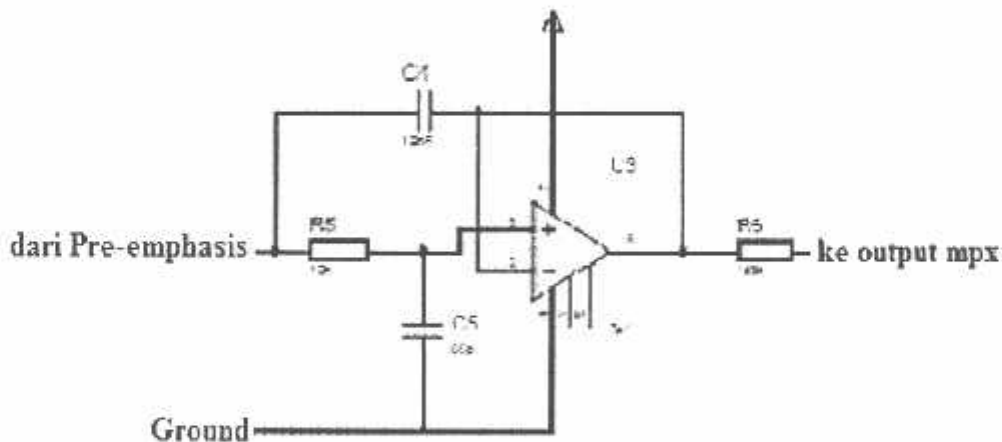
- a) Pin 2 dan pin 3 adalah inputan dari rangkaian pembagi yang di dapatkan hasil 19kHz
- b) Pin 4 adalah sambungan ke ground
- c) Pin 7 adalah tegangan sebesar 5 Volt
- d) Pin 6 adalah output dihubungkan ke keluaran Mpx berupa suara sinyal yang dihasilkan setelah di kuatkan 19kHz.

3.8.1 Perancangan Low Pass Filter

Filter Low Pass adalah sebuah rangkaian yang tegangan keluarannya tetap dari dc naik sampai ke suatu frekuensi cut-off f_c . Bersama naiknya frekuensi di atas f_c , tegangan keluarannya diperlemah (turun). Low Pass Filter sederhana bisa dibuat dengan cara merangkai seri input dengan resistor kemudian dihubungkan dengan kapasitor kemudian di groundkan.

LPF berfungsi untuk melewatkan frekuensi rendah sehingga akan didapatkan tegangan DC yang akan digunakan sebagai masukan. LPF yang digunakan RC filter. Nilai-nilai R dan C rangkaian LPF secara tidak langsung akan mempengaruhi range dari rangkaian.

- a) Komponen yang diperlukan untuk merancang sebuah LPF (low pass filter) yang dari input R dan L untuk rangkaian stereo encoder:
1. Resistor 10K
 2. Kapasitor 470pF
 3. Rangkaian LPF (low pass filter)



Gambar 3.12 Skematik LPF menggunakan IC op-amp

LPF (low pass filter) pada stereo encoder ini memiliki rentang frekuensi dari (50 Hz – 15 kHz) sebagai referensi dari sinyal audio (L + R), sehingga sebelumnya kita harus menentukan berapa nilai frekuensi *cut-off* nya terlebih dahulu, maka perhitungannya :

1. Untuk nilai resistor 10K Ohm dan kapasitor 470pF yang dari input R dan L .

$$\omega c = \frac{1}{RC}$$

$$\omega c = \frac{1}{(10 \times 10^3)(470 \times 10^{-12})}$$

$$\omega c = \frac{1}{0.0000047}$$

$$\omega c = 212765.9574 \text{ Hz}$$

$$\omega c = 212 \text{ kHz}$$

Perhitungan nilai cut off dari hasil 212 kHz

$$f_c = \frac{\omega c}{2\pi}$$

$$f_c = \frac{212}{2 \times 3.14}$$

$$f_c = 33.75 \text{ Hz}$$

Jadi nilai frekuensi cut off di dapatkan 33.75 Hz

Setelah nilai frekuensi *cut-off* (f_c) didapatkan maka selanjutnya akan dilakukan perhitungan apakah nilai resistor yang dipakai sesuai dengan nilai 10 K Ohm.

Untuk menentukan nilai R dengan kapasitor 470 pF untuk frekuensi *cut-off* maka perhitungannya:

$$R = \frac{1}{2\pi \cdot f_c \cdot C}$$

$$R = \frac{1}{2 \times 3.14 \times 33.75 \times (470 \times 10^{-12})}$$

$$R = \frac{1}{0.000000099}$$

$$R = 10.10 \text{ K}\Omega$$

Jadi Resistor yang di gunakan dalam rangkaian LPF (low pass filter) 10K karena disini Resistor 10.10K tidak ada maka yang di gunakan nilai yang mendekati.

2. Untuk nilai resistor 3K3 Ohm dan kapasitor 220pF yang dari input R dan L.

$$\omega_c = \frac{1}{RC}$$

$$\omega_c = \frac{1}{3300(220 \times 10^{-12})}$$

$$\omega_c = \frac{1}{0.000000726}$$

$$\omega_c = 1377410.4683 \text{ Hz}$$

$$\omega_c = 137 \text{ kHz}$$

Perhitungan nilai cut-off dari hasil 137 kHz

$$f_c = \frac{\omega c}{2\pi}$$

$$f_c = \frac{137}{2 \times 3.14}$$

$$f_c = \frac{137}{6.28}$$

$$f_c = 21.81 \text{ Hz}$$

Setelah nilai frekuensi *cut-off* (f_c) didapatkan maka selanjutnya akan dilakukan perhitungan apakah nilai resistor yang dipakai sesuai dengan nilai 3K3 Ohm.

Untuk menentukan Nilai R dengan kapasitor 220 pF untuk frekuensi cut-off maka didapatkan perhitungan :

$$R = \frac{1}{2\pi \cdot f_c \cdot C}$$

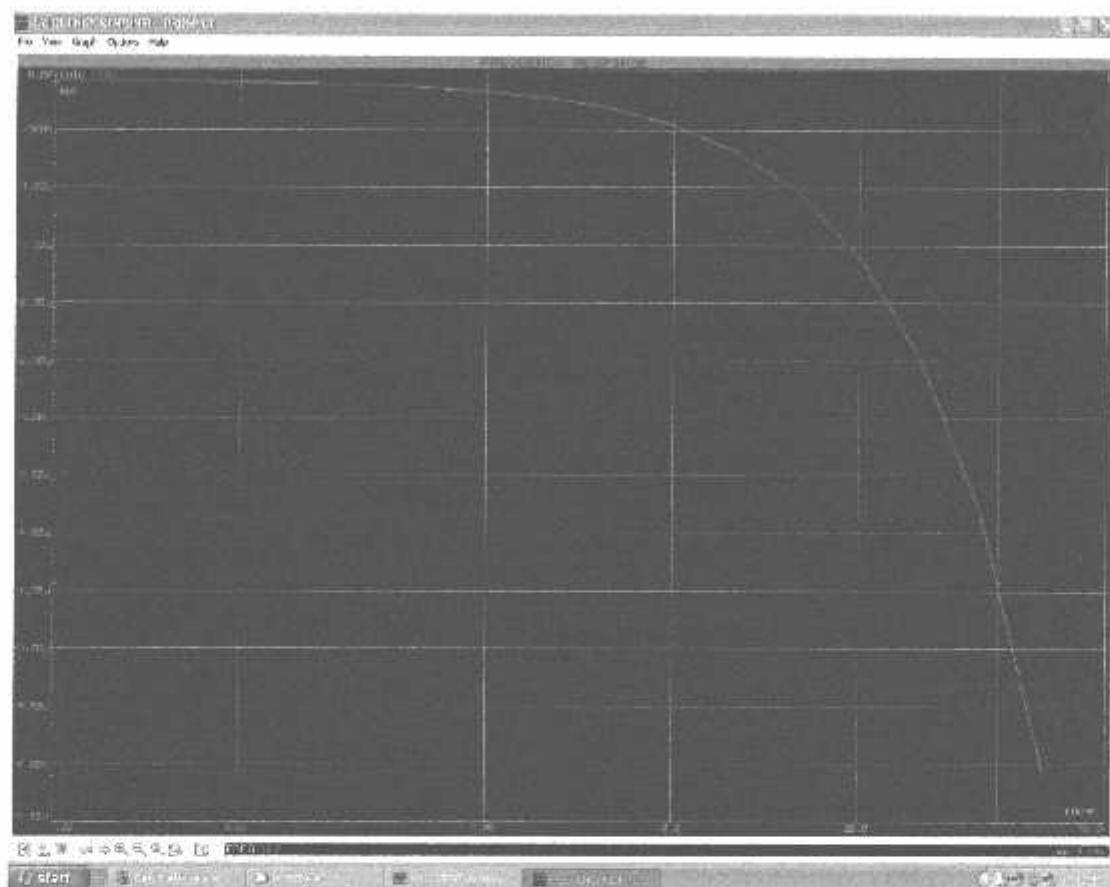
$$R = \frac{1}{2 \times 3.14 \times 21.81 \times (220 \times 10^{-12})}$$

$$R = \frac{1}{0.000000030}$$

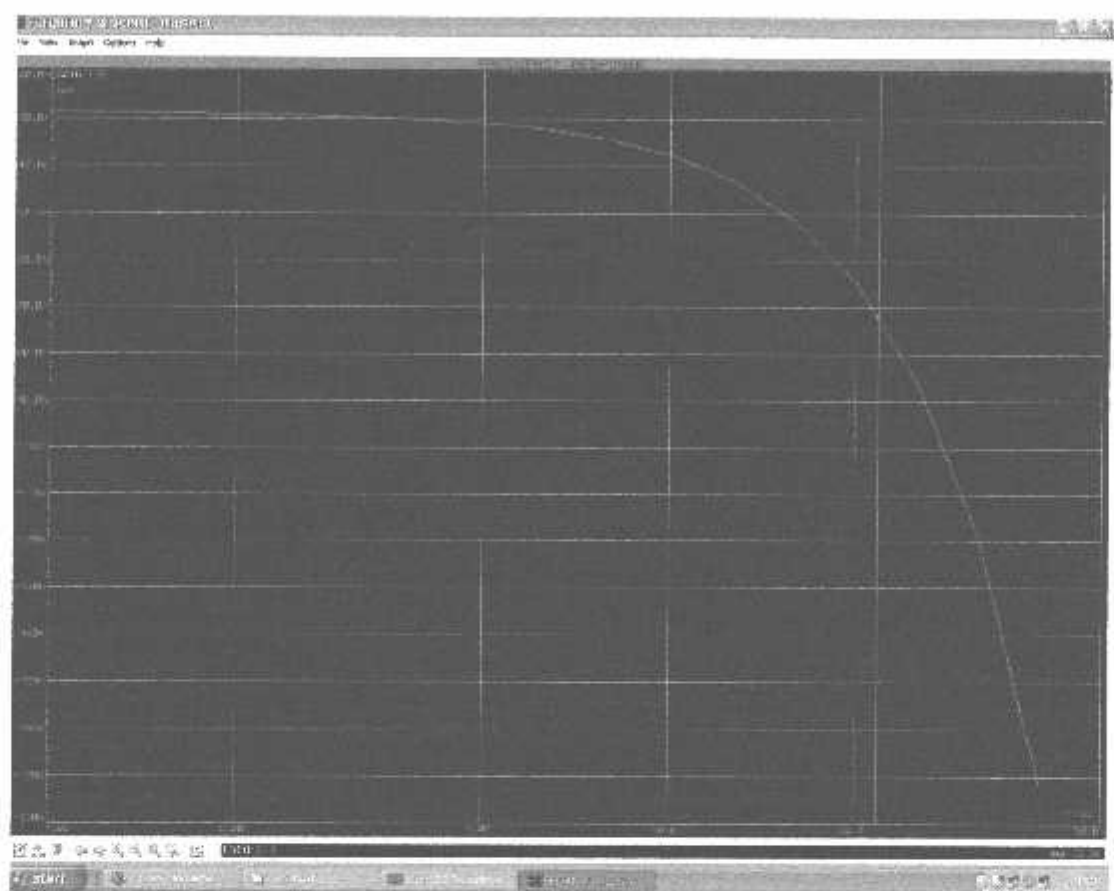
$$R = 33.33 \text{ K}\Omega$$

Jadi Resistor yang digunakan dalam rangkaian LPF (low pass filter) 3K3 karena perhitungan ini didapatkan nilai Resistor 33.33 K

3.8.2 Simulasi Low Pass Filter



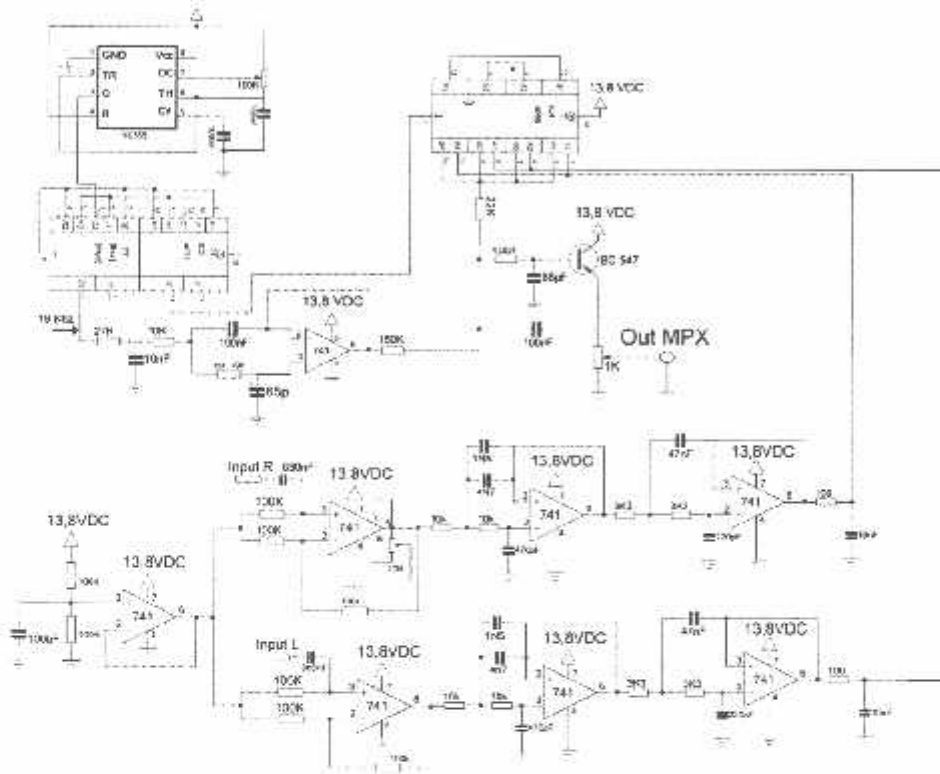
Gambar 3.13 Simulasi LPF dengan Cut-off 33.75Hz



Gambar 3.14 Simulasi LPF dengan Cut-off 21.8Hz

3.9 Perancangan Rangkaian Keseluruhan

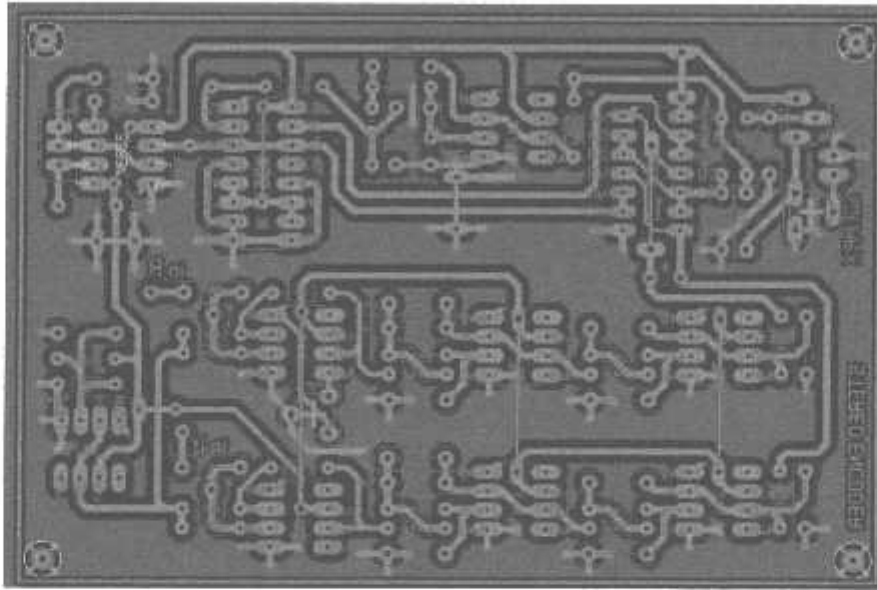
Pada stereo encoder ini terdapat blok-blok rangkaian seperti yang di jelaskan di atas, maka dari beberapa rangkaian blok di atas dapat di rencanakan rangkaian secara keseluruhan rangkaian stereo encoder.



Gambar 3.15 Rangkaian skematik stereo encoder

3.10 Perancangan PCB

Dari semua rangkaian stereo encoder per blok sudah selesai, maka selanjutnya gambar rangkaian stereo encoder diubah menjadi gambar layout PCB. Untuk mendisain gambar layout tersebut menggunakan software Spin Layout Versi 6.0



Gambar 3.16 Perancangan PCB Stereo Encoder



BAB IV

PENGUJIAN ALAT

4.1 Pengujian Rangkaian Osilator

Pada pengujian rangkaian osilator ini menggunakan IC NE555 untuk mendapatkan frekuensi yang di tentukan sebesar 76kHz. Pengujian ini bertujuan untuk mengetahui apakah rangkaian ini dapat memperoleh hasil sinyal 76kHz yang masing-masing sinyal L 38kHz dan sinyal R 38kHz.

4.1.1 Alat yang Digunakan

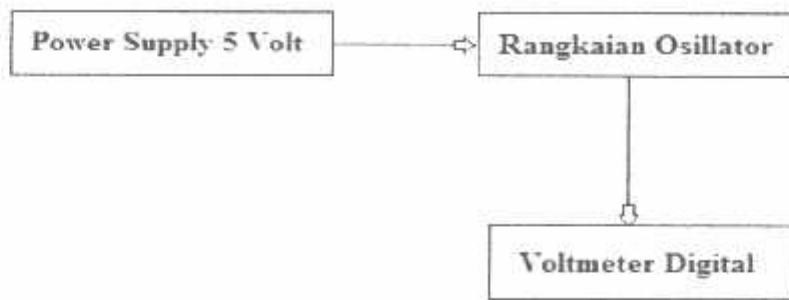
1. Multimeter Digital
2. Rangkaian IC NE555
3. Catu Daya menggunakan Adapter 5 Volt

4.1.2 Langkah-langkah pengujian

1. Hubungkan catu daya sebesar 5 Volt ke rangkaian Osilator terdapat rangkaian IC NE555,
2. Hubungkan Multimeter digital ke input rangkaian Osilator.
3. Untuk mengatur frekuensi sehingga mendapatkan keluaran 76kHz menggunakan multitone atau VR.

4.1.3 Blok Pengujian Osillator

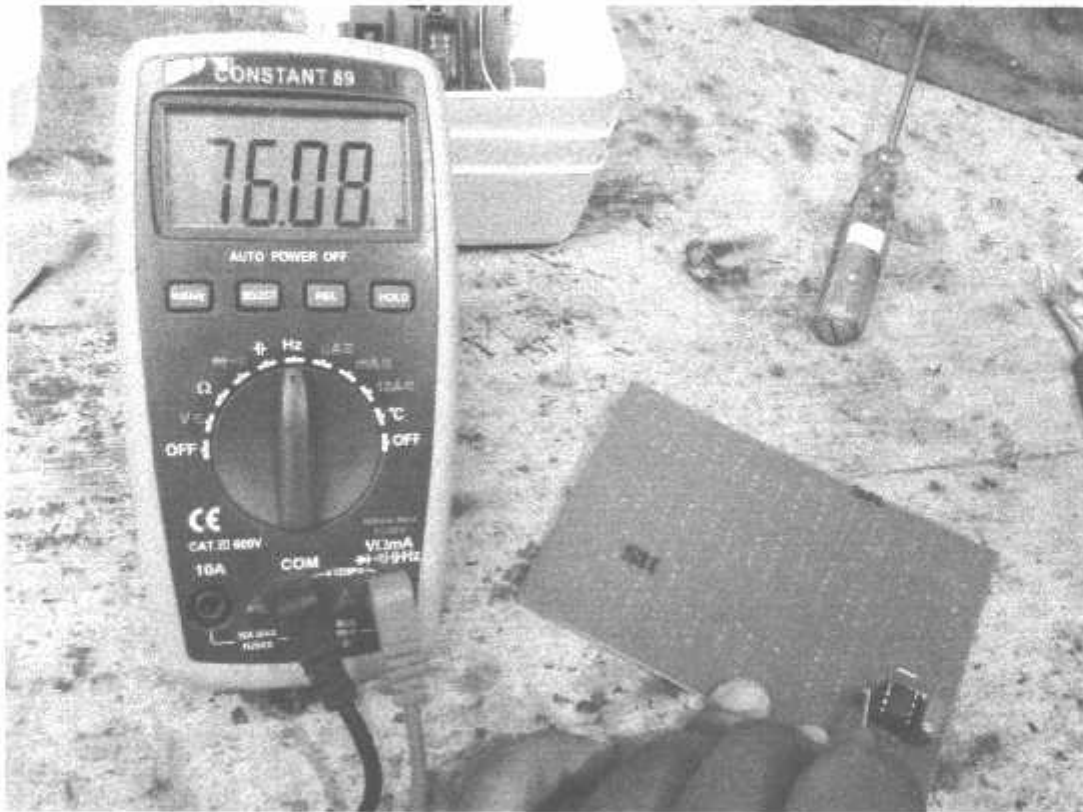
Pada pengujian oscillator ini menggunakan multimeter digital yang di hubungkan ke input oscillator untuk mengetahui apakah rangkaian ini benar-benar mengeluarkan sinyal sebesar 76kHz.



Gambar 4.1 Blok diagram pengujian osilator

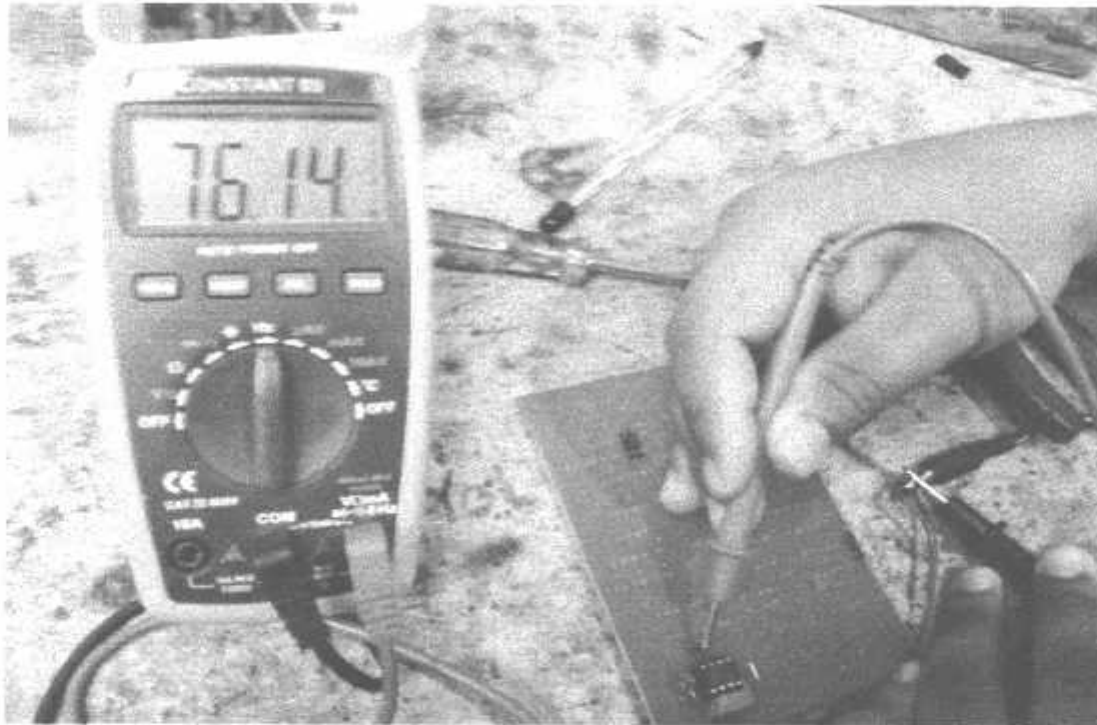
4.1.4 Hasil Pengujian Rangkaian Osillator 76.08kHz

Gambar 4.2 berikut ini menunjukkan hasil dari pengujian rangkaian oscillator menggunakan IC NE555.



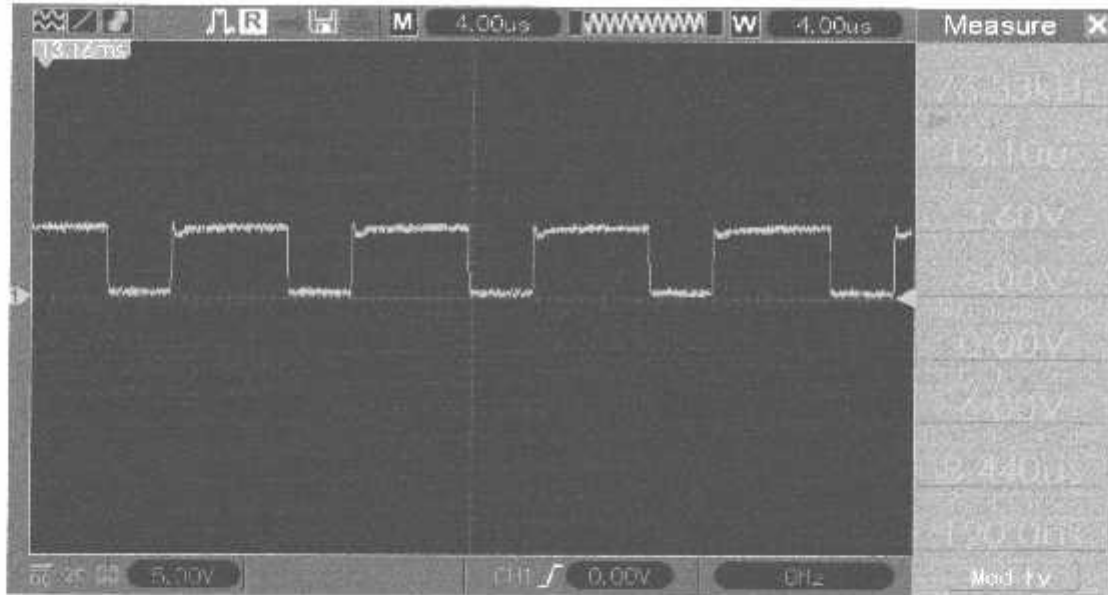
Gambar 4.2 Hasil pengujian rangkaian oscillator pada frekuensi 76.08kHz

4.1.5 Hasil Pengujian Rangkaian Osillator 76.14kHz



Gambar 4.3 Hasil pengujian rangkaian oscillator pada frekuensi 76,14kHz

4.1.6 Hasil Pengujian Sinyal Dari Rangkaian Osilator



Gambar 4.4 Hasil pengujian rangkaian osilator pada frekuensi 76.33kHz

4.1.7 Analisis Hasil Pengujian Rangkaian Osilator

Pengujian ini adalah menunjukan bahwa rangkaian menggunakan IC NE555 dapat memperoleh keluaran hampir mencapai nilai 76kHz. Meskipun pada hasil pengujian tidak mencapai nilai tersebut tetapi nilai eror nya sedikit dan untuk mengetahui berapa persen hasil erornya, maka di dapatkan perhitungan untuk mencari nilai eror.

- a) Perhitungan Nilai Eror 76.08kHz dari Pengujian Osilator Menggunakan Multimeter

$$\text{Error} = \frac{\text{frekuensi hasil pengujian} - \text{frekuensi yang diharapkan}}{\text{frekuensi yang diharapkan}} 100\%$$

$$\text{Error} = \frac{76.08\text{kHz} - 76.00\text{kHz}}{76.00\text{kHz}} 100\%$$

$$\text{Error} = \frac{0.08}{76.00} 100\%$$

$$Error = 0.10\%$$

- b) Perhitungan Nilai Error 76.14kHz dari Pengujian Osilator Menggunakan Multimeter

$$Error = \frac{\text{frekuensi hasil pengujian} - \text{frekuensi yang diharapkan}}{\text{frekuensi yang diharapkan}} 100\%$$

$$Error = \frac{76.14\text{kHz} - 76.00\text{kHz}}{76.00\text{kHz}} 100\%$$

$$Error = \frac{0.14}{76.00} 100\%$$

$$Error = 0.18\%$$

- c) Perhitungan Nilai Error 76.02kHz dari Pengujian Osilator Menggunakan Multimeter

$$Error = \frac{\text{frekuensi hasil pengujian} - \text{frekuensi yang diharapkan}}{\text{frekuensi yang diharapkan}} 100\%$$

$$Error = \frac{76.02\text{kHz} - 76.00\text{kHz}}{76.00\text{kHz}} 100\%$$

$$Error = \frac{0.02}{76.00} 100\%$$

$$Error = 0.02\%$$

- d) Perhitungan Nilai Error 76.33kHz Dari pengujian Osilator menggunakan Osiloskop

$$Error = \frac{\text{frekuensi hasil pengujian} - \text{frekuensi yang diharapkan}}{\text{frekuensi yang diharapkan}} 100\%$$

$$Error = \frac{76.33\text{kHz} - 76.00\text{kHz}}{76.00\text{kHz}} 100\%$$

$$Error = \frac{0.33}{76.00} 100\%$$

$$Error = 0.43\%$$

- e) Perhitungan Nilai Error 76.26kHz Dari pengujian Osilator menggunakan Osiloskop

$$Error = \frac{\text{frekuensi hasil pengujian} - \text{frekuensi yang diharapkan}}{\text{frekuensi yang diharapkan}} 100\%$$

$$Error = \frac{76.26\text{kHz} - 76.00\text{kHz}}{76.00\text{kHz}} 100\%$$

$$Error = \frac{0.26}{76.00} 100\%$$

$$Error = 0.34\%$$

- f) Perhitungan Nilai Error 76.28kHz Dari pengujian Osilator menggunakan Osiloskop

$$Error = \frac{\text{frekuensi hasil pengujian} - \text{frekuensi yang diharapkan}}{\text{frekuensi yang diharapkan}} 100\%$$

$$Error = \frac{76.28\text{kHz} - 76.00\text{kHz}}{76.00\text{kHz}} 100\%$$

$$Error = \frac{0.28}{76.00} 100\%$$

Error = 0.36%

Tabel 4.1 Hasil Pengujian Nilai Error pada Rangkaian Osilator

t	Pengujian Menggunakan Multimeter (kHz)	Nilai Error menggunakan Multimeter (%)	Pengujian Menggunakan Osiloscop (kHz)	Nilai Error menggunakan osiloscop (%)
20	76.08	0.10	76.21	0.27
40	76.14	0.18	76.26	0.34
60	76.02	0.02	76.28	0.36
Rata-rata		0.1%		0.35%

4.1.8 Kesimpulan Hasil Pengujian Rangkaian Osilator

Dari Hasil pengujian rangkaian osilator dengan menggunakan IC NE555 Rata-rata nilai eror dan kestabilan yang dihasilkan dari rangkaian osilator berupa frekuensi sebesar 76kHz, maka dapat diperoleh kesimpulan bahwa dalam pengujian rangkaian osilator menggunakan Multimeter digital nilai cromnya mencapai 0.1% dan pengujian rangkaian Osilator menggunakan Osiloscop digital mencapai 0.35%. dengan demikian rangkaian osilator atau pembangkit sinyal menggunakan IC NE555 dapat terealisasi meskipun pada pengujian masih terdapat nilai eror pada rangkaian tersebut.

4.2 Pengujian Rangkaian Pembagi

Pada pengujian rangkaian pembagi ini menggunakan IC CD4027 dimana IC tersebut sebagai IC pembagi flip-flop untuk mendapatkan frekuensi yang di tentukan sebesar 38kHz dan dibagi lagi menjadi 19kHz sehingga didapatkan sinyal pilot tone 19kHz. Pengujian ini bertujuan untuk mengetahui apakah rangkaian ini dapat memperoleh hasil sinyal 38kHz sebagai sub-carier dan sinyal 19kHz sebagai pilot tone.

4.2.1 Alat yang Digunakan

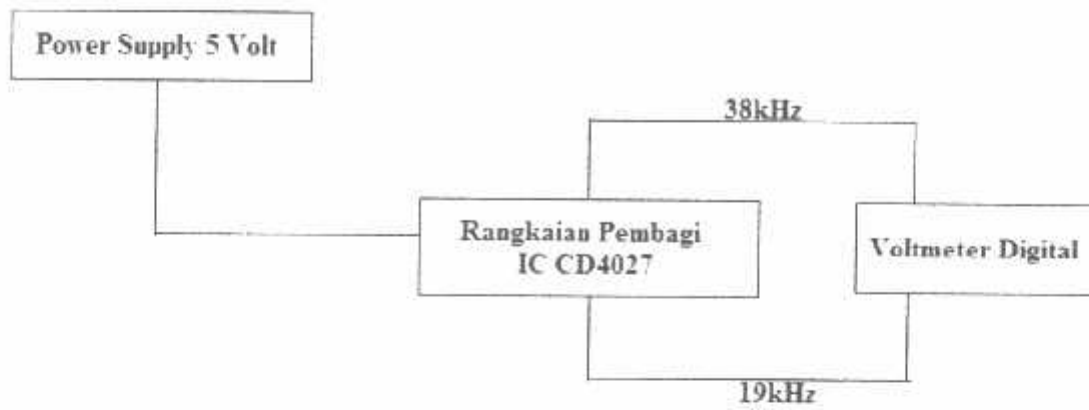
1. Multimeter Digital
2. Rangkaian IC CD 4027
3. Catu Daya menggunakan Adapter 5 Volt

4.2.2 Langkah-langkah Pengujian

1. Hubungkan catu daya sebesar 5 Volt ke rangkaian pembagi/flip-flop yang terdapat rangkaian IC CD4027.
2. Hubungkan probe merah Multimeter digital ke input rangkaian pembagi dan terdapat dua jalur yang berbeda.
3. Pengujian pada IC CD4027 pada pin 14 dan 15 akan mendapatkan sinyal 38kHz.
4. Pengujian IC CD4027 pada pin 2 pada akan mendapatkan sinyal 19kHz.

4.2.3 Blok Pengujian Rangkaian Pembagi/flip-flop

Pada pengujian rangkaian pembagi/flip-flop ini menggunakan voltmeter digital yang di hubungkan ke input rangkaian pembagi yang di dalamnya terdapat IC CD4027 untuk mengetahui apakah rangkaian ini benar-benar mengeluarkan sinyal sebesar 38kHz dan 19kHz. Untuk mendapatkan keluaran tersebut maka tetap rangkaian pembagi terhubung dengan rangkaian osilator. Yang pertama pengukuran pada jalur yang memiliki keluaran 38kHz.

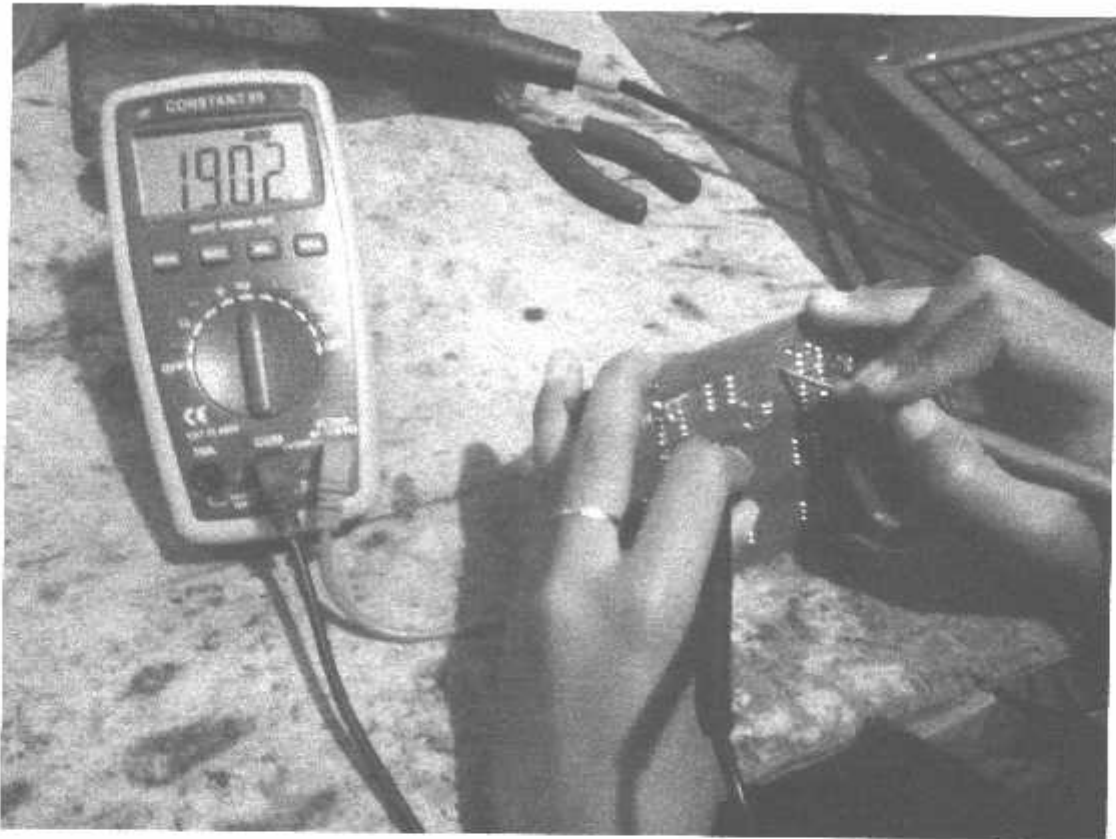


Gambar 4.5 Blok diagram pengujian rangkaian pembagi

4.2.4 Hasil Pengujian Rangkaian Pembagi 38.06kHz



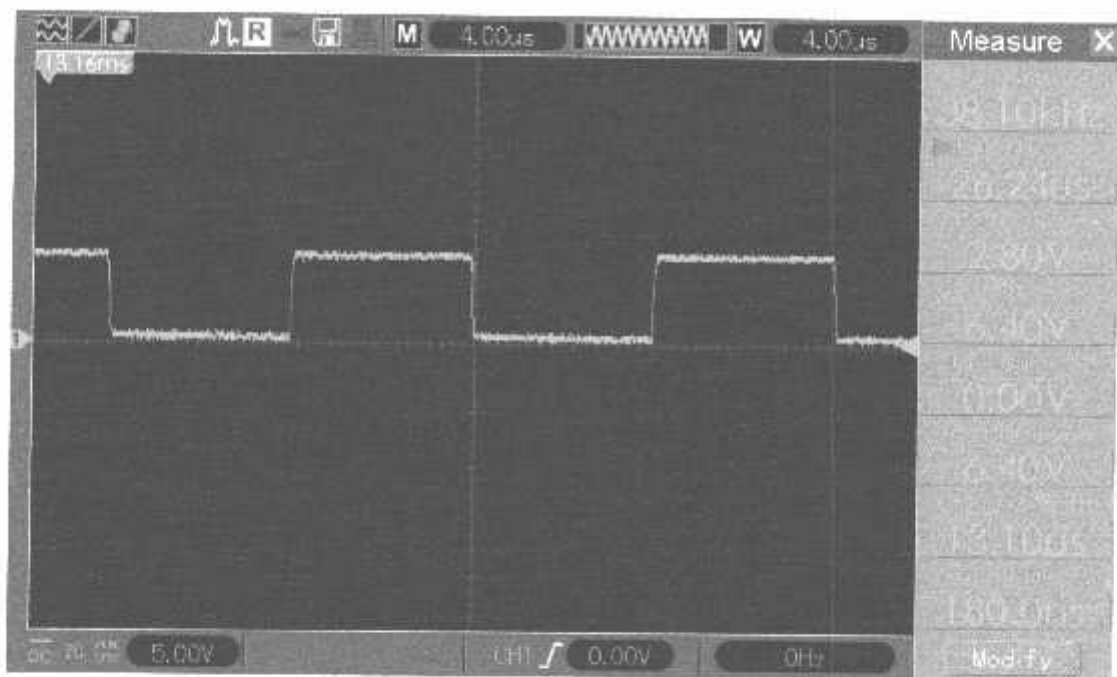
Gambar 4.6 Hasil pengujian frekuensi pembagi 38.06kHz



Gambar 4.7 Hasil Pengujian frekuensi pembagi 19.02kHz

4.2.5 Hasil Pengujian Sinyal Rangkaian Pembagi 38kHz

Pengujian ini menggunakan Osiloskop Digital untuk mengetahui hasil keluaran dari bentuk sinyal rangkaian pembagi yang menggunakan IC CD4027 yang hasilnya terdapat dua sinyal, masing-masing frekuensi 38kHz.



Gambar 4.8 Pengujian bentuk sinyal menggunakan Osiloskop Digital dengan frekuensi 38.10kHz

Dari hasil pengujian ini maka didapatkan bentuk sinyal Kotak dengan frekuensi yang dihasilkan sebesar 38,10kHz dengan nilai T/Div 4us dan tegangan input 5Volt.

4.2.6 Hasil Pengujian Sinyal Rangkaian Pembagi 19kHz

Pengujian ini menggunakan Osiloskop Digital untuk mengetahui hasil keluaran dari bentuk sinyal rangkaian pembagi yang menggunakan IC CD4027 yang hasilnya terdapat dua sinyal, masing-masing frekuensi 19kHz.

- a) Perhitungan Nilai Error 38.06 kHz dari Pengujian Rangkaian Pembagi Menggunakan Multimeter

$$Error = \frac{\text{frekuensi hasil pengujian} - \text{frekuensi yang diharapkan}}{\text{frekuensi yang diharapkan}} 100\%$$

$$Error = \frac{38.06\text{kHz} - 38.00\text{kHz}}{38.00\text{kHz}} 100\%$$

$$Error = \frac{0.06}{38.00} 100\%$$

$$Error = 0.15\%$$

- b) Perhitungan Nilai Error 38.12kHz dari Pengujian Rangkaian Pembagi Menggunakan Multimeter

$$Error = \frac{\text{frekuensi hasil pengujian} - \text{frekuensi yang diharapkan}}{\text{frekuensi yang diharapkan}} 100\%$$

$$Error = \frac{38.12\text{kHz} - 38.00\text{kHz}}{38.00\text{kHz}} 100\%$$

$$Error = \frac{0.12}{38.00} 100\%$$

$$Error = 0.31\%$$

- c) Perhitungan Nilai Error 38.04kHz dari Pengujian Rangkaian Pembagi Menggunakan Multimeter

$$Error = \frac{\text{frekuensi hasil pengujian} - \text{frekuensi yang diharapkan}}{\text{frekuensi yang diharapkan}} 100\%$$

$$Error = \frac{38.04kHz - 38.00kHz}{38.00kHz} 100\%$$

$$Error = \frac{0.04}{38.00} 100\%$$

$$Error = 0.10\%$$

- d) Perhitungan Nilai Error 19.02kHz dari Pengujian Rangkaian Pembagi Menggunakan Multimeter

$$Error = \frac{\text{frekuensi hasil pengujian} - \text{frekuensi yang diharapkan}}{\text{frekuensi yang diharapkan}} 100\%$$

$$Error = \frac{19.02kHz - 19.00kHz}{19.00kHz} 100\%$$

$$Error = \frac{0.02}{19.00} 100\%$$

$$Error = 0.10\%$$

- e) Perhitungan Nilai Error 19.00kHz dari Pengujian Rangkaian Pembagi Menggunakan Multimeter

$$Error = \frac{\text{frekuensi hasil pengujian} - \text{frekuensi yang diharapkan}}{\text{frekuensi yang diharapkan}} 100\%$$

$$Error = \frac{19.00\text{kHz} - 19.00\text{kHz}}{19.00\text{kHz}} 100\%$$

$$Error = \frac{0}{19.00} 100\%$$

$$Error = 0\%$$

- f) Perhitungan Nilai Error 19.01kHz dari Pengujian Rangkaian Pembagi Menggunakan Multimeter

$$Error = \frac{\text{frekuensi hasil pengujian} - \text{frekuensi yang diharapkan}}{\text{frekuensi yang diharapkan}} 100\%$$

$$Error = \frac{19.01\text{kHz} - 19.00\text{kHz}}{19.00\text{kHz}} 100\%$$

$$Error = \frac{0.01}{19.00} 100\%$$

$$Error = 0.05\%$$

- a) Perhitungan Nilai Error 38.10kHz Dari Pengujian Rangkaian Pembagi menggunakan Osiloskop

$$Error = \frac{\text{frekuensi hasil pengujian} - \text{frekuensi yang diharapkan}}{\text{frekuensi yang diharapkan}} 100\%$$

$$Error = \frac{38.10\text{kHz} - 38.00\text{kHz}}{38.00\text{kHz}} 100\%$$

$$Error = \frac{0.1}{38.00} 100\%$$

$$Error = 0.26\%$$

- b) Perhitungan Nilai Error 38.04kHz Dari pengujian Rangkaian Pembagi menggunakan Osiloskop

$$Error = \frac{\text{frekuensi hasil pengujian} - \text{frekuensi yang diharapkan}}{\text{frekuensi yang diharapkan}} 100\%$$

$$Error = \frac{38.04kHz - 38.00kHz}{38.00kHz} 100\%$$

$$Error = \frac{0.04}{38.00} 100\%$$

$$Error = 0.10\%$$

- c) Perhitungan Nilai Error 38.14kHz Dari pengujian Rangkaian Pembagi menggunakan Osiloskop

$$Error = \frac{\text{frekuensi hasil pengujian} - \text{frekuensi yang diharapkan}}{\text{frekuensi yang diharapkan}} 100\%$$

$$Error = \frac{38.14kHz - 38.00kHz}{38.00kHz} 100\%$$

$$Error = \frac{0.14}{38.00} 100\%$$

$$Error = 0.36\%$$

- d) Perhitungan Nilai Error 19.02kHz Dari pengujian Rangkaian Pembagi menggunakan Osiloskop

$$Error = \frac{\text{frekuensi hasil pengujian} - \text{frekuensi yang diharapkan}}{\text{frekuensi yang diharapkan}} 100\%$$

$$Error = \frac{19.02kHz - 19.00kHz}{19.00kHz} 100\%$$

$$Error = \frac{0.02}{19.00} 100\%$$

$$Error = 0.10\%$$

- e) Perhitungan Nilai Error 19.01kHz Dari pengujian Rangkaian Pembagi menggunakan Osiloskop

$$Error = \frac{\text{frekuensi hasil pengujian} - \text{frekuensi yang diharapkan}}{\text{frekuensi yang diharapkan}} 100\%$$

$$Error = \frac{19.01kHz - 19.00kHz}{19.00kHz} 100\%$$

$$Error = \frac{0.01}{19.00} 100\%$$

$$Error = 0.05\%$$

- f) Perhitungan Nilai Error 19.04kHz Dari pengujian Rangkaian Pembagi menggunakan Osiloskop

4.3 Pengujian Rangkain Multiplexer

Pada pengujian rangkaian Multiplexer ini menggunakan IC CD4066 dimana IC tersebut sebagai IC pencampur dari sinyal pembawa inputan R dan inputan L untuk mendapatkan frekuensi yang di tentukan sebesar masing-masing 38kHz.. Pengujian ini bertujuan untuk mengetahui apakah rangkaian ini dapat memperoleh hasil sinyal 38kHz sebagai sub-carier atau sinyal pembawa.

4.3.1 Alat yang Digunakan

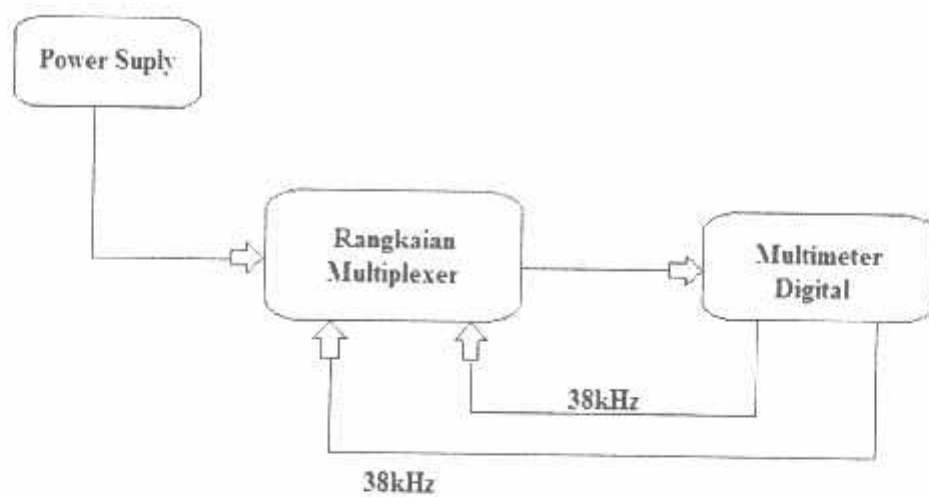
1. Multimeter Digital
2. Rangkaian IC CD 4066.
3. Probe
4. Catu Daya menggunakan Adapter 5 Volt

4.3.2 Langkah-langkah Pengujian

1. Hubungkan catu daya sebesar 5 Volt ke header rangkaian pencampur/multiplexer yang terdapat rangkaian IC CD4066.
2. Hubungkan probe merah Multimeter digital ke input rangkaian multiplexer.
3. Pengujian pada IC CD4066 pada header kiri akan mendapatkan sinyal 38kHz sebagai sinyal pembawa.
4. Pengujian pada IC CD4066 pada header kanan akan mendapatkan sinyal 38kHz sebagai sinyal pembawa.

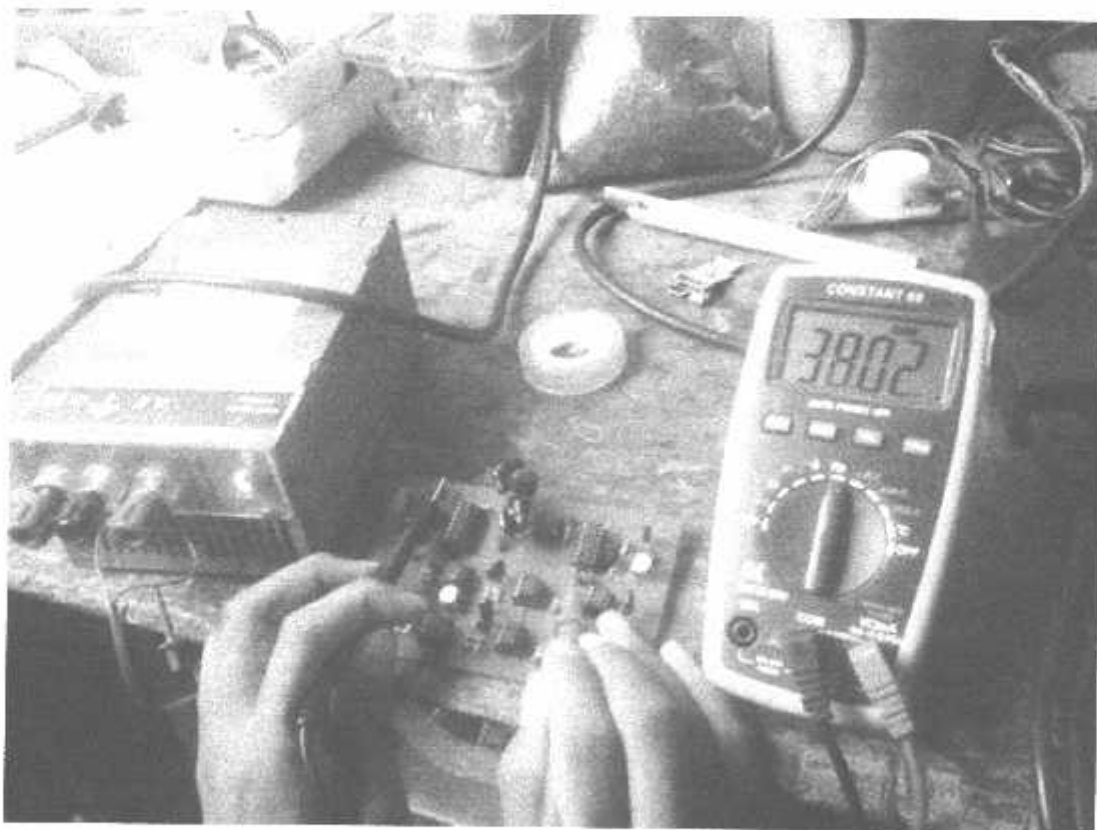
4.3.3 Blok Pengujian Rangkaian multiplexer.

Pada pengujian rangkaian multiplexer ini menggunakan multimeter digital yang di hubungkan ke input rangkaian multiplexer yang di dalamnya terdapat IC CD4066 untuk mengetahui apakah rangkaian ini dapat menumpangkan sinyal audio kedalam sinyal pembawa sebesar 38kHz. Dan sinyal dari data informasi berupa audio yang masuk melalui Input kanan dan Input kiri, sehingga kedua sinyal tersebut dapat tercampur dalam satu sinyal gabungan (komposit)



Gambar 4.10 Blok diagram pengujian multiplexer

4.3.4 Hasil Pengujian Rangkaian Multiplexer 38kHz



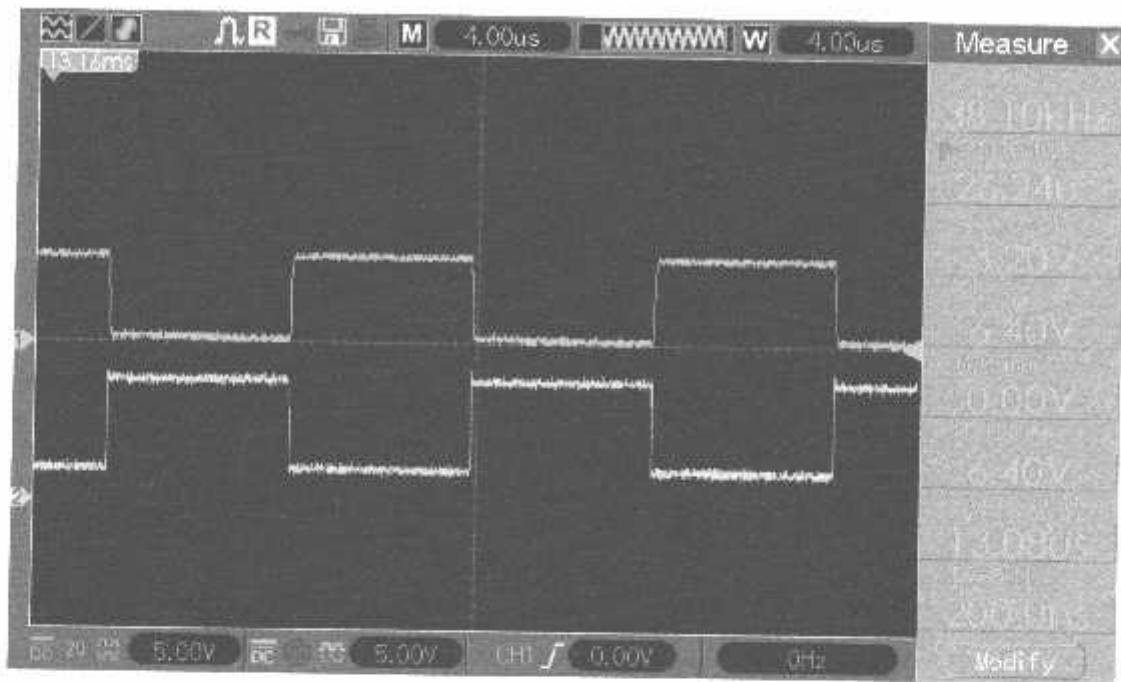
Gambar 4.11 Hasil Pengujian frekuensi multiplexer 38.02kHz sebagai input kiri



Gambar 4.12 Hasil Pengujian frekuensi multiplexer 38.03kHz sebagai input kanan

4.3.5 Hasil Pengujian Sinyal Rangkaian Multiplexser

Pengujian ini menggunakan Osiloskop Digital untuk mengetahui hasil keluaran dari bentuk sinyal rangkaian multiplexer yang menggunakan IC CD4066 dimana IC tersebut didalamnya terdapat saklar yang hasilnya terdapat dua sinyal gabungan (komposit), masing-masing mendapatkan frekuensi 38kHz dari sinyal pembawa dan yang nantinya akan digabungkan dengan data informasi berupa audio yang akan di dapatkan dari input kanan dan input kiri.



Gambar 4.13 Pengujian bentuk sinyal gabungan menggunakan Osiloskop Digital dengan frekuensi 38,10kHz

Dari hasil pengujian ini maka didapatkan bentuk sinyal Kotak dengan frekuensi yang dihasilkan sebesar 38.10kHz dengan nilai T/Div 4us dan tegangan input 5Volt

4.3.6 Analisis Hasil Pengujian Rangkaian Multiplexser

Hasil dari pengujian ini adalah menunjukan bahwa rangkaian menggunakan IC CD4066 sebagai IC yang berfungsi saklar. Pada pengujian multiplexer frekuensi dapat memperoleh keluaran hampir mencapai nilai 38kHz sebagai inputan L dan 38kHz sebagai inputan R. Meskipun pada hasil pengujian tidak mencapai nilai tersebut tetapi nilai eror nya sedikit, untuk mengetahui berapa besar nilai eror pada pengujian ini maka di dapatkan perhitungan untuk mencari nilai eror sebagai berikut :

a) Perhitungan Nilai Error 38.02kHz input kiri

$$Error = \frac{\text{frekuensi hasil pengujian} - \text{frekuensi yang diharapkan}}{\text{frekuensi yang diharapkan}} 100\%$$

$$Error = \frac{38.06kHz - 38.00kHz}{38.00kHz} 100\%$$

$$Error = \frac{0.06}{38.00} 100\%$$

$$Error = 0.15\%$$

b) Perhitungan Nilai Error 38.02kHz input kiri

$$Error = \frac{\text{frekuensi hasil pengujian} - \text{frekuensi yang diharapkan}}{\text{frekuensi yang diharapkan}} 100\%$$

$$Error = \frac{38.02kHz - 38.00kHz}{38.00kHz} 100\%$$

$$Error = \frac{0.02}{38.00} 100\%$$

$$Error = 0.05\%$$

c) Perhitungan Nilai Error 38.02kHz input kiri

$$Error = \frac{\text{frekuensi hasil pengujian} - \text{frekuensi yang diharapkan}}{\text{frekuensi yang diharapkan}} 100\%$$

$$Error = \frac{38.04kHz - 38.00kHz}{38.00kHz} 100\%$$

$$Error = \frac{0.04}{38.00} 100\%$$

$$Error = 0.10\%$$

a) Perhitungan Nilai Error 38.03kHz input kanan

$$Error = \frac{\text{frekuensi hasil pengujian} - \text{frekuensi yang diharapkan}}{\text{frekuensi yang diharapkan}} 100\%$$

$$Error = \frac{38.07kHz - 38.00kHz}{38.00kHz} 100\%$$

$$Error = \frac{0.07}{38.00} 100\%$$

$$Error = 0.18\%$$

b) Perhitungan Nilai Error 38.03kHz input kanan

$$Error = \frac{\text{frekuensi hasil pengujian} - \text{frekuensi yang diharapkan}}{\text{frekuensi yang diharapkan}} 100\%$$

$$Error = \frac{38.03kHz - 38.00kHz}{38.00kHz} 100\%$$

$$Error = \frac{0.03}{38.00} 100\%$$

$Error = 0.07\%$

c) Perhitungan Nilai Error 38.03kHz input kanan

$$Error = \frac{frekuensi\ hasil\ pengujian - frekuensi\ yang\ diharapkan}{frekuensi\ yang\ diharapkan} 100\%$$

$$Error = \frac{38.04kHz - 38.00kHz}{38.00kHz} 100\%$$

$$Error = \frac{0.04}{38.00} 100\%$$

$Error = 0.10\%$

Tabel 4.4 Hasil Pengujian Nilai Error pada Rangkaian Multiplexer dengan Inputan Kiri

t (menit)	Pengujian Menggunakan Multimeter (kHz)	Nilai Error menggunakan Multimeter (%)
10	38.06	0.15
40	38.02	0.05
60	38.04	0.10
Rata-rata		0.1%

Tabel 4.5 Hasil Pengujian Nilai Eror pada Rangkaian Multiplexer dengan Inputan Kanan

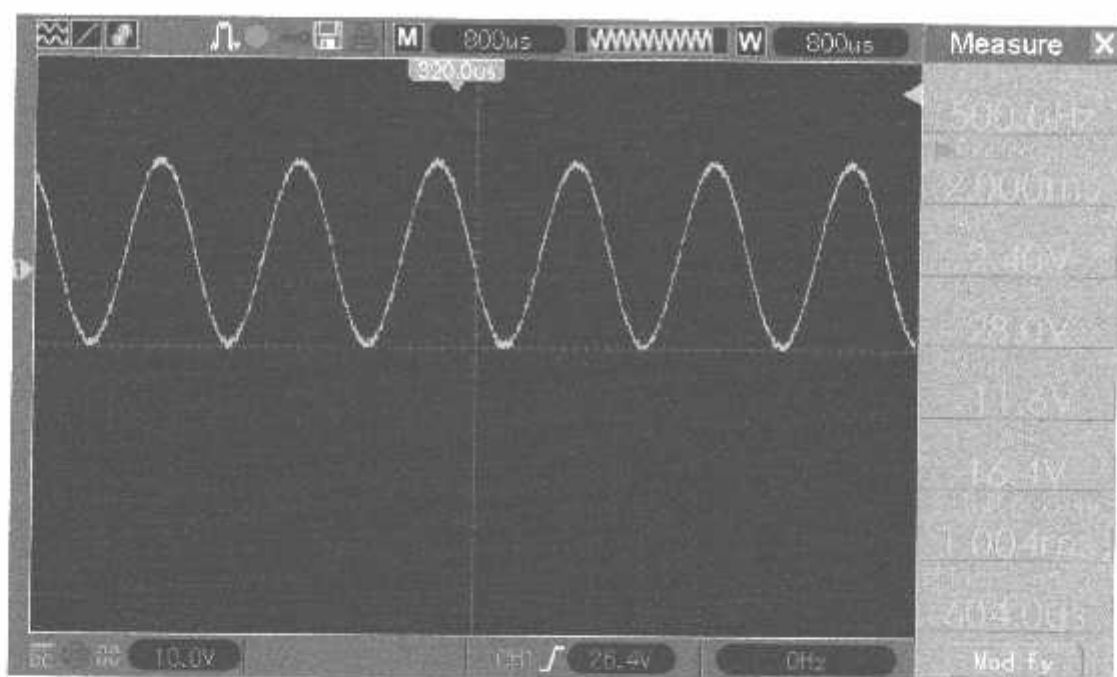
t (menit)	Pengujian Menggunakan Multimeter (kHz)	Nilai Eror menggunakan Multimeter (%)
10	38.07	0.18
40	38.03	0.07
60	38.04	0.10
Rata-rata		0.11%

4.3.7 Kesimpulan Hasil Pengujian Rangkaian Multiplexer

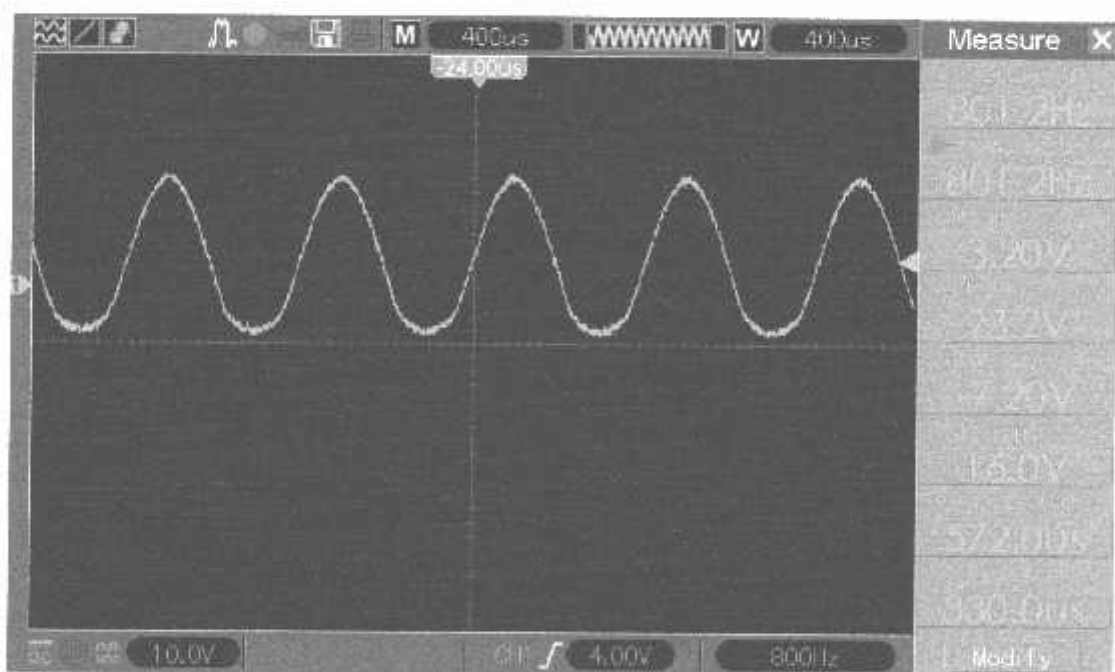
Hasil dari pengujian dari rangkaian multiplexer sebagai rangkaian pencampur sinyal pembawa dari osilator masing-masing didapatkan frekuensi sebesar 38kHz di input kiri dan di input kanan. Untuk nilai eror pada input kiri menggunakan multimeter digital mencapai 0.1% sedangkan untuk nilai eror pada input kanan menggunakan multimeter digital mencapai 0.11%.

4.3.8 Hasil Pengujian Menggunakan Inputan Data Informasi Audio

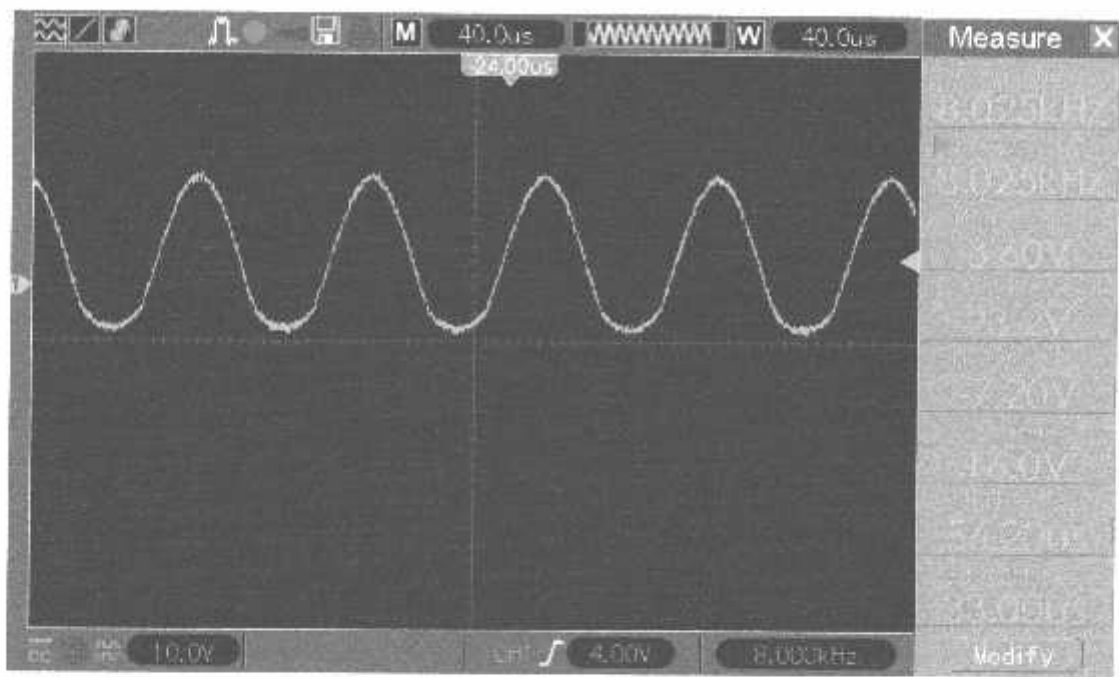
Pengujian ini menggunakan Osiloscop Digital untuk mengetahui hasil Input data informasi berupa suara audio yang di buat melalui audacity dengan data sebesar 500Hz, 800H, 8000kHz dan 11025kHz yang nantinya di campurkan dengan sinyal pembawa dari pembangkit sinyal osilator dari bentuk sinyal data informasi tersebut menunjukan hasil sinyal sinus dan sinyal campuran dari data informasi audio dan sub-carrier (sinyal pembawa) yang dihasilkan dari osilator.



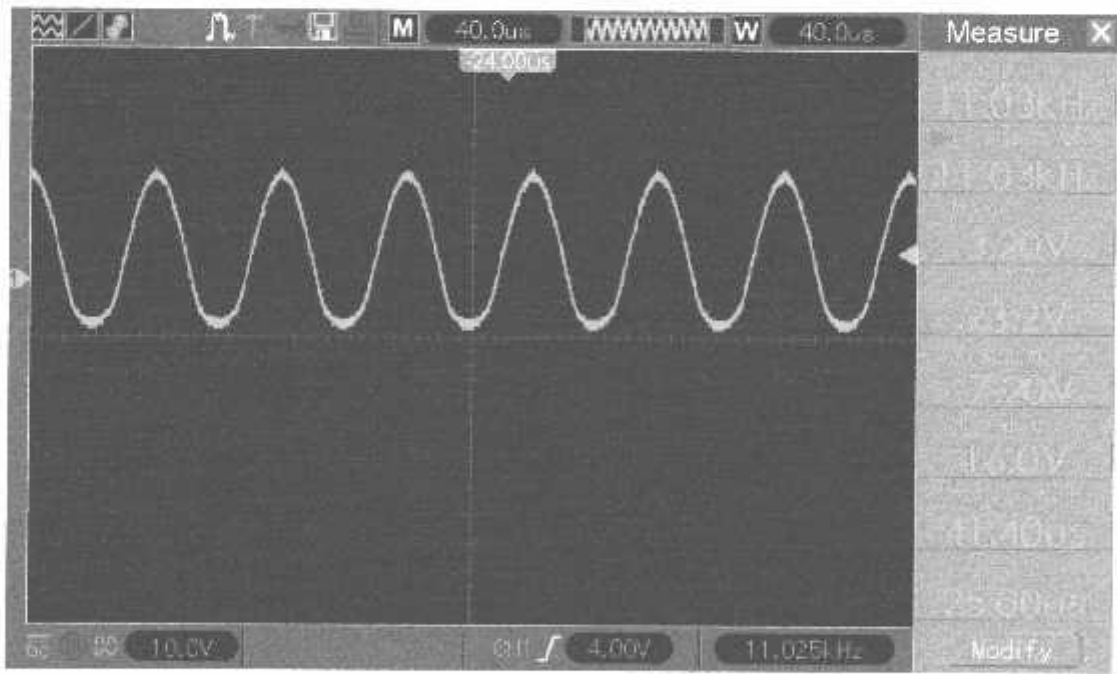
Gambar 4.14 Hasil Pengujian Bentuk Sinyal Audio Kiri dan Kanan dengan inputan 500Hz



Gambar 4.15 Hasil Pengujian Bentuk Sinyal Audio Kiri dan Kanan dengan inputan 800Hz



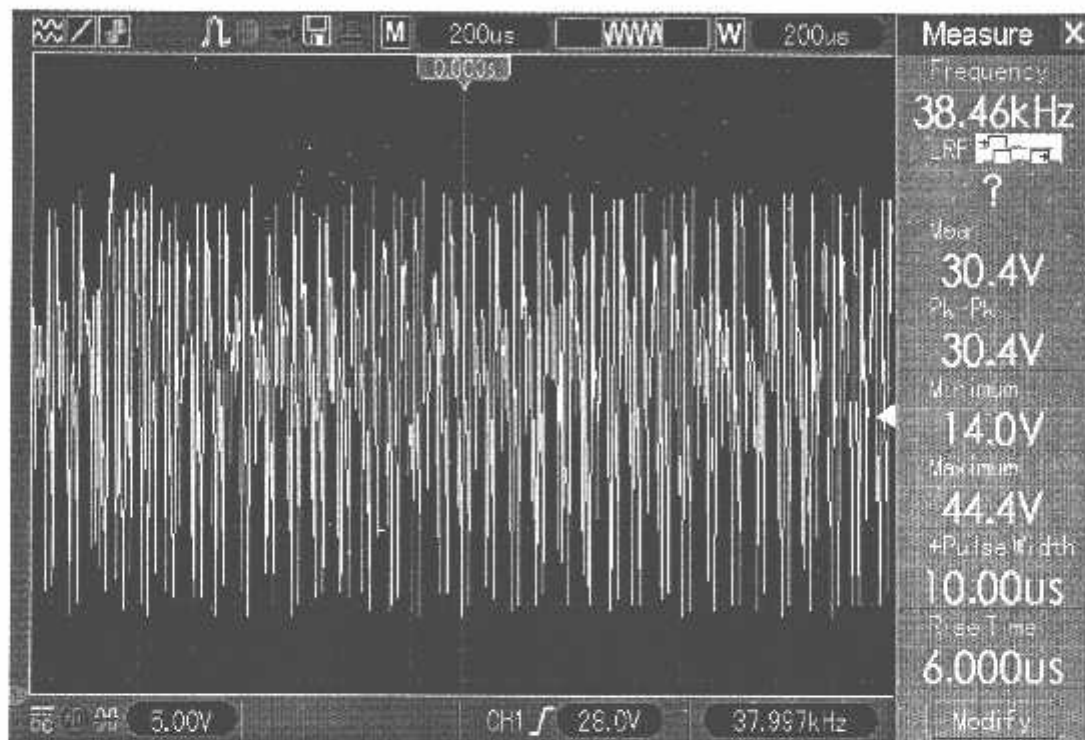
Gambar 4.16 Hasil Pengujian Bentuk Sinyal Audio Kiri dan Kanan dengan inputan 8000klHz



Gambar 4.17 Hasil Pengujian Bentuk Sinyal Audio Kiri dan Kanan dengan inputan 11.025kHz

4.3.8 Hasil Pengujian (DSB-SC) Penggabungan Sinyal Dari sub-carrier dan Data Informasi

Pada pengujian (DSB-SC) menggunakan Osiloskop Digital untuk mengetahui hasil Input data informasi yang dicampurkan oleh sub-carrier (sinyal-pembawa) berupa suara audio yang di buat melalui audacity dengan data sebesar 11025kHz dan 19kHz sebagai nada dasar.



Gambar 4.18 Hasil Pengujian Bentuk Sinyal DSB-SC

4.4 Pengujian Encoder To Decoder

Pada pengujian rangkaian encoder to decoder ini untuk mengetahui sinkronisasi dari kedua rangkaian yang mana encoder sebagai pengirim sinyal audio dan decoder sebagai penerima sinyal audio.

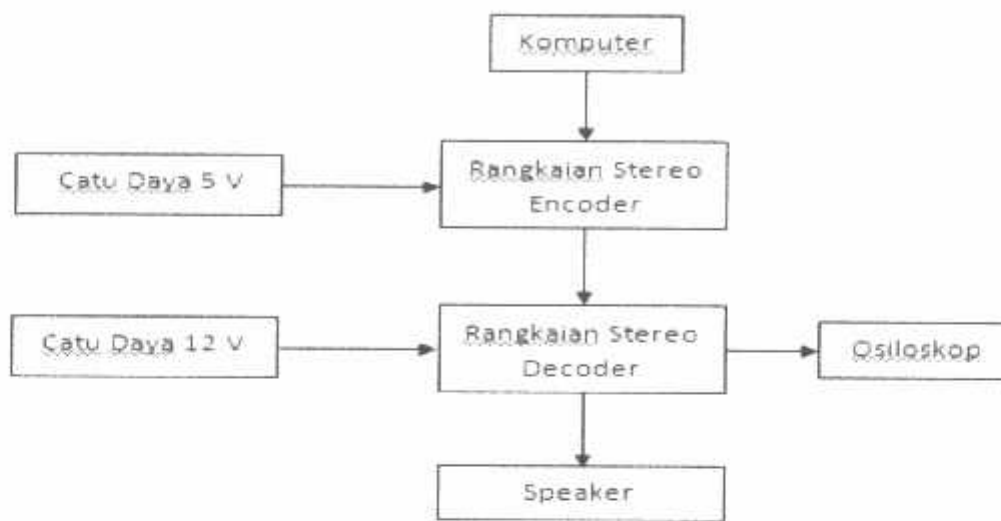
4.4.1 Alat Yang Digunakan

1. Catu Daya 12 Volt
2. Catu Daya 5 Volt
3. Rangkaian Stereo Encoder
4. Rangkaian Stereo Decoder
5. Osiloskop Digital
6. Komputer
7. Speaker

4.4.2 Langkah-langkah Pengujian

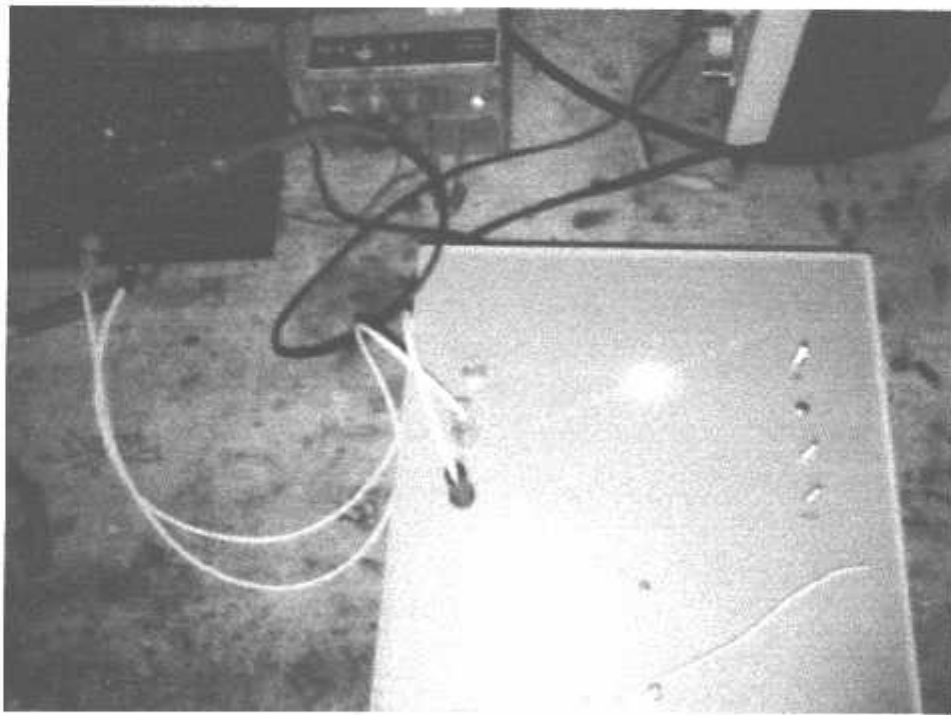
1. Hubungkan catu daya pada masing-masing rangkaian.
 2. Membangkitkan sinyal audio dari komputer dan di inputkan ke dalam rangkaian stereo encoder.
 3. Hubungkan rangkaian stereo encoder ke rangkaian stereo decoder.
 4. Hubungkan rangkaian stereo decoder ke sebuah speaker.
-

4.4.3 Blok Pengujian Encoder To Decoder



Gambar 4.19 Blok Pengujian Encoder to Decoder

4.4.4 Hasil Pengujian Encoder to Decoder



Gambar 4.20 Hasil Pengujian Encoder to Decoder

4.4.5 Analisa Hasil Pengujian Encoder to Decoder

Dari hasil pengujian yang sudah dilakukan didapatkan bahwa rangkaian stereo encoder dan rangkaian stereo decoder terhubung dengan baik yang mana suara yang dihasilkan sudah menunjukkan hasil suara berupa stereo dan rangkaian stereo decoder bisa mendeteksi frekuensi pilot tone yang dihasilkan oleh rangkaian stereo encoder dengan lampu LED yang menyala dan hasil frekuensi 19 kHz yang ditunjukkan pada osiloskop digital.

BAB V

PENUTUP

5.1 Kesimpulan

Setelah dilakukan proses perancangan dan pembuatan serta pengujian alat, maka dapat diambil kesimpulan :

1. Perancangan dan pembuatan stereo encoder dapat tercalisasi menggunakan IC NE555 sebagai pembangkit frekuensi/osilator, IC UA741 sebagai penguat yang terdapat low pass filter, IC CD4066 sebagai pencampur dari sinyal pembawa, IC CD4027 sebagai pembagi frekuensi yang dihasilkan oleh osilator.
2. Frekuensi yang dihasilkan dari pembangkit frekuensi stabil meskipun masih ada sedikit nilai eror dikarenakan menggunakan IC NE555 yang didalamnya terdapat nilai R dan nilai C untuk merubah nilai frekuensi yang diinginkan agar persisi maka di butuhkan perhitungan.
3. Frekuensi yang 19kHz tercampur dengan frekuensi pembawa 38kHz yang menggunakan IC CD4066.
4. Hasil audio yang di hasilkan oleh stereo encoder sudah menunjukan stereo.
5. Kesimpulan dari keseluruhan pengujian didapatkan % eror. Pada pengujian osilator menggunakan multimeter digital sebesar 0.1% dan menggunakan osiloskop 0.35%, pada pengujian pembagi 38kHz sebesar 0.18% menggunakan multimeter digital, sedangkan menggunakan osiloskop 0.24% pada pengujian multiplexer input kiri 0.1%. dan pada input kanan 0.11%. Nilai tersebut masih dalam batas kewajaran dalam sebuah perencanaan dan pembuatan suatu alat. Karena batas ambang maksimum kewajaran suatu alat yang dibuat sebesar 5% dan jika nilai erornya melebihi 5% maka suatu alat tersebut dianggap gagal. Alat ini masih banyak kekuarangan terutama dalam pengujian alat, untuk lebih lanjut alat ini perlu di uji coba kembali.
6. Catu daya yang digunakan dalam stereo encoder ini sebesar 5Volt.

5.2 Saran

Untuk pengembangan dan penelitian selanjutnya, agar lebih sempurna dalam pengembangan skripsi ini maka penulis memberikan saran sebagai berikut :

1. Untuk audio stereo encoder dapat di pergunakan sebagai siaran dengan penyempurnaan dengan menggunakan stereo encoder yang lebih tinggi kualitasnya.
 2. Frekuensi osilator dapat di perbesar dengan menggunakan Kristal agar hasil audio nya lebih menunjukan kualitas yang bagus.
 3. Dari perencanaan sistem yang telah direalisasikan pada skripsi ini, diharapkan dapat menjadi dasar penelitian lebih lanjut, mengingat banyaknya keterbatasan yang dihadapi.
-

DAFTAR PUSTAKA

- [1] Dalmasius N. A. P, September 2003. "Penggunaan SCA Pada Sistem Penyiaran Radio Fm Untuk Pengiriman Data Teks". Jurnal Teknik Elektro Universitas Diponegoro Semarang.
 - [2] Pavel STRANAK. 1993. New methods of stereo encoding for fm radio broadcasting based on digital technology. Phobos Engineering s.r.o., podnikatelska praha, Czech Republic.
 - [3] Usman U. K. 2010. Pengantar Telekomunikasi. Bandung: Informatika Bandung.
 - [4] Dennis Roddy, Kamal Idris, John Coolen, *Komunikasi Elektronika*, Oktober 1984
-

LAMPIRAN



PT. BNI (PERSERO) MALANG
BANK NIAGA MALANG

PERKUMPULAN PENGELOLA PENDIDIKAN UMUM DAN TEKNOLOGI NASIONAL MALANG
INSTITUT TEKNOLOGI NASIONAL MALANG

FAKULTAS TEKNOLOGI INDUSTRI
FAKULTAS TEKNIK SIPIL DAN PERENCANAAN
PROGRAM PASCASARJANA MAGISTER TEKNIK

Kampus I : Jl. Bendungan Sigura-gura No. 2 Telp. (0341) 551431 (Hunting) Fax. (0341) 553015 Malang 65145
Kampus II : Jl. Raya Karanglo, Km 2 Telp. (0341) 417636 Fax. (0341) 417634 Malang

BERITA ACARA UJIAN SKRIPSI
FAKULTAS TEKNOLOGI INDUSTRI

Nama : MOCHAMMAD ZAINI
NIM : 1012702
Program Studi : Teknik Elektro S-1
Konsentrasi : Teknik Telekomunikasi
Judul : RANCANG BANGUN AUDIO STEREO ENCODER UNTUK
PEMANCAR RADIO SIARAN FM

Dipertahankan dihadapan Majelis Penguji Skripsi Jenjang Strata Satu (S-1) pada :

Hari : Kamis

Tanggal : 14 Agustus 2014

Dengan Nilai : 86,5 (A)

Panitia Ujian Skripsi :

Majelis Ketua Penguji

M. Ibrahim Ashari, ST, MT
NIP.P.1030100358

Sekretaris Majelis Penguji

Dr. Eng. I Komang Somawirata, ST, MT
NIP.P.1030100361

Anggota Penguji

Dosen Penguji I

Ir. Eko Nurcahyo, MT
NIP.Y.1028700172

Dosen Penguji II

Irmalia Suryani Faradisa, ST, MT
NIP.P.1030000365



PT. BNI (PERSERO) MALANG
BANK NIAGA MALANG

PERKUMPULAN PENGELOLA PENDIDIKAN UMUM DAN TEKNOLOGI NASIONAL MALANG
INSTITUT TEKNOLOGI NASIONAL MALANG

FAKULTAS TEKNOLOGI INDUSTRI
FAKULTAS TEKNIK SIPIL DAN PERENCANAAN
PROGRAM PASCASARJANA MAGISTER TEKNIK

Kampus I : Jl. Bendungan Sigura-gura No. 2 Telp. (0341) 551431 (Hunting) Fax. (0341) 553015 Malang 65145
Kampus II : Jl. Raya Karanglo, Km 2 Telp. (0341) 417636 Fax. (0341) 417634 Malang

FORMULIR PERBAIKAN SKRIPSI

Dalam pelaksanaan skripsi jenjang Strata Satu (S-1) Program Studi Teknik Elektro Konsentrasi Teknik Telekomunikasi, maka perlu adanya perbaikan skripsi untuk mahasiswa:

Nama : MOCHAMMAD ZAINI
NIM : 1012702
Program Studi : Teknik Elektro S-1
Konsentrasi : Teknik Telekomunikasi
Judul : RANCANG BANGUN AUDIO STEREO ENCODER UNTUK PEMANCAR RADIO SIARAN FM

Tanggal	Uraian	Paraf
Penguji I 14 Agustus 2014	Penambahan Saran Dan Kesimpulan	
Penguji II 14 Agustus 2014	Revisi Total Bab III Sesuai dengan Perancangan sistem	

Disetujui :

Dosen Penguji I

Ir. Eko Nurcahyo, MT
NIP. Y. 1028700172

Dosen Penguji II

Irmalia Suryani Faradisa, ST, MT
NIP. P. 1030000365

Mengetahui,

Pembimbing I

M. Ibrahim Ashari, ST, MT
NIP. P. 1030100358

Pembimbing II

Michael Ardita, ST, MT
NIP. P. 1031000434



PROGRAM STUDI TEKNIK ELEKTRO S-1
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG
Kampus II : Jl. Raya Karambo Km. 2 Telp. (0341) 417635 Malang

PERNYATAAN KESEDIAAN DALAM PEMBIMBINGAN SKRIPSI

Sesuai permohonan dari mahasiswa/i :

Nama : **MOCHAMMAD ZAINI**
Nim : **1012702**
Semester : **VIII (Delapan)**
Jurusan : **Teknik Elektro S-1**
Konsentrasi : **Teknik Telekomunikasi**

Dengan ini menyatakan bersedia/tidak bersedia*) Membimbing skripsi dari mahasiswa tersebut, dengan judul :

" RANCANG BANGUN AUDIO STEREO ENCODER UNTUK PEMANCAR RADIO KOMUNIKASI FM"

Demikian surat pernyataan ini kami buat agar dapat dipergunakan seperlunya.

Hormat Kami


Michael Ardita, ST, MT
NIP.P. 1031000434

Catatan

Setelah disetujui agar formulir ini Diserahkan mahasiswa/i yang bersangkutan kepada jurusan untuk diproses lebih lanjut

*) Coret yang tidak perlu



PROGRAM STUDI TEKNIK ELEKTRO S-1
FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG
Kampus II : Jl. Raya Karanglo Km. 2 Telp. (0341) 417636 Malang

PERNYATAAN KESEDIAAN DALAM PEMBIMBINGAN SKRIPSI

Sesuai permohonan dari mahasiswa/i :

Nama : **MOCHAMMAD ZAINI**
Nim : **1012702**
Semester : **VIII (Delapan)**
Jurusan : **Teknik Elektro S-1**
Konsentrasi : **Teknik Telekomunikasi**

Dengan ini menyatakan bersedia/tidak bersedia*) Membimbing skripsi dari mahasiswa tersebut, dengan judul :

" RANCANG BANGUN AUDIO STEREO ENCODER UNTUK PEMANCAR RADIO KOMUNIKASI FM"

Demikian surat pernyataan ini kami buat agar dapat dipergunakan seperlunya.

Hormat Kami

M. Ibrahim Ashari, ST, MT

NIP.P. 1030100358

*) Coret yang tidak perlu



PROGRAM STUDI TEKNIK ELEKTRO S-1

**FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG**

Kampus II : Jl. Raya Karanglo Km. 2 Telp. (0341) 417636 Malang

Lampiran : 1 (satu) berkas
Pembimbing Skripsi

Kepada : Yth. Bapak/Ibu Michael Ardita, ST, MT
Dosen Teknik Elektro S-1
ITN Malang

Yang bertanda tangan dibawah

Nama : **MOCHAMMAD ZAINI**
Nim : **1012702**
Jurusan : **Teknik Elektro S-1**
Konsentrasi : **Teknik Telekomunikasi**

Dengan ini mengajukan permohonan, kiranya Bapak/Ibu bersedia menjadi Dosen Pembimbing untuk penyusunan Skripsi dengan judul :

**"RANCANG BANGUN AUDIO STEREO ENCODER UNTUK PEMANCAR
RADIO KOMUNIKASI FM"**

Demikian permohonan kami buat dan atas kesediaan Bapak kami ucapkan terima kasih.

Mengetahui

Ketua Program Studi Teknik Elektro
S-1

M. Ibrahim Ashari, ST, MT
NIP.P. 1030100358

Hormat Kami

MOCHAMMAD ZAINI
NIM. 1012702



PROGRAM STUDI TEKNIK ELEKTRO S-1

**FAKULTAS TEKNOLOGI INDUSTRI
INSTITUT TEKNOLOGI NASIONAL MALANG**

Kampus II - J. Raya Karanglo Km. 2 Telp. (0341) 417636 Malang

Lampiran : 1 (satu) berkas
Pembimbing Skripsi

Kepada : Yth. Bapak/Ibu **M. Ibrahim Ashari, ST, MT**
Dosen Teknik Elektro S-1
ITN Malang

Yang bertanda tangan dibawah

Nama : **MOCHAMMAD ZAINI**
Nim : **1012702**
Jurusan : **Teknik Elektro S-1**
Konsentrasi : **Teknik Telekomunikasi**

Dengan ini mengajukan permohonan, kiranya Bapak/Ibu bersedia menjadi Dosen Pembimbing untuk penyusunan Skripsi dengan judul :

**"RANCANG BANGUN AUDIO STEREO ENCODER UNTUK PEMANCAR
RADIO KOMUNIKASI FM"**

Demikian permohonan kami buat dan atas kesediaan Bapak kami ucapkan terima kasih,

Mengetahui

Ketua Program Studi Teknik Elektro

St

M. Ibrahim Ashari, ST, MT

NIP.P. 1036100358

Hormat Kami

MOCHAMMAD ZAINI

NIM. 1012702



BERITA ACARA SEMINAR PROPOSAL SKRIPSI
PROGRAM STUDI TEKNIK ELEKTRO S-1
Konsentrasi : Teknik Telekomunikasi

1.	Nim	: 1012702		
2.	Nama	: MOCHAMMAD ZAINI		
3.	Konsentrasi Jurusan	: Teknik Telekomunikasi		
4.	Jadwal Pelaksanaan:	Waktu	Tempat	
	25 Maret 2014	09.00	III.1.1	
5.	Judul proposal yang diseminarkan Mahasiswa	RANCANG BANGUN AUDIO STEREO ENCODER UNTUK PEMANCAR RADIO KOMUNIKASI FM SIARAN		
6.	Perubahan judul yang diusulkan oleh Kelompok Dosen Keahlian			
7.	Catatan :			
8.	Catatan :			
	Persetujuan judul Skripsi			
	Disetujui, Dosen Keahlian I	Disetujui, Dosen Keahlian II	Disetujui, Dosen Keahlian III	
	(.....)	(.....)	(.....)	
	Disetujui, Calon Dosen Pembimbing ybs			
Mengetahui, Ketua Program Studi Teknik Elektro S-1  M. Ibrahim Ashari, ST, MT NIP. P 1030100358		Pembimbing I  (.....)	Pembimbing II  (.....)	



PERKUMPULAN PENGELOLA PENDIDIKAN UMUM DAN TEKNOLOGI NASIONAL MALANG
INSTITUT TEKNOLOGI NASIONAL MALANG

**FAKULTAS TEKNOLOGI INDUSTRI
FAKULTAS TEKNIK SIPIL DAN PERENCANAAN
PROGRAM PASCASARJANA MAGISTER TEKNIK**

PT. BNI (PERSERO) MALANG
BANK NIAGA MALANG

Kampus I : Jl. Bendungan Sigura-gura No. 2 Telp. (0341) 551431 (Hunting), Fax. (0341) 553015 Malang 65145
Kampus II : Jl. Raya Karanglo, Km 2 Telp. (0341) 417636 Fax. (0341) 417634 Malang

Nomor Surat : ITN-073/EL-FTI/2014

Lampiran : -

Perihal : BIMBINGAN SKRIPSI

Ke pada : Yth. Bapak/Ibu **Michael Ardita, ST, MT**
Dosen Teknik Elektro S-1
ITN MALANG

Dengan Hormat

Sesuai dengan permohonan dan persetujuan dalam Proposal Skripsi untuk mahasiswa

Nama : **MOCHAMMAD ZAINI**
Nim : **1012702**
Fakultas : **Teknologi Industri**
Program Studi : **Teknik Elektro S-1**
Konsentrasi : **Teknik Telekomunikasi**

Maka dengan ini pembimbingan tersebut kami serahkan sepenuhnya kepada Saudara/i selama masa waktu :

" Semester Genap Tahun Akademik 2013-2014 "

Demikian agar maklum dan atas perhatian serta bantuannya kami sampaikan terima kasih.



Mengetahui

Ketua Program Studi Teknik Elektro S-1

M. Ibrahim Ashari, ST, MT

NIP.P. 1030100358



PERKUMPULAN PENGELOLA PENDIDIKAN UMUM DAN TEKNOLOGI NASIONAL MALANG
INSTITUT TEKNOLOGI NASIONAL MALANG

**FAKULTAS TEKNOLOGI INDUSTRI
FAKULTAS TEKNIK SIPIL DAN PERENCANAAN
PROGRAM PASCASARJANA MAGISTER TEKNIK**

PT. BNI (PERSERO) MALANG
BANK NIAGA MALANG

Kampus I : Jl. Bendungan Sigura-gura No. 2 Telp. (0341) 551431 (Hunting), Fax. (0341) 553015 Malang 65145
Kampus II : Jl. Raya Karanglo, Km 2 Telp. (0341) 417636 Fax. (0341) 417634 Malang

Nomor Surat : ITN-073/EL-FTI/2014

Lampiran : -

Perihal : BIMBINGAN SKRIPSI

Kepada : Yth. Bapak/Ibu **M. Ibrahim Ashari, ST, MT**
Dosen Teknik Elektro S-1
ITN MALANG

Dengan Hormat

Sesuai dengan permohonan dan persetujuan dalam Proposal Skripsi untuk mahasiswa

Nama : **MOCHAMMAD ZAINI**
Nim : **1012702**
Fakultas : **Teknologi Industri**
Program Studi : **Teknik Elektro S-1**
Konsentrasi : **Teknik Telekomunikasi**

Maka dengan ini pembimbingan tersebut kami serahkan sepenuhnya kepada Saudara/i selama masa waktu :

" Semester Genap Tahun Akademik 2013-2014 "

Demikian agar maklum dan atas perhatian serta bantuannya kami sampaikan terima kasih.



Mengetahui

Ketua Program Studi Teknik Elektro S-1

M. Ibrahim Ashari, ST, MT

NIP.P. 1030100358



MONITORING BIMBINGAN SKRIPSI
SEMESTER GENAP TAHUN AKADEMIK 2013-2014

Nama Mahasiswa : MOCHAMMAD ZAINI
NIM : 1012702
Nama Pembimbing : M. Ibrahim Ashari, ST, MT
Judul Skripsi : RANCANG BANGUN AUDIO STEREO ENCODER UNTUK PEMANCAR RADIO KOMUNIKASI FM

Minggu Ke-	Hari, Tanggal	Waktu Bimbingan	Materi Bimbingan	Paraf
1	12 april 2014	12.00 - 12.05	buat Bab I sesuai di proposal Buat Bab II, sesuai dg blue diagramnya.	
2	15 april 2014	08.00 - 08.50	rangkaikan pembangkit frekuensi.	
3	20 april 2014	10.00 - 10.10	acc Bab I revisi bab II	
4	24 april 2014	10.00 - 10	Acc Bab II	
5	23 mei 2014	09.30 - 09.45	Revisi Bab III	
6	11 juni 2014	09.30 - 10.00	tambahi frek generator untuk simulasi.	
7	8 juli 2014	10.30 - 11.00	acc Bab III, Bab IV bab V tambahkan upgrade	

Malang, ...
Pembimbing

.....
NIP

**MONITORING BIMBINGAN SKRIPSI**
SEMESTER GENAP TAHUN AKADEMIK 2013-2014

Nama Mahasiswa : MOCHAMMAD ZAINI
NIM : 1012702
Nama Pembimbing : Michael Ardita, ST, MT
Judul Skripsi : RANCANG BANGUN AUDIO STEREO ENCODER UNTUK PEMANCAR RADIO KOMUNIKASI FM

Minggu Ke-	Hari, Tanggal	Waktu Bimbingan	Materi Bimbingan	Paraf
1	Kamis, 10 - april - 2014		Pembahasan fungsi dari tiap blok diagram / skematik stereo encoder	
2	Kamis 17 / april / 2014	13.30 / 14.00	Teori dari IC NE555 sebagai pengganti dari osilator yang menggunakan XTAL 4,064 MHz	
3	23 / 4 / 2014		Perancangan Oscilator dgn IC 555 $\rightarrow$ 76 kHz	
4	Kamis 1 / mei / 2014		Perancangan Freq. Divider 76 $\rightarrow$ 38 $\rightarrow$ 19 (kHz)	
5	Kamis 8 / mei / 2014		Perhitungan Error untuk Oscilator ~~76~~ 76 kHz	
6	16 / 5		Pengukuran komponen 2 sinyal output Stereo Encoder (19 kHz, 38 kHz, dll)	
7			Analisa Matrix modulator untuk sinyal L - R $\rightarrow$ $\otimes$ 38 kHz	

Malang, ...

Pembimbing

NIP.

**MONITORING KEHADIRAN SKRIPSI**
SEMESTER GENAP TAHUN AKADEMIK 2013-2014

Nama Mahasiswa

: MOCHAMMAD ZAINI

NIM

: 1012702

Nama Pembimbing

: Michael Ardita, ST, MT

Tempat Skripsi

: LABORATORIUM JARINGAN TELEKOMUNIKASI

Judul Skripsi

: RANCANG BANGUN AUDIO STEREO ENCODER UNTUK
PEMANCAR RADIO KOMUNIKASI FM

Minggu Ke-	Hari, Tanggal	Waktu Kehadiran	Kegiatan/Aktivitas	Paraf Ka.Lab.
1	Kamis, 10 - april - 2014		Pembahasan fungsionalitas dari sub - sub modul / perancangan Rangkaian Stereo encoder.	<i>[Signature]</i>
2	Kamis 17/april/2014	10.30 - 14.30	Membuat Simulasi Rangkaian IC NE555 untuk mengetahui frekuensi.	<i>[Signature]</i>
3			Uji simulasi NE 555	<i>[Signature]</i>
4	Jum'at 2/mei/2014		Pengukuran freq. 76 kHz	<i>[Signature]</i>
5	Kamis 8/mei/2014		Pengukuran freq 38 kHz & 19 kHz (+ phase)	<i>[Signature]</i>
6	16/5/2014		Pengukuran AM - DSB-SC 38 kHz	
7				

Malang, ...

Kepala Laboratorium.....

NIP.....



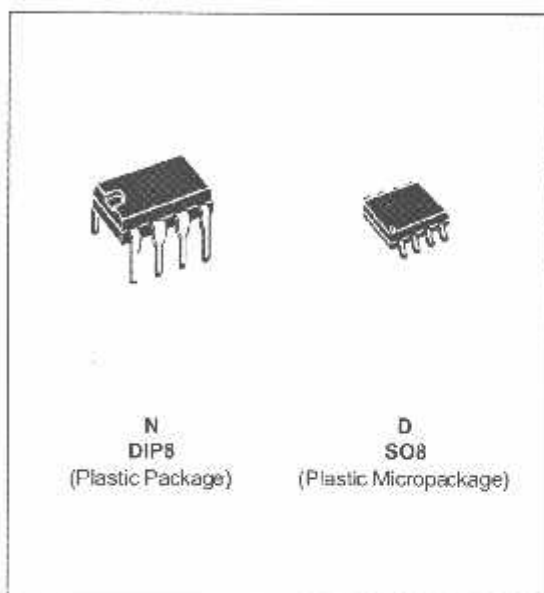
NE555 SA555 - SE555

GENERAL PURPOSE SINGLE BIPOLAR TIMERS

- LOW TURN OFF TIME
- MAXIMUM OPERATING FREQUENCY GREATER THAN 500kHz
- TIMING FROM MICROSECONDS TO HOURS
- OPERATES IN BOTH ASTABLE AND MONOSTABLE MODES
- HIGH OUTPUT CURRENT CAN SOURCE OR SINK 200mA
- ADJUSTABLE DUTY CYCLE
- TTL COMPATIBLE
- TEMPERATURE STABILITY OF 0.005% PER°C

DESCRIPTION

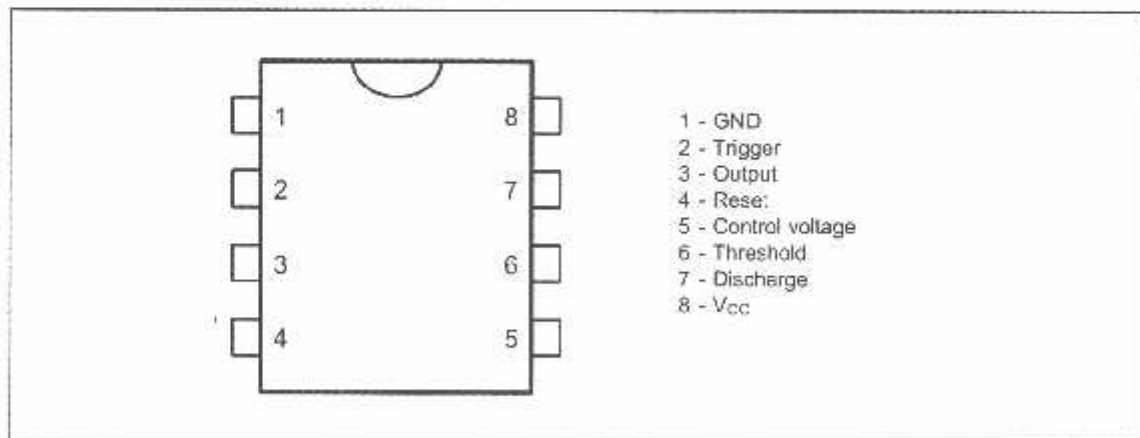
The NE555 monolithic timing circuit is a highly stable controller capable of producing accurate time delays or oscillation. In the time delay mode of operation, the time is precisely controlled by one external resistor and capacitor. For a stable operation as an oscillator, the free running frequency and the duty cycle are both accurately controlled with two external resistors and one capacitor. The circuit may be triggered and reset on falling waveforms, and the output structure can source or sink up to 200mA. The NE555 is available in plastic and ceramic minidip package and in a 8-lead micropackage and in metal can package version.



ORDER CODES

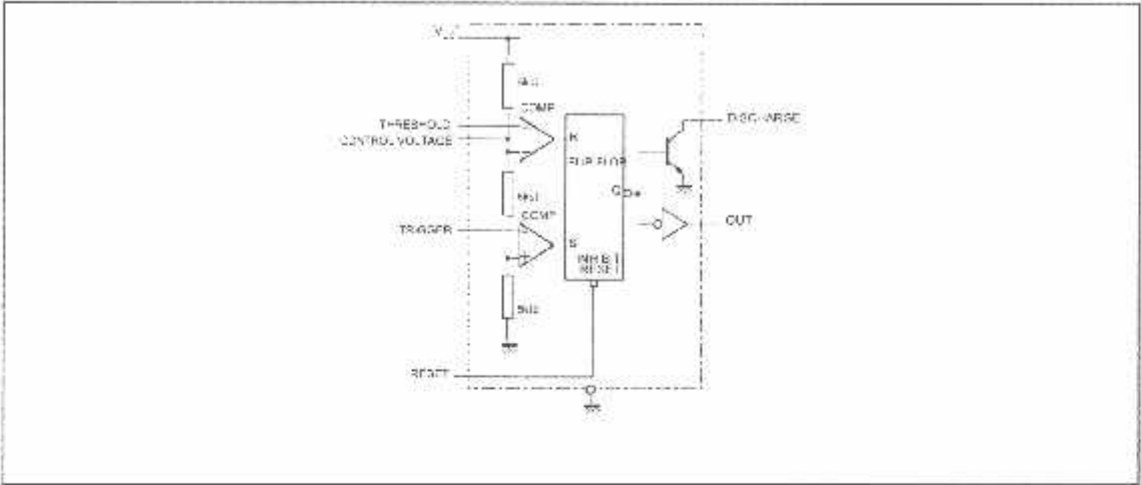
Part Number	Temperature Range	Package	
		N	D
NE555	0°C, 70°C	•	•
SA555	-40°C, 105°C	•	•
SE555	-55°C, 125°C	•	•

PIN CONNECTIONS (top view)

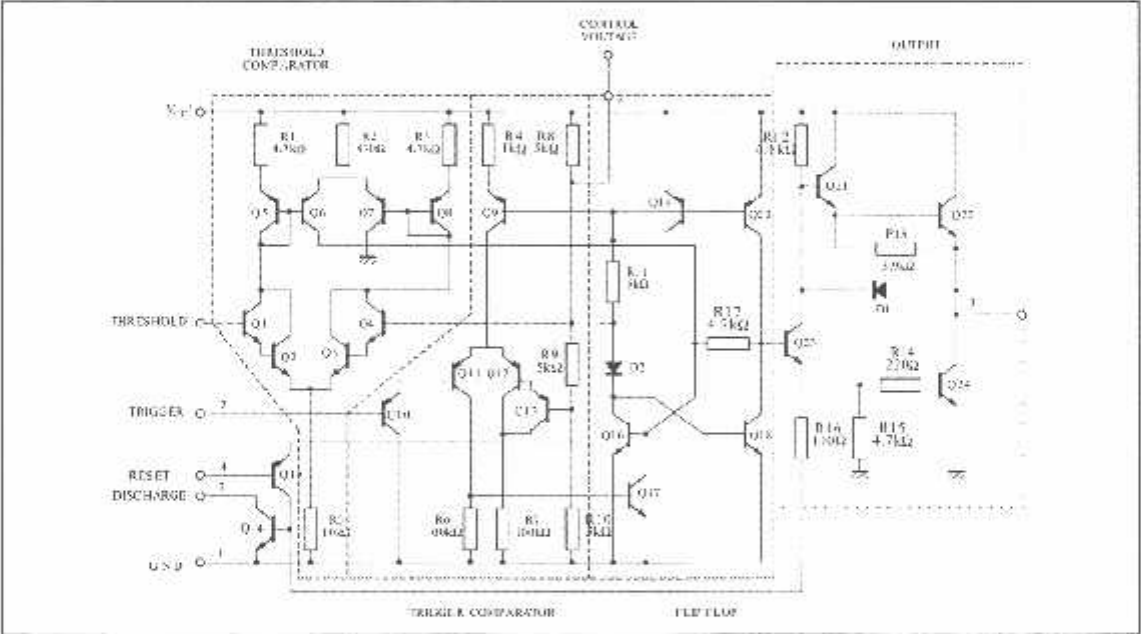


NE555/SA555/SE555

BLOCK DIAGRAM



SCHEMATIC DIAGRAM



ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
V _{cc}	Supply Voltage	18	V
T _{oper}	Operating Free Air Temperature Range	0 to 70 -40 to 105 55 to 125	°C
T _j	Junction Temperature	150	°C
T _{stg}	Storage Temperature Range	-65 to 150	°C



OPERATING CONDITIONS

Symbol	Parameter	SE555	NE555 - SA555	Unit
V_{CC}	Supply Voltage	4.5 to 18	4.5 to 18	V
V_{th} , V_{trig} , V_c , V_{reset}	Maximum Input Voltage	V_{CC}	V_{CC}	V

ELECTRICAL CHARACTERISTICS

$T_{amb} = +25^{\circ}\text{C}$, $V_{CC} = +5\text{V}$ to $+15\text{V}$ (unless otherwise specified)

Symbol	Parameter	SE555			NE555 - SA555			Unit
		Min.	Typ.	Max.	Min.	Typ.	Max.	
I_{CC}	Supply Current ($R_L = \infty$) (- note 1) Low State $V_{CC} = +5\text{V}$ $V_{CC} = +15\text{V}$ High State $V_{CC} = 5\text{V}$		3 10 2	5 12		3 10 2	6 15	mA
	Timing Error (monostable) ($R_A = 2\text{k}\Omega$ to $100\text{k}\Omega$, $C = 0.1\mu\text{F}$) Initial Accuracy - (note 2) Drift with Temperature Drift with Supply Voltage		0.5 30 0.05	2 100 0.2		1 50 0.1	3 0.5	% ppm/ $^{\circ}\text{C}$ %/V
	Timing Error (astable) ($R_A, R_B = 1\text{k}\Omega$ to $100\text{k}\Omega$, $C = 0.1\mu\text{F}$, $V_{CC} = +15\text{V}$) Initial Accuracy - (note 2) Drift with Temperature Drift with Supply Voltage		1.5 90 0.15			2.25 150 0.3		% ppm/ $^{\circ}\text{C}$ %/V
V_{CL}	Control Voltage level $V_{CC} = +15\text{V}$ $V_{CC} = +5\text{V}$	9.6 2.9	10 3.33	10.4 3.8	9 2.6	10 3.33	11 4	V
V_{th}	Threshold Voltage $V_{CC} = +15\text{V}$ $V_{CC} = +5\text{V}$	9.4 2.7	10 3.33	10.6 4	8.8 2.4	10 3.33	11.2 4.2	V
I_{th}	Threshold Current - (note 3)		0.1	0.25		0.1	0.25	μA
V_{trig}	Trigger Voltage $V_{CC} = +15\text{V}$ $V_{CC} = +5\text{V}$	4.8 1.45	5 1.67	5.2 1.9	4.5 1.1	5 1.67	5.6 2.2	V
I_{trig}	Trigger Current ($V_{trig} = 0\text{V}$)		0.5	0.9		0.5	2.0	μA
V_{reset}	Reset Voltage - (note 4)	0.4	0.7	1	0.4	0.7	1	V
I_{reset}	Reset Current: $V_{reset} = +0.4\text{V}$ $V_{reset} = 0\text{V}$		0.1 0.4	0.4 1		0.1 0.4	0.4 1.5	mA
V_{OL}	Low Level Output Voltage $V_{CC} = +15\text{V}$, $I_{O(sink)} = 10\text{mA}$ $I_{O(sink)} = 50\text{mA}$ $I_{O(sink)} = 100\text{mA}$ $I_{O(sink)} = 200\text{mA}$ $V_{CC} = +5\text{V}$, $I_{O(sink)} = 8\text{mA}$ $I_{O(sink)} = 5\text{mA}$		0.1 0.4 2 2.5 0.1 0.05	0.15 0.5 2.2 0.2		0.1 0.4 2 2.5 0.3 0.25	0.25 0.75 2.5 0.4 0.35	V
V_{OH}	High Level Output Voltage $V_{CC} = +15\text{V}$, $I_{O(source)} = 200\text{mA}$ $I_{O(source)} = 100\text{mA}$ $V_{CC} = +5\text{V}$, $I_{O(source)} = 100\text{mA}$	13 3	12.5 13.3 3.3		12.75 2.75	12.5 13.3 3.3		V

- Notes : 1 Supply current when output is high is typically 1mA less.
 2 Tested at $V_{CC} = +5\text{V}$ and $V_{CC} = +15\text{V}$.
 3 This will determine the maximum value of $R_A + R_B$ for +15V operation the max total is $R = 20\text{M}\Omega$ and for 5V operation the max total $R = 3.5\text{M}\Omega$.

ELECTRICAL CHARACTERISTICS (continued)

Symbol	Parameter	SE555			NE555 - SA555			Unit
		Min.	Typ.	Max.	Min.	Typ.	Max.	
$I_{dis(off)}$	Discharge Pin Leakage Current (output high) ($V_{dis} = 10V$)		20	100		20	100	nA
$V_{ds(sat)}$	Discharge pin Saturation Voltage (output: low) - (note 5) $V_{cc} = +15V, I_{dis} = 15mA$ $V_{cc} = +5V, I_{dis} = 4.5mA$		180 80	480 200		180 80	480 200	mV
t_r t_f	Output Rise Time Output Fall Time		100 100	200 200		100 100	300 300	ns
t_{off}	Turn off Time - (note 6) ($V_{load} = V_{cc}$)		0.5			0.5		μs

Notes : 5. No protection against excessive Pin 7 current is necessary, providing the package dissipation rating will not be exceeded.
6. Time measured from a positive going input pulse from 0 to 0.8x V_{ix} into the threshold to the drop from high to low of the output trigger is tied to threshold.

Figure 1 : Minimum Pulse Width Required for Trigering

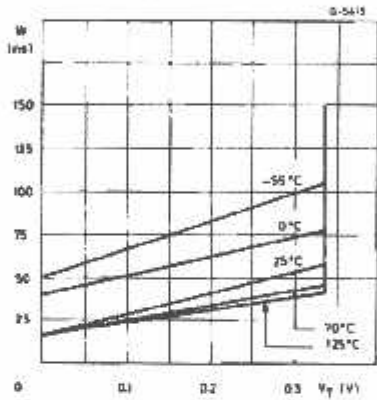


Figure 2 : Supply Current versus Supply Voltage

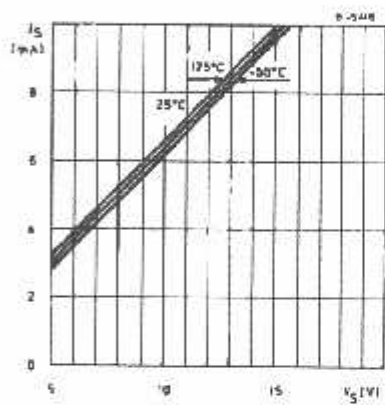


Figure 3 : Delay Time versus Temperature

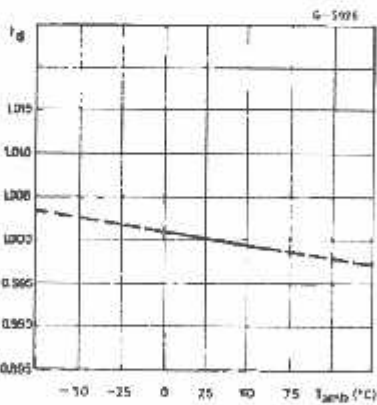


Figure 4 : Low Output Voltage versus Output Sink Current

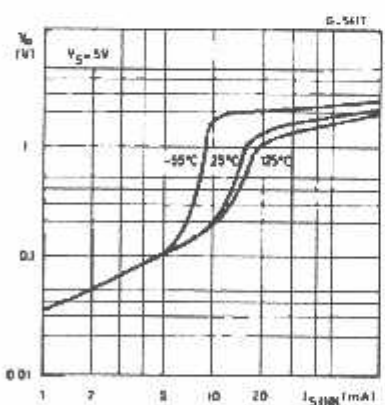
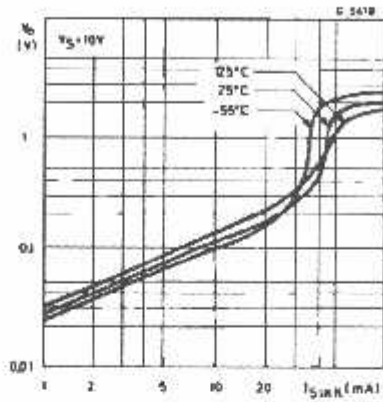
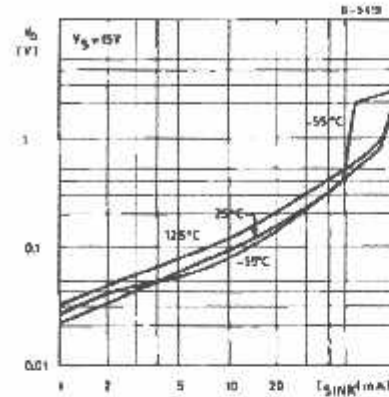
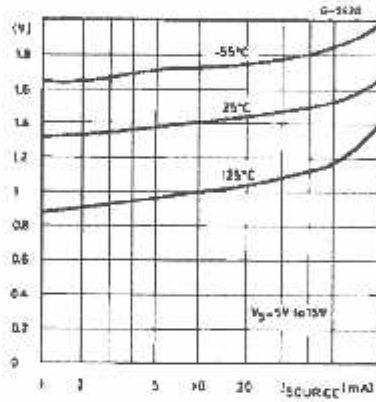
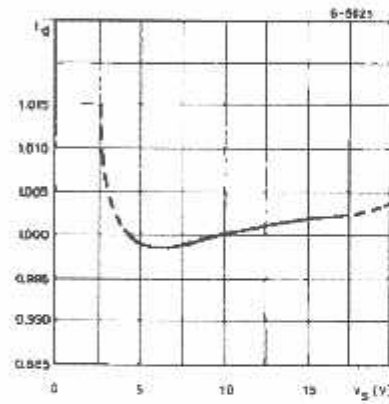
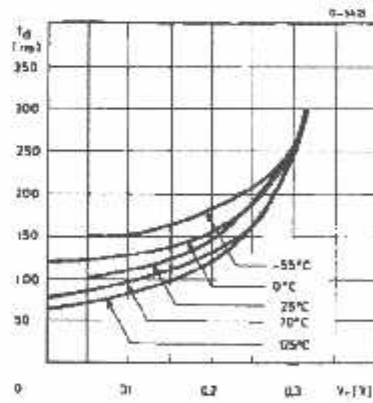


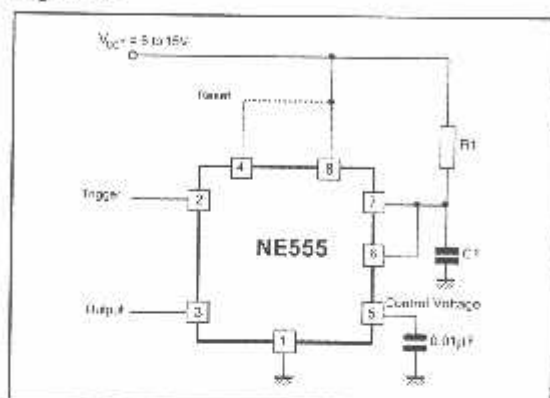
Figure 5 : Low Output Voltage versus Output Sink Current**Figure 6 :** Low Output Voltage versus Output Sink Current**Figure 7 :** High Output Voltage Drop versus Output**Figure 8 :** Delay Time versus Supply Voltage**Figure 9 :** Propagation Delay versus Voltage Level of Trigger Value

APPLICATION INFORMATION

MONOSTABLE OPERATION

In the monostable mode, the timer functions as a one-shot. Referring to figure 10 the external capacitor is initially held discharged by a transistor inside the timer.

Figure 10



The circuit triggers on a negative-going input signal when the level reaches $1/3 V_{CC}$. Once triggered, the circuit remains in this state until the set time has elapsed, even if it is triggered again during this interval. The duration of the output HIGH state is given by $t = 1.1 R_1 C_1$ and is easily determined by figure 12.

Notice that since the charge rate and the threshold level of the comparator are both directly proportional to supply voltage, the timing interval is independent of supply. Applying a negative pulse simultaneously to the reset terminal (pin 4) and the trigger terminal (pin 2) during the timing cycle discharges the external capacitor and causes the cycle to start over. The timing cycle now starts on the positive edge of the reset pulse. During the time the reset pulse is applied, the output is driven to its LOW state.

When a negative trigger pulse is applied to pin 2, the flip-flop is set, releasing the short circuit across the external capacitor and driving the output HIGH. The voltage across the capacitor increases exponentially with the time constant $\tau = R_1 C_1$. When the voltage across the capacitor equals $2/3 V_{CC}$, the comparator resets the flip-flop which then discharge the capacitor rapidly and drives the output to its LOW state.

Figure 11 shows the actual waveforms generated in this mode of operation.

When Reset is not used, it should be tied high to avoid any possibly or false triggering.

Figure 11

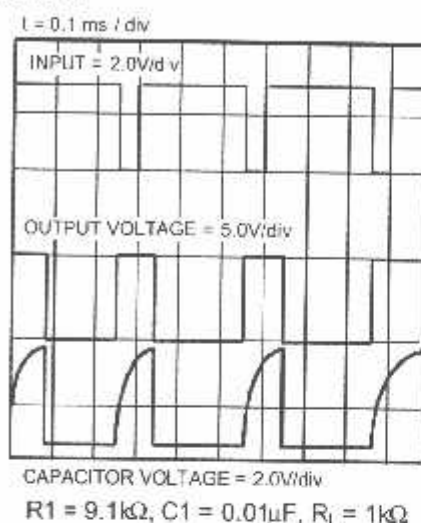
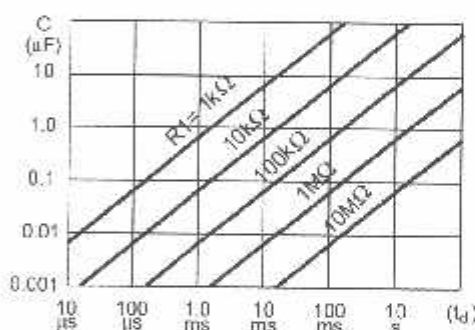


Figure 12



ASTABLE OPERATION

When the circuit is connected as shown in figure 13 (pin 2 and 6 connected) it triggers itself and free runs as a multivibrator. The external capacitor charges through R_1 and R_2 and discharges through R_2 only. Thus the duty cycle may be precisely set by the ratio of these two resistors.

In the astable mode of operation, C_1 charges and discharges between $1/3 V_{CC}$ and $2/3 V_{CC}$. As in the triggered mode, the charge and discharge times and therefore frequency are independent of the supply voltage.

Figure 13

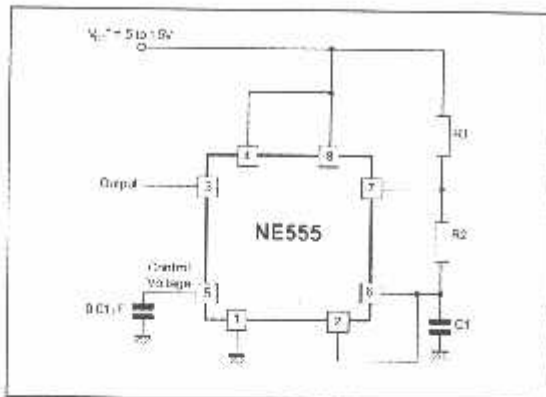


Figure 14 shows actual waveforms generated in this mode of operation.

The charge time (output HIGH) is given by :

$$t_1 = 0.693 (R_1 + R_2) C_1$$

and the discharge time (output LOW) by :

$$t_2 = 0.693 (R_2) C_1$$

Thus the total period T is given by :

$$T = t_1 + t_2 = 0.693 (R_1 + 2R_2) C_1$$

The frequency of oscillation is then :

$$f = \frac{1}{T} = \frac{1.44}{(R_1 + 2R_2) C_1}$$

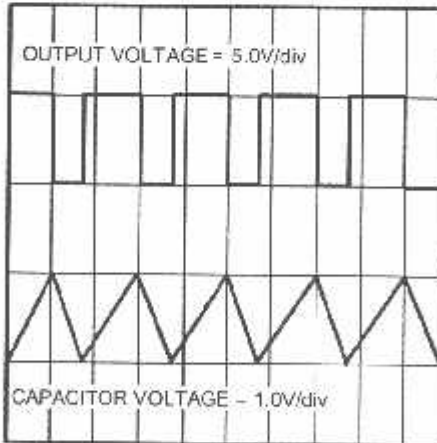
and may be easily found by figure 15.

The duty cycle is given by :

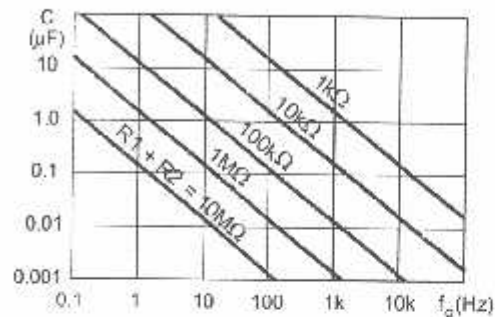
$$D = \frac{R_2}{R_1 + 2R_2}$$

Figure 14

$t = 0.5 \text{ ms/div}$



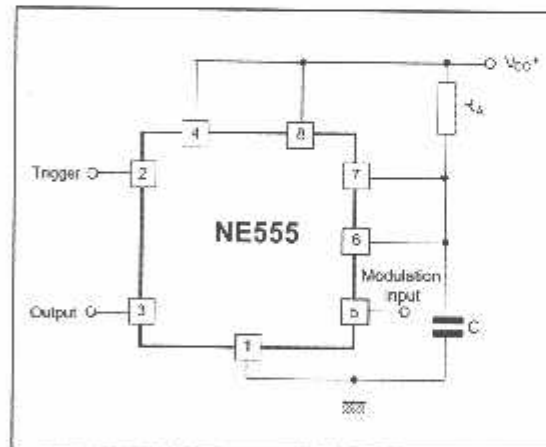
$R_1 = R_2 = 4.8 \text{ k}\Omega$, $C_1 = 0.1 \mu\text{F}$, $R_L = 1 \text{ k}\Omega$

Figure 15 : Free Running Frequency versus R_1 , R_2 and C_1 

PULSE WIDTH MODULATOR

When the timer is connected in the monostable mode and triggered with a continuous pulse train, the output pulse width can be modulated by a signal applied to pin 5. Figure 16 shows the circuit.

Figure 16 : Pulse Width Modulator.



LINEAR RAMP

When the pullup resistor, R_A , in the monostable circuit is replaced by a constant current source, a linear ramp is generated. Figure 17 shows a circuit configuration that will perform this function.

Figure 17.

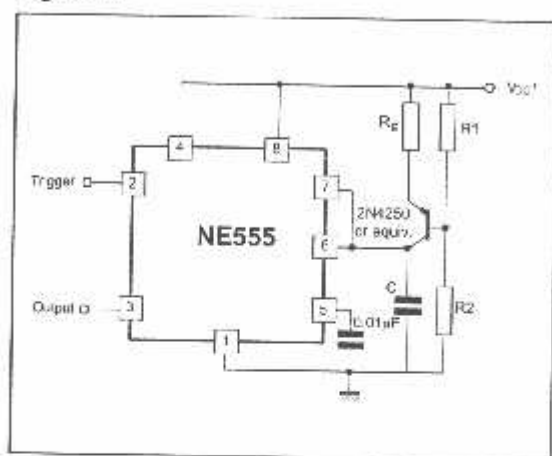
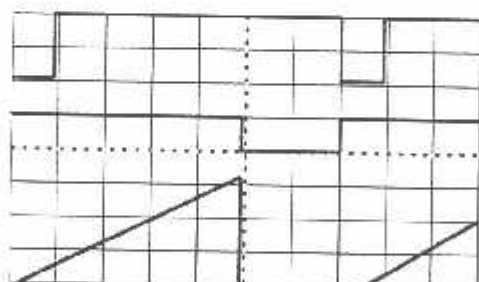


Figure 18 shows waveforms generated by the linear ramp.

The time interval is given by :

$$T = \frac{(2/3 V_{CC} R_E (R_1 + R_2) C}{R_1 V_{CC} - V_{BE} (R_1 + R_2)} V_{BE} = 0.6V$$

Figure 18 : Linear Ramp.



$V_{CC} = 5V$
 Time = 20 μs /DIV
 $R_1 = 47k\Omega$
 $R_2 = 100k\Omega$
 $R_E = 2.7k\Omega$
 $C = 0.01\mu F$

Top trace : input 3V/DIV
Middle trace : output 5V/DIV
Bottom trace : output 5V/DIV
Bottom trace : capacitor voltage 1V/DIV

50% DUTY CYCLE OSCILLATOR

For a 50% duty cycle the resistors R_A and R_E may be connected as in figure 19. The time period for the output high is the same as previous.

$$t_1 = 0.693 R_A C.$$

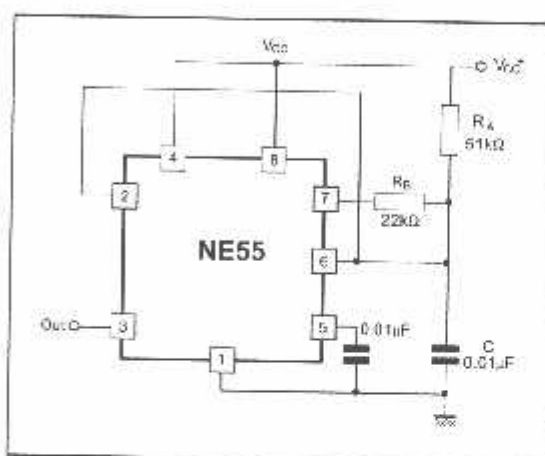
For the output low it is $t_2 =$

$$[(R_A R_B)/(R_A + R_B)] \text{ CLn} \left[\frac{R_B - 2R_A}{2R_B - R_A} \right]$$

Thus the frequency of oscillation is $f = \frac{1}{t_1 + t_2}$

Note that this circuit will not oscillate if R_g is greater

Figure 19 : 50% Duty Cycle Oscillator

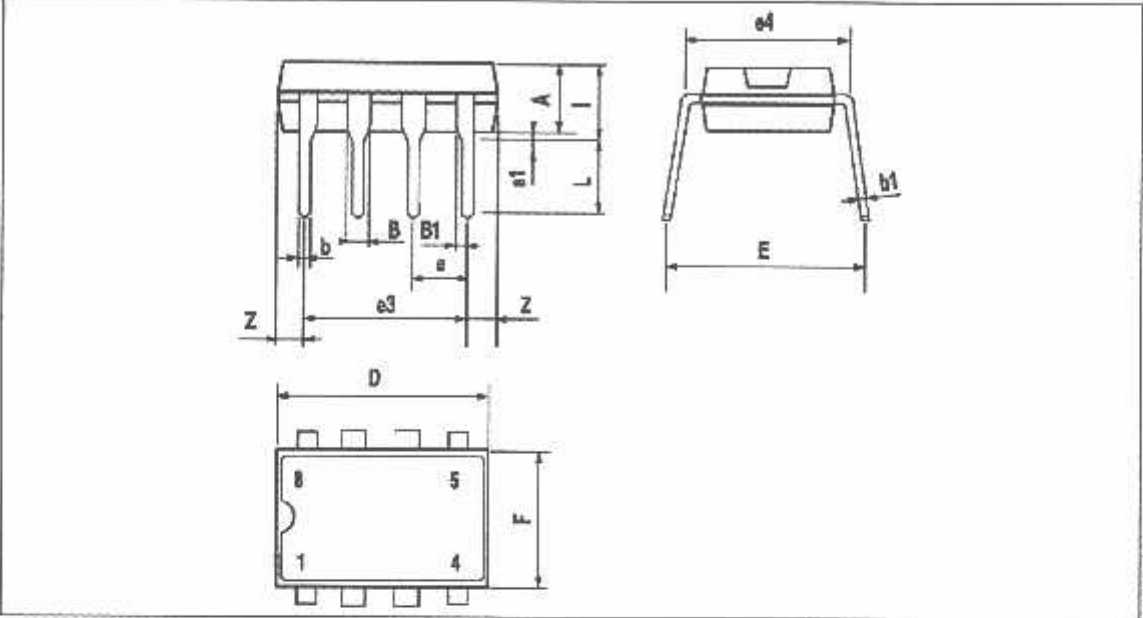


than $1/2 R_A$ because the junction of R_A and R_B cannot bring pin 2 down to $1/3 V_{CC}$ and trigger the lower comparator.

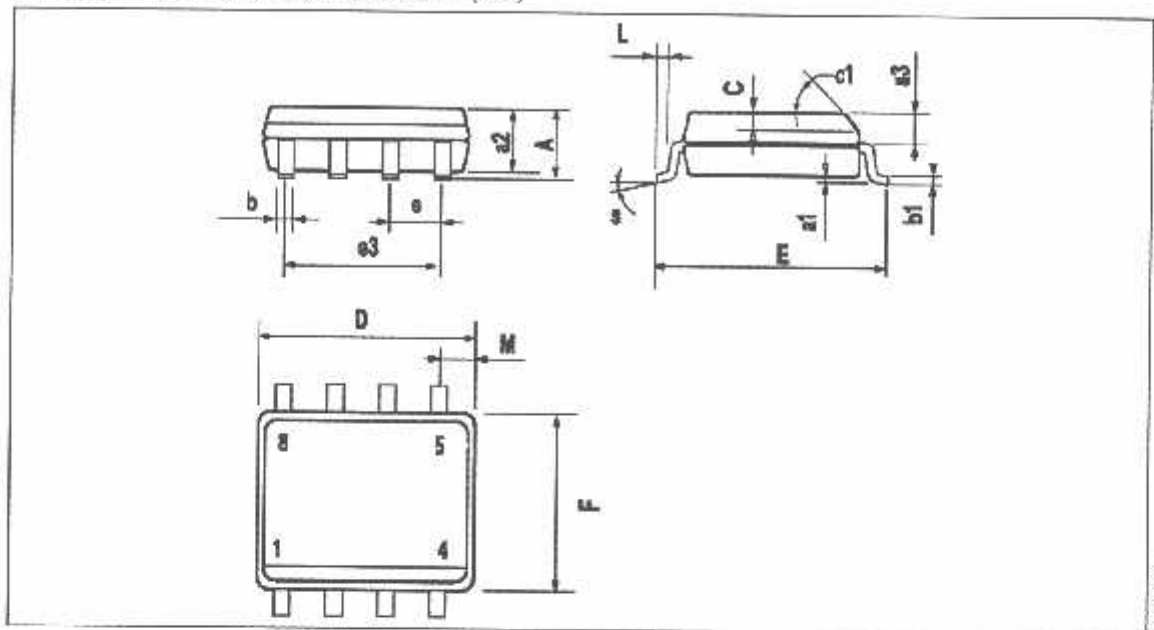
ADDITIONAL INFORMATION

Adequate power supply bypassing is necessary to protect associated circuitry. Minimum recommended is 0.1 μ F in parallel with 1 μ F electrolytic.

PACKAGE MECHANICAL DATA
8 PINS - PLASTIC DIP



Dimensions	Millimeters			Inches		
	Min.	Typ.	Max.	Min.	Typ.	Max.
A		3.32			0.131	
a1	0.51			0.020		
B	1.15		1.85	0.045		0.065
b	0.356		0.55	0.014		0.022
b1	0.204		0.304	0.008		0.012
D			10.92			0.430
E	7.95		9.75	0.313		0.384
e		2.54			0.100	
e3		7.62			0.300	
e4		7.62			0.300	
F			6.6			0.260
			5.08			0.200
L	3.18		3.81	0.125		0.150
Z			1.52			0.060

PACKAGE MECHANICAL DATA
8 PINS - PLASTIC MICROPACKAGE (SO)


Pw:502.bps

Dimensions	Millimeters			Inches		
	Min.	Typ.	Max.	Min.	Typ.	Max.
A			1.75			0.069
a1	0.1		0.25	0.004		0.010
a2			1.65			0.065
a3	0.65		0.85	0.026		0.033
b	0.35		0.48	0.014		0.019
b1	0.19		0.25	0.007		0.010
C	0.25		0.5	0.010		0.020
c1	45° (typ.)					
D	4.8		5.0	0.189		0.197
E	5.8		6.2	0.228		0.244
e		1.27			0.050	
e3		3.81			0.150	
F	3.8		4.0	0.150		0.157
L	0.4		1.27	0.016		0.050
M			0.6			0.024
S	8° (max.)					

SO8 TEL

Information furnished is believed to be accurate and reliable. However, STMicroelectronics assumes no responsibility for the consequences of use of such information nor for any infringement of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of STMicroelectronics. Specifications mentioned in this publication are subject to change without notice. This publication supersedes and replaces all information previously supplied. STMicroelectronics products are not authorized for use as critical components in life support devices or systems without express written approval of STMicroelectronics.

© The ST logo is a trademark of STMicroelectronics

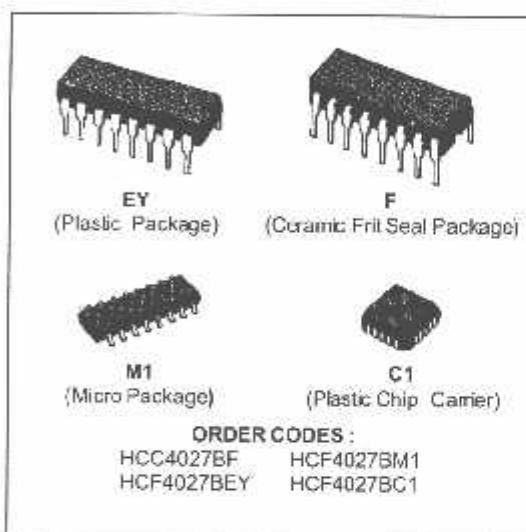
© 1998 STMicroelectronics - Printed in Italy - All Rights Reserved
 STMicroelectronics GROUP OF COMPANIES

Australia - Brazil - Canada - China - France - Germany - Italy - Japan - Korea - Malaysia - Malta - Mexico - Morocco
 The Netherlands - Singapore - Spain - Sweden - Switzerland - Taiwan - Thailand - United Kingdom - U.S.A.

ORDER CODE

DUAL-J-K MASTER-SLAVE FLIP-FLOP

- SET-RESET CAPABILITY
- STATIC FLIP-FLOP OPERATION - RETAINS STATE INDEFINITELY WITH CLOCK LEVEL EITHER "HIGH" OR "LOW"
- MEDIUM SPEED OPERATION - 16MHz (typ. clock toggle rate at 10V)
- STANDARDIZED SYMMETRICAL OUTPUT CHARACTERISTICS
- QUIESCENT CURRENT SPECIFIED TO 20V FOR HCC DEVICE
- INPUT CURRENT OF 100nA AT 18V AND 25°C FOR HCC DEVICE
- 100% TESTED FOR QUIESCENT CURRENT
- MEETS ALL REQUIREMENTS OF JEDEC TENTATIVE STANDARD NO. 13A, "STANDARD SPECIFICATIONS FOR DESCRIPTION OF "B" SERIES CMOS DEVICES".



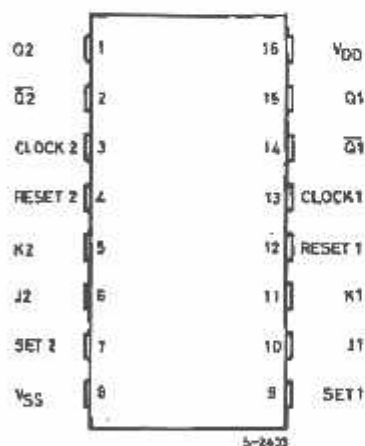
DESCRIPTION

The **HCC4027B** (extended temperature range) and **HCF4027B** (intermediate temperature range) are monolithic integrated circuit, available in 16-lead dual in-line plastic or ceramic package and plastic micro package.

The **HCC/HCF4027B** is a single monolithic chip integrated circuit containing two identical complementary-symmetry J-K master-slave flip-flops. Each flip-flop has provisions for individual J, K, Set, Reset, and Clock input signals. Buffered Q and Q signals are provided as outputs. This input-output arrangement provides for compatible operation with the **HCC/HCF4013B** dual D-type flip-flop.

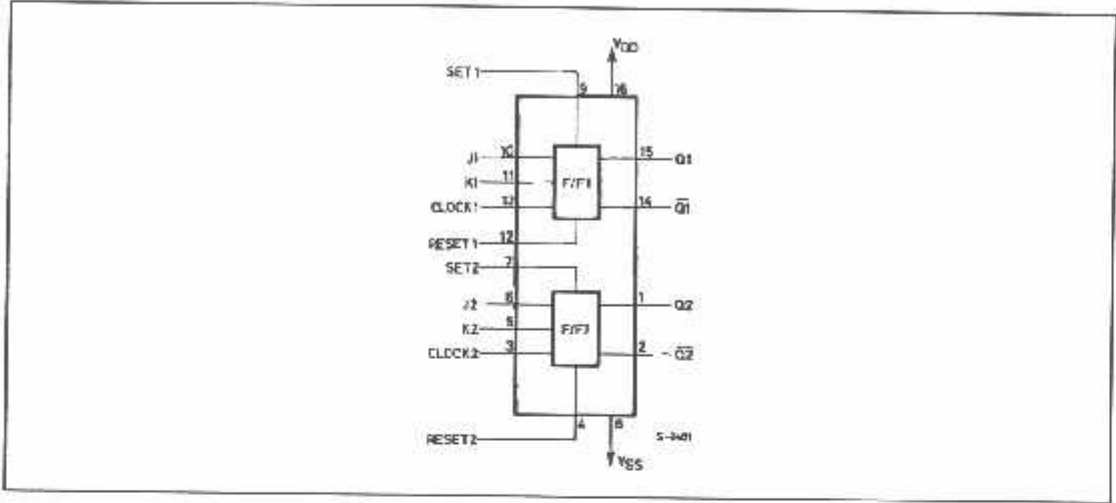
The **HCC/HCF4027B** is useful in performing control, register, and toggle functions. Logic levels present at the J and K inputs along with internal self-steering control the state of each flip-flop; changes in the flip-flop state are synchronous with the positive-going transition of the clock pulse. Set and reset functions are independent of the clock and are initiated when a high level signal is present at either the Set or Reset input.

PIN CONNECTIONS



HCC/HCF4027B

FUNCTIONAL DIAGRAM



ABSOLUTE MAXIMUM RATINGS

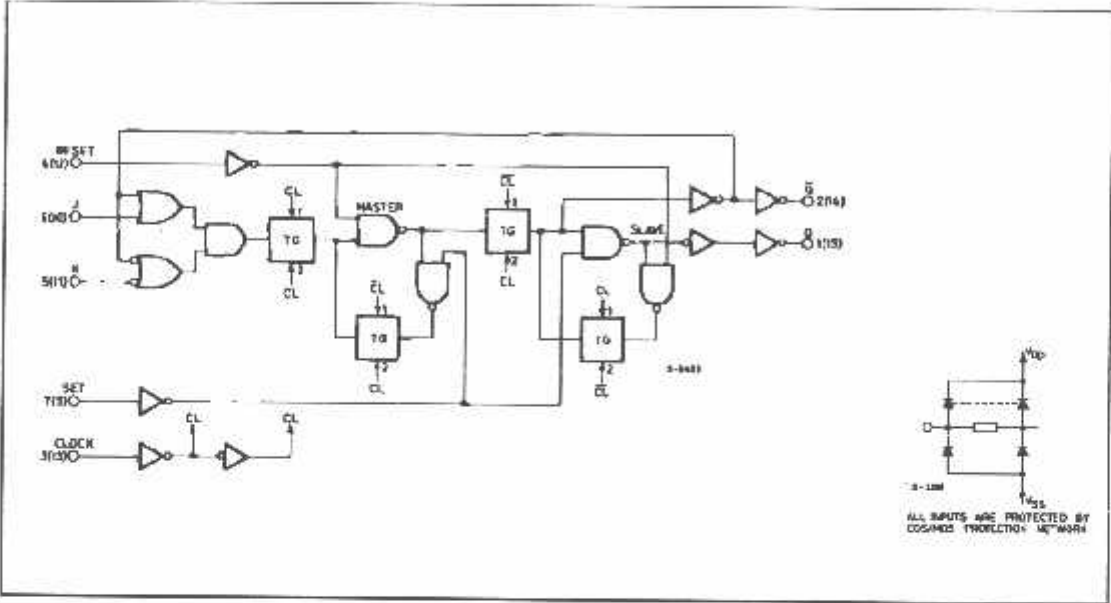
Symbol	Parameter	Value	Unit
V_{DD}^*	Supply Voltage : HCC Types HCF Types	- 0.5 to + 20 - 0.5 to + 18	V
V_i	Input Voltage	- 0.5 to $V_{DD} + 0.5$	V
I_i	DC Input Current (any one input)	± 10	mA
P_{tot}	Total Power Dissipation (per package) Dissipation per Output Transistor for T_{op} = Full Package-temperature Range	200 100	mW
T_{op}	Operating Temperature : HCC Types HCF Types	- 55 to + 125 - 40 to + 85	$^{\circ}C$
T_{stg}	Storage Temperature	- 65 to + 150	$^{\circ}C$

Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operation sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.
* All voltage values are referred to V_{SS} pin voltage.

RECOMMENDED OPERATING CONDITIONS

Symbol	Parameter	Value	Unit
V_{DD}	Supply Voltage : HCC Types HCF Types	3 to 18 3 to 15	V
V_i	Input Voltage	0 to V_{DD}	V
T_{op}	Operating Temperature : HCC Types HCF Types	- 55 to + 125 - 40 to + 85	$^{\circ}C$

LOGIC DIAGRAM AND TRUTH TABLE
ONE OF TWO IDENTICAL J-K FLIP-FLOPS



TRUTH TABLE

Present State					CL ^Δ	Next State		
Inputs				Output		Outputs		
J	K	S	R	Q		Q	$\overline{Q}$	
1	X	0	0	0	┐	1	0	
X	0	0	0	1	┐	1	0	
0	X	0	0	0	┐	0	1	
X	1	0	0	1	┐	0	1	
X	X	0	0	X	┐			← No Change
X	X	1	0	X	X	1	0	
X	X	0	1	X	X	0	1	
X	X	1	1	X	X	1	1	

LOGIC 1 = HIGH LEVEL
LOGIC 0 = LOW LEVEL
Δ - LEVEL CHANGE
X - DON'T CARE

STATIC ELECTRICAL CHARACTERISTICS (over recommended operating conditions)

Symbol	Parameter		Test Conditions				Value						Unit	
			V _I (V)	V _O (V)	I _O (μA)	V _{DD} (V)	T _{Low} *		25°C			T _{High} *		
							Min.	Max.	Min.	Typ.	Max.	Min.		Max.
I _L	Quiescent Current	HCC Types	0/ 5			5		1		0.02	1		30	μA
			0/10			10		2		0.02	2		60	
			0/15			15		4		0.02	4		120	
			0/20			20		20		0.04	20		600	
		HCF Types	0/ 5			5		4		0.02	4		30	
			0/10			10		8		0.02	8		60	
			0/15			15		16		0.02	16		120	
V _{OH}	Output High Voltage	0/ 5		< 1	5	4.95		4.95			4.95		V	
		0/10		< 1	10	9.95		9.95			9.95			
		0/15		< 1	15	14.95		14.95			14.95			
V _{OL}	Output Low Voltage	5/0		< 1	5		0.05			0.05		0.05	V	
		10/0		< 1	10		0.05			0.05		0.05		
		15/0		< 1	15		0.05			0.05		0.05		
V _{IH}	Input High Voltage		0.5/4.5	< 1	5	3.5		3.5			3.5		V	
			1/9	< 1	10	7		7			7			
			1.5/13.5	< 1	15	11		11			11			
V _{IL}	Input Low Voltage		4.5/0.5	< 1	5		1.5			1.5		1.5	V	
			9/-	< 1	10		3			3		3		
			13.5/1.5	< 1	15		4			4		4		
I _{OII}	Output Drive Current	HCC Types	0/ 5	2.5		5	- 2		- 1.6	- 3.2		- 1.15		mA
			0/ 5	4.6		5	- 0.64		- 0.51	- 1		- 0.36		
			0/10	9.5		10	- 1.6		- 1.3	- 2.6		- 0.9		
			0/15	13.5		15	- 4.2		- 3.4	- 6.8		- 2.4		
		HCF Types	0/ 5	2.5		5	- 1.53		- 1.36	- 3.2		- 1.1		
			0/ 5	4.6		5	- 0.62		- 0.44	- 1		- 0.36		
			0/10	9.5		10	- 1.3		- 1.1	- 2.6		- 0.9		
			0/15	13.5		15	- 3.6		- 3.0	- 6.8		- 2.4		
I _{OL}	Output Sink Current	HCC Types	0/ 5	0.4		5	0.64		0.51	1		0.36	mA	
			0/10	0.5		10	1.6		1.3	2.6		0.9		
			0/15	1.5		15	4.2		3.4	6.8		2.4		
		HCF Types	0/ 5	0.4		5	0.52		0.44	1		0.36		
			0/10	0.5		10	1.3		1.1	2.6		0.9		
			0/15	1.5		15	3.6		3.0	6.8		2.4		
I _{IH} , I _{IL}	Input Leakage Current	HCC Types	0/18	Any Input	15		± 0.1		±10 ⁻⁵	± 0.1		± 1	μA	
		HCF Types	0/15		15		± 0.3		±10 ⁻⁵	± 0.3		± 1		
C _I	Input Capacitance			Any Input					5	7.5			pF	

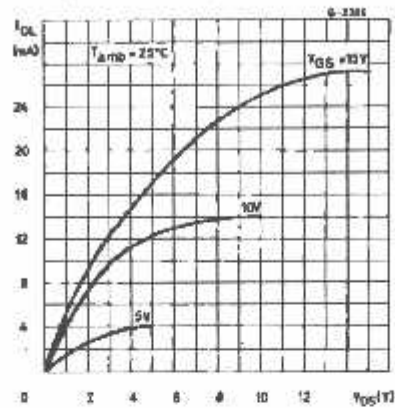
* T_{Low} = - 55°C for HCC device ; - 40°C for HCF device.
* T_{High} = + 125°C for HCC device ; + 85°C for HCF device.
The Noise Margin for both '1' and '0' levels is : 1V min. with V_{DD} = 5V, 2V min. with V_{DD} = 10V, 2.5 V min. with V_{DD} = 15V.

DYNAMIC ELECTRICAL CHARACTERISTICS ($T_{amb} = 25^{\circ}\text{C}$, $C_L = 50\text{pF}$, $R_L = 200\text{k}\Omega$,
typical temperature coefficient for all $V_{DD} = 0.3\%/^{\circ}\text{C}$ values, all input rise and fall time = 20ns)

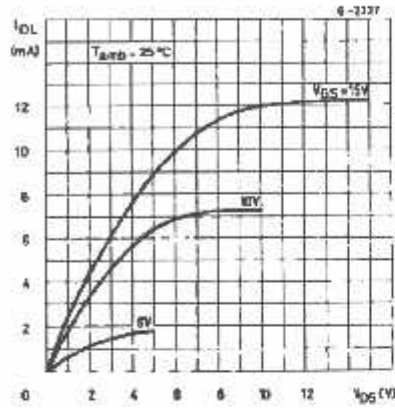
Symbol	Parameter		Test Conditions		Value			Unit
				V_{DD} (V)	Min.	Typ.	Max.	
t_{PLH}, t_{PHL}	Propagation Delay Time	Clock to Q or $\bar{Q}$ Outputs		5		150	300	ns
				10		65	130	
				15		45	90	
t_{PLH}	Propagation Delay Time	Set to Q or Reset to $\bar{Q}$		5		150	300	ns
				10		65	130	
				15		45	90	
t_{PHL}	Propagation Delay Time	Set to $\bar{Q}$ or Reset to Q		5		200	400	ns
				10		85	170	
				15		60	120	
t_{THL}, t_{TTH}	Transition Time			5		100	200	ns
				10		50	100	
				15		40	80	
t_W	Pulse Width	Clock		5	140	70		ns
				10	60	30		
				15	40	20		
t_W	Pulse Width	Set or Reset		5	180	90		ns
				10	80	40		
				15	50	25		
$t_{r,f}$	Clock Input Rise or Fall Time			5			15	μs
				10			4	
				15			1	
t_{setup}	Setup Time	Data		5	200	100		ns
				10	75	35		
				15	50	25		
f_{max}	Maximum Clock Input Frequency *	Toggle Mode		5	3.5	7		MHz
				10	8	16		
				15	12	24		

* Input tr, tf = 5ns.

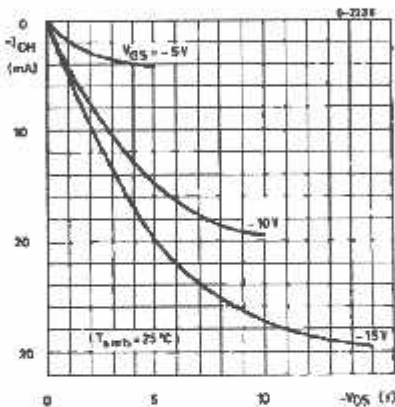
Typical Output Low (sink) Current Characteristics.



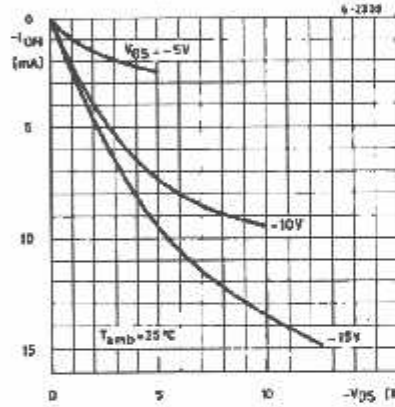
Minimum Output Low (sink) Current Characteristics.



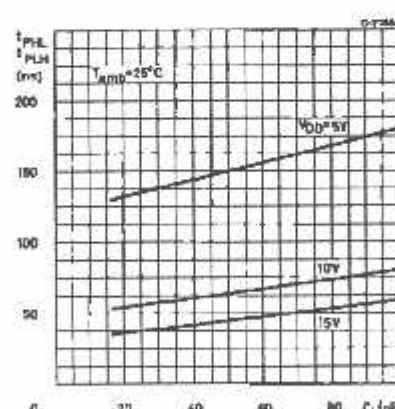
Typical Output High (source) Current Characteristics.



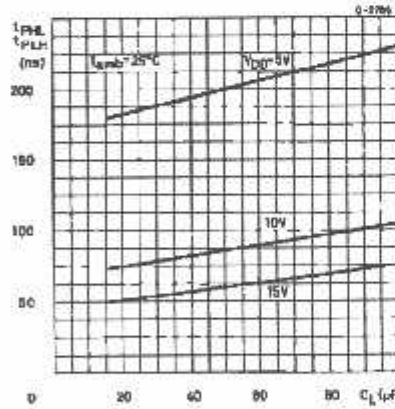
Minimum Output High (source) Current Characteristics.



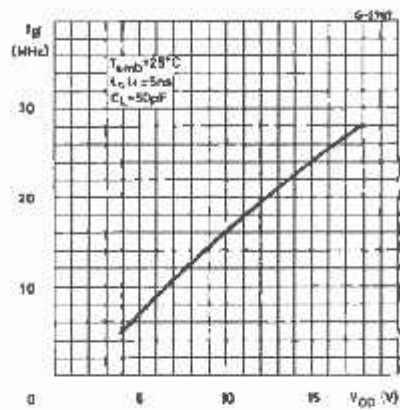
Typical Propagation Delay Time vs. Load Capacitance (CLOCK or SET to Q, CLOCK or RESET to $\bar{Q}$).



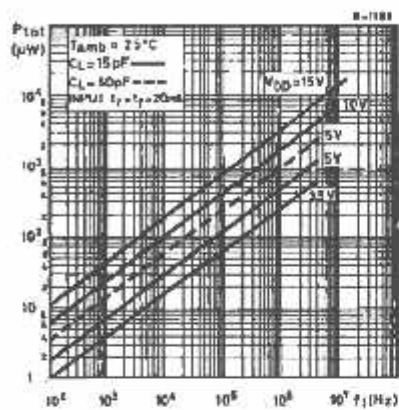
Typical Propagation Delay Time vs. Load Capacitance (SET to $\bar{Q}$ or RESET to Q).



Typical Maximum Clock Frequency vs. Supply Voltage (Toggle Mode).

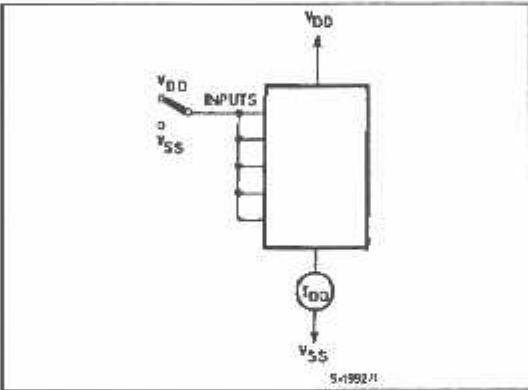


Typical Dynamic Power Dissipation/ Per Device vs.Frequency.

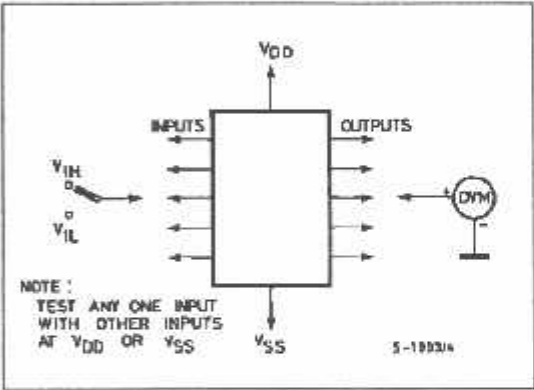


TEST CIRCUITS

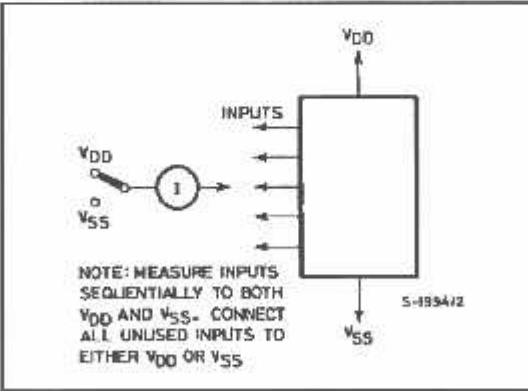
Quiescent Device Current.



Input Voltage.



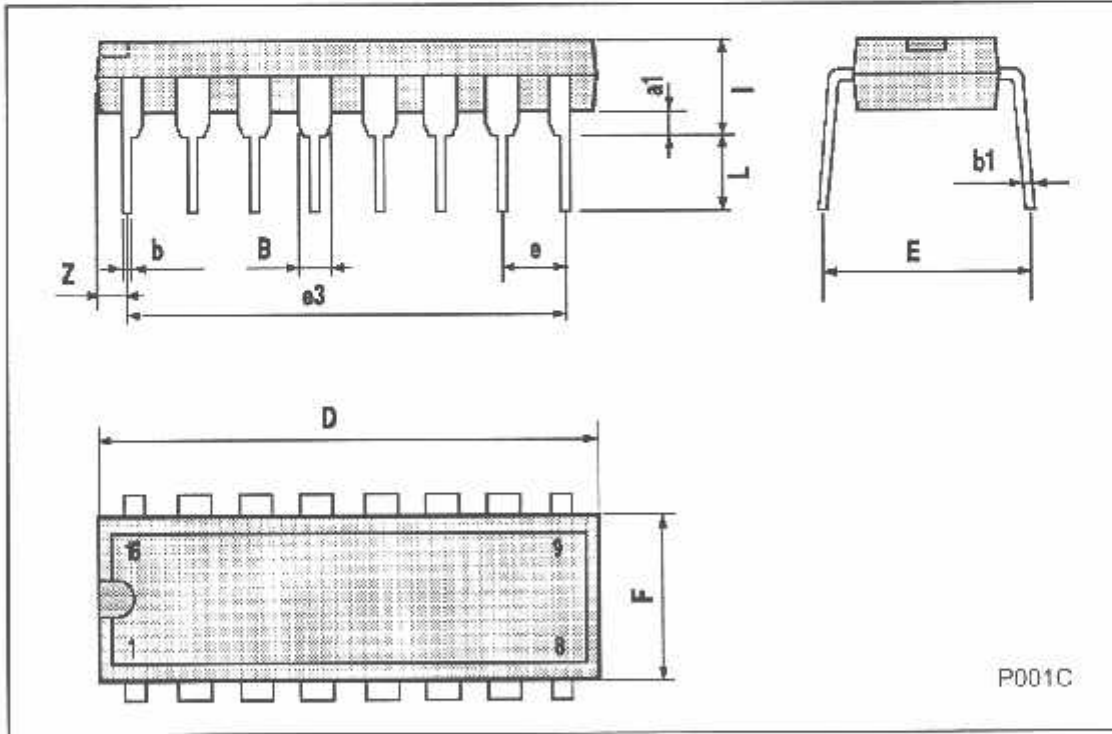
Input Leakage Current.



NOTE: MEASURE INPUTS SEQUENTIALLY TO BOTH V_{DD} AND V_{SS} . CONNECT ALL UNUSED INPUTS TO EITHER V_{DD} OR V_{SS}

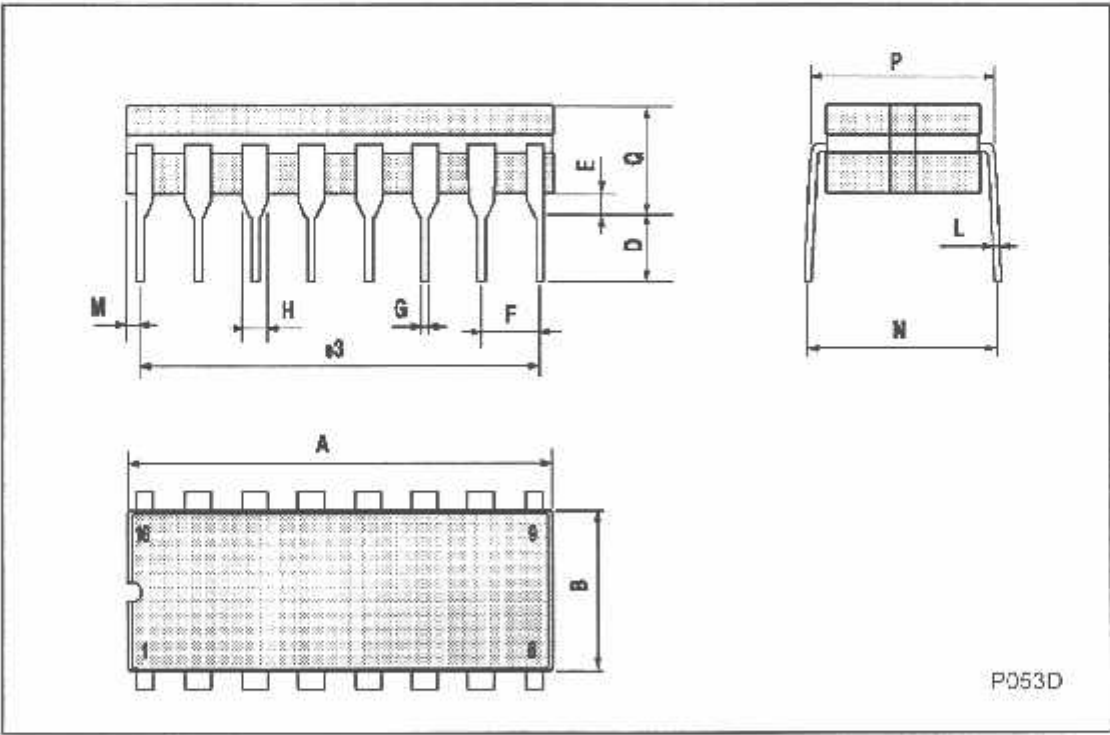
Plastic DIP16 (0.25) MECHANICAL DATA

DIM.	mm			inch		
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.
a1	0.51			0.020		
B	0.77		1.65	0.030		0.065
b		0.5			0.020	
b1		0.25			0.010	
D			20			0.787
E		8.5			0.335	
e		2.54			0.100	
e3		17.78			0.700	
F			7.1			0.280
I			5.1			0.201
L		3.3			0.130	
Z			1.27			0.050



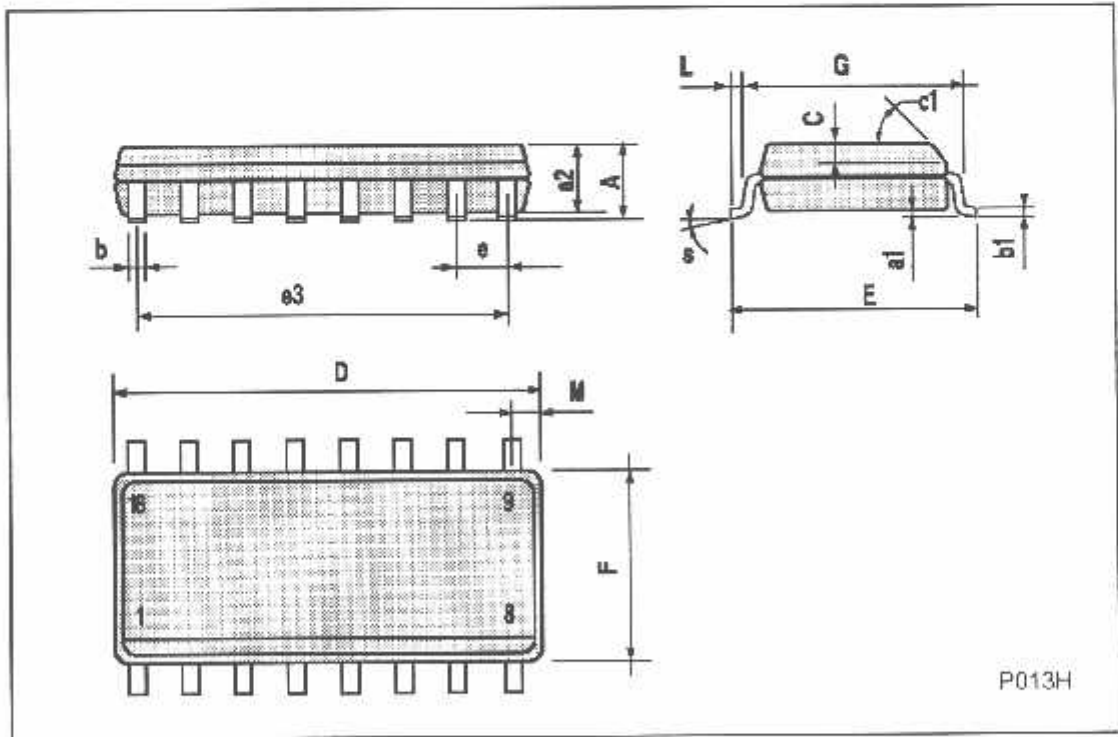
Ceramic DIP16/1 MECHANICAL DATA

DIM.	mm			inch		
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.
A			20			0.787
B			7			0.276
D		3.3			0.130	
E	0.38			0.015		
e3		17.78			0.700	
F	2.29		2.79	0.090		0.110
G	0.4		0.55	0.016		0.022
H	1.17		1.52	0.046		0.060
L	0.22		0.31	0.009		0.012
M	0.51		1.27	0.020		0.050
N			10.3			0.406
P	7.8		8.05	0.307		0.317
Q			5.08			0.200



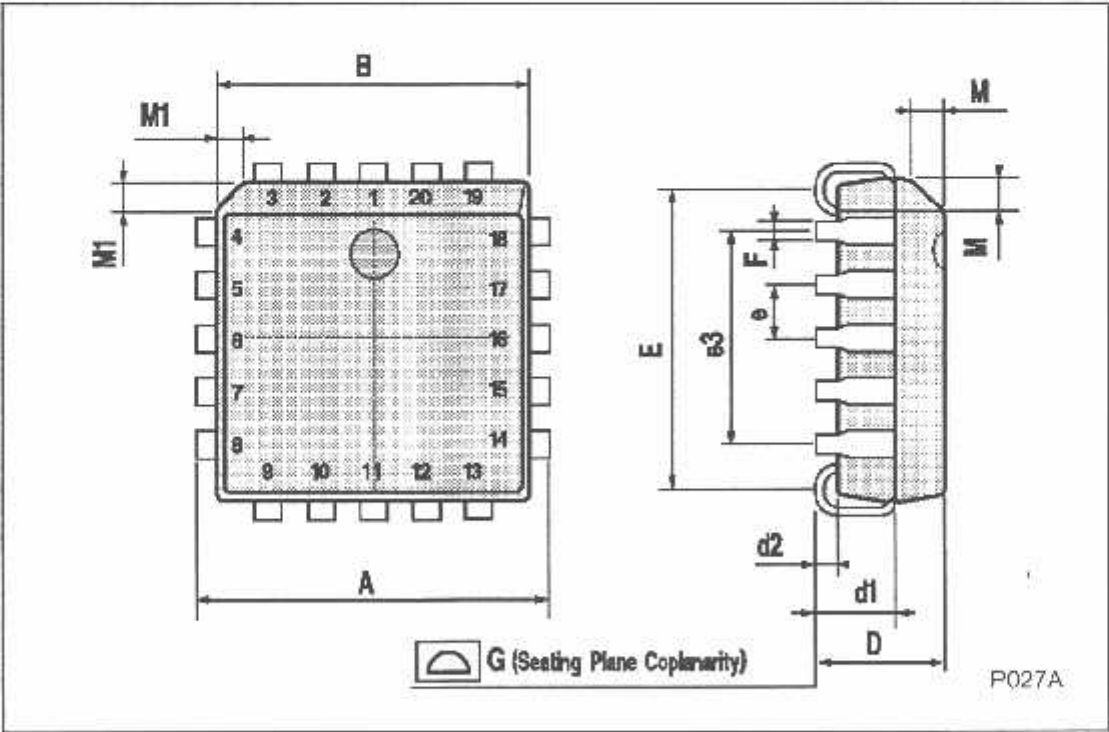
SO16 (Narrow) MECHANICAL DATA

DIM.	mm			inch		
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.
A			1.75			0.068
a1	0.1		0.2	0.004		0.007
a2			1.65			0.064
b	0.35		0.46	0.013		0.018
b1	0.19		0.25	0.007		0.010
C		0.5			0.019	
c1	45° (typ.)					
D	9.8		10	0.385		0.393
E	5.8		6.2	0.228		0.244
e		1.27			0.050	
e3		8.89			0.350	
F	3.8		4.0	0.149		0.157
G	4.6		5.3	0.181		0.208
L	0.5		1.27	0.019		0.050
M			0.62			0.024
S	8° (max.)					



PLCC20 MECHANICAL DATA

DIM.	mm			inch		
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.
A	9.78		10.03	0.385		0.395
B	8.89		9.04	0.350		0.356
D	4.2		4.57	0.165		0.180
d1		2.54			0.100	
d2		0.56			0.022	
E	7.37		8.38	0.290		0.330
e		1.27			0.050	
e3		5.08			0.200	
F		0.38			0.015	
G			0.101			0.004
M		1.27			0.050	
M1		1.14			0.045	



Information furnished is believed to be accurate and reliable. However, SGS-THOMSON Microelectronics assumes no responsibility for the consequences of use of such information nor for any infringement of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of SGS-THOMSON Microelectronics. Specifications mentioned in this publication are subject to change without notice. This publication supersedes and replaces all information previously supplied. SGS-THOMSON Microelectronics products are not authorized for use as critical components in life support devices or systems without express written approval of SGS-THOMSON Microelectronics.

© 1994 SGS-THOMSON Microelectronics - All Rights Reserved

SGS-THOMSON Microelectronics GROUP OF COMPANIES

Australia - Brazil - France - Germany - Hong Kong - Italy - Japan - Korea - Malaysia - Malta - Morocco - The Netherlands -
Singapore - Spain - Sweden - Switzerland - Taiwan - Thailand - United Kingdom - U.S.A.

This datasheet has been downloaded from:

www.DatasheetCatalog.com

Datasheets for electronic components.

CD4066B CMOS QUAD BILATERAL SWITCH

SCHS051C - NOVEMBER 1988 - REVISED SEPTEMBER 2003

- 15-V Digital or ± 7.5 -V Peak-to-Peak Switching
- 125- Ω Typical On-State Resistance for 15-V Operation
- Switch On-State Resistance Matched to Within 5 Ω Over 15-V Signal-Input Range
- On-State Resistance Flat Over Full Peak-to-Peak Signal Range
- High On/Off Output-Voltage Ratio: 80 dB Typical at $f_{is} = 10$ kHz, $R_L = 1$ k Ω
- High Degree of Linearity: <0.5% Distortion Typical at $f_{is} = 1$ kHz, $V_{is} = 5$ V p-p, $V_{DD} - V_{SS} \geq 10$ V, $R_L = 10$ k Ω
- Extremely Low Off-State Switch Leakage, Resulting in Very Low Offset Current and High Effective Off-State Resistance: 10 pA Typical at $V_{DD} - V_{SS} = 10$ V, $T_A = 25^\circ\text{C}$
- Extremely High Control Input Impedance (Control Circuit Isolated From Signal Circuit): 10^{12} Ω Typical
- Low Crosstalk Between Switches: -50 dB Typical at $f_{is} = 8$ MHz, $R_L = 1$ k Ω
- Matched Control-Input to Signal-Output Capacitance: Reduces Output Signal Transients
- Frequency Response, Switch On = 40 MHz Typical
- 100% Tested for Quiescent Current at 20 V
- 5-V, 10-V, and 15-V Parametric Ratings
- Meets All Requirements of JEDEC Tentative Standard No. 13-B, *Standard Specifications for Description of "B" Series CMOS Devices*
- Applications:
 - Analog Signal Switching/Multiplexing: Signal Gating, Modulator, Squelch Control, Demodulator, Chopper, Commutating Switch
 - Digital Signal Switching/Multiplexing
 - Transmission-Gate Logic Implementation
 - Analog-to-Digital and Digital-to-Analog Conversion
 - Digital Control of Frequency, Impedance, Phase, and Analog-Signal Gain

E, F, M, NS, OR PW PACKAGE
(TOP VIEW)



description/ordering information

The CD4066B is a quad bilateral switch intended for the transmission or multiplexing of analog or digital signals. It is pin-for-pin compatible with the CD4016B, but exhibits a much lower on-state resistance. In addition, the on-state resistance is relatively constant over the full signal-input range.

The CD4066B consists of four bilateral switches, each with independent controls. Both the p and the n devices in a given switch are biased on or off simultaneously by the control signal. As shown in Figure 1, the well of the n-channel device on each switch is tied to either the input (when the switch is on) or to V_{SS} (when the switch is off). This configuration eliminates the variation of the switch-transistor threshold voltage with input signal and, thus, keeps the on-state resistance low over the full operating-signal range.

The advantages over single-channel switches include peak input-signal voltage swings equal to the full supply voltage and more constant on-state impedance over the input-signal range. However, for sample-and-hold applications, the CD4016B is recommended.



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA: Information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

 **TEXAS
INSTRUMENTS**
POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

Copyright © 2003, Texas Instruments Incorporated

CMOS QUAD BILATERAL SWITCH

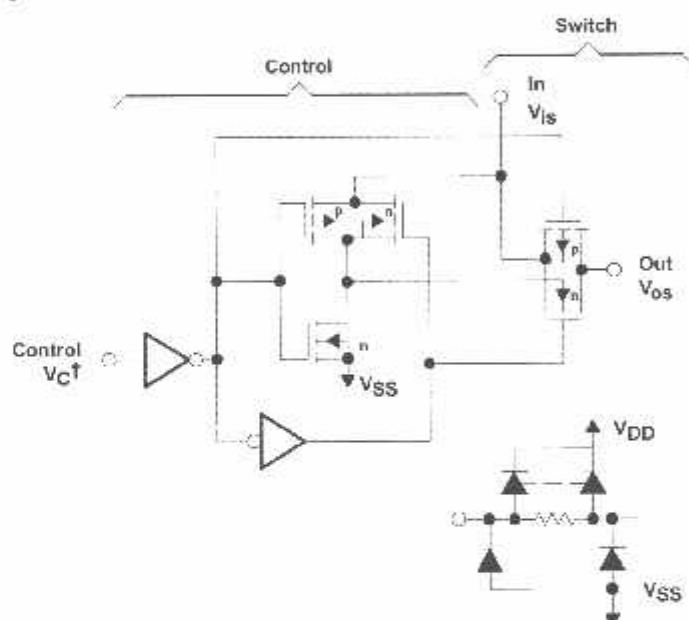
SCHS051C - NOVEMBER 1998 - REVISED SEPTEMBER 2003

description/ordering information (continued)

ORDERING INFORMATION

TA	PACKAGE†		ORDERABLE PART NUMBER	TOP-SIDE MARKING
-55°C to 125°C	CDIP - F	Tube of 25	CD4066BF3A	CD4066BF3A
	PDIP - E	Tube of 25	CD4066BE	CD4066BE
	SOIC - M	Tube of 50	CD4066BM	CD4066BM
		Reel of 2500	CD4066BM95	
		Reel of 250	CD4066BMT	
	SOP - NS	Reel of 2000	CD4066BNSR	CD4066B
	TSSOP - PW	Tube of 90	CD4066BPW	CM066B
		Reel of 2000	CD4066BPWR	

† Package drawings, standard packing quantities, thermal data, symbolization, and PCB design guidelines are available at www.ti.com/sc/package.



† All control inputs are protected by the CMOS protection network

NOTES: A. All p substrates are connected to V_{DD}.

B. Normal operation control-line biasing: switch on (logic 1), $V_C = V_{DD}$; switch off (logic 0), $V_C = V_{SS}$

C. Signal-level range: $V_{SS} < V_{IS} < V_{DD}$

92CS-29113

Figure 1. Schematic Diagram of One-of-Four Identical Switches and Associated Control Circuitry

CD4066B
CMOS QUAD BILATERAL SWITCH

SCHS651D – NOVEMBER 1998 – REVISED SEPTEMBER 2003

absolute maximum ratings over operating free-air temperature (unless otherwise noted)†

DC supply-voltage range, V_{DD} (voltages referenced to V_{SS} terminal)	–0.5 V to 20 V
Input voltage range, V_{IS} (all inputs)	–0.5 V to $V_{DD} + 0.5$ V
DC input current, I_{IN} (any one input)	±10 mA
Package thermal impedance, θ_{JA} (see Note 1): E package	80°C/W
M package	86°C/W
NS package	76°C/W
PW package	113°C/W

Lead temperature (during soldering):

At distance $1/16 \pm 1/32$ inch (1.59 ± 0.79 mm) from case for 10 s max 265°C

Storage temperature range, T_{stg} –65°C to 150°C

† Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

NOTE 1: The package thermal impedance is calculated in accordance with JESD 51-7.

recommended operating conditions

		MIN	MAX	UNIT
V_{DD}	Supply voltage	3	18	V
T_A	Operating free-air temperature	–55	125	°C



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

CD4066B
CMOS QUAD BILATERAL SWITCH

SCDS051D - NOVEMBER 1998 - REVISED SEPTEMBER 2003

electrical characteristics

PARAMETER	TEST CONDITIONS	LIMITS AT INDICATED TEMPERATURES							UNIT	
		VIN (V)	VDD (V)	-55°C	-40°C	85°C	125°C	25°C		
								TYP		MAX
IDD	Quiescent device current	0.5	5	0.25	0.25	7.5	7.5	0.01	0.25	µA
		0.10	10	0.5	0.5	15	15	0.01	0.5	
		0.15	15	1	1	30	30	0.01	1	
		0.20	20	5	5	150	150	0.02	5	
Signal Inputs (VIS) and Outputs (VOS)										
ron	On-state resistance (max)	VC = VDD, RL = 10 kΩ returned to $\frac{(V_{DD} - V_{SS})}{2}$ VIS = VSS to VDD	5	800	850	1200	1300	470	1050	Ω
			10	310	330	500	550	180	400	
			15	200	210	300	320	125	240	
Δron	On-state resistance difference between any two switches	RL = 10 kΩ, VC = VDD	5					15		Ω
			10					10		
			15					5		
THD	Total harmonic distortion	VC = VDD = 5 V, VSS = -5 V, VIS(p-p) = 5 V (sine wave centered on 0 V), RL = 10 kΩ, fIS = 1-kHz sine wave						0.4		%
	-3-dB cutoff frequency (switch on)	VC = VDD = 5 V, VSS = -5 V, VIS(p-p) = 5 V (sine wave centered on 0 V), RL = 1 kΩ						40		MHz
	-50-dB feedthrough frequency (switch off)	VC = VSS = -5 V, VIS(p-p) = 5 V (sine wave centered on 0 V), RL = 1 kΩ						1		MHz
IIS	Input/output leakage current (switch off) (max)	VC = 0 V, VIS = 18 V, VCS = 0 V, and VC = 0 V, VIS = 0 V, VOS = 18 V	10	±0.1	+0.1	±1	±1	-10 ⁻⁶	±0.1	µA
	-50-dB crosstalk frequency	VC(A) = VDD = 5 V, VC(B) = VSS = -5 V, VIS(A) = 5 Vp-p, 50-Ω source, RL = 1 kΩ						5		MHz
tpd	Propagation delay (signal input to signal output)	RL = 200 kΩ, VC = VDD, VSS = GND, CL = 50 pF, VS = 10 V (square wave centered on 5 V), tr, tf = 20 ns	5					20	40	ns
			10					10	20	
			15					7	15	
CIS	Input capacitance	VDD = 5 V, VC = VSS = -5 V						8		pF
COS	Output capacitance	VDD = 5 V, VC = VSS = -5 V						8		pF
CICS	Feedthrough	VDD = 5 V, VC = VSS = -5 V						0.5		pF

CD4066B

CMOS QUAD BILATERAL SWITCH

SCH5C51D - NOVEMBER 1998 - REVISED SEPTEMBER 2003

electrical characteristics (continued)

CHARACTERISTIC	TEST CONDITIONS	LIMITS AT INDICATED TEMPERATURES							UNIT	
		V _{DD} (V)	-55°C	-40°C	85°C	125°C	25°C			
							TYP	MAX		
Control (V _C)										
V _{ILC}	Control input, low voltage (max) I _{IS} ≤ 10 μA, V _{IS} = V _{SS} , V _{OS} = V _{DD} , and V _{IS} = V _{DD} , V _{OS} = V _{SS}	5	1	1	1	1	1		V	
		10	2	2	2	2	2			
		15	2	2	2	2	2			
V _{IHC}	Control input, high voltage See Figure 6	5	3.5 (MIN)							V
		10	7 (MIN)							
		15	11 (MIN)							
I _{IN}	Input current (max) V _{IS} ≤ V _{DD} , V _{DD} - V _{SS} = 18 V, V _{CC} ≤ V _{DD} - V _{SS}	18	±0.1	±0.1	±1	±1	+10 ⁻⁵	±0.1	μA	
	Crosstalk (control input to signal output) V _C = 10 V (square wave), t _p , t _f = 20 ns, R _L = 10 kΩ	10					50		mV	
	Turn-on and turn-off propagation delay V _{IN} = V _{DD} , t _p , t _f = 20 ns, C _L = 50 pF, R _L = 1 kΩ	5					35	70	ns	
		10					20	40		
		15					15	30		
	Maximum control input repetition rate V _{IS} = V _{DD} , V _{SS} = GND, R _L = 1 kΩ to GND, C _L = 50 pF, V _C = 10 V (square wave centered on 5 V), t _p , t _f = 20 ns, V _{OS} = 1/2 V _{OS} at 1 kHz	5					6		MHz	
		10					9			
		15					9.5			
C _I	Input capacitance						5	7.5	pF	

switching characteristics

V _{DD} (V)	V _{IS} (V)	SWITCH INPUT					SWITCH OUTPUT, V _{OS} (V)	
		I _{IS} (mA)					MIN	MAX
		-55°C	-40°C	25°C	85°C	125°C		
5	0	0.64	0.61	0.51	0.42	0.36		0.4
5	5	-0.64	-0.61	-0.51	-0.42	-0.36	4.5	
10	0	1.6	1.5	1.3	1.1	0.9		0.5
10	10	-1.6	-1.5	-1.3	-1.1	-0.9	9.5	
15	0	4.2	4	3.4	2.8	2.4		1.5
15	15	-4.2	-4	-3.4	-2.8	-2.4	13.5	

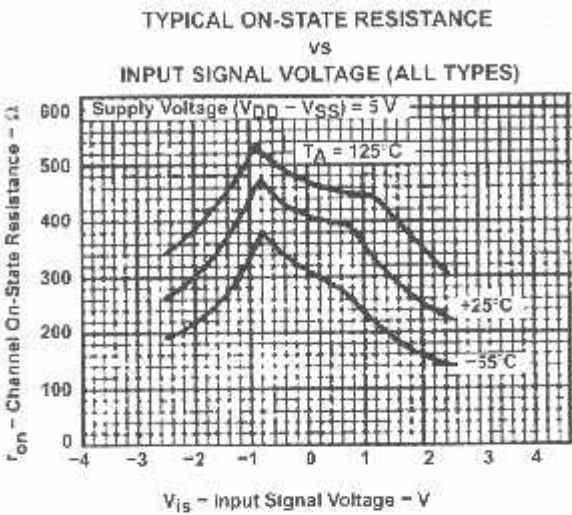


POST OFFICE BOX 655303 • DALLAS, TEXAS 75263

CD4066B
CMOS QUAD BILATERAL SWITCH

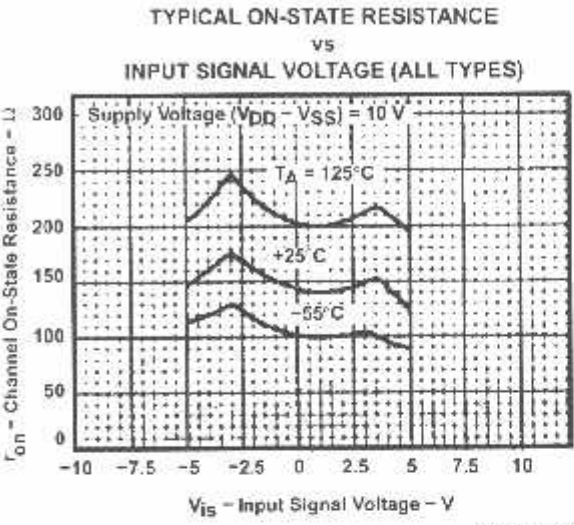
SCHS051D - NOVEMBER 1998 - REVISED SEPTEMBER 2003

TYPICAL CHARACTERISTICS



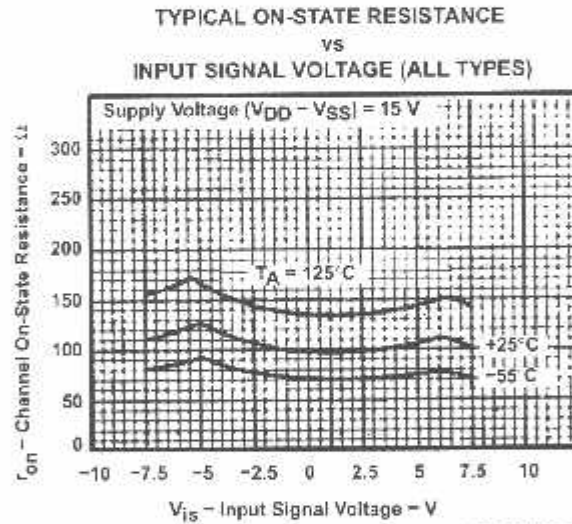
92CS-27326RI

Figure 2



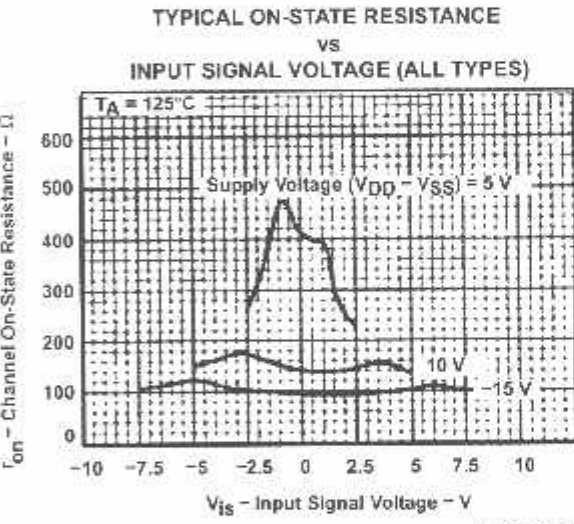
92CS-27327RI

Figure 3



92CS-27329RI

Figure 4



92CS-27330RI

Figure 5

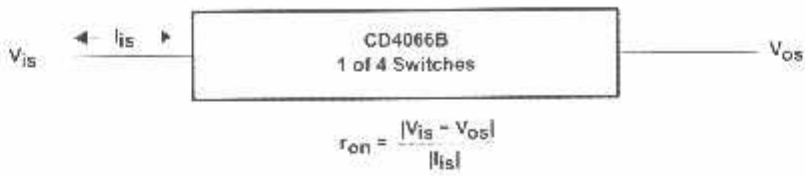


POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

CD4066B CMOS QUAD BILATERAL SWITCH

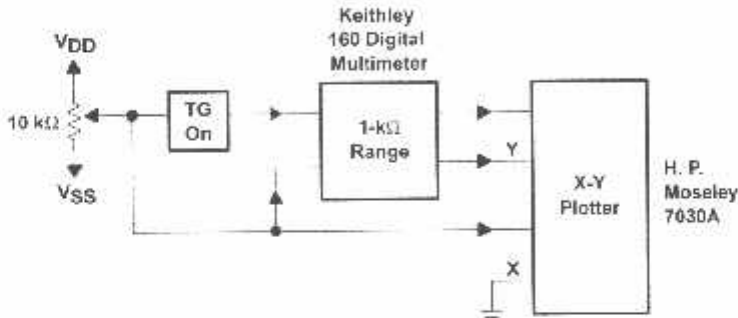
SC115051D - NOVEMBER 1999 - REVISED SEPTEMBER 2003

TYPICAL CHARACTERISTICS



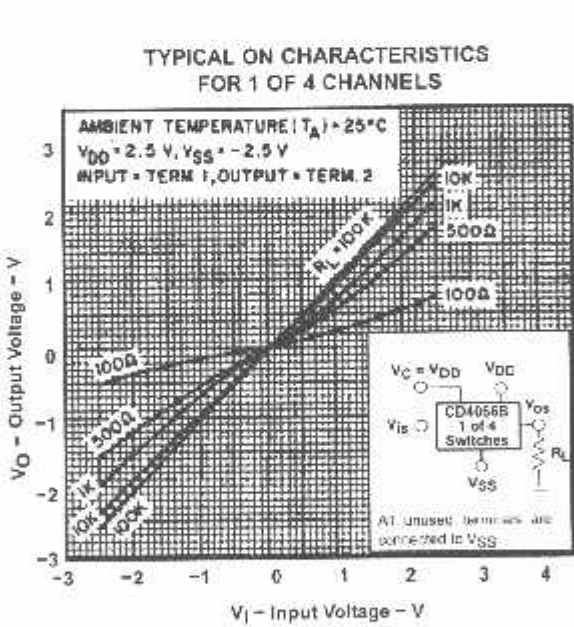
92CS-30966

Figure 6. Determination of r_{on} as a Test Condition for Control-Input High-Voltage (V_{IHC}) Specification



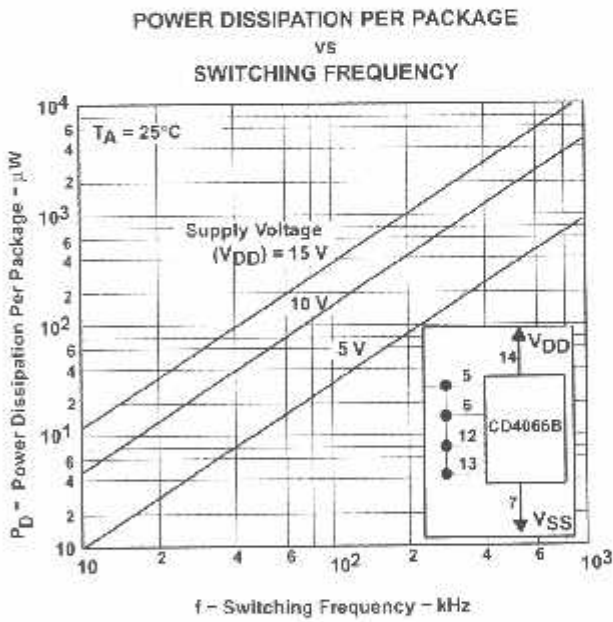
92CS-22716

Figure 7. Channel On-State Resistance Measurement Circuit



92CS-30919

Figure 8



92C-30920

Figure 9

CD4066B CMOS QUAD BILATERAL SWITCH

SCHS051D - NOVEMBER 1998 - REVISED SEPTEMBER 2000

TYPICAL CHARACTERISTICS

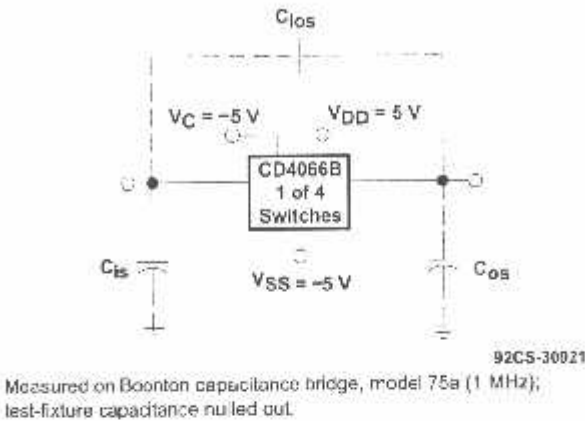


Figure 10. Typical On Characteristics for One of Four Channels

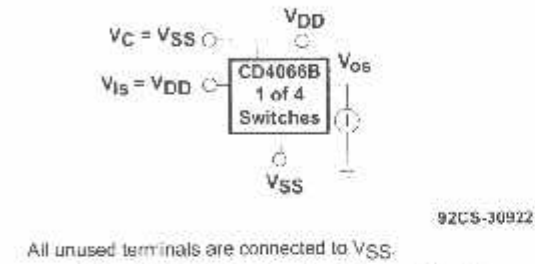


Figure 11. Off-Switch Input or Output Leakage

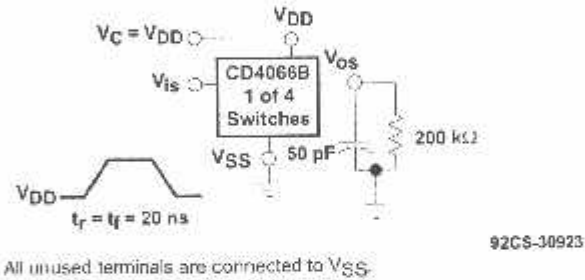


Figure 12. Propagation Delay Time Signal Input (V_{is}) to Signal Output (V_{os})

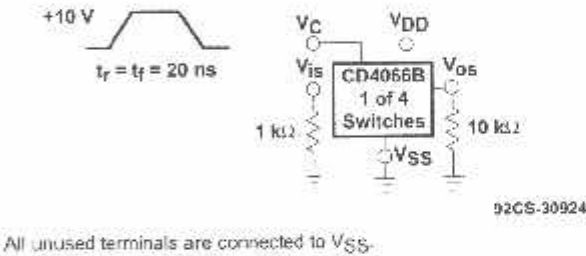
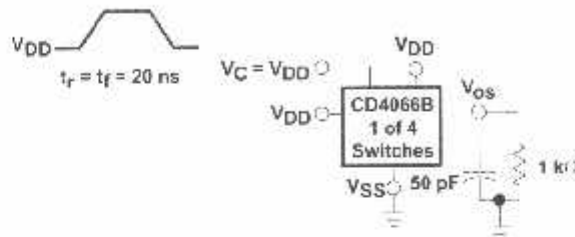


Figure 13. Crosstalk-Control Input to Signal Output

CD4066B CMOS QUAD BILATERAL SWITCH

SCHS051D - NOVEMBER 1999 - REVISED SEPTEMBER 2003

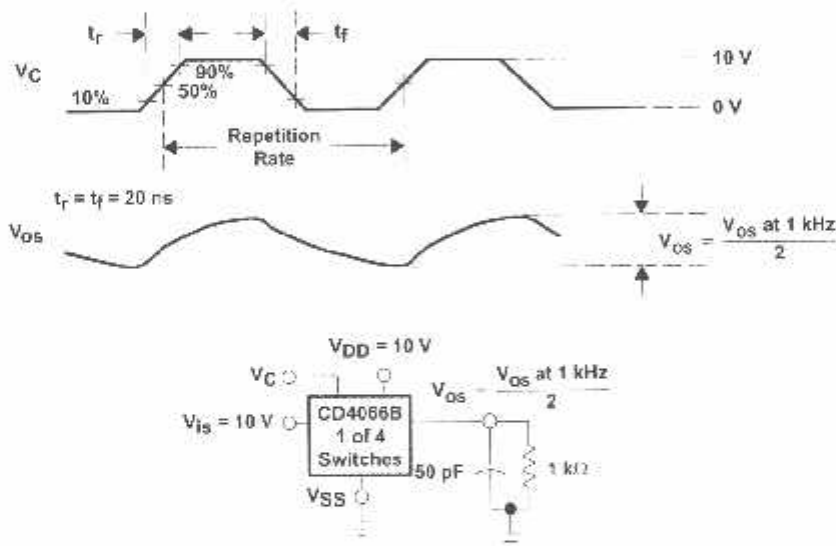
TYPICAL CHARACTERISTICS



NOTES: A. All unused terminals are connected to VSS.
B. Delay is measured at V_{OS} level of +10% from ground (turn-on) or on-state output level (turn-off).

92CS-30925

Figure 14. Propagation Delay, t_{PLH} , t_{PHL} Control-Signal Output



All unused terminals are connected to VSS.

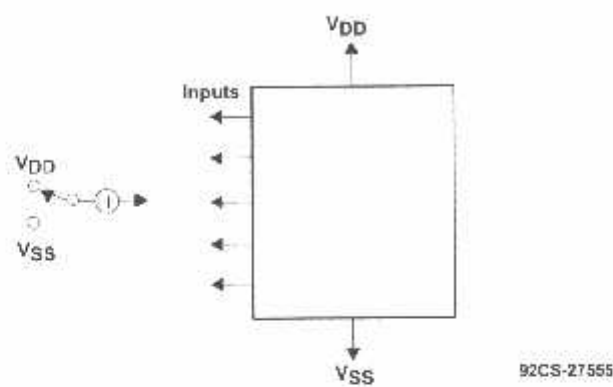
92CS-30925

Figure 15. Maximum Allowable Control-Input Repetition Rate

CD4066B
CMOS QUAD BILATERAL SWITCH

SCHS051D - NOVEMBER 1988 - REVISED SEPTEMBER 2003

TYPICAL CHARACTERISTICS



Measure inputs sequentially to both VDD and VSS. Connect all unused inputs to either VDD or VSS. Measure control inputs only.

Figure 16. Input Leakage-Current Test Circuit

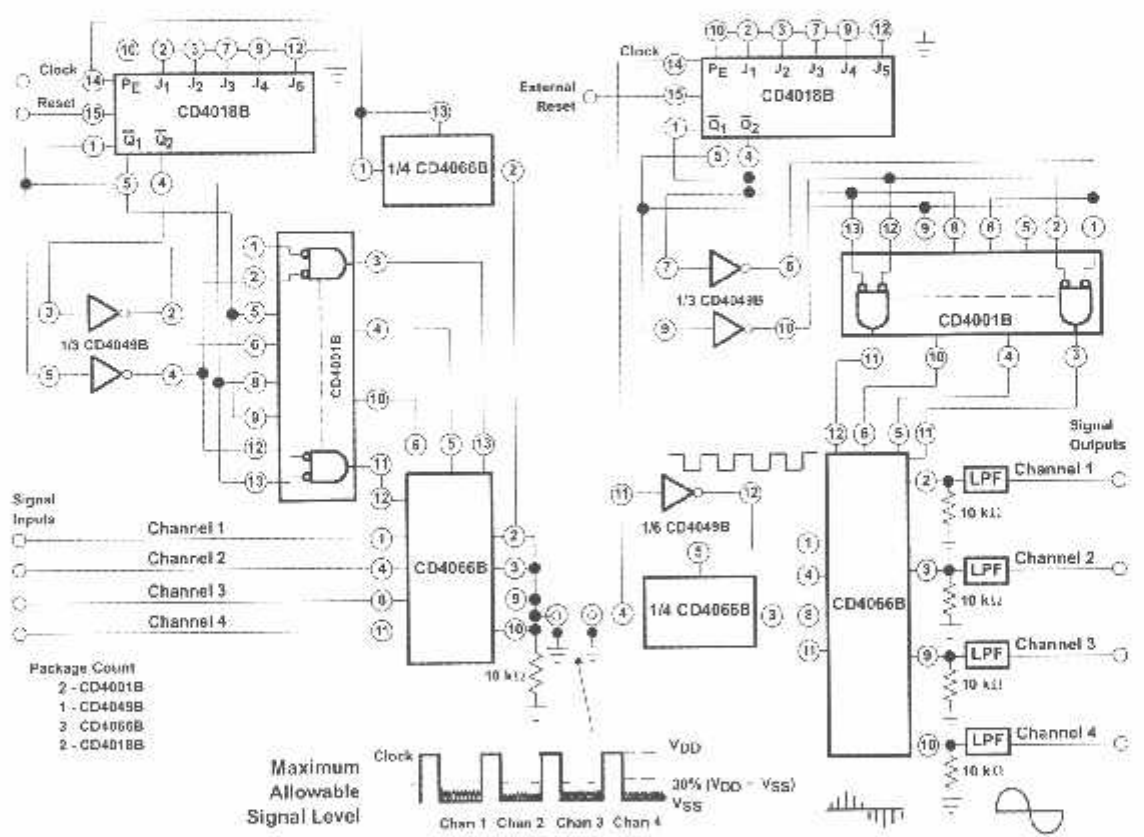
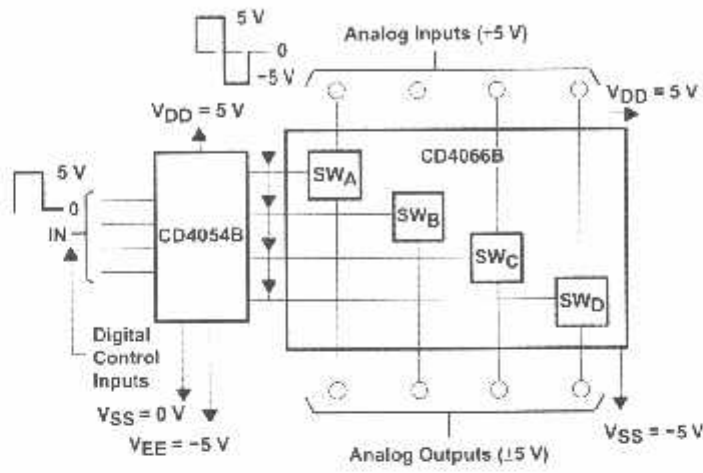


Figure 17. Four-Channel PAM Multiplex System Diagram



POST OFFICE BOX 355903 • DALLAS, TEXAS 75265

TYPICAL CHARACTERISTICS



92CS-30927

Figure 18. Bidirectional Signal Transmission Via Digital Control Logic

CD4066B

CMOS QUAD BILATERAL SWITCH

SCHS051D - NOVEMBER 1998 - REVISED SEPTEMBER 2003

APPLICATION INFORMATION

In applications that employ separate power sources to drive V_{DD} and the signal inputs, the V_{DD} current capability should exceed V_{DD}/R_L (R_L = effective external load of the four CD4066B bilateral switches). This provision avoids any permanent current flow or clamp action on the V_{DD} supply when power is applied or removed from the CD4066B.

In certain applications, the external load-resistor current can include both V_{DD} and signal-line components. To avoid drawing V_{DD} current when switch current flows into terminals 1, 4, 8, or 11, the voltage drop across the bidirectional switch must not exceed 0.8 V (calculated from r_{on} values shown).

No V_{DD} current will flow through R_L if the switch current flows into terminals 2, 3, 9, or 10.



POST OFFICE BOX 195500 • DALLAS, TEXAS 75265

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead/Ball Finish (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (5)	Samples
CD4066BF	ACTIVE	PDP	N	14	25	Pb Free (RoHS)	CU NIPDAU	N / A for Pkg Type	-55 to 125	CD4066BE	
CD4066BEE4	ACTIVE	PDP	N	14	25	Pb Free (RoHS)	CU NIPDAU	N / A for Pkg Type	-55 to 125	CD4066BE	
CD4066BF	ACTIVE	CDIP	J	14	1	TBC	A42	N / A for Pkg Type	-55 to 125	CD4066BF	
CD4066BF34	ACTIVE	CDIP	J	14	1	TBC	A42	N / A for Pkg Type	-55 to 125	CD4066BF34	
CD4066BF3AS2283	OBSOLETE	CDIP	J	14		TBC	Call TI	Call TI			
CD4066BF3AS2534	OBSOLETE	CDIP	J	14		TBC	Call TI	Call TI			
CD4066BM	ACTIVE	SOIC	D	14	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-55 to 125	CD4066BM	
CD4066BM56	ACTIVE	SOIC	D	14	2500	Green (RoHS & no Sb/Br)	CU NIPDAU (CL SH)	Level-1-260C-UNLIM	-55 to 125	CD4066BM	
CD4066BM95E1	ACTIVE	SOIC	D	14	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-55 to 125	CD4066BM	
CD4066DM95G4	ACTIVE	SOIC	D	14	2500	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-55 to 125	CD4066BM	
CD4066BME4	ACTIVE	SOIC	D	14	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-55 to 125	CD4066BM	
CD4066BMG4	ACTIVE	SOIC	D	14	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-55 to 125	CD4066BM	
CD4066BM1	ACTIVE	SOIC	D	14	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-55 to 125	CD4066BM	
CD4066BVTE4	ACTIVE	SOIC	D	14	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-55 to 125	CD4066BM	
CD4066BMTG4	ACTIVE	SOIC	D	14	250	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-55 to 125	CD4066BM	
CD4066BNSR	ACTIVE	SO	NS	14	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-55 to 125	CD4066B	
CD4066BNSRF4	ACTIVE	SO	NS	14	2100	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-250C-UNLIM	-55 to 125	CD4066B	
CD4066BNSRG4	ACTIVE	SO	NS	14	2700	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-250C-UNLIM	55 to 125	CD4066B	

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead/Ball Finish (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4)	Samples
CD4066BPW	ACTIVE	TSSOP	PW	14	10	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-55 to 125	CM066B	
CD4066BPWE	ACTIVE	TSSOP	PW	14	30	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-55 to 125	CM066B	
CD4066BPWC4	ACTIVE	TSSOP	PW	14	30	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-55 to 125	CM066B	
CD4066BPWR	ACTIVE	TSSOP	PW	14	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-55 to 125	CM066B	
CD4066BPWR4	ACTIVE	TSSOP	PW	14	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-55 to 125	CM066B	
CD4066BPWRG4	ACTIVE	TSSOP	PW	14	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-1-260C-UNLIM	-55 to 125	CM066B	
JM3851005852BCA	ACTIVE	CDIP	J	14	1	TBD	M42	N/A for Pkg Type	-55 to 125	JM3851005852BCA	
M3851005852BCA	ACTIVE	CDIP	J	14	1	TBD	M42	N/A for Pkg Type	-55 to 125	JM3851005852BCA	

The marking status values are defined as follows:

ACTIVE: Product device recommended for new designs.

EBUY: TI has announced that the device will be discontinued, and a selling-buy period is in effect.

ND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

VIEW: Device has been announced but is not in production. Samples may or may not be available.

Not EFT: TI has discontinued the production of the device.

RoHS: The planned eco-friendly classification: Pb-Free (RoHS), Pb-Free (RoHS Exempt), or Green (RoHS & no Sb/Br) - please check <http://www.ti.com/productcontent> for the latest availability, restrictions and additional product content details.

Pb-Free: The Pb-Free/Green conversion plan has not been defined.

Pb-Free (RoHS): This term "Lead-Free" or "Pb-Free" mean semiconductor products that are compatible with the current RoHS requirements for all 6 substances, including the requirement that not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, TI Pb-Free products are suitable for use in specified lead-free processes.

Pb-Free (RoHS Exempt): This component has a RoHS exemption for either 1) lead-based flip-chip solder bumps used between the die and package, or 2) lead-based die attach used between the die and leadframe. The component is otherwise considered Pb-Free (RoHS compatible) as defined above.

Green (RoHS & no Sb/Br): TI defines "Green" to mean Pb-Free (RoHS compatible), and free of Bromine (Br) and Antimony (Sb) based flame retardants (Br or Sb do not exceed 0.1% by weight in homogeneous materials).

Moist Peak Temp.: The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.



W10071

PACKAGE OPTION ADDENDUM

16-Oct-2013

Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "+" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

Lead/Ball Finish - Unlabeled Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead/Ball Finish values may wrap to two lines if the finish exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information received by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and intends to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. No TI supplies consider customer information to be proprietary, and thus CAS# and other limited information may not be available for release.

TI warrants that TI's liability arising out of such information exceed the total purchase price of the TI product at issue in this document sold by TI to Customer on an annual basis.

4ER QUALIFIED VERSIONS OF CD4066B: CD4066B-MIL:

nsdag CD4066B

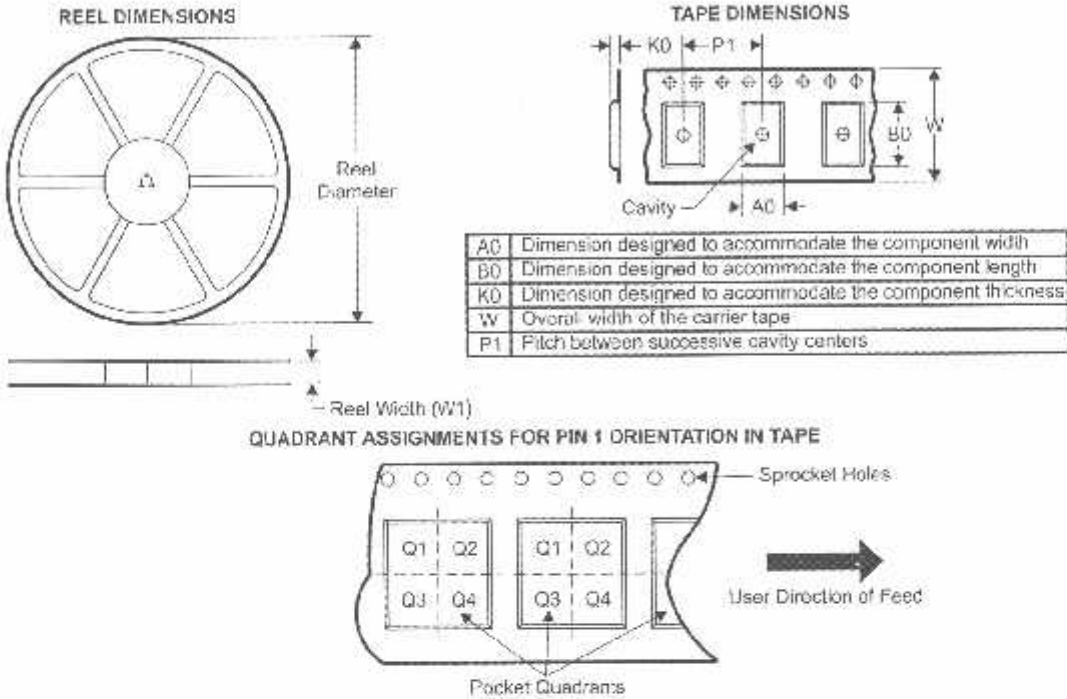
nsomative CD4066B-Q1, CD4066B-Q1

nsory CD4066B-MIL

TE Qualified Version Definitions:

- **Celery** - TI's essential building product
- **Automotive** - Q100 devices qualified for high-reliability automotive applications targeting zero defects
- **MIL-Grade** - QML Certified for Military and Defense Applications

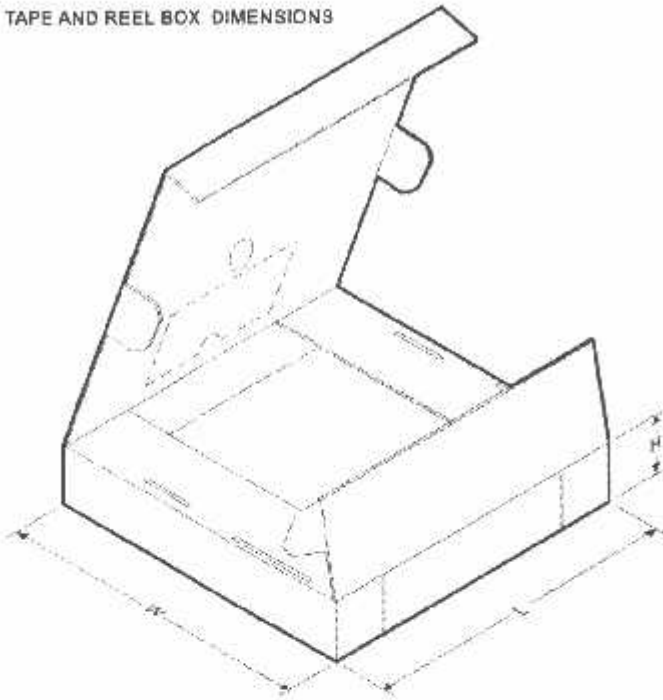
TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
CD4066BM96	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
CD4066BM96	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
CD4066BM96G4	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
CD4066BM96G4	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
CD4066BVT	SOIC	D	14	250	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
CD4066BNSR	SO	NS	14	2000	330.0	16.4	8.2	10.5	2.5	12.0	16.0	Q1
CD4066BPWR	TSSOP	PW	14	2000	330.0	12.4	6.9	5.6	1.6	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS

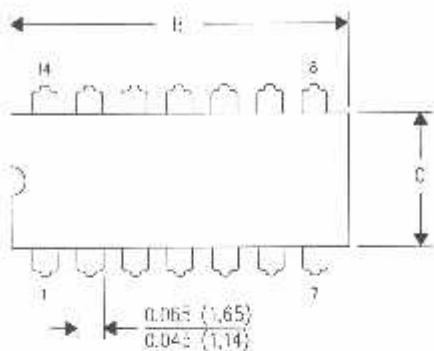


*All dimensions are nominal

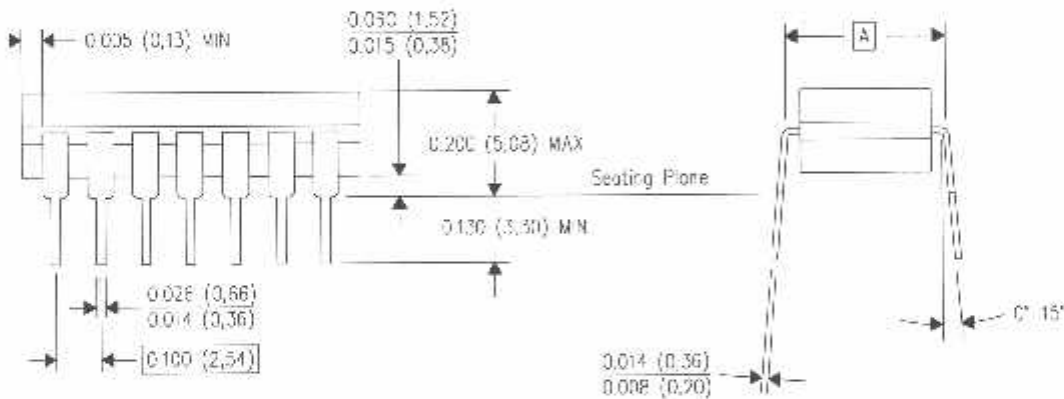
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
CD4066BM96	SOIC	D	14	2500	367.0	367.0	38.0
CD4066BM96	SOIC	D	14	2500	333.2	345.9	28.6
CD4066BM96C4	SOIC	D	14	2500	367.0	367.0	38.0
CD4066BM96C4	SOIC	D	14	2500	333.2	345.9	28.6
CD4066BMT	SOIC	D	14	250	367.0	367.0	38.0
CD40663NSR	SO	NS	14	2000	367.0	367.0	38.0
CD4066BPWR	TSSOP	PW	14	2000	367.0	367.0	35.0

J (R-CDIP-1**)
14 LEADS SHOWN

CERAMIC DUAL IN-LINE PACKAGE



DIM	PINS **			
	14	16	18	20
A	0.500 (7.62) BSC	0.500 (7.62) BSC	0.500 (7.62) BSC	0.500 (7.62) BSC
B MAX	0.785 (19.94)	.840 (21.34)	0.960 (24.33)	1.060 (26.92)
B MIN	—	—	—	—
C MAX	0.300 (7.62)	0.300 (7.62)	0.310 (7.87)	0.300 (7.62)
C MIN	0.245 (6.22)	0.245 (6.22)	0.220 (5.59)	0.245 (6.22)



4040953/- 03/C3

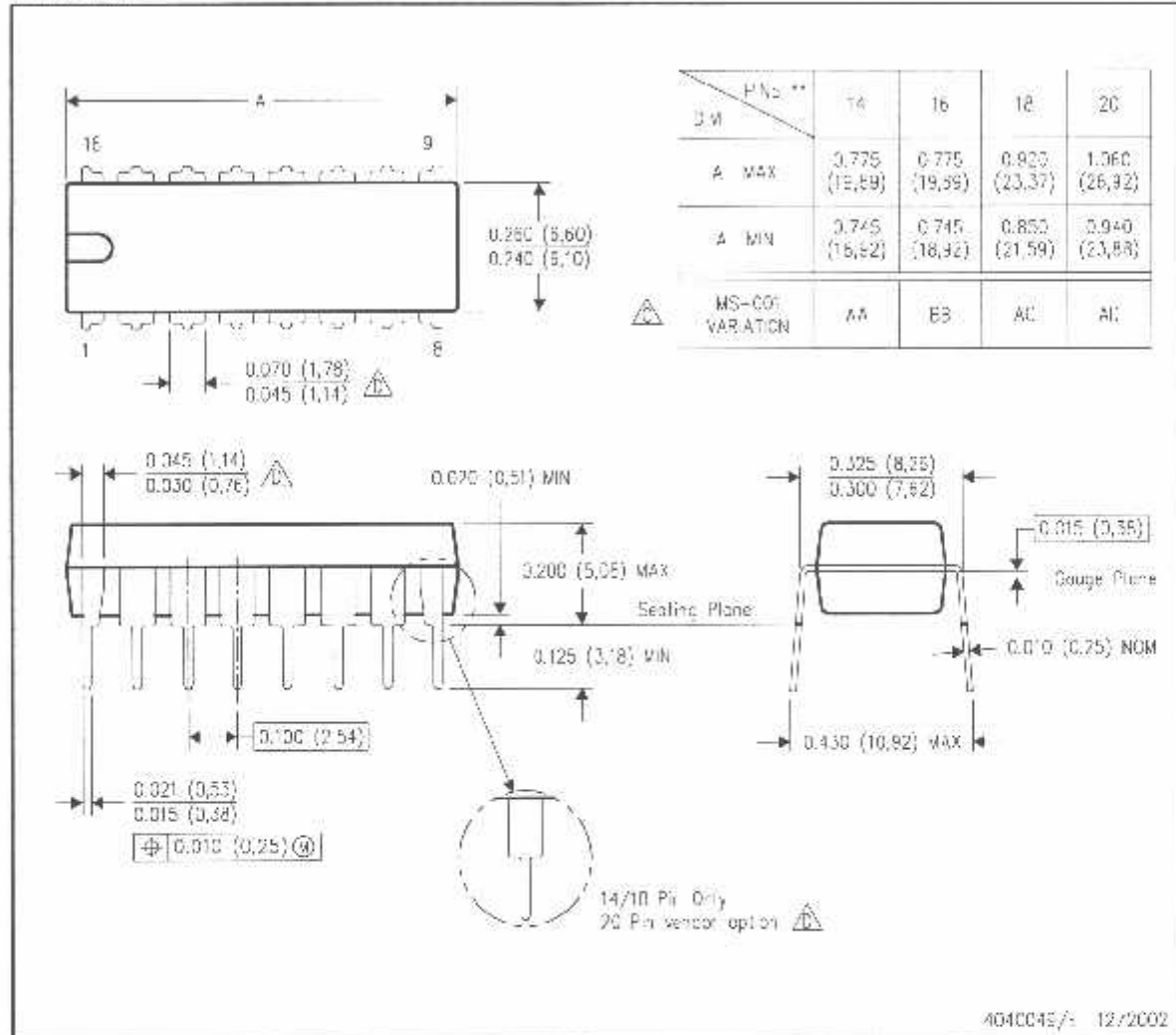
- NOTES:
- A. All linear dimensions are in inches (millimeters).
 - B. This drawing is subject to change without notice.
 - C. This package is hermetically sealed with a ceramic lid using glass frit.
 - D. Index point is provided on cap for terminal identification only on press ceramic glass frit seal only.
 - E. ** Pins within MIL-STD-1835 GDIP1-T14, GDIP1-T16, GDIP1-T18 and GDIP1-T20.

MECHANICAL DATA

N (R-PDIP-T**)

PLASTIC DUAL-IN-LINE PACKAGE

16 PINS SHOWN

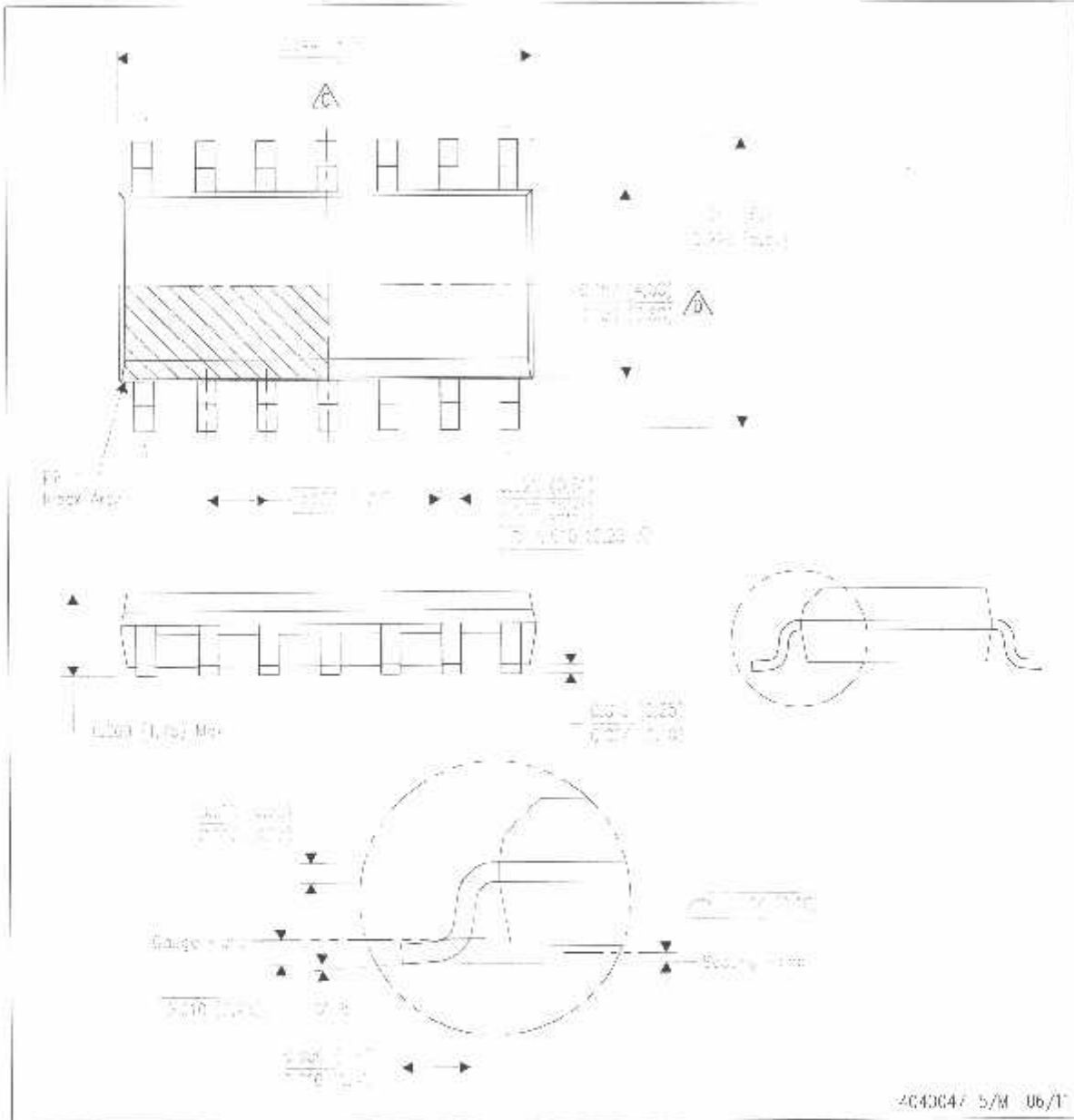


4040045/- 12/2002

MECHANICAL DATA

D (R-PDSQ-G14)

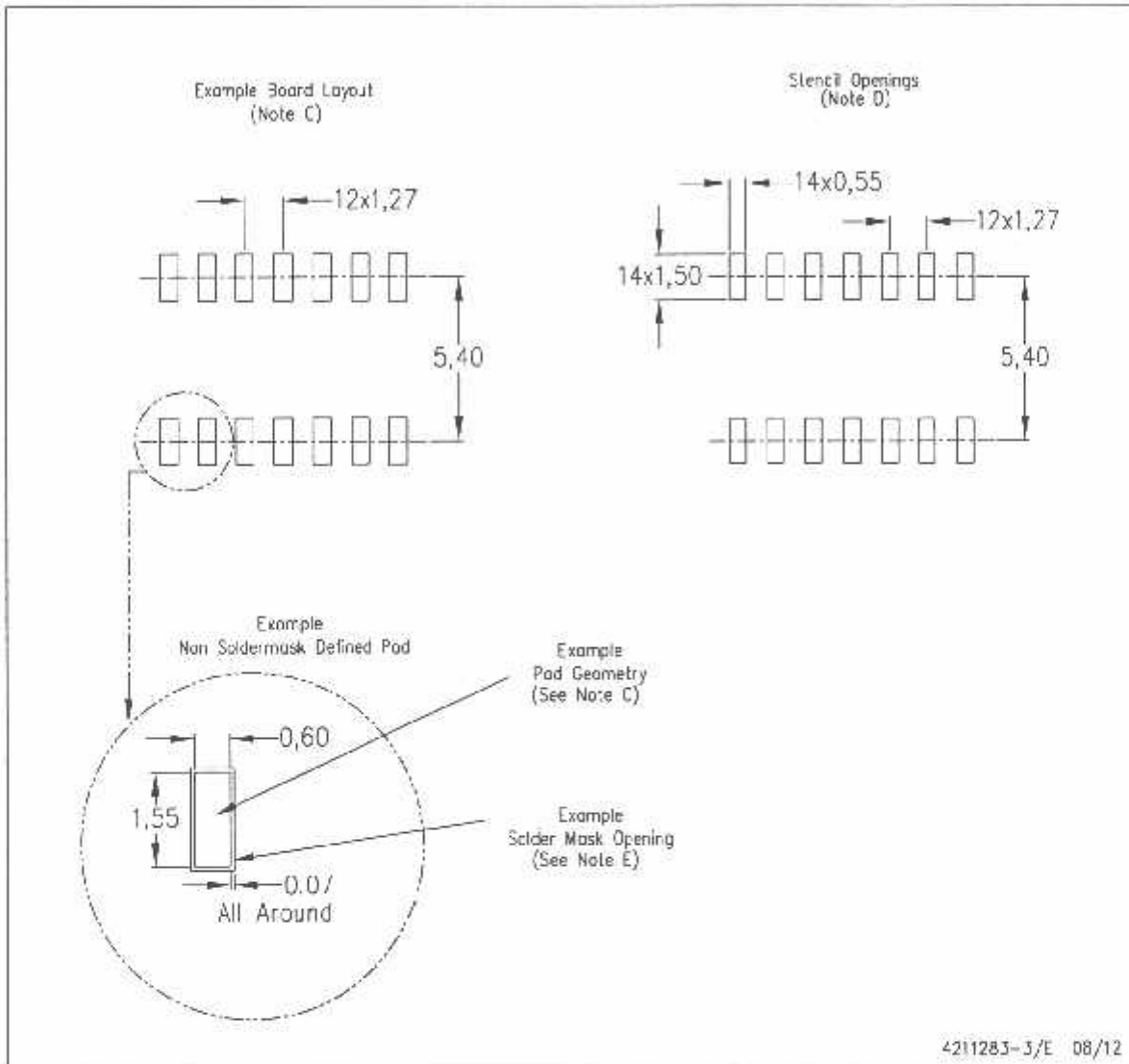
PLASTIC SMALL OUTLINE



- NOTES:
- All linear dimensions are in inches (millimeters).
 - This drawing is subject to change without notice.
 - Body length does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.006 (0,15) each side.
 - Body width does not include interlead flash. Interlead flash shall not exceed 0.017 (0,43) each side.
 - Reference JEDEC MS-012 variation AB.

D (R-PDSO-G14)

PLASTIC SMALL OUTLINE

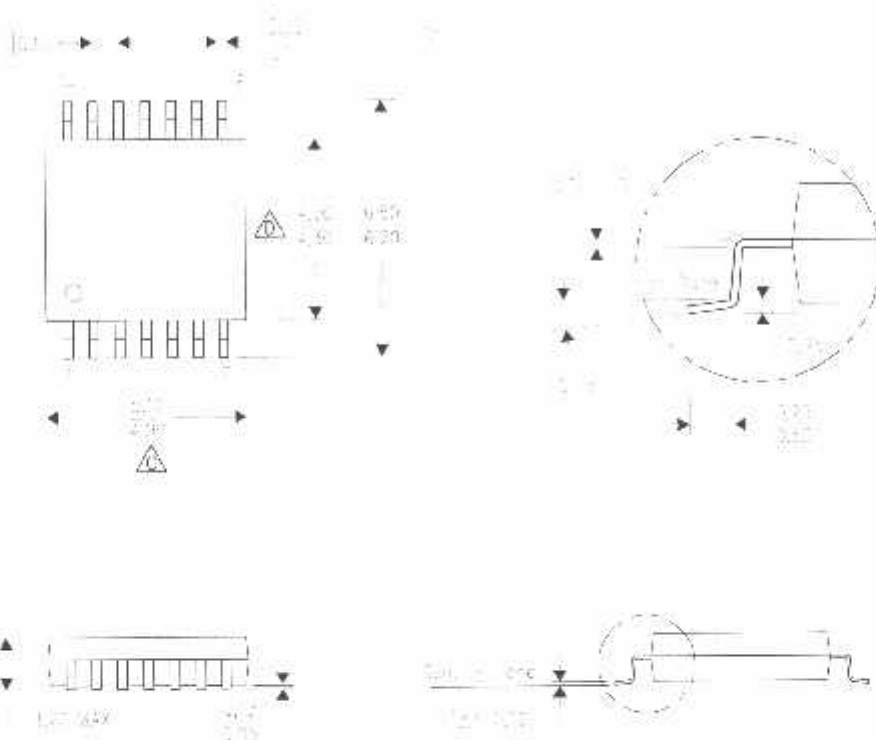


- NOTES:
- All linear dimensions are in millimeters.
 - This drawing is subject to change without notice.
 - Publication IPC-7351 is recommended for alternate designs.
 - Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Refer to IPC-7525 for other stencil recommendations.
 - Customers should contact their board fabrication site for solder mask tolerances between and around signal pads.

MECHANICAL DATA

PW (R) POSO-014

PLASTIC SMALL OUTLINE

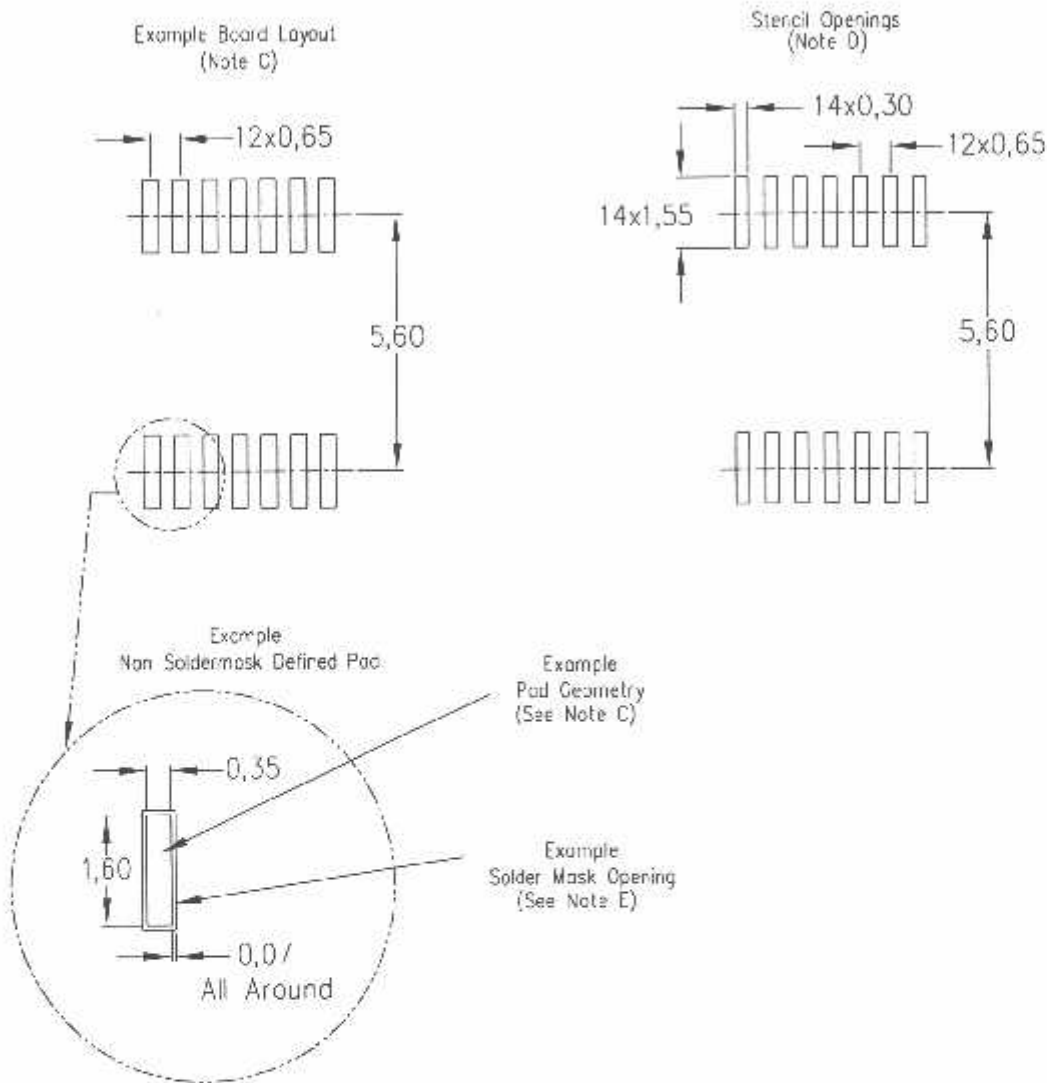


000000-000 (02/01)

- NOTES:
- A. All linear dimensions are in millimeters. Dimensioning and tolerancing per ASME Y14.5M, 1994.
 - B. This drawing is subject to change without notice.
 - C. Body length does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 each side.
 - D. Body width does not include interlead flash. Interlead flash shall not exceed 0.25 each side.
 - E. Falls within JEDEC MO-183.

PW (R-PDSO-G14)

PLASTIC SMALL OUTLINE



4211284-2/F 12/12

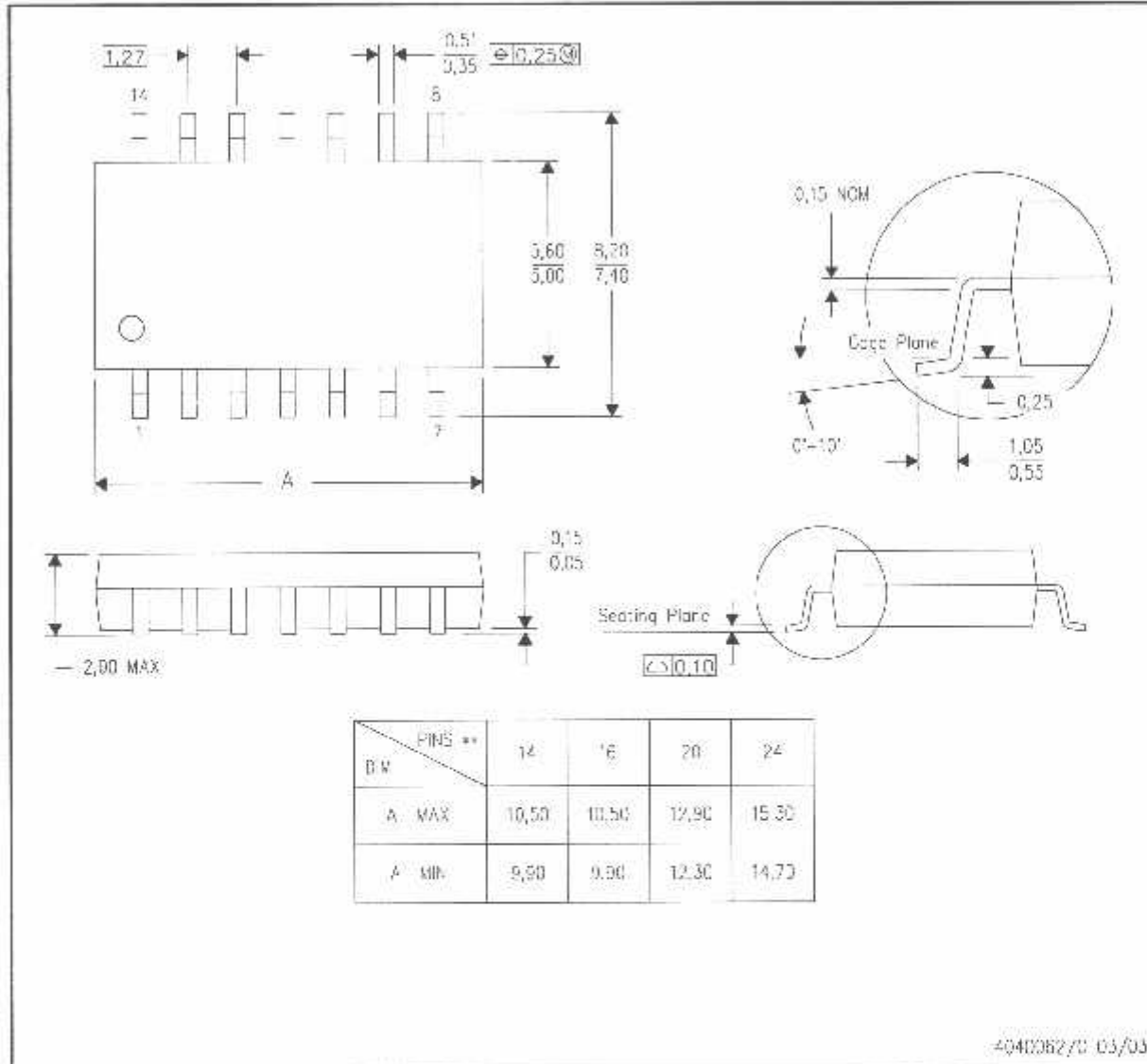
- NOTES:
- All linear dimensions are in millimeters.
 - This drawing is subject to change without notice.
 - Publication IPC-7351 is recommended for alternate designs.
 - Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Refer to IPC-7525 for other stencil recommendations.
 - Customers should contact their board fabrication site for solder mask tolerances between and around signal pads.

MECHANICAL DATA

NS (R-PDSO-G**)

PLASTIC SMALL-OUTLINE PACKAGE

14-PINS SHOWN



- NOTES:
- A: All linear dimensions are in millimeters.
 - B: This drawing is subject to change without notice.
 - C: Body dimensions do not include mold flash or protrusion, not to exceed 0.10.

IMPORTANT NOTICE

Texas Instruments Incorporated and its subsidiaries (TI) reserve the right to make corrections, enhancements, improvements and other changes to its semiconductor products and services per JESD46, latest issue, and to discontinue any product or service per JESD45, latest issue. Buyers should obtain the latest relevant information before placing orders and should verify that such information is current and complete. All semiconductor products (also referred to herein as "components") are sold subject to TI's terms and conditions of sale supplied at the time of order acknowledgment.

TI warrants performance of its components to the specifications applicable at the time of sale, in accordance with the warranty in TI's terms and conditions of sale of semiconductor products. Testing and other quality control techniques are used to the extent TI deems necessary to support this warranty. Except where mandated by applicable law, testing of all parameters of each component is not necessarily performed.

TI assumes no liability for applications assistance or the design of Buyers' products. Buyers are responsible for their products and applications using TI components. To minimize the risks associated with Buyers' products and applications, Buyers should provide adequate design and operating safeguards.

TI does not warrant or represent that any license, either express or implied, is granted under any patent right, copyright, mask work right, or other intellectual property right relating to any combination, machine, or process in which TI components or services are used. Information published by TI regarding third-party products or services does not constitute a license to use such products or services or a warranty or endorsement thereof. Use of such information may require a license from a third party under the patents or other intellectual property of the third party, or a license from TI under the patents or other intellectual property of TI.

Reproduction of significant portions of TI information in TI data books or data sheets is permissible only if reproduction is without alteration and is accompanied by all associated warranties, conditions, limitations, and notices. TI is not responsible or liable for such altered documentation. Information of third parties may be subject to additional restrictions.

Resale of TI components or services with statements different from or beyond the parameters stated by TI for that component or service voids all express and any implied warranties for the associated TI component or service and is an unfair and deceptive business practice. TI is not responsible or liable for any such statements.

Buyer acknowledges and agrees that it is solely responsible for compliance with all legal, regulatory and safety-related requirements concerning its products, and any use of TI components in its applications, notwithstanding any applications-related information or support that may be provided by TI. Buyer represents and agrees that it has all the necessary expertise to create and implement safeguards which anticipate dangerous consequences of failures, monitor failures and their consequences, lessen the likelihood of failures that might cause harm and take appropriate remedial actions. Buyer will fully indemnify TI and its representatives against any damages arising out of the use of any TI components in safety-critical applications.

In some cases, TI components may be promoted specifically to facilitate safety-related applications. With such components, TI's goal is to help enable customers to design and create their own end-product solutions that meet applicable functional safety standards and requirements. Nonetheless, such components are subject to these terms.

No TI components are authorized for use in FDA Class III (or similar life-critical medical equipment) unless authorized officers of the parties have executed a special agreement specifically governing such use.

Only those TI components which TI has specifically designated as military grade or "enhanced plastic" are designed and intended for use in military/aerospace applications or environments. Buyer acknowledges and agrees that any military or aerospace use of TI components which have *not* been so designated is solely at the Buyer's risk, and that Buyer is solely responsible for compliance with all legal and regulatory requirements in connection with such use.

TI has specifically designated certain components as meeting ISO/TS16949 requirements, mainly for automotive use. In any case of use of non-designated products, TI will not be responsible for any failure to meet ISO/TS16949.

Products

Audio	www.ti.com/audio
Amplifiers	amplifier.ti.com
Data Converters	dataconverter.ti.com
DLP® Products	www.dlp.com
DSP	dsp.ti.com
Clocks and Timers	www.ti.com/clocks
Interface	interface.ti.com
Logic	logic.ti.com
Power Mgmt	power.ti.com
Microcontrollers	microcontroller.ti.com
RF ID	www.ti-rfid.com
OMAP Applications Processors	www.ti.com/omap
Wireless Connectivity	www.ti.com/wirelessconnectivity

Applications

Automotive and Transportation	www.ti.com/automotive
Communications and Telecom	www.ti.com/communications
Computers and Peripherals	www.ti.com/computers
Consumer Electronics	www.ti.com/consumer-apps
Energy and Lighting	www.ti.com/energy
Industrial	www.ti.com/industrial
Medical	www.ti.com/medical
Security	www.ti.com/security
Space, Avionics and Defense	www.ti.com/space-avionics-defense
Video and Imaging	www.ti.com/video

TI E2E Community

e2e.ti.com

Mailing Address: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2013, Texas Instruments Incorporated

8

11

12

13

14

15

16

17

18

19

20

21

22

23

24

25

26